

## 针对消费电子和家用电器的新高压半桥驱动器芯片概念

Wolfgang Frank\*, Viktor.Boguszewicz, Rolf.Buckhorst, \*Infineon Technologies AG, Am Campeon 1-12, 85579 Neubiberg, Germany, wolfgang.frank@infineon.com

### 摘要

消费电子应用、数据处理和家用电器不断寻求更高的应用效率和更小的外形尺寸。本文说明了满足上述需求的新系列半桥栅极驱动芯片。另外，针对输出电流超过 **2A** 并集成自举功能的驱动器芯片首次面世。高压栅极驱动芯片系列包含两种电流等级，输出电流分别为 **0.5A** 和 **2.3A**。本文将就温度和 **IC** 电源说明自举功能工作范围和属性。

### 1. 简介

到目前为止，只有很少一部分半桥驱动器芯片（[1]、[2]）提供用于高边电源的集成自举功能。原因在于占空比较低时电压下降非常高并且开关频率较高时芯片中存在额外的高功耗。因此，这些器件仅限于消费类驱动应用。这些类型的驱动器芯片覆盖了阻断电压 **600 V** 的市场，即小功率驱动市场。不具有集成自举二极管的其他半桥驱动器芯片（例如，[3]和[4]）覆盖了低端开关电源(SMPS)应用。由于没有集成到芯片中的自举功能，因此这些产品的功耗较低，从而温升情况稍好。

但是，功能强大的集成自举功能的优势显而易见：布线更简单、**PCB** 更小并且元器件与功率晶体管的栅极端子的距离可以更贴近。另外，此功能不仅可以保持较低的 **EMI**，而且优化了开关性能，从而降低了开关损耗。本文提出了关于半桥栅极驱动芯片的新概念，此概念完全符合消费电子设备和家用电器驱动系统的设计注意事项。

新的半桥驱动器芯片设计涵盖了小功率驱动设计中的所有重要趋势，例如易于使用、在具备许多功能的同时使用的分立元器件更少。

### 2. 技术

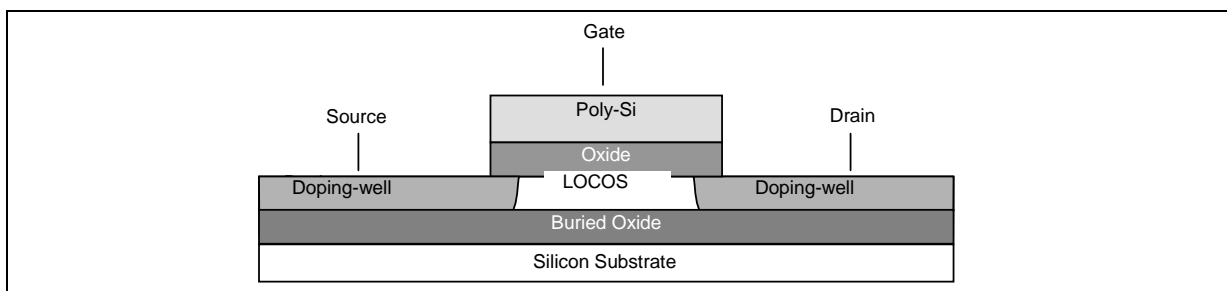


图1. 绝缘体上硅晶体管

薄膜 SOI（绝缘体上硅）技术是一种先进的 MOS/CMOS 制造工艺。基于传统的体硅工艺，SOI 技术在有源器件层下使用称为隐埋氧化物的绝缘体，如图 1 所示。

硅薄膜内元件的横向绝缘通过简单的局部氧化(LOCOS)工艺实现。通过此方式，所有有源器件区域都相互完全绝缘。因此无需使用 CMOS 阱来预防“闩锁”效应。另外，显著减少了漏电流和结电容。硅薄膜内的小尺寸 PN 结可实现更高的开关速度。

表1: 薄膜SOI工艺的器件和特性

元件	特性
CMOS 模拟晶体管	30 V / 12 V / 5 V
CMOS 数字晶体管	5 V
SOI-PIN-二极管	30 V
齐纳二极管	5.2 V
电阻	18.5 $\Omega$ /平方 – 7.5 k $\Omega$ /平方
电容	0.84 fF/ $\mu\text{m}^2$
高压自举 SOI-二极管	600 V、-50 V
高压 SOI-晶体管	600 V(N 沟道)

可以在各个硅区域内实现不同的器件，如表 1 所示。所呈现的技术包含类似于电平转换晶体管和高压自举二极管的 600 V 器件，这些器件也在硅薄膜中实现。600V 电压能力通过特殊结终端结构实现，此结构可在单一硅片上实现用于 600V 应用的半桥或全桥驱动器。

### 3. 器件系列

提出的新概念涵盖 0.5 A 和 2.3 A 两种峰值输出电流。0.5 A 类别可用在 SO8 封装和 SO14 封装中，而 2.3 A 类别使用 SO14 封装。采用 SO8 封装的所有产品专注于为浮动高边部分提供有限的功能和特性。

适合 SMPS 应用的驱动为 2EDL05I06BF，此驱动不具有死区时间和互锁功能，因此可以同时开通高边输出和低边输出。

型号	IpK	非对称 欠压 闭锁	BS 二 极管	用于以下 对象的欠 压闭锁	EN	/FLT	PGND	OCP	DT	封装
2EDL05I06PF	0.5 A	✓	是	IGBT	-	-	-	-	✓	DSO8
2EDL05I06PJ	0.5 A	✓	是	IGBT	-	-	-	-	✓	DSO14
2EDL05I06BF	0.5 A	✓	是	IGBT	-	-	-	-	-	DSO8
2EDL05N06PF	0.5 A	-	是	MOSFET	-	-	-	-	✓	DSO8
2EDL23I06PJ	2.3 A	✓	是	IGBT	✓	✓	✓	✓	✓	DSO14
2EDL23N06PJ	2.3 A	-	是	MOSFET	✓	✓	✓	✓	✓	DSO14

在输出电流较高(2.3 A)的 2 个元件中实现了一整套保护功能和特性，例如使能功能、故障指示、过流保护(OCP)功能的独立栅极回路。因此，可以应对所有需要更高集成和安全性需求的应用。

## 4. 自举二极管

市场上有一些提供自举功能 ([1]、[2]) 的元件。根据图 2 中左侧部分所示，目前这只能通过集成高压 MOSFET 结构实现。MOSFET 结构的开通和关断与 LS 晶体管同步。这一点极其重要，因为驱动器芯片既不知道功率晶体管的延迟时间，也不知道电机的功率因数。因此，对自举 FET 的控制必须通过增加额外的自举延迟来考虑这一点。这些延迟将缩短自举的可用时间，从而进一步降低自举电压。

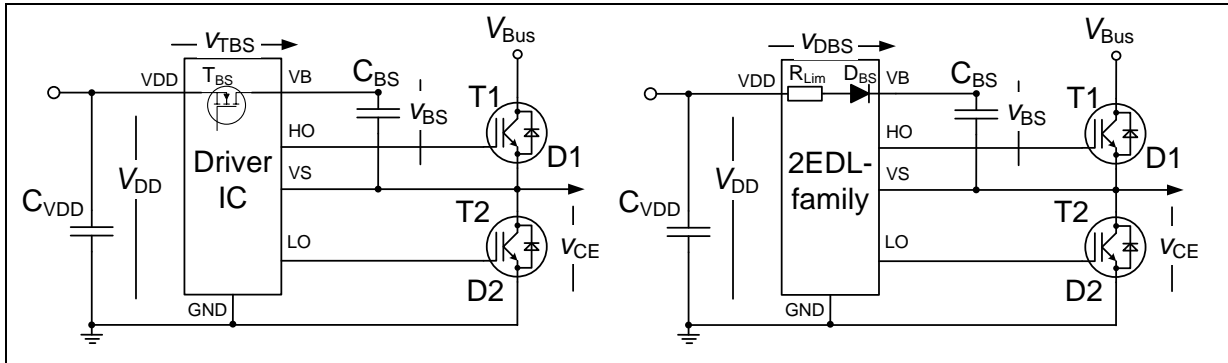


图2. 半桥的自举电路

用于自举的 MOSFET 的另一个负面因素是 MOSFET 的温漂系数。通常，MOSFET 在结温升高 100 °C 时，其  $R_{DS(on)}$  值也会增加一倍。这表示，上述情况将变得更糟。较高的  $R_{DS(on)}$  还将导致驱动器芯片内的功耗更高，并且限制了与开关频率及栅极电荷相关的热安全工作区。根据图 3 可以看出，当二极管正向特性超过 MOSFET 特性时，自举二极管表现出更优异的自举功能。此图对应于不同温度条件下正向电流大约为 5 mA – 10 mA 的情况。

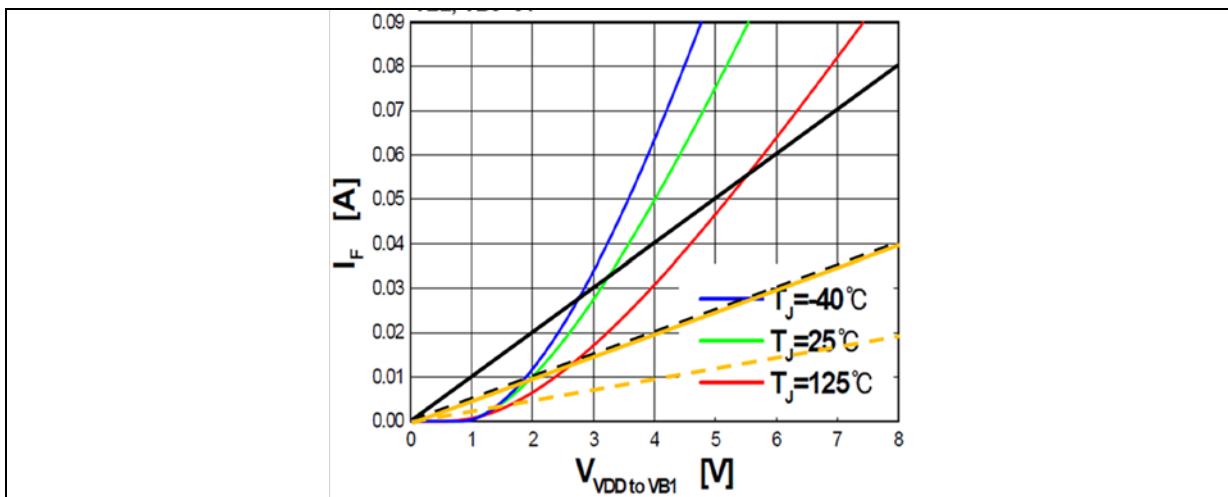


图3. 与  $R_{ds(on)} = 100$  的 MOSFET (黑色  $T_j = 25^\circ\text{C}$ , 虚线:  $T_j = 125^\circ\text{C}$ ) 以及  $R_{ds(on)} = 200$  的 MOSFET (橙色,  $T_j = 25^\circ\text{C}$ , 虚线:  $T_j = 125^\circ\text{C}$ ) 相比的自举二极管正向特性

可以从图中看出输出特性的效果，此图显示了自举电容器电压相对于电源电压的差值与占空比的对应关系。例如，将单半桥配置用于 SMPS 拓扑结构。根据图 2 所示，低边晶体管或二极管的占空比较小将导致自举电容器  $C_{BS}$  未能完全充电。因此，自举电压将下降，直到到达与驱动器芯片的电源电压相关的新稳态运行为止。0 显示开关频率  $f_p = 20 \text{ kHz}$  且自举电容器  $C_{BS} = 22 \mu\text{F}$  的工作条件的图形。

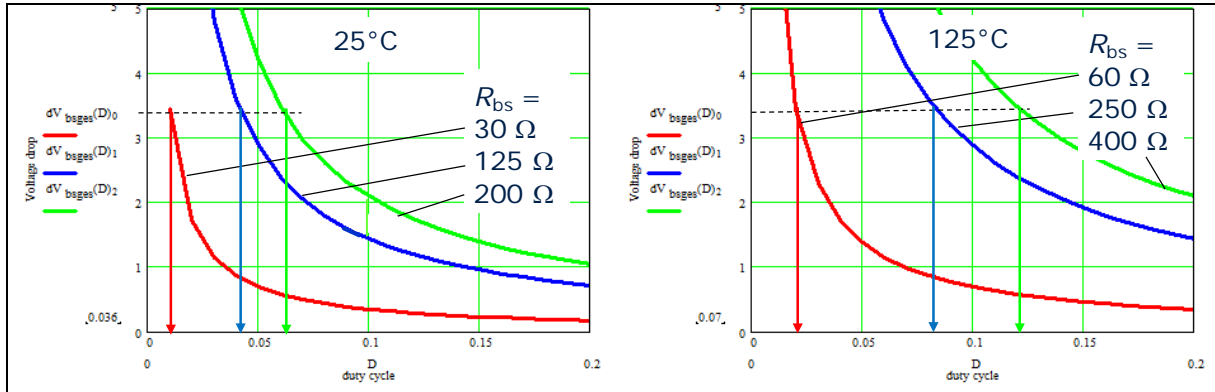


图4. 稳态自举电容器电压下降相对于降压转换器的占空比的计算

0 的左侧部分显示结温  $T_j = 25^\circ\text{C}$  的情况，而右侧部分显示  $T_j = 125^\circ\text{C}$  时的同一参数。所提出的驱动器芯片概念将在结温  $T_j = 25^\circ\text{C}$  时实现自举电阻  $R_{BS} = 30\Omega$ ，而其他概念只能实现  $R_{BS} = 125\Omega$  或  $R_{BS} = 200\Omega$ 。出于简单化的目的，假定 pn 二极管的双极漂移区的电阻每  $100^\circ\text{C}$  将增加一倍。请注意，自举电容器的大小不会影响 0 的图形。它仅影响从一个偏置点到另一个偏置点的过渡阶段。

新驱动器芯片的低电阻所带来的影响很关键。不难看出，对于高结温，此新驱动器芯片更为稳定。使用此新驱动器时，可用占空比范围可以低至 1%，而不会进入欠压闭锁区域。其他驱动器芯片无法用于低于 4% ( $R_{bs} = 125\Omega$ ) 或 7% ( $R_{bs} = 200\Omega$ ) 的占空比情况。这表示，需要在较低占空比条件下工作的许多应用无法使用这些芯片。矢量控制在低速度高扭矩工作的情况下，例如硬开关 SMPS 在重载下或高驱动系统以矢量控制在低速度高扭矩工作的情况下。在这些示例中，控制系统在稳定状态或准稳定状态下工作在临界占空比范围内。

## 5. 非对称欠压闭锁

新驱动器芯片提供了用于 IGBT 的专用设计。已知的市场相关驱动器芯片仅支持针对于 MOSFET 晶体管的欠压闭锁(UVLO)功能。与 IGBT (大约 4.6 V - 5 V, [6]) 相比，MOSFET 的栅极阈值电压 (大约 3 V, [5]) 允许 MOSFET 在更低的栅极电压下工作。这也体现在驱动器芯片的欠压闭锁电平中。另一方面，使用 MOSFET 的欠压闭锁电平来保护 IGBT 很危险，因为 MOSFET 欠压闭锁电平非常低，会导致 IGBT 部分或全部退饱和。此结果导致损耗大幅增加，并且此模式下即使短时工作也会导致 IGBT 严重损坏。因此，驱动芯片必须向 IGBT 提供适合的欠压闭锁电平。

欠压闭锁(UVLO)电平设计的一个重要方面是支持集成自举二极管。根据0所示，自举二极管具有正向电压下降，此电压下降使自举电压低于芯片的电源电压  $V_{DD}$ 。静态自举电压  $V_{BS}$  总计为

$$V_{BS} = V_{DD} - V_{DBS} - V_{CE} \quad (1)$$

其中  $V_{CE}$  是半桥配置中低边晶体管的饱和电压。请注意，低边续流二极管工作时，此电压将转换为二极管正向电压。

很容易看出来，高边输出低于供电电压，因为芯片终端  $VB$  和  $VS$  之间的电压差  $V_{BS}$  为  $V_{DBS}$  加上  $V_{CE}$ 。可见，此举可在与低边电源  $V_{DD}$  相似的点对高边电源电压  $V_{BS}$  进行适当的欠压闭锁以避免高边栅极出现电源电压不足。因此，低边欠压闭锁将在电平比高边欠压闭锁大约高  $1V$  时激活。它还允许将低边的关断电平  $V_{CCUV}$  设置为稍高的值。通过为高边和低边考虑不同的阈值，可以实施非对称欠压闭锁来实现这一点，如表 3所示。

参数	最小[V]	典型[V]	最大[V]
$V_{CCUV+}$	11.8	12.5	13.2
$V_{BSUV+}$	10.9	11.6	12.4
$V_{CCUV-}$	10.9	11.6	12.4
$V_{BSUV-}$	10	10.7	11

## 6. 其他有用特性

### 6.1. 欠压闭锁滤波器

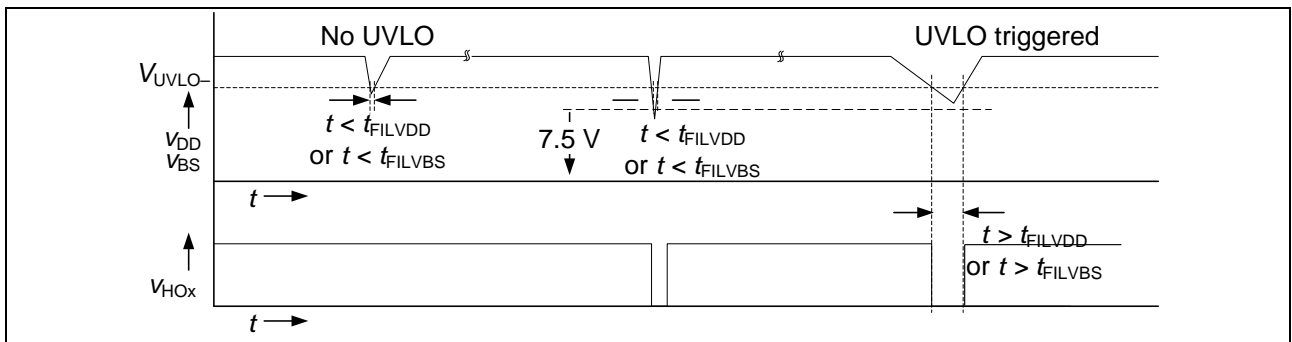


图5. 稳态自举电容器电压下降相对于降压转换器的占空比的计算

通常，设计工程师难以很好地权衡系统边界（例如，几何尺寸和元器件贴放）以实现最佳性能。一项重要的步骤是贴装用于电源电压  $V_{DD}$  和  $V_{BS}$  的去耦电容器。上述限制通常会导致芯片和去耦电容器之间存在一定的距离。根据0所示，这会导致导通瞬态期间引脚  $V_{DD}$  或  $VB$  处产生电感电压下降以及不希望的欠压闭锁事件。

因此，滤波器将抑制此类短时电压下降，并提高芯片对供电线路中噪声的耐受性。0 中的最左侧部分将此内容显示为示例。滤波时间大约为  $1.5 \mu\text{s}$ ，此时间已足够过滤掉与开关频率有关的所有常规瞬态。但是，如果电压下降超过  $7.5 \text{ V}$ ，芯片将启动欠压闭锁，从而控制相关的输出以关断功率器件，如 0 的中间部分所示。如果电压下降超过滤波时间，此芯片也将关断其输出。

## 6.2. 有源关断

当 VDD 或 VBS 的电源电压低至  $3 \text{ V} - 4 \text{ V}$  时，将激活有源关断功能。流经栅极集电极路径的漏电流有可能开启器件。所提出的概念会将 IGBT 栅极或 MOSFET 栅极的任何漏电流箝位至供电引脚。电源电压大约超过  $3 \text{ V}$  时，驱动器芯片中的吸收晶体管将被激活。此吸收晶体管将在其线性区域中工作并对栅极进行箝位。可以非常高效地对  $\mu\text{A}$  范围中的较小漏电流进行箝位，如图 6 所示。因此，可以省略栅极-发射极电阻。

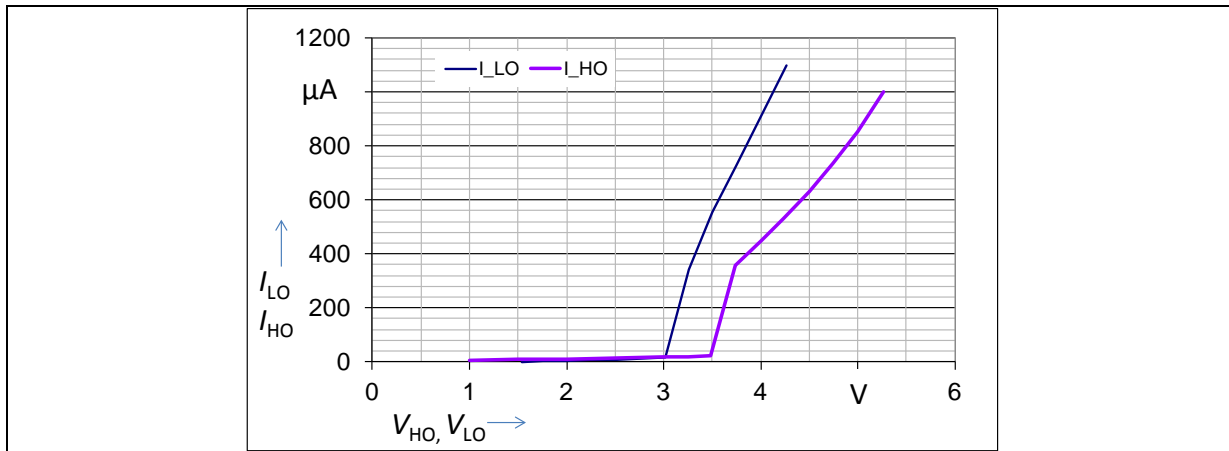


图6. 稳态自举电容器电压下降相对于降压转换器的占空比的计算

## 7. 结论

本文中提出了针对家用电器和消费电子的新半桥配置驱动器芯片概念。针对 IGBT 和 MOSFET 这两项最常用的晶体管技术优化了此概念。集成自举二极管具有极低的欧姆串联电阻，因此实现了与占空比有关的最大工作范围。自举二极管仅在芯片内部消耗很少的功率。这使得此芯片成为市场上的基准。非对称欠压闭锁和有源关断支持（尤其是 IGBT）等更多功能可以帮助满足与元器件贴放及性能相关的限制。

## 8. 文献

- [1] STMicro: L6384; datasheet, STMicro, Italy, 2000
- [2] 国际整流器公司: IRS2607DSPbF, datasheet, International Rectifier, USA, 2008
- [3] 国际整流器公司: IRS2308(S)PbF, datasheet, International Rectifier, USA, 2006
- [4] 飞兆半导体公司: FAN7382, datasheet, Fairchild Semiconductor, USA, 2007
- [5] 英飞凌科技: IPP60R600C6, datasheet, Infineon Technologies, Germany, 2012
- [6] 英飞凌科技: IKD04N60RF, datasheet, Infineon Technologies, Germany, 2012