TriCore™ AURIX™ 家族系列

TC2xx

引脚配置，电源和复位

AP32202

应用笔记

V0.1 2014-05

微控器

免责条款

为方便客户浏览，英飞凌以下所提供的将是有关英飞凌产品及服务资料的中文翻译版本。该中文翻译版本仅供参考，并不可作为任何论点之依据。虽然我们尽力提供与英文版本含义一样清楚的中文翻译版本，但因语言翻译和转换过程中的差异，可能存在不尽相同之处。因此，我们同时提供该中文翻译版本的英文版本供您阅读，请参见www.infineon-ecosystem.org。并且，我们在此提醒客户，针对同样的英飞凌产品及服务，我们提供更加丰富和详细的英文资料可供客户参考使用。请详见 www.infineon.com

客户理解并且同意，英飞凌毋须为任何人士由于其在翻译原来的英文版本成为该等中文翻译版本的过程中可能存在的任何不完整或者不准确而产生的全部或者部分、任何直接或者间接损失或损害负责。英飞凌对于中文翻译版本之完整与正确性不担负任何责任。英文版本与中文翻译版本之间若有任何歧异，以英文版本为准，且仅认可英文版本为正式文件。

您如果使用以下提供的资料，则说明您同意并将遵循上述说明。如果您不同意上述说明，请不要使用本资料。

版本2014/05

出版发行：
英飞凌科技公司
上海，中国

© 2014 Infineon Technologies
版权所有

免责条款

本应用笔记中给出的信息仅作为实现英飞凌器件的建议，不得被视为英飞凌器件的任何特定功能、条件或质量作出的任何说明或保证。此应用笔记的接受者必须在实际应用中判定此种描述的任何功能。英飞凌科技在此否认承担此应用笔记中任何和所有信息相关的任何形式的保证和责任（包括但不限于不侵犯第三方知识产权）。

信息

有关技术、交货条款及条件和价格，请与您最近的 Infineon Technologies 办事处联系。

警告

由于技术要求，组件可能含有危险物质。如需相关型号的信息，请与您最近的 Infineon Technologies 办事处联系。如果可能合理地预期此类组件的故障会导致生命支持器件或系统发生故障或影响该器件或系统的安全性或有效性，则 Infineon Technologies 提供的组件仅可用于获得 Infineon Technologies 明确书面批准的生命支持器件或系统。生命支持器件或系统的目的是植入人体或支持和/或保持并维持和/或保护生命。如果出现故障，则可能危及使用者或他人的人身安全。

文献修订史			
日期	版次	修订人	修订内容
12.07.2013	V0.1	Mathews Bejoy	初版

商标：

Infineon®是英飞凌科技公司的注册商标。

请留下您的宝贵建议

您是否认为本文档中的任何信息存在错误，含糊不清或遗漏？您的宝贵意见和建议将帮助我们持续不断地改进文档质量。请将您的建议（请注明文档的索引号）发送电子邮件至：

ctdd@infineon.com

目录

1 介绍.....5
1.1 参考文献.....5
2 基本引脚配置.....6
2.1 测试引脚.....6
2.2 调试引脚.....7
2.3 硬件配置引脚.....8
2.4 PORST引脚.....10
2.5 ESR0引脚.....11
2.6 电源引脚.....13
3 电源.....16
3.1 单电源.....17
3.2 双电源.....18
3.3 ED器件电源.....19
3.4 ADC电源.....21
3.5 振荡器电源.....23
3.6 Flash电源.....23
3.7 电源和安全方面.....25

1 介绍

英飞凌推出新一代TriCore™AURIX家族系列的32位微控制器，多个不同电源拓扑选择使其极具灵活性，从而降低功耗和硬件系统成本。本应用笔记着重介绍基本硬件的相关特征，例如嵌入式稳压器（EVR），上电复位（PORST）和特殊功能引脚配置。

本应用笔记介绍了下面器件的功能。

xxx-TC29xA-xxx
xxx-TC27xB-xxx
xxx-TC26xA-xxx
xxx-TC24xA-xxx
xxx-TC23xA-xxx
xxx-TC22xA-xxx

1.1 参考文献

本部分列出本应用笔记中所有参考文献。

[1] TC2xx microcontroller user manual

[2] Errata sheet TC2xx

[3] TC2xx Datasheet

[4] AP32236 application note - TC2xx SMPS regulator

[5] AP56003 application note - A Guide to the Analog Part of the A/D Converter

[6] AP32174 application note - PCB and High Speed Serial Interface Design Guideline

[7] EMS Test Report - TC2xxx-yy_EMS Conducted Immunity with direct power injection (DPI)

[8] EMI Test Report - TC2xxx_EMI conducted and radiated emission

[9] AP56002 application note - Crystal Oscillator Basics

[10] AP32214 application note - Aurix Oscillator Configuration

[11] AP24001 application note - OCDS Level 1 JTAG Connector

[12] AP24003 application note - DAP Connector

2 基本引脚配置

为使器件能够正常工作，应注意必须按正确的方式连接以下引脚：

测试引脚(/TESTMODE)
调试引脚(/TRST, TCK, TMS, TDO, TDI)
硬件配置引脚 (HWCFG0, HWCFG1, HWCFG2, HWCFG3, HWCFG6, VGATExP)
复位/NMI引脚 (/PORST, /ESR0, /ESR1)
电源引脚(VEXT, VDDP3, VDDFL3, VDD, VDDM, VAREF, VSS, VSSM, VAGND..)

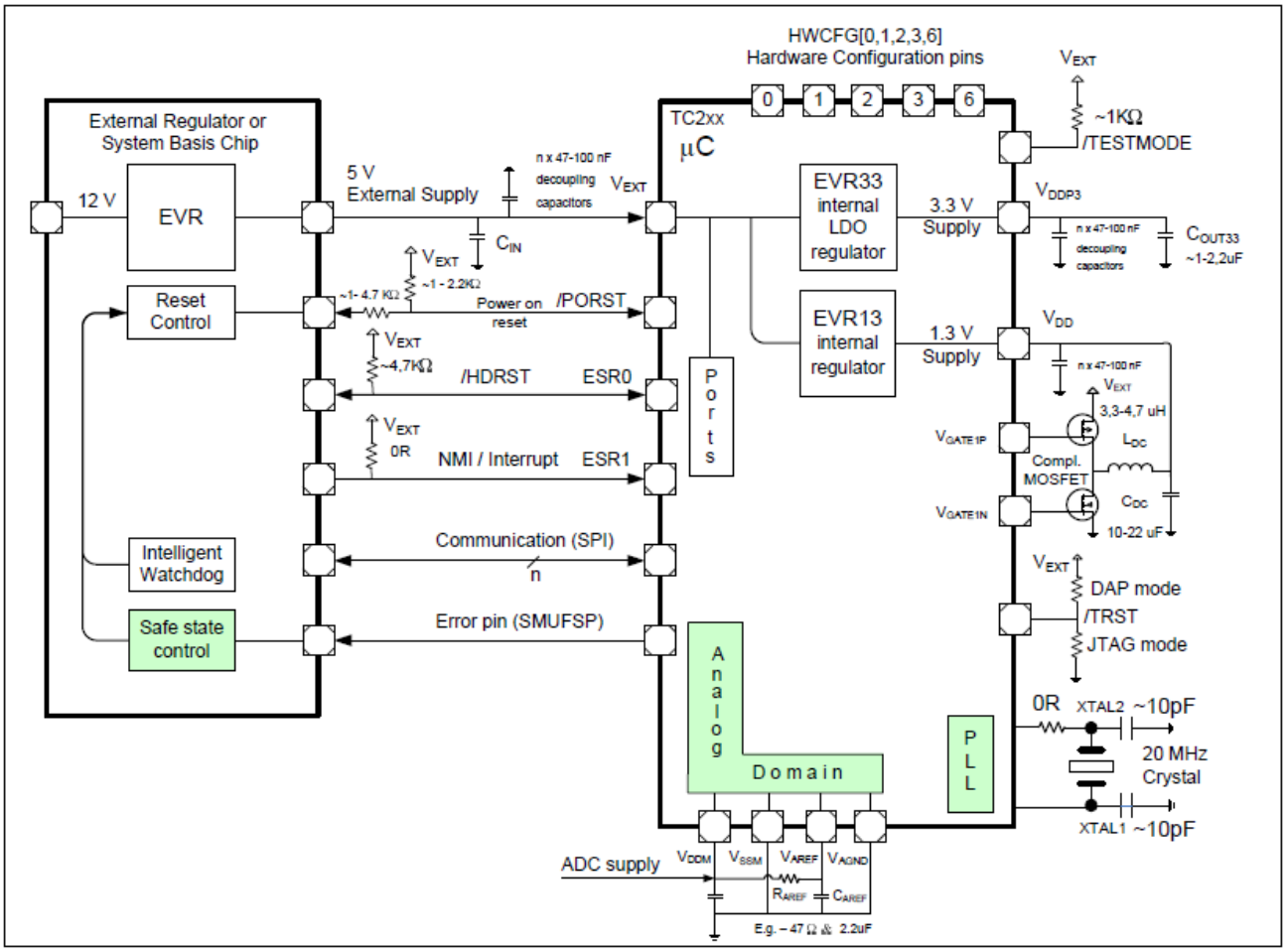


图1 配置示例-5V单电源的TC29x, TC27x, TC26x

2.1 测试引脚

/TESTMODE引脚专门用于器件生产后工厂测试模式。正常工作情况时，应直接连接到VEXT（5V或3.3V外部主电源）。/TESTMODE引脚具有内部弱上拉电阻，电阻应足够大以确保当该引脚开路时，器件不会进入测试状态。然而，建议使用更大上拉(~1- 4,7 K)外部连接引脚。不需要外部连接至调试接插件。无一例外，采用不同封装的器件都带有/TESTMODE引脚。

2.2 调试引脚

调试引脚的默认复位状态在“*默认引脚和默认状态*”表格中进行了描述。为达到JTAG接口标准要求（IEEE 1149.1），建议使用应用笔记AP24001*[11]*描述的外部上拉器件。应用笔记AP24003*[12]*详细描述了DAP接插件详细信息。一般来说，采用不同封装的器件都带有调试引脚。

表1 调试引脚和默认状态

调试 引脚	复位状态/ 内部上拉/下拉器件	JTAG模式	DAP（2引脚）	DAP（3引脚）
/TRST	内部弱下拉 电阻。(27 - 100 uA)	/TRST保持低电平，选择JTAG 测试复位输入 外部10K上拉	/PORST引脚释放时，/TRST保持高电平，选择DAP模式。 通常，调试工具驱动/TRST高电平，选择DAP模式。	
TCK	内部弱下拉 电阻。(27 - 100 uA)	40 MHz测试时钟输入给uC 外部10K上拉	DAP0 时钟引脚	DAP0 时钟引脚
TMS	内部弱下拉 电阻。(27 - 100 uA)	测试模式选择输入给uC。 外部10K上拉	DAP1 双向数据	DAP1 双向
TDO (P21.7)	DAP模式内部弱上拉电阻。 JTAG模式上拉电阻禁用。	测试数据输出到uC	不使用	DAP2
TDI (P21.6)	内部弱上拉 电阻。(27 - 100 uA)	测试数据输入至uC 外部10K上拉	不使用	不使用
TGIx	GPIO引脚重叠内部弱上拉电阻。	/BRKIN 外部10K上拉		
TGOx	GPIO引脚重叠内部弱上拉电阻			

2.3 硬件配置引脚

*HWCFG引脚和功能示图中*给出HWCFG引脚功能，*硬件配置引脚*表格中列出各器件所具有的引脚及相应功能。HWCFG引脚具有30－105 uA范围的内部弱上拉。当需要外部下拉时，建议引脚电压值低于0,8 V 或是使用 ≤4.7K Ohm的电阻。

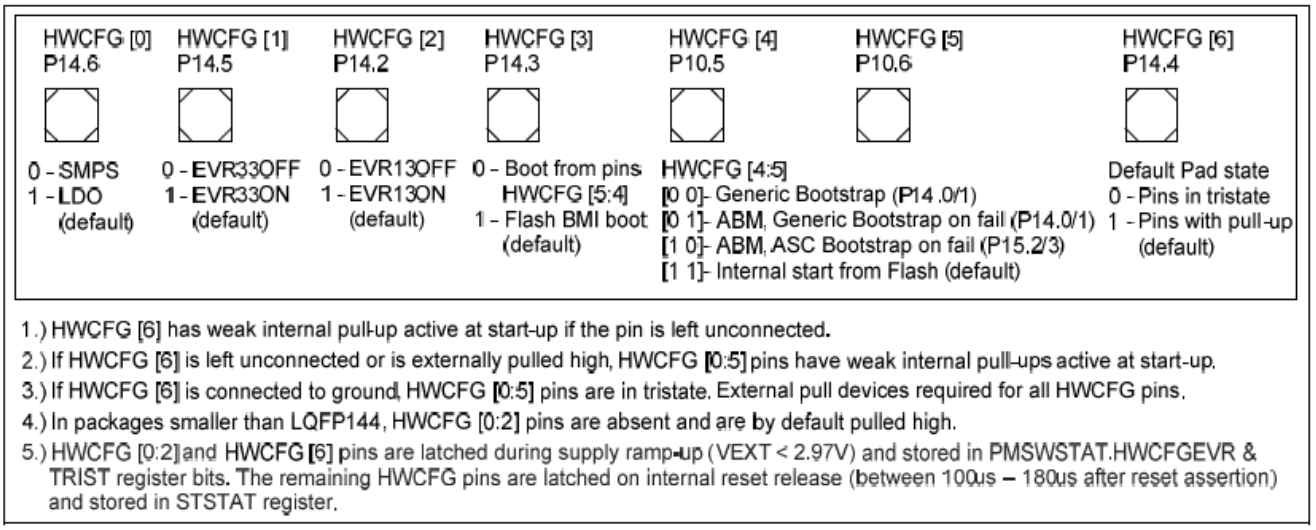


图2 HWCFG引脚和功能

1.HWCFG[0:2]引脚，可以配置选择供电模式。通过这些引脚，可以激活内部EVR13（开关电源模式或线性电源模式）或EVR33（线性电源模式）或同时激活，可以产生1.3V和3.3V电源。通过内部或外部上拉器件，确保在电源上电过程中，这些引脚处在正确的电平，避免进入其它的供电模式。引脚的状态被锁存，通过PMSWSTAT.HWCFGEVR状态位和EVRSTAT寄存器，可以确定电源的供电模式，进而判断是否为期望的模式。电源上电过程中，HWCFG[0:2]被锁存，在PORST引脚热复位时不锁存。

2.HWCFG[3]是BMI选择引脚，它决定了起动配置是从硬件配置引脚HWCFG[4:5]选择，还是从FLASH中启动模式索引选择。启动模式选择用Flash中的 BMI的原因主要是可以节省引脚资源，而且可以避免安全漏洞。BMI.PINDIS位决定是否使能HWCFG[3:5]引脚用作启动模式选择。PORST引脚热复位后，HWCFG[3]锁存。

3.只有当HWCFG[3]配置为由引脚而不是从FLASH起动时，HWCFG[4:5]才需要配置基本自举（bootstrap）模式选择。而当用Flash BMI作起动选择时，则忽略这些引脚。备用起动模式（ABM），建议使用P14.0/P14.1的普通自举模式，因为这是空白flash或是启动失败时默认启动加载机制。普通自举指的是CAN或ASC启动加载程序能自动检测，并起动相应的起动加载过程。如果HWCFG[3]和BMI头配置的是从引脚启动，那么在PORST引脚热复位后，HWCFG[4:5]的状态被锁存。

4.HWCFG[6]确定在复位时或复位后，端口引脚是配置为默认的三态，还是带上拉的输入。目前，TC27x A step没有使用该引脚。HWCFG [6]选择默认的上拉，可以保证所有引脚在悬空时，处于默认的上拉状态。电源上电过程中，HWCFG[6]锁存， PORST引脚热复位时，引脚的状态不锁存。

有些器件不包含HWCFG引脚，这是因为有些器件不需要某些功能，或是因为封装太小不合适搭载HWCFG引脚。TC24x和TC22x没有安装SMPS调节器，因此没有搭载HWCFG[0]引脚。TC23x和TC22x不需要EVR33并且不支持上拉/高阻态焊盘状态选择，因此没有搭载HWCFG[1]和HWCFG[6]引脚。

表2 器件配置引脚

HWCFG 引脚	功能	TC29x/ED TC27x/ED TC26x/ED	TC244 /ED	TC243	TC242	TC237 TC234 /ED	TC233 TC232	TC222
HWCFG [0] P14.6	0 – SMPS 1 – LDO	有	无	无	无	有	有	无
HWCFG [1] P14.5	0 – EVR33OFF 1 – EVR33ON	有	有	无	无	无	无	无
HWCFG [2] P14.2	0 – EVR13OFF 1 – EVR13ON	有	有	无	无	有	无	无
HWCFG [3] P14.3	0 – HWCFG boot 1 – Flash BMI	有	有	有	无	有	有	有
HWCFG [4] P10.5	Bootstrap 00-Gen P14.0/1 01- ABM, Gen P14.0/1 10- ABM, ASC P15.2/3 11- Flash	有	有	有	无	有	有	有
HWCFG [5] P10.6		有	有	有	无	有	有	有
HWCFG [6] P14.4	0 – 引脚三态 1 – 引脚弱上拉	有	有	有	无	无	无	无
VGATE1P	0- int.MOSFET 1- ext. P Ch. MOSFET 栅极驱动	有	有	无	无	无	无	无
VGATE1N P32.0	N Ch. MOSFET 栅极驱动	有	无	无	无	无	无	无

HWCFG引脚	配置示例
HWCFG [0:2]	依据相应电源模式，与外部上拉或下拉电阻相连接
HWCFG [3]	当使用FLASH BMI启动时，在应用中使用引脚。当BMI.PINDIS置位(BMI.PINDIS=1)时，启动时忽略该引脚。
HWCFG [4:5]	当使用FLASH的BMI索引时，应用中使用该引脚。
HWCFG [6]	与固定外部下拉相联（选择三态为默认模式）
VGATE1P	TC26x & TC24x中，引脚连接至地用来选择内部调整管。EVR13 SMPS模式时，连接至P通道MSOFET。
VGATE1N /P32.0	EVR13 SMPS模式时,连接至N通道MOSFET.否则，默认情况下作为端口引脚使用（P32.0）。

2.4 /PORST引脚

上电复位引脚保持外部高电平，这样一来微控器在RUN状态下工作。在5V，3.3V或是1.3V供电失败情况下，具有11-13mA输出驱动能量的PROST引脚是一个双向复位引脚。/PORST引脚上存在一个内部弱下拉（15－120uA拉电流），以确保如果/PORST引脚至焊盘绑定线断开的话，器件是在复位（安全）状态。

当/PORST引脚外部建立时，触发热复位。所有热复位是有内部次序的，RAM内容不会受到影响。仅在RAM写操作完成后，才执行复位功能，并且CPU必须为空闲状态。

根据推挽或开漏电流，外部稳压器实现复位输出；应注意在PORST线的上拉和串联电阻的大小，如图3。默认情况下，PORST的激活也同时激活ESR0复位输出线，如图*PORST输入和输出路径*。

通常在运行状态下，需要一个强上拉电流使PORST保持高电平。这个上拉需要对抗微控器下拉，稳压器下拉或也可能是额外拉器件的工作。PORST引脚具有默认的TTL电平，这样在该引脚上只需要2.0V可以使微控器不进入复位状态。

然而，0.8V低电平有效需要一个较强的低边驱动，这样一来根据应用需要，引脚会对噪声更加敏感。固有焊盘模拟滤波器会阻止高达80ns的寄生PORST低脉冲。模拟滤波器允许大于220 ns的PORST脉冲通过。如果应用要求更多的过滤操作，也可以激活其他的PORST数字滤波器，它会阻挡高达500ns的PORST脉冲峰值。

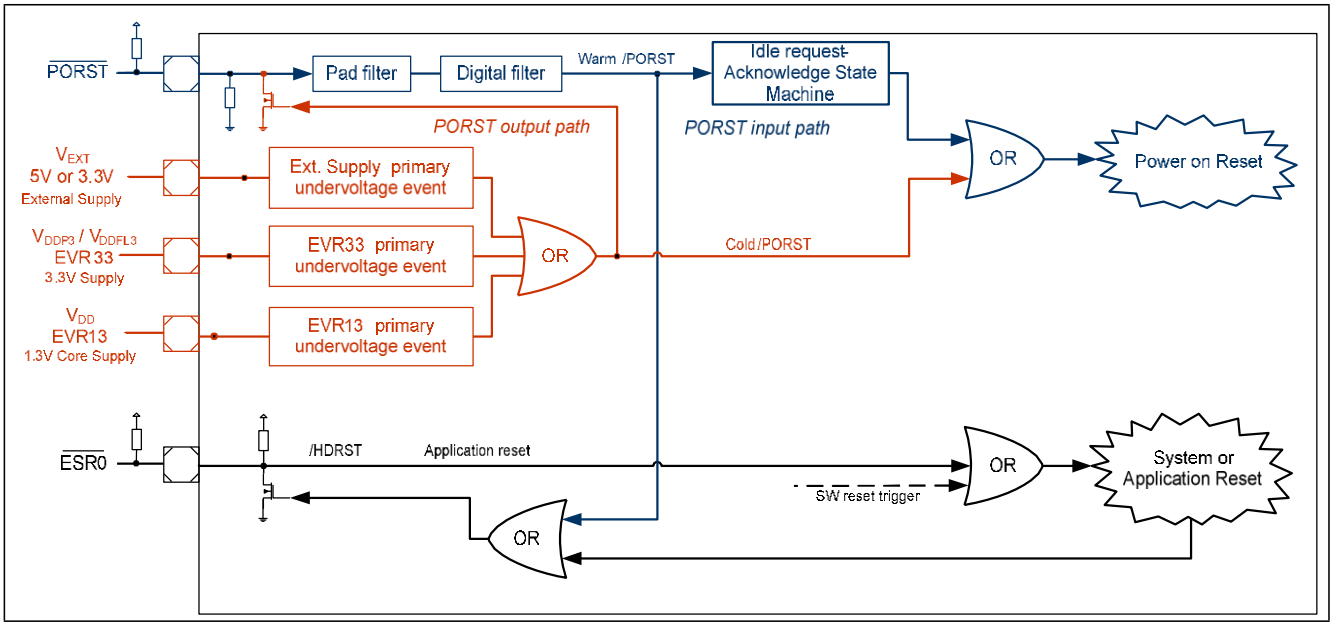
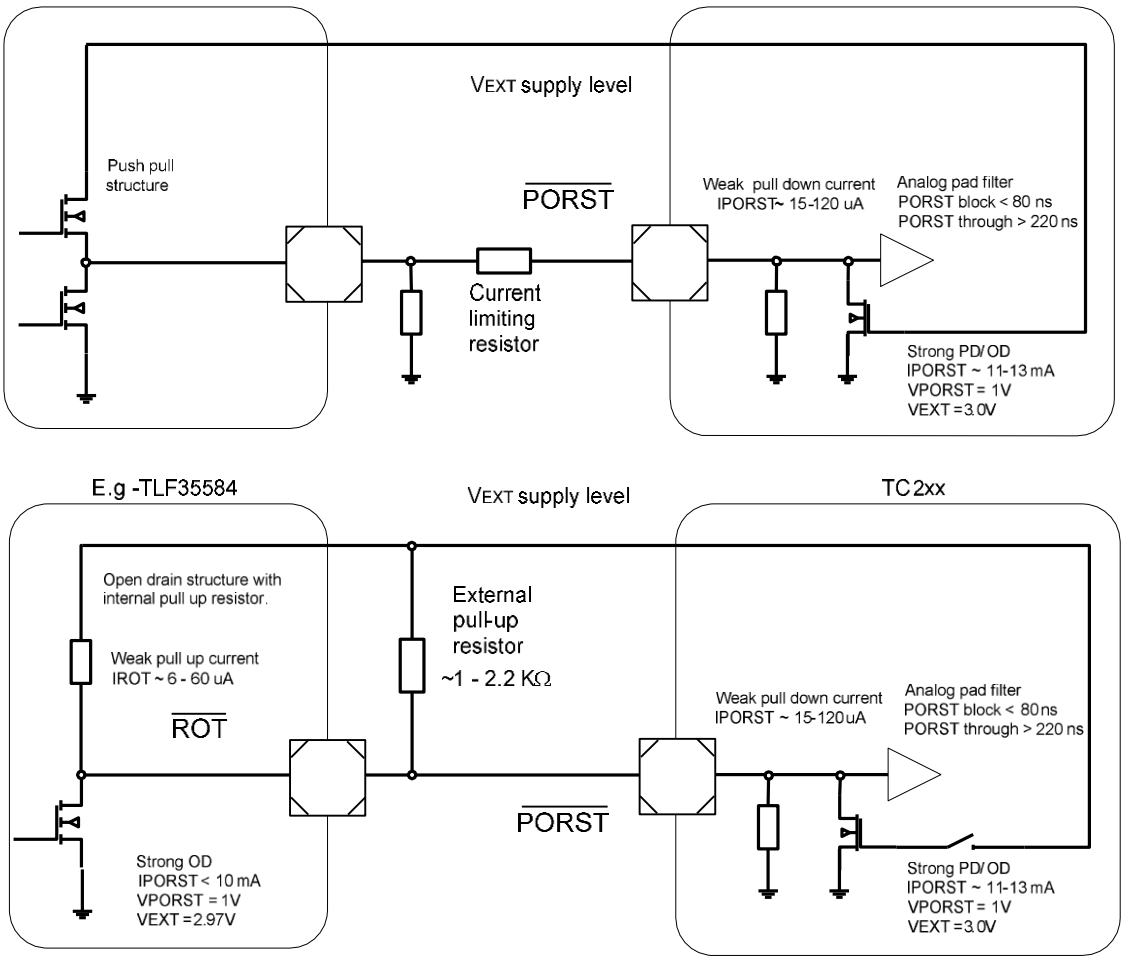


图3 PROST输入和输出路径



PORST pad	Symbol	Min	Typ	Max	Unit	Condition
Input high voltage, class LP pads CP	V_{IHLP} SR	2.0			V	Hysteresis active; TTL
Input low voltage Class LP pads CP	V_{ILLP} SR			0.8	V	Hysteresis active; TTL
Reset Output ROT						
Reset Output high level	$V_{ROT\ high}$	3.0			V	
Reset Output low level	$V_{ROT\ low}$			0.8	V	

图4 PROST连接

2.5 /ESR0引脚

ESR0引脚用作复位输入，复位输出，或者用作一般的GPIO引脚。

一旦完成了初始化，有些应用情况要求一个上电后的复位输出延迟和复位输出信号。例如，对于像外部RAM，FLASH，EEPROM器件这样的存储设备要求复位保持更长的时间，并且是在主微控器件复位释放后，再延迟一段得到释放。

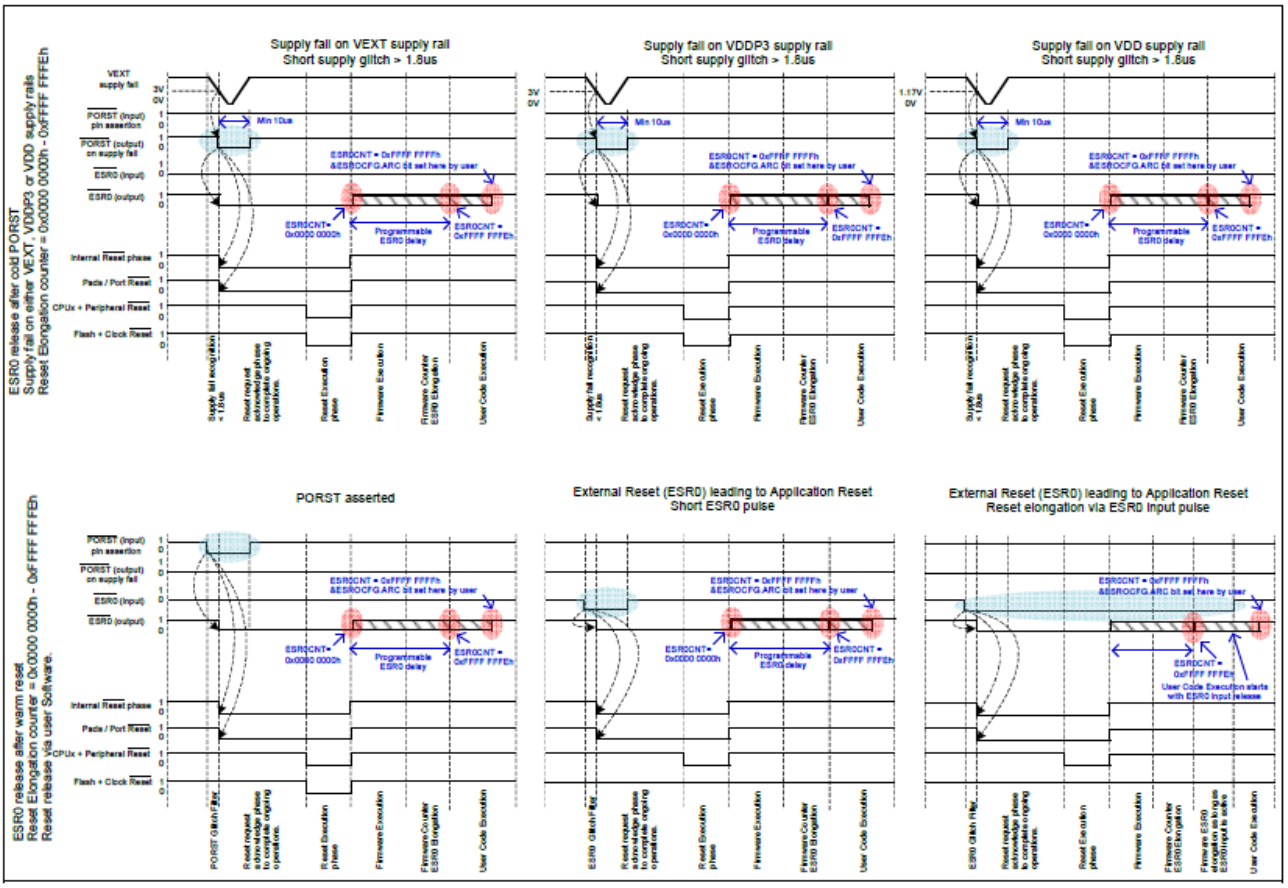


图5 PROST引脚及供电失败情况下ESR0表现形式

当通过引脚建立或由电源故障引起的PORST引脚建立时，ESR0被建立。根据存储在FLASH存储器中的ESR0 CNT值，可能会延迟ESR0建立解除。

根据Flash PROCOND寄存器的ESR0CNT值，在复位之后实现ESR0的建立解除。

ESR0CNT=000H - 当冷复位时，ESR0在PROST释放后0.5ms内释放。当热复位时，ESR0在PORST释放后5us内释放。
ESR0CNT = 001H - FFEH x 10us = 10us - 40 ms.分辨率为10us的可配置延时。
ESR0CNT = FFFH。通过ESR0CFG.ARI位，用户/启动软件使ESR0建立解除。

ESR0可以另外配置为传递更低复位，如系统和应用程序复位到外部世界。

2.6 电源引脚

TC29x,TC27x,TC26x和TC24x可在5V单电源下工作。此时，在各种电源引脚上，器件会有多达3个额定电源电压，也就是5V，3.3V和1.3V。只有5V电压是需要外部产生，其它电压通过内部稳压器产生。

TriCore™ AURIX家族系列的全部产品，也就是TC29x, TC27x, TC26x, TC24x, TC23x和TC22x可以在单电源电压3.3V下工作。此时，在各个电源引脚上，器件有2种额定电源电压，也就是3.3V和1.3V。请注意，TC23x和TC22x不支持5V电压或是5V IO电平。*电源引脚*表格中列出器件的电源引脚，相应接地引脚，电压范围，器件实现的功能及可用性，*电源状态*表格列出了电源状态。

表3 电源引脚

电源引脚	接地引脚	范围	器件 TC2xx	主要功能	I/O	OSC PLL	ADC	Flash	Standby
					被供电模块				
5 V±10%或3.3V±10%灵活电源电压									
V_{EXT}	V_{SS} 或 E-pad	2.97 5.50	29x,27x 26x,24x	29x, 27x, 26x,24x内EVR13和EVR33稳压器的源电压。 决定29x, 27x, 26x, 24x的I/O电平的主要的I/O电源。 通用待机电源引脚	是	否	是 TC24x ADC电源	是 5V Flash程序设计	是 通用待机电源
V_{EVRSB}	V_{SS}或 E-pad	2.97 5.50	29x,27x 26x	独立待机RAM电源引脚。 仅在BGA封装可用。待机模式下，使CPU0 DSPR内部RAM保持供电。QFP封装下，该引脚绑定在V_{EXT} 主电源。	否	否	否	否	是 独立待机RAM电源
V_{FLEX}	V_{SS} 或 E-pad	2.97 5.50	29x,27x 26x,24x	Flexport专用电源。3.3V或5V电源给V_{FLEX} 供电，决定Flexport的I/O电压。	是 P11 P12	否	否	否	否
V_{DDM}	V_{SSM}	2.97 5.50	29x,27x 26x,24x 23x,22x	ADC主电源。 TC243和TC242没有该引脚，它们的ADC电源是通过 V_{EXT} 供电。 。	否	否	是	是 23x/22x中5V Flash程序设计。	否
V_{AREFx}	V_{AGNDx}	2.97 5.50	29x,27x 26x,24x 23x,22x	全部器件的ADC参考电源。TC27x有2对，TC29x有3对V_{AREF}/ V_{AGND} 电源引脚。	否	否	是	否	否
V_{FLEXE}	V_{SS}	2.97 5.50	29x	EBU Flex Port 焊盘的数字电源。仅在BGA416和BGA516 封装才有。	P26 P30 P31	否	否	否	否
3.3V±10%电源电压									
V_{DDP3}	V_{SS} 或 E-pad	2.97-3.63	29x,27x 26x,24x 23x,22x	23x和22x中EVR13稳压器的源电压 I/O主电源决定23x 和 22x的I/O电平。 29x,27x,26x 和24x的Flash,JTAG和P21电源	是 P21	否	否	是	是 23x和22x待机电源引脚。

电源引脚	接地引脚	范围	器件 TC2xx	主要功能	I/O	OSC PLL	ADC	Flash	Standby
V_{DDP3}/ V_{DDOSC3}	V_{SSOSC}	2.97 3.63	29x, 27x 26x, 24x 23x, 22x	HSCT和DTS电源 振荡器和PLL电源	是 P21	是	否	是	否
V_{DDFL3}	V_{SS} 或 E-pad	2.97 3.63	29x, 27x 26x, 24x 23x, 22x	Flash传感放大器电源。小封装中不具备。	否	否	否	是	否
V_{EBU}	V_{SS}	2.97 3.63	29x	EBU数字电源只有在BGA416和BGA516封装类型中才具备。	是 P24 P25	否	否	否	否
V_{DDPSB}	V_{SS} 或 E-pad	2.97 3.63	29xED 27xED 26xED	DAP/JTAG焊盘组电源。器件冷启动关闭标定时，待机DAP电源访问EMEM。仅在ED器件中具备。	否	否	否	是	否
V_{AGBT3}	V_{SSAGBT}	2.97 3.63	27xED 26xED	AGBT电源。仅在ED TQFP封装中具备。	是	否	否	否	否
1.3 V±10%电源电压									
V_{DD}	V_{SS} 或 E-pad	1.17 1.43	29x, 27x 26x, 24x 23x, 22x	主内核电源。	否	否	否	是	否
V_{DD} / V_{DDOSC}	V_{SSOSC}	1.17 1.43	29x, 27x 26x, 24x 23x, 22x	振荡器和PLL电源。主内核电源。	否	是	否	否	否
V_{DDSB}	V_{SS} 或 E-pad	1.17 1.43	29xED 27xED 26xED 24xED 23xED	仿真器件EMEM（仿真存储器）电源仅在ED器件中具备。	否	否	否	否	否
V_{AGBT}	V_{SSAGBT}	1.17 1.43	27xED 26xED	AGBT电源。ED TQFP封装中才具备。	是	否	否	否	否
电源相关引脚									
V_{GATE1P}	V_{SS} 或 E-pad	2.97 5.50	29x,27x 26x,24x	SMPS EVR13稳压器的P通道MSOFET栅极驱动。 LDO EVR13稳压器的P通道MSOFET路元件栅极驱动。	否	否	否	否	否
V_{GATE1N}	V_{SS} 或 E-pad	2.97 5.50	29x, 27x 26x	SMPS EVR13稳压器的N通道MSOFET栅极驱动。	否	否	否	否	否
V_{CAP0} V_{CAP1}	V_{SS}	0 3.63	23x	TC23x中开关电容EVR13 SMPS稳压器的飞跨电容(1uF)终端。	否	否	否	否	否

表4 电源状态列表

电源引脚	5V 运行模式	3.3V 运行模式	5V 待机	5V待机独立电源 V_{EVRSB}	3.3V 待机	ED待机模式
V_{EXT}	导通（5V外部）。 5V外设稳压器供电。	导通（3.3V外部）。 3.3V外设稳压器供电。	导通	断开	导通	断开
V_{EVRSB}	如果可用，导通（5V外部）。 不需要待机功能时，连接至V_{EXT} 。 需要待机功能时，由独立待机稳压器/电源供电。	如果可用，导通（3.3V外部）。 待机功能不需要情况下，连接至V_{EXT} 。 待机功能需要的情况下，由独立待机稳压器/电源供电。	导通	导通	导通	断开
V_{FLEX}	导通 P11端口电压为5V时，连接至V_{EXT}。 P11端口电压为3.3V时，PCB上连接至VDDP3。（例如，-Ethernet）	导通 连接至V_{EXT}。	导通或断开	断开	导通或断开	断开
V_{DDM}	导通（5V外部）。	导通（5V或3.3V外部）。	导通或断开	断开	导通或断开	断开
V_{AREFx}	导通（5V外部）。	导通（5V或3.3V外部）。	导通或断开	断开	导通或断开	断开
V_{FLEXE}	如果可用，导通。EBU不可用情况下，连接至V_{EXT} 5V。使用EBU3.3V焊盘时，PCB上连接至V_{DDP3} 3.3V。	如果可用，导通。连接至V_{DDP3}。	导通	断开	导通	断开
V_{DDP3}	导通（3.3V外部或EVR33）。	导通。连接至V_{EXT}。	断开	断开	导通	断开
V_{DDP3} / V_{DDOSC3}	导通（3.3V外部或EVR33）。	导通。连接至V_{EXT}。	断开	断开	导通	断开
V_{DDFL3}	导通（3.3V外部或EVR33）。	导通，连接至V_{EXT} 电源	断开	断开	导通	断开
V_{EBU}	如果可用，导通（3.3V外部或EVR33)	如果可用，导通连接至V_{EXT}。	断开	断开	导通	断开
V_{DDPSB}	导通(1.3V外部工具电源或连接至V_{DDP3})。	导通(1.3V外部工具电源或连接至V_{DDP3})。	断开	断开	断开	如果需要通过DAP访问EMEM，导通。
V_{AGBT3}	导通如果可用，连接至V_{DDP3}。	导通。如果可用，连接至V_{DDP3}。	断开	断开	断开	断开
V_{DD}	导通（1.3V外部或EVR13）。	导通（1.3V外部或EVR13）。	断开	断开	断开	断开
V_{DD} / V_{DDOSC}	导通（1.3V外部或EVR13）。	导通（1.3V外部或EVR13）。	断开	断开	断开	断开
V_{DDSB}	导通（1.3V外部工具电源或连接至V_{DD}）。	导通（1.3V外部工具电源或连接至V_{DD}）。	断开	断开	断开	导通
V_{AGBT}	如果可用，连接至V_{DD}。	如果可用，连接至V_{DD}。	断开	断开	断开	断开
V_{CAP0} V_{CAP1}	不可用.	导通。如果使用SC DC-DC EVR13，连接至1uF 电容.	断开	断开	断开	断开

3 电源

TriCore™ AURIX家族系列根据所需引脚电压，LDO或DCDC稳压器，提供下面的电源解决方案以及待机电源方案。

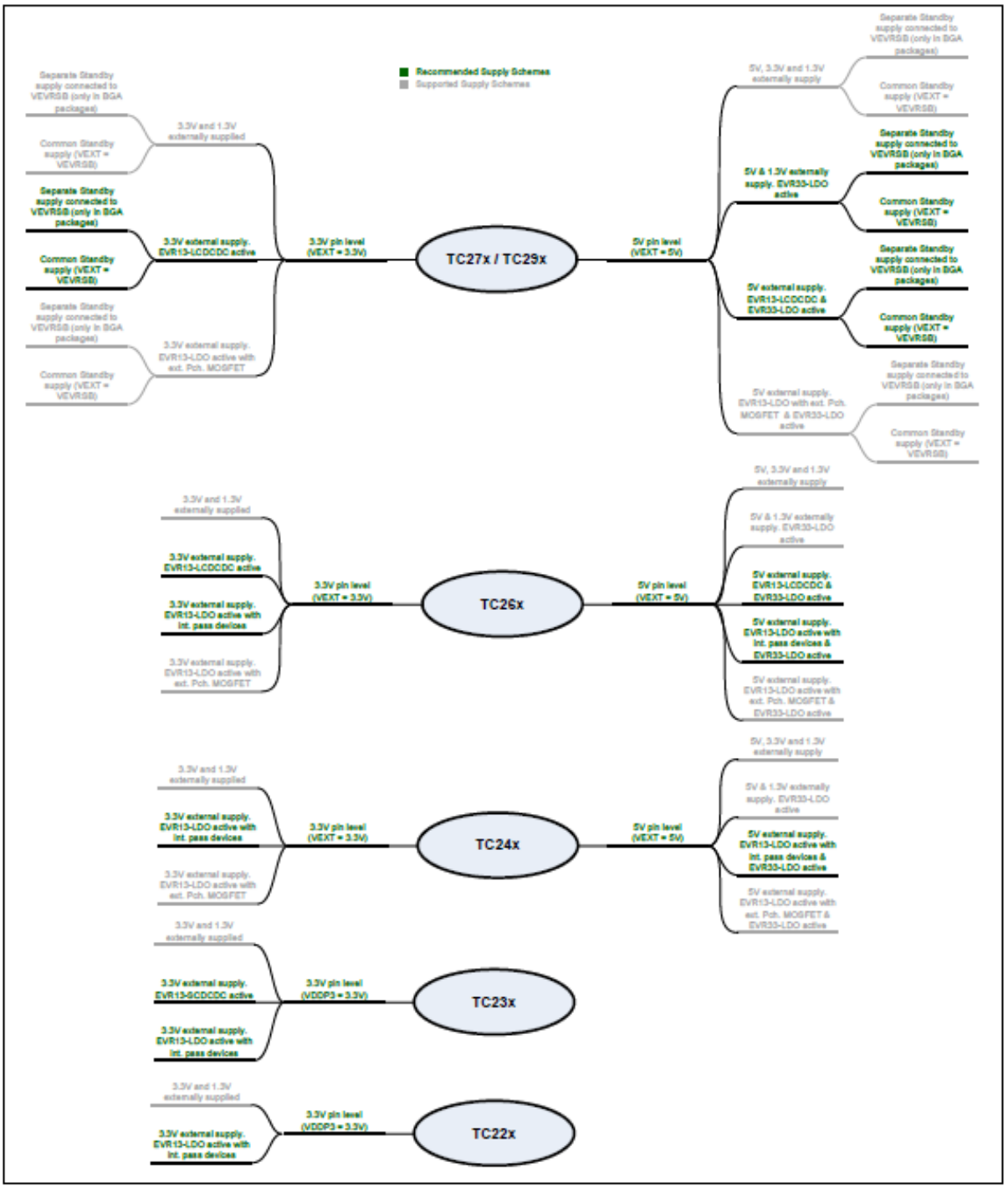


图6　电源解决方案

3.1 单电源

TriCore™AURIX家族系列产品仅需要一个单电源芯片就可以产生所有内部电压。TLF35584是用于TriCore™AURIX家族系列用于多种电压整定的系统集成电源芯片。对于高达600 mA的uC负载电流，通过降压-升压的前稳压器和一个LDO后稳压器，额定电池电压整定为V_{LDO_QUC} = 5.0或3.3伏特，调节精度±2%。对于高达150mA的ADC负载电流，整定为V_{REF_QVR} = 5.0V的精确专用参考电压给ADC，精度±1%。 TLF35584待机整定器V_{LDO_QST} = 5.0或3.3伏特，精度±2% ，支持20μA达到10mA的待机电流。因此，实际应用中，会组合在一起使用并永久连接在V_{BAT}。

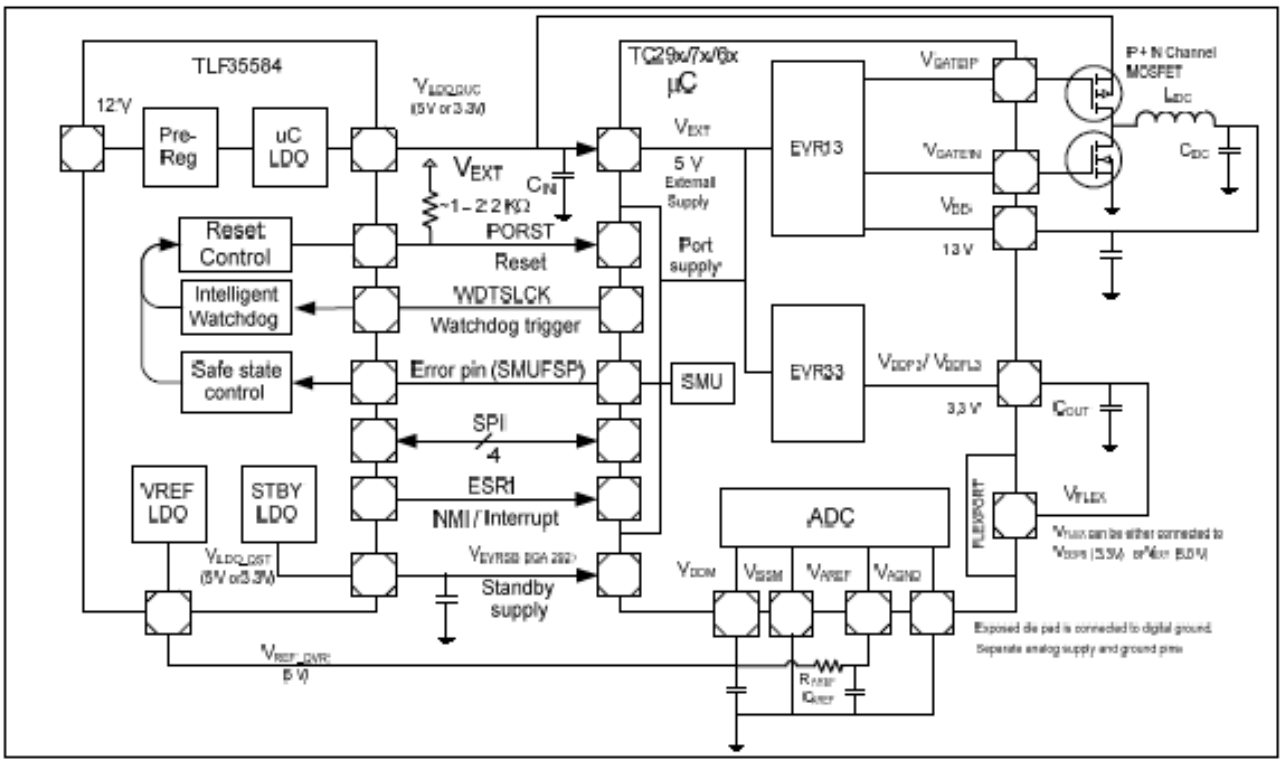


图7 TLF35584单电源方案

3.2 双电源

另外，也可以在前稳压器输出上连接一个附加的开关模式后稳压器，这样一来利用TLF35584可实现外部1.3V内核电源电压。

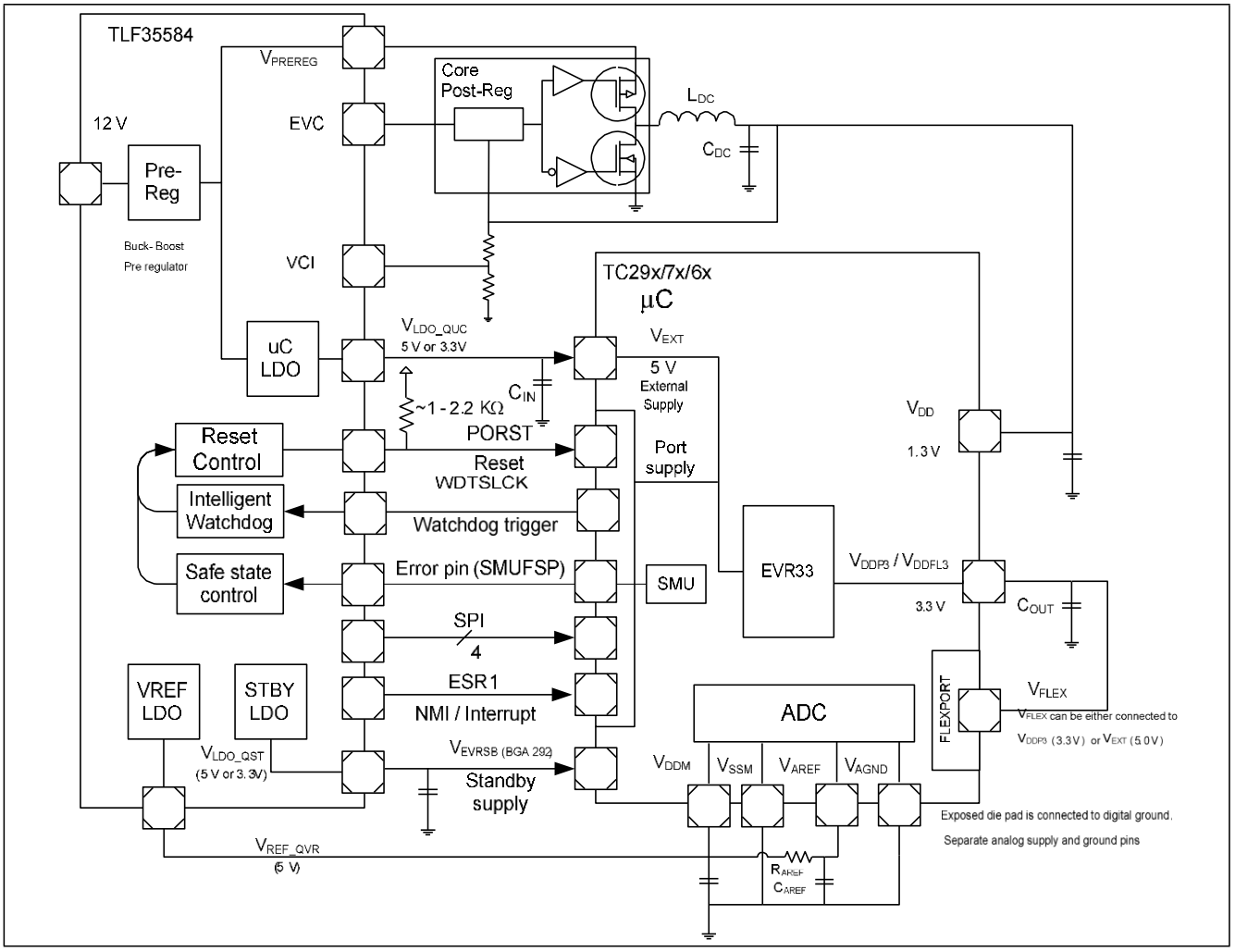


图8 TLF35584双电源方案

3.3 ED器件电源

ED器件有下面附加的电源/信号接口。

1. ED器件EMEM的VDDSB 1.3V待机或标准电源。PD器件中该引脚由标准VDD引脚代替。
2. 冷启动访问EMEM，利用DAP引脚 “JTAG/DAP” 焊盘组的VDDPSB 3.3V电源。PD器件（TC27xA step及TC27xB step）N.C.引脚代替该引脚。
3. VDD主电源给ED逻辑供电（MCDS, IO用户端, CIF, AGBT核等）。
4. AGBT电源接口-VAGBT 1.3V电源引脚&VAGBT3 3.3V电源引脚。
5. ED器件中AGBT信号接口。
   - 5.1. AGBT CLKP和AGBT CLKN差分时钟信号。PD器件中，由标准VSS引脚代替这些引脚。
   - 5.2. AGBT TXP和AGBT TXN 差分数据信号。PD器件中，由标准VSS引脚代替这些引脚。
   - 5.3. AGBT ERR错误信号。PD器件中，由标准VSS引脚代替这个引脚。

如表2所列出，特别根据VDDSB和VDDPSB引脚实际应用，需要提供适当桥。

表5 仿真器件电源引脚及其连接

使用情况	VDDSB ED EMEM RAM电源	VDDPSB 器件关闭时，待机DAP电源访问EMEM。	VAGBT/VAGBT3 AGBT接口的/VSSAGBT电源
PD器件/封装使用状况 / packages	PD封装内由标准VDD引脚代替。在不使用标定工具及不需要独立电源源时，如图所示桥①连接至VDD主电源。	所有PD封装内由N.C.引脚代替。在不使用标定工具及不需要独立电源源时，如图所示桥②连接至VDDP3主电源。	所有PD封装内不可用。
电源引脚可用的器件（封装）。	TC29xED (BGA292/416/516) TC27xED(BGA292,TQFP216, LQFP176) TC26xED (TQFP216/172 LQFP176/144) TC24xED (LQFP144) TC23xED (LQFP144)	TC29xED (BGA292/416/516) TC27xED(BGA292,TQFP216, LQFP176) TC26xED (TQFP216/172 LQFP176/144)	TC27xED(TQFP216) TC26xED (TQFP216/172)
常规RUN模式器件 不使用EMEM 标准OCDS调试的JTAG或DAP接口	建议从VDD主电源给VDDSB供电。如果TRST引脚静态低电平，VDDSB不供电。	建议从VDDPS主电源给VDDPSB供电。通过二极管内部限制VDDPSB电源，这样在VDDPSB未供电情况下，JTAG/DAP焊盘组保持在定义状态下。	如果使用AGBT接口或是未使用，建议把AGBT电源引脚连接至1.3V VDD电源轨，把VAGTB3连接至VDDPS电源轨。建议把所有AGBT信号引脚（CLK,TX,ERR）连接至VSS。
常规RUN 模式的器件	须给VDDSB供电。建议从VDD主电源给VDDSB供电。	建议从VDDP3主电源给VDDPSB供电。	如果使用或是没有使用AGBT接口时，建议把AGBT电源引脚VAGBT连接至1.3V VDD电源，把VAGTB3连接至VDDP3电源。

使用情况	VDDSB ED EMEM RAM电源	VDDPSB 器件关闭时，待机DAP电源访问EMEM。	VAGBT/VAGBT3 AGBT接口的电源 interface
应用中使用EMEM作为存储器，例如，标准OCDS调试时，ADAS，JTAG或DAP接口	从VDD主电源给VDDSB供电	通过二极管内部限制VDDPSB电源，这样在VDDPSB未供电情况下，使JTAG/DAP焊盘组保持在定义状态下。	建议把所有AGBT信号引脚（CLK,TX,ERR）连接至VSS。
器件PD部分电源关闭，PROST已建立。 冷启动期间,EMEM用来标定RAM SBDAP访问-ED待机期间,DAP接口用来访问RAM	从标定工具部分，VDDSB供电电源1.3V。这样，当器件PD部分关闭时，给EMEM供电。	从标定工具的3.3V对VDDPSB供电。 这样在打开器件PD部分电源之前，把数据传输到EMEM。	如果使用或是未使用AGBT接口的话， 建议把AGBT电源引脚VAGBT连接至1.3V VDD电源，VAGBT3连接到VDDPS。 建议把所有AGBT信号引脚（CLK,TX,ERR）连到VSS。

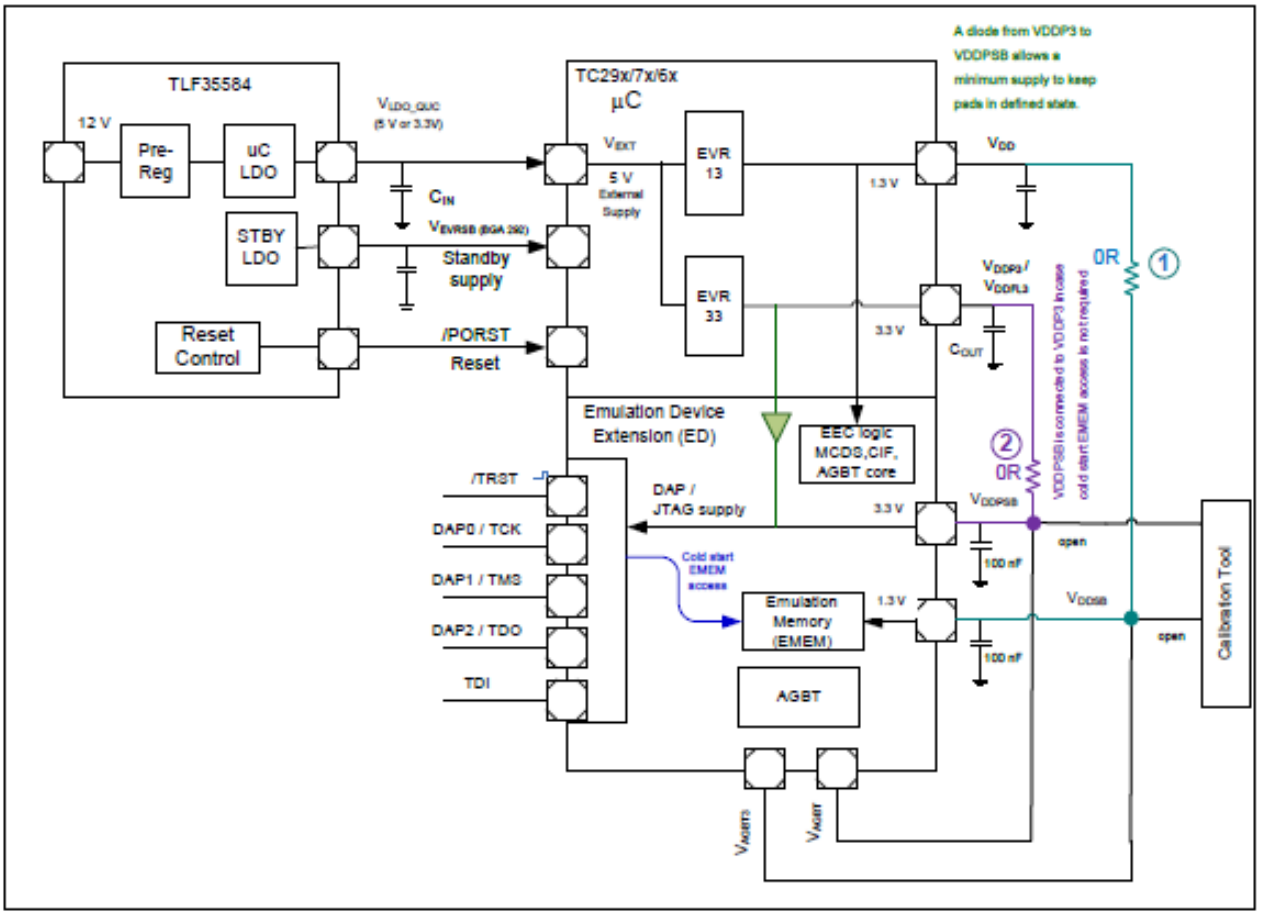


图9 ED器件电源连接结构

3.4 ADC电源

为了保证ADC性能，模拟参考电压(V_{DDM}*0,9) < V_{AREFX} < (V_{DDM} + 0,05V) 不应偏离模拟主电源V_{DDM}太多。同样，如数据手册所记录，须确保模拟参考地(V_{SSM} - 0,05V) < V_{AGNDX} < (V_{SSM} + 0,05V) 不应偏离主模拟地V_{SSM} 太多。

Analog reference voltage	V_{AREF}	V_{DDM} * 0.9	V_{DDM} + 0.05	V
Analog reference ground	V_{AGND}	V_{SSM} - 0.05	V_{SSM} + 0.05	V

噪声去耦和监控须在系统层面妥善处理，这取决于外部稳压器是否提供专用模拟电源或是通用电源。应注意，如图所示，对ADC地连接去耦。

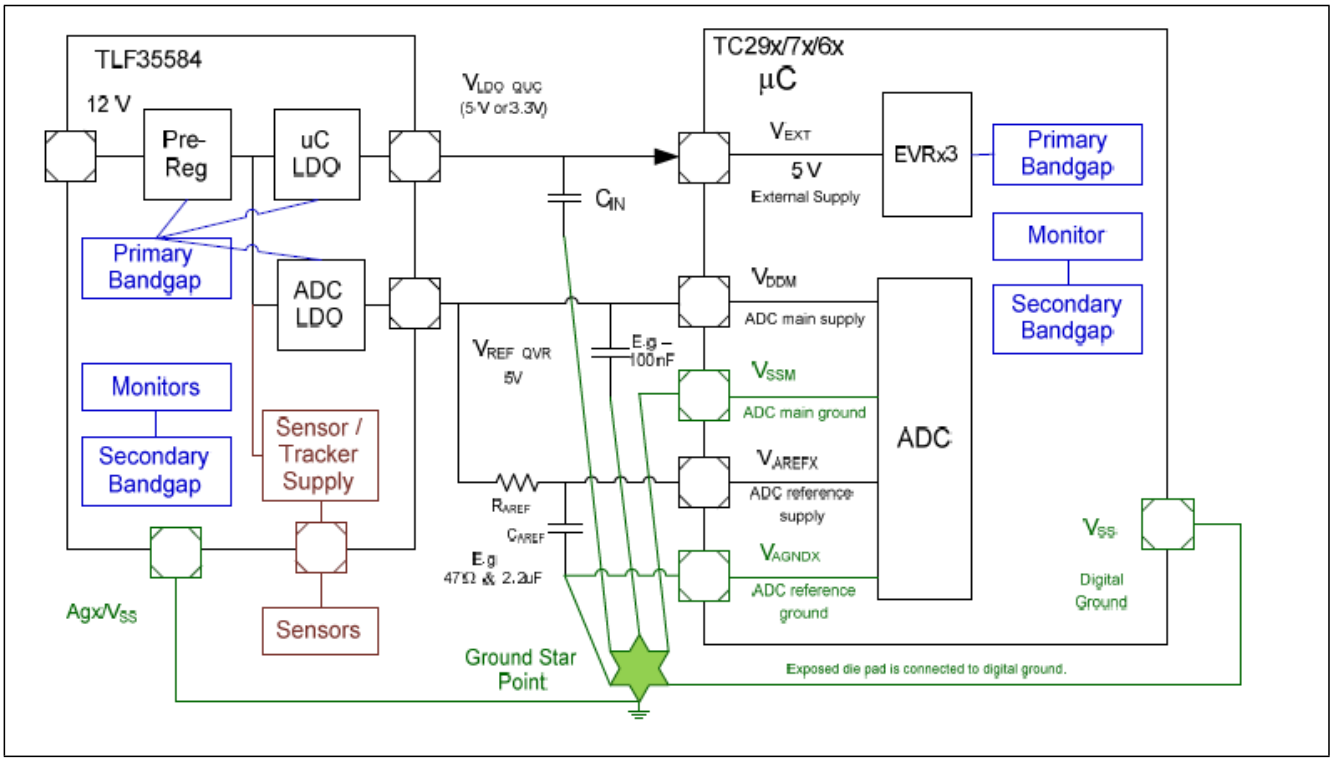


图10 基于TLF35584的独立专用ADC电源

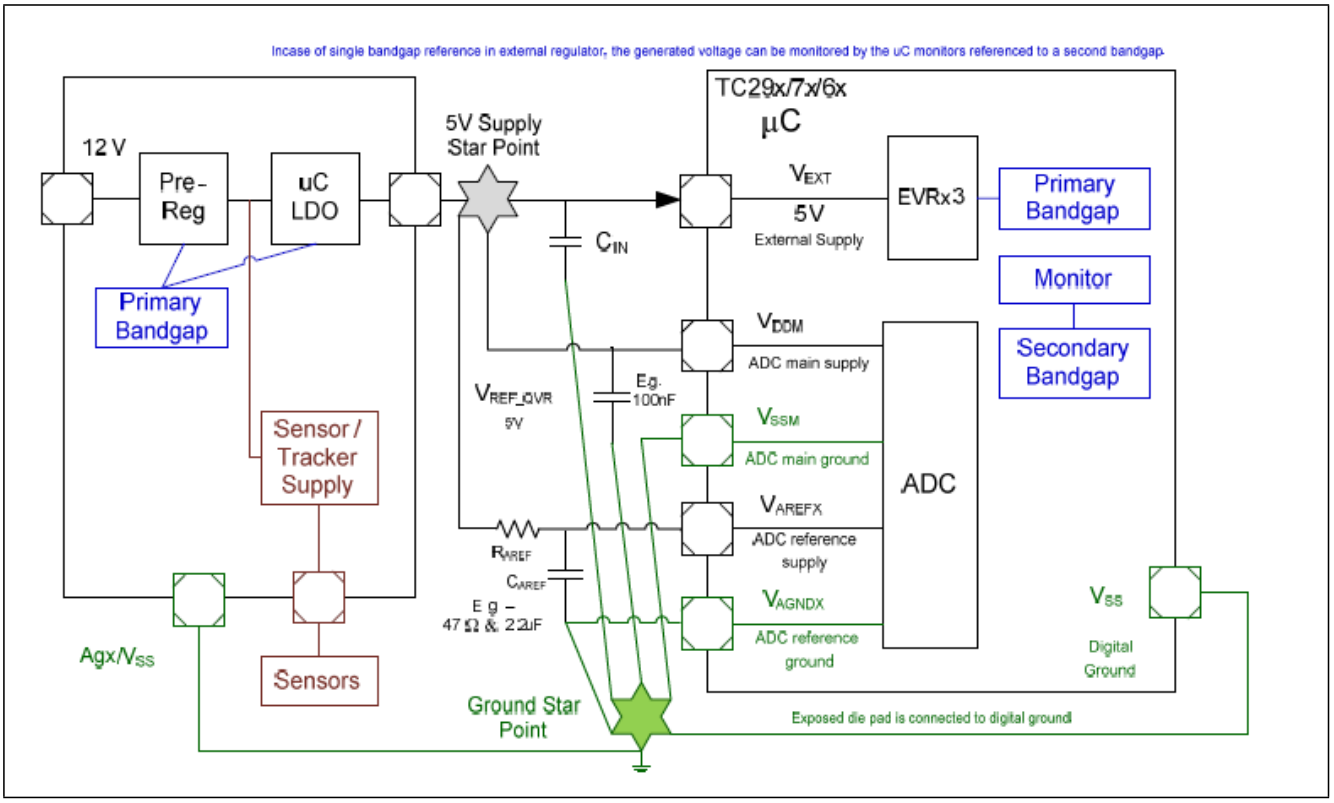


图11 常用VEXT和ADC电源

应用笔记AP56003（A/D转换器模拟部分操作指南）详细解释了ADC的电阻和电容元件的计算。

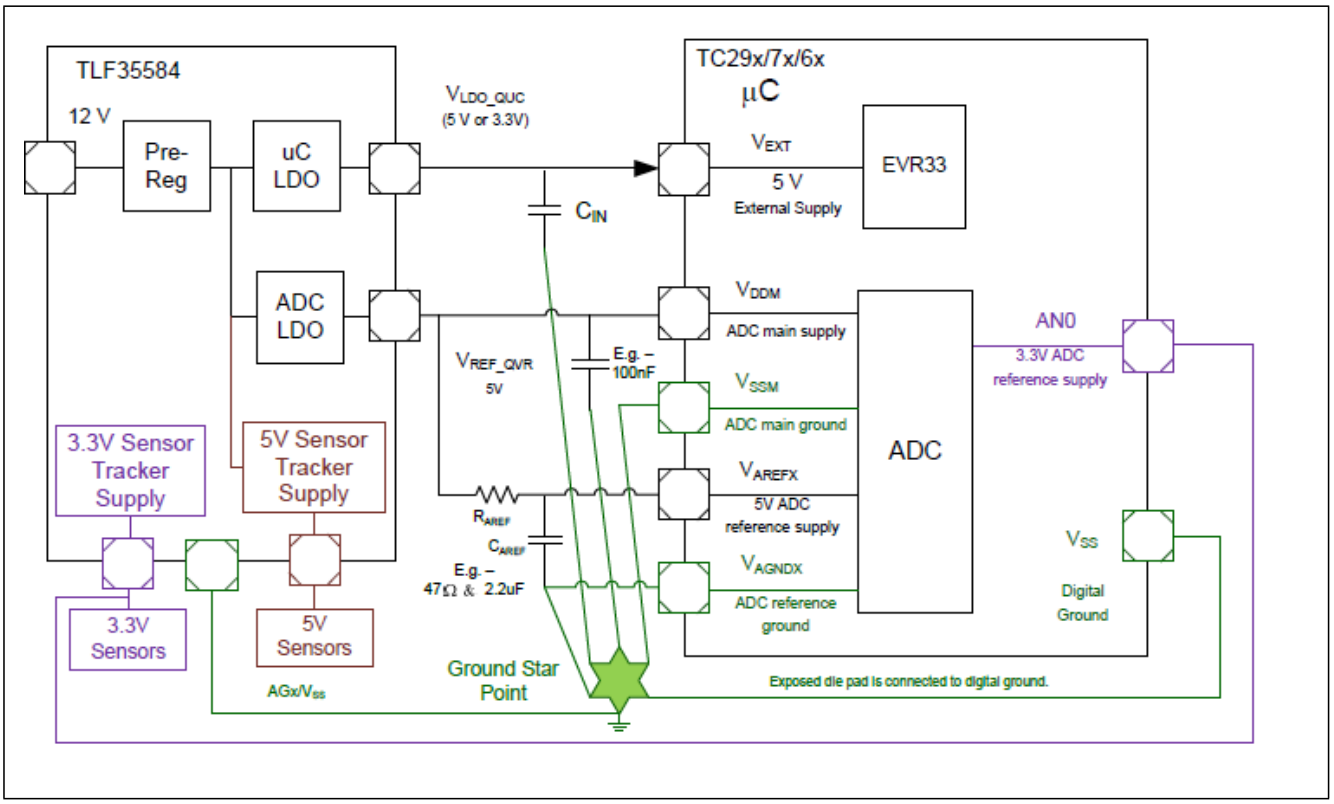


图12 利用5V&3.3V参考电源，同步测量5V&3.3V模拟传感器

3.5 振荡器电源

振荡器电源由3.3V VDDPS电源，1.3V VDD电源和VSS接地引脚组成。VSS接地引脚是在QFP封装中唯一明显的接地引脚。

设计振荡器电源需要考虑的突点是接地连接，隔离的接地连接含有噪声会降低来自振荡器电路的辐射/耦合。应在GND层上制作独立的接地岛。接地岛的一个点连接至GND层。这样由振荡器电路造成的噪声就隔离在接地岛上。负载电容和VSSOSC也接地至接地岛上。负载电容和XTAL的路径应尽可能短。
建议VDDOSC3上至少使用330 pF 去耦电容或更高的电容。如图所示，必须利用低阻连接方式，把Flash VDDP3/VDDFL3 3.3V 电源节点①外部连接至振荡器VDDOSC3 3.3V 电源节点②。
关于振荡器元件尺寸，布局和配置的更多信息，请参考应用笔记AP32174（PCB与高速串联接口设计指南），AP56002（晶振入门基础）和AP32214（AURIX振荡器配置）。

3.6 Flash电源

Flash电源由一个3.3V VDDP3电源和敏感的3.3V VDDFL3电源构成。VDDFL3给读出放大器供电，同时VDDFL3给正常读操作提供需要的电流。

VDDFL3节点对噪声敏感，不会在芯片上内部连接到3.3V电源。因此，必须使用VDDP3的去耦电容，外部供电。VDDP3和VDDFL3间低阻抗连接，以避免电压下降至flash。把3.3V主缓冲电容放置Flash VDDP3/VDDFL3电源节点/引脚附近。之所以如此，是因为超过80％的3.3V总电流是由Flash电源驱动。此外，3.3V的主要和辅助监控电压感知点也放在Flash引脚附近。

VDDFL3引脚（BGA封装的成对引脚）和VDDP3引脚（BGA封装的成对引脚）上有独立去耦电容。经过去耦电容后，它们一起连接到1 - 2,2 uF的缓冲电容上。电流跳变后，通过缓冲电容在10-20us盲时间内持续提供电流。电容值降额30％。高温或存在较高降额百分比情况下，需要考虑使用更高的额定电容。

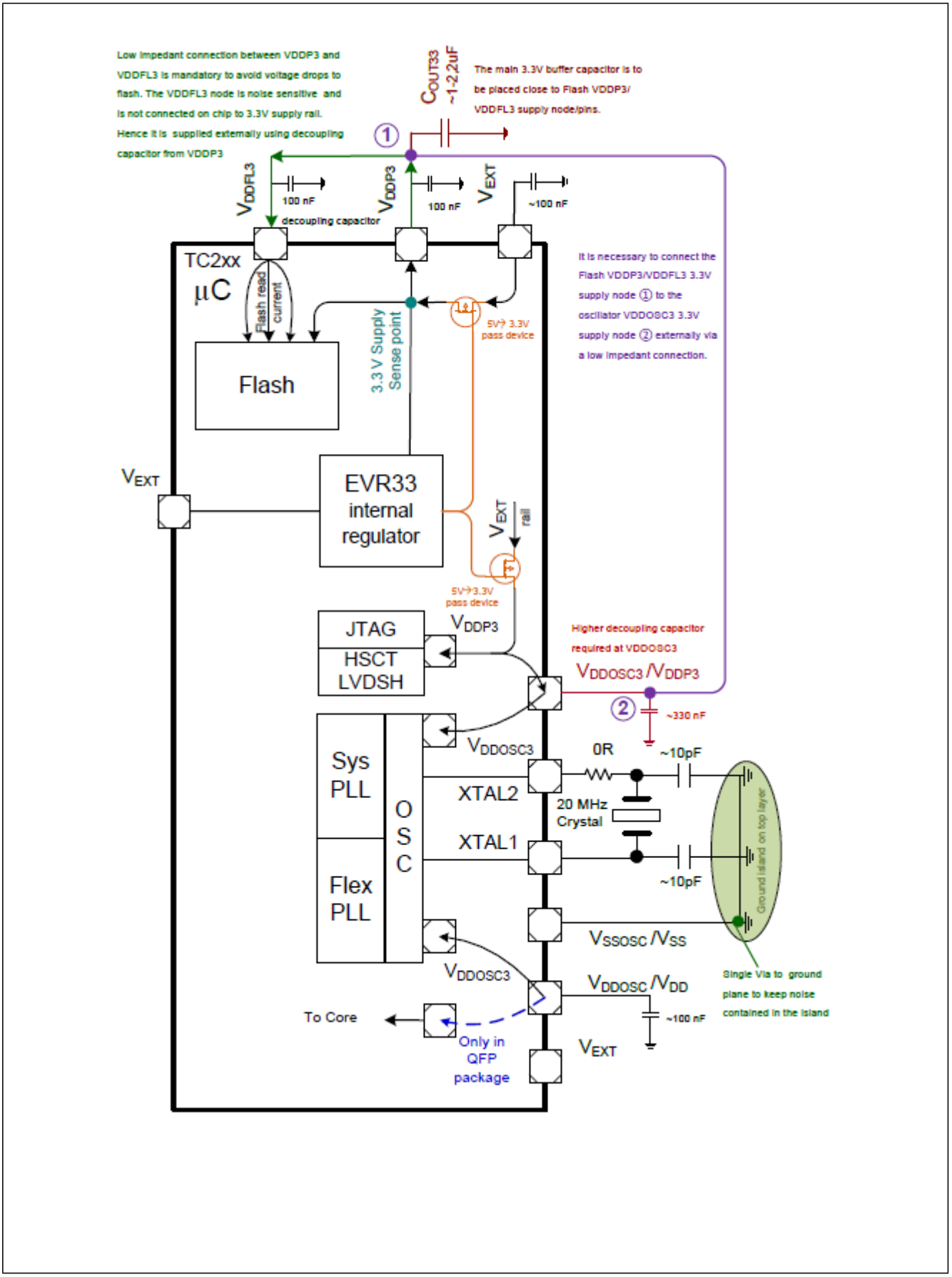
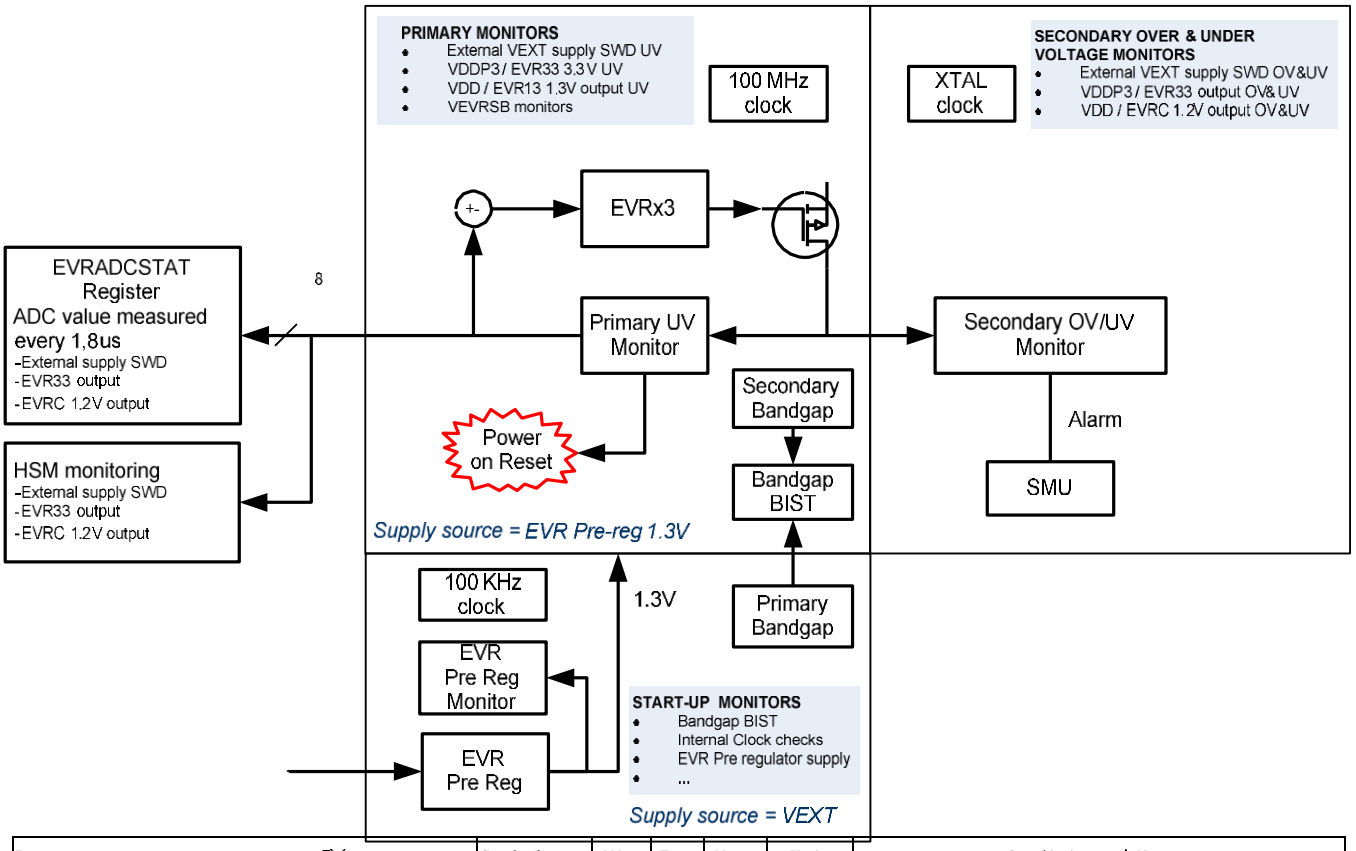


图13 Flash和振荡器电源

3.7 电源和安全方面

TriCore™AURIX家族系列产品的全部器件，即TC29x，TC27x，TC26x，TC24x，TC23x和TC22x，均具有交错电压监测机制，在每个电源轨都有一个主要和一个冗余辅助监视器。



Parameter 5V	Symbol	Min	Typ	Max	Unit	Conditions / Notes
V_{EXT} primary undervoltage monitor accuracy after trimming	$V_{EXTPRIUV}$	2.87	2,92	2.97	V	VEXT Undervoltage Reset Threshold = 2.97V
V_{DDP3} primary undervoltage monitor accuracy after trimming	$V_{DDP3PRIUV}$	2.87	2.92	2.97	V	VDDP3 Undervoltage Reset Threshold = 2.97V
V_{DD} primary undervoltage monitor accuracy after trimming	$V_{DDPRIUV}$	1.13	1.15	1.17	V	VDD Undervoltage Reset Threshold = 1.17 V
V_{EXT} secondary supply monitor accuracy	V_{EXTMON}	4.9	5.0	5.1	V	SWDxxVAL VEXT monitoring threshold = 5V
V_{DDP3} secondary supply monitor accuracy	$V_{DDP3MON}$	3.23	3.3	3.37	V	EVR33xxVAL VDDP3 monitoring threshold = 3.3V
V_{DD} secondary supply monitor accuracy	V_{DDMON}	1.27	1.30	1.33	V	EVR13xxVAL VDD monitoring threshold = 1.3V
EVR primary and secondary monitor measurement latency for a new supply value	t_{EVRMON}			1.8	µs	after trimming
External V_{IN} supply ramp	dVin/dT		1	50	V/ms	pass device=on chip

图14 辅助监控

每次电源缓慢上升后，都要测试启动电源。一旦像带隙，内部时钟这些基本元件运行，需要进行带隙BIST，内部时钟检查和电源测试。如果测试成功，EVR13和EVR33启动，通过HWCFG [0:2] 引脚配置。

当发生电源掉电，不能达到最低运行阈值时，主监控保证微控器会进入冷上电复位状态。欠压主监控适用于VEXT电源,3.3V VDDP3电源轨和1.3V VDD电源轨。附加比较器也用来监控VEXT和VEVRSB电源轨，以保证适当待机模式功能的执行。

一旦发生过压和欠压报警给SMU，辅助监控器的功能相当于安全监控。辅助监控确保通过最小共因失效由独立监控机制监控每次嵌入式稳压器输出或电源轨。辅助欠压监控会监控外部VEXT电源，3.3V VDDP3电源轨和1.3V VDD电源轨。辅助过压监控会监控外部VEXT电源，3.3V VDDP3电源轨和1.3V VDD电源轨。

一旦外部供电，EVR电源高于最低主复位阈值，解除PROST冷复位状态。开始执行固件，用户软件配置并激活过压和欠压辅助监视器。

表6 电源轨监控

电源轨	电源供电和监控	主监控（内部对uC）	辅助监控（内部对uC）
外部5V或3.3V电源	建议外部稳压器监控外部电源，其生成并供电给微控器。 外部电源超过运行限制值，发生过压情况下，外部稳压器将给微控器供电的外部电源切断。 如遇外部电源低于运行限制，发生欠压情况，外部稳压器将启动微控器的PORST复位引脚。	如遇超过运行限制，违反欠压情况，uC将激活冷上电复位。	超过配置的阈值，过压情况下，给SMU报警。 低于配置阈值，过压情况，给SMU报警。 把TC29x，TC27x，TC26x和TC24x中5V过压监控限制在5.5V的电源最大值。把超过5.5V至7V的过压峰值的时间总和限制在2.8小时。 把TC23x和TC22x中3.3V的过压监控限制在3.63V的电源最大值。把超过3.63V至4.3V的过压峰值的时间总和限制在2.8小时。
3.3V VDDP3电源轨	外部电源5V情况下，利用EVR33，可以产生3.3V电源或由外部供电。EVR33电压生成本质上使用控制回路主监视器反馈。此外，EVR33间接通过监控控制输出来监控过载情况。	超出运行限制，发生欠压情况，uC激活冷上电复位。	超过配置阈值，发生过压时，给SMU发出报警。 低于配置阈值，发生过压时，给SMU发出报警。
1.3V VDD 电源轨	利用EVR13生成1.3V电源或是外部供电。EVR13电压生成本质上使用控制回路的主监控反馈。此外，EVR13间接通过监控控制输出来监控过载情况。	超出运行限制，发生欠压时，uC 激活冷上电复位。	超过配置阈值，发生过压时，给SMU发出报警。 低于配置阈值，发生过压时，给SMU发出报警。

00

w ww.i nf ineon.com

Infineon Technologies出版