

Vier-Phasen-Plan zur Qualifikation

Halbleiterindustrie setzt verstärkt auf GaN-on-Si-HEMT-Technologie

Anwender setzen verstärkt Leistungsbaulemente ein, die auf Halbleitern mit großem Bandabstand (Wide-Band-Gap) basieren. Gegenüber herkömmlichen Si-Leistungs-MOSFETs bietet die GaN-on-Si-HEMT-Technologie Vorteile in punkto Wirkungsgrad und geringeren Gesamtbetriebskosten bei der Umwandlung.

Autor: Tim McDonald



GaN-Bauelemente kommen schon jetzt beispielsweise in Frontend-PFC-Schaltungen zur Blindleistungskompensation von Telekommunikations-Gleichrichtern zum Einsatz. Sie ermöglichen außerdem eine höhere Leistungsdichte, wodurch sich Stromrichterschaltungen kleiner und platzsparender ausführen lassen. Dies ist bei bestimmten Anwendungsbereichen wie zum Beispiel Netzwerk- und Kommunikationstechnik besonders wichtig, etwa wenn zusätzliche Elemente wie eine Backup-Batterieversorgung im verfügbaren Raum eines Server-Racks Platz finden müssen.

Kurzum, HEMTs (High-Electron-Mobility-Transistor) können in jeder Anwendung vorteilhaft sein, in der eine AC/AC-, AC/DC- oder DC/DC-Umwandlung bei einer relativ hohen Spannung stattfindet.

GaN-Bauelemente der 600-V-Klasse sind für vielfältige Anwendungen geeignet: in Rechenzentren und in der Telekommunikation, bei der kabellosen Energieversorgung bis hin zur Motorsteuerung und Audio-Anwendungen. Die Lieferketten in diesen Märkten sind mittlerweile an einem Punkt, wo es für die Halbleiterindustrie von ganz entscheidender Bedeutung ist, Leistungstransistoren mit einer Technologie, wie beispielsweise GaN-HEMTs, liefern zu können, die kosteneffizient und genauso zuverlässig ist wie Silizium-basierte Leistungs-MOSFETs.

Motivation für einen Qualifikationsplan von GaN-Bauelementen

Verglichen mit den mehr als 50 Jahren, in denen die Industrie Silizium-basierte Bauelemente hergestellt und die entsprechen-

den Prozesse perfektioniert hat, befindet sich die GaN-HEMT-Produktion noch in den Kinderschuhen, sodass es kaum Prüfdaten dazu gibt. Obwohl einige Hersteller ihre GaN-on-Si-Komponenten derzeit mit einer JEDEC- oder AEC-Q101-Zertifizierung bewerben, basieren diese Normen doch immer noch auf den Anforderungen, die für Silizium-Bauelemente gelten. Aus diesem Grund hat JEDEC das „Wide Band-gap Power Electronic Conversion Semiconductor Committee“ mit der Bezeichnung „JC-70“ gegründet, um festzulegen, wie die Industrie diese Lücke in den derzeitigen Qualifikationsstandards schließen könnte. Im JC-70 gibt es zwei Unterausschüsse: JC-70.1 für GaN- und JC-70.2 für SiC-Bauelemente. Der JC-70.1-Ausschuss hat vor Kurzem seine erste Richtlinie veröffentlicht (JEP173).

Um mögliche Risiken bei der Verwendung von ursprünglich für Silizium-Bauelemente entwickelten Qualifikationsstandards besser einschätzen zu können, ist es aufschlussreich, sich mit den Unterschieden zwischen Si- und GaN-Bauelementen hinsichtlich ihrer Strukturen und Materialien sowie der Qualifikationstests zu beschäftigen. Bild 1a zeigt den Aufbau



eines SJ-MOSFET mit Source-, Gate- und Drain-Kontakten. Im Normalbetrieb fließen die Elektronen vertikal von Source zu Drain (roter Pfeil), wenn durch das Anlegen einer entsprechend hohen Spannung an der Gate-Elektrode die Ladung im Kanal von p zu n umgekehrt wird. Die im Bild mit der Ziffer „1“ gekennzeichnete Fläche zeigt die p-n-Body-Diode, die bei einem HTRB-Test gestresst (belastet) wird. Der Bereich in der Nähe von „2“ zeigt das Gate-Oxid, das bei einem HTGB-Test belastet wird. Der Bereich in der Nähe von „3“ zeigt die Oberfläche des Chips mit Passivierungsschicht und Pressmasse des Gehäuses, die durch Temperaturzyklen (TC) und THB-Tests „belastet“ werden. „4“ kennzeichnet den Bereich der obersten Aluminiumschicht des Source-Kontakts und der Bonddrähte, welcher im TC-Test beansprucht wird.

Vergleicht man diese Struktur mit einem GaN-HEMT, der einen horizontalen Aufbau und einen lateralen Stromfluss hat (Bild 1b), so wird klar, dass es hier signifikante Unterschiede gibt. Am auffälligsten ist wohl das zweidimensionale Elektronengas (2DEG), das zwischen der Aluminium-Galliumnitrid- (AlGaN) und der GaN-Schicht entsteht. Der GaN-HEMT hat keine p-n-Drain-Source-Body-Diode (siehe Bild 1a, Ziffer „1“), und es gibt kein Gate-Dielektrikum (siehe Bild 1a, Ziffer „2“). Im Gegensatz zum Si-SJ-FET, bei



Eck-DATEN

Im Vergleich zu herkömmlichen Si-Leistungs-MOSFETs kann die GaN-on-Si-HEMT-Technologie Vorteile hinsichtlich Effizienz und geringeren Gesamtbetriebskosten bei der Umwandlung bieten. Dennoch basieren die Normen zur Zertifizierung noch immer auf den Anforderungen, die für Silizium-Bauelemente gelten. Infineon hat jetzt hierzu ein Verfahren entwickelt, das einem Vier-Phasen-Plan folgt und die Unterschiede der Bauelemente und ihrer Struktur bei der Qualifikation berücksichtigt. Es beinhaltet das Anwendungs- und Qualitätsanforderungsprofil sowie Zuverlässigkeitsprüfungen und Alterungsmodelle.

dem das elektrische Feld an den Ecken der Oberfläche des Bauelements begrenzt ist (Bild 1a, Ziffer „3“), endet das Feld bei einem typischen GaN-HEMT an mehreren Stellen verteilt über die Oberfläche. Aufgrund dieser Unterschiede hat Infineon den üblichen Qualifikationsplan erweitert, um seine GaN-on-Si-HEMT-Bauelemente der Cool-GaN-Familie besser überprüfen zu können.

GaN-Bauelemente qualifizieren

Das Verfahren, das Infineon entwickelt hat, folgt einem Vier-Phasen-Plan, der die Unterschiede der Bauelemente und ihrer Struktur bei der Qualifikation berücksichtigt (Bild 2). Es beinhaltet sowohl das Anwendungs- und Qualitätsanforde-

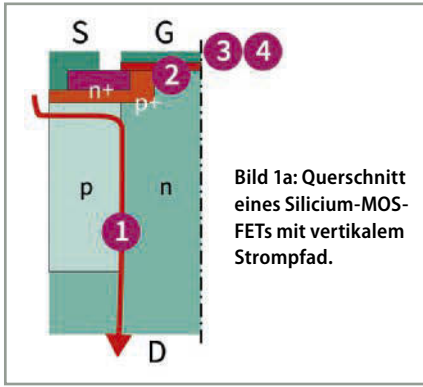


Bild 1a: Querschnitt eines Silicon-MOS-FETs mit vertikalem Strompfad.

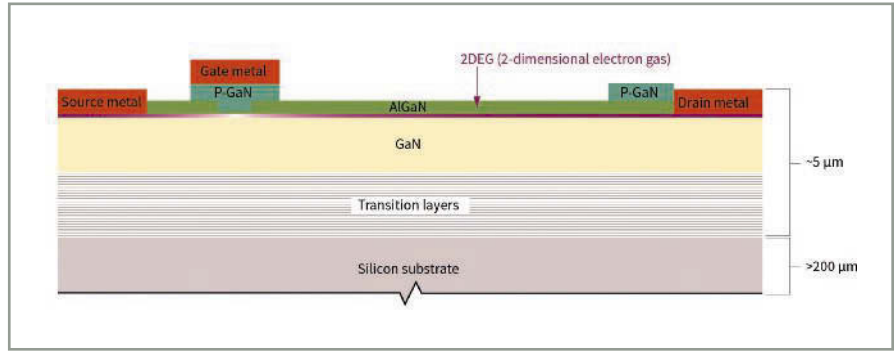


Bild 1b: Querschnitt eines GaN-HEMTs mit lateralem Stromfluss.

rungsprofil, als auch Zuverlässigkeitsprüfungen und Alterungsmodelle.

Zunächst definiert das Anwendungsprofil, wie das Bauelement beim Endnutzer betrieben und belastet werden soll. Dieses Profil spiegelt die Erwartungen der Anwender im Zielmarkt wider und gibt dem GaN-Bauelemente-Hersteller eine klare Vorgabe, was er liefern muss. Durch die enge Zusammenarbeit mit Leitkunden lassen sich die Parameter für eine spezifische Anwendung oder eine allgemeinere Anwendungskategorie definieren.

Die zweite Phase definiert dann die Qualitätsanforderungen der Anwendung – insbesondere die maximale kumulative Ausfallrate, die Grenzen für die Drift der Parameter und die Feuchtigkeitsempfindlichkeit. Beispielsweise führte Infineon die erste Qualifikation seines Cool-GaN-Bauelements für eine Telekommunikations-Gleichrichter-Anwendung für den Außenbereich durch, die eine Ausfallrate von 1 FIT (Failure-In-Time) während einer Lebensdauer von 15 Jahren forderte. Das

entspricht einem Ausfall in einer Milliarde Stunden. Andere Anwendungen haben möglicherweise abweichende Anforderungen an Lebensdauer und Ausfallrate.

Im dritten Schritt erfolgt schließlich eine ausführliche Analyse bezüglich der Zuverlässigkeit sowie der Ausfallmechanismen der GaN-Bauelemente. Die Fehlerarten werden dabei in zwei Gruppen unterteilt: Intrinsische Fehlermechanismen sind auf den inhärenten Verschleiß der Materialien der Bauelemente und ihrer Struktur zurückzuführen. Extrinsische Defekte (zum Beispiel Partikel, Prozessschwankungen oder Kristalldefekte) führen hingegen schon früh zu einem Ausfall. Die Untersuchungen sind erst dann abgeschlossen, wenn eine Optimierungsmöglichkeit gefunden wurde, um extrinsische Defekte zu beheben oder zu minimieren.

Im vierten Teil des Qualifikationsplans können Anwender mit Alterungsmodellen Ausfallraten innerhalb der geplanten Lebensdauer bei realen Belastungsbedingungen vorhersagen. Solche Modelle

basieren auf beschleunigten Lebensdauertests, um Daten zu Ausfällen zu erhalten. Hierbei werden die Bauelemente weit über die vorgesehenen Einsatzbedingungen hinaus belastet und somit Ausfälle bei wesentlich kürzeren Stress-Zeiten generiert (einige hundert Stunden im Vergleich zur angestrebten Lebensdauer von 15 Jahren). Die Belastung mehrerer Stichproben in Gruppen mit unterschiedlichen Stressbedingungen führt zu einem mathematischen Modell, mit dem sich die Ausfallrate bei normalen Betriebsbedingungen für eine viel längere Betriebsdauer vorhersagen lässt.

Fehlermechanismen bei GaN

Einige Fehlerarten kommen sowohl bei Silizium- als auch bei GaN-Leistungstransistoren vor, andere wiederum treten ausschließlich bei GaN-Bauelementen auf. Dazu gehört vor allem der dynamische Durchlasswiderstand. Im Rahmen der Entwicklung dieser Bauelemente stellten die Entwickler fest, dass sich der Durchlasswiderstand $R_{DS(ON)}$ vorübergehend ändert (Shift), wenn sie die Bauelemente von sperrend auf leitend geschaltet haben. Bei angelegter Drain-Spannung können Elektronen das zweidimensionale Elektronengas (2DEG) verlassen, sodass sie sich in den umgebenden GaN- oder dielektrischen Oberflächenschichten einfangen lassen (Trapping). Im Laufe der Zeit tritt eine Erholung ein, und der $R_{DS(ON)}$ erreicht wieder ein Niveau wie vor der Belastung.

Dieses Verhalten des Durchlasswiderstands nennt sich „dynamischer Shift“. Dabei handelt es sich um eine unerwünschte Eigenschaft, die unter Umständen zu einem Ausfall eines Bauelements führen kann. Um dies in der Cool-GaN-Familie zu verhindern, nutzt Infineon ein Verfahren, bei dem eine p-GaN-Dotierung

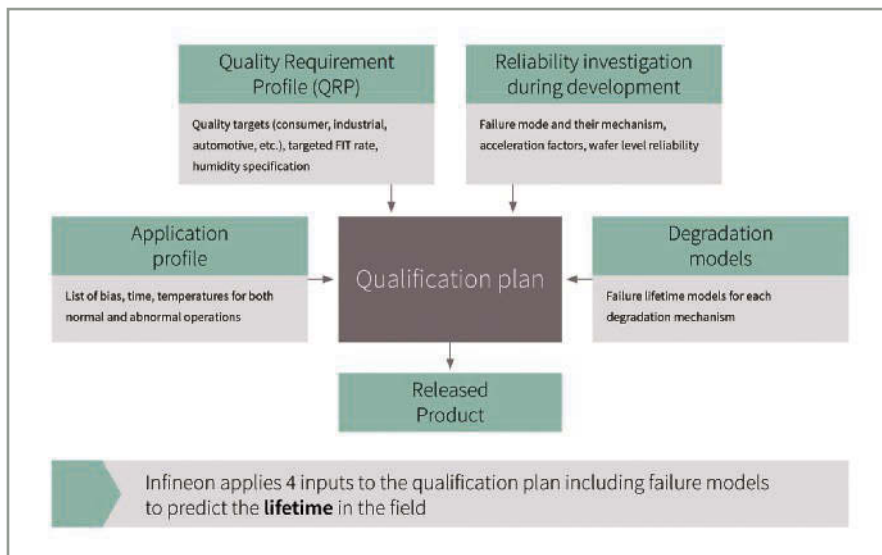


Bild 2: Der von Infineon entwickelte Qualifikationsplan für GaN-HEMT-Leistungsbaulemente der Cool-GaN-Familie.

angrenzend zum Drain aufgebracht ist. Im gesperrten Zustand generiert dies Löcher (Elektronenfehlstellen) im Drain, wodurch sich die Auswirkung des Trappings von Ladungen (was die hauptsächliche Ursache für den dynamischen $R_{DS(ON)}$ ist) verringert. Cool-GaN-Bauelemente haben über den gesamten Spannungsbereich einen viel kleineren dynamischen Durchlasswiderstand und schneiden im Vergleich zu GaN-on-Si-HEMTs einiger Wettbewerber hierbei besser ab (Bild 3).

Tests haben gezeigt, dass es einen starken Zusammenhang zwischen dem dynamischen $R_{DS(ON)}$ und den Bedingungen im „hart“ schaltenden Betrieb gibt. Beim „weichen“ Schalten tritt diese Wechselwirkung nicht auf. Weiterhin hat die Forschung bei Infineon ergeben, dass – im Gegensatz zu Silizium-Bauelementen – beim dynamischen „harten“ Schalten von GaN-HEMTs sehr wahrscheinlich eine Verschlechterung des Schaltverhaltens auftritt (im Gegensatz zum „weichen“ Schalten). Die Cool-GaN-Datenblätter enthalten eine SOA-Schaltkurve, mit der Anwender vermeiden können, dass die Bauelemente in Bereichen betrieben werden, die zu solchen Ausfällen führen.

Fazit

Aktuell verfügbare GaN-on-Si-Bauelemente mit großem Bandabstand ermöglichen höhere Wirkungsgrade und Leistungsdichten bei der Anwendung in Stromrichtern.

Neue Materialien und Strukturen dieser Bauelemente zeigen aber im Hinblick auf die Ausfallmechanismen ein anderes Verhalten als ihre silizium-basierten Gegen-

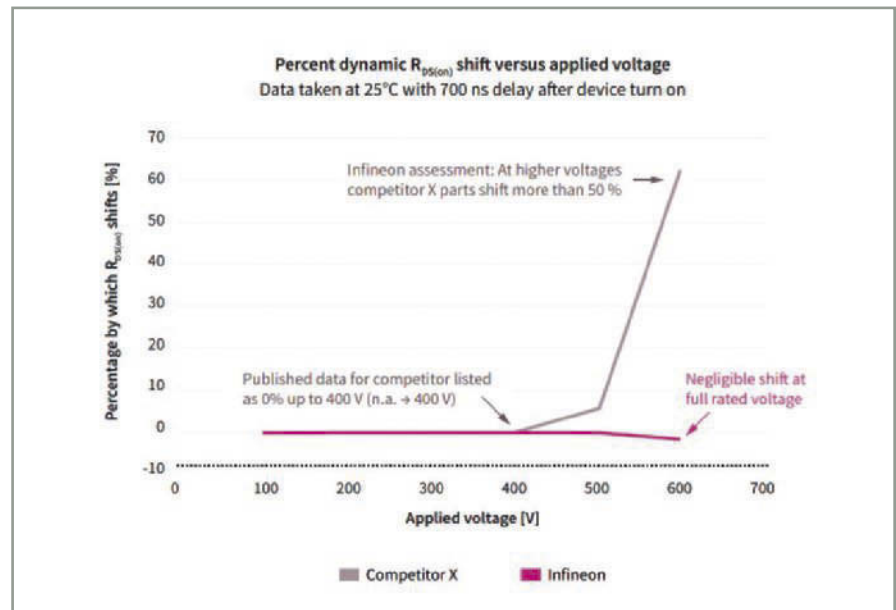


Bild 3: Tests zeigen, dass die Cool-GaN-Familie einen kleineren dynamischen Durchlasswiderstand hat als Bauelemente von Wettbewerbern.

stücke. Dies stellt ein gewisses Anwendungsrisiko dar, wenn diese Unterschiede bei der Technologieentwicklung und Qualifikation der Bauelemente keine angemessene Berücksichtigung finden. Die Industrie benötigt deshalb einen soliden Qualifikationsplan, mit dem die Hersteller letztlich auch nachweisen können, dass ihre Bauelemente die erforderliche Zuverlässigkeit bieten.

Infineon qualifiziert die GaN-on-Si-Bauelemente seiner Cool-GaN-Familie nach einer vierstufigen Methode, die das Ausfallverhalten in Abhängigkeit von der Belastung während der Anwendung beschreibt. Dabei werden dann detaillierte Anwendungsbedingungen sowie die angestrebte Lebensdauer und Zuverlässigkeit definiert.

Zuverlässigkeitsprüfungen dienen der Ermittlung intrinsischer und extrinsischer Ausfallursachen. Sie geben Hinweise, wie sich die Robustheit der Bauelemente verbessern lässt. Zudem befinden sich Beschleunigungsmodelle für Ausfallmechanismen in der Entwicklung, mit denen sich Ausfallraten auf Basis von beschleunigten Lebensdauertests besser vorhersagen lassen. (aok) ■

Autor

Tim McDonald

Senior-Berater für Cool-GaN-Technologie-Entwicklung, Infineon



all-electronics.de

infoDIREKT

402ei0419