

power

Fachmedium für Stromversorgung und Leistungselektronik

Vorsprung durch eigenes EMV-Labor:

Schaltregler erfolgreich entstören

>> Seite 28



**Digital Power:
Analog vs. Digital –
Welcher Weg ist der
Beste?**

>> Seite 6

Gastkommentar von Jeff Rodriguez,
XP Power – Engineering Service Group



**Sicherer Transport von
Lithium-Ionen-Batterien**

>> Seite 22



**GaN auf Si-Wafern
verarbeiten**

>> Seite 50



**Kostenloser
Versand**

Für Bestellungen
Über 65 €!



DIGIKEY.DE



full SiC module
FF480R17KJ1_ENG

Systemdesign für SiC-JFET-Halbbrücken-Module

(Bild: Infineon)

Mit Siliziumkarbid-Bauelementen kann der Systemwirkungsgrad hochgefahren werden. Um jedoch SiC-Bausteine optimal in schnell schaltenden Anwendungen zu betreiben, ist ein allumfassend niederinduktives

Design notwendig. Dies bedeutet, dass das Modul selbst, der Leistungskreis und der Ansteuerkreis dahingehend optimiert werden müssen.

Von Daniel Heer, Dr. Reinhold Bayerer und Dr. Daniel Domes

Eine Antwort auf die Forderung nach mehr Energieeffizienz in der Leistungselektronik können Siliziumkarbid-Bauelementen (SiC) sein. Sie tragen im Vergleich zu Silizium-Bauelementen durch deutlich reduzierte Schalt- und Durchlassverluste zu einem höheren Wirkungsgrad des Systems bei. Die Materialeigenschaften von SiC führen auch zu einem stark reduzierten

Einschaltwiderstand $R_{DS(on)}$ bei unipolaren Hochvolt-Bauelementen.

Der SiC-JFET zeichnet sich aufgrund sehr niedriger $R_{DS(on)}$ -A-Werte und der Stabilität seiner Steuereigenschaften als ein attraktiver Vertreter der unipolaren SiC-Bauelemente aus. Wie alle unipolaren Bauelemente sind beim JFET die Vorgänge vollständig über das Gate steuerbar. Der SiC-JFET wird mit einer

Gate-Source-Spannung $U_{GS} = 0$ V ein ohmsches Verhalten (Bild 1). Bei sehr hohen Strömen wird in Vorwärtsrichtung (1. Quadrant) der Sättigungsstrom erreicht. Die interne pn-Diode (Body-Diode) kann bei $U_{GS} = -19$ V für die Stromkommutierung in Rückwärtsrichtung kurzzeitig genutzt werden. Für den Dauerstrom in Rückwärtsrichtung wird der Kanal nach einer Totzeit eingeschaltet [1].

Effekt des parasitären Einschaltens

Die große Bandlücke von SiC und die damit verbundene höhere Belastbarkeit mit elektrischem Feld ermöglicht die Ausführung einer dünneren aktiven Zone im Leistungshalbleiter. Diese dünne aktive Zone führt aber zwangsläufig zu einer höheren Drain-Gate- und Drain-Source-Kapazität. Die Drain-Gate-Kapazität C_{DG} wirkt sich auf das Schaltverhalten aus, da diese Kapazität bei jedem Schaltvorgang über das Gate umgeladen werden muss. Wenn in einer Halbbrücke ein Schalter, z.B. der untere, eingeschaltet wird, befindet sich der obere Schalter im Aus-Zustand, d.h. bei -19 V am Gate. Das Fallen der Drain-Source-Spannung U_{DS} am unteren Schalter führt zu einer steigenden Spannung am oberen Schalter, wobei das dU_{DS}/dt am unteren und oberen Schalter hoch ist (8 kV/ μ s). Der Spannungsanstieg am oberen JFET erzeugt über die C_{DG} einen Verschleppstrom, der über den Treiber abgeführt werden muss. Wenn dieser Verschleppstrom nicht unmittelbar abgeführt

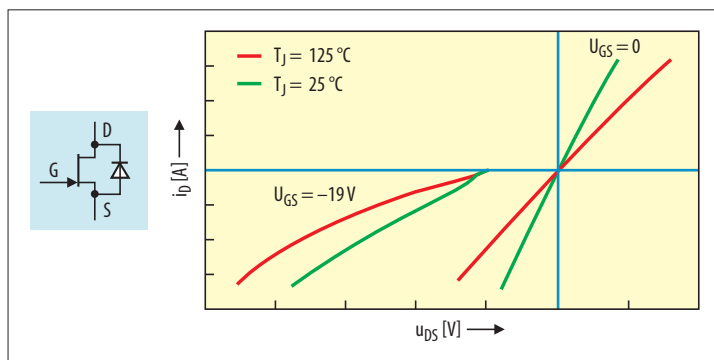


Bild 1. Schaltzeichen und Ausgangskennlinie des SiC-JFET bei $U_{GS} = 0$ V in Vorwärts- und Rückwärtsrichtung und die der internen pn-Diode bei $U_{GS} = -19$ V ($T_J = 25$ °C und 125 °C).

(Bilder: Infineon)

**Den vollständigen Artikel
finden Sie auf
elektroniknet.de!
Klicken Sie hier!**