

Hybrides ANPC-Modulkonzept für Solarwechselrichter:

SiC-MOSFET trifft IGBT



(Bild: Sergey Nivens/Shutterstock)

Die neue Generation 1500-V-Photovoltaikanlagen und Energiespeicher stellt hohe Anforderungen an das Wechselrichterdesign. Um diese zu erfüllen, lohnt es sich, SiC-MOSFETs mit IGBTs zu kombinieren. Dabei setzt Infineon Technologies auf die ANPC-Topologie.

Von Christian R. Müller, Andre Lenze, Jens Czichon und Maximilian Slawinski

Während der vergangenen zehn Jahren durchliefen Photovoltaik-Systeme eine steile Wachstumskurve. Besonders die große Nachfrage und technische Entwicklungen haben eine große Auswirkung auf das steigende Wachstum, da sie unter anderem zur Reduzierung der Stromgestehungskosten führen. Außerdem wechseln viele Anlagen im Kraftwerksmaßstab zu einer DC-Systemspannung von 1500 statt 1000 V, um Kabel- und Installationskosten zu reduzieren und die Systemleistungsdichte durch höhere

DC- und AC-Spannungen zu erhöhen. Für Systeme im Kraftwerksmaßstab werden außerdem verstärkt dezentralisierte Hochleistungs-String-Wechselrichter mit bis zu 200 kW pro Einheit eingesetzt. Sie ermöglichen ein flexibles Design und geringere Wartungskosten. Auch Energiespeichersysteme, die mit DC-Spannungen bis zu 1500 V arbeiten, sind immer häufiger anzutreffen. Im Hinblick auf die Schaltgeschwindigkeit und Robustheit gegenüber kosmischer Strahlung weisen die Cool-SiC-MOSFET-Leistungshalbleiter von

Infineon einige Vorteile auf. Kombiniert mit kostenoptimierten Si-Bausteinen können sie eingesetzt werden, um die Schaltfrequenz zu erhöhen. Außerdem sind die gesamten Verluste geringer, und relevante kritische Komponenten wie Filter oder Kühlkörper lassen sich minimieren.

Topologie und Modulation

Zur Implementierung von 1500-V-DC-String-Wechselrichtern ist die NPC1-Topologie mit 1200-V-IGBTs heute ein häufig verwendeter Ansatz. Eine Alternative zur NPC1-Topologie ist die ANPC- (Active Neutral Point Clamped)-Topologie, die mit zwei zusätzlichen aktiven Schaltelementen im Neutralleiter weitere Freiheitsgrade und Vorteile bietet. Sie wurde allerdings bislang hauptsächlich im Bereich sehr hoher Leistungen mit IGBT- oder IGCT-Komponenten eingesetzt (Bild 1).

In diesem Beitrag wird eine spezielle Adaptation der ANPC-Topologie vorgestellt, mit der die Vorteile des CoolSiC-MOSFETs in Kombination mit Si-basierten IGBT-Bauelementen optimal genutzt werden. **Bild 1a** zeigt eine Phase der ANPC-Topologie. Für die Schalter T1 bis T4 werden Si-basierte IGBTs mit zugehörigen Freilauf-Si-Dioden (FWD) genutzt. Dagegen werden für T5 und T6 CoolSiC-MOSFETs mit internen Body-Dioden implementiert. Im hier verwendeten Modulationsverfahren nach **Bild 1b** dienen die IGBTs zum Polaritätswechsel der Grundschwingung der Ausgangsspannung und werden mit der Netzfrequenz – 50 oder 60 Hz – geschaltet. Aus diesem Grund sollten IGBTs mit niedrigsten Durchlassverlusten zum Einsatz kommen, wie zum Beispiel die neuen Trenchstop IGBT7 1200-V-IGBTs, da diese einen V_{CEsat} -Wert von 1,64 V, bei $I_{Cnom} = 125\text{ °C}$ aufweisen.

Die Einschaltzeit D des schnell schaltenden Elements T5 lässt sich wie folgt ausdrücken:

$$D_{T5} = \begin{cases} \frac{\sqrt{2} V_{grid}}{0,5 V_{DC}} \cdot |\sin \omega t|, & v_{grid} \geq 0 \\ 1 - \left(\frac{\sqrt{2} V_{grid}}{0,5 V_{DC}} \cdot |\sin \omega t| \right), & v_{grid} < 0 \end{cases} \quad (1)$$

Hierbei ist V_{grid} der Effektivwert der Phasenspannung des Netzes, V_{DC} die DC-Zwischenkreisspannung, und m der Modulationsindex. Die Schaltsignale von T6 (D_{T6}) verlaufen komplementär zu T5. Abhängig von den Eigenschaften der Gate-Treiberstufe kann eine sehr kurze Totzeit von 100 bis 200 ns eingefügt werden.

$$D_{T6} = (1 - D_{T5}) \quad (2)$$

Analyse der Leistungsverluste der SiC-MOSFETs

Die statische Verlustleistung des CoolSiC-MOSFETs ist eine Funktion des Einschaltwiderstandes $R_{DS(on)}$, des Netzstroms i_{grid} , dessen Phasenwinkel φ und des Duty-Cycles (1). Aus Symmetriegründen werden hier nur die Verluste für T5 betrachtet:

$$P_{C_{T5}}(t) = R_{DS(on)} \cdot i_{grid}^2(t) \cdot D_{T5}(t) \quad (3)$$

$$i_{grid}(t, \varphi) = \sqrt{2} \cdot I_{grid} \cdot \sin(\omega t + \varphi) \quad (4)$$

Bei der Berechnung des Mittelwerts mit Hilfe von Gleichung 3 zeigt sich, dass die Verlustleistung der CoolSiC-MOSFETs weder vom Phasenwinkel, noch vom Modulationsindex abhängt. **Bild 2** zeigt das Ergebnis der Gleichung 3 normalisiert auf $2 \times I_{grid}^2 \times R_{DS(on)}$ mit m und φ

als Parameter. Hieraus ergibt sich, dass der Mittelwert über eine Zeitperiode stets konstant bleibt (0,25).

Unter Vernachlässigung der dynamischen Verluste der Body-Diode ist die Berechnung identisch zu der einer 2-Level-Topologie, jedoch nur mit der Hälfte der anliegenden DC-Zwischenkreisspannung. Unter Annahme einer linearen Abhängigkeit zwischen den Schaltenergien E_{sw} , des Drainstroms I_D und der DC-Zwischenkreisspannung lassen sich die gesamten Schaltverluste wie folgt angenähert bestimmen: (5)

$$P_{sw} = \frac{f_{sw}}{\pi} E_{sw} (I_{Dnom}, V_{Dnom}) \frac{\sqrt{2} I_{grid}}{I_{Dnom}} \frac{V_{DC}}{2 V_{Dnom}}$$

Ein Vorteil des hier vorgeschlagenen Modulationsverfahrens in Verbindung mit der ANPC-Topologie ist, dass die Verlustleistung nahezu unabhängig

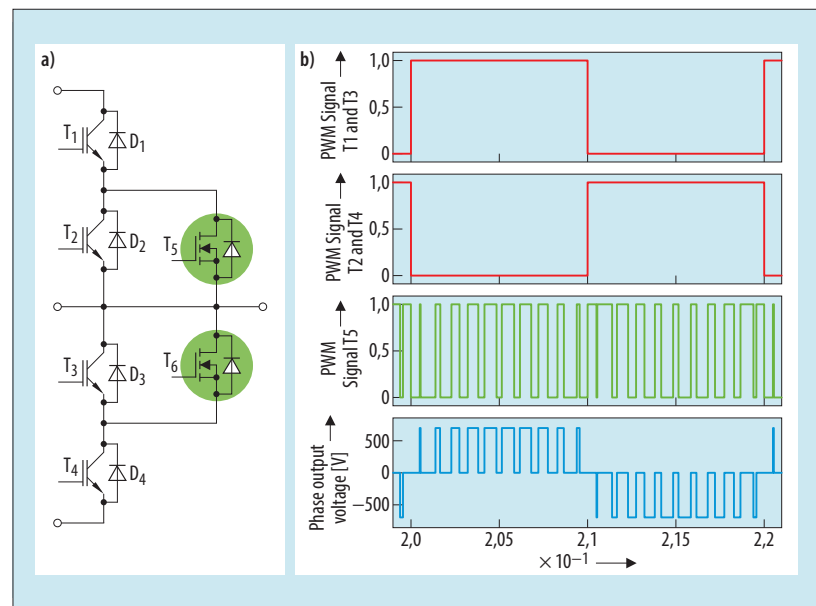


Bild 1. a) ANPC-Topologie mit SiC T-MOSFET; b) Modulationsverfahren, T6 wird wegen seiner Komplementarität zu T5 nicht gezeigt.

(Quelle: Infineon)

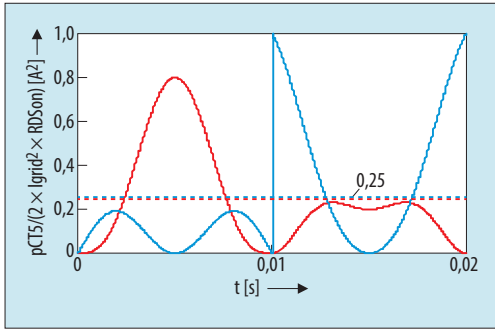


Bild 2. Normalisierter momentaner Leitungsverlust bei $m = 0,8, \varphi = 0$ (rot); $m = 0,5, \varphi = 90^\circ$ (blau). (Quelle: Infineon)

vom Phasenwinkel und Modulationswinkel ist. Ein Derating des Stroms der CoolSiC-MOSFETs-Bauelemente ist daher nicht nötig. Dadurch ist der Einsatz unter anderem für Anlagen mit Blindleistungskompensation geeignet, etwa in Regionen mit instabiler Netzversorgung. Besonders für große PV-Anlagen ist das eine immer wichtigere Betriebsbedingung. Zusätzlich kann dieselbe Hardware-Plattform für die Solarstromerzeugung wie auch für Energiespeicher-Applikationen verwendet werden.

Analyse der Leistungsverluste von IGBTs und FWDs

Weil die IGBTs mit der Netzfrequenz geschaltet werden, erzeugen sie im Wesentlichen statische Verluste. Allerdings können auch geringe passive Schaltverluste auftreten, wie etwa bei dem sogenannten „Forward-Recovery-Effect“. Wegen der Symmetrie werden hier nur die Verluste für T1, T3 und D1, D3 angegeben. Die Durchlassverluste lassen sich wie folgt berechnen:

$$P_{CT1} = \frac{1}{T} \int_0^{T-\varphi} v_{CE}(i(t)) \cdot i_{grid}(t) \cdot D_{TS}(t) dt \quad (6)$$

$$P_{CT3} = \frac{1}{T} \int_0^{T-\varphi} v(i(t)) \cdot i_{grid}(t) \cdot (1 - D_{TS}(t)) dt \quad (7)$$

$$P_{CD1} = \frac{1}{T} \int_{T-\varphi}^T v_F(i) \cdot i_{grid}(t) \cdot D_{TS}(t) dt \quad (8)$$

$$P_{CD3} = \frac{1}{T} \int_{T-\varphi}^T v_F(i) \cdot i_{grid}(t) \cdot (1 - D_{TS}(t)) dt \quad (9)$$

In **Bild 3** werden die Durchlassverluste berechnet und als Summe von T1 und T3 normiert dargestellt. Das zeigt, dass sich die Verluste in Abhängigkeit des

Phasenwinkels vom IGBT in Richtung FWD verlagern. Für den typischen Betrieb eines Solarinverters mit einem $\cos \varphi = 0,8$ sind die Verluste in der FWD sehr viel geringer. Darum kann, im Vergleich zum IGBT, eine kleiner dimensionierte Diode eingesetzt werden. Wenn allerdings Speicheranwendungen mit $\cos \varphi = -1$ adressiert werden sollen, sind die FWD-Verluste am höchsten. Aus diesem Grund sollten die Dioden entsprechend dimensioniert werden.

Ein neuer Ansatz für ein ANPC-Leistungsmodul

Zur Realisierung hoher Leistungsdichten werden hoch effiziente Leistungsmodulare benötigt. In **Bild 4** sind vier verschiedene Kommutierungspfade für den hier vorgeschlagenen ANPC-Ansatz dargestellt. Dabei zeigt sich, dass in allen Kommutierungsvorgängen immer zwei SiC-MOSFETs und zwei IGBTs oder FWDs involviert sind. Es ist also von großer Bedeutung, ein symmetrisches Layout

mit niedriger Induktivität zu verwenden. Das lässt sich zum Beispiel mit der EasyPACK-Plattform erreichen. Ein Easy 2B mit optimierter Kontaktierung und Pinout erzielt so zum Beispiel eine Streuinduktivität von nur 8 nH. Das neue Easy 3B (**Bild 5**) ist eine Modulplattform, in die sich eine komplette Phase mit zwei 1200-V/6-mΩ-CoolSiC-MOSFETs, vier 1200-V/150-ATrenchstop-IGBT7-IGBTs und vier 1200-V/-150-A-Emitter-Controlled-7-Dioden integrieren lassen. Bild 5 zeigt beispielhaft den typischen Abschalt-Kurvenverlauf eines Prototyps des beschriebenen Moduls (F3L6M-R12W3M1_B11_ENG). In **Bild 6** ist eine entsprechende Einschalt-Kurve dargestellt. Die Ergebnisse basieren auf Doppelpuls-Messungen unter Verwendung der Body-Diode des oberen oder unteren SiC MOSFETs als Freilauf-Diode. Für die Messungen wurde über einer Hälfte des ANPC-Moduls eine DC-Zwischenkreisspannung von 750 V angelegt, die als Worst-Case-Szenario gilt. Im Gegensatz zu den üblicherweise ver-

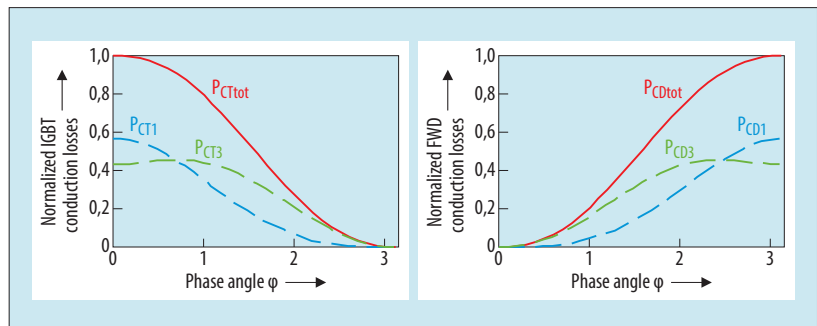


Bild 3. Normalisierte Leistungsverluste bei $m = 0,7$ gegenüber dem Phasenwinkel für IGBT (links) und Diode (rechts). (Quelle: Infineon)

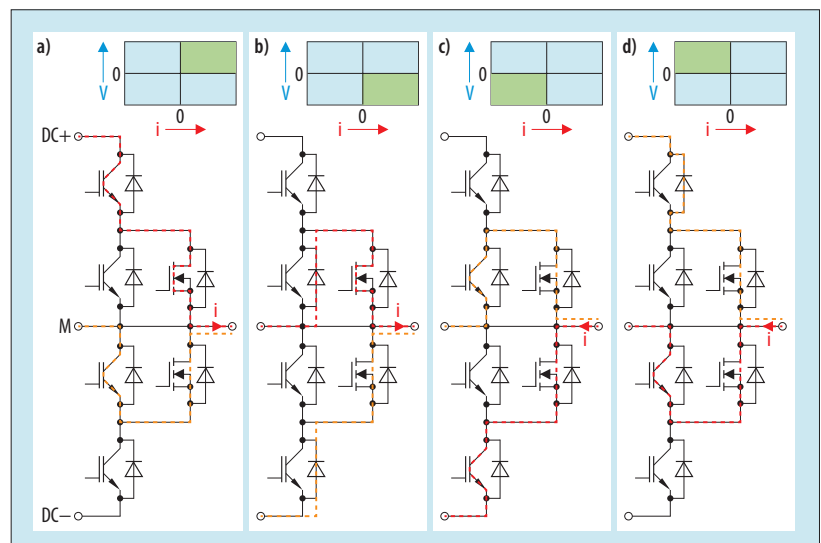


Bild 4. Vier verschiedene Kommutierungszweige für das vorgeschlagene ANPC-Leistungsmodul (rot: aktiver Status, orange: Freilauf). (Quelle: Infineon)

wendeten IGBTs zeigen SiC-Bausteine beim Abschalten keinerlei Tailstrom. Darum können je nach Anbindung des Moduls Schwingungen von V_{DS} und I_D beobachtet werden. Der zugrunde liegende Schwingkreis entsteht durch parasitäre Induktivitäten, etwa in der Schaltung und im Leistungsmodul selbst, und durch die Kapazitäten, die durch die Auslegung des Moduls und der Schaltung bedingt sind. Dazu zählen die Ausgangskapazität des SiC-MOSFET und die Koppelkapazitäten im Leis-

tungsmodul und dessen Struktur. Der Einfluss der Bauteil-Kapazitäten auf das Schaltverhalten wird durch den anfänglichen Stromabfall beim Abschalten belegt. Hier wird ein Teil des Laststroms genutzt, um die Ausgangskapazität des SiC MOSFET zu entladen.

Vergleichende Evaluierung

Für einen Vergleich wurden drei verschiedene Konfigurationen eines Easy-3B-Moduls mithilfe des Simulations-

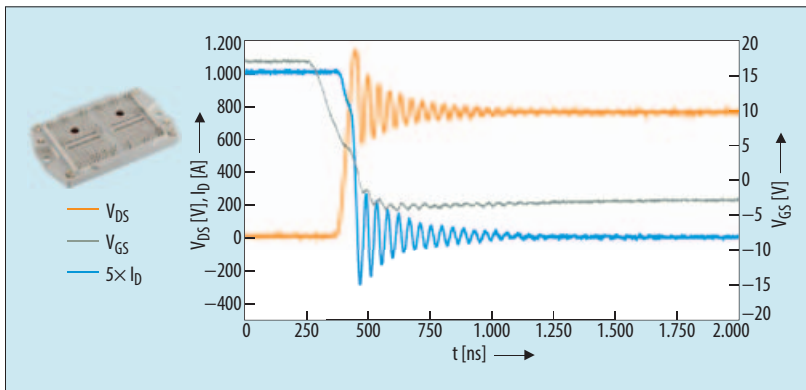


Bild 5. Abbildung des Easy-3B-Moduls und Abschaltvorgang des F3L6MR12W3M1_ENG bei $V_{DC} = 750 \text{ V}$, $I_D = 200 \text{ A}$, $T_{vj} = 150 \text{ °C}$.

(Quelle: Infineon)

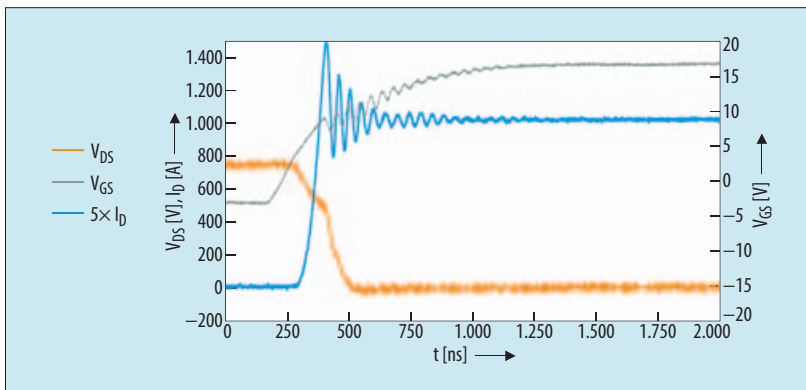


Bild 6. Beispiel für Einschaltvorgang des F3L6MR12W3M1_ENG, bei $V_{DC} = 750 \text{ V}$, $I_D = 200 \text{ A}$, $T_{vj} = 150 \text{ °C}$.

(Quelle: Infineon)

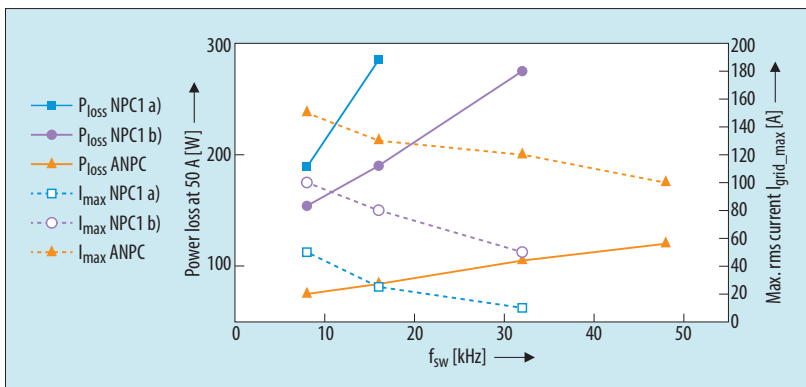


Bild 7. Leistungsverlust pro Modul: NPC1 versus ANPC ($I_{grid} = 50 \text{ A}$, $V_{dc} = 1200 \text{ V}$, $V_{out} = 600 \text{ V}$, $\cos \phi = 0,8$, $T_A = 50 \text{ °C}$, $R_{thJA} = 0,15 \text{ K/W}$).

(Quelle: Infineon)

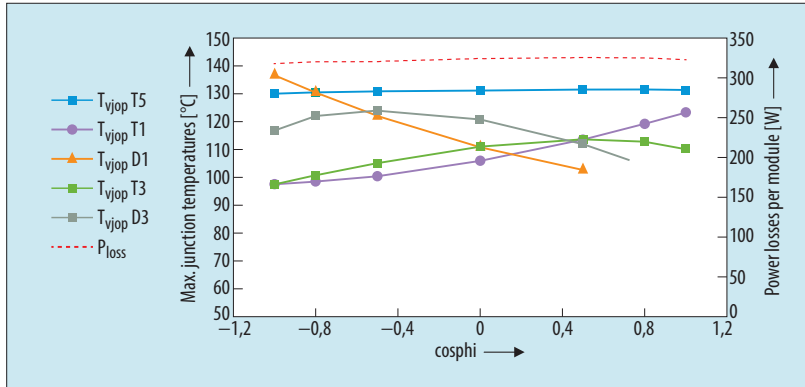


Bild 8. Junction-Temperaturen und Leistungsverluste als Funktion des Leistungsfaktors
($I_{\text{grid}} = 100 \text{ A}$, $V_{\text{dc}} = 1200 \text{ V}$, $V_{\text{out}} = 600 \text{ V}$, $\cos \varphi = 0,8$, $T_A = 50 \text{ °C}$, $R_{\text{thHA}} = 0,15 \text{ K/W}$). (Quelle: Infineon)

Tools PLECS verglichen. Als erstes wurde die klassische NPC1-Topologie in einer Si-basierten Lösung betrachtet, und zwar mit schnellen, für 1200 V/150 A spezifizierten Highspeed IGBT H3 und mit 1200 V/150 A-Emitter-Controlled-7-Dioden im Neutralleiter (NPC1 a). Die zweite Variante ist eine hybride Lösung mit 1200-V/150-A-H3-IGBTs und 1200-V/-50-A-CoolSiC-FWDs (NPC1 b). Abschließend wurde die ANPC-Konfiguration mit 1200-V/6-mΩ-CoolSiC-MOSFET und einem 1200-V/150-A-Trenchstop-IGBT7 untersucht. Zum besseren Vergleich wurde jede Variante bei ihrer höchsten Leistungsdichte, also maximalen Chipfläche, betrachtet und nicht beim identischen nominalen Chip-Strom. Bei beiden NPC-Berechnungen wurde jeweils nur der H3 IGBT in die Simulation mit einbezogen.

In Bild 7 sind die Verluste pro Modul und die maximalen Effektivwerte des Ausgangsstroms über der Schaltfrequenz f_{sw} aufgetragen. Die Leistungsverluste der ANPC-Lösung liegen beträchtlich unter denen beider NPC1-Lösungen. Bei 32 kHz betragen sie nur ein Viertel der rein Silizium-basierten NPC1-Variante

und nur 50 Prozent der hybriden NPC1-Variante. Entsprechend größer sind die erreichbaren Ausgangsströme.

Eine wichtige Eigenschaft von String-Wechselrichtern ist die einfache Handhabung. Zwei Personen müssen in der Lage sein, einen Wechselrichter zu transportieren und zu installieren. Das bedeutet, dass Größe und Gewicht der Wechselrichter eine entscheidende Rolle spielen. Darum sollte die Schaltfrequenz so hoch wie möglich sein, um den Ausgangsfilter zu minimieren. Mit den geltenden Annahmen wäre ein Effektivwert des Netz-Ausgangsstroms von 110 A bei $f_{\text{sw}} = 48 \text{ kHz}$ erreichbar. Mit einer typischen verketteten Netzspannung von 600 V_{AC} bedeutet das, dass sich durch den Einsatz zweier paralleler Module pro Phase eine Ausgangsleistung von mehr als 200 kW erzielen lässt.

In Bild 8 sind die Junction-Temperaturen und die gesamte Verlustleistung des ANPC-Moduls beispielhaft dargestellt. Die Temperatur des CoolSiC-MOSFET (T5) ist typischerweise die höchste, liegt aber immer noch weit unter 150 °C. Sie ist, wie bereits ausgeführt, praktisch unabhängig von $\cos \varphi$. Dasselbe gilt für

die gesamten Leistungsverluste. Wenn $\cos \varphi$ sich -1 annähert, liegt die Temperatur der FWD D1 höher als die von T5. Bild 9 zeigt abschließend die Verteilung der Verlustleistung, wobei bei 48 kHz die Schaltverluste von T5 dominieren. Die Durchlassverluste sind zwischen beiden Bauelementen gut ausgeglichen. Für netzgekoppelte 1500-V-DC-String-Wechselrichter im Bereich von mehr als 200 kW eignet sich also eine spezifische ANPC-Topologie, bei der CoolSiC MOSFETs mit Trenchstop-IGBT7-IGBT-Technologie kombiniert werden. Bei den typischen Betriebsbedingungen sind damit die Verlustleistungen beträchtlich geringer als bei einer hybriden NPC1-Lösung mit schnellen H3-IGBTs und SiC-FWDs. Ein weiterer Vorteil ist, dass keine externen SiC FWDs benötigt werden, weil die interne Body-Diode des CoolSiC-MOSFETs genutzt werden kann. *cd*

Andre Lenze

ist Technical Marketing Manager bei Infineon in der Division Industrial Power Control. Dort betreut er die Produktfamilie der CoolSiC-Easy-Module. Lenze hat an der Fachhochschule Südwestfalen-Soest Wirtschaftsingenieurwesen mit den Schwerpunkten Elektrotechnik, Marketing und Vertrieb studiert.

Dr. Christian R. Müller

ist seit 2010 bei der Division Industrial Power Control von Infineon beschäftigt. Als Senior Staff Engineer betreut er die Entwicklung von Leistungshalbleitern im Bereich Low/Medium-Power. Müller hat Elektrotechnik an der Fachhochschule Würzburg-Schweinfurt studiert und an der Universität Würzburg in Physik promoviert.

Jens Czichon

ist seit April 2018 im System Engineering der Industriesparte von Infineon tätig. Dort ist er für die Analyse von leistungselektronischen System für verschiedene Applikationen zuständig. Er hat Elektrotechnik mit der Fachrichtung Elektromobilitätssysteme an der Ruhr-Universität Bochum studiert.

Dr. Maximilian Slawinski

ist Product Marketing High Power. In dieser Funktion betreut er in der Industriesparte von Infineon die Leistungsbereiche von 500 kW bis 1 GW mit den Produktfamilien PrimePACK, IHM, IHV XHP und Stacks. Slawinski hat an der Rheinisch-Westfälische Technischen Hochschule Aachen Elektrotechnik studiert und dort auch promoviert.

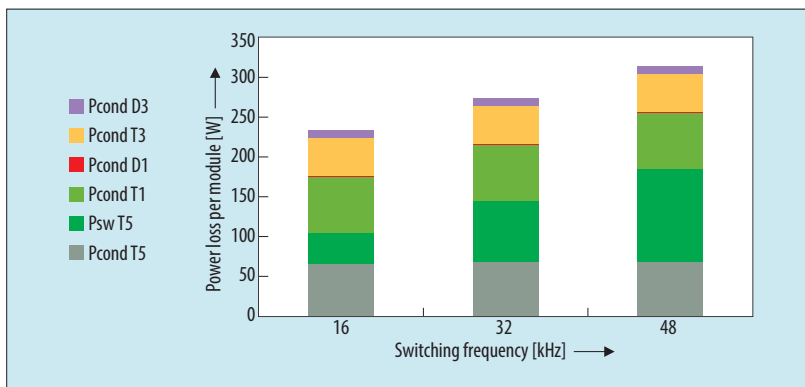


Bild 9. Verteilung der Leistungsverluste ($I_{\text{grid}} = 100 \text{ A}$, $V_{\text{dc}} = 1200 \text{ V}$, $V_{\text{out}} = 600 \text{ V}$, $\cos \varphi = 0,8$, $T_A = 50 \text{ °C}$, $R_{\text{thHA}} = 0,15 \text{ K/W}$). (Quelle: Infineon)