

## サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

## 文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

## 注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

## 概要

PSoC™ 4 は、Arm® Cortex®-M0+ CPU を内蔵したプログラマブル組込みシステム コントローラー ファミリー用の、拡張可能かつ再コンフィギュレーション可能なプラットフォーム アーキテクチャです。これはプログラム可能かつ再コンフィギュレーション可能なアナログ ブロックとデジタル ブロックを、柔軟な自動配線によって組み合わせたものです。PSoC 4100S プラスは PSoC 4 プラットフォーム アーキテクチャのメンバーです。標準的な通信機能とタイミング パリフェラルを備えたマイクロコントローラー、クラス最高の性能を備えた静電容量タッチセンシング システム (CAPSENSE™)、プログラマブルな汎用の連続時間スイッチド キャパシタ アナログ ブロックおよびプログラマブルな内部接続で構成されます。新しいアプリケーションと設計ニーズのために、PSoC 4100S プラス製品は PSoC 4 プラットフォームのメンバーとの完全な上位互換性があります。

## 特長

### 32 ビット MCU サブシステム

- 48MHz Arm® Cortex®-M0+ CPU、シングルサイクルの乗算に対応
- 読み出しアクセラレータを備えた最大 128KB のフラッシュ メモリ
- 最大 16KB の SRAM
- 8 チャンネル DMA エンジン

### プログラマブル アナログ

- 再設定可能な大電流外部ドライブと高帯域内部ドライブ、コンパレータ モード、ADC 入力バッファリング能力に対応した 2 個のオペアンプ。ディープスリープ低消費電力モードで動作可能。オペアンプはディープスリープ低消費電力モードで動作可能
- 差動とシングルエンド モードおよび信号加算平均に対応したチャンネル シーケンサを備えた 12 ビット 1Msps SAR ADC
- 静電容量センシング ブロックにより提供されるシングル スロープ 10 ビット ADC 機能
- 任意のピンに出力できる汎用または静電容量センシング用の 2 個の電流 DAC (IDAC)
- 2 個の低消費電力コンパレータ (低消費電力のディープスリープ モードで動作)

### プログラマブル デジタル

- 入出力ポートでブール演算の実行を可能にするプログラマブル 論理ブロック

### 低消費電力 (1.71V ~ 5.5V) 動作

- ディープスリープ モードで動作可能なアナログと 2.5µA のデジタル システム電流

### 静電容量センシング

- サイプレス CAPSENSE シグマ デルタ (CSD) はクラス最高の信号対雑音比 (SNR) (>5:1) および耐水性を提供
- サイプレスが提供するソフトウェア コンポーネントによる容易な静電容量センシングの設計
- ハードウェア自動チューニング (SmartSense™)

### LCD 駆動

- GPIO ピンで LCD セグメントを駆動

### シリアル通信

- 5 個の独立した再コンフィギュレーション可能なシリアル通信ブロック (SCB)、実行時に I<sup>2</sup>C、SPI、または UART 機能に再コンフィギュレーション可能

### タイミングおよびパルス幅変調

- 8 個の 16 ビット タイマー/カウンタ/パルス幅変調器 (TCPWM) ブロック

- 中央揃え、エッジ、および疑似ランダム モード
- モーター駆動やその他の信頼性の高いデジタル ロジック アプリケーション用キル信号のコンパレータ ベースのトリガ
- 直交デコーダ

### クロック ソース

- 4MHz ~ 33MHz の外部水晶発振器 (ECO)
- 48MHz 周波数を生成する PLL
- 32kHz の時計用水晶発振器 (WCO)
- ±2% の内部主発振器 (IMO)
- 32kHz の内部低消費電力発振器 (ILO)

### 真性乱数発生器 (TRNG)

- TRNG は暗号アプリケーション用の安全な鍵の生成のために真性乱数を生成

### CAN ブロック

- タイムトリガ CAN (TTCAN) をサポートする CAN 2.0B ブロック

### 最大 54 本のプログラム可能な GPIO ピン

- パッケージ: 44 ピン TQFP (0.8mm ピッチ)、48 ピン TQFP (0.5mm ピッチ)、64 ピン TQFP 通常ピッチ (0.8mm) および微細ピッチ (0.5mm)
- すべての GPIO ピンは CAPSENSE、アナログ、またはデジタルに対応
- 駆動モード、駆動強度およびスルー レートはプログラム可能

### ModusToolbox™ Software

- マルチプラットフォームツールとソフトウェアライブラリの包括的なコレクション
- ボードサポートパッケージ (BSP)、周辺機器ドライバライブラリ (PDL)、および CAPSENSE などのミドルウェアを包含

### PSoC Creator 設計環境

- 統合開発環境 (IDE) が回路図設計の入力からビルドまでを提供 (アナログとデジタル ブロックの自動配線機能も備える)
- すべての固定機能およびプログラム可能なペリフェラル向けのアプリケーション プログラミング インターフェース (API) コンポーネント

### 業界標準ツールとの互換性

- 回路図の入力後、Arm® ベースの業界標準開発ツールで開発可能

## Development Ecosystem

### PSoC 4 MCU Resources

サイプレスは、[www.cypress.com](http://www.cypress.com) に大量のデータを掲載しており、ユーザーがデザインに適切な PSoC デバイスを選択し、迅速かつ効率的にデザインに統合する手助けをします。以下は、PSoC 4 MCU のリソースの要約とリンクです。

- **概要** : PSoC ポートフォリオ、PSoC ロードマップ
- **製品セレクト** : PSoC 4 MCU
- **アプリケーション ノート** は、基本レベルから上級レベルまでの幅広いトピックを提供します。以下を含みます。
  - [AN79953](#): Getting Started With PSoC 4。このアプリケーションノートには、使用する IDE ([ModusToolbox™ Software](#) または [PSoC Creator](#)) を決定するために役立つ便利なフローチャートがあります。
  - [AN91184](#): PSoC 4 Bluetooth® LE - Designing Bluetooth® LE Applications
  - [AN88619](#): PSoC 4 Hardware Design Considerations
  - [AN73854](#): Introduction To Bootloaders
  - [AN89610](#): Arm® Cortex® Code Optimization
  - [AN86233](#): PSoC 4 MCU Power Reduction Techniques
  - [AN57821](#): Mixed Signal Circuit Board Layout
  - [AN85951](#): PSoC 4, PSoC 6 CAPSENSE Design Guide
- **サンプル コード** : 製品の機能と使用法を示します。[Cypress GitHub repositories](#) から利用可能です
- **テクニカル リファレンス マニュアル (TRM)**: PSoC 4 MCU アーキテクチャとレジスタの詳細な説明をします。
- **PSoC 4 MCU プログラミング仕様**: PSoC 4 MCU 不揮発性メモリのプログラムに必要な情報を提供します。
- **開発ツール**
  - [ModusToolbox™ Software](#) は、堅牢に一体化されたツールとソフトウェアライブラリによって、クロスプラットフォームコードの開発が可能です。
  - [PSoC Creator](#) は、無料の Windows ベースの IDE です。これにより、PSoC 3、PSoC 4、PSoC 5LP、および PSoC 6 MCU ベースのシステムのハードウェアとファームウェアの同時設計が可能になります。アプリケーションは、回路図キャプチャと 150 を超える事前検証済みの本番環境対応の周辺機器コンポーネントを使用して作成されます。
  - [CY8CKIT-149](#) PSoC 4100S Plus Prototyping Kit は、使いやすく安価な評価プラットフォームです。このキットを使用すると、ブレッドボード互換形式ですべてのデバイス I/O に簡単にアクセスできます。
  - [MiniProg4](#) および [MiniProg3](#) は、オールインワン開発プログラマーおよびデバッガーです。
  - [PSoC 4 MCU CAD ライブラリ](#) は、一般的なツールに対応したフットプリントと回路図を提供します。[IBIS モデル](#) も使用できます。
- **トレーニング ビデオ** : PSoC 6 MCU 101 シリーズを含む、幅広いトピックを提供します。
- **Cypress Developer Community**: 世界中の PSoC 開発者と常時連絡 / 情報交換が可能です。[PSoC 4 MCU の専用コミュニティ](#) もあります。

## ModusToolbox™ Software

**ModusToolbox Software** は、サイプレスのマルチプラットフォームツールとソフトウェアライブラリの包括的なコレクションであり、統合された MCU とワイヤレスシステムを作成するための没入型開発エクスペリエンスを可能にします。以下のとおりです。

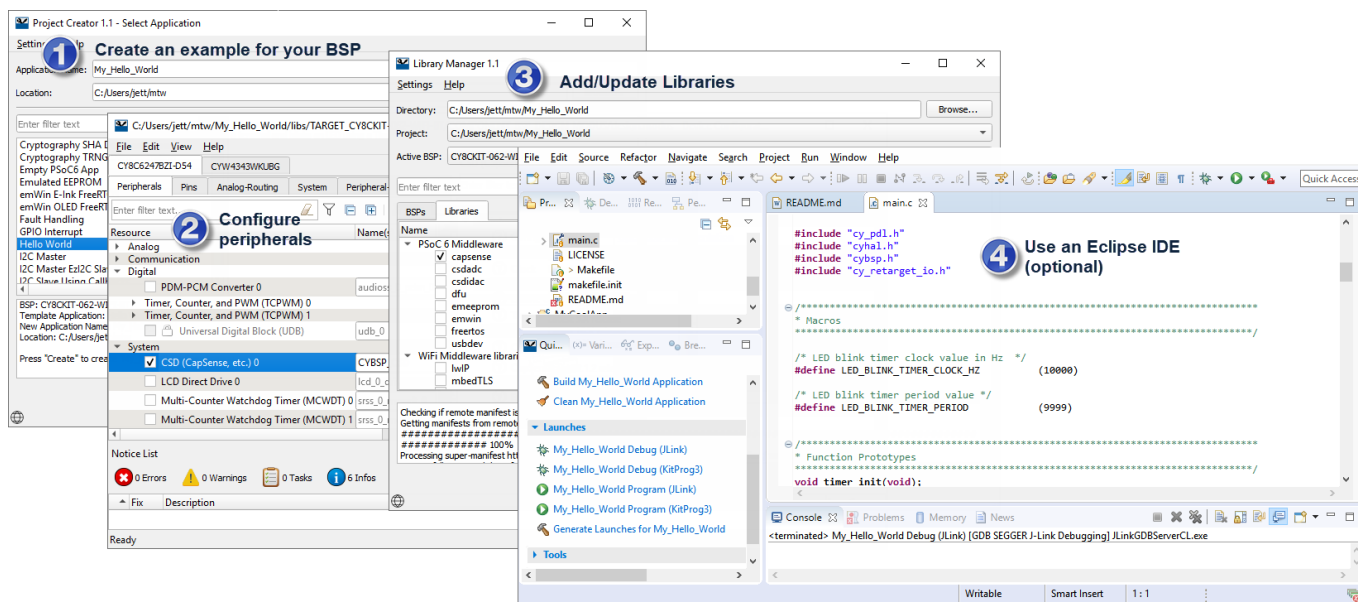
- 包括的 - 必要なリソースがあります
- 柔軟性 - 独自のワークフローでリソースを使用できます
- アトミック - 必要なリソースだけを取得できます

サイプレスは、[GitHub](#) での**コードリポジトリ**の大規模なコレクションを提供しています。これは以下を含みます。

- サイプレスキットと連携したボードサポートパッケージ (BSP)
- ハードウェア抽象化レイヤー (HAL) やペリフェラルドライバライブラリ (PDL) などの低レベルのリソース
- CAPSENSE、Bluetooth <sup>®</sup> Low Energy、メッシュネットワークなどの業界をリードする機能を可能にするミドルウェア
- 徹底的にテストされた**サンプルコード**の広範なセット

ModusToolbox ソフトウェアは IDE に依存せず、ワークフローや推奨される開発環境に簡単に適応できます。[図 1](#)に示すように、プロジェクトクリエイター、ペリフェラルおよびライブラリコンフィギュレーター、ライブラリマネージャー、および ModusToolbox 用のオプションの EclipseIDE が含まれます。サイプレスツールの使用については、ModusToolbox ソフトウェアに付属のドキュメントおよび [AN79953 : Getting started with PSoC 4](#) を参照してください。

**図 1 ModusToolbox Software ツール**

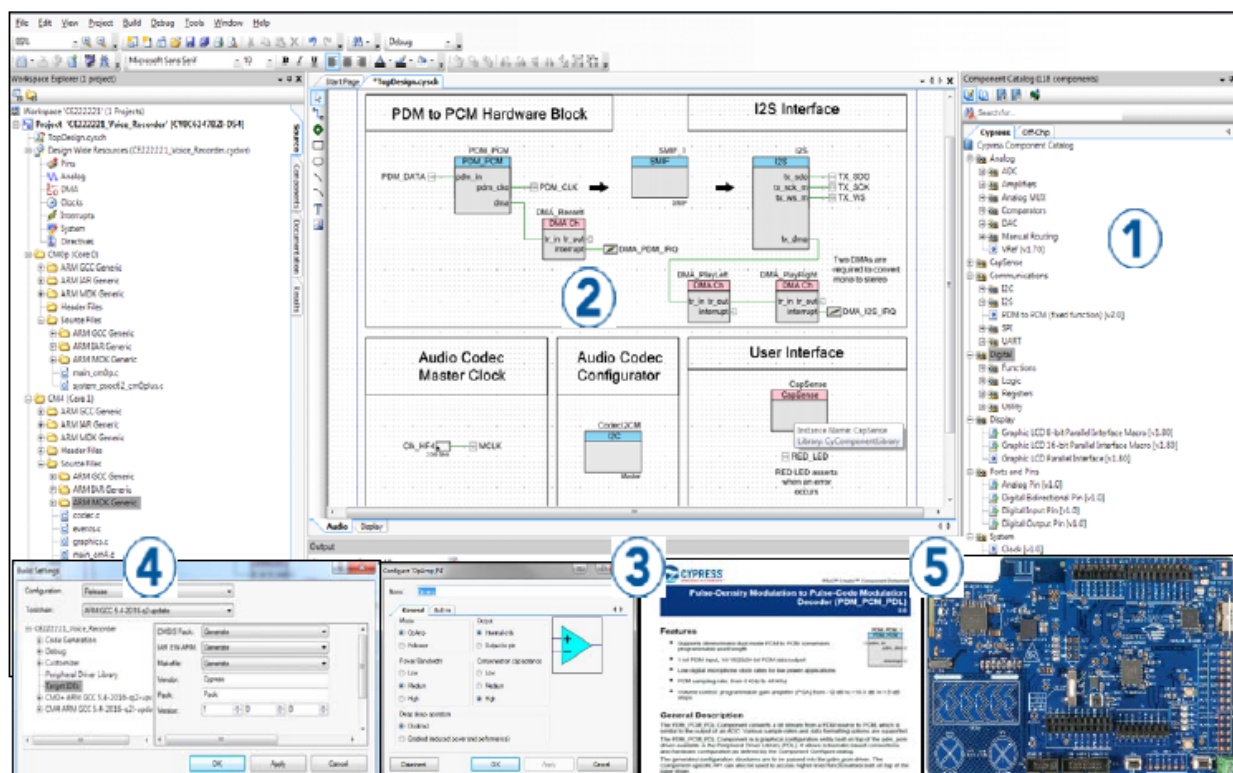


## PSoC Creator

PSoC Creator は無料の Windows ベースの IDE です。このツールにより、お客様は PSoC 4 MCU のハードウェアとファームウェアシステムを同時に設計できます。図 2 に PSoC Creator でできることを示します。

1. 200以上のコンポーネントのライブラリを探索
2. コンポーネントアイコンをドラッグアンドドロップして、メイン設計ワークスペースでハードウェアシステム設計を完成
3. コンポーネント構成ツールとコンポーネントデータシートを使用してコンポーネントを構成
4. PSoC Creator IDE でアプリケーションのファームウェアとハードウェアを相互設計またはサードパーティの IDE プロジェクトを構築
5. PSoC 4Pioneer キットを使用してソリューションのプロトタイプを作成。設計変更が必要な場合、PSoC Creator および Components を使用すると、ハードウェアを改訂することなく、オンザフライで変更を加えることができます。

図 2 PSoC Creator の回路図入力とコンポーネント

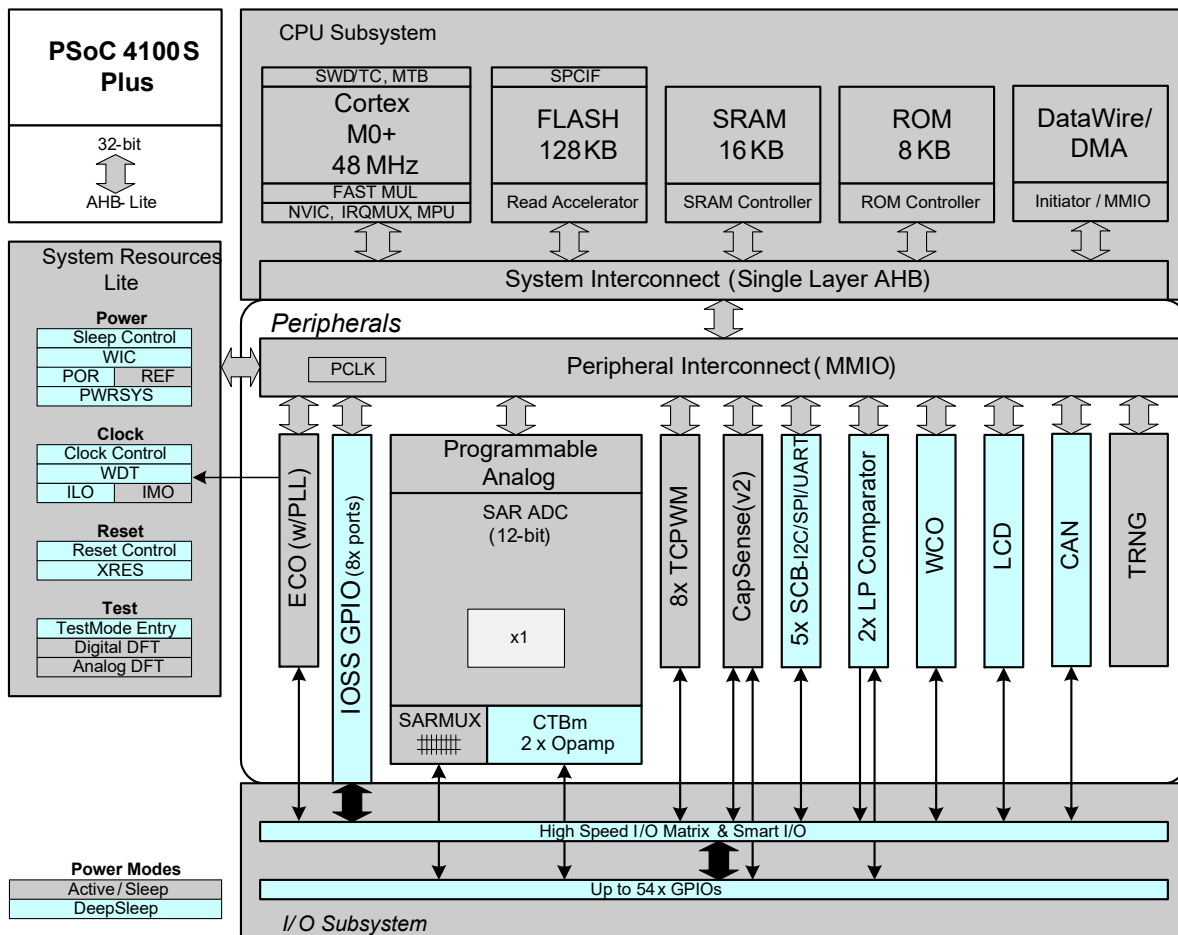


## 目次

|                            |           |                                  |           |
|----------------------------|-----------|----------------------------------|-----------|
| <b>機能の説明</b> .....         | <b>6</b>  | デジタル ペリフェラル .....                | 26        |
| CPUおよびメモリ サブシステム .....     | 6         | メモリ .....                        | 30        |
| システム リソース .....            | 6         | システム リソース .....                  | 30        |
| アナログ ブロック .....            | 7         | <b>注文情報</b> .....                | <b>35</b> |
| プログラマブル デジタル ブロック .....    | 8         | <b>パッケージ</b> .....               | <b>38</b> |
| 固定機能デジタル ブロック .....        | 8         | パッケージ図 .....                     | 39        |
| GPIO .....                 | 8         | <b>略語</b> .....                  | <b>42</b> |
| 特殊機能ペリフェラル .....           | 9         | <b>本書の表記法</b> .....              | <b>45</b> |
| <b>ピン配置</b> .....          | <b>10</b> | 測定単位 .....                       | 45        |
| ピンの代替機能 .....              | 12        | <b>改訂履歴</b> .....                | <b>46</b> |
| <b>電源</b> .....            | <b>14</b> | <b>セールス、ソリューションおよび法律情報</b> ..... | <b>47</b> |
| モード1: 1.8V~5.5Vの外部電源 ..... | 14        | ワールドワイドな販売と設計サポート .....          | 47        |
| モード2: 1.8V±5%の外部電源 .....   | 14        | 製品 .....                         | 47        |
| <b>電氣的仕様</b> .....         | <b>15</b> | PSoC®ソリューション .....               | 47        |
| 絶対最大定格 .....               | 15        | サイプレス開発者コミュニティ .....             | 47        |
| デバイス レベルの仕様 .....          | 15        | テクニカル サポート .....                 | 47        |
| アナログ ペリフェラル .....          | 19        |                                  |           |



図 3. ブロック図



PSoC 4100S プラス デバイスは、ハードウェアとファームウェアの両方について、プログラミング、テスト、デバッグ、配線に幅広く対応します。

Arm® シリアル ワイヤ デバッグ (SWD) インターフェースは、デバイスのプログラミングとデバッグ機能をすべてサポートします。

完全なデバッグ オン チップ (DoC) の機能により、標準の量産デバイスを使用した最終システムで、完全なデバイスのデバッグが可能です。専用のインターフェースやデバッグ ポッド、シミュレータ、エミュレータは不要です。デバッグをサポートするために必要なものは、通常のプログラミングに使う接続だけです。

PSoC Creator IDE は PSoC 4100S プラス デバイスのプログラミングおよびデバッグを完全にサポートします。SWD インターフェースは、業界標準のサードパーティ製ツールと完全互換です。PSoC 4100S プラスは、マルチチップ アプリケーション ソリューションまたはマイクロコントローラーの組合せでは適用不可能なセキュリティ レベルを提供します。このファミリは次の利点を持ちます。

- デバッグ機能を無効にできる
- 堅牢なフラッシュ保護
- お客様独自の機能をオンチップ プログラマブル ブロックに実装可能

デバッグ回路はデフォルトで有効にされており、ファームウェアで無効にできます。有効にされていない場合、一度デバイス全体を消去し、フラッシュ保護をクリアして、デバッグ機能を有効にする新しいファームウェアでデバイスをプログラムし直す以外に有効にする方法はありません。デバッグ機能のファームウェア制御は、ファームウェアを消去しなければオーバーライドされません。その結果セキュリティが向上します。

さらに、悪意を持ってデバイスを再プログラムすることに起因するフィッシング攻撃、またはフラッシュ プログラミング シーケンスを開始して割り込むことでセキュリティ システムを突破しようという意図が懸念されるアプリケーションに対して、すべてのデバイス インターフェースを恒久的に無効にできます。デバイスの最高レベルのセキュリティが有効になっている場合、すべてのプログラミング、デバッグ、およびテスト インターフェースは無効にされます。そのため、デバイス セキュリティ機能を有効にした PSoC 4100S プラスは、故障解析ができない場合があります。これは PSoC 4100S プラスのトレードオフです。

## 機能の説明

## CPU およびメモリ サブシステム

## CPU

PSoC 4100S プラスの Cortex®-M0+ CPU は、広範なクロックゲーティングに対応し低消費電力動作に最適化された 32 ビット MCU サブシステムの一部です。ほとんどの命令の長さは 16 ビットです。CPU は Thumb-2 命令セットのサブセットを実行します。これは、8 つの割り込み入力を備えたネスト型ベクタ割り込みコントローラー (NVIC) ブロックと復帰割り込みコントローラー (WIC) を含みます。WIC はディープスリープモードからプロセッサを復帰させることが可能です。これにより、チップがディープスリープモードにある時にメインプロセッサへの電源を切れます。

CPU サブシステムは 8 チャンネル DMA エンジン、また JTAG の 2 線式のシリアル ワイヤ デバッグ (SWD) インターフェースも 含みます。PSoC 4100S プラスに使用するデータ コンフィギュレーションには、4 個のブレイクポイント (アドレス) コンパレータと 2 個のウォッチポイント (データ) コンパレータがあります。

## フラッシュ

PSoC 4100S プラス デバイスは、フラッシュ ブロックからの平均アクセス時間を改善するために CPU と密結合された、フラッシュ アクセラレータ付きのフラッシュ モジュールを持っています。低消費電力のフラッシュ ブロックは 48MHz で 2 ウェイト ステート (WS) アクセス時間を達成するように設計されます。フラッシュ アクセラレータにより、アクセス性能は平均して シングル サイクル SRAM の 85% に達します。

SRAM

48MHz でゼロ ウェイトステート (待ち状態なし) アクセスを備えた 16KB SRAM が提供されます。

*SROM*

ブートおよびコンフィギュレーションルーチンを含む 8KB の監視 ROM が提供されます。

## システム リソース

## 電源システム

電源システムの詳細は[電源](#)を参照してください。電圧レベルがそれぞれのモードに対して必要なものであることや、また電圧レベルによって、適切な機能に必要な状態になるまでモードへの移行が遅延されたり（例：パワーオンリセット (POR) 時）、あるいはリセットが生成されたりすること（例：電圧低下検出時）を説明しています。PSoC 4100S プラスは、 $1.8V \pm 5\%$ （外部レギュレータ不使用時）または  $1.8V \sim 5.5V$ （内部レギュレータ使用時）の外部電源電圧で動作します。また PSoC 4100S プラスには 3 つの異なる電力モードがあります。これらのモード間の遷移は電源システムが管理します。PSoC 4100S プラスはアクティブ モードおよびスリープとディープスリープの低消費電力モードに対応しています。

アクティブモードでは、すべてのサブシステムが動作できます。スリープモード中に CPU サブシステム (CPU、フラッシュ、SRAM) のクロックがゲートオフされます。このとき、ウェイクアップイベント中の瞬時ウェイクアップ機能により、すべてのペリフェラルと割込みがアクティブになります。デープスリープモードでは、高速クロックおよび対応する回路がスイッチオフされます。このモードからの復帰には

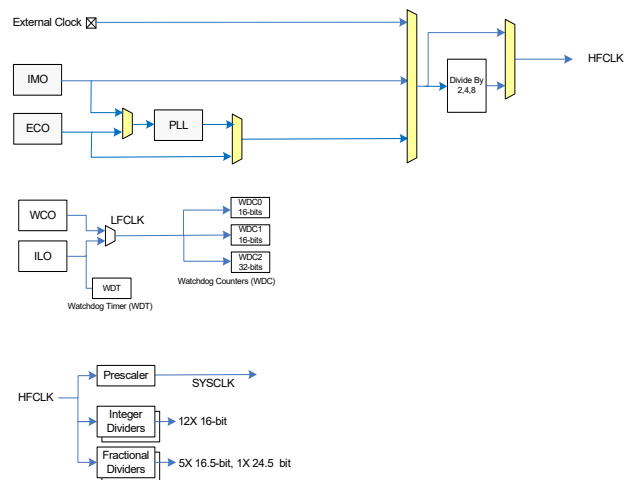
35 $\mu$ s を要します。オペアンプはディープスリープモードで動作し続けます。

## クロック システム

PSoC 4100S プラス クロック システムは、クロックを必要とするすべてのサブシステムにクロックを供給し、グリッチなしに異なるクロック ソース間で切り替えられます。さらに、クロック システムはメタステーブル状態が発生しないことを保証します。

PSoC 4100S プラス のクロック システムは、IMO、ILO、32kHz 時計用水晶発振器 (WCO)、MHz ECO と PLL および外部クロック入力から構成されます。WCO ブロックでは、IMO を 32kHz 発振器に固定できます。

#### 図 4. PSoC 4100S プラス MCU のクロック アーキテクチャ



HFCLK 信号は、アナログとデジタル ペリフェラル用の同期クロックを生成するために分岐できます。PSoC 4100S プラスには 18 個の分周器があります (6 個の分数分周器、12 個の整数専用分周器)。12 個の 16 ビット整数分周器により、きめ細かな周波数を柔軟に生成できます。さらに、5 個の 16 ビット分数分周器と 1 個の 24 ビット分数分周器があります。

## IMO クロック ソース

IMO は PSoc 4100S プラスの内部クロック供給の主要なソースです。出荷試験中に仕様の精度を得るために調整されます。IMO のデフォルト周波数は 24MHz です。4MHz ステップで 24 ~ 48MHz に調整できます。サイプレス提供の校正設定による IMO 許容誤差は、電圧と温度範囲全体で  $\pm 2\%$  です。

## ILO クロック ソース

ILOは超低消費電力の40kHz発振器であり、主にディープスリープモードでウォッチドッグタイマー(WDT)とペリフェラルの動作にクロックを生成するために使用されます。ILO駆動のカウンターは、精度を改善するためにIMOに対して校正できます。サイプレスは校正を実行するソフトウェアコンポーネントを提供しています。

時計用水晶発振器 (WCO)

PSoC 4100S プラスのクロック サブシステムは、高精度タイ  
ミング アプリケーションに採用できる低周波数 (32kHz 時計用



## 外部水晶発振器 (ECO)

PSoC 4100S プラスは 4MHz ~ 33MHz の水晶発振器も実装します。

## ウォッチドッグタイマーおよびカウンタ

ウォッチドッグタイマーは、ILO をクロックソースとして動作するクロックブロックに実装されます。ディープスリープ時のウォッチドッグ動作を可能にし、設定されたタイムアウトが発生する前に処理されなかった場合にウォッチドッグリセットを生成します。ウォッチドッグリセットは、ファームウェア読み出しが可能なりセット原因レジスタに記録されます。ウォッチドッグカウンタは 32kHz WCO を使用して、リアルタイムクロックを実装できます。

## リセット

PSoC 4100S プラスは、ソフトウェアリセットを含む様々なソースからリセットできます。リセットイベントは非同期であり、デバイスを既知の状態に復帰させることが保証されています。リセットの原因はレジスタに記録されます。そのレジスタはリセット中も保存され、ソフトウェアがリセットの原因を判断できます。XRES ピンはアクティブ LOW の外部リセット用に予約されています。XRES ピンには、常に有効な内部プルアップ抵抗が接続されています。

## アナログブロック

### 12 ビット SAR ADC

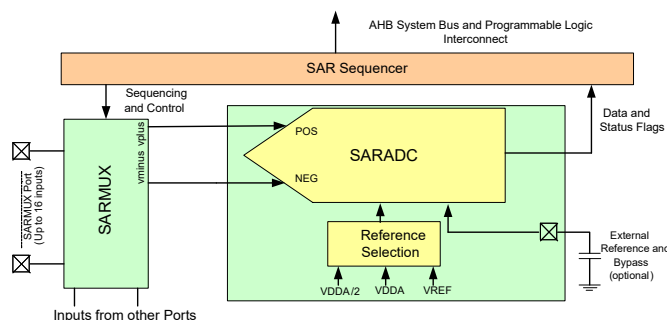
12 ビットの 1Msps SAR ADC は 18MHz の最大クロックレートで動作でき、12 ビット変換を行うためにその周波数で少なくとも 18 クロックを要します。

サンプルホールド (S/H) のアパーチャがプログラム可能であるため、SAR 入力を駆動するアンプの安定時間を規定する利得帯域幅要件を必要に応じて緩和できます。内部基準アンプ用に外部バイパス (固定したピン位置を介して) を提供できます。

SAR は 8 入力シーケンサを介して固定したピンに接続されます。シーケンサは、スイッチングオーバーヘッドの必要なく選択されたチャネルを自律的に巡回します (シーケンサスキャン) (つまり、合計サンプリング帯域幅は、単一のチャネルか複数のチャネルであるにかかわらず 1Msps です)。シーケンサの切り替えは、ステートマシンまたはファームウェア駆動の切り替えにより行われます。シーケンサの 1 つの機能は、CPU 割り込みサービスの要件を軽減するための各チャネルのバッファリングです。信号を様々なソースインピーダンスと周波数に適合させるために、チャネルごとに異なるサンプリング時間をプログラムできます。また、デジタル化された値がプログラムされた範囲を超えた場合、レンジレジスタの 1 対 (低と高レンジ値) による信号範囲の指定は、対応する範囲外の割り込みで実施されます。これにより、シーケンサスキャンが完了し、CPU が値を読み出してソフトウェア内で範囲外の値の有無を確認するのを待たず、範囲外の値を早く検出できます。

SAR は高速クロック (最大 18MHz) を必要とするため、ディープスリープモードに対応していません。SAR の動作範囲は 1.71V ~ 5.5V です。

図 5. SAR ADC



### 2 個のオペアンプ (連続時間ブロック; CTB)

PSoC 4100S プラスは、コンパレータモードのある 2 個のオペアンプを持つことにより、PGA、電圧バッファ、フィルタ、トランスインピーダンスアンプなどほとんどの一般的なアナログ機能が外付け部品の必要なくオンチップで実行でき、消費電力、コストおよび空間を節約できます。ただし外部受動素子が必要になる場合もあります。内蔵オペアンプは、外部バッファを必要とせずに ADC のサンプルホールド回路を駆動するために十分な帯域幅を持つように設計されています。

### 低消費電力コンパレータ (LPC)

PSoC 4100S プラスはディープスリープモードで動作できる低消費電力コンパレータの 1 対を内蔵しています。これにより、低消費電力モード中に外部電圧レベルを監視する能力を維持しながらアナログシステムブロックを無効にできます。コンパレータ出力は、メタスタビリティを避けるために通常同期化されます。ただし、システム復帰回路がコンパレータの切り替えイベントによりアクティブになるような、非同期電力モードで動作している場合を除きます。LPC の出力はピンに接続できます。

### 電流 DAC

PSoC 4100S プラスは、チップ上のすべてのピンを駆動できる 2 個の IDAC を備えています。IDAC はプログラム可能な電流範囲があります。

### アナログマルチプレクサバス

PSoC 4100S プラスは同心円状にチップの周辺を回る 2 本の独立したバスを備えています。これらのバス (amux バスと呼ばれる) はファームウェアでプログラム可能なアナログスイッチに接続され、チップの内部リソース (IDAC、コンパレータ) を I/O ポートのいずれのピンにも接続できます。

## プログラマブル デジタル ブロック

### Smart I/O ブロック

Smart I/O ブロックはスイッチと LUT の構造体であり、ブール関数を GPIO ポートのピンに配線されている信号で実行できます。Smart I/O は論理演算をチップの入力ピン、および出力として出る信号で実行できます。

### 固定機能デジタル ブロック

#### タイマー/ カウンター/ PWM (TCPWM) ブロック

TCPWM ブロックは、ユーザーが周期長をプログラム可能な 16 ビット カウンターからなります。キャプチャ レジスタは、I/O イベントなどのイベントのときにカウント値を記録します。周期レジスタは、カウンターのカウントが周期レジスタのカウントに等しくなる時にカウントを停止し、または自動的にリロードします。比較レジスタは、PWM デューティ比出力として使用される比較値信号を生成します。このブロックはプログラム可能なオフセットをつけられる正出力とコンプリメンタリ出力も提供しており、デッドバンドをプログラム可能なコンプリメンタリ PWM 出力として使用できます。また、出力を事前に決定された状態に移行させるキル (Kill) 入力もあります。例えば、モーター駆動システムでは、過電流状態が示され、FET を駆動している PWM をソフトウェアの介入なしに直ちに止める必要がある時、キル入力を使用されます。各ブロックは直交デコーダも組み込んでいます。PSoC 4100S プラスは 8 個の TCPWM ブロックがあります。

#### シリアル通信ブロック (SCB)

PSoC 4100S プラスは 5 個のシリアル通信ブロックを備え、必要に応じて SPI、I<sup>2</sup>C または UART 機能にプログラムできます。

**I<sup>2</sup>C モード:** ハードウェア I<sup>2</sup>C ブロックは、完全なマルチマスターとスレーブインターフェース (マルチマスターのアービトラーションが可能) を実装します。このブロックは、最大 1Mbps (ファストモードプラス) で動作可能で、CPU 用の割り込みオーバーヘッドとレイテンシを削減するためのフレキシブルなバッファリング オプションがあります。また、PSoC 4100S プラスのメモリでメールボックス アドレス範囲を作って、メモリ アレイに対する読み書きの I<sup>2</sup>C 通信を効果的に削減する EZI2C にも対応しています。さらに、ブロックは送受信用に深さ 8 の FIFO にも対応しています。CPU がデータを読み出す一定の時間を増加することで、時間通りに CPU が読み出すデータがないことに起因したクロック ストレッチの必要性を大幅に低減できます。

I<sup>2</sup>C ペリフェラルは、NXP I<sup>2</sup>C バス仕様とユーザー マニュアル (UM10204) で定義された通りに、I<sup>2</sup>C 標準モードとファストモード デバイスと互換性があります。I<sup>2</sup>C バス I/O は、オープンドレイン モードの GPIO を使って実装されます。

PSoC 4100S プラスは、以下の点では I<sup>2</sup>C 仕様に完全に準拠しません。

- GPIO セルは過電圧耐性がないため、ホットスワップや、I<sup>2</sup>C システムの残りの部分から独立して電源を投入できません。

**UART モード:** 最大 1Mbps で動作するフル機能の UART です。基本 UART プロトコルから少し変化したものである、車載向けシングルワイヤインターフェース (LIN)、赤外線インターフェース (IrDA)、SmartCard (ISO7816) プロトコルに対応しています。また、共通の RX と TX ラインを介して接続したペリフェラルのアドレス指定を可能にする 9 ビット マルチプロセッサモードに対応しています。パリティエラー、ブレーク検出、フレームエラーなどの一般的な UART 機能に対応しています。深さ 8 の FIFO により、より大きい CPU サービス レイテンシが許容されます。

**SPI モード:** SPI モードは Motorola SPI、TI SSP (SPI コーデックを同期化するのに使用される開始パルスを追加)、National Microwire (半二重の SPI) に完全に対応しています。SPI ブロックは FIFO を使用できます。

### CAN

TT-CAN をサポートする CAN 2.0B ブロックがあります。

### GPIO

PSoC 4100S プラスは最大 54 本の GPIO を持ちます。GPIO ブロックは以下を実装します。

- 8 種類の駆動モード
  - アナログ入力モード (入力と出力バッファが無効)
  - 入力のみ
  - 弱プルアップ、強プルダウン
  - 強プルアップ、弱プルダウン
  - オープン ドレイン、強プルダウン
  - オープン ドレイン、強プルアップ
  - 強プルアップ、強プルダウン
  - 弱プルアップ、弱プルダウン
- 入力閾値選択 (CMOS あるいは LVTTTL)
- 駆動強度モードに加えて、入力と出力バッファの有効 / 無効の個別制御
- EMI を改善するための dV/dt 関連の雑音制御用の選択可能なスルーレート

ピンは、8 ビット幅のポートと呼ばれる論理エンティティに構成されます (ポート 5 とポート 6 はより少ないビット幅です)。電源投入とリセットの間、入力に過電流を与えず、過剰なターンオン電流を発生させないために、ブロックは無効状態にされます。高速 I/O マトリックスとして知られている多重化ネットワークが、1 本の I/O ピンに接続され得る複数の信号間を多重化するために使用されます。

データ出力とピン ステート レジスタは、それぞれピン上で駆動される値とそれらのピンの状態を格納します。

各 I/O ピンは有効になった場合に割り込みを生成できます。各 I/O ポートには、それに対応する割り込み要求 (IRQ) と割り込み サービス ルーチン (ISR) ベクタがあります。

## 特殊機能ペリフェラル

### CAPSENSE

CAPSENSE は、(アナログスイッチに接続された)アナログマルチプレクサバスを介してどのピンにも接続できる CAPSENSE シグマ-デルタ (CSD) ブロックにより、PSoC 4100S プラスでサポートされています。CAPSENSE 機能はこのような、ソフトウェアで制御されるシステム内のいかなる使用可能なピンあるいはピングループに提供できます。扱い易くするために、CAPSENSE ブロック用の PSoC Creator コンポーネントが提供されています。

シールド電圧は、耐水機能を実現するために、他のマルチプレクサバス上で駆動できます。耐水性は、シールド電極を検知電極と同位相で駆動して提供されます。その検知電極はシールド静電容量が検知された入力を減衰させることを防ぐためのものです。近接センシングも実装できます。

CAPSENSE ブロックは、2 個の IDAC を備えています。CAPSENSE を使用しない (両方の IDAC とも使用可能) 場合、または CAPSENSE の耐水機能を利用しない場合 (どちらか一方の IDAC が使用可能)、一般用途に使用できます。

また、CAPSENSE ブロックは CAPSENSE 機能と併用できる 10 ビットのスロー ADC 機能も提供しています。

CAPSENSE ブロックは高性能で、低雑音のプログラマブルブロックです。感度と柔軟性を向上させるために基準電圧と電流源の範囲をプログラム可能です。さらに、外部基準電圧も利用できます。VDDA およびグラウンドのセンシングを代替し、消費電力関連雑音をゼロにする全波 CSD モードがあります。

### LCD セグメント駆動

PSoC 4100S プラスは最大 8 つのコモン信号と最大 30 のセグメント信号を駆動できる LCD コントローラーを内蔵しています。内部 LCD 電圧を生成する必要があるフル デジタル方式を使用して LCD セグメントを駆動します。2 つの方式は、デジタル相関と PWM と呼ばれています。デジタル相関は、コモンとセグメント信号の周波数と駆動レベルの変調に関連し、セグメントの全域で最高 RMS 電圧を生成してセグメントを点灯させるか、または RMS 信号を 0 に維持します。この方法は STN ディスプレイに適していますが、(より安い) TN ディスプレイに対してはコントラストが低くなる場合があります。PWM は、PWM 信号を有するパネルの駆動に関連し、パネルの静電容量を効率的に使用して変調されたパルス幅の積分を提供し、所望の LCD 電圧を生成します。この方法は消費電力が増えますが、TN ディスプレイを駆動する際にはより良い結果を出します。

## ピン配置

次の表は、PSoC 4100S プラスの 44 ピン TQFP、48 ピン TQFP および 64 ピン TQFP 通常ピッチと微細ピッチ パッケージのピンリストです。

| 64-TQFP |      | 44-TQFP |      | 48-TQFP |      |
|---------|------|---------|------|---------|------|
| ピン      | 名称   | ピン      | 名称   | ピン      | 名称   |
| 39      | P0.0 | 24      | P0.0 | 28      | P0.0 |
| 40      | P0.1 | 25      | P0.1 | 29      | P0.1 |
| 41      | P0.2 | 26      | P0.2 | 30      | P0.2 |
| 42      | P0.3 | 27      | P0.3 | 31      | P0.3 |
| 43      | P0.4 | 28      | P0.4 | 32      | P0.4 |
| 44      | P0.5 | 29      | P0.5 | 33      | P0.5 |
| 45      | P0.6 | 30      | P0.6 | 34      | P0.6 |
| 46      | P0.7 | 31      | P0.7 | 35      | P0.7 |
| 47      | XRES | 32      | XRES | 36      | XRES |
| 48      | VCCD | 33      | VCCD | 37      | VCCD |
|         |      | 34      | VDDD |         |      |
| 49      | VSSD |         |      | 38      | VSSD |
| 50      | VDDD |         |      | 39      | VDDD |
| 51      | P5.0 |         |      |         |      |
| 52      | P5.1 |         |      |         |      |
| 53      | P5.2 |         |      |         |      |
| 54      | P5.3 |         |      |         |      |
| 55      | P5.5 |         |      |         |      |
| 56      | VDDA | 35      | VDDA | 40      | VDDA |
| 57      | VSSA | 36      | VSSA | 41      | VSSA |
| 58      | P1.0 | 37      | P1.0 | 42      | P1.0 |
| 59      | P1.1 | 38      | P1.1 | 43      | P1.1 |
| 60      | P1.2 | 39      | P1.2 | 44      | P1.2 |
| 61      | P1.3 | 40      | P1.3 | 45      | P1.3 |
| 62      | P1.4 | 41      | P1.4 | 46      | P1.4 |
| 63      | P1.5 | 42      | P1.5 | 47      | P1.5 |
| 64      | P1.6 | 43      | P1.6 | 48      | P1.6 |
| 1       | P1.7 | 44      | P1.7 | 1       | P1.7 |
|         |      | 1       | VSSD |         |      |
| 2       | P2.0 | 2       | P2.0 | 2       | P2.0 |
| 3       | P2.1 | 3       | P2.1 | 3       | P2.1 |
| 4       | P2.2 | 4       | P2.2 | 4       | P2.2 |
| 5       | P2.3 | 5       | P2.3 | 5       | P2.3 |
| 6       | P2.4 | 6       | P2.4 | 6       | P2.4 |
| 7       | P2.5 | 7       | P2.5 | 7       | P2.5 |
| 8       | P2.6 | 8       | P2.6 | 8       | P2.6 |
| 9       | P2.7 | 9       | P2.7 | 9       | P2.7 |
| 10      | VSSD |         |      |         |      |
| 11      | NC   |         |      |         |      |

| 64-TQFP |      | 44-TQFP |      | 48-TQFP |      |
|---------|------|---------|------|---------|------|
| ピン      | 名称   | ピン      | 名称   | ピン      | 名称   |
| 12      | P6.0 | 10      | P6.0 |         |      |
| 13      | P6.1 |         |      |         |      |
| 14      | P6.2 |         |      |         |      |
| 15      | P6.4 |         |      |         |      |
| 16      | P6.5 |         |      |         |      |
| 17      | VSSD |         |      | 10      | VSSD |
|         |      |         |      | 11      | NC   |
| 18      | P3.0 | 11      | P3.0 | 12      | P3.0 |
| 19      | P3.1 | 12      | P3.1 | 13      | P3.1 |
| 20      | P3.2 | 13      | P3.2 | 14      | P3.2 |
|         |      |         |      | 15      | NC   |
| 21      | P3.3 | 14      | P3.3 | 16      | P3.3 |
| 22      | P3.4 | 15      | P3.4 | 17      | P3.4 |
| 23      | P3.5 | 16      | P3.5 | 18      | P3.5 |
| 24      | P3.6 | 17      | P3.6 | 19      | P3.6 |
| 25      | P3.7 | 18      | P3.7 | 20      | P3.7 |
| 26      | VDDD | 19      | VDDD | 21      | VDDD |
| 27      | P4.0 | 20      | P4.0 | 22      | P4.0 |
| 28      | P4.1 | 21      | P4.1 | 23      | P4.1 |
| 29      | P4.2 | 22      | P4.2 | 24      | P4.2 |
| 30      | P4.3 | 23      | P4.3 | 25      | P4.3 |
| 31      | P4.4 |         |      |         |      |
| 32      | P4.5 |         |      |         |      |
| 33      | P4.6 |         |      |         |      |
| 34      | P4.7 |         |      |         |      |
| 35      | P5.6 |         |      |         |      |
| 36      | P5.7 |         |      |         |      |
| 37      | P7.0 |         |      | 26      | P7.0 |
| 38      | P7.1 |         |      | 27      | P7.1 |

電源ピンの説明は以下のとおりです。

VDDD: デジタル セクション用の電源

VDDA: アナログ セクション用の電源

VSSD、VSSA: それぞれデジタルとアナログ セクション用のグラウンド ピン

VCCD: 安定化デジタル電源 (1.8V±5%)

VDD: チップのすべてのセクション用の電源

VSS: チップのすべてのセクション用のグラウンド

下表はパッケージ別の GPIO 数です。

|        | 64 TQFP | 44 TQFP | 48 TQFP |
|--------|---------|---------|---------|
| GPIO 数 | 54      | 37      | 38      |



## ピンの代替機能

それぞれのポート ピンは多機能の 1 つに割り当てられます。例えば、アナログ I/O、デジタル ペリフェラル機能、LCD ピンまたは CAPSENSE ピンです。ピンの割当てを下表に示します。

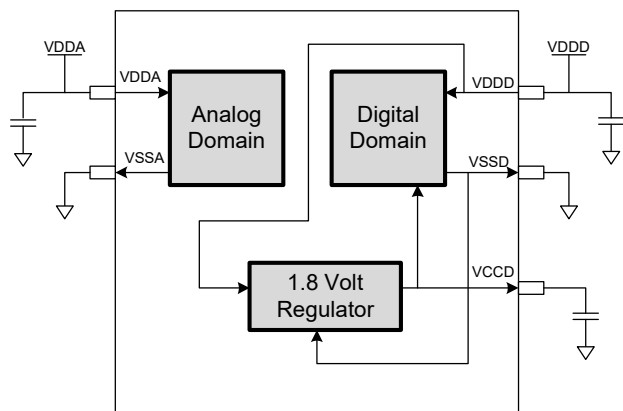
| ポート /<br>ピン | アナログ  | Smart I/O        | ACT #0                | ACT #1            | ACT #3            | DS #2            | DS #3                |
|-------------|---|------------------|-----------------------|-------------------|-------------------|------------------|----------------------|
| P0.0        | lpcomp.in_p[0]                              |                  |                       | tcpwm.tr_in[0]    | scb[2].uart_cts:0 | scb[2].i2c_scl:0 | scb[0].spi_select1:0 |
| P0.1        | lpcomp.in_n[0]                              |                  |                       | tcpwm.tr_in[1]    | scb[2].uart_rts:0 | scb[2].i2c_sda:0 | scb[0].spi_select2:0 |
| P0.2        | lpcomp.in_p[1]                              |                  |                       |                   |                   |                  | scb[0].spi_select3:0 |
| P0.3        | lpcomp.in_n[1]                              |                  |                       |                   |                   |                  | scb[2].spi_select0:1 |
| P0.4        | wco.wco_in                                  |                  |                       | scb[1].uart_rx:0  | scb[2].uart_rx:0  | scb[1].i2c_scl:0 | scb[1].spi_mosi:1    |
| P0.5        | wco.wco_out                                 |                  |                       | scb[1].uart_tx:0  | scb[2].uart_tx:0  | scb[1].i2c_sda:0 | scb[1].spi_miso:1    |
| P0.6        | exco.eco_in                                 |                  | srss.ext_clk:0        | scb[1].uart_cts:0 | scb[2].uart_tx:1  |                  | scb[1].spi_clk:1     |
| P0.7        | exco.eco_out                                |                  | tcpwm.line[0]:3       | scb[1].uart_rts:0 |                   |                  | scb[1].spi_select0:1 |
| P5.0        |   |                  | tcpwm.line[4]:2       |                   | scb[2].uart_rx:1  | scb[2].i2c_scl:1 | scb[2].spi_mosi:0    |
| P5.1        |   |                  | tcpwm.line_compl[4]:2 |                   | scb[2].uart_tx:2  | scb[2].i2c_sda:1 | scb[2].spi_miso:0    |
| P5.2        |   |                  | tcpwm.line[5]:2       |                   | scb[2].uart_cts:1 | lpcomp.comp[0]:2 | scb[2].spi_clk:0     |
| P5.3        |   |                  | tcpwm.line_compl[5]:2 |                   | scb[2].uart_rts:1 | lpcomp.comp[1]:0 | scb[2].spi_select0:0 |
| P5.4        |   |                  | tcpwm.line[6]:2       |                   |                   |                  | scb[2].spi_select1:0 |
| P5.5        |   |                  | tcpwm.line_compl[6]:2 |                   |                   |                  | scb[2].spi_select2:0 |
| P1.0        | ctb0_oa0+                                   | Smartlo[2].io[0] | tcpwm.line[2]:1       | scb[0].uart_rx:1  |                   | scb[0].i2c_scl:0 | scb[0].spi_mosi:1    |
| P1.1        | ctb0_oa0-                                   | Smartlo[2].io[1] | tcpwm.line_compl[2]:1 | scb[0].uart_tx:1  |                   | scb[0].i2c_sda:0 | scb[0].spi_miso:1    |
| P1.2        | ctb0_oa0_out                                | Smartlo[2].io[2] | tcpwm.line[3]:1       | scb[0].uart_cts:1 | tcpwm.tr_in[2]    | scb[2].i2c_scl:2 | scb[0].spi_clk:1     |
| P1.3        | ctb0_oa1_out                                | Smartlo[2].io[3] | tcpwm.line_compl[3]:1 | scb[0].uart_rts:1 | tcpwm.tr_in[3]    | scb[2].i2c_sda:2 | scb[0].spi_select0:1 |
| P1.4        | ctb0_oa1-                                   | Smartlo[2].io[4] | tcpwm.line[6]:1       |                   |                   | scb[3].i2c_scl:0 | scb[0].spi_select1:1 |
| P1.5        | ctb0_oa1+                                   | Smartlo[2].io[5] | tcpwm.line_compl[6]:1 |                   |                   | scb[3].i2c_sda:0 | scb[0].spi_select2:1 |
| P1.6        | ctb0_oa0+                                   | Smartlo[2].io[6] | tcpwm.line[7]:1       |                   |                   |                  | scb[0].spi_select3:1 |
| P1.7        | ctb0_oa1+<br>sar_ext_vref0<br>sar_ext_vref1 | Smartlo[2].io[7] | tcpwm.line_compl[7]:1 |                   |                   |                  | scb[2].spi_clk:1     |
| P2.0        | sarmux[0]                                   | Smartlo[0].io[0] | tcpwm.line[4]:0       | csd.comp          | tcpwm.tr_in[4]    | scb[1].i2c_scl:1 | scb[1].spi_mosi:2    |
| P2.1        | sarmux[1]                                   | Smartlo[0].io[1] | tcpwm.line_compl[4]:0 |                   | tcpwm.tr_in[5]    | scb[1].i2c_sda:1 | scb[1].spi_miso:2    |
| P2.2        | sarmux[2]                                   | Smartlo[0].io[2] | tcpwm.line[5]:1       |                   |                   |                  | scb[1].spi_clk:2     |
| P2.3        | sarmux[3]                                   | Smartlo[0].io[3] | tcpwm.line_compl[5]:1 |                   |                   |                  | scb[1].spi_select0:2 |

| ポート /<br>ピン | アナログ         | Smart I/O        | ACT #0                | ACT #1            | ACT #3             | DS #2              | DS #3                |
|-------------|--------------|------------------|-----------------------|-------------------|--------------------|--------------------|----------------------|
| P2.4        | sarmux[4]    | Smartlo[0].io[4] | tcpwm.line[0]:1       | scb[3].uart_rx:1  |                    |                    | scb[1].spi_select1:1 |
| P2.5        | sarmux[5]    | Smartlo[0].io[5] | tcpwm.line_compl[0]:1 | scb[3].uart_tx:1  |                    |                    | scb[1].spi_select2:1 |
| P2.6        | sarmux[6]    | Smartlo[0].io[6] | tcpwm.line[1]:1       | scb[3].uart_cts:1 |                    |                    | scb[1].spi_select3:1 |
| P2.7        | sarmux[7]    | Smartlo[0].io[7] | tcpwm.line_compl[1]:1 | scb[3].uart_rts:1 |                    | lpcomp.comp[0]:0   | scb[2].spi_mosi:1    |
| P6.0        |              |                  | tcpwm.line[4]:1       | scb[3].uart_rx:0  | can.can_tx_enb_n:0 | scb[3].i2c_scl:1   | scb[3].spi_mosi:0    |
| P6.1        |              |                  | tcpwm.line_compl[4]:1 | scb[3].uart_tx:0  | can.can_rx:0       | scb[3].i2c_sda:1   | scb[3].spi_miso:0    |
| P6.2        |              |                  | tcpwm.line[5]:0       | scb[3].uart_cts:0 | can.can_tx:0       |                    | scb[3].spi_clk:0     |
| P6.3        |              |                  | tcpwm.line_compl[5]:0 | scb[3].uart_rts:0 |                    |                    | scb[3].spi_select0:0 |
| P6.4        |              |                  | tcpwm.line[6]:0       |                   |                    | scb[4].i2c_scl     | scb[3].spi_select1:0 |
| P6.5        |              |                  | tcpwm.line_compl[6]:0 |                   |                    | scb[4].i2c_sda     | scb[3].spi_select2:0 |
| P3.0        |              | Smartlo[1].io[0] | tcpwm.line[0]:0       | scb[1].uart_rx:1  |                    | scb[1].i2c_scl:2   | scb[1].spi_mosi:0    |
| P3.1        |              | Smartlo[1].io[1] | tcpwm.line_compl[0]:0 | scb[1].uart_tx:1  |                    | scb[1].i2c_sda:2   | scb[1].spi_miso:0    |
| P3.2        |              | Smartlo[1].io[2] | tcpwm.line[1]:0       | scb[1].uart_cts:1 |                    | cpuss.swd_data     | scb[1].spi_clk:0     |
| P3.3        |              | Smartlo[1].io[3] | tcpwm.line_compl[1]:0 | scb[1].uart_rts:1 |                    | cpuss.swd_clk      | scb[1].spi_select0:0 |
| P3.4        |              | Smartlo[1].io[4] | tcpwm.line[2]:0       |                   | tcpwm.tr_in[6]     |                    | scb[1].spi_select1:0 |
| P3.5        |              | Smartlo[1].io[5] | tcpwm.line_compl[2]:0 |                   |                    |                    | scb[1].spi_select2:0 |
| P3.6        |              | Smartlo[1].io[6] | tcpwm.line[3]:0       |                   |                    | scb[4].spi_select3 | scb[1].spi_select3:0 |
| P3.7        |              | Smartlo[1].io[7] | tcpwm.line_compl[3]:0 |                   |                    | lpcomp.comp[1]:1   | scb[2].spi_miso:1    |
| P4.0        | csd.vref_ext |                  |                       | scb[0].uart_rx:0  | can.can_rx:1       | scb[0].i2c_scl:1   | scb[0].spi_mosi:0    |
| P4.1        | csd.cshield  |                  |                       | scb[0].uart_tx:0  | can.can_tx:1       | scb[0].i2c_sda:1   | scb[0].spi_miso:0    |
| P4.2        | csd.cmod     |                  |                       | scb[0].uart_cts:0 | can.can_tx_enb_n:1 | lpcomp.comp[0]:1   | scb[0].spi_clk:0     |
| P4.3        | csd.csh_tank |                  |                       | scb[0].uart_rts:0 |                    | lpcomp.comp[1]:2   | scb[0].spi_select0:0 |
| P4.4        |              |                  |                       | scb[4].uart_rx    |                    | scb[4].spi_mosi    | scb[0].spi_select1:2 |
| P4.5        |              |                  |                       | scb[4].uart_tx    |                    | scb[4].spi_miso    | scb[0].spi_select2:2 |
| P4.6        |              |                  |                       | scb[4].uart_cts   |                    | scb[4].spi_clk     | scb[0].spi_select3:2 |
| P4.7        |              |                  |                       | scb[4].uart_rts   |                    | scb[4].spi_select0 |                      |
| P5.6        |              |                  | tcpwm.line[7]:0       |                   |                    | scb[4].spi_select1 | scb[2].spi_select3:0 |
| P5.7        |              |                  | tcpwm.line_compl[7]:0 |                   |                    | scb[4].spi_select2 |                      |
| P7.0        |              |                  | tcpwm.line[0]:2       | scb[3].uart_rx:2  |                    | scb[3].i2c_scl:2   | scb[3].spi_mosi:1    |
| P7.1        |              |                  | tcpwm.line_compl[0]:2 | scb[3].uart_tx:2  |                    | scb[3].i2c_sda:2   | scb[3].spi_miso:1    |
| P7.2        |              |                  | tcpwm.line[1]:2       | scb[3].uart_cts:2 |                    |                    | scb[3].spi_clk:1     |

## 電源

以下の電源システム図に、PSoC 4100S プラス用に実装された電源ピンを示します。システムは、アクティブ モードで動作するデジタル回路用のレギュレータが 1 つあります。アナログ用のレギュレータはありません。アナログ回路は  $V_{DD}$  入力から直接動作します。

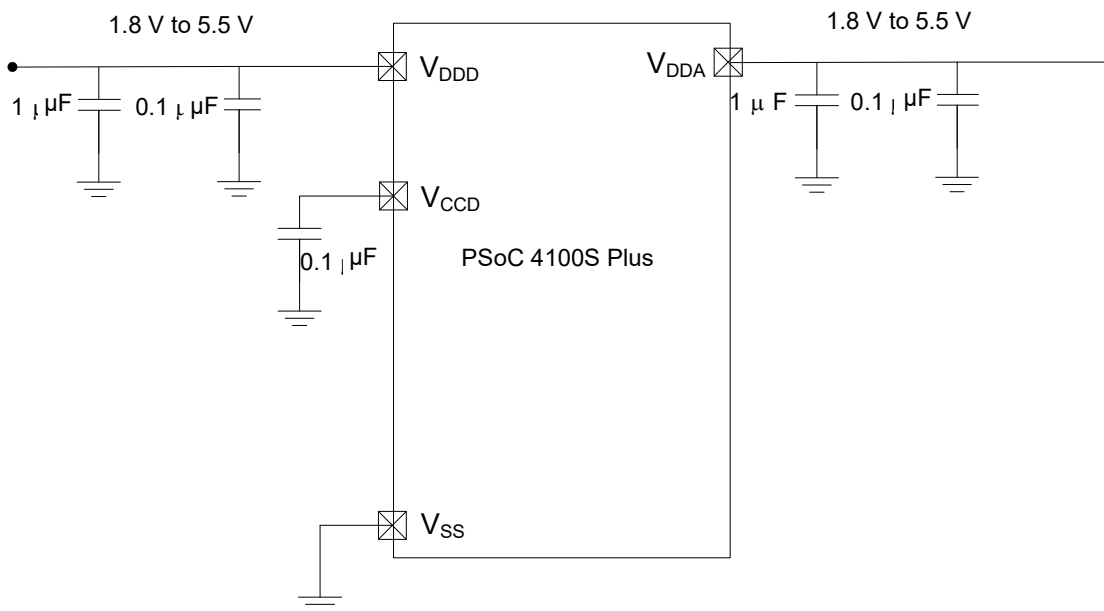
図 6. 電源接続



次の 2 つの異なる動作モードがあります。モード 1 では、供給電圧範囲は 1.8V ~ 5.5V ( 外部レギュレータ不使用、内部レギュレータは動作可能 ) です。モード 2 では、供給電圧範囲は 1.8V±5% ( 外部レギュレータ使用、1.71 ~ 1.89V、内部レギュレータはバイパスされる ) です。

図 7. 1.8V ~ 5.5V の外部電源 ( 内部レギュレータが有効 )

Power supply bypass connections example



### モード 1: 1.8V ~ 5.5V の外部電源

このモードでは、PSoC 4100S プラスは 1.8V ~ 5.5V の電圧範囲の外部電源から電源供給されます。この範囲はバッテリー駆動動作にも対応します。例えばチップは、3.5V から始まって 1.8V まで低下するバッテリー システムから電源供給されます。このモードでは、PSoC 4100S プラスの内部レギュレータは内部ロジックに電源を供給し、その出力は  $V_{CCD}$  ピンに接続されます。 $V_{CCD}$  ピンは外部コンデンサ (0.1μF、X5R セラミックかそれより良質なものを ) を介してグラウンドにバイパスされ、他のどれにも接続してはいけません。

### モード 2: 1.8V±5% の外部電源

このモードでは、PSoC 4100S プラスは 1.71V ~ 1.89V の外部電源から電源供給されます。この範囲には電源リップルが含まれていることに注意してください。このモードで、VDD ピンと VCCD ピンは互いに短絡され、バイパスされます。内部レギュレータはファームウェアで無効化できます。

バイパス コンデンサを VDDD からグラウンドの間に接続する必要があります。この周波数範囲でのシステムの標準的な実践としては、1μF レンジのコンデンサをより小さいコンデンサ (例えば、0.1μF) と並列で使用します。これらは単なる経験則です。しかし、重要なアプリケーションに対しては、設計に最適なバイパスを得るために、PCB レイアウト、リード インダクタンス、バイパス コンデンサ寄生容量をシミュレートする必要がありますことに留意してください。

バイパス スキームの例を下図に示します。

## 電氣的仕様

### 絶対最大定格

表 1. 絶対最大定格<sup>[1]</sup>

| 仕様 ID# | パラメーター                      | 説明   | Min  | Typ | Max                  | 単位 | 詳細／条件     |
|--------|-----------------------------|--|------|-----|----------------------|----|-----------|
| SID1   | V <sub>DDD_ABS</sub>        | V <sub>SS</sub> を基準としたデジタル電源電圧   | -0.5 | —   | 6                    | V  | —         |
| SID2   | V <sub>CCD_ABS</sub>        | V <sub>SS</sub> を基準とした直接デジタル コア電圧入力  | -0.5 | —   | 1.95                 |    | —         |
| SID3   | V <sub>GPIO_ABS</sub>       | GPIO 電圧  | -0.5 | —   | V <sub>DD</sub> +0.5 |    | —         |
| SID4   | I <sub>GPIO_ABS</sub>       | GPIO ごとの最大電流   | -25  | —   | 25                   | mA | —         |
| SID5   | I <sub>GPIO_injection</sub> | GPIO 注入電流、V <sub>IH</sub> >V <sub>DDD</sub> の場合は Max、V <sub>IL</sub> <V <sub>SS</sub> の場合は Min | -0.5 | —   | 0.5                  |    | ピンごとの注入電流 |
| BID44  | ESD_HBM                     | 静電気放電 (人体モデル)  | 2200 | —   | —                    | V  | —         |
| BID45  | ESD_CDM                     | 静電気放電 (デバイス帯電モデル)  | 500  | —   | —                    |    | —         |
| BID46  | LU                          | ラッチアップ時のピン電流   | -140 | —   | 140                  | mA | —         |

### デバイス レベルの仕様

特記されていない限り、すべての仕様は -40°C ≤ T<sub>A</sub> ≤ 105°C および T<sub>J</sub> ≤ 125°C の条件で有効です。仕様は注記した場合を除いて 1.71V ~ 5.5V において有効です。

表 2. DC 仕様

Typ 値は 25°C、V<sub>DD</sub>=3.3V で測定されます。

| 仕様 ID# | パラメーター           | 説明   | Min  | Typ | Max  | 単位 | 詳細／条件                 |
|--------|------------------|--|------|-----|------|----|-----------------------|
| SID53  | V <sub>DD</sub>  | 電源ピン入力電圧   | 1.8  | —   | 5.5  | V  | 内部レギュレータ使用            |
| SID255 | V <sub>DD</sub>  | 電源ピン入力電圧 (V <sub>CCD</sub> =V <sub>DDD</sub> =V <sub>DDA</sub> ) | 1.71 | —   | 1.89 |    | 内部レギュレータ不使用           |
| SID54  | V <sub>CCD</sub> | 出力電圧 (コア ロジック用)  | —    | 1.8 | —    |    | —                     |
| SID55  | C <sub>EFC</sub> | 外部レギュレータ電圧 (V <sub>CCD</sub> ) バイパス                              | —    | 0.1 | —    | μF | X5R セラミックまたはこれより良質のもの |
| SID56  | C <sub>EXC</sub> | 電源バイパス コンデンサ   | —    | 1   | —    |    | X5R セラミックまたはこれより良質のもの |

アクティブ モード、V<sub>DD</sub>=1.8V ~ 5.5V。Typ 値は 25°C、V<sub>DD</sub>=3.3V で測定

|       |                   |                         |   |     |     |    |  |
|-------|-------------------|-------------------------|---|-----|-----|----|--|
| SID10 | I <sub>DD5</sub>  | フラッシュから実行。CPU 速度が 6MHz  | — | 1.8 | 2.4 | mA |  |
| SID16 | I <sub>DD8</sub>  | フラッシュから実行。CPU 速度が 24MHz | — | 3.0 | 4.6 |    |  |
| SID19 | I <sub>DD11</sub> | フラッシュから実行。CPU 速度が 48MHz | — | 5.4 | 7.1 |    |  |

#### 注

- 表 1 に記載されている絶対最大条件を超えて使用すると、デバイスに恒久的なダメージを与える可能性があります。長時間にわたって絶対最大条件下に置くと、デバイスの信頼性に影響を与える可能性があります。最大保管温度は JEDEC 規格「JESD22-A103、High Temperature Storage Life」に準拠した 150°C です。絶対最大条件以内で使用している場合でも、標準的な動作条件を超えると、デバイスが仕様通りに動作しない可能性があります。

**表 2. DC 仕様 ( 続き )**

Typ 値は 25°C、V<sub>DD</sub>=3.3V で測定されます。

| 仕様 ID#   | パラメーター             | 説明   | Min | Typ | Max | 単位 | 詳細／条件                   |
|--|--------------------|--|-----|-----|-----|----|-------------------------|
| スリープモード、V <sub>DDD</sub> =1.8V ～ 5.5V (レギュレータが有効)                          |                    |  |     |     |     |    |                         |
| SID22  | I <sub>DD17</sub>  | I <sup>2</sup> C ウェイクアップ、WDT およびコンパレータが有効          | －   | 1.1 | 1.8 | mA | 6MHz                    |
| SID25  | I <sub>DD20</sub>  | I <sup>2</sup> C ウェイクアップ、WDT およびコンパレータが有効          | －   | 1.5 | 2.1 |    | 12MHz                   |
| スリープモード、V <sub>DDD</sub> =1.71V ～ 1.89V (レギュレータがバイパスされる)                   |                    |  |     |     |     |    |                         |
| SID28  | I <sub>DD23</sub>  | I <sup>2</sup> C ウェイクアップ、WDT、およびコンパレータが有効          | －   | 1.1 | 1.8 | mA | 6MHz                    |
| SID28A   | I <sub>DD23A</sub> | I <sup>2</sup> C ウェイクアップ、WDT、およびコンパレータが有効          | －   | 1.5 | 2.1 | mA | 12MHz                   |
| ディープスリープモード、V <sub>DD</sub> =1.8V ～ 3.6V (レギュレータが有効)                       |                    |  |     |     |     |    |                         |
| SID30  | I <sub>DD25</sub>  | I <sup>2</sup> C ウェイクアップと WDT が有効。<br>T=-40℃ ～ 60℃ | －   | 2.5 | 40  | μA | T=-40℃ ～ 60℃            |
| SID31  | I <sub>DD26</sub>  | I <sup>2</sup> C ウェイクアップと WDT が有効                  | －   | 2.5 | 125 | μA | Max は 3.6V、<br>85℃ で測定  |
| ディープスリープモード、V <sub>DD</sub> =3.6V ～ 5.5V (レギュレータが有効)                       |                    |  |     |     |     |    |                         |
| SID33  | I <sub>DD28</sub>  | I <sup>2</sup> C ウェイクアップと WDT が有効。<br>T=-40℃ ～ 60℃ | －   | 2.5 | 40  | μA | T=-40℃ ～ 60℃            |
| SID34  | I <sub>DD29</sub>  | I <sup>2</sup> C ウェイクアップと WDT が有効                  | －   | 2.5 | 125 | μA | Max は 5.5V、<br>85℃ で測定  |
| ディープスリープモード、V <sub>DD</sub> =V <sub>CCD</sub> =1.71V ～ 1.89V (レギュレータがバイパス) |                    |  |     |     |     |    |                         |
| SID36  | I <sub>DD31</sub>  | I <sup>2</sup> C ウェイクアップと WDT が有効。<br>T=-40℃ ～ 60℃ | －   | 2.5 | 60  | μA | T=-40℃ ～ 60℃            |
| SID37  | I <sub>DD32</sub>  | I <sup>2</sup> C ウェイクアップと WDT が有効                  | －   | 2.5 | 180 | μA | Max が 1.89V、<br>85℃ で測定 |
| XRES 電流  |                    |  |     |     |     |    |                         |
| SID307   | I <sub>DD_XR</sub> | XRES がアサート時の供給電流                                   | －   | 2   | 5   | mA | －                       |

**表 3. AC 仕様**

| 仕様 ID#               | パラメーター                 | 説明                 | Min | Typ | Max | 単位  | 詳細／条件                     |
|----------------------|------------------------|--------------------|-----|-----|-----|-----|---------------------------|
| SID48                | F <sub>CPU</sub>       | CPU 周波数            | DC  | –   | 48  | MHz | 1.71≤V <sub>DD</sub> ≤5.5 |
| SID49 <sup>[2]</sup> | T <sub>SLEEP</sub>     | スリープモードからの復帰時間     | –   | 0   | –   | μs  |                           |
| SID50 <sup>[2]</sup> | T <sub>DEEPSLEEP</sub> | ディープスリープモードからの復帰時間 | –   | 35  | –   |     |                           |

注

2. 特性評価で保証されています。



## GPIO

表 4. GPIO の DC 仕様

| 仕様 ID#                | パラメーター           | 説明                                     | Min                  | Typ | Max                 | 単位         | 詳細／条件                               |
|-----------------------|------------------|--|----------------------|-----|---------------------|------------|-------------------------------------|
| SID57                 | $V_{IH}^{[3]}$   | 入力電圧 HIGH 閾値                           | $0.7 \times V_{DD}$  | —   | —                   | V          | CMOS 入力                             |
| SID58                 | $V_{IL}$         | 入力電圧 LOW 閾値                            | —                    | —   | $0.3 \times V_{DD}$ |            | CMOS 入力                             |
| SID241                | $V_{IH}^{[3]}$   | LVTTL 入力、 $V_{DD} < 2.7V$              | $0.7 \times V_{DD}$  | —   | —                   |            | —                                   |
| SID242                | $V_{IL}$         | LVTTL 入力、 $V_{DD} < 2.7V$              | —                    | —   | $0.3 \times V_{DD}$ |            | —                                   |
| SID243                | $V_{IH}^{[3]}$   | LVTTL 入力、 $V_{DD} \geq 2.7V$           | 2.0                  | —   | —                   |            | —                                   |
| SID244                | $V_{IL}$         | LVTTL 入力、 $V_{DD} \geq 2.7V$           | —                    | —   | 0.8                 |            | —                                   |
| SID59                 | $V_{OH}$         | 出力電圧 HIGH レベル                          | $V_{DD} - 0.6$       | —   | —                   |            | $V_{DD} = 3V$ のとき、 $I_{OH} = 4mA$   |
| SID60                 | $V_{OH}$         | 出力電圧 HIGH レベル                          | $V_{DD} - 0.5$       | —   | —                   |            | $V_{DD} = 1.8V$ のとき、 $I_{OH} = 1mA$ |
| SID61                 | $V_{OL}$         | 出力電圧 LOW レベル                           | —                    | —   | 0.6                 |            | $V_{DD} = 1.8V$ のとき、 $I_{OL} = 4mA$ |
| SID62                 | $V_{OL}$         | 出力電圧 LOW レベル                           | —                    | —   | 0.6                 |            | $V_{DD} = 3V$ のとき、 $I_{OL} = 10mA$  |
| SID62A                | $V_{OL}$         | 出力電圧 LOW レベル                           | —                    | —   | 0.4                 |            | $V_{DD} = 3V$ のとき、 $I_{OL} = 3mA$   |
| SID63                 | $R_{PULLUP}$     | プルアップ抵抗                                | 3.5                  | 5.6 | 8.5                 | k $\Omega$ | —                                   |
| SID64                 | $R_{PULLDOWN}$   | プルダウン抵抗                                | 3.5                  | 5.6 | 8.5                 |            | —                                   |
| SID65                 | $I_{IL}$         | 入力リーク電流 (絶対値)                          | —                    | —   | 2                   | nA         | 25°C、 $V_{DD} = 3.0V$               |
| SID66                 | $C_{IN}$         | 入力静電容量                                 | —                    | —   | 7                   | pF         | —                                   |
| SID67 <sup>[4]</sup>  | $V_{HYSTTL}$     | 入力ヒステリシス LVTTL                         | 25                   | 40  | —                   | mV         | $V_{DD} \geq 2.7V$                  |
| SID68 <sup>[4]</sup>  | $V_{HYSCMOS}$    | 入力ヒステリシス CMOS                          | $0.05 \times V_{DD}$ | —   | —                   |            | $V_{DD} < 4.5V$                     |
| SID68A <sup>[4]</sup> | $V_{HYSCMOS5V5}$ | 入力ヒステリシス CMOS                          | 200                  | —   | —                   |            | $V_{DD} > 4.5V$                     |
| SID69 <sup>[4]</sup>  | $I_{DIODE}$      | 保護ダイオードを通して $V_{DD}$ / $V_{SS}$ に流れる電流 | —                    | —   | 100                 | $\mu A$    | —                                   |
| SID69A <sup>[4]</sup> | $I_{TOT\_GPIO}$  | ソースおよびシンク電流をチップ全体で合計した値の最大値            | —                    | —   | 200                 | mA         | —                                   |

表 5. GPIO の AC 仕様

(特性評価で保証)

| 仕様 ID# | パラメーター      | 説明                  | Min | Typ | Max | 単位 | 詳細／条件                        |
|--------|-------------|---------------------|-----|-----|-----|----|------------------------------|
| SID70  | $T_{RISEF}$ | 高速ストロングモードでの立ち上がり時間 | 2   | —   | 12  | ns | 3.3V $V_{DD}$ 、<br>Clad=25pF |
| SID71  | $T_{FALLF}$ | 高速ストロングモードでの立ち下り時間  | 2   | —   | 12  |    | 3.3V $V_{DD}$ 、<br>Clad=25pF |
| SID72  | $T_{RISES}$ | 低速ストロングモードでの立ち上がり時間 | 10  | —   | 60  | —  | 3.3V $V_{DD}$ 、<br>Clad=25pF |
| SID73  | $T_{FALLS}$ | 低速ストロングモードでの立ち下り時間  | 10  | —   | 60  | —  | 3.3V $V_{DD}$ 、<br>Clad=25pF |

## 注

3.  $V_{IH}$  は  $V_{DD} + 0.2V$  を超えてはいけません。

4. 特性評価で保証されています。

**表 5. GPIO の AC 仕様 ( 続き )**  
 ( 特性評価で保証 )

| 仕様 ID# | パラメーター                | 説明  | Min | Typ | Max  | 単位  | 詳細／条件                           |
|--------|-----------------------|---|-----|-----|------|-----|---------------------------------|
| SID74  | F <sub>GPIOOUT1</sub> | GPIO F <sub>OUT</sub> 。 3.3V ≤ V <sub>DD</sub> ≤ 5.5V<br>高速ストロング モード  | –   | –   | 33   | MHz | 90/10%、負荷 25pF、<br>デューティ比 60/40 |
| SID75  | F <sub>GPIOOUT2</sub> | GPIO F <sub>OUT</sub> 。 1.71V ≤ V <sub>DD</sub> ≤ 3.3V<br>高速ストロング モード | –   | –   | 16.7 |     | 90/10%、負荷 25pF、<br>デューティ比 60/40 |
| SID76  | F <sub>GPIOOUT3</sub> | GPIO F <sub>OUT</sub> 。 3.3V ≤ V <sub>DD</sub> ≤ 5.5V<br>低速ストロング モード  | –   | –   | 7    |     | 90/10%、負荷 25pF、<br>デューティ比 60/40 |
| SID245 | F <sub>GPIOOUT4</sub> | GPIO F <sub>OUT</sub> 。 1.71V ≤ V <sub>DD</sub> ≤ 3.3V<br>低速ストロング モード | –   | –   | 3.5  |     | 90/10%、負荷 25pF、<br>デューティ比 60/40 |
| SID246 | F <sub>GPIOIN</sub>   | GPIO 入力の動作周波数。<br>1.71V ≤ V <sub>DD</sub> ≤ 5.5V                      | –   | –   | 48   |     | V <sub>IO</sub> の 90/10%        |

XRES

**表 6. XRES の DC 仕様**

| 仕様 ID#               | パラメーター               | 説明   | Min                   | Typ | Max                   | 単位 | 詳細／条件   |
|----------------------|----------------------|--|-----------------------|-----|-----------------------|----|---|
| SID77                | V <sub>IH</sub>      | 入力電圧 HIGH 閾値   | 0.7 × V <sub>DD</sub> | –   | –                     | V  | CMOS 入力   |
| SID78                | V <sub>IL</sub>      | 入力電圧 LOW 閾値  | –                     | –   | 0.3 × V <sub>DD</sub> |    |   |
| SID79                | R <sub>PULLUP</sub>  | プルアップ抵抗  | –                     | 60  | –                     | kΩ | –   |
| SID80                | C <sub>IN</sub>      | 入力静電容量   | –                     | –   | 7                     | pF | –   |
| SID81 <sup>[5]</sup> | V <sub>HYSXRES</sub> | 入力電圧ヒステリシス   | –                     | 100 | –                     | mV | V <sub>DD</sub> > 4.5V 時の標準<br>ヒステリシス電圧が<br>200mV |
| SID82                | I <sub>DIODE</sub>   | 保護ダイオードをとって<br>V <sub>DD</sub> /V <sub>SS</sub> に流れる電流 | –                     | –   | 100                   | μA | –   |

**表 7. XRES の AC 仕様**

| 仕様 ID#                | パラメーター                  | 説明             | Min | Typ | Max | 単位 | 詳細／条件 |
|-----------------------|-------------------------|----------------|-----|-----|-----|----|-------|
| SID83 <sup>[5]</sup>  | T <sub>RESETWIDTH</sub> | リセット パルス幅      | 1   | –   | –   | μs | –     |
| BID194 <sup>[5]</sup> | T <sub>RESETWAKE</sub>  | リセット解除時からの復帰時間 | –   | –   | 2.7 | ms | –     |

**注**

5. 特性評価で保証されています。

## アナログ ペリフェラル

### CTBm オペアンプ

表 8. CTBm オペアンプの仕様

| 仕様 ID#   | パラメーター                   | 説明   | Min   | Typ  | Max                       | 単位  | 詳細／条件                                     |
|----------|--------------------------|--|-------|------|---------------------------|-----|---|
|          | I <sub>DD</sub>          | オペアンプ ブロック電流、外部負荷                          |       |      |                           |     |   |
| SID269   | I <sub>DD_HI</sub>       | 電力 = 高                                     | －     | 1100 | 1850                      | μA  | －   |
| SID270   | I <sub>DD_MED</sub>      | 電力 = 中                                     | －     | 550  | 950                       |     | －   |
| SID271   | I <sub>DD_LOW</sub>      | 電力 = 低                                     | －     | 150  | 350                       |     | －   |
|          | G <sub>BW</sub>          | 負荷 =20pF、0.1mA<br>V <sub>DDA</sub> =2.7V   |       |      |                           |     |   |
| SID272   | G <sub>BW_HI</sub>       | 電力 = 高                                     | 6     | －    | －                         | MHz | 入力および出力は 0.2V<br>～ V <sub>DDA</sub> -0.2V |
| SID273   | G <sub>BW_MED</sub>      | 電力 = 中                                     | 3     | －    | －                         |     | 入力および出力は 0.2V<br>～ V <sub>DDA</sub> -0.2V |
| SID274   | G <sub>BW_LO</sub>       | 電力 = 低                                     | －     | 1    | －                         |     | 入力および出力は 0.2V<br>～ V <sub>DDA</sub> -0.2V |
|          | I <sub>OUT_MAX</sub>     | V <sub>DDA</sub> =2.7V、電源電圧より 500mV<br>内側  |       |      |                           |     |   |
| SID275   | I <sub>OUT_MAX_HI</sub>  | 電力 = 高                                     | 10    | －    | －                         | mA  | 出力は 0.5V ～<br>V <sub>DDA</sub> -0.5V      |
| SID276   | I <sub>OUT_MAX_MID</sub> | 電力 = 中                                     | 10    | －    | －                         |     | 出力は 0.5V ～<br>V <sub>DDA</sub> -0.5V      |
| SID277   | I <sub>OUT_MAX_LO</sub>  | 電力 = 低                                     | －     | 5    | －                         |     | 出力は 0.5V ～<br>V <sub>DDA</sub> -0.5V      |
|          | I <sub>OUT</sub>         | V <sub>DDA</sub> =1.71V、電源電圧より 500mV<br>内側 |       |      |                           |     |   |
| SID278   | I <sub>OUT_MAX_HI</sub>  | 電力 = 高                                     | 4     | －    | －                         | mA  | 出力は 0.5V ～<br>V <sub>DDA</sub> -0.5V      |
| SID279   | I <sub>OUT_MAX_MID</sub> | 電力 = 中                                     | 4     | －    | －                         |     | 出力は 0.5V ～<br>V <sub>DDA</sub> -0.5V      |
| SID280   | I <sub>OUT_MAX_LO</sub>  | 電力 = 低                                     | －     | 2    | －                         |     | 出力は 0.5V ～<br>V <sub>DDA</sub> -0.5V      |
|          | I <sub>DD_Int</sub>      | オペアンプ ブロック電流、内部負荷                          |       |      |                           |     |   |
| SID269_I | I <sub>DD_HI_Int</sub>   | 電力 = 高                                     | －     | 1500 | 1700                      | μA  | －   |
| SID270_I | I <sub>DD_MED_Int</sub>  | 電力 = 中                                     | －     | 700  | 900                       |     | －   |
| SID271_I | I <sub>DD_LOW_Int</sub>  | 電力 = 低                                     | －     | －    | －                         |     | －   |
|          | G <sub>BW</sub>          | V <sub>DDA</sub> =2.7V                     | －     | －    | －                         | －   |   |
| SID272_I | G <sub>BW_HI_Int</sub>   | 電力 = 高                                     | 8     | －    | －                         | MHz | 出力は 0.25V ～<br>V <sub>DDA</sub> -0.25V    |
|          |                          | 内部モード、外部モード両方の<br>オペアンプの一般仕様               |       |      |                           |     |   |
| SID281   | V <sub>IN</sub>          | チャージ ポンプが有効、V <sub>DDA</sub> =2.7V         | -0.05 | －    | V <sub>DDA</sub> -<br>0.2 | V   | －   |
| SID282   | V <sub>CM</sub>          | チャージ ポンプが有効、V <sub>DDA</sub> =2.7V         | -0.05 | －    | V <sub>DDA</sub> -<br>0.2 |     | －   |
|          | V <sub>OUT</sub>         | V <sub>DDA</sub> =2.7V                     |       |      |                           |     |   |

**表 8. CTBm オペアンプの仕様 ( 続き )**

| 仕様 ID#  | パラメーター                | 説明   | Min  | Typ  | Max                   | 単位      | 詳細／条件   |
|---------|-----------------------|--|------|------|-----------------------|---------|---|
| SID283  | V <sub>OUT_1</sub>    | 電力 = 高、I <sub>load</sub> =10mA                                   | 0.5  | －    | V <sub>DDA</sub> －0.5 | V       | －   |
| SID284  | V <sub>OUT_2</sub>    | 電力 = 高、I <sub>load</sub> =1mA                                    | 0.2  | －    | V <sub>DDA</sub> －0.2 |         | －   |
| SID285  | V <sub>OUT_3</sub>    | 電力 = 中、I <sub>load</sub> =1mA                                    | 0.2  | －    | V <sub>DDA</sub> －0.2 |         | －   |
| SID286  | V <sub>OUT_4</sub>    | 電力 = 低、I <sub>load</sub> =0.1mA                                  | 0.2  | －    | V <sub>DDA</sub> －0.2 |         | －   |
| SID288  | V <sub>OS_TR</sub>    | オフセット電圧 ( トリム後 )   | -1.0 | ±0.5 | 1.0                   | mV      | 高電力モード、入力は 0V ～ V <sub>DDA</sub> -0.2V                            |
| SID288A | V <sub>OS_TR</sub>    | オフセット電圧 ( トリム後 )   | －    | ±1   | －                     |         | 中電力モード、入力は 0V ～ V <sub>DDA</sub> -0.2V                            |
| SID288B | V <sub>OS_TR</sub>    | オフセット電圧 ( トリム後 )   | －    | ±2   | －                     |         | 低電力モード、入力は 0V ～ V <sub>DDA</sub> -0.2V                            |
| SID290  | V <sub>OS_DR_TR</sub> | オフセット電圧ドリフト ( トリム後 )   | -10  | ±3   | 10                    | μV/°C   | 高電力モード  |
| SID290A | V <sub>OS_DR_TR</sub> | オフセット電圧ドリフト ( トリム後 )   | －    | ±10  | －                     | μV/°C   | 中電力モード  |
| SID290B | V <sub>OS_DR_TR</sub> | オフセット電圧ドリフト ( トリム後 )   | －    | ±10  | －                     |         | 低電力モード  |
| SID291  | CMRR                  | DC   | 70   | 80   | －                     | dB      | 入力は 0V ～ V <sub>DDA</sub> -0.2V、出力は 0.2V ～ V <sub>DDA</sub> -0.2V |
| SID292  | PSRR                  | 周波数 =1kHz、リップル =10mV   | 70   | 85   | －                     |         | V <sub>DD</sub> =3.6V、高電力モード、入力は 0.2V ～ V <sub>DDA</sub> -0.2V    |
|         | 雑音                    |  |      |      |                       |         |   |
| SID294  | VN2                   | 入力基準、1kHz、電力 = 高   | －    | 72   | －                     | nV/rtHz | 入力と出力は 0.2V ～ V <sub>DDA</sub> -0.2V                              |
| SID295  | VN3                   | 入力基準、10kHz、電力 = 高  | －    | 28   | －                     |         | 入力および出力は 0.2V ～ V <sub>DDA</sub> -0.2V                            |
| SID296  | VN4                   | 入力基準、100kHz、電力 = 高   | －    | 15   | －                     |         | 入力および出力は 0.2V ～ V <sub>DDA</sub> -0.2V                            |
| SID297  | C <sub>LOAD</sub>     | 最大負荷まで安定。50pF で性能仕様を満たす  | －    | －    | 125                   | pF      | －   |
| SID298  | SLEW_RATE             | C <sub>load</sub> =50pF、電力 = 高、V <sub>DDA</sub> =2.7V            | 6    | －    | －                     | V/μs    | －   |
| SID299  | T <sub>OP_WAKE</sub>  | 無効から有効までの時間。外付け RC 無し  | －    | －    | 25                    | μs      | －   |
| SID299A | OL_GAIN               | オープン ループ ゲイン   | －    | 90   | －                     | dB      |   |
|         | COMP_MODE             | コンパレータ モード。50mV 駆動、T <sub>rise</sub> =T <sub>fall</sub> ( おおよそ ) |      |      |                       |         |   |

**表 8. CTBm オペアンプの仕様 ( 続き )**

| 仕様 ID#    | パラメーター                 | 説明                                | Min | Typ  | Max | 単位  | 詳細/条件                                   |
|-----------|------------------------|-----------------------------------|-----|------|-----|-----|---|
| SID300    | TPD1                   | 応答時間。電力 = 高                       | –   | 150  | –   | ns  | 入力は 0.2V ~ $V_{DDA} - 0.2V$             |
| SID301    | TPD2                   | 応答時間。電力 = 中                       | –   | 500  | –   |     | 入力は 0.2V ~ $V_{DDA} - 0.2V$             |
| SID302    | TPD3                   | 応答時間。電力 = 低                       | –   | 2500 | –   |     | 入力は 0.2V ~ $V_{DDA} - 0.2V$             |
| SID303    | VHYST_OP               | ヒステリシス                            | –   | 10   | –   | mV  | –                                       |
| SID304    | WUP_CTB                | イネーブル状態から使用可能までの所要時間              | –   | –    | 25  | μs  | –                                       |
|           | ディープスリープモード            | モード 2 は最低電流範囲。モード 1 はより高い GBW を持つ |     |      |     |     |   |
| SID_DS_1  | I <sub>DD_HI_M1</sub>  | モード 1、高電流                         | –   | 1400 | –   | μA  | 25°C                                    |
| SID_DS_2  | I <sub>DD_MED_M1</sub> | モード 1、中電流                         | –   | 700  | –   |     | 25°C                                    |
| SID_DS_3  | I <sub>DD_LOW_M1</sub> | モード 1、低電流                         | –   | 200  | –   |     | 25°C                                    |
| SID_DS_4  | I <sub>DD_HI_M2</sub>  | モード 2、高電流                         | –   | 120  | –   |     | 25°C                                    |
| SID_DS_5  | I <sub>DD_MED_M2</sub> | モード 2、中電流                         | –   | 60   | –   |     | 25°C                                    |
| SID_DS_6  | I <sub>DD_LOW_M2</sub> | モード 2、低電流                         | –   | 15   | –   |     | 25°C                                    |
| SID_DS_7  | G <sub>BW_HI_M1</sub>  | モード 1、高電流                         | –   | 4    | –   | MHz | 20pF 負荷、DC 負荷なし、0.2V ~ $V_{DDA} - 0.2V$ |
| SID_DS_8  | G <sub>BW_MED_M1</sub> | モード 1、中電流                         | –   | 2    | –   |     | 20pF 負荷、DC 負荷なし、0.2V ~ $V_{DDA} - 0.2V$ |
| SID_DS_9  | G <sub>BW_LOW_M1</sub> | モード 1、低電流                         | –   | 0.5  | –   |     | 20pF 負荷、DC 負荷なし、0.2V ~ $V_{DDA} - 0.2V$ |
| SID_DS_10 | G <sub>BW_HI_M2</sub>  | モード 2、高電流                         | –   | 0.5  | –   |     | 20pF 負荷、DC 負荷なし、0.2V ~ $V_{DDA} - 0.2V$ |
| SID_DS_11 | G <sub>BW_MED_M2</sub> | モード 2、中電流                         | –   | 0.2  | –   |     | 20pF 負荷、DC 負荷なし、0.2V ~ $V_{DDA} - 0.2V$ |
| SID_DS_12 | G <sub>BW_LOW_M2</sub> | モード 2、低電流                         | –   | 0.1  | –   |     | 20pF 負荷、DC 負荷なし、0.2V ~ $V_{DDA} - 0.2V$ |
| SID_DS_13 | V <sub>OS_HI_M1</sub>  | モード 1、高電流                         | –   | 5    | –   | mV  | トリム後、25°C、0.2V ~ $V_{DDA} - 0.2V$       |
| SID_DS_14 | V <sub>OS_MED_M1</sub> | モード 1、中電流                         | –   | 5    | –   |     | トリム後、25°C、0.2V ~ $V_{DDA} - 0.2V$       |
| SID_DS_15 | V <sub>OS_LOW_M1</sub> | モード 1、低電流                         | –   | 5    | –   |     | トリム後、25°C、0.2V ~ $V_{DDA} - 0.2V$       |
| SID_DS_16 | V <sub>OS_HI_M2</sub>  | モード 2、高電流                         | –   | 5    | –   |     | トリム後、25°C、0.2V ~ $V_{DDA} - 0.2V$       |
| SID_DS_17 | V <sub>OS_MED_M2</sub> | モード 2、中電流                         | –   | 5    | –   |     | トリム後、25°C、0.2V ~ $V_{DDA} - 0.2V$       |
| SID_DS_18 | V <sub>OS_LOW_M2</sub> | モード 2、低電流                         | –   | 5    | –   |     | トリム後、25°C、0.2V ~ $V_{DDA} - 0.2V$       |



**表 8. CTBm オペアンプの仕様 ( 続き )**

| 仕様 ID#    | パラメーター                  | 説明        | Min | Typ | Max | 単位 | 詳細／条件                             |
|-----------|-------------------------|-----------|-----|-----|-----|----|-----------------------------------|
| SID_DS_19 | I <sub>OUT_HI_M1</sub>  | モード 1、高電流 | –   | 10  | –   | mA | 出力は 0.5V ~ V <sub>DDA</sub> -0.5V |
| SID_DS_20 | I <sub>OUT_MED_M1</sub> | モード 1、中電流 | –   | 10  | –   |    | 出力は 0.5V ~ V <sub>DDA</sub> -0.5V |
| SID_DS_21 | I <sub>OUT_LOW_M1</sub> | モード 1、低電流 | –   | 4   | –   |    | 出力は 0.5V ~ V <sub>DDA</sub> -0.5V |
| SID_DS_22 | I <sub>OUT_HI_M2</sub>  | モード 2、高電流 | –   | 1   | –   |    |                                   |
| SID_DS_23 | I <sub>OUT_MED_M2</sub> | モード 2、中電流 | –   | 1   | –   |    |                                   |
| SID_DS_24 | I <sub>OUT_LOW_M2</sub> | モード 2、低電流 | –   | 0.5 | –   |    |                                   |

**コンパレータ**
**表 9. コンパレータの DC 仕様**

| 仕様 ID#  | パラメーター               | 説明                      | Min | Typ | Max                    | 単位 | 詳細／条件                          |
|---------|----------------------|-------------------------|-----|-----|------------------------|----|--------------------------------|
| SID84   | V <sub>OFFSET1</sub> | 入力オフセット電圧<br>(工場出荷時トリム) | –   | –   | ±10                    | mV |                                |
| SID85   | V <sub>OFFSET2</sub> | 入力オフセット電圧<br>(カスタムトリム)  | –   | –   | ±4                     |    |                                |
| SID86   | V <sub>HYST</sub>    | 有効時のヒステリシス              | –   | 10  | 35                     |    |                                |
| SID87   | V <sub>ICM1</sub>    | 通常モードでの入力同相電圧           | 0   | –   | V <sub>DDD</sub> -0.1  | V  | モード 1 およびモード 2                 |
| SID247  | V <sub>ICM2</sub>    | 低消費電力モードでの入力同相電圧        | 0   | –   | V <sub>DDD</sub>       |    |                                |
| SID247A | V <sub>ICM3</sub>    | 超低消費電力モードでの入力同相電圧       | 0   | –   | V <sub>DDD</sub> -1.15 |    | -40°C で V <sub>DDD</sub> ≥2.2V |
| SID88   | C <sub>MRR</sub>     | 同相信号除去比                 | 50  | –   | –                      | dB | V <sub>DDD</sub> ≥2.7V         |
| SID88A  | C <sub>MRR</sub>     | 同相信号除去比                 | 42  | –   | –                      |    | V <sub>DDD</sub> ≤2.7V         |
| SID89   | I <sub>CMP1</sub>    | 通常モードでのブロック電流           | –   | –   | 400                    | μA |                                |
| SID248  | I <sub>CMP2</sub>    | 低消費電力モードでのブロック電流        | –   | –   | 100                    |    |                                |
| SID259  | I <sub>CMP3</sub>    | 超低消費電力モードでのブロック電流       | –   | –   | 6                      |    | -40°C で V <sub>DDD</sub> ≥2.2V |
| SID90   | Z <sub>CMP</sub>     | コンパレータの DC 入力インピーダンス    | 35  | –   | –                      | MΩ |                                |

**表 10. コンパレータの AC 仕様**

| 仕様 ID# | パラメーター | 説明                             | Min | Typ | Max | 単位 | 詳細／条件                          |
|--------|--------|--------------------------------|-----|-----|-----|----|--------------------------------|
| SID91  | TRESP1 | 通常モードでの応答時間、50mV オーバードライブ      | –   | 38  | 110 | ns |                                |
| SID258 | TRESP2 | 低消費電力モードでの応答時間、50mV オーバードライブ   | –   | 70  | 200 |    |                                |
| SID92  | TRESP3 | 超低消費電力モードでの応答時間、200mV オーバードライブ | –   | 2.3 | 15  | μs | -40°C で V <sub>DDD</sub> ≥2.2V |

**注**

6. 特性評価で保証されています。

## 温度センサー

表 11. 温度センサー仕様

| 仕様 ID# | パラメーター   | 説明       | Min | Typ | Max | 単位 | 詳細／条件         |
|--------|----------|----------|-----|-----|-----|----|---------------|
| SID93  | TSENSACC | 温度センサー精度 | -5  | ±1  | 5   | °C | -40°C ~ +85°C |

## SAR ADC

表 12. SAR ADC の仕様

| 仕様 ID#                 | パラメーター     | 説明  | Min             | Typ | Max                  | 単位    | 詳細／条件                                     |
|------------------------|------------|---|-----------------|-----|----------------------|-------|---|
| <b>SAR ADC の DC 仕様</b> |            |   |                 |     |                      |       |   |
| SID94                  | A_RES      | 分解能   | –               | –   | 12                   | ビット   |   |
| SID95                  | A_CHNLS_S  | チャンネル数 – シングル エンド                             | –               | –   | 16                   |       |   |
| SID96                  | A-CHNKS_D  | チャンネル数 – 差動                                   | –               | –   | 4                    |       | 差動チャンネルの入力は隣接する I/O を使用                   |
| SID97                  | A-MONO     | 単調増加性   | –               | –   | –                    |       | 有   |
| SID98                  | A_GAINERR  | ゲイン誤差   | –               | –   | ±0.1                 | %     | 外部基準電圧有り                                  |
| SID99                  | A_OFFSET   | 入力オフセット電圧                                     | –               | –   | 2                    | mV    | 1V 基準電圧で測定                                |
| SID100                 | A_ISAR     | 消費電流  | –               | –   | 1                    | mA    |   |
| SID101                 | A_VINS     | 入力電圧範囲 – シングル エンド                             | V <sub>SS</sub> | –   | V <sub>DDA</sub>     | V     |   |
| SID102                 | A_VIND     | 入力電圧範囲 - 差動                                   | V <sub>SS</sub> | –   | V <sub>DDA</sub>     | V     |   |
| SID103                 | A_INRES    | 入力抵抗  | –               | –   | 2.2                  | kΩ    |   |
| SID104                 | A_INCAP    | 入力静電容量  | –               | –   | 10                   | pF    |   |
| SID260                 | VREFSAR    | SAR 用の調整された内部基準電圧                             | 1.188           | 1.2 | 1.212                | V     |   |
| <b>SAR ADC の AC 仕様</b> |            |   |                 |     |                      |       |   |
| SID106                 | A_PSRR     | 電源電圧変動除去比                                     | 70              | –   | –                    | dB    |   |
| SID107                 | A_CMRR     | 同相信号除去比                                       | 66              | –   | –                    | dB    | 1V で測定                                    |
| SID108                 | A_SAMP     | サンプル レート                                      | –               | –   | 1                    | Msp/s |   |
| SID109                 | A_SNR      | 信号対雑音および歪み比 (SINAD)                           | 65              | –   | –                    | dB    | F <sub>IN</sub> =10kHz                    |
| SID110                 | A_BW       | エイリアシングが発生しない入力帯域幅                            | –               | –   | A <sub>samp</sub> /2 | kHz   |   |
| SID111                 | A_INL      | 積分非直線性 V <sub>DD</sub> =1.71V ~ 5.5V、1Msp/s   | -1.7            | –   | 2                    | LSB   | V <sub>REF</sub> =1V ~ V <sub>DD</sub>    |
| SID111A                | A_INL      | 積分非直線性 V <sub>DD</sub> =1.71V ~ 3.6V、1Msp/s   | -1.5            | –   | 1.7                  | LSB   | V <sub>REF</sub> =1.71V ~ V <sub>DD</sub> |
| SID111B                | A_INL      | 積分非直線性 V <sub>DD</sub> =1.71V ~ 5.5V、500ksp/s | -1.5            | –   | 1.7                  | LSB   | V <sub>REF</sub> =1V ~ V <sub>DD</sub>    |
| SID112                 | A_DNL      | 微分非直線性 V <sub>DD</sub> =1.71V ~ 5.5V、1Msp/s   | -1              | –   | 2.2                  | LSB   | V <sub>REF</sub> =1V ~ V <sub>DD</sub>    |
| SID112A                | A_DNL      | 微分非直線性 V <sub>DD</sub> =1.71V ~ 3.6V、1Msp/s   | -1              | –   | 2                    | LSB   | V <sub>REF</sub> =1.71V ~ V <sub>DD</sub> |
| SID112B                | A_DNL      | 微分非直線性 V <sub>DD</sub> =1.71V ~ 5.5V、500ksp/s | -1              | –   | 2.2                  | LSB   | V <sub>REF</sub> =1V ~ V <sub>DD</sub>    |
| SID113                 | A_THD      | 全高調波歪み  | –               | –   | -65                  | dB    | F <sub>in</sub> =10kHz                    |
| SID261                 | FSARINTREF | SAR 動作速度 (外部基準バイパス コンデンサ無し)                   | –               | –   | 100                  | ksp/s | 12 ビット分解能                                 |

**CSD および IDAC**
**表 13. CSD および IDAC 仕様**

| 仕様 ID#      | パラメーター           | 説明                              | Min  | Typ | Max             | 単位  | 詳細/条件  |
|-------------|------------------|---------------------------------|------|-----|-----------------|-----|--|
| SYS.PER#3   | VDD_RIPPLE       | 電源の最大許容リップル<br>(DC ~ 10MHz 帯域)  | –    | –   | ±50             | mV  | $V_{DD} > 2V$ (リップルあり)、 $T_A = 25^\circ C$ 、感度 = 0.1pF                               |
| SYS.PER#16  | VDD_RIPPLE_1.8   | 電源の最大許容リップル<br>(DC ~ 10MHz 帯域)  | –    | –   | ±25             | mV  | $V_{DD} > 1.75V$ (リップルあり)、 $T_A = 25^\circ C$ 、寄生容量 ( $C_P$ ) < 20pF、感度 $\geq 0.4pF$ |
| SID.CSD.BLK | ICSD             | 最大ブロック電流                        | –    | –   | 4000            | μA  | コンパレータ、バッファおよび基準電圧生成器を含む動的 (スイッチング) モードでの両 IDAC の最大ブロック電流                            |
| SID.CSD#15  | V <sub>REF</sub> | CSD およびコンパレータ用の基準電圧             | 0.6  | 1.2 | $V_{DDA} - 0.6$ | V   | $V_{DDA} - 0.6$ または 4.4 (いずれか低い方)  |
| SID.CSD#15A | VREF_EXT         | CSD およびコンパレータ用の外部基準電圧           | 0.6  |     | $V_{DDA} - 0.6$ | V   | $V_{DDA} - 0.6$ または 4.4 (いずれか低い方)  |
| SID.CSD#16  | IDAC1IDD         | IDAC1 (7 ビット) ブロック電流            | –    | –   | 1750            | μA  |  |
| SID.CSD#17  | IDAC2IDD         | IDAC2 (7 ビット) ブロック電流            | –    | –   | 1750            | μA  |  |
| SID308      | VCSD             | 動作電圧範囲                          | 1.71 | –   | 5.5             | V   | 1.8V±5% または 1.8V ~ 5.5V  |
| SID308A     | VCOMPIDAC        | IDAC の最大電圧範囲                    | 0.6  | –   | $V_{DDA} - 0.6$ | V   | $V_{DDA} - 0.6$ または 4.4 (いずれか低い方)  |
| SID309      | IDAC1DNL         | DNL                             | -1   | –   | 1               | LSB |  |
| SID310      | IDAC1INL         | INL                             | -2   | –   | 2               | LSB | $V_{DDA} < 2V$ の場合、INL が ±5.5 LSB  |
| SID311      | IDAC2DNL         | DNL                             | -1   | –   | 1               | LSB |  |
| SID312      | IDAC2INL         | INL                             | -2   | –   | 2               | LSB | $V_{DDA} < 2V$ の場合、INL が ±5.5 LSB  |
| SID313      | SNR              | 指の信号と雑音のカウント比。特性評価で保証           | 5    | –   | –               | 比率  | 静電容量範囲 = 5pF ~ 35pF、感度 = 0.1pF。すべてのユースケース。 $V_{DDA} > 2V$                            |
| SID314      | IDAC1CRT1        | 低域での IDAC1 (7 ビット) の出力電流        | 4.2  | –   | 5.4             | μA  | LSB=37.5nA (Typ)   |
| SID314A     | IDAC1CRT2        | 中域での IDAC1 (7 ビット) の出力電流        | 34   | –   | 41              | μA  | LSB=300nA (Typ)  |
| SID314B     | IDAC1CRT3        | 高域での IDAC1 (7 ビット) の出力電流        | 275  | –   | 330             | μA  | LSB=2.4μA (Typ)  |
| SID314C     | IDAC1CRT12       | 低域での IDAC1 (7 ビット) の出力電流、2X モード | 8    | –   | 10.5            | μA  | LSB=75nA (Typ)   |
| SID314D     | IDAC1CRT22       | 中域での IDAC1 (7 ビット) の出力電流、2X モード | 69   | –   | 82              | μA  | LSB=600nA (Typ)  |
| SID314E     | IDAC1CRT32       | 高域での IDAC1 (7 ビット) の出力電流、2X モード | 540  | –   | 660             | μA  | LSB=4.8μA (Typ)  |
| SID315      | IDAC2CRT1        | 低域での IDAC2 (7 ビット) の出力電流        | 4.2  | –   | 5.4             | μA  | LSB=37.5nA (Typ)   |
| SID315A     | IDAC2CRT2        | 中域での IDAC2 (7 ビット) の出力電流        | 34   | –   | 41              | μA  | LSB=300nA (Typ)  |
| SID315B     | IDAC2CRT3        | 高域での IDAC2 (7 ビット) の出力電流        | 275  | –   | 330             | μA  | LSB=2.4μA (Typ)  |

**表 13. CSD および IDAC 仕様 ( 続き )**

| 仕様 ID#  | パラメーター        | 説明                               | Min | Typ | Max  | 単位  | 詳細／条件  |
|---------|---------------|----------------------------------|-----|-----|------|-----|--|
| SID315C | IDAC2CRT12    | 低域での IDAC2 (7 ビット) の出力電流、2X モード  | 8   | –   | 10.5 | μA  | LSB=75nA (Typ)                                     |
| SID315D | IDAC2CRT22    | 中域での IDAC2 (7 ビット) の出力電流、2X モード  | 69  | –   | 82   | μA  | LSB=600nA (Typ)                                    |
| SID315E | IDAC2CRT32    | 高域での IDAC2 (7 ビット) の出力電流、2X モード  | 540 | –   | 660  | μA  | LSB=4.8μA (Typ)                                    |
| SID315F | IDAC3CRT13    | 低域での 8 ビット モード IDAC 出力電流         | 8   | –   | 10.5 | μA  | LSB=37.5nA (Typ)                                   |
| SID315G | IDAC3CRT23    | 中域での 8 ビット モード IDAC 出力電流         | 69  | –   | 82   | μA  | LSB=300nA (Typ)                                    |
| SID315H | IDAC3CRT33    | 高域での 8 ビット モード IDAC 出力電流         | 540 | –   | 660  | μA  | LSB=2.4μA (Typ)                                    |
| SID320  | IDACOFFSET    | すべてゼロ入力                          | –   | –   | 1    | LSB | 極性はソースまたはシンク電流により設定。37.5nA/LSB モードの場合、オフセットは 2 LSB |
| SID321  | IDACGAIN      | オフセットを除くフルスケール誤差                 | –   | –   | ±10  | %   |  |
| SID322  | IDACMISMATCH1 | 低電力モードでの IDAC1 と IDAC2 の不整合      | –   | –   | 9.2  | LSB | LSB=37.5nA (Typ)                                   |
| SID322A | IDACMISMATCH2 | 中電力モードでの IDAC1 と IDAC2 の不整合      | –   | –   | 5.6  | LSB | LSB=300nA (Typ)                                    |
| SID322B | IDACMISMATCH3 | 高電力モードでの IDAC1 と IDAC2 の不整合      | –   | –   | 6.8  | LSB | LSB=2.4μA (Typ)                                    |
| SID323  | IDACSET8      | 8 ビット IDAC の 0.5 LSB に達するまでの整定時間 | –   | –   | 5    | μs  | フルスケール遷移。外部負荷なし                                    |
| SID324  | IDACSET7      | 7 ビット IDAC の 0.5 LSB に達するまでの整定時間 | –   | –   | 5    | μs  | フルスケール遷移。外部負荷なし                                    |
| SID325  | CMOD          | 外部モジュレータ コンデンサ                   | –   | 2.2 | –    | nF  | 5V 定格、X7R または NP0 コンデンサ                            |

#### 10 ビット CAPSENSE ADC

**表 14. 10 ビット CAPSENSE ADC 仕様**

| 仕様 ID#  | パラメーター    | 説明                | Min              | Typ | Max              | 単位  | 詳細／条件  |
|---------|-----------|-------------------|------------------|-----|------------------|-----|--|
| SIDA94  | A_RES     | 分解能               | –                | –   | 10               | ビット | ミリ秒ごとにオートゼロが必要   |
| SIDA95  | A_CHNLS_S | チャンネル数 – シングル エンド | –                | –   | 16               |     | AMUX バスにより定義   |
| SIDA97  | A-MONO    | 単調増加性             | –                | –   | –                | 有   |  |
| SIDA98  | A_GAINERR | ゲイン誤差             | –                | –   | ±3               | %   | V <sub>REF</sub> (2.4V) モードで、V <sub>DDA</sub> バイパス静電容量が 10μF |
| SIDA99  | A_OFFSET  | 入力オフセット電圧         | –                | –   | ±18              | mV  | V <sub>REF</sub> (2.4V) モードで、V <sub>DDA</sub> バイパス静電容量が 10μF |
| SIDA100 | A_ISAR    | 消費電流              | –                | –   | 0.25             | mA  |  |
| SIDA101 | A_VINS    | 入力電圧範囲 – シングル エンド | V <sub>SSA</sub> | –   | V <sub>DDA</sub> | V   |  |
| SIDA103 | A_INRES   | 入力抵抗              | –                | 2.2 | –                | KΩ  |  |
| SIDA104 | A_INCAP   | 入力静電容量            | –                | 20  | –                | pF  |  |
| SIDA106 | A_PSRR    | 電源電圧変動除去比         | –                | 60  | –                | dB  | V <sub>REF</sub> (2.4V) モードで、V <sub>DDA</sub> バイパス静電容量が 10μF |
| SIDA107 | A_TACQ    | サンプル取得時間          | –                | 1   | –                | μs  |  |

**表 14. 10 ビット CAPSENSE ADC 仕様 ( 続き )**

| 仕様 ID#   | パラメーター   | 説明   | Min | Typ | Max  | 単位  | 詳細／条件  |
|----------|----------|--|-----|-----|------|-----|--|
| SIDA108  | A_CONV8  | 変換速度 = $F_{clk}/(2^{(N+2)})$ での 8 ビット分解能の変換時間。クロック周波数 = 48MHz  | –   | –   | 21.3 | μs  | 取得時間を含まない。取得時間を含むと 44.8ksps に相当              |
| SIDA108A | A_CONV10 | 変換速度 = $F_{clk}/(2^{(N+2)})$ での 10 ビット分解能の変換時間。クロック周波数 = 48MHz | –   | –   | 85.3 | μs  | 取得時間を含まない。取得時間を含むと 11.6ksps に相当              |
| SIDA109  | A_SND    | 信号対雑音および歪み比 (SINAD)  | –   | 61  | –    | dB  | 入力正弦波 10Hz、外部基準電圧 2.4V、 $V_{REF}$ (2.4V) モード |
| SIDA110  | A_BW     | エイリアシングが発生しない入力帯域幅   | –   | –   | 22.4 | kHz | 8 ビット分解能                                     |
| SIDA111  | A_INL    | 積分非直線性。1ksps   | –   | –   | 2    | LSB | $V_{REF}$ =2.4V 以上                           |
| SIDA112  | A_DNL    | 微分非直線性。1ksps   | –   | –   | 1    | LSB |  |

## デジタル ペリフェラル

タイマー / カウンター / パルス幅変調器 (TCPWM)

**表 15. TCPWM 仕様**

| 仕様 ID        | パラメーター                | 説明               | Min              | Typ | Max            | 単位  | 詳細／条件   |
|--------------|-----------------------|------------------|------------------|-----|----------------|-----|---|
| SID.TCPWM.1  | ITCPWM1               | 3MHz でのブロック消費電流  | –                | –   | 45             | μA  | すべてのモード (TCPWM)                               |
| SID.TCPWM.2  | ITCPWM2               | 12MHz でのブロック消費電流 | –                | –   | 155            |     | すべてのモード (TCPWM)                               |
| SID.TCPWM.2A | ITCPWM3               | 48MHz でのブロック消費電流 | –                | –   | 650            |     | すべてのモード (TCPWM)                               |
| SID.TCPWM.3  | TCPWM <sub>FREQ</sub> | 動作周波数            | –                | –   | F <sub>c</sub> | MHz | F <sub>c</sub> max=CLK_SYS<br>Max=48MHz       |
| SID.TCPWM.4  | TPWM <sub>ENEXT</sub> | 入力トリガ パルス幅       | 2/F <sub>c</sub> | –   | –              | ns  | すべてのトリガ イベント [8]                              |
| SID.TCPWM.5  | TPWM <sub>EXT</sub>   | 出力トリガ パルス幅       | 2/F <sub>c</sub> | –   | –              |     | オーバーフロー、アンダーフロー、および CC ( カウンター = 比較値 ) 出力の最小幅 |
| SID.TCPWM.5A | TC <sub>RES</sub>     | カウンターの分解能        | 1/F <sub>c</sub> | –   | –              |     | 逐次カウント間の最小時間                                  |
| SID.TCPWM.5B | PWM <sub>RES</sub>    | PWM 分解能          | 1/F <sub>c</sub> | –   | –              |     | PWM 出力の最小パルス幅                                 |
| SID.TCPWM.5C | Q <sub>RES</sub>      | 直交位相入力分解能        | 1/F <sub>c</sub> | –   | –              |     | 直交位相入力同士間の最小パルス幅                              |

I<sup>2</sup>C

**表 16. 固定 I<sup>2</sup>C の DC 仕様 [7]**

| 仕様 ID  | パラメーター            | 説明                                  | Min | Typ | Max | 単位 | 詳細／条件 |
|--------|-------------------|-------------------------------------|-----|-----|-----|----|-------|
| SID149 | I <sub>I2C1</sub> | 100kHz でのブロック消費電流                   | –   | –   | 50  | μA | –     |
| SID150 | I <sub>I2C2</sub> | 400kHz でのブロック消費電流                   | –   | –   | 135 |    | –     |
| SID151 | I <sub>I2C3</sub> | 1Mbps でのブロック消費電流                    | –   | –   | 310 |    | –     |
| SID152 | I <sub>I2C4</sub> | I <sup>2</sup> C がディープスリープモードで有効の場合 | –   | 1   | –   |    |       |

注

7. 特性評価で保証されています。

**表 17. 固定 I<sup>2</sup>C の AC 仕様<sup>[8]</sup>**

| 仕様 ID  | パラメーター            | 説明      | Min | Typ | Max | 単位   | 詳細／条件 |
|--------|-------------------|---------|-----|-----|-----|------|-------|
| SID153 | F <sub>I2C1</sub> | ビット レート | –   | –   | 1   | Mbps | –     |

SPI

**表 18. SPI の DC 仕様<sup>[8]</sup>**

| 仕様 ID  | パラメーター | 説明               | Min | Typ | Max | 単位 | 詳細／条件 |
|--------|--------|------------------|-----|-----|-----|----|-------|
| SID163 | ISPI1  | 1Mbps でのブロック消費電流 | –   | –   | 360 | μA | –     |
| SID164 | ISPI2  | 4Mbps でのブロック消費電流 | –   | –   | 560 |    | –     |
| SID165 | ISPI3  | 8Mbps でのブロック消費電流 | –   | –   | 600 |    | –     |

**表 19. SPI の AC 仕様<sup>[8]</sup>**

| 仕様 ID                  | パラメーター    | 説明   | Min | Typ | Max                   | 単位  | 詳細／条件                                |
|------------------------|-----------|--|-----|-----|-----------------------|-----|--------------------------------------|
| SID166                 | FSPI      | SPI 動作周波数 (マスター。6X オーバーサンプリング)             | －   | －   | 8                     | MHz |                                      |
| 固定 SPI マスター モードの AC 仕様 |           |  |     |     |                       |     |                                      |
| SID167                 | TDMO      | SClock 駆動エッジから MOSI が有効になるまでの時間            | －   | －   | 15                    | ns  | －                                    |
| SID168                 | TDSI      | SClock キャプチャ エッジ前の MISO 有効時間               | 20  | －   | －                     |     | フル クロック、MISO の遅いサンプリング               |
| SID169                 | THMO      | 前の MOSI データ ホールド時間                         | 0   | －   | －                     |     | スレーブ キャプチャ エッジを基準とする                 |
| 固定 SPI スレーブ モードの AC 仕様 |           |  |     |     |                       |     |                                      |
| SID170                 | TDMI      | Sclock キャプチャ エッジ前の MOSI 有効時間               | 40  | －   | －                     | ns  | －                                    |
| SID171                 | TDSO      | Sclock 駆動エッジから MISO が有効になるまでの時間            | －   | －   | 42+3*T <sub>CPU</sub> |     | T <sub>CPU</sub> =1/F <sub>CPU</sub> |
| SID171A                | TDSO_EXT  | 外部 Sclock 駆動エッジから MISO が有効になるまでの時間 Clk モード | －   | －   | 48                    |     | －                                    |
| SID172                 | THSO      | 直前の MISO データ ホールド時間                        | 0   | －   | －                     |     | －                                    |
| SID172A                | TSSELSSCK | SSEL 有効から最初の SCK 有効エッジまでの時間                | 100 | －   | －                     | ns  | －                                    |

UART

**表 20. UART の DC 仕様<sup>[8]</sup>**

| 仕様 ID  | パラメーター             | 説明                  | Min | Typ | Max | 単位 | 詳細／条件 |
|--------|--------------------|---------------------|-----|-----|-----|----|-------|
| SID160 | I <sub>UART1</sub> | 100Kbps でのブロック消費電流  | –   | –   | 55  | μA | –     |
| SID161 | I <sub>UART2</sub> | 1000Kbps でのブロック消費電流 | –   | –   | 312 | μA | –     |

**表 21. UART の AC 仕様<sup>[8]</sup>**

| 仕様 ID  | パラメーター            | 説明      | Min | Typ | Max | 単位   | 詳細／条件 |
|--------|-------------------|---------|-----|-----|-----|------|-------|
| SID162 | F <sub>UART</sub> | ビット レート | –   | –   | 1   | Mbps | –     |

注

8. 特性評価で保証されています。



## LCD 直接駆動

表 22. LCD 直接駆動の DC 仕様<sup>[9]</sup>

| 仕様 ID  | パラメーター                | 説明                                   | Min | Typ | Max  | 単位 | 詳細/条件                   |
|--------|-----------------------|--------------------------------------|-----|-----|------|----|-------------------------|
| SID154 | I <sub>LCDLOW</sub>   | 低電力モードでの動作電流                         | –   | 5   | –    | μA | 16×4 小型セグメントディスプレイ、50Hz |
| SID155 | C <sub>LDCAP</sub>    | セグメント/コモンドライバーあたりの LCD 静電容量          | –   | 500 | 5000 | pF | –                       |
| SID156 | LCD <sub>OFFSET</sub> | 長時間セグメント オフセット                       | –   | 20  | –    | mV | –                       |
| SID157 | I <sub>LCDOP1</sub>   | LCD システム動作電流。V <sub>bias</sub> =5V   | –   | 2   | –    | mA | 32×4 セグメント、50Hz、25°C    |
| SID158 | I <sub>LCDOP2</sub>   | LCD システム動作電流。V <sub>bias</sub> =3.3V | –   | 2   | –    |    | 32×4 セグメント、50Hz、25°C    |

表 23. LCD 直接駆動の AC 仕様<sup>[9]</sup>

| 仕様 ID  | パラメーター           | 説明           | Min | Typ | Max | 単位 | 詳細/条件 |
|--------|------------------|--------------|-----|-----|-----|----|-------|
| SID159 | F <sub>LCD</sub> | LCD フレーム レート | 10  | 50  | 150 | Hz | –     |

## メモリ

表 24. フラッシュの DC 仕様

| 仕様 ID  | パラメーター          | 説明           | Min  | Typ | Max | 単位 | 詳細/条件 |
|--------|-----------------|--------------|------|-----|-----|----|-------|
| SID173 | V <sub>PE</sub> | 消去およびプログラム電圧 | 1.71 | –   | 5.5 | V  | –     |

表 25. フラッシュの AC 仕様

| 仕様 ID                  | パラメーター                                  | 説明   | Min  | Typ | Max | 単位   | 詳細/条件              |
|------------------------|---|--|------|-----|-----|------|--------------------|
| SID174                 | T <sub>ROWWRITE</sub> <sup>[10]</sup>   | 行 (ブロック) 書き込み時間 (消去 + プログラム)   | –    | –   | 20  | ms   | 行 (ブロック) = 256 バイト |
| SID175                 | T <sub>ROWERASE</sub> <sup>[10]</sup>   | 行消去時間  | –    | –   | 16  |      | –                  |
| SID176                 | T <sub>ROWPROGRAM</sub> <sup>[10]</sup> | 消去後の行プログラム時間   | –    | –   | 4   |      | –                  |
| SID178                 | T <sub>BULKERASE</sub> <sup>[10]</sup>  | バルク消去時間 (64KB)   | –    | –   | 35  |      | –                  |
| SID180 <sup>[9]</sup>  | T <sub>DEVPROG</sub> <sup>[10]</sup>    | 総デバイス プログラム時間  | –    | –   | 7   | 秒    | –                  |
| SID181 <sup>[9]</sup>  | F <sub>END</sub>                        | フラッシュ アクセス可能回数   | 100K | –   | –   | サイクル | –                  |
| SID182 <sup>[9]</sup>  | F <sub>RET</sub>                        | フラッシュのデータ保持期間。T <sub>A</sub> ≤55°C、プログラム / 消去 サイクル=10 万回                               | 20   | –   | –   | 年    | –                  |
| SID182A <sup>[9]</sup> | –                                       | フラッシュのデータ保持期間。T <sub>A</sub> ≤85°C、プログラム / 消去 サイクル=1 万回                                | 10   | –   | –   |      | –                  |
| SID182B                | –                                       | フラッシュのデータ保持期間。T <sub>A</sub> ≤105°C、プログラム / 消去 サイクル=1 万回、T <sub>A</sub> ≥85°C 時は 3 年以下 | 10   | –   | 20  | 年    | –                  |
| SID256                 | TWS48                                   | 48MHz でのウェイト ステート数   | 2    | –   | –   |      | フラッシュからの CPU 実行    |
| SID257                 | TWS24                                   | 24MHz でのウェイト ステート数   | 1    | –   | –   |      | フラッシュからの CPU 実行    |

## 注

9. 特性評価で保証されています。
10. フラッシュ メモリに書き込むには最大 20 ミリ秒かかります。この間、デバイスをリセットしないでください。デバイスをリセットすると、フラッシュ メモリの動作は中断され、正常に完了したことは保証されません。リセット ソースは XRES ピン、ソフトウェア リセット、CPU のロックアップ状態と 特権違反、不適切な電源レベル、ウォッチドッグを含みます。これらが誤ってアクティブにならないことを確認してください。

## システム リソース

パワーオン リセット (POR)

表 26. パワー オン リセット (PRES)

| 仕様 ID                  | パラメーター                | 説明          | Min  | Typ | Max | 単位   | 詳細／条件       |
|------------------------|-----------------------|-------------|------|-----|-----|------|-------------|
| SID.CLK#6              | SR_POWER_UP           | 電源電圧スルー レート | 1    | –   | 67  | V/ms | 電源投入および電源断時 |
| SID185 <sup>[11]</sup> | V <sub>RISEIPOR</sub> | 立ち上がりトリップ電圧 | 0.80 | –   | 1.5 | V    | –           |
| SID186 <sup>[11]</sup> | V <sub>FALLIPOR</sub> | 立ち下がりトリップ電圧 | 0.70 | –   | 1.4 |      | –           |

表 27. V<sub>CCD</sub> の電圧低下検出 (BOD)

| 仕様 ID                  | パラメーター                 | 説明                              | Min  | Typ | Max  | 単位 | 詳細／条件 |
|------------------------|------------------------|---------------------------------|------|-----|------|----|-------|
| SID190 <sup>[11]</sup> | V <sub>FALLPPOR</sub>  | アクティブ モードとスリープ モードでの BOD トリップ電圧 | 1.48 | –   | 1.62 | V  | –     |
| SID192 <sup>[11]</sup> | V <sub>FALLDPSLP</sub> | ディープスリープ モードでの BOD トリップ電圧       | 1.11 | –   | 1.5  |    | –     |

SWD インターフェース

表 28. SWD インターフェース仕様

| 仕様 ID                   | パラメーター       | 説明                            | Min    | Typ | Max   | 単位  | 詳細／条件                        |
|-------------------------|--------------|-------------------------------|--------|-----|-------|-----|------------------------------|
| SID213                  | F_SWDCCLK1   | $3.3V \leq V_{DD} \leq 5.5V$  | –      | –   | 14    | MHz | SWDCLK は CPU クロック周波数の 1/3 以下 |
| SID214                  | F_SWDCCLK2   | $1.71V \leq V_{DD} \leq 3.3V$ | –      | –   | 7     |     | SWDCLK は CPU クロック周波数の 1/3 以下 |
| SID215 <sup>[12]</sup>  | T_SWDI_SETUP | $T=1/f$ SWDCLK                | 0.25*T | –   | –     | ns  | –                            |
| SID216 <sup>[12]</sup>  | T_SWDI_HOLD  | $T=1/f$ SWDCLK                | 0.25*T | –   | –     |     | –                            |
| SID217 <sup>[12]</sup>  | T_SWDO_VALID | $T=1/f$ SWDCLK                | –      | –   | 0.5*T |     | –                            |
| SID217A <sup>[12]</sup> | T_SWDO_HOLD  | $T=1/f$ SWDCLK                | 1      | –   | –     |     | –                            |

内部主発振器

表 29. IMO の DC 仕様

( 設計評価上保証 )

| 仕様 ID  | パラメーター            | 説明                | Min | Typ | Max | 単位 | 詳細／条件 |
|--------|-------------------|-------------------|-----|-----|-----|----|-------|
| SID218 | I <sub>IMO1</sub> | 48MHz での IMO 動作電流 | –   | –   | 250 | μA | –     |
| SID219 | I <sub>IMO2</sub> | 24MHz での IMO 動作電流 | –   | –   | 180 | μA | –     |

表 30. IMO の AC 仕様

| 仕様 ID   | パラメーター                  | 説明                                    | Min | Typ | Max  | 単位 | 詳細／条件                       |
|---------|-------------------------|---------------------------------------|-----|-----|------|----|-----------------------------|
| SID223  | F <sub>IMOTOL1</sub>    | 24MHz、32MHz および 48MHz での周波数誤差 (トリム済み) | –   | –   | ±2   | %  | 105°C、44-TQFPおよび32-QFNパッケージ |
| SID223A |                         |                                       | –   | –   | ±2.5 | %  |                             |
| SID226  | T <sub>STARTIMO</sub>   | IMO 起動時間                              | –   | –   | 7    | μs | –                           |
| SID228  | T <sub>JITRMSIMO2</sub> | 24MHz での RMS ジッタ                      | –   | 145 | –    | ps | –                           |

注

11. 特性評価で保証されています。

12. 設計で保証されています。

**内部低速発振器**
**表 31. ILO の DC 仕様**

(設計評価上保証)

| 仕様 ID  | パラメーター            | 説明       | Min | Typ | Max  | 単位 | 詳細／条件 |
|--------|-------------------|----------|-----|-----|------|----|-------|
| SID231 | I <sub>ILO1</sub> | ILO 動作電流 | –   | 0.3 | 1.05 | μA | –     |

**表 32. ILO の AC 仕様**

| 仕様 ID                  | パラメーター                 | 説明              | Min | Typ | Max | 単位  | 詳細／条件 |
|------------------------|------------------------|-----------------|-----|-----|-----|-----|-------|
| SID234 <sup>[14]</sup> | T <sub>STARTILO1</sub> | ILO 起動時間        | –   | –   | 2   | ms  | –     |
| SID236 <sup>[14]</sup> | T <sub>ILODUTY</sub>   | ILO のデューティ サイクル | 40  | 50  | 60  | %   | –     |
| SID237                 | F <sub>ILOTIM1</sub>   | ILO 周波数範囲       | 20  | 40  | 80  | kHz | –     |

**時計用水晶発振器 (WCO)**
**表 33. WCO 仕様**

| 仕様 ID  | パラメーター | 説明              | Min | Typ    | Max  | 単位  | 詳細／条件        |
|--------|--------|-----------------|-----|--------|------|-----|--------------|
| SID398 | FWCO   | 水晶周波数           | –   | 32.768 | –    | kHz |              |
| SID399 | FTOL   | 周波数許容誤差         | –   | 50     | 250  | ppm | 20ppm の水晶振動子 |
| SID400 | ESR    | 等価直列抵抗          | –   | 50     | –    | kΩ  |              |
| SID401 | PD     | 駆動レベル           | –   | –      | 1    | μW  |              |
| SID402 | TSTART | 起動時間            | –   | –      | 500  | ms  |              |
| SID403 | CL     | 水晶の負荷容量         | 6   | –      | 12.5 | pF  |              |
| SID404 | C0     | 水晶の並列容量         | –   | 1.35   | –    | pF  |              |
| SID405 | IWCO1  | 動作電流 (高消費電力モード) | –   | –      | 8    | μA  |              |

**外部クロック**
**表 34. 外部クロック仕様**

| 仕様 ID                  | パラメーター     | 説明                           | Min | Typ | Max | 単位  | 詳細／条件 |
|------------------------|------------|------------------------------|-----|-----|-----|-----|-------|
| SID305 <sup>[13]</sup> | ExtClkFreq | 外部クロック入力周波数                  | 0   | –   | 48  | MHz | –     |
| SID306 <sup>[13]</sup> | ExtClkDuty | デューティ比。V <sub>DD/2</sub> で測定 | 45  | –   | 55  | %   | –     |

**外部水晶発振器および PLL**
**表 35. 外部水晶発振器 (ECO) 仕様**

| 仕様 ID                  | パラメーター | 説明          | Min | Typ | Max | 単位  | 詳細／条件 |
|------------------------|--------|-------------|-----|-----|-----|-----|-------|
| SID316 <sup>[13]</sup> | IECO1  | 外部クロック入力周波数 | –   | –   | 1.5 | mA  | –     |
| SID317 <sup>[13]</sup> | FECO   | 水晶周波数範囲     | 4   | –   | 33  | MHz | –     |

**注**

13. 特性評価で保証されています。

14. 設計で保証されています。

**表 36. PLL の仕様**

| 仕様 ID#  | パラメーター      | 説明                                     | Min  | Typ | Max | 単位  | 詳細／条件 |
|---------|-------------|--|------|-----|-----|-----|-------|
| SID410  | IDD_PLL_48  | 入力 = 3MHz、出力 = 48MHz                   | –    | 530 | 610 | μA  |       |
| SID411  | IDD_PLL_24  | 入力 = 3MHz、出力 = 24MHz                   | –    | 300 | 405 | μA  |       |
| SID412  | Fpplin      | PLL 入力周波数                              | 1    | –   | 48  | MHz |       |
| SID413  | Fpllint     | PLL 中間周波数。プリスケラ出力                      | 1    | –   | 3   | MHz |       |
| SID414  | Fpllvco     | 後分周の前の VCO 出力周波数                       | 22.5 | –   | 104 | MHz |       |
| SID415  | Divvco      | VCO 出力の後分周範囲。PLL 出力周波数は Fpllvco/Divvco | 1    | –   | 8   |     |       |
| SID416  | Plllocktime | 起動時のロック時間                              | –    | –   | 250 | μs  |       |
| SID417  | Jperiod_1   | VCO≥67MHz 時の周期ジッタ                      | –    | –   | 150 | ps  | 設計で保証 |
| SID416A | Jperiod_2   | VCO≤67MHz 時の周期ジッタ                      | –    | –   | 200 | ps  | 設計で保証 |

#### システム クロック

**表 37. ブロック仕様**

| 仕様 ID                  | パラメーター                 | 説明                   | Min | Typ | Max | 単位 | 詳細／条件 |
|------------------------|------------------------|----------------------|-----|-----|-----|----|-------|
| SID262 <sup>[15]</sup> | T <sub>CLKSWITCH</sub> | システム クロック ソースの切り替え時間 | 3   | –   | 4   | 周期 | –     |

#### Smart I/O

**表 38. Smart I/O パススルー時間 (バイパス モードでの遅延時間)**

| 仕様 ID# | パラメーター     | 説明                             | Min | Typ | Max | 単位 | 詳細／条件 |
|--------|------------|--------------------------------|-----|-----|-----|----|-------|
| SID252 | PRG_BYPASS | バイパス モードでの Smart I/O による最大遅延時間 | –   | –   | 1.6 | ns |       |

#### CAN

**表 39. CAN 仕様**

| 仕様 ID  | パラメーター   | 説明          | Min | Typ | Max | 単位   | 詳細／条件        |
|--------|----------|-------------|-----|-----|-----|------|--------------|
| SID420 | IDD_CAN  | ブロック消費電流    | –   | –   | 200 | μA   |              |
| SID421 | CAN_bits | CAN ビット レート | –   | –   | 1   | Mbps | 最小 8MHz クロック |

#### 注

15. 特性評価で保証されています。

## 注文情報

PSoC 4100S プラス デバイスの製品番号は下表のとおりです。

| カテゴリ | MPN              | 機能             |            |           |              |     |   |                |                |                  |           |            |          |     |             |           | パッケージ |                     |                     |                     | 温度範囲 (°C) |
|------|------------------|----------------|------------|-----------|--------------|-----|---|----------------|----------------|------------------|-----------|------------|----------|-----|-------------|-----------|-------|---------------------|---------------------|---------------------|-----------|
|      |                  | CPU 最大速度 (MHz) | フラッシュ (KB) | SRAM (KB) | オペアンプ (CTBm) | CSD |   | 10 ビット CSD ADC | 12 ビット SAR ADC | SAR ADC サンプル レート | LP コンパレータ | TCPWM ブロック | SCB ブロック | ECO | CAN コントローラー | Smart I/O | GPIO  | 44-TQFP (0.8mm ピッチ) | 48-TQFP (0.5mm ピッチ) | 64-TQFP (0.5mm ピッチ) |           |
| 4126 | CY8C4126AXI-S443 | 24             | 64         | 8         | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 4          | ✓        | 0   | 24          | 37        | ✓     | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4126AZI-S445 | 24             | 64         | 8         | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4126AXI-S445 | 24             | 64         | 8         | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4126AZI-S455 | 24             | 64         | 8         | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4126AXI-S455 | 24             | 64         | 8         | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | -                   | ✓                   | -40 ~ 85  |
| 4146 | CY8C4146AXI-S443 | 48             | 64         | 8         | 2            | 0   | 1 | 1              | 1Msps          | 2                | 8         | 4          | ✓        | 0   | 24          | 37        | ✓     | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4146AZI-S443 | 48             | 64         | 8         | 2            | 0   | 1 | 1              | 1Msps          | 2                | 8         | 4          | ✓        | 0   | 24          | 38        | -     | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4146AZI-S445 | 48             | 64         | 8         | 2            | 0   | 1 | 1              | 1Msps          | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4146AZQ-S445 | 48             | 64         | 8         | 2            | 0   | 1 | 1              | 1Msps          | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4146AXI-S445 | 48             | 64         | 8         | 2            | 0   | 1 | 1              | 1Msps          | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4146AXI-S453 | 48             | 64         | 8         | 2            | 1   | 1 | 1              | 1Msps          | 2                | 8         | 4          | ✓        | 0   | 24          | 37        | ✓     | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4146AZI-S453 | 48             | 64         | 8         | 2            | 1   | 1 | 1              | 1Msps          | 2                | 8         | 4          | ✓        | 0   | 24          | 38        | -     | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4146AZI-S455 | 48             | 64         | 8         | 2            | 1   | 1 | 1              | 1Msps          | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4146AZQ-S455 | 48             | 64         | 8         | 2            | 1   | 1 | 1              | 1Msps          | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4146AXI-S455 | 48             | 64         | 8         | 2            | 1   | 1 | 1              | 1Msps          | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4146AZI-S463 | 48             | 64         | 8         | 2            | 0   | 1 | 1              | 1Msps          | 2                | 8         | 4          | ✓        | 1   | 24          | 38        | -     | ✓                   | -                   | -                   | -40 ~ 85  |
| 4127 | CY8C4127AXI-S443 | 24             | 128        | 16        | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 4          | ✓        | 0   | 24          | 37        | ✓     | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4127AZI-S443 | 24             | 128        | 16        | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 4          | ✓        | 0   | 24          | 38        | -     | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4127AZI-S445 | 24             | 128        | 16        | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4127AZQ-S445 | 24             | 128        | 16        | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4127AXI-S445 | 24             | 128        | 16        | 2            | 0   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4127AXI-S453 | 24             | 128        | 16        | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 4          | ✓        | 0   | 24          | 37        | ✓     | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4127AZI-S453 | 24             | 128        | 16        | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 4          | ✓        | 0   | 24          | 38        | -     | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4127AZI-S455 | 24             | 128        | 16        | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4127AZQ-S455 | 24             | 128        | 16        | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4127AXI-S455 | 24             | 128        | 16        | 2            | 1   | 1 | 1              | 806ksps        | 2                | 8         | 5          | ✓        | 0   | 24          | 54        | -     | -                   | -                   | ✓                   | -40 ~ 85  |

| カテゴリ | MPN              | 機能             |            |           |              |     |                |                |                  |           |            |          |     |             |           |      | パッケージ               |                     |                     |                     | 温度範囲 (°C) |
|------|------------------|----------------|------------|-----------|--------------|-----|----------------|----------------|------------------|-----------|------------|----------|-----|-------------|-----------|------|---------------------|---------------------|---------------------|---------------------|-----------|
|      |                  | CPU 最大速度 (MHz) | フラッシュ (KB) | SRAM (KB) | オペアンプ (CTBm) | CSD | 10 ビット CSD ADC | 12 ビット SAR ADC | SAR ADC サンプル レート | LP コンパレータ | TCPWM ブロック | SCB ブロック | ECO | CAN コントローラー | Smart I/O | GPIO | 44-TQFP (0.8mm ピッチ) | 48-TQFP (0.5mm ピッチ) | 64-TQFP (0.5mm ピッチ) | 64-TQFP (0.8mm ピッチ) |           |
| 4147 | CY8C4147AXI-S443 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 4        | ✓   | 0           | 24        | 37   | ✓                   | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4147AZI-S443 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 4        | ✓   | 0           | 24        | 38   | -                   | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4147AZI-S445 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 0           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4147AZQ-S445 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 0           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4147AXI-S445 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 0           | 24        | 54   | -                   | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4147AXI-S453 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 4        | ✓   | 0           | 24        | 37   | ✓                   | -                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4147AZI-S453 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 4        | ✓   | 0           | 24        | 38   | -                   | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4147AZI-S455 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 0           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4147AZQ-S455 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 0           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4147AXI-S455 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 0           | 24        | 54   | -                   | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4147AZI-S463 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 4        | ✓   | 1           | 24        | 38   | -                   | ✓                   | -                   | -                   | -40 ~ 85  |
|      | CY8C4147AZI-S465 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 1           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4147AZQ-S465 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 1           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4147AXI-S465 | 48             | 128        | 16        | 2            | 0   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 1           | 24        | 54   | -                   | -                   | -                   | ✓                   | -40 ~ 85  |
|      | CY8C4147AZI-S475 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 1           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 85  |
|      | CY8C4147AZQ-S475 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 1           | 24        | 54   | -                   | -                   | ✓                   | -                   | -40 ~ 105 |
|      | CY8C4147AXI-S475 | 48             | 128        | 16        | 2            | 1   | 1              | 1              | 1Msps            | 2         | 8          | 5        | ✓   | 1           | 24        | 54   | -                   | -                   | -                   | ✓                   | -40 ~ 85  |

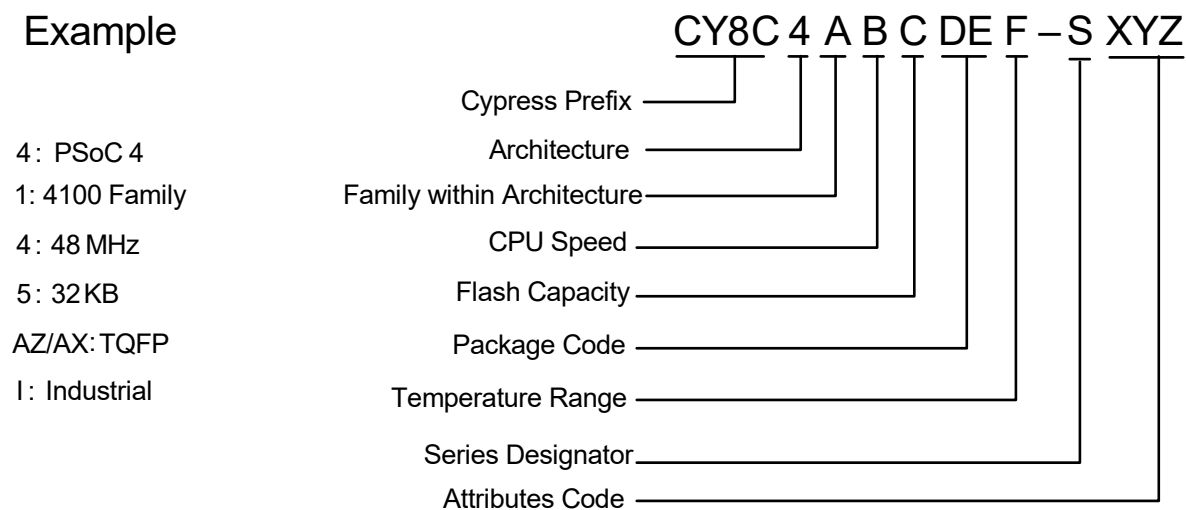


上記の表に使用される命名法は次の製品番号の命名規則に基づいています。

| 文字列  | 説明        | 値         | 意味                        |
|------|-----------|-----------|---------------------------|
| CY8C | サイプレスの接頭辞 |           |                           |
| 4    | アーキテクチャ   | 4         | PSoC 4                    |
| A    | ファミリー     | 1         | 4100 ファミリー                |
| B    | CPU 速度    | 2         | 24MHz                     |
|      |           | 4         | 48MHz                     |
| C    | フラッシュ容量   | 4         | 16KB                      |
|      |           | 5         | 32KB                      |
|      |           | 6         | 64KB                      |
|      |           | 7         | 128KB                     |
| DE   | パッケージコード  | Ax        | TQFP (0.8mm ピッチ)          |
|      |           | Arizona   | TQFP (0.5mm ピッチ)          |
|      |           | LQ        | QFN                       |
|      |           | PV        | SSOP                      |
|      |           | FN        | CSP                       |
| F    | 温度範囲      | I         | 産業用                       |
|      |           | Q         | 産業用拡張温度範囲                 |
| S    | シリーズ指示子   | S         | PSoC 4 S シリーズ             |
|      |           | M         | PSoC 4 M シリーズ             |
|      |           | L         | PSoC 4 L シリーズ             |
|      |           | BL        | PSoC 4 Bluetooth® LE シリーズ |
| XYZ  | 属性コード     | 000 ~ 999 | 特定ファミリー向け機能セットコード         |

製品番号の例は次のとおりです。

## Example



## パッケージ

PSoC 4100S プラスは、44 ピン TQFP、48 ピン TQFP、64 ピン TQFP 通常ピッチおよび 64 ピン TQFP 微細ピッチ パッケージで提供されています。

表 40 にパッケージの寸法とサイプレスの図面番号を示します。

**表 40. パッケージ一覧**

| 仕様 ID# | パッケージ      | 説明                       | パッケージ図面番号 |
|--------|------------|--------------------------|-----------|
| BID20  | 64 ピン TQFP | 寸法 14×14×1.4mm、ピッチ 0.8mm | 51-85046  |
| BID27  | 64 ピン TQFP | 寸法 10×10×1.6mm、ピッチ 0.5mm | 51-85051  |
| BID34A | 44 ピン TQFP | 寸法 10×10×1.4mm、ピッチ 0.8mm | 51-85064  |
| BID70  | 48 ピン TQFP | 寸法 7×7×1.4mm、ピッチ 0.5mm   | 51-85135  |

**表 41. パッケージ熱特性**

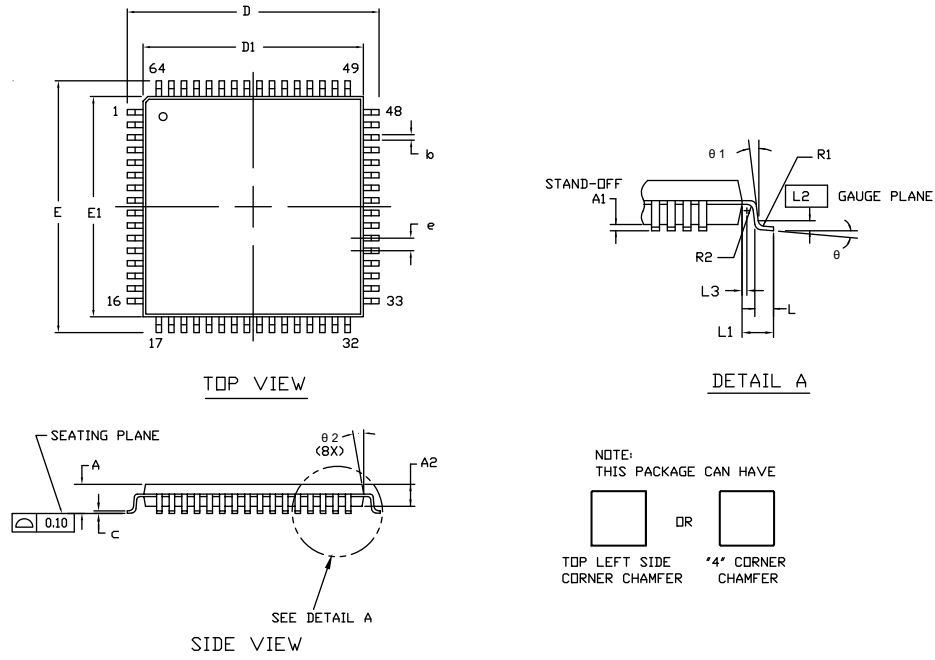
| パラメーター          | 説明                    | パッケージ                  | Min | Typ  | Max | 単位   |
|-----------------|-----------------------|------------------------|-----|------|-----|------|
| T <sub>A</sub>  | 動作周囲温度                | —                      | -40 | 25   | 105 | °C   |
| T <sub>J</sub>  | 動作接合部温度               | —                      | -40 | —    | 125 | °C   |
| T <sub>JA</sub> | パッケージ θ <sub>JA</sub> | 44 ピン TQFP             | —   | 55.6 | —   | °C/W |
| T <sub>JC</sub> | パッケージ θ <sub>JC</sub> | 44 ピン TQFP             | —   | 14.4 | —   | °C/W |
| T <sub>JA</sub> | パッケージ θ <sub>JA</sub> | 64 ピン TQFP (0.5mm ピッチ) | —   | 46   | —   | °C/W |
| T <sub>JC</sub> | パッケージ θ <sub>JC</sub> | 64 ピン TQFP (0.5mm ピッチ) | —   | 10   | —   | °C/W |
| T <sub>JA</sub> | パッケージ θ <sub>JA</sub> | 64 ピン TQFP (0.8mm ピッチ) | —   | 36.8 | —   | °C/W |
| T <sub>JC</sub> | パッケージ θ <sub>JC</sub> | 64 ピン TQFP (0.8mm ピッチ) | —   | 9.4  | —   | °C/W |
| T <sub>JA</sub> | パッケージ θ <sub>JA</sub> | 48 ピン TQFP (0.5mm ピッチ) | —   | 39.4 | —   | °C/W |
| T <sub>JC</sub> | パッケージ θ <sub>JC</sub> | 48 ピン TQFP (0.5mm ピッチ) | —   | 9.3  | —   | °C/W |

**表 42. はんだリフロー ピーク温度**

| パッケージ | 最高ピーク温度 | ピーク温度での最長時間 |
|-------|---------|-------------|
| すべて   | 260°C   | 30 秒        |

**表 43. パッケージの湿度感度レベル (MSL)、IPC/JEDEC J-STD-020**

| パッケージ | MSL   |
|-------|-------|
| すべて   | MSL 3 |

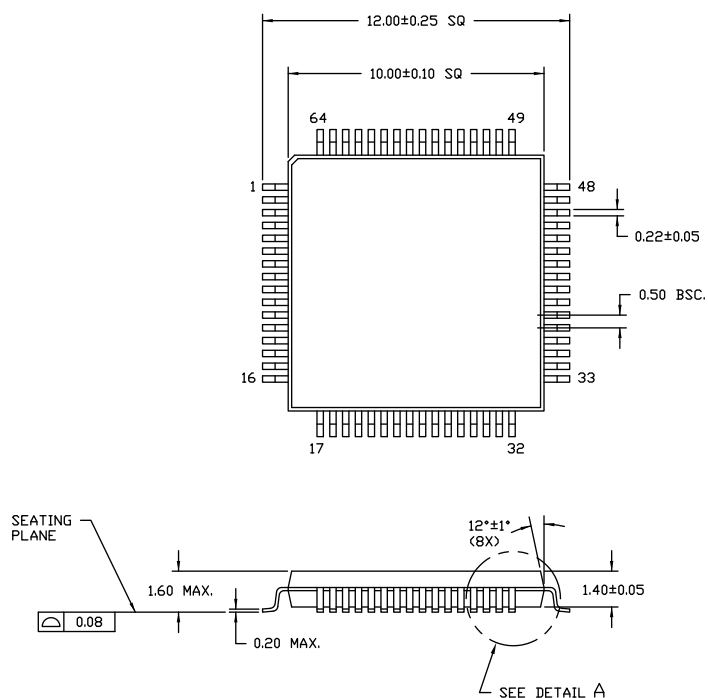
**パッケージ図**
**図 8. 64 ピン TQFP パッケージ (0.8mm ピッチ) 外形図**


| SYMBOL | DIMENSIONS |          |       |
|--------|------------|----------|-------|
|        | MIN.       | NOM.     | MAX.  |
| A      | —          | —        | 1.60  |
| A1     | 0.05       | —        | 0.15  |
| A2     | 1.35       | 1.40     | 1.45  |
| D      | 15.75      | 16.00    | 16.25 |
| D1     | 13.95      | 14.00    | 14.05 |
| E      | 15.75      | 16.00    | 16.25 |
| E1     | 13.95      | 14.00    | 14.05 |
| R1     | 0.08       | —        | 0.20  |
| R2     | 0.08       | —        | 0.20  |
| θ      | 0°         | —        | 7°    |
| θ1     | 0°         | —        | —     |
| θ2     | 11°        | 12°      | 13°   |
| c      | —          | —        | 0.20  |
| b      | 0.30       | 0.35     | 0.40  |
| L      | 0.45       | 0.60     | 0.75  |
| L1     | —          | 1.00 REF | —     |
| L2     | —          | 0.25 BSC | —     |
| L3     | 0.20       | —        | —     |
| e      | —          | 0.80 TYP | —     |

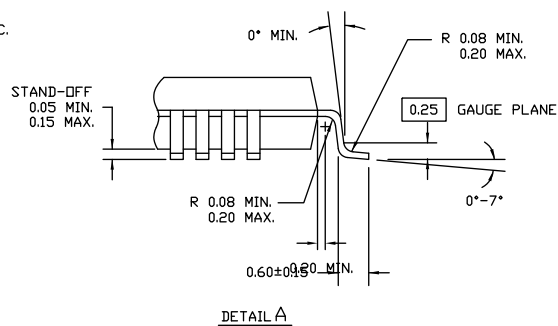
**NOTE:**

- JEDEC STD REF MS-026
- BODY LENGTH DIMENSION DOES NOT INCLUDE MOLD PROTRUSION/END FLASH  
MOLD PROTRUSION/END FLASH SHALL NOT EXCEED 0.0098 in (0.25 mm) PER SIDE  
BODY LENGTH DIMENSIONS ARE MAX PLASTIC  
BODY SIZE INCLUDING MOLD MISMATCH
- DIMENSIONS IN MILLIMETERS

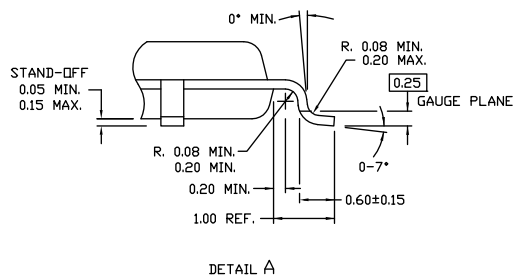
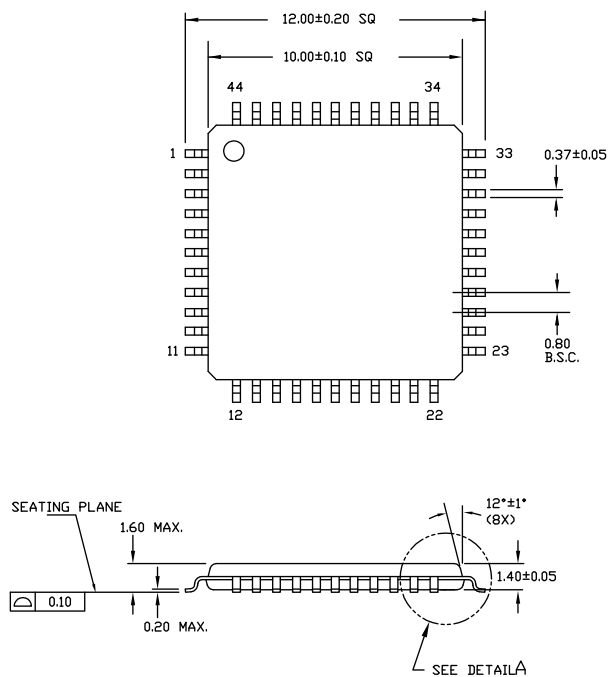
51-85046 \*H

**図 9. 64 ピン TQFP パッケージ (0.5mm ピッチ) 外形図**


DIMENSIONS ARE IN MILLIMETERS



51-85051 \*D

**図 10. 44 ピン TQFP パッケージ外形図**


NOTE:

1. JEDEC STD REF MS-026
2. BODY LENGTH DIMENSION DOES NOT INCLUDE MOLD PROTRUSION/END FLASH  
MOLD PROTRUSION/END FLASH SHALL NOT EXCEED 0.0098 in (0.25 mm) PER SIDE  
BODY LENGTH DIMENSIONS ARE MAX PLASTIC BODY SIZE INCLUDING MOLD MISMATCH
3. DIMENSIONS IN MILLIMETERS

51-85064 \*G

9.00±0.25 SQ

7.00±0.10 SQ

48

37

1

36

0.20±0.05

12

25

0.50 TYP.

13

24

SEATING PLANE

1.60 MAX.

12°±1° (8X)

1.40±0.05

0.20 MAX.

0.10

SEE DETAIL A

Technical drawing of Detail A, showing a cross-section of a mechanical part. The drawing includes the following dimensions and tolerances:

- STAND-OFF: 0.05 MIN. to 0.15 MAX.
- Top surface radius:  $R. 0.08 \text{ MIN.}$  to  $0.20 \text{ MAX.}$
- Internal fillet radius:  $R. 0.08 \text{ MIN.}$
- Bottom surface radius:  $R. 0.08 \text{ MIN.}$
- Bottom surface angle:  $0-7^\circ$
- Bottom surface thickness:  $0.20 \text{ MIN.}$
- Bottom surface width:  $0.60 \pm 0.15$
- Reference dimension:  $1.00 \text{ REF.}$
- Gauge Plane: Indicated by a dimension of  $0.25$

DETAIL A

51-85135 \*C

## 略語

表 44. 本書で使用する略語

| 略語      | 説明   |
|---------|--|
| abus    | analog local bus ( アナログ ローカル バス )  |
| ADC     | analog-to-digital converter ( アナログ - デジタル 変換器 )  |
| AG      | analog global ( アナログ グローバル )   |
| AHB     | AMBA high-performance bus (AMBA ( アドバンス マイクロコントローラー バス アーキテクチャ ) 高性能バス )。Arm® データ転送バスの一種 |
| ALU     | arithmetic logic unit ( 算術論理装置 )   |
| AMUXBUS | analog multiplexer bus ( アナログ マルチプレクサ バス )   |
| API     | application programming interface ( アプリケーション プログラミング インターフェース )                          |
| APSR    | application program status register ( アプリケーション プログラム ステータス レジスタ )                        |
| Arm®    | advanced RISC machine ( 高度な RISC マシン )。CPU アーキテクチャの一種                                    |
| ATM     | automatic thump mode ( 自動サンプ モード )   |
| BW      | bandwidth ( 帯域幅 )  |
| CAN     | Controller Area Network ( コントローラー エリア ネットワーク )、通信プロトコルの一種                                |
| CMRR    | common-mode rejection ratio ( 同相除去比 )  |
| CPU     | central processing unit ( 中央演算処理装置 )   |
| CRC     | cyclic redundancy check ( 巡回冗長検査 )、エラー チェック プロトコルの一種                                     |
| DAC     | digital-to-analog converter ( デジタル - アナログ コンバータ )。IDAC、VDAC を参照してください                    |
| DFB     | digital filter block ( デジタル フィルター ブロック )   |
| DIO     | digital input/output ( デジタル入出力 )。アナログなし、デジタル機能のみを持つ GPIO。GPIO を参照してください                  |
| DMIPS   | Dhrystone million instructions per second ( ドライストーン 100 万命令毎秒 )                          |
| DMA     | direct memory access ( ダイレクト メモリ アクセス )。TD を参照してください                                     |
| DNL     | differential nonlinearity ( 微分非直線性 )。INL を参照してください                                       |
| DNU     | do not use ( 使用禁止 )  |
| DR      | port write data registers ( ポート書き込みデータ レジスタ )  |
| DSI     | digital system interconnect ( デジタル システム インターコネクト )                                       |

表 44. 本書で使用する略語 ( 続き )

| 略語                            | 説明  |
|-------------------------------|---|
| DWT                           | data watchpoint and trace ( データ ウォッチポイントとトレース )                               |
| ECC                           | error correcting code ( エラー訂正コード )  |
| ECO                           | external crystal oscillator ( 外部水晶発振器 )                                       |
| EEPROM                        | electrically erasable programmable read-only memory ( 電氣的消去書き込み可能な読み出し専用メモリ ) |
| EMI                           | electromagnetic interference ( 電磁干渉 )   |
| EMIF                          | external memory interface ( 外部メモリ インターフェース )                                  |
| EOC                           | end of conversion ( 変換の終了 )   |
| EOF                           | end of frame ( フレームの終了 )  |
| EPSR                          | execution program status register ( 実行プログラム ステータス レジスタ )                      |
| ESD                           | electrostatic discharge ( 静電気放電 )   |
| ETM                           | embedded trace macrocell ( 埋め込みトレース マクロセル )                                   |
| FIR                           | finite impulse response ( 有限インパルス応答 )。IIR を参照してください                           |
| FPB                           | flash patch and breakpoint ( フラッシュ パッチ およびブレークポイント )                          |
| FS                            | full-speed ( フルスピード )   |
| GPIO                          | general-purpose input/output ( 汎用入出力 )。PSoC ピンに適用                             |
| HVI                           | high-voltage interrupt ( 高電圧割込み )。LVI、LVD を参照してください                           |
| IC                            | integrated circuit ( 集積回路 )   |
| IDAC                          | current DAC ( 電流 DAC )。DAC、VDAC を参照してください                                     |
| IDE                           | integrated development environment ( 統合開発環境 )                                 |
| I <sup>2</sup> C ( 別名 : IIC ) | Inter-Integrated Circuit ( インター インテグレートッド サーキット )、通信プロトコルの一種                  |
| IIR                           | infinite impulse response ( 無限インパルス応答 )。FIR を参照してください                         |
| ILO                           | internal low-speed oscillator ( 内部低速発振器 )。IMO を参照してください                       |
| IMO                           | internal main oscillator ( 内部主発振器 )。ILO を参照してください                             |
| INL                           | integral nonlinearity ( 積分非直線性 )。DNL を参照してください                                |
| I/O                           | input/output ( 入出力 )。GPIO、DIO、SIO、USBIO を参照してください                             |
| IPOR                          | initial power-on reset ( 初期パワーオン リセット )                                       |



**表 44. 本書で使用する略語 ( 続き )**

| 略語     | 説明   |
|--------|--|
| IPSR   | interrupt program status register<br>( 割込みプログラム ステータス レジスタ )           |
| IRQ    | interrupt request ( 割込み要求 )  |
| ITM    | instrumentation trace macrocell<br>( 計装トレース マクロセル )                    |
| LCD    | liquid crystal display ( 液晶ディスプレイ )                                    |
| LIN    | Local Interconnect Network ( ローカル インターコネクト ネットワーク )。通信プロトコルの一種         |
| LR     | link register ( リンク レジスタ )   |
| LUT    | lookup table ( ルックアップ テーブル )   |
| LVD    | low-voltage detect ( 低電圧検出 )。LVI を参照してください                             |
| LVI    | low-voltage interrupt ( 低電圧割込み )。HVI を参照してください                         |
| LVTTTL | low-voltage transistor-transistor logic<br>( 低電圧トランジスタ - トランジスタ ロジック ) |
| MAC    | multiply-accumulate ( 積和演算 )   |
| MCU    | microcontroller unit<br>( マイクロコントローラー ユニット )                           |
| MISO   | master-in slave-out<br>( マスター入力スレーブ出力 )                                |
| NC     | no connect ( 未接続 )   |
| NMI    | nonmaskable interrupt ( マスク不可割込み )                                     |
| NRZ    | non-return-to-zero ( 非ゼロ復帰 )   |
| NVIC   | nested vectored interrupt controller<br>( ネスト型ベクタ割込みコントローラー )          |
| NVL    | nonvolatile latch ( 不揮発性ラッチ )。WOL を参照してください                            |
| opamp  | operational amplifier ( 演算増幅器 )  |
| PAL    | programmable array logic ( プログラマブルアレイ ロジック )。PLD を参照してください             |
| PC     | program counter ( プログラム カウンター )  |
| PCB    | printed circuit board ( プリント回路基板 )                                     |
| PGA    | programmable gain amplifier ( プログラマブルゲイン アンプ )                         |
| PHUB   | peripheral hub ( ペリフェラル ハブ )   |
| PHY    | physical layer ( 物理層 )   |
| PICU   | port interrupt control unit<br>( ポート割込み制御ユニット )                        |
| PLA    | programmable logic array<br>( プログラマブル ロジック アレイ )                       |
| PLD    | programmable logic device ( プログラマブルロジック デバイス )。PAL を参照してください           |
| PLL    | phase-locked loop ( 位相同期回路 )   |

**表 44. 本書で使用する略語 ( 続き )**

| 略語    | 説明  |
|-------|---|
| PMDD  | package material declaration data sheet<br>( パッケージ材質宣言データシート )  |
| POR   | power-on reset ( パワーオン リセット )                                   |
| PRES  | precise power-on reset ( 高精度パワーオンリセット )                         |
| PRS   | pseudo random sequence ( 疑似乱数列 )                                |
| PS    | port read data register ( ポート読み出しデータレジスタ )                      |
| PSoC® | Programmable System-on-Chip™<br>( プログラマブル システムオンチップ )           |
| PSRR  | power supply rejection ratio<br>( 電源電圧変動除去比 )                   |
| PWM   | pulse-width modulator ( パルス幅変調器 )                               |
| RAM   | random-access memory<br>( ランダム アクセス メモリ )                       |
| RISC  | reduced-instruction-set computing<br>( 縮小命令セット コンピューティング )      |
| RMS   | root-mean-square ( 2 乗平均平方根 )                                   |
| RTC   | real-time clock ( リアル タイム クロック )                                |
| RTL   | register transfer language<br>( レジスタ転送レベル言語 )                   |
| RTR   | remote transmission request<br>( リモート送信要求 )                     |
| RX    | receive ( 受信 )  |
| SAR   | successive approximation register<br>( 逐次比較レジスタ )               |
| SC/CT | switched capacitor/continuous time<br>( スイッチド キャパシタ / 連続時間 )    |
| SCL   | I <sup>2</sup> C serial clock ( I <sup>2</sup> C シリアル クロック )    |
| SDA   | I <sup>2</sup> C serial data ( I <sup>2</sup> C シリアル データ )      |
| S/H   | sample and hold ( サンプル / ホールド )                                 |
| SINAD | signal to noise and distortion ratio<br>( 信号対雑音および歪み比 )         |
| SIO   | special input/output ( 特殊入出力 )。高度機能 GPIO。GPIO を参照してください         |
| SOC   | start of conversion ( 変換の開始 )                                   |
| SOF   | start of frame ( フレームの開始 )                                      |
| SPI   | serial Peripheral Interface ( シリアル ペリフェラル インターフェース )。通信プロトコルの一種 |
| SR    | slew rate ( スルー レート )   |
| SRAM  | static random access memory ( スタティック ランダム アクセス メモリ )            |
| SRES  | software reset ( ソフトウェア リセット )                                  |
| SWD   | serial wire debug ( シリアル ワイヤ デバッグ )、テスト プロトコルの一種                |

**表 44. 本書で使用する略語 ( 続き )**

| 略語    | 説明  |
|-------|---|
| SWV   | single-wire viewer<br>( シングル ワイヤ ビューアー )  |
| TD    | transaction descriptor ( トランザクション ディスクリプタ )。DMA を参照してください                       |
| THD   | total harmonic distortion ( 全高調波歪み )  |
| TIA   | transimpedance amplifier<br>( トランスインピーダンス アンプ )                                 |
| TRM   | technical reference manual<br>( 技術リファレンス マニュアル )                                |
| TTL   | transistor-transistor logic<br>( トランジスタ - トランジスタ ロジック )                         |
| TX    | transmit ( 送信 )   |
| UART  | universal asynchronous receiver transmitter<br>( 汎用非同期トランスミッタ レシーバ )。通信プロトコルの一種 |
| UDB   | universal digital block<br>( ユニバーサル デジタル ブロック )                                 |
| USB   | universal serial bus<br>( ユニバーサル シリアル バス )                                      |
| USBIO | USB input/output ( USB 入出力 )。USB ポートへの接続に使用される PSoC ピン                          |
| VDAC  | voltage DAC ( 電圧 DAC )。DAC、IDAC を参照してください                                       |
| WDT   | watchdog timer ( ウォッチドッグ タイマー )   |
| WOL   | write once latch ( 一度しか書き込めないラッチ )。NVL を参照してください                                |
| WRES  | watchdog timer reset ( ウォッチドッグ タイマーリセット )                                       |
| XRES  | external reset I/O pin ( 外部リセット I/O ピン )  |
| XTAL  | crystal ( 水晶 )  |

## 本書の表記法

### 測定単位

表 45. 測定単位

| 記号     | 測定単位      |
|--------|-----------|
| °C     | 摂氏温度      |
| dB     | デシベル      |
| fF     | フェムト ファラド |
| Hz     | ヘルツ       |
| KB     | 1024 バイト  |
| kbps   | キロビット毎秒   |
| Khr    | キロ時間      |
| kHz    | キロヘルツ     |
| kΩ     | キロオーム     |
| ksps   | キロサンプル毎秒  |
| LSB    | 最下位ビット    |
| Mbps   | メガビット毎秒   |
| MHz    | メガヘルツ     |
| MΩ     | メガオーム     |
| Msps   | メガサンプル毎秒  |
| μA     | マイクロアンペア  |
| μF     | マイクロファラド  |
| μH     | マイクロヘンリー  |
| μs     | マイクロ秒     |
| μV     | マイクロボルト   |
| μW     | マイクロワット   |
| mA     | ミリアンペア    |
| ms     | ミリ秒       |
| mV     | ミリボルト     |
| nA     | ナノアンペア    |
| ns     | ナノ秒       |
| nV     | ナノボルト     |
| Ω      | オーム       |
| pF     | ピコファラド    |
| ppm    | 100 万分の 1 |
| ps     | ピコ秒       |
| s      | 秒         |
| sps    | サンプル数毎秒   |
| sqrtHz | ヘルツの平方根   |
| V      | ボルト       |

**改訂履歴**

| 文書名: PSoC™ 4: PSoC 4100S プラス データシート プログラマブル システムオンチップ (PSoC™)<br>文書番号: 002-21674 |         |            |  |
|--|---------|------------|--|
| 版  | ECN 番号  | 発行日        | 変更内容   |
| **   | 5965813 | 11/14/2017 | これは英語版 002-19966 Rev. *B を翻訳した日本語版 002-21674 Rev. ** です。 |
| *A   | 6515992 | 03/06/2019 | これは英語版 002-19966 Rev. *H を翻訳した日本語版 002-21674 Rev. *A です。 |
| *B   | 7435939 | 11/11/2021 | これは英語版 002-19966 Rev. *J を翻訳した日本語版 002-21674 Rev. *B です。 |

## セールス、ソリューションおよび法律情報

### ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

### 製品

|                               |  |
|-------------------------------|--|
| Arm® Cortex® Microcontrollers | <a href="http://cypress.com/arm">cypress.com/arm</a>               |
| 車載用                           | <a href="http://cypress.com/automotive">cypress.com/automotive</a> |
| クロック & バッファ                   | <a href="http://cypress.com/clocks">cypress.com/clocks</a>         |
| インターフェース                      | <a href="http://cypress.com/interface">cypress.com/interface</a>   |
| IoT (モノのインターネット)              | <a href="http://cypress.com/iot">cypress.com/iot</a>               |
| メモリ                           | <a href="http://cypress.com/memory">cypress.com/memory</a>         |
| マイクロコントローラ                    | <a href="http://cypress.com/mcu">cypress.com/mcu</a>               |
| PSoC                          | <a href="http://cypress.com/psoc">cypress.com/psoc</a>             |
| 電源用 IC                        | <a href="http://cypress.com/pmics">cypress.com/pmics</a>           |
| タッチ センシング                     | <a href="http://cypress.com/touch">cypress.com/touch</a>           |
| USB コントローラ                    | <a href="http://cypress.com/usb">cypress.com/usb</a>               |
| ワイヤレス                         | <a href="http://cypress.com/wireless">cypress.com/wireless</a>     |

### PSoC® ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

### サイプレス開発者コミュニティ

[コミュニティ](#) | [サンプルコード](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

### テクニカル サポート

[cypress.com/support](http://cypress.com/support)

© Cypress Semiconductor Corporation, 2017-2021. 本書面は、Infineon Technologies グループの Cypress Semiconductor Corporation 及びその関連会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、かつ組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア（Cypress により提供され、修正がなされていないもの）が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

**適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示を問わず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限定されない）も行わない。**いかなるコンピューティングデバイスも絶対に安全ということはない。従って、Cypress のハードウェア又はソフトウェア製品に講じられたセキュリティ対策にもかかわらず、Cypress は、Cypress 製品への権限のないアクセス又は使用といったセキュリティ違反から生じるいかなる責任も負わない。**Cypress は、Cypress 製品又は Cypress 製品を使用して生成されたシステムに破壊、攻撃、ウイルス、干渉、ハッキング、データの損失又は盗難、その他のセキュリティ侵害（総称して、以下「セキュリティ違反」という。）がないことを表明又は保証しない。**Cypress は、セキュリティ違反に関連するいかなる責任も否認し、セキュリティ違反から生じるいかなる請求、損害又はその他の責任について免責される。加えて、本書面に記載された製品には、エラーと呼ばれる設計上の欠陥又はエラーが含まれている可能性があり、公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。「ハイスループットデバイス」とは、不具合により人身傷害、死亡若しくは物的損害を引き起こす可能性のある装置若しくはシステムをいう。「ハイスループットデバイス」の例として、兵器、原子力施設、外科的移植、及びその他の医療機器が挙げられる。「重要な構成部分」とは、その不具合が直接又は間接的にハイスループットデバイスの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるようなハイスループットデバイスのあらゆる構成部分をいう。Cypress 製品をハイスループットデバイスの重要な構成部分として使用したことから生じるいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部を問わず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress（その関連会社を含む）、及びその取締役、執行役、従業員、代理人、販売業者、及び譲受人は Cypress 製品をハイスループットデバイスの重要な構成部品として使用したことから生じる製造物責任、又は人身傷害若しくは死亡、又は物的損害の請求を含むあらゆる請求から生じるすべての費用、損害及び経費から免責される。Cypress 製品は、(i) Cypress が特定のハイスループットデバイスで使用するための製品として明示的に認定している製品のデータシートを公表している場合、又は、(ii) Cypress が特定のハイスループットデバイスの重要な構成部分として製品を使用することを事前に書面により承認し、別途補償契約に署名した場合の限定された範囲を除いては、ハイスループットデバイスの重要な構成部分としての使用を意図又は承認されていない。

Cypress、Cypress のロゴ及びこれらの組み合わせ、PSoC、CapSense、EZ-USB、F-RAM、Traveo、WICED、及び ModusToolbox は、米国又はその他の国における Cypress 又はその子会社の商標又は登録商標である。Cypress のより完全な商標のリストは、[cypress.com](http://cypress.com) を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。