

请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

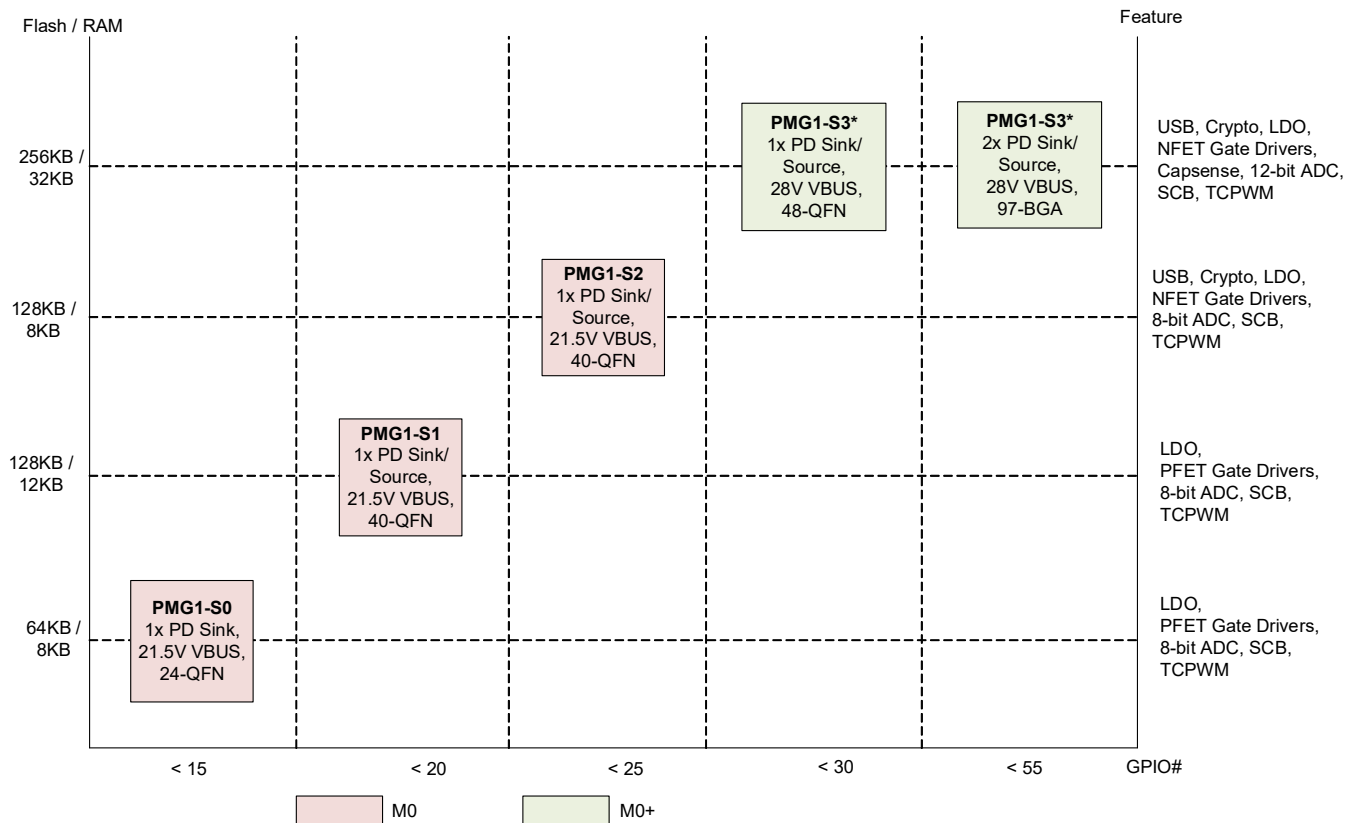
订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

PMG1 系列概述

EZ-PMG1 (第一代 PD 微控制器) 是具有电力传输 (PD) 应用的高电压微处理器成员之一。这些芯片拥有一个 Arm® Cortex®-M0/M0+ CPU、USB-C PD 控制器以及模拟和数字外设。PMG1 适用于嵌入式系统，这些系统为高电压 USB PD 端口提供电源或消耗来自该端口的电源，并利用微控制器提供额外的控制功能。图 1 是 PMG1 系列的细分情况。

图 1. PMG1 系列细分情况



* 有关 PMG1-S3 的详细信息，请联系您所在地的赛普拉斯销售办事处。

表 1 显示了 PMG1 系列中不同 MCU 的性能对比。

表 1. PMG1 系列中不同 MCU 的性能对比

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3*
CPU 和存储器子系统	内核	ARM Cortex-M0	ARM Cortex-M0	ARM Cortex-M0	Arm Cortex-M0+
	最大频率 (MHz)	48	48	48	48
	Flash (KB)	64	128	128	256
	SRAM (KB)	8	12	8	32
供电	供电端口	1	1	1	48-QFN 具有一个端口 97-BGA 具有两个端口
	功能	灌电流	DRP	DRP	DRP
	MOSFETx 栅极驱动器	1x PFET	2x PFET	2x NFET	灵活的 2x NFET
	故障保护	VBUS OVP 和 UVP	VBUS OVP, UVP 和 OCP。 SCP 和 RCP (仅适用于发送源配置)。	VBUS OVP, UVP 和 OCP	VBUS OVP, UVP 和 OCP。 SCP 和 RCP (仅适用于发送源配置)。
USB	支持公告牌类的集成全速 USB 2.0 器件	不支持	不支持	支持	支持
电压范围	电源 (V)	VDDD (2.7–5.5) VBUS (4–21.5)	VSYS (2.75–5.5) VBUS (4–21.5)	VSYS (2.7–5.5) VBUS (4–21.5)	VSYS (2.8–5.5) VBUS (4–28)
	IO (V)	1.71–5.5	1.71–5.5	1.71–5.5	1.71–5.5
数字模块	SCB (个) (可配置为 I2C/UART/SPI)	2	4	4	48-QFN 具有七个 (其中只有 5 个可以配置为 SPI 和 UART) 97-BGA 具有八个
	TCPWM 模块 (个) (可配置为定时器, 计数器或脉宽调制器)	4	2	4	48-QFN 具有七个 97-BGA 具有八个
	硬件验证模块 (加密)	不支持	不支持	支持 (AES-128/192/256, SHA1, SHA2-224, SHA2-256, PRNG, CRC)	支持 (AES-128, SHA2-256, TRNG, 向量单位)
模拟模块	ADC	2x 8 位 SAR	1x 8 位 SAR	2x 8 位 SAR	2x 8 位 SAR 1 x 12 位 SAR
	片上温度传感器	支持	支持	支持	支持
直接存储器访问 (DMA)	DMA	不支持	不支持	不支持	支持
GPIO	最大输入 / 输出数量	12 (10 + 2 OVT)	17 (15 + 2 OVT)	20 (18 + 2 OVT)	48-QFN 具有 26 个 (24 + 2 OVT) 97-BGA 具有 50 个 (48 + 2 OVT)
充电标准	充电标准	-	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC, AFC 以及 QC 3.0
	充电接收源	BC 1.2, 苹果充电 (AC)	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC
ESD 保护	ESD 保护	支持 (接触放电可达 ± 8 kV, 空气放电可达 ± 15 kV, 人体模型以及充电器件模型)	支持 (人体模型和充电器件模型)	支持 (接触放电可达 ± 8 kV, 空气放电可达 ± 15 kV, 人体模型以及充电器件模型)	支持 (人体模型和充电器件模型)

* 有关 PMG1-S3 的详细信息, 请联系您所在地的 [赛普拉斯销售办事处](#)。

表 1. PMG1 系列中不同 MCU 的性能对比（续）

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3*
封装	封装选项	24 QFN (4 × 4 mm, 间隔为 0.5 mm)	40-QFN (6 × 6 mm, 间隔为 0.5 mm)	40-QFN (6 × 6 mm, 间隔为 0.5 mm)	48-QFN (6 × 6 mm, 间隔为 0.5 mm) 97-BGA (6 × 6 mm, 间隔为 0.5 mm 和 0.65 mm)

* 有关 PMG1-S3 的详细信息，请联系您所在地的 [赛普拉斯销售办事处](#)。

文档的其余部分详细介绍了有关 PMG1-S1 器件的内容。

PMG1-S1 概述

PMG1-S1 具有 128 KB 闪存、一个带有终端电阻 R_P 、 R_D 和无电电池 R_D 的完整 Type-C USB PD 收发器，以及用于身份验证的真随机数发生器 (TRNG)。该器件采用 40-QFN 的封装形式。

性能

USB-PD

- 支持最新的 USB PD 3.0 规范
- 快速角色交换 (FRS)
- 扩展的数据消息传递

Type-C

- 用于下行端口 (DFP) ^[1] 功能 (R_P) 的集成电流发送源。
 - 默认电流为 500/900 mA
 - 1.5 A
 - 3 A
- 用于 UFP ^[2] 功能的集成 R_D 电阻
- 为 EMCA 线缆供电的集成 VCONN FET
- 集成无电电池终端电阻
- CC 引脚上集成高电压保护，以防止 Type-C 连接器 VBUS 引脚上发生意外短路

传统充电 (发送源和接收源)

- BCv1.2
- Apple Charge

复用器

- 用于 USB 2.0 HS 数据的集成 USB2.0 模拟复用器

集成 VBUS 负载开关控制器

- 在 VBUS 发送程序路径上支持高达 20 V 的电压
- 由转换速率控制的栅极驱动器，可承受 24 V 的电压，用于驱动发送程序路径上的外部 VBUS PFET
- 栅极驱动器，可承受 24 V 的电压，用于驱动接收程序路径上的外部 VBUS PFET
- 可配置的硬件控制 VBUS 过压保护 (OVP)、欠压保护 (UVP)、过电流保护 (OCP)、短路保护 (SCP) 和反向电流保护 (RCP)
- VBUS 高端电流感应放大器，能够测量 5 mΩ 串联电阻上的电流
- 响应 FRS 请求时，关闭接收 PFET 并打开发送 PFET

LDO

- 集成高电压 LDO 可在电压高达 21.5 V 的条件下工作，用于无电电池模式操作

32 位 MCU 子系统

- 48 MHz Arm Cortex-M0 CPU
- 128 KB Flash
- 12 KB SRAM

集成数字模块

- 两个集成定时器和计数器，从而符合 USB-PD 协议所要求的响应时间
- 四个串行通信模块 (SCB)，可对这些模块进行重新配置，使其具有 I2C、SPI 或 UART 功能

身份验证

- 真随机数生成器

时钟和振荡器

- 集成振荡器不需要外部时钟

工作范围

- VSYS (2.75 V – 5.5 V)
- VBUS (4 V – 21.5 V)

支持热插拔 I/O

- 可以对 SCB1 的 I²C 引脚进行热插拔

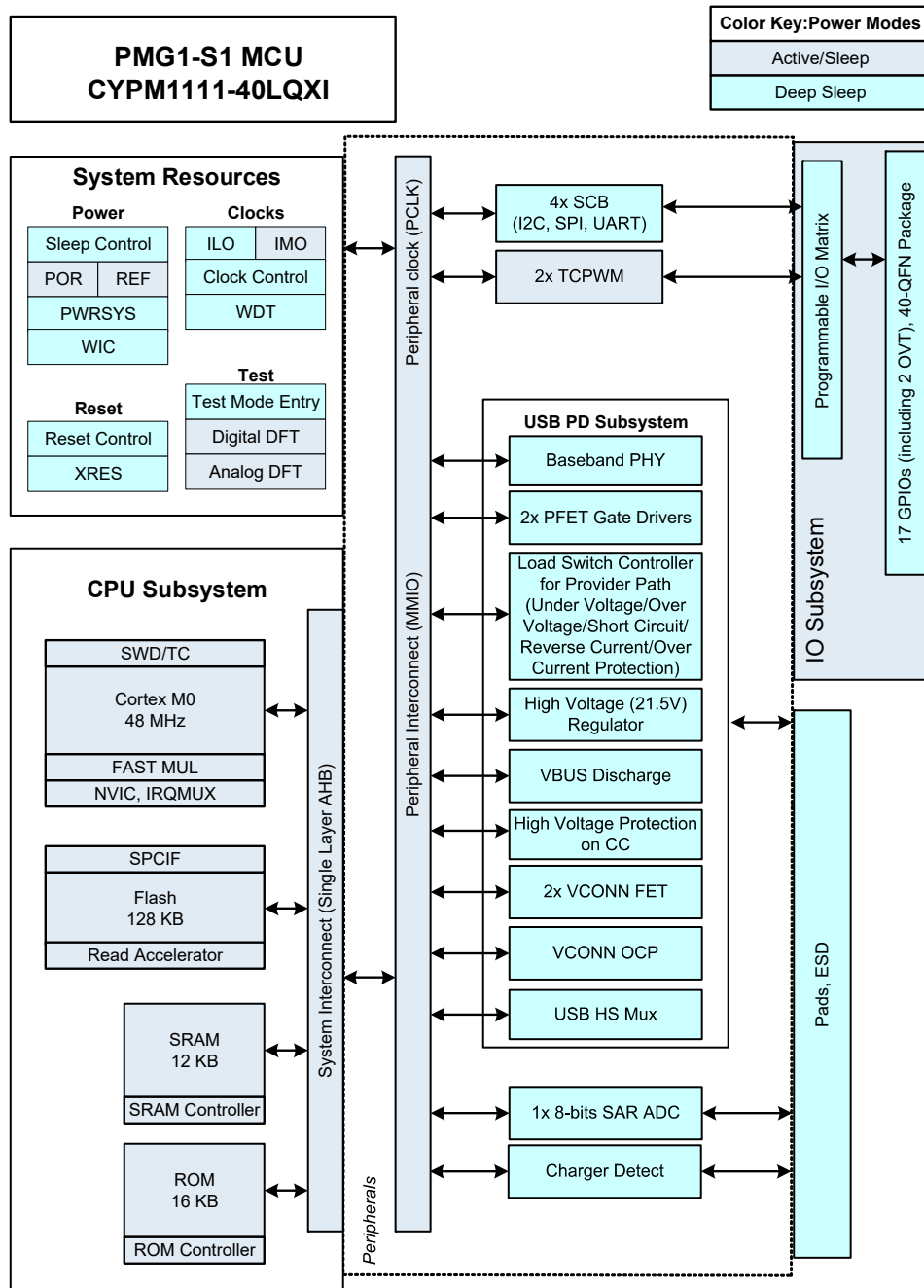
封装

- 6.0 mm × 6.0 mm、0.5 mm、40-QFN
- 支持工业级温度范围 (-40 °C 到 +85 °C)

注释：

1. DFP 指的是电源发送源。
2. UFP 指的是电源接收源。

框图



目录

开发支持	7	电气规范	19
文档	7	最大绝对额定值	19
在线支持	7	器件级规范	20
工具	7	数字外设	23
ModusToolbox™ IDE 和 PMG1 SDK	8	系统资源	25
功能概述	9	订购信息	34
USB-PD 子系统 (SS)	9	订购代码定义	34
真随机数生成器	11	封装	35
CPU 和存储器子系统	12	缩略语	36
外设	12	文档规范	37
定时器 / 计数器 / 脉宽调制器模块 (TCPWM)	12	测量单位	37
GPIO	12	文档修订记录页	38
电源系统概述	13	销售、解决方案和法律信息	39
引脚分布	14		
应用框图	17		

开发支持

PMG1 系列具有一系列丰富的文档、开发工具和在线资源，能够在开发过程中为您提供帮助。更多有关信息，请访问 www.cypress.com/products/ez-pd-pmg1 网站。

文档

通过为 PMG1 系列提供说明的文档集，您可以快速找到问题的答案。本节列出了一些关键文档。

软件用户指南：介绍了有关使用 Modus Toolbox (MTB) 的逐步指南。该指南详细说明了 MTB 的构建流程、如何将源控件与 MTB 结合使用等信息。

组件数据手册：PMG1 非常灵活，在投入生产很长时间后依然可以创建新的外设 (组件)。组件数据手册提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

应用笔记：包括入门应用笔记和硬件设计指南。

技术参考手册：技术参考手册 (TRM) 包含使用 PMG1 器件所需的全部技术细节，其中包括关于所有 PMG1 寄存器的完整说明。可以在 www.cypress.com/products/ez-pd-pmg1 网站上的文档部分中找到技术参考手册 (TRM)。

在线支持

除了印刷文档之外，您还可以随时通过 [赛普拉斯 PMG1 论坛](#) 与世界各地的 PMG1 用户和专家取得联系。

工具

PMG1 系列具备工业标准的内核、编程和调试接口，是开发工具体系的组成部分。

有关易于使用的创新型 ModusToolbox IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问我们的网站 <https://www.cypress.com/products/modus-toolbox-software-environment>。

ModusToolbox™ IDE 和 PMG1 SDK

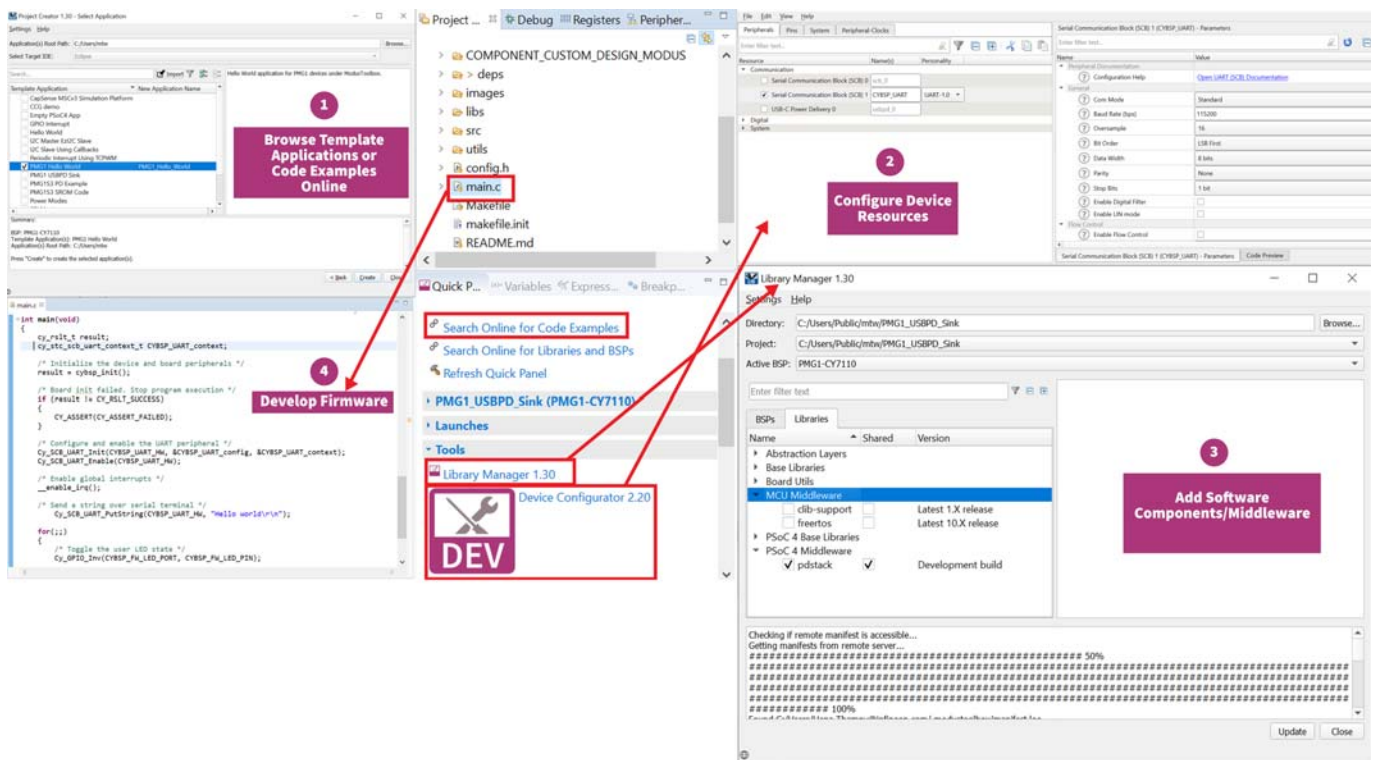
ModusToolbox 是 Windows、macOS 和 Linux 平台上基于 Eclipse 的开发环境，其中包括 ModusToolbox IDE 和 PMG1 SDK。ModusToolbox IDE 将多个器件资源、中间件和固件整合在一起，用于构建应用程序。通过使用 ModusToolbox，您可以启用和配置器件资源和中介软件库，编写 C/C++/ 汇编源代码，以及编程和调试器件。

PMG1 SDK 是 PMG1 MCU 的软件开发工具包。通过 SDK，您可以更加轻松地地为受支持的器件开发固件，而无需了解器件资源的复杂性。

有关使用赛普拉斯工具的更多详细信息，请参阅 ModusToolbox 应用笔记中的 PMG1 MCU 入门部分以及集成到 ModusToolbox 中的文档和帮助部分内容。如图 2 所示，使用 ModusToolbox IDE 时，您可以：

1. 根据模板应用程序列表创建新应用程序、按套件或器件过滤，或在线浏览代码示例集合。
2. 在器件配置器中对器件资源进行配置，以便在工作区中构建您的硬件系统设计。
3. 添加软件组件或中介软件。
4. 开发您的应用程序固件。

图 2. ModusToolbox IDE 资源和中介软件



功能概述

USB-PD 子系统 (SS)

USB-PD 物理层

PMG1-S1 USB-PD 子系统，如图 3 所示，由 USB-PD 物理层 (PHY) 模块和配套电路组成。PHY 包含一个发送器和接收器，它们根据 PD 3.0 规范使用 BMC 和 4b/5b 编码 / 解码数据通过 CC 通道进行通信。所有通信都是半双工的。物理层 (PHY) 实施冲突避免，从而能够最小化通道上的通信错误。

此外，PMG1-S1 USB-PD 模块还包括 USB Type-C 规范中所要求的全部终端电阻 (R_P 和 R_D) 以及它们的开关。需要使用 R_P 和 R_D 电阻来检测连接情况、插头方向并提供 USB 发送源 / 接收源功能。

通过集成的 R_P 电阻，可以将 PMG1-S1 配置为发送源。可将 R_P 电阻作为电流发送源，并对其进行编程，从而支持 VBUS 上完整的电流容量范围，如 USB Type-C 规范中所定义。

通过使用 R_D 电阻，可以将 PMG1-S1 识别为双功能电源 (DRP) 应用中的接收源。当器件未通电时，需要使用 CC 引脚上的无电电池 R_D 电阻。通过它，可以检测并给无电的电池终端充电。

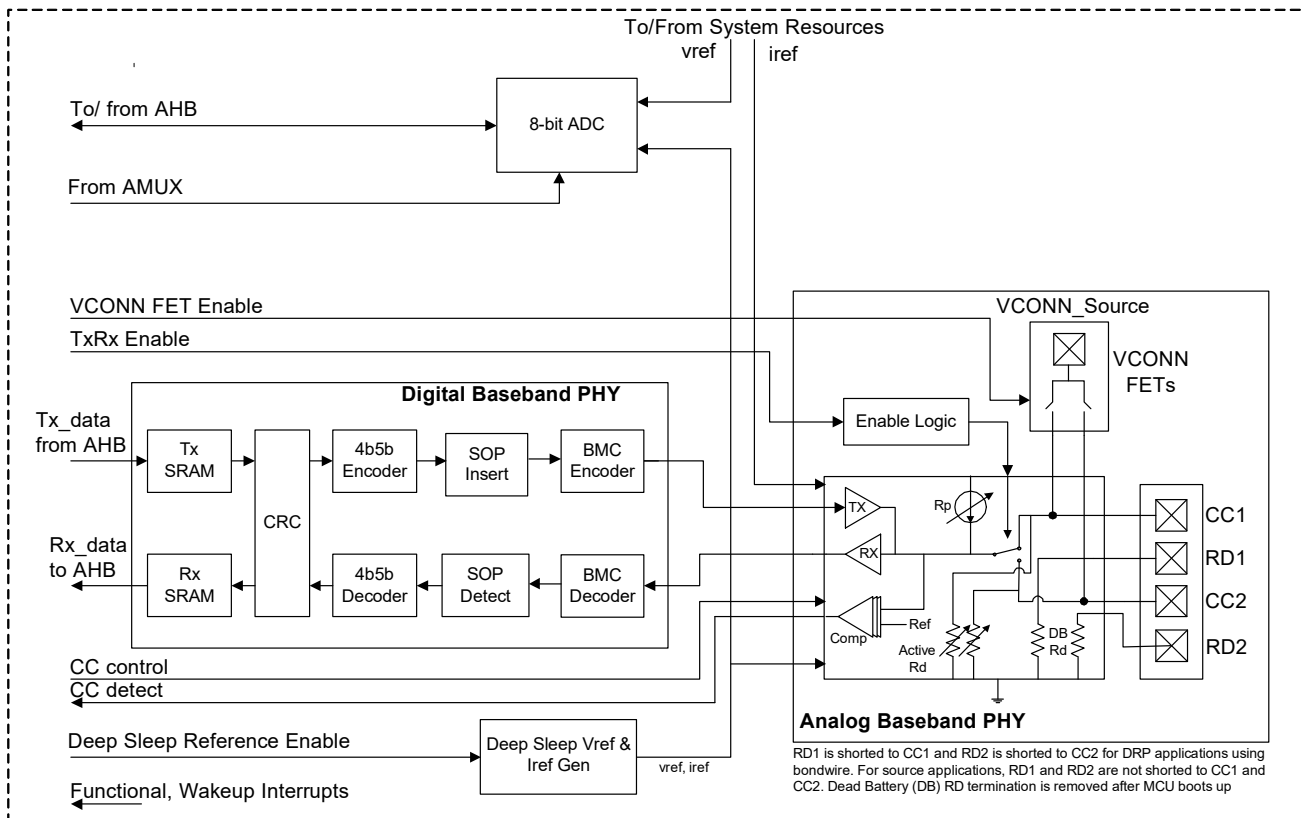
为支持最新的 USB-PD 3.0 规范，PMG1-S1 包含了快速角色交换 (FRS)。通过 FRS，可以在外部电源断开时快速将外部供电的坞站和集线器切换为总线电源。

更多有关 FRS 的详细信息，请参阅 [USB-PD 3.0 规范](#) 中第 6.3.19 节的内容。

PMG1-S1 的设计是为了能够与 USB 供电规范的修订版 3.0 以及 USB 供电规范的修订版 2.0 完全相互兼容。

PMG1-S1 支持最多可包含 260 个字节数据的扩展消息。扩展消息的长度将超过 USB-PD 2.0 硬件所预期的长度。为了适应基于修订版 2.0 的系统，该器件采用了分块机制，从而使消息限于修订版 2.0 规定的大小，除非两个系统都支持更长的消息长度。

图 3. USB-PD 子系统



VCONN FET

PMG1-S1 具有一个电源输入 VCONN_Source，用于通过集成的 VCONN FET 为 EMCA 线缆供电。共有两个 VCONN FET，可为 CC1 或 CC2 引脚供电。这些 FET 可以通过 CC1 和 CC2 引脚上的 VCONN 为有源 EMCA 线缆提供 1.5 W 的功率。PMG1-S1 还提供 VCONN 上的过电流保护 (OCP)。

ADC

USB-PD 子系统包含一个速率为 125 ksp/s 的 8 位逐次逼近寄存器模数转换器 (SAR ADC)。ADC 具有一个 8 位 DAC 和一个比较器。DAC 输出作为比较器的正输入。比较器的负输入来自一个四输入复用器。复用器的四个输入是一对全局模拟复用的总线、内部带隙电压和与绝对温度成比例的内部电压。芯片上的所有 GPIO 都可以通过芯片范围内的模拟复用总线访问 ADC。不能将 CC1 和 CC2 引脚连接到复用总线。

USB 2.0 Mux

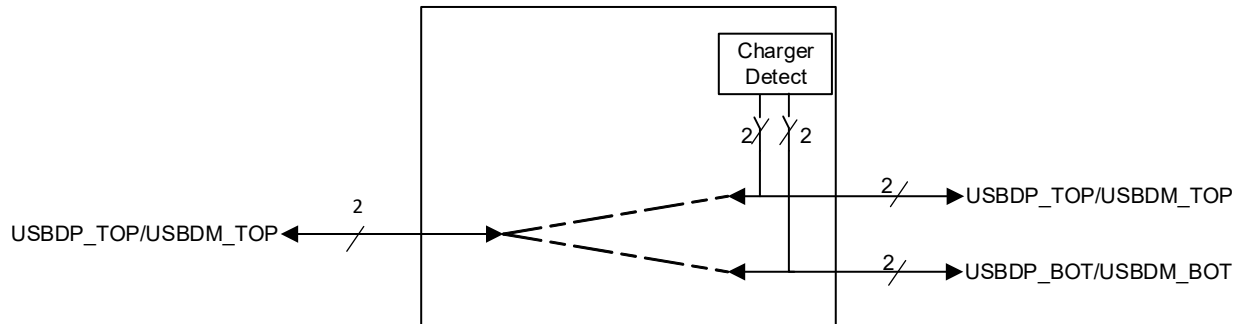
HS 复用器包含一个 2×1 交叉开关，可根据 CC (Type-C 插头) 方向将系统 DP 和 DM 线路路由到 Type-C 顶部或底部端口。

USB 2.0 复用器还具有用于检测 USB BC1.2 和苹果终端的充电器检测 / 仿真功能。充电器检测模块连接着系统的 DP 和 DM，如图 4 所示。

要以足够的幅度满足 HS 眼图要求，请遵循以下准则：

- 建议将总 USB HS 信号走线长度 (USB 2.0 主机到 PMG1-S1 + PMG1-S1 到 Type-C 连接器引脚) 保持为 4 英寸。
- 通过调整 USB 2.0 主机上的驱动强度，可以将总 USB HS 信号走线长度增加到 8 英寸。
- DP/DM 信号走线两端的差分阻抗应为 90Ω 。
- 走线宽度应为 6 密耳。
- 间隙 (线间距离) 应为 8 密耳。

图 4. DP/DM 开关框图



VBUS 放电

PMG1-S1 还集成了 VBUS 放电电路。使用该电路对 VBUS 进行放电，从而可以满足拔掉或负电压转换条件下的 USB-PD 规范时序。

VBUS 调节器

可通过两个电源 (VSYS 和 VBUS) 给 PMG1-S1 供电。PMG1-S1 集成了一个用于获取工作电源电压的调节器 (可支持高达 21.5 V 的电压)。VSYS 始终优先于 VBUS。在没有 VSYS 的情况下，VBUS 将通过调节器给 PMG1-S1 供电。

接收程序路径上 VBUS PFET 的栅极驱动器

PMG1-S1 集成了一个 PFET 栅极驱动器，用于驱动 VBUS 接收程序路径上的外部 PFET。该栅极驱动器只能驱动低电平或高阻抗状态，因此要求安装一个外部上拉电阻。该引脚可承受 VBUS 电压。

充电器检测

PMG1-S1 为 USB BC.1.2 和苹果充电要求集成了电池充电器仿真和检测功能。

耐受高电压的 CC 线

该芯片支持耐受高电压的 CC 线。在 CC 通过连接器与 VBUS 短路的情况下，这些线路将在内部受到保护。

发送程序路径的 VBUS 负载开关控制器

负载开关控制器在 VBUS 发送程序路径上支持高达 20 V 的电压。

RCP

PMG1-S1 集成了反向电流保护 (RCP) 电路，该电路能够检测持续时间超过 $10 \mu s$ 的反向电流，并通过在检测到此类事件时自动关闭栅极来保护系统。

PMG1-S1 提供的 RCP 电路可以检测从连接器 VBUS_C 流向发送程序 VBUS_P 的反向电流。

每当 $VBUS_C > VBUS_P$ 而发送程序 FET 处于开启状态，从而导致电流从连接器 VBUS 流向发送程序 VBUS 时，会识别出 RCP 事件。在发现 RCP 事件后，发送程序 FET 将被关闭，从而使该发送程序和连接器 VBUS 被互相隔离开。

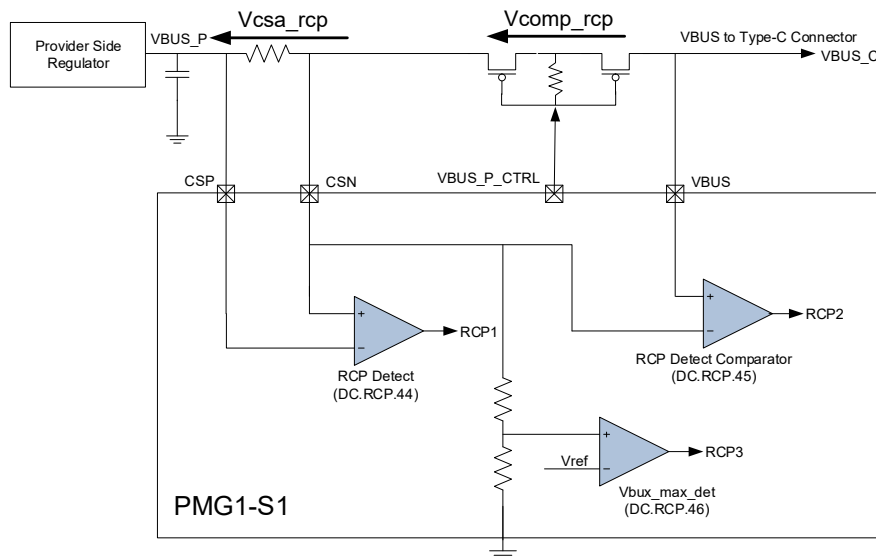
PMG1-S1 具有三种不同的机制，用于检测反向电流，如图 5 所示。

- 机制一：比较器通过 CSP 和 CSN 引脚检测外部 Rsense 的压降。每当 $CSN > CSP$ ，并且其相差值为表 33 中给出的 V_{csa_rcp} 电压时，该比较器将发出 RCP 事件信号。该比较器 RCP1 的输出如图 5 所示。
- 机制二：比较器通过 PMG1-S1 的 CSN 和 VBUS 引脚检测发送程序 FET 上的压降。每当 $VBUS > CSN$ ，并且其相差值为表 33 中给出的 V_{comp_rcp} 电压时，该比较器将发出 RCP 事件信号。该比较器 RCP2 的输出如图 5 所示。

- 机制三：比较器检测 CSN 引脚的 20% 电压，并将其与 5V 发送程序 VBUS 应用程序的 $V_{ref} = 1.15\text{ V}$ 进行比较。每当 CSN 电压超过表 33 中针对 5 V 应用给出的 $V_{bus_max_det}$ 电压时，该比较器将发出 RCP 事件信号。该比较器 RCP3 的输出如图 5 所示。请注意， V_{ref} 是可编程的数值，分压器可以选择使用 10% 或 20% 的分压值。对于更高的发送程序电压，VBUS 器件将自动调整该阈值。

当三个比较器输出中的任何一个提示 RCP 事件时，发送程序 FET 将关闭。根据应用程序，固件可以选择启用或禁用单个机制。

图 5. RCP 机制



CSA

PMG1-S1 芯片集成了一个高侧电流检测放大器，能够检测发送程序路径中 $5\text{ m}\Omega$ 外部电阻上的 100 mA 量级电流。在通过 VBUS 给 Type C 端口上的接收程序供电时，使用该功能可以监控电流负载并检测系统故障（例如 OCP 和 SCP），这样 PD 控制器可以关闭发送源 FET，从而保护器件。

转换速率可控制的栅极驱动器

PMG1-S1 具有一个可编程、转换速率可控制的栅极驱动器，用于限制连接事件期间的涌入电流。

VBUS 上的过压和欠压保护

PMG1-S1 为 VBUS 电源实现一个欠压 / 过压 (UVOV) 检测电路。可以独立设置 OV 和 UV 检测的阈值。UV 和 OV 检测器都具有可编程的阈值并由固件控制。OV 比较器的输入是 VBUS 电源电压和参考电压的分压 (8% 或 10%)。可以在 200 mV 到 2190 mV 范围内以 10 mV 的大小配置参考电压。

UV 比较器的输入是 VBUS 电源电压和参考电压的分压 (10% 或 20%)。可以在 200 mV 到 2190 mV 范围内以 10 mV 的大小配置参考电压。

VBUS 上的过电流保护

PMG1-S1 集成了一个高侧电流检测放大器，用于检测 VBUS 上的过电流现象。通过使用连接在“CSP”和“CSN”引脚之间的外部 $5\text{ m}\Omega$ 检测电阻器，可以检测 VBUS 负载，并将其与 OCP 检测器阈值进行比较。OCP 检测器阈值是可编程的，并由固件控制。

真随机数生成器

PMG1-S1 支持一个真随机数生成器 (TRNG)，用于生成随机数。使用这些随机数，可以生成随机质询，作为 USB Type C 身份验证规范 (USBTCAS) 的发起方实现的一部分。

CPU 和存储器子系统

CPU

PMG1-S1 中的 Cortex-M0 CPU 是 32 位 MCU 子系统的一部分，该内核通过扩展的时钟门控来优化低功耗操作。

CPU 还包含一个串行线调试 (SWD) 接口，即是 JTAG 的一个两线模式。PMG1-S1 的调试配置具有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

Flash

PMG1-S1 器件包含一个 128 KB 闪存模块，该模块的闪存加速器与 CPU 紧密耦合，从而能够缩短闪存模块的平均访问时间。闪存模块可在工作频率为 48 MHz 的情况下实现两个等待状态 (WS) 的访问时间。通过闪存加速器，闪存的单周期访问时间平均为 SRAM 访问时间的 85%。如果需要，闪存模块的部分空间可以用于仿真 EEPROM 操作。

SRAM

此外，提供的监控 ROM 还包含引导和配置子程序。

SRAM

PMG1-S1 支持 12 KB SRAM 存储器。

外设

PMG1-S1 具有四个 SCB，每个 SCB 都可以实现 I2C、UART、或 SPI 接口。

I²C 模式 硬件 I²C 模块可以执行整个多主设备和从设备接口 (具有多主设备仲裁功能)。该模块的工作速度可达 1 Mbps (增强型快速模式)，另外它还提供各种灵活的缓冲选项，以降低 CPU 的中断开销和延迟。所有通道都可以使用 FIFO 模式，并且在没有 DMA 的情况下该模式非常有用。

I²C 外设与 NXP I²C 总线规范和用户手册 (UM10204) 中定义的 I²C 标准模式、快速模式和增强型快速模式等器件兼容。在开漏模式下，可以使用 GPIO 实现 I²C 总线 I/O。在用于连接到所有节点的时钟和数据的总线上，I²C 总线为时钟和数据使用开漏驱动器和上拉电阻。通过使用适当的上拉电阻值来确保不同 I²C 速度所需的上升和下降时间。这些电阻值取决于 V_{DD}、总线电容和电阻容差。

有关如何为您的设计计算最佳上拉电阻值的详细信息，请参阅 UM10204 I2C 总线规范和用户手册中的内容 (可以在 www.nxp.com 网站上获得最新版本)。

PMG1-S1 在以下方面不完全符合 I²C 规范：

- 只有 SCB1 拥有过压耐受能力。SCB2、SCB3 和 SCB4 GPIO 单元不具有过压耐受能力，因此不能对这些单元进行热插拔或对 I²C 系统其余部分独立供电。
- 增强型快速模式在 V_{OL} 为 0.4 V 下有 20 mA 的 I_{OL} 规范。但是 GPIO 单元只能在最大 0.6 V 的 V_{OL} 下支持最大 8 mA 的 I_{OL} 灌电流。

- 快速模式与增强型快速模式指定的最小下降时间不满足 GPIO 单元的要求。使用慢速强驱动模式便能够满足该规范。

UART 模式：这是一个运行速率高达 1 Mbps 的全功能 UART。该模块支持汽车单线接口 (LIN)、红外接口 (IrDA) 和智能卡 (ISO7816) 等协议，这些都是基本 UART 协议的衍生协议。此外，它还支持 9 位多处理器模式。通过该模式可以寻址连接到通用 RX 和 TX 线的外设。支持通用 UART 功能，如奇偶校验错误、中断检测和帧错误。一个 8 字节深度的 FIFO 容许更长的 CPU 服务延迟。

SPI 模式：SPI 模式支持全 Motorola SPI、TI SSP (基本上添加了一个用于同步 SPI 编解码器的启动脉冲) 和 National Microwire (SPI 的半双工形式)。该 SPI 模块可以使用 FIFO。

定时器 / 计数器 / 脉宽调制器模块 (TCPWM)

PMG1-S1 共有两个 TCPWM 模块。每个 TCPWM 模块包含四个用户可编程的周期长度的 16 位计数器。另外，还有一个捕获寄存器，用于记录事件发生 (可能是 I/O 事件) 时的计数值；一个周期寄存器，用于停止或自动重新加载计数器 (如果计数值与周期寄存器的值相等) 和一个比较寄存器，用于生成比较值信号，以作为 PWM 占空比输出使用。该模块还提供了正向输出和反向输出间的可编程偏移；这样，这些输出可以作为可编程死区的互补 PWM 输出使用。它还提供一个用于强制输出进入预定义状态的停止 (Kill) 输入；例如，在马达驱动系统中，当出现过电流状态时，需要立即使用它来关闭驱动 FET 的 PWM 而不能等待软件干预。

GPIO

PMG1-S1 具有 17 个 GPIO，其中包含 SCB 和 SWD 引脚，可以将这些引脚作为 GPIO 使用。只有 SCB1 的 I²C 引脚具有过压耐受能力。GPIO 模块实现以下功能：

- 七种强驱动模式：
 - 仅输入
 - 弱上拉和强下拉
 - 强上拉和弱下拉
 - 开漏和强下拉
 - 开漏和强上拉
 - 强上拉和强下拉
 - 弱上拉和弱下拉
- 选择输入阈值 (CMOS 或 LVTTTL)。
- 除了各种驱动强度模式外，还能够独立控制输入和输出缓冲区的使能 / 禁用状态
- 保持模式，用于锁存前一状态 (即保持 I/O 状态处于深度睡眠模式)
- dV/dt 相关噪声控制的可选转换速率，用以降低 EMI

引脚被分组为逻辑单元 (又称为端口), 其宽度为 8 位。在上电和复位期间, 各模块被强制进入禁用状态, 从而避免为任何输入端供电和 / 或造成引脚启用时的过流现象。高速 I/O 矩阵的复用网络用于复用某个 I/O 引脚上连接的多个信号。固定功能外设的引脚位置也被固定以减少内部使用的复杂性。

数据输出寄存器和引脚状态寄存器分别用于保存引脚上需要驱动的值和引脚的状态。当启用中断时, 每一个 I/O 均可以生成一个中断, 并且每个 I/O 端口都有一个相关的中断请求 (IRQ) 和中断服务子程序 (ISR) 向量 (该数量为 6, 因为 PMG1-S1 具有六个端口)。

电源系统概述

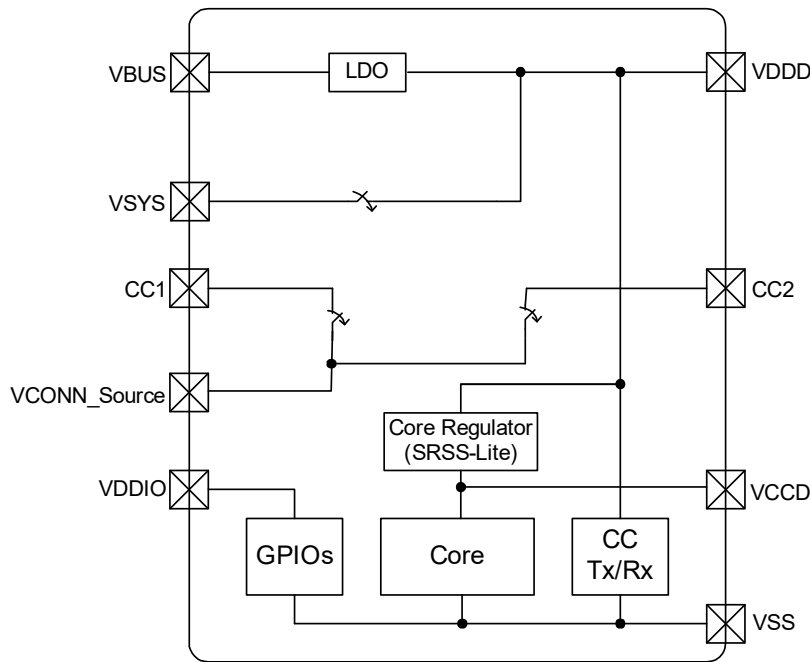
图 6 显示的是 PMG1-S1 的电源系统概述。PMG1-S1 可以由两

表 2. PMG1-S1 功耗模式

模式	描述
RESET (复位)	电源有效, 并且 XRES 不被激活。激活了内部复位源, 或者睡眠控制器使系统退出复位状态。
活动	电源有效, CPU 执行各种指令。
深度睡眠	主调节器以及大多数模块均被关闭。DeepSleep 调节器为逻辑供电, 但只有低频时钟可用。

个外部电源供电: VBUS (4 V ~ 21.5 V) 或 VSYS (2.75 V ~ 5.5 V)。通过使用 LDO, 可以调节芯片内的 VBUS 电源。可以在某些模拟模块中直接使用调节电源 VDDD, 或再次将它调节为 VCCD, 并将 VCCD 提供给大部分内核。PMG1-S1 具有两种功耗模式: 活动和深度睡眠。这些电源模式间的切换由电源系统控制。为 GPIO 提供了单独的电源域 VDDIO。VDDD 和 VCCD 引脚均为调节器的输出, 并分别连接 1 μ F 和 0.1 μ F 的电容, 以确保调节器的稳定性。不能将 VCCD 引脚作为电源使用。VDDD 可为外部负载提供 2 mA (最大值) 的电流。在 PMG1-S1 中, VDDD 将被短接到 PCB 上的 VDDIO。

图 6. PMG1-S1 电源系统



引脚分布

表 3. CYPM1111-40LQXI 的引脚分布

参数组	40-QFN	引脚名称	描述
GPIO 和串行接口	2	P1.0/SWD_CLK/UART_2_RX/ SPI_2_SEL	GPIO/SWD Clock/UART_2_RX/SPI_2_SEL
	3	P1.1/UART_2_TX/SPI_2_MOSI/ I2C_2_SDA	GPIO/UART_2_TX/SPI_2_MOSI/I2C_2_SDA
	4	P1.2/UART_2_CTS/SPI_2_MISO/ I2C_2_SCL	GPIO/UART_2_CTS /SPI_2_MISO/I2C_2_SCL
	5	P1.3/UART_2_RTS/SPI_2_CLK	GPIO/UART_2_RTS/SPI_2_CLK
	6	P1.4/SWD_IO	GPIO/SWD IO
	13	P2.0/UART_4_CTS /SPI_4_SEL/I2C_4_SCL	GPIO/UART_4_CTS /SPI_4_SEL/I2C_4_SCL
	14	P2.1/UART_4_RTS/SPI_4_MOSI/ I2C_4_SDA	GPIO/UART_4_RTS/SPI_4_MOSI/I2C_4_SDA
	15	P2.2/UART_1_CTS/SPI_1_SEL	GPIO/UART_1_CTS/SPI_1_SEL
	16	P5.0/UART_1_RTS/SPI_1_MOSI/ I2C_1_SDA	GPIO/UART_1_RTS/SPI_1_MOSI/I2C_1_SDA
	17	P5.1/UART_1_TX/SPI_1_MISO/I	GPIO/UART_1_TX/SPI_1_MISO/ I2C_1_SCL
	18	P3.0/UART_1_RX/SPI_1_CLK	GPIO/UART_1_RX/SPI_1_CLK
	20	P3.1/UART_3_CTS/SPI_3_SEL/I	GPIO/UART_3_CTS/SPI_3_SEL/I2C_3_SDA
	21	P3.2/UART_3_RTS/SPI_3_MOSI/ I2C_3_SCL	GPIO/UART_3_RTS/SPI_3_MOSI/I2C_3_SCL
	29	P4.0/UART_3_TX/SPI_3_MISO	GPIO/UART_3_TX/SPI_3_MISO. 如果未使用, 则保持悬空状态。
	30	P4.1/UART_3_RX/SPI_3_CLK	GPIO/UART_3_RX/SPI_3_CLK. 如果未使用, 则保持悬空状态。
	38	P0.0/UART_4_TX/SPI_4_MISO	GPIO/UART_4_TX/SPI_4_MISO. 如果未使用, 则保持悬空状态。
	39	P0.1/UART_4_RX/SPI_4_CLK	GPIO/UART_4_RX/SPI_4_CLK. 如果未使用, 则保持悬空状态。
USB Type-C 型	9	CC1	连接到 Type-C CC1 引脚。通过将 390 pF 电容器接地过滤噪声。
	7 个	CC2	连接到 Type-C CC2 引脚。通过将 390 pF 电容器接地过滤噪声。
复用器 / 开关	23	USBDP_SYS	从主机端连接到 USB 2.0 DP。
	24	USBDM_SYS	从主机端连接到 USB 2.0 DM。
	25	USBDM_BOT	连接到 Type-C D- 底部引脚。保持走线长度小于 2"。
	26	USBDP_BOT	连接到 Type-C D+ 底部引脚。保持走线长度小于 2"。
	27	USBDM_TOP	连接到 Type-C D- 顶部引脚。保持走线长度小于 2"。
	28	USBDP_TOP	连接到 Type-C D+ 顶部引脚。保持走线长度小于 2"。
VBUS	11	VBUS_P_CTRL	受转换速率控制的 I/O, 用于启用 / 禁用发送程序端 PFET 0: 即路径为开 高阻抗: 路径为关闭状态
	12	VBUS_C_CTRL	用于启用 / 禁用接收程序端 PFET 的引脚 0: 即路径为开 高阻抗: 路径为关闭状态
VBUS OCP/SCP/RCP	1	CSP	电流感应正输入 将该引脚连接到比 CSN 引脚更高的电位
	40	CSN	电流感应负输入
复位	10	XRES	复位输入 (低电平有效)

表 3. CYPM1111-40LQXI 的引脚分布（续）

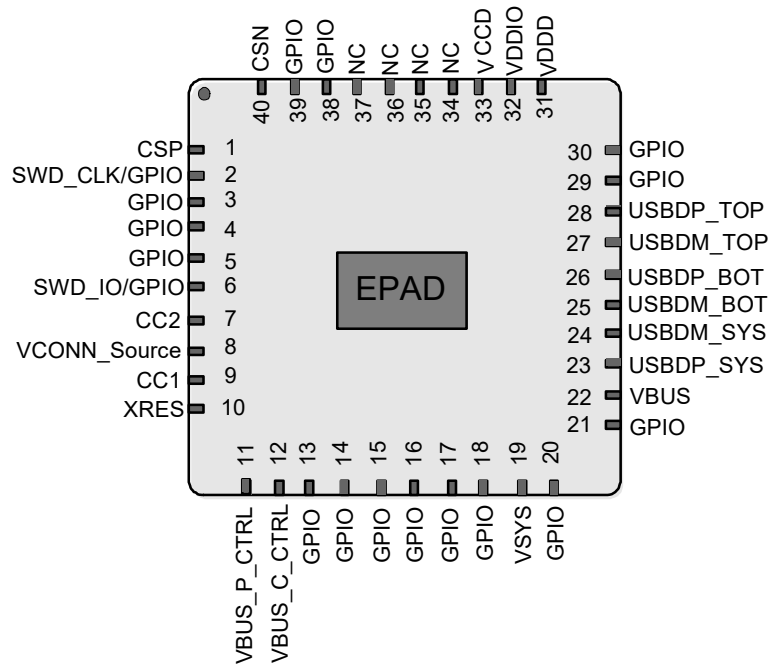
参数组	40-QFN	引脚名称	描述
供电电压	8	VCONN_Source	给 EMCA 线缆供电的电源输入，其范围为 4.85 V 至 5.5 V 使用低阻抗开关 连接到 CC1 或 CC2。 不适用于仅限 UFP/ 接收源的应用程序
	19	VSYS	PD 子系统和系统资源的电源输入 (2.75 V – 5.5 V)。
	22	VBUS	VBUS 的电源输入 (4 V – 21.5 V)，连接到 3.3 V 调节器。该引脚还使用内部下拉电阻对 VBUS 进行放电，并且还具有用于监控过压和欠压情况的监视器。
	31	VDDD	VBUS 输出连接到 3.3 V 调节器或通过开关连接到 VSYS。旁路通过，电容接地。该引脚可以驱动 2 mA 的外部负载。
	32	VDDIO	I/O 的电源，其范围为 1.71 V – 5.5 V
	33	VCCD	用于过滤电容的 1.8 V 调节器输出。该引脚不能驱动外部负载。
GND	EPAD	VSS	接地
NC	34	NC	未连接
	35	NC	未连接
	36	NC	未连接
	37	NC	未连接

表 4 为串行接口提供了各种配置选项。

表 4. SCB 及其功能

端口	40-QFN	SCB 功能			GPIO 功能
引脚	引脚编号	UART	SPI	I2C	
P5.0	16	UART_1_RTS	SPI_1_MOSI	I2C_1_SDA	GPIO
P5.1	17	UART_1_TX	SPI_1_MISO	I2C_1_SCL	GPIO
P3.0	18	UART_1_RX	SPI_1_CLK	–	GPIO
P2.2	15	UART_1_CTS	SPI_1_SEL	–	GPIO
P1.0	2	UART_2_RX	SPI_2_SEL	–	SWD_CLK/GPIO
P1.1	3 个	UART_2_TX	SPI_2_MOSI	I2C_2_SDA	GPIO
P1.2	4 个	UART_2_CTS	SPI_2_MISO	I2C_2_SCL	GPIO
P1.3	5 个	UART_2_RTS	SPI_2_CLK	–	GPIO
P3.1	20	UART_3_CTS	SPI_3_SEL	I2C_3_SDA	GPIO
P3.2	21	UART_3_RTS	SPI_3_MOSI	I2C_3_SCL	GPIO
P4.0	29	UART_3_TX	SPI_3_MISO	–	GPIO
P4.1	30	UART_3_RX	SPI_3_CLK	–	GPIO
P2.0	13	UART_4_CTS	SPI_4_SEL	I2C_4_SCL	GPIO
P2.1	14	UART_4_RTS	SPI_4_MOSI	I2C_4_SDA	GPIO
P0.0	38	UART_4_TX	SPI_4_MISO	–	GPIO
P0.1	39	UART_4_RX	SPI_4_CLK	–	GPIO

图 7. CYPM1111-40LQXI 的 40-QFN 引脚映射 (顶视图)



应用框图

图 8 说明了使用 PMG1-S1 的接收源应用程序。该应用程序共有两个主要部分：为提供输入电源的 USB Type-C 插座和作为输出电源的负载。

图 8. 基于 PMG1-S1 的接收源应用框图

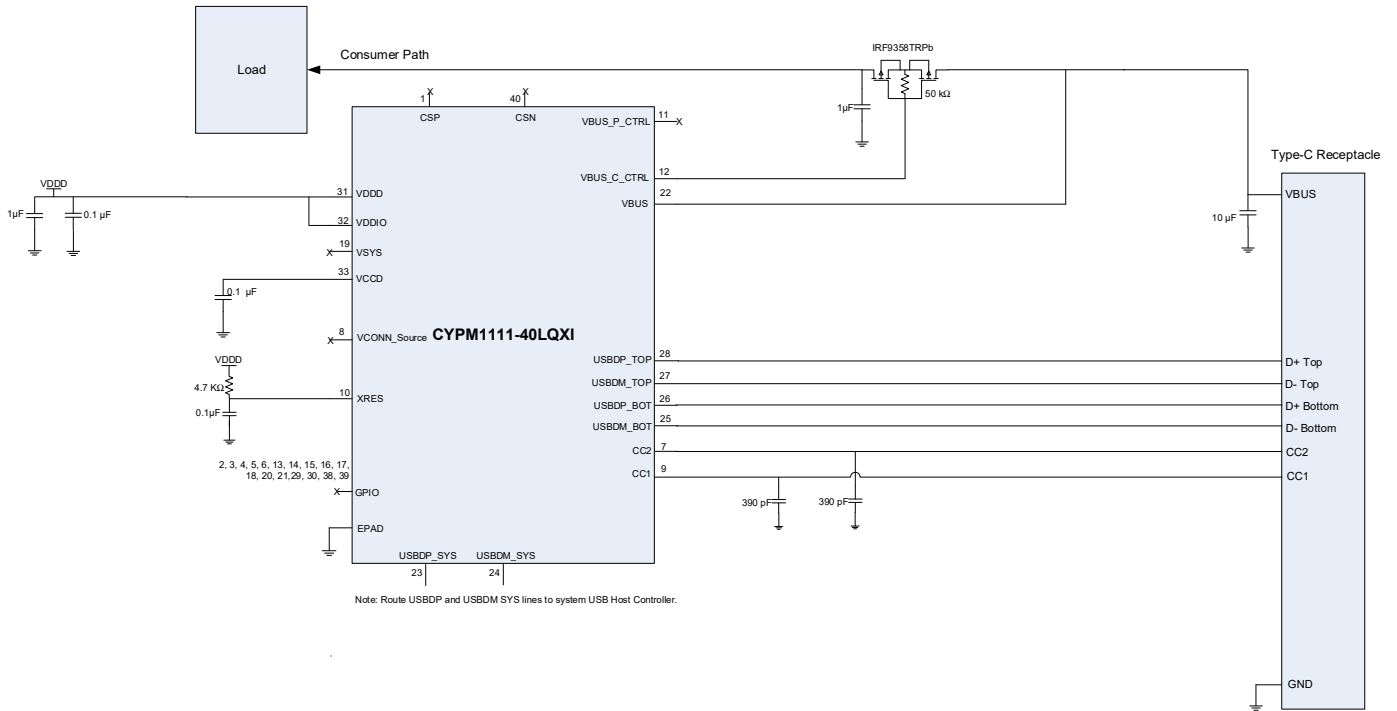
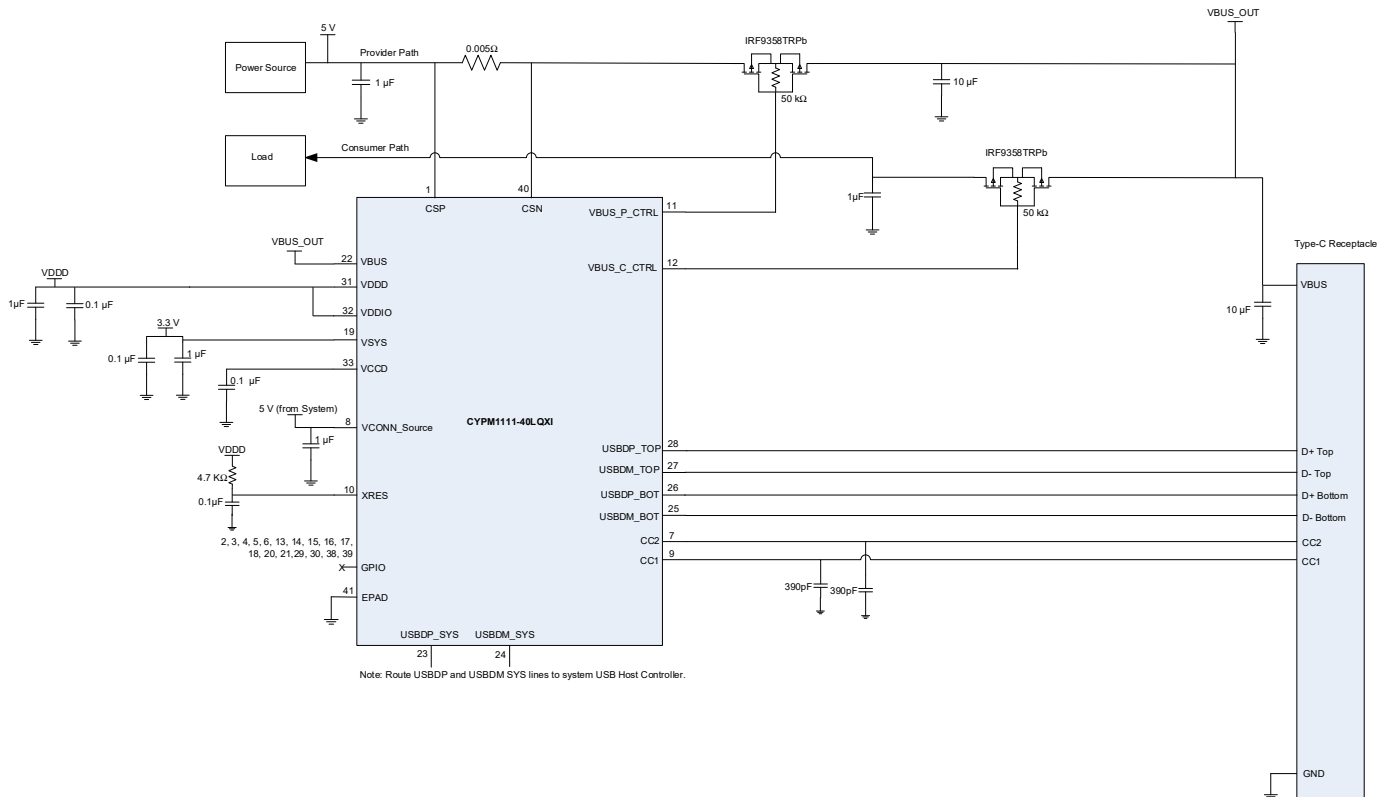


图 9 说明了使用 PMG1-S1 的 DRP 应用程序。在这类应用程序中，Type-C 端口可作为电源发送程序和电源接收程序使用。VBUS FET 将通过 VBUS 发送和接收电源。

PMG1-S1 的 VBUS_P_CTRL 引脚具有一个内置 VBUS 监控电路，该电路可以检测 VBUS 上的 OVP 和 UVP。此外，5 V 电源和电源发送程序 FET 之间的 5 mΩ 电阻器可以检测 VBUS 上的过电流情况。PMG1-S1 器件还集成了 VCONN FET，用于需要为配件和线缆供电的应用。

图 9. 基于 PMG1-S1 的 DRP 应用程序框图



电气规范

最大绝对额定值

表 5. 最大绝对额定值^[3]

参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
V _{SYS_MAX}	相对于 V _{SS} 的供电电压	–	–	6	V ^[4]	–
V _{CONN_SOURCE_MAX}	相对于 V _{SS} 的最大供电电压	–	–	6	V	
V _{BUS_MAX}	相对于 V _{SS} 的最大 V _{BUS} 电压	–	–	24	V	
V _{DDIO_MAX}	相对于 V _{SS} 的最大供电电压	–	–	V _{DDD}	V	
V _{GPIO_ABS}	GPIO, DP/DM 复用器的输入 (USBDP/DM_SYS, USBDP/DM_TOP/BOT)	–0.5 ^[5]	–	V _{DDIO} + 0.5	V	
I _{GPIO_ABS}	每个 GPIO 上的最大电流	–25	–	25	mA	–
I _{GPIO_INJECTION}	GPIO 注入电流, V _{IH} > V _{DDD} 的情况下为最大值, V _{IL} < V _{SS} 的情况下为最小值	–0.5	–	0.5	mA	最大绝对值, 每个引脚上注入的电流
ESD_HBM	人体静电放电模型	2200	–	–	V	–
ESD_CDM	静电放电 — 充电器件模型	500	–	–	V	–
LU	引脚的栓锁电流	–200	–	200	mA	–
V _{CC_PIN_ABS}	CC1 和 CC2 引脚的最大电压	–	–	24	V	–
V _{GPIO_OVT_ABS}	OVT 引脚 (16, 17) 电压	–0.5	–	6	V	–

注释:

- 器件在高于表 5 中所列出的最大绝对值条件下可能会造成永久性的损害。长期使用在最大绝对额定值下可能会影响器件的可靠性。最高存放温度为 150°C, 符合 JEDEC 标准 JESD22-A103 — 高温度存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值, 则器件可能不会正常工作。
- 除非另有说明, 否则所有电压均为对地电压。
- 在一个系统中, 如果负尖峰超过此处指定的最小电压, 建议添加肖特基二极管来钳位负尖峰。

器件级规范

除非另有说明，否则规范的适用温度为 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 且 $T_J \leq 100^{\circ}\text{C}$ 。除非另有说明，否则这些规范的适用电压范围为 3.0 V ~ 5.5 V。

直流规范

表 6. 直流规范 (工作条件)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PWR#23	V _{SYS}		2.75	—	5.5	V	UFP 应用程序
SID.PWR#23_A	V _{SYS}		3	—	5.5	V	DFP/DRP 应用程序
SID.PWR#22	V _{BUS}		4	—	21.5	V	—
SID.PWR#1	V _{DDD}	V _{SYS} 通电时的输入电压	V _{SYS} − 0.05	—	V _{SYS}	V	—
SID.PWR#1_A	V _{DDD}	V _{BUS} 通电时的输入电压	3 个	—	3.65	V	—
SID.PWR#26	V _{5V}		4.85	—	5.5	V	—
SID.PWR#13	V _{DDIO}		V _{DDD}	—	V _{DDD}	V	—
SID.PWR#24	V _{CCD}	输出电压 (供给内核逻辑)	—	1.8	—	V	—
SID.PWR#15	C _{EFC}	V _{CCD} 的旁路电容	—	100	—	nF	X5R 陶瓷
SID.PWR#16	C _{EXC}	V _{DDD} 的旁路电容	—	1	—	μF	
在活动模式下, V _{SYS} = 2.75 V ~ 5.5 V。典型值的测量条件为: V _{SYS} = 3.3 V							
SID.PWR#4	I _{DD12}	供电电流	—	10	—	—	T _A = 25 °C, CC I/O 处于发送或接收状态, 无 I/O 源电流, CPU 的工作频率为 24 MHz, PD 端口有效
深度睡眠模式, V _{SYS} = 2.75 V ~ 3.6 V							
SID34	I _{DD29}	V _{SYS} = 2.75 到 3.6 V, I ² C, 唤醒和 WDT 均处于开启状态。	—	150	—	μA	V _{SYS} = 3.3 V, T _A = 25 °C,
SID_DS1	I _{DD_DS1}	V _{SYS} = 3.3 V, CC 唤醒处于开启状态, 未连接 Type-C。	—	100	—	μA	电源 = V _{SYS} , 未连接 Type-C, CC 被启用, 用于唤醒, R _P 和 R _D 由 CPU 以 70 ms 的间隔进行连接。
SID_DS3	I _{DD_DS2}	V _{SYS} = 3.3 V, CC 唤醒开启, DP/DM 处于开启状态, ADC/CSA/UVOV 处于开启状态	—	500	—	μA	IDD_DS1 + DP/DM, CC 处于开启状态, ADC/CSA/UVOV 处于开启状态
XRES 电流							
SID307	I _{DD_XR}	激活 XRES 时的供电电流	—	50	—	μA	电源 = V _{SYS} = 3.3 V, 未连接 Type-C, T _A = 25 °C

CPU

表 7. CPU 规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CLK#4	F_{CPU}	CPU 输入频率	—	—	48	MHz	所有 V_{DD} 值
SID.PWR#21	$T_{DEEPSLEEP}$	从深度睡眠模式唤醒的时间	—	35	—	μs	由特性保证。
SYS.XRES#5	T_{XRES}	外部复位脉冲宽度	5 个	—	—	μs	
SYS.FES#1	T_{PWR_RDY}	从上电到“准备接受 I^2C/CC 指令”的时间	—	5 个	25	ms	

GPIO

表 8. GPIO 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.GIO#37	V_{IH_CMOS}	输入高电平电压	$0.7 \times V_{DDIO}$	—	—	V	CMOS 输入
SID.GIO#38	V_{IL_CMOS}	输入低电平电压阈值	—	—	$0.3 \times V_{DDIO}$	V	CMOS 输入
SID.GIO#39	$V_{IH_VDDIO2.7-}$	LVTTL 输入, $V_{DDIO} < 2.7 V$	$0.7 \times V_{DDIO}$	—	—	V	—
SID.GIO#40	$V_{IL_VDDIO2.7-}$	LVTTL 输入, $V_{DDIO} < 2.7 V$	—	—	$0.3 \times V_{DDIO}$	V	—
SID.GIO#41	$V_{IH_VDDIO2.7+}$	LVTTL 输入, $V_{DDIO} \geq 2.7 V$	2.0	—	—	V	—
SID.GIO#42	$V_{IL_VDDIO2.7+}$	LVTTL 输入, $V_{DDIO} \geq 2.7 V$	—	—	0.8	V	—
SID.GIO#33	V_{OH}	高电平输出电压	$V_{DDIO} - 0.6$	—	—	V	在 $V_{DDIO} = 3 V$ 时, $I_{OH} = -4 mA$
SID.GIO#34	V_{OH}	高电平输出电压	$V_{DDIO} - 0.5$	—	—	V	在 $V_{DDIO} = 1.8 V$ 时, $I_{OH} = -1mA$
SID.GIO#35	V_{OL}	低电平输出电压	—	—	0.6	V	在 $V_{DDIO} = 1.8 V$ 时, $I_{OL} = 4 mA$
SID.GIO#35A	$V_{OL_I2C_2}$	低电平输出电压	—	—	0.4	V	$I_{OL} = 3 mA$, $V_{DDIO} > 2 V$
SID.GIO#35B	$V_{OL_I2C_3}$	低电平输出电压	—	—	0.6 ^[6]	V	$I_{OL} = 6 mA$, $V_{DDIO} > 1.71 V$
SID.GIO#35C	V_{OL1_20mA}	低电平输出电压	—	—	0.4	V	$I_{OL} = 20 mA$, $V_{DDIO} > 3.0 V$, 仅适用于过压耐受引脚
SID.GIO#36	V_{OL}	低电平输出电压	—	—	0.6	V	在 $V_{DDIO} = 3 V$ 时, $I_{OL} = 10 mA$ (I_{OL_LED})
SID.GIO#5	R_{pu}	该信号被启用时的上拉电阻	3.5	5.6	8.5	$k\Omega$	$T_A = +25^\circ C$, 所有 V_{DDIO} 值
SID.GIO#6	R_{pd}	该信号被启用时的下拉电阻	3.5	5.6	8.5	$k\Omega$	$T_A = +25^\circ C$, 所有 V_{DDIO} 值
SID.GIO#16	I_{IL}	输入漏电流 (绝对值)	—	—	2	nA	$T_A = +25^\circ C$, $V_{DDIO} = 3 V$
SID.GIO#17	C_{PIN}	最大引脚电容	—	3	7	pF	—
SID.GIO#43	V_{HYSTTL}	输入迟滞电压, LVTTL	15	40	—	mV	$V_{DDIO} > 2.7 V$ 。由特性保证。
SID.GIO#44	$V_{HYSCMOS}$	CMOS 输入迟滞电压	$0.05 \times V_{DDIO}$	—	—	mV	$V_{DDIO} < 4.5 V$
SID.GIO#44A	$V_{HYSCMOS55}$	CMOS 输入迟滞电压	200	—	—	mV	$V_{DDIO} > 4.5 V$

表 9. GPIO 交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID70	T_{RISEF}	快速强驱动模式下的上升时间	2	—	12	ns	$3.3\text{ V } V_{DDIO}$, $C_{load} = 25\text{ pF}$
SID71	T_{FALLF}	快速强驱动模式下的下降时间	2	—	12	ns	$3.3\text{ V } V_{DDIO}$, $C_{load} = 25\text{ pF}$
SID.GIO#46	T_{RISES}	慢速强驱动模式下的上升时间	10	—	60	ns	$3.3\text{ V } V_{DDIO}$, $C_{load} = 25\text{ pF}$
SID.GIO#47	T_{FALLS}	慢速强驱动模式下的下降时间	10	—	60	ns	$3.3\text{ V } V_{DDIO}$, $C_{load} = 25\text{ pF}$
SID.GIO#48	F_{GPIO_OUT1}	GPIO F_{OUT} : $3.3\text{ V} \leq V_{DDIO} \leq 5.5\text{ V}$ 。 快速强驱动模式。	—	—	16	MHz	90/10%, 25 pF 负载
SID.GIO#49	F_{GPIO_OUT2}	GPIO F_{OUT} : $1.7\text{ V} \leq V_{DDIO} \leq 3.3\text{ V}$ 。 快速强驱动模式。	—	—	16	MHz	90/10%, 25 pF 负载
SID.GIO#50	F_{GPIO_OUT3}	GPIO F_{OUT} : $3.3\text{ V} \leq V_{DDIO} \leq 5.5\text{ V}$ 。 低速强驱动模式。	—	—	7	MHz	90/10%, 25 pF 负载
SID.GIO#51	F_{GPIO_OUT4}	GPIO F_{OUT} : $1.7\text{ V} \leq V_{DDIO} \leq 3.3\text{ V}$ 。 低速强驱动模式。	—	—	3.5	MHz	90/10%, 25 pF 负载
SID.GIO#52	F_{GPIO_IN}	GPIO 输入工作频率; $1.7\text{ V} \leq V_{DDIO} \leq 5.5\text{ V}$ 。	—	—	16	MHz	90/10% V_{IO}

XRES

表 10. XRES 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.XRES#1	V_{IH}	高电平输入电压	$0.7 \times V_{DDIO}$	—	—	V	CMOS 输入
SID.XRES#2	V_{IL}	输入低电平电压阈值	—	—	$0.3 \times V_{DDIO}$	V	CMOS 输入
SID.XRES#3	C_{IN}	输入电容	—	—	7	pF	—
SID.XRES#4	$V_{HYSXRES}$	输入电压迟滞	—	$0.05 \times V_{DDIO}$	—	mV	由特性保证。

注释

6. 要想在频率为 400 kHz 的条件下驱动全总线负载, 则要在 $V_{OL} = 0.6\text{ V}$ 的情况下使 I_{OL} 为 6 mA。不符合该规范的器件仍然可以工作, 但它们不能在频率为 400 kHz 和电容为 400 pF 的条件下运行。

数字外设

下列规范适用于定时器模式下的定时器 / 计数器 / PWM 外设。

GPIO 引脚的脉冲宽度调制 (PWM)

表 11. PWM 交流规范 (由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.TCPWM.3	$T_{CPWMFREQ}$	工作频率	–	–	F_c	MHz	F_c 最大值 = CLK_SYS。 最大值 = 48 MHz。
SID.TCPWM.4	$T_{PWMENEXT}$	输入触发脉冲宽度	$2/F_c$	–	–	ns	对于所有触发事件
SID.TCPWM.5	T_{PWMENT}	输出触发脉冲宽度	$2/F_c$	–	–	ns	上溢、下溢和 CC (计数值等于比较值) 可输出的最小宽度
SID.TCPWM.5A	T_{CRES}	计数器的分辨率	$1/F_c$	–	–	ns	连续计数间的最短时间
SID.TCPWM.5B	PWM_{RES}	PWM resolution (PWM 分辨率)	$1/F_c$	–	–	ns	PWM 输出的最小脉宽
SID.TCPWM.5C	Q_{RES}	正交输入分辨率	$1/F_c$	–	–	ns	正交相位输入间的最小脉冲宽度

I²C

表 12. 固定的 I²C 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID153	F_{I2C1}	比特率	–	–	1	Mbps	–

UART

表 13. 固定的 UART 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID162	F_{UART}	比特率	–	–	1	Mbps	–

SPI

表 14. 固定的 SPI 交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID166	F_{SPI}	SPI 工作频率 (主设备: 6 倍过采样)	–	–	8	MHz	–

表 15. 固定 SPI 主设备模式交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID167	T_{DMO}	Sclock 驱动边沿后 MOSI 有效的时间	–	–	15	ns	–
SID168	T_{DSI}	Sclock 捕获边沿前 MISO 有效的时间	20	–	–	ns	全时钟、MISO 延迟采样
SID169	T_{HMO}	先前的 MOSI 数据保持时间	0	–	–	ns	表示从设备数据捕获边沿

表 16. 固定的 SPI 从设备模式交流规范

(由特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID170	T_{DMI}	Sclock 捕获边沿前 MOSI 有效的时间	40	—	—	ns	—
SID171	T_{DSO}	Sclock 驱动边沿后 MISO 有效的时间	—	—	$48 + (3 \times T_{SCB})$	ns	$T_{SCB} = T_{CPU}$
SID171A	T_{DSO_EXT}	在外部时钟模式下 SClock 驱动边沿后 MISO 有效的时间	—	—	48	ns	—
SID172	T_{HSO}	先前的 MISO 数据保持时间	0	—	—	ns	—
SID172A	T_{SSELCK}	从 SSEL 有效到第一个 SCK 有效边沿的时间	100	—	—	ns	—

存储器

表 17. 闪存交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.MEM#4	T_{ROW_WRITE}	行 (块) 编写时间 (擦除和编程)	—	—	20	ms	—
SID.MEM#3	T_{ROW_ERASE}	行擦除的时间	—	—	13	ms	—
SID.MEM#8	$T_{ROWPROGRAM}$	擦除后的行编程时间	—	—	7	ms	25 °C 至 55 °C, 所有 V_{DDD} 值
SID178	$T_{BULKERASE}$	批量擦除时间 (128 KB)	—	—	35	ms	由设计保证
SID180	$T_{DEVPROG}$	器件总编程时间	—	—	25	s	由设计保证
SID.MEM#6	F_{END}	闪存擦写次数	100k	—	—	周期	—
SID182	F_{RET1}	闪存保留, $T_A \leq 55\text{ °C}$, 10 万个编程 / 擦除周期	20	—	—	年	—
SID182A	F_{RET2}	闪存保留, $T_A \leq 85\text{ °C}$, 1 万个编程 / 擦除周期	10	—	—	年	—
SID182B	F_{RET3}	闪存保留, $T_A \leq 105\text{ °C}$, 1 万个编程 / 擦除周期	3	—	—	年	—

系统资源

欠压情况下的上电复位 (POR)

表 18. 非精密上电复位 (IPOR)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID185	$V_{RISEIPOR}$	上升触发电压	0.80	—	1.50	V	由特性保证。
SID186	$V_{FALLIPOR}$	下降触发电压	0.70	—	1.4	V	

表 19. 精密上电复位 (POR)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID190	$V_{FALLPPOR}$	主动模式和睡眠模式下的 BOD 触发电压	1.48	—	1.62	V	由特性保证。
SID192	$V_{FALLDPSLP}$	深度睡眠模式下的 BOD 触发电压	1.1	—	1.5	V	

SWD 接口

表 20. SWD 接口规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.SWD#1	F_SWDCCLK1	$3.3\text{ V} \leq V_{DDIO} \leq 5.5\text{ V}$	—	—	14	MHz	SWDCLK \leq 1/3 CPU 时钟频率
SID.SWD#2	F_SWDCCLK2	$1.8\text{ V} \leq V_{DDIO} \leq 3.3\text{ V}$	—	—	7	MHz	SWDCLK \leq 1/3 CPU 时钟频率
SID.SWD#3	T_SWDI_SETUP	$T = 1/f\text{ SWDCLK}$	$0.25 \times T$	—	—	ns	由特性保证。
SID.SWD#4	T_SWDI_HOLD	$T = 1/f\text{ SWDCLK}$	$0.25 \times T$	—	—	ns	
SID.SWD#5	T_SWDO_VALID	$T = 1/f\text{ SWDCLK}$	—	—	$0.50 \times T$	ns	
SID.SWD#6	T_SWDO_HOLD	$T = 1/f\text{ SWDCLK}$	1	—	—	ns	

内部主振荡器

表 21. IMO 交流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CLK#13	F_{IMOTOL}	在频率为 48 MHz 时测量频率差异 (出厂调整后)	—	—	± 2	%	$2.7\text{ V} \leq V_{DD} < 5.5\text{ V}$, $-25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$
SID226	$T_{STARTIMO}$	IMO 启动时间	—	—	7	μs	—
SID.CLK#1	F_{IMO}	IMO 频率	—	48	—	MHz	—

内部低速振荡器

表 22. ILO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID234	$T_{STARTILO1}$	I_{LO} 启动时间	—	—	2	ms	由特性保证。
SID238	$T_{ILODUTY}$	I_{LO} 占空比	40	50	60	%	
SID.CLK#5	F_{ILO}	I_{LO} 频率	20	40	80	kHz	—

PD

表 23. PD 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.DC.cc_shvt.1	vSwing	发送器输出高电压	1.05	—	1.2	V	—
SID.DC.cc_shvt.2	vSwing_low	发送器输出低电压		—	0.075	V	—
SID.DC.cc_shvt.3	zDriver	发送器输出阻抗	33	—	75	Ω	—
SID.DC.cc_shvt.4	zBmcRx	接收器输入阻抗	10	—		M Ω	由设计保证
SID.DC.cc_shvt.5	Idac_std	USB 标准广告的源电流	64	—	96	μ A	—
SID.DC.cc_shvt.6	Idac_1p5a	广告电压为 5 V 时 1.5 A 的源电流	165.6	—	194.4	μ A	—
SID.DC.cc_shvt.7	Idac_3a	广告电压为 5 V 时 3 A 的源电流	303.6	—	356.4	μ A	—
SID.DC.cc_shvt.8	R _D	作为 UFP (上行端口) 时的下拉终端电阻	4.59	—	5.61	k Ω	—
SID.DC.cc_shvt.9	Rd_db	作为 UFP (上行端口) 时的下拉终端电阻, 带无电电池	4.08	—	6.12	k Ω	—
SID.DC.cc_shvt.10	zOPEN	该信号被禁用时 CC 阻抗接地	108	—		k Ω	—
SID.DC.cc_shvt.11	DFP_default_0p2	DFP 端的 CC 电压 — 标准 USB	0.15	—	0.25	V	—
SID.DC.cc_shvt.12	DFP_1.5A_0p4	DFP 端的 CC 电压 — 1.5 A	0.35	—	0.45	V	—
SID.DC.cc_shvt.13	DFP_3A_0p8	DFP 端的 CC 电压 — 3 A	0.75	—	0.85	V	—
SID.DC.cc_shvt.14	DFP_3A_2p6	DFP 端的 CC 电压 — 3 A	2.45	—	2.75	V	—
SID.DC.cc_shvt.15	UFP_default_0p66	UFP 端的 CC 电压 — 标准 USB	0.61	—	0.7	V	—
SID.DC.cc_shvt.16	UFP_1.5A_1p23	UFP 端的 CC 电压 — 1.5 A	1.16	—	1.31	V	—
SID.DC.cc_shvt.17	Vattach_ds	深度睡眠连接阈值	0.3	—	0.6	%	—
SID.DC.cc_shvt.18	Rattach_ds	深度睡眠上拉电阻	10	—	50	k Ω	—
SID.DC.cc_shvt.30	FS_0p53	快速交换检测的电压阈值	0.49	—	0.58	V	—

模数转换器

表 24. ADC 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ADC.1	Resolution	ADC 分辨率	—	8	—	位	—
SID.ADC.2	INL	积分非线性	−1.5	—	1.5	LSB	—
SID.ADC.3	DNL	差分非线性	−2.5	—	2.5	LSB	—
SID.ADC.4	增益误差	增益误差	−1.5	—	1.5	LSB	—
SID.ADC.5	VREF_ADC1	ADC 的参考电压	V _{DDmin}	—	V _{DDmax}	V	V _{DD} 生成的参考电压
SID.ADC.6	VREF_ADC2	ADC 的参考电压	1.96	2.0	2.04	V	深度睡眠参考生成的参考电压

充电器检测

表 25. 充电器检测直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.CHGDET.1	V _{DATA_REF}	充电器检测模式下的数据检测电流	250	—	400	mV	—
DC.CHGDET.2	V _{DM_SRC}	充电器检测模式下的 D _n 电压源	500	—	700	mV	—
DC.CHGDET.3	V _{DP_SRC}	充电器检测模式下的 D _p 电压源	500	—	700	mV	—
DC.CHGDET.4	I _{DM_SINK}	充电器检测模式下的 D _n 灌电流	25	—	175	μA	—
DC.CHGDET.5	I _{DP_SINK}	充电器检测模式下的 D _p 灌电流	25	—	175	μA	—
DC.CHGDET.6	I _{DP_SRC}	数据接触检测电流源	7 个	—	13	μA	—
DC.CHGDET.32	R _{DM_UP}	D _p /D _n 上拉电阻	0.9	—	1.575	kΩ	—
DC.CHGDET.31	R _{DM_DWN}	D _p /D _n 下拉电阻	14.25	—	24.8	kΩ	—
DC.CHGDET.29	R _{DATA_LKG}	D _p /D _n 上的数据线漏电	300	—	500	kΩ	—
DC.CHGDET.34	V _{SETH}	逻辑阈值	1.26	—	1.54	V	—
DC.pmg1s1.dpdn.14	R _{DCP_DATA}	DP 和 DN 上的专用充电端口电阻	—	—	40	Ω	—

V_{SYS} Switch

表 26. V_{SYS} 开关规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.DC.VDDDSW.1	Res _{sw}	从电源输入到输出电源 V _{DDD} 的电阻	—	—	1.5	Ω	在 V _{DDD} 上负载电流为 5 mA 到 10 mA 的条件下进行测量。

CSA

表 27. CSA 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.csa_scp.42	SCP_6A	在电流为 6 A 的条件下检测短路电流	—	±10	—	%	—
DC.csa_scp.43	SCP_10A	在电流为 10 A 的条件下检测短路电流	—	±10	—	%	—
OP.csa_scp.11	R _{sense}	外部感应寄存器	—	5 个	—	mΩ	准确度为 1%
DC.csa_scp.44	locp_1A	R _{sense} = 5 mΩ 条件下 1 A 的 OCP 触发阈值	—	130 ±20%	—	%	1A PD 合约 OCP 设置为合约值的 130% 或由用户编程
	locp_1A	R _{sense} = 10 mΩ 条件下 1 A 的 OCP 触发阈值	—	130 ±10%	—	%	1A PD 合约 OCP 设置为合约值的 130% 或由用户编程
DC.csa_scp.45	locp_5A	R _{sense} = 5/10 mΩ 条件下 2 A, 3 A, 4 A 和 5A 合约的 OCP 触发阈值	—	130 ±10%	—	%	2 A, 3 A, 4 A 和 5A PD 合约 OCP 设置为合约值的 130% 或由用户编程
DC.rcp_scp.7a	I _{csainn_lk}	RCP 和 CSA 模块关闭时 CSP 引脚的输入漏电流	—	—	10	μA	对于发送程序 V _{BUS} = 5 V
DC.rcp_scp.6a	I _{csainp_lk}	RCP 和 CSA 模块关闭时 CSN 引脚的输入漏电流	—	—	80	μA	对于发送程序 V _{BUS} = 5 V
DC.sys.1	I _{CSP_RCP_ON_CSA_OFF}	RCP 模块开启并且 SCP 模块关闭时 CSP 引脚的电流	—	—	20	μA	对于发送程序 V _{BUS} = 5 V
DC.sys.2	I _{CSN_RCP_ON_CSA_OFF}	RCP 模块开启并且 SCP 模块关闭时 CSN 引脚的电流	—	—	100	μA	对于发送程序 V _{BUS} = 5 V
DC.sys.3	I _{CSP_CSA_ON}	RCP 模块关闭并且 SCP 模块开启时 CSP 引脚的电流	—	—	30	μA	对于发送程序 V _{BUS} = 5 V

表 27. CSA 直流规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.sys.4	I_CSN_CSA_ON	RCP 模块关闭并且 SCP 模块开启时 CSN 引脚的电流	—	—	100	μA	对于发送源 $V_{BUS} = 5\text{ V}$
DC.sys.5	I_CSP_RCP_ON_CSA_ON	RCP 模块开启并且 SCP 模块开启时 CSP 引脚的电流	—	—	50	μA	对于发送源 $V_{BUS} = 5\text{ V}$ 。由设计保证。
DC.sys.6	I_CSP_RCP_ON_CAS_ON	RCP 模块开启并且 SCP 模块开启时 CSN 引脚的电流	—	—	120	μA	对于发送程序 $V_{BUS} = 5\text{ V}$ 。由设计保证。

 V_{BUS} UV/OV

 表 28. V_{BUS} UV/OV 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.UVOV.1	VTHUVOV1	活动模式下使用带隙参考的电压阈值准确度	—	±3	—	%	—
SID.UVOV.2	VTHUVOV2	深度睡眠模式下使用深度睡眠参考的电压阈值准确度	—	±5	—	%	—
SID.COMP_ACC	COMP_ACC	4s 后的比较器输入偏移电压	-15	—	15	mV	—

接收端 PFET 栅极驱动器

表 29. 接收端 PFET 栅极驱动器直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.DC.PGDO.1	Rpd	"pull_dn" 被启用时的电阻	—	—	5	kΩ	—
DC.pgdo_pd_isnk.12	iout_0	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 1$ 的条件下通过 iref_out 的灌电流	—	2	—	μA	—
DC.pgdo_pd_isnk.13	iout_1	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 2$ 的条件下通过 iref_out 的灌电流	—	4	—	μA	—
DC.pgdo_pd_isnk.14	iout_2	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 4$ 的条件下通过 iref_out 的灌电流	—	8	—	μA	—
DC.pgdo_pd_isnk.15	iout_3	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 8$ 的条件下通过 iref_out 的灌电流	—	16	—	μA	—
DC.pgdo_pd_isnk.16	iout_4	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 16$ 的条件下通过 iref_out 的灌电流	—	32	—	μA	—
DC.pgdo_pd_isnk.17	iout_5	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 32$ 的条件下通过 iref_out 的灌电流	—	63	—	μA	—
DC.pgdo_pd_isnk.18	iout_6	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 64$ 的条件下通过 iref_out 的灌电流	—	126	—	μA	—
DC.pgdo_pd_isnk.19	iout_7	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 128$ 的条件下通过 iref_out 的灌电流	—	252	—	μA	—
DC.pgdo_pd_isnk.20	iout_8	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 256$ 的条件下通过 iref_out 的灌电流	—	504	—	μA	—
DC.pgdo_pd_isnk.21	iout_9	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 512$ 的条件下通过 iref_out 的灌电流	—	1008	—	μA	—
DC.pgdo_pd_isnk.22	iout_10	在 $\text{iref_ctrl_lv} < 11 \geq \text{LOW}$ 和 $\text{iref_ctrl_lv} < 10:0 \geq 1024$ 的条件下通过 iref_out 的灌电流	—	2016	—	μA	—

表 30. 接收端 PFET 栅极驱动器交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ac.pgdo.2	Tr_discharge	输出节点的放电率	—	—	5	V/μs	由设计保证

表 30. 接收端 PFET 栅极驱动器交流规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ac.pgdo.sys_1	Tsoft_on	软启动的接收端 FET 开启延迟	–	5	–	ms	–

发送端 PFET 栅极驱动器

表 31. 发送程序端 PFET 栅极驱动器直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.pgdo_pu_1	Rpd	该信号被启用时使用最强下拉强度的下拉电阻, 使用 USBPD_PGDO_PD_ISNK_CFG 寄存器中的 “STRONG_EN=1” 字段	–	–	2	kΩ	
DC.pgdo_pu_2	Rpu	上拉电阻	–	1	2	kΩ	–
DC.pgdo_pd_isnk.1	Rpd_0	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 1	–	6830	–	Ω	–
DC.pgdo_pd_isnk.2	Rpd_1	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 2	–	3760	–	Ω	–
DC.pgdo_pd_isnk.3	Rpd_2	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 4	–	1900	–	Ω	–
DC.pgdo_pd_isnk.4	Rpd_3	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 8	–	1000	–	Ω	–
DC.pgdo_pd_isnk.5	Rpd_4	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 16	–	660	–	Ω	–
DC.pgdo_pd_isnk.6	Rpd_5	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 32	–	1700	–	Ω	–
DC.pgdo_pd_isnk.7	Rpd_6	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 64	–	900	–	Ω	–
DC.pgdo_pd_isnk.8	Rpd_7	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 128	–	630	–	Ω	–
DC.pgdo_pd_isnk.9	Rpd_8	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 256	–	560	–	Ω	–
DC.pgdo_pd_isnk.10	Rpd_9	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 512	–	530	–	Ω	–
DC.pgdo_pd_isnk.11	Rpd_10	iref_out 的电阻接地, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH 和 iref_ctrl_lv < 10:0 ≥ 1024	–	520	–	Ω	–

表 32. 接收端 PFET 栅极驱动器交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.pgdo_pu.1	Tpu	上拉延迟	–	10	35	μs	对于 4 nF 电容器和 50 kΩ 电阻器的上拉负载
AC.pgdo_pu.2	Tpd	下拉延迟	–	–	2	μs	–
AC.pgdo_pu.3	SRpu	输出转换速率的测量值为输出上升波形的 20% 到 80%。	–	–	8	V/μs	Cload = 4 nF, Vout = 0 V 到 24 V, 外部上拉电阻为 50 kΩ
AC.pgdo_pu.4	SRpd	输出转换速率的测量值为输出下降波形的 80% 到 20%。	–	–	8	V/μs	Cload = 4 nF, Vout = 24 V 到 0 V, 外部上拉电阻为 50 kΩ
AC.pgdo.sys_1	Tsoft_on	软启动的发送源 FET 开启延迟	–	5	–	ms	–

发送 PFET RCP

表 33. 发送端 PFET RCP 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.RCP.44	Vcsa_rcp	CSP/CSN 之间外部 Rsense 的电压, 用于检测 RCP 条件 (CSN 比 CSP 大 Vcsa_rcp)	–	2	6	mV	–
DC.RCP.45	Vcomp_rcp	V _{BUS} 和 CSN 引脚上的电压, 用于检测 RCP 条件	20	–	130	mV	–
DC.RCP.46	Vbus_max_det	发送源 FET 开启 (供电) 期间 CSN 引脚上的电压, 用于检测 RCP 条件 (该阈值可由用户编程)	5.55	5.75	5.95	V	该规范适用于 5 V 发送程序 V _{BUS} 电压。对于更高电压, 固件将根据 V _{BUS} 合约电压更改该阈值。

表 34. 发送端 PFET RCP、SCP 交流规格

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.RCP_SYS.1	Toff_scp	通过发送源 PFET 检测到短路电流后发送源 PFET 转为关闭状态的时间	—	10	—	μs	发送源 PFET 关闭时, 栅极上拉电阻为 50 kΩ, 总栅极电容为 4 nF。
AC.RCP_SYS.1	Toff_rcp	通过发送源 PFET 检测到反向电流后发送源 PFET 转为关闭状态的时间	—	10	—	μs	发送源 PFET 关闭时, 栅极上拉电阻为 50 kΩ, 总栅极电容为 4 nF。
AC.RCP_SYS.2	Ton	从恢复时间到开启 PFET RCP 条件被移除的时间	—	55	80	μs	—

 表 35. V_{BUS} 发送程序转换规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.tr.1	Ton	发送源 FET 的 V _{BUS} 从低电压转为高电压 (10% 到 90%) 的时间	—	5	—	ms	从 0 转为 5 V, 在系统级的条件下实现, 带有外部 PFET, 栅极上拉电阻为 50 kΩ, 总栅极电容为 4 nF。
AC.tr.2	FR_Ton	FR 交换期间 V _{BUS} 从低电压转为高电压 (10% 到 90%) 的时间	—	50	150	μs	从 0 转为 5 V, 在系统级的条件下实现, 带有外部 PFET, 栅极上拉电阻为 50 kΩ, 总栅极电容为 4 nF。
AC.tr.3	Toff	使用内部有效上拉时 V _{BUS_P_CTRL} 从高电压转为低电压 (90% 至 10%) 的时间	—	11	—	μs	从 5 转为 0 V, 在系统级的条件下实现, 带有外部 PFET, 栅极上拉电阻为 50 kΩ, 总栅极电容为 4 nF。

DP/DM 开关

表 36. DP/DM 开关直流规范

 (通过开关使充电器检测模块与 USB_{DP}_TOP、USB_{DM}_TOP、USB_{DP}_BOT 和 USB_{DM}_BOT 断链)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.pmg1s1.dpdm.1	RON_HS	DP/DM 处于开启状态时的电阻 (0 到 0.5 V) — HS 模式	—	—	8	Ω	—
DC.pmg1s1.dpdm.2	RON_FS	DP/DM 处于开启状态时的电阻 (0 到 3.3 V) — FS 模式	—	—	12	Ω	—
DC.pmg1s1.dpdm.5	Con_FS	频率为 6 MHz, 并且开关处于开启状态时的电容 — FS 模式	—	—	50	pF	由设计保证
DC.pmg1s1.dpdm.6	Con_HS	频率为 240 MHz, 并且开关处于开启状态时的电容 — HS 模式	—	—	10	pF	—
DC.pmg1s1.dpdm.9	ileak_pin	DP/DM 连接器端和主机端的引脚漏电流	—	—	1	μA	—
DC.pmg1s1.dpdm.11	RON_FLAT_HS	在 HS 模式下 DP/DM 处于开启状态时的平坦电阻 (0 到 0.4 V)	—	—	0.5	Ω	由设计保证
DC.pmg1s1.dpdm.12	RON_FLAT_FS	在 FS 模式下 DP/DM 处于开启状态时的平坦电阻 (0 到 3.3 V)	—	—	4	Ω	由设计保证

表 37. DP/DM 开关交流规范

(通过开关使充电器检测模块与 USBDP_TOP、USBDM_TOP、USBDM_BOT 和 USBDM_BOT 断链)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.pmg1s1.dpdm.1	BW_3dB_HS	3 db 带宽	700	—	—	MHz	由设计保证
AC.pmg1s1.dpdm.2	BW_3dB_FS	3 db 带宽	100	—	—	MHz	由设计保证
AC.pmg1s1.dpdm.5	T _{ON}	DP/DM 开关开启的时间	—	—	200	μs	—
AC.pmg1s1.dpdm.6	T _{OFF}	DP/DM 开关关闭的时间	—	—	0.4	μs	由设计保证
AC.pmg1s1.dpdm.7	T _{ON_VPUMP}	DP/DM 电荷泵启动时间	—	—	200	μs	由特性保证。
AC.pmg1s1.dpdm.8	Off_isolation_HS	HS 模式下的关断隔离	-20	—	—	dB	由设计保证
AC.pmg1s1.dpdm.9	Off_isolation_FS	FS 模式下的关断隔离	-50	—	—	dB	由设计保证
AC.pmg1s1.dpdm.10	X_talk	F = 12 MHz 的条件下从 FS 转为 HS 的开关串扰	-50	—	—	dB	由设计保证

VCONN 开关

表 38. VCONN 开关直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
DC.pmg1s1.20VCONN.1	R _{on}	VCONN_Source = 5 V 和负载电流为 215 mA 的条件下, 开关处于开启状态时的电阻	—	0.7	1.3	Ω	—
DC.pmg1s1.20VCONN.9	I _{OCP}	CC1/CC2 的过电流检测范围	550	—	—	—	—
DC.pmg1s1.20VCONN.10	OVP_threshold	CC1, CC2 过压保护检测阈值大于 V _{DDP} 或 VCONN_Source, 取较大值	200	—	1200	mV	—
DC.pmg1s1.20VCONN.11	OVP_hysteresis	过压检测迟滞电压	50	—	200	mV	由设计保证
DC.pmg1s1.20VCONN.12	OCP_hysteresis	过电流检测迟滞电压	20	—	60	—	—
DC.pmg1s1.20VCONN.14	OVP_threshold_on	在 CC1 或 CC2 开关被打开的条件下, 过压检测阈值大于 CC1/2 的 VCONN_Source。相同阈值将触发反向电流保护电路	200	—	700	mV	—

表 39. VCONN 开关交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
AC.pmg1s1.20VCONN.1	T _{ON}	VCONN 开关开启的时间	—	—	200	μs	—
AC.pmg1s1.20VCONN.2	T _{OFF}	VCONN 开关关闭的时间	—	—	3	μs	由设计保证

V_{BUS}

 表 40. V_{BUS} 放电规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.VBUS.DISC.1	Ron1	20 V NMOS 处于开启状态时的电阻	1500	—	3000	Ω	—
SID.VBUS.DISC.2	Ron2	20 V NMOS 处于开启状态时的电阻	750	—	1500	Ω	—
SID.VBUS.DISC.3	Ron3	20 V NMOS 处于开启状态时的电阻	500	—	1000	Ω	—
SID.VBUS.DISC.4	Ron4	20 V NMOS 处于开启状态时的电阻	375	—	750	Ω	—
SID.VBUS.DISC.5	Ron5	20 V NMOS 处于开启状态时的电阻	300	—	600	Ω	—

订购信息

表 41 列出了 PMG1-S1 器件编号和特性。

表 41. PMG1-S1 订购信息

MPN	应用程序	Type-C 端口	终端电阻: R_{D-DB}	功能	封装	芯片 ID
CYPM1111-40LQXI CYPM1111-40LQXIT	DRP 应用程序	1	$R_p^{[7]}, R_D^{[8]}, R_{D-DB}^{[9]}$	DRP	40-QFN	0x2A20

订购代码定义

器件编号的格式为 CYPM1ABC-DEFGHIJ，其中各字段的定义如下所示。

表 42. 订购代码定义

字段	描述	数值	意义
CY	赛普拉斯前缀	CY	公司 ID
PM	销售代码	PM	PM = 供电 MCU 系列
1	第一代 PM 系列	1	产品系列一代
A	系列	0	S0
		1	S1
		2	S2
		3	S3
B	PD 端口	1	1-PD 端口
		2	2-PD 端口
C	特定应用	X	特定应用
DE	引脚	XX	封装中的引脚数量
FG	封装代码	LQ	QFN
		BZ	BGA
		FN	CSP
H	无铅	X	含铅: X = 无铅
I	温度范围	I	工业级
J	仅用于 T&R	T	盘带封装

注释:

7. 表示一个发送源的终端电阻。
8. 表示一个配件或接收源的终端电阻。
9. 表示一个无电电池终端的终端电阻。

封装

表 43. 封装特性

参数	描述	条件	最小值	典型值	最大值	单位
T_A	工作环境温度	工业级	-40	25	85	°C
T_J	工作结温	工业级	-40	25	100	°C
T_{JA}	封装 θ_{JA} (40-QFN)	—	—	—	19.3	°C/W
T_{JC}	封装 θ_{JC} (40-QFN)	—	—	—	13.6	°C/W

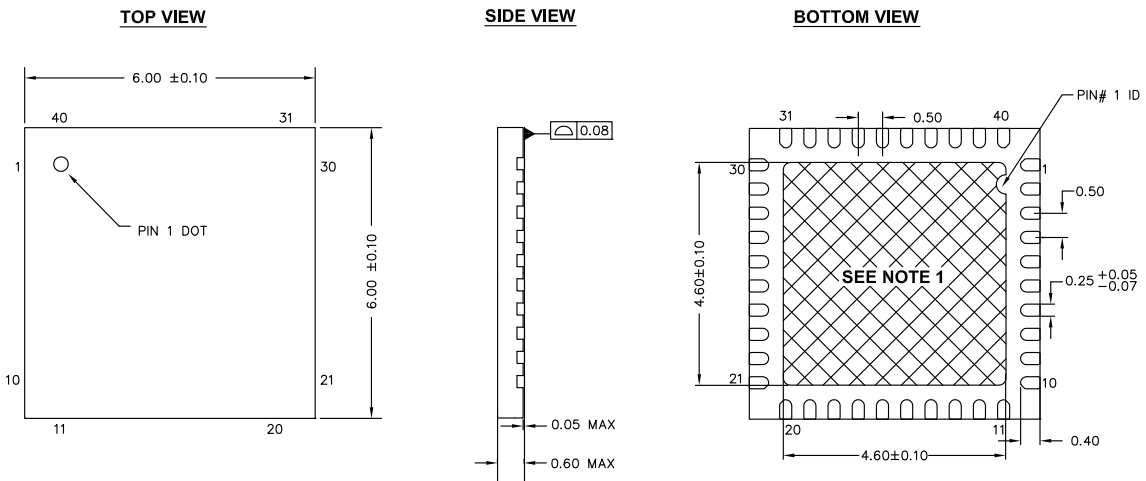
表 44. 回流焊峰值温度

封装	最高峰值温度	在与峰值温度相差 5 °C 时的最长时间
40-QFN	260°C	30 秒


表 45. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
40-QFN	MSL 3

图 10. 40-QFN (6 × 6 × 0.5 mm), LR40A/LQ40A 4.6 × 4.6 E-PAD (Sawn) 封装外形, 001-80659



NOTES:

1.  HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT: 68 ± 2 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

001-80659 *A

缩略语

表 46. 本文档中使用的首字母缩略词

缩略语	描述
ADC	模数转换器
AES	高级加密标准
API	应用编程接口
Arm®	高级 RISC 机器，即为一种 CPU 架构
CC	配置通道
BOD	欠压检测
CPU	中央处理单元
CRC	循环冗余校验，即为一种错误校验协议
CS	电流感应
CSA	电流检测放大器
DFP	下行方向端口
DP	显示端口，由视频电子标准协会 (VESA) 开发的数字显示接口
DIO	数字输入 / 输出，GPIO 只具有数字功能，无模拟功能。请参见 GPIO。
DMA	直接存储器访问
DRP	双功能电源
EEPROM	电可擦除只读存储器
EMCA	是一种 USB 线缆，它包含一个可将线缆特性（如电流比率）报告给 Type-C 接口的 IC。
EMI	电磁干扰
ESD	静电放电
FPB	闪存修补和断点
FRS	快速功能交换
FS	全速
GPIO	通用输入 / 输出
IC	集成电路
IDE	集成开发环境
I ² C 或 IIC	内部集成电路，一种通信协议
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
I/O	输入 / 输出，另请参见 GPIO
LVD	低电压检测
LVTTTL	低电压晶体管 — 晶体管逻辑
MCU	微控制器
NC	无连接
NMI	不可屏蔽中断
NVIC	嵌套向量中断控制器
OCP	过电流保护

表 46. 本文档中使用的首字母缩略词（续）

缩略语	描述
opamp	运算放大器
OVP	过压保护
OVT	过压容限
PCB	印刷电路
PD	供电
PGA	可编程增益放大器
PHY	物理层
POR	上电复位
PRES	准确上电复位
PRNG	伪随机数生成
PWM	脉宽调制器
RAM	随机存取存储器
RCP	反向电流保护，仅在发送源配置中支持
RISC	精简指令集计算
RMS	均方根
RTC	0.5 秒脉冲输出引脚
RX	接收
SAR	逐次逼近寄存器
SCB	串行通信模块
SCL	I ² C 串行时钟
SCP	短路保护，仅在发送源配置中支持
SDA	I ² C 串行数据
S/H	采样和保持
SHA	安全哈希 (hash) 算法
SPI	串行外设接口，即为一种通信协议
SRAM	静态随机访问存储器
SWD	串行线调试，即为一种测试协议
TCPWM	定时器计数器脉宽调制器
TRNG	真随机数生成器
TX	发送
Type-C	USB 连接器更细长，并且线缆可反向使用的新标准，能够提供 100 W 的电源
UART	通用异步发射器接收器，它是一种通信协议
UFP	上行端口
USB	通用串行总线
USBIO	USB 输入/输出，用于连接至 USB 端口的 PMG1-S1 引脚
UVP	欠压保护
XRES	外部复位 I/O 引脚

文档规范

测量单位

表 47. 测量单位

符号	测量单位
°C	摄氏度
Hz	赫兹
KB	1024 字节
kHz	千赫兹
kΩ	千欧
Mbps	每秒兆比特
MHz	兆赫
MΩ	兆欧姆
Msps	每秒兆次采样
μA	微安
μF	微法
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
mΩ	毫欧
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
Ω	欧姆
pF	皮法
ppm	百万分比
ps	皮秒
s	秒
sps	采样数每秒
V	伏特

文档修订记录页

文档标题: PMG1-S1 数据手册, 第一代供电微控制器 文档编号: 002-34372			
版本	ECN	提交日期	更改说明
**	7522145	12/16/2021	本文档版本号为 Rev**, 译自英文版 002-31597 Rev. *B。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司具有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要想找到最靠近您的办事处，请访问[赛普拉斯所在地](#)。

产品

Arm® Cortex® 微控制器	cypress.com/arm
汽车级	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmic
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

赛普拉斯开发者社区

[社区](#) | [代码示例](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support

关于符合通用串行总线规范的注意事项。赛普拉斯提供经认证符合通用串行总线规范、USB Type-C™ 电缆和连接器规范以及其他 USB 实施者论坛 (USB-IF) 规范的固件和硬件解决方案。您可以使用赛普拉斯或第三方软件工具 (包括示例代码) 修改赛普拉斯 USB 产品的固件。这种固件的修改可能导致固件 / 硬件组合不再符合相关的 USB-IF 规范。您完全负责确保您进行任何修改的合规性，并且在使用任何 USB-IF 商标或徽标进行任意修改前必须遵循 USB-IF 的合规要求。此外，如果赛普拉斯根据您的规范修改固件，那么您有责任确保您所进行的修改符合所要求的标准或规范。赛普拉斯将不对您所修改的赛普拉斯认证产品付出责任，并且这些已被修改的产品将不再符合相关的 USB-IF 规范。

© 赛普拉斯半导体公司，2020-2021 年。本文件是英飞凌科技旗下赛普拉斯半导体公司及其关联公司 (“赛普拉斯”) 的财产。本文件，包括其包含或引用的任何软件或固件 (“软件”)，根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可 (无再许可) (1) 在赛普拉斯持软件著作权项下的下列许可 (一) 对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和 (二) 仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供 (无论直接提供或通过经销商和分销商间接提供)，和 (2) 在被软件 (由赛普拉斯公司提供，且未经修改) 侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件或任何伴随的硬件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯不承担由于任何安全漏洞而产生的责任，例如未经授权的使用或访问赛普拉斯产品。**赛普拉斯未陈述、保证和担保赛普拉斯产品或使用赛普拉斯产品创建的系统将免于损坏、攻击、病毒、干扰、黑客、数据丢失或失窃或其他安全入侵 (统称为 “安全漏洞”)。**赛普拉斯对任何安全漏洞不承担任何责任，并且贵方应特此免除赛普拉斯因任何安全漏洞引起的任何索赔、损失或其他责任。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。赛普拉斯保留更改本文件的权利，届时将另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。“高风险设备”是指，若其故障后可能导致人身伤害、死亡或财产损失的任何设备或系统。高风险设备的例子是武器，核装置，外科植入物和其他医疗设备。“关键部件”是指，若其发生故障后，经合理预期会直接或间接地导致高风险设备故障或会影响高风险设备安全性和有效性的任何高风险设备部件。赛普拉斯不承担全部或部分，且贵方应特此免除赛普拉斯因在高风险设备中使用赛普拉斯产品作为关键部件而产生的任何索赔、损失或其他责任。贵方应赔偿赛普拉斯及其董事、职员、雇员、代理方、关联公司、经销商和受让方因在高风险设备中使用赛普拉斯产品作为关键部件而产生的所有索赔、成本、损失和费用，包括因产品责任、人身伤害或死亡或财产损失引起的主张，并使之免受损失。赛普拉斯产品非被设定或被授权作为高风险设备中的关键部件使用，除非限于 (i) 赛普拉斯公布的关于该产品的数据表明明确指出该产品适用于特定高风险设备，或 (ii) 赛普拉斯已事先书面授权贵方，允许将该产品用作特定高风险设备中的关键部件，并且贵方已签署单独的赔偿协议。

赛普拉斯、赛普拉斯徽标及上述项目的组合，PSoC、CapSense、EZ-USB、F-RAM、Traveo、WICED 和 ModusToolbox 为赛普拉斯或赛普拉斯的子公司在美国或在其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。