

Spansion® 模拟和微控制器产品



本文档包含有关 Spansion 模拟和微控制器产品的信息。尽管本文档内有原来开发该产品规格的公司名称“富士通”或“Fujitsu”，该产品将由 Spansion 提供给现有客户和新客户。

规格的延续

本文档内容并不因产品供应商的改变而有任何修改。文档内容的其他更新，均为改善文档而进行，并已记录在文档更改摘要。日后如有需要更改文档，其更改内容也将记录在文档更改摘要。

型号的延续

Spansion 将继续提供型号以“MB”开始的现有产品。如欲订购该类产品，敬请使用本文档内列出的产品型号。

查询更多信息

如欲查询更多关于 Spansion 存储器、模拟产品和微控制器产品及其解决方案的信息，请联系您当地的销售办事处。

F²MC-8FX

8 位微控制器

MB95330H 系列
硬件手册

F²MC-8FX

8 位微控制器

MB95330H 系列

硬件手册

如需有关微控制器支持的信息，请访问以下网站：

<http://edevic.e.fujitsu.com/micom/en-support/>

FUJITSU SEMICONDUCTOR LIMITED

前 言

■ 本手册的目的和对象读者

非常感谢大家对富士通半导体产品的长期支持和信赖。

MB95330H 系列作为 F²MC-8FX 家族通用产品之一，是一种可兼容专用集成电路 (ASIC) 的自主研发的 8 位单片机。MB95330H 系列可广泛应用于从便携式器件等消费类产品到工业设备。

本手册主要介绍 MB95330H 系列的功能、特征和操作事项。建议使用 MB95330H 系列实际开发产品的工程师事先通读本手册。

关于个体指令的详细信息，参考 "F²MC-8FX 编程手册"。

注：F²MC 是 FUJITSU Flexible Microcontroller 的缩写。

■ 商标

本手册中的公司名称和商标名称是各个公司的商标或注册商标。

■ 样本程序

富士通半导体免费提供 F²MC-8FX 家族的外设功能运行用的样本程序。使用此样本程序确认富士通微控制器的运行规格和使用方法。

注意样本程序可能有所变动，恕不另行通知。这些软件旨在标准操作和使用，应用到用户系统前，需要充分评估。因样本程序的使用引起的任何损害，富士通半导体不予承担任何责任。

- 本手册的记载内容如有变动，恕不另行通知。
订购前建议用户咨询销售代表。
- 本手册记载的信息仅作参考，诸如功能概要和应用电路示例，旨在说明
FUJITSU SEMICONDUCTOR 半导体器件的使用方法和操作示例，对于建立在该信息基础上的
器件使用，**FUJITSU SEMICONDUCTOR** 不保证器件的正常工作。如果用户根据该信息使用器
件实行相关开发，用户应承担因此引发的责任。基于上述信息的使用引起的任何损失，
FUJITSU SEMICONDUCTOR 不承担任何责任。
- 本手册内的任何信息，包括功能介绍和原理图，不应理解为使用和执行任何知识产权的许可，诸
如专利权或著作权，或 **FUJITSU SEMICONDUCTOR** 的其他权利或第三方权利，
FUJITSU SEMICONDUCTOR 也不保证使用该信息不侵犯任何第三方知识产权或其他权利。因
使用该信息引起的第三方知识产权或其他权利的侵权行为，**FUJITSU SEMICONDUCTOR** 不承
担任何责任。
- 本手册所介绍的产品旨在一般用途而设计、开发和制造，包括但并不限于一般的工业使用、通常
办公使用、个人使用和家庭使用，不旨在以下设计、开发和制造 (1) 使用中伴随着致命风险或危
险，若不加以特别高度安全保障，有可能导致对公众产生危害，甚至直接死亡、人身伤害、严重
物质损失或其他损失 (即核设施的核反应控制、航空飞行控制、空中交通控制、公共交通控制、
医用维系生命系统、核武器系统的导弹发射控制)，(2) 需要极高可靠性的应用领域 (比如海底中
转器和人造卫星)。注意上述领域内使用该产品引起的用户和 / 或第三方的任何索赔或损失，
FUJITSU SEMICONDUCTOR 不承担任何责任。
- 半导体器件存在一定的故障发生概率。请用户对器件和设备采取冗余设计、消防设计、过电流等
级防护措施，其他异常操作防护措施等安全设计，保证即使半导体器件发生故障的情况下，也不
会造成人身伤害、社会损害或重大损失。
- 本手册内记载的任何产品的出口 / 发布可能需要根据日本外汇及外贸管理法和 / 或美国出口管理法
条例办理必要的手续。
- 本手册内记载的公司名称和商标名称是各个公司的商标或注册商标。

Copyright ©2010 FUJITSU SEMICONDUCTOR LIMITED All rights reserved.

目录

第 1 章	概要	1
1.1	MB95330H 系列特性	2
1.2	MB95330H 系列的产品一览	5
1.3	产品差异和产品选择注意事项	7
1.4	MB95330H 系列的框图	8
1.5	引脚配置	9
1.6	封装尺寸	12
1.7	引脚说明	15
1.8	I/O 电路类型	19
第 2 章	芯片处理注意事项	23
2.1	芯片处理注意事项	24
第 3 章	存储空间	27
3.1	存储空间	28
3.2	存储器映射图	31
第 4 章	存储器访问模式	33
4.1	存储器访问模式	34
第 5 章	CPU	35
5.1	专用寄存器	36
5.2	通用寄存器	43
5.3	存储器中 16 位数据的配置	45
第 6 章	时钟控制器	47
6.1	时钟控制器的概要	48
6.2	振荡稳定等待时间	55
6.3	系统时钟控制寄存器 (SYCC)	57
6.4	振荡稳定等待时间设置寄存器 (WATR)	59
6.5	待机控制寄存器 (STBC)	62
6.6	系统时钟控制寄存器 2 (SYCC2)	65
6.7	时钟模式	67
6.8	低功耗模式 (待机模式) 时的操作	70
6.9	时钟振荡电路	77
6.10	预分频器的概要	78
6.11	预分频器的配置	79
6.12	预分频器的操作说明	80
6.13	预分频器的使用注意事项	81
第 7 章	复位	83
7.1	复位操作	84
7.2	复位源寄存器 (RSRR)	88
7.3	复位时的注意事项	91

第 8 章	中断	93
8.1	中断	94
第 9 章	I/O 口	103
9.1	I/O 口的概要	104
9.2	P0 口	105
9.3	P1 口	115
9.4	P6 口	122
9.5	PF 口	129
9.6	PG 口	134
第 10 章	时基定时器	139
10.1	时基定时器的概要	140
10.2	时基定时器的配置	141
10.3	时基定时器的寄存器	143
10.4	时基定时器的中断	146
10.5	时基定时器的操作说明和设置步骤示例	148
10.6	时基定时器的使用注意事项	151
第 11 章	硬件 / 软件监视定时器	153
11.1	监视定时器的概要	154
11.2	监视定时器的构成	155
11.3	监视定时器的寄存器	157
11.4	监视定时器的操作和设置方法示例	160
11.5	监视定时器的使用注意事项	163
第 12 章	计时预分频器	165
12.1	计时预分频器的概要	166
12.2	计时预分频器的构成	167
12.3	计时预分频器的寄存器	169
12.4	计时预分频器的中断	172
12.5	计时预分频器的操作和设置方法示例	174
12.6	计时预分频器的使用注意事项	176
12.7	计时预分频器的样本设置	177
第 13 章	WILD 寄存器功能	179
13.1	Wild 寄存器功能的概要	180
13.2	Wild 寄存器功能的构成	181
13.3	Wild 寄存器功能的寄存器	183
13.4	Wild 寄存器功能的使用	189
13.5	典型硬件连接示例	190
第 14 章	8/16 位多功能定时器	191
14.1	8/16 位多功能定时器的概要	192
14.2	8/16 位多功能定时器的构成	194
14.3	8/16 位多功能定时器的通道	197
14.4	8/16 位多功能定时器的引脚	198
14.5	8/16 位多功能定时器的寄存器	203

14.6	8/16 位多功能定时器的中断	227
14.7	间隔定时器功能的使用 (单次模式)	230
14.8	间隔定时器功能的使用 (连续模式)	233
14.9	间隔定时器功能的使用 (自由运行模式)	236
14.10	PWM 定时器功能的使用 (固定周期模式)	239
14.11	PWM 定时器功能的使用 (可变周期模式)	243
14.12	PWC 定时器功能的使用	247
14.13	输入捕捉功能的使用	251
14.14	噪声滤波器的使用	255
14.15	运行中各模式的状态	256
14.16	8/16 位多功能定时器的使用注意事项	258
第 15 章	外部中断电路	259
15.1	外部中断电路的概要	260
15.2	外部中断电路的构成	261
15.3	外部中断电路的通道	262
15.4	外部中断电路的引脚	263
15.5	外部中断电路的寄存器	267
15.6	外部中断电路的中断	270
15.7	外部中断电路的操作和设置方法示例	271
15.8	外部中断电路的使用注意事项	273
15.9	外部中断电路的样本程序	274
第 16 章	中断引脚选择电路	277
16.1	中断引脚选择电路的概要	278
16.2	中断引脚选择电路的结构	279
16.3	中断引脚选择电路的引脚	280
16.4	中断引脚选择电路的寄存器	281
16.5	中断引脚选择电路的操作	285
16.6	中断引脚选择电路的使用注意事项	286
第 17 章	LIN-UART	287
17.1	LIN-UART 的概要	288
17.2	LIN-UART 的构成	290
17.3	LIN-UART 引脚	295
17.4	LIN-UART 的寄存器	297
17.5	LIN-UART 中断	311
17.6	LIN-UART 波特率	319
17.7	LIN-UART 的操作和设置方法	327
17.8	LIN-UART 的使用注意事项	349
17.9	LIN-UART 的样本程序	351
第 18 章	8/10 位 A/D 转换器	357
18.1	8/10 位 A/D 转换器的概要	358
18.2	8/10 位 A/D 转换器的配置	359
18.3	8/10 位 A/D 转换器的引脚	361
18.4	8/10 位 A/D 转换器的寄存器	365
18.5	8/10 位 A/D 转换器的中断	371
18.6	8/10 位 A/D 转换器的操作及其设置步骤示例	372

18.7	8/10 位 A/D 转换器的使用注意事项	375
18.8	8/10 位 A/D 转换器的样本程序	376
第 19 章	低压检测复位电路	379
19.1	低压检测复位电路的概要	380
19.2	低压检测复位电路的配置	381
19.3	低压检测复位电路的引脚	382
19.4	低压检测复位电路的运行	383
第 20 章	时钟监视器计数器	385
20.1	时钟监视器计数器的概要	386
20.2	时钟监视器计数器的配置	387
20.3	时钟监视器计数器的寄存器	389
20.4	时钟监视器计数器的操作	393
20.5	时钟监视器计数器的使用注意事项	400
第 21 章	8/16 位 PPG	403
21.1	8/16 位 PPG 的概要	404
21.2	8/16 位 PPG 的配置	405
21.3	8/16 位 PPG 的通道	407
21.4	8/16 位 PPG 的引脚	408
21.5	8/16 位 PPG 的寄存器 (ch.0)	411
21.6	8/16 位 PPG 的中断	420
21.7	8/16 位 PPG 的操作和设定步骤示例	421
21.8	8/16 位 PPG 的使用注意事项	429
21.9	8/16 位 PPG 的设定示例	430
第 22 章	16 位 PPG 定时器 433	
22.1	16 位 PPG 定时器的概要	434
22.2	16 位 PPG 定时器的配置	435
22.3	16 位 PPG 定时器的通道	437
22.4	16 位 PPG 定时器的引脚	438
22.5	16 位 PPG 定时器的寄存器	440
22.6	16 位 PPG 定时器的中断	448
22.7	16 位 PPG 定时器的操作和设定步骤示例	449
22.8	16 位 PPG 定时器的使用注意事项	453
22.9	16 位 PPG 定时器的样本程序	454
第 23 章	16 位重载定时器 457	
23.1	16 位重载定时器的概要	458
23.2	16 位重载定时器的配置	460
23.3	16 位重载定时器的通道	462
23.4	16 位重载定时器的引脚	463
23.5	16 位重载定时器的寄存器	465
23.6	16 位重载定时器的中断	472
23.7	16 位重载定时器的操作和设定步骤示例	473

23.8	16 位重载定时器的使用注意事项	481
23.9	16 位重载定时器的设定示例	482
第 24 章	多功能脉冲发生器	485
24.1	多功能脉冲发生器的概要	486
24.2	多功能脉冲发生器的框图	489
24.3	多功能脉冲发生器的引脚	499
24.4	多功能脉冲发生器的寄存器	503
24.5	多功能脉冲发生器的中断	528
24.6	多功能脉冲发生器的操作	531
24.7	多功能脉冲发生器的使用注意事项	563
24.8	多功能脉冲发生器的样本程序	565
第 25 章	UART/SIO	567
25.1	UART/SIO 的概要	568
25.2	UART/SIO 的配置	569
25.3	UART/SIO 的通道	571
25.4	UART/SIO 的引脚	572
25.5	UART/SIO 的寄存器	575
25.6	UART/SIO 的中断	584
25.7	UART/SIO 的操作和设定步骤示例	585
25.8	UART/SIO 的样本程序	598
第 26 章	UART/SIO 专用波特率发生器	603
26.1	UART/SIO 专用波特率发生器的概要	604
26.2	UART/SIO 专用波特率发生器的通道	605
26.3	UART/SIO 专用波特率发生器的寄存器	606
26.4	UART/SIO 专用波特率发生器的操作说明	609
第 27 章	I²C	611
27.1	I ² C 的概要	612
27.2	I ² C 的构成	613
27.3	I ² C 通道	617
27.4	I ² C 总线接口引脚	618
27.5	I ² C 寄存器	620
27.6	I ² C 中断	633
27.7	I ² C 操作和设置方法示例	636
27.8	I ² C 的使用注意事项	647
27.9	I ² C 样本程序	649
第 28 章	双操作闪存	655
28.1	双操作闪存的概要	656
28.2	双操作闪存的扇区 / 存储区配置	658
28.3	双操作闪存寄存器	659
28.4	闪存自动演算的启动	675
28.5	自动演算执行状态的确认	677
28.6	闪存擦 / 写	684
28.7	双操作闪存的操作	693
28.8	闪存加密	695

28.9	双操作闪存的使用注意事项	696
第 29 章	串行编程连接示例	697
29.1	闪存产品串行编程连接的基本配置	698
29.2	串行编程的连接示例	700
第 30 章	非易失性寄存器 (NVR) 功能	703
30.1	NVR 接口的概要	704
30.2	NVR 接口的配置	705
30.3	NVR 接口的寄存器	706
30.4	主 CR 时钟调节的注意事项	712
30.5	执行 NVR 操作的注意事项	714
第 31 章	系统设定控制器	715
31.1	系统设定寄存器 (SYSC) 的概要	716
31.2	系统设定寄存器 (SYSC)	717
31.3	控制器的使用注意事项	720
附录	721
附录 A	I/O 映射	722
附录 B	中断源一览	728
附录 C	存储器映射	729
附录 D	MB95330H 系列的引脚状态	730
附录 E	指令概要	733
E.1	寻址	736
E.2	特殊指令	740
E.3	位操作指令 (SETB, CLRB)	744
E.4	F ² MC-8FX 指令	745
E.5	指令映射	748
附录 F	掩膜选项	749
索引	751
寄存器索引	771
引脚索引	775
中断索引	777

本版本的主要变更内容

页	变更内容 (详细信息, 参考正文)
-	第 1 版

第 1 章

概要

本章介绍 **MB95330H** 系列的特性和基本规范。

- 1.1 MB95330H 系列特性
- 1.2 MB95330H 系列的产品一览
- 1.3 产品差异和产品选择注意事项
- 1.4 MB95330H 系列的框图
- 1.5 引脚配置
- 1.6 封装尺寸
- 1.7 引脚说明
- 1.8 I/O 电路类型

1.1 MB95330H 系列特性

MB95330H 系列是通用单芯片微控制器产品。该微控制器包括精简的指令集和多种外设功能。

■ MB95330H 系列特性

● F²MC-8FX CPU 内核

最优化的控制器指令集

- 乘法和除法指令
- 16 位算术运算
- 位测试分支指令
- 位操作指令等

● 时钟

- 可选主时钟源
主 OSC 时钟 (高达 16.25 MHz, 最大机器时钟频率为 8.125 MHz)
外部时钟 (高达 32.5 MHz, 最大机器时钟频率为 16.25 MHz)
内部主 CR 时钟 (1/8/10/12.5 MHz \pm 2%, 最大机器时钟频率为 12.5 MHz)
- 可选副时钟源
副 OSC 时钟 (32.768 kHz)
外部时钟 (32.768 kHz)
副 CR 时钟 (典型值 : 100 kHz, 最小值 : 50 kHz, 最大值 : 200 kHz)

● 定时器

- 8/16 位多功能定时器 \times 2 路通道
- 8/16 位 PPG \times 3 路通道
- 16 位 PPG \times 1 路通道 (可单独运行或与多脉冲发生器一起运行)
- 16 位重载定时器 \times 1 通道 (可单独运行或与多脉冲发生器一起运行)
- 时基定时器 \times 1 路通道
- 计时预分频器 \times 1 路通道

● UART/SIO

- 全双工双缓冲器
- 支持时钟同步串行数据传输 (SIO) 或时钟异步 (UART) 串行数据传输

● I²C

- 内置唤醒功能

MB95330H 系列

● 多脉冲发生器 (MPG)

- 16 位重载定时器 × 1 路通道
- 16 位 PPG 定时器 × 1 路通道
- 波形发生器 (含一个有缓冲器功能和比较清除功能的 16 位定时器)

● LIN-UART

- 全双工双缓冲器
- 支持时钟同步串行数据传输和时钟异步串行数据传输

● 外部中断

- 边沿检测中断 (可选择上升沿、下降沿或双沿)
- 可用于从各种低功耗模式 (也叫做待机模式) 中唤醒芯片

● 8/10 位 A/D 转换器

- 可选择 8 位或 10 位分辨率

● 低功耗模式 (待机模式)

- 停止模式
- 休眠模式
- 计时模式
- 时基定时器模式

● I/O 口

- MB95F332H/F333H/F334H(最多 I/O 口数 : 28 个)
 - 通用 I/O 口 (N-ch. 开漏): 3 个
 - 通用 I/O 口 (CMOS I/O): 25 个
- MB95F332K/F333K/F334K(最多 I/O 口数 : 29 个)
 - 通用 I/O 口 (N-ch. 开漏): 4 个
 - 通用 I/O 口 (CMOS I/O): 25 个

● 片上调试

- 单线串行控制
- 支持串行编程 (异步模式)

● 硬件 / 软件监视定时器

- 内置硬件监视定时器

● 低压检测复位电路

- 内置低压监测器

● 时钟监控计数器

- 内置时钟监控计数器功能

- 可编程端口输入电压电平
 - CMOS 输入电平 / 迟滞输入电平
- 双操作闪存
 - 可在不同存储区 (高位存储区 / 低位存储区) 同时进行擦 / 写和读取。
- 闪存加密功能
 - 保护闪存内的数据

MB95330H 系列

1.2 MB95330H 系列的产品一览

表 1.2-1 所列为 MB95330H 系列的产品一览。

■ MB95330H 系列产品一览

表 1.2-1 MB95330H 系列产品一览 (1 / 2)

型号	MB95F332H	MB95F333H	MB95F334H	MB95F332K	MB95F333K	MB95F334K
参数						
类型	闪存产品					
时钟监控计数器	监控主时钟振荡					
程序 ROM 容量	8 KB	12 KB	20 KB	8 KB	12 KB	20 KB
RAM 容量	240 B	496 B	1008 B	240 B	496 B	1008 B
低压检测电路复位	无			有		
复位输入	专用			选择软件		
CPU 功能	基本指令数 : 136 条 指令位长 : 8 位 指令长 : 1 ~ 3 个字节 数据位长 : 1、8 或 16 位 最短指令执行时间 : 61.5 ns (机器时钟频率为 16.25 MHz 时) 中断处理时间 : 0.6 μs (机器时钟频率为 16.25 MHz 时)					
通用 I/O	I/O 口 (最多): 28 个 CMOS I/O: 25 个, N-ch. 开漏 : 3 个			I/O 口 (最多): 29 个 CMOS I/O: 25 个, N-ch. 开漏 : 4 个		
时基定时器	中断周期: 0.256 ms ~ 8.3 s (外部时钟频率为 4 MHz 时)					
硬件 / 软件监视定时器	复位发生周期 主振荡时钟频率为 10 MHz 时 : 105 ms (最少) 副 CR 时钟可用作硬件监视定时器的源时钟					
Wild 寄存器	可替换 3 个字节的 ROM 数据。					
LIN-UART	专用重载定时器可设置大范围的通信速度 可与时钟同步或异步传输串行数据 LIN 功能可用作 LIN 主控或 LIN 从动					
8/10 位 A/D 转换器	8 路通道 可选择 8 位或 10 位分辨率					
8/16 位 多功能定时器	2 路通道 定时器可设置为 "8 位定时器 x 2 路 " 或 "16 位定时器 x 1 路 " 内置定时器功能、 PWC 功能、PWM 功能和捕捉功能 计数时钟 : 可选内部时钟 (7 种类型) 或外部时钟 可输出方波					
外部中断	10 路通道 沿检测中断 (可选择上升沿、下降沿或双沿) 可用于从待机模式中唤醒芯片					
片上调试	单线串行控制 支持串行编程 (异步模式)					

表 1.2-1 MB95330H 系列产品一览 (2 / 2)

型号 参数	MB95F332H	MB95F333H	MB95F334H	MB95F332K	MB95F333K	MB95F334K
UART/SIO	1 路通道 可使用 UART/SIO 传输数据 内置全双工双缓冲器, 可变数据长 (5/6/7/8 位), 内置波特率发生器和误差检测功能 NRZ 型传输格式 可选择 LSB 优先的数据传输或 MSB 优先的数据传输 可与时钟异步 (UART) 传输串行数据或与时钟同步 (SIO) 传输串行数据					
I ² C	1 路通道 主 / 从发送或接收 具有总线报错功能、仲裁功能、发送方向检测功能、唤醒功能 具有重复启动状态的生成功能和检测功能					
8/16 位 PPG	3 路通道 每路 PPG 通道可设置为 "8 位 PPG x 2 路" 或 "16 位 PPG x 1 路" 计数器工作时钟: 可从 8 个时钟源中选择。					
16 位 PPG	可使用 PWM 模式和单次模式。 计数器工作时钟: 可从 8 个时钟源中选择。 支持外部触发启动。 可单独使用或与多脉冲发生器一起使用。					
16 位 重载定时器	可使用两个时钟模式和两个计数器工作模式。 可输出方波。 计数时钟: 可选择内部时钟 (七种) 和外部时钟。 两个计数器工作模式: 重载模式和单次模式 可单独使用或与多脉冲发生器一起使用。					
多脉冲发生器	16 位 PPG 定时器: 1 路通道 16 位重载定时器运行: 跳转输出、单次输出 事件计数器: 1 路通道 波形发生器 (含一个有缓冲器功能和比较清零功能的 16 位定时器)					
计时预分频器	可选择八种不同的时间间隔。					
闪存	支持自动编程、Embedded Algorithm、写 / 擦 / 暂停擦除 / 恢复擦除命令。 具有显示 Embedded Algorithm 运算完成的标志。 写 / 擦周期数: 100,000 次 数据保持时间: 20 年 保护闪存内容的闪存加密功能					
待机模式	休眠模式、停止模式、计时模式、时基定时器模式					
封装	FPT-32P-M30 DIP-32P-M06 LCC-32P-M19					

MB95330H 系列

1.3 产品差异和产品选择注意事项

本节介绍 MB95330H 系列产品差异和产品选择注意事项。

■ 产品差异和产品选择注意事项

- 功耗

使用片上调试功能时，需考虑闪存擦 / 写的功耗。

关于功耗，详情参见 MB95330H 系列数据手册中的 "■ 电气特性"。

- 封装

关于封装，详情参见 "1.6 封装尺寸"。

- 工作电压

工作电压因片上调试功能使用与否而异。关于工作电压，详情参见 MB95330H 系列数据手册中的 "■ 电气特性"。

- 片上调试功能

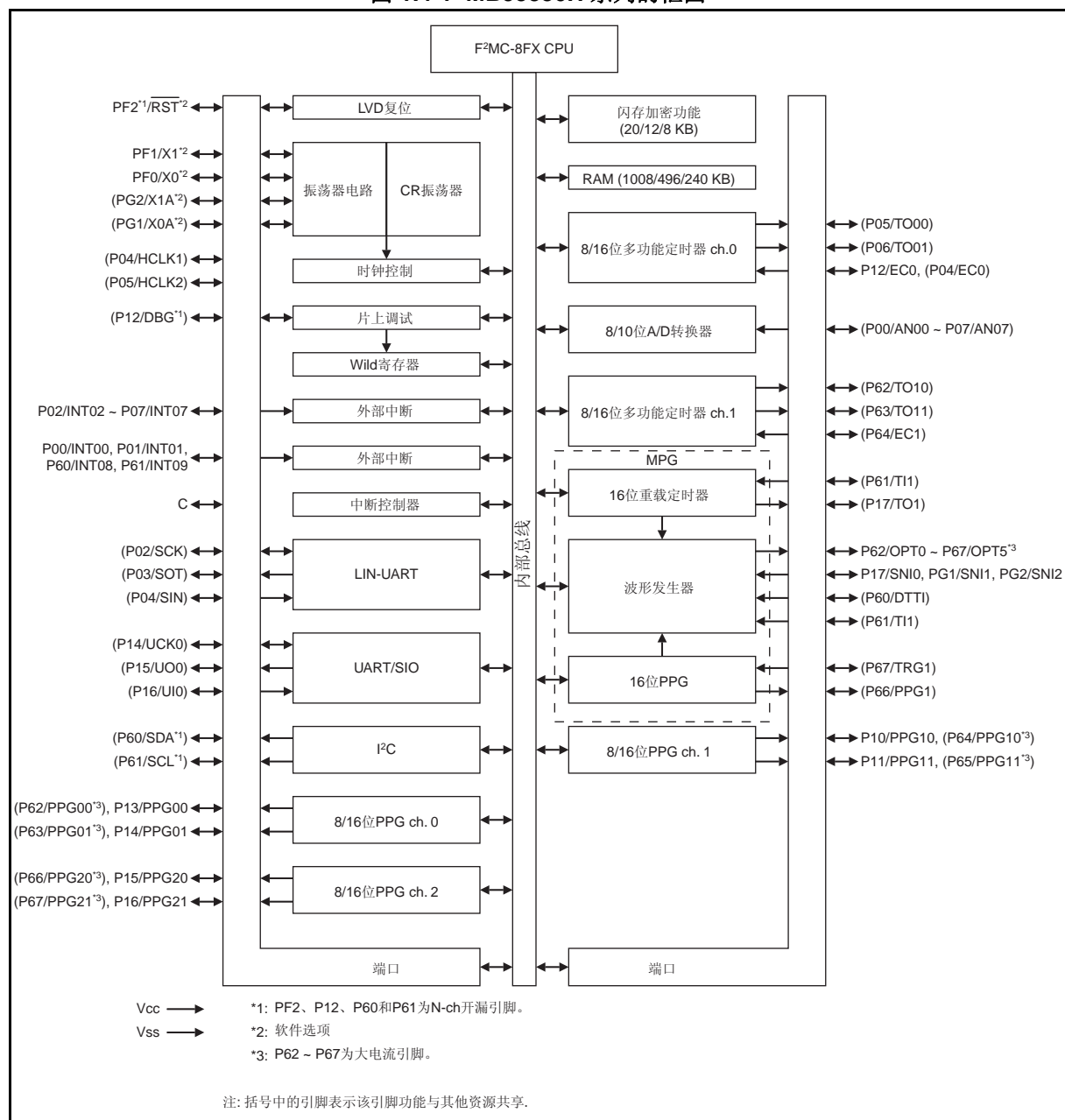
片上调试功能需将 V_{CC} 、 V_{SS} 和单线串行连接至评估工具。

1.4 MB95330H 系列的框图

图 1.4-1 是 MB95330H 系列的框图。

■ MB95330H 系列的框图

图 1.4-1 MB95330H 系列的框图



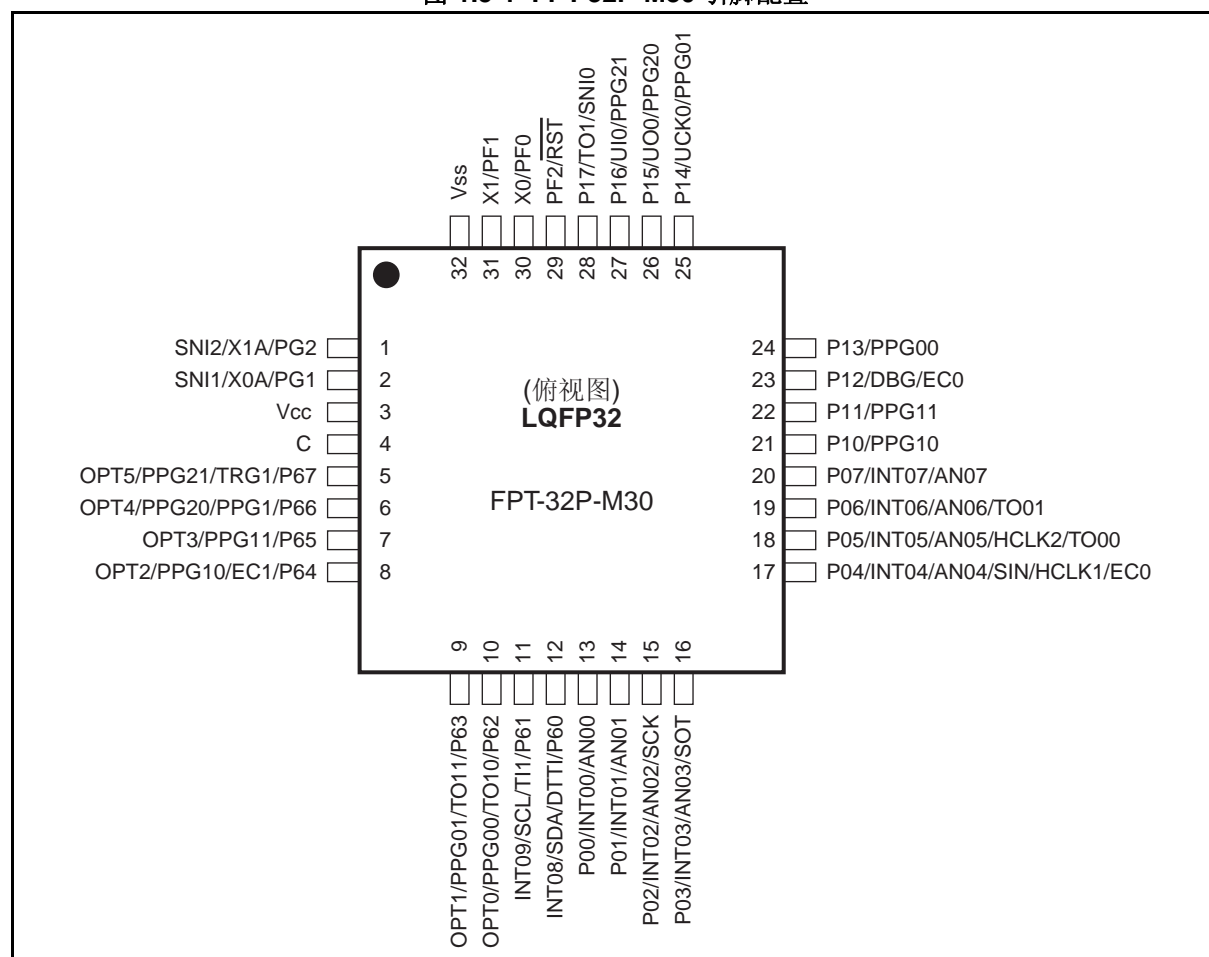
MB95330H 系列

1.5 引脚配置

图 1.5-1、图 1.5-2 和图 1.5-3 分别为 MB95330H 系列三种封装的引脚配置。

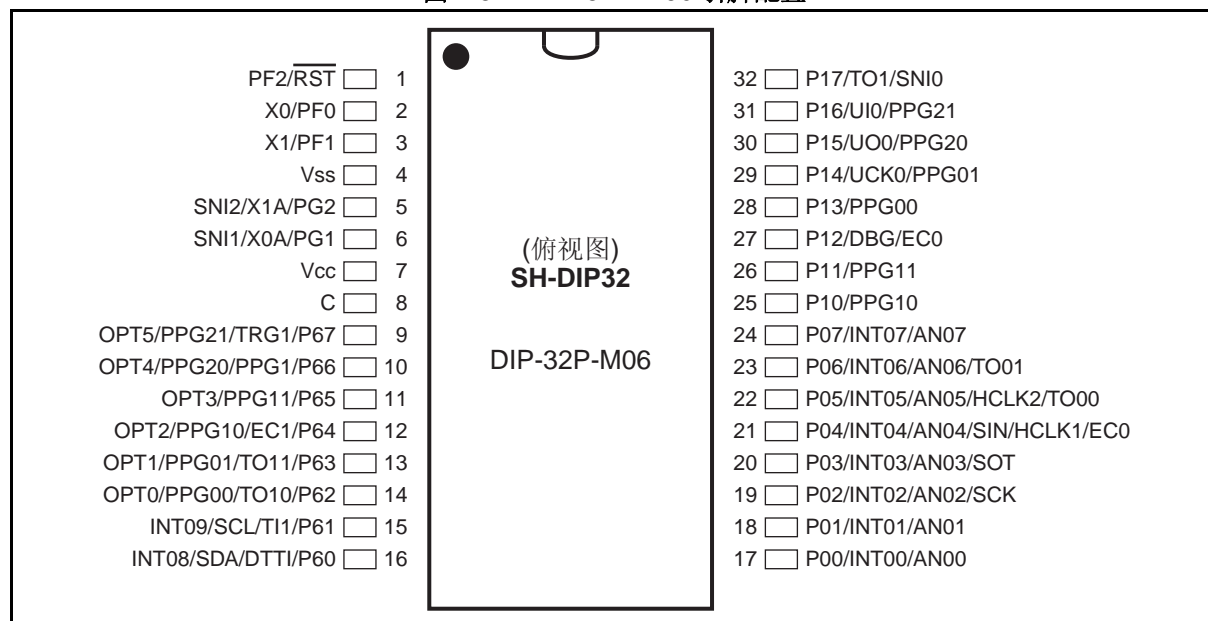
■ FPT-32P-M30 的引脚配置

图 1.5-1 FPT-32P-M30 引脚配置



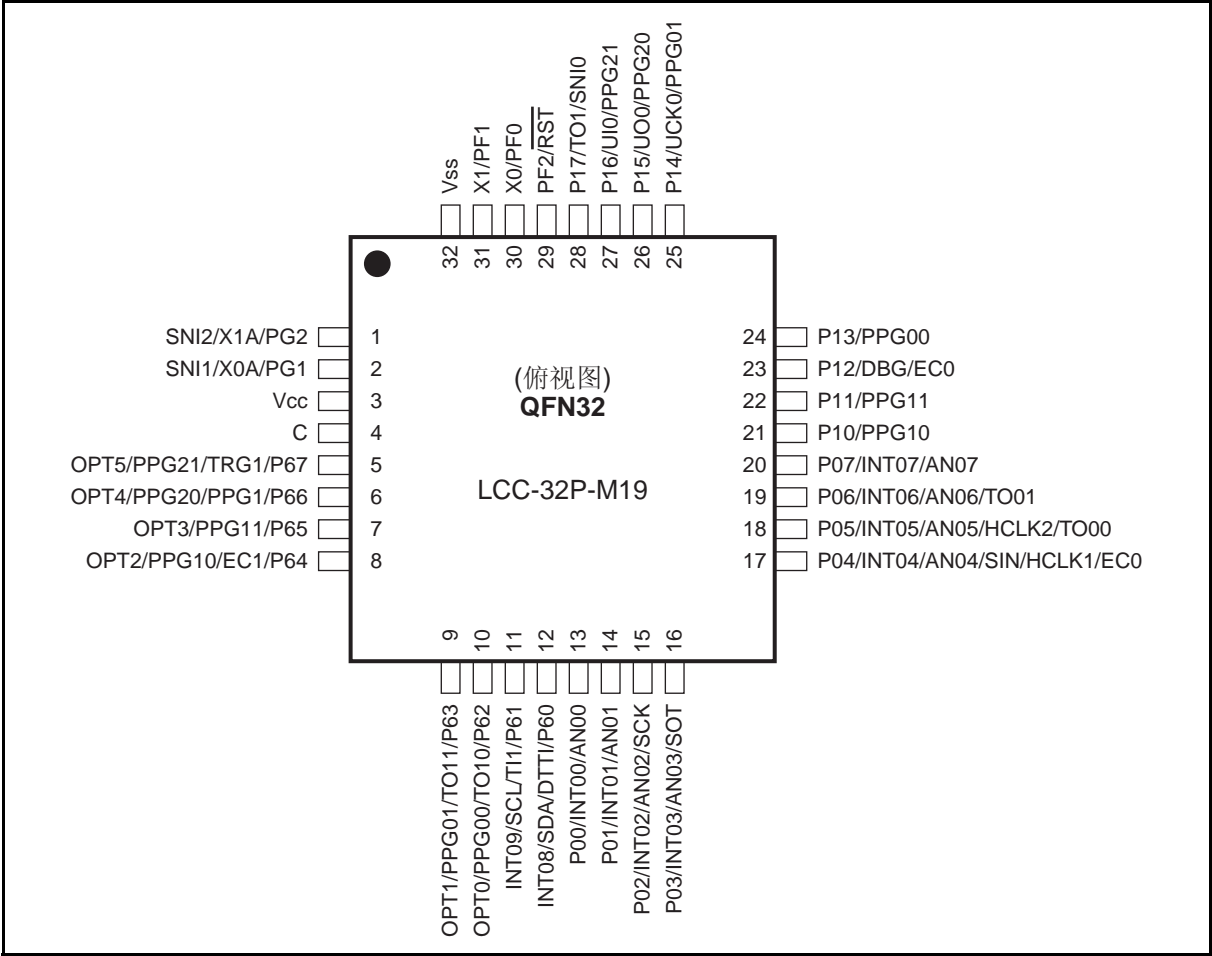
■ DIP-32P-M06 引脚配置

图 1.5-2 DIP-32P-M06 引脚配置



■ LCC-32P-M19 引脚配置

图 1.5-3 LCC-32P-M19 引脚配置

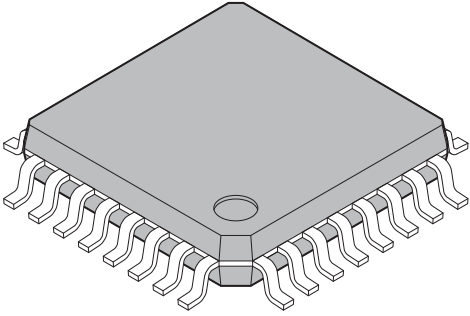


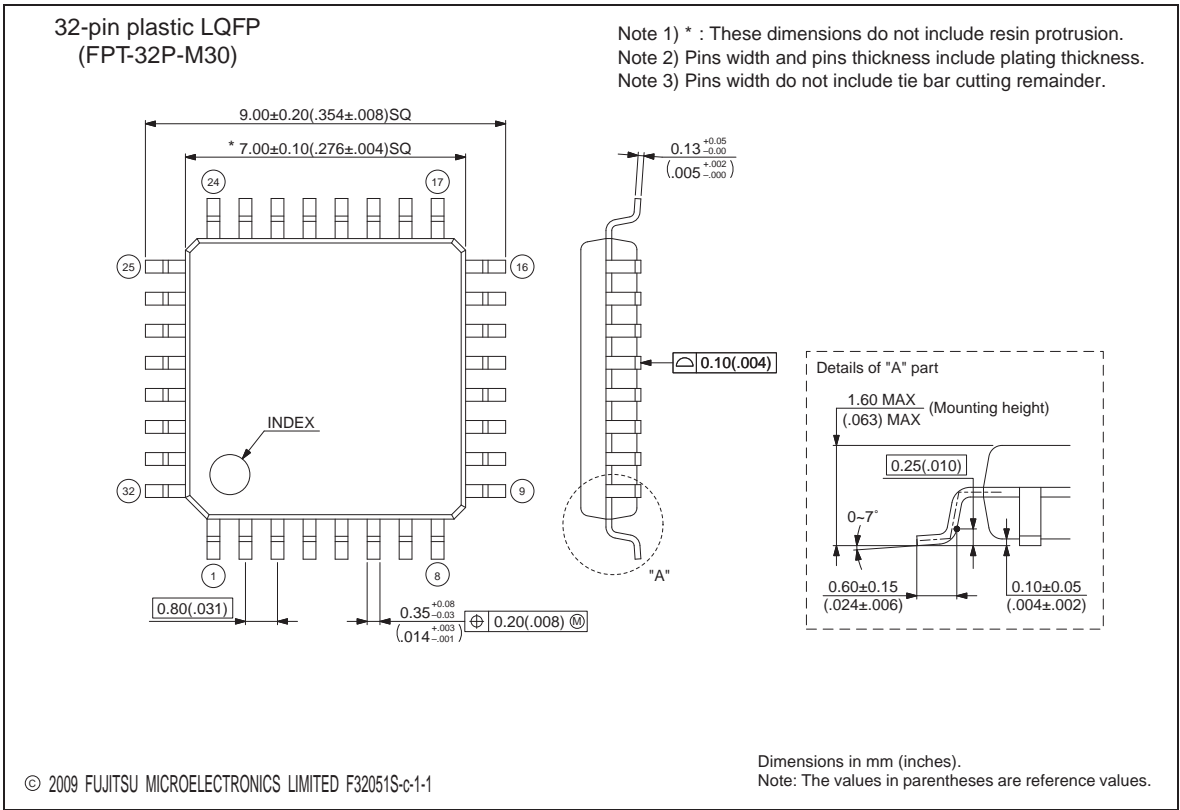
1.6 封装尺寸

MB95330H 系列产品有三种封装。

■ FPT-32P-M30 封装尺寸

图 1.6-1 FPT-32P-M30 封装尺寸

<div>32-pin plastic LQFP</div>  <div>(FPT-32P-M30)</div>	Lead pitch	0.80 mm
	Package width × package length	7.00 mm × 7.00 mm
	Lead shape	Gullwing
	Sealing method	Plastic mold
	Mounting height	1.60 mm MAX

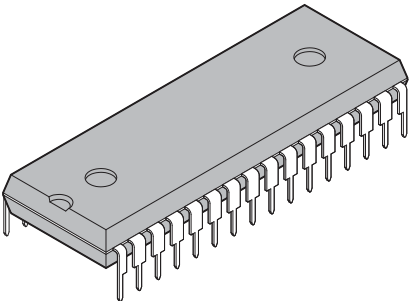


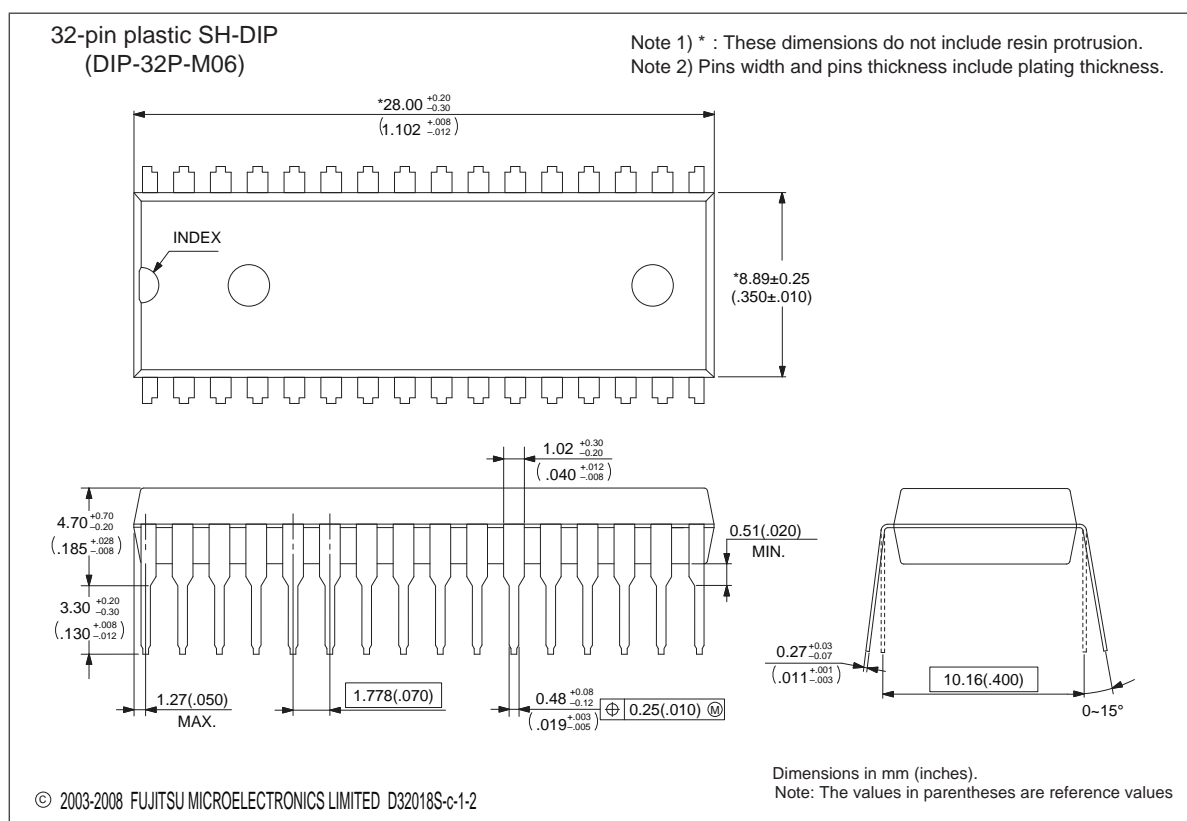
请从以下网址下载最新封装尺寸：
<http://edevic.fujitsu.com/package/en-search/>

MB95330H 系列

■ DIP-32P-M06 封装尺寸

图 1.6-2 DIP-32P-M06 封装尺寸

 <p>32-pin plastic SH-DIP</p> <p>(DIP-32P-M06)</p>	Lead pitch	1.778 mm
	Low space	10.16 mm
	Sealing method	Plastic mold

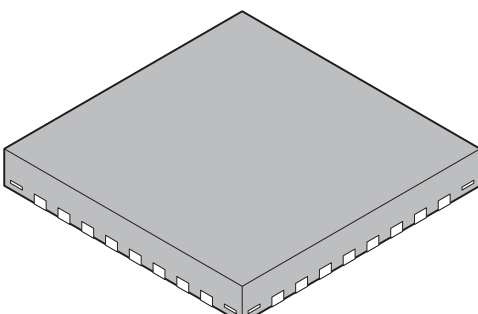


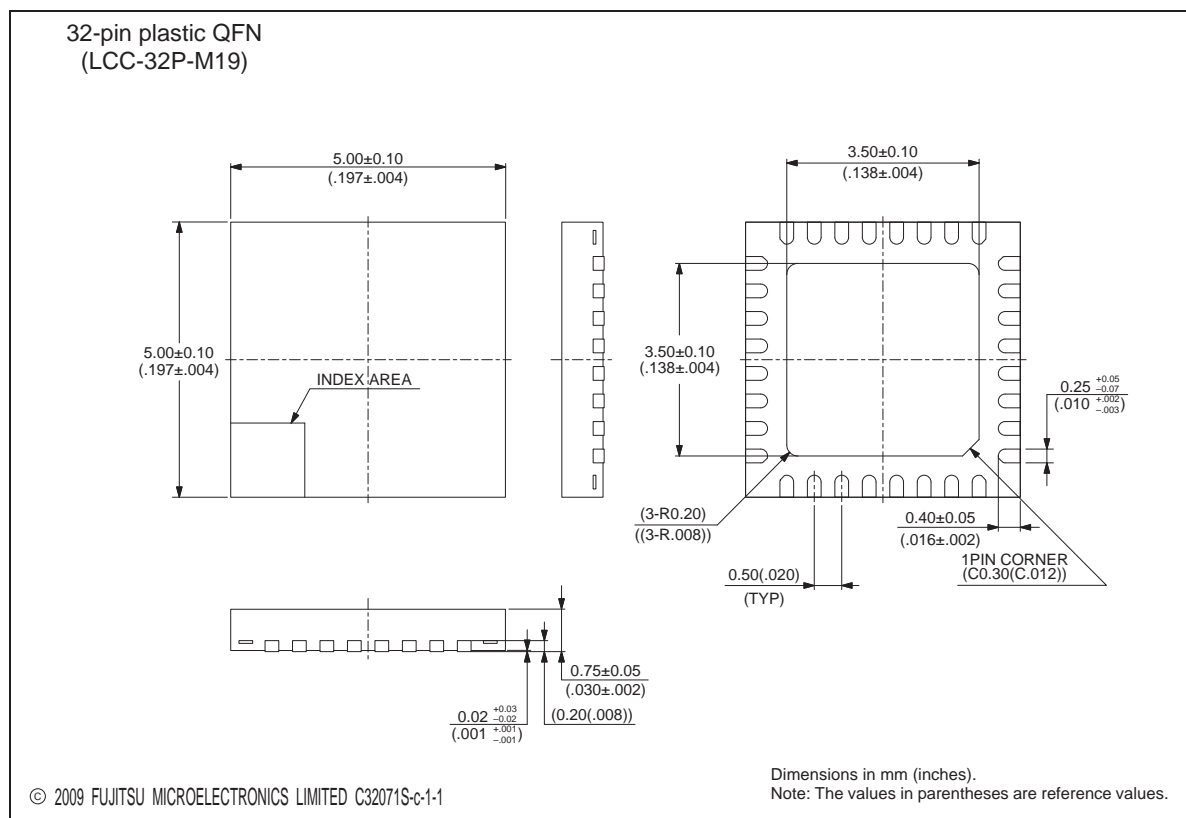
请从以下网址下载最新封装尺寸：

<http://edevic.fujitsu.com/package/en-search/>

■ LCC-32P-M19 封装尺寸

图 1.6-3 LCC-32P-M19 封装尺寸

<p>32-pin plastic QFN</p>  <p>(LCC-32P-M19)</p>	Lead pitch	0.50 mm
	Package width × package length	5.00 mm × 5.00 mm
	Sealing method	Plastic mold
	Mounting height	0.80 mm MAX
	Weight	0.06 g



请从以下网址下载最新封装尺寸：

<http://edevic.fujitsu.com/package/en-search/>

MB95330H 系列

1.7 引脚说明

表 1.7-1 是 MB95330H 系列的引脚说明。下表中 "I/O 电路类型" 栏的字母和表 1.8-1 中的 "类型" 栏对应。

■ 引脚说明

表 1.7-1 引脚说明 (1 / 4)

引脚序号		引脚名	I/O 电路类型 *4	功能描述
LQFP32*1 和 QFN32*2	SH-DIP32*3			
1	5	PG2	C	通用 I/O 口
		X1A		副时钟 I/O 振荡引脚
		SNI2		MPG 波形发生器的位置检测功能的触发输入引脚
2	6	PG1	C	通用 I/O 口
		X0A		副时钟输入振荡引脚
		SNI1		MPG 波形发生器的位置检测功能的触发输入引脚
3	7	V _{CC}	—	电源引脚
4	8	C	—	电源引脚 (GND)
5	9	P67	D	通用 I/O 口 大电流引脚
		PPG21		8/16 位 PPG ch. 2 输出引脚
		TRG1		16 位 PPG ch. 1 触发输入引脚
		OPT5		MPG 波形发生器输出引脚
6	10	P66	D	通用 I/O 口 大电流引脚
		PPG20		8/16 位 PPG ch. 2 输出引脚
		PPG1		16 位 PPG ch. 1 输出引脚
		OPT4		MPG 波形发生器输出引脚
7	11	P65	D	通用 I/O 口 大电流引脚
		PPG11		8/16 位 PPG ch. 1 输出引脚
		OPT3		MPG 波形发生器输出引脚

表 1.7-1 引脚说明 (2 / 4)

引脚序号		引脚名	I/O 电路类型 *4	功能描述
LQFP32*1 和 QFN32*2	SH- DIP32*3			
8	12	P64	D	通用 I/O 口 大电流引脚
		EC1		8/16 位多功能定时器 ch. 1 时钟输入引脚
		PPG10		8/16 位 PPG ch. 1 输出引脚
		OPT2		MPG 波形发生器输出引脚
9	13	P63	D	通用 I/O 口 大电流引脚
		TO11		8/16 位多功能定时器 ch. 1 输出引脚
		PPG01		8/16 位 PPG ch. 0 输出引脚
		OPT1		MPG 波形发生器输出引脚
10	14	P62	D	通用 I/O 口 大电流引脚
		TO10		8/16 位多功能定时器 ch. 1 输出引脚
		PPG00		8/16 位 PPG ch. 0 输出引脚
		OPT0		MPG 波形发生器输出引脚
11	15	P61	I	通用 I/O 口
		INT09		外部中断输入引脚
		SCL		I ² C 时钟 I/O 引脚
		TI1		16 位重载定时器 ch. 1 输入引脚
12	16	P60	I	通用 I/O 口
		INT08		外部中断输入引脚
		SDA		I ² C 数据 I/O 引脚
		DTTI		MPG 波形发生器输入引脚
13	17	P00	E	通用 I/O 口
		INT00		外部中断输入引脚
		AN00		A/D 转换器模拟输入引脚
14	18	P01	E	通用 I/O 口
		INT01		外部中断输入引脚
		AN01		A/D 转换器模拟输入引脚

MB95330H 系列

表 1.7-1 引脚说明 (3 / 4)

引脚序号		引脚名	I/O 电路类型 *4	功能描述
LQFP32*1 和 QFN32*2	SH-DIP32*3			
15	19	P02	E	通用 I/O 口
		INT02		外部中断输入引脚
		AN02		A/D 转换器模拟输入引脚
		SCK		LIN-UART 时钟 I/O 引脚
16	20	P03	E	通用 I/O 口
		INT03		外部中断输入引脚
		AN03		A/D 转换器模拟输入引脚
		SOT		LIN-UART 数据输出引脚
17	21	P04	F	通用 I/O 口
		INT04		外部中断输入引脚
		AN04		A/D 转换器模拟输入引脚
		SIN		LIN-UART 数据输入引脚
		HCLK1		外部时钟输入引脚
		EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
18	22	P05	E	通用 I/O 口
		INT05		外部中断输入引脚
		AN05		A/D 转换器模拟输入引脚
		HCLK2		外部时钟输入引脚
		TO00		8/16 位多功能定时器 ch. 0 输出引脚
19	23	P06	E	通用 I/O 口
		INT06		外部中断输入引脚
		AN06		A/D 转换器模拟输入引脚
		TO01		8/16 位多功能定时器 ch. 0 输出引脚
20	24	P07	E	通用 I/O 口
		INT07		外部中断输入引脚
		AN07		A/D 转换器模拟输入引脚
21	25	P10	G	通用 I/O 口
		PPG10		8/16 位 PPG ch. 1 输出引脚
22	26	P11	G	通用 I/O 口
		PPG11		8/16 位 PPG ch. 1 输出引脚

表 1.7-1 引脚说明 (4 / 4)

引脚序号		引脚名	I/O 电路类型 *4	功能描述
LQFP32*1 和 QFN32*2	SH- DIP32*3			
23	27	P12	H	通用 I/O 口
		DBG		DBG 输入引脚
		EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
24	28	P13	G	通用 I/O 口
		PPG00		8/16 位 PPG ch. 0 输出引脚
25	29	P14	G	通用 I/O 口
		UCK0		UART/SIO ch. 0 时钟 I/O 引脚
		PPG01		8/16 位 PPG ch. 0 输出引脚
26	30	P15	G	通用 I/O 口
		UO0		UART/SIO ch. 0 数据输出引脚
		PPG20		8/16 位 PPG ch. 2 输出引脚
27	31	P16	J	通用 I/O 口
		UI0		UART/SIO ch. 0 数据输入引脚
		PPG21		8/16 位 PPG ch. 2 输出引脚
28	32	P17	G	通用 I/O 口
		TO1		16 位重载定时器 ch. 1 输出引脚
		SNIO		MPG 波形发生器的位置检测功能的触发输入引脚
29	1	PF2	A	通用 I/O 口
		RST		复位引脚
30	2	PF0	B	通用 I/O 口
		X0		主时钟输入振荡引脚
31	3	PF1	B	通用 I/O 口
		X1		主时钟 I/O 振荡引脚
32	4	V _{SS}	—	电源引脚 (GND)

*1 封装代码 : FPT-32P-M30

*2 封装代码 : LCC-32P-M19

*3 封装代码 : DIP-32P-M06

*4: 关于 I/O 电路类型, 详情参见 "1.8 I/O 电路类型"。

MB95330H 系列
1.8 I/O 电路类型

表 1.8-1 列有 I/O 电路类型。另外，表 1.8-1 中的 " 类型 " 栏内的字母对应表 1.7-1 中的 "I/O 电路类型" 栏。

I/O 电路类型

表 1.8-1 I/O 电路类型 (1 / 3)


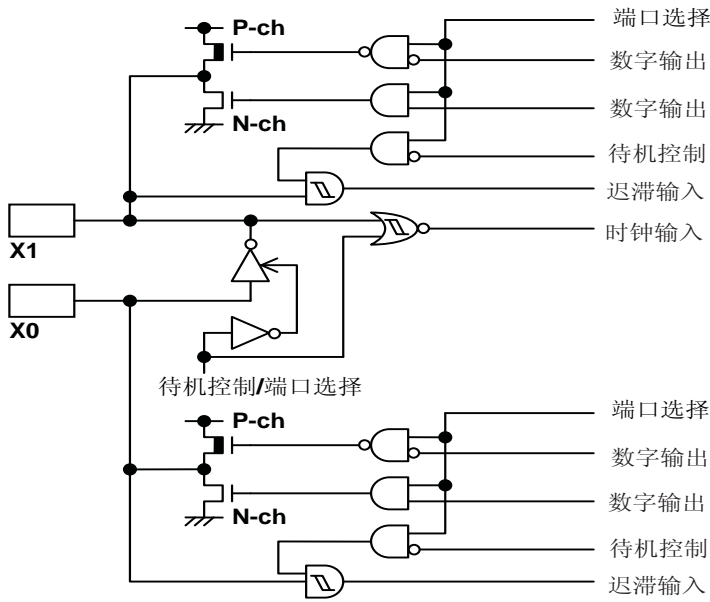
类型	电路	备注
A		<ul style="list-style-type: none">• N-ch. 开漏输出• 迟滞输入• 复位输出
B		<ul style="list-style-type: none">• 振荡电路• 高速端 反馈电阻 : 约 1 MΩ• CMOS 输出• 迟滞输入

表 1.8-1 I/O 电路类型 (2 / 3)

类型	电路	备注
C	<p>端口选择</p> <p>上拉控制</p> <p>数字输出</p> <p>数字输出</p> <p>待机控制</p> <p>迟滞输入</p> <p>时钟输入</p> <p>待机控制/端口选择</p> <p>端口选择</p> <p>上拉控制</p> <p>数字输出</p> <p>数字输出</p> <p>待机控制</p> <p>迟滞输入</p>	<ul style="list-style-type: none"> 振荡电路 低速端 反馈电阻：约 10 MΩ CMOS 输出 迟滞输入 支持上拉控制
D	<p>数字输出</p> <p>数字输出</p> <p>待机控制</p> <p>迟滞输入</p>	<ul style="list-style-type: none"> CMOS 输出 迟滞输入
E	<p>上拉控制</p> <p>数字输出</p> <p>数字输出</p> <p>模拟输入</p> <p>待机控制</p> <p>迟滞输入</p>	<ul style="list-style-type: none"> CMOS 输出 迟滞输入 支持上拉控制

第2章

芯片处理注意事项

本章介绍使用 **MB95330H** 系列产品时的注意事项。

2.1 芯片处理注意事项

2.1 芯片处理注意事项

本节介绍芯片的电源电压和引脚处置注意事项。

■ 芯片处置

- 防止锁定
使用芯片时，确保施加电压不超过最大电压额定值。
在 CMOS 芯片上，如果将高于 V_{CC} 引脚的电压或低于 V_{SS} 引脚的电压施加到非中高耐压的输入 / 输出引脚，或将超出 MB95330H 系列数据手册的 "■ 电气特性 " 中的 "1." 绝对最大额定值 " 中规定的电源电压额定范围的电压施加到 V_{CC} 引脚或 V_{SS} 引脚，则可能引发闩锁锁定。
一旦发生锁定，电源电流急剧上升，会热损伤元部件。
- 稳定电源电压
务必使电源电压保持稳定。
即便在 V_{CC} 电源电压的保证工作范围内，电源电压的瞬变也可能引发故障。
电压稳定要以下列两者为基准。在商用频率 (50 Hz/60 Hz) 下的 V_{CC} 波纹变动 (P-P 值) 要保持在标准 V_{CC} 的 10% 或以下；在电源切换等短暂变化时，需把电压的瞬变率控制在 0.1 V/ms 或以下。
- 外部时钟的使用注意事项
使用外部时钟时，上电复位、从副时钟模式或停止模式唤醒等需要振荡稳定等待时间。

■ 引脚连接

- 未用引脚的处置
悬空未用输入引脚可能因误动作或锁定而造成元件永久性损坏。应使用 2 k Ω 及以上的电阻上拉 / 下拉未用输入引脚。将未用输入 / 输出引脚设置为输出状态并悬空，或设置为输入状态并与未用输入引脚做同样处理。若有未用输出引脚，将其悬空。
- 电源引脚
为降低额外的电磁辐射、防止地电平升高引起选通信号故障、确保符合总输出电流标准，在芯片外部，需始终将 V_{CC} 引脚和 V_{SS} 引脚连接到电源并接地。另外，在低阻抗状态下将电流源连接至 V_{CC} 引脚和 V_{SS} 引脚。
推荐在本芯片附近的 V_{CC} 引脚和 V_{SS} 引脚之间，连接一个约 0.1 μ F 的陶瓷旁路电容器。

MB95330H 系列

- DBG 引脚

将 DBG 引脚直接连接至外部上拉电阻器。

为防止芯片因噪声而意外进入调试模式，设计印刷电路板布局时，需将 DBG 引脚和 V_{CC} 引脚或 V_{SS} 引脚间的距离最小化。

解除复位输出前，上电后的 DBG 引脚不应保持在 "L" 电平。

- \overline{RST} 引脚

将 \overline{RST} 引脚直接连接至外部上拉电阻器。

为防止芯片因噪声而意外进入复位模式，设计印刷电路板布局时，需将 \overline{RST} 引脚和 V_{CC} 引脚或 V_{SS} 引脚间的距离最小化。

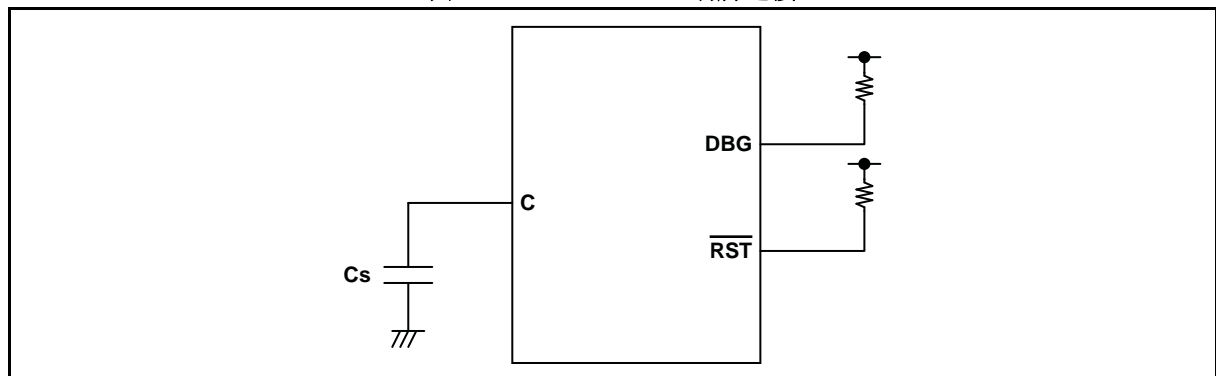
上电后， $\overline{RST}/PF2$ 引脚用作复位 I/O 引脚。另外，SYSC 寄存器的 RSTOE 位可启用复位输出；可使用 SYSC 寄存器的 RSTEN 位选择复位输入功能或通用 I/O 功能。

- C 引脚

使用陶瓷电容器或具有等频特性的电容器。 V_{CC} 引脚的旁路电容器的电容必须大于 C_S 。关于平滑电容器 C_S 的详细连接方法，参考下图。

为防止器件因噪声而意外进入未知模式，设计印刷电路板布局时，需将 C 引脚和 C_S 的距离以及 C_S 和 V_{SS} 引脚的距离最小化。

图 2.1-1 DBG/ \overline{RST} /C 引脚连接



- 串行通信时的注意事项

芯片可能接收到因噪声而生成的错误数据，因此设计电路板布局时，为保证串行通信正常进行，需将噪声降至最低。另外，为确保串行通信正常执行，需考虑在串行数据中添加 1 个校验位（例如：奇偶位）。

第 3 章

存储空间

本章介绍存储空间。

3.1 存储空间

3.2 存储器映射图

3.1 存储空间

MB95330H 系列的存储空间为 20 KB，由 I/O 区、数据区、程序区构成。该存储空间包含诸如通用寄存器、向量表等的专用区。

■ 存储空间的配置

● I/O 区 (地址: 0000_H ~ 007F_H)

- I/O 区包含片上外设功能的控制寄存器和数据寄存器。
- I/O 区作为存储空间的一部分，可与存储器相同的方式接受访问。也可使用直接寻址指令高速访问 I/O 区。

● 扩展 I/O 区 (地址: 0F80_H ~ 0FFF_H)

- 扩展 I/O 区包含片上外设功能的控制寄存器和数据寄存器。
- 扩展 I/O 区作为存储空间的一部分，可与存储器相同的方式接受访问。

● 数据区

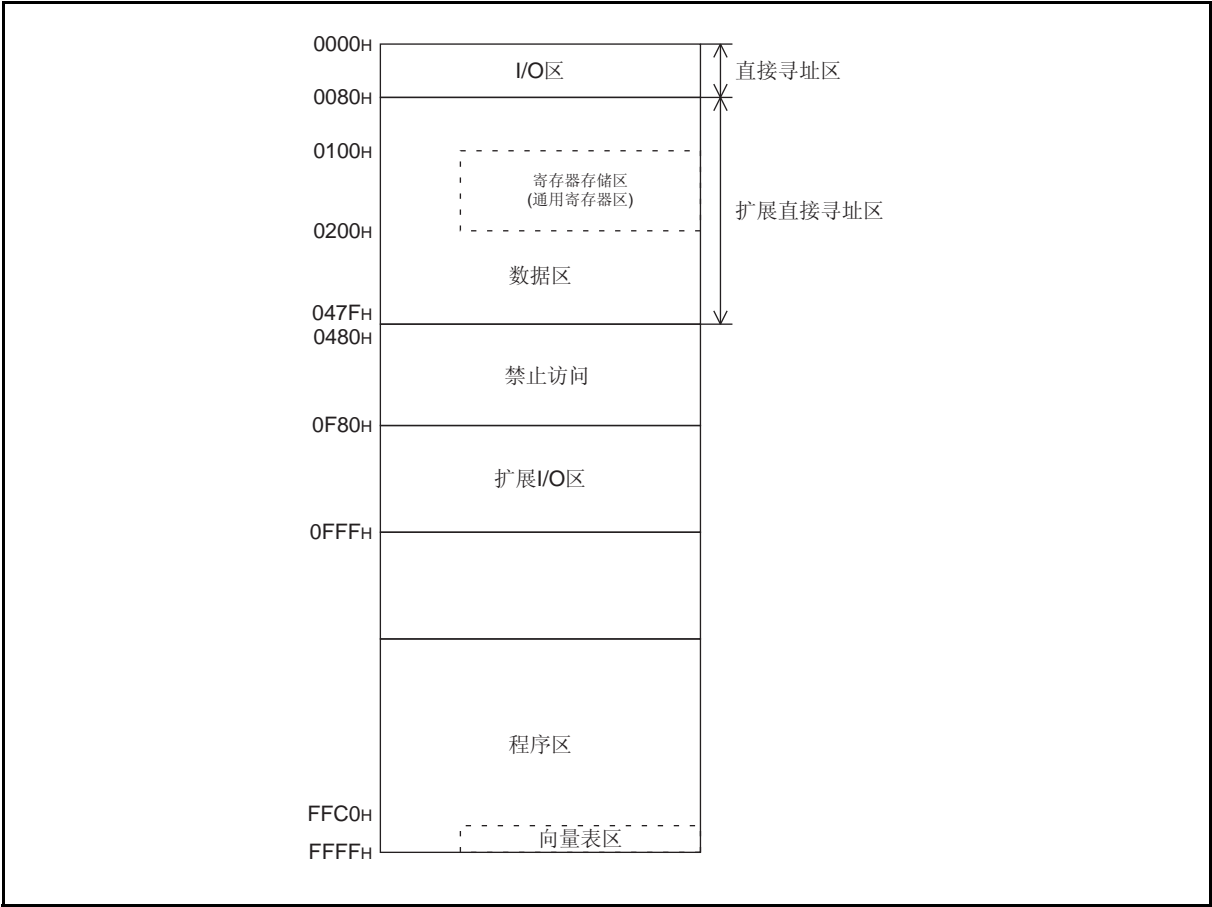
- 静态 RAM 作为内部数据区位于数据区。
- 内部 RAM 容量因产品而异。
- 通过直接寻址指令可高速访问 0090_H ~ 00FF_H 的 RAM 区。
- MB95F334H/F334K 的地址 0100_H ~ 047F_H 是扩展直接寻址区。利用设定的直接存储区指针，通过直接寻址指令可高速访问该区。
- MB95F333H/F333K 地址 0100_H ~ 027F_H 是扩展直接寻址区。利用设定的直接存储区指针，通过直接寻址指令可高速访问该区。
- MB95F332H/F332K 地址 0100_H ~ 017F_H 是扩展直接寻址区。利用设定的直接存储区指针，通过直接寻址指令可高速访问该区。
- MB95F333H/F333K/F334H/F334K 地址 0100_H ~ 01FF_H 可用作通用寄存器区。
- MB95F332H/F332K 地址 0100_H ~ 017F_H 可用作通用寄存器区。

● 程序区

- ROM 作为内部程序区位于程序区。
- 内部 ROM 容量因产品而异。
- 地址 FFC0_H ~ FFFF_H 区域用于向量表。
- 地址 FFBC_H ~ FFBF_H 的区域用于存储非易失性寄存器的数据。

■ 存储器映射图

图 3.1-1 不同产品的存储器映射图



3.1.1 专用区

通用寄存器区和向量表区用于特殊用途。

■ 通用寄存器区

(MB95F333H/F333K/F334H/F334K 中的地址 : 0100_H ~ 01FF_H)

(MB95F332H/F332K 中的地址 : 0100_H ~ 017F_H)

- 该区包含用于 8 位算术运算和传输等的辅助寄存器。
 - 该区作为 RAM 区的一部分, 也可作为一般 RAM 使用。
 - 该区用作通用寄存器时, 利用通用寄存器寻址通过短指令可使能高速访问。
- 关于详细信息, 参考 "5.1.1 寄存器存储区指针 (RP)" 和 "5.2 通用寄存器"。

■ 非易失性寄存器数据区 (地址 : FFBC_H ~ FFBF_H)

- 地址 FFBC_H ~ FFBF_H 用于存储非易失性寄存器的数据, 关于详细信息, 参见 "第 30 章 非易失性寄存器 (NVR) 功能"。

■ 向量表区 (地址 : FFC0_H ~ FFFF_H)

- 该区用作向量调用指令 (CALLV)、中断和复位的向量表。
- 向量表区位于 ROM 区的顶部。服务程序的起始地址以数据的格式设为向量表中的地址。

"第 8 章 中断" 中的表 8.1-1 列有对应向量调用指令、中断和复位的向量表地址。

关于详细信息, 参考 "第 7 章 复位"、"第 8 章 中断" 以及附录中 "E.2 特殊指令" 的 "■ 特殊指令 ● CALLV #vct"。

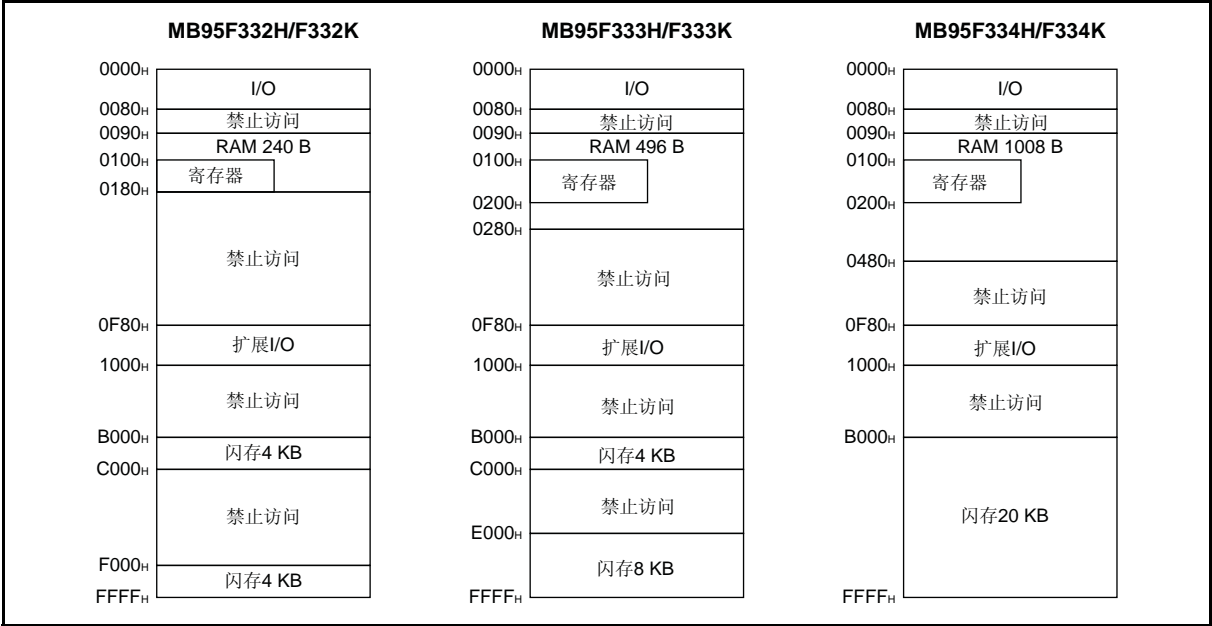
MB95330H 系列

3.2 存储器映射图

本节介绍 MB95330H 系列的存储器映射图。

■ 存储器映射图

图 3.2-1 存储器映射图



产品型号	参数	闪存	RAM
MB95F332H/F332K		8 KB	240 B
MB95F333H/F333K		12 KB	496 B
MB95F334H/F334K		20 KB	1008 B

第4章

存储器访问模式

本章介绍存储器访问模式。

4.1 存储器访问模式

4.1 存储器访问模式

MB95330H 系列仅支持一种存储器访问模式：单芯片模式。

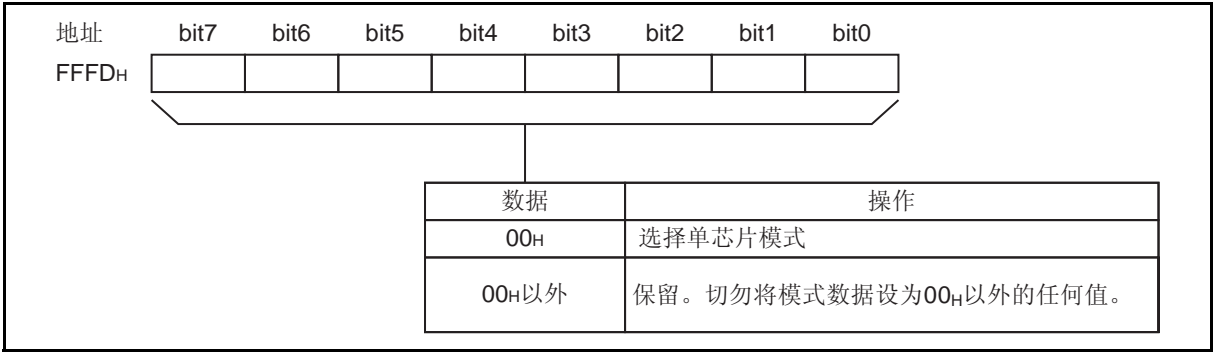
■ 单芯片模式

单芯片模式中，仅使用内部 RAM 和 ROM 而不执行外部总线访问。

● 模式数据

模式数据是决定 CPU 的存储器访问模式的数据。
模式数据地址固定为 "FFFD_H"。内部 ROM 的模式数据始终设定为 "00_H" 以选择单芯片模式。

图 4.1-1 模式数据设置



复位解除后，CPU 首先取得模式数据。
取得模式数据后，CPU 接着取得复位向量。从复位向量中设定的地址开始执行指令。

第 5 章

CPU

本章介绍 **CPU** 的功能和操作。

5.1 专用寄存器

5.2 通用寄存器

5.3 存储器中 16 位数据的配置

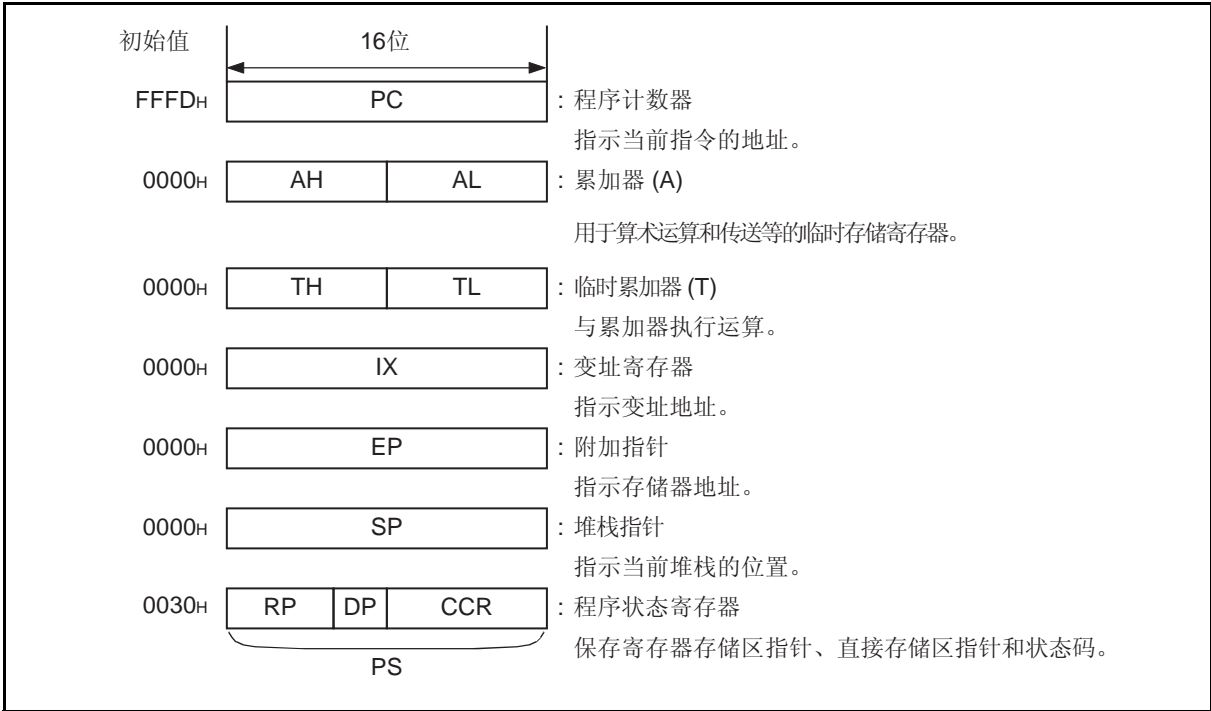
5.1 专用寄存器

CPU 具有专用寄存器：程序计数器 (PC)、两个算术运算寄存器 (A 和 T)、三个地址指针 (IX、EP 和 SP) 和程序状态 (PS) 寄存器。各寄存器为 16 位长。PS 寄存器包括寄存器存储区指针 (RP)、直接指针 (DP) 和状态码寄存器 (CCR)。

■ 专用寄存器的配置

CPU 中的专用寄存器由七个 16 位寄存器构成。其中，关于累加器 (A) 和临时累加器 (T)，仅支持使用各寄存器的低 8 位。
专用寄存器的配置如图 5.1-1 所示。

图 5.1-1 专用寄存器的配置



■ 专用寄存器的功能

● 程序计数器 (PC)

该程序计数器是 16 位计数器，内含 CPU 当前执行指令的存储地址。程序计数器因指令执行、中断、复位等得以更新。复位时的初始值是模式数据的读取地址 (FFFD_H)。

● 累加器 (A)

该累加器是 16 位算术运算寄存器。与存储器数据和临时寄存器 (T) 等其他寄存器的数据执行各种算术运算和传送操作。累加器的数据可按字 (16 位) / 字节 (8 位) 处理。按字节执行算术运算和传送操作时，仅使用累加器的低 8 位 (AL) 而高 8 位 (AH) 保持不变。复位后的初始值为 "0000_H"。

● 临时累加器 (T)

临时累加器是 16 位算术运算辅助寄存器，可与累加器 (A) 的数据执行各种算术运算。累加器 (A) 按字 (16 位) 运算时，临时累加器的数据按字处理；累加器 (A) 按字节 (8 位) 运算时，临时累加器的数据按字节 (8 位) 处理。按字节运算时，仅使用临时累加器的低 8 位 (TL) 而不使用高 8 位 (TH)。

使用 MOV 指令向累加器 (A) 传送数据时，累加器的原有数据自动转移到临时累加器。按字节传送时，临时累加器的高 8 位 (TH) 保持不变。复位后的初始值为 "0000_H"。

● 变址寄存器 (IX)

变址寄存器是保存变址地址的 16 位寄存器。变址寄存器和单字节偏移 (-128 ~ +127) 配合使用，偏移值加至变址地址以生成数据访问用的存储器地址。复位后的初始值为 "0000_H"。

● 附加指针 (EP)

该附加指针是 16 位寄存器。寄存器的值是数据访问用的存储器地址。复位后的初始值为 "0000_H"。

● 堆栈指针 (SP)

堆栈指针是 16 位寄存器，保存中断 / 子程序调用、入栈 / 出栈指令等的参考地址。程序执行时的堆栈指针的值是入栈的最新数据的保存地址。复位后的初始值为 "0000_H"。

● 程序状态 (PS)

程序状态是 16 位控制寄存器。高 8 位是寄存器存储区指针 (RP) 和直接存储区指针 (DP)，低 8 位是状态码寄存器 (CCR)。

高 8 位中的高 5 位是寄存器存储区指针，指示通用寄存器存储区的地址；低 3 位是直接存储区指针，指示通过直接寻址进行高速访问的地址区。

低 8 位是状态码寄存器 (CCR)，由 CPU 状态标志构成。

访问程序状态的指令有 MOVW A, PS 和 MOVW PS, A。通过访问镜像地址 (0078_H) 可读 / 写程序状态寄存器的寄存器存储区指针 (RP) 和直接存储区指针 (DP)。

需注意的是状态码寄存器 (CCR) 是程序状态寄存器的一部分，禁止单独访问。

关于专用寄存器的使用方法，详见 "F²MC-8FX 编程手册"。

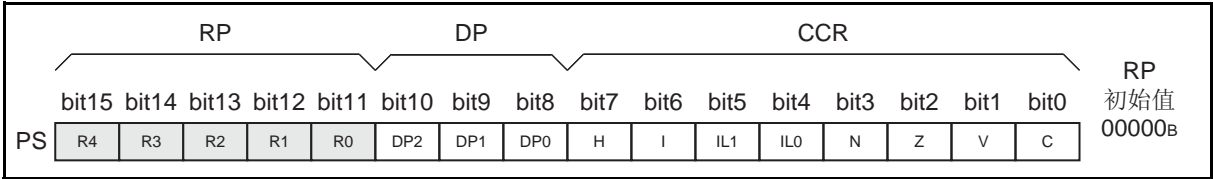
5.1.1 寄存器存储区指针 (RP)

位于程序状态 (PS) 寄存器中 bit15 ~ bit11 的寄存器存储区指针 (RP) 指示当前使用的通用寄存器存储区的地址，通用寄存器寻址时转换为实际地址。

■ 寄存器存储区指针 (RP) 的配置

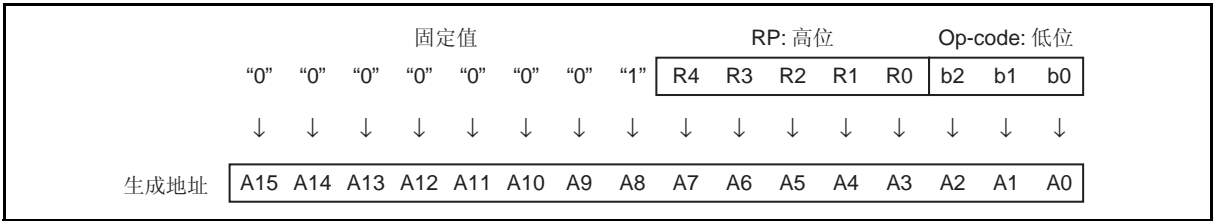
寄存器存储区指针的配置如图 5.1-2 所示。

图 5.1-2 寄存器存储区指针的配置



寄存器存储区指针指示当前使用的寄存器存储区的地址。寄存器存储区指针的内容按图 5.1-3 所示的规则转换为实际地址。

图 5.1-3 通用寄存器区中实际地址的转换规则



寄存器存储区指针指定 RAM 区中用作通用寄存器的寄存器存储区。寄存器存储区共有 32 个，寄存器存储区指针的高 5 位设为 0 ~ 31 中的值即可指定当前寄存器存储区。每个寄存器存储区包含八个 8 位通用寄存器，操作码的低 3 位选择。

寄存器存储区指针允许 "0100_H ~ 01FF_H (最大)" 用作通用寄存器存储区。关于通用寄存器区的有效范围，部分产品存在某些限制。复位后，寄存器存储区指针的初始值为 "0000_H"。

■ 寄存器存储区和直接存储区指针的镜像地址

通过使用 "MOVW A,PS" 指令访问程序状态 (PS) 寄存器，可将值写入寄存器存储区指针 (RP) 和直接存储区指针 (DP); 通过使用 "MOVW PS,A" 指令访问程序状态 (PS) 寄存器，可读取以上两个指针。通过访问 "0078H"，即寄存器存储区指针的镜像地址，也可向以上两个指针读值 / 写值。

MB95330H 系列

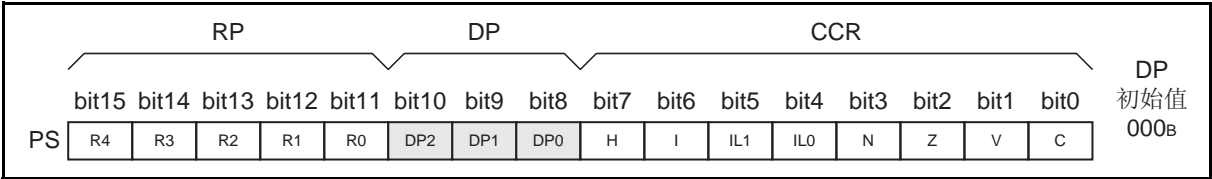
5.1.2 直接存储区指针 (DP)

位于程序状态 (PS) 寄存器中 bit10 ~ bit8 的直接存储区指针 (DP) 用于指定直接寻址访问的地址区。

直接存储区指针 (DP) 的配置

直接存储区指针的配置如图 5.1-4 所示。

图 5.1-4 直接存储区指针的配置



通过直接寻址可访问 "0000_H ~ 007F_H" 和 "0080_H ~ 047F_H" 地址区。"0000_H ~ 007F_H" 地址区的访问由操作数指定，与直接存储区指针的值无关。"0080_H ~ 047F_H" 地址区的访问由直接存储区指针的值和操作数指定。

直接存储区指针 (DP) 和访问区的关系如表 5.1-1 所示，直接寻址指令如表 5.1-2 所示。

表 5.1-1 直接存储区指针和访问区

直接存储区指针 (DP[2:0])	操作数指定 dir	访问区
XXX _B (不影响映射)	0000 _H ~ 007F _H	0000 _H ~ 007F _H
000 _B (初始值)	0080 _H ~ 00FF _H	0080 _H ~ 00FF _H
001 _B		0100 _H ~ 017F _H ^{*1}
010 _B		0180 _H ~ 01FF _H
011 _B		0200 _H ~ 027F _H ^{*2}
100 _B		0280 _H ~ 02FF _H
101 _B		0300 _H ~ 037F _H
110 _B		0380 _H ~ 03FF _H
111 _B		0400 _H ~ 047F _H ^{*3}

*1: MB95F332H/F332K 的访问区至 "017F_H"。
*2: MB95F333H/F333K 的访问区至 "027F_H"。
*3: MB95F334H/F334K 的访问区至 "047F_H"。

表 5.1-2 直接寻址指令一览表

适用指令
CLRB dir:bit
SETB dir:bit
BBC dir:bit,rel
BBS dir:bit,rel
MOV A,dir
CMP A,dir
ADDC A,dir
SUBC A,dir
MOV dir,A
XOR A,dir
AND A,dir
OR A,dir
MOV dir,#imm
CMP dir,#imm
MOVW A,dir
MOVW dir,A

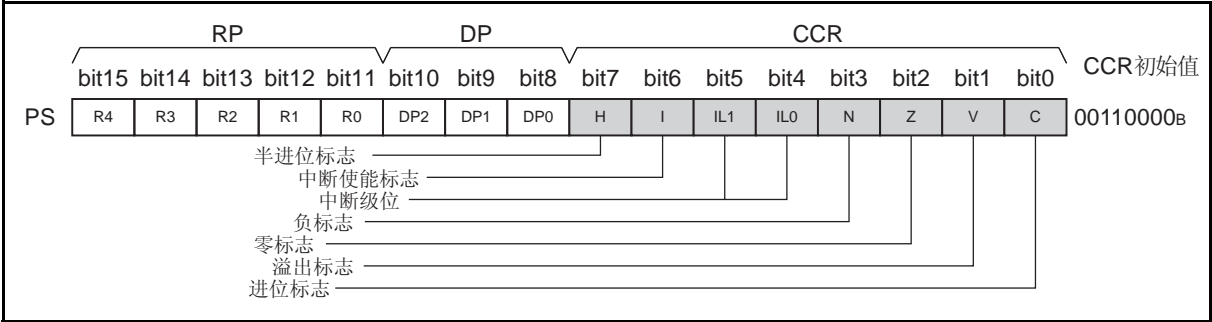
MB95330H 系列

5.1.3 状态码寄存器 (CCR)

位于程序状态 (PS) 寄存器低 8 位的状态码寄存器 (CCR) 由指示运算结果 / 传送数据内容的位 (H、N、Z、V、C) 及控制中断请求接受的位 (I、IL1、IL0) 构成。

■ 状态码寄存器 (CCR) 的配置

图 5.1-5 状态码寄存器的配置 (CCR)



状态码寄存器是程序状态 (PS) 寄存器的一部分，禁止单独访问。

■ 运算结果指示位

● 半进位标志 (H)

运算结果为自 bit3 至 bit4 进位或自 bit4 至 bit3 借位时，H 标志置 "1"; 否则清 "0"。H 标志旨在十进制调整指令，仅限加减运算。

● 负标志 (N)

运算结果的最高位的值为 "1" 时，N 标志置 "1"; 最高位的值为 "0" 时，N 标志清 "0"。

● 零标志 (Z)

运算结果为 "0" 时，Z 标志置 "1"; 运算结果为 "1" 时，否则清 "0"。

● 溢出标志 (V)

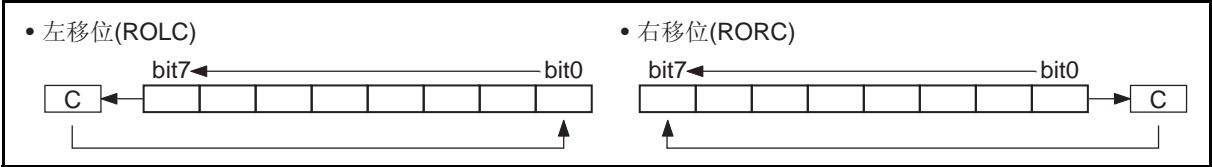
假定用于运算的操作数是以 2 的补码表示的整数，V 标志指示运算结果是否引起了溢出。发生溢出时，V 标志置 "1"; 否则清 "0"。

● 进位标志 (C)

运算结果为从 bit7 进位或向 bit7 借位时，C 标志置 "1"；否则 C 标志清 "0"。执行移位指令时，C 标志设为移出值。

因移位指令而引起进位标志的变化如图 5.1-6 所示。

图 5.1-6 移位指令引起的进位标志变化



■ 中断接受控制位

● 中断使能标志 (I)

I 标志置 "1" 时，使能中断，CPU 接受中断；I 标志清 "0" 时，屏蔽中断，CPU 不处理中断。复位后的初始值为 "0"。

SETI 和 CLRI 指令时，I 标志置 "1" 或清 "0"。

● 中断级位 (IL1、IL0)

IL1 位和 IL0 位指示 CPU 当前接受中断的中断级。

中断级位和对应外设功能中断请求 (IRQ00 ~ IRQ23) 的中断级设置寄存器 (ILR0 ~ ILR5) 的值进行比较。

中断使能标志使能 (CCR:I = 1) 的状态下，只有小于该位的值的中断级的中断请求发生时，CPU 处理中断请求。中断级优先顺序如表 5.1-3 所示。复位后的初始值为 "11_B"。

表 5.1-3 中断级

IL1	IL0	中断级	优先顺序
0	0	0	高
0	1	1	↕
1	0	2	
1	1	3	低 (无中断发生)

CPU 不处理中断 (主程序运行期间) 时，中断级位 (IL1、IL0) 通常为 "11_B"。

关于中断，详见 "8.1 中断"。

MB95330H 系列

5.2 通用寄存器

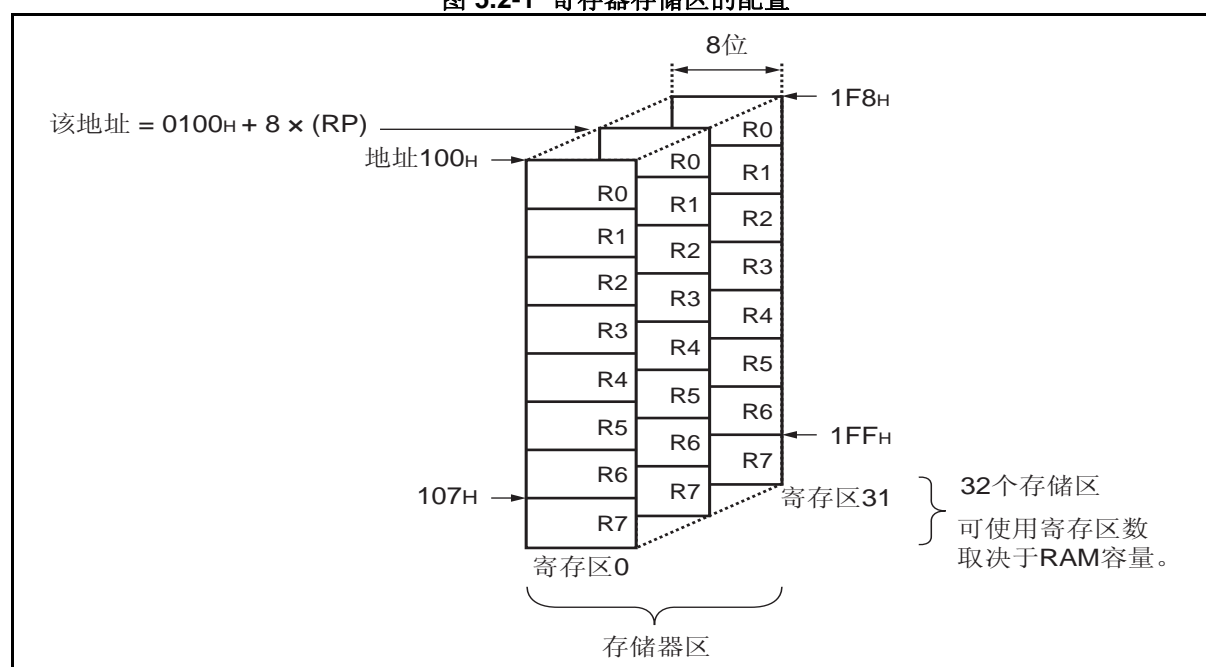
通用寄存器是每个存储区包含八个 8 位寄存器的存储器模块。最多可使用 32 个寄存器存储区。寄存器存储区指针 (RP) 用于指定寄存器存储区。
寄存器存储区可用于中断处理、向量调用处理、子程序调用。

■ 通用寄存器的配置

- 通用寄存器是 8 位寄存器，位于通用寄存器区 (RAM) 的寄存器存储区。
- 可使用高达 32 存储区，每个存储区有 8 个寄存器 (R0 ~ R7)。
- 寄存器存储区指针 (RP) 指定当前使用的寄存器存储区，操作码的低 3 位指定通用寄存器 0 (R0) ~ 7 (R7)。

寄存器存储区的配置如图 5.2-1 所示。

图 5.2-1 寄存器存储区的配置



关于各型号产品的可使用通用寄存器区，详见 "3.1.1 专用区"。

■ 通用寄存器的特征

通用寄存器具有以下特征：

- 使用短指令高速访问 RAM (通用寄存器寻址)。
- 将寄存器编为寄存器存储区便于寄存器的数据保护和功能模块的分配。

通用寄存器可为中断服务程序、向量调用 (CALLV #0 ~ #7) 处理程序固定分配专用寄存器存储区。例如，第 4 个寄存器存储区通常分配给第 2 个中断。

仅在中断服务程序开始时指定专用寄存器存储区，中断前的通用寄存器数据即可保存到该专用寄存器存储区。这样通用寄存器就无需入栈，CPU 可高速接受中断。

注：

在中断服务程序中，通过改写寄存器存储区指针 (RP) 以指定寄存器存储区时，选择以下一种方法进行编程以确保状态码寄存器的中断级位 (CCR:IL1,IL0) 的值不被修改。

- 对 RP 写值前，读中断级位并保存其值。
 - 直接对 RP 镜像地址 "0078_H" 写入新值以更新 RP。
 - 关于 RAM 容量是 240 B 的产品，通用寄存器的可使用区是 "0100_H ~ 017F_H"，其 RAM 容量是 496 B 产品的一半。因此，使用诸如 C 编译器等程序开发工具设定通用寄存器区时，需确保用于通用寄存器区的区域不超过 RAM 容量。
-

5.3 存储器中 16 位数据的配置

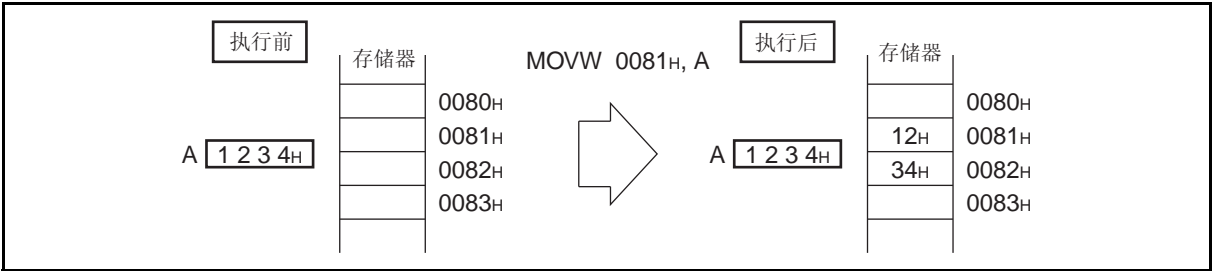
以下介绍存储器中 16 位数据的存储状态。

■ 存储器中 16 位数据的配置

● RAM 中 16 位数据的存储状态

向存储器中写 16 位数据时，较小地址存储数据的高位字节，接着存储低位字节。读 16 位数据时，使用同样的处理方法。
存储器中 16 位数据的配置状态如图 5.3-1 所示。

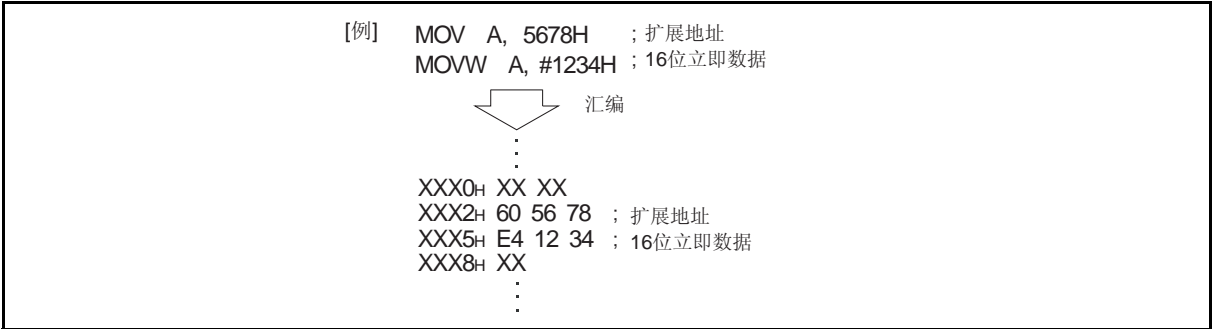
图 5.3-1 存储器中 16 位数据的配置



● 操作数指定的 16 位数据的存储状态

指令中的操作数指定 16 位数据时，操作码 (指令) 附近的地址存储高位字节，接着存储低位字节。
无论操作数是存储器地址还是 16 位立即数据，均适合以上原则。
指令中 16 位数据的配置状态如图 5.3-2 所示。

图 5.3-2 指令中 16 位数据的配置



● 堆栈中 16 位数据的存储状态

关于因中断入栈的 16 位寄存器数据，同上面由操作数指定的 16 位数据，也是较小地址存储高位字节。

第 6 章

时钟控制器

本章介绍时钟控制器的功能和操作。

- 6.1 时钟控制器的概要
- 6.2 振荡稳定等待时间
- 6.3 系统时钟控制寄存器 (SYCC)
- 6.4 振荡稳定等待时间设置寄存器 (WATR)
- 6.5 待机控制寄存器 (STBC)
- 6.6 系统时钟控制寄存器 2 (SYCC2)
- 6.7 时钟模式
- 6.8 低功耗模式 (待机模式) 时的操作
- 6.9 时钟振荡电路
- 6.10 预分频器的概要
- 6.11 预分频器的配置
- 6.12 预分频器的操作说明
- 6.13 预分频器的使用注意事项

6.1 时钟控制器的概要

F²MC-8FX 家族产品内置降低功耗的时钟控制器，该家族产品既有支持外部主时钟和外部副时钟的双外部时钟产品又有支持外部主时钟的单外部时钟产品。

时钟控制器具有以下功能：使能 / 禁止时钟振荡、使能 / 禁止向内部电路提供时钟信号、选择时钟源、控制内部 **CR** 振荡器和分频电路。

■ 时钟控制器的概要

时钟控制器使能 / 禁止时钟振荡、使能 / 禁止向内部电路提供时钟、选择时钟源、控制内部 **CR** 振荡器和分频电路。

时钟控制器根据时钟模式、待机模式设置和复位操作控制内部时钟。时钟模式用于选择内部工作时钟，待机模式用于使能 / 禁止时钟振荡和信号供给。

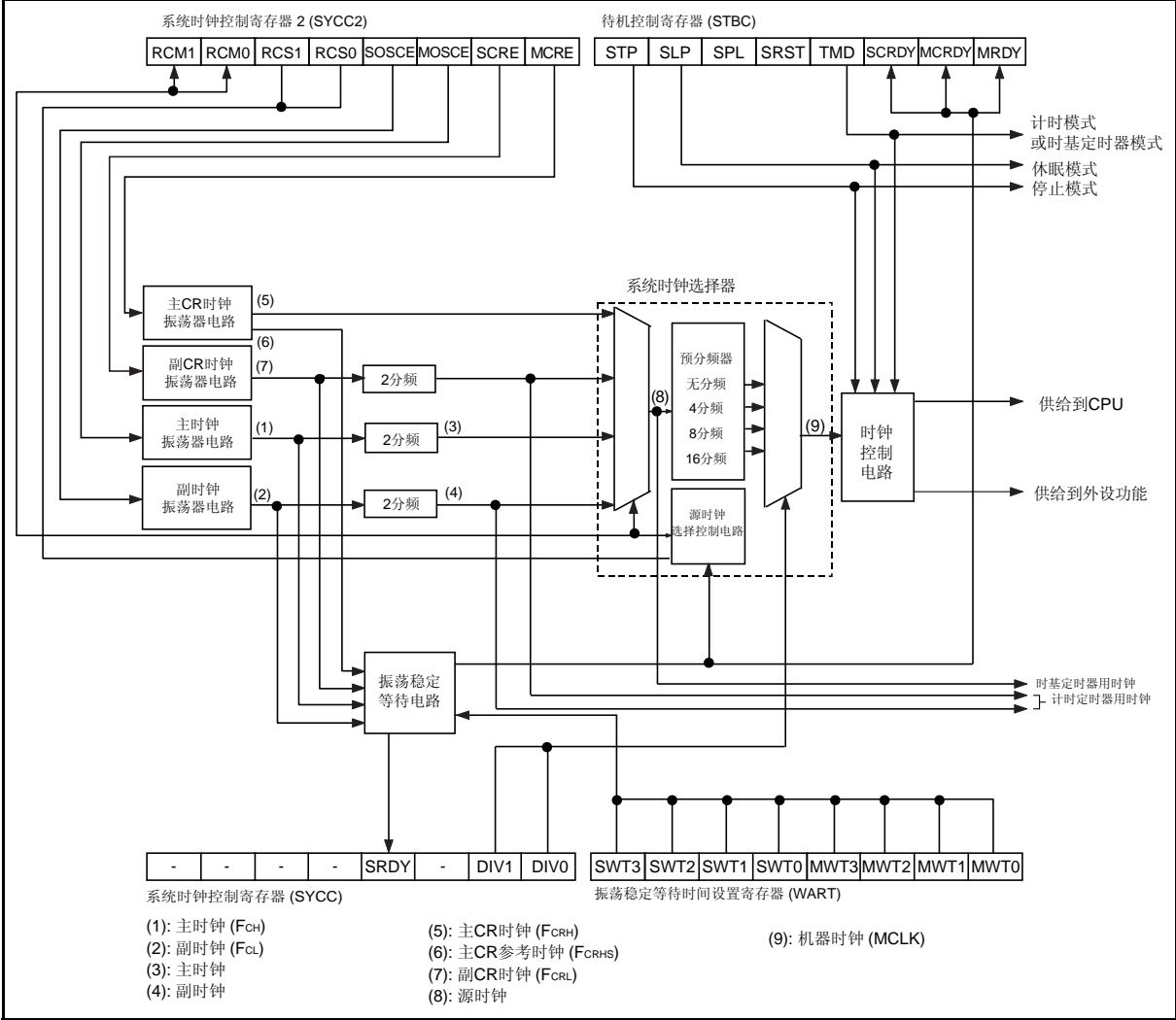
时钟控制器根据时钟模式和待机模式的组合选择最优功耗及功能。

该芯片有四个源时钟：2 分频主振荡时钟的主时钟、2 分频副振荡时钟的副时钟、调节精度时钟的主 **CR** 时钟、未经 2 分频副 **CR** 时钟调节的副 **CR** 时钟。

■ 时钟控制器的框图

图 6.1-1 是时钟控制器的框图。

图 6.1-1 时钟控制器的框图



时钟控制器包含以下模块：

● 主时钟振荡电路

主时钟的振荡电路。

● 副时钟振荡电路

副时钟的振荡电路。

● 主 CR 振荡电路

主 CR 时钟的振荡电路。

● 副 CR 振荡电路

副 CR 时钟的振荡电路。

● 系统时钟选择器

该模块根据所用时钟模式从以下四种源时钟中选择一种：主时钟、副时钟、主 CR 时钟、副 CR 时钟。所选源时钟由预分频器分频，分频后的时钟称为 " 机器时钟 "，供给到时钟控制电路。

● 时钟控制电路

根据所用待机模式或振荡稳定等待时间控制提供到 CPU 和各外设功能的机器时钟。

● 振荡稳定等待电路

该模块从振荡稳定等待电路中的专用定时器产生的十四种振荡稳定信号中选择一种用作主时钟的振荡稳定等待时间的信号，或从同一专用定时器产生的十五种振荡稳定信号中选择一种用作副时钟的振荡稳定等待时间的信号。

● 系统时钟控制寄存器 (SYCC)

该寄存器选择机器时钟分频比。

● 待机控制寄存器 (STBC)

该寄存器控制自运行状态至待机模式的转换，停止模式、时基定时器模式或计时模式时的引脚状态设置和软件复位发生。

● 系统时钟控制寄存器 2 (SYCC2)

该寄存器使能 / 禁止主时钟、主 CR 时钟、副时钟、副 CR 时钟的振荡，显示当前时钟模式，选择时钟模式。

● 振荡稳定等待时间设置寄存器 (WATR)

该寄存器设定主时钟和副时钟的振荡稳定等待时间。

MB95330H 系列

■ 时钟模式

支持以下四种时钟模式：主时钟模式、主 CR 时钟模式、副时钟模式和副 CR 时钟模式。
表 6.1-1 是时钟模式和机器时钟 (CPU 和外设功能的工作时钟) 的对应关系一览。

表 6.1-1 时钟模式和机器时钟选择

时钟模式	机器时钟
主时钟模式	机器时钟由主时钟 (2 分频主时钟) 生成。
主 CR 时钟模式	机器时钟由主 CR 时钟生成。
副时钟模式	机器时钟由副时钟 (2 分频副时钟) 生成。
副 CR 时钟模式	机器时钟由副 CR 时钟生成。

任何时钟模式下，均可分频所选时钟。使用主 CR 时钟的模式下，可选择时钟频率。

■ 不受时钟模式影响的外设功能

注意下表所列外设功能不受时钟模式、分频或 CR 倍频器设置的影响。表 6.1-2 是不受时钟模式影响的外设功能。

表 6.1-2 不受时钟模式影响的外设功能

外设功能	工作时钟
监视定时器	主时钟 (选择时基定时器输出时) 副时钟 (选择计时预分频器输出时)

关于上表以外的外设功能，时基定时器或计时预分频器可选为计数时钟。参考各外设功能的详细说明进行确认。

■ 待机模式

时钟控制器根据所选待机模式选择使能或禁止时钟振荡和向内部电路提供时钟。除时基定时器模式和计时模式外，待机模式可独立于时钟模式进行设置。

表 6.1-3 是待机模式和时钟供给状态的对应关系一览。

表 6.1-3 待机模式和时钟供给状态

待机模式	时钟供给状态
休眠模式	停止向 CPU 提供时钟。因而 CPU 停止运行，但其他外设功能继续运行。
时基定时器模式	仅向时基定时器、计时预分频器提供时钟信号而停止向其他电路提供时钟。因而时基定时器、计时预分频器、外部中断和低压检测复位 (选项) 除外的所有功能均停止。 时基定时器模式可用于主时钟模式和主 CR 时钟模式。
计时模式	主时钟停止振荡，仅向计时预分频器提供时钟信号而停止向其他电路提供时钟。因而计时预分频器、外部中断和低压检测复位 (选项) 除外的所有功能均停止。 计时模式指在副时钟模式 / 副 CR 时钟模式下可用的待机模式。
停止模式	主时钟和副时钟停止振荡，停止向全部时钟提供信号。因而外部中断和低压检测复位 (选项) 除外的所有功能均停止。

注：

在特定条件下提供表 6.1-3 中未提及的时钟。

例如，停止模式下使用主时钟模式时，若 SYCC2:SOSCE 和 SYCC2:SCRE 均置 "1"，则计时预分频器运行。

另外，若硬件监视定时器已经启动，监视定时器在待机模式下也工作。

MB95330H 系列

■ 时钟模式和待机模式的组合

表 6.1-4 和表 6.1-5 汇总了时钟模式和待机模式的各种组合以及时钟模式和待机模式的不同组合下不同内部电路的各运行状态。

表 6.1-4 待机模式和时钟模式的组合以及内部运行状态 (1)

功能	运行				休眠			
	主时钟模式	主 CR 时钟模式	副时钟模式	副 CR 时钟模式	主时钟模式	主 CR 时钟模式	副时钟模式	副 CR 时钟模式
主时钟	运行	停止 *1	停止		运行	停止 *1	停止	
主 CR 时钟	停止 *2	运行	停止		停止 *2	运行	停止	
副时钟	运行 *3		运行	运行 *3	运行 *3		运行	运行 *3
副 CR 时钟	运行 *4		运行 *4	运行	运行 *4		运行 *4	运行
CPU	运行		运行		停止		停止	
ROM	运行		运行		保持值		保持值	
RAM								
I/O 口	运行		运行		保持输出		保持输出	
时基定时器	运行		停止		运行		停止	
计时预分频器	运行 *3, *4		运行		运行 *3, *4		运行	
外部中断	运行		运行		运行		运行	
硬件监视定时器	运行		运行		运行 *5		运行 *5	
软件监视定时器	运行		运行		停止		停止	
低压检测复位	运行		运行		运行		运行	
其他外设功能	运行		运行		运行		运行	

- *1: 系统时钟控制寄存器 2 的主时钟振荡使能位 (SYCC2:MOSCE) 置 "1" 时, 主时钟运行。
- *2: 系统时钟控制寄存器 2 的主 CR 时钟振荡使能位 (SYCC2:MCRE) 置 "1" 时, 主 CR 时钟运行。
- *3: 系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE) 置 "1" 时, 该模块运行。
- *4: 系统时钟控制寄存器 2 的副 CR 时钟振荡使能位 (SYCC2:SCRE) 置 "1" 时, 该模块运行。
- *5: 待机模式下通过非易失性寄存器禁止硬件监视定时器时, 硬件监视定时器停止。

表 6.1-5 待机模式和时钟模式的组合以及内部运行状态 (2)

功能	时基定时器		计时预分频器		停止			
	主时钟模式	主 CR 时钟模式	副时钟模式	副 CR 时钟模式	主时钟模式	主 CR 时钟模式	副时钟模式	副 CR 时钟模式
主时钟	运行	停止 ^{*1}	停止		停止			
主 CR 时钟	停止 ^{*2}	运行	停止		停止			
副时钟	运行 ^{*3}		运行	运行 ^{*3}	运行 ^{*3}		停止	
副 CR 时钟	运行 ^{*4}		运行 ^{*4}	运行	运行 ^{*4}		停止	
CPU	停止		停止		停止			
ROM	保持值		保持值		保持值			
RAM								
I/O 口	保持输出 / Hi-Z		保持输出		保持输出 / Hi-Z			
时基定时器	运行		停止		停止			
计时预分频器	运行 ^{*3, *4}		运行		运行 ^{*3, 4}		停止	
外部中断	运行		运行		运行			
硬件监视定时器	运行 ^{*5}		运行 ^{*5}		运行 ^{*5}			
软件监视定时器	停止		停止		停止			
低压检测复位	运行		运行		运行			
其他外设功能	停止		停止		停止			

- *1: 系统时钟控制寄存器 2 的主时钟振荡使能位 (SYCC2:MOSCE) 置 "1" 时, 主时钟运行。
 *2: 系统时钟控制寄存器 2 的主 CR 时钟振荡使能位 (SYCC2:MCRE) 置 "1" 时, 主 CR 时钟运行。
 *3: 系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE) 置 "1" 时, 该模块运行。
 *4: 系统时钟控制寄存器 2 的副 CR 时钟振荡使能位 (SYCC2:SCRE) 置 "1" 时, 该模块运行。
 *5: 待机模式下通过非易失性寄存器禁止硬件监视定时器时, 硬件监视定时器停止。

MB95330H 系列

6.2 振荡稳定等待时间

振荡稳定等待时间是指自振荡电路停止振荡至振荡器在固有频率下振荡稳定前的时间。振荡开始后，时钟控制器通过计数振荡时钟周期的指定数来获取振荡稳定等待时间。振荡稳定等待时间内，时钟控制器停止向内部电路提供时钟。

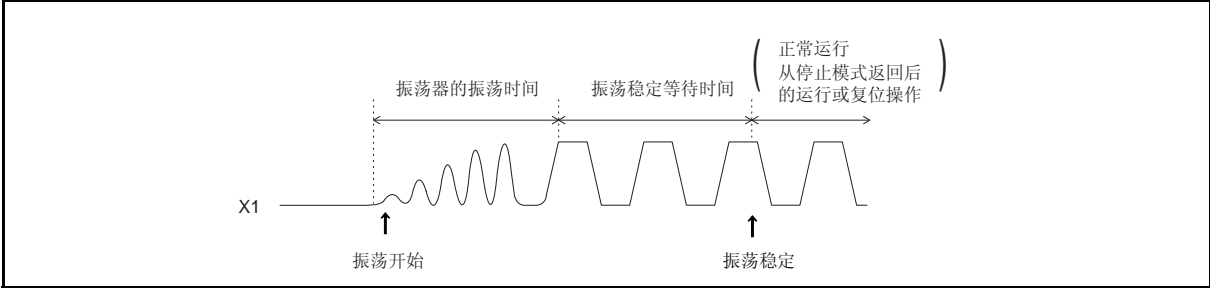
■ 振荡稳定等待时间

振荡开始后，时钟控制器通过计数到振荡时钟周期的指定数来获取振荡稳定等待时间。振荡稳定等待时间内，时钟控制器停止向内部电路提供时钟。

上电时，或因复位、待机模式时的中断或软件操作等引起时钟模式转换而产生状态转换请求（振荡停止 → 振荡开始）时，时钟控制器自动等待主时钟或副时钟振荡稳定等待时间结束后，再转换到另一模式。

图 6.2-1 是振荡开始后的运行状态。

图 6.2-1 振荡开始后的振荡器运行



主时钟、副时钟、主 CR 时钟、副 CR 时钟的振荡稳定等待时间由专用计数器计数。计数值由振荡稳定等待时间设置寄存器(WATR)进行设定。需根据振荡器的特性进行设定。

上电复位发生时，振荡稳定等待时间固定为初始值。

表 6.2-1 是振荡稳定等待时间的长度。

表 6.2-1 振荡稳定等待时间

时钟	复位源	振荡稳定等待时间
主时钟	上电复位	初始值： $(2^{14}-2)/F_{CH}$ ， F_{CH} 是主时钟频率
	上电复位以外	寄存器设定 (WATR:MWT3, MWT2, MWT1, MWT0)
副时钟	上电复位	初始值： $(2^{15}-2)/F_{CL}$ ， F_{CL} 是副时钟频率。
	上电复位以外	寄存器设定 (WATR:SWT3, SWT2, SWT1, SWT0)

主时钟的振荡稳定等待时间结束后，开始测量副时钟的振荡稳定等待时间。

■ CR 时钟振荡稳定等待时间

与振荡器的振荡稳定等待时间相同，因复位、待机模式时的中断或软件操作等引起时钟模式转换而产生状态转换请求（振荡停止 → 振荡开始）时，时钟控制器自动等待 CR 振荡稳定等待时间结束。

CR 振荡稳定等待时间如表 6.2-2 所示。

表 6.2-2 CR 振荡稳定等待时间

	CR 振荡稳定等待时间
主 CR 时钟	$2^8/F_{CRH}^*$
副 CR 时钟	$2^5/F_{CRL}$

*: $F_{CRH} = 1\text{ MHz}$

■ 振荡稳定等待时间和时钟模式 / 待机模式转换

发生状态转换时，时钟控制器根据需要自动等待振荡稳定等待时间结束。根据状态转换时的情况不同，即使状态转换发生，时钟控制器有时也不等待振荡稳定等待时间结束。
关于状态转换，详见 "6.7 时钟模式 " 和 "6.8 低功耗模式 (待机模式) 时的操作 "。

MB95330H 系列

6.3 系统时钟控制寄存器 (SYCC)

系统时钟控制寄存器 (SYCC) 用于选择机器时钟分频比、指示副时钟振荡稳定的状态。

■ 系统时钟控制寄存器 (SYCC) 的配置

图 6.3-1 系统时钟控制寄存器 (SYCC) 的配置

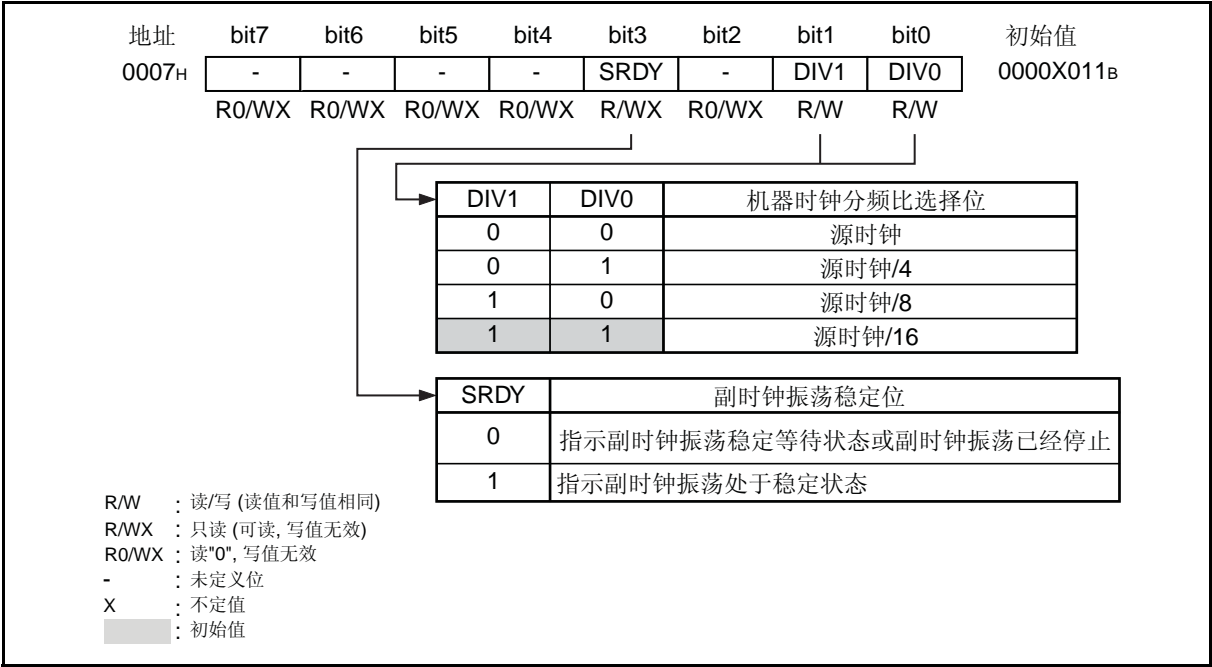


表 6.3-1 系统时钟控制寄存器各位的功能 (SYCC)

位名称		功能描述															
bit7 ~ bit4, bit2	未定义位	读值始终为零。写操作无效。															
bit3	SRDY: 副时钟振荡稳定位	该位显示副时钟振荡是否已经稳定。 <ul style="list-style-type: none">SRDY 位置 "1" 时，表示副时钟的振荡稳定等待时间已经结束。SRDY 位清 "0" 时，表示时钟控制器处于副时钟振荡稳定等待状态或副时钟振荡停止。 该位是只读位。写值无效。															
bit1, bit0	DIV1, DIV0: 机器时钟分频比 选择位	<div><ul style="list-style-type: none">这两个位选择源时钟的机器时钟分频比。机器时钟根据这两个位所设置的分频比自源时钟生成。<table><tr><td>DIV1</td><td>DIV0</td><td>机器时钟分频比</td></tr><tr><td>0</td><td>0</td><td>源时钟 (无分频)</td></tr><tr><td>0</td><td>1</td><td>源时钟 /4</td></tr><tr><td>1</td><td>0</td><td>源时钟 /8</td></tr><tr><td>1</td><td>1</td><td>源时钟 /16</td></tr></table></div>	DIV1	DIV0	机器时钟分频比	0	0	源时钟 (无分频)	0	1	源时钟 /4	1	0	源时钟 /8	1	1	源时钟 /16
DIV1	DIV0	机器时钟分频比															
0	0	源时钟 (无分频)															
0	1	源时钟 /4															
1	0	源时钟 /8															
1	1	源时钟 /16															

MB95330H 系列

6.4 振荡稳定等待时间设置寄存器 (WATR)

该寄存器设定振荡稳定等待时间。

■ 振荡稳定等待时间设置寄存器 (WATR) 的配置

图 6.4-1 振荡稳定等待时间设置寄存器 (WATR) 的配置

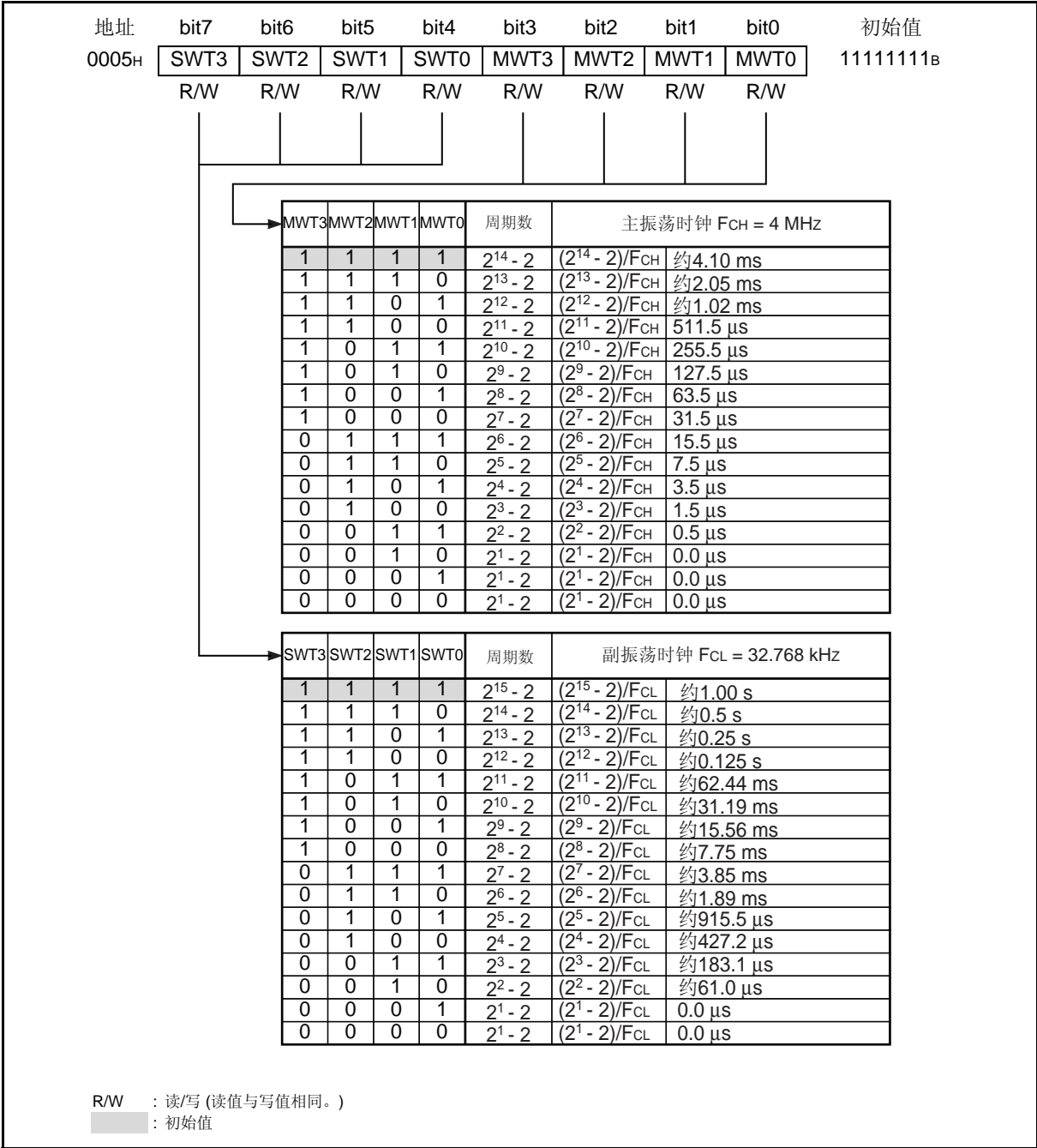


表 6.4-1 振荡稳定等待时间设置寄存器 (WATR) 的位功能 (1 / 2)

位名称		功能描述		
bit7 ~ bit4	SWT3, SWT2, SWT1, SWT0: 副时钟振荡稳定等待 时间选择位	这些位设定副时钟振荡稳定等待时间。		
		SWT3, SWT2, SWT1, SWT0	周期数	副时钟 $F_{CL} = 32.768 \text{ kHz}$
		1111 _B	$2^{15}-2$	$(2^{15}-2)/F_{CL}$ 约 1.0 s
		1110 _B	$2^{14}-2$	$(2^{14}-2)/F_{CL}$ 约 0.5 s
		1101 _B	$2^{13}-2$	$(2^{13}-2)/F_{CL}$ 约 0.25 s
		1100 _B	$2^{12}-2$	$(2^{12}-2)/F_{CL}$ 约 0.125 s
		1011 _B	$2^{11}-2$	$(2^{11}-2)/F_{CL}$ 约 62.44 ms
		1010 _B	$2^{10}-2$	$(2^{10}-2)/F_{CL}$ 约 31.19 ms
		1001 _B	2^9-2	$(2^9-2)/F_{CL}$ 约 15.56 ms
		1000 _B	2^8-2	$(2^8-2)/F_{CL}$ 约 7.75 ms
		0111 _B	2^7-2	$(2^7-2)/F_{CL}$ 约 3.85 ms
		0110 _B	2^6-2	$(2^6-2)/F_{CL}$ 约 1.89 ms
		0101 _B	2^5-2	$(2^5-2)/F_{CL}$ 约 915.5 μs
		0100 _B	2^4-2	$(2^4-2)/F_{CL}$ 约 427.2 μs
		0011 _B	2^3-2	$(2^3-2)/F_{CL}$ 约 183.1 μs
		0010 _B	2^2-2	$(2^2-2)/F_{CL}$ 约 61.0 μs
		0001 _B	2^1-2	$(2^1-2)/F_{CL}$ 0.0 μs
		0000 _B	2^1-2	$(2^1-2)/F_{CL}$ 0.0 μs
		上表内的周期数是最短副时钟振荡稳定等待时间。最大值是上表中的周期数 +1/ F_{CL} 。		
		注：副时钟振荡稳定等待时间期间，切勿更新这些位。系统时钟控制寄存器的副时钟振荡稳定位 (SYCC:SRDY) 置 "1" 时或主时钟模式、主 CR 时钟模式、副 CR 时钟模式下更新这些位；另外，主时钟模式、主 CR 时钟模式、副 CR 时钟模式下，系统时钟控制寄存器 2 的副时钟振荡停止位 (SYCC2:SOSCE) 清 "0" 且副时钟停止时，也可更新这些位。		

表 6.4-1 振荡稳定等待时间设置寄存器 (WATR) 的位功能 (2 / 2)

位名称		功能描述		
bit3 ~ bit0	MWT3, MWT2, MWT1, MWT0: 主时钟振荡稳定等待 时间选择位	这些位设定副时钟振荡稳定等待时间。		
		MWT3, MWT2, MWT1, MWT0	周期数	主时钟 F _{CH} = 4 MHz
		1111 _B	2 ¹⁴ -2	(2 ¹⁴ -2)/F _{CH} 约 4.10 ms
		1110 _B	2 ¹³ -2	(2 ¹³ -2)/F _{CH} 约 2.05 ms
		1101 _B	2 ¹² -2	(2 ¹² -2)/F _{CH} 约 1.02 ms
		1100 _B	2 ¹¹ -2	(2 ¹¹ -2)/F _{CH} 511.5 μs
		1011 _B	2 ¹⁰ -2	(2 ¹⁰ -2)/F _{CH} 255.5 μs
		1010 _B	2 ⁹ -2	(2 ⁹ -2)/F _{CH} 127.5 μs
		1001 _B	2 ⁸ -2	(2 ⁸ -2)/F _{CH} 63.5 μs
		1000 _B	2 ⁷ -2	(2 ⁷ -2)/F _{CH} 31.5 μs
		0111 _B	2 ⁶ -2	(2 ⁶ -2)/F _{CH} 15.5 μs
		0110 _B	2 ⁵ -2	(2 ⁵ -2)/F _{CH} 7.5 μs
		0101 _B	2 ⁴ -2	(2 ⁴ -2)/F _{CH} 3.5 μs
		0100 _B	2 ³ -2	(2 ³ -2)/F _{CH} 1.5 μs
		0011 _B	2 ² -2	(2 ² -2)/F _{CH} 0.5 μs
		0010 _B	2 ¹ -2	(2 ¹ -2)/F _{CH} 0.0 μs
		0001 _B	2 ¹ -2	(2 ¹ -2)/F _{CH} 0.0 μs
		0000 _B	2 ¹ -2	(2 ¹ -2)/F _{CH} 0.0 μs
		上表内的周期数是指最短主时钟振荡稳定等待时间。最大值是上表中的周期数 +1/F _{CH} 。		
		注：主时钟振荡稳定等待时间期间，切勿更新这些位。系统时钟控制寄存器的主时钟振荡稳定位 (SYCC:SRDY) 置 "1" 时或主 CR 时钟模式、副时钟模式、副 CR 时钟模式下更新这些位；另外，主 CR 时钟模式、副时钟模式、副 CR 时钟模式下，系统时钟控制寄存器 2 的主时钟振荡停止位 (SYCC2:MOSCE) 清 "0" 且主时钟停止时，也可更新这些位。		

■ WATR 寄存器的设定注意事项

使用不带低压检测复位功能的芯片上的双操作闪存功能时，要始终将主时钟的振荡稳定等待时间设定为 90 μs 以上 (主时钟频率 F_{CH} 为 4 MHz 时，WATR:MWT[3:0] 设为 "1010_B" 或以上)。

以上设定要求适用于以下产品：
MB95F332H/F333H/F334H

写 / 擦闪存发生在主时钟振荡稳定等待时间的 90 μs 以内时，该写 / 擦可能无效。

6.5 待机控制寄存器 (STBC)

待机控制寄存器 (STBC) 控制自运行状态至休眠模式、停止模式、时基定时器模式或计时模式的转换；设定停止模式、时基定时器模式和计时模式下的引脚状态；控制软件复位的发生。

■ 待机控制寄存器 (STBC)

图 6.5-1 待机控制寄存器 (STBC)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0008H	STP	SLP	SPL	SRST	TMD	SCRDY	MCRDY	MRDY	00000XXX _B
	R0,W	R0,W	R/W	R0,W	R0,W	R/WX	R/WX	R/WX	

MRDY	主时钟振荡稳定位	
0	指示主时钟振荡稳定等待状态或主时钟振荡已经停止。	
1	指示主时钟振荡处于稳定状态。	
MCRDY	主CR时钟振荡稳定位	
0	指示主CR时钟振荡稳定等待状态或主CR时钟振荡已经停止。	
1	指示主CR时钟振荡处于稳定状态。	
SCRDY	副CR时钟振荡稳定位	
0	指示副CR时钟振荡稳定等待状态或副CR时钟振荡已经停止。	
1	指示副CR时钟振荡处于稳定状态。	
TMD	计时位	
	读	写
0	始终读"0"	写值无效
1	-	主时钟模式、主CR时钟模式 转换至时基定时器模式
		副时钟模式、副CR时钟模式 转换至计时模式
SRST	软件复位位	
	读	写
0	始终读"0"	写值无效
1	-	生成3-机器时钟复位信号
SPL	引脚状态设置位	
0	停止模式，时基定时器模式或计时模式下，外部引脚保持先前状态。	
1	停止模式，时基定时器模式或计时模式下，外部引脚保持高阻状态。	
SLP	休眠位	
	读	写
0	始终读"0"	写值无效
1	-	转换至休眠模式
STP	停止位	
	读	写
0	始终读"0"	写值无效
1	-	转换至停止模式

R/W : 读/写 (读值和写值相同)
 R/WX : 只读 (可读, 写值无效)
 R0,W : 只写 (可写, 读"0")
 - : 未定义位
 X : 不定
 初始值

表 6.5-1 待机控制寄存器 (STBC) 的位功能

位名称		功能描述
bit7	STP: 停止位	该位设定至停止模式的转换。 清 "0" : 无效。 置 "1" : 本 IC 转换至停止模式。 读取时, 该位始终归 "0"。 注: 中断请求发生后, 该位置 "1" 无效。详情参考 "6.8.1 待机模式时的使用注意事项"。
bit6	SLP: 休眠位	该位设定至休眠模式的转换。 清 "0" : 无效。 置 "1" : 本 IC 转换至休眠模式。 读取时, 该位始终归 "0"。 注: 中断请求发生后, 该位置 "1" 无效。详情参考 "6.8.1 待机模式时的使用注意事项"。
bit5	SPL: 引脚状态设置位	该位设定停止模式、时基定时器模式和计时模式时的外部引脚状态。 清 "0" : 停止模式、时基定时器模式和计时模式时, 保持外部引脚的状态 (电平)。 置 "1" : 停止模式、时基定时器模式和计时模式时, 外部引脚变为高阻状态。(上拉设置寄存器中, 选择了上拉电阻器连接的引脚处于上拉状态。)
bit4	SRST: 软件复位位	该位设定软件复位。 清 "0" : 无效。 置 "1" : 生成三个机器时钟复位信号。 读取时, 该位始终归 "0"。
bit3	TMD: 计时位	<ul style="list-style-type: none"> 主时钟模式或主 CR 时钟模式下, 该位置 "1" 可使本 IC 转换至时基定时器模。 副时钟或副 CR 时钟模式下, 该位置 "1" 可使本 IC 转换至计时模式。 清 "0" 该位无效。 读取时, 该位始终归 "0"。 注: 中断请求发生后, 该位置 "1" 无效。详情参考 "6.8.1 待机模式时的使用注意事项"。
bit2	SCRDY: 副 CR 时钟振荡稳定位	该位显示副 CR 时钟振荡是否已经稳定。 <ul style="list-style-type: none"> SCRDY 位置 "1", 表示副 CR 时钟的振荡稳定等待时间结束。 SCRDY 位清 "0", 表示时钟振荡器处于副 CR 时钟振荡稳定等待状态或副 CR 时钟振荡停止。 该位是只读位, 写值无效。
bit1	MCRDY: 主 CR 时钟振荡稳定位	该位显示主 CR 时钟振荡是否已经稳定。 <ul style="list-style-type: none"> MCRDY 位置 "1", 表示主 CR 时钟的振荡稳定等待时间结束。 MCRDY 位清 "0", 表示时钟振荡器处于主 CR 时钟振荡稳定等待状态或主 CR 时钟振荡停止。 该位是只读位, 写值无效。
bit0	MRDY: 主时钟振荡稳定位	该位显示主时钟振荡是否已经稳定。 <ul style="list-style-type: none"> MRDY 位置 "1", 表示主时钟的振荡稳定等待时间结束。 MRDY 位清 "0", 表示时钟控制器处于主时钟振荡稳定等待状态或主时钟振荡停止。 该位是只读位, 写值无效。

注：

- 通过比较系统时钟控制寄存器 2 的时钟模式监控位 (SYCC2:RCM1,RCM0) 和时钟模式设置位 (SYCC2:RCS1,RCS0) 的值，确定时钟模式转换结束以后，再设定待机模式。
- 停止位 (STP)、休眠位 (SLP)、软件复位位 (SRST) 和计时位 (TMD) 中的两个或多个同时置 "1" 时，其优先顺序如下：
 - (1) 软件复位位 (SRST)
 - (2) 停止位 (STP)
 - (3) 计时位 (TMD)
 - (4) 休眠位 (SLP)

退出待机模式后，芯片返回正常工作状态。

MB95330H 系列

6.6 系统时钟控制寄存器 2 (SYCC2)

系统时钟控制寄存器 2 (SYCC2) 用于指示和切换当前时钟模式，控制副时钟、主时钟、副 CR 时钟、主 CR 时钟振荡。

■ 系统时钟控制寄存器 2 (SYCC2) 的配置

图 6.6-1 系统时钟控制寄存器 2 (SYCC2) 的配置

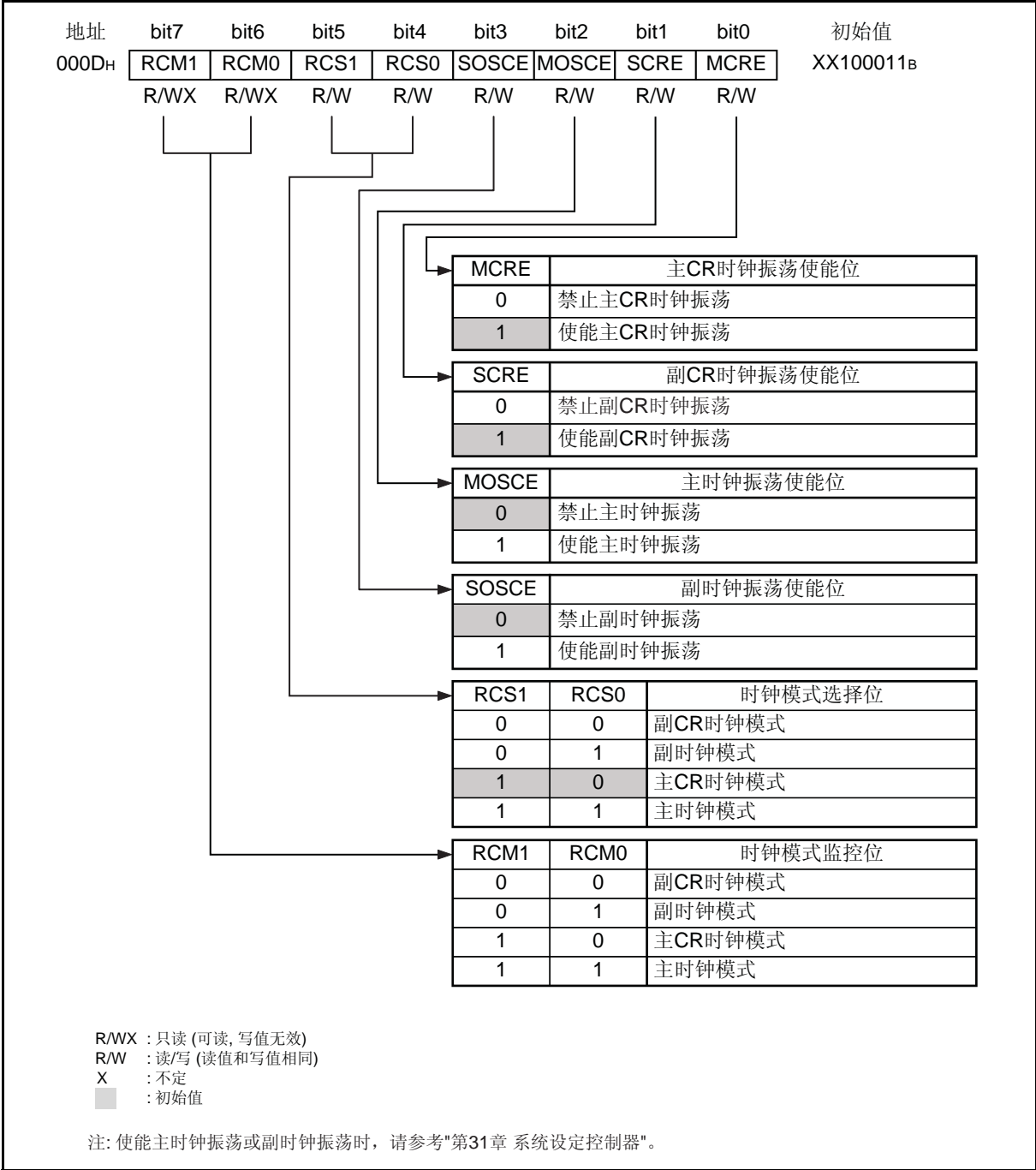


表 6.6-1 系统时钟控制寄存器 2 (SYCC2) 的位功能

位名称		功能描述
bit7, bit6	RCM1, RCM0: 时钟模式监控位	这两个位指示当前时钟模式。 "00 _B ": 指示副 CR 时钟模式。 "01 _B ": 指示副时钟模式。 "10 _B ": 指示主 CR 时钟模式。 "11 _B ": 指示主时钟模式。 这两个位是只读位。写值无效。
bit5, bit4	RCS1, RCS0: 时钟模式选择位	这两个位指定当前时钟模式。 写 "00 _B ": 转换到副 CR 时钟模式。 写 "01 _B ": 转换到副时钟模式。 写 "10 _B ": 转换到主 CR 时钟模式。 写 "11 _B ": 转换到主时钟模式。 <ul style="list-style-type: none"> 系统设定寄存器禁止主时钟振荡时, 向这些位写 "11_B" 无效, 其值不变。 系统设定寄存器禁止副时钟振荡时, 向这些位写 "01_B" 无效, 其值不变。
bit3	SOSCE: 副时钟振荡使能位	该位使能 / 禁止副时钟。 清 "0": 禁止副时钟振荡。 置 "1": 使能副时钟振荡。 <ul style="list-style-type: none"> IRCS 位设为 "01_B" 时, 该位置 "1"。 RCS 位或 RCM 位设为 "01_B" 时, 该位清 "0" 无效, 其值不变。 系统设定寄存器禁止副时钟振荡时, 这些位置 "1" 无效, 其值不变。
bit2	MOSCE: 主时钟振荡使能位	该位使能 / 禁止主时钟。 清 "0": 禁止主时钟振荡。 置 "1": 使能主时钟振荡。 <ul style="list-style-type: none"> RCS 位设为 "11_B" 时, 该位置 "1"。 RCS 位或 RCM 位设为 "11_B" 时, 该位清 "0" 无效, 其值不变。 RCM 位从 "11_B" 变更为其他值时, 该位清 "0"。 RCM1 位清 "0" 时, 该位置 "1" 无效。 系统设定寄存器禁止主时钟振荡时, 向该位写 "1" 无效, 其值不变。
bit1	SCRE: 副 CR 时钟振荡使能位	该位使能 / 禁止副 CR 时钟。 清 "0": 禁止副 CR 时钟振荡。 置 "1": 使能副 CR 时钟振荡。 <ul style="list-style-type: none"> RCS 位设为 "00_B" 时, 该位置 "1"。 RCS 位或 RCM 位设为 "00_B" 时, 该位清 "0" 无效, 其值不变。 选择硬件监视定时器时, 该位置 "1"。
bit0	MCRE: 主 CR 时钟振荡使能位	该位使能 / 禁止主 CR 时钟。 清 "0": 禁止主 CR 时钟振荡。 置 "1": 使能主 CR 时钟振荡。 <ul style="list-style-type: none"> RCS 位设为 "10_B" 时, 该位置 "1"。 RCS 位或 RCM 位设为 "10_B" 时, 该位清 "0" 无效, 其值不变。 RCM 位从 "10_B" 变更为其他值时, 该位清 "0"。 RCM1 位清 "0" 时, 置 "1" 无效。

MB95330H 系列

6.7 时钟模式

以下是四种可用的时钟模式：主时钟模式、副时钟模式、主 CR 时钟模式和副 CR 时钟模式。根据系统时钟控制寄存器 2 (SYCC2) 的设置可进行模式转换。

■ 主时钟模式时的运行

主时钟模式下，主时钟用作 CPU 和外设功能的机器时钟。

时基定时器通过主时钟运行。

计时预分频器通过副时钟运行。

芯片在主时钟模式下运行时，可转换为以下待机模式：休眠模式、停止模式或时基定时器模式。

与复位前的时钟模式无关，复位后，芯片通常设定为主 CR 时钟模式。

■ 副时钟模式时的运行

副时钟模式下，主时钟振荡* 停止，副时钟用作 CPU 和外设功能的机器时钟。该模式下，为使主时钟保持运行，时基定时器停止操作。

芯片在副时钟模式下运行时，可转换为以下待机模式：休眠模式、停止模式或计时模式。

■ 主 CR 时钟模式时的运行

主 CR 时钟模式下，主 CR 时钟用作 CPU 和外设功能的机器时钟。时基定时器和监视定时器通过主时钟运行。

计时预分频器通过副时钟运行。

芯片在主 CR 时钟模式下运行时，可转换为以下待机模式：休眠模式、停止模式或时基定时器模式。

■ 副 CR 时钟模式时的运行

副 CR 时钟模式下，主时钟振荡停止，副 CR 时钟用作 CPU 和外设功能的机器时钟。该模式下，为使主时钟保持运行，时基定时器停止操作。计时预分频器和副 CR 时钟一起运行。

芯片在副 CR 时钟模式下运行时，可转换为以下待机模式：休眠模式、停止模式或计时模式。

*: 时钟模式自主时钟、主 CR 时钟转换至其他时钟模式时，主时钟、主 CR 时钟自动禁止 (SYCC2:MOSCE 清 "0" 或 SYCC2:MCRE 清 "0")。若新的时钟模式是副时钟模式或副 CR 时钟模式，分别向 SYCC2:MOSCE 和 SYCC2:MCRE 写 "1" 不能使能主时钟和主 CR 时钟。

■ 时钟模式状态转换图

以下是四种可用的时钟模式：主时钟模式、主 CR 时钟模式、副时钟模式和副 CR 时钟模式。根据系统时钟控制寄存器 2 (SYCC2) 的设置，芯片可进行模式转换。

图 6.7-1 时钟模式状态转换图

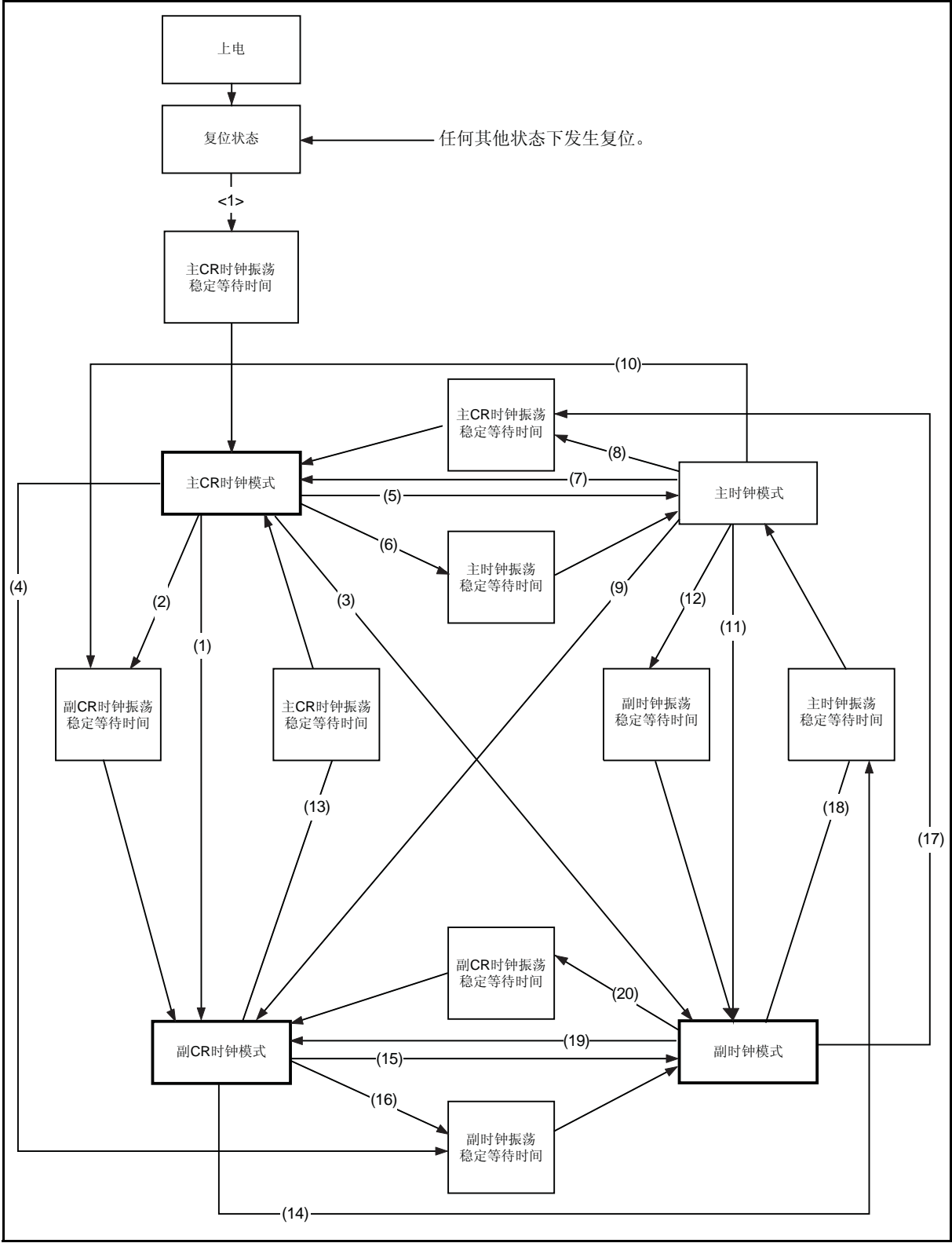


表 6.7-1 时钟模式状态转换一览

	当前状态	下一状态	详细说明
<1>	复位状态	主 CR 时钟	复位后，芯片等待主 CR 时钟振荡稳定等待时间结束后进入主 CR 时钟模式。即使复位是任何时钟模式引起的监视复位、软件复位或外部复位，芯片也会等待副 CR 时钟振荡稳定等待时间和主 CR 时钟振荡稳定等待时间结束。
(1)	主 CR 时钟	副 CR 时钟	系统时钟控制寄存器 2 的系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "00 _B " 时，芯片进入副 CR 时钟模式。 然而，根据系统时钟控制寄存器 2 的副 CR 时钟振荡使能位 (SYCC2:SCRE) 的设定，若副 CR 时钟已停止，则进入副 CR 时钟模式前，芯片等待副 CR 时钟振荡稳定等待时间结束。也就是说，若提前使能副 CR 时钟振荡且待机控制寄存器的副 CR 时钟振荡稳定位 (STBC:SCRDY) 是 "1"，则系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "00 _B " 后，芯片立即进入副 CR 时钟模式。
(2)			
(3)		副时钟	系统时钟控制寄存器 2 的系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "01 _B " 时，芯片等待副时钟振荡稳定等待时间结束后进入副时钟模式。 根据系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE) 的设定，若副时钟已经处于振荡状态，则芯片不会等待副时钟振荡稳定等待时间结束。也就是说，若提前使能副时钟振荡且待机控制寄存器的副时钟振荡稳定位 (STBC:SCRDY) 是 "1"，则系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "01 _B " 后，芯片立即进入副时钟模式。
(4)			
(5)		主时钟	系统时钟控制寄存器 2 的系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "11 _B " 时，芯片等待主时钟振荡稳定等待时间结束后进入主时钟模式。 根据系统时钟控制寄存器 2 的主时钟振荡使能位 (SYCC2:MOSCE) 的设定，若主时钟已经处于振荡状态，则芯片不会等待主时钟振荡稳定等待时间结束。也就是说，若提前使能主时钟振荡且待机控制寄存器的副时钟振荡稳定位 (STBC:MRDY) 是 "1"，则系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "11 _B " 后，芯片立即进入主时钟模式。
(6)			
(7)	主时钟	主 CR 时钟	系统时钟控制寄存器 2 的系统时钟选择位 (SYCC2:RCS1,RCS0) 是 "10 _B " 时，芯片等待主 CR 时钟振荡稳定等待时间结束后进入主 CR 时钟模式。 根据系统时钟控制寄存器 2 的主 CR 时钟振荡稳定使能位 (SYCC2:MCRE) 的设定，若主 CR 时钟已处于振荡状态，则芯片不会等待主 CR 时钟振荡稳定等待时间结束。也就是说，若提前使能主 CR 时钟振荡且待机控制寄存器的主 CR 时钟振荡稳定位 (STBC:MCRDY) 是 "1"，则系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "10 _B " 后，芯片立即进入主 CR 时钟模式。
(8)			
(9)		副 CR 时钟	同 (1) 和 (2)
(10)			
(11)		副时钟	同 (3) 和 (4)
(12)			
(13)	副 CR 时钟	主 CR 时钟	系统时钟控制寄存器 2 的系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "10 _B " 时，芯片等待主 CR 时钟振荡稳定等待时间结束后进入主 CR 时钟模式。
(14)		主时钟	系统时钟控制寄存器 2 的系统时钟选择位 (SYCC2:RCS1,RCS0) 设为 "11 _B " 时，芯片等待主时钟振荡稳定等待时间结束后进入主时钟模式。
(15)		副时钟	同 (3) 和 (4)
(16)			
(17)	副时钟	主 CR 时钟	同 (13)
(18)		主时钟	同 (14)
(19)		副 CR 时钟	同 (1) 和 (2)
(20)			

6.8 低功耗模式 (待机模式) 时的操作

待机模式有以下四种：休眠模式、停止模式、时基定时器模式和计时模式。

■ 至 / 自待机模式转换的概要

待机模式有以下四种：休眠模式、停止模式、时基定时器模式和计时模式。根据待机控制寄存器 (STBC) 的设置，芯片进入待机模式。

芯片因响应中断或复位而退出待机模式。转换至正常操作前，芯片根据需要可能等待振荡稳定等待时间结束。

时钟模式因复位而从待机模式返回时，芯片返回主 CR 时钟模式。时钟模式因中断而从待机模式返回时，芯片返回进入待机模式前的时钟模式。

■ 待机模式时的引脚状态

待机控制寄存器的引脚状态设置位 (STBC:SPL) 用于使停止模式、时基定时器模式或计时模式时的 I/O 口或外设功能的引脚状态保持先前状态或高阻状态。

关于待机模式时的全部引脚状态，详见 " 附录 D MB95330H 系列的引脚状态 "。

6.8.1 待机模式时的使用注意事项

即使待机控制寄存器 (STBC) 中已设定待机模式, 外设功能发生中断请求时, 芯片也不会转换至待机模式。芯片因响应中断而自待机模式返回到正常工作状态时, 返回后的工作状态因是否接受中断请求而异。

■ 至少输入三条 NOP 指令紧随待机模式设定指令其后

在待机控制寄存器中设定后, 进入待机模式前, 芯片需要四个机器时钟周期。此间, CPU 执行程序。转换至待机模式期间, 为避免 CPU 执行程序, 至少需要输入三条 NOP 指令。

在使芯片进入待机模式的指令后, 即使输入 NOP 以外的指令, 芯片仍然正常运行。这种情况下, 可能发生以下两种情况: 第一、本应在退出待机模式后执行的指令, 可能在芯片进入待机模式前执行。第二、芯片可能在指令执行期间进入待机模式, 而在退出待机模式后重新恢复执行 (增加了指令执行周期数)。

■ 确定待机模式设置前时钟模式转换完成

设定待机模式前, 比较系统时钟控制寄存器的时钟模式监控位 (SYCC2:RCM1,RCM0) 和时钟模式设置位 (SYCC2:RCS1,RCS0) 的值, 确保时钟模式转换已经完成。

■ 中断请求可能抑制至待机模式的转换

设定待机模式时, 如果发生中断级高于 "11_B" 的中断请求, 则芯片忽略写到待机控制寄存器的值且不进入待机模式而是继续执行指令。即使中断处理结束后, 芯片也不进入待机模式。

这种情况与 CPU 的状态码寄存器内中断使能标志 (CCR:I) 和中断级位 (CCR:IL1,IL0) 禁止中断时执行的操作相同。

■ CPU 拒绝接受中断时亦可退出待机模式

待机模式时, 如果发生中断级高于 "11_B" 的中断请求, 不管 CPU 的状态码寄存器内中断使能标志 (CCR:I) 和中断级位 (CCR:IL1,IL0) 的设置如何, 芯片均退出待机模式。

退出待机模式后, 根据 CPU 的状态码寄存器设置, 如果准备接受中断, 则芯片执行中断处理。如果寄存器设为不处理中断, 则芯片从进入待机模式前所执行指令的下一条指令恢复处理。

■ 待机模式状态转换图

待机模式状态转换流程如图 6.8-1 所示。

图 6.8-1 待机模式状态转换图

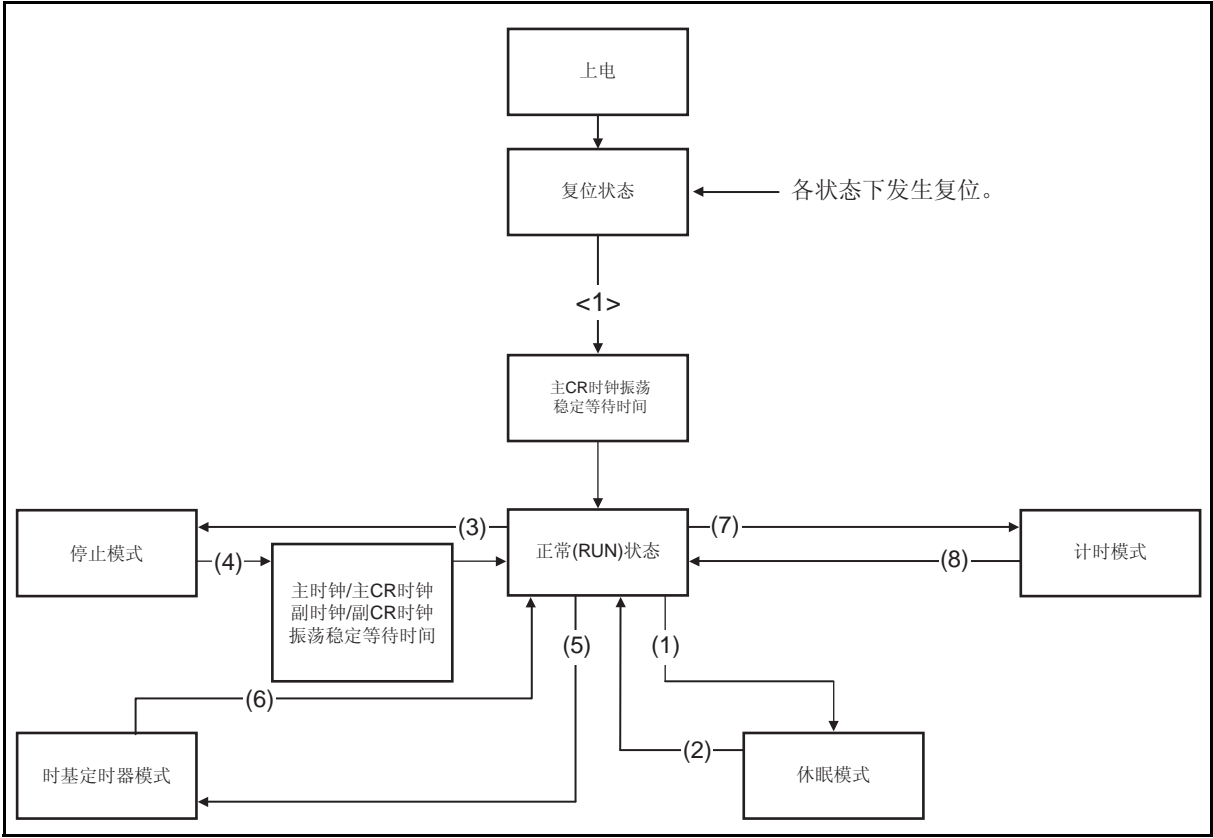


表 6.8-1 状态转换一览表 (至 / 自待机模式的转换)

	状态转换	详细说明
<1>	复位状态返回后的正常操作	复位后，芯片进入主 CR 时钟模式。 如果复位的发生源于上电复位、监视复位、软件复位或外部复位中的任何一个，则芯片通常等待主 CR 时钟振荡稳定等待时间和副 CR 时钟振荡稳定等待时间结束。
(1)	睡眠模式	待机控制寄存器的睡眠位 (STBC:SLP) 置 "1" 时，芯片进入睡眠模式。
(2)		芯片因响应外设功能的中断而返回运行状态。
(3)	停止模式	待机控制寄存器的停止位 (STBC:STP) 置 "1" 时，芯片进入停止模式。
(4)		因响应外部中断，芯片等待相应时钟模式所需振荡稳定等待时间结束后，返回运行状态。
(5)	时基定时器模式	主时钟模式或主 CR 时钟模式时，如果待机控制寄存器的计时位 (STBC:TMD) 置 "1"，则芯片进入时基定时器模式。
(6)		
(7)	计时模式	副时钟模式或副 CR 时钟模式时，如果待机控制寄存器的计时位 (STBC:TMD) 置 "1"，则芯片进入计时模式。
(8)		

6.8.2 休眠模式

休眠模式时，芯片停止 **CPU** 和监视定时器的运行。

■ 休眠模式时的操作

休眠模式时，芯片停止 **CPU** 和监视定时器的工作时钟。**CPU** 保持转换至休眠模式前寄存器和 **RAM** 的内容后停止运行。然而，监视定时器以外的所有外设功能继续运行。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则休眠模式下副 **CR** 时钟并不停止且硬件监视定时器保持运行。详见 " 第 30 章 非易失性寄存器 (NVR) 功能 "。

● 转换至休眠模式

待机控制寄存器的休眠位 (STBC:SLP) 置 "1" 可使芯片进入休眠模式。

● 退出休眠模式

芯片因复位或外设功能的中断而退出休眠模式。

6.8.3 停止模式

停止模式时，芯片停止主时钟、主 **CR** 时钟和副时钟。

■ 停止模式时的操作

停止模式时，芯片停止主时钟、主 **CR** 时钟和副时钟。该模式下，芯片停止外部中断和低压检测复位之外的全部功能，但保持转换至停止模式前的寄存器和 **RAM** 的内容。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则停止模式下副 **CR** 时钟并不停止且监视定时器保持运行。详见 " 第 30 章 非易失性寄存器 (**NVR**) 功能 "。

● 转换至停止模式

待机控制寄存器的停止位 (**STBC:STP**) 置 "1" 可使芯片进入停止模式。此刻，若待机控制寄存器的引脚状态设置位 (**STBC:SPL**) 清 "0"，则外部引脚状态保持不变；若 **SPL** 位置 "1"，则外部引脚变为高阻状态 (上拉设置寄存器中，选择了上拉电阻器连接的引脚变为高阻状态)。

主时钟模式或主 **CR** 时钟模式时，因中断而退出停止模式后，芯片等待主时钟振荡稳定时，可能发生时基定时器中断。如果主时钟振荡稳定等待时间比时基定时器的中断间隔时间要长，则芯片进入停止模式前，应通过禁止时基定时器的中断请求输出阻止意外的中断发生。

芯片从副时钟模式或副 **CR** 时钟模式进入停止模式前，同样应禁止计时预分频器的中断请求输出。

● 退出停止模式

芯片因复位或外部中断而退出停止模式。任何时钟模式下，若在待机模式时通过非易失性寄存器功能使能硬件监视定时器，则停止模式下副 **CR** 时钟并不停止且监视定时器和计时预分频器继续运行。芯片可通过计时预分频器中断退出停止模式。详见 " 第 30 章 非易失性寄存器 (**NVR**) 功能 "。

注：

芯片因中断而退出停止模式后，运行期间转换至停止模式的外设功能恢复运行。因此，外设功能的某些设置，诸如间隔定时器的初始间隔时间，变成未定义。退出芯片的停止模式后，根据需要初始化外设功能。

6.8.4 时基定时器模式

时基定时器模式时，仅主时钟振荡器、副时钟振荡器、时基定时器和计时预分频器运行。该模式下，CPU 和外设功能的工作时钟停止运行。

■ 时基定时器模式时的操作

时基定时器模式下，停止向时基定时器以外的芯片提供主时钟。芯片停止时基定时器、外部中断和低压检测复位之外的全部功能，但保持转换至时基定时器模式前的寄存器和 RAM 的内容。

通过系统时钟控制寄存器 2 的副时钟振荡使能位和副 CR 振荡时钟使能位 (SYCC2:SOSCE,SCRE)，可启 / 停副时钟振荡 / 副 CR 时钟振荡。副时钟振荡时，计时预分频器运行。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则时基定时器模式下副 CR 时钟并不停止且监视定时器保持运行。详见 " 第 30 章 非易失性寄存器 (NVR) 功能 "。

● 转换至时基定时器模式

如果系统时钟控制寄存器 2 的系统时钟监控位 (SYCC2:RCM1,RCM0) 设为 "10_B" 或 "11_B"，则待机控制寄存器的计时位 (STBC:TMD) 置 "1" 可使芯片进入时基定时器模式。只有时钟模式是主时钟模式或主 CR 时钟模式时，芯片可进入时基定时器模式。

芯片转换至时基定时器模式后，如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 清 "0"，则外部引脚状态保持不变；若 SPL 位置 "1"，则外部引脚变为高阻状态 (在上拉设置寄存器中，已选择上拉电阻器连接的引脚变为高阻状态)。

● 退出时基定时器模式

芯片因复位、时基定时器中断或外部中断而退出时基定时器模式。

通过设定系统时钟控制寄存器 2 (SYCC2) 的副时钟振荡使能位 (SOSCE) 和副 CR 时钟振荡使能位，可启 / 停副时钟振荡和副 CR 时钟振荡。副时钟振荡时，也可通过计时预分频器的中断退出芯片的时基定时器模式。

注：

芯片因中断而退出时基定时器模式后，运行期间转换至时基定时器模式的外设功能恢复运行。因此，外设功能的某些设置，诸如间隔定时器的初始间隔时间，变成未定义。退出芯片的时基定时器模式后，根据需要初始化外设功能。

6.8.5 计时模式

计时模式时，仅副时钟、副 **CR** 时钟和计时预分频器运行。该模式下，**CPU** 和外设功能的工作时钟停止运行。

■ 计时模式时的操作

计时模式时，芯片停止计时预分频器、外部中断和低压检测复位之外的全部功能，但保持转换至计时模式前的寄存器和 **RAM** 的内容。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则计时模式下副 **CR** 时钟并不停止且监视定时器保持运行。详见 " 第 30 章 非易失性寄存器 (NVR) 功能 "。

● 转换至计时模式

如果系统时钟控制寄存器 2 的系统时钟监控位 (**SYCC2:RCM1,RCM0**) 设定为 "00_B" 或 "01_B"，则待机控制寄存器的计时位 (**STBC:TMD**) 置 "1" 可使芯片进入计时模式。

只有时钟模式是副时钟模式或副 **CR** 时钟模式时，芯片可进入计时模式。转换至计时模式时，如果待机控制寄存器的引脚状态设置位 (**STBC:SPL**) 清 "0"，则外部引脚状态保持不变；如果 **SPL** 位置 "1"，则外部引脚变为高阻状态 (上拉设置寄存器中，已选择上拉电阻器连接的引脚变为高阻状态)。

● 计时模式的退出

芯片因复位、计时中断或外部中断而退出计时模式。

注：

芯片因中断而退出计时模式后，运行期间转换至计时模式的外设功能恢复运行。因此，外设功能的某些设置，诸如间隔定时器的初始间隔时间，变成未定义。退出芯片的计时模式后，根据需要初始化外设功能。

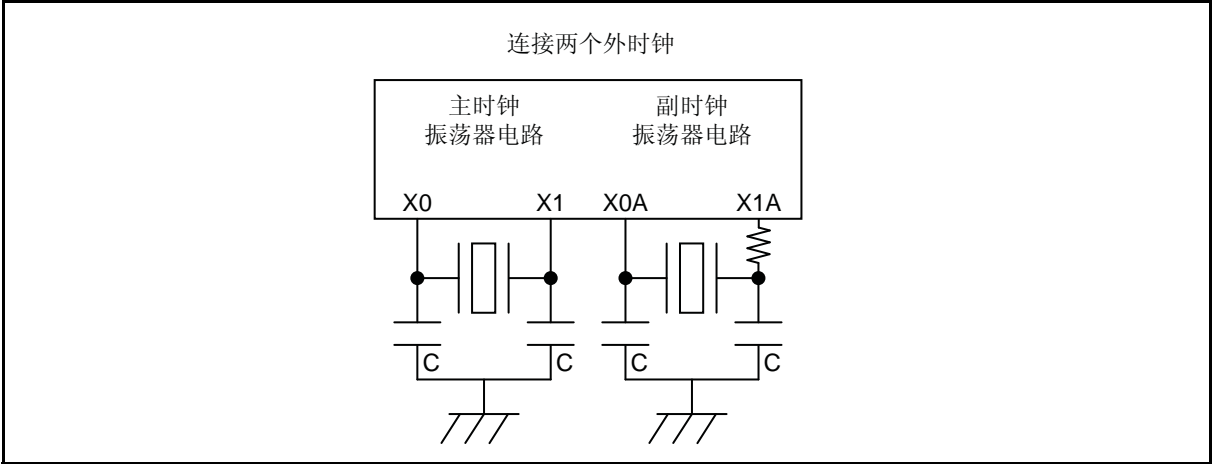
时钟振荡电路通过向时钟振荡器连接振荡器或输入时钟信号生成内部时钟。

■ 时钟振荡电路

● 使用晶体振荡器和陶瓷振荡器时

晶体振荡器和陶瓷振荡器的连接示例如图 6.9-1 所示。

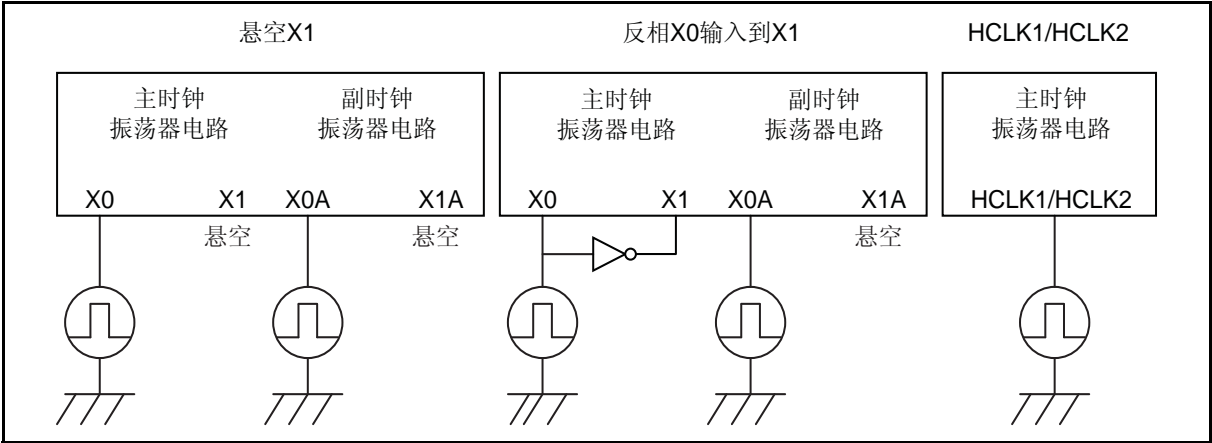
图 6.9-1 晶体振荡器和陶瓷振荡器的连接示例



● 使用外部时钟时

如图 6.9-2 所示，连接外部时钟至 X0 引脚而悬空 X1 引脚或向 X1 引脚提供 X0 的反相时钟 (参考该系列的 "数据手册")。从外部时钟向副时钟提供时钟信号时，连接外部时钟至 X0A 引脚而悬空 X1A 引脚。

图 6.9-2 外部时钟的连接示例



6.10 预分频器的概要

预分频器使用从机器时钟 (**MCLK**) 和时基定时器输出的计数时钟生成供给至各外设功能的计数时钟源。

■ 预分频器

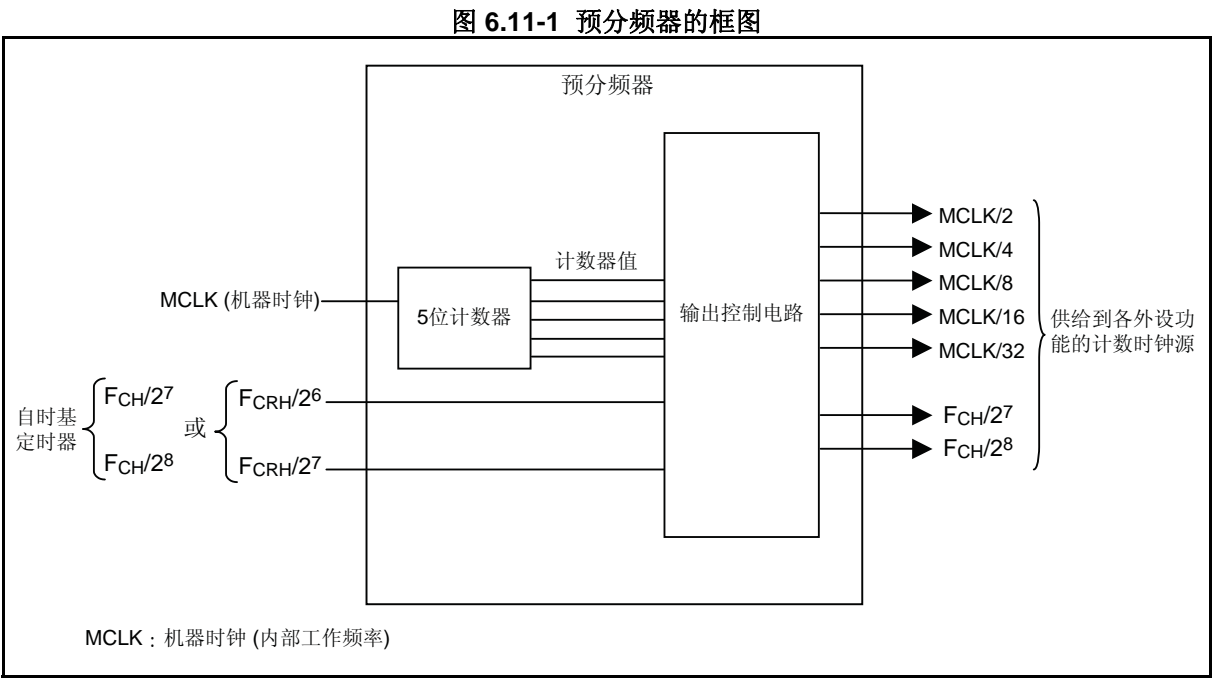
预分频器通过从 CPU 运行的机器时钟 (**MCLK**) 和时基定时器输出的计数时钟 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 生成供给至各外设功能的计数时钟源。计数时钟源是预分频器的分频时钟或缓冲时钟。下面所列的外设功能使用预分频器的分频时钟作为计数时钟源。

预分频器中不具有控制寄存器，需通过机器时钟 (**MCLK**) 和时基定时器的计数时钟 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 保持运行。

- 8/16 位多功能定时器
- 8/10 位 A/D 转换器

图 6.11-1 是预分频器的框图。

■ 预分频器的框图



- 5 位计数器
该计数器计数机器时钟 (MCLK) 并把计数值输出到输出控制电路。
- 输出控制电路
基于 5 位计数器的计数值, 该电路向各外设功能提供 2/4/8/16/32 分频机器时钟 (MCLK) 所生成的时钟。另外, 该电路缓冲时基定时器 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 的时钟并把它提供给外设功能。

■ 输入时钟

预分频器使用机器时钟或时基定时器的输出时钟作为输入时钟。

■ 输出时钟

预分频器向 8/16 位多功能定时器、8/10 位 A/D 转换器提供时钟。

6.12 预分频器的操作说明

预分频器生成提供给各外设功能的计数时钟源。

■ 预分频器的操作

预分频器自机器时钟 (MCLK) 的分频时钟和时基定时器 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 的缓冲信号生成计数时钟源, 然后供给到各外设功能。机器时钟和时基定时器供给时钟期间, 预分频器保持运行。

预分频器生成的计数时钟源如表 6.12-1 所示。

表 6.12-1 预分频器生成的计数时钟源

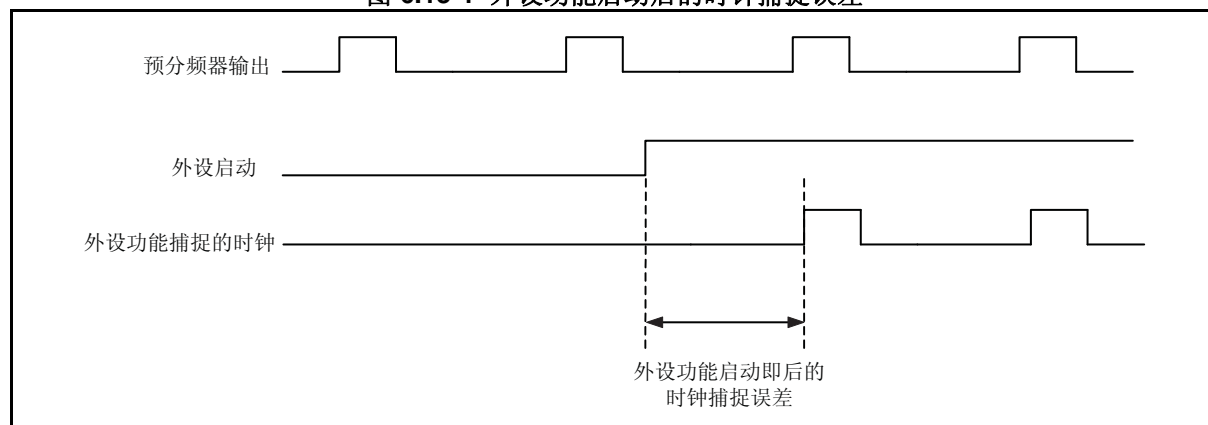
计数时钟源频率	频率 (F_{CH} =10 MHz, MCLK=10 MHz)		频率 (F_{CH} =16 MHz, MCLK=16 MHz)		频率 (F_{CH} =16.25 MHz, MCLK=16.25 MHz)	
MCLK/2	MCLK/2	(5 MHz)	MCLK/2	(8 MHz)	MCLK/2	(8.125 MHz)
MCLK/4	MCLK/4	(2.5 MHz)	MCLK/4	(4 MHz)	MCLK/4	(4.0625 MHz)
MCLK/8	MCLK/8	(1.25 MHz)	MCLK/8	(2 MHz)	MCLK/8	(2.0313 MHz)
MCLK/16	MCLK/16	(0.625 MHz)	MCLK/16	(1 MHz)	MCLK/16	(1.0156 MHz)
MCLK/32	MCLK/32	(0.3125 MHz)	MCLK/32	(0.5 MHz)	MCLK/32	(0.5078 MHz)
$F_{CH}/2^7$	$F_{CH}/2^7$	(78 kHz)	$F_{CH}/2^7$	(125 kHz)	$F_{CH}/2^7$	(127 kHz)
$F_{CH}/2^8$	$F_{CH}/2^8$	(39 kHz)	$F_{CH}/2^8$	(62.5 kHz)	$F_{CH}/2^8$	(63.5 kHz)

6.13 预分频器的使用注意事项

本节介绍预分频器的使用注意事项。

预分频器通过机器时钟和时基定时器生成的时钟运行并在这些时钟供给期间正常工作。因此，各外设功能启动后的操作中，根据预分频器的输出值不同，最大发生相当于外设功能端所获取时钟源的 1 个周期的误差。

图 6.13-1 外设功能启动后的时钟捕捉误差



预分频器计数值影响以下外设功能：

- 8/16 位多功能定时器
- 8/10 位 A/D 转换器

第7章

复位

本章介绍复位操作。

- 7.1 复位操作
- 7.2 复位源寄存器 (RSRR)
- 7.3 复位时的注意事项

7.1 复位操作

复位源发生时，CPU 立即停止当前处理并进入复位解除等待状态。解除复位后，CPU 从内部 ROM 读取模式数据 (取模) 和复位向量。上电时 / 器件从副时钟模式、副 CR 时钟模式或停止模式解除复位时，CPU 在振荡稳定等待时间结束后执行取模。

■ 复位源

复位源分为以下四种：

表 7.1-1 复位源

复位源	复位条件
外部复位	输入 "L" 电平至外部复位引脚。
软件复位	待机控制寄存器的软件复位位 (STBC:SRST) 置 "1"。
监视复位	监视定时器溢出。
上电复位 / 低压检测复位	上电或电源电压低于检出电压。(选项)

● 外部复位

如果向外部复位引脚 ($\overline{\text{RST}}$) 输入 "L" 电平，则外部复位发生。

通过内部噪声滤波器接收外部输入复位信号 (和微控制器的工作时钟异步)，然后产生内部复位信号 (和机器时钟同步) 以初始化内部电路。因此，微控制器的工作时钟对内部电路的初始化相当重要。对于需要外部时钟的操作，必须输入外部时钟信号。然而，外部引脚 (包括 I/O 口和外设功能) 异步复位。另外，外部复位输入有标准的脉宽值。如果该值低于标准值，则可能不接受复位信号。

该系列的数据手册中列有标准值。设计符合标准值的外部复位电路。

● 软件复位

待机控制寄存器的软件复位位 (STBC:SRST) 置 "1" 可产生软件复位。

● 监视复位

监视定时器启动后，如在预定期间未清零监视定时器，则发生监视复位。

● 上电复位 / 低压检测复位 (选项)

电源切换到接通时，发生上电复位。

某些产品内置低压检测复位电路。详情参见 "1.2 MB330H 系列的产品阵容"。

如果电源电压低于预定水平，则低压检测复位电路发生复位。

低压检测复位的逻辑功能完全等同于上电复位的逻辑功能。本硬件手册中记载的有关上电复位的所有信息全部适用于低压检测复位。

关于低压检测复位，详细信息请参考 "第 19 章 低压检测复位电路"。

■ 复位时间

软件复位或监视复位时，复位时间共包含三个机器时钟周期：复位前所选机器时钟频率的一个机器时钟周期、复位后初始机器时钟频率 (主时钟频率的 1/32) 的两个机器时钟周期。然而，通过 RAM 访问期间抑制复位发生用的 RAM 访问保护功能，复位时间可能以复位前所选频率的机器时钟周期为单位进行延长。另外，主时钟振荡稳定待机模式时，复位时间进一步延长振荡稳定等待时间的时间长度。外部复位和复位也受 RAM 访问保护功能和主时钟振荡稳定等待时间的影响。

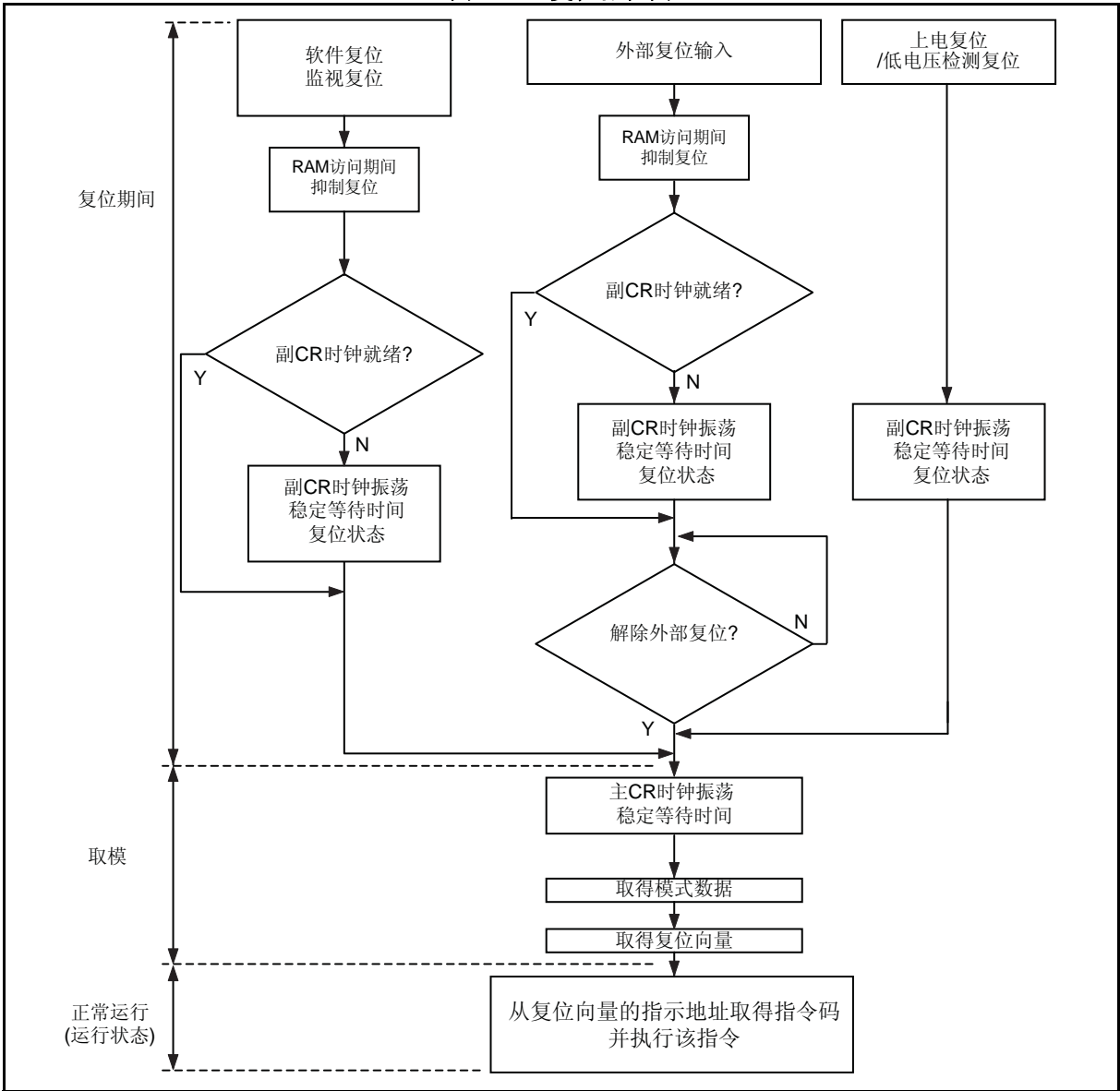
上电复位和低压检测复位时，振荡稳定等待时间期间，复位状态继续。

■ 复位输出

只要使能复位输入功能，在复位期间，复位引脚输出 "L" 电平。然而，外部复位时，复位引脚不可输出 "L" 电平。关于复位输入功能和复位输出功能的设置，详细信息请参考 "第 31 章 系统设定控制器"。

■ 复位操作的概要

图 7.1-1 复位流程图



任何复位时，CPU 均在主 CR 时钟振荡稳定等待时间结束后执行取模。

■ RAM 内容相关的复位影响

复位发生时，CPU 中止当前执行的指令操作并进入复位状态。然而，执行 RAM 访问期间，为保护 RAM 访问，RAM 访问结束后，产生内部复位信号（和机器时钟同步）。写入双字节数据时，该功能可防止复位妨碍字数据的写操作。

MB95330H 系列

■ 复位期间的引脚状态

一旦发生复位，则复位解除后和软件设定 I/O 口或外设功能引脚前，该 I/O 口和外设功能引脚保持高阻状态。

注：

复位期间，连接上拉电阻器至高阻状态下的引脚以防止器件发生误动作。

关于复位期间的全部引脚状态，详见 " 附录 D MB95330H 系列的引脚状态 "。

7.2 复位源寄存器 (RSRR)

复位源寄存器指示复位发生时的来源。

■ 复位源寄存器 (RSRR) 的配置

图 7.2-1 复位源寄存器 (RSRR) 的配置

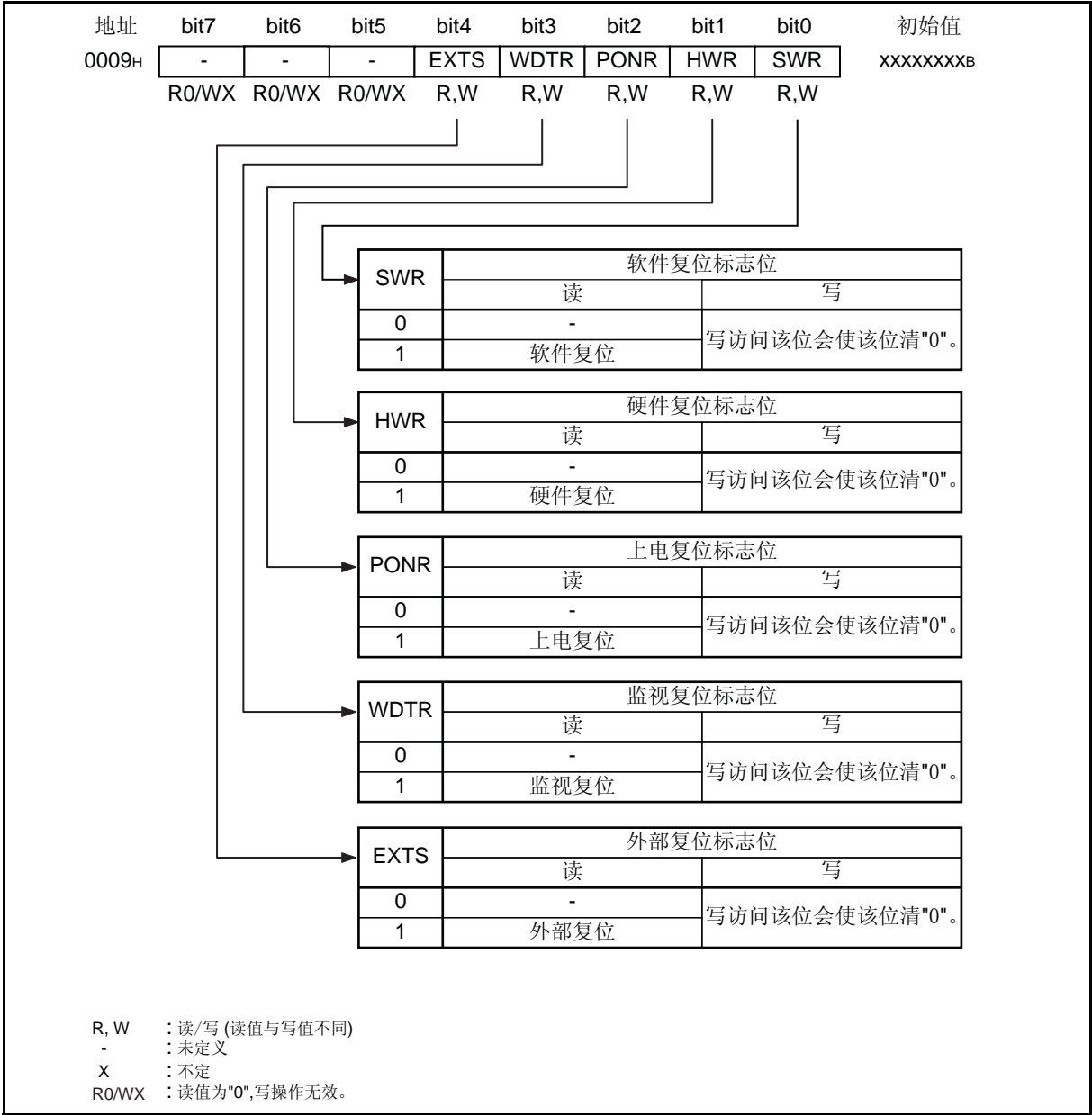


表 7.2-1 复位源寄存器 (RSRR) 的位功能

位名称		功能描述
bit7 ~ bit5	未定义位	读值始终为 "0"。写操作无效。
bit4	EXTS: 外部复位标志位	该位置 "1" 时，表示已经发生外部复位。 任何其他复位发生时，该位保持该复位发生前的值。 • 读访问或者写访问 (写 "0" 或者 "1") 该位将使其清 "0"。
bit3	WDTR: 监视复位标志位	该位置 "1" 时，表示已经发生监视复位。 任何其他复位发生时，该位保持该复位发生前的值。 • 读访问或者写访问 (写 "0" 或者 "1") 该位将使其清 "0"。
bit2	PONR: 上电复位标志位	该位置 "1" 时，表示已经发生上电复位或低压检测复位 (选项)。 任何其他复位发生时，该位保持该复位发生前的值。 • 低压检测复位功能仅限指定型号的产品。 • 读访问或者写访问 (写 "0" 或者 "1") 该位将使其清 "0"。
bit1	HWR: 硬件复位标志位	该位置 "1" 时，表示已经发生软件复位以外的复位。因此，当 bit2 ~ bit4 中的任何位置 "1" 时，该位也置 "1"。 软件复位发生时，该位保持该复位发生前的值。 • 读访问或者写访问 (写 "0" 或者 "1") 该位将使其清 "0"。
bit0	SWR: 软件复位标志位	该位置 "1" 时，表示已经发生软件复位。 硬件复位 (外部复位、监视复位、上电复位、低压检测复位) 发生时，该位保持该复位发生前的值。 • 读访问或者写访问 (写 "0" 或者 "1") 该位将使其清 "0"。

注：

一旦读出复位源寄存器，其内容随之清除。因此，使用复位源寄存器用于运算时，应提前将寄存器的内容保存到 RAM。

■ 复位源寄存器 (RSRR) 的状态

表 7.2-2 复位源寄存器的状态

复位源	-	-	EXTS	WDTR	PONR	HWR	SWR
上电复位 / 低压检测复位	-	-	×	×	1	1	0
软件复位	-	-	△	△	△	△	1
监视复位	-	-	△	1	△	1	△
外部复位	-	-	1	△	△	1	△

1: 标志设置

△: 保持之前状态

×: 不确定

EXTS: 该位置 "1" 表示已发生外部复位。

WDTR: 该位置 "1" 表示已发生监视复位。

PONR: 该位置 "1" 表示已发生上电复位或低压检测复位 (选项)。

HWR: 该位的值置 "1" 表示已经发生以下一种复位：外部复位、监视复位、上电复位或低压检测复位 (选项)。

SWR: 该位置 "1" 表示已发生软件复位。

7.3 复位时的注意事项

本节说明复位时的注意事项。

■ 复位时的注意事项

● 关于复位源引起的寄存器和位的初始化

某些寄存器和位并不因复位源而复位。

- 复位源类型决定复位源寄存器 (RSRR) 中的哪个位被初始化。
- 时钟控制模块的振荡稳定等待时间设置寄存器 (WATR) 仅在上电复位时被初始化。

第 8 章

中断

本章介绍中断。

8.1 中断

8.1 中断

本节介绍中断。

■ 中断的概要

F²MC-8FX 家族产品有二十四条对应外设功能的中断请求输入，均可单独设置中断级。

外设功能发生中断请求时，中断请求输出至中断控制器。中断控制器检查中断请求的中断级并将中断发生信号通知 CPU。CPU 根据中断接受状态处理相应中断。器件因中断请求而退出待机模式并恢复指令执行。

■ 外设功能的中断请求

各外设功能的中断请求如表 8.1-1 所示。CPU 接收中断请求时，将对应中断请求的中断向量表地址作为分支目的地址转移至中断服务程序。

关于中断处理中各中断请求的优先级，可通过中断级设置寄存器 (ILR0 ~ ILR5) 将其设定为四个中断级之一。

中断服务程序处理中断时，如果发生同级或同级以下的中断请求，则需等到当前中断处理程序完成后，再处理该中断。另外，如果同时发生多个相同中断级的中断请求，则优先处理 IRQ00。

表 8.1-1 中断请求和中断向量

中断请求	向量表地址		中断级设置寄存器的位名称	同级中断请求的优先顺序 (同时发生时)
	高位	低位		
IRQ00	FFFA _H	FFFB _H	L00 [1:0]	<div>高</div>  <div>低</div>
IRQ01	FFF8 _H	FFF9 _H	L01 [1:0]	
IRQ02	FFF6 _H	FFF7 _H	L02 [1:0]	
IRQ03	FFF4 _H	FFF5 _H	L03 [1:0]	
IRQ04	FFF2 _H	FFF3 _H	L04 [1:0]	
IRQ05	FFF0 _H	FFF1 _H	L05 [1:0]	
IRQ06	FFEE _H	FFEF _H	L06 [1:0]	
IRQ07	FFEC _H	FFED _H	L07 [1:0]	
IRQ08	FFEA _H	FFEB _H	L08 [1:0]	
IRQ09	FFE8 _H	FFE9 _H	L09 [1:0]	
IRQ10	FFE6 _H	FFE7 _H	L10 [1:0]	
IRQ11	FFE4 _H	FFE5 _H	L11 [1:0]	
IRQ12	FFE2 _H	FFE3 _H	L12 [1:0]	
IRQ13	FFE0 _H	FFE1 _H	L13 [1:0]	
IRQ14	FFDE _H	FFDF _H	L14 [1:0]	
IRQ15	FFDC _H	FFDD _H	L15 [1:0]	
IRQ16	FFDA _H	FFDB _H	L16 [1:0]	
IRQ17	FFD8 _H	FFD9 _H	L17 [1:0]	
IRQ18	FFD6 _H	FFD7 _H	L18 [1:0]	
IRQ19	FFD4 _H	FFD5 _H	L19 [1:0]	
IRQ20	FFD2 _H	FFD3 _H	L20 [1:0]	
IRQ21	FFD0 _H	FFD1 _H	L21 [1:0]	
IRQ22	FFCE _H	FFCF _H	L22 [1:0]	
IRQ23	FFCC _H	FFCD _H	L23 [1:0]	

关于中断源的详细信息，参考 "附录 B 中断源一览"。

8.1.1 中断级设置寄存器 (ILR0 ~ ILR5)

中断级设置寄存器 (ILR0 ~ ILR5) 包含分配到各外设功能中断请求的 24 组 2 位数据。每组 2 位数据 (中断级设置位) 用于设定中断请求的中断级。

■ 中断级设置寄存器 (ILR0 ~ ILR5) 的配置

图 8.1-1 中断级设置寄存器的配置

寄存器	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
ILR0	00079H	L03	[1:0]	L02	[1:0]	L01	[1:0]	L00	[1:0]	R/W 11111111 _B
ILR1	0007AH	L07	[1:0]	L06	[1:0]	L05	[1:0]	L04	[1:0]	R/W 11111111 _B
ILR2	0007BH	L11	[1:0]	L10	[1:0]	L09	[1:0]	L08	[1:0]	R/W 11111111 _B
ILR3	0007CH	L15	[1:0]	L14	[1:0]	L13	[1:0]	L12	[1:0]	R/W 11111111 _B
ILR4	0007DH	L19	[1:0]	L18	[1:0]	L17	[1:0]	L16	[1:0]	R/W 11111111 _B
ILR5	0007EH	L23	[1:0]	L22	[1:0]	L21	[1:0]	L20	[1:0]	R/W 11111111 _B

中断级设置寄存器为各中断请求分配 1 组 2 位数据。这些寄存器内的中断级设置位的值表示中断处理时中断请求的优先级 (中断级 0 ~ 3)。

比较中断级设置位和状态码寄存器的中断级位 (CCR:IL1,IL0)。

如果中断请求的中断级为 3，则 CPU 不处理该中断请求。

中断级设置位和中断级的对应关系如表 8.1-2 所示。

表 8.1-2 中断级设置位和中断级的对应关系

LXX[1:0]	中断级	优先顺序
00	0	高
01	1	↑ ↓
10	2	
11	3	低 (无中断)

XX: 00 ~ 23 中断请求号

主程序执行期间，状态码寄存器的中断级位 (CCR:IL1,IL0) 通常为 "11_B"。

MB95330H 系列
8.1.2 中断处理

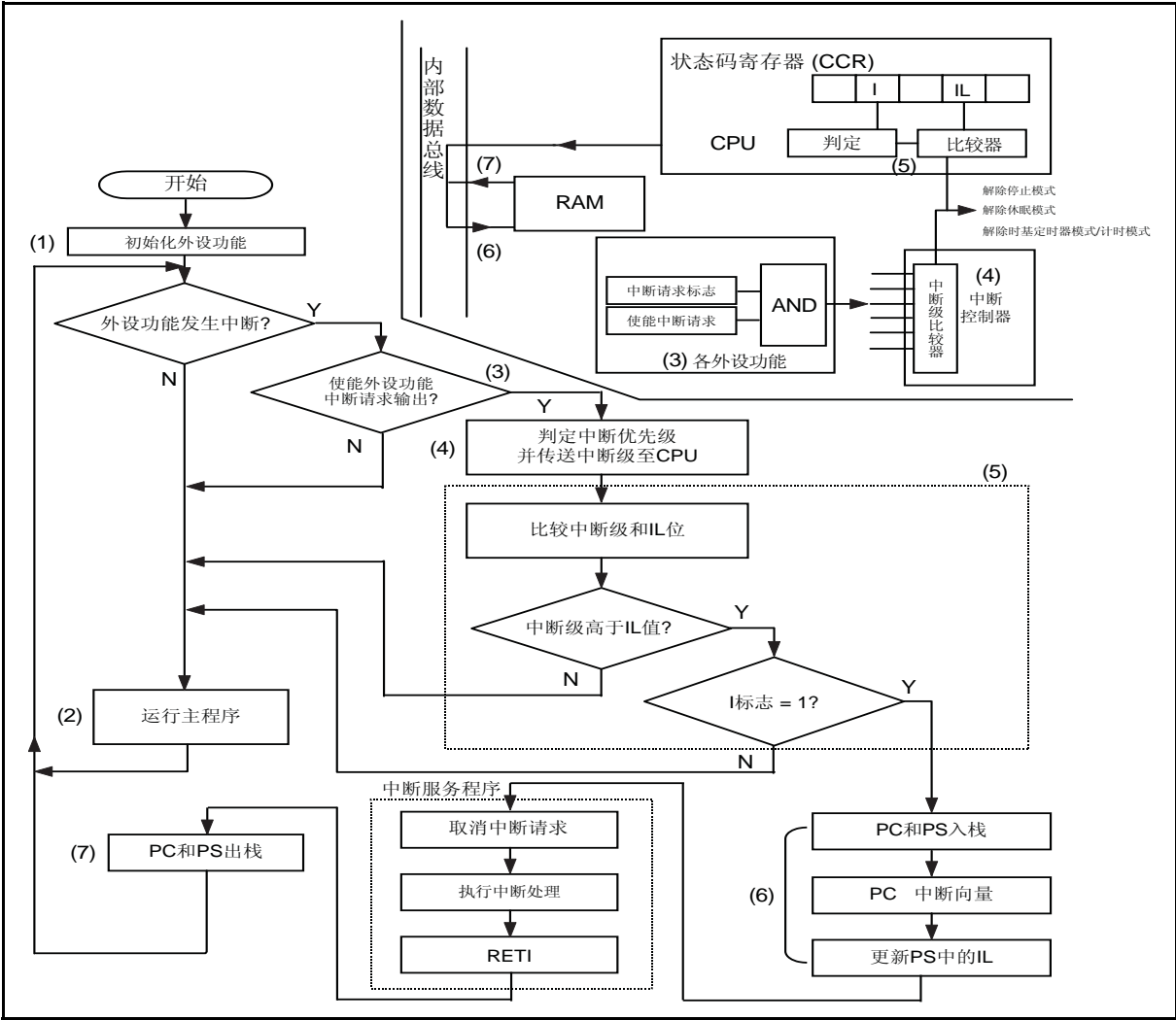
外设功能发生中断请求时，中断控制器将中断请求的中断级通知 CPU。CPU 准备接受中断时，会暂时中止当前执行的程序而执行中断服务程序。

■ 中断处理

以下是处理中断时的具体步骤：外设功能中断源的发生、主程序的执行、中断请求标志位的设置、中断请求使能位的判定、中断级 (ILR0 ~ ILR5 和 CCR:IL1,IL0) 的判定，同时发生同级中断请求的判定、中断使能标志 (CCR:I) 的判定。

中断处理步骤如图 8.1-2 所示。

图 8.1-2 中断处理步骤



- (1) 复位后，立即禁止全部中断请求。通过外设功能初始化程序来初始化发生中断的各外设功能，启动这些外设功能前，先在各中断级设置寄存器 (ILR0 ~ ILR5) 内设定中断级。中断级可设置为 0、1、2 或 3。中断级 0 具有最高优先权，中断级 1 次之，若向外设功能分配中断级 3，则不处理该外设功能的中断请求。
- (2) 执行主程序 (或中断嵌套时的中断服务程序)。
- (3) 外设功能中产生中断源时，该外设功能的中断请求标志位置 "1"。倘若该外设功能的中断请求使能位已设为使能中断的值，则该外设功能的中断请求输入到中断控制器。
- (4) 中断控制器始终监控各外设功能的中断请求，并把当前中断级中具有最高优先权的中断请求通知 CPU。如果存在同级中断请求，则在中断控制器中比较其优先顺序。
- (5) 如果接收的中断级高于状态码寄存器内中断级位 (CCR:IL1, IL0) 的设定级别 (较小的中断级号)，则 CPU 检查中断使能标志 (CCR:I) 的内容，假若使能中断 (CCR:I = 1)，则接受中断。
- (6) CPU 将程序计数器 (PC) 和程序状态 (PS) 寄存器的内容压入堆栈，从相应向量表地址中获取中断服务程序的起始地址，并将状态码寄存器内中断级位 (CCR:IL1, IL0) 的值修改为所接收中断级的值，然后，开始执行中断服务程序。
- (7) 最后，CPU 使用 RETI 指令将程序计数器 (PC) 和程序状态 (PS) 寄存器的值弹出堆栈，并从中断前执行指令的下一条指令开始处理。

注：

接受中断请求后，外设功能的中断请求标志位不会自动清 "0"，因此该位必须通过中断服务程序中的程序 (向中断请求标志位写 "0") 清 "0"。

芯片因中断而退出低功耗模式 (待机模式)。详情参考 "6.8 低功耗模式 (待机模式) 时的运行"。

MB95330H 系列

8.1.3 中断嵌套

对于外设功能的多个中断请求，可在中断级设置寄存器 (ILR0 ~ ILR5) 中设置不同的中断级以处理中断嵌套。

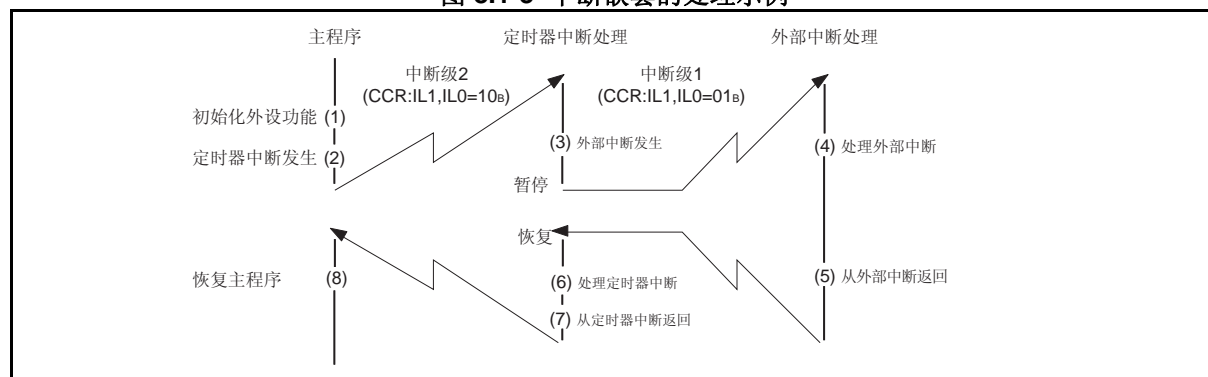
■ 中断嵌套

中断服务程序执行期间，如果发生具有更高优先权的中断级的中断请求，则 CPU 中止当前的中断处理以接受更高优先权的中断请求。中断级可设定为 0 ~ 3。如果中断请求的中断级设定为 3，则 CPU 不处理该中断请求。

【示例：中断嵌套】

作为中断嵌套处理示例，假设外部中断的优先级高于定时器中断，分别对定时器中断和外部中断设定中断级 2 和 1。这种设置状态下，如果定时器中断处理期间发生外部中断，则中断处理过程如图 8.1-3 所示。

图 8.1-3 中断嵌套的处理示例



- 处理定时器中断期间，状态码寄存器的中断级位 (CCR:IL1, IL0) 和对应定时器中断 (示例中为中断级 2) 的中断级设置寄存器 (ILR0 ~ ILR5) 保持相同的值。若发生具有更高优先权的中断级 (示例中为中断级 1) 的中断请求，则优先处理具有更高优先权的中断请求。
- 处理定时器中断期间，为暂时禁止中断嵌套处理，需将状态码寄存器的中断使能标志 (CCR:I) 清 "0" 或将中断级位 (CCR:IL1, IL0) 设为 "00_B" 以禁止中断。
- 中断处理完成后，若执行中断返回指令 (RETI)，则程序计数器 (PC) 和程序状态 (PS) 寄存器的值弹出堆栈，CPU 恢复中止的程序处理。另外，程序状态 (PS) 寄存器的值恢复后，状态码寄存器 (CCR) 的值也恢复到中断前的值。

8.1.4 中断处理时间

中断请求发生后，执行中断服务程序前，CPU 需要等待中断处理时间（自中断请求发生到当前执行指令完成这段时间）和中断执行时间（中断处理的准备时间）结束。这段时间最长需要二十六个机器时钟周期。

■ 中断处理时间

中断请求发生后，执行中断服务程序前，CPU 需要等待中断请求采样等待时间和中断执行时间结束。

● 中断请求采样等待时间

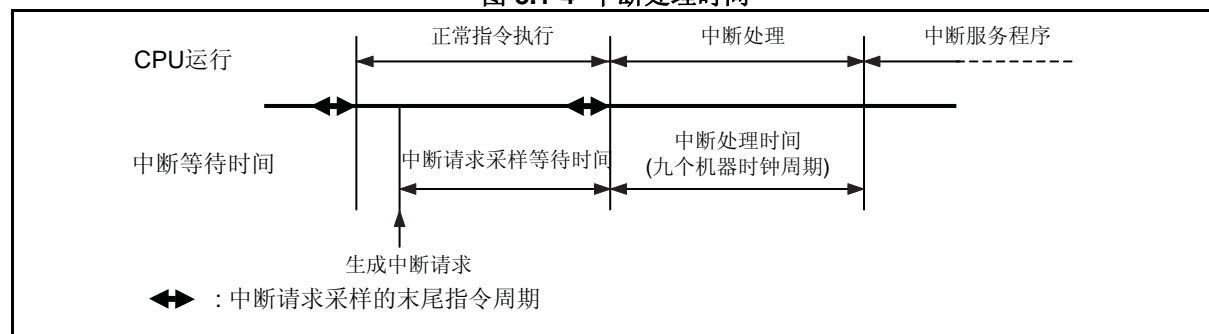
在各指令的末尾周期，CPU 通过采样中断请求判定中断请求是否已经发生。因此，CPU 执行指令时无法识别中断请求。CPU 开始执行需求最长指令周期（十七个指令周期）的 DIVU 指令后，立即产生中断请求，这时的采样等待时间达到最大值。

● 中断执行时间

接受中断后，CPU 需要 9 个机器时钟周期执行下列中断处理设置：

- 将程序计数器 (PC) 和程序状态 (PS) 寄存器的值压入堆栈。
- PC 中设定中断服务程序的起始地址（中断向量）。
- 更新程序状态 (PS) 寄存器中的中断级位 (PS:CCR:IL1, IL0)。

图 8.1-4 中断处理时间



CPU 开始执行需求最长执行周期（十七个机器时钟周期）的 DIVU 指令后，中断请求立刻发生，这时的中断处理时间需要跨越二十六个机器时钟周期。

机器时钟周期的范围因时钟模式和主时钟速度切换（换挡功能）而异。详情参考“第 6 章 时钟控制器”。

MB95330H 系列

8.1.5 中断处理期间的堆栈操作

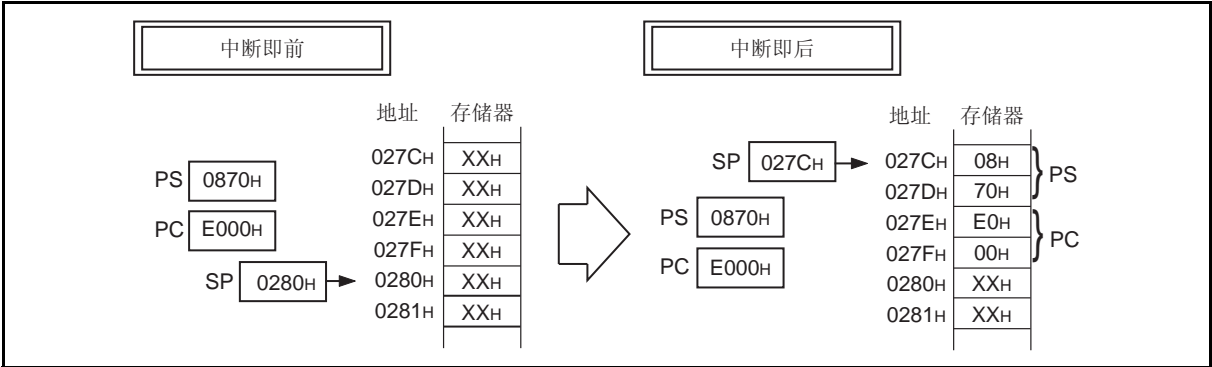
本节介绍中断处理期间寄存器内容的入栈 / 出栈方法。

中断处理开始时的堆栈操作

一旦 CPU 接受中断，则自动将程序计数器 (PC) 和程序状态 (PS) 寄存器的当前值压入堆栈。

中断处理开始时的堆栈操作如图 8.1-5 所示。

图 8.1-5 中断处理开始时的堆栈操作



从中断返回时的堆栈操作

中断处理结束之际，CPU 执行中断返回指令 (RETI) 时，与入栈时的顺序相反，按照程序状态 (PS) 寄存器、程序计数器 (PC) 的顺序弹出出栈。出栈后，PS 和 PC 返回到中断处理开始前的状态。

注：

累加器 (A) 和临时累加器 (T) 的值不会自动入栈，因此，需使用 PUSHW 和 POPW 指令使 A 和 T 值入栈 / 出栈。

8.1.6 中断处理堆栈区

RAM 内的堆栈区用于执行中断处理。堆栈指针 (SP) 是堆栈区的起始地址。

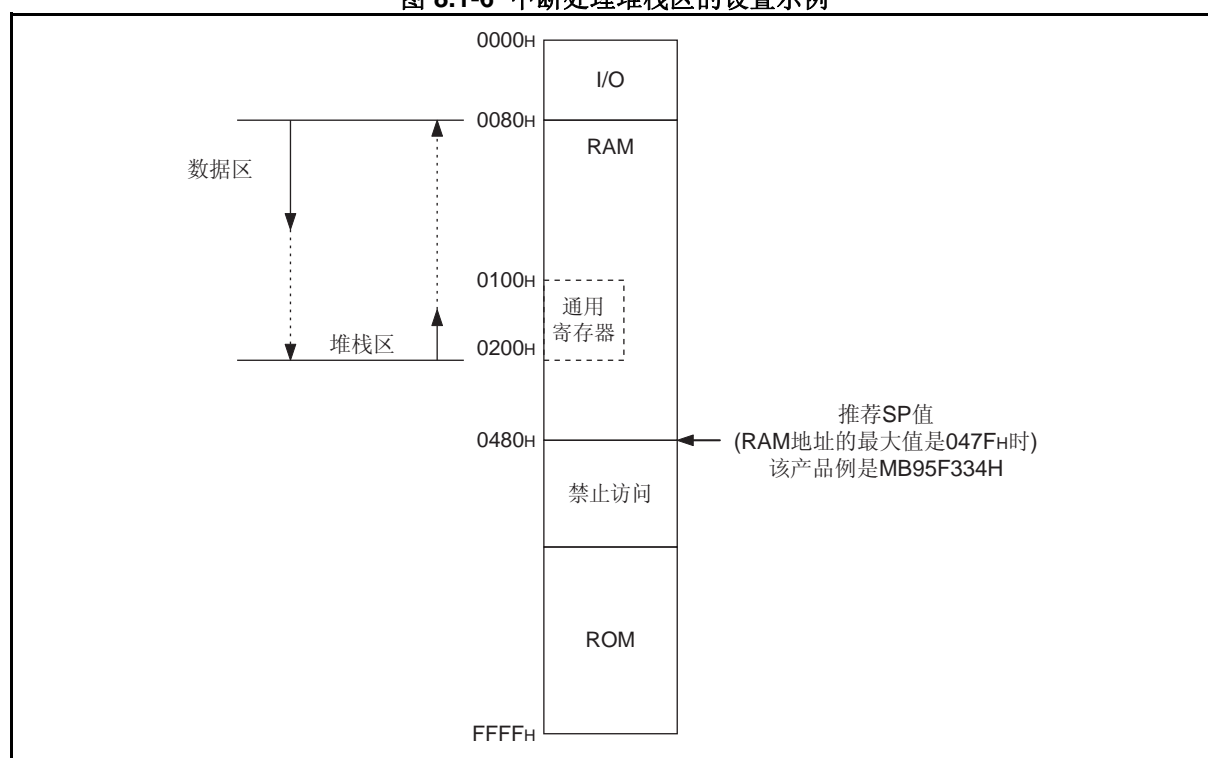
■ 中断处理堆栈区

堆栈区用于将子程序调用(CALL)指令或向量调用(CALLV)指令执行时的程序计数器(PC)入栈 / 出栈，通过 PUSHW 和 POPW 指令临时将寄存器入栈 / 出栈。

- 堆栈区和数据区都位于 RAM 中。
- 初始化堆栈指针(SP)以使其指示最大RAM地址，并从最小RAM地址开始分配数据区。

中断处理堆栈区的设置示例如图 8.1-6 所示。

图 8.1-6 中断处理堆栈区的设置示例



注：

通过中断、子程序调用和 PUSHW 指令等按照地址的递减顺序使用堆栈区，通过返回指令 (RETI, RET)、POPW 指令等按照地址的递增顺序释放堆栈区。如果所用堆栈区的地址值因中断嵌套和子程序调用而递减，切勿使堆栈区覆盖含其他数据的数据区和通用寄存器区。

第 9 章

I/O 口

本章介绍 I/O 口的功能和操作。

9.1 I/O 口的概要

9.2 P0 口

9.3 P1 口

9.4 P6 口

9.5 PF 口

9.6 PG 口

9.1 I/O 口的概要

I/O 口控制通用 I/O 引脚。

■ I/O 口的概要

I/O 口使用端口数据寄存器 (PDR) 从 CPU 输出数据以及向 CPU 捕捉输入信号。另外使用端口方向寄存器 (DDR) 按需求设定相应 I/O 引脚的输入 / 输出方向。

表 9.1-1 是各端口的寄存器一览。

表 9.1-1 端口寄存器一览

寄存器名称		读 / 写	初始值
P0 口数据寄存器	PDR0	R, RM/W	00000000 _B
P0 口方向寄存器	DDR0	R/W	00000000 _B
P1 口数据寄存器	PDR1	R, RM/W	00000000 _B
P1 口方向寄存器	DDR1	R/W	00000000 _B
P6 口数据寄存器	PDR6	R, RM/W	00000000 _B
P6 口方向寄存器	DDR6	R/W	00000000 _B
PF 口数据寄存器	PDRF	R, RM/W	00000000 _B
PF 口方向寄存器	DDRF	R/W	00000000 _B
PG 口数据寄存器	PDRG	R, RM/W	00000000 _B
PG 口方向寄存器	DDRG	R/W	00000000 _B
P0 口上拉寄存器	PUL0	R/W	00000000 _B
P1 口上拉寄存器	PUL1	R, RM/W	00000000 _B
PG 口上拉寄存器	PULG	R/W	00000000 _B
A/D 输入禁止寄存器 (低位)	AIDRL	R/W	00000000 _B
输入电平选择寄存器	ILSR	R/W	00000000 _B

R/W: 读 / 写 (读值与写值相同。)

R, RM/W: 读 / 写 (读值与写值不同。读 - 修改 - 写 (RMW) 类指令可读取写值。)

9.2 P0 口

P0 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细说明，参考外设功能的相关章节。

■ P0 口的配置

P0 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- P0 口数据寄存器 (PDR0)
- P0 口方向寄存器 (DDR0)
- P0 口上拉寄存器 (PUL0)
- A/D 输入禁止寄存器低位 (AIDRL)
- 输入电平选择寄存器 (ILSR)

■ P0 口引脚

P0 口包含八只 I/O 引脚。

表 9.2-1 是 P0 口引脚一览。

表 9.2-1 P0 口引脚

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
P00/INT00/ AN00	P00 通用 I/O	INT00 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN00 模拟输入				
P01/INT01/ AN01	P01 通用 I/O	INT01 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN01 模拟输入				
P02/INT02/ AN02/SCK	P02 通用 I/O	INT02 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN02 模拟输入				
		LIN-UART 时钟 I/O				
P03/INT03/ AN03/SOT	P03 通用 I/O	INT03 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN03 模拟输入				
		LIN-UART 数据输出				
P04/INT04/ AN04/SIN/ HCLK1*1/ EC0	P04 通用 I/O	INT04 外部中断输入	迟滞 / CMOS/ 模拟	CMOS	-	○
		AN04 模拟输入				
		LIN-UART 数据输入				
		外部时钟输入				
		8/16 位多功能定时器 ch. 0 时钟输入				
P05/INT05/ AN05/ HCLK2*2/ TO00	P05 通用 I/O	INT05 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN05 模拟输入				
		外部时钟输入 8/16 位多功能定时器 ch. 0 输出				
		8/16 位多功能定时器 ch. 0 输出				
P06/INT06/ AN06/TO01	P06 通用 I/O	INT06 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN06 模拟输入				
		8/16 位多功能定时器 ch. 0 输出				
P07/INT07/ AN07	P07 通用 I/O	INT07 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN07 模拟输入				

OD: 开漏, PU: 上拉

*1 若选择外部时钟输入 (SYSC:EXCK[1:0]=01_B), 则不能选择其他功能。

*2 若选择外部时钟输入 (SYSC:EXCK[1:0]=10_B), 则不能选择其他功能。

■ P0 口的框图

图 9.2-1 P00 和 P01 的框图

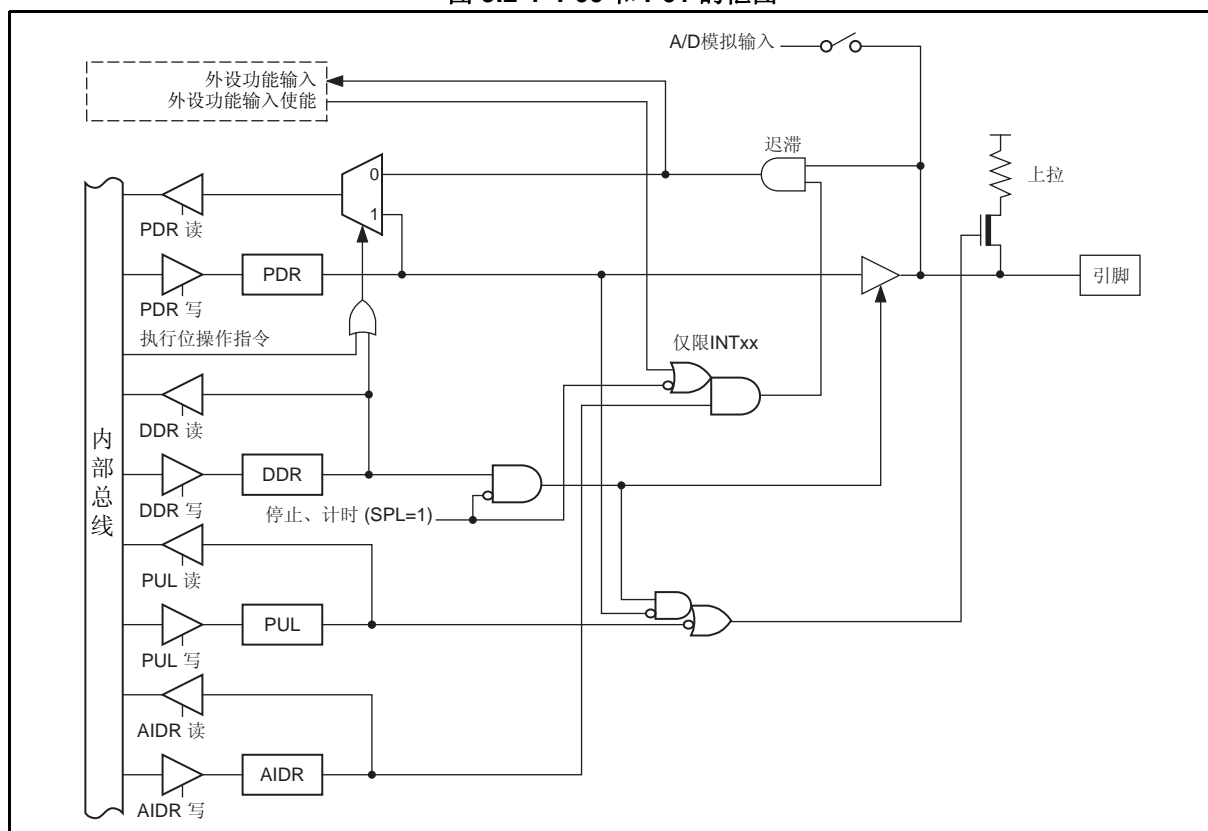


图 9.2-2 P02、P03 和 P05 的框图

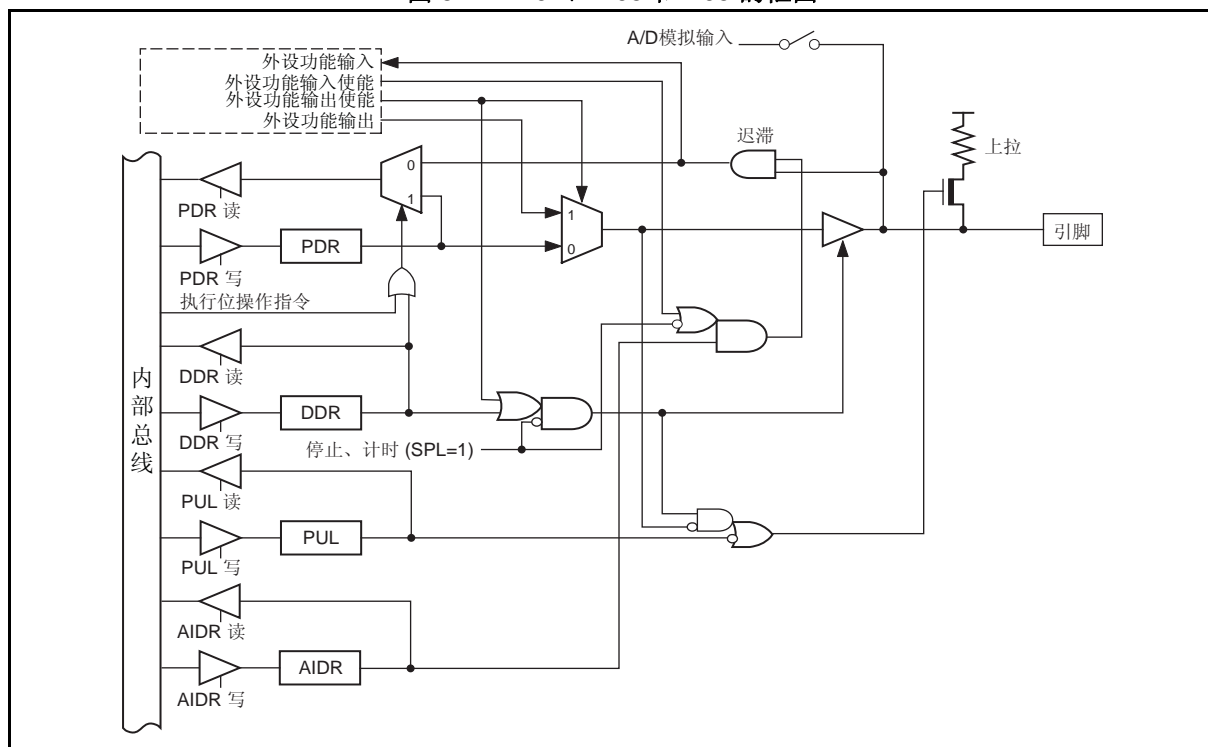


图 9.2-3 P04 的框图

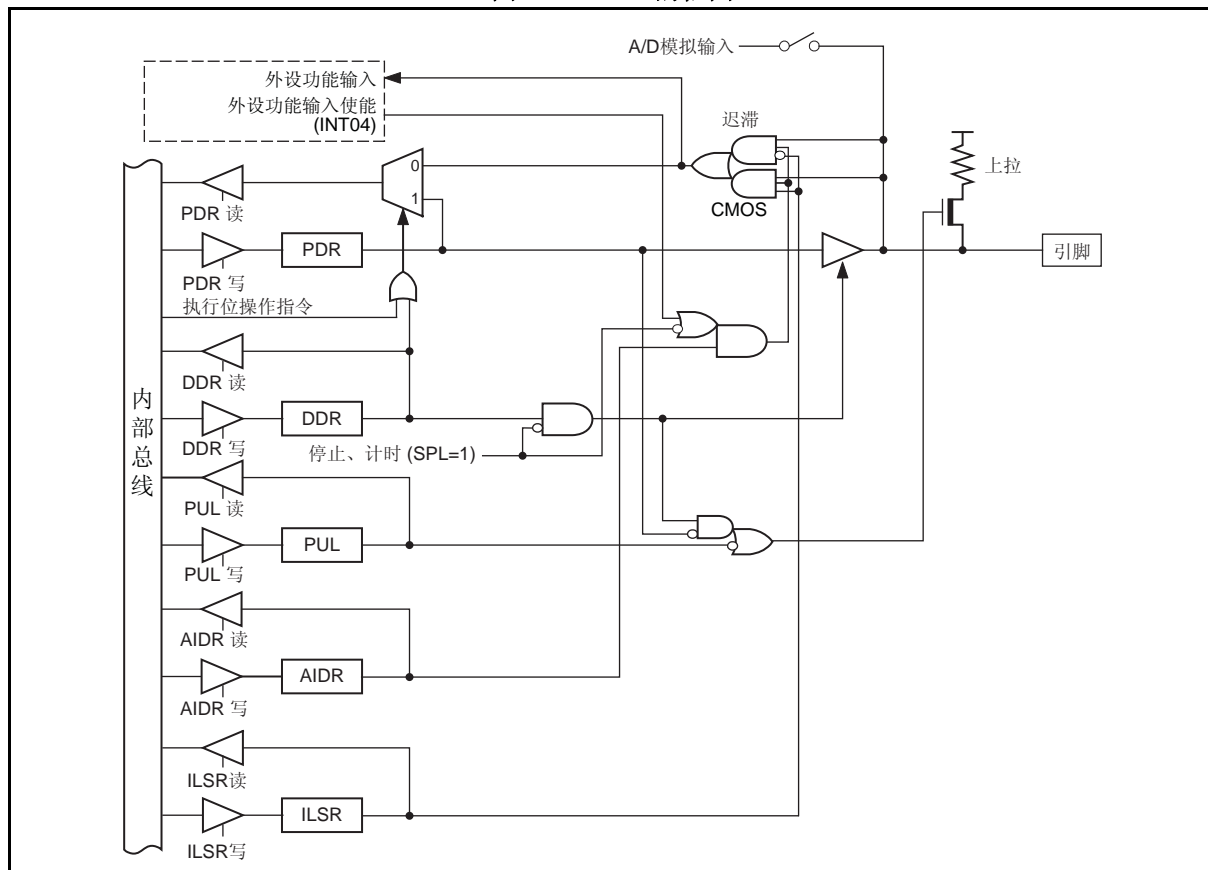


图 9.2-4 P06 的框图

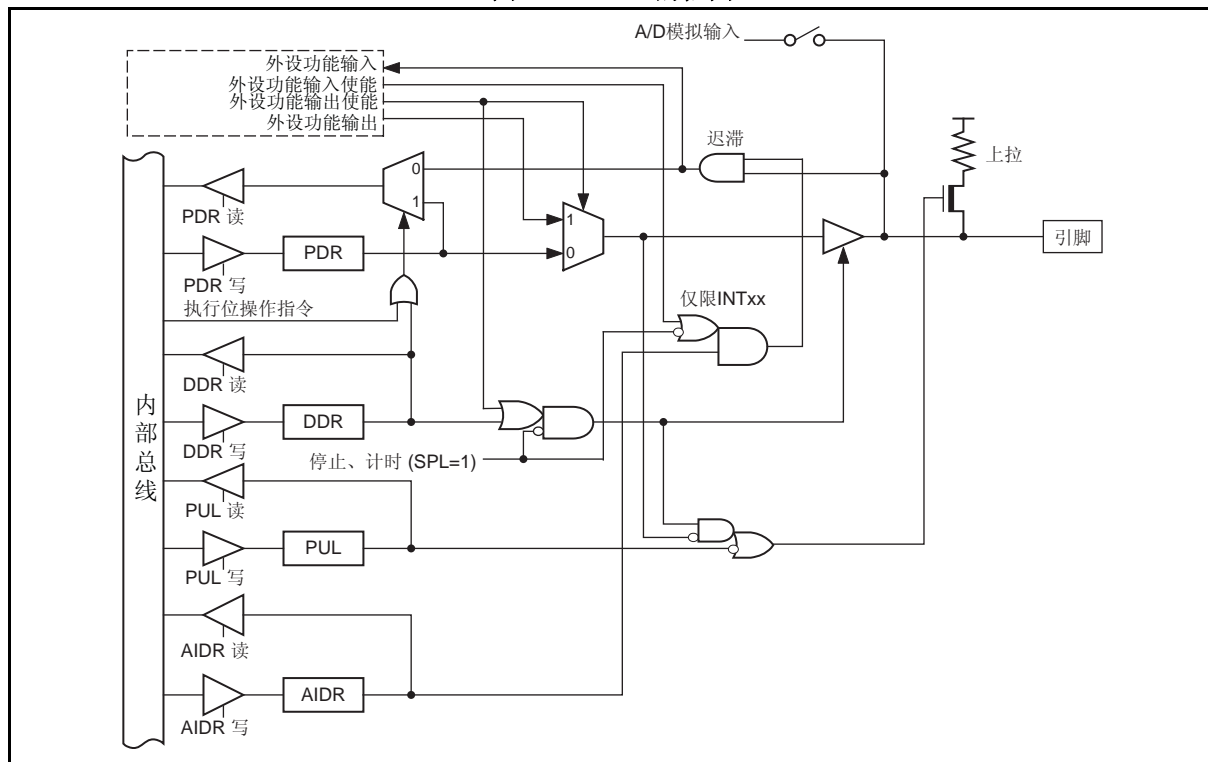
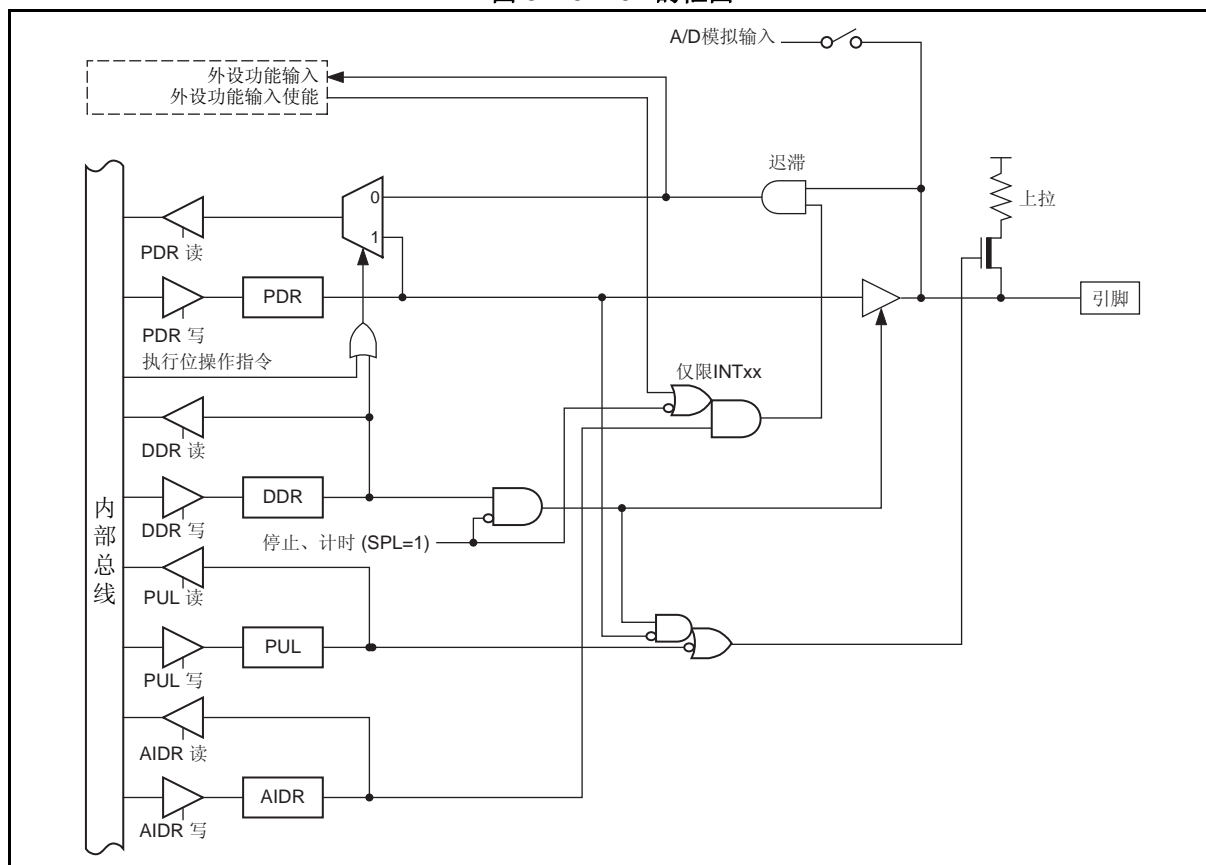


图 9.2-5 P07 的框图



MB95330H 系列

9.2.1 P0 口寄存器

本节介绍 P0 口寄存器。

■ P0 口寄存器的功能

表 9.2-4 是 P0 口寄存器的功能一览。

表 9.2-2 P0 口寄存器功能

寄存器名称	数据	读取	通过读 - 修改 - 写指令读取	写入
PDR0	0	引脚状态是 "L" 电平。	PDR 值是 "0"。	作为输出口，输出 "L" 电平。
	1	引脚状态是 "H" 电平。	PDR 值是 "1"。	作为输出口，输出 "H" 电平。
DDR0	0	端口输入使能		
	1	端口输出使能		
PUL0	0	上拉禁止		
	1	上拉使能		
AIDRL	0	模拟输入使能		
	1	端口输入使能		
ILSR	0	迟滞输入电平选择		
	1	CMOS 输入电平选择		

表 9.2-3 是 P0 口引脚和各寄存器位的对应关系。

表 9.2-3 P0 口的寄存器和引脚的对应关系

	相关寄存器位和引脚的关系							
引脚名称	P07	P06	P05	P04	P03	P02	P01	P00
PDR0	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
DDR0								
PUL0								
AIDRL								
ILSR	-	-	-	bit4	-	-	-	-

9.2.2 P0 口的操作

本节介绍 P0 口的操作。

■ P0 口的操作

● 作为输出口时

- 如果 DDR 寄存器中的位置 "1", 则对应该位的引脚变为输出口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输出。
- 引脚设为输出口时, 它输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 作为输入口时

- 如果 DDR 寄存器中的位清 "0", 则对应该位的引脚变为输入口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输入。
- 模拟输入共用引脚作为输入口时, 需将 A/D 输入禁止寄存器低位 (AIDRL) 的对应位置 "1"。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 作为外设功能输出引脚时

- 如果通过设定外设功能的输出使能位使能该外设输出功能, 则对应该外设功能的引脚变为外设功能输出引脚。
- 即使使能外设功能输出, 也可从 PDR 寄存器中读出引脚值。因此, 可通过读 PDR 寄存器读出外设功能的输出值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 寄存器的值。

● 作为外设功能输入引脚时

- 如需将引脚设为输入口, 则需将对应外设功能输入引脚的 DDR 寄存器中的位清 "0"。
- 使用模拟输入共用引脚作为其他外设功能输入引脚时, 和用作输入口时的操作一样, 将其设为输入口。
- 无论外设功能是否使用该引脚作为输入引脚, 读 PDR 寄存器均返回引脚值。然而, 使用读 - 修改 - 写指令读 PDR 寄存器时, 返回 PDR 寄存器的值。

● 复位时

- 如果 CPU 复位, 则 DDR 寄存器中的所有位初始化为 "0" 且端口输入变为使能状态。关于模拟输入共用引脚, 由于 A/D 输入禁止寄存器低位 (AIDRL) 初始化为 "0", 因此其端口输入变为禁止状态。

● 停止模式和计时模式时

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且芯片转换到停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏, 引脚输入锁定为 "L" 电平并被切断。然而, 如果通过外部中断 (INT07 ~ INT02) 使能中断输入, 则输入被使能且不被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

● 模拟输入引脚时

- 模拟输入引脚对应的 DDR 寄存器中的位清 "0" 且 AIDRL 寄存器中对应该引脚的位清 "0"。
- 关于由其他外设功能共用的引脚, 禁止这些外设功能的输出。另外, PUL 寄存器的对应位清 "0"。

● 作为外部中断输入引脚时

- 对应外部中断输入引脚的 DDR 寄存器中的位清 "0"。
- 关于由其他外设功能共用的引脚, 禁止这些外设功能的输出。
- 引脚值通常输入到外部中断电路。引脚用作中断以外的功能时, 禁止引脚相应的外部中断。

● 上拉控制寄存器的操作

- 若向 PUL 寄存器的位写 "1", 则上拉电阻器内接至引脚。引脚输出是 "L" 电平时, 不管 PUL 值如何, 均切断上拉电阻器。

● 输入电平选择寄存器的操作

- 若向 ILSR 寄存器的 bit4 写 "1", 则仅 P04 从迟滞输入电平转换至 CMOS 输入电平; 若向 ILSR 寄存器的同一位写 "0", 则 P04 变为迟滞输入电平。
- 关于 P04 以外的引脚, 不能选择 CMOS 输入电平而只能选择迟滞输入电平。
- 转换 P04 的输入电平之前, 要确认外设功能 (LIN-UART/ 外部中断 /8/16 位多功能定时器 ch.0 时钟输入 / 外部时钟输入) 已经停止。

表 9.2-4 是 P0 口的引脚状态。

表 9.2-4 P0 口的引脚状态

运行状态	正常运行 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口 / 外设功能 I/O	Hi-Z (使能上拉设置) 输入切断 (如果使能外部中断功能，则可输入外部 中断。)	Hi-Z 输入禁止 *

SPL: 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z: 高阻

*:" 输入禁止 " 是指引脚附近的输入门操作处于禁止时的状态。

MB95330H 系列

9.3 P1 口

P1 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细说明，参考外设功能的相关章节。

■ P1 口的配置

P1 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- P1 口数据寄存器 (PDR1)
- P1 口方向寄存器 (DDR1)
- P1 口上拉寄存器 (PUL1)
- 输入电平选择寄存器 (ILSR)

■ P1 口引脚

P1 口包含八只 I/O 引脚。

表 9.3-1 是 P1 口引脚一览。

表 9.3-1 P1 口引脚

引脚名称	功能	共同使用的外设功能	I/O 类型			
			输入	输出	OD	PU
P10/ PPG10	P10 通用 I/O	8/16 位 PPG ch. 1 输出	迟滞	CMOS	-	○
P11/ PPG11	P11 通用 I/O	8/16 位 PPG ch. 1 输出	迟滞	CMOS	-	○
P12/ DBG/EC0	P12 通用 I/O	DBG 输入引脚	迟滞	CMOS	○	-
		8/16 位多功能定时器 ch. 0 时钟输入				
P13/ PPG00	P13 通用 I/O	8/16 位 PPG ch. 0 输出	迟滞	CMOS	-	○
P14/UCK0/ PPG01	P14 通用 I/O	UART/SIO ch. 0 时钟 I/O	迟滞	CMOS	-	○
		8/16 位 PPG ch. 0 输出				
P15/UO0/ PPG20	P15 通用 I/O	UART/SIO ch. 0 数据输出	迟滞	CMOS	-	○
		8/16 位 PPG ch. 2 输出				
P16/UI0/ PPG21	P16 通用 I/O	UART/SIO ch. 0 数据输入	迟滞 /CMOS	CMOS	-	○
		8/16 位 PPG ch. 2 输出				
P17/TO1/ SNI0	P17 通用 I/O	16 位重载定时器 ch. 1 输出	迟滞	CMOS	-	○
		MPG 波形发生器的位置检测功能的触发输入				

OD: 开漏，PU: 上拉

■ P1 口框图

图 9.3-1 P10 口、P11 口、P13 口和 P15 口的框图

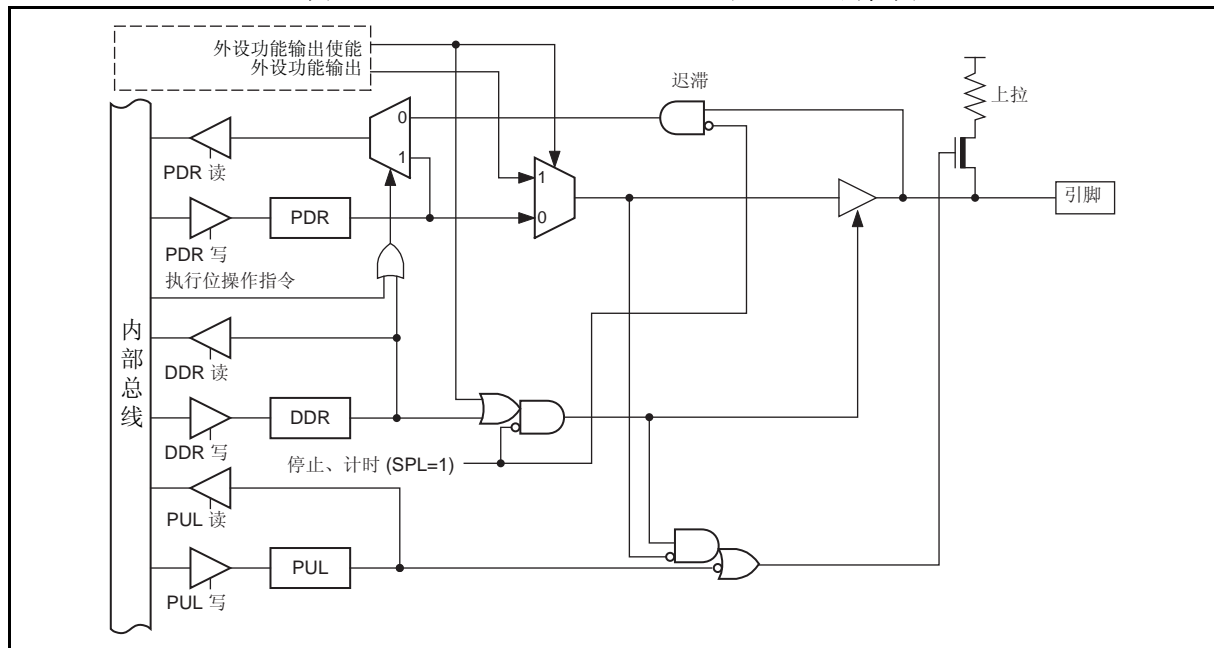


图 9.3-2 P12 口的框图

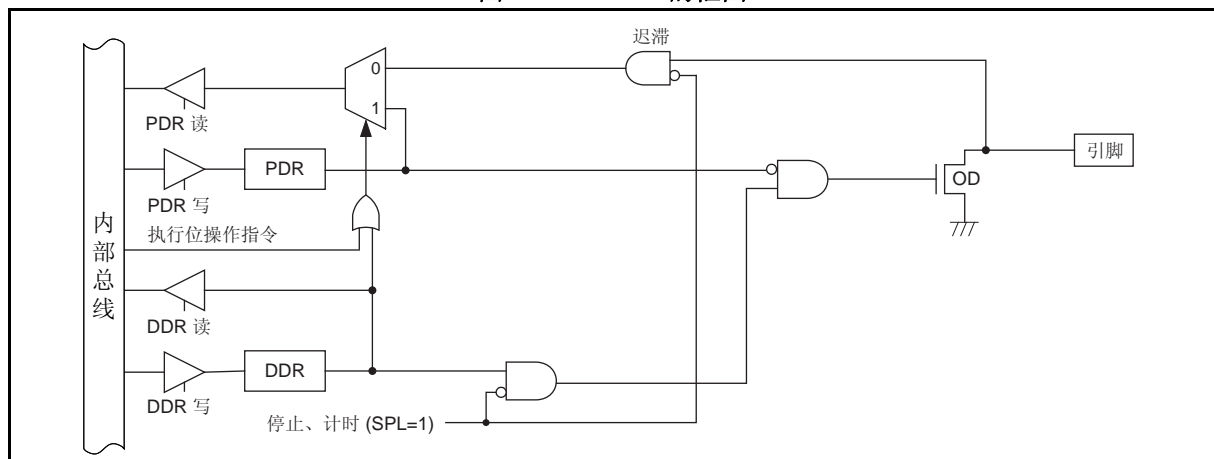


图 9.3-3 P14 口的框图

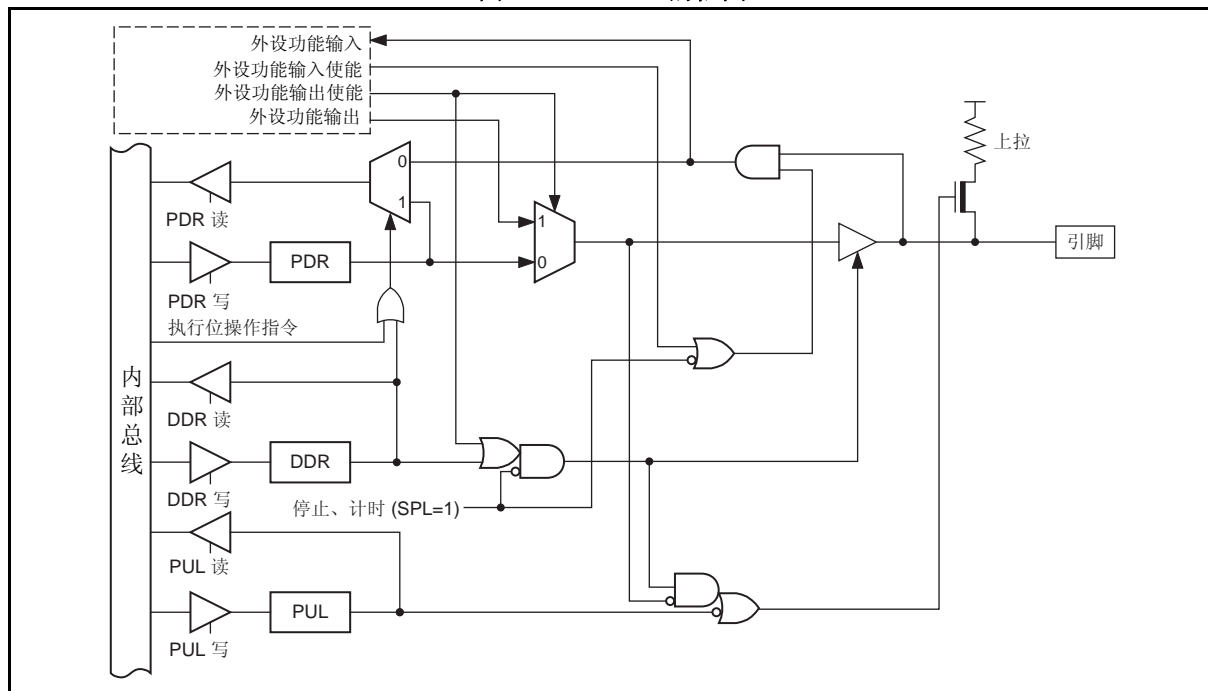


图 9.3-4 P16 口的框图

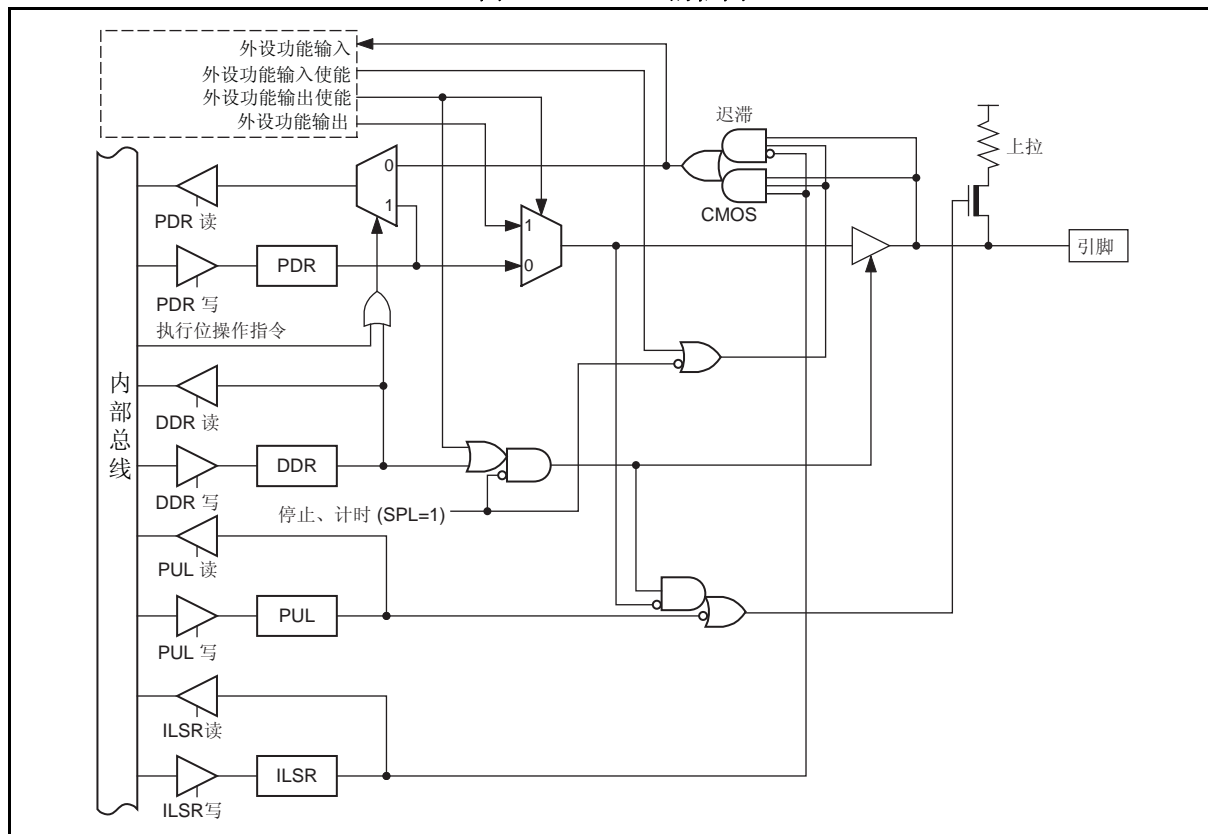
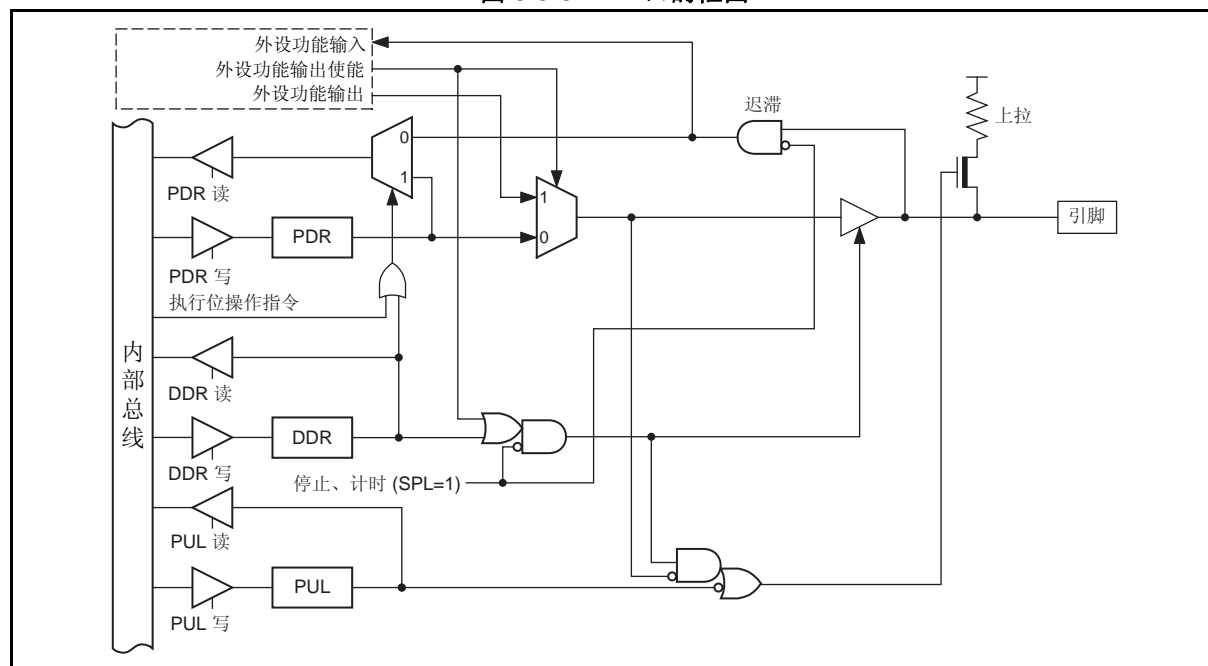


图 9.3-5 P17 口的框图



MB95330H 系列

9.3.1 P1 口寄存器

本节介绍 P1 口寄存器。

■ P1 口寄存器的功能

表 9.3-2 是 P1 口寄存器的功能一览。

表 9.3-2 P1 口寄存器功能

寄存器名称	数据	读取	通过读 - 修改 - 写指令读取	写入
PDR1	0	引脚状态是 "L" 电平。	PDR 值是 "0"。	作为输出口，输出 "L" 电平。
	1	引脚状态是 "H" 电平。	PDR 值是 "1"。	作为输出口，输出 "H" 电平。 *
DDR1	0	端口输入使能		
	1	端口输出使能		
PUL1	0	上拉禁止		
	1	上拉使能		
ILSR	0	所选迟滞输入电平		
	1	所选 CMOS 输入电平		

*: 对于 N-ch 开漏引脚，其状态应是 Hi-Z。

表 9.3-3 是 P1 口的引脚和各寄存器位的对应关系。

表 9.3-3 P1 口的寄存器和引脚的对应关系

引脚名称	相关寄存器位和引脚的对应关系							
	P17	P16	P15	P14	P13	P12	P11	P10
PDR1	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
DDR1								
PUL1	bit7	bit6	bit5	bit4	bit3	bit2*	bit1	bit0
ILSR	-	bit3	-	-	-	-	-	-

*: 尽管 P12 并无上拉功能，仍然可访问 PUL1 寄存器的 bit2。PUL1 寄存器的 bit2 的设定对 P12 口无效。

9.3.2 P1 口的操作

本节介绍 P1 口的操作。

■ P1 口的操作

● 作为输出口时

- 如果 DDR 寄存器中的位置 "1", 则该位的对应引脚变为输出口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输出。
- 引脚设为输出口时, 它输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 作为输入口时

- 如果 DDR 寄存器中的位清 "0", 则该位的对应引脚变为输入口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输入。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 作为外设功能输出引脚时

- 如果通过设定外设功能的输出使能位使能该外设输出功能, 则对应该外设功能的引脚变为外设功能输出引脚。
- 即使使能外设功能输出, 也可从 PDR 寄存器中读出引脚值。因此, 可通过读 PDR 寄存器读出外设功能的输出值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 作为外设功能输入引脚时

- 如需将引脚设为输入口, 则需将对应外设功能输入引脚的 DDR 寄存器的位清 "0"。
- 无论外设功能是否使用该引脚用作输入引脚, 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 复位时

- 如果 CPU 复位, DDR 寄存器中的所有位初始化为 "0" 且端口输入变为使能状态。

- 停止模式和计时模式时
 - 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且芯片转换至停止模式或计时模式，则不管 DDR 值如何，引脚均强制进入高阻状态。为防止因输入悬空引起泄漏，引脚输入锁定为 "L" 电平并被切断。
 - 如果引脚状态设置位清 "0"，则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。
- 输入电平选择寄存器的操作
 - 将 ILSR 的位 bit3 置 "1" 仅使 P16 从迟滞输入电平转换到 CMOS 输入电平。当该位清 "0" 时，P16 的输入电平应该变为迟滞输入电平。
 - P16 以外的引脚，不可选择 CMOS 输入的电平，仅可选择迟滞输入电平。
 - 改变 P16 的输入电平之前，要确认外设功能 (UART/SIO/PPG) 已经停止。

表 9.3-4 是 P1 口的引脚状态。

表 9.3-4 P1 口的引脚状态

运行状态	正常运行 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口 / 外设功能 I/O	Hi-Z 输入切断	Hi-Z 输入使能 * (无效)

SPL: 待机控制寄存器的引脚状态设置位 (STBC:SPL)
Hi-Z: 高阻
*: " 输入使能 " 是指可启动输入功能时的状态。复位后，建议将端口内部上拉或用作输出引脚。

9.4 P6 口

P6 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细信息，参考外设功能的相关章节。

■ P6 口的配置

P6 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- P6 口数据寄存器 (PDR6)
- P6 口方向寄存器 (DDR6)
- 输入电平选择寄存器 (ILSR)

■ P6 口引脚

P6 口包含八只 I/O 引脚。

表 9.4-1 是 P6 口引脚一览。

表 9.4-1 P6 口引脚 (1 / 2)

引脚名称	功能	共同使用的外设功能	I/O 类型			
			输入	输出	OD	PU
P60/INT08/ SDA/DTTI	P60 通用 I/O	INT08 外部中断输入	迟滞 /CMOS	CMOS	○	-
		I ² C 数据 I/O				
		MPG 波形发生器输入				
P61/INT09/ SCL/TI1	P61 通用 I/O	INT09 外部中断输入	迟滞 /CMOS	CMOS	○	-
		I ² C 时钟 I/O				
		16 位重载定时器 ch. 1 输入				
P62/TO10/ PPG00/ OPT0	P62 通用 I/O	大电流输出端口	迟滞	CMOS	-	-
		8/16 位多功能定时器 ch. 1 输出				
		8/16 位 PPG ch. 0 输出				
		MPG 波形发生器输出				
P63/TO11/ PPG01/ OPT1	P63 通用 I/O	大电流输出端口	迟滞	CMOS	-	-
		8/16 位多功能定时器 ch. 1 输出				
		8/16 位 PPG ch. 0 输出				
		MPG 波形发生器输出				
P64/EC1/ PPG10/ OPT2	P64 通用 I/O	大电流输出端口	迟滞	CMOS	-	-
		8/16 位多功能定时器 ch. 1 时钟输入				
		8/16 位 PPG ch. 1 输出				
		MPG 波形发生器输出				

MB95330H 系列

表 9.4-1 P6 口引脚 (2 / 2)

引脚名称	功能	共同使用的外设功能	I/O 类型			
			输入	输出	OD	PU
P65/ PPG11/ OPT3	P65 通用 I/O	大电流输出端口	迟滞	CMOS	-	-
		8/16 位 PPG ch. 1 输出				
		MPG 波形发生器输出				
P66/ PPG20/ PPG1/ OPT4	P66 通用 I/O	大电流输出端口	迟滞	CMOS	-	-
		8/16 位 PPG ch. 2 输出				
		16 位 PPG ch. 1 输出				
		MPG 波形发生器输出				
P67/ PPG21/ TRG1/ OPT5	P67 通用 I/O	大电流输出端口	迟滞	CMOS	-	-
		8/16 位 PPG ch. 2 输出				
		16 位 PPG ch. 1 触发输入				
		MPG 波形发生器输出				

OD: 开漏, PU: 上拉

■ P6 口的框图

图 9.4-1 P60 口和 P61 口的框图

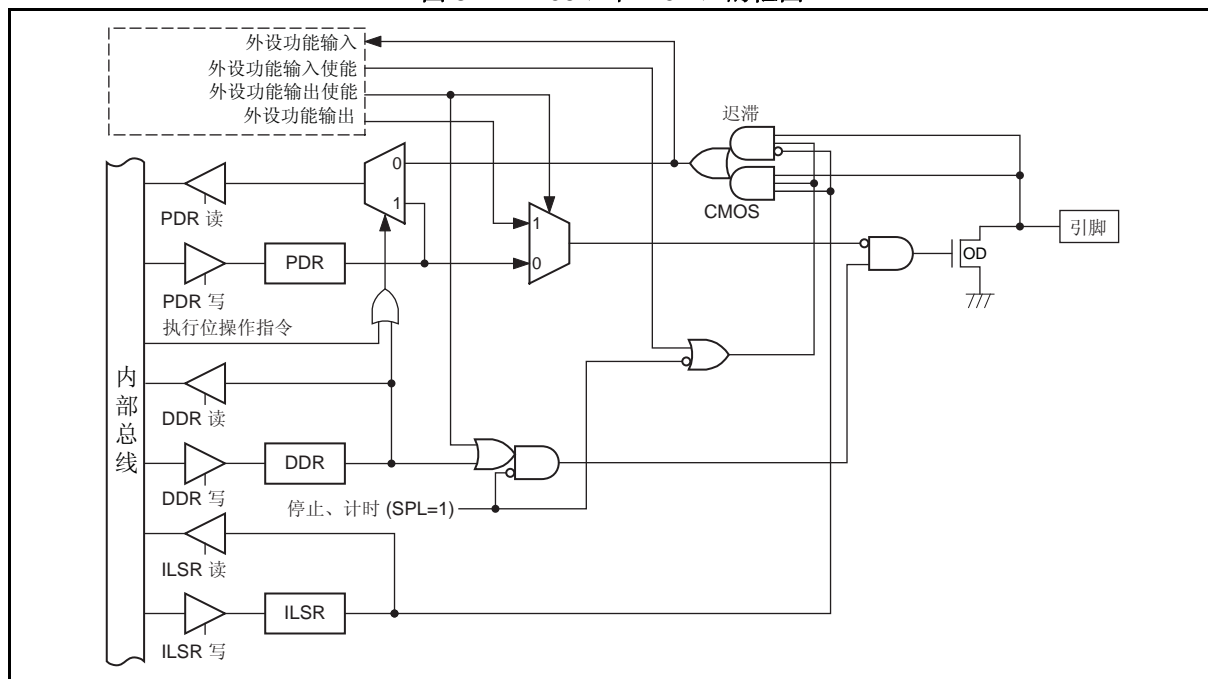


图 9.4-2 P62 口、P63 口 P65 口和 P66 口的框图

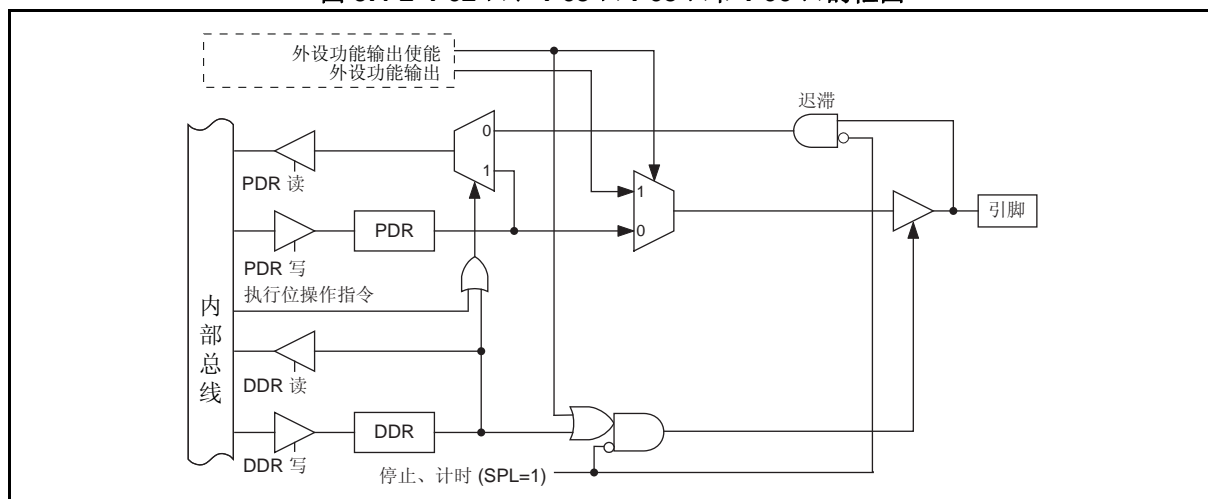
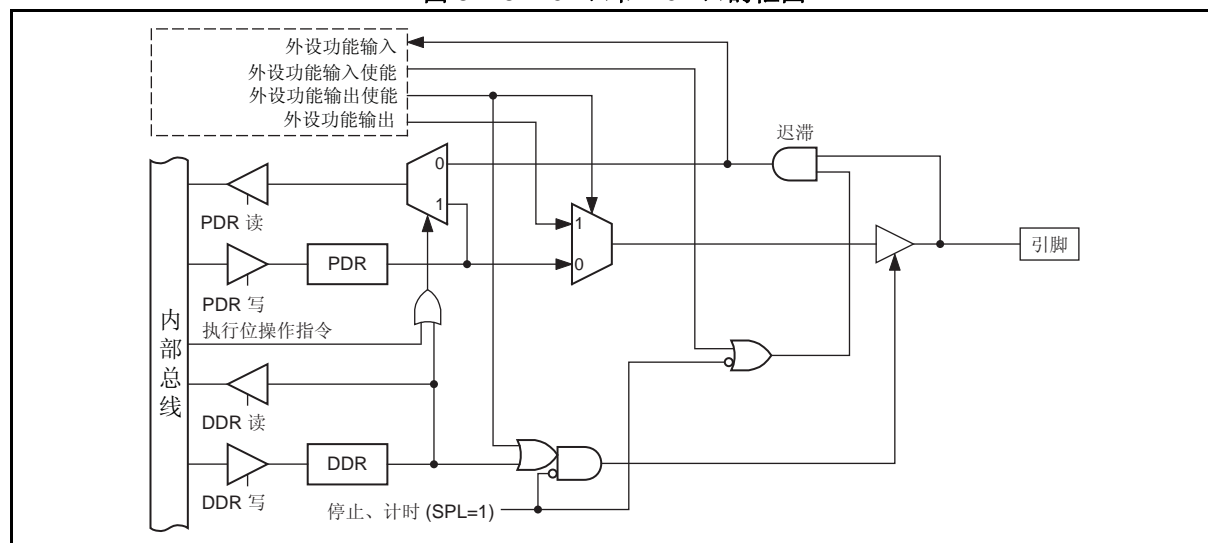


图 9.4-3 P64 口和 P67 口的框图



9.4.1 P6 口寄存器

本节介绍P6 口寄存器。

■ P6 口寄存器的功能

表 9.4-2 是 P6 口寄存器的功能一览。

表 9.4-2 P6 口寄存器功能

寄存器名称	数据	读取	通过读 - 修改 - 写指令读取	写入
PDR6	0	引脚状态是 "L" 电平。	PDR 值是 "0"。	作为输出口，输出 "L" 电平。
	1	引脚状态是 "H" 电平。	PDR 值是 "1"。	作为输出口，输出 "H" 电平*。
DDR6	0	端口输入使能		
	1	端口输出使能		
ILSR	0	所选迟滞输入电平		
	1	所选 CMOS 输入电平		

*: 对于 N-ch. 开漏引脚，其状态应该是 Hi-Z。

表 9.4-3 是 P6 口的引脚和各寄存器位的对应关系。

表 9.4-3 P6 口的寄存器和引脚的对应关系

引脚名称	相关寄存器位和引脚的对应关系							
	P67	P66	P65	P64	P63	P62	P61	P60
PDR6	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
DDR6								
ILSR	-	-	-	-	-	-	bit1	bit0

MB95330H 系列

9.4.2 P6 口的操作

本节介绍P6 口的操作。

■ P6 口的操作

● 作为输出口时

- 如果 DDR 寄存器中的位置 "1", 则该位对应的引脚变为输出口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输出。
- 引脚用作输出口时, 它将输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 作为输入口时

- 如果 DDR 寄存器中的位清 "0", 则该位对应的引脚变为输入口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输入。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 作为外设功能输出引脚时

- 如果通过设定外设功能的输出使能位使能外设输出功能, 则该外设功能的对应引脚变为外设功能输出引脚。
- 即使使能外设功能输出, 也可从 PDR 寄存器中读出引脚值。因此, 读 PDR 寄存器可读出外设功能的输出值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 作为外设功能输入引脚时

- 如需将引脚设为输入口, 则需将对应外设功能输入引脚的 DDR 寄存器中的位清 "0"。
- 不管外设功能是否使用引脚作为输入引脚, 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 寄存器值。

● 复位时

- 如果 CPU 复位, 则 DDR 寄存器的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且芯片转换至停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏, 引脚输入锁定为 "L" 电平且被切断。然而, 如果使能外部中断电路的外部中断控制寄存器(EIC)和中断引脚选择电路的中断引脚选择控制寄存器(WICR)中的 P60/INT08/SDA/DTTI 和 P61/INT09/SCL/TI1、OPT2/PPG10/EC1/P64 和 OPT5/PPG21/TRG1/P67 的中断输入, 则输入被使能且不被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

● 输入电平选择寄存器的操作

- ILSR 的 bit0/1 置 "1" 仅将 P60/61 从迟滞输入电平转换到 CMOS 输入电平。ILSR 的 bit0/1 清 "0" 时, P60/61 输入电平应该变为迟滞输入电平。
- 对于 P60/61 以外的其他引脚, 不可选择 CMOS 输入电平, 仅可选择迟滞输入电平。
- 转换 P60/61 的输入电平之前, 要确认外设功能 (外部中断 /I²C/MPG) 已经停止。

表 9.4-4 是 P6 口的引脚状态。

表 9.4-4 P6 口的引脚状态

运行状态	正常运行 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口 / 外设功能 I/O	Hi-Z 输入切断	Hi-Z 输入使能 * (无效)

SPL: 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z: 高阻

*: " 输入使能 " 是指可启动输入功能时的状态。复位后, 建议将端口内部上拉或用作输出引脚。

MB95330H 系列

9.5 PF 口

PF 口是通用 I/O 口。

本节集中说明作为通用 I/O 口时的功能。

关于外设功能的详细信息，参考外设功能的相关章节。

■ PF 口的配置

PF 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- PF 口数据寄存器 (PDRF)
- PF 口方向寄存器 (DDRF)

■ PF 口引脚

PF 口包含三只 I/O 引脚。

表 9.5-1 是 PF 口的引脚一览。

表 9.5-1 PF 口引脚

引脚名称	功能	共同使用的外设功能	I/O 类型			
			输入	输出	OD	PU
PF0/X0*1	PF0 通用 I/O	主时钟振荡引脚	迟滞	CMOS	-	-
PF1/X1*1	PF1 通用 I/O	主时钟振荡引脚	迟滞	CMOS	-	-
PF2/RST*2	PF2 通用 I/O	外部复位引脚	迟滞	CMOS	○	-

OD: 开漏，PU: 上拉

*1: 如果选择主振荡时钟 (SYSC:PFSEL=0)，则不可使用端口功能。

*2: 如果选择外部复位 (SYSC:RSTEN=1)，则不可使用端口功能。MB95F332H/F333H/F334H 的场合，该引脚是专用复位引脚。

■ PF 口的框图

图 9.5-1 PF0 口和 PF1 口的框图

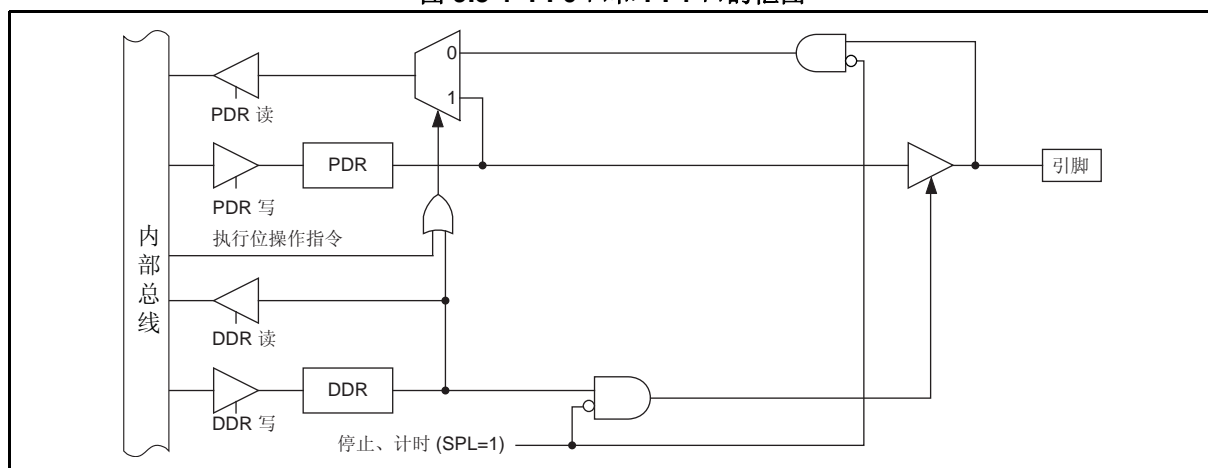
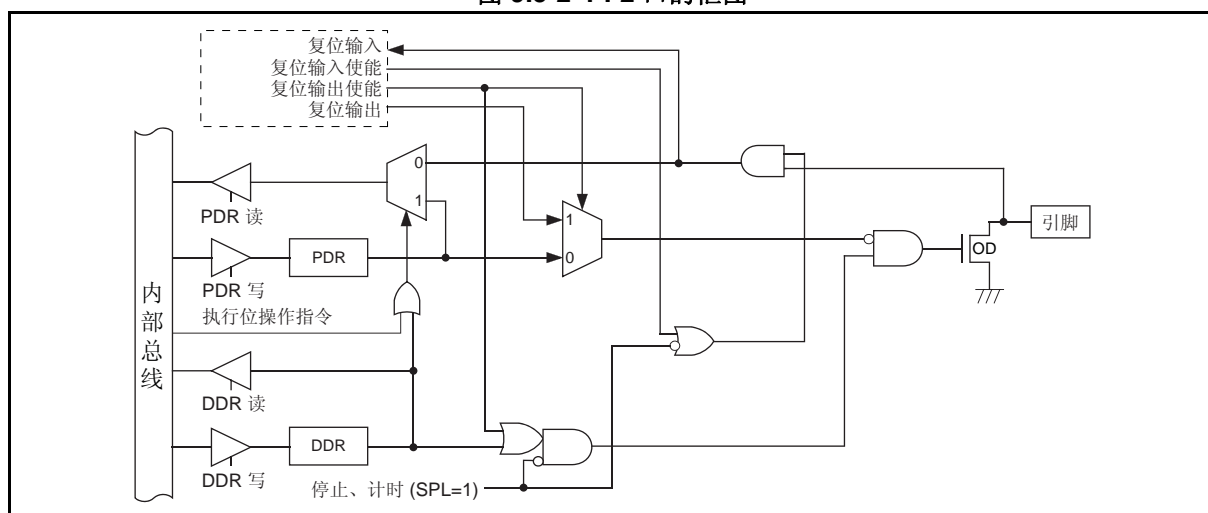


图 9.5-2 PF2 口的框图



MB95330H 系列

9.5.1 PF 口寄存器

本节介绍 PF 口寄存器。

■ PF 口寄存器的功能

表 9.5-2 是 PF 口寄存器的功能一览。

表 9.5-2 PF 口寄存器功能

寄存器名称	数据	读取	通过读 - 修改 - 写指令读取	写入
PDRF	0	引脚状态是 "L" 电平。	PDR 值是 "0"。	作为输出口，输出 "L" 电平。
	1	引脚状态是 "H" 电平。	PDR 值是 "1"。	作为输出口，输出 "H" 电平 *。
DDRF	0	端口输入使能		
	1	端口输出使能		

*: 对于 N-ch. 开漏引脚，其状态应该是 Hi-Z。

表 9.5-3 是 P6 口的引脚和各寄存器位的对应关系。

表 9.5-3 PF 口的寄存器和引脚的对应关系

	相关寄存器位和引脚的对应关系							
引脚名称	-	-	-	-	-	PF2*	PF1	PF0
PDRF	-	-	-	-	-	bit2	bit1	bit0
DDRF	-	-	-	-	-			

*: PF2/ $\overline{\text{RST}}$ 是 MB95F332H/F333H/F334H 的专用复位引脚。

9.5.2 PF 口的操作

本节介绍 PF 口的操作。

■ PF 口的操作

● 作为输出口时

- 如果 DDR 寄存器中的位置 "1", 则该位对应的引脚变为输出口。
- 如果引脚由其他外设功能共用, 则禁止这些外设功能的输出。
- 引脚用作输出口时, 它将输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 作为输入口时

- 如果 DDR 寄存器中的位清 "0", 则该位对应的引脚变为输入口。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写指令读 PDR 寄存器, 则返回 PDR 值。

● 复位时

- 如果 CPU 复位, 则 DDR 寄存器的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换至停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏, 引脚输入锁定为 "L" 电平且被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

表 9.5-4 是 PF 口的引脚状态。

表 9.5-4 PF 口的引脚状态

运行状态	正常运行 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口	Hi-Z 输入切断	Hi-Z 输入使能 *1 (无效) 低电平 *2

SPL: 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z: 高阻

*1: " 输入使能 " 是指可启动输入功能时的状态。复位后，建议将端口内部上拉或用作输出引脚。

*2: 上电复位时，仅 PF2 是低电平。

9.6 PG 口

PG 口是通用 I/O 口。
本节集中说明用作通用 I/O 口时的功能。
关于外设功能的详细信息，参考外设功能的相关章节。

■ PG 口的配置

- PG 口由以下元件组成：
- 通用 I/O 引脚 / 外设功能 I/O 引脚
 - PG 口数据寄存器 (PDRG)
 - PG 口方向寄存器 (DDRG)
 - PG 口上拉寄存器 (PULG)

■ PG 口引脚

PG 口包含两只 I/O 引脚。
表 9.6-1 是 PG 口的引脚一览。

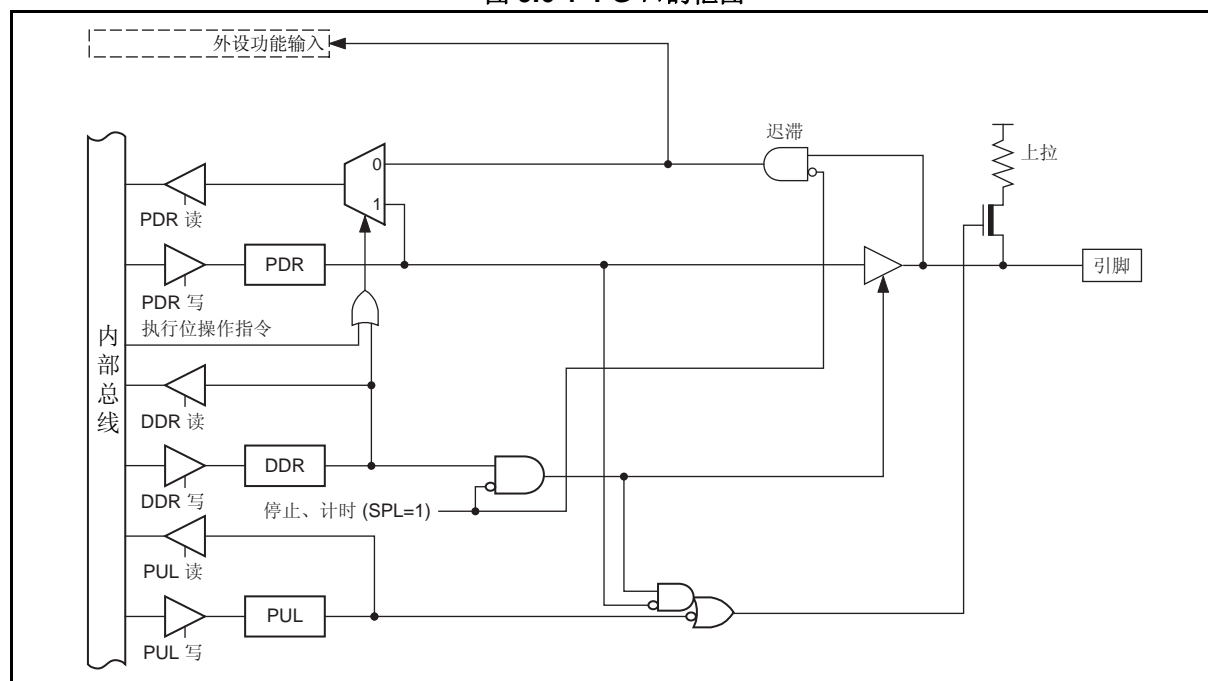
表 9.6-1 PG 口引脚

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
PG1/X0A*/SNI1	PG1 通用 I/O	副时钟振荡引脚	迟滞	CMOS	-	○
		MPG 波形发生器的位置检测功能的触发输入				
PG2/X1A*/SNI2	PG2 通用 I/O	副时钟振荡引脚	迟滞	CMOS	-	○
		MPG 波形发生器的位置检测功能的触发输入				

OD: 开漏，PU: 上拉
*: 如果选择副振荡时钟 (SYSC:PGSEL=0_B)，则不可使用端口功能。

■ PG 口的框图

图 9.6-1 PG 口的框图



9.6.1 PG 口寄存器

本节介绍 PG 口寄存器。

■ PG 口寄存器的功能

表 9.6-2 是 PG 口寄存器功能。

表 9.6-2 PG 口寄存器功能

寄存器名称	数据	读取	通过读 - 修改 - 写指令读取	写入
PDRG	0	引脚状态是 "L" 电平。	PDR 值是 "0"。	作为输出口，输出 "L" 电平。
	1	引脚状态是 "H" 电平。	PDR 值是 "1"。	作为输出口，输出 "H" 电平。
DDRG	0	端口输入使能		
	1	端口输出使能		
PULG	0	上拉禁止		
	1	上拉使能		

表 9.6-3 是 PG 口的引脚和各寄存器位的对应关系。

表 9.6-3 PG 口的寄存器和引脚的对应关系

	相关寄存器和引脚的对应关系							
引脚名称	-	-	-	-	-	PG2	PG1	-
PDRG	-	-	-	-	-	bit2	bit1	-
DDRG								
PULG								

MB95330H 系列

9.6.2 PG 口的操作

本节介绍 PG 口的操作。

■ PG 口的操作

● 作为输出口时

- 如果 DDR 寄存器的位置 "1" 时，则该位对应的引脚变为输出口。
- 如果引脚由其他外设功能共用，则禁止这些外设功能的输出。
- 引脚用作输出口时，它将输出 PDR 值到外部引脚。
- 在 PDR 写入数据时，其值存储在输出锁中，按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 作为输入口时

- 如果 DDR 寄存器的位清 "0"，则该位对应的引脚变为输入口。
- 在 PDR 写入数据时，其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而，如果使用读 - 修改 - 写指令读 PDR 寄存器，则返回 PDR 值。

● 作为外设功能输入引脚时

- 如需将引脚设为输入口，则需将对应外设功能输入引脚的 DDR 寄存器中的位清 "0"。
- 不管外设功能是否使用引脚作为输入引脚，读 PDR 寄存器将返回引脚值。然而，如果使用读 - 修改 - 写指令读 PDR 寄存器，则返回 PDR 寄存器值。

● 复位时

- 如果 CPU 复位，则 DDR 寄存器的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换至停止模式或计时模式，则不管 DDR 值如何，引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏，引脚输入锁定为 "L" 电平且被切断。
- 如果引脚状态设置位清 "0"，则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

- 上拉寄存器的操作
 - 如果向 PUL 寄存器写 "1", 则上拉电阻器内接至引脚。引脚输出是 "L" 电平时, 不管 PUL 值如何, 上拉电阻器均会切断连接。
- 表 9.6-4 是 PG 口的引脚状态。

表 9.6-4 PG 口的引脚状态

运行状态	正常运行 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口	Hi-Z 输入切断	Hi-Z 输入使能 * (无效)

SPL: 待机控制寄存器的引脚状态设置位 (STBC:SPL)
Hi-Z: 高阻
*: " 输入使能 " 是指可启动输入功能时的状态。复位后, 建议将端口内部上拉或用作输出引脚。

第 10 章

时基定时器

本章介绍时基定时器的功能和操作。

- 10.1 时基定时器的概要
- 10.2 时基定时器的配置
- 10.3 时基定时器的寄存器
- 10.4 时基定时器的中断
- 10.5 时基定时器的操作说明和设置步骤示例
- 10.6 时基定时器的使用注意事项

10.1 时基定时器的概要

时基定时器是 24 位自由运行递减计数器，与 2 分频主时钟或主 CR 时钟同步。主时钟或主 CR 时钟由系统时钟控制寄存器 2(SYCC2) 的 RCM1 位和 RCM0 位选择。时基定时器的间隔定时器功能以一定的周期反复产生中断请求。

■ 间隔定时器功能

通过使用 2 分频主时钟或主 CR 时钟作为计数时钟，间隔定时器以一定的周期反复产生中断请求。

- 时基定时器的计数器呈递减计数，每当所选间隔时间结束时，产生中断请求。
- 可从以下十六种类型中选择间隔时间。

表 10.1-1 是时基定时器的间隔时间一览。

表 10.1-1 时基定时器的间隔时间

	使用主 CR 时钟时的间隔时间 ($2^n \times 1/F_{CRH}^{*1}$)	使用主时钟时的间隔时间 ($2^n \times 2/F_{CH}^{*2}$)
n=9	64 μ s	256 μ s
n=10	128 μ s	512 μ s
n=11	256 μ s	1.024 ms
n=12	512 μ s	2.048 ms
n=13	1.024 ms	4.096 ms
n=14	2.048 ms	8.192 ms
n=15	4.096 ms	16.384 ms
n=16	8.192 ms	32.768 ms
n=17	16.384 ms	65.536 ms
n=18	32.768 ms	131.072 ms
n=19	65.536 ms	262.144 ms
n=20	131.072 ms	524.288 ms
n=21	262.144 ms	1.049 s
n=22	524.288 ms	2.097 s
n=23	1.049 s	4.194 s
n=24	2.097 s	8.389 s

*1: $F_{CRH} = 8 \text{ MHz}$ 时， $1/F_{CRH} = 0.125 \mu\text{s}$

*2: $F_{CH} = 4 \text{ MHz}$ 时， $2/F_{CH} = 0.5 \mu\text{s}$

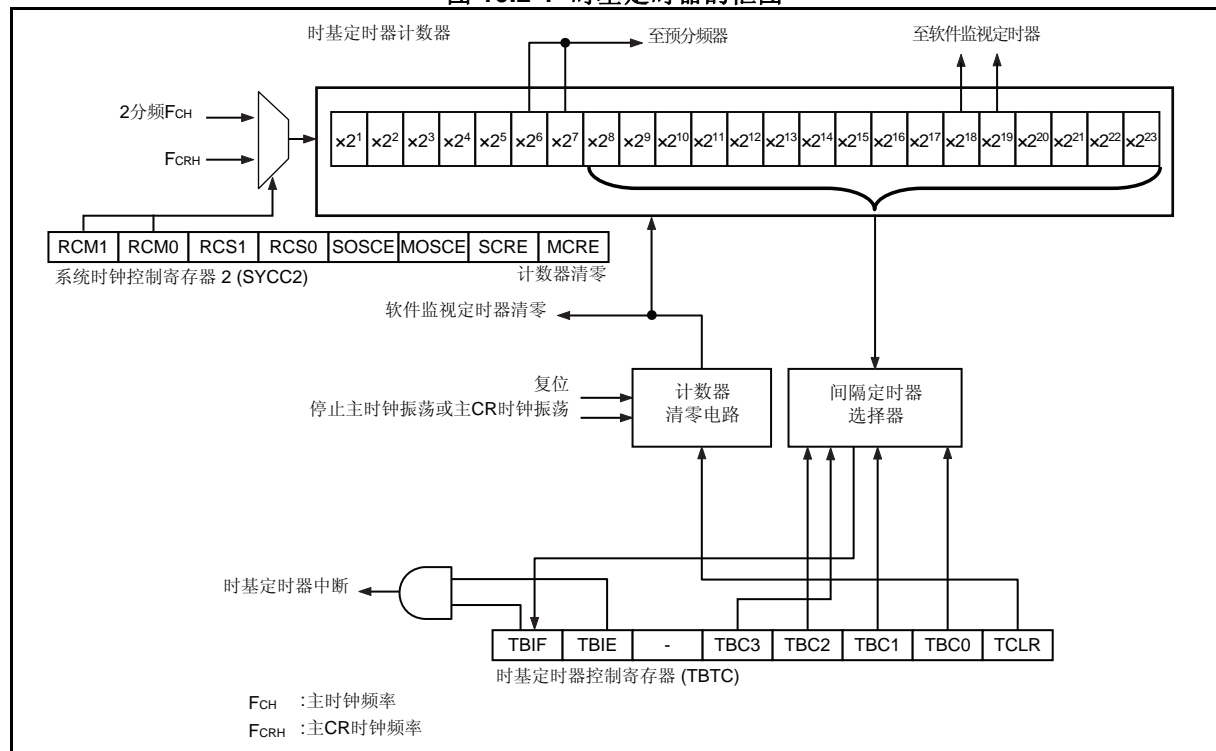
10.2 时基定时器的配置

时基定时器由以下模块组成：

- 时基定时器计数器
- 计数器清零电路
- 间隔定时器选择器
- 时基定时器控制寄存器 (TBTC)

■ 时基定时器的框图

图 10.2-1 时基定时器的框图



● 时基定时器计数器

使用 2 分频主时钟或主 CR 时钟作为计数时钟的 24 位递减计数器。

● 计数器清零电路

控制时基定时器的计数器清零。

● 间隔定时器选择器

从时基定时器计数器内 24 位的 16 位中选择间隔定时器用的 1 位。

● 时基定时器控制寄存器 (TBTC)

选择间隔时间、清零计数器、控制中断和确认时基定时器状态。

■ 输入时钟

时基定时器使用 2 分频主时钟或主 CR 时钟用作输入时钟 (计数时钟)。

■ 输出时钟

时基定时器为主时钟、软件监视定时器和预分频器供给时钟。

图 10.3-1 是时基定时器的寄存器。

■ 时基定时器的寄存器

图 10.3-1 时基定时器的寄存器

时基定时器控制寄存器(TBTC)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000AH	TBIF	TBIE	-	TBC3	TBC2	TBC1	TBC0	TCLR	00000000B
	R(RM1),W	R/W	R0/WX	R/W	R/W	R/W	R/W	R0,W	
R/W : 读/写 (读值和写值相同)									
R(RM1),W : 读/写 (读值和写值不同, 读-修改-写(RMW)类指令读"1".)									
R0,W : 只写 (可写, 读"0")									
R0/WX : 读"0", 写值无效。									
- : 未定义位									

10.3.1 时基定时器控制寄存器 (TBTC)

时基定时器控制寄存器 (TBTC) 选择间隔时间、清零计数器、控制中断和确认时基定时器状态。

■ 时基定时器控制寄存器 (TBTC)

图 10.3-2 时基定时器控制寄存器 (TBTC)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000AH	TBIF	TBIE	-	TBC3	TBC2	TBC1	TBC0	TCLR	00000000 _b
	R(RM1),W	R/W	R0/WX	R/W	R/W	R/W	R/W	R0,W	

TCLR	时基定时器初始位	
	读取	写入
0	读"0"	写值无效
1	-	清零时基定时器的计数器

TBC3	TBC2	TBC1	TBC0	间隔时间 (主时钟 $F_{CH} = 4 \text{ MHz}$)	间隔时间 (主CR时钟 $F_{CRH} = 8 \text{ MHz}$)
0	1	0	0	$2^9 \times 2/F_{CH}$ (256 μs)	$2^9 \times 1/F_{CRH}$ (64 μs)
0	0	0	0	$2^{10} \times 2/F_{CH}$ (512 μs)	$2^{10} \times 1/F_{CRH}$ (128 μs)
0	1	0	1	$2^{11} \times 2/F_{CH}$ (1.024 ms)	$2^{11} \times 1/F_{CRH}$ (256 μs)
0	0	0	1	$2^{12} \times 2/F_{CH}$ (2.048 ms)	$2^{12} \times 1/F_{CRH}$ (512 μs)
0	1	1	0	$2^{13} \times 2/F_{CH}$ (4.096 ms)	$2^{13} \times 1/F_{CRH}$ (1.024 ms)
0	0	1	0	$2^{14} \times 2/F_{CH}$ (8.192 ms)	$2^{14} \times 1/F_{CRH}$ (2.048 ms)
0	1	1	1	$2^{15} \times 2/F_{CH}$ (16.384 ms)	$2^{15} \times 1/F_{CRH}$ (4.096 ms)
0	0	1	1	$2^{16} \times 2/F_{CH}$ (32.768 ms)	$2^{16} \times 1/F_{CRH}$ (8.192 ms)
1	0	0	0	$2^{17} \times 2/F_{CH}$ (65.536 ms)	$2^{17} \times 1/F_{CRH}$ (16.384 ms)
1	0	0	1	$2^{18} \times 2/F_{CH}$ (131.072 ms)	$2^{18} \times 1/F_{CRH}$ (32.768 ms)
1	0	1	0	$2^{19} \times 2/F_{CH}$ (262.144 ms)	$2^{19} \times 1/F_{CRH}$ (65.536 ms)
1	0	1	1	$2^{20} \times 2/F_{CH}$ (524.288 ms)	$2^{20} \times 1/F_{CRH}$ (131.072 ms)
1	1	0	0	$2^{21} \times 2/F_{CH}$ (1.049 s)	$2^{21} \times 1/F_{CRH}$ (262.144 ms)
1	1	0	1	$2^{22} \times 2/F_{CH}$ (2.197 s)	$2^{22} \times 1/F_{CRH}$ (524.288 ms)
1	1	1	0	$2^{23} \times 2/F_{CH}$ (4.194 s)	$2^{23} \times 1/F_{CRH}$ (1.049 s)
1	1	1	1	$2^{24} \times 2/F_{CH}$ (8.389 s)	$2^{24} \times 1/F_{CRH}$ (2.097 s)

TBIE	时基定时器中断请求使能位	
0	禁止中断请求输出	
1	使能中断请求输出	

TBIF	时基定时器中断请求标志位	
	读取	写入
0	间隔时间未结束	清零该位
1	间隔时间已结束	写值无效

R/W : 读/写 (读值和写值相同)
R(RM1),W : 读/写 (读值和写值不同, 读-修改-写 (RMW) 类指令读"1")
R0,W : 只写 (可写, 读"0")
R0/WX : 读"0", 写值无效。
- : 未定义位
: 初始值

表 10.3-1 时基定时器控制寄存器 (TBTC) 的位功能

位名称		功能描述							
bit7	TBIF: 时基定时器中断请求标志位	时基定时器选择的间隔时间结束时, 该标志置 "1"。 该位和时基定时器中断请求使能位 (TBIE) 置 "1" 时, 输出中断请求。 清 "0" : 清零该位。 置 "1" : 写值无效。 使用读 - 修改 - 写 (RMW) 类指令读该位时, 该位始终读 "1"。							
bit6	TBIE: 时基定时器中断请求使能位	该位使能 / 禁止中断请求输出至中断控制器。 清 "0" : 禁止时基定时器的中断请求输出。 置 "1" : 使能时基定时器的中断请求输出。 该位和时基定时器中断请求标志位 (TBIF) 置 "1" 时, 输出中断请求。							
bit5	未定义位	读值始终为 "0"。写操作无效。							
bit4 ~ bit1	TBC3 ~ TBC0: 间隔时间选择位	选择间隔时间。							
		TBC3	TBC2	TBC1	TBC0	间隔时间 (主时钟 F _{CH} = 4 MHz)	间隔时间 (主 CR 时钟 F _{CRH} = 8 MHz)		
		0	1	0	0	2 ⁹ × 2/F _{CH} (256 μs)	2 ⁹ × 1/F _{CRH} (64 μs)		
		0	0	0	0	2 ¹⁰ × 2/F _{CH} (512 μs)	2 ¹⁰ × 1/F _{CRH} (128 μs)		
		0	1	0	1	2 ¹¹ × 2/F _{CH} (1.024 ms)	2 ¹¹ × 1/F _{CRH} (256 μs)		
		0	0	0	1	2 ¹² × 2/F _{CH} (2.048 ms)	2 ¹² × 1/F _{CRH} (512 μs)		
		0	1	1	0	2 ¹³ × 2/F _{CH} (4.096 ms)	2 ¹³ × 1/F _{CRH} (1.024 ms)		
		0	0	1	0	2 ¹⁴ × 2/F _{CH} (8.192 ms)	2 ¹⁴ × 1/F _{CRH} (2.048 ms)		
		0	1	1	1	2 ¹⁵ × 2/F _{CH} (16.384 ms)	2 ¹⁵ × 1/F _{CRH} (4.096 ms)		
		0	0	1	1	2 ¹⁶ × 2/F _{CH} (32.768 ms)	2 ¹⁶ × 1/F _{CRH} (8.192 ms)		
		1	0	0	0	2 ¹⁷ × 2/F _{CH} (65.536 ms)	2 ¹⁷ × 1/F _{CRH} (16.384 ms)		
		1	0	0	1	2 ¹⁸ × 2/F _{CH} (131.072 ms)	2 ¹⁸ × 1/F _{CRH} (32.768 ms)		
		1	0	1	0	2 ¹⁹ × 2/F _{CH} (262.144 ms)	2 ¹⁹ × 1/F _{CRH} (65.536 ms)		
		1	0	1	1	2 ²⁰ × 2/F _{CH} (524.288 ms)	2 ²⁰ × 1/F _{CRH} (131.072 ms)		
		1	1	0	0	2 ²¹ × 2/F _{CH} (1.049 s)	2 ²¹ × 1/F _{CRH} (262.144 ms)		
		1	1	0	1	2 ²² × 2/F _{CH} (2.097 s)	2 ²² × 1/F _{CRH} (524.288 ms)		
		1	1	1	0	2 ²³ × 2/F _{CH} (4.194 s)	2 ²³ × 1/F _{CRH} (1.049 s)		
		1	1	1	1	2 ²⁴ × 2/F _{CH} (8.389 s)	2 ²⁴ × 1/F _{CRH} (2.097 s)		
		bit0	TCLR: 时基定时器初始位	清零时基定时器的计数器。 清 "0" : 被忽略且无效。 置 "1" : 计数器的所有位初始化为 "1"。 读取该位时, 该位始终归 "0"。 注: 监视定时器的计数时钟选择时基定时器输出时, 若使用该位清零时基定时器, 则软件监视定时器也同时清零。					

10.4 时基定时器的中断

时基定时器所选的间隔时间结束时，中断请求发生 (间隔定时器功能)。

■ 间隔功能运行时的中断

时基定时器计数器通过内部计数时钟递减计数且所选时基定时器计数器发生下溢时，时基定时器中断请求标志位 (TBTC:TBIF) 置 "1"。若使能时基定时器中断请求使能位 (TBTC:TBIE = 1)，则中断请求 (IRQ19) 发生并传送至中断控制器。

- 与 TBIE 位的值无关，所选位发生下溢时，TBIF 位置 "1"。
- TBIF 位置 "1" 时，若 TBIE 位设为禁止 → 使能 (0 → 1)，则中断请求立即发生。
- 计数器清零 (TBTC:TCLR = 1) 和时基定时器计数器下溢同时发生时，TBIF 位不置位。
- 中断处理程序中，TBIF 位清 "0" 可清除中断请求。

注：取消复位(TBTC:TBIE = 1)后，再使能中断请求输出时，一定要同时清零TBIF位(TBTC:TBIF = 0)。

表 10.4-1 时基定时器的中断

项目	说明
中断条件	"TBTC:TBC3 ~ TBC0" 设置的间隔时间已结束。
中断标志	TBTC:TBIF
中断使能	TBTC:TBIE

■ 时基定时器中断的关联寄存器和向量表地址

表 10.4-2 时基定时器中断的关联寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
时基定时器	IRQ19	ILR4	L19	FFD4 _H	FFD5 _H

关于所有外设功能的中断请求号和向量表地址，详见 " 附录 B 中断源一览 "。

10.5 时基定时器的操作说明和设置步骤示例

本节介绍时基定时器的间隔定时器功能。

■ 时基定时器的操作

复位后，时基定时器的计数器初始化为 "FFFFFF_H"，与 2 分频主时钟保持同步执行计数。

只要主时钟保持振荡，时基定时器就会持续递减计数。主时钟停止振荡时，计数停止并初始化为 "FFFFFF_H"。

间隔定时器功能的设置如图 10.5-1 所示。

图 10.5-1 间隔定时器功能的设置

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
000A _H TBTC	TBIF	TBIE	-	TBC3	TBC2	TBC1	TBC0	TCLR
	0	1		⊙	⊙	⊙	⊙	0

⊙: 使用位
1: 置"1"
0: 清"0"

时基定时器控制寄存器的时基定时器初始位 (TBTC:TCLR) 置 "1" 时，时基定时器的计数器初始化为 "FFFFFF_H" 并继续递减计数。所选间隔时间结束时，时基定时器控制寄存器的时基定时器中断请求标志位 (TBTC:TBIF) 置 "1"。也就是说，基于上次计数器清零的时间，每到所选间隔时间时，产生中断请求。

■ 时基定时器的清零

若清零时基定时器，则其他外设功能使用时基定时器输出时，会造成计数时间改变等影响。

时基定时器初始位 (TBTC:TCLR) 清零计数器时，为了不造成意外影响，需修改其他外设功能设定。

监视定时器选择时基定时器的输出作为计数时钟时，若清零时基定时器，则监视定时器也同时清零。

时基定时器初始位 (TBTC:TCLR) 可清零时基定时器，另外，主时钟停止且时基定时器必须计数振荡稳定等待时间时，也可清零时基定时器。具体来说，以下状态可清零时基定时器：

- 芯片从主时钟模式或主 CR 时钟模式转换至停止模式时。
- 芯片从主时钟模式或主 CR 时钟模式转换至副时钟模式或副 CR 时钟模式时。
- 上电时
- 低压检测复位发生时

■ 时基定时器的操作示例

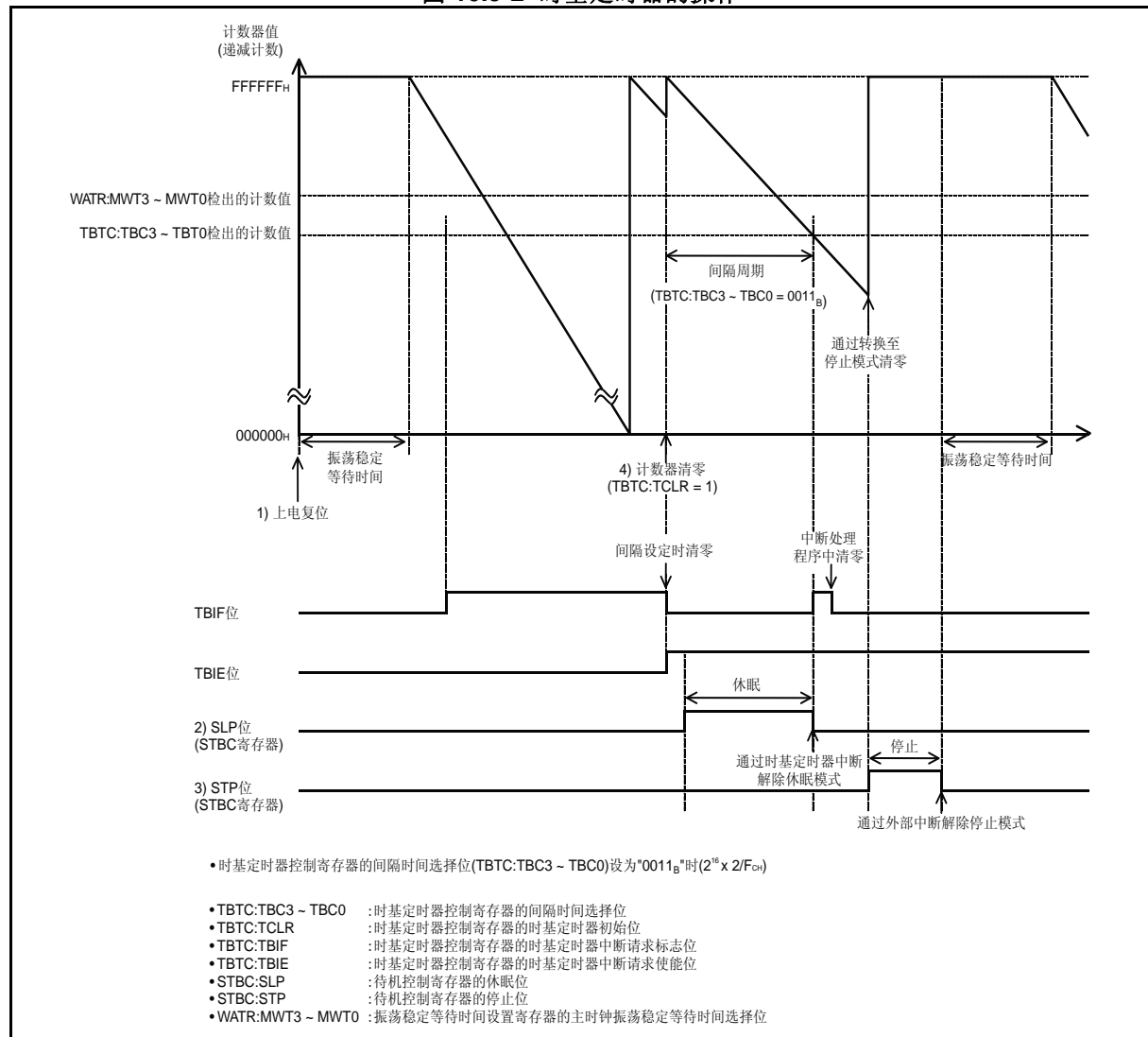
图 10.5-2 是以下状态下的操作示例：

- 1) 上电复位时
- 2) 主时钟模式或主 CR 时钟模式下，间隔定时器功能运行期间，进入休眠模式时
- 3) 主时钟模式或主 CR 时钟模式下，进入停止模式时
- 4) 生成计数器清零的请求时

转换至时基定时器模式和转换至休眠模式时的操作相同。

副时钟模式、副 CR 时钟模式、主时钟模式以及主 CR 时钟模式时的停止模式下，由于时基定时器清零且主时钟停止运行，所以时基定时器停止工作。

图 10.5-2 时基定时器的操作



■ 设置方法示例

以下是时基定时器的设置方法示例。

● 初始设置

- | | |
|-----------|--------------------|
| 1) 禁止中断 | (TBTC:TBIE = 0) |
| 2) 设置间隔时间 | (TBTC:TBC3 ~ TBC0) |
| 3) 使能中断 | (TBTC:TBIE = 1) |
| 4) 清零计数器 | (TBTC:TCLR = 1) |

● 中断处理

- | | |
|-------------|-----------------|
| 1) 清除中断请求标志 | (TBTC:TBIF = 0) |
| 2) 清零计数器 | (TBTC:TCLR = 1) |

10.6 时基定时器的使用注意事项

使用时基定时器时，注意以下事项。

■ 时基定时器的使用注意事项

● 通过程序设置定时器时

时基定时器中断请求标志位 (TBTC:TBIF) 置 "1", 中断请求使能位 (TBTC:TBIE = 1) 使能时, 定时器不能从中断处理中返回。中断处理程序中, 通常清零 TBIF 位。

● 关于时基定时器的清零

时基定时器初始位 (TBTC:TCLR = 1) 可清零时基定时器, 另外, 需要主时钟的振荡稳定等待时间时也可清零时基定时器。为软件监视定时器的计数时钟选择时基定时器 (WDTC:CS1, CS0 = 00_B 或 = 01_B) 时, 清零时基定时器也可清零软件监视定时器。

● 关于从时基定时器供给时钟的外设功能

主时钟的源振荡停止的模式下, 计数器清零, 时基定时器停止运行。另外, 如果清零时基定时器的计数器, 其他外设功能使用时基定时器输出时, 会影响外设功能的运行, 诸如工作周期变化。

时基定时器清零后, 软件监视定时器用的时钟 (从时基定时器输出) 返回初始状态。同时, 软件监视定时器的计数器也清零, 所以软件监视定时器以正常周期运行。

第 11 章

硬件 / 软件监视定时器

本章介绍监视定时器的功能和操作。

- 11.1 监视定时器的概要
- 11.2 监视定时器的构成
- 11.3 监视定时器的寄存器
- 11.4 监视定时器的操作和设置方法示例
- 11.5 监视定时器的使用注意事项

11.1 监视定时器的概要

监视定时器用作防止程序失控的计数器。

■ 监视定时器的功能

监视定时器用作计数器，可防止程序失控。监视定时器一旦启动，其计数器需以指定的间隔时间定期清零。如果定时器因某些问题（程序将进入无限循环等）在一定的时间内未清零，则发生监视复位。

● 软件 / 硬件监视定时器的计数时钟

- 可选择时基定时器输出、计时预分频器输出或副 CR 定时器输出作为软件监视定时器的计数时钟。
- 只可选择副 CR 定时器的输出作为硬件监视定时器的计数时钟。

● 软件 / 硬件监视定时器的启动

- 监视定时器根据闪存地址 FFBE_H 和 FFBF_H 上的值（复制到监视定时器选择 ID 寄存器 WDT_H/WDTL (0FEB_H/0FEC_H)) 启动。
- 软件启动（软件监视）时，需设置监视定时器寄存器 (WDTC) 来启动监视定时器功能。
- 硬件启动（硬件监视）时，监视定时器功能在复位后自动启动，也可根据闪存地址 FFBE_H 和 FFBF_H 上的值（复制到监视定时器选择 ID 寄存器 WDT_H/WDTL (0FEB_H/0FEC_H)) 选择停止模式下停止或运行。关于监视定时器选择 ID，详情参阅“第 30 章 非易失性寄存器 (NVR) 功能”。
- 监视定时器的间隔时间如表 11.1-1 所列。若未清零监视定时器的计数器，则在最短时间和最长时间之间发生监视复位。需在最短时间内清零监视定时器的计数器。

表 11.1-1 监视定时器的间隔时间

计数时钟类型	计数时钟切换位 CS[1:0], CSP	间隔时间	
		最短	最长
时基定时器输出 (主时钟 = 4 MHz)	000 _B (SWWDT)	524 ms	1.05 s
	010 _B (SWWDT)	262 ms	524 ms
计时预分频器输出 (副时钟 = 32.768 kHz)	100 _B (SWWDT)	500 ms	1.00 s
	110 _B (SWWDT)	250 ms	500 ms
副 CR 定时器 (副 CR 时钟 = 50 kHz ~ 200 kHz)	XX1 _B (SWWDT) 或 HWWDT*1	328 ms	2.62 s

*1: CS[1:0]=00_B, CSP=1(只读)

MB95330H 系列

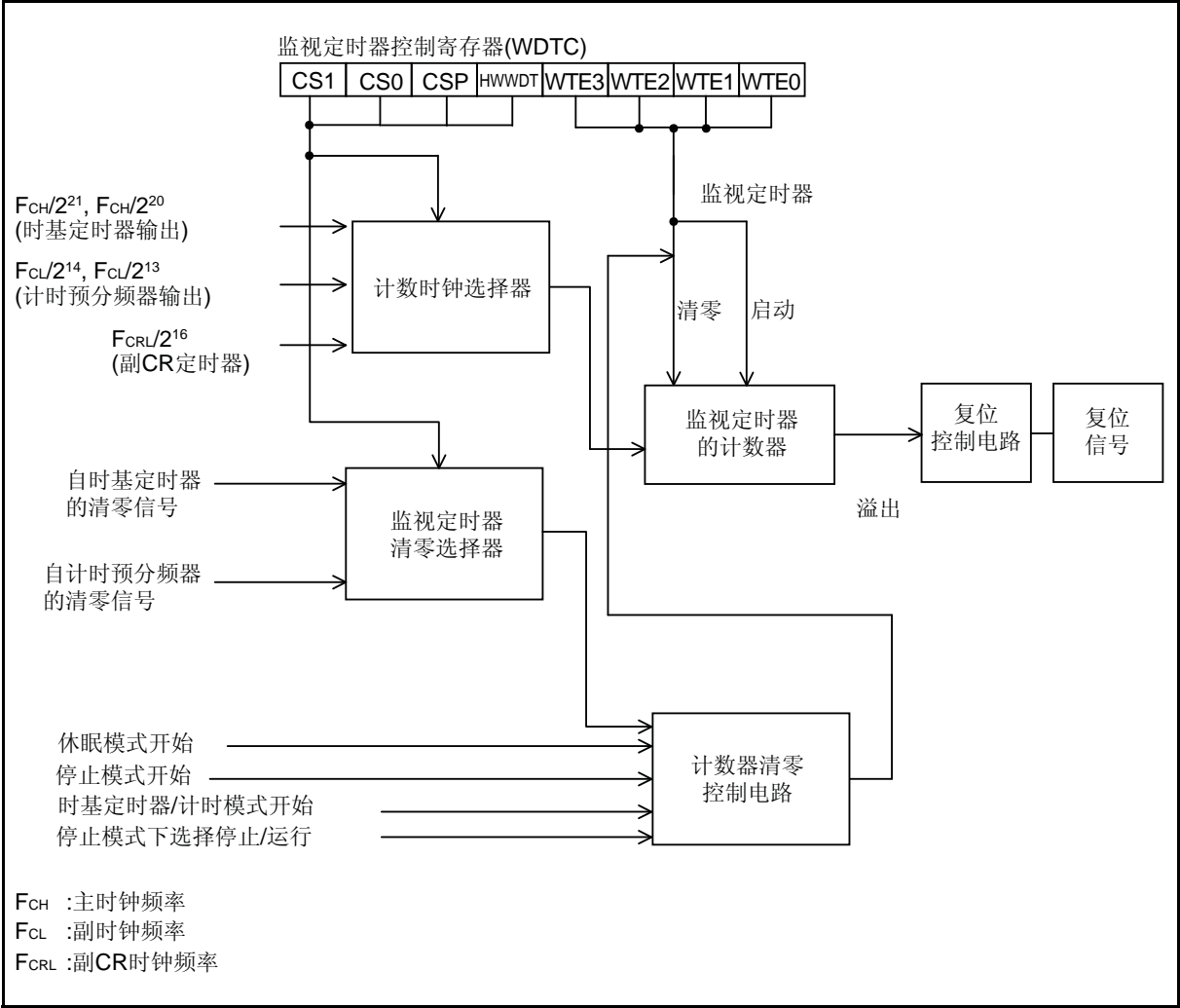
11.2 监视定时器的构成

监视定时器由以下部分构成：

- 计数时钟选择器
- 监视定时器计数器
- 复位控制电路
- 监视定时器清零选择器
- 计数器清零控制电路
- 监视定时器控制寄存器 (WDTC)

■ 监视定时器的框图

图 11.2-1 监视定时器的框图



- 计数时钟选择器

选择监视定时器计数器的计数时钟。

- 监视定时器的计数器

1 位计数器，它使用时基定时器输出、计时预分频器输出或副 CR 定时器输出作为计数时钟。

- 复位控制电路

该电路在监视定时器的计数器溢出时生成复位信号。

- 监视定时器清零选择器

选择监视定时器清零信号。

- 计数器清零控制电路

清零或停止监视定时器的计数器。

- 监视定时器控制寄存器 (WDTC)

设置启动 / 清零监视定时器的计数器和选择计数时钟。

■ 输入时钟

监视定时器使用时基定时器、计时预分频器或副 CR 定时器的输出时钟作为输入时钟 (计数时钟)。

MB95330H 系列

11.3 监视定时器的寄存器

图 11.3-1 是监视定时器的相关寄存器。

■ 监视定时器的寄存器

图 11.3-1 监视定时器的寄存器

监视定时器控制寄存器 (WDTC)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000C _H	CS1	CS0	CSP	HWWDT	WTE3	WTE2	WTE1	WTE0	
软件	R/W	R/W	R/W	R0/WX	R0,W	R0,W	R0,W	R0,W	00000000 _B
硬件	R0/WX	R0/WX	R1/WX	R1/WX	R0,W	R0,W	R0,W	R0,W	00110000 _B
R/W : 读 / 写 (读值与写值相同。)									
R0,W : 只写 (可写。读 "0"。)									
R0/WX : 读值为 "0", 写值无效。									
R1/WX : 读值为 "1", 写值无效。									

11.3.1 监视定时器控制寄存器 (WDTC)

监视定时器控制寄存器 (WDTC) 启动或清零监视定时器。

■ 监视定时器控制寄存器 (WDTC)

图 11.3-2 监视定时器控制寄存器 (WDTC)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000CH	CS1	CS0	CSP	HWWDTC	WTE3	WTE2	WTE1	WTE0	
软件	R/W	R/W	R/W	R0/WX	R0,W	R0,W	R0,W	R0,W	00000000 _B
硬件	R0/WX	R0/WX	R1/WX	R1/WX	R0,W	R0,W	R0,W	R0,W	00110000 _B

WTE3	WTE2	WTE1	WTE0	监视控制位
0	1	0	1	<ul style="list-style-type: none"> 启动软件监视定时器(复位后第一次写入) 清零监视定时器
上记除外				无效

HWWDTC	硬件监视定时器启动位
1	硬件监视定时器启动
0	硬件监视定时器停止(可启动软件监视定时器)

CS1	CS0	CSP	计数时钟切换位
0	0	0	时基定时器的输出周期($2^{21}/F_{CH}$)
0	1	0	时基定时器的输出周期($2^{20}/F_{CH}$)
1	0	0	计时预分频器的输出周期($2^{14}/F_{CL}$)
1	1	0	计时预分频器的输出周期($2^{13}/F_{CL}$)
X	X	1	副CR定时器的输出周期($2^{16}/F_{CRL}$)

R/W : 读/写(读值与写值相同)
 R0,W : 只写(可写, 读"0")
 R0/WX: 读"0", 写值无效
 R1/WX: 读"1", 写值无效
 X : 不定值
 ■ : 软件监视定时器的初始值
 F_{CH} : 主时钟频率
 F_{CL} : 副时钟频率
 F_{CRL} : 副CR时钟频率

表 11.3-1 监视定时器控制寄存器 (WDTC) 位功能

位名称		功能描述			
bit7, bit6	CS1, CS0: 计数时钟切换位	这些位选择监视定时器的计数时钟。			
bit5	CSP: 计数时钟选择副 CR 选择器位	CS1	CS0	CSP	计数时钟切换位
		0	0	0	时基定时器的输出周期 ($2^{21}/F_{CH}$)
		0	1	0	时基定时器的输出周期 ($2^{20}/F_{CH}$)
		1	0	0	计时预分频器的输出周期 ($2^{14}/F_{CL}$)
		1	1	0	计时预分频器的输出周期 ($2^{13}/F_{CL}$)
		X	X	1	副 CR 定时器的输出周期 ($2^{16}/F_{CRL}$)
<ul style="list-style-type: none">• 写入这些位的同时，使用监视控制位启动监视定时器。• 启动监视定时器后不可改变。 注：在副时钟模式始终选择计时预分频器的输出，因为在该模式下时基定时器停止。					
bit4	HWWDT: 硬件监视定时器启动位	该位为只读，用于确认硬件监视定时器的启动 / 停止。 置 "1" : 硬件监视定时器已启动。 清 "0" : 硬件监视定时器已停止 (可启动软件监视定时器)。			
bit3 ~ bit0	WTE3, WTE2, WTE1, WTE0: 监视控制位	这些位用于控制监视定时器。 写 "0101_B" : 启动监视定时器 (复位后第 1 次写入) 或清零监视定时器 (复位后第 2 次及之后的写入)。 写 "0101_B" 以外的值 :无效。 <ul style="list-style-type: none">• 读值为 "0000_B"。			

注：

禁止使用读 - 修改 - 写 (RMW) 类指令访问 WDTC 寄存器。

11.4 监视定时器的操作和设置方法示例

监视定时器在监视定时器的计数器溢出时生成监视复位。

■ 监视定时器的操作

● 监视定时器的启动方法

软件监视

- 复位后第 1 次对监视定时器控制寄存器的监视控制位 (WDTC:WTE3 ~ WTE0) 写 "0101_B" 时, 监视定时器启动。监视定时器控制寄存器的计数时钟切换位 (WDTC:CS1,CS0,CSP) 也必须同时设置。
- 一旦监视定时器启动, 只有复位可停止其运行。

硬件监视

- 在闪存地址 FFBE_H 和 FFBF_H 上写 "A597_H" (除待机模式以外使能硬件监视定时器) 或其他值 (在所有模式下都使能硬件监视定时器)。勿写 "A596_H" 和 "A597_H", 该值将被复制到监视定时器选择 ID 寄存器 WDTL(0FEB_H/0FEC_H)。关于监视定时器选择 ID, 详情参阅 "第 30 章 非易失性寄存器 (NVR) 功能"。
- 复位后开始运行。
- CS1,CS0,CSP 位是只读位, 固定在 "001_B"。
- 复位清零定时器, 复位后定时器恢复工作。

● 清零监视定时器

- 监视定时器的计数器在间隔时间内未清零时, 定时器溢出, 从而使监视定时器生成监视复位。
- 对监视定时器控制寄存器的监视控制位 (WDTC:WTE3 ~ WTE0) 写 "0101_B", 硬件监视定时器的计数器清零。第 2 次及之后对监视定时器控制寄存器的监视控制位 (WDTC:WTE3 ~ WTE0) 写 "0101_B", 软件监视定时器的计数器清零。
- 选作计数时钟 (时基定时器或计时预分频器) 的定时器清零的同时, 监视定时器也清零。

● 待机模式下的运行

与所选时钟模式无关, 进入待机模式 (休眠、停止、时基定时器或计时) 后, 除非选择了硬件启动且待机模式下硬件监视定时器运行, 否则监视定时器清零其计数器并停止运行。

一旦退出待机模式, 除非选择硬件启动且待机模式下硬件监视定时器运行, 否则定时器重启运行,

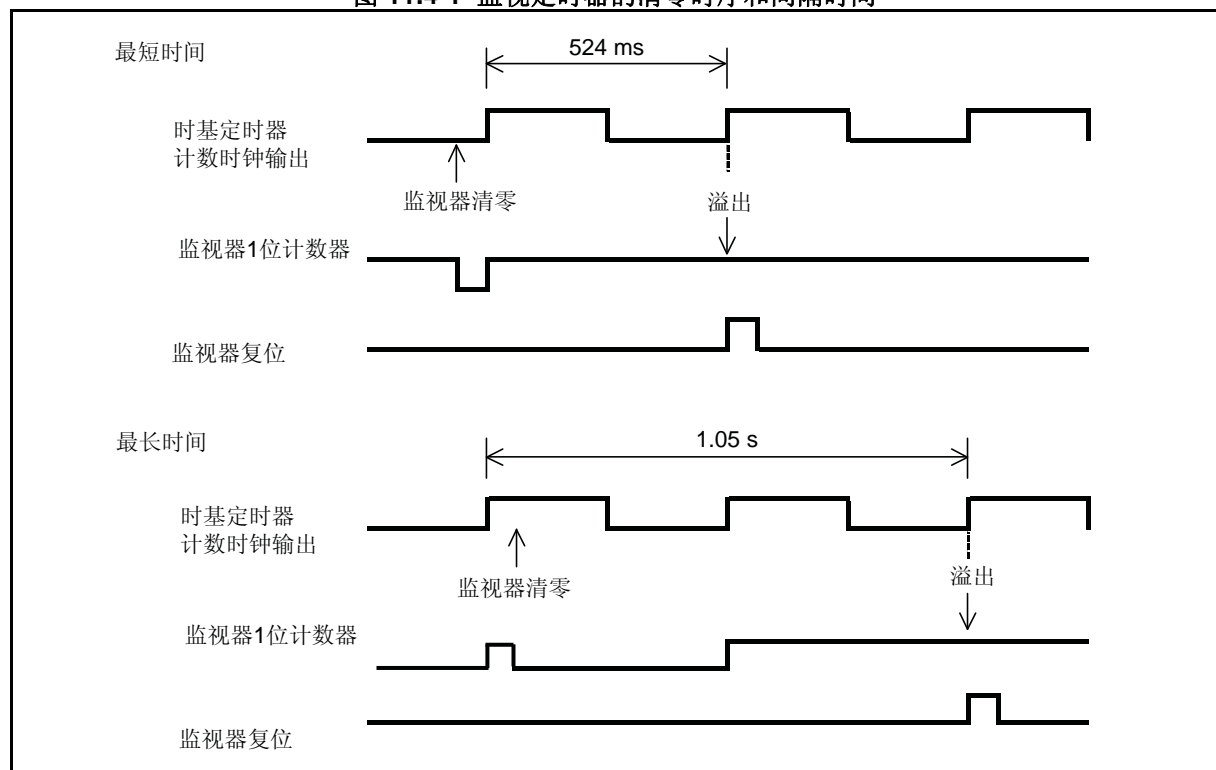
注：

清零用作计数时钟 (时基定时器或计时预分频器) 的定时器时，监视定时器也清零。
因此，如果设置软件，使选作监视定时器计数时钟的定时器在监视定时器选定间隔时间内定期清零，监视定时器无法运行。

● 间隔时间

间隔时间因监视定时器的清零时序而异。图 11.4-1 显示的是时基定时器的输出 $F_{CH}/2^{21}$ (F_{CH} : 主时钟) 选作计数时钟 (主时钟 = 4 MHz) 时，监视定时器的清零时序和间隔时间的关联。

图 11.4-1 监视定时器的清零时序和间隔时间



● 副时钟模式下的操作

副时钟模式下发生监视复位时，振荡稳定等待时间结束后定时器在主时钟模式下开始工作。复位信号在该振荡稳定等待时间内输出。

■ 设置方法示例

软件监视定时器按照以下步骤设置：

- 1) 选择计数时钟。 (WDTC:CS1, CS0, CSP)
- 2) 启动监视定时器。 (WDTC:WTE3 ~ WTE0 = 0101_B)
- 3) 清零监视定时器。 (WDTC:WTE3 ~ WTE0 = 0101_B)

硬件监视定时器按照以下步骤设置：

- 1) 通过在闪存地址 FFBE_H 和 FFBF_H 上写 " A597_H " (除待机模式以外使能硬件监视定时器) 或其他值 (在所有模式下都使能硬件监视定时器), 勿写 " A596_H " 和 " A597_H ", 该值将被复制到监视定时器选择 ID 寄存器 WDTH/WDTL ($\text{0FEB}_\text{H}/\text{0FEC}_\text{H}$)。关于监视定时器选择 ID 寄存器, 详情参考 "第 30 章 非易失性寄存器 (NVR) 功能"。
- 2) 清零监视定时器 ($\text{WDTC}:\text{WTE3} \sim \text{WTE0} = 0101_\text{B}$)。

MB95330H 系列

11.5 监视定时器的使用注意事项

本节介绍使用监视定时器时的注意事项。

■ 监视定时器的使用注意事项

● 停止监视定时器

软件监视定时器

一旦启动，监视定时器只能等到复位发生时才可停止。

● 选择计数时钟

软件监视定时器

监视定时器启动后，只有将监视控制位 (WDTC:WTE3 ~ WTE0) 设为 "0101_B" 时，才能修改计数时钟切换位 (WDTC:CS1,CS0,CSP)。使用位操作指令不能设置计数时钟切换位。此外，定时器启动后不应改变时钟切换位的设置。

副时钟模式下，由于主时钟停止振荡，所以时基定时器停止工作。

为了在副时钟模式下运行监视定时器，必须事先选择计时预分频器作为计数时钟并将 "WDTC:CS1,CS0,CSP" 设为 "100_B"、"110_B" 或 "XX1_B"。

● 清零监视定时器

清零用作监视定时器 (时基定时器、计时预分频器或副 CR 定时器) 计数时钟的计数器，即可清零监视定时器的计数器。

监视定时器进入休眠模式、停止模式或计时模式后，除非待机模式下硬件监视定时器运行时选择了硬件启动，否则监视定时器的计数器清零。

● 编程注意事项

创建一个在主循环中重复清零监视定时器的程序时，含中断处理时间在内的主循环处理时间应该设定为最短监视定时器间隔时间或更短。

● 硬件监视 (待机模式下定时器运行)

监视定时器在停止模式、休眠模式、时基定时器模式或计时模式下不停止运行。因此，即使内部时钟停止，CPU 也不清零监视定时器 (在停止模式、休眠模式、时基定时器模式或计时模式下)。

要定期让器件退出待机模式并清零监视定时器。但是在副时钟模式或副 CR 时钟模式下，因振荡稳定等待时间设定寄存器的设置原因，CPU 从停止模式唤醒后，有可能发生监视器复位。

选择副时钟时，需特别注意副时钟稳定等待时间的设定。

第 12 章

计时预分频器

本章介绍计时预分频器的功能和操作。

- 12.1 计时预分频器的概要
- 12.2 计时预分频器的构成
- 12.3 计时预分频器的寄存器
- 12.4 计时预分频器的中断
- 12.5 计时预分频器的操作和设置方法示例
- 12.6 计时预分频器的使用注意事项
- 12.7 计时预分频器的样本设置

12.1 计时预分频器的概要

计时预分频器是 16 位递减计数、自由运行计数器。它与 2 分频的副时钟或 2 分频的副 CR 时钟同步。计时预分频器具有间隔定时器功能，以一定的时间间隔连续生成中断请求。

■ 间隔定时器功能

使用 2 分频的副时钟作为计数时钟时，间隔定时器功能以一定的时间间隔连续生成中断请求。

- 计时预分频器的计数器递减计数，每当指定的间隔时间结束时，生成中断请求。
- 间隔时间可从以下八种类型中选择：

表 12.1-1 列出了计时预分频器的间隔时间。

表 12.1-1 计时预分频器的间隔时间

	间隔时间 (副 CR 时钟) ($2^n \times 2/F_{CRL}^{*1}$)	间隔时间 (副时钟) ($2^n \times 2/F_{CL}^{*2}$)
n=10	20.48 ms	62.5 ms
n=11	40.96 ms	125 ms
n=12	81.92 ms	250 ms
n=13	163.84 ms	500 ms
n=14	327.68 ms	1 s
n=15	655.36 ms	2 s
n=16	1.311 s	4 s
n=17	2.621 s	8 s

*1: F_{CRL} = 100 kHz 时， $2/F_{CRL}$ = 20 μ s

*2: F_{CL} = 32.768 kHz 时， $2/F_{CL}$ = 61.035 μ s

注：

关于副 CR 时钟频率的精度，参考 MB95330H 系列的数据手册。

MB95330H 系列

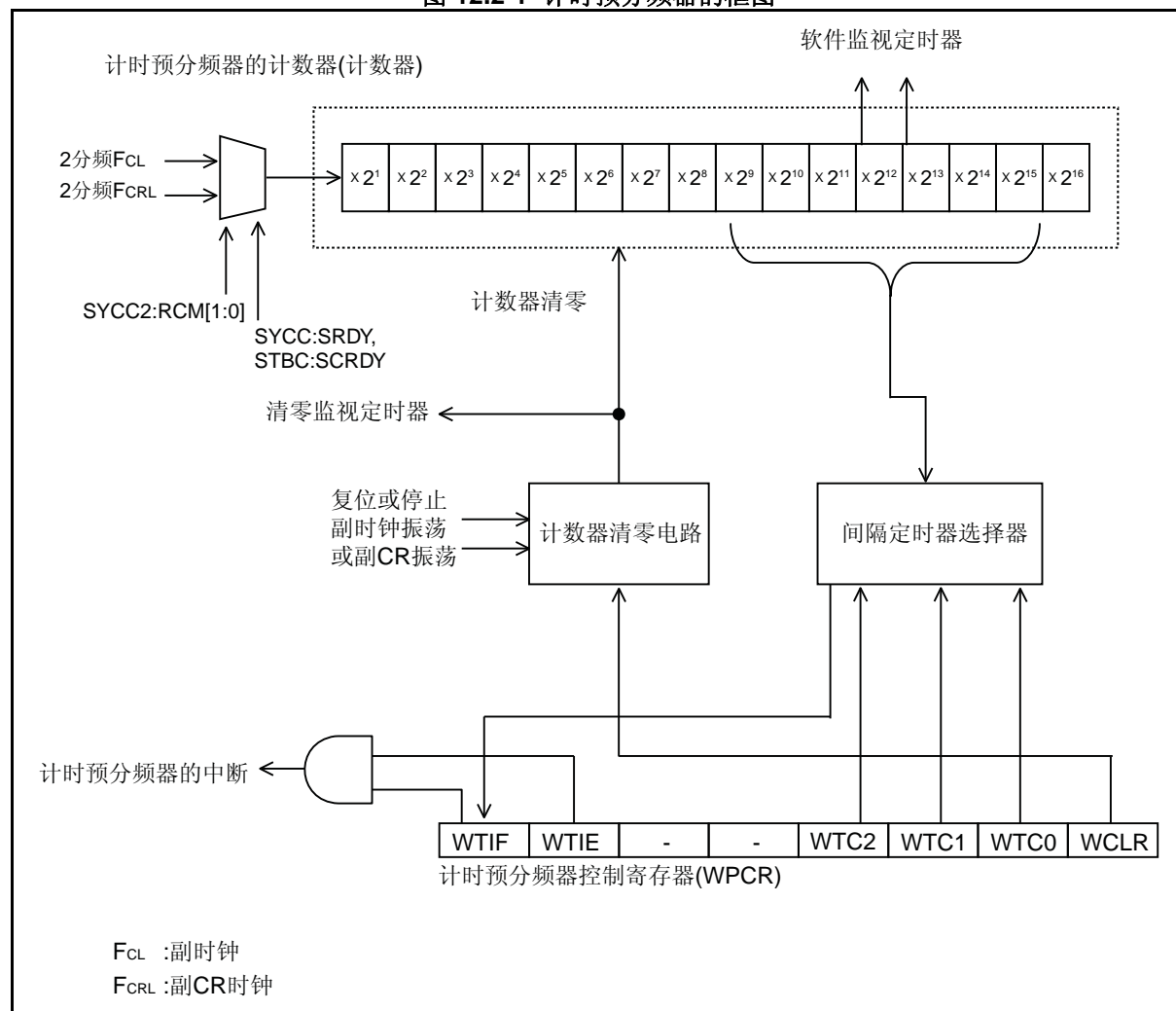
12.2 计时预分频器的构成

计时预分频器由以下模块构成：

- 计时预分频器计数器
- 计数器清零电路
- 间隔定时器选择器
- 计时预分频器控制寄存器 (WPCR)

■ 计时预分频器的框图

图 12.2-1 计时预分频器的框图



● 计时预分频器计数器 (计数器)

该 16 位递减计数器使用 2 分频的副时钟或 2 分频的副 CR 时钟作为计数时钟。

● 计数器清零电路

该电路控制计时预分频器的清零。

● 间隔定时器选择器

该电路从计时预分频器计数器的 16 位中选择间隔定时器使用的 8 位中的 1 位。

● 计时预分频器控制寄存器 (WPCR)

该寄存器用于选择间隔时间、清零计数器、控制中断并确认状态。

■ 输入时钟

计时预分频器使用 2 分频的副时钟或 2 分频的副 CR 时钟作为输入时钟 (计数时钟)。

■ 输出时钟

计时预分频器为软件监视定时器的定时器提供时钟。

12.3 计时预分频器的寄存器

图 12.3-1 是计时预分频器的寄存器。

■ 计时预分频器的寄存器

图 12.3-1 计时预分频器的寄存器

计时预分频器控制寄存器 (WPCR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000B _H	WTIF	WTIE	-	-	WTC2	WTC1	WTC0	WCLR	00000000 _B
	R(RM1),W	R/W	R0/WX	R0/WX	R/W	R/W	R/W	R0,W	
R/W : 读 / 写 (读值与写值相同。)									
R(RM1),W : 读 / 写 (读值与写值不同。使用读 - 修改 - 写 (RMW) 类指令读 "1"。)									
R0,W : 只写 (可写。读 "0"。)									
R0,WX : 读值为 "0"。写值无效。									
- : 未定义位									

12.3.1 计时预分频器控制寄存器 (WPCR)

计时预分频器控制寄存器 (WPCR) 用于选择间隔时间、清零计数器、控制中断并确认计时预分频器的状态。

■ 计时预分频器控制寄存器 (WPCR)

图 12.3-2 计时预分频器控制寄存器 (WPCR)

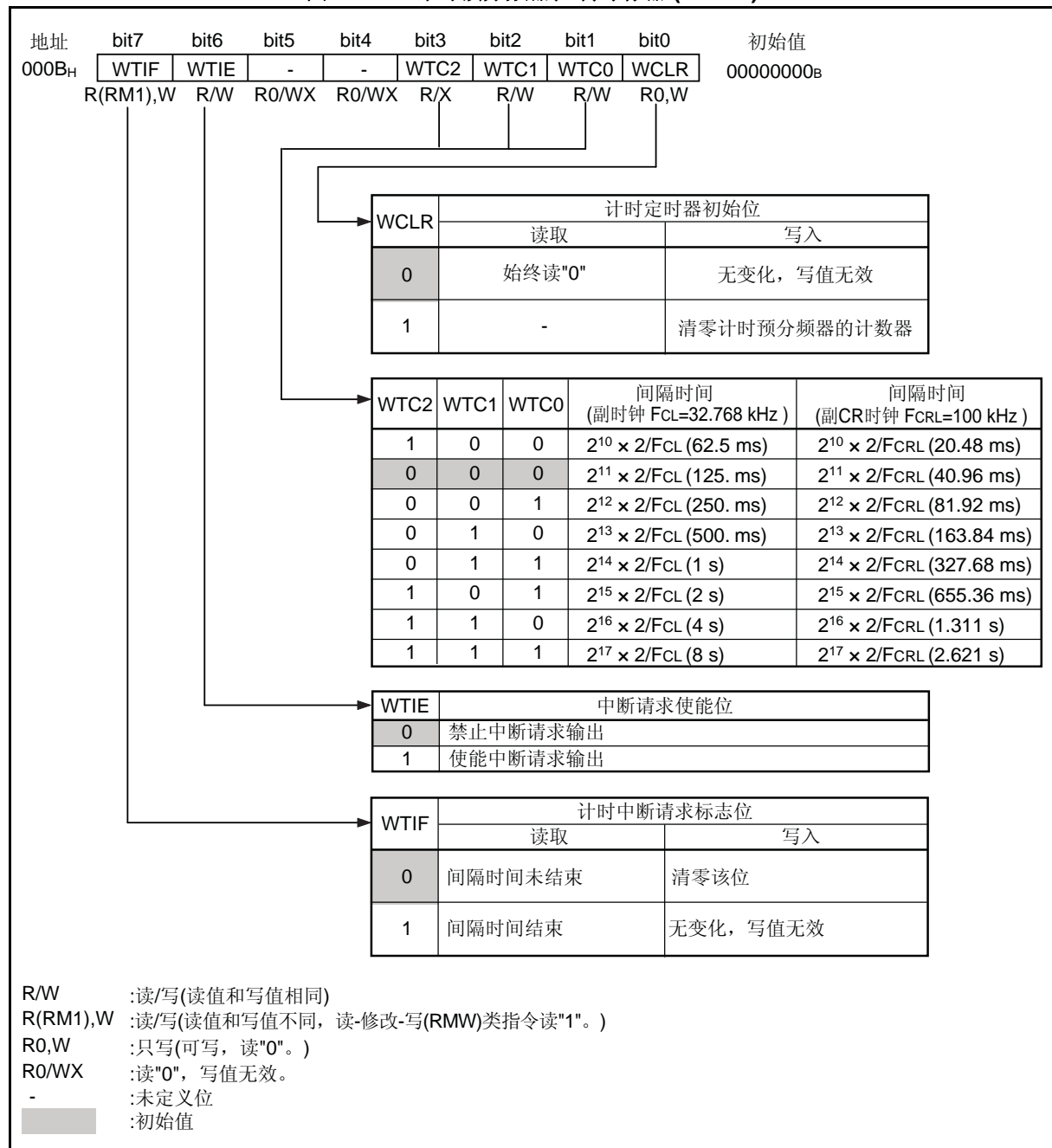


表 12.3-1 计时预分频器控制寄存器 (WPCR) 位功能

位名称		功能描述																																													
bit7	WTIF: 计时中断请求标志位	计时预分频器所选间隔时间结束后, 该位置 "1"。 • 该位和中断请求使能位 (WTIE) 都置 "1" 时, 中断请求发生。 写 "0": 该位清 "0"。 写 "1": 被忽略且无效。 使用读 - 修改 - 写 (RMW) 类指令读取该位, 该位始终归 "1"。																																													
bit6	WTIE: 中断请求使能位	该位使能或禁止中断请求输出到中断控制器。 写 "0": 禁止计时预分频器输出中断请求。 写 "1": 使能计时预分频器输出中断请求。 该位和计时中断请求标志位 (WTIF) 都置 "1" 时, 输出中断请求。																																													
bit5, bit4	未定义位	这些位是未定义位。 • 读值始终为 "0"。 • 写操作无效。																																													
bit3 ~ bit1	WTC2 ~ WTC0: 计时中断间隔时间选择位	这些位选择间隔时间。																																													
		<table><tr><th>WTC2</th><th>WTC1</th><th>WTC0</th><th>间隔时间 (副时钟 $F_{CL} = 32.768\text{ kHz}$)</th><th>间隔时间 (副 CR 时钟 $F_{CRL} = 100\text{ kHz}$)</th></tr><tr><td>1</td><td>0</td><td>0</td><td>$2^{10} \times 2/F_{CL}$ (62.5 ms)</td><td>$2^{10} \times 2/F_{CRL}$ (20.48 ms)</td></tr><tr><td>0</td><td>0</td><td>0</td><td>$2^{11} \times 2/F_{CL}$ (125. ms)</td><td>$2^{11} \times 2/F_{CRL}$ (40.96 ms)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>$2^{12} \times 2/F_{CL}$ (250. ms)</td><td>$2^{12} \times 2/F_{CRL}$ (81.92 ms)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>$2^{13} \times 2/F_{CL}$ (500. ms)</td><td>$2^{13} \times 2/F_{CRL}$ (163.84 ms)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>$2^{14} \times 2/F_{CL}$ (1 s)</td><td>$2^{14} \times 2/F_{CRL}$ (327.68 ms)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>$2^{15} \times 2/F_{CL}$ (2 s)</td><td>$2^{15} \times 2/F_{CRL}$ (655.36 ms)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>$2^{16} \times 2/F_{CL}$ (4 s)</td><td>$2^{16} \times 2/F_{CRL}$ (1.311 s)</td></tr><tr><td>1</td><td>1</td><td>1</td><td>$2^{17} \times 2/F_{CL}$ (8 s)</td><td>$2^{17} \times 2/F_{CRL}$ (2.621 s)</td></tr></table>	WTC2	WTC1	WTC0	间隔时间 (副时钟 $F_{CL} = 32.768\text{ kHz}$)	间隔时间 (副 CR 时钟 $F_{CRL} = 100\text{ kHz}$)	1	0	0	$2^{10} \times 2/F_{CL}$ (62.5 ms)	$2^{10} \times 2/F_{CRL}$ (20.48 ms)	0	0	0	$2^{11} \times 2/F_{CL}$ (125. ms)	$2^{11} \times 2/F_{CRL}$ (40.96 ms)	0	0	1	$2^{12} \times 2/F_{CL}$ (250. ms)	$2^{12} \times 2/F_{CRL}$ (81.92 ms)	0	1	0	$2^{13} \times 2/F_{CL}$ (500. ms)	$2^{13} \times 2/F_{CRL}$ (163.84 ms)	0	1	1	$2^{14} \times 2/F_{CL}$ (1 s)	$2^{14} \times 2/F_{CRL}$ (327.68 ms)	1	0	1	$2^{15} \times 2/F_{CL}$ (2 s)	$2^{15} \times 2/F_{CRL}$ (655.36 ms)	1	1	0	$2^{16} \times 2/F_{CL}$ (4 s)	$2^{16} \times 2/F_{CRL}$ (1.311 s)	1	1	1	$2^{17} \times 2/F_{CL}$ (8 s)	$2^{17} \times 2/F_{CRL}$ (2.621 s)
		WTC2	WTC1	WTC0	间隔时间 (副时钟 $F_{CL} = 32.768\text{ kHz}$)	间隔时间 (副 CR 时钟 $F_{CRL} = 100\text{ kHz}$)																																									
		1	0	0	$2^{10} \times 2/F_{CL}$ (62.5 ms)	$2^{10} \times 2/F_{CRL}$ (20.48 ms)																																									
		0	0	0	$2^{11} \times 2/F_{CL}$ (125. ms)	$2^{11} \times 2/F_{CRL}$ (40.96 ms)																																									
		0	0	1	$2^{12} \times 2/F_{CL}$ (250. ms)	$2^{12} \times 2/F_{CRL}$ (81.92 ms)																																									
		0	1	0	$2^{13} \times 2/F_{CL}$ (500. ms)	$2^{13} \times 2/F_{CRL}$ (163.84 ms)																																									
		0	1	1	$2^{14} \times 2/F_{CL}$ (1 s)	$2^{14} \times 2/F_{CRL}$ (327.68 ms)																																									
		1	0	1	$2^{15} \times 2/F_{CL}$ (2 s)	$2^{15} \times 2/F_{CRL}$ (655.36 ms)																																									
		1	1	0	$2^{16} \times 2/F_{CL}$ (4 s)	$2^{16} \times 2/F_{CRL}$ (1.311 s)																																									
1	1	1	$2^{17} \times 2/F_{CL}$ (8 s)	$2^{17} \times 2/F_{CRL}$ (2.621 s)																																											
bit0	WCLR: 计时定时器初始位	该位清零计时预分频器的计数器。 写 "0": 被忽略且无效。 写 "1": 将计数器所有位初始化为 "1"。 读取该位时, 该位始终归 "0"。 注: 选择计时预分频器的输出作为软件监视定时器的计数时钟时, 使用该位清零计时预分频器即可清零软件监视定时器。																																													

12.4 计时预分频器的中断

计时预分频器选择的间隔时间结束后，中断请求发生 (间隔定时器功能)。

■ 使用间隔定时器功能时的中断 (计时中断)

使用副时钟模式时的任何模式下 (停止模式除外)，若计时预分频器的计数器利用副时钟源振荡递增计数且间隔定时器的设定时间已结束，则计时中断请求标志位置 "1" (WPCR:WTIF = 1)。此时，若使能中断请求使能位 (WPCR:WTIE = 1)，计时预分频器向中断控制器发送中断请求 (IRQ20)。

- 与 WTIE 位的值无关，计时中断间隔时间选择位设定的时间结束后，WTIF 位置 "1"。
- WTIF 位置 "1" 时，将 WTIE 位从禁止状态变为使能状态 (WPCR:WTIE = 0 → 1) 后，中断请求立即发生。
- 若计数器清零 (WPCR:WCLR = 1) 的同时，所选的位发生溢出，则 WTIF 位不置 "1"。
- 在中断服务程序中向 WTIF 位写 "0"，以清 "0" 中断请求。

注：
复位解除后，为了使能中断请求输出，需将 WPCR 寄存器的 WTIE 位置 "1" 并同时清零 WTIF 位。

■ 计时预分频器的中断

表 12.4-1 计时预分频器的中断

项目	说明
中断条件	"WPCR:WTC2 ~ WTC0" 设置的间隔时间结束。
中断标志	WPCR:WTIF
中断使能	WPCR:WTIE

■ 计时预分频器中断相关的寄存器和向量表地址

表 12.4-2 计时预分频器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
计时预分频器	IRQ20	ILR5	L20	FFD2 _H	FFD3 _H

关于所有外设功能的中断请求号和向量表地址，参考 " 附录 B 中断源一览 "。

12.5 计时预分频器的操作和设置方法示例

计时预分频器作为间隔定时器工作。

■ 使用间隔定时器功能 (计时预分频器)

只要副时钟振荡, 计时预分频器的计数器就会将 2 分频副时钟用作计数时钟并持续递减计数。

清零 (WPCR:WCLR = 1) 后, 计数器开始从 "FFFF_H" 开始递减计数。计数到 "0000_H" 后, 计数器返回 "FFFF_H" 继续计数。递减计数期间, 一旦中断间隔时间选择位设定的时间结束, 使用副时钟模式的任何模式 (停止模式除外) 下, 计时中断请求标志位 (WPCR:WTIF) 置 "1"。换言之, 基于计数器上次的清零时间, 每到所选间隔时间时, 计时中断请求就会发生。

■ 清零计时预分频器

若在其他外设功能使用计时预分频器的输出时清零该计时预分频器, 则影响外设功能的运行, 如改变计数时间或其他方式。

使用计时预分频器初始化位 (WPCR:WCLR) 清零计数器时, 修改其他外设功能的设置以防清零计数器对其产生意外影响。

选择计时预分频器的输出作为计数时钟时, 清零计时预分频器即可清零监视定时器。

不仅计时预分频器初始化位 (WPCR:WCLR) 可清零计时预分频器, 副时钟停止且需要振荡稳定等待时间时, 也可清零计时预分频器。在下列场合, 计时预分频器清零。

- 芯片从副时钟模式或副 CR 时钟模式切换到停止模式时
- 在主时钟模式或主 CR 时钟模式下, 系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE 或 SCRE) 清 "0" 时

此外, 复位发生时, 计时预分频器的计数器清零并停止工作。

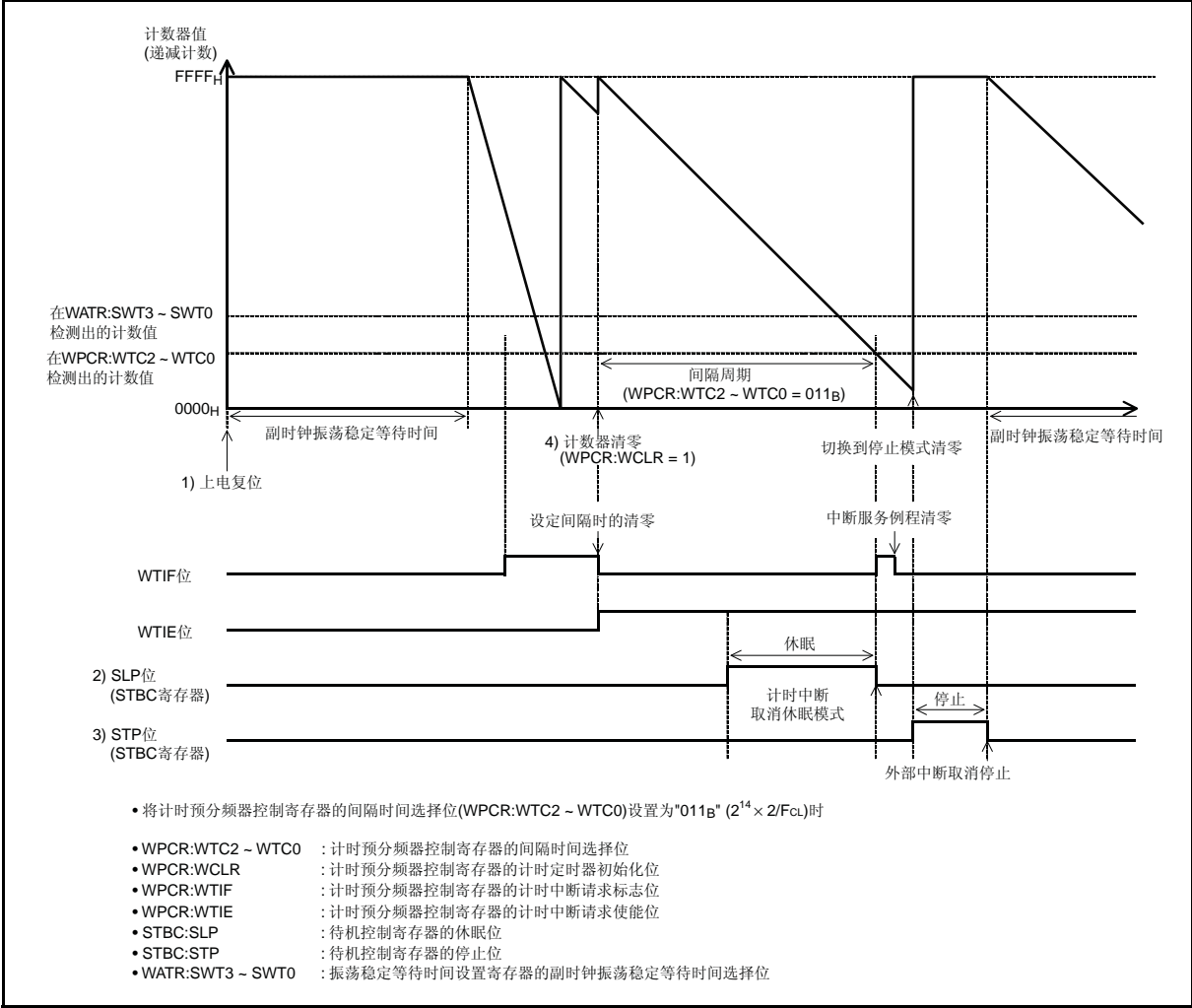
■ 计时预分频器的操作示例

图 12.5-1 是以下状态时的操作示例:

- 1) 上电复位发生时
- 2) 副时钟模式或副 CR 时钟模式下, 芯片在间隔定时器功能工作期间进入休眠模式时
- 3) 副时钟模式或副 CR 时钟模式下, 芯片在间隔定时器功能工作期间进入停止模式时
- 4) 发出清零计数器的请求时

切换到计时模式时的操作与切换到休眠模式的操作相同。

图 12.5-1 计时预分频器的操作示例



■ 设置方法示例

按照以下步骤设置计时预分频器：

● 初始设置

- 1) 设置中断级。 (ILR5)
- 2) 设置间隔时间。 (WPCR:WTC2 ~ WTC0)
- 3) 使能中断。 (WPCR:WTIE = 1)
- 4) 清零计数器。 (WPCR:WCLR = 1)

● 处理中断

- 1) 清除中断请求标志。 (WPCR:WTIF = 0)
- 2) 处理中断。

12.6 计时预分频器的使用注意事项

本节介绍使用计时预分频器时的注意事项。

■ 计时预分频器的使用注意事项

- 在程序上设置预分频器时

计时中断请求标志位 (WPCR:WTIF) 置 "1" 且使能中断请求 (WPCR:WTIE = 1) 时, 计时预分频器不可从中断处理中恢复。始终清零中断程序中的 WTIF 位。

- 清零计时预分频器

选择计时预分频器作软件监视定时器的计数时钟 (WDTC:CS1, CS0, CSP = 100_B 或 110_B) 时, 清零计时预分频器也同时清零软件监视定时器。

- 计时中断

在主时钟停止模式下, 计时预分频器进行计数并生成计时预分频器中断 (IRQ20)。

- 由计时预分频器提供时钟的外设功能

其他外设功能使用计时预分频器的输出时, 若清零计时预分频器, 则影响外设功能的运行, 如改变工作周期等。

清零计时预分频器的计数器后, 计时预分频器输出的软件监视定时器的时钟回到初始状态。因为软件监视定时器的计数器也在软件监视定时器的时钟回到初始状态的同时清零, 因此软件监视定时器以正常的周期工作。

MB95330H 系列

12.7 计时预分频器的样本设置

本节提供计时预分频器的样本设置。

■ 样本设置

● 初始化计时预分频器

使用计时定时器初始化位 (WPCR:WCLR)。

操作	计时定时器初始化位 (WCLR)
初始化计时预分频器	将该位置 "1"

● 选择间隔时间

使用计时中断间隔时间选择位 (WPCR:WTC2 ~ WTC0) 选择间隔时间。

● 中断相关的寄存器

下表所列中断级寄存器用于选择中断级。

中断源	中断级设置寄存器	中断向量
计时预分频器	中断级寄存器 (ILR5) 地址 : 0007E _H	#20 地址 : 0FFD2 _H

● 使能 / 禁止 / 清除中断

中断请求使能标志、计时中断请求标志

使用中断请求使能位 (WPCR:WTIE) 使能中断。

操作	中断请求使能位 (WTIE)
禁止中断请求	将该位清 "0"。
使能中断请求	将该位置 "1"。

使用计时中断请求标志 (WPCR:WTIF) 清除中断请求。

操作	计时中断请求标志 (WTIF)
清除中断请求	将该位清 "0"。

第 13 章

WILD 寄存器功能

本章介绍 **wild** 寄存器功能的使用和操作。

- 13.1 Wild 寄存器功能的概要
- 13.2 Wild 寄存器功能的构成
- 13.3 Wild 寄存器功能的寄存器
- 13.4 Wild 寄存器功能的使用
- 13.5 典型硬件连接示例

13.1 Wild 寄存器功能的概要

Wild 寄存器功能使用设定在内置寄存器内的地址和修改数据为程序中的缺陷打补丁。
本节介绍 **wild** 寄存器功能。

■ Wild 寄存器功能

Wild 寄存器的组成包括三个 Wild 寄存器数据设置寄存器、三个 Wild 寄存器地址设置寄存器、1 字节地址比较使能寄存器和 1 字节 Wild 寄存器数据测试设置寄存器。若将待修改地址和数据设置在这些寄存器内，就可将 ROM 数据置换为寄存器中的修改数据。最多可修改三个不同地址的数据。

Wild 寄存器功能可用于在创建掩膜后调试程序并为程序中的缺陷打补丁。

MB95330H 系列

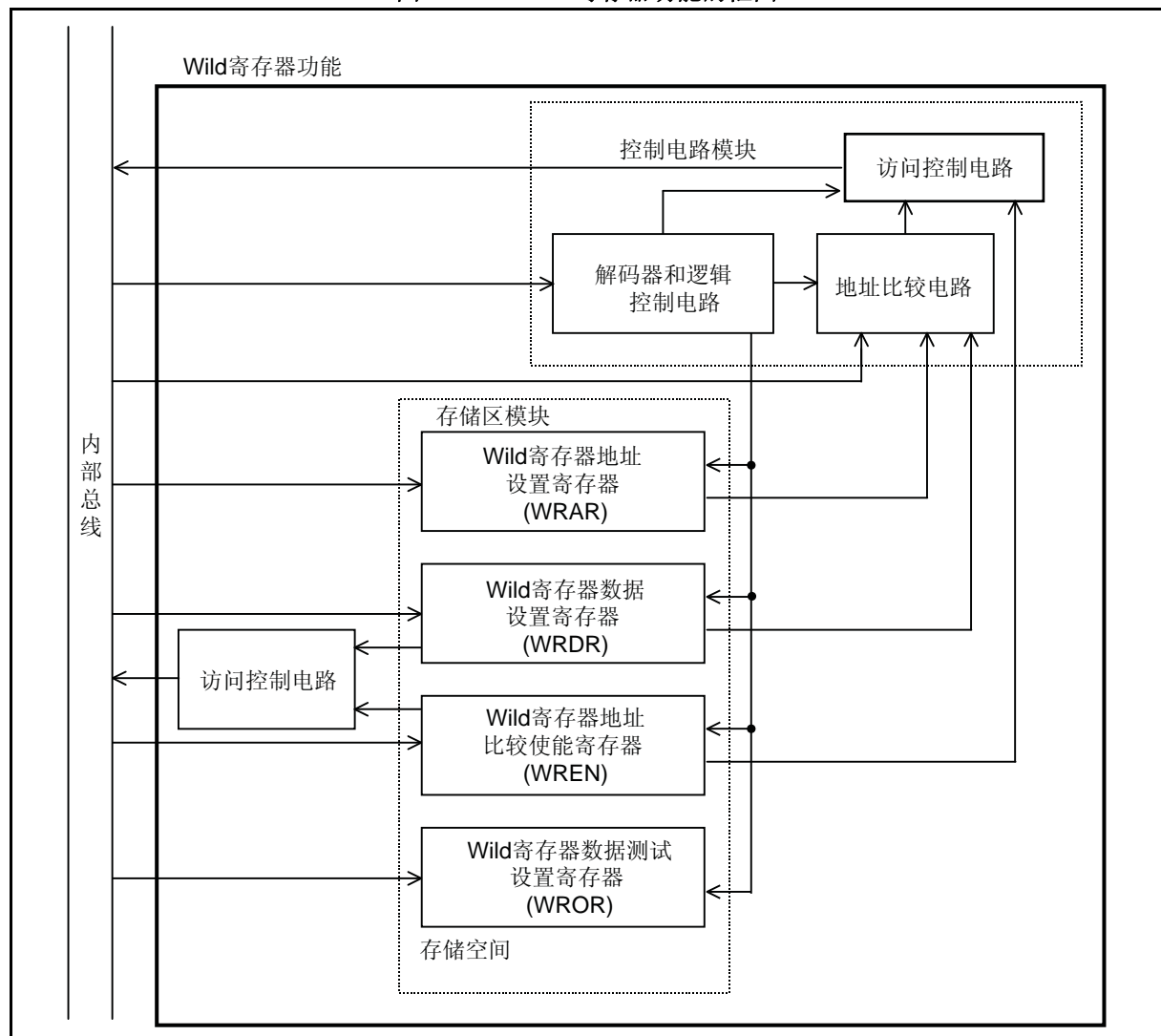
13.2 Wild 寄存器功能的构成

Wild 寄存器的框图如下所示。Wild 寄存器由以下模块构成：

- 存储区模块
 - Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)
 - Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)
 - Wild 寄存器地址比较使能寄存器 (WREN)
 - Wild 寄存器数据测试设置寄存器 (WROR)
- 控制电路模块

■ Wild 寄存器功能的框图

图 13.2-1 Wild 寄存器功能的框图



● 存储区模块

存储器区部分由 **wild** 寄存器数据设置寄存器 (WRDR)、**wild** 寄存器地址设置寄存器 (WRAR)、**wild** 寄存器地址比较使能寄存器 (WREN) 和 **wild** 寄存器数据测试设置寄存器 (WROR) 构成。**wild** 寄存器功能可用于指定需要置换的地址和数据。**wild** 寄存器地址比较使能寄存器 (WREN) 使能对应 **wild** 寄存器数据设置寄存器 (WRDR) 的 **wild** 寄存器功能。另外，**wild** 寄存器数据测试设置寄存器 (WROR) 使能对应 **wild** 寄存器数据设置寄存器 (WRDR) 的正常读取功能。

● 控制电路模块

该电路将 **wild** 寄存器地址设置寄存器 (WRAR) 中设置的地址与实际地址进行比较。如果两值匹配，该电路将数据从 **wild** 寄存器数据设置寄存器 (WRDR) 输出到数据总线。该控制电路模块的操作由 **wild** 寄存器地址比较使能寄存器 (WREN) 控制。

MB95330H 系列

13.3 Wild 寄存器功能的寄存器

Wild 寄存器功能的寄存器包括 Wild 寄存器数据设置寄存器 (WRDR)、Wild 寄存器地址设置寄存器 (WRAR)、Wild 寄存器地址比较使能寄存器 (WREN) 和 Wild 寄存器数据测试设置寄存器 (WROR)。

■ Wild 寄存器功能的寄存器

图 13.3-1 Wild 寄存器功能的寄存器

Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
WRDR0	0F82 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
WRDR1	0F85 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRDR2	0F88 _H									
Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)										
	地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
WRAR0	0F80 _H , 0F81 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
WRAR1	0F83 _H , 0F84 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRAR2	0F86 _H , 0F87 _H	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
		RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Wild 寄存器地址比较使能寄存器 (WREN)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
WREN	0076 _H	-	-	保留	保留	保留	EN2	EN1	EN0	00000000 _B
		R0/WX	R0/WX	R0/W0	R0/W0	R0/W0	R/W	R/W	R/W	
Wild 寄存器数据测试设置寄存器 (WROR)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
WROR	0077 _H	-	-	保留	保留	保留	DRR2	DRR1	DRR0	00000000 _B
		R0/WX	R0/WX	R0/W0	R0/W0	R0/W0	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同。) R0/WX : 读值为 "0"。写值无效。 R0/W0 : 写值为 "0"; 读值为 "0"。 - : 未定义位										

■ Wild 寄存器号

各 wild 寄存器地址设置寄存器 (WRAR) 和 wild 寄存器数据设置寄存器 (WRDR) 均有其对应的 wild 寄存器号。

表 13.3-1 Wild 寄存器地址设置寄存器和 Wild 寄存器数据设置寄存器相应的 Wild 寄存器号

Wild 寄存器号	Wild 寄存器地址设置寄存器 (WRAR)	Wild 寄存器数据设置寄存器 (WRDR)
0	WRAR0	WRDR0
1	WRAR1	WRDR1
2	WRAR2	WRDR2

MB95330H 系列

13.3.1 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)

Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 使用 Wild 寄存器功能指定待修改的数据。

■ Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)

图 13.3-2 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)

WRDR0									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F82 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRDR1									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F85 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRDR2									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F88 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同。)									

表 13.3-2 Wild 寄存器数据设置寄存器 (WRDR) 位功能

位名称		功能描述
bit7 ~ bit0	RD7 ~ RD0: Wild 寄存器数据设置位	这些位使用 wild 寄存器功能指定待修改的数据。 <ul style="list-style-type: none">这些位用于将修改数据设置在 wild 寄存器地址设置寄存器 (WRAR) 指定的地址。在 wild 寄存器号的对应地址上数据有效。只有 wild 寄存器数据测试设置寄存器 (WROR) 中对应带读取位的数据测试设置位为 "1" 时，这些位的读访问才会有效。

13.3.2 Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)

Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2) 设置需要 wild 寄存器功能修改的地址。

■ Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)

图 13.3-3 Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)

WRAR0									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0F80 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F81 _H	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRAR1									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0F83 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F84 _H	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRAR2									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0F86 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F87 _H	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同)									

表 13.3-3 Wild 寄存器地址设置寄存器 (WRAR) 位功能

位名称		功能描述
bit15 ~ bit0	RA15 ~ RA0: Wild 寄存器地址设置位	这些位设置需要 wild 寄存器功能修改的地址。修改数据的指定地址设置为这些位。根据对应 wild 寄存器地址设置寄存器的 wild 寄存器号指定地址。

13.3.3 Wild 寄存器地址比较使能寄存器 (WREN)

Wild 寄存器地址比较使能寄存器 (WREN) 通过各自的 wild 寄存器号使能 / 禁止 wild 寄存器功能的操作。

■ Wild 寄存器地址比较使能寄存器 (WREN)

图 13.3-4 Wild 寄存器地址比较使能寄存器 (WREN)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0076 _H	-	-	保留	保留	保留	EN2	EN1	EN0	00000000 _B
	R0/WX	R0/WX	R0/W0	R0/W0	R0/W0	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同。)									
R0/W0 : 写值为 "0"; 读值为 "0"。									
R0/WX : 读值为 "0"。写值无效。									
- : 未定义位									

表 13.3-4 Wild 寄存器地址比较使能寄存器 (WREN) 位功能

位名称		功能描述
bit7, bit6	未定义位	读值始终为 "0"。写操作无效。
bit5 ~ bit3	保留位	这些位是保留位。 • 读取时，这些位始终归 "0"。 • 这些位始终清 "0"。
bit2 ~ bit0	EN2, EN1, EN0: Wild 寄存器读值比较使能位	这些位使能 / 禁止 wild 寄存器的运行。 • EN0 对应 wild 寄存器号 0。 • EN1 对应 wild 寄存器号 1。 • EN2 对应 wild 寄存器号 2。 清 "0": 禁止 wild 寄存器功能的运行。 置 "1": 使能 wild 寄存器功能的运行。

13.3.4 Wild 寄存器数据测试设置寄存器 (WROR)

Wild 寄存器数据测试设置寄存器 (WROR) 使能 / 禁止从对应的 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 中读取数据。

■ Wild 寄存器数据测试设置寄存器 (WROR)

图 13.3-5 Wild 寄存器数据测试设置寄存器 (WROR)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0077 _H	-	-	保留	保留	保留	DRR2	DRR1	DRR0	00000000 _B
	R0/WX	R0/WX	R0/W0	R0/W0	R0/W0	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同。)									
R0/WX : 读值为 "0"。写值无效。									
R0/W0 : 写值为 "0"; 读值为 "0"。									
- : 未定义位									

表 13.3-5 Wild 寄存器数据测试设置寄存器 (WROR) 的位功能

位名称		功能描述
bit7, bit6	未定义位	读值始终为 "0"。写操作无效。
bit5 ~ bit3	保留位	这些位是保留位。 • 读取时，这些位始终归 "0"。 • 始终将这些位清 "0"。
bit2 ~ bit0	DRR2, DRR1, DRR0: Wild 寄存器数据测试设置位	这些位使能 / 禁止从对应的 wild 寄存器数据设置寄存器正常读取数据。 • DRR0 使能 / 禁止 wild 寄存器数据设置寄存器 (WRDR0) 读取。 • DRR1 使能 / 禁止 wild 寄存器数据设置寄存器 (WRDR1) 读取。 • DRR2 使能 / 禁止 wild 寄存器数据设置寄存器 (WRDR2) 读取。 清 "0": 禁止读取。 置 "1": 使能读取。

13.4 Wild 寄存器功能的使用

本节介绍 Wild 寄存器功能的设置方法。

■ Wild 寄存器功能的设置方法

使用 wild 寄存器功能前，要先在用户程序中准备可从外部存储器 (例: E²PROM 或 FRAM) 读取 wild 寄存器值的程序。wild 寄存器的设置方法如下：

本节不涉及外部存储器和器件间的通信方法相关的信息。

- 对 wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2) 写入待修改的内置 ROM 码的地址。
- 对写入地址的 wild 寄存器地址设置寄存器对应的 wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 写入新的代码。
- 在对应 wild 寄存器号的 wild 寄存器地址比较使能寄存器 (WREN) 的 EN 位写 "1"，以使能 wild 寄存器号所代表的 wild 寄存器功能。

表 13.4-1 列出了 wild 寄存器功能的寄存器设置方法。

表 13.4-1 Wild 寄存器功能的寄存器设置方法

步骤	操作	操作例
1	通过各自的通信方法从外部外设功能读取置换数据。	假如待修改的内置 ROM 码和待修改的数据分别位于地址 F011 _H 和 B5 _H ，则有三个内置 ROM 码待修改。
2	对 wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2) 写入置换地址。	设定 wild 寄存器地址设置寄存器 (WRAR0 = F011 _H , WRAR1 = ..., WRAR2 = ...)。
3	对 wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 写入新的 ROM 码 (置换内置 ROM 代码)。	设定 wild 寄存器数据设置寄存器 (WRDR0 = B5 _H , WRDR1 = ..., WRDR2 = ...)。
4	使能所用 wild 寄存器功能的 wild 寄存器号对应的 wild 寄存器地址比较使能寄存器 (WREN) 的 EN 位。	将地址比较使能寄存器 (WREN) 的 bit0 置 "1" 以使能 wild 寄存器 0 号对应的 wild 寄存器功能。如果地址和 wild 寄存器地址设置寄存器 (WRAR) 的设定值匹配，则 wild 寄存器数据设置寄存器 (WRDR) 的值置换为内置 ROM 码。置换一个以上的内置 ROM 码时，需使能对应内置 ROM 码的 wild 寄存器地址比较使能寄存器 (WREN) 的 EN 位。

■ Wild 寄存器功能应用地址

Wild 寄存器功能可用于 "0078_H" 地址除外的所有地址空间。

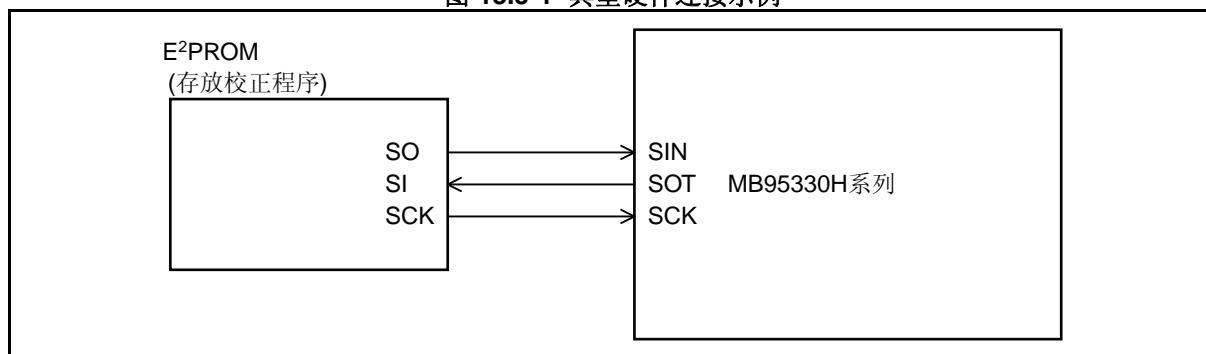
地址 "0078_H" 用作寄存器存储区指针和直接存储区指针的镜像地址，因此不可在该地址上打补丁。

13.5 典型硬件连接示例

下图是使用 **Wild** 寄存器功能时的典型硬件连接示例。

■ 硬件连接示例

图 13.5-1 典型硬件连接示例



第 14 章

8/16 位多功能定时器

本章介绍 8/16 位多功能定时器的功能和操作。

- 14.1 8/16 位多功能定时器的概要
- 14.2 8/16 位多功能定时器的构成
- 14.3 8/16 位多功能定时器的通道
- 14.4 8/16 位多功能定时器的引脚
- 14.5 8/16 位多功能定时器的寄存器
- 14.6 8/16 位多功能定时器的中断
- 14.7 间隔定时器功能的使用 (单次模式)
- 14.8 间隔定时器功能的使用 (连续模式)
- 14.9 间隔定时器功能的使用 (自由运行模式)
- 14.10 PWM 定时器功能的使用 (固定周期模式)
- 14.11 PWM 定时器功能的使用 (可变周期模式)
- 14.12 PWC 定时器功能的使用
- 14.13 输入捕捉功能的使用
- 14.14 噪声滤波器的使用
- 14.15 运行中各模式的状态
- 14.16 8/16 位多功能定时器的使用注意事项

14.1 8/16 位多功能定时器的概要

8/16 位多功能定时器由两个 8 位计数器构成。两个计数器可用作两个 8 位定时器，也可串联后用作一个 16 位定时器。

8/16 位多功能定时器具有以下功能：

- 间隔定时器功能
- PWM 定时器功能
- PWC 定时器功能 (脉宽测定)
- 输入捕捉功能

■ 间隔定时器功能 (单次模式)

如果选择间隔定时器功能 (单次模式)，定时器启动后，计数器从 "00_H" 开始计数。当计数器值匹配 8/16 位多功能定时器 00/01 数据寄存器的值时，定时器的输出反转，接着中断请求发生，计数器停止计数。

■ 间隔定时器功能 (连续模式)

如果选择间隔定时器功能 (连续模式)，定时器启动后，计数器从 "00_H" 开始计数。当计数器值匹配 8/16 位多功能定时器 00/01 数据寄存器的值时，定时器的输出反转，接着中断请求发生，计数器重新从 "00_H" 开始计数。该连续运行的结果是定时器输出方波。

■ 间隔定时器功能 (自由运行模式)

如果选择间隔定时器功能 (自由运行模式)，计数器从 "00_H" 开始计数。当计数器值匹配 8/16 位多功能定时器 00/01 数据寄存器的值时，定时器的输出反转，然后中断请求发生。在这种情况下，计数器继续计数，直到 "FF_H"，然后重新从 "00_H" 开始计数。该连续运行的结果是定时器输出方波。

■ PWM 定时器功能 (固定周期模式)

如果选择 PWM 定时器功能 (固定周期模式)，带可变 "H" 脉宽的 PWM 信号以固定周期生成。8 位运算时，周期固定在 "FF_H"；16 位运算时，周期固定在 "FFFF_H"。时间由所选计数时钟决定。"H" 脉宽通过设置专用寄存器指定。

■ PWM 定时器功能 (可变周期模式)

如果选择 PWM 定时器功能 (可变周期模式)，两个 8 位计数器根据寄存器指定的周期和 "L" 脉宽，以任何周期和占空比生成 8 位 PWM 信号。

在该工作模式下，因为两个 8 位计数器须分开使用，多功能定时器不可作为一个 16 位计数器工作。

■ PWC 定时器功能

如果选择 PWC 定时器功能，可测定外部输入脉冲的宽度和周期。

在该工作模式下，检测到外部输入信号的计数开始沿后，计数器从 "00_H" 开始计数；若检测到计数结束沿，计数器将计数值传输到寄存器以生成中断。

■ 输入捕捉功能

如果选择输入捕捉功能，检测到外部输入信号沿后，计数器的值保存到寄存器。

自由运行模式和清除模式下的计数都有该功能。

在清除模式下，计数器从 "00_H" 开始计数。检测到边沿时，计数器将计数值传输到寄存器以生成中断。之后，计数器从 "00_H" 重新开始计数。

在自由运行模式下，检测到边沿时，计数器将计数值传输到寄存器以生成中断。然后，与清除模式不同的是，计数器并不清零至 "00_H"，而是继续计数。

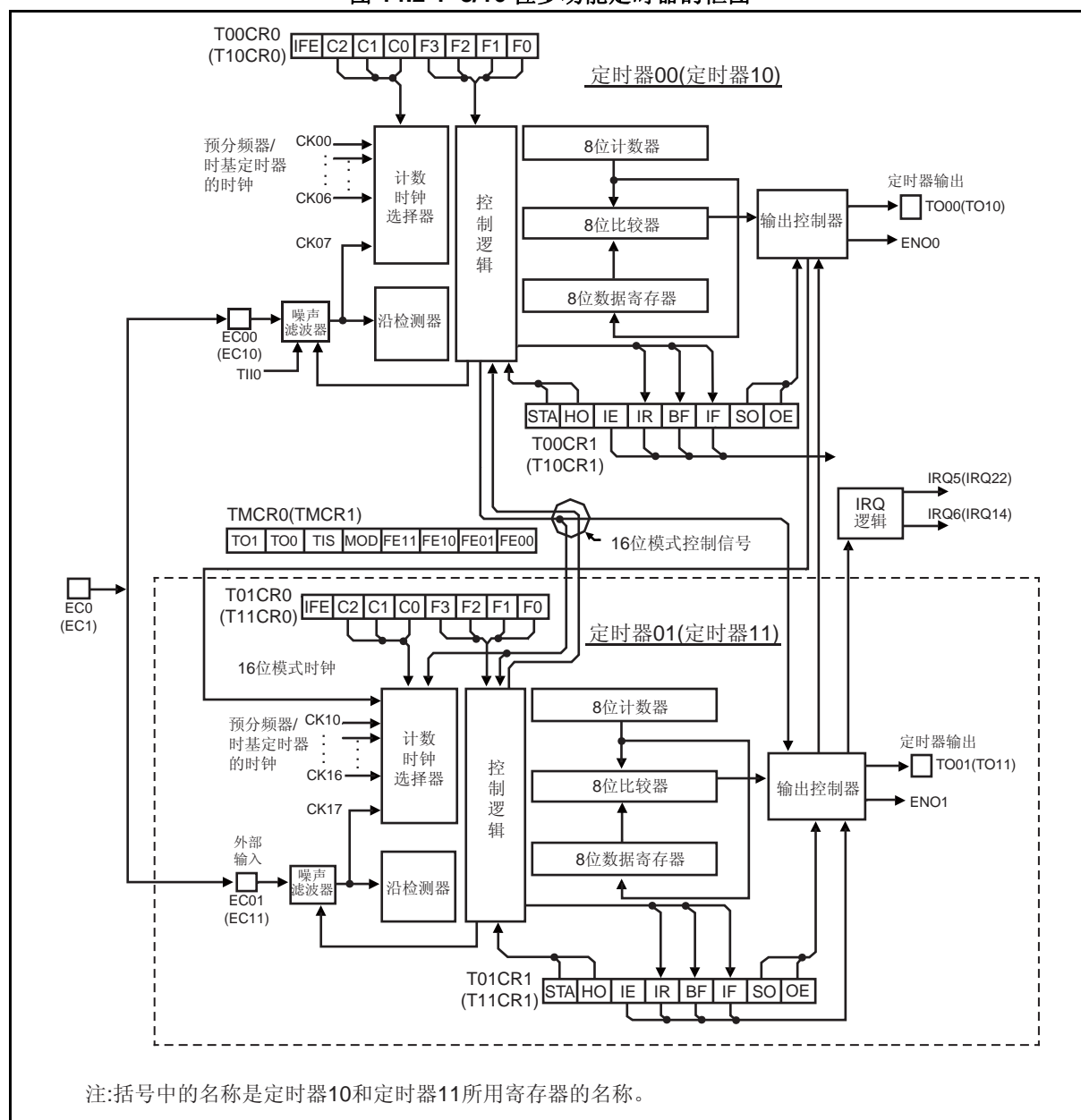
14.2 8/16 位多功能定时器的构成

8/16 位多功能定时器包含以下模块：

- 8 位计数器 × 2 路通道
 - 8 位比较器 (含临时锁存器) × 2 路通道
 - 8/16 位多功能定时器 00/01 数据寄存器 × 2 路通道 (T00DR/T01DR), (T10DR/T11DR)
 - 8/16 位多功能定时器 00/01 状态控制寄存器 0 × 2 路通道 (T00CR0/T01CR0), (T10CR0/T11CR0)
 - 8/16 位多功能定时器 00/01 状态控制寄存器 1 × 2 路通道 (T00CR1/T01CR1), (T10CR1/T11CR1)
 - 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0), (TMCR1)
 - 输出控制器 × 2 路通道
 - 控制逻辑 × 2 路通道
 - 计数时钟选择器 × 2 路通道
 - 边沿检测器 × 2 路通道
 - 噪声滤波器 × 2 路通道
-

■ 8/16 位多功能定时器的框图

图 14.2-1 8/16 位多功能定时器的框图



● 8 位计数器

该计数器是各种定时器的工作基础。可作为两个 8 位计数器或一个 16 位计数器使用。

● 8 位比较器

该比较器比较 8/16 位多功能定时器 00/01 数据寄存器的值和计数器的值。比较器内置锁存器，用于临时保存 8/16 位多功能定时器 00/01 数据寄存器的值。

- 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)[8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)]

该寄存器用于写入间隔定时器工作或 PWM 定时器工作时的计数上限值，并读取 PWC 定时器工作或输入捕捉工作时的计数值。

- 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)[定时器 10/11 中的 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)]

这两个寄存器选择定时器的工作模式和计数时钟，使能或禁止 IF 标志中断。

- 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)[定时器 10/11 中的 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)]

这两个寄存器控制中断标志、定时器输出和定时器工作。

- 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0)[定时器 10/11 中的 8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)]

该寄存器选择噪声滤波器功能、8 位或 16 位工作模式、定时器 00 的输入信号，并显示定时器输出值。

- 输出控制器

输出控制器控制定时器的输出。使能引脚输出后，定时器输出到外部引脚。

- 控制逻辑

控制逻辑模块控制定时器的运行。

- 计数时钟选择器

该选择器从不同的预分频器输出信号 (分频的机器时钟信号和时基定时器输出信号) 中选择计数器工作时钟信号。

- 沿检测器

该沿检测器选择外部输入信号的边沿，用来作为 PWC 定时器工作或输入捕捉工作时的事件。

- 噪声滤波器

该滤波器过滤外部输入信号的噪声。可选择去除 "H" 脉冲噪声、去除 "L" 脉冲噪声和去除 "H"/"L" 脉冲噪声等滤波器功能。

- TII0 内部引脚 (内接到 LIN-UART，仅通道 0 有该引脚)

TII0 引脚用作通道 0 中定时器 00 的信号输入引脚。该引脚在芯片内部连接到 LIN-UART。关于该引脚的使用方法，参考 "第 17 章 LIN-UART"。此外，通道 1 中定时器 00 的 TII0 引脚在内部固定为 "0"。

■ 输入时钟

8/16 位多功能定时器使用预分频器的输出时钟作为其输入时钟 (计数时钟)。

MB95330H 系列

14.3 8/16 位多功能定时器的通道

本节介绍 8/16 位多功能定时器的通道。

■ 8/16 位多功能定时器的通道

MB95330H 系列有两路通道的 8/16 位多功能定时器。
每一路通道中有两个 8 位计数器。计数器可用作两个 8 位定时器或一个 16 位定时器。下表列出了对应各通道的外部引脚和寄存器。

表 14.3-1 8/16 位多功能定时器的通道和对应外部引脚

通道	引脚名称	引脚功能
0	TO00	定时器 00 输出
	TO01	定时器 01 输出
	EC0	定时器 00 输入和定时器 01 输入
1	TO10	定时器 10 输出
	TO11	定时器 11 输出
	EC1	定时器 10 输入和定时器 11 输入

表 14.3-2 8/16 位多功能定时器的通道和对应寄存器

通道	寄存器	对应寄存器 (本手册中的名称)
0	T00CR0	定时器 00 状态控制寄存器 0
	T01CR0	定时器 01 状态控制寄存器 0
	T00CR1	定时器 00 状态控制寄存器 1
	T01CR1	定时器 01 状态控制寄存器 1
	T00DR	定时器 00 数据寄存器
	T01DR	定时器 01 数据寄存器
	TMCR0	定时器 00/01 定时器模式控制寄存器
1	T10CR0	定时器 10 状态控制寄存器 0
	T11CR0	定时器 11 状态控制寄存器 0
	T10CR1	定时器 10 状态控制寄存器 1
	T11CR1	定时器 11 状态控制寄存器 1
	T10DR	定时器 10 数据寄存器
	T11DR	定时器 11 数据寄存器
	TMCR1	定时器 10/11 定时器模式控制寄存器

在本章的以下各节中，仅详细介绍通道 0 的 8/16 位多功能定时器。
通道 0 和通道 1 相同。引脚名称和寄存器名称中的 2 位数值分别对应通道和定时器。第 1 位数值代表通道，第 2 位数值代表定时器。

14.4 8/16 位多功能定时器的引脚

本节介绍 8/16 位多功能定时器的相关引脚。

■ 8/16 位多功能定时器的相关引脚

8/16 位多功能定时器的相关外部引脚有 TO00、TO01、TO10、TO11、EC0 和 EC1。
TI10 用于片内连接。

● TO00 引脚

TO00:

该引脚在 8 位工作模式下用作定时器 00 的定时器输出引脚、在 16 位工作模式下用作定时器 00/01 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能或 PWC 定时器功能时使能输出 (T00CR1:OE = 1) 后, 与端口方向寄存器 (DDR0:bit5) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO00 引脚。

使用输入捕捉功能时使能输出后, 输出变为不定。

● TO01 引脚

TO01:

该引脚在 8 位工作模式下用作定时器 01 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能 (固定周期模式) 或 PWC 定时器功能时使能输出 (T01CR1:OE = 1) 后, 与端口方向寄存器 (DDR0:bit6) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO01 引脚。

在 16 位工作模式下使用 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 使能输出后, 输出变为不定。

● EC0 引脚

EC0 引脚连接到 EC00 和 EC01 内部引脚。

EC00 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 00 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 00 的信号输入引脚。选择 PWC 定时器或输入捕捉功能时, 该引脚不可设置为外部计数时钟输入引脚。

使用上述输入功能时, 需将端口方向寄存器中对应 EC0 的位清 "0" 以使该引脚成为输入口。

EC01 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 01 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 01 的信号输入引脚。使用 PWC 定时器或输入捕捉功能时, 该引脚不可用作外部计数时钟输入引脚。

16 位工作模式下, 该引脚的输入功能未被使用。若选择 PWM 定时器功能 (可变周期模式), 该引脚的输入功能也可使用。

使用上述输入功能时, 需将端口方向寄存器中对应 EC0 引脚的位清 "0" 以使该引脚用作输入口。

● TO10 引脚

TO10:

该引脚在 8 位工作模式下用作定时器 10 的定时器输出引脚、在 16 位工作模式下用作定时器 10/11 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能或 PWC 定时器功能时使能输出 (T10CR1:OE = 1) 后, 与端口方向寄存器 (DDR6:bit2) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO10 引脚。

使用输入捕捉功能时使能输出后, 输出变为不定。

● TO11 引脚

TO11:

该引脚在 8 位工作模式下用作定时器 11 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能 (固定周期模式) 或 PWC 定时器功能时使能输出 (T11CR1:OE = 1) 后, 与端口方向寄存器 (DDR6:bit3) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO11 引脚。

在 16 位工作模式下使用 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 使能输出后, 输出变为不定。

● EC1 引脚

EC1 引脚连接到 EC10 和 EC11 内部引脚。

EC10 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 10 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 10 的信号输入引脚。选择 PWC 定时器或输入捕捉功能时, 该引脚不可设置为外部计数时钟输入引脚。

使用上述输入功能时, 需将端口方向寄存器中对应 EC1 的位清 "0" 以使该引脚成为输入口。

EC11 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 11 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 11 的信号输入引脚。使用 PWC 定时器或输入捕捉功能时, 该引脚不可用作外部计数时钟输入引脚。

16 位工作模式下, 该引脚的输入功能未被使用。若选择 PWM 定时器功能 (可变周期模式), 该引脚的输入功能也可使用。

使用上述输入功能时, 需将端口方向寄存器中对应 EC1 引脚的位清 "0" 以使该引脚用作输入口。

■ 8/16 位多功能定时器的引脚框图

图 14.4-1 8/16 位多功能定时器的引脚 EC0 (P12/EC0/DBG) 框图

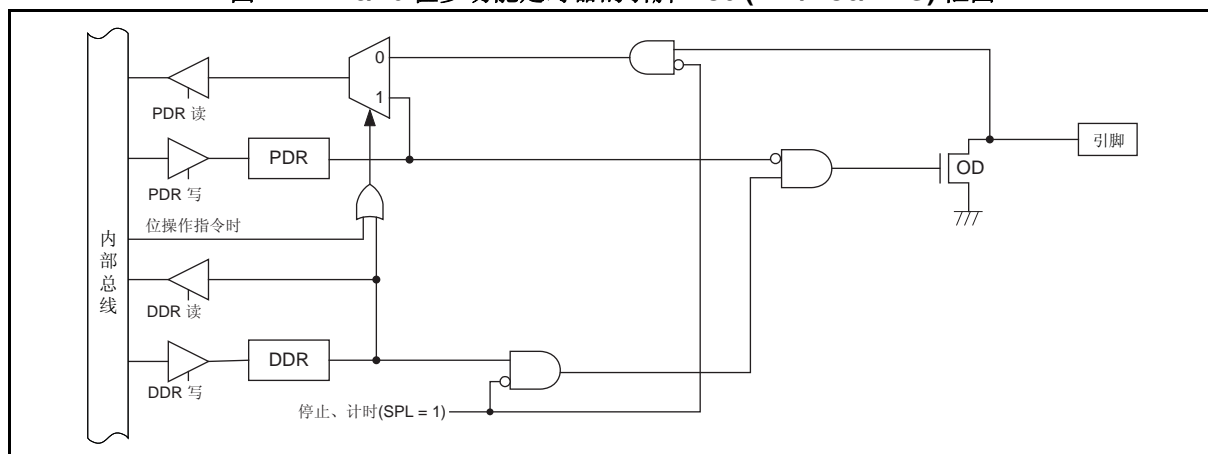


图 14.4-2 8/16 位多功能定时器的引脚 EC0 (P04/INT04/AN04/SIN/HCLK1/EC0) 框图

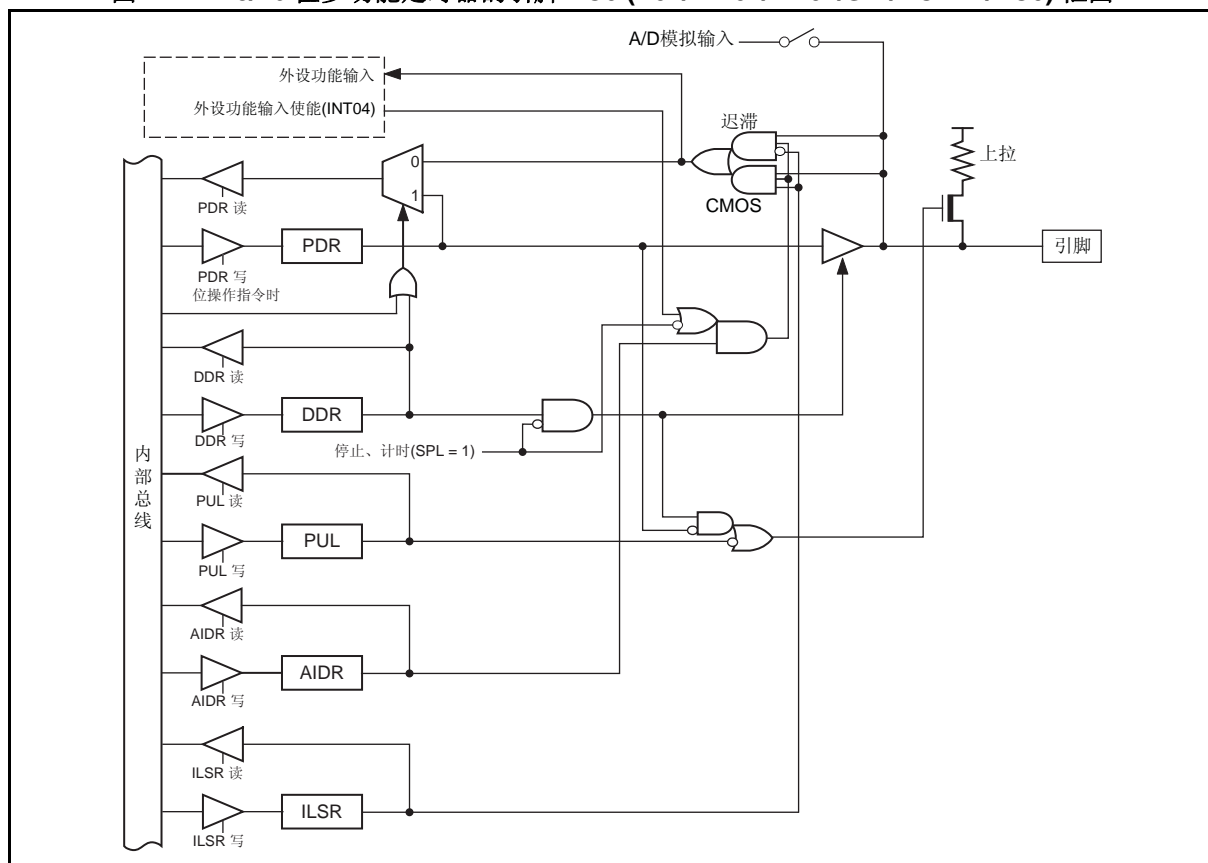


图 14.4-3 8/16 位多功能定时器的引脚 TO00 (P05/INT05/AN05/TO00/HCLK2) 框图

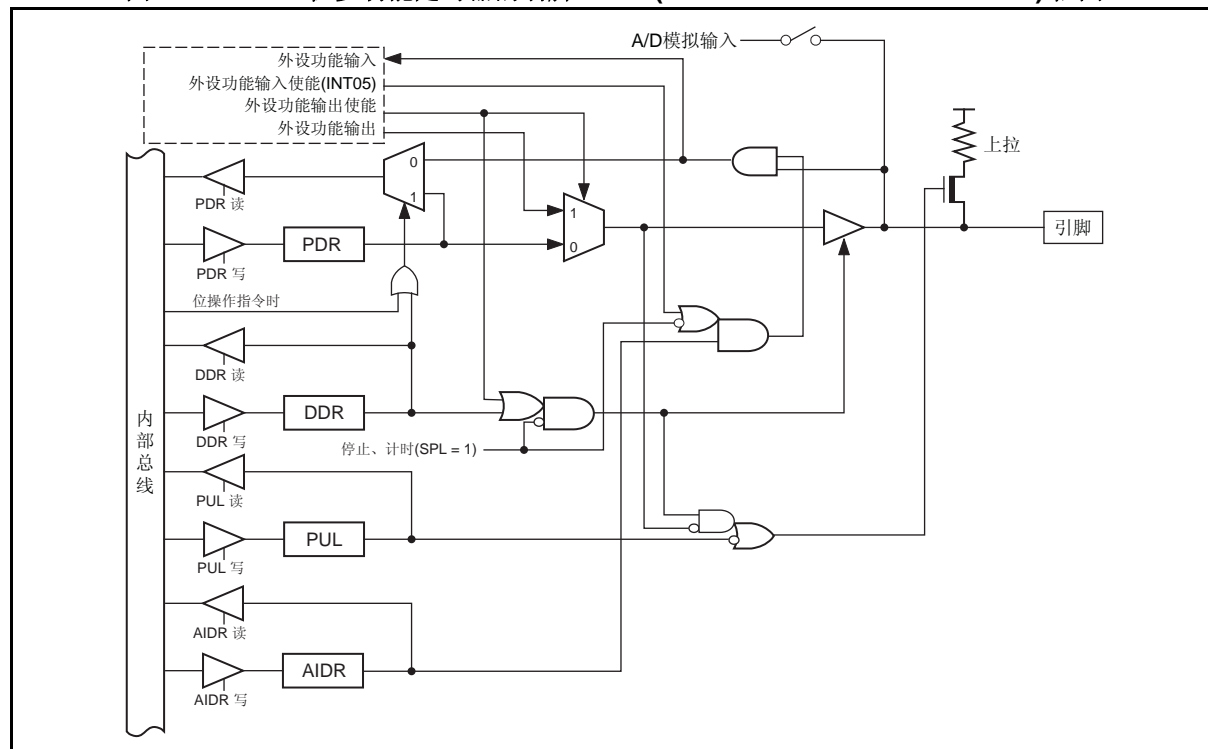


图 14.4-4 8/16 位多功能定时器的引脚 TO01 (P06/INT06/AN06/TO01) 框图

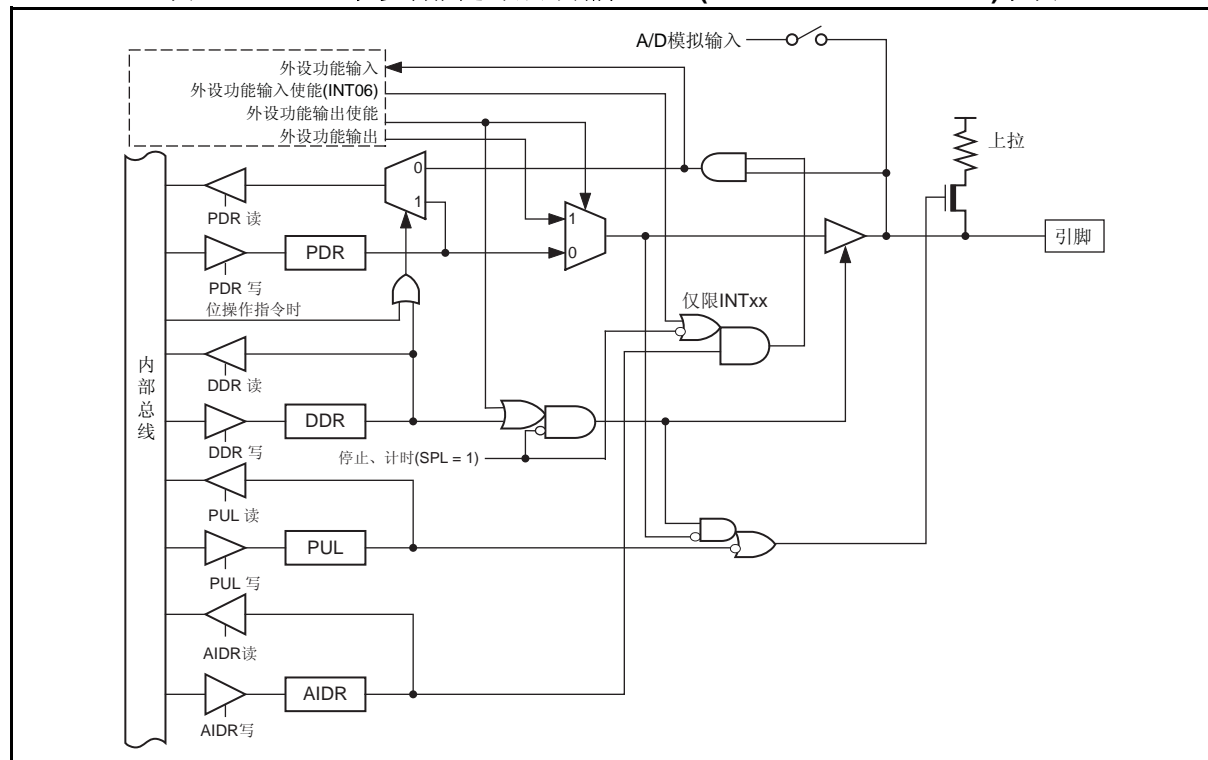


图 14.4-5 8/16位多功能定时器的引脚TO10,TO11
(P62/TO10/PPG0/OPT0, P63/TO11/PPG01/OPT1) 框图

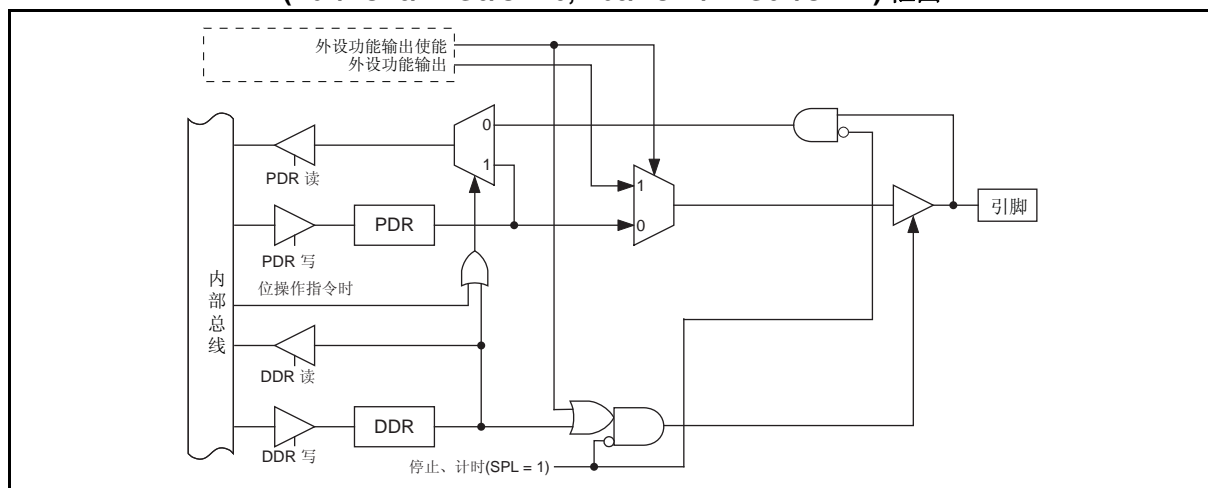
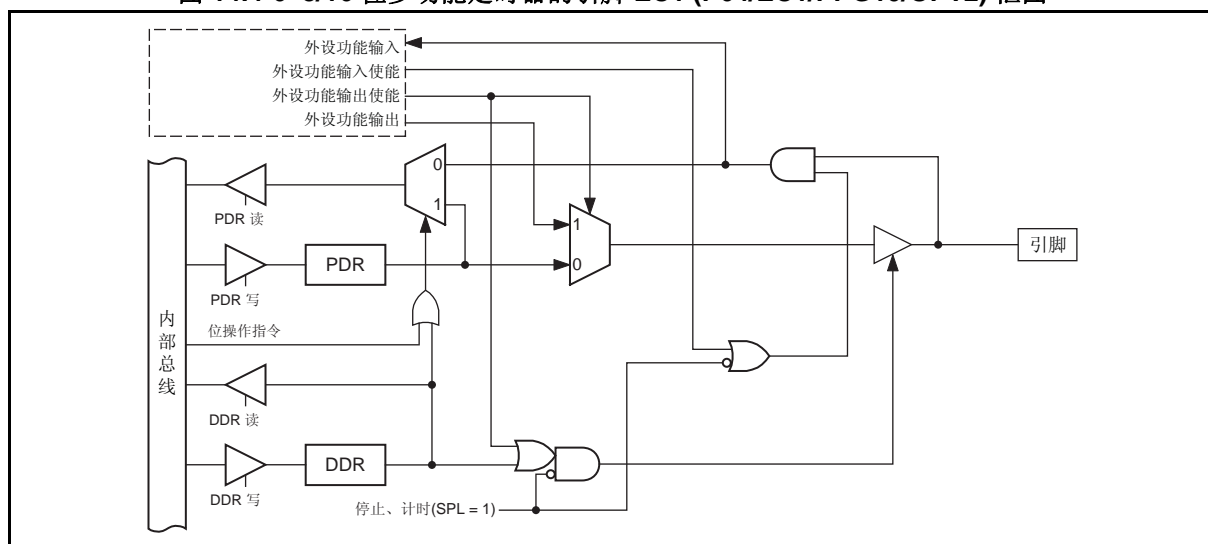


图 14.4-6 8/16 位多功能定时器的引脚 EC1 (P64/EC1/PPG10/OPT2) 框图



MB95330H 系列

14.5 8/16 位多功能定时器的寄存器

本节介绍与 8/16 位多功能定时器相关的寄存器。

■ 8/16 位多功能定时器 0 的寄存器

图 14.5-1 8/16 位多功能定时器 0 的寄存器

8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01CR00	F92 _H	IFE	C2	C1	C0	F3	F2	F1	F0	00000000 _B
T00CR00	F93 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01CR10	036 _H	STA	HO	IE	IR	BF	IF	SO	OE	00000000 _B
T00CR1	0037 _H	R/W	R/W	R/W	R(RM1),W	R/WX	R(RM1),W	R/W	R/W	

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01DR	0F94 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T00DR	0F95 _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	

8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCRO)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	F96 _H	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00	00000000 _B
		R/WX	R/WX	R/W	R/W	R/W	R/W	R/W	R/W	

R/W

: 读 / 写 (读值与写值相同。)

R(RM1),W

: 读 / 写 (读值与写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)

R/WX

: 只读 (可读。写值无效。)

R,W

: 读 / 写 (读值与写值不同。)

■ 8/16 位多功能定时器 1 的寄存器

图 14.5-2 8/16 位多功能定时器 1 的寄存器

8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11CR0	0F97 _H	IFE	C2	C1	C0	F3	F2	F1	F0	00000000 _B
T10CR0	0F98 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11CR1	0038 _H	STA	HO	IE	IR	BF	IF	SO	OE	00000000 _B
T10CR1	0039 _H	R/W	R/W	R/W	R(RM1),W	R/WX	R(RM1),W	R/W	R/W	

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11DR	0F99 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T10DR	0F9A _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	

8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	F9B _H	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00	00000000 _B
		R/WX	R/WX	R/W	R/W	R/W	R/W	R/W	R/W	

R/W : 读 / 写 (读值与写值相同。)									
R(RM1),W : 读 / 写 (读值与写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)									
R/WX : 只读 (可读。写值无效。)									
R,W : 读 / 写 (读值与写值不同。)									

14.5.1 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)

8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0) 选择定时器工作模式和计数时钟，使能或禁止 IF 标志中断。T00CR0 和 T01CR0 寄存器分别对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)

图 14.5-3 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)

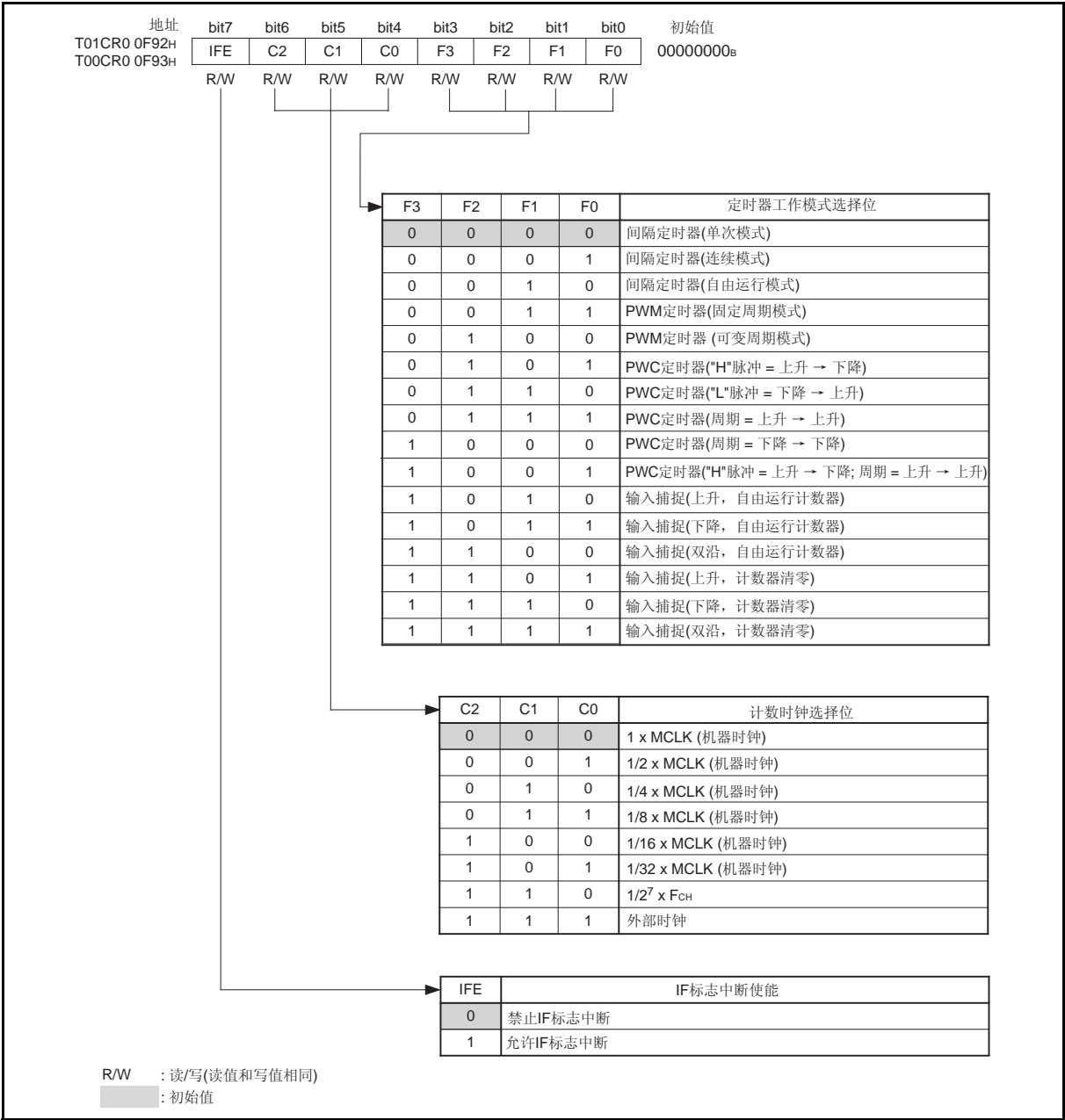


表 14.5-1 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0) 位功能

位名称		功能描述																																																																																					
bit7	IFE: IF 标志中断使能	该位允许或禁止 IF 标志中断。 写 "0": 禁止 IF 标志中断。 写 "1": IE 位 (T00CR1/T01CR1:IE) 和 IF 标志 (T00CR1/T01CR1:IF) 都置 "1" 时, IF 标志中断请求输出。																																																																																					
bit6 ~ bit4	C2, C1, C0: 计数时钟选择位	这些位选择计数时钟。 <ul style="list-style-type: none">• 预分频器生成计数时钟。参考 6.12 " 预分频器的操作说明 "。• 定时器工作 (T00CR1/T01CR1:STA = 1) 时, 写入这些位无效。• 16 位工作模式下, T01CR0 (定时器 01) 的时钟选择无效。• 使用 PWC 功能或输入捕捉功能时, 这些位不可设置为 "111_B"。使用 PWC 功能或输入捕捉功能时如果写入 "111_B", 这些位复位到 "000_B"。定时器进入输入捕捉工作模式时, 将这些位设置为 "111_B", 这些位也复位到 "000_B"。 <table><tr><th>C2</th><th>C1</th><th>C0</th><th>计数时钟</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1 × MCLK (机器时钟)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1/2 × MCLK (机器时钟)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1/4 × MCLK (机器时钟)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1/8 × MCLK (机器时钟)</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1/16 × MCLK (机器时钟)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1/32 × MCLK (机器时钟)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1/2^T × F_{CH}</td></tr><tr><td>1</td><td>1</td><td>1</td><td>外部时钟</td></tr></table>	C2	C1	C0	计数时钟	0	0	0	1 × MCLK (机器时钟)	0	0	1	1/2 × MCLK (机器时钟)	0	1	0	1/4 × MCLK (机器时钟)	0	1	1	1/8 × MCLK (机器时钟)	1	0	0	1/16 × MCLK (机器时钟)	1	0	1	1/32 × MCLK (机器时钟)	1	1	0	1/2 ^T × F _{CH}	1	1	1	外部时钟																																																	
C2	C1	C0	计数时钟																																																																																				
0	0	0	1 × MCLK (机器时钟)																																																																																				
0	0	1	1/2 × MCLK (机器时钟)																																																																																				
0	1	0	1/4 × MCLK (机器时钟)																																																																																				
0	1	1	1/8 × MCLK (机器时钟)																																																																																				
1	0	0	1/16 × MCLK (机器时钟)																																																																																				
1	0	1	1/32 × MCLK (机器时钟)																																																																																				
1	1	0	1/2 ^T × F _{CH}																																																																																				
1	1	1	外部时钟																																																																																				
bit3 ~ bit0	F3, F2, F1, F0: 定时器工作模式选择位	这些位用于选择定时器工作模式。 <ul style="list-style-type: none">• PWM 定时器功能 (可变周期模式 ; F3, F2, F1, F0 = 0100_B) 由 T00CR0(定时器 00) 寄存器或 T01CR0(定时器 01) 寄存器设置。当两个定时器中的一个开始工作 (T00CR1/T01CR1: STA= 1) 时, 另一个定时器的 F3, F2, F1, F0 位自动设置为 "0100_B"。• 设定为 16 位工作模式 (TMCRO:MOD = 1) 的状态下, PWM 定时器功能 (可变周期模式) 开始运行 (T00CR1/T01CR1:STA = 1) 时, MOD 位自动清 "0"。• 定时器工作 (T00CR1/T01CR1:STA = 1) 期间, 对这些位写值无效。 <table><tr><th>F3</th><th>F2</th><th>F1</th><th>F0</th><th>定时器工作模式选择位</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>间隔定时器 (单次模式)</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>间隔定时器 (连续模式)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>间隔定时器 自由运行模式)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>PWM 定时器 (固定周期模式)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>PWM 定时器 (可变周期模式)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>PWC 定时器 ("H" 脉冲 = 上升 → 下降)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>PWC 定时器 ("L" 脉冲 = 下降 → 上升)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>PWC 定时器 (周期 = 上升 → 上升)</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>PWC 定时器 (周期 = 下降 → 下降)</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>PWC 定时器 ("H" 脉冲 = 上升 → 下降 ; 周期 = 上升 → 上升)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>输入捕捉 (上升、自由运行计数器)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td><td>输入捕捉 (下降、自由运行计数器)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>输入捕捉 (双沿、自由运行计数器)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td><td>输入捕捉 (上升、计数器清零)</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td><td>输入捕捉 (下降、计数器清零)</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td><td>输入捕捉 (双沿、计数器清零)</td></tr></table>	F3	F2	F1	F0	定时器工作模式选择位	0	0	0	0	间隔定时器 (单次模式)	0	0	0	1	间隔定时器 (连续模式)	0	0	1	0	间隔定时器 自由运行模式)	0	0	1	1	PWM 定时器 (固定周期模式)	0	1	0	0	PWM 定时器 (可变周期模式)	0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)	0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)	0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)	1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)	1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降 ; 周期 = 上升 → 上升)	1	0	1	0	输入捕捉 (上升、自由运行计数器)	1	0	1	1	输入捕捉 (下降、自由运行计数器)	1	1	0	0	输入捕捉 (双沿、自由运行计数器)	1	1	0	1	输入捕捉 (上升、计数器清零)	1	1	1	0	输入捕捉 (下降、计数器清零)	1	1	1	1	输入捕捉 (双沿、计数器清零)
F3	F2	F1	F0	定时器工作模式选择位																																																																																			
0	0	0	0	间隔定时器 (单次模式)																																																																																			
0	0	0	1	间隔定时器 (连续模式)																																																																																			
0	0	1	0	间隔定时器 自由运行模式)																																																																																			
0	0	1	1	PWM 定时器 (固定周期模式)																																																																																			
0	1	0	0	PWM 定时器 (可变周期模式)																																																																																			
0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)																																																																																			
0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)																																																																																			
0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)																																																																																			
1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)																																																																																			
1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降 ; 周期 = 上升 → 上升)																																																																																			
1	0	1	0	输入捕捉 (上升、自由运行计数器)																																																																																			
1	0	1	1	输入捕捉 (下降、自由运行计数器)																																																																																			
1	1	0	0	输入捕捉 (双沿、自由运行计数器)																																																																																			
1	1	0	1	输入捕捉 (上升、计数器清零)																																																																																			
1	1	1	0	输入捕捉 (下降、计数器清零)																																																																																			
1	1	1	1	输入捕捉 (双沿、计数器清零)																																																																																			

14.5.2 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)

8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0) 选择定时器工作模式和计数时钟，允许或禁止 IF 标志中断。T10CR0 和 T11CR0 寄存器分别对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)

图 14.5-4 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)

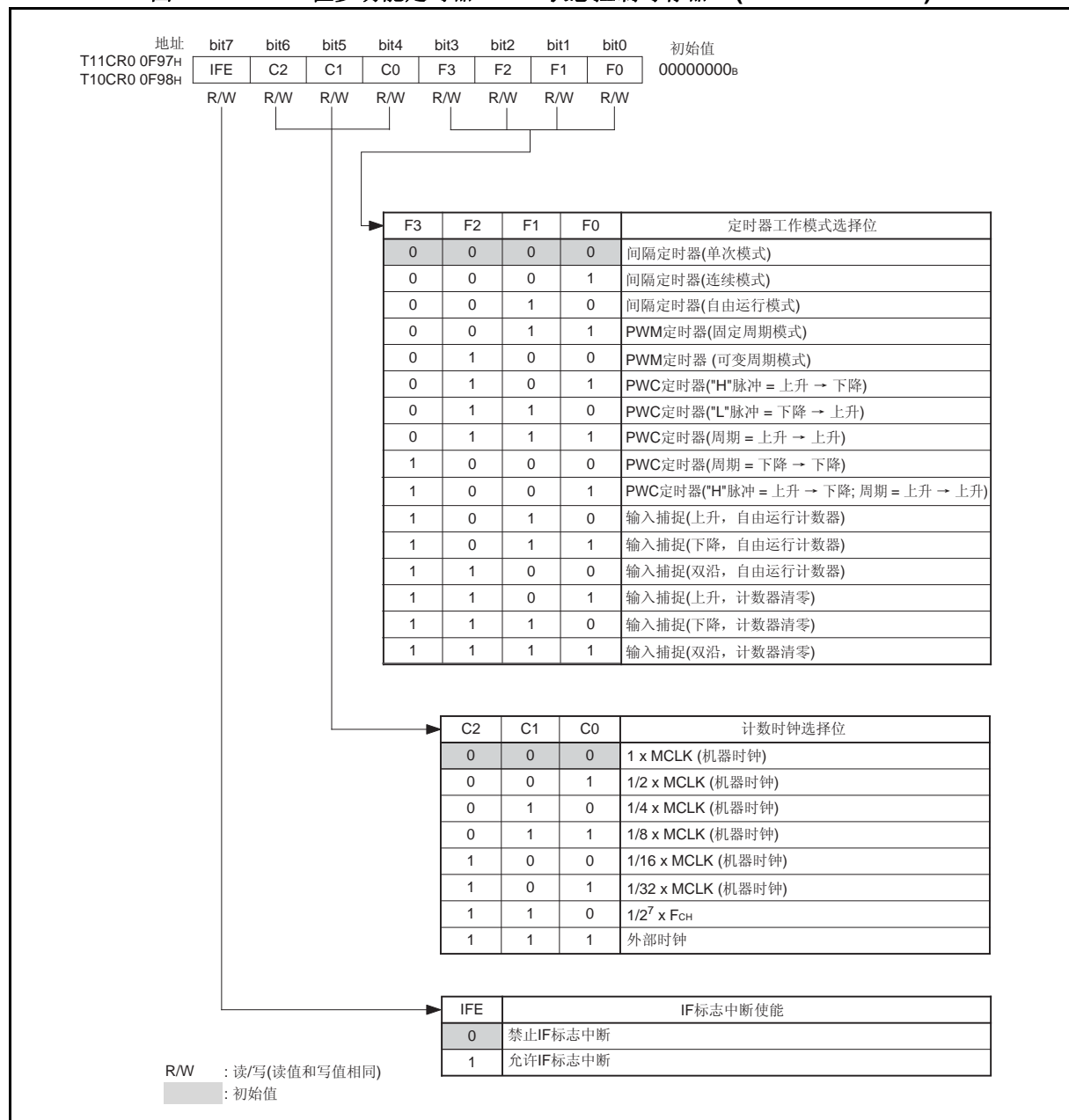


表 14.5-2 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0) 位功能

位名称		功能描述																																																																																					
bit7	IFE: IF 标志中断使能	该位允许或禁止 IF 标志中断。 写 "0": 禁止 IF 标志中断。 写 "1": IE 位 (T10CR1/T11CR1:IE) 和 IF 标志 (T10CR1/T11CR1:IF) 都置 "1" 时, IF 标志中断请求输出。																																																																																					
bit6 ~ bit4	C2, C1, C0: 计数时钟选择位	这些位选择计数时钟。 <ul style="list-style-type: none">• 预分频器生成计数时钟。参考 6.12 " 预分频器的操作说明 "。• 定时器工作 (T10CR1/T11CR1:STA = 1) 时, 写入这些位无效。• 16 位工作模式下, T11CR0 (定时器 11) 的时钟选择无效。• 使用 PWC 功能或输入捕捉功能时, 这些位不可设置为 "111_B"。使用 PWC 功能或输入捕捉功能时如果写入 "111_B", 这些位复位到 "000_B"。定时器进入输入捕捉工作模式时, 将这些位设置为 "111_B", 这些位也复位到 "000_B"。 <table><tr><th>C2</th><th>C1</th><th>C0</th><th>计数时钟</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1 × MCLK (机器时钟)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1/2 × MCLK (机器时钟)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1/4 × MCLK (机器时钟)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1/8 × MCLK (机器时钟)</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1/16 × MCLK (机器时钟)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1/32 × MCLK (机器时钟)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1/2⁷ × F_{CH}</td></tr><tr><td>1</td><td>1</td><td>1</td><td>外部时钟</td></tr></table>	C2	C1	C0	计数时钟	0	0	0	1 × MCLK (机器时钟)	0	0	1	1/2 × MCLK (机器时钟)	0	1	0	1/4 × MCLK (机器时钟)	0	1	1	1/8 × MCLK (机器时钟)	1	0	0	1/16 × MCLK (机器时钟)	1	0	1	1/32 × MCLK (机器时钟)	1	1	0	1/2 ⁷ × F _{CH}	1	1	1	外部时钟																																																	
C2	C1	C0	计数时钟																																																																																				
0	0	0	1 × MCLK (机器时钟)																																																																																				
0	0	1	1/2 × MCLK (机器时钟)																																																																																				
0	1	0	1/4 × MCLK (机器时钟)																																																																																				
0	1	1	1/8 × MCLK (机器时钟)																																																																																				
1	0	0	1/16 × MCLK (机器时钟)																																																																																				
1	0	1	1/32 × MCLK (机器时钟)																																																																																				
1	1	0	1/2 ⁷ × F _{CH}																																																																																				
1	1	1	外部时钟																																																																																				
bit3 ~ bit0	F3, F2, F1, F0: 定时器工作模式选择位	这些位用于选择定时器工作模式。 <ul style="list-style-type: none">• PWM 定时器功能 (可变周期模式 ; F3, F2, F1, F0 = 0100_B) 由 T10CR0 (定时器 10) 寄存器或 T11CR0 (定时器 11) 寄存器设置。当两个定时器中的一个开始工作 (T10CR1/T11CR1: STA= 1) 时, 另一个定时器的 F3, F2, F1, F0 位自动设置为 "0100_B"。• 设定为 16 位工作模式 (TMC1:MOD = 1) 的状态下, PWM 定时器功能 (可变周期模式) 开始工作 (T10CR1/T11CR1:STA = 1) 时, MOD 位自动清 "0"。• 定时器工作 (T10CR1/T11CR1:STA = 1) 期间, 对这些位写值无效。 <table><tr><th>F3</th><th>F2</th><th>F1</th><th>F0</th><th>定时器工作模式选择位</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>间隔定时器 (单次模式)</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>间隔定时器 (连续模式)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>间隔定时器 自由运行模式)</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>PWM 定时器 (固定周期模式)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>PWM 定时器 (可变周期模式)</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>PWC 定时器 ("H" 脉冲 = 上升 → 下降)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>PWC 定时器 ("L" 脉冲 = 下降 → 上升)</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>PWC 定时器 (周期 = 上升 → 上升)</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>PWC 定时器 (周期 = 下降 → 下降)</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>PWC 定时器 ("H" 脉冲 = 上升 → 下降 ; 周期 = 上升 → 上升)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>输入捕捉 (上升、自由运行计数器)</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td><td>输入捕捉 (下降、自由运行计数器)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>输入捕捉 (双沿、自由运行计数器)</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td><td>输入捕捉 (上升、计数器清零)</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td><td>输入捕捉 (下降、计数器清零)</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td><td>输入捕捉 (双沿、计数器清零)</td></tr></table>	F3	F2	F1	F0	定时器工作模式选择位	0	0	0	0	间隔定时器 (单次模式)	0	0	0	1	间隔定时器 (连续模式)	0	0	1	0	间隔定时器 自由运行模式)	0	0	1	1	PWM 定时器 (固定周期模式)	0	1	0	0	PWM 定时器 (可变周期模式)	0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)	0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)	0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)	1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)	1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降 ; 周期 = 上升 → 上升)	1	0	1	0	输入捕捉 (上升、自由运行计数器)	1	0	1	1	输入捕捉 (下降、自由运行计数器)	1	1	0	0	输入捕捉 (双沿、自由运行计数器)	1	1	0	1	输入捕捉 (上升、计数器清零)	1	1	1	0	输入捕捉 (下降、计数器清零)	1	1	1	1	输入捕捉 (双沿、计数器清零)
F3	F2	F1	F0	定时器工作模式选择位																																																																																			
0	0	0	0	间隔定时器 (单次模式)																																																																																			
0	0	0	1	间隔定时器 (连续模式)																																																																																			
0	0	1	0	间隔定时器 自由运行模式)																																																																																			
0	0	1	1	PWM 定时器 (固定周期模式)																																																																																			
0	1	0	0	PWM 定时器 (可变周期模式)																																																																																			
0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)																																																																																			
0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)																																																																																			
0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)																																																																																			
1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)																																																																																			
1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降 ; 周期 = 上升 → 上升)																																																																																			
1	0	1	0	输入捕捉 (上升、自由运行计数器)																																																																																			
1	0	1	1	输入捕捉 (下降、自由运行计数器)																																																																																			
1	1	0	0	输入捕捉 (双沿、自由运行计数器)																																																																																			
1	1	0	1	输入捕捉 (上升、计数器清零)																																																																																			
1	1	1	0	输入捕捉 (下降、计数器清零)																																																																																			
1	1	1	1	输入捕捉 (双沿、计数器清零)																																																																																			

MB95330H 系列

14.5.3 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)

8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1) 控制中断标志、定时器输出和定时器工作。T00CR1 和 T01CR1 寄存器分别对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)

图 14.5-5 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)

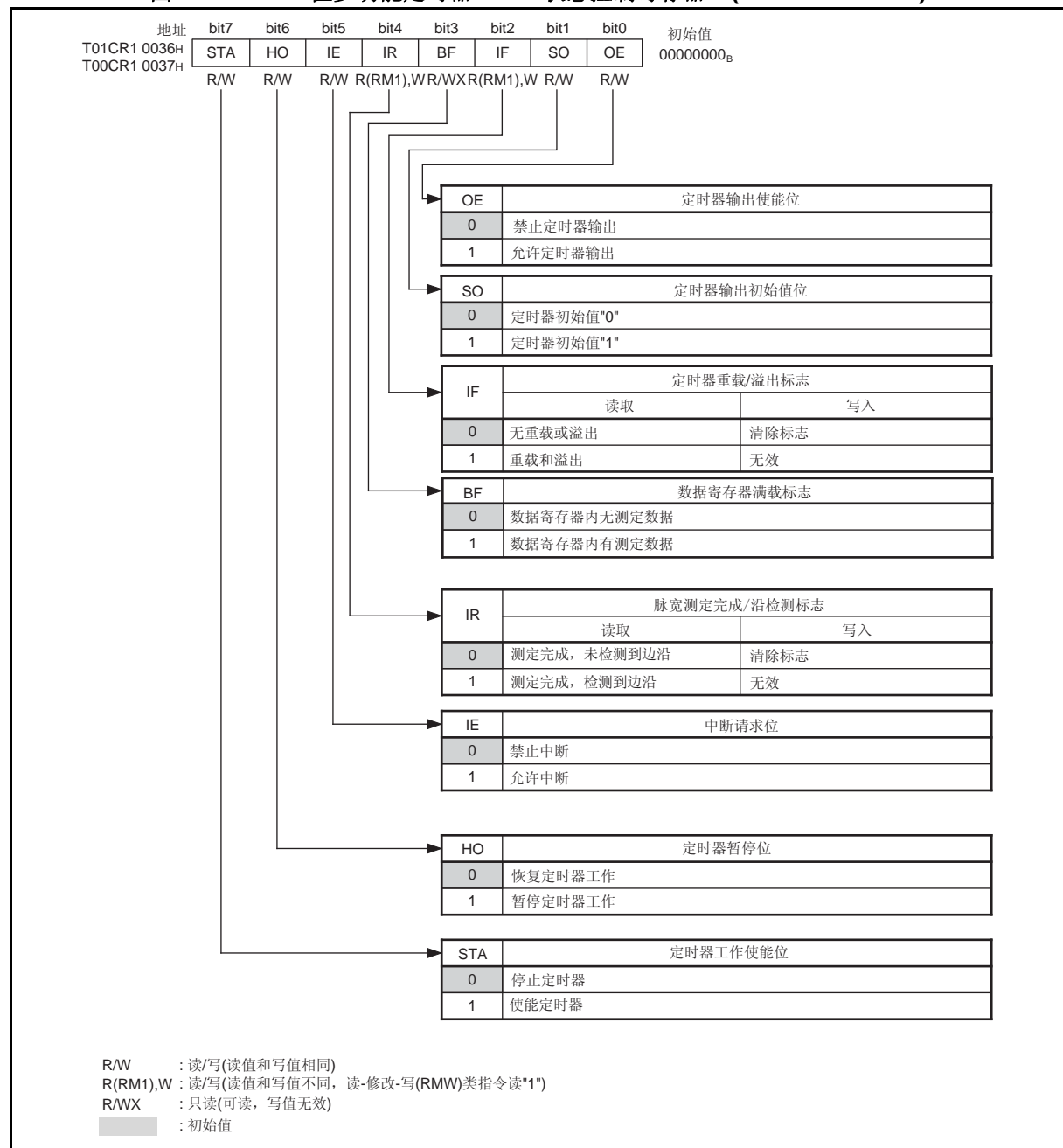


表 14.5-3 8/16 位多功能定时器 00/01 状态控制寄存器 1 的位功能

位名称		功能描述
bit7	STA: 定时器工作使能位	<p>该位允许 / 停止定时器工作。</p> <p>写 "0": 停止定时器工作并将计数值设为 "00_H".</p> <ul style="list-style-type: none"> 选择 PWM 定时器功能 (可变周期模式; T00CR0/T01CR0: F3, F2, F1, F0 = 0100_B) 时, 可使用 T00CR1(定时器 00) 寄存器或 T01CR1(定时器 01) 寄存器的 STA 位来允许 / 禁止定时器工作。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 16 位工作模式 (TMCR0:MOD = 1) 下, 使用 T00CR1 (定时器 00) 寄存器的 STA 位允许 / 禁止定时器工作。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 <p>写 "1": 允许定时器从计数值 "00_H" 开始运行。</p> <ul style="list-style-type: none"> 该位置 "1" 前, 事先设置计数时钟选择位 (T00CR0/T01CR0:C2, C1, C0)、定时器工作选择位 (T00CR0/T01CR0:F3, F2, F1, F0)、定时器输出初始值位 (T00CR1/T01CR1:SO)、16 位模式使能位 (TMCR0:MOD) 和滤波器功能选择位 (TMCR0:FE11, FE10, FE01, FE00)。
bit6	HO: 定时器暂停位	<p>该位暂停 / 恢复定时器工作。</p> <ul style="list-style-type: none"> 定时器工作期间, 该位置 "1" 可暂停定时器。 允许定时器工作 (T00CR1/T01CR1:STA = 1) 后, 清 "0" 该位以恢复定时器工作。 使用 PWM 定时器功能 (可变周期模式; T00CR0/T01CR0: F3, F2, F1, F0 = 0100_B) 时, T00CR1(定时器 00) 或 T01CR1(定时器 01) 的 HO 位可暂停 / 恢复定时器工作。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。 16 位工作模式 (TMCR0:MOD = 1) 下, 使用 T00CR1 (定时器 00) 寄存器的 HO 位暂停 / 恢复定时器工作。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。
bit5	IE: 中断请求使能位	<p>该位允许或禁止中断请求的输出。</p> <p>写 "0": 禁止中断请求。</p> <p>写 "1": 脉宽测定完成 / 边沿检测标志 (T00CR1/T01CR1:IR) 或定时器重载 / 溢出标志 (T00CR1/T01CR1:IF) 置 "1" 时, 输出中断请求。</p> <p>除非 IF 标志中断使能位 (T00CR0/T01CR0:IFE) 也置 "1", 否则定时器重载 / 溢出标志 (T00CR1/T01CR1:IF) 的中断请求不被输出。</p>
bit4	IR: 脉宽测定完成 / 沿检测标志	<p>该位表示脉宽测定的完成或边沿的检测。</p> <ul style="list-style-type: none"> 选择 PWC 定时器功能时, 在脉宽测定完成后该位置 "1". 选择输入捕捉功能时, 检测到边沿后该位置 "1". 所选多功能定时器的功能既不是 PWC 定时器功能也不是输入捕捉功能时, 该位清 "0". 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终读 "1". 16 位工作模式下, T01CR1 (定时器 01) 寄存器的 IR 位清 "0". 对该位写 "0" 清 "0" 该位。 对该位写 "1" 被忽略。
bit3	BF: 数据寄存器满载标志	<ul style="list-style-type: none"> 使用 PWC 定时器功能时, 脉宽测量完成后, 将计数值保存在 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 时, 该位置 "1". 8 位工作模式下, 读取 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 时, 该位清 "0". 该位置 "1" 时, 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 保持数据。该位置 "1" 时, 即使检测到下一个边沿, 计数值也不会传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR), 因此下一个测定结果丢失。作为例外, T00CR0/T01CR0 寄存器的 F3 ~ F0 位设为 1001_B 时, 即使该位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR), 而周期测定结果不传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)。因此, 为了实施周期测定, 必须在周期完成前读取 "H" 脉冲测定结果。另外, 如果不在下个 "H" 脉冲完成前读取 "H" 脉冲测定结果和周期测定结果, 则其数据将会丢失。 16 位工作模式下, 读取 T01DR (定时器 01) 寄存器时, T00CR1 (定时器 00) 寄存器的 BF 位清 "0". 16 位工作模式下, T01CR1 (定时器 01) 寄存器的 BF 位清 "0". 选择 PWC 定时器功能以外的其他定时器功能时, 该位清 "0". 写值无效。

表 14.5-3 8/16 位多功能定时器 00/01 状态控制寄存器 1 的位功能

位名称		功能描述
bit2	IF: 定时器重载 / 溢出标志	<p>该位用于检测计数值的匹配和计数器溢出。</p> <ul style="list-style-type: none"> 使用间隔定时器功能 (单次模式和连续模式) 或 PWM 定时器功能 (可变周期模式) 时, 如果 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值匹配计数值, 该位置 "1"。 使用 PWC 或输入捕捉功能时, 如果计数器发生溢出, 该位置 "1"。 使用读 - 修改 - 写 (RMW) 类指令时, 该位始终读 "1"。 对该位写 "0" 清 "0" 该位。 对该位写 "1" 无效。 选择 PWM 功能 (可变周期模式) 时, 该位清 "0"。 16 位工作模式下, T01CR1 (定时器 01) 寄存器的 IF 位清 "0"。
bit1	SO: 定时器输出初始值位	<p>通过向该位写值来设置定时器输出 (TMCR0:TO1/TO0) 的初始值。定时器工作使能位 (T00CR1/T01CR1:STA) 由 "0" 变为 "1" 时, 该位的值反映到定时器输出。</p> <ul style="list-style-type: none"> 在 16 位工作模式 (TMCR0:MOD = 1) 下, 使用 T00CR1 (定时器 00) 寄存器的 SO 位设置定时器输出初始值。这种场合下, 另一寄存器的 SO 位的值不影响运行。 定时器工作 (T00CR1/T01CR1:STA = 1) 期间, 对该位写值无效。但在 16 位工作模式下, 即使在定时器工作期间也可对 T01CR1 (定时器 01) 寄存器的 SO 位写值, 写值不直接影响定时器输出。 使用 PWM 定时器功能 (固定周期或可变周期模式) 或输入捕捉功能时, 该位的值无意义。
bit0	OE: 定时器输出使能	<p>该位允许 / 禁止定时器输出。</p> <p>写 "0": 禁止定时器输出到外部引脚。这种场合, 外部引脚为通用端口。</p> <p>写 "1": 定时器输出 (TMCR0:TO1/TO0) 到外部引脚。</p>

14.5.4 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)

8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1) 控制中断标志、定时器输出和定时器工作。T10CR1 和 T11CR1 寄存器分别对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)

图 14.5-6 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)

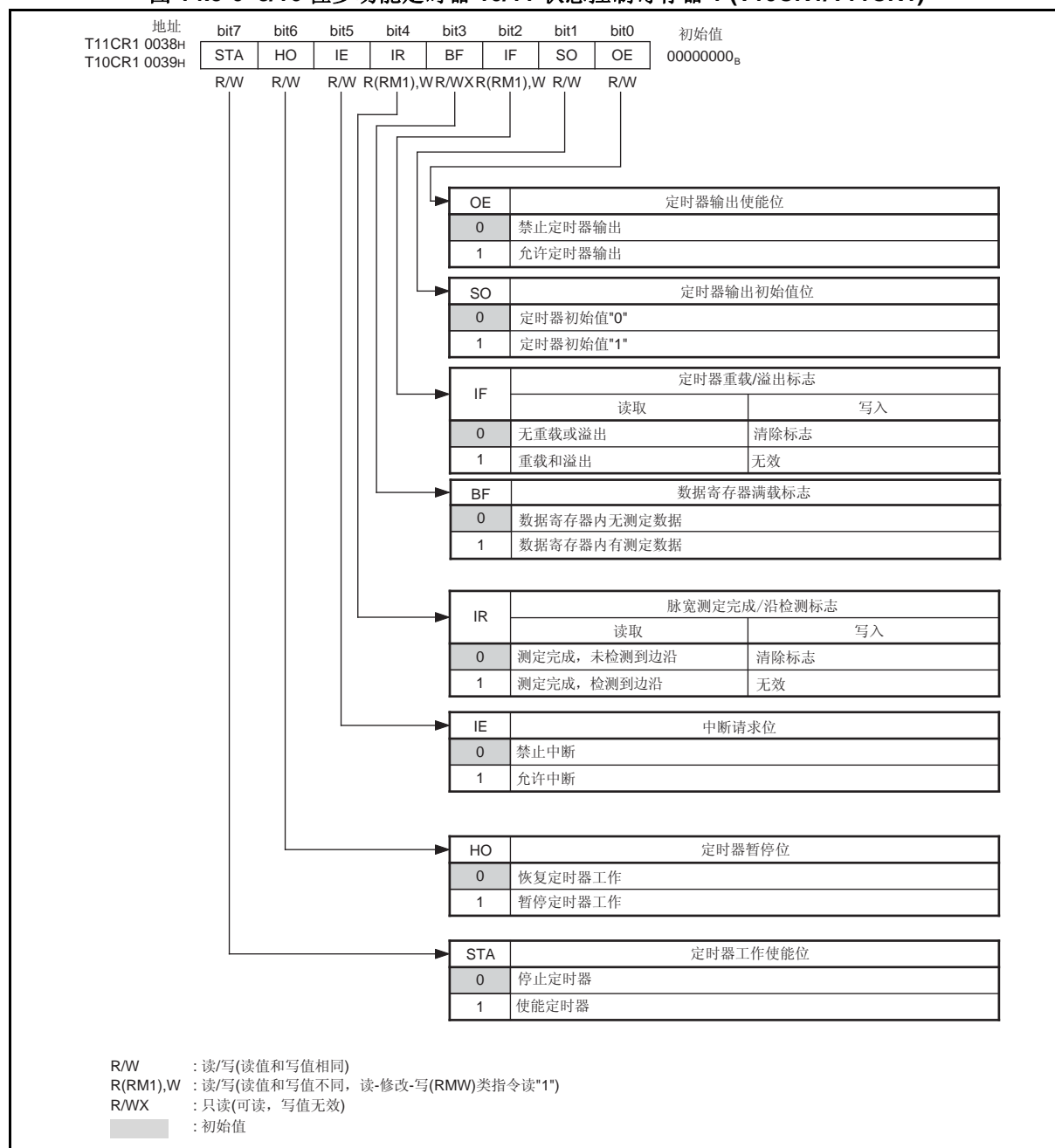


表 14.5-4 8/16 位多功能定时器 10/11 状态控制寄存器 1(T10CR1/T11CR1) 的位功能 (1 / 2)

位名称		功能描述
bit7	STA: 定时器工作使能位	<p>该位允许 / 停止定时器工作。</p> <p>写 "0": 停止定时器工作并将计数值设为 "00_H".</p> <ul style="list-style-type: none"> 选择 PWM 定时器功能 (可变周期模式; T10CR0/T11CR0: F3, F2, F1, F0 = 0100_B) 时, 可使用 T10CR1(定时器 10) 寄存器或 T11CR1(定时器 11) 寄存器的 STA 位来使能 / 禁止定时器工作。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 16 位工作模式 (TMCR1:MOD = 1) 下, 使用 T10CR1 (定时器 10) 寄存器的 STA 位使能 / 禁止定时器工作。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 <p>写 "1": 允许定时器从计数值 "00_H" 开始运行。</p> <ul style="list-style-type: none"> 该位置 "1" 前, 事先设置计数时钟选择位 (T10CR0/T11CR0:C2, C1, C0)、定时器工作选择位 (T10CR0/T11CR0:F3, F2, F1, F0)、定时器输出初始值位 (T10CR1/T11CR1:SO)、16 位模式使能位 (TMCR1:MOD) 和滤波器功能选择位 (TMCR1:FE11, FE10, FE01, FE00)。
bit6	HO: 定时器暂停位	<p>该位暂停或恢复定时器工作。</p> <ul style="list-style-type: none"> 定时器工作期间, 该位置 "1" 可暂停定时器工作。 使能定时器工作 (T10CR1/T11CR1:STA = 1) 后, 清 "0" 该位以恢复定时器工作。 使用 PWM 定时器功能 (可变周期模式; T10CR0/T11CR0: F3, F2, F1, F0 = 0100_B) 时, T10CR1(定时器 10) 或 T11CR1(定时器 11) 的 HO 位可暂停或恢复定时器运行。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。 16 位工作模式 (TMCR1:MOD = 1) 下, 使用 T10CR1 (定时器 10) 寄存器的 HO 位暂停或恢复定时器工作。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。
bit5	IE: 中断请求使能位	<p>该位允许或禁止中断请求的输出。</p> <p>写 "0": 禁止中断请求。</p> <p>写 "1": 脉宽测定完成 / 边沿检测标志 (T10CR1/T11CR1:IR) 或定时器重载 / 溢出标志 (T10CR1/T11CR1:IF) 置 "1" 时, 输出中断请求。</p> <p>除非 IF 标志中断使能位 (T10CR0/T11CR0:IFE) 也置 "1", 否则定时器重载 / 溢出标志 (T10CR1/T11CR1:IF) 的中断请求不被输出。</p>
bit4	IR: 脉宽测定完成 / 沿检测标志	<p>该位表示脉宽测定的完成或边沿的检测。</p> <ul style="list-style-type: none"> 选择 PWC 定时器功能时, 在脉宽测定完成后该位置 "1". 选择输入捕捉功能时, 检测到边沿后该位置 "1". 所选多功能定时器的功能既不是 PWC 定时器功能也不是输入捕捉功能时, 该位清 "0". 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终读 "1". 16 位工作模式下, T11CR1 (定时器 11) 寄存器的 IR 位清 "0". 对该位写 "0" 清 "0" 该位。 对该位写 "1" 被忽略。
bit3	BF: 数据寄存器满载标志	<ul style="list-style-type: none"> 使用 PWC 定时器功能时, 脉宽测量完成后, 将计数值保存在 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 时, 该位置 "1". 8 位工作模式下, 读取 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 时, 该位清 "0". 该位置 "1" 时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 保持数据。该位置 "1" 时, 即使检测到下一个边沿, 计数值也不会传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR), 因此下一个测定结果丢失。作为例外, T10CR0/T11CR0 寄存器的 F3 ~ F0 位设为 1001_B 时, 即使该位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR), 而周期测定结果不传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)。因此, 为了实施周期测定, 必须在周期完成前读取 "H" 脉冲测定结果。另外, 如果不在下个 "H" 脉冲完成前读取 "H" 脉冲测定结果和周期测定结果, 则其数据将会丢失。 16 位工作模式下, 读取 T11DR 1(定时器 11) 寄存器时, T10CR1 (定时器 10) 寄存器的 BF 位清 "0". 16 位工作模式下, T11CR1 (定时器 11) 寄存器的 BF 位清 "0". 选择 PWC 定时器功能以外的其他定时器功能时, 该位清 "0". 写值无效。

表 14.5-4 8/16 位多功能定时器 10/11 状态控制寄存器 1(T10CR1/T11CR1) 的位功能 (2 / 2)

位名称		功能描述
bit2	IF: 定时器重载 / 溢出标志	<p>该位用于检测计数值的匹配和计数器溢出。</p> <ul style="list-style-type: none"> 使用间隔定时器功能 (单次模式和连续模式) 或 PWM 定时器功能 (可变周期模式) 时, 如果 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值匹配计数值, 该位置 "1"。 使用 PWC 或输入捕捉功能时, 如果计数器发生溢出, 该位置 "1"。 使用读 - 修改 - 写 (RMW) 类指令时, 该位始终读 "1"。 对该位写 "0" 清 "0" 该位。 对该位写 "1" 无效。 选择 PWM 功能 (可变周期模式) 时, 该位清 "0"。 16 位工作模式下, T11CR1 (定时器 11) 寄存器的 IF 位清 "0"。
bit1	SO: 定时器输出初始值位	<p>通过向该位写值来设置定时器输出 (TMCR1:TO1/TO0) 的初始值。定时器工作使能位 (T10CR1/T11CR1:STA) 由 "0" 变为 "1" 时, 该位的值反映到定时器输出。</p> <ul style="list-style-type: none"> 在 16 位工作模式 (TMCR1:MOD = 1) 下, 使用 T10CR1 (定时器 10) 寄存器的 SO 位设置定时器输出初始值。这种场合下, 另一寄存器的 SO 位的值不影响运行。 定时器工作 (T10CR1/T11CR1:STA = 1) 期间, 对该位写值无效。但在 16 位工作模式下, 即使在定时器工作期间也可对 T11CR1 (定时器 11) 寄存器的 SO 位写值, 写值不直接影响定时器输出。 使用 PWM 定时器功能 (固定周期或可变周期模式) 或输入捕捉功能时, 该位的值无意义。
bit0	OE: 定时器输出使能位	<p>该位允许或禁止定时器输出。</p> <p>写 "0": 禁止定时器输出到外部引脚。这种场合, 外部引脚为通用端口。</p> <p>写 "1": 定时器输出 (TMCR1:TO1/TO0) 到外部引脚。</p>

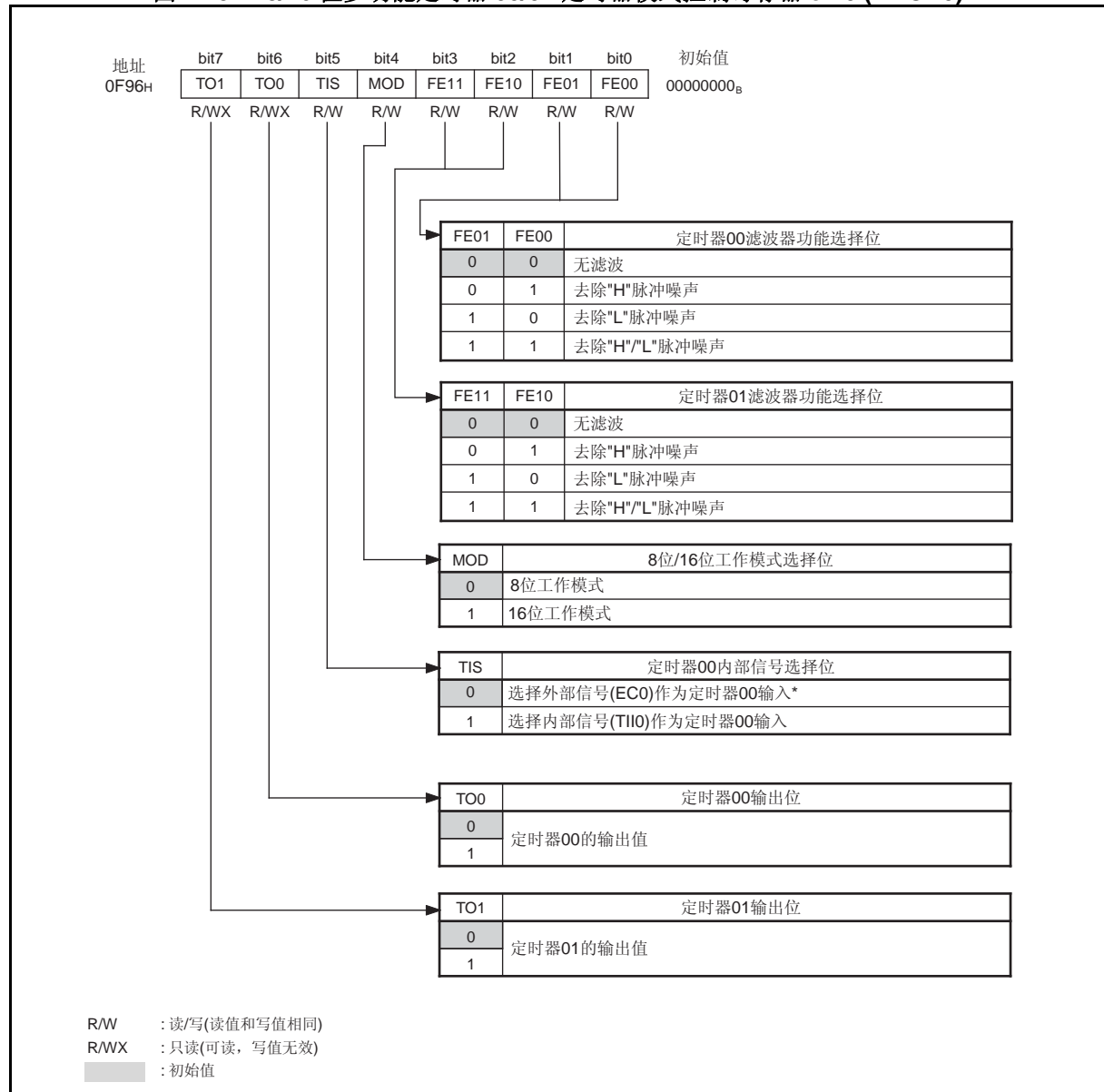
MB95330H 系列

14.5.5 8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCRO)

8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCRO) 选择滤波器功能、8 位或 16 位工作模式和定时器 00 的信号输入，并显示定时器输出值。该寄存器对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCRO)

图 14.5-7 8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCRO)



*: 通过设置 SYSC 寄存器可将 EC0 输入分配到 P12 或 P04。参考 "第 31 章系统设定控制器"。

表 14.5-5 8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCRO) 位功能 (1 / 2)

位名称		功能描述															
bit7	TO1: 定时器 01 输出位	<p>该位显示定时器 01 的输出值。定时器开始工作 (T00CR1/T01CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> 对该位写值无效。 在 16 位工作模式下, 选择 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 该位的值变为不确定。 选择间隔定时器功能或 PWC 定时器功能时, 如果定时器停止工作 (T00CR1/T01CR1:STA = 0), 该位保持最后的值。 选择 PWM 定时器功能 (固定周期模式) 时, 如果定时器停止工作, 该位保持最后的值。 定时器停止期间, 修改定时器工作模式选择位 (T00CR0/T01CR0: F3, F2, F1, F0) 时, 如果已执行同样的定时器运行, 则该位显示定时器工作的最后值, 否则显示其初始值 "0"。 															
bit6	TO0: 定时器 00 输出位	<p>该位显示定时器 00 的输出值。定时器开始工作 (T00CR1/T01CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> 对该位写值无效。 选择输入捕捉功能时, 该位的值变为不确定。 选择间隔定时器功能或 PWM 定时器功能 (可变周期模式) 或 PWC 定时器功能时, 如果定时器停止工作 (T00CR1/T01CR1:STA = 0), 该位保持最后的值。 选择 PWM 定时器功能 (固定周期模式) 时, 如果定时器停止工作, 该位保持最后的值。 定时器停止工作期间, 修改定时器工作模式选择位 (T00CR0/T01CR0: F3, F2, F1, F0) 时, 如果已执行相同的定时器运行, 则该位指示定时器工作的最后值, 否则显示其初始值 "0"。 															
bit5	TIS: 定时器 00 内部信号选择位	<p>使用 PWC 定时器或输入捕捉功能时, 该位选择输入到定时器 00 的输入信号。</p> <p>写 "0": 选择外部信号 (EC0) 作为定时器 00 的输入信号。</p> <p>写 "1": 选择内部信号 (TII0) 作为定时器 00 的输入信号。</p> <p>通过设定 SYSC 寄存器可将 EC0 输入分配到 P12 或 P04。参考 "第 31 章系统设定控制器" 中的 "31.2 系统设定寄存器 (SYSC)"。</p>															
bit4	MOD: 8 位 /16 位工作模式选择位	<p>该位选择 8 位或 16 位工作模式。</p> <p>写 "0": 允许定时器 00/01 分别作为 8 位定时器工作。</p> <p>写 "1": 允许定时器 00/01 作为 16 位定时器工作。</p> <ul style="list-style-type: none"> 该位置 "1" 的状态下, PWM 定时器模式功能 (可变周期模式) 下定时器开始工作 (T00CR1/T01CR1:STA=1) 时, 该位自动清 "0"。 定时器工作 (T00CR1:STA = 1 或 T01CR1:STA = 1) 期间, 对该位写值无效。 															
bit3, bit2	FE11, FE10: 定时器 01 滤波器功能选择位	<p>选择 PWC 定时器功能或输入捕捉功能时, 这些位选择输入到定时器 01 的外部信号 (EC0) 的滤波器功能。</p> <table border="1"> <thead> <tr> <th>FE11</th><th>FE10</th><th>定时器 01 滤波器</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>无滤波</td></tr> <tr> <td>0</td><td>1</td><td>去除 "H" 脉冲噪声</td></tr> <tr> <td>1</td><td>0</td><td>去除 "L" 脉冲噪声</td></tr> <tr> <td>1</td><td>1</td><td>去除 "H"/"L" 脉冲噪声</td></tr> </tbody> </table> <ul style="list-style-type: none"> 定时器工作 (T01CR1:STA = 1) 期间, 对该位写值无效。 选择间隔定时器或 PWM 定时器功能 (滤波器功能无效) 时, 这些位的设置无效。 	FE11	FE10	定时器 01 滤波器	0	0	无滤波	0	1	去除 "H" 脉冲噪声	1	0	去除 "L" 脉冲噪声	1	1	去除 "H"/"L" 脉冲噪声
FE11	FE10	定时器 01 滤波器															
0	0	无滤波															
0	1	去除 "H" 脉冲噪声															
1	0	去除 "L" 脉冲噪声															
1	1	去除 "H"/"L" 脉冲噪声															

表 14.5-5 8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCRO) 位功能 (2 / 2)

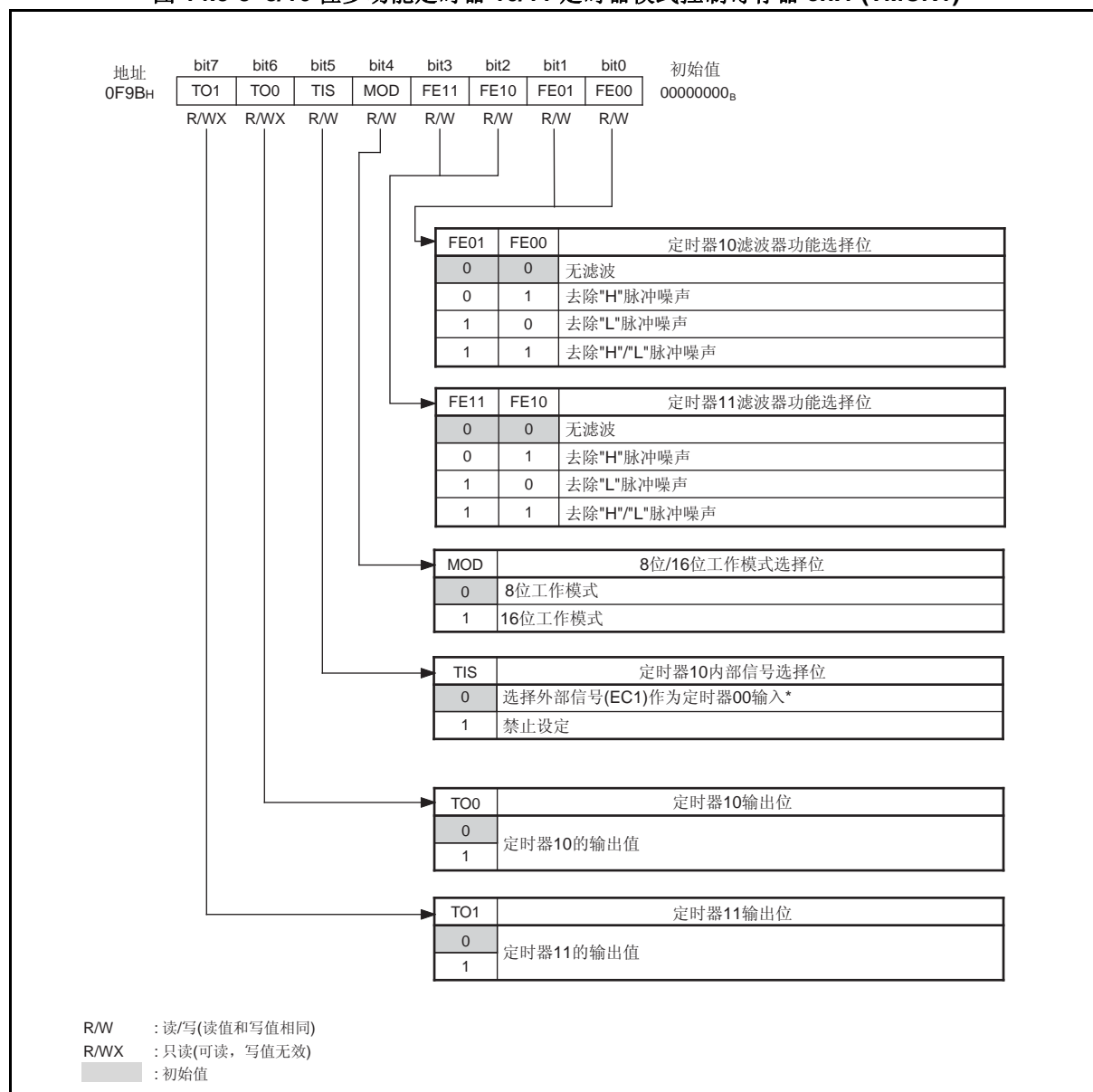
位名称		功能描述		
bit1, bit0	FE01, FE00: 定时器 00 滤波器 功能选择位	选择 PWC 定时器功能或输入捕捉功能时，这些位选择输入到定时器 00 的外部信号 (EC0) 的滤波器功能。		
		FE01	FE00	定时器 00 滤波器
		0	0	无滤波
		0	1	去除 "H" 脉冲噪声
		1	0	去除 "L" 脉冲噪声
		1	1	去除 "H"/"L" 脉冲噪声
		<ul style="list-style-type: none">• 定时器工作 (T00CR1:STA = 1) 期间，对该位写值无效。• 选择间隔定时器功能或PWM定时器功能时(滤波器功能无效)，这些位的设置无效。		

14.5.6 8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1)

8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1) 选择滤波器功能、8 位或 16 位工作模式和定时器 10 的信号输入，并显示定时器输出值。该寄存器对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1)

图 14.5-8 8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1)



*:EC1 输入分配到 P64。

表 14.5-6 8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1) 位功能 (1 / 2)

位名称		功能描述															
bit7	TO1: 定时器 11 输出位	<p>该位显示定时器 11 的输出值。定时器开始工作 (T10CR1/T11CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> 对该位写值无效。 在 16 位工作模式下, 选择 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 该位的值变为不确定。 选择间隔定时器功能或 PWC 定时器功能时, 如果定时器停止工作 (T10CR1/T11CR1:STA = 0), 该位保持最后的值。 选择 PWM 定时器功能 (固定周期模式) 时, 如果定时器停止工作, 该位保持最后的值。 定时器停止期间, 修改定时器工作模式选择位 (T10CR0/T11CR0: F3, F2, F1, F0) 时, 如果已执行同样的定时器运行, 则该位显示定时器运行的最后值, 否则显示其初始值 "0"。 															
bit6	TO0: 定时器 10 输出位	<p>该位显示定时器 10 的输出值。定时器开始工作 (T10CR1/T11CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> 对该位写值无效。 选择输入捕捉功能时, 该位的值变为不确定。 选择间隔定时器功能或 PWM 定时器功能 (可变周期模式) 或 PWC 定时器功能时, 如果定时器停止工作 (T10CR1/T11CR1:STA = 0), 该位保持最后的值。 选择 PWM 定时器功能 (固定周期模式) 时, 如果定时器停止工作, 该位保持最后的值。 定时器停止工作期间, 修改定时器工作模式选择位 (T10CR1/T11CR1: F3, F2, F1, F0) 时, 如果已执行相同的定时器运行, 则该位显示定时器运行的最后值, 否则显示其初始值 "0"。 															
bit5	TIS: 定时器 10 内部信号选择位	<p>使用 PWC 定时器或输入捕捉功能时, 该位选择输入到定时器 10 的输入信号。</p> <p>写 "0": 选择外部信号 (EC1) 作为定时器 10 的输入信号。</p> <p>写 "1": 禁止向 TIS 写 "1", 因为 TIS 选择内部信号 (TII0) 作为定时器 10 的信号输入而 ch.1 的 TII0 引脚内部固定在 "0"。</p> <p>EC1 输入分配到 P64。</p>															
bit4	MOD: 16 位模式使能位	<p>该位选择 8 位 /16 位工作模式。</p> <p>写 "0": 允许定时器 10/11 分别作为 8 位定时器工作。</p> <p>写 "1": 允许定时器 10/11 作为 16 位定时器工作。</p> <ul style="list-style-type: none"> 该位置 "1" 的状态下, PWM 定时器模式功能 (可变周期模式) 下定时器开始工作 (T10CR1/T11CR1:STA=1) 时, 该位自动清 "0"。 定时器工作 (T10CR1:STA = 1 或 T11CR1:STA = 1) 期间, 对该位写值无效。 															
bit3, bit2	FE11, FE10: 定时器 11 滤波器功能选择位	<p>选择 PWC 定时器功能或输入捕捉功能时, 这些位选择输入到定时器 11 的外部信号 (EC1) 的滤波器功能。</p> <table border="1"> <thead> <tr> <th>FE11</th><th>FE10</th><th>定时器 11 滤波器</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>无滤波</td></tr> <tr> <td>0</td><td>1</td><td>去除 "H" 脉冲噪声</td></tr> <tr> <td>1</td><td>0</td><td>去除 "L" 脉冲噪声</td></tr> <tr> <td>1</td><td>1</td><td>去除 "H"/"L" 脉冲噪声</td></tr> </tbody> </table> <ul style="list-style-type: none"> 定时器工作 (T11CR1:STA = 1) 期间, 对该位写值无效。 选择间隔定时器或 PWM 定时器功能 (滤波器功能无效) 时, 这些位的设置无效。 	FE11	FE10	定时器 11 滤波器	0	0	无滤波	0	1	去除 "H" 脉冲噪声	1	0	去除 "L" 脉冲噪声	1	1	去除 "H"/"L" 脉冲噪声
FE11	FE10	定时器 11 滤波器															
0	0	无滤波															
0	1	去除 "H" 脉冲噪声															
1	0	去除 "L" 脉冲噪声															
1	1	去除 "H"/"L" 脉冲噪声															

表 14.5-6 8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1) 位功能 (2 / 2)

位名称		功能描述		
bit1, bit0	FE01, FE00: 定时器 10 滤波器 功能选择位	选择 PWC 定时器功能或输入捕捉功能时，这些位选择输入到定时器 10 的外部信号 (EC1) 的滤波器功能。		
		FE01	FE00	定时器 10 滤波器
		0	0	无滤波
		0	1	去除 "H" 脉冲噪声
		1	0	去除 "L" 脉冲噪声
		1	1	去除 "H"/"L" 脉冲噪声
		<ul style="list-style-type: none">• 定时器工作 (T10CR1:STA = 1) 期间，对该位写值无效。• 选择间隔定时器功能或PWM定时器功能(滤波器功能无效)时，这些位的设置无效。		

MB95330H 系列

14.5.7 8/16 位多功能定时器 00/01 数据寄存器 ch.0 (T00DR/T01DR)

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于设置间隔定时器工作或 PWM 定时器工作时的计数上限值，读取 PWC 定时器工作或输入捕捉功能工作时的计数值。T00DR 和 T01DR 寄存器分别对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 数据寄存器 ch.0 (T00DR/T01DR)

图 14.5-9 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)

	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01DR	0F94 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T00DR	0F95 _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	
R,W	: 读 / 写 (读值与写值不同。)									

● 间隔定时器功能

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于设置间隔时间。定时器开始工作 (T00CR1/T01CR1:STA = 1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且计数器开始计数。计数值匹配 8 位比较器内锁存器保存的值时，该寄存器的值再次传输到锁存器并且计数值回到 "00_H"，计数器继续计数。

从该寄存器可读取当前计数值。

16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外，需要按照先 T01DR 后 T00DR 的顺序进行读写。

● PWM 定时器功能 (固定周期)

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于设置 "H" 脉宽时间。定时器开始工作 (T00CR1/T01CR1:STA=1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且从定时器输出 "H" 起，计数器开始计数。计数值匹配锁存器保存的值时，定时器输出 "L"，计数器继续计数，直到计数值到达 "FF_H"。发生溢出时，该寄存器的值再次传输到 8 位比较器内的锁存器，计数器开始下一周期的计数。

从该寄存器可读取当前计数值。16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外，需要按照 T01DR、T00DR 的先后顺序进行读取或写入。

● PWM 定时器功能 (可变周期)

8/16 位多功能定时器 00 数据寄存器 (T00DR) 和 8/16 位多功能定时器 01 数据寄存器 (T01DR) 分别用于设置 "L" 脉宽定时器和周期。定时器开始运行 (T00CR1/T01CR1:STA = 1) 时, 各寄存器的值传输到 8 位比较器内的锁存器并且两个计数器从定时器输出 "L" 起开始计数。传输到锁存器的 T00DR 值匹配定时器 00 计数器值时, 定时器开始输出 "H" 并且计数器继续计数, 直到传输到锁存器的 T01DR 值匹配定时器 01 计数器值。传输到 8 位比较器的锁存器的 T01DR 值匹配定时器 01 的计数器值时, T00DR 寄存器和 T01DR 寄存器的值再次传输到锁存器, 计数器开始执行下一个 PWM 计数周期。

从该寄存器可读取当前计数值。

16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外, 需要按照先 T01DR 后 T00DR 的顺序进行读取或写入。

● PWC 定时器功能

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于读取 PWC 测定结果。PWC 测定完成后, 计数器的值传输到该寄存器且 BF 位置 "1"。

读取 8/16 位多功能定时器 00/01 数据寄存器时, BF 位清 "0"。BF 位置 "1" 时, 没有数据传输到 8/16 位多功能定时器 00/01 数据寄存器。

作为例外, T00CR0/T01CR0 寄存器的 F3 ~ F0 位设为 "1001_B" 时, 即 "BF" 位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 00/01 数据寄存器, 而周期测定结果不传输到 8/16 位多功能定时器 00/01 数据寄存器。因此, 为了执行周期测定, 周期结束前必须读取 "H" 脉冲测定结果。另外, 如果下一个 "H" 脉冲完成前未读取 "H" 脉冲测定结果和周期测定结果, 数据将会丢失。

读取 8/16 位多功能定时器 00/01 数据寄存器时, 确保 BF 位不会意外清零。

若对 8/16 位多功能定时器 00/01 数据寄存器写入新数据, 保存的测定数据也更新为新数据。因此, 不可对寄存器写数据。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外, 需要按照先 T01DR 后 T00DR 的顺序进行读取或写入。

● 输入捕捉功能

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于读取输入捕捉结果。检测到指定沿时, 计数器值传输到 8/16 位多功能定时器 00/01 数据寄存器。

若对 8/16 位多功能定时器 00/01 数据寄存器写值, 保存的测定数据也更新为写值。因此, 不可对该寄存器写值。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外, 需要按照先 T01DR 后 T00DR 的顺序进行读取或写入。

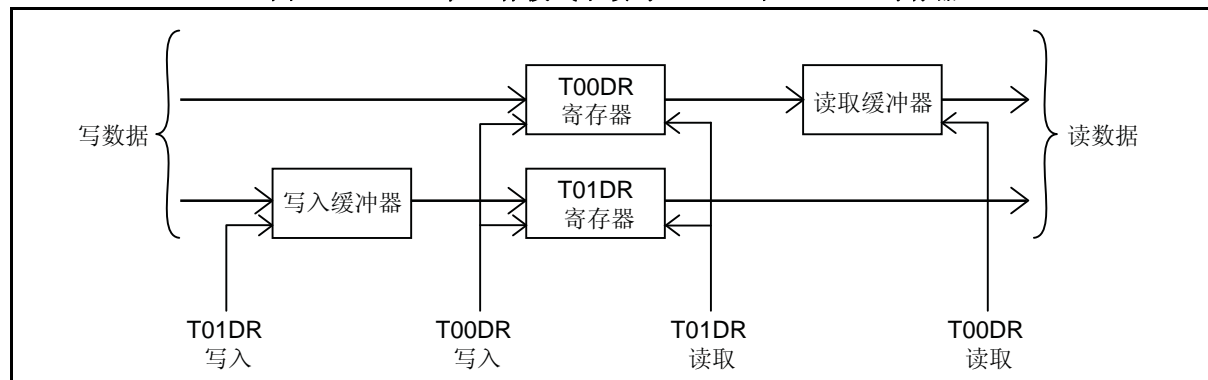
● 读取和写入

选择 16 位工作模式或 PWM 定时器功能 (可变周期) 时, 按照以下方法读取和写入 T00DR 和 T01DR。

- 读取 T01DR: 读访问 T01DR, 同时将 T00DR 的值保存到内部读取缓冲器。
- 读取 T00DR: 读访问内部读取缓冲器。
- 写入 T01DR: 对内部写入缓冲器写数据。
- 写入 T00DR: 写访问 T00DR, 同时将内部写入缓冲器的值保存到 T01DR。

图 14.5-10 是 16 位工作模式下 T00DR 和 T01DR 寄存器的读写操作。

图 14.5-10 16 位工作模式下读写 T00DR 和 T01DR 寄存器



14.5.8 8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于设置间隔定时器运行或 PWM 定时器运行时的计数上限值，读取 PWC 定时器运行或输入捕捉功能运行时的计数值。T10DR 和 T11DR 寄存器分别对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)

图 14.5-11 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11DR 0F99 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T10DR 0F9A _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	
R,W	: 读 / 写 (读值与写值不同。)								

● 间隔定时器功能

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于设置间隔时间。定时器开始工作 (T10CR1/T11CR1:STA = 1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且计数器开始计数。计数值匹配 8 位比较器内锁存器保存的值时，该寄存器的值再次传输到锁存器并且计数值回到 "00_H"，计数器继续计数。

从该寄存器可读取当前计数值。

16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外，需要按照先 T11DR 后 T10DR 的顺序进行读取和写入。

● PWM 定时器功能 (固定周期)

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于设置 "H" 脉宽时间。定时器开始工作 (T10CR1/T11CR1:STA=1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且从定时器输出 "H" 起，计数器开始计数。计数值匹配锁存器保存的值时，定时器输出 "L"，计数器继续计数，直到计数值到达 "FF_H"。发生溢出时，该寄存器的值再次传输到 8 位比较器内的锁存器，计数器开始下一周期的计数。

从该寄存器可读取当前计数值。16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外，需要按照先 T11DR 后 T10DR 的顺序进行读取和写入。

● PWM 定时器功能 (可变周期)

8/16 位多功能定时器 10 数据寄存器 (T10DR) 和 8/16 位多功能定时器 11 数据寄存器 (T11DR) 分别用于设置 "L" 脉宽定时器和周期。定时器开始运行 (T10CR1/T11CR1:STA = 1) 时, 各寄存器的值传输到 8 位比较器内的锁存器并且两个计数器从定时器输出 "L" 起开始计数。传输到锁存器的 T10DR 值匹配定时器 10 计数器值时, 定时器开始输出 "H" 并且计数器继续计数, 直到传输到锁存器的 T11DR 值匹配定时器 11 计数器值。传输到 8 位比较器的锁存器的 T11DR 值匹配定时器 11 的计数器值时, T10DR 寄存器和 T11DR 寄存器的值再次传输到锁存器, 计数器开始执行下一个 PWM 计数周期。

从该寄存器可读取当前计数值。

16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外, 需要按照先 T11DR 后 T10DR 的顺序进行读取和写入。

● PWC 定时器功能

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于读取 PWC 测定结果。PWC 测定完成后, 计数器的值传输到该寄存器且 BF 位置 "1"。

读取 8/16 位多功能定时器 10/11 数据寄存器时, BF 位清 "0"。BF 位置 "1" 时, 没有数据传输到 8/16 位多功能定时器 10/11 数据寄存器。

作为例外, T10CR0/T11CR0 寄存器的 F3 ~ F0 位设为 "1001_B" 时, 即 "BF" 位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 10/11 数据寄存器, 而周期测定结果不传输到 8/16 位多功能定时器 10/11 数据寄存器。因此, 为了执行周期测定, 周期结束前必须读取 "H" 脉冲测定结果。另外, 如果下一个 "H" 脉冲完成前未读取 "H" 脉冲测定结果和周期测定结果, 数据将会丢失。

读取 8/16 位多功能定时器 10/11 数据寄存器时, 需确保 BF 位不会意外清零。

若对 8/16 位多功能定时器 10/11 数据寄存器写入新数据, 保存的测定数据也更新为新数据。因此, 不可对寄存器写数据。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外, 需要按照先 T11DR 后 T10DR 的顺序进行读取和写入。

● 输入捕捉功能

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于读取输入捕捉结果。检测到指定沿时, 计数器值传输到 8/16 位多功能定时器 10/11 数据寄存器。

若对 8/16 位多功能定时器 10/11 数据寄存器写值, 保存的测定数据也更新为写值。因此, 不可对该寄存器写值。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外, 需要按照先 T11DR 后 T10DR 的顺序进行读取和写入。

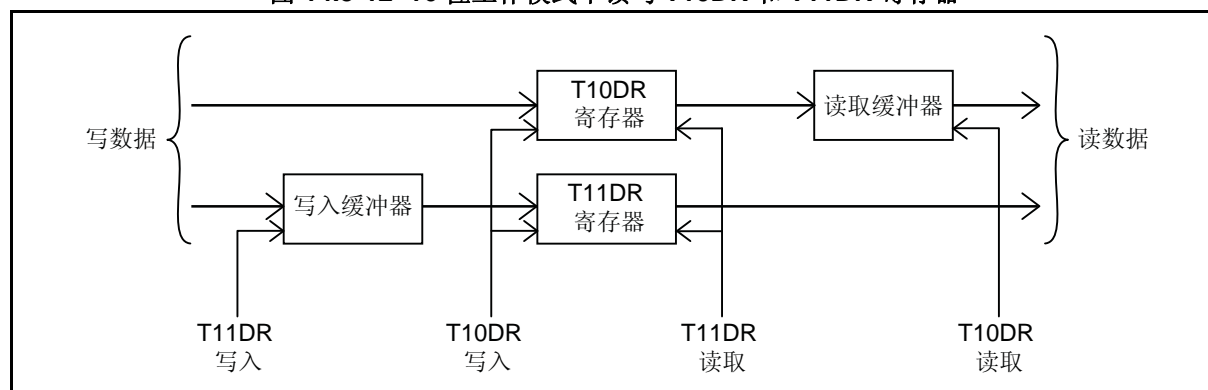
● 读取和写入

选择 16 位工作模式或 PWM 定时器功能 (可变周期) 时, 按照以下方法读 / 写 T10DR 和 T11DR。

- 读取 T11DR: 读访问 T11DR, 同时将 T10DR 的值保存到内部读取缓冲器。
- 读取 T10DR: 读访问内部读取缓冲器。
- 写入 T11DR: 对内部写入缓冲器写数据。
- 写入 T10DR: 写访问 T10DR, 同时将内部写入缓冲器的值保存到 T11DR。

图 14.5-12 是 16 位工作模式下 T10DR 和 T11DR 寄存器的读写操作。

图 14.5-12 16 位工作模式下读写 T10DR 和 T11DR 寄存器



MB95330H 系列

14.6 8/16 位多功能定时器的中断

8/16 位多功能定时器生成以下中断。每个中断均有指定中断号和中断向量。

- 定时器 00 中断
- 定时器 01 中断
- 定时器 10 中断
- 定时器 11 中断

■ 定时器 00 中断

表 14.6-1 列出了定时器 00 中断和中断源。

表 14.6-1 定时器 00 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配	PWC 定时器功能或输入捕捉功能时的溢出	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测
中断标志	T00CR1:IF	T00CR1:IF	T00CR1:IR
中断使能	T00CR1:IE 和 T00CR0:IFE	T00CR1:IE 和 T00CR0:IFE	T00CR1:IE

■ 定时器 01 中断

表 14.6-2 列出了定时器 01 中断和中断源。

表 14.6-2 定时器 01 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配 16 位工作模式时除外	PWC 定时器功能或输入捕捉功能时的溢出 16 位工作模式时除外	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测 16 位工作模式时除外
中断标志	T01CR1:IF	T01CR1:IF	T01CR1:IR
中断使能	T01CR1:IE 和 T01CR0:IFE	T01CR1:IE 和 T01CR0:IFE	T01CR1:IE

■ 定时器 10 中断

表 14.6-3 介绍定时器 10 中断和中断源。

表 14.6-3 定时器 10 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配	PWC 定时器功能或输入捕捉功能时的溢出	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测
中断标志	T10CR1:IF	T10CR1:IF	T10CR1:IR
中断使能	T10CR1:IE 和 T10CR0:IFE	T10CR1:IE 和 T10CR0:IFE	T10CR1:IE

■ 定时器 11 中断

表 14.6-4 介绍定时器 11 中断和中断源。

表 14.6-4 定时器 11 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配 16 位工作模式时除外	PWC 定时器功能或输入捕捉功能时的溢出 16 位工作模式时除外	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测 16 位工作模式时除外
中断标志	T11CR1:IF	T11CR1:IF	T11CR1:IR
中断使能	T11CR1:IE 和 T11CR0:IFE	T11CR1:IE 和 T11CR0:IFE	T11CR1:IE

■ 8/16 位多功能定时器中断相关的寄存器和向量表地址

表 14.6-5 8/16 位多功能定时器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
8/16 多功能定时器 ch. 0 (低位)/ 定时器 00	IRQ05	ILR1	L05	FFF0 _H	FFF1 _H
8/16 多功能定时器 ch. 0 (高位)/ 定时器 01	IRQ06	ILR1	L06	FFEE _H	FFEF _H
8/16 多功能定时器 ch. 1 (低位)/ 定时器 10	IRQ22	ILR5	L22	FFCE _H	FFCF _H
8/16 多功能定时器 ch. 1 (低位)/ 定时器 11	IRQ14	ILR3	L14	FFDE _H	FFDF _H

ch.: 通道
关于外设功能的中断请求号和向量表地址，参考 " 附录 B 中断源一览 "。

14.7 间隔定时器功能的使用 (单次模式)

本节介绍 8/16 位多功能定时器的间隔定时器功能 (单次模式)。

■ 间隔定时器功能的使用 (单次模式) (定时器 0)

为使用间隔定时器功能，需如图 14.7-1 所示设定寄存器。

图 14.7-1 间隔定时器功能的设置 (单次模式 0)(定时器 0)

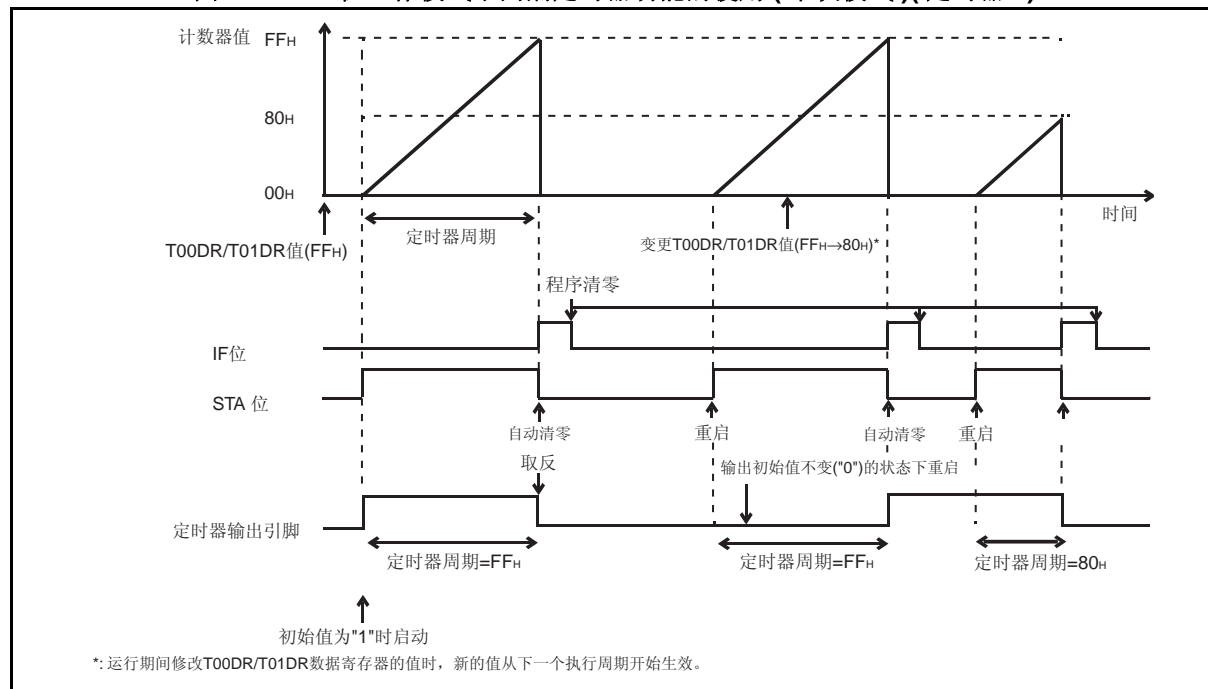
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	0
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T00DR/T01DR	设置间隔时间 (计数器比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用间隔定时器功能 (单次模式) 时，使能定时器运行 (T00CR1/T01CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时，定时器输出 (TMCR0:TO0/TO1) 取反，且中断标志 (T00CR1/T01CR1:IF) 置 "1"，起始位 (T00CR1/T01CR1:STA) 清 "0"，然后计数器停止计数。

计数器开始计数时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器内的临时存储锁存器 (比较数据存储锁存器)。

图 14.7-2 是 8 位工作模式下间隔定时器功能 (定时器 0) 的使用。

图 14.7-2 8 位工作模式下间隔定时器功能的使用 (单次模式)(定时器 0)



■ 间隔定时器功能的使用 (单次模式) (定时器 1)

为使用间隔定时器功能，需如图 14.7-3 所示设定寄存器。

图 14.7-3 间隔定时器功能的设置 (定时器 1)

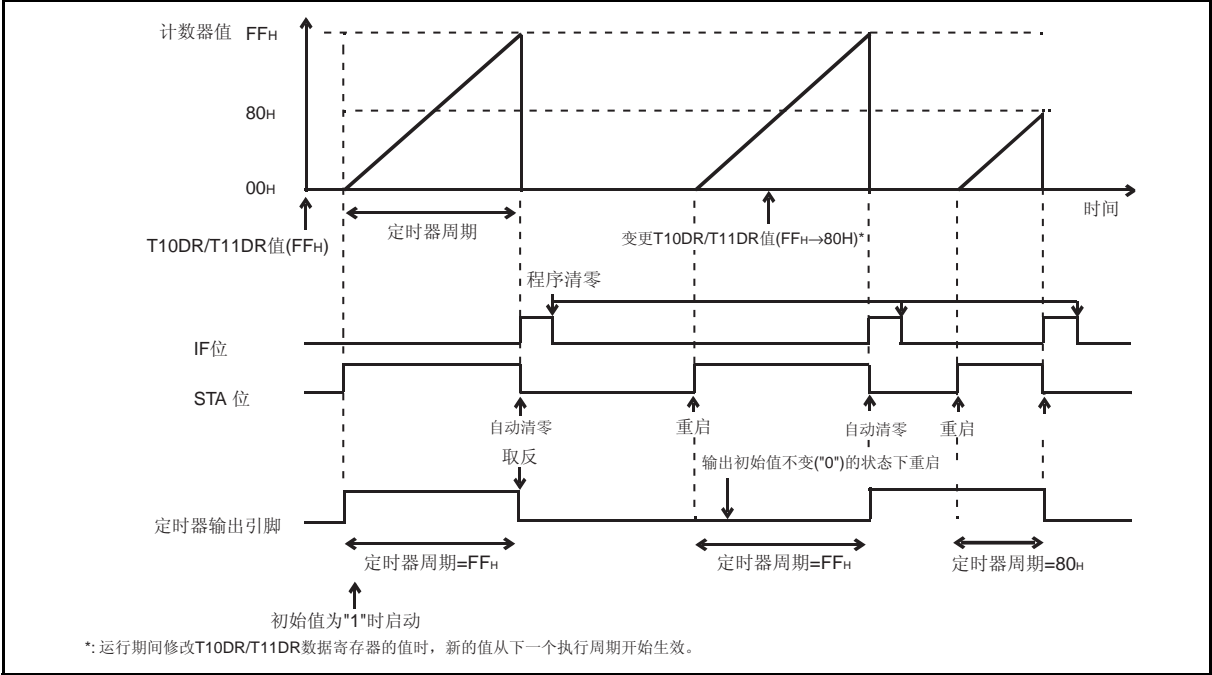
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	0
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置间隔时间 (计数器比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用间隔定时器功能 (单次模式) 时，使能定时器运行 (T10CR1/T11CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值时，定时器输出 (TMCR1:TO0/TO1) 取反，且中断标志 (T10CR1/T11CR1:IF) 置 "1"，起始位 (T10CR1/T11CR1:STA) 清 "0"，然后计数器停止计数。

计数器开始计数时，8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器内的临时存储锁存器 (比较数据存储锁存器)。

图 14.7-4 是 8 位工作模式下间隔定时器功能 (定时器 1) 的使用。

图 14.7-4 8 位工作模式下间隔定时器功能的使用 (单次模式) (定时器 1)



14.8 间隔定时器功能的使用 (连续模式)

本节介绍 8/16 位多功能定时器的间隔定时器功能 (连续工作模式)。

■ 间隔定时器功能的使用 (连续模式) (定时器 0)

为使用间隔定时器功能 (连续模式)，需如图 14.8-1 所示设定寄存器。

图 14.8-1 间隔计数器功能的设置 (连续模式) (定时器 0)

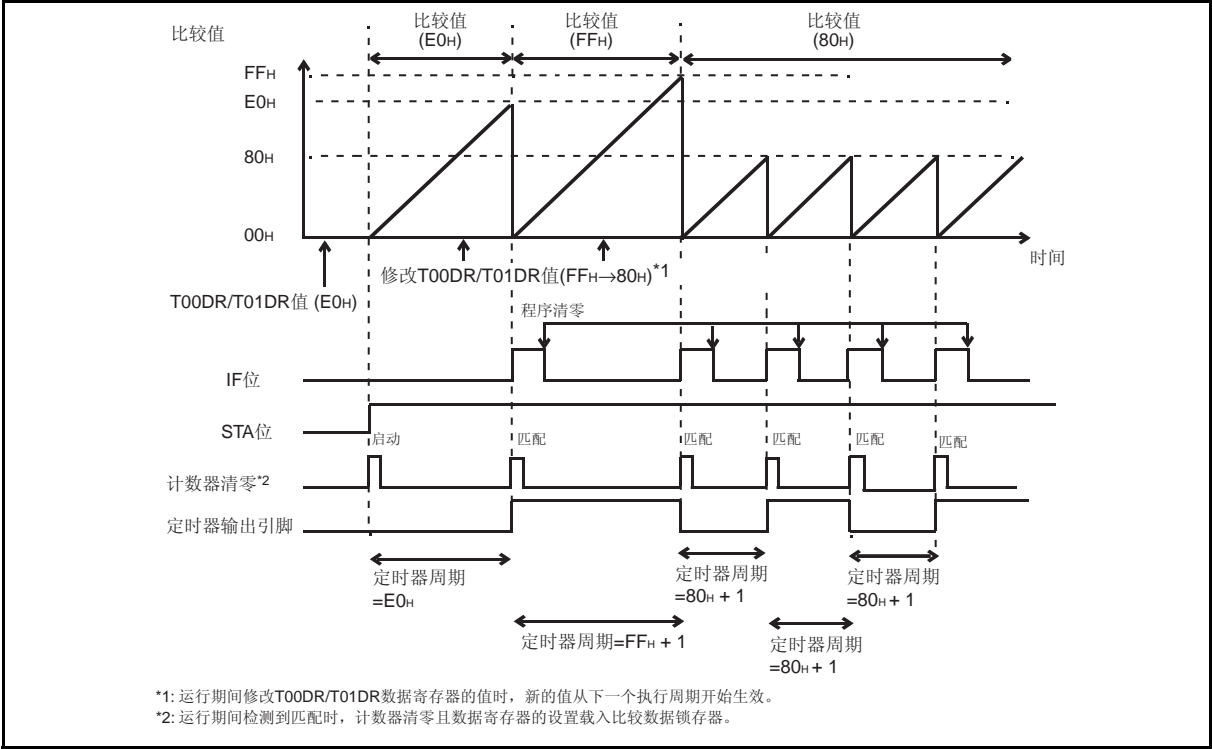
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	1
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T00DR/T01DR	设置间隔时间 (计数器比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用间隔定时器功能 (连续模式) 时，使能定时器运行 (T00CR1/T01CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时，定时器输出位 (TMCR0:TO0/TO1) 取反且中断标志 (T00CR1/T01CR1:IF) 置 "1"，计数器回到 "00_H" 并重新开始计数。连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数值比较匹配时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止工作时，定时器输出位 (TMCR0:TO0/TO1) 保留最后的值。

图 14.8-2 间隔定时器功能的使用示例 (连续模式) (定时器 0)



■ 间隔定时器功能的使用 (连续模式) (定时器 1)

为使用间隔定时器功能 (连续模式), 需如图 14.8-3 所示设定寄存器。

图 14.8-3 间隔计数器功能的设置 (连续模式) (定时器 1)

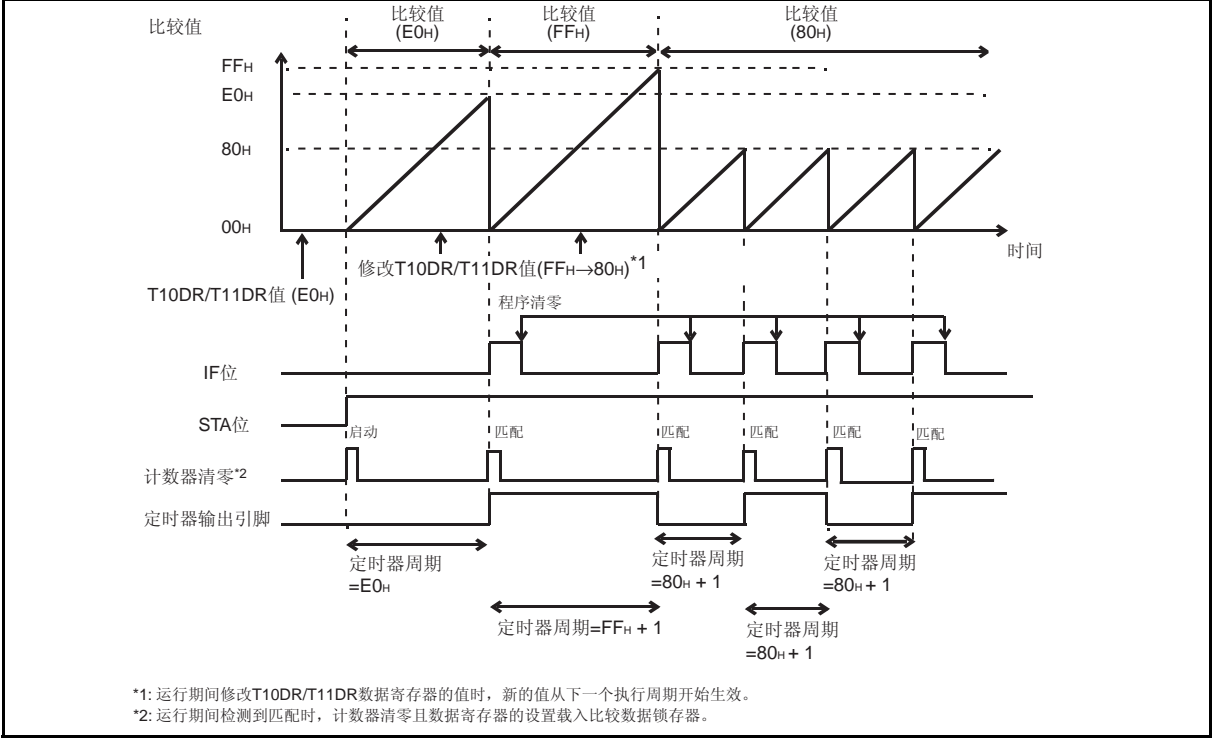
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	1
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置间隔时间 (计数器比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用间隔定时器功能 (连续模式) 时, 使能定时器运行 (T10CR1/T11CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值时, 定时器输出位 (TMCR1:TO0/TO1) 取反且中断标志 (T10CR1/T11CR1:IF) 置 "1", 计数器回到 "00_H" 并重新开始计数。连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数值比较匹配时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止工作时, 定时器输出位 (TMCR1:TO0/TO1) 保留最后的值。

图 14.8-4 间隔定时器功能的使用示例 (连续模式) (定时器 1)



14.9 间隔定时器功能的使用 (自由运行模式)

本节介绍 8/16 位多功能定时器的间隔定时器功能 (自由运行模式)。

■ 间隔定时器功能的使用 (自由运行模式) (定时器 0)

为使用间隔定时器功能 (自由运行模式)，需如图 14.9-1 所示设置定时器。

图 14.9-1 间隔定时器功能的设置 (自由运行模式) (定时器 0)

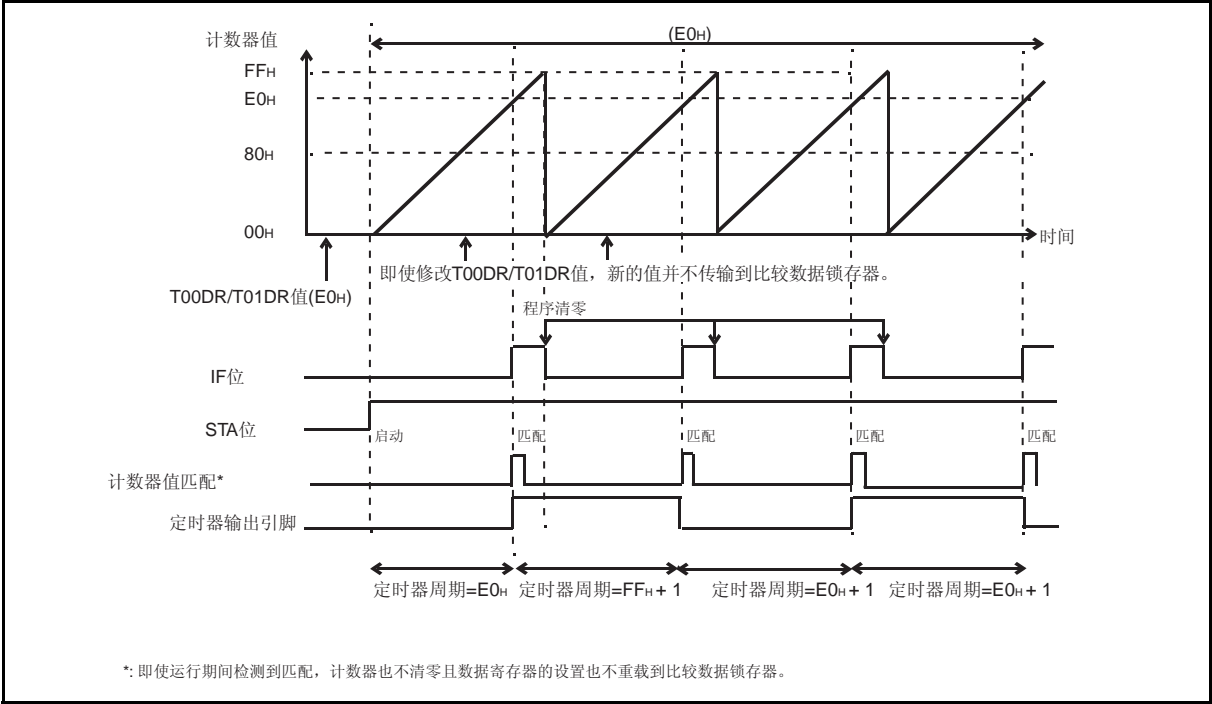
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	1	0
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T00DR/T01DR	设置间隔时间 (计数器比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用间隔定时器功能 (自由运行模式) 时，使能定时器运行 (T00CR1/T01CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时，定时器输出位 (TMCR0:TO0/TO1) 取反且中断标志 (T00CR1/T01CR1:IF) 置 "1"。若计数器在上述设置状态下继续计数且计数值到达 "FF_H"，则计数器回到 "00_H" 并重新开始计数。该连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数器值比较匹配时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止工作时，定时器输出位 (TMCR0:TO0/TO1) 保留最后的值。

图 14.9-2 间隔定时器功能的使用示例 (自由运行模式) (定时器 0)



■ 间隔定时器功能的使用 (自由运行模式)(定时器 1)

为使用间隔定时器功能 (自由运行模式), 需如图 14.9-3 所示设置定时器。

图 14.9-3 间隔定时器功能的设置 (自由运行模式) (定时器 1)

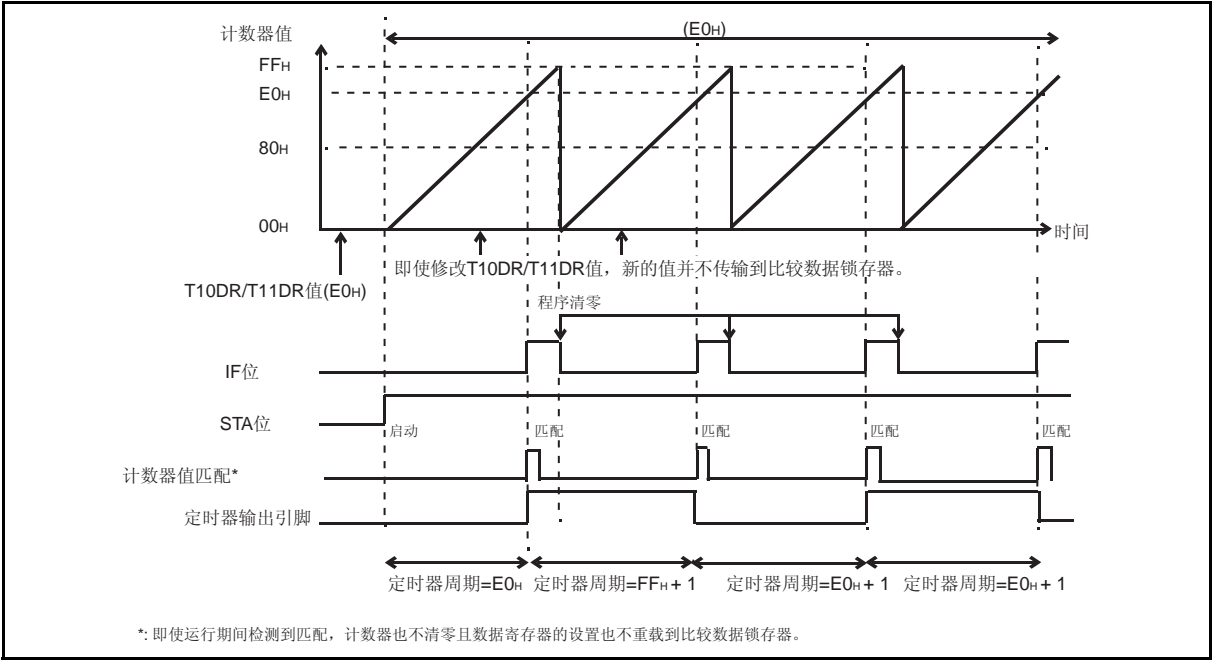
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	1	0
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置间隔时间 (计数器比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用间隔定时器功能 (自由运行模式) 时, 使能定时器运行 (T10CR1/T11CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值时, 定时器输出位 (TMCR1:TO0/TO1) 取反且中断标志 (T10CR1/T11CR1:IF) 置 "1"。若计数器在上述设置状态下继续计数且计数值到达 "FF_H", 则计数器回到 "00_H" 并重新开始计数。该连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数器值比较匹配时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止工作时, 定时器输出位 (TMCR1:TO0/TO1) 保留最后的值。

图 14.9-4 间隔定时器功能的使用示例 (自由运行模式) (定时器 1)



14.10 PWM 定时器功能的使用 (固定周期模式)

本节介绍 8/16 位多功能定时器的 PWM 定时器功能 (固定周期模式)。

■ PWM 定时器功能的使用 (固定周期模式)(定时器 0)

为使用 PWM 定时器功能 (固定周期模式)，需如图 14.10-1 所示设置寄存器。

图 14.10-1 PWM 定时器功能的设置 (固定周期模式)(定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	1	1
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	○	○	x	x	x	x	x	○
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T00DR/T01DR	设置 "H" 脉宽 (比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用 PWM 定时器功能 (固定周期模式) 时，定时器输出引脚 (TO00/TO01) 输出可变 "H" 脉宽和固定周期的 PWM 信号。8 位工作模式下周期固定在 "FF_H"; 16 位工作模式下周期固定在 "FFFF_H"。时间由所选计数时钟决定。"H" 脉宽由 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值指定。

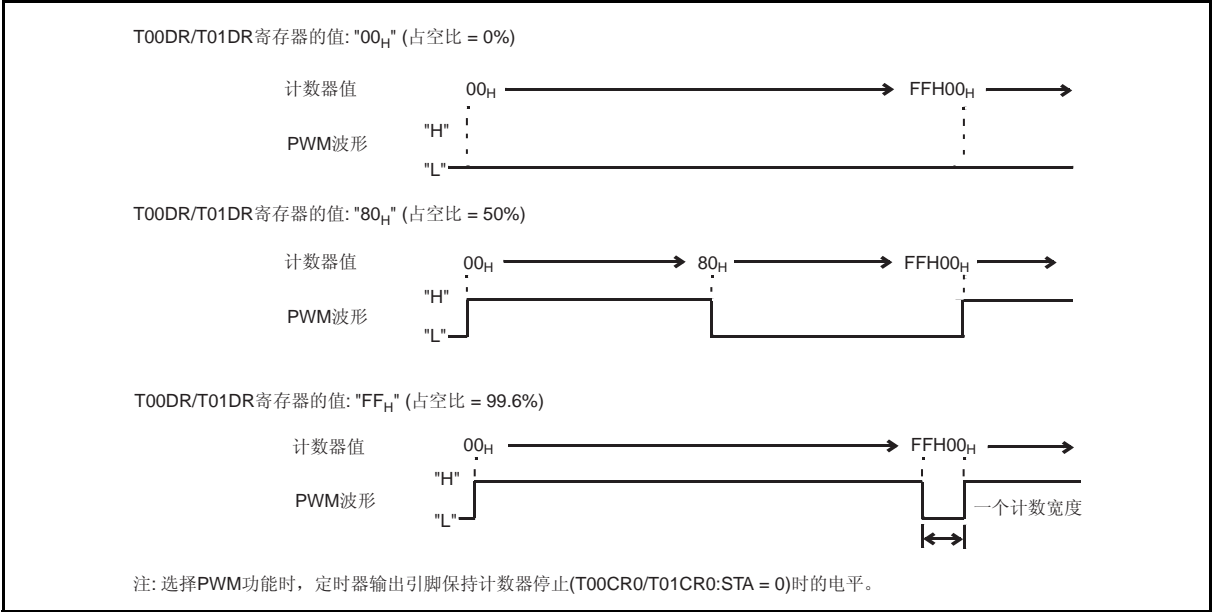
该功能对于中断标志 (T00CR1/T01CR1:IF) 无效。因为每个周期都始于 "H" 脉冲输出，定时器输出初始值设置位 (T00CR1/T01CR1:SO) 不影响运行。

计数器开始计数或检测出计数器值比较匹配时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止工作时，定时器输出位 (TMCR0:TO0/TO1) 保留最后的值。

定时器启动 (对 STA 位写 "1") 后的输出波形中，"H" 脉冲比设定值短一个计数时钟周期。"H" 脉冲比设定在 T00DR/T01DR 寄存器的值短一个计数时钟周期。

图 14.10-2 PWM 定时器功能的使用示例 (固定周期模式) (定时器 0)



■ PWM 定时器功能的使用 (固定周期模式)(定时器 1)

为使用 PWM 定时器功能 (固定周期模式)，需如图 14.10-3 所示设置寄存器。

图 14.10-3 PWM 定时器功能的设置 (固定周期模式)(定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	1	1
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	○	○	x	x	x	x	x	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置 "H" 脉宽 (比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

使用 PWM 定时器功能 (固定周期模式) 时，定时器输出引脚 (TO10/TO11) 输出可变 "H" 脉宽和固定周期的 PWM 信号。8 位工作模式下周期固定在 "FF_H"; 16 位工作模式下周期固定在 "FFFF_H"。时间由所选计数时钟决定。"H" 脉宽由 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值指定。

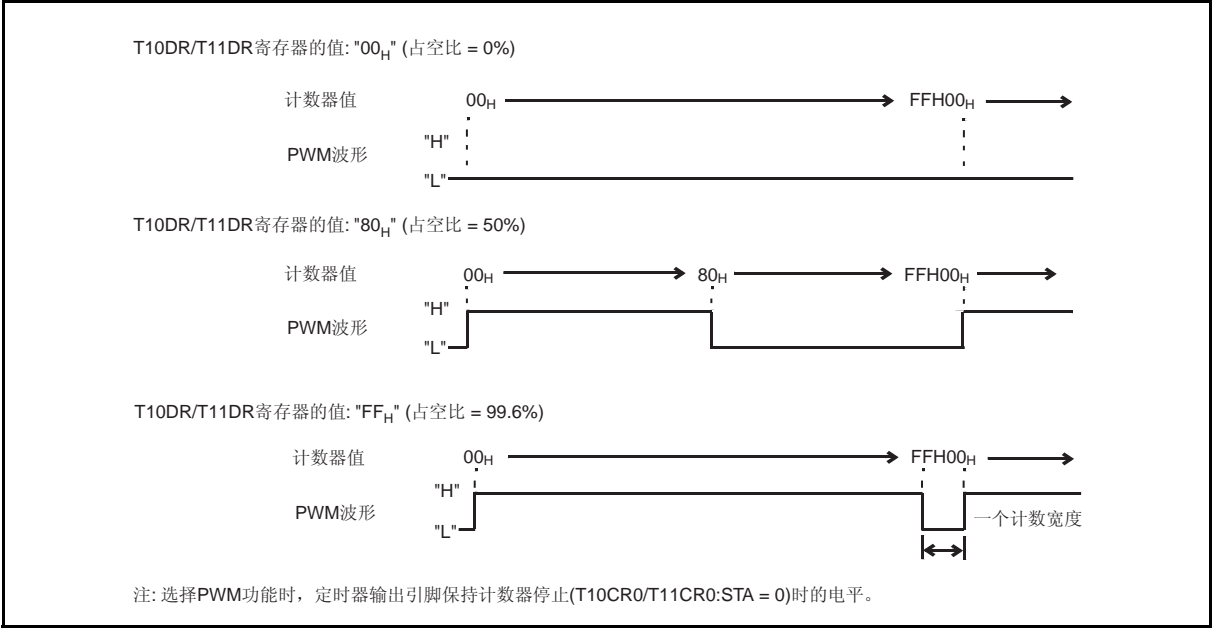
该功能对于中断标志 (T10CR1/T11CR1:IF) 无效。因为每个周期都始于 "H" 脉冲输出，定时器输出初始值设置位 (T10CR1/T11CR1:SO) 不影响运行。

计数器开始计数或检测出计数器值比较匹配时，8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止工作时，定时器输出位 (TMCR1:TO0/TO1) 保留最后的值。

定时器启动 (对 STA 位写 "1") 后的输出波形中，"H" 脉冲比设定值短一个计数时钟周期。"H" 脉冲比设定在 T10DR/T11DR 寄存器的值短一个计数时钟周期。

图 14.10-4 PWM 定时器功能的使用示例 (固定周期模式)(定时器 1)



14.11 PWM 定时器功能的使用 (可变周期模式)

本节介绍 8/16 位多功能定时器的 PWM 定时器功能 (可变周期模式)。

■ PWM 定时器功能的使用 (可变周期模式) (定时器 0)

为使用 PWM 定时器功能 (可变周期模式)，需如图 14.11-1 所示设置寄存器。

图 14.11-1 PWM 定时器功能的设置 (可变周期模式) (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	1	0	0
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	x	x
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	x	○	○	○	○
T00DR	设置 "L" 脉宽 (比较值)							
T01DR	设置 PWM 波形周期 (比较值)							
	○ : 使用位							
	x : 未用位							
	1 : 置 "1"							
	0 : 清 "0"							

在 PWM 定时器功能 (可变周期模式) 的模式下，使用定时器 00/01。定时器输出引脚 (TO00) 输出任意周期和任意占空比的 PWM 信号。周期由 8/16 位多功能定时器 01 数据寄存器 (T01DR) 指定，"L" 脉宽由 8/16 位多功能定时器 00 数据寄存器 (T00DR) 指定。

因该功能使用两个 8 位计数器，所以多功能定时器不可构成一个 16 位计数器。

使能定时器运行 (设置 T00CR1:STA = 1 或 T01CR1:STA = 1) 清 "0" 模式位 (TMCRO:MOD)。因为第一个周期总是始于 "L" 脉冲输出，定时器的初始值设置位 (T00CR1/T01CR1:SO) 无效。

对应中断标志的 8 位计数器匹配相应 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时，中断标志 (T00CR1/T01CR1:IF) 置位。

计数器开始计数或检测出计数值比较匹配时，8/16 位多功能定时器 00/01 数据寄存器的值传输到比较器中的临时储存锁存器 (比较数据储存锁存器)。

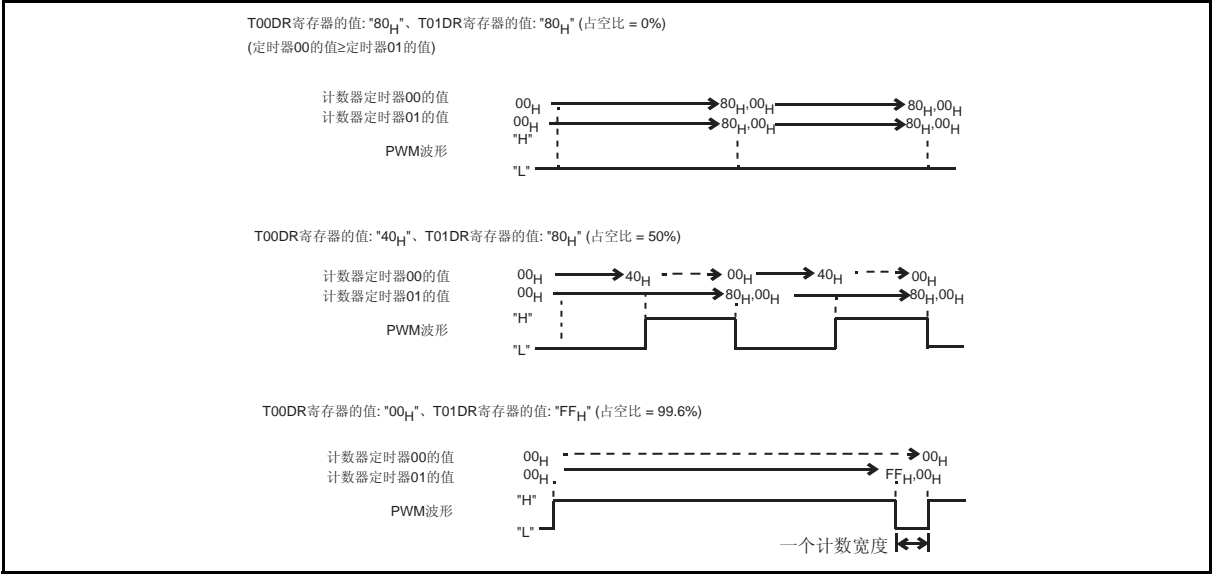
"L" 脉宽设定值比周期设定值大时，不输出 "H"。

务必为定时器 00 和定时器 01 选择同一个计数时钟，禁止为两个定时器选用不同的计数时钟。

定时器停止工作时，定时器输出位 (TMCRO:TO0) 保留最后的输出值。

如果操作期间修改 8/16 位多功能定时器 00/01 数据寄存器的数据，则写入的数据从检测到同步匹配后的周期开始生效。

图 14.11-2 PWM 定时器功能的使用示例 (可变周期模式) (定时器 0)



■ PWM 定时器功能的使用 (可变周期模式)(定时器 1)

为使用 PWM 定时器功能 (可变周期模式)，需如图 14.11-3 所示设置寄存器。

图 14.11-3 PWM 定时器功能的设置 (可变周期模式)(定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	1	0	0
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	x	x
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	x	○	○	○	○
T10DR	设置 "L" 脉宽 (比较值)							
T11DR	设置 PWM 波形周期 (比较值)							
○ : 使用位								
x : 未用位								
1 : 置 "1"								
0 : 清 "0"								

在 PWM 定时器功能 (可变周期模式) 的模式下，使用定时器 10/11。定时器输出引脚 (TO10) 输出任意周期和任意占空比的 PWM 信号。周期由 8/16 位多功能定时器 11 数据寄存器 (T11DR) 指定，"L" 脉宽由 8/16 位多功能定时器 10 数据寄存器 (T10DR) 指定。

因该功能使用两个 8 位计数器，所以多功能定时器不可构成一个 16 位计数器。

使能定时器运行 (设置 T10CR1:STA = 1 或 T11CR1:STA = 1) 清 "0" 模式位 (TMCR1:MOD)。因为第一个周期总是始于 "L" 脉冲输出，定时器的初始值设置位 (T10CR1/T11CR1:SO) 无效。

对应中断标志的 8 位计数器匹配相应 8/16 位多功能定时器 00/01 数据寄存器 (T10DR/ T11DR) 的值时，中断标志 (T10CR1/T11CR1:IF) 置位。

计数器开始计数或检测出计数值比较匹配时，8/16 位多功能定时器 10/11 数据寄存器的值传输到比较器中的临时储存锁存器 (比较数据储存锁存器)。

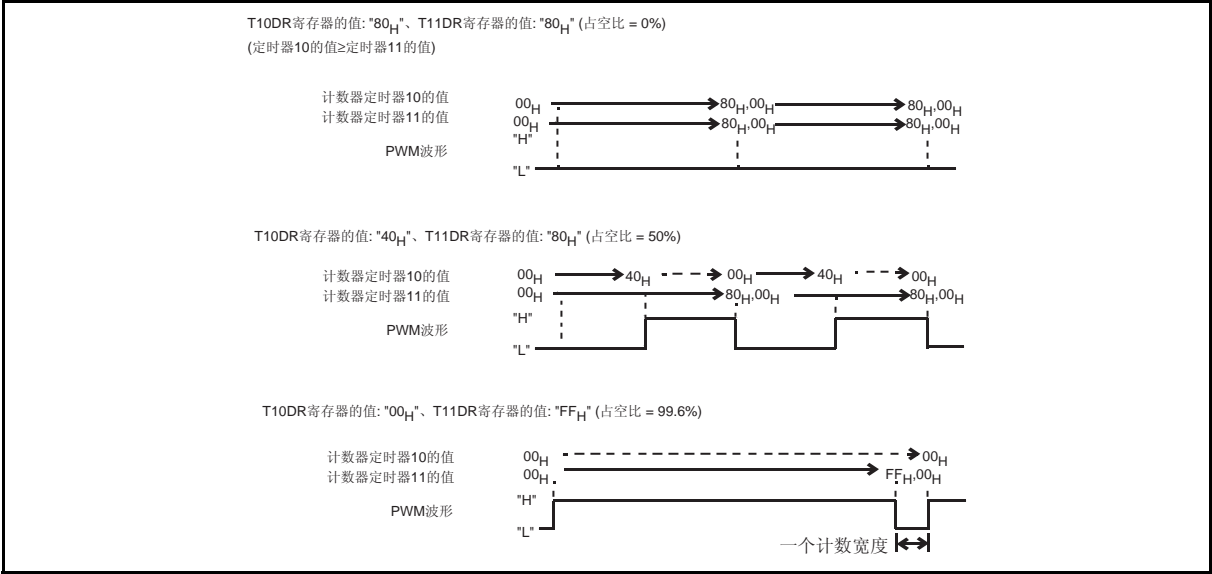
"L" 脉宽设定值比周期设定值大时，不输出 "H"。

务必为定时器 10 和定时器 11 选择同一个计数时钟，禁止为两个定时器选用不同的计数时钟。

定时器停止工作时，定时器输出位 (TMCR1:TO0) 保留最后的输出值。

如果运行期间修改 8/16 位多功能定时器 10/11 数据寄存器的数据，则写入的数据从检测到同步匹配后的周期开始生效。

图 14.11-4 PWM 定时器功能的使用示例 (可变周期模式) (定时器 1)



14.12 PWC 定时器功能的使用

本节介绍 8/16 位多功能定时器的 PWC 定时器功能。

■ PWC 定时器功能的使用 (定时器 0)

为使用 PWC 定时器功能，需如图 14.12-1 所示设置寄存器。

图 14.12-1 PWC 定时器功能的设置 (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	○	○	○	○
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	○	○	○	○	x
TMCr0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	○	○	○	○	○	○
T00DR/T01DR	保留脉宽测定值							

○: 使用位
x: 未用位
1: 置 "1"

选择 PWC 定时器功能时，可测定外部输入脉冲的宽度和周期。使用定时器工作模式设置位 (T00CR0/T01CR0:F3, F2, F1, F0) 选择计数开始和结束的边沿。

该工作模式下，检测到外部输入信号的指定计数开始沿后，计数器从 "00_H" 开始计数。检测到指定计数结束沿后，计数值传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)，并且中断标志 (T00CR1/T01CR1:IR) 和缓冲器满载标志 (T00CR1/T01CR1:BF) 置 "1"。读取 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 后，缓冲器满载标志清 "0"。

缓冲器满载标志置 "1" 时，8/16 位多功能定时器 00/01 数据寄存器保留数据。在此期间，即使检测到下一个边沿，由于计数值尚未传输到 8/16 位多功能定时器 00/01 数据寄存器，下一个测定结果将会丢失。

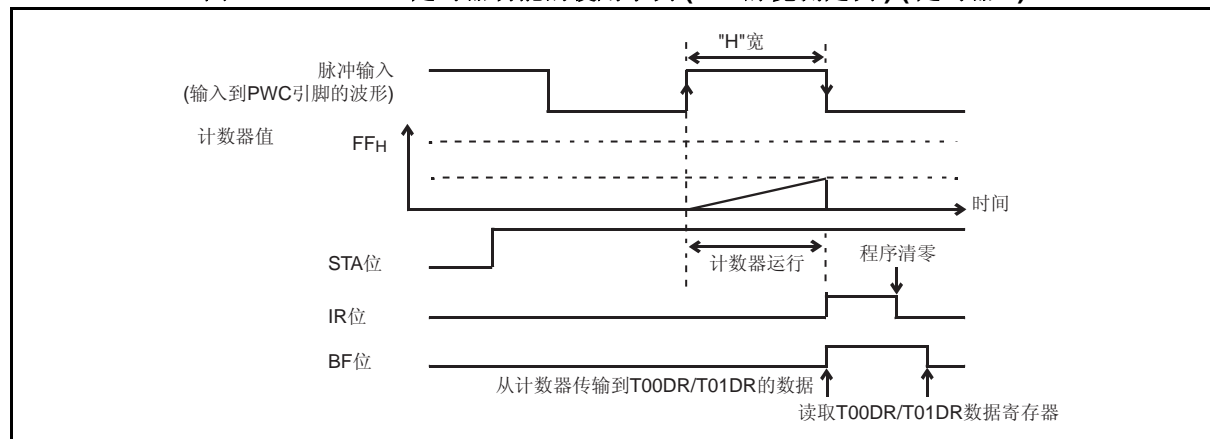
作为例外，T00CR0/T01CR0 寄存器的 F3 位 ~ F0 位设为 "1001_B" 时，即使 BF 位置 "1"，H 脉冲测定结果也会传输到 8/16 位多功能定时器 00/01 数据寄存器，而周期测定结果不会传输到 8/16 位多功能定时器 00/01 数据寄存器。因此为执行周期测定，务必在周期结束前读取 "H" 脉冲测定结果。如果在下一个 "H" 脉冲结束前未读取 "H" 脉冲测定结果和周期测定结果，则数据将会丢失。

要测定超出计数器范围的时间，可用软件计算计数器溢出次数。计数器发生溢出时，中断标志 (T00CR1/T01CR1:IF) 置 "1"。可使用中断服务程序计数溢出发生次数。此外，溢出发生时，定时器输出取反。可使用定时器输出初始值位 (T00CR1/T01CR1:SO) 设置定时器输出初始值。

定时器停止工作时，定时器输出位 (TMCr0:TO1/TO0) 保留最后的值。

如果定时器启动 (对 STA 位写 "1" 前) 前发生中断，务必将 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值无效化。

图 14.12-2 PWC 定时器功能的使用示例 ("H" 脉宽测定例) (定时器 0)



■ PWC 定时器功能的使用 (定时器 1)

为使用 PWC 定时器功能，需如图 14.12-3 所示设置寄存器。

图 14.12-3 PWC 定时器功能的设置 (定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	○	○	○	○
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	○	○	○	○	x
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	○	○	○	○	○	○
T10DR/T11DR	保留脉宽测定值							

○: 使用位
x: 未用位
1: 置 "1"

选择 PWC 定时器功能时，可测定外部输入脉冲的宽度和周期。使用定时器工作模式设置位 (T10CR0/T11CR0:F3, F2, F1, F0) 选择计数开始和结束的边沿。

该工作模式下，检测到外部输入信号的指定计数开始沿后，计数器从 "00_H" 开始计数。检测到指定计数结束沿后，计数值传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)，并且中断标志 (T10CR1/T11CR1:IR) 和缓冲器满载标志 (T10CR1/T11CR1:BF) 置 "1"。读取 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 后，缓冲器满载标志清 "0"。

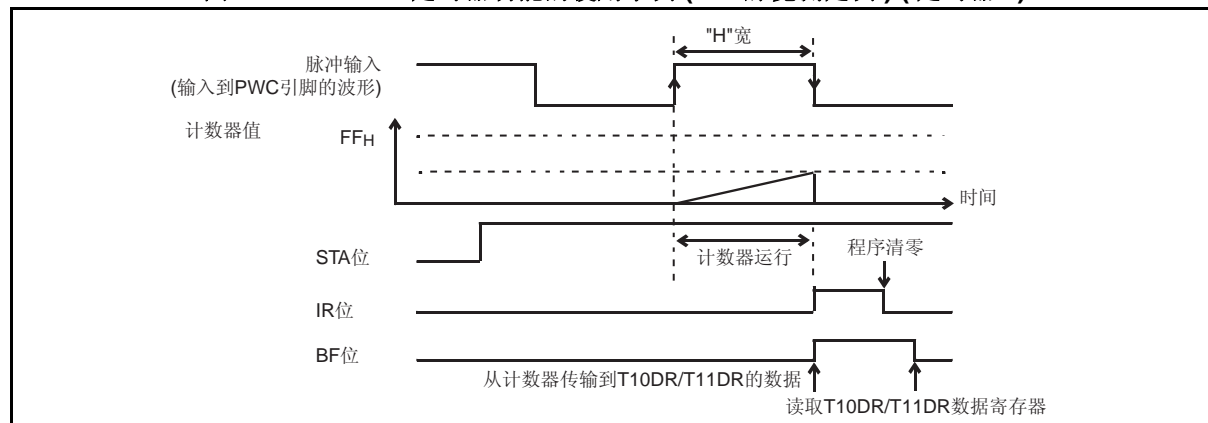
缓冲器满载标志置 "1" 时，8/16 位多功能定时器 10/11 数据寄存器保留数据。在此期间，即使检测到下一个边沿，由于计数值尚未传输到 8/16 位多功能定时器 10/11 数据寄存器，下一个测定结果将会丢失。

作为例外，T10CR0/T11CR0 寄存器的 F3 位 ~ F0 位设为 "1001_B" 时，即使 BF 位置 "1"，H 脉冲测定结果也会传输到 8/16 位多功能定时器 10/11 数据寄存器，而周期测定结果不会传输到 8/16 位多功能定时器 10/11 数据寄存器。因此为执行周期测定，务必在周期结束前读取 "H" 脉冲测定结果。如果在下一个 "H" 脉冲结束前未读取 "H" 脉冲测定结果和周期测定结果，则数据将会丢失。

要测定超出计数器范围的时间，可用软件计算计数器溢出次数。计数器发生溢出时，中断标志 (T10CR1/T11CR1:IF) 置 "1"。可使用中断服务程序计数溢出发生次数。此外，溢出发生时，定时器输出取反。可使用定时器输出初始值位 (T10CR1/T11CR1:SO) 设置定时器输出初始值。

定时器停止工作时，定时器输出位 (TMCR1:TO1/TO0) 保留最后的值。

图 14.12-4 PWC 定时器功能的使用示例 ("H" 脉宽测定例) (定时器 1)



本节介绍 8/16 位多功能定时器的输入捕捉功能。

■ 输入捕捉功能的使用 (定时器 0)

为使用输入捕捉功能，需如图 14.13-1 所示设定寄存器。

图 14.13-1 输入捕捉功能的设置 (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	○	○	○	○
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	○	x	○	x	x
TMCr0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	x	x	○	○	○	○	○	○
T00DR/T01DR	保留脉宽测定值							

○: 使用位

x: 未用位

1: 置 "1"

使用输入捕捉功能时，检测到外部信号输入的边沿后，计数器的值保存到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)。定时器工作模式设置位 (T00CR0/T01CR0:F3, F2, F1, F0) 选择待检测的边沿。

该功能用于自由运行模式和清零模式，可通过设置定时器工作模式选择位进行选择。
清零模式下，计数器从 "00_H" 开始计数。检测出边沿时，计数器的值传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)，中断标志 (T00CR1/T01CR1:IR) 置 "1"，并且计数器重新从 "00_H" 开始计数。

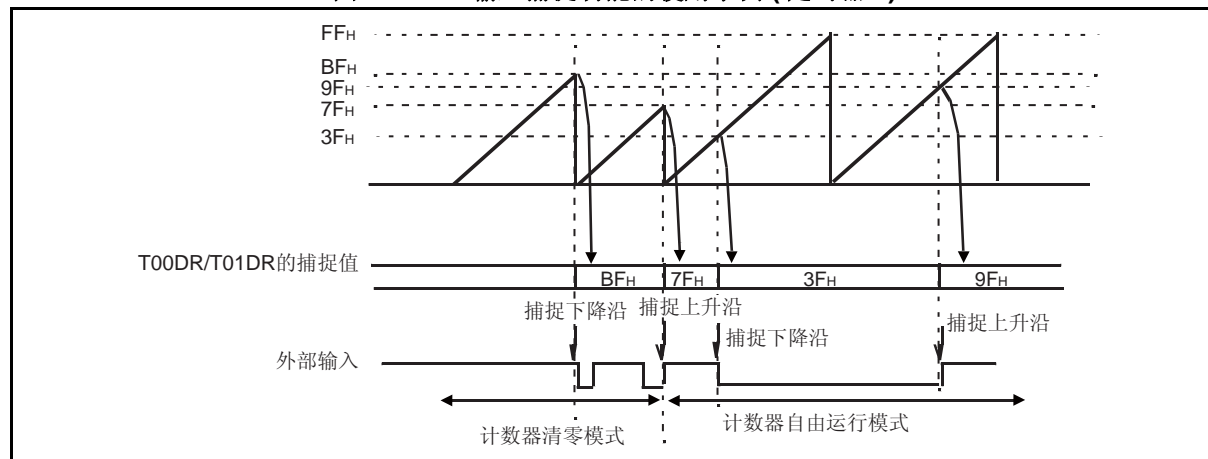
自由运行模式下，检测出边沿时，计数器的值传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)，中断标志 (T00CR1/T01CR1:IR) 置 "1"。这种场合下，计数器不清零而是继续计数。

该功能对于缓冲器满载标志 (T00CR1/T01CR1:BF) 无效。

为测定超出计数器范围的时间，可用软件计算计数器溢出次数。计数器发生溢出时，中断标志 (T00CR1/T01CR1:IF) 置 "1"，因此可利用中断服务程序计数溢出发生次数。此外，溢出发生时，定时器输出取反。可使用定时器输出初始值位 (T00CR1/T01CR1:SO) 设置定时器输出初始值。

注：
关于输入捕捉功能的使用注意事项，参见"14.16 8/16 位多功能定时器的使用注意事项"。

图 14.13-2 输入捕捉功能的使用示例 (定时器 0)



MB95330H 系列

■ 输入捕捉功能的使用 (定时器 1)

为使用输入捕捉功能，需如图 14.13-3 所示设定寄存器。

图 14.13-3 输入捕捉功能的设置 (定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	○	○	○	○
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	○	x	○	x	x
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	x	x	○	○	○	○	○	○
T10DR/T11DR	保留脉宽测定值							

○: 使用位

x: 未用位

1: 置 "1"

使用输入捕捉功能时，检测到外部信号输入的边沿后，计数器的值保存到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)。定时器工作模式设置位 (T10CR0/T11CR0:F3, F2, F1, F0) 选择待检测的边沿。

该功能用于自由运行模式和清零模式，可通过设置定时器工作模式选择位进行选择。
清零模式下，计数器从 "00_H" 开始计数。检测出边沿时，计数器的值传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)，中断标志 (T10CR1/T11CR1:IR) 置 "1"，并且计数器重新从 "00_H" 开始计数。

自由运行模式下，检测出边沿时，计数器的值传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)，中断标志 (T10CR1/T11CR1:IR) 置 "1"。这种场合下，计数器不清零而是继续计数。

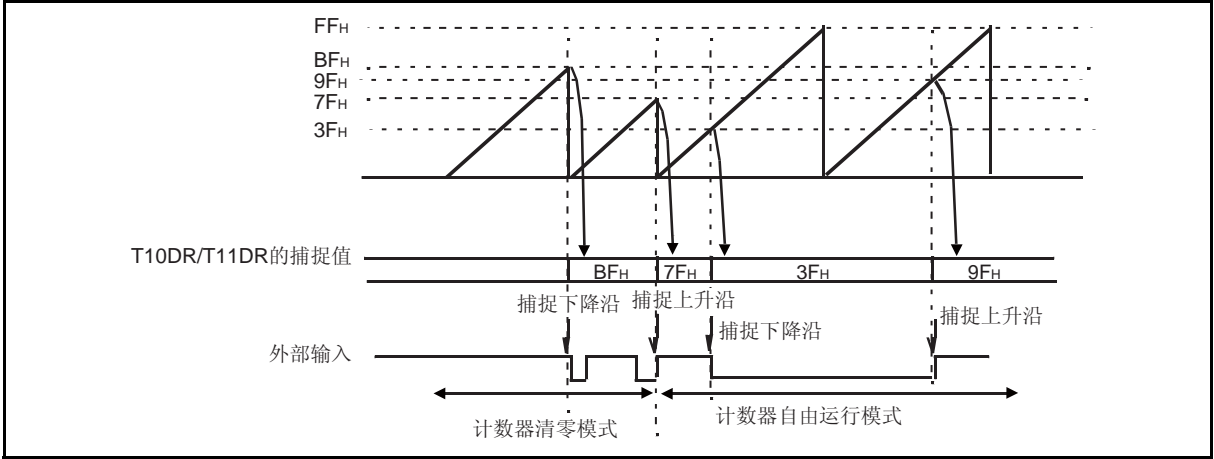
该功能对于缓冲器满载标志 (T10CR1/T11CR1:BF) 无效。

为测定超出计数器范围的时间，可用软件计算计数器溢出次数。计数器发生溢出时，中断标志 (T10CR1/T11CR1:IF) 置 "1"，因此可利用中断服务程序计数溢出发生次数。此外，溢出发生时，定时器输出取反。可使用定时器输出初始值位 (T10CR1/T11CR1:SO) 设置定时器输出初始值。

注：

关于输入捕捉功能的使用注意事项，参见 "14.16 8/16 位多功能定时器的使用注意事项"。

图 14.13-4 输入捕捉功能的使用示例 (定时器 1)



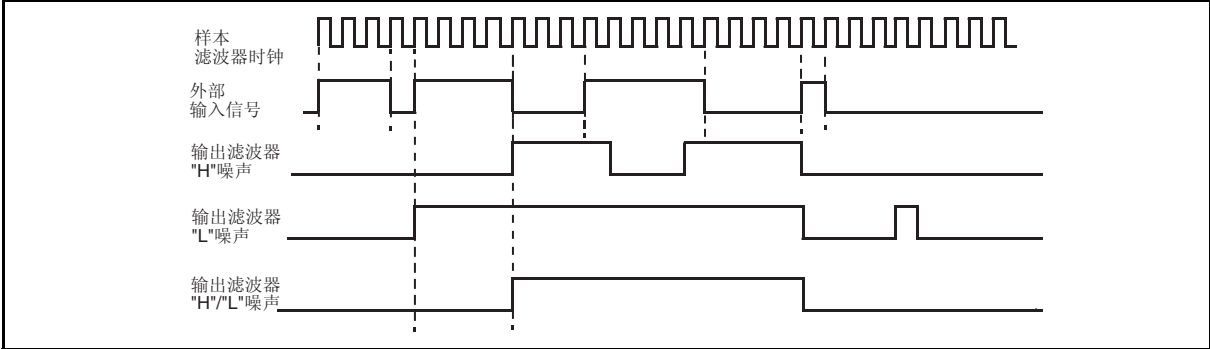
MB95330H 系列

14.14 噪声滤波器的使用

本节介绍 8/16 位多功能定时器的噪声滤波器。

选择输入捕捉功能或 PWC 定时器功能时，噪声滤波器可去除外部输入引脚 (EC0/EC1) 的信号脉冲噪声。设置 TMCR0/TMCR1 寄存器的 FE11 位、FE10 位、FE01 位和 FE00 位选择去除 "H" 脉冲、"L" 脉冲或 "H"/"L" 脉冲噪声。可去除噪声的脉宽最大为三个机器时钟周期。滤波器功能有效时，信号输入将延迟四个机器时钟周期。

图 14.14-1 噪声滤波器的使用



14.15 运行中各模式的状态

本节介绍 8/16 位多功能定时器运行期间，微控制器进入计时模式或停止模式时，或收到暂停 (T00CR1/T01CR1/T10CR1/T11CR1:HO = 1) 请求时的操作。

■ 选择间隔定时器、输入捕捉或 PWC 功能时

图 14.15-1 是 8/16 位多功能定时器运行期间，微控制器进入计时模式或停止模式，或收到暂停请求时，计数器的值的变化情况。

微控制器切换到停止模式或计时模式时，计数器停止工作但保留值。因中断退出停止模式或计时模式时，计数器从保留值开始恢复计数。因此，第一个间隔时间或初始外部时钟计数值并不正确。微控制器退出停止模式或计时模式后，务必初始化计数器的值。

图 14.15-1 待机模式或暂停时计数器的运行 (不用作 PWM 定时器)

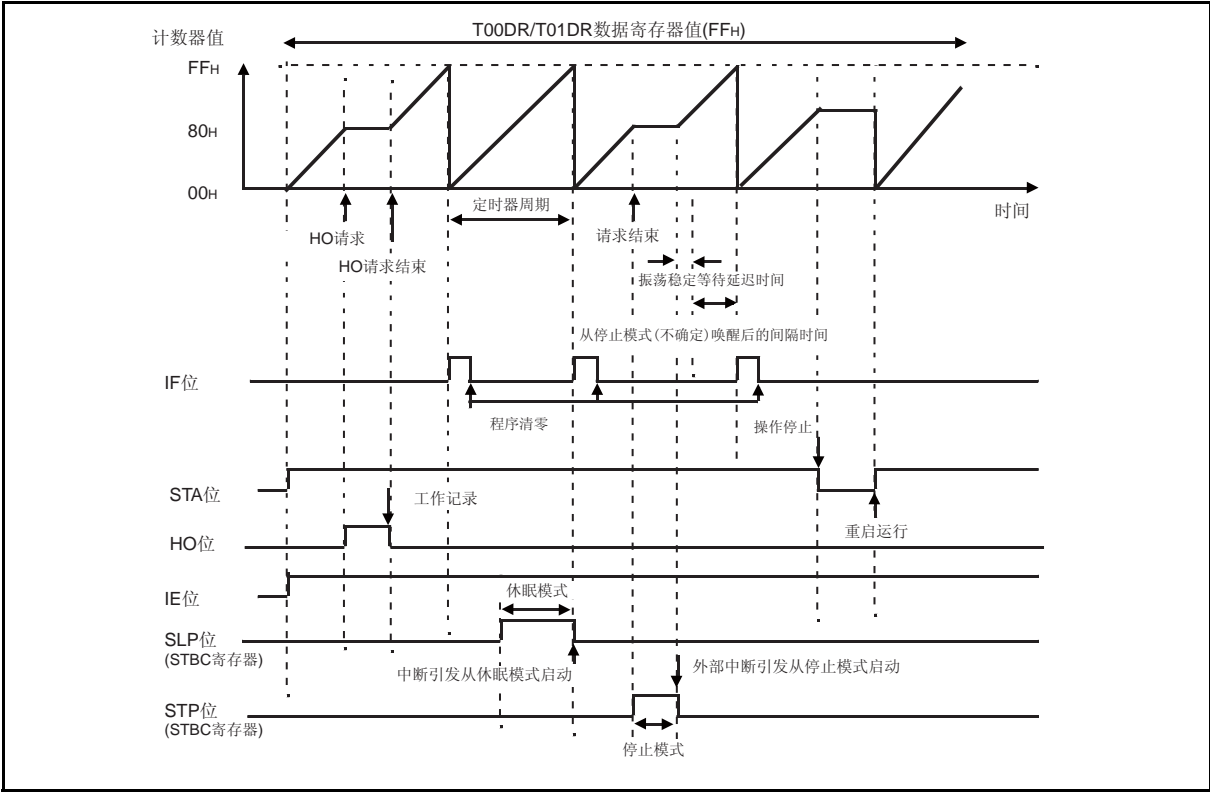
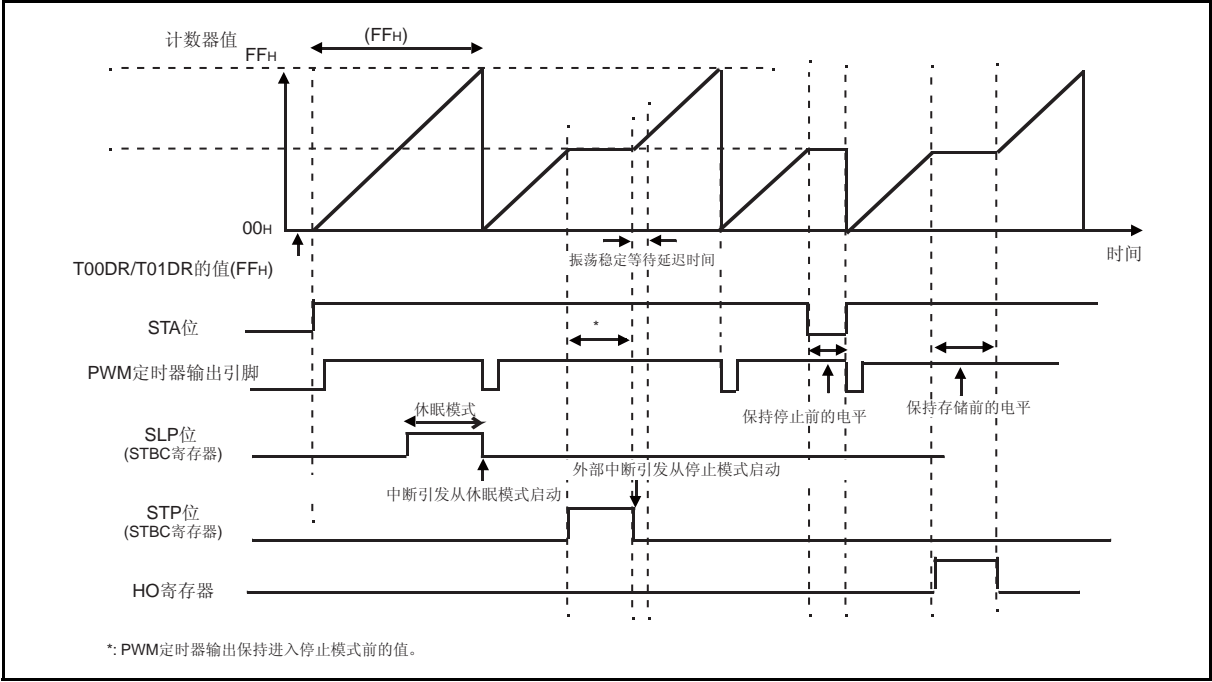


图 14.15-2 待机模式或暂停时计数器的运行 (用作 PWM 定时器)



14.16 8/16 位多功能定时器的使用注意事项

本节介绍 8/16 位多功能定时器的使用注意事项。

■ 8/16 位多功能定时器的使用注意事项

- 使用定时器工作模式选择位 (T00CR0/T01CR0/T10CR0/T11CR0:F3, F2, F1, F0) 切换定时器功能时, 首先停止定时器运行 (T00CR1/T01CR1/T10CR1/T11CR1:STA = 0), 然后清除中断标志 (T00CR1/T01CR1/T10CR1/T11CR1:IF,IR)、中断使能位 (T00CR1/T01CR1/T10CR1/T11CR1:IE, T00CR0/T01CR0/T10CR0/T11CR0:IFE) 和缓冲器满载标志 (T00CR1/T01CR1/T10CR1/T11CR1:BF)。
- 关于输入捕捉功能的使用注意事项, 外部输入信号的双沿选作时序 (8/16 位多功能定时器 捕捉到一个计数器值 (T00CR0/T01CR0/T10CR0/T11CR0:F3,F2,F0=1100_B 或 1111_B)), 同时正在输入 "H" 电平外部输入信号, 此时将忽略第一个下降沿, 即不向数据寄存器 (T00DR/T01DR/T10DR/T11DR) 传输任何技术器值, 脉宽测量完成 / 边沿检测标志 (T00CR1/T01CR1/T10CR1/T11CR1:IR) 也不置位。
 - 计数器清零模式下, 第一个下降沿时该计数器不会清零, 也不会有数据传输至数据寄存器。8/16 位多功能定时器从下一个上升沿开始启动输入捕捉操作。
 - 计数器自由运行模式下, 第一个下降沿时不会有数据传输至数据寄存器。8/16 位多功能定时器从下一个上升沿开始启动输入捕捉操作。
- 若计数器工作时在 PWM 定时器功能的 8 位工作模式 (TMCR0/TMCR1:MOD = 0) 下修改 8/16 位多功能定时器 00/01 数据寄存器 ch.0(T00DR/T01DR), 需先修改 T01DR, 再修改 T00DR。对于 8/16 位多功能定时器 10/11 数据寄存器 ch.0(T10DR/T11DR) 也应该按照同样的设定顺序要求进行。

第 15 章

外部中断电路

本章介绍外部中断电路的功能和操作。

- 15.1 外部中断电路的概要
- 15.2 外部中断电路的构成
- 15.3 外部中断电路的通道
- 15.4 外部中断电路的引脚
- 15.5 外部中断电路的寄存器
- 15.6 外部中断电路的中断
- 15.7 外部中断电路的操作和设置方法示例
- 15.8 外部中断电路的使用注意事项
- 15.9 外部中断电路的样本程序

15.1 外部中断电路的概要

外部中断电路检测输入到外部中断引脚的信号沿、并对中断控制器发出中断请求。

■ 外部中断电路的功能

外部中断电路可用于检测输入至外部中断引脚的信号的任何沿和产生发送至CPU的中断请求。该中断使微控制器从待机模式退出、回到正常工作状态。因此，信号输入到外部中断引脚，可改变工作模式。

MB95330H 系列

15.2 外部中断电路的构成

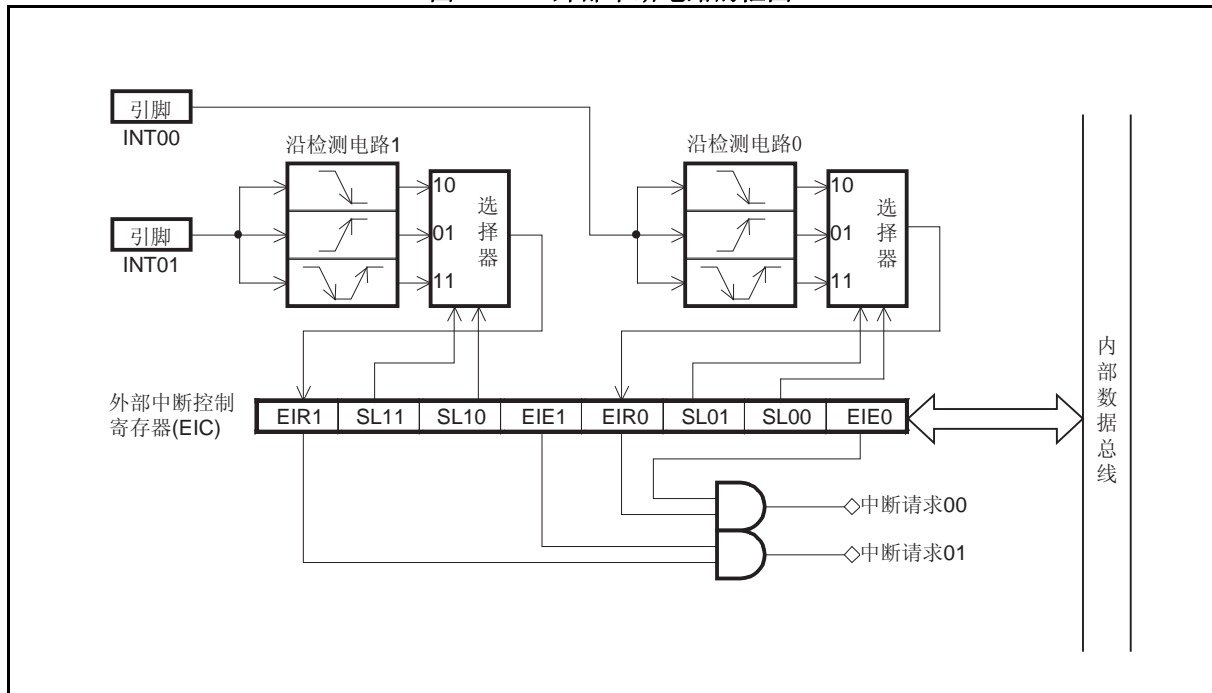
外部中断电路由以下部分构成：

- 边沿检测电路
- 外部中断控制寄存器

■ 外部中断电路的框图

图 15.2-1 是外部中断电路的框图。

图 15.2-1 外部中断电路的框图



● 沿检测电路

输入到外部中断的电路引脚(INT) 的信号沿极性匹配中断控制寄存器(EIC)选择的沿极性时，对应的外部中断请求标志位(EIR)置"1"。

● 外部中断控制寄存器(EIC)

该寄存器用于选择边沿、允许或禁止中断请求、确认中断请求等。

15.3 外部中断电路的通道

本节介绍外部中断电路的通道。

■ 外部中断电路通道

MB95330H 系列有五个外部中断电路单元。

表 15.3-1 和表 15.3-2 分别给出了外部中断电路的引脚和寄存器一览。

表 15.3-1 外部中断电路引脚

单元	引脚名称	引脚功能
0	INT00	外部中断输入 ch. 0
	INT01	外部中断输入 ch. 1
1	INT02	外部中断输入 ch. 2
	INT03	外部中断输入 ch. 3
2	INT04	外部中断输入 ch. 4
	INT05	外部中断输入 ch. 5
3	INT06	外部中断输入 ch. 6
	INT07	外部中断输入 ch. 7
4	INT08	外部中断输入 ch. 8
	INT09	外部中断输入 ch. 9

表 15.3-2 外部中断电路寄存器

单元	寄存器名称	对应寄存器 (本手册使用名称)
0	EIC00	EIC: 外部中断控制寄存器
1	EIC10	
2	EIC20	
3	EIC30	
4	EIC01	

以下各节只介绍单元 0 的外部中断电路。

其他单元与外部中断电路的单元 0 相同。

MB95330H 系列

15.4 外部中断电路的引脚

本节介绍与外部中断电路相关的引脚并给出了这些引脚的框图。

■ 外部中断电路相关引脚

MB95330H 系列中的 INT00 ~ INT09 引脚是与外部中断电路有关的引脚。

● INT00 ~ INT09 引脚

这些引脚既是外部中断输入又是通用 I/O 口。

INT00 ~ INT09: 端口方向寄存器 (DDR) 将 INT00 ~ INT09 引脚中的对应引脚设置为输入口且外部中断控制寄存器 (EIC) 使能对应的外部中断输入时, 该引脚可用作外部中断输入引脚 (INT00 ~ INT09)。
设置为输入口时, 端口数据寄存器 (PDR) 可读取引脚的状态, 但读 - 修改 - 写 (RMW) 类指令读取的是 PDR 值。

■ 外部中断电路相关引脚的框图

图 15.4-1 外部中断电路相关引脚 INT00, INT01(P00/INT00/AN00, P01/INT00/AN01) 的框图

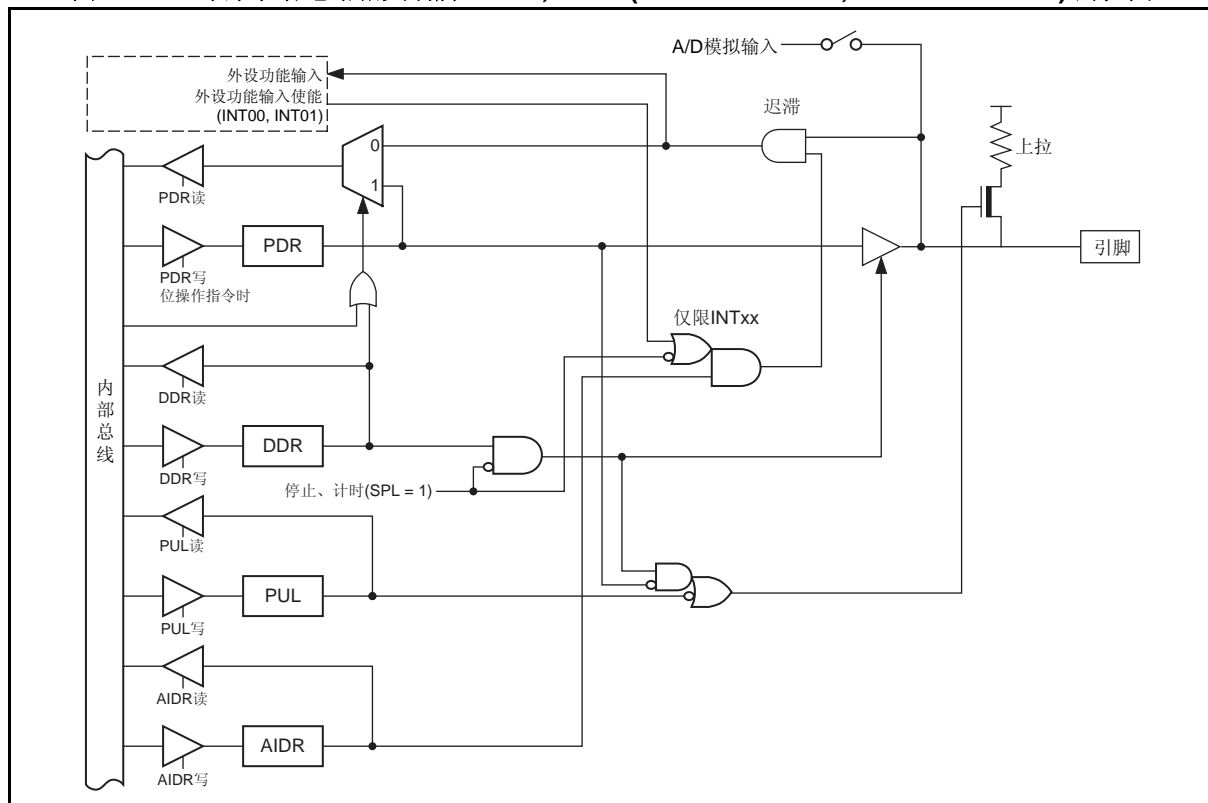


图 15.4-2 外部中断电路相关引脚 INT02, INT03, INT05 (P02/INT02/AN02/SCK, P03/INT03/AN03/SOT, P05/INT05/AN05/TO00/HCLK2) 的框图

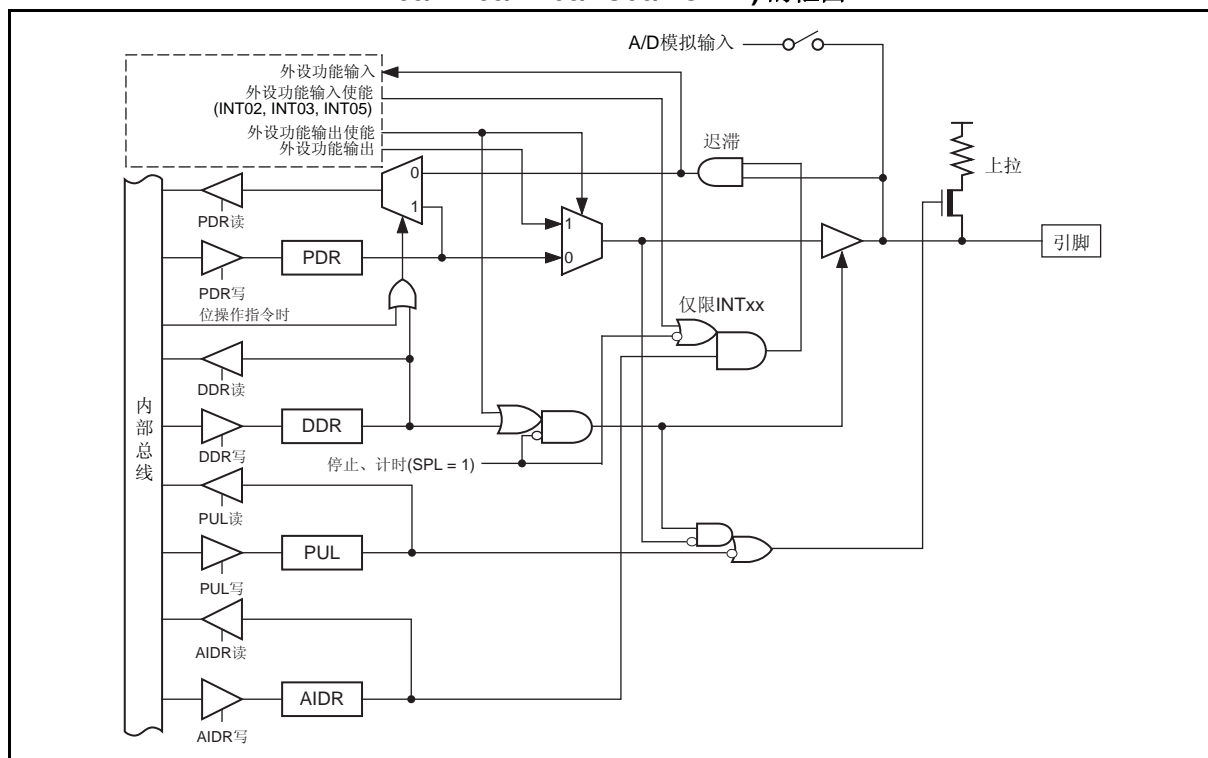


Figure 1-10 is a detailed logic diagram of a pin configuration. On the left, a vertical bar represents the '内部总线' (Internal Bus). Connected to this bus are several control signals: 'PDR读' (PDR Read), 'PDR写' (PDR Write), 'DDR读' (DDR Read), 'DDR写' (DDR Write), 'PUL读' (PUL Read), and 'PUL写' (PUL Write). These signals pass through inverters and are connected to corresponding registers: 'PDR', 'DDR', and 'PUL'. The 'PDR' register has two outputs, labeled '0' and '1'. The 'DDR' register has one output. The 'PUL' register has one output. These register outputs are combined using AND and OR gates to produce the final pin output signal, which is labeled '引脚' (Pin). The pin output is also connected to an internal pull-up resistor, labeled '上拉' (Pull-up). Additionally, the pin output is connected to an external interrupt input, labeled '外设功能输入使能 (INT07)' (Peripheral Function Input Enable (INT07)).

15.5 外部中断电路的寄存器

本节介绍外部中断电路的寄存器。

■ 外部中断电路的寄存器一览

图 15.5-1 给出了外部中断电路的寄存器。

图 15.5-1 外部中断电路的寄存器

外部中断控制电路 (EIC)

	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
EIC00	0048 _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	
EIC10	0049 _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	
EIC20	004A _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	
EIC30	004B _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	
EIC01	004C _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	

R/W

: 读 / 写 (读值与写值相同)

R(RM1), W

: 读 / 写 (读值与写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)

15.5.1 外部中断控制寄存器 (EIC00)

外部中断控制寄存器 (EIC00) 用于选择外部中断输入的沿极性并控制中断。除了地址，其它单元的 EIC 寄存器 (EIC01,EIC10,EIC20,EIC30) 配置也与 EIC00 的相同。

■ 外部中断控制寄存器 (EIC00)

图 15.5-2 外部中断控制寄存器 (EIC00)

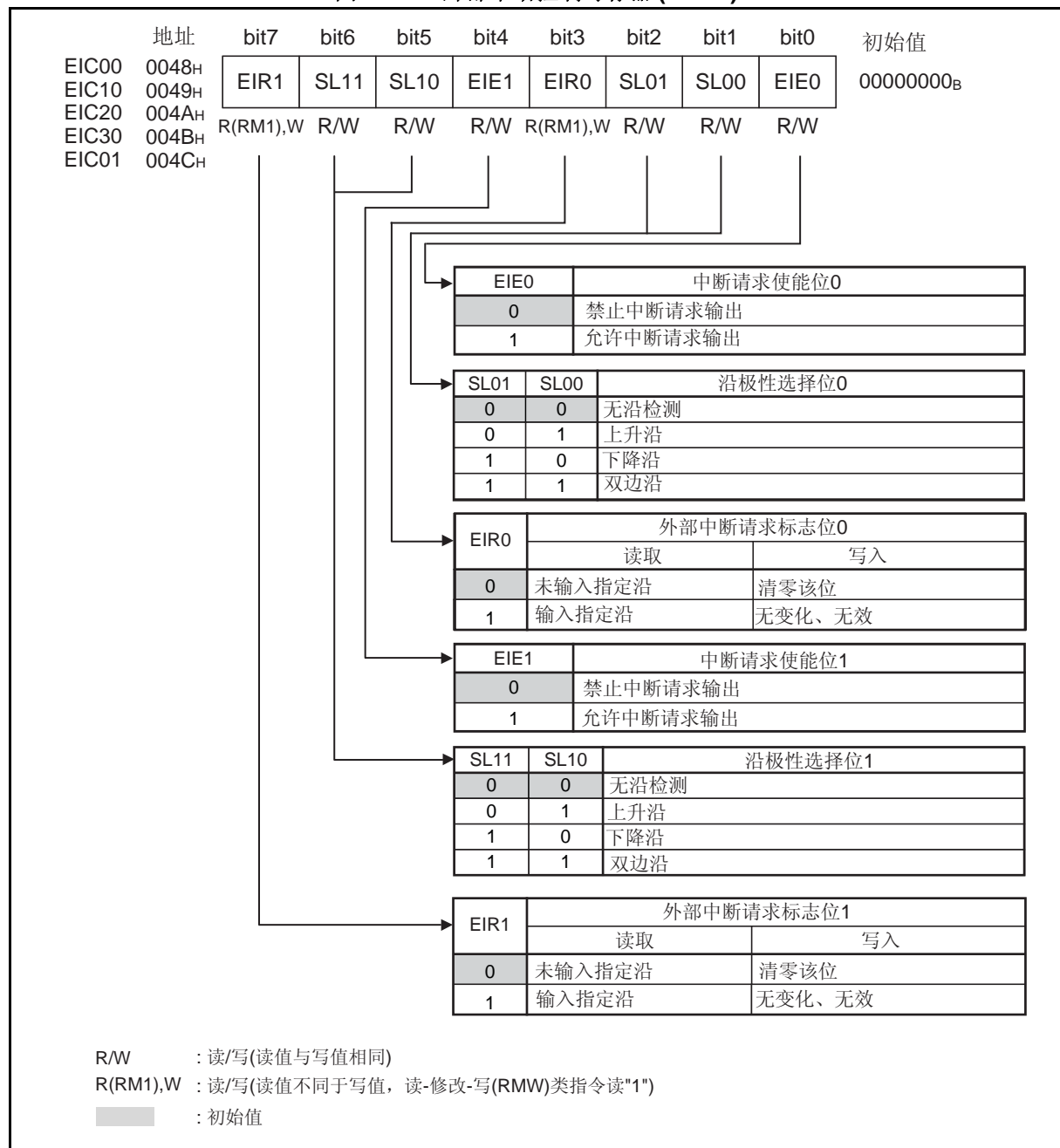


表 15.5-1 外部中断控制寄存器 (EIC00) 各位的功能介绍

位名称		功能描述
bit7	EIR1: 外部中断请求标志位 1	沿极性选择位 (SL11, SL10) 选择的边沿输入到外部中断引脚 INT01 时, 该标志置 "1"。 <ul style="list-style-type: none"> 该位和中断请求使能位 1 (EIE1) 都置 "1" 时, 输出中断请求。 写 "0" 清零该位。写 "1" 无效。 用读 - 修改 - 写 (RMW) 类指令读取时, 该位归 "1"。
bit6, bit5	SL11, SL10: 沿极性选择位 1	这两个位选择输入到外部中断引脚 INT03 的脉冲的沿极性。所选沿成为中断源。 <ul style="list-style-type: none"> 这两个位设置为 "00_B" 时, 不进行沿检测、不发出中断请求。 这两个位为 "01_B" 时, 检测出上升沿; 为 "10_B" 时, 检测出下降沿; 为 "11_B" 时, 检测出双边沿。
bit4	EIE1: 中断请求使能位 1	该位用于允许或禁止中断请求输出到中断控制器。该位和外部中断请求标志位 1 (EIR1) 都置 "1" 时, 中断请求输出。 <ul style="list-style-type: none"> 使用外部中断引脚时, 对端口方向寄存器 (DDR) 的对应位写 "0", 以将该引脚设置为输入。 与中断请求使能位的状态无关, 端口数据寄存器 (PFR) 可直接读取外部中断引脚的状态。
bit3	EIR0: 外部中断请求标志位 0	沿极性选择位 (SL01, SL00) 选择的边沿输入到外部中断引脚 INT00 时, 该标志置 "1"。 <ul style="list-style-type: none"> 该位和中断请求使能位 0 (EIE0) 都置 "1" 时, 输出中断请求。 写 "0" 清零该位。写 "1" 无效。 用读 - 修改 - 写 (RMW) 类指令读取时, 该位归 "1"。
bit2, bit1	SL01, SL00: 沿极性选择位 0	这两个位选择输入到外部中断引脚 INT02 的脉冲的沿极性。所选沿成为中断源。 <ul style="list-style-type: none"> 这两个位设置为 "00_B" 时, 不进行沿检测、不发出中断请求。 这两个位为 "01_B" 时, 检测出上升沿; 为 "10_B" 时, 检测出下降沿; 为 "11_B" 时, 检测出双边沿。
bit0	EIE0: 中断请求使能位 0	该位用于允许或禁止中断请求输出到中断控制器。该位和外部中断请求标志位 0 (EIR0) 都置 "1" 时, 中断请求输出。 <ul style="list-style-type: none"> 使用外部中断引脚时, 对端口方向寄存器 (DDR) 的对应位写 "0", 以将该引脚设置为输入。 与中断请求使能位的状态无关, 端口数据寄存器 (PFR) 可直接读取外部中断引脚的状态。

15.6 外部中断电路的中断

外部中断电路的中断源包括输入到外部中断引脚的信号的指定沿检测。

■ 外部中断电路操作中的中断

检测到外部中断输入的指定沿时，对应的外部中断请求标志位 (EIC: EIR0, EIR1) 置 "1"。此时，如果允许对应外部中断请求标志位的中断请求使能位 (EIC: EIE0, EIE1=1)，中断请求发出到中断控制器。中断服务样本程序中，在对应中断请求的外部中断请求标志位写 "0" 以清除中断请求。

■ 外部中断电路中断相关的寄存器和向量表地址

表 15.6-1 外部中断电路中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
外部中断 ch. 0	IRQ00	ILR0	L00	FFFA _H	FFFB _H
外部中断 ch. 4					
外部中断 ch. 1	IRQ01	ILR0	L01	FFF8 _H	FFF9 _H
外部中断 ch. 5					
外部中断 ch. 2	IRQ02	ILR0	L02	FFF6 _H	FFF7 _H
外部中断 ch. 6					
外部中断 ch. 3	IRQ03	ILR0	L03	FFF4 _H	FFF5 _H
外部中断 ch. 7					
外部中断 ch. 8	IRQ21	ILR5	L21	FFD0 _H	FFD1 _H
外部中断 ch. 9					

ch.: 通道
关于外设功能的中断请求号和向量表地址，参阅 "附录 B 中断源一览"。

15.7 外部中断电路的操作和设置方法示例

本节介绍外部中断电路的操作。

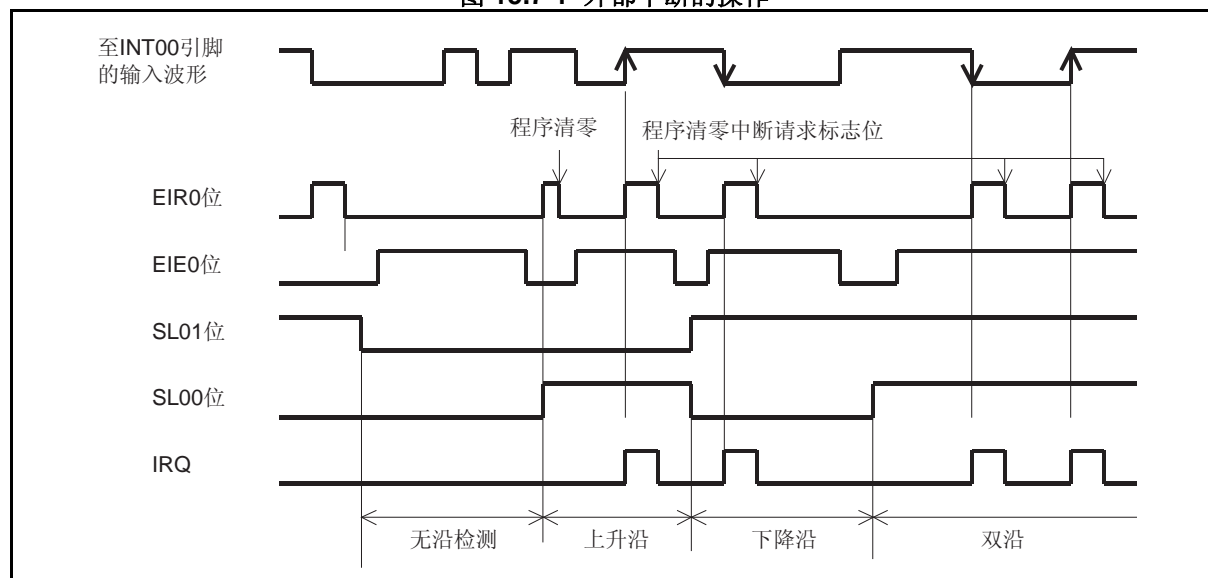
■ 外部中断电路的操作

外部中断引脚 (INT02, INT03) 之一输入的信号沿极性匹配外部中断控制寄存器 (EIC: SL00, SL01, SL10, SL11) 所选沿极性时, 对应的外部中断请求标志位 (EIC: EIR0, EIR1) 置 "1" 且中断请求发生。不通过外部中断退出待机模式时, 务必将中断使能位清 "0"。

设置沿极性选择位 (SL) 时, 需清 "0" 中断请求使能位 (EIE) 以防意外生成中断请求。改变沿极性后, 需清 "0" 中断请求标志位 (EIR)。

图 15.7-1 显示将 INT02 引脚设置为外部中断输入的操作。

图 15.7-1 外部中断的操作



■ 设置方法示例

以下是设置外部中断电路的方法示例。

● 初始设置

- 1) 设置中断级 (ILR0)
- 2) 选择沿极性 (EIC:SL01, SL00)
- 3) 允许中断请求 (EIC:EIE0 = 1)

● 中断处理

- 1) 清除中断请求标志 (EIC:EIR0 = 0)
- 2) 处理中断

注：

外部中断输入口和 I/O 口共用同一只引脚。因此，将该引脚用作外部中断输入口时，需将对应该引脚的端口方向寄存器 (DDR) 的位清 "0" (输入)。

15.8 外部中断电路的使用注意事项

本节介绍使用外部中断电路时的注意事项。

■ 外部中断电路的使用注意事项

- 设置沿极性选择位 (SL) 前，要清 "0" 中断请求使能位 (EIE)(禁止中断请求)。此外，设置沿极性后，还需清 "0" 外部中断请求标志位 (EIR)。
- 如果外部中断请求标志位是 "1" 且允许了中断请求使能位，电路不能从中断服务样本程序退出。必须在中断服务样本程序中清零外部中断请求标志位。

15.9 外部中断电路的样本程序

本节提供外部中断电路的样本设置。

■ 样本设置方法

● 检测电平和设置方法

本产品有四个检测电平：无沿检测、上升沿、下降沿和双边沿

通过设置检测电平位 (EIC: SL01, SL00 或 EIC: SL11, SL10) 决定检测电平。

工作模式	检测电平位 (SL01, SL00)
无沿检测	设置为 "00 _B "
检测上升沿	设置为 "01 _B "
检测下降沿	设置为 "10 _B "
检测双边沿	设置为 "11 _B "

● 如何使用外部中断引脚

清 "0" 对应的数据方向寄存器 (DDR0 或 DDR6)。

功能	方向位 (P00 ~ P07 & P60, P61)	设置
INT00 引脚用作外部中断	DDR0:P00	清 "0"
INT01 引脚用作外部中断	DDR0:P01	清 "0"
INT02 引脚用作外部中断	DDR0:P02	清 "0"
INT03 引脚用作外部中断	DDR0:P03	清 "0"
INT04 引脚用作外部中断	DDR0:P04	清 "0"
INT05 引脚用作外部中断	DDR0:P05	清 "0"
INT06 引脚用作外部中断	DDR0:P06	清 "0"
INT07 引脚用作外部中断	DDR0:P07	清 "0"
INT08 引脚用作外部中断	DDR6:P60	清 "0"
INT09 引脚用作外部中断	DDR6:P61	清 "0"

● 中断相关的寄存器

通过下表中的中断级设置寄存器设置中断级。

通道	中断级设置寄存器	中断向量
ch. 0	中断级寄存器 (ILR0) 地址：00079 _H	#0 地址：0FFFA _H
ch. 1	中断级寄存器 (ILR0) 地址：00079 _H	#1 地址：0FFF8 _H
ch. 2	中断级寄存器 (ILR0) 地址：00079 _H	#2 地址：0FFF6 _H
ch. 3	中断级寄存器 (ILR0) 地址：00079 _H	#3 地址：0FFF4 _H
ch. 4	中断级寄存器 (ILR0) 地址：00079 _H	#0 地址：0FFFA _H
ch. 5	中断级寄存器 (ILR0) 地址：00079 _H	#1 地址：0FFF8 _H
ch. 6	中断级寄存器 (ILR0) 地址：00079 _H	#2 地址：0FFF6 _H
ch. 7	中断级寄存器 (ILR0) 地址：00079 _H	#3 地址：0FFF4 _H
ch. 8	中断级寄存器 (ILR5) 地址：0007E _H	#21 地址：0FFD0 _H
ch. 9	中断级寄存器 (ILR5) 地址：0007E _H	#21 地址：0FFD0 _H

● 允许 / 禁止 / 清除中断

中断请求使能位 (EIC00: EIE0 或 EIE1) 允许 / 禁止中断请求。

操作	中断请求使能位 (EIE0 或 EIE1)
禁止中断请求时	清 "0"
允许中断请求时	置 "1"

中断请求位 (EIC00: EIR0 或 EIR1) 清除中断请求。

操作	中断请求位 (EIR0 或 EIR1)
清除中断请求时	清 "0"

第 16 章

中断引脚选择电路

本章介绍中断引脚选择电路的功能和操作。

- 16.1 中断引脚选择电路的概要
- 16.2 中断引脚选择电路的结构
- 16.3 中断引脚选择电路的引脚
- 16.4 中断引脚选择电路的寄存器
- 16.5 中断引脚选择电路的操作
- 16.6 中断引脚选择电路的使用注意事项

16.1 中断引脚选择电路的概要

中断引脚选择电路从多个外设功能输入引脚中选择中断输入引脚。

■ 中断引脚选择电路

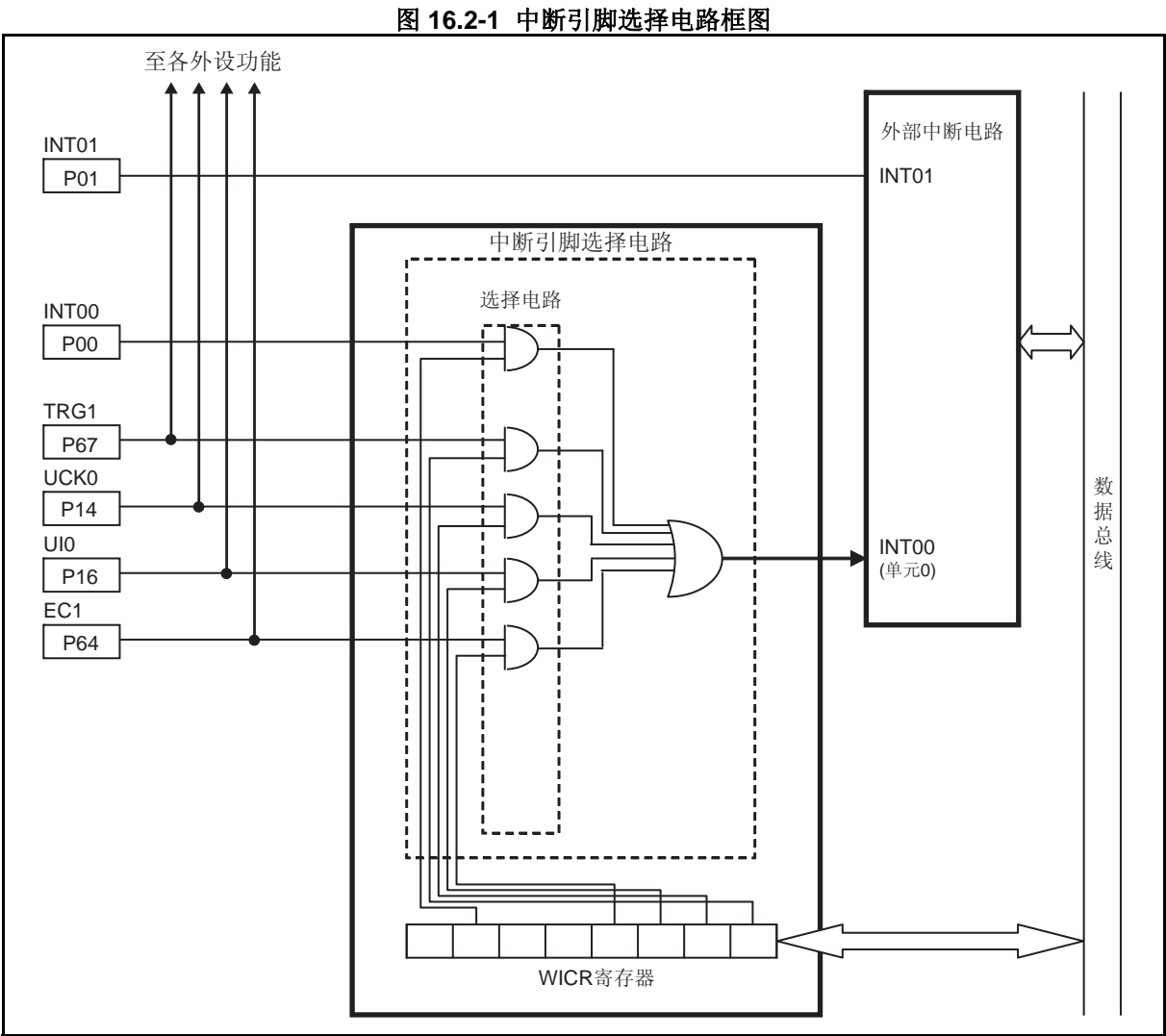
中断引脚选择电路从多个外设功能输入 (TRG1、UCK0、UI0、EC1、INT00) 中选择中断输入引脚。各外设功能引脚的输入信号由该电路选择后, 用作外部中断的 INT00(ch.0) 输入。这样, 外设功能引脚的输入信号可用作外部中断引脚。

MB95330H 系列

16.2 中断引脚选择电路的结构

图 16.2-1 是中断引脚选择电路框图。

■ 中断引脚选择电路框图



- WICR 寄存器 (中断引脚选择电路控制寄存器)
对于外设功能输入引脚的输入用作哪只中断引脚并输出到中断电路进行选择。
- 选择电路
WICR 寄存器所选引脚的输入发送到外部中断电路 (ch.0) 的 INT00 输入引脚发送输入引脚。

16.3 中断引脚选择电路的引脚

本节介绍中断引脚选择电路的引脚。

■ 中断引脚选择电路的相关引脚

中断引脚选择电路的相关外设功能引脚有：TRG1、UCK0、UI0、EC1、和INT00引脚。
以上引脚 (INT00 除外) 可并行连接至各外设功能，也可与本功能同时使用。表 16.3-1 是
外设功能和外设输入引脚的对应关系。

表 16.3-1 外设功能和外设输入引脚的对应关系

外设输入引脚名称	外设功能名称
INT00	中断引脚选择电路
TRG1	16 位 PPG 定时器 (触发输入)
UCK0	UART/SIO (时钟输入 / 输出)
UI0	UART/SIO (数据输入)
EC1	8/16 位多功能定时器 (事件输入)

16.4 中断引脚选择电路的寄存器

图 16.4-1 是中断引脚选择电路的寄存器。

■ 中断引脚选择电路的寄存器

图 16.4-1 中断引脚选择电路的寄存器

中断引脚控制选择电路寄存器 (WICR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FEFH	-	INT00	-	-	EC1	UI0	UCK0	TRG1	01000000 _B
	R0/WX	R/W	R0/WX	R0/WX	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同。)									
R0/WX : 读值为 "0"。写值无效。									
- : 未定义位									

16.4.1 中断引脚选择电路控制寄存器 (WICR)

对于外设功能引脚输入引脚的输入用作哪只中断引脚并输出到中断电路进行选择。

■ 中断引脚选择电路控制寄存器 (WICR)

图 16.4-2 中断引脚选择电路控制寄存器 (WICR)

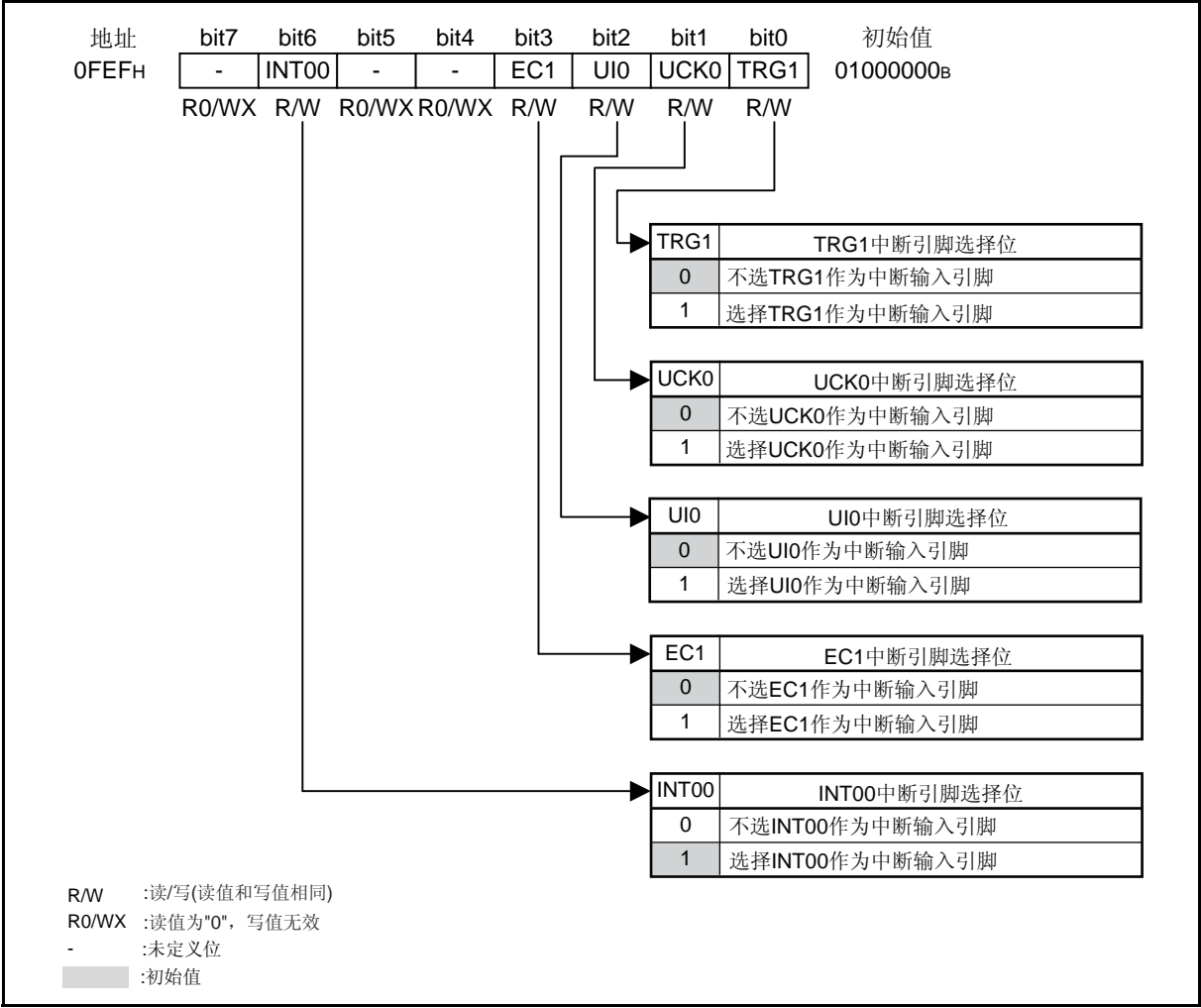


表 16.4-1 中断引脚选择电路控制寄存器 (WICR) 的位功能

位名称		功能描述
bit7	未定义位	读值为 "0"。写值无效。
bit6	INT00: INT00 中断引脚 选择位	该位用于决定是否选择 INT00 引脚作为中断输入引脚。 清 "0": 不选 INT00 引脚作为中断输入引脚，电路将 INT00 引脚的输入固定为 "0"。 置 "1": 选择 INT00 引脚作为中断输入引脚，电路将 INT00 引脚的输入发送到外部中断电路的 INT00(ch.0)。这时，若使能外部中断电路的 INT00(ch.0)，则 INT00 引脚的输入信号发生外部中断。
bit5	未定义位	读值为 "0"。写值无效。
bit4	未定义位	读值为 "0"。写值无效。
bit3	EC1: EC1 中断引脚选择位	该位用于决定是否选择 EC1 引脚作为中断输入引脚。 清 "0": 不选 EC1 引脚作为中断输入引脚，电路将 EC1 引脚的输入固定为 "0"。 置 "1": 选择 EC1 引脚作为中断输入引脚，电路将 EC1 引脚的输入发送到外部中断电路的 INT00(ch.0)。这时，若使能外部中断电路的 INT00(ch.0)，则 EC1 引脚的输入信号发生外部中断。
bit2	UI0: UI0 中断引脚选择位	该位用于决定是否选择 UI0 引脚作为中断输入引脚。 清 "0": 不选 UI0 引脚作为中断输入引脚，电路将 UI0 引脚的输入固定为 "0"。 置 "1": 选择 UI0 引脚作为中断输入引脚，电路将 UI0 引脚的输入发送到外部中断电路的 INT00(ch.0)。这时，若使能外部中断电路的 INT00(ch.0)，则 UI0 引脚的输入信号发生外部中断。
bit1	UCK0: UCK0 中断引脚 选择位	该位用于决定是否选择 UCK0 引脚作为中断输入引脚。 清 "0": 不选 UCK0 引脚作为中断输入引脚，电路将 UCK0 引脚的输入固定为 "0"。 置 "1": 选择 UCK0 引脚作为中断输入引脚，电路将 UCK0 引脚的输入发送到外部中断电路的 INT00(ch.0)。这时，若使能外部中断电路的 INT00(ch.0)，则 UCK0 引脚的输入信号发生外部中断。
bit0	TRG1: TRG1 中断引脚 选择位	该位用于决定是否选择 TRG1 引脚作为中断输入引脚。 清 "0": 不选 TRG1 引脚作为中断输入引脚，电路将 TRG1 引脚的输入固定为 "0"。 置 "1": 选择 TRG1 引脚作为中断输入引脚，电路将 TRG1 引脚的输入发送到外部中断电路的 INT00(ch.0)。这时，若使能外部中断电路 INT00(ch.0)，则 TRG1 引脚的输入信号发生外部中断。

MCU 待机模式时，这些位置 "1" 且使能外部中断电路的 INT00(ch.0) 时，所选引脚变为输入使能状态。有效边沿脉冲输入到引脚时，MCU 退出待机模式。关于待机模式，详见 "6.8 低功耗模式 (待机模式) 时的操作"。

注：

禁止外部中断电路的 INT00(ch.0) 时，即使这些位置 "1"，外设功能引脚的输入信号也不发生外部中断。

使能外部中断电路的 INT00(ch.0) 时，切勿变更这些位的值。否则，外部中断电路可能根据引脚输入电平检出有效边沿。

WICR(中断引脚选择电路控制寄存器) 同时选择多条中断引脚且使能外部中断电路的 INT00(ch.0)(外部中断电路的 EIC00 寄存器的 SL01 和 SL00 位写 "00_B" 以外的值后，选择有效边沿且 EIE0 位置 "1" 时，使能中断。) 时，即使待机模式时，所选引脚也因接受中断而保持输入使能状态。

MB95330H 系列

16.5 中断引脚选择电路的操作

中断引脚由 **WICR**(中断引脚选择电路控制寄存器) 选择。

■ 中断引脚选择电路的操作

WICR(中断引脚选择电路控制寄存器) 选择输入到外部中断电路 (ch.0) 的 **INT00** 的输入引脚。选择 **TRG0** 引脚作为中断引脚时，中断引脚选择电路和外部中断电路 (ch.0) 的设定步骤如下：

- 1) 端口方向寄存器 (**DDR**) 的对应位清 "0" 可将引脚设为输入。
- 2) **WICR**(中断引脚选择电路控制寄存器) 选择 **TRG0** 引脚作为中断输入引脚。(向 **WICR** 寄存器写 "01_H"。此时，外部中断电路的 **EIC00** 寄存器的 **EIE0** 位清 "0" 后，屏蔽中断。)
- 3) 使能外部中断电路 (ch.0) 的 **INT00**。
(外部中断电路的 **EIC00** 寄存器的 **SL01** 和 **SL00** 位写 "00_B" 以外的值后，选择有效边沿且 **EIE0** 位置 "1" 时，使能中断)。
- 4) 以后的中断操作和外部中断电路相同。

复位解除后，**WICR**(中断引脚选择电路控制寄存器) 初始化为 "40_H"，仅选择 **INT00** 位为有效中断引脚。**INT00** 引脚以外的引脚作为外部中断引脚时，需寄存器后使能外部中断电路。

16.6 中断引脚选择电路的使用注意事项

本节介绍中断引脚选择电路的使用注意事项。

- WICR(中断引脚选择电路控制寄存器) 同时选择多条中断引脚且使能外部中断电路的 INT00(ch.0)(外部中断电路的 EIC00 寄存器的 SL01 和 SL00 位写 "00_B" 以外的值后, 选择有效边沿且 EIE0 位置 "1" 时, 使能中断。) 时, 即使待机模式时, 所选引脚因接受中断而保持输入使能状态。
- WICR(中断引脚选择电路控制寄存器) 同时选择多条中断引脚时, 若这些引脚的输入信号之一是 "H", 则外部中断电路 INT00(ch.0) 的输入设为 "H"(所选引脚的输入信号的 "OR")。

第 17 章

LIN-UART

本章介绍 **LIN-UART** 的功能和操作。

- 17.1 LIN-UART 的概要
- 17.2 LIN-UART 的构成
- 17.3 LIN-UART 引脚
- 17.4 LIN-UART 的寄存器
- 17.5 LIN-UART 中断
- 17.6 LIN-UART 波特率
- 17.7 LIN-UART 的操作和设置方法
- 17.8 LIN-UART 的使用注意事项
- 17.9 LIN-UART 的样本程序

17.1 LIN-UART 的概要

LIN (Local Interconnect Network)-UART 是与外部器件同步或异步 (启动 - 停止同步) 通信的通用串行数据通信接口。除了双向通信功能 (正常模式) 和主 / 从通信功能 (多处理器模式 : 既支持主控又支持从动操作), **LIN-UART** 还支持 LIN 总线使用的特殊功能。

■ LIN-UART 的功能

LIN-UART 是通用串行数据通信接口, 用来与其他 CPU 和外设器件交换串行数据。表 17.1-1 汇总了 LIN-UART 的功能。

表 17.1-1 LIN-UART 功能

	功能
数据缓冲器	全双工双缓冲器
串行输入	LIN-UART 过采样接收数据五次, 以多数决定接收值 (仅异步模式)。
传输模式	<ul style="list-style-type: none">• 时钟同步 (选择启 / 停同步、或启 / 停位)• 时钟异步 (可使用启 / 停位)
波特率	<ul style="list-style-type: none">• 提供专用波特率生成器 (由 15 位重载计数器构成)• 可输入外部时钟。重载计数器还可用于调整外部时钟。
数据长	<ul style="list-style-type: none">• 7 位 (同步或 LIN 模式以外)• 8 位
信号类型	NRZ (非归零)
启动位定时	异步模式下, 与启动位下降沿同步。
接收错误检测	<ul style="list-style-type: none">• 帧错误• 超时错误• 奇偶校验错误 (工作模式 1 不支持)
中断请求	<ul style="list-style-type: none">• 接收中断 (完成接收、检测出接收错误、检测出 LIN Synch Break)• 发送中断 (发送数据放空)• 对 TII0 发出的中断请求 (检测出 LIN Synch Field: LSYN)
主 / 从模式通信功能 (多处理器模式)	可 1 (主控) 对 n (从动) 通信 (既支持主控系统又支持从动系统)
同步模式	串行时钟的发送端 / 接收端选择功能
引脚访问	可直接读取串行 I/O 引脚状态。
LIN 总线选项	<ul style="list-style-type: none">• 主控器件运行• 从动器件运行• 检测 LIN Synch Break• 生成 LIN Synch Break• 检测连接到 8/16 位多功能定时器的 LIN Synch Field 的启 / 停沿
同步串行时钟	使用启 / 停位可连续输出到 SCK 引脚进行同步通信。
时钟延迟选项	延迟时钟的特殊同步时钟模式 (用于串行外设接口 (SPI))

LIN-UART 有四种工作模式。工作模式通过 LIN-UART 串行模式寄存器 (SMR) 的 MD0 和 MD1 位选择。工作模式 0 和工作模式 2 用于双向串行通信；工作模式 1 用于主 / 从通信；工作模式 3 用于 LIN 主 / 从通信。

表 17.1-2 LIN-UART 工作模式

工作模式		数据长		步调	停止位长	数据位格式
		无奇偶校验	有奇偶校验			
0	正常模式	7 位或 8 位		异步	1 位或 2 位	LSB 优先 MSB 优先
1	多处理器模式	7 位或 8 位 +1*	-	异步		
2	正常模式	8 位		同步	无、1 位、2 位	LSB 优先
3	LIN 模式	8 位	-	异步	1 位	

- : 不可设置

* : "+1" 是多处理器模式下用于通信控制的地址 / 数据选择位 (AD)。

LIN-UART 串行模式寄存器 (SMR) 的 MD0 和 MD1 位用于选择以下 LIN-UART 工作模式。

表 17.1-3 LIN-UART 工作模式

MD1	MD0	模式	类型
0	0	0	异步 (正常模式)
0	1	1	异步 (多处理器模式)
1	0	2	同步 (正常模式)
1	1	3	异步 (LIN 模式)

- 工作模式 1 支持多处理器模式下的主控操作和从动操作。
- 工作模式 3 的通信格式固定为 8 位数据、无奇偶校验、1 位停止位和 LSB 优先。

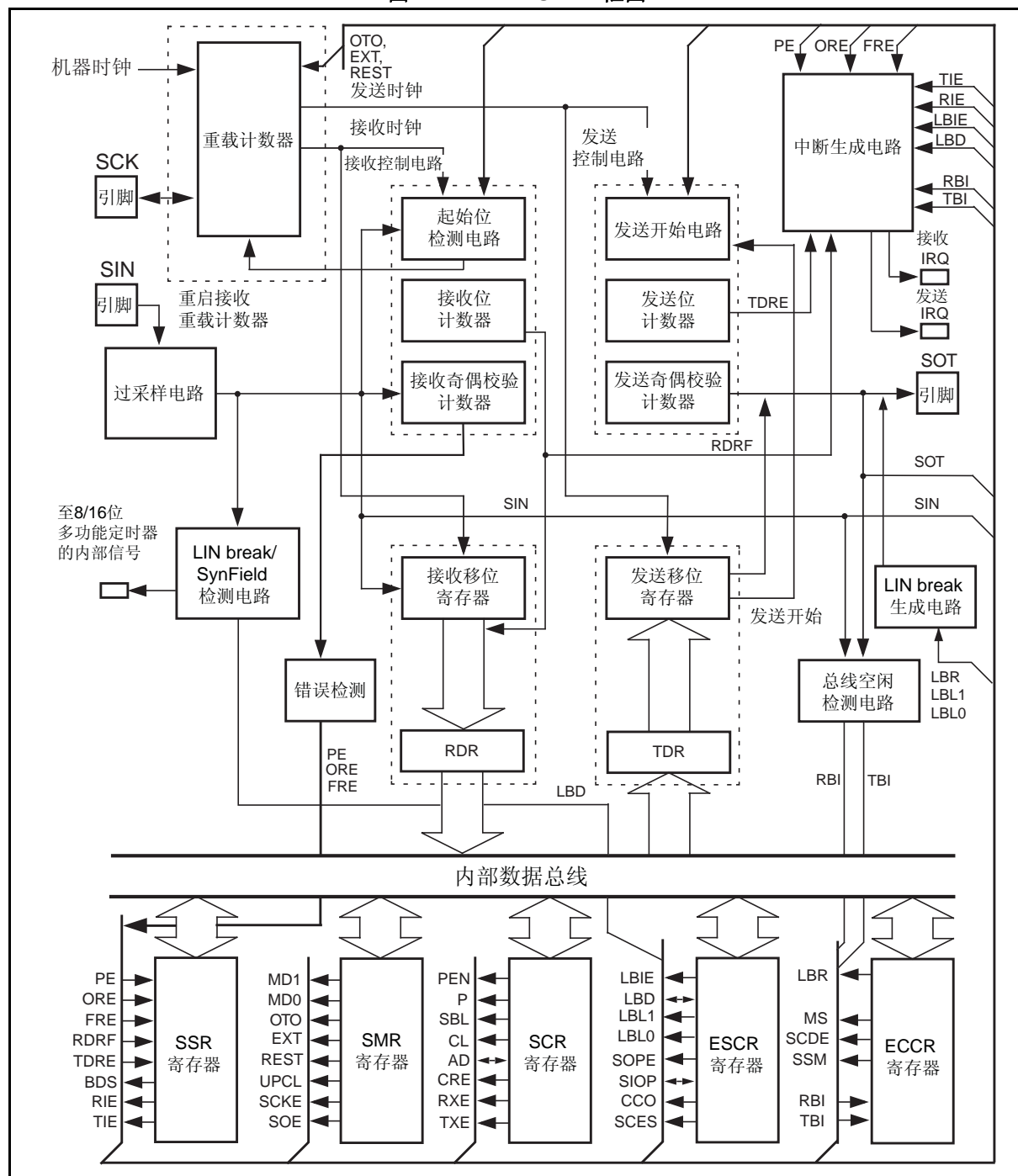
17.2 LIN-UART 的构成

LIN-UART 由以下部分构成：

- 重载计数器
 - 接收控制电路
 - 接收移位寄存器
 - **LIN-UART 接收数据寄存器 (RDR)**
 - 发送控制电路
 - 发送移位寄存器
 - **LIN-UART 发送数据寄存器 (TDR)**
 - 错误检测电路
 - 过采样电路
 - 中断生成电路
 - **LIN Synch Break/Synch Field 检测电路**
 - 总线空闲检测电路
 - **LIN-UART 串行控制寄存器 (SCR)**
 - **LIN-UART 串行模式寄存器 (SMR)**
 - **LIN-UART 串行状态寄存器 (SSR)**
 - **LIN-UART 扩展状态控制寄存器 (ESCR)**
 - **LIN-UART 扩展通信控制寄存器 (ECCR)**
-

■ LIN-UART 框图

图 17.2-1 LIN-UART 框图



● 重载计数器

该重载计数器是 15 位重载计数器，用作专用波特率生成器，由重载值专用的 15 位寄存器构成，从外部或内部时钟生成发送 / 接收时钟。从波特率生成器 1, 0 (BGR 1 和 BGR 0) 可读取发送重载计数器的计数值。

● 接收控制电路

该接收控制电路由接收位计数器、启动位检测电路和接收奇偶校验计数器构成。接收位计数器计数接收数据位并根据指定数据长完成一个数据接收时，在 LIN-UART 接收数据寄存器设置标志。此时，如果允许接收中断，接收中断请求发生。启动位检测电路检测串行输入信号中的启动位。检测出启动位时，该电路与启动位下降沿同步发送信号到重载计数器。接收奇偶校验计数器计算接收数据的奇偶校验。

● 接收移位寄存器

该电路在位移接收数据时捕捉自 SIN 引脚的接收数据。接收移位寄存器将接收到的数据传输到 RDR 寄存器。

● LIN-UART 接收数据寄存器 (RDR)

该寄存器保存接收的数据。串行输入数据被转换并保存在 LIN-UART 接收数据寄存器。

● 发送控制电路

该电路由发送位计数器、发送开始电路和发送奇偶校验计数器构成。发送位计数器计数发送数据位并根据指定数据长完成一个数据发送后在发送数据寄存器内设置标志。此时，如果允许发生中断，发送中断发生。发送开始电路在数据写入 TDR 时启动发送。如果数据已经过奇偶校验，发送奇偶校验计数器生成发送数据的奇偶校验位。

● 发送移位寄存器

写入 LIN-UART 发送数据寄存器 (TDR) 的数据传输到发送移位寄存器并在位移时输出到 SOT 引脚。

● LIN-UART 发送数据寄存器 (TDR)

该寄存器设置发送数据。写数据被转换为串行数据并输出。

● 错误检测电路

该电路在接收结束后检测是否有错误。如有错误发生，设置对应的错误标志。

● 过采样电路

异步模式下，LIN-UART 通过五次过采样接收数据，以采样值的多数判定接收值。LIN-UART 在同步模式下停止操作。

● 中断生成电路

该电路控制所有中断源。对应的中断使能位置位后，中断立即发生。

● LIN Synch Break/Synch Field 检测电路

LIN 主控节点发送报文头时，该电路检测 LIN Synch Break。检测出 LIN Synch Break 时，LBD 标志置位。为了检测 LIN Synch Field 的第一和第五下降沿、并测定主控节点发送的实际串行时钟同步，内部信号输出到 8/16 位多功能定时器。

● LIN Synch Break 生成电路

该电路生成指定长度的 LIN Synch Break。

● 总线空闲检测电路

该电路检测未在进行收 / 发，并生成 TBI 和 RBI 标志位。

● LIN-UART 串行控制寄存器 (SCR)

该寄存器具有以下功能：

- 设置奇偶校验位的使用
- 选择奇偶校验位
- 设置停止位长
- 设置数据长
- 选择模式 1 下的帧数据格式
- 清除错误标志
- 允许 / 禁止发送
- 允许 / 禁止接收

● LIN-UART 串行模式寄存器 (SMR)

该寄存器具有以下功能：

- 选择 LIN-UART 工作模式
- 选择时钟输入源
- 选择外部时钟的一对一连接或重载计数器连接
- 复位专用重载定时器
- LIN-UART 软件复位 (保持寄存器的设置)
- 允许 / 禁止输出到串行数据引脚
- 允许 / 禁止输出到时钟引脚

● LIN-UART 串行状态寄存器 (SSR)

该寄存器具有以下功能：

- 确认收 / 发或错误状态
- 选择传输方向 (LSB 优先或 MSB 优先)
- 允许 / 禁止接收中断
- 允许 / 禁止发送中断

● 扩展状态控制寄存器 (ESCR)

该寄存器具有以下功能：

- 允许 / 禁止 LIN Synch Break 中断
- 检测 LIN Synch Break
- 选择 LIN Synch Break 长
- 直接访问 SIN 引脚和 SOT 引脚
- 设置 LIN-UART 同步时钟模式下的连续时钟输出
- 选择采样时钟沿

● LIN-UART 扩展通信控制寄存器 (ECCR)

该寄存器具有以下功能：

- 总线空闲检测
- 同步时钟设置
- 生成 LIN Synch Break

■ 输入时钟

LIN-UART 使用机器时钟或自 SCK 引脚的输入信号作为输入时钟。

输入时钟用作 LIN-UART 的收 / 发时钟源。

本节介绍 LIN-UART 的引脚。

■ LIN-UART 的引脚

LIN-UART 引脚也可用作通用端口。表 17.1-1 列出了 LIN-UART 的引脚功能和使用时的设置。

表 17.3-1 LIN-UART 引脚

引脚名称	引脚功能	使用引脚时需设置
SIN	串行数据输入	设置为输入口 (DDR: 对应位 = 0)
SOT	串行数据输出	设置为输出使能 (SMR:SOE = 1)
SCK	串行时钟输入 / 输出	用作时钟输入时, 设置为输入口 (DDR: 对应位 = 0)
		用作时钟输出引脚时, 设置为输出使能 (SMR:SCKE = 1)

■ LIN-UART 引脚的框图

图 17.3-1 LIN-UART 相关引脚 SCK, SOT(P02/INT02/AN02/SCK, P03/INT03/AN03/SOT) 的框图

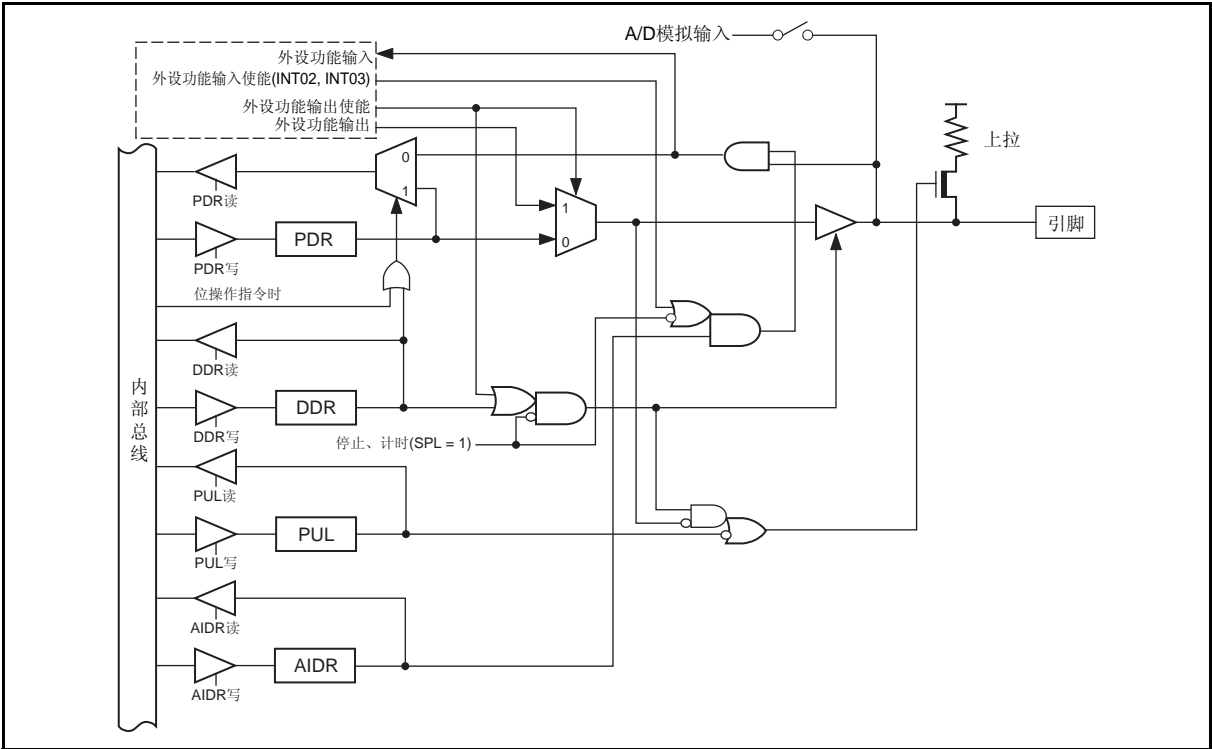
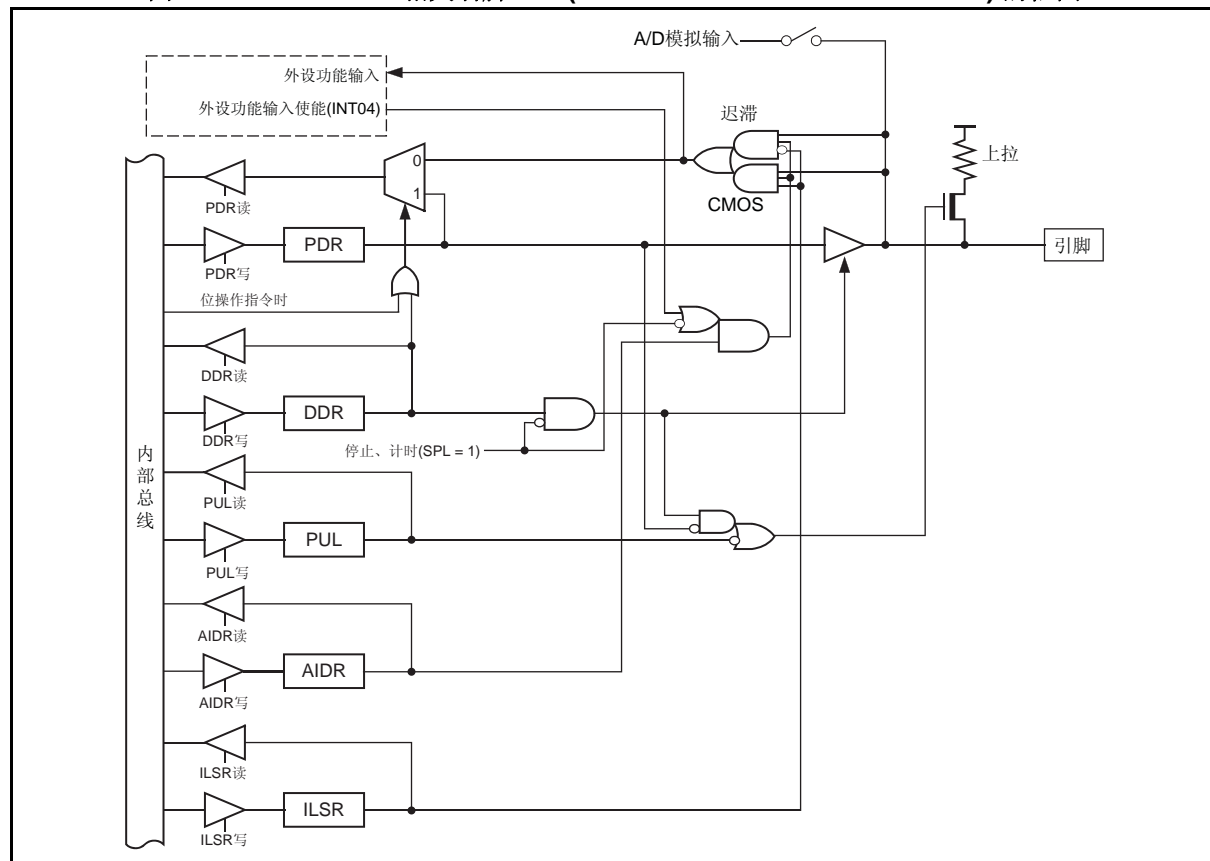


图 17.3-2 LIN-UART 相关引脚 SIN (P04/INT04/AN04/SIN/HCLK1/EC0) 的框图



17.4 LIN-UART 的寄存器

本节介绍 LIN-UART 的寄存器。

■ LIN-UART 的寄存器一览

图 17.4-1 LIN-UART 的寄存器一览

LIN-UART 串行控制寄存器 (SCR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0050 _H	PEN	P	SBL	CL	AD	CRE	RXE	TXE
	R/W	R/W	R/W	R/W	R/W	R0,W	R/W	R/W
初始值 00000000 _B								
LIN-UART 串行模式寄存器 (SMR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0051 _H	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
	R/W	R/W	R/W	R/W	R0,W	R0,W	R/W	R/W
初始值 00000000 _B								
LIN-UART 串行状态寄存器 (SSR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0052 _H	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE
	R/WX	R/WX	R/WX	R/WX	R/WX	R/W	R/W	R/W
初始值 00001000 _B								
LIN-UART 接收数据寄存器 / 发送数据寄存器 (RDR/TDR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0053 _H								
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值 00000000 _B								
LIN-UART 扩展状态控制寄存器 (ESCR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0054 _H	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES
	R/W	R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W
初始值 00000100 _B								
LIN-UART 扩展通信控制寄存器 (ECCR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0055 _H	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
	R0,W0	R0,W	R/W	R/W	R/W	RX,W0	R/WX	R/WX
初始值 000000XX _B								
LIN-UART 波特率生成器寄存器 1 (BGR 1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FBC _H	-							
	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值 00000000 _B								
LIN-UART 波特率生成器寄存器 0 (BGR 0)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FBD _H								
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值 00000000 _B								
R/W : 读 / 写 (读值与写值相同。)								
R(RM1), W : 读 / 写 (读值不同于写值。读 - 修改 - 写 (RMW) 类操作指令读 "1"。)								
R/WX : 只读 (可读。写值无效。)								
R0,W : 只写 (可写。读 "0"。)								
R0/WX : 读值为 "0"。写值无效。								
RX,W0 : 读值不定; 写值为 "0"。								
- : 未定义位								

17.4.1 LIN-UART 串行控制寄存器 (SCR)

LIN-UART 串行控制寄存器 (SCR) 用于设置奇偶校验、选择停止位长和数据长、选择模式 1 下的帧数据格式、清除接收错误标志、允许 / 禁止收 / 发。

■ LIN-UART 串行控制寄存器 (SCR)

图 17.4-2 LIN-UART 串行控制寄存器 (SCR)

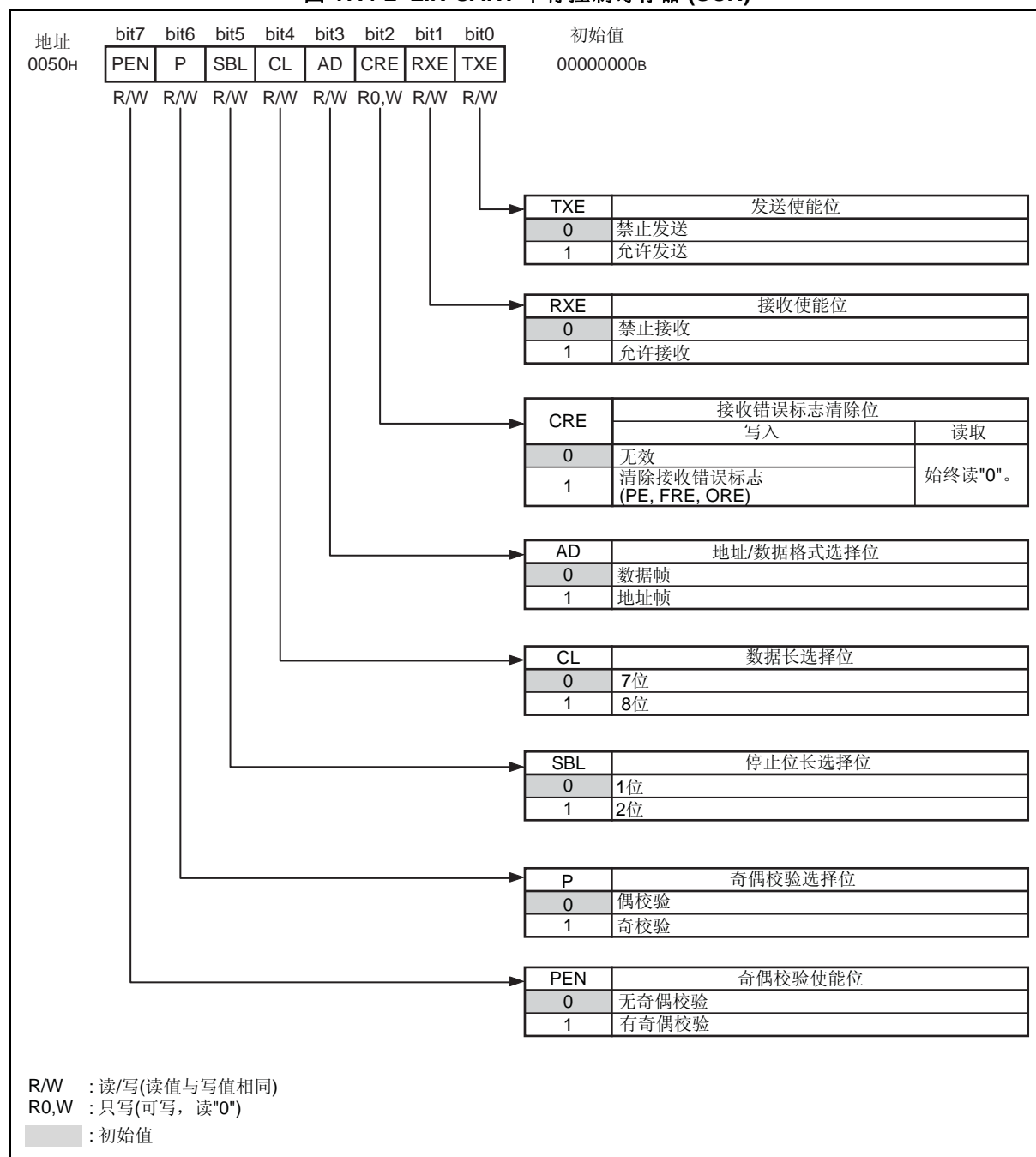


表 17.4-1 LIN-UART 串行控制寄存器 (SCR) 各位的功能介绍

位名称		功能描述
bit7	PEN: 奇偶校验使能位	该位指定是否增加 (发送时) 奇偶校验位、是否检测 (接收时) 奇偶校验位。 注: 仅在工作模式 0 或在同步数据格式增加启 / 停位 (ECCR:SSM = 1) 的工作模式 2 下, 增加奇偶校验位。 工作模式 3(LIN) 时, 该位固定在 "0"。
bit6	P: 奇偶校验选择位	使能奇偶校验位 (SCR:PEN = 1) 后, 将该位置 "1" 选择的是奇校验, 将该位置 "0" 选择的是偶校验。
bit5	SBL: 停止位长选择位	在工作模式 0 或 1(异步模式) 或在同步数据格式增加启 / 停位 (ECCR:SSM = 1) 的工作模式 2 下, 该位设置停止位 (发送数据中的帧结束标记) 的位长。 在工作模式 3(LIN) 下, 该位固定在 "0"。 注: 接收时, 一般仅检测停止位的第一位。
bit4	CL: 数据长选择位	该位指定收 / 发数据长。在工作模式 2 和工作模式 3, 该位固定在 "1"。
bit3	AD: 地址 / 数据格式选择位	该位指定在多处理器模式 (模式 1) 下收 / 发帧的数据格式。主控模式时写入该位, 从动模式时读取该位。主控模式下的操作如下: 清 "0": 数据帧用作数据格式。 置 "1": 地址数据帧用作数据格式。 读值是最后接收数据格式的值。 注: 关于该位的使用, 详情参阅 "17.8 LIN-UART 的使用注意事项"。
bit2	CRE: 接收错误标志清除位	该位清除串行状态寄存器 (SSR) 的 FRE、ORE 和 PE 标志。 清 "0": 无效。 置 "1": 清除错误标志。 读取时, 该位始终归 "0"。
bit1	RXE: 接收使能位	该位允许或禁止接收 LIN-UART。 清 "0": 禁止数据帧的接收。 置 "1": 允许数据帧的接收。 该位的设置不影响工作模式 3 时的 LIN Synch Break 检测。 注: 若接收期间禁止数据帧接收 (RXE = 0), 则接收立即停止。在这种情况下, 不能保证接收数据的完整。
bit0	TXE: 发送使能位	该位允许或禁止发送 LIN-UART。 清 "0": 禁止数据帧的发送。 置 "1": 允许数据帧的发送。 注: 若发送期间禁止数据帧发送 (TXE = 0), 则发送立即停止。在这种情况下, 不能保证发送数据的完整。

17.4.2 LIN-UART 串行模式寄存器 (SMR)

LIN-UART 串行模式寄存器 (SMR) 用于选择工作模式、指定波特率时钟、允许 / 禁止输出到串行数据引脚和时钟引脚。

■ LIN-UART 串行模式寄存器 (SMR)

图 17.4-3 LIN-UART 串行模式寄存器 (SMR)

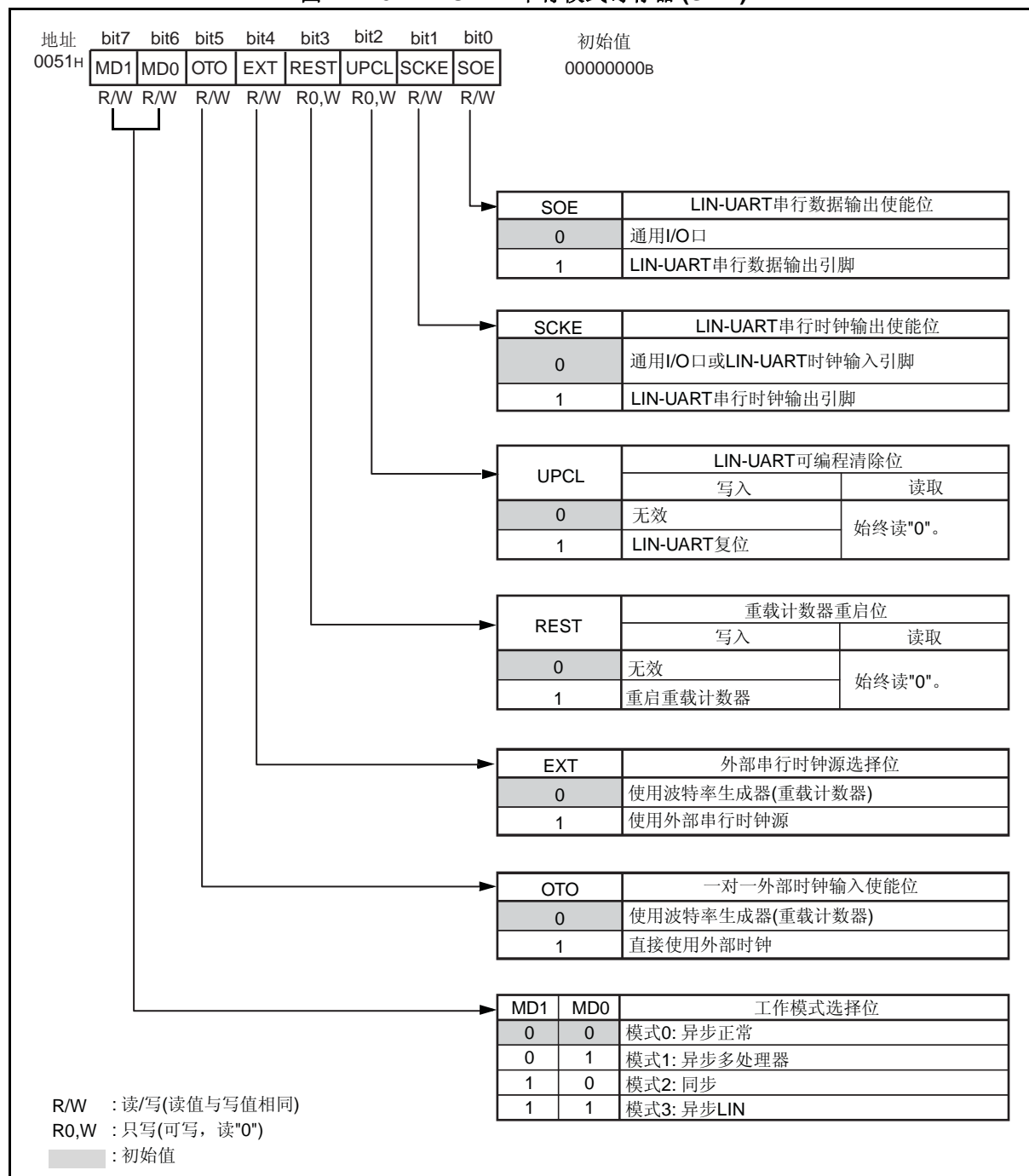


表 17.4-2 LIN-UART 串行模式寄存器 (SMR) 各位的功能介绍

位名称		功能描述			
bit7, bit6	MD1, MD0: 工作模式选择位	该位设置工作模式。 注：如果在通信中改变模式，LIN-UART 暂停收 / 发，等待下一通信开始。			
		MD1	MD0	模式	类型
		0	0	0	异步 (正常模式)
		0	1	1	异步 (多处理器模式)
		1	0	2	同步 (正常模式)
		1	1	3	异步 (LIN 模式)
bit5	OTO: 一对一外部时钟输入使能位	置 "1": 该位允许外部时钟直接用作 LIN-UART 串行时钟。 在工作模式 2(同步) 下，选择串行时钟接收端 (ECCR:MS = 1) 时使用外部时钟。 EXT = 0 时，OTO 位固定在 "0"。			
bit4	EXT: 外部串行时钟源选择位	该位选择时钟输入。 清 "0": 选择内部波特率生成器的时钟 (重载计数器)。 置 "1": 选择外部串行时钟源。			
bit3	REST: 重载计数器重启位	该位重启重载计数器。 清 "0": 无效。 置 "1": 重启重载计数器。 读取时，该位始终归 "0"。			
bit2	UPCL: LIN-UART 可编程清除位 (LIN-UART 软件复位)	该位复位 LIN-UART。 清 "0": 无效。 置 "1": 该位立即复位 LIN-UART (LIN-UART 软件复位)，但寄存器的设置维持原样。此时，收 / 发暂停。 全部的收 / 发中断源 (TDRE, RDRF, LBD, PE, ORE, FRE) 都被清除。禁止中断和发送后，复位 LIN-UART。另外，LIN-UART 复位后，接收数据寄存器清零 (RDR = 00 _H)，重载计数器重启。 读取时，该位始终归 "0"。			
bit1	SCKE: LIN-UART 串行时钟输出使能位	该位控制串行时钟 I/O 口。 清 "0": SCK 引脚用作通用 I/O 口或串行时钟输入引脚。 置 "1": SCK 引脚用作串行时钟输出引脚，并在工作模式 2 时 (同步) 输出时钟。 注：SCK 引脚用作串行时钟输入引脚 (SCKE = 0) 时，将与 SCK 使用同一引脚的通用 I/O 口对应的 DDR 寄存器的位设置为使能输入口的使用。此外，使用外部串行时钟源选择位选择外部时钟 (EXT = 1)。 SCK 引脚设置为串行时钟输出 (SCKE = 1) 时，与和 SCK 使用相同引脚的通用 I/O 口的状态无关，SCK 引脚用作串行时钟输出引脚。			
bit0	SOE: LIN-UART 串行数据输出使能位	该位允许或禁止串行数据输出。 清 "0": SOT 引脚用作通用 I/O 口。 置 "1": SOT 引脚用作串行数据输出引脚 (SOT)。 SOT 引脚设置为串行数据输出 (SOE = 1) 时，与和 SOT 使用相同引脚的通用 I/O 口的状态无关，SOT 引脚用作串行数据输出 (SOT) 引脚。			

17.4.3 LIN-UART 串行状态寄存器 (SSR)

LIN-UART 串行状态寄存器 (SSR) 用于确认接收、发送和出错的状态，并允许、禁止中断。

■ LIN-UART 串行状态寄存器 (SSR)

图 17.4-4 LIN-UART 串行状态寄存器 (SSR)

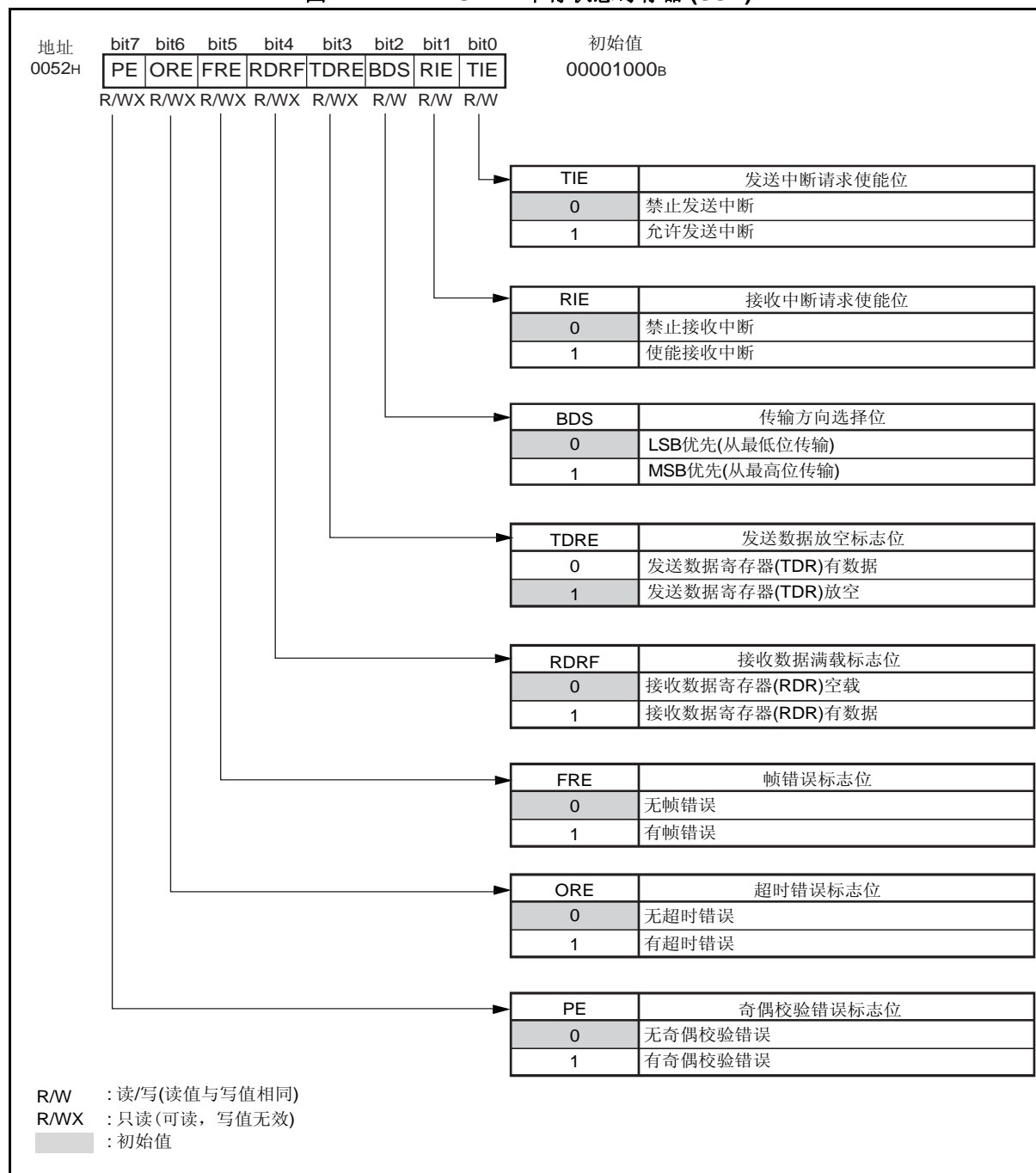


表 17.4-3 串行状态寄存器 (SSR) 各位的功能

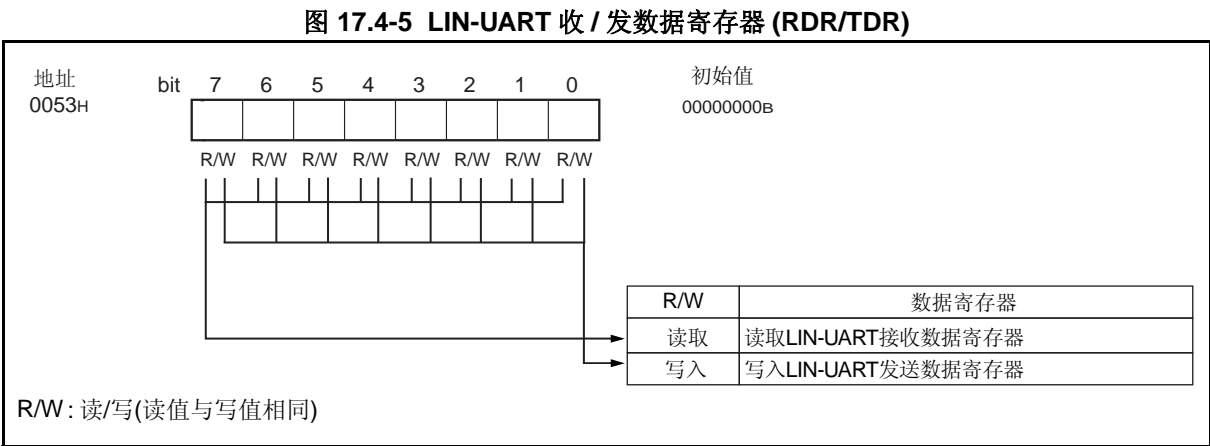
位名称		功能描述
bit7	PE: 奇偶校验错误标志位	<p>该位检测接收数据中的奇偶校验错误。</p> <ul style="list-style-type: none"> PE = 1 且在接收期间, 若发生奇偶校验错误, 该位置 "1"。对 LIN-UART 串行控制寄存器 (SCR) 的 CRE 位写 "1" 清除错误标志。 PE 位和 RIE 位都置 "1" 时, 输出接收中断请求。 该标志置位时, 接收数据寄存器 (RDR) 内的数据无效。
bit6	ORE: 超时错误标志位	<p>该位检测接收数据中的超时错误。</p> <ul style="list-style-type: none"> 接收期间若发生超时错误, 该位置 "1"。对 LIN-UART 串行控制寄存器 (SCR) 的 CRE 位写 "1" 清除错误标志。 ORE 位和 RIE 位都置 "1" 时, 输出接收中断请求。 该标志置位时, 接收数据寄存器 (RDR) 内的数据无效。
bit5	FRE: 帧错误标志位	<p>该位检测接收数据中的帧错误。</p> <ul style="list-style-type: none"> 接收期间若发生帧错误, 该位置 "1"。对 LIN-UART 串行控制寄存器 (SCR) 的 CRE 位写 "1" 清除错误标志。 FRE 位和 RIE 位都置 "1" 时, 输出接收中断请求。 该标志置位时, 接收数据寄存器 (RDR) 内的数据无效。
bit4	RDRF: 接收数据满载标志位	<p>该标志显示 LIN-UART 接收数据寄存器 (RDR) 的状态。</p> <ul style="list-style-type: none"> 接收数据载入 RDR 时, 该位置 "1"; 读取接收数据寄存器 (RDR) 清 "0" 该位。 RDRF 位和 RIE 位都为 "1" 时, 输出接收中断请求。
bit3	TDRE: 发送数据放空标志位	<p>该标志显示 LIN-UART 发送数据寄存器 (TDR) 的状态。</p> <ul style="list-style-type: none"> 对 TDR 写发送数据清 "0" 该位, 显示 TDR 有有效数据。数据载入发送移位寄存器并传输时, 该位置 "1", 显示 TDR 没有有效数据。 TDRE 位和 TIE 位都置 "1" 时, 输出发送中断请求。 TDRE 位置 "1" 时, 将 LIN-UART 扩展通信控制寄存器 (ECCR) 的 LBR 位置 "1" 改变 TDRE 位, 使之清 "0"。LIN Synch Break 生成后, TDRE 位归 "1"。 <p>注: TDRE 的初始值是 "1"。</p>
bit2	BDS: 传输方向选择位	<p>该位指定传输串行数据从最低位 (LSB 优先, BDS = 0) 还是从最高位 (MSB 优先, BDS = 1) 开始。</p> <p>注: 读取或写入串行数据寄存器时, 高位数据和低位数据对调。因此, 对 RDR 寄存器写入数据后若重写 BDS 位, RDR 寄存器内的数据会变为无效。</p> <p>工作模式 3(LIN) 时, BDS 位固定在 "0"。</p>
bit1	RIE: 接收中断请求使能位	<p>该位允许或禁止接收中断请求输出到中断控制器。</p> <p>RIE 位和接收数据标志位 (RDRF) 都置 "1" 时, 或一个及以上的错误标志位 (PE, ORE, FRE) 置 "1" 时, 输出接收中断请求。</p>
bit0	TIE: 发送中断请求使能位	<p>该位允许或禁止发送中断请求输出到中断控制器。</p> <p>TIE 位和 TDRE 位都置 "1" 时, 输出发送中断请求。</p>

17.4.4 LIN-UART 接收数据寄存器 /LIN-UART 发送数据寄存器 (RDR/TDR)

LIN-UART 接收数据寄存器和 LIN-UART 发送数据寄存器共用同一地址。读取时，该寄存器用作接收数据寄存器；写入时，该寄存器用作发送数据寄存器。

■ LIN-UART 接收数据寄存器 (RDR)

图 17.4-5 给出了 LIN-UART 接收数据寄存器 /LIN-UART 发送数据寄存器的位配置。



LIN-UART 接收数据寄存器 (RDR) 是接收串行数据的数据缓冲器寄存器。

发送到串行输入引脚 (SIN 引脚) 的串行输入数据信号通过移位寄存器转换并保存到 LIN-UART 接收数据寄存器 (RDR)。

若数据长是 7 位，MSB 值 (RDR:D7) 为 "0"。

接收数据保存到LIN-UART接收数据寄存器(RDR)时，接收数据满载标志位(SSR:RDRF)置 "1"。若允许接收中断 (SSR:RIE = 1)，则接收中断请求发生。

接收数据满载标志位(SSR:RDRF)置"1"时，应该读取LIN-UART接收数据寄存器(RDR)。读取 LIN-UART 接收数据寄存器 (RDR) 自动清 "0" 接收数据满载标志位 (SSR:RDRF)。此外，允许接收中断但无错误发生时，接收中断清除。

接收错误发生 (SSR:PE, ORE, FRE 中的任何一个为 "1") 时，LIN-UART 接收数据寄存器 (RDR) 的数据无效。

■ LIN-UART 发送数据寄存器 (TDR)

LIN-UART 发送数据寄存器 (TDR) 是发送串行数据的数据缓冲器寄存器。

允许发送 (SCR:TXE = 1) 时, 若将发送数据写入 LIN-UART 发送数据寄存器 (TDR), 则发送数据移入发送移位寄存器、转换为串行数据后, 由串行数据输出引脚 (SOT 引脚) 输出该串行数据。

若数据长是 7 位, 则 MSB 的数据 (TDR:D7) 无效。

发送数据写入 LIN-UART 发送数据寄存器 (TDR) 时, 发送数据放空标志位 (SSR:TDRE) 清 "0"。

数据移入发送移位寄存器且发送开始后, 发送数据放空标志位 (SSR:TDRE) 置 "1"。

发送数据放空标志位 (SSR:TDRE) 置 "1" 时, 下一个发送数据可写入 TDR。如果允许发送中断, 发送中断发生。发送中断发生后或在发送数据放空标志位 (SSR:TDRE) 置 "1" 的状态下, 下一个发送数据可写入 TDR。

注:

LIN-UART 发送数据寄存器是只写寄存器, 而接收数据寄存器是只读寄存器。因为两只寄存器位于同一地址, 写值和读值不同。因此不可使用 INC 指令和 DEC 指令等这样的读 - 修改 - 写 (RMW) 类的指令。

17.4.5 LIN-UART 扩展状态控制寄存器 (ESCR)

LIN-UART 扩展状态控制寄存器 (ESCR) 用于设置以下：允许 / 禁止 **LIN Synch Break** 中断、选择 **LIN Synch Break** 长、检测 **LIN Synch Break**、直接访问 **SIN** 和 **SOT** 引脚、**LIN-UART** 同步时钟模式下连续时钟输出、采样时钟沿。

■ LIN-UART 扩展状态控制寄存器 (ESCR)

图 17.4-6 给出了 LIN-UART 扩展状态控制寄存器 (ESCR) 的位配置。表 17.4-4 列出了各位的功能。

图 17.4-6 LIN-UART 扩展状态控制寄存器 (ESCR)

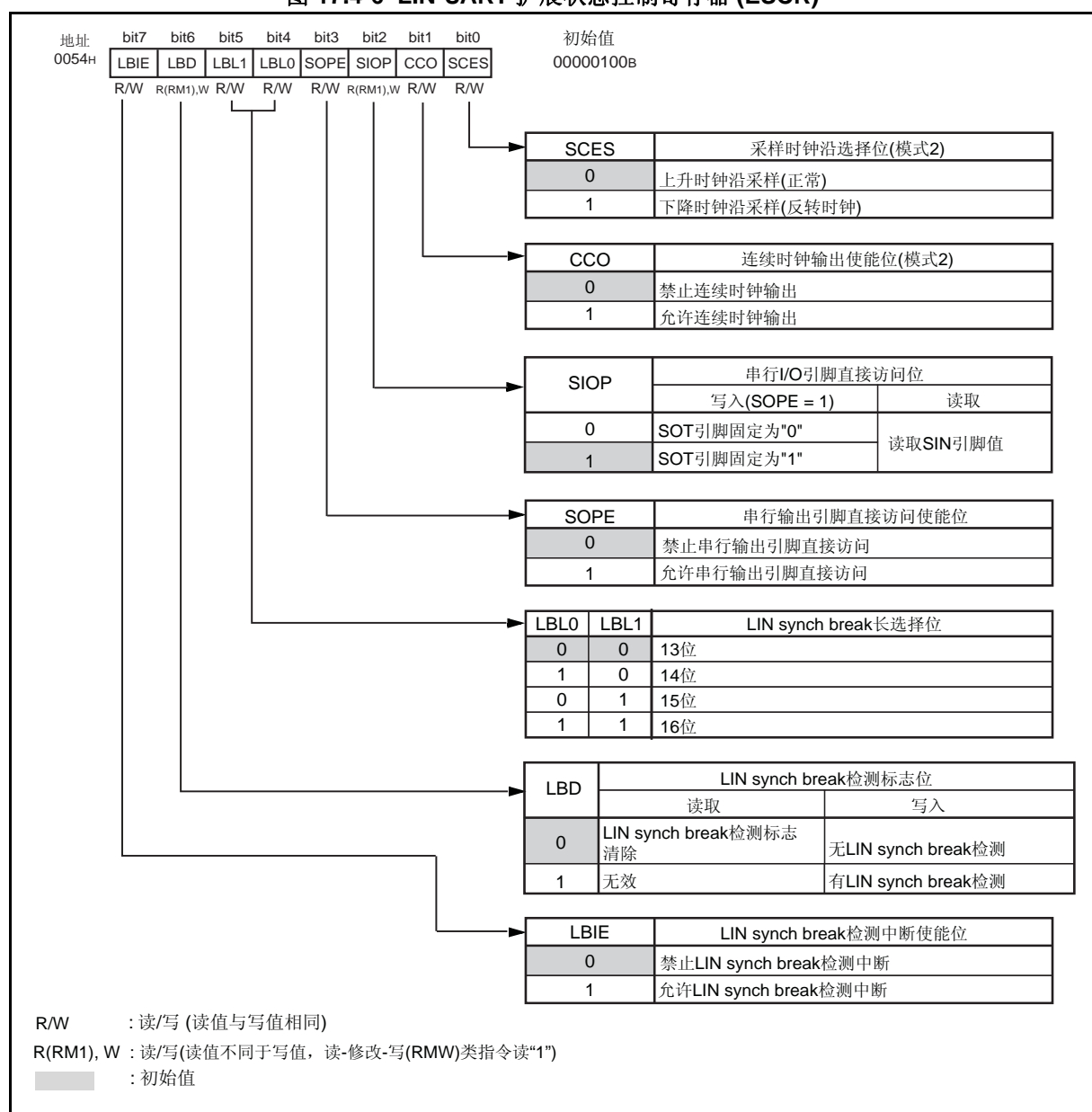


表 17.4-4 LIN-UART 扩展状态控制寄存器 (ESCR) 各位的功能

位名称		功能描述
bit7	LBIE: LIN Synch Break 检测中断使能位	该位允许或禁止 LIN Synch Break 检测中断。 LIN Synch Break 检测标志位 (LBD) 置 "1" 且允许中断 (LBIE = 1) 时, 中断发生。 工作模式 1 和工作模式 2 时, 该位固定在 "0"。
bit6	LBD: LIN Synch Break 检测标志位	该位检测 LIN Synch Break。 在工作模式 3 (位宽为 11 位及以上时, 串行输入为 "0") 检测 LIN Synch Break 时, 该位置 "1"。此外, 写 "0" 清零 LBD 位并清除中断。执行读 - 修改 - 写 (RMW) 类指令时该位始终读 "1", 但这并不意味着检测出 LIN Synch Break。 注: 检测 LIN Synch Break 时, 要先允许 LIN Synch Break 检测中断 (LBIE = 1), 然后禁止接收 (SCR:RXE = 0)。
bit5, bit4	LBL1/LBL0: LIN Synch Break 长选择位	这两个位指定 LIN Synch Break 生成时间的位长。 接收 LIN Synch Break 长始终为 11 位。
bit3	SOPE: 串行输出引脚直接访问使能位*	该位允许或禁止直接写入 SOT 引脚。 允许串行数据输出 (SMR:SOE = 1) 将该位置 "1", 即允许直接写入 SOT 引脚。*
bit2	SIOP: 串行 I/O 引脚直接访问位*	该位控制直接访问串行 I/O 引脚。 正常读取指令读取 SIOP 位时, 返回 SIN 引脚值。 允许直接访问串行输出引脚数据 (SOPE = 1) 时, SOT 引脚反映写入该位的值。* 注: 使用位操作指令时, SIOP 位返回读取周期内的 SOT 引脚的位值。
bit1	CCO: 连续时钟输出使能位	该位允许或禁止从 SCK 引脚输出连续串行时钟。 工作模式 2(同步) 下选择串行时钟的发送端时, 若 SCK 引脚用作时钟输出且 CCO 位置 "1", 则允许从 SCK 引脚输出连续串行时钟。 注: CCO 位是 "1" 时, 需将 ECCR 的 SSM 位也置 "1"。
bit0	SCES: 采样时钟沿选择位	该位选择采样沿。工作模式 2(同步) 下选择串行时钟的接收端时, 将 SCES 位置 "1", 采样沿从上升沿切换到下降沿。 工作模式 2(同步) 下串行时钟的发送端 (ECCR:MS = 0) 时, 若将 SCK 引脚设置为时钟输出, 则内部串行时钟信号和输出时钟信号反转。 工作模式 0, 1, 3 时, 清 "0" 该位。

*: SOPE 和 SIOP 间的相互作用

SOPE	SIOP	写入 SIOP	读取 SIOP
0	R/W	无效 (但保留写值)	返回 SIN 值
1	R/W	对 SOT 写 "0" 或 "1"	返回 SIN 值
1	RMW	读取 SOT 值, 写 "0" 或 "1"	

17.4.6 LIN-UART 扩展通信控制寄存器 (ECCR)

LIN-UART 扩展通信控制寄存器 (ECCR) 用于总线空闲检测、同步时钟设置和 LIN Synch Break 生成。

■ LIN-UART 扩展通信控制寄存器 (ECCR)

图 17.4-7 给出了 LIN-UART 扩展通信控制寄存器 (ECCR) 的位配置。表 17.4-5 列出了各位的功能。

图 17.4-7 LIN-UART 扩展通信控制寄存器 (ECCR)

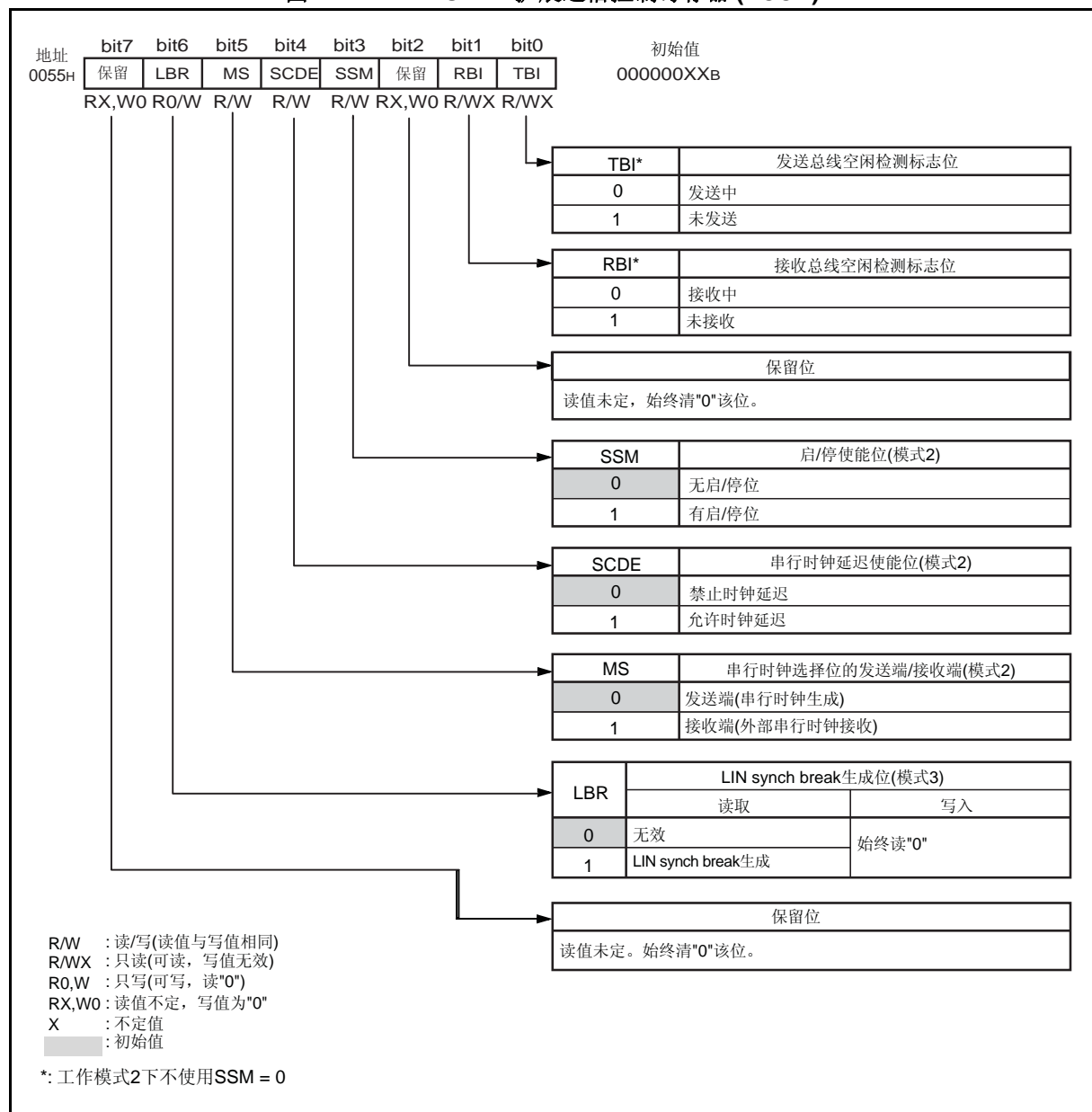


表 17.4-5 LIN-UART 扩展通信控制寄存器 (ECCR) 各位的功能

位名称		功能描述
bit7	保留位	读值不定。 该位始终清 "0" 该位。
bit6	LBR: LIN Synch Break 生成位	工作模式 3 时将该位置 "1", ESCR 寄存器的 LBL0/LBL1 位指定长度的 LIN Synch Break 发生。 工作模式 0, 1, 2 时清 "0" 该位。
bit5	MS: 串行时钟发送 / 接收 端选择位	在工作模式 2 时, 该位选择串行时钟的发送端 / 接收端。 选择发送端 "0" 时, LIN-UART 生成同步时钟。 选择接收端 "1" 时, LIN-UART 接收外部串行时钟。模式 0, 1, 3 时, 该位固定在 "0"。 仅 SCR:TXE 位为 "0" 时才可修改该位。 注: 选择接收端时, 时钟源必须设置为外部时钟且必须使能该外部时钟和外部时钟输入 (SMR:SCKE = 0, EXT = 1, OTO = 1)。
bit4	SCDE: 串行时钟延迟使能位	在模式 2 下选择串行时钟发送端时, SCDE 位置 "1", 输出如图 17.7-5 所示的延迟串行时钟。输出延迟串行时钟的功能可用于串行外设接口 (SPI)。 工作模式 0, 1, 3 时, 该位固定在 "0"。
bit3	SSM: 启 / 停位模式使能位	工作模式 2 时, 将该位置 "1", 同步数据格式增加启 / 停位。 工作模式 0, 1, 3 时, 该位固定在 "0"。
bit2	保留位	读值不定。 该位始终清 "0" 该位。
bit1	RBI: 接收总线空闲检测 标志位	SIN 引脚为 "H" 电平且未进行接收时, 该位置 "1"。在工作模式 2 下 SSM = 0 时, 不可使用该位。
bit0	TBI: 发送总线空闲检测 标志位	SOT 引脚无发送时, 该位置 "1"。在工作模式 2 下 SSM = 0 时, 不可使用该位。

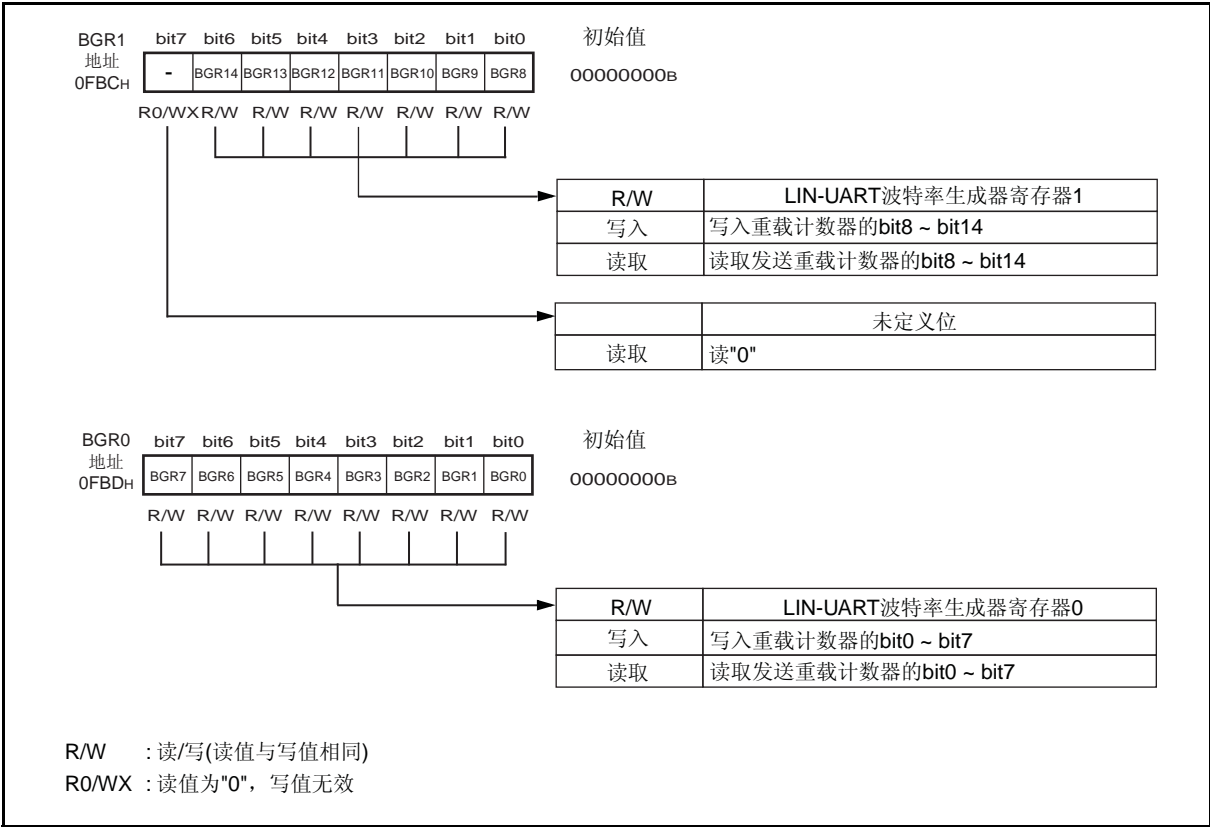
17.4.7 LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0)

LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0) 设置串行时钟的分频率。此外，该生成器可读取发送重载计数器的计数值。

■ LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0)

图 17.4-8 给出了 LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0) 的位配置。

图 17.4-8 LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0)



LIN-UART 波特率生成器的寄存器设置串行时钟的分频率。
BGR 1 对应高位、BGR 0 对应低位。可写入计数器的重载值，也可读取发送重载计数器的值。此外，可字节访问或字访问 BGR 1 和 BGR 0。
若对 LIN-UART 波特率生成器的寄存器写入重载值，则重载计数器开始计数。

注：
只有当 LIN-UART 停止才可写入该寄存器。

MB95330H 系列

17.5 LIN-UART 中断

LIN-UART 有接收中断和发送中断，各中断由以下中断源生成并配有指定中断号和中断向量。除此之外，LIN-UART 还具有使用 8/16 位多功能定时器中断的 LIN Synch Field 沿检测中断功能。

- 接收中断
接收数据设置在 LIN-UART 接收数据寄存器 (RDR) 时或接收错误发生时，此外还有检测出 LIN Synch Break 时。
- 发送中断
发送数据从 LIN-UART 发送数据寄存器 (TDR) 移入发送移位寄存器且发送开始时。

■ 接收中断

表 17.5-1 汇总了接收中断的中断控制位和中断源。

表 17.5-1 接收中断的中断控制位和中断源

中断请求标志位	标志寄存器	工作模式				中断源	中断源使能位	中断请求标志清除
		0	1	2	3			
RDRF	SSR	○	○	○	○	对 RDR 写入接收数据	SSR:RIE	读取接收数据
ORE	SSR	○	○	○	○	超时错误		对接收错误标志清除位 (SCR:CRE) 写 "1"
FRE	SSR	○	○	△	○	帧错误		
PE	SSR	○	×	△	×	奇偶校验错误		
LBD	ESCR	×	×	×	○	LIN Synch Break 检测	ESCR:LBIE	对 ESCR:LBD 写 "0"

○：使用位
×：未用位
△：仅在 ECCR:SSM = 1 时可使用

● 接收中断

接收模式下发生以下情况时，LIN-UART 串行状态寄存器 (SSR) 中与该功能对应的位置 "1"。

数据接收完成

接收数据从 LIN-UART 串行输入移位寄存器传输到 LIN-UART 接收数据寄存器 (RDR) 时 (RDRF = 1)

超出错误

RDRF = 1 且 RDR 未被 CPU 读取，已接收下一个串行数据时 (ORE = 1)

帧错误

停止位接收错误发生时 (FRE = 1)

奇偶校验错误

奇偶校验检测错误发生时 (PE = 1)

以上任何一个标志位置 "1" 时，若允许接收中断 (SSR:RIE = 1)，则接收中断请求发生。

读取 LIN-UART 接收数据寄存器 (RDR) 使 RDRF 标志自动清 "0"。对 LIN-UART 串行控制寄存器 (SCR) 的接收错误标志清除位 (CRE) 写 "1" 可清除全部标志，使之为 "0"。

注：

CRE 标志是只写位，写 "1" 时，"1" 保留一个时钟周期。

● LIN Synch Break 中断

工作模式 3 时 LIN 从动工作时使用。

内部数据总线 (串行输入)11 位及以上为 "0" 时，LIN-UART 扩展状态控制寄存器 (ESCR) 的 LIN Synch Break 检测标志位 (LBD) 置 "1"。对 LBD 标志写 "0" 清除 LIN Synch Break 中断和 LBD 标志。在 LIN Synch Field，8/16 位多功能定时器中断发生前，需清除 LBD 标志。

检测 LIN Synch Break 时，要禁止接收 (SCR:RXE = 0)。

■ 发送中断

表 17.5-2 给出了发送中断的中断控制位和中断源。

表 17.5-2 发送中断的中断控制位和中断源

中断请求标志位	标志寄存器	工作模式				中断源	中断源使能位	中断请求标志清除
		0	1	2	3			
TDRE	SSR	○	○	○	○	发送寄存器放空时	SSR:TIE	写入发送数据

○: 使用位

● 发送中断

将发送数据从LIN-UART发送数据寄存器(TDR)移入发送移位寄存器且数据发送开始时，LIN-UART 串行状态寄存器 (SSR) 的发送数据寄存器放空标志位 (TDRE) 置 "1"。此时，若允许发送中断 (SSR:TIE = 1)，则发送中断请求发生。

注：

因为硬件 / 软件复位后的 TDRE 的初始值是 "1"，若在硬件 / 软件复位后将 TIE 位置 "1"，中断立即发生。此外，只有对 LIN-UART 发送数据寄存器 (TDR) 写数据才可清零 TDRE。

■ LIN Synch Field 沿检测中断 (8/16 位多功能定时器中断)

表 17.5-3 列出了 LIN Synch Field 沿检测中断的中断控制位和中断源。

表 17.5-3 ILIN Synch Field 沿检测中断的中断控制位和中断源

中断请求标志位	标志寄存器	工作模式				中断源	中断源使能位	中断请求标志清除
		0	1	2	3			
IR	T00CR1	x	x	x	○	LIN Synch Field 的第一个下降沿	T00CR1:IE	对 T00CR1:IR 写 "0"
IR	T00CR1	x	x	x	○	LIN Synch Field 的第五个下降沿		

○ : 使用位

x : 未用位

● LIN Synch Field 沿检测中断 (8/16 位多功能定时器中断)

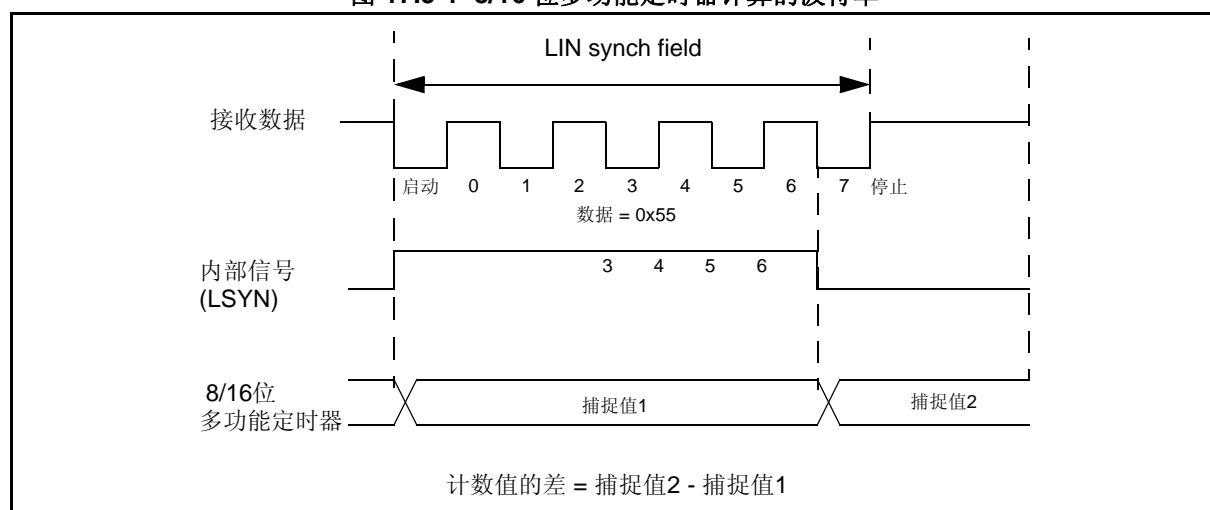
工作模式 3 时, LIN 从动运行中使用。

检测出 LIN Synch Break 后, 内部信号 (LSYN) 在 LIN Synch Field 的第一个下降沿置 "1"、在第五个下降沿之后清 "0"。设置 8/16 位多功能定时器, 使内部信号输入该定时器并且该定时器可检测双边沿时, 若允许 8/16 位多功能定时器中断, 则中断发生。

8/16 位多功能定时器检测的计数值的差 (见图 17.5-1) 相当于主控串行时钟的 8 位。从该值可算出新的波特率。

设置新的波特率时, 新的波特率从设定后的启动位的下降沿开始有效。

图 17.5-1 8/16 位多功能定时器计算的波特率



■ LIN-UART 中断相关寄存器和向量表地址

表 17.5-4 LIN-UART 中断相关寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
LIN-UART (接收)	IRQ07	ILR1	L07	FFEC _H	FFED _H
LIN-UART (发送)	IRQ08	ILR2	L08	FFEA _H	FFEB _H

关于外设功能的中断请求号和向量表地址，参见 " 附录 B 中断源一览 "。

17.5.1 接收中断发生和标志设置的时序

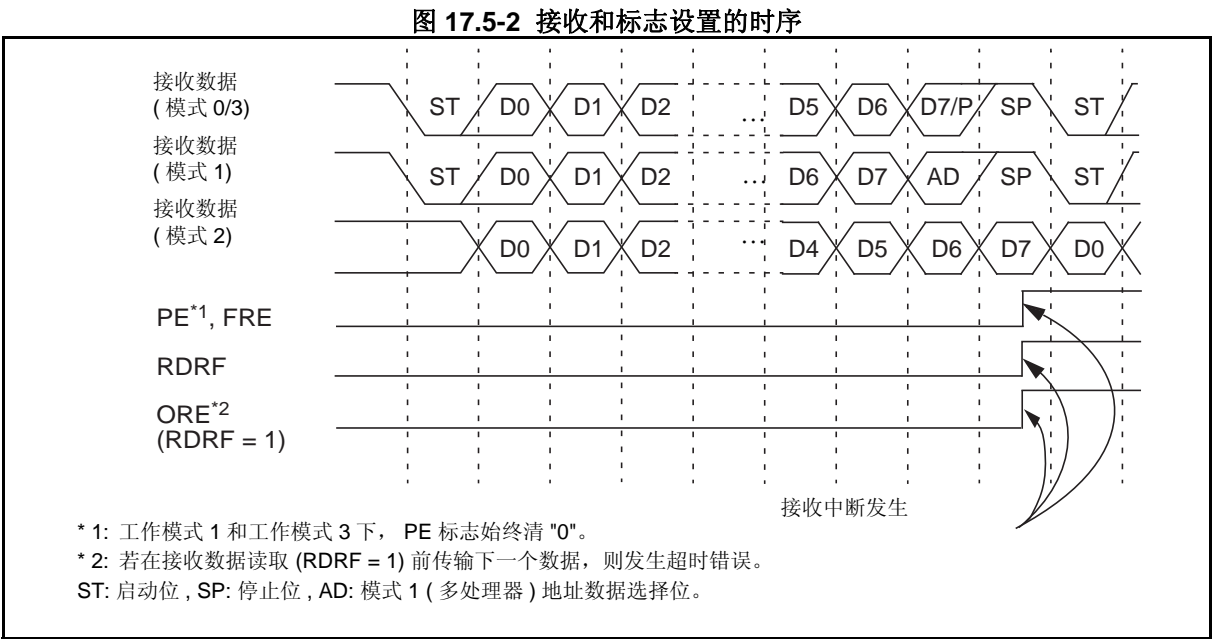
接收中断有两种：接收完成 (SSR:RDRF) 和接收错误发生 (SSR:PE, ORE, FRE)。

■ 接收中断发生和标志设置的时序

工作模式 0, 1, 2 (SSM =1), 3 时、在工作模式 2(SSM = 0) 检测出第一个停止位时、或检测出最后数据位时，接收数据保存到 LIN-UART 接收数据寄存器 (RDR)。接收完成 (SSR:RDRF = 1) 时或接收错误发生 (SSR:PE, ORE, FRE = 1) 时，对应上述情况的错误标志位置位。错误标志位置位时，若允许接收中断 (SSR:RIE = 1)，则接收中断发生。

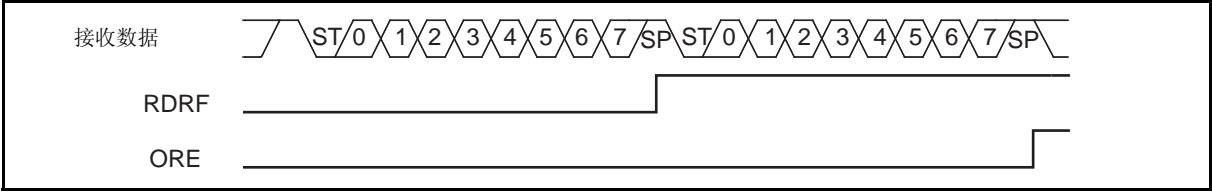
注：
各模式下发生接收错误时，LIN-UART 接收数据寄存器 (RDR) 的数据无效。

图 17.5-2 显示的是接收和标志设置的时序。



注：
图 17.5-2 未显示工作模式 0 时的所有接收，仅显示了 7 位数据、有奇偶校验 (偶校验或奇校验)、1 个停止位和 8 位数据、无奇偶校验、1 个停止位的例子。

图 17.5-3 ORE 标志设置时序



17.5.2 发送中断发生和标志设置的时序

发送数据从 LIN-UART 发送数据寄存器 (TDR) 传输到发送移位寄存器且数据发送开始时，发送中断发生。

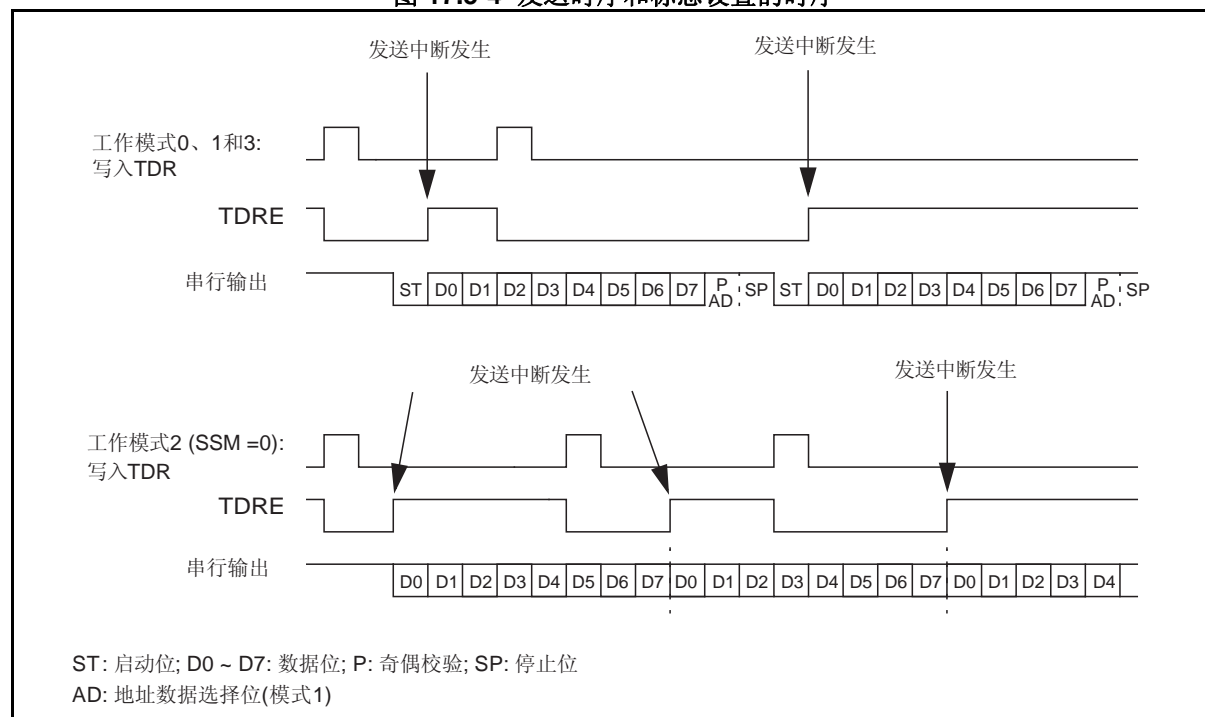
■ 发送中断发生和标志设置的时序

写入 LIN-UART 发送数据寄存器 (TDR) 的数据传输到发送移位寄存器后，该数据的发送开始，接着进入可在 TDR 寄存器写入下一个数据 (SSR:TDRE = 1) 的状态。此时，若允许发送中断 (SSR:TIE = 1)，则发送中断发生。

TDRE 位是只读位，只有对 LIN-UART 发送数据寄存器 (TDR) 写数据才可清 "0"。

图 17.5-4 显示的是发送时序和标志设置的时序。

图 17.5-4 发送时序和标志设置的时序



注：

图 17.5-4 未显示工作模式 0 时的全部发送，仅显示了 8 位数据、有奇偶校验 ("偶校验" 或 "奇校验")、1 个停止位。

工作模式 3、工作模式 2 时 SSM = 0 的场合，不发送奇偶校验位。

■ 发送中断请求发生时序

允许发送中断 (SSR:TIE = 1) 的场合，将 TDRE 标志置 "1"，发送中断请求发生。

注：

因为 TDRE 位的初始值置 "1"，允许发送中断 (SSR:TIE = 1) 后，发生中断立即发生。所以决定允许发送中断的时序时，需要考虑到只有对 LIN-UART 发送数据寄存器 (TDR) 写入新的数据才可清零 TDRE 位。

关于各外设功能的中断请求号 / 向量表地址，详情参见 "附录 B 中断源一览"。

17.6 LIN-UART 波特率

可从以下选择 LIN-UART 的输入时钟 (收 / 发时钟源):

- 将机器时钟输入波特率生成器 (重载计数器)
- 将外部时钟输入波特率生成器 (重载计数器)
- 直接使用外部时钟 (SCK 引脚输入时钟)

■ LIN-UART 波特率选择

波特率可从以下三种中选择。图 17.6-1 给出了波特率选择电路。

● 专用波特率生成器 (重载计数器) 分频内部时钟得到的波特率

有两个内部重载计数器，分别对应发送和接收串行时钟。通过设置 LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0) 的 15 位重载值选择波特率。

重载计数器使用 BGR1 和 BGR0 设定的值分频内部时钟。

用于异步模式和同步模式 (串行时钟的发送端)。

需选择使用内部时钟和波特率生成器时钟 (SMR:EXT = 0, OTO = 0) 设置时钟源时。

● 专用波特率生成器 (重载计数器) 分频外部时钟得到的波特率

使用外部时钟作为重载计数器的时钟源。

通过设置 LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0) 的 15 位重载值选择波特率。

重载计数器使用 BGR1 和 BGR0 设定的值分频外部时钟。

用于异步模式。

需选择使用外部时钟和波特率生成器时钟 (SMR:EXT = 1, OTO = 0) 设置时钟源时。

● 外部时钟产生的波特率 (一对一模式)

从 LIN-UART 的时钟输入引脚 (SCK) 输入的时钟原样用作波特率 (同步模式 2 时从动运行 (ECCR:MS = 1))。

用于同步模式 (串行时钟的接收端)。

需选择外部时钟和外部时钟的直接使用 (SMR:EXT = 1, OTO = 1) 设置时钟源时。

The diagram illustrates the internal architecture of the SPI module. It features two 15-bit shift registers: one for receiving data (top) and one for transmitting data (bottom). Each shift register is associated with a 15-bit counter (RXC for receive, TXC for transmit) and a status register (RXSR for receive, TXSR for transmit). The module is controlled by the MCLK (machine clock) and SCK (external clock input) signals. The transmit and receive status registers are connected to the internal data bus. The module also includes a REST (reset) signal and an OTO (output transfer over) signal.

17.6.1 设置波特率

本节介绍波特率的设置和串行时钟频率的计算结果。

■ 波特率计算

两个 15 位重载计数器由 LIN-UART 波特率生成器的寄存器 1, 0 (BGR 1, BGR 0) 设置。

波特率的计算式如下所示。

重载值：

$$v = \left(\frac{\text{MCLK}}{b} \right) - 1$$

v: 重载值、b: 波特率、MCLK: 机器时钟或外部时钟频率

计算例

假设机器时钟为 10 MHz，使用内部时钟，波特率设置在 19200 bps:

重载值：

$$v = \left(\frac{10 \times 10^6}{19200} \right) - 1 = 519.83... \approx 520$$

因此，实际波特率的计算如下：

$$b = \frac{\text{MCLK}}{(v + 1)} = \frac{10 \times 10^6}{521} = 19193.8579$$

注：

若重载值清 "0"，则重载计数器停止计数。因此，最小重载值应该为 "1"。

对于异步模式下的收 / 发，因决定接收值之前需过采样 5 次，设定的重载值必须大于 "4"。

■ 各时钟速度的重载值和波特率

表 17.6-1 汇总了各时钟速度的重载值和波特率。

表 17.6-1 重载值和波特率

波特率	8 MHz (MCLK)		10 MHz (MCLK)		16 MHz (MCLK)		16.25 MHz (MCLK)	
	重载值	频率偏差	重载值	频率偏差	重载值	频率偏差	重载值	频率偏差
2M	-	-	4	0	7	0	-	-
1M	7	0	9	0	15	0	-	-
500000	15	0	19	0	31	0	-	-
400800	-	-	-	-	-	-	-	-
250000	31	0	39	0	63	0	64	0
230400	-	-	-	-	68	- 0.64	-	-
153600	51	- 0.16	64	- 0.16	103	- 0.16	105	0.19
125000	63	0	79	0	127	0	129	0
115200	68	- 0.64	86	0.22	138	0.08	140	- 0.04
76800	103	0.16	129	0.16	207	- 0.16	211	0.19
57600	138	0.08	173	0.22	277	0.08	281	- 0.04
38400	207	0.16	259	0.16	416	0.08	422	- 0.04
28800	277	0.08	346	- 0.06	555	0.08	563	- 0.04
19200	416	0.08	520	0.03	832	- 0.04	845	- 0.04
10417	767	< 0.01	959	< 0.01	1535	< 0.01	1559	< 0.01
9600	832	- 0.04	1041	0.03	1666	0.02	1692	0.02
7200	1110	< 0.01	1388	< 0.01	2221	< 0.01	2256	< 0.01
4800	1666	0.02	2082	- 0.02	3332	< 0.01	3384	< 0.01
2400	3332	< 0.01	4166	< 0.01	6666	< 0.01	6770	< 0.01
1200	6666	< 0.01	8334	< 0.01	13332	< 0.01	13541	< 0.01
600	13332	< 0.01	16666	< 0.01	26666	< 0.01	27082	< 0.01
300	26666	< 0.01	-	-	53332	< 0.01	54166	< 0.01

频率偏差 (dev.) 的单位是 %。MCLK 代表机器时钟。

■ 外部时钟

对 LIN-UART 串行模式寄存器 (SMR) 的 EXT 位写 "1" 可选择外部时钟。在波特率生成器中，外部时钟同内部时钟一样使用。

在工作模式 2 (同步) 下使用从动运行，选择一对一外部时钟输入模式 (SMR:OTO = 1)。在该模式下，输入到 SCK 的外部时钟被直接输入到 LIN-UART 串行时钟。

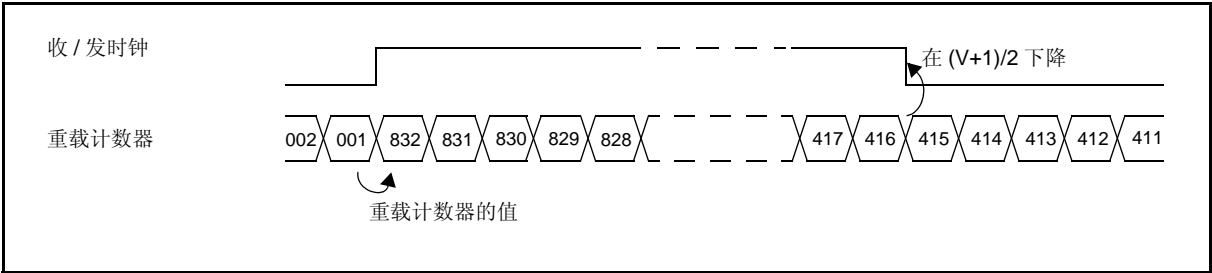
注：

外部时钟信号与 LIN-UART 的内部时钟 (MCLK: 机器时钟) 同步。因此，若外部时钟周期比内部时钟的半个周期快，则外部时钟不可分频，外部时钟信号也就不稳定。
关于 SCK 时钟的值，参阅 MB95330H 系列的 " 数据手册 "。

■ 专用波特率生成器 (重载计数器) 的运行

图 17.6-2 显示的是以重载值 "832" 为例时，两个重载计数器的运行情况。

图 17.6-2 专用波特率生成器 (重载计数器) 的运行



注：

计数到 2 分频重载值之后的值 $[(V+1)/2]$ 时，串行时钟信号的下降沿生成。

MB95330H 系列

17.6.2 重载计数器

本模块是一个 **15 位重载计数器**，用作专用波特率生成器。可从外部时钟或内部时钟生成发送 / 接收时钟。

发送重载计数器的计数值可从 **LIN-UART 波特率生成器寄存器 1, 0 (BGR 1 and BGR 0)** 读取。

■ 重载计数器的功能

重载计数器有两种：发送重载计数器和接收重载计数器，都用作专用波特率生成器。本重载计数器由重载值的 **15 位寄存器** 构成，从外部或内部时钟生成收 / 发时钟。发送重载计数器的计数值可从 **LIN-UART 波特率生成器的寄存器 1, 0 (BGR 1, BGR 0)** 读取。

● 开始计数

对 **LIN-UART 波特率生成器的寄存器 1, 0 (BGR 1, BGR 0)** 写入重载值后，重载计数器开始计数。

● 重启

重载计数器在以下条件下重启。

收 / 发重载计数器：

- LIN-UART 可编程复位 (SMR:UPCL 位)
- 可编程重启 (SMR:REST 位)

接收重载计数器：

异步模式下的启动位下降沿检测

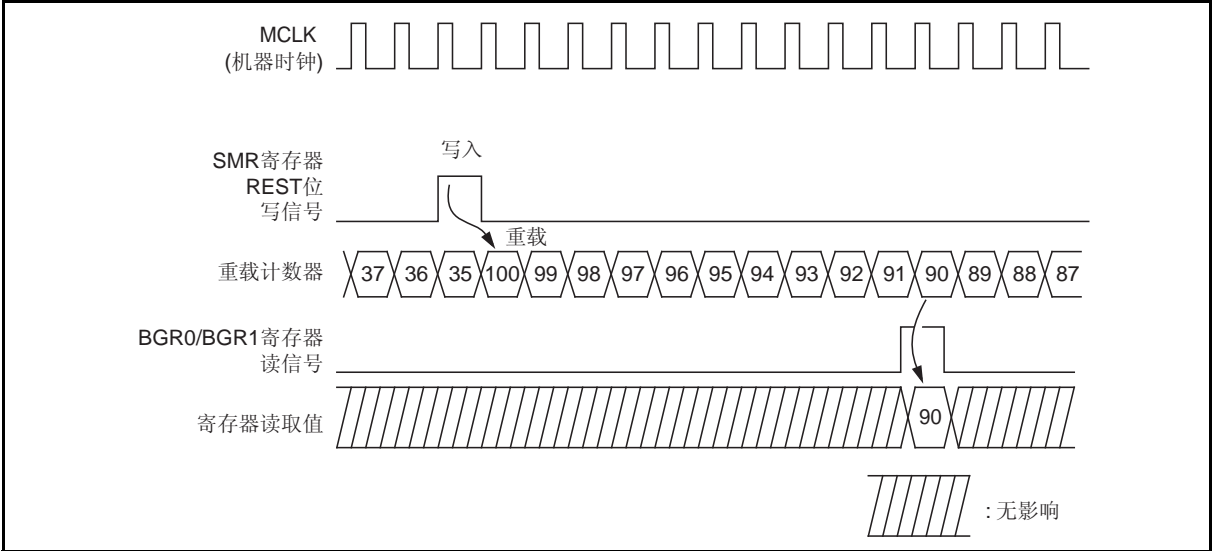
● 简易定时器功能

LIN-UART 串行模式寄存器 (SMR) 的 **REST** 位置 "1" 时，两个重载计数器在下一个时钟周期重启。

该功能允许发送重载计数器用作简易定时器。

图 17.7-3 显示的是该功能的使用例 (重载值为 100 时)。

图 17.6-3 重启重载定时器使用简易定时器的示例



该例中重启后的机器时钟周期数 "cyc" 通过以下算式得出。

$$cyc = v - c + 1 = 100 - 90 + 1 = 11$$

v: 重载值、c: 重载计数器值

注：

对 SMR:UPCL 位写 "1" 复位 LIN-UART 时，重载计数器也重启。

自动重启 (仅限接收重载计数器)

异步模式下检测出启动位下降沿时，接收重载计数器重启。该功能使接收移位寄存器与接收数据的功能同步。

● 清零计数器

复位发生时，LIN-UART 波特率生成器的寄存器 1, 0 (BGR 1, BGR 0) 的重载值和重载计数器清零为 "00_H"，且重载计数器停止。

尽管 LIN-UART 复位 (对 SMR:UPCL 写 "1") 使计数器值暂时清零为 "00_H"，因重载值被保留，重载计数器重启。

使用重启 (对 SMR:REST 写 "1") 但不将计数器值清零为 "00_H"，重载计数器重启。

17.7 LIN-UART 的操作和设置方法

LIN-UART 在工作模式 0 时进行双向串行通信、工作模式 1 时进行主 / 从通信、工作模式 3 时进行 LIN 主 / 从通信。

■ LIN-UART 的操作

● 工作模式

LIN-UART 有四种工作模式 (0 ~ 3)，可选择如表 17.7-1 所示的 CPU 间的连接方式和数据传输方式。

表 17.7-1 LIN-UART 工作模式

工作模式		数据长		同步方法	停止位长	数据位格式
		无奇偶校验	有奇偶校验			
0	正常模式	7 位或 8 位		异步	1 位或 2 位	LSB 优先 MSB 优先
1	多处理器模式	7 位或 8 位 +1*	-	异步		
2	正常模式	8 位		同步	无、1 位、2 位	LSB 优先
3	LIN 模式	8 位	-	异步	1 位	

-: 不可设置

*: "+1" 是在多处理器模式下用于通信控制的地址 / 数据选择位 (A/D)。

使用 LIN-UART 串行模式寄存器 (SMR) 的 MD0 和 MD1 位选择以下 LIN-UART 工作模式。

表 17.7-2 LIN-UART 工作模式

MD1	MD0	模式	类型
0	0	0	异步 (正常模式)
0	1	1	异步 (多处理器模式)
1	0	2	同步 (正常模式)
1	1	3	异步 (LIN 模式)

注：

- 工作模式 1 时，连接主 / 从的系统既支持主控运行又支持从动运行。
- 工作模式 3 时，通信格式固定为 "8 位数据、无奇偶校验位、1 个停止位、LSB 优先"。
- 切换工作模式时，所有的接收和发送都被取消，LIN-UART 进入下一个收/发的等待状态。

■ CPU 间连接方法

可选择外部时钟一对一连接 (正常模式) 或主 / 从连接 (多处理器模式)。无论哪一种方式, 所有 CPU 的数据长、奇偶校验设置、同步类型都必须相同。工作模式如下选择。

- 一对一连接时: 工作模式 0 或 2 的场合, 两个 CPU 必须使用相同的方式。异步方式时选择工作模式 0、同步方式时选择工作模式 2。此外, 工作模式 2 的场合, 将一个 CPU 设置为串行时钟的发送端, 另一个为串行时钟的接收端。
- 主 / 从连接时: 选择工作模式 1。将 CPU 用作主 / 从系统。

■ 异步 / 同步方式

在异步方式下, 接收时钟与接收起始位下降沿同步; 在同步模式下, 接收时钟可通过串行时钟发送端的时钟信号或作为串行时钟发送端工作时的时钟信号实现同步。

■ 发信号的方式

NRZ (非归零) 形式。

■ 允许收 / 发

LIN-UART 通过 SCR:TXE 位和 SCR:RXE 位分别控制发送和接收。禁止发送或接收时需做以下设置。

- 若在接收中禁止接收: 先等待接收停止, 读取 LIN-UART 接收数据寄存器 (RDR)、然后禁止接收。
- 若在发送中禁止发送: 先等待发送停止, 然后禁止发送。

■ 设置方法示例

按以下示例设置 LIN-UART:

● 初始设置

- 1) 设置端口输入 (DDR0)。
- 2) 设置中断级 (ILR1, ILR2)。
- 3) 设置数据格式、允许发送 / 接收 (SCR)。
- 4) 工作模式、波特率选择、允许引脚输出 (SMR)
- 5) 波特率生成器 1, 0 (BGR1,BGR0)

17.7.1 异步模式 (工作模式 0, 1) 下的操作

工作模式 0(正常模式) 或工作模式 1(多处理器模式) 时使用 LIN-UART，传输方式为异步。

■ 异步模式下的操作

● 收 / 发数据格式

收 / 发数据始终以启动位 ("L" 电平) 开始，随后是指定数据位长的发送 / 接收，最后是一个以上的停止位 ("H" 电平)。

位传输方向 (LSB 优先或 MSB 优先) 由 LIN-UART 串行状态寄存器 (SSR) 的 BDS 位决定。有奇偶校验时，奇偶校验位总是安排在末尾数据位和首停止位之间。

工作模式 0 时，数据长选择 7 位或 8 位。有无奇偶校验可选择。停止位长 (1 或 2) 也可选择。

工作模式 1 时，数据长为 7 位或 8 位、不加奇偶校验位、但加上地址 / 数据位。可选择停止位长 (1 或 2)。

发送 / 接收帧的位长的计算如下所示：

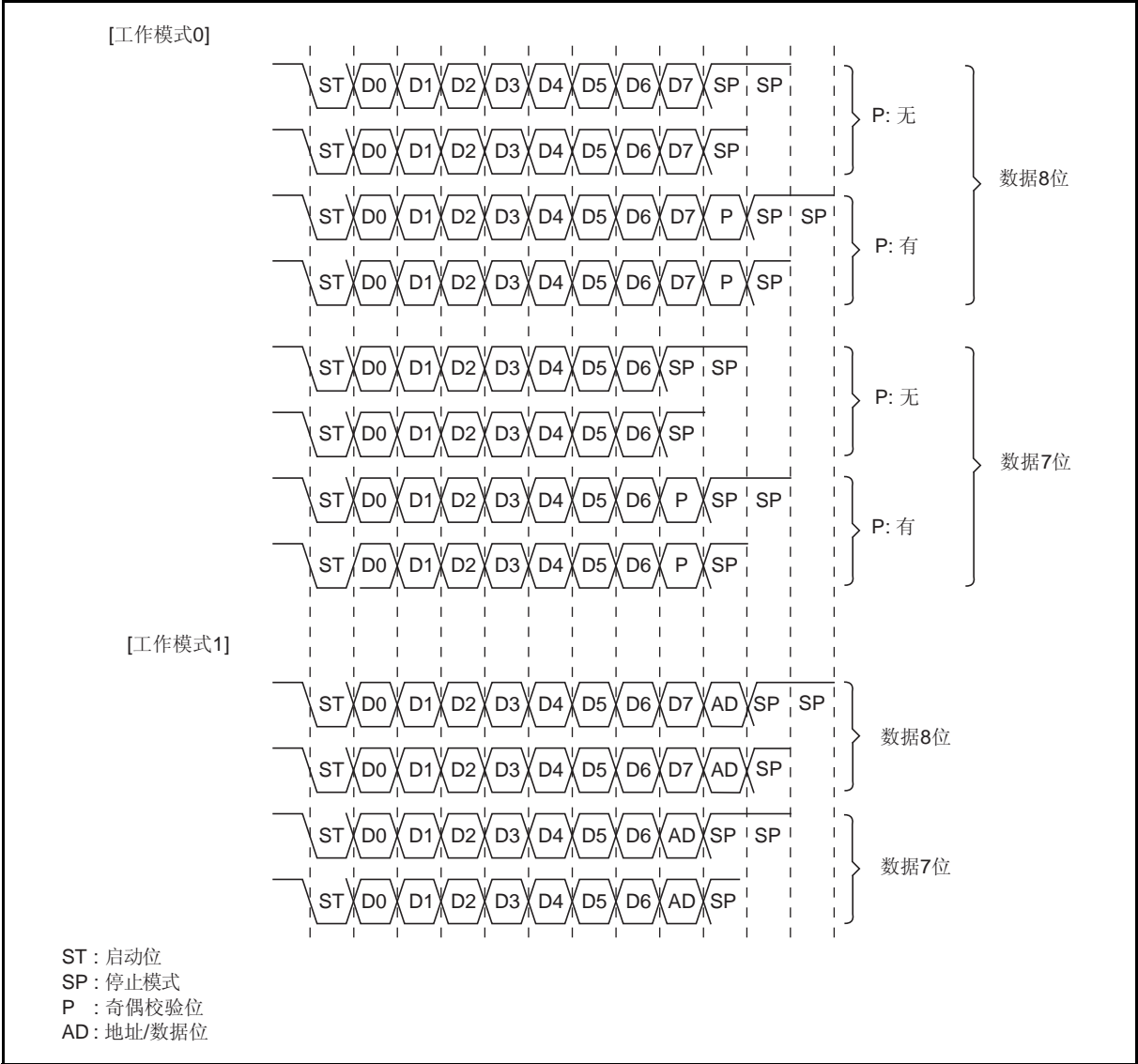
$$\text{长} = 1 + d + p + s$$

(d = 数据位数 [7 或 8], p = 奇偶校验 [0 或 1])

s = 停止位数 [1 或 2])

图 17.7-1 给出了异步模式下 (工作模式 0 或工作模式 1) 的收 / 发数据格式。

图 17.7-1 收 / 发数据格式 (工作模式 0, 1)



注：

LIN-UART 串行状态寄存器 (SSR) 的 BDS 位置 "1" (MSB 优先) 时，位处理按照 D7、D6、... D1、D0 (P) 的顺序进行。

● 发送

如果 LIN-UART 串行状态寄存器 (SSR) 的发送数据寄存器放空标志位 (TDRE) 置 "1", 发送数据可写入 LIN-UART 发送数据寄存器 (TDR)。写数据将 TDRE 标志清除为 "0"。如果 TDRE 标志清 "0" 时允许发送 (SCR:TXE = 1), 写入 TDR 的数据写入发送移位寄存器, 数据发送从下一个串行时钟周期的启动位开始。

允许发送中断 (TIE = 1) 且发送数据从 LIN-UART 发送数据寄存器 (TDR) 移入发送移位寄存器, TDRE 标志置 "1" 且中断发生。

数据长设置为 7 位 (CL = 0) 时, 与传输方向选择位 (BDS) 的设置 (LSB 优先或 MSB 优先) 无关, TDR 寄存器的位 7 是未使用位。

注

发送数据放空标志位 (SSR:TDRE) 的初始值为 "1", 所以一旦允许发送中断 (SSR:TIE = 1), 中断立即发生。

● 接收

允许接收 (SCR:RXE = 1) 时, 接收可进行。检测到启动位时, 根据 LIN-UART 串行控制寄存器 (SCR) 定义的数据格式接收一帧的数据。若发生错误, 则错误标志 (SSR:PE, ORE, FRE) 置位。一帧的数据接收完成后, 接收到的数据从接收移位寄存器移入 LIN-UART 接收数据寄存器 (RDR), 且接收数据寄存器满载标志位 (SSR:RDRF) 置 "1"。此时如果允许接收中断请求, 接收中断请求输出。

读取接收数据时, 需在一帧的数据接收完成后确认错误标志状态, 接收正常的话可从 LIN-UART 接收数据寄存器 (RDR) 读取接收数据。如果发生接收错误, 执行错误处理。

读取接收数据时, 接收数据寄存器满载标志位 (SSR:RDRF) 清 "0"。

数据长设置为 7 位 (CL = 0) 时, 与传输方向选择位 (BDS) 的设置 (LSB 优先或 MSB 优先) 无关, TDR 的 MSB 是未使用位。

注:

若接收数据寄存器满载标志位 (SSR:RDRF) 置 "1" 且无错误发生 (SSR:PE, ORE, FRE=0), 则 LIN-UART 接收数据寄存器 (RDR) 的数据有效。

● 输入时钟

使用内部时钟或外部时钟。选择波特率生成器 (SMR:EXT = 0 或 1, OTO = 0) 作为波特率。

● 停止位和接收总线空闲标志

发送时可选择 1 或 2 个停止位。选择 2 位的停止位时，接收时检测 2 个停止位。
检测首个停止位时，接收数据寄存器满载标志 (SSR:RDRF) 置 "1"。之后未检测到启动位时，接收总线空闲标志 (ECCR:RBI) 置 "1"，表示接收未在执行。

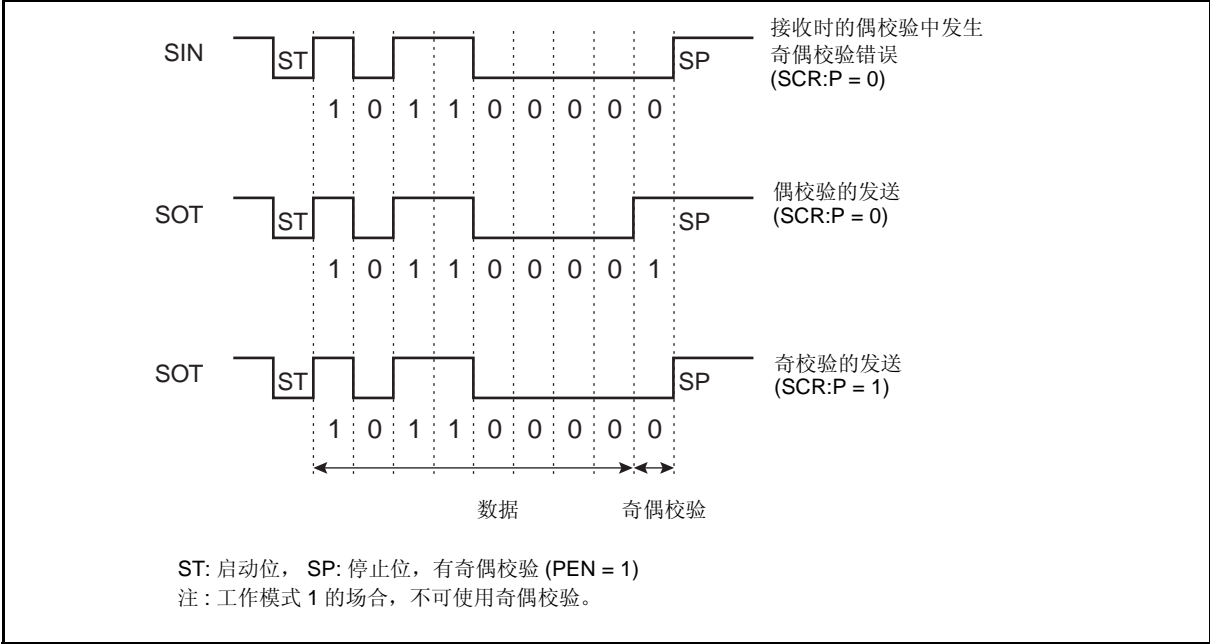
● 错误检测

工作模式 0 时，可检测奇偶校验错误、超时错误和帧错误。
工作模式 1 时，可检测超时错误和帧错误，但不可检测奇偶校验错误。

● 奇偶校验

可指定是否增加 (发送时) 和检测 (接收时) 奇偶校验位。
奇偶校验使能位 (SCR:PEN) 可决定有无奇偶校验；奇偶校验选择位 (SCR:P) 可选择奇校验或偶校验。
工作模式 1 时，不可使用奇偶校验。

图 17.7-2 允许奇偶校验时的发送数据



● 数据信号方式

NRZ 数据格式

● 数据位传输方法

数据位传输方法可以是 LSB 优先传输或 MSB 优先传输。

17.7.2 同步模式 (工作模式 2) 下的操作

工作模式 2(正常模式) 时使用 LIN-UART，传输方式为时钟同步传输。

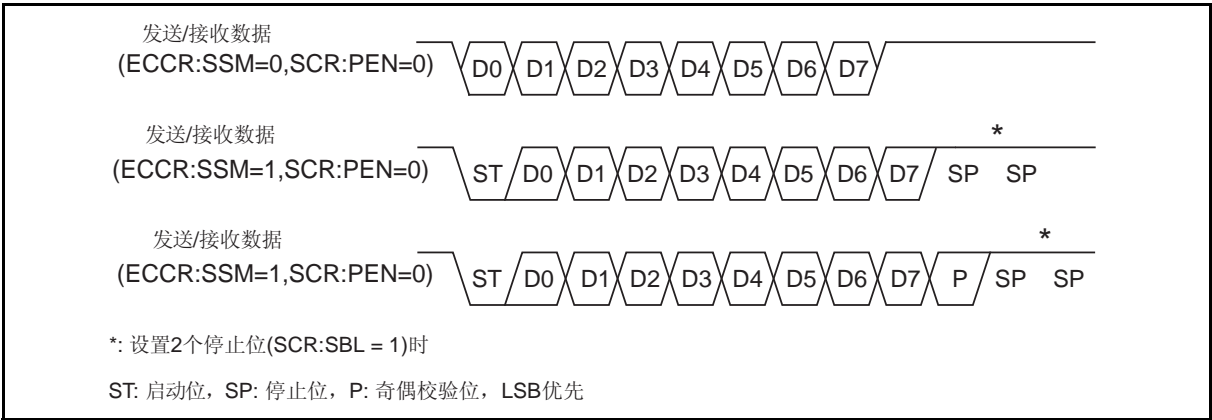
■ 同步模式 (工作模式 2) 下操作

● 收 / 发数据格式

同步模式下，可发送和接收 8 位数据、选择有无启动位和停止位 (ECCR:SSM)。数据格式中加入启 / 停位 (ECCR:SSM = 1) 时，也可选择增加奇偶校验位 (SCR:PEN)。

图 17.7-3 给出了同步模式下的数据格式 (工作模式 2)。

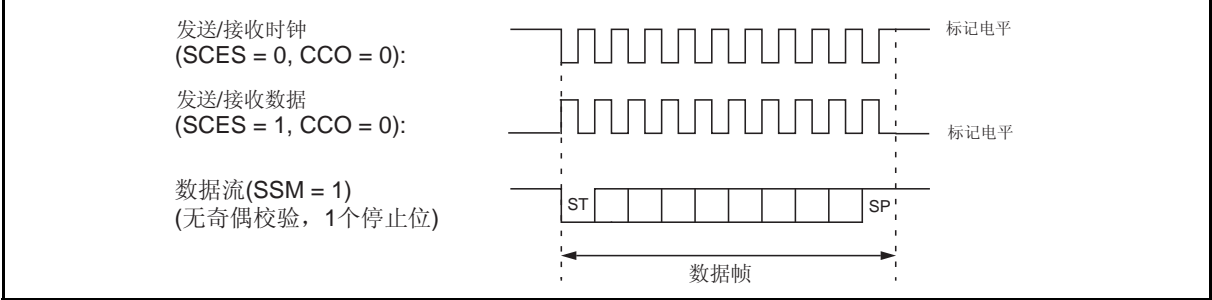
图 17.7-3 收 / 发数据格式 (工作模式 2)



● 时钟反转功能

LIN-UART 扩展状态控制寄存器 (ESCR) 的 SCES 位置 "1" 时，串行时钟反转。在串行时钟的接收端，LIN-UART 在接收串行时钟的下降沿采样数据。需要注意的是在串行时钟的发送端，SCES 位置 "1" 时，标记电平清 "0"。

图 17.7-4 时钟反转时发送数据的格式



● 启 / 停位

LIN-UART 扩展通信控制寄存器 (ECCR) 的 SSM 位置 "1" 时, 同异步模式下一样, 启 / 停位加入到数据格式。

● 时钟供给

时钟同步模式 (正常) 下, 收 / 发数据位数必须等同于时钟周期数。使能启 / 停位时, 时钟周期数必须等同于收 / 发数据位数和增加的启 / 停位数之和。

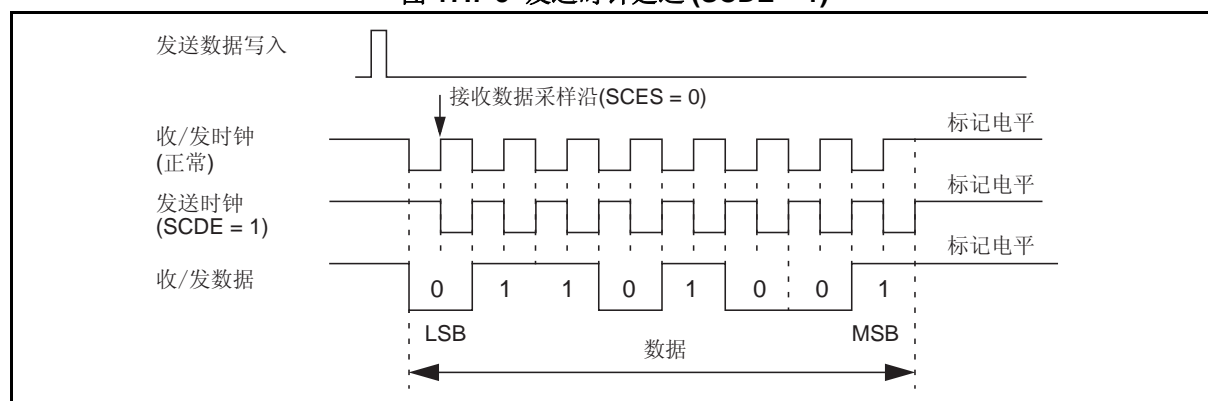
在串行时钟的发送端 (ECCR:MS = 0) 使能串行时钟输出 (SMR:SCKE = 1) 时, 收 / 发时钟同步时钟自动输出。在串行时钟的接收端 (ECCR:MS = 1) 禁止串行时钟输出 (SMR:SCKE = 0) 时, 收 / 发数据的各位的时钟必须从外部提供。

若时钟供给与收 / 发无关, 则时钟信号必须保持在标记电平 ("H")。

● 时钟延迟

ECCR 的 SCDE 位置 "1" 时, 如图 17.7-5 所示, 输出的是延迟的发送时钟。接收端器件在收 / 发时钟的上升沿或下降沿采样数据时需要该功能。

图 17.7-5 发送时钟延迟 (SCDE = 1)



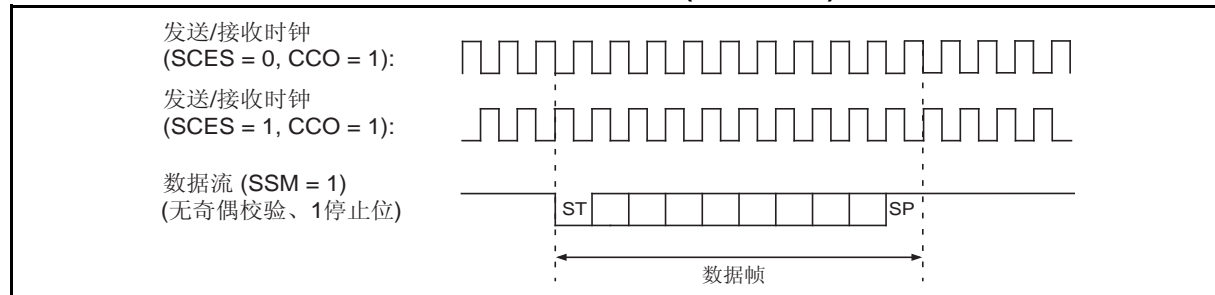
● 时钟反转

LIN-UART 扩展状态寄存器 (ESCR) 的 SCES 位置 "1" 时, LIN-UART 时钟反转, 且在 LIN-UART 时钟的下降沿采样接收数据。此时, 串行数据值必须在 LIN-UART 时钟的下降沿有效。

● 连续时钟供给

ESCR 寄存器的 CCO 位置 "1" 时, 在串行时钟发送端, 连续提供 SCK 引脚的串行时钟输出。在该模式下, 将启 / 停位加入到数据格式 (SSM = 1) 以帮助识别数据帧的开始和结束。图 17.7-6 显示的是连续时钟供给的使用 (工作模式 2)。

图 17.7-6 连续时钟供给 (工作模式 2)



● 错误检测

禁止启 / 停位 (ECCR:SSM = 0) 时, 仅检测超时错误。

● 同步模式的通信设置

同步模式下的通信需要以下设置：

- LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0)

将专用波特率重载计数器设置为要求值。

- LIN-UART 串行模式寄存器 (SMR)

MD1, MD0: "10_B" (模式 2)

SCKE : "1": 使用专用波特率重载计数器

: "0": 输入外部时钟

SOE : "1": 允许收 / 发

: "0": 仅允许接收

- LIN-UART 串行控制寄存器 (SCR)

RXE, TXE: 都置 "1"。

AD : 禁止该位值以使地址 / 数据格式选择功能不可使用。

CL : 自动设置为 8 位长, 该位值无效。

CRE: "1": 因为错误标志被清除, 收 / 发停止。

- SSM = 0 时 :

PEN, P, SBL: 因奇偶校验位和停止位都未使用, 这些位的值对操作无影响。

- SSM = 1 时 :

PEN: "1": 增加 / 检测奇偶校验位, "0": 不使用奇偶校验位

P : "1": 偶校验, "0": 奇校验

SBL: "1": 停止位长 2, "0": 停止位长 1

- LIN-UART 串行状态寄存器 (SSR)
BDS: "0": LSB 优先, "1": MSB 优先
RIE : "1": 允许接收中断, "0": 禁止接收中断
TIE : "1": 允许发送中断, "0": 禁止发送中断
- LIN-UART 扩展通信控制寄存器 (ECCR)
SSM: "0": 未使用启 / 停位 (正常),
 "1": 使用启 / 停位 (扩展功能),
MS : "0": 串行时钟的发送端 (串行时钟输出),
 "1": 串行时钟的接收端 (从串行时钟的发送端输入串行时钟)

注：

启动通信前，对 LIN-UART 发送数据寄存器 (TDR) 写数据。

接收数据前，先禁止串行输出 (SMR:SOE = 0)，然后对 TDR 寄存器写虚拟数据。

使能连续时钟输出和启 / 停位可实现异步模式下同样的双向通信。

17.7.3 LIN 功能的操作 (工作模式 3)

工作模式 3 的场合，LIN-UART 用作 LIN 主控和 LIN 从动。在该工作模式下，通信格式设置为 8 位数据、无奇偶校验、1 个停止位、LSB 优先。

■ 异步 LIN 模式的操作

● 用作 LIN 主控时

在 LIN 模式下，主控决定整个总线的波特率，而从动同步于主控。

对 LIN-UART 扩展通信控制寄存器 (ECCR) 的 LBR 位写 "1"，SOT 引脚在 "L" 电平输出 13 ~ 16 位。这些位是 LIN Synch Break，标志着 LIN 报文的开始。

LIN-UART 串行状态寄存器 (SSR) 的 TDRE 位清 "0"，LIN Synch Break 后 TDRE 位置 "1" (初始值)。此时如果 SSR 的 TIE 位置 "1"，发送中断输出。

发送的 LIN Synch Break 长由 ESCR 的 LBL 0/1 位设置，如下表所示。

表 17.7-3 LIN Synch Break 长

LBL0	LBL1	Synch Break 长
0	0	13 位
1	0	14 位
0	1	15 位
1	1	16 位

LIN Synch Field 作为字节数据 0x55 在 LIN Synch Break 后发送。为了防止发送中断的发生，即使在 TDRE 标志清 "0" 的状态下，也要等 ECCR 的 LBR 位置 "1" 后，0x55 才可写入 TDR。

● 用作 LIN 从动时

在 LIN 从动模式下，LIN-UART 必须与主控的波特率同步。即使设置了禁止接收 (RXE = 0)，如果使能 LIN Break 中断 (LBIE = 1)，LIN-UART 生成接收中断。因接收中断发生，ESCR 的 LBD 位置 "1"。

对 LBD 位写 "0" 清除接收中断请求标志。

关于波特率的计算，下例通过 LIN-UART 的使用加以说明。LIN-UART 检测出 Synch Field 的首个下降沿时，输入到 8/16 位多功能定时器的内部信号设置为 "H" 后，启动 8/16 位多功能定时器。上记的内部信号在第五个下降沿成为 "L"。8/16 位多功能定时器必须设置为输入捕捉模式。此外，必须使能 8/16 位多功能定时器的中断并将 8/16 位多功能定时器设置为双沿检测。输入 8/16 位多功能定时器的输入信号的时间是波特率乘 8 所得的值。

波特率设定值通过以下算式计算。

8/16 位多功能定时器的计数器未溢出时
: BGR 值 = (b - a) / 8 - 1

8/16 位多功能定时器的计数器溢出时
: BGR 值 = (max + b - a) / 8 - 1

max: 自由运行定时器的最大值
a: 第 1 个中断后的 TII0 数据寄存器的值
b: 第 2 个中断后的 TII0 数据寄存器的值

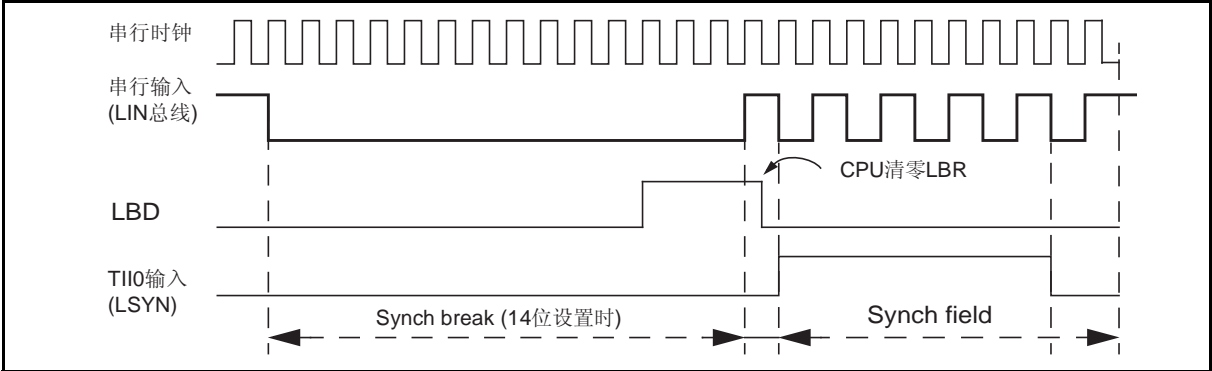
注：
如上所示，在 LIN 从动模式下，在 Synch Field 新算出的 BGR 值有超出波特率的 ±15% 的误差时，不要设置波特率。

关于 8/16 位多功能定时器的输入捕捉功能，详情参阅 "14.13 输入捕捉功能的介绍"。

● LIN Synch Break 检测中断和标志

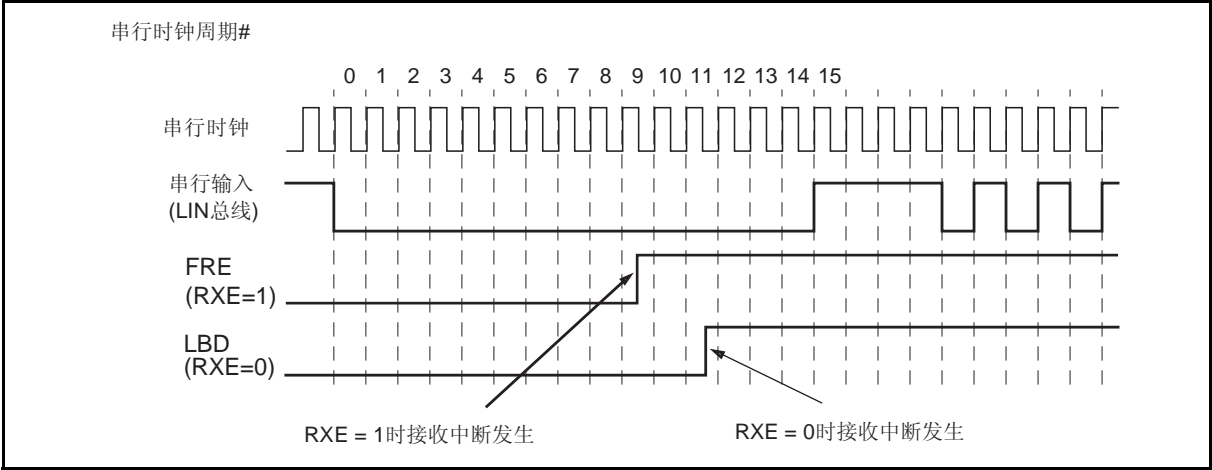
从动模式下，检测到 LIN Synch Break 时，ESCR 的 LIN break 检测 (LBD) 标志置 "1"。
如果使能 LIN break 中断 (LBIE = 1)，中断发生。

图 17.7-7 LIN Synch Break 检测和标志设置的时序



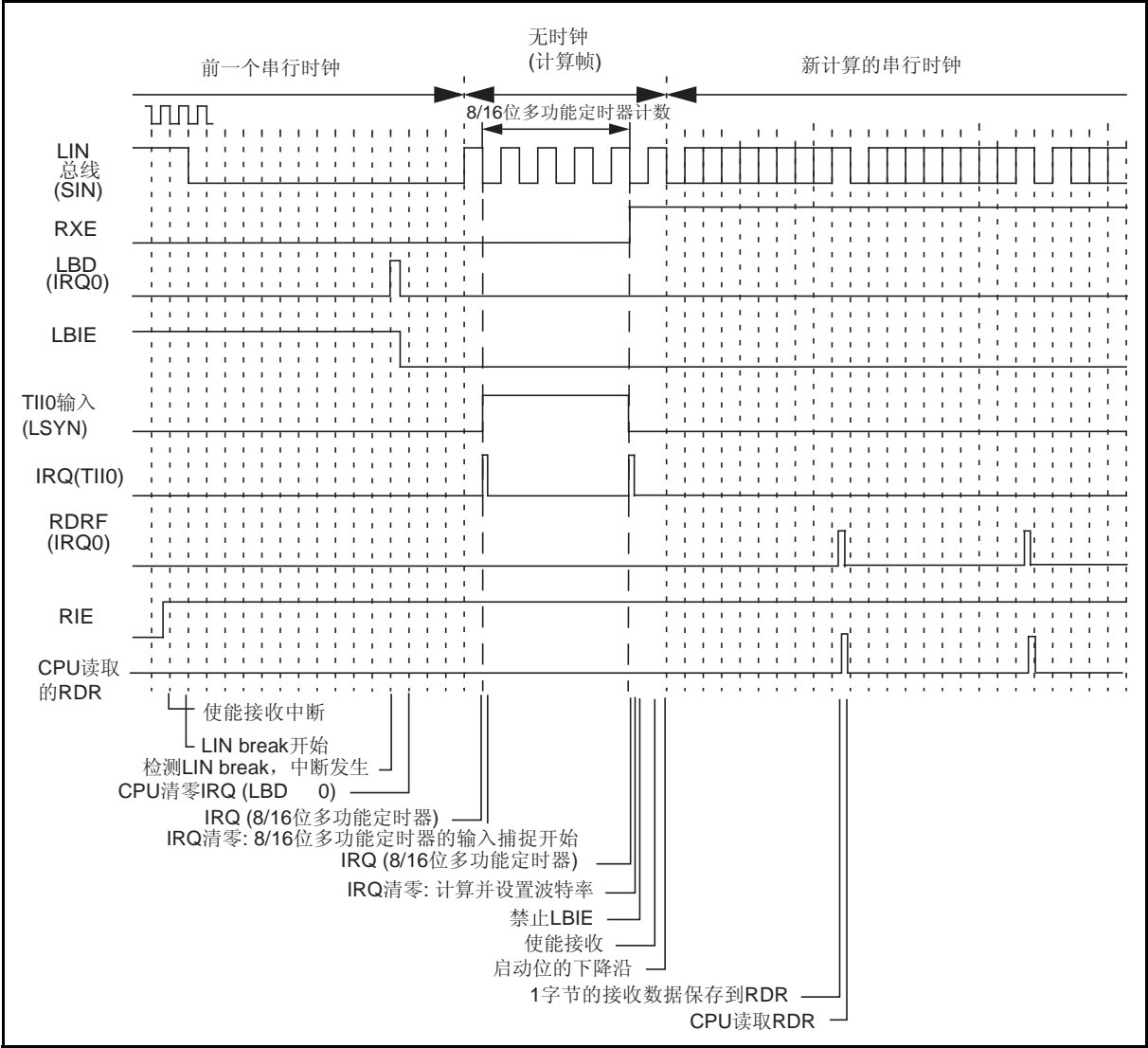
上图显示的是 LIN Synch Break 检测和标志的时序。
因为 SSR 的数据帧错误 (FRE) 标志位发生接收中断比 LIN break 中断早 2 位 (通信格式为 8 位数据、无奇偶校验、1 个停止位的场合)，使用 LIN break 时，将 RXE 清 "0"。
只有工作模式 3 具有 LIN Synch Break 检测功能。
图 17.7-8 显示的是 LIN 从动模式下 LIN-UART 的操作。

图 17.7-8 LIN 从动模式下 LIN-UART 的操作



● LIN 总线时序

图 17.7-9 LIN 总线时序和 LIN-UART 信号



17.7.4 串行引脚直接访问

可直接访问发送引脚 (SOT) 或接收引脚 (SIN)。

■ LIN-UART 引脚直接访问

通过 LIN-UART 可实现编程器对串行 I/O 引脚的直接访问。

使用串行 I/O 引脚直接访问位 (ESCR:SIOP) 可读取串行输入引脚 (SIN) 的状态。

允许直接写入串行输出引脚 (SOT)(ESCR:SOPE = 1) 并对串行 I/O 引脚直接访问位 (ESCR:SIOP) 写 "0" 或 "1" 后, 若允许串行输出 (SMR:SOE=1), 则可任意设置串行输出引脚 (SOT) 的值。

LIN 模式下, 此特性可用于读取发送数据或在 LIN 总线信号发生物理错误时进行错误处理。

注:

只可在未进行发送时 (发送移位寄存器放空) 做直接访问。

允许发送前 (SMR:SOE = 1), 对串行输出引脚直接访问位 (ESCR:SIOP) 写值。这样做可防止意外输出电平的信号, 因为 SIOP 位保留着以前的值。

正常读取读取的是 SIN 引脚的值, 使用读 - 修改 - 写 (RMW) 类指令, 从 SIOP 位读取 SOT 引脚的值。

17.7.5 双向通信功能 (正常模式)

工作模式 0 或 2 的场合，可执行正常的串行双向通信。工作模式 0 可选择异步模式；工作模式 2 可选择同步模式。

■ 双向通信功能

在正常模式 (工作模式 0 或 2) 下使用 LIN-UART，需如图 17.7-10 所示进行设置。

图 17.7-10 LIN-UART 在工作模式 0 和 2 的设置

	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCR, SMR	PEN	P	SBL	CL	AD	CRE	RXE	TXE	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
模式 0 →	⊙	⊙	⊙	⊙	×	0	⊙	⊙	0	0	0	⊙	0	0	⊙	⊙
模式 2 →	⊠	⊠	⊠	+	×	0	⊙	⊙	1	0	⊙	⊙	0	0	⊙	⊙
SSR, RDR/TDR	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE	设置比较数据 (写入时) 保留接收数据 (读取时)							
模式 0 →	⊙	⊙	⊙	⊙	⊙	⊙	⊙	⊙								
模式 2 →	⊠	⊙	⊠	⊙	⊙	⊙	⊙	⊙								
ESCR, ECCR	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
模式 0 →	×	×	×	×	⊙	⊙	0	0	0	0	×	×	×	0	⊙	⊙
模式 2 →	×	×	×	×	⊙	⊙	⊠	⊙	0	×	⊙	⊙	⊙	0	⊠	⊠

⊙ : 使用位

×

×

1 : 置 "1"

0 : 清 "0"

⊠ : SSM = 1 时使用 (同步启 / 停位模式)

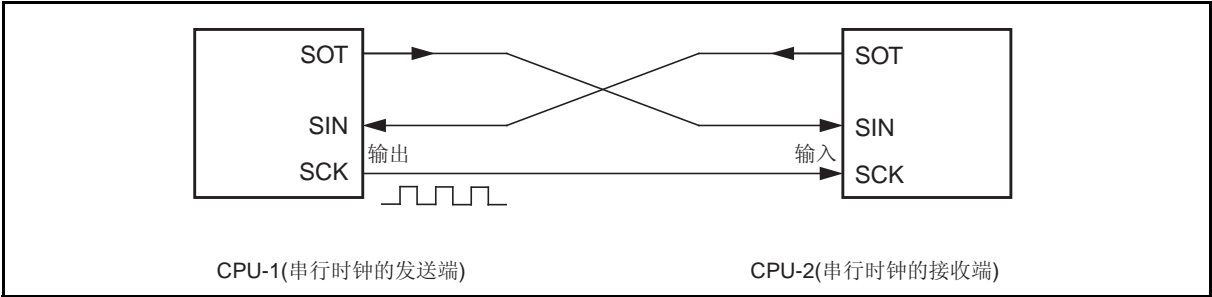
+

+

● CPU 间的连接

双向通信需如图 17.7-11 所示内接两个 CPU。

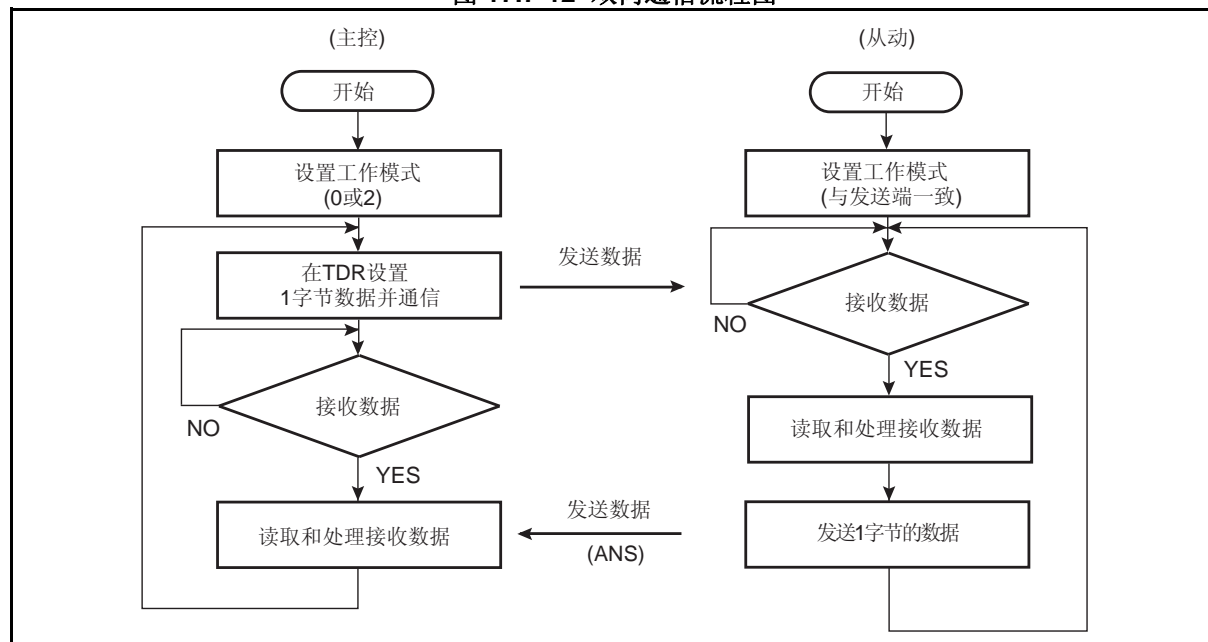
图 17.7-11 LIN-UART 工作模式 2 时的双向通信连接示例



● 通信方法例

发送数据准备好后，通信随时从发送端开始。接收到发送数据后，接收端定期返发送 ANS (在此例中为每一个字节)。图 17.7-12 为双向通信流程的图例。

图 17.7-12 双向通信流程图



17.7.6 主 / 从模式通信功能 (多处理器模式)

在工作模式 1 可实现通过主 / 从模式连接多个 CPU 进行通信。LIN-UART 可用作主控或从动。

主 / 从模式通信功能

在多处理器模式 (工作模式 1) 下使用 LIN-UART，需如图 17.7-13 所示设置 LIN-UART。

图 17.7-13 LIN-UART 在工作模式 1 时的设置

	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCR, SMR	PEN	P	SBL	CL	AD	CRE	RXE	TXE	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
模式 1 →	+	x	⊙	⊙	⊙	0	⊙	⊙	0	1	0	⊙	0	0	⊙	⊙
SSR, RDR1/TDR	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE	设置比较数据 (写入时) 保留接收数据 (读取时)							
模式 1 →	x	⊙	⊙	⊙	⊙	⊙	⊙	⊙								
ESCR, ECCR	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
模式 1 →	x	x	x	x	⊙	⊙	0	0	0	x	x	x	x	0	⊙	⊙

⊙ : 使用位

x : 未用位

1 : 置 "1"

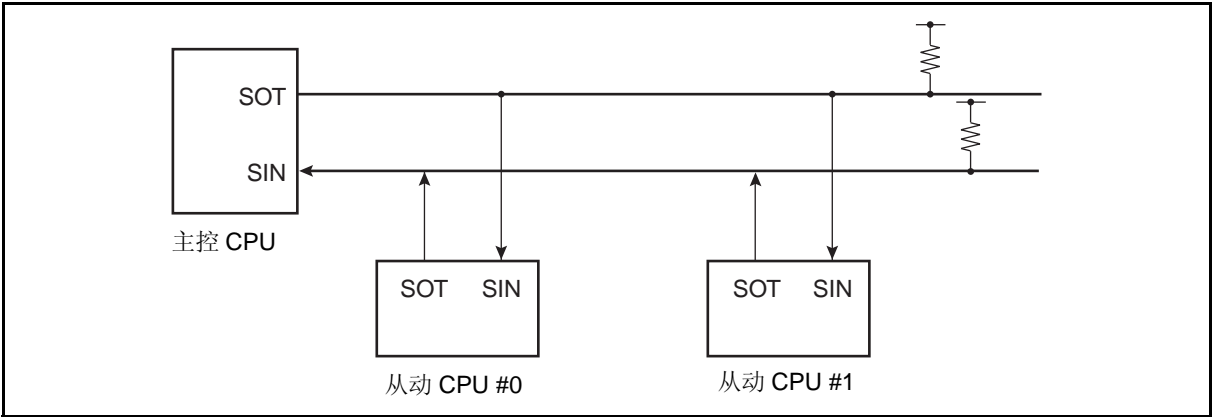
0 : 清 "0"

+ : 自动正确设置位

CPU 内接

主 / 从模式通信使用的通信系统由一个主控 CPU 和多个从动 CPU 连接两 条通用通信电 缆构成，如图 17.7-14 所示。LIN-UART 可用作主控或从动。

图 17.7-14 LIN-UART 主 / 从模式通信的连接示例



● 功能选择

使用主 / 从模式通信时，选择表 17.7-4 所示的工作模式和数据传输方法。

表 17.7-4 选择主 / 从模式通信功能

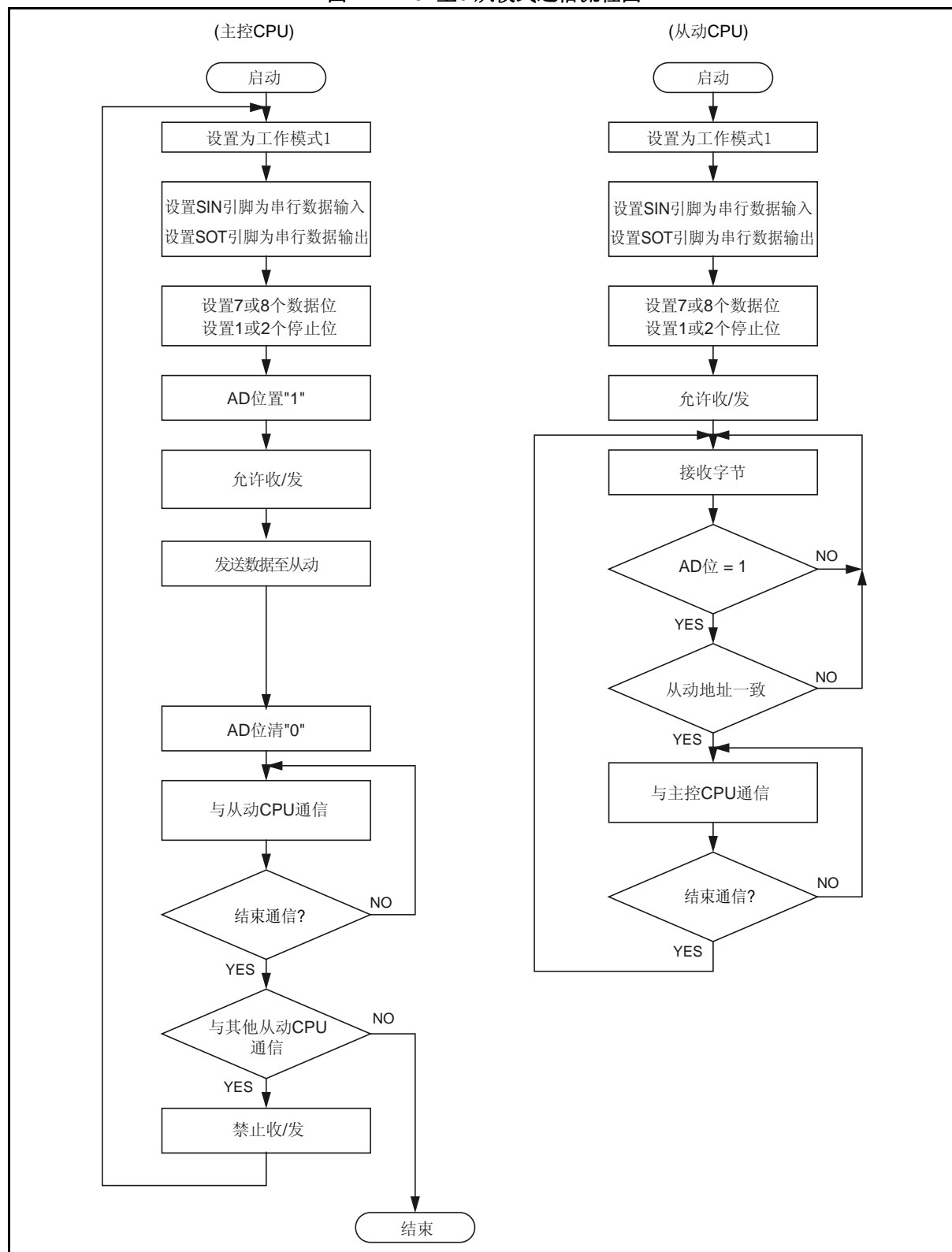
	工作模式		数据	奇偶校验	同步方法	停止位	位方向
	主控 CPU	从动 CPU					
地址收 / 发	模式 1 (收 / 发 A/D 位)	模式 1 (收 / 发 A/D 位)	AD = 1 + 7 位或 8 位地址	无	异步	1 位或 2 位	LSB 优先 或 MSB 优先
数据收 / 发			AD = 0 + 7 位或 8 位数据				

● 通信方法

主 / 从模式通信是以主控 CPU 发送地址数据开始的。地址数据是 AD 位置 "1" 是所选数据，决定着通信目标的从动 CPU。各从动 CPU 通过程序判断地址数据，地址数据与该从动 CPU 的指定地址匹配时与主控 CPU 通信。

图 17.7-15 是主 / 从模式通信 (多处理器模式) 的流程图。

图 17.7-15 主 / 从模式通信流程图



17.7.7 LIN 通信功能

进行 LIN-UART 通信时，LIN 主控系统或 LIN 从动系统中可使用 LIN 器件。

■ LIN 主 / 从模式通信功能

LIN-UART 的 LIN 通信模式 (工作模式 3) 需如图 17.7-16 所示进行设置。

图 17.7-16 LIN-UART 在工作模式 3 (LIN) 时的设置

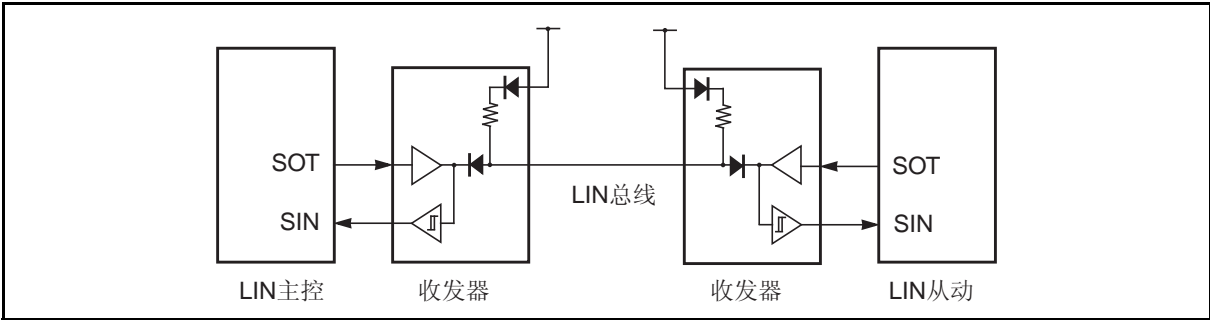
	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCR, SMR	PEN	P	SBL	CL	AD	CRE	RXE	TXE	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
模式 3 →	+	x	+	+	x	0	⊙	⊙	1	1	0	⊙	0	0	⊙	⊙
SSR, RDR/TDR	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE	设置比较数据 (写入时) 保留接收数据 (读取时)							
模式 3 →	x	⊙	⊙	⊙	⊙	+	⊙	⊙								
ESCR, ECCR	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
模式 3 →	⊙	⊙	⊙	⊙	⊙	⊙	0	0	0	⊙	x	x	x	0	⊙	⊙
⊙ : 使用位																
x : 未用位																
1 : 置 "1"																
0 : 清 "0"																
+ : 自动正确设置位																

● LIN 器件连接

图 17.7-17 显示的是 LIN 总线系统中的通信例。

LIN-UART 既可用作 LIN 主控又可用作 LIN 从动。

图 17.7-17 LIN 总线系统通信示例

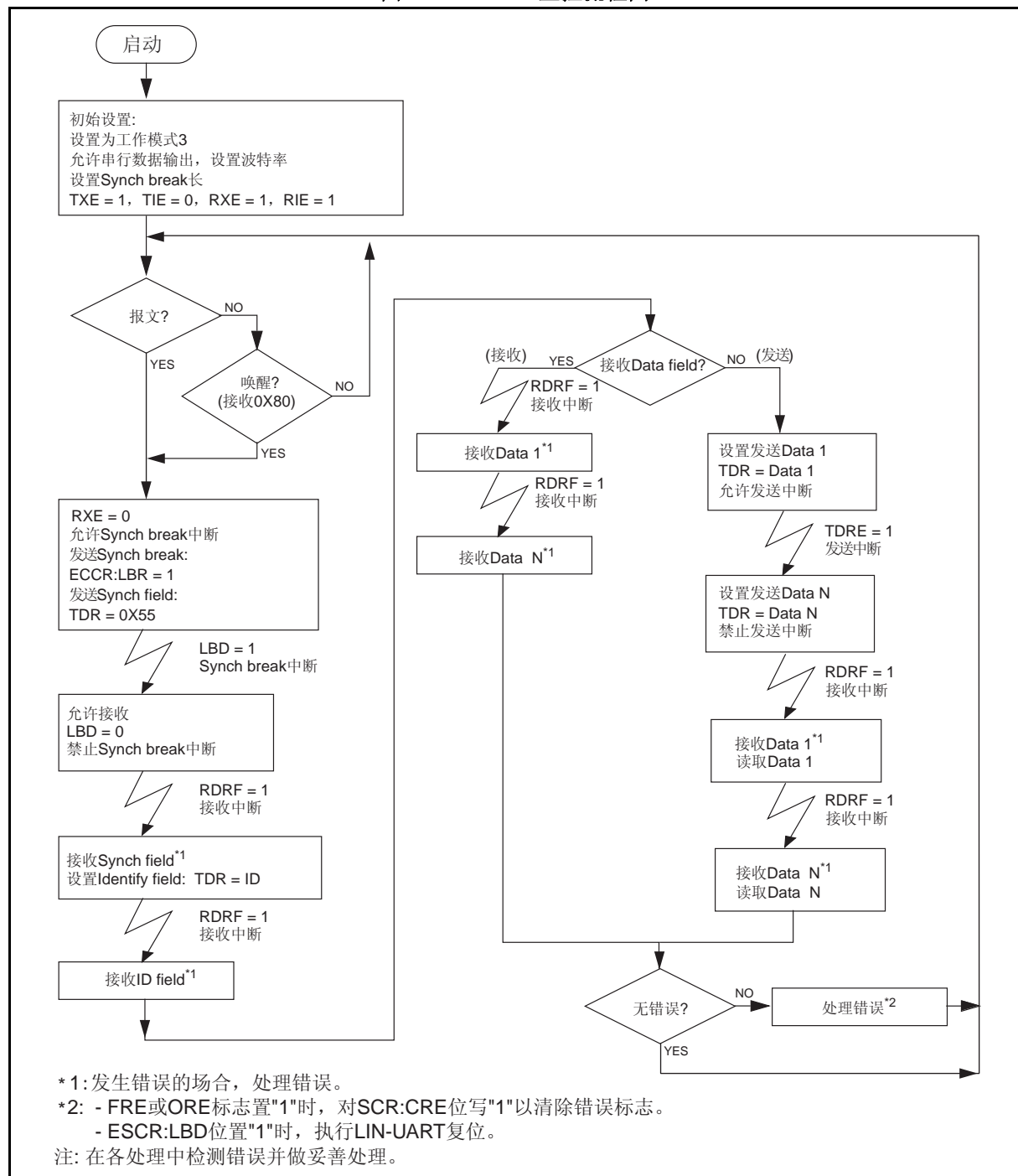


17.7.8 LIN-UART LIN 通信流程图例 (工作模式 3)

本节介绍 LIN-UART LIN 通信流程图例。

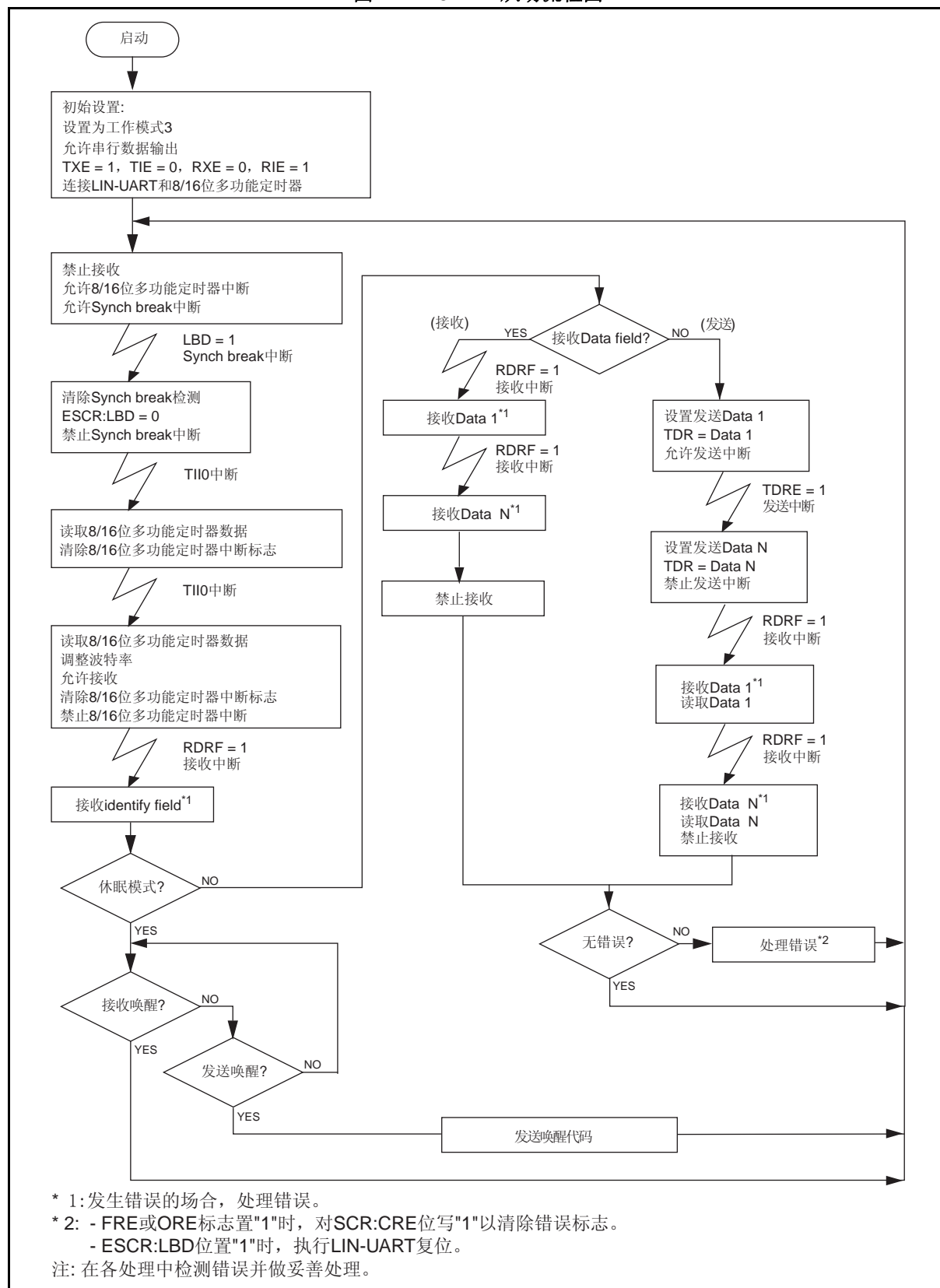
■ LIN 主控制器件

图 17.7-18 LIN 主控流程图



■ LIN 从动器件

图 17.7-19 LIN 从动流程图



17.8 LIN-UART 的使用注意事项

本节介绍使用 LIN-UART 时的注意事项。

■ LIN-UART 的使用注意事项

● 允许使用

LIN-UART 通过 LIN-UART 串行控制寄存器 (SCR) 的 TXE(发送) 和 RXE(接收) 使能位分别控制发送和接收。因为收 / 发被默认值 (初始值) 禁止, 传输前需将其使能。此外, 还可根据需要禁止收 / 发以停止传输。

● 设置通信模式

通信模式必须在 LIN-UART 停止运行的状态下设置。如果在收 / 发进行期间设置模式, 设置模式时收 / 发的数据的完整性则得不到保证。

● 使能发送中断的时机

因为发送数据放空标志位 (SSR:TDRE) 的默认值 (初始值) 为 "1" (无发送数据、允许发送数据写入), 如果允许发送中断请求 (SSR:TIE =1), 发送中断请求立即发生。为了防止发生这种情况, 务必先设置发送数据, 再将 TIE 标志置 "1"。

● 修改运行设置

修改运行设置后, 例如增加启 / 停位或改变数据格式等, 复位 LIN-UART。

即使设置 LIN-UART 串行模式寄存器 (SMR) 和复位 LIN-UART (SMR:UPCL = 1) 同时进行, 也未必能保证运行设置的正确性。因此, 设置 LIN-UART 串行模式寄存器 (SMR) 之后, 再次复位 LIN-UART。

● 使用 LIN 功能

工作模式 3 的场合可使用 LIN 功能。工作模式 3 时 LIN 格式自动设置 (8 位数据、无奇偶校验、1 个停止位、LSB 优先)。

LIN break 发送位长可变, 但检测位长固定为 11 位。

● LIN 从动设置

启动 LIN 从动模式后, 务必在接收第 1 个 LIN Synch Break 前设置波特率, 以保证至少 13 位长的 LIN Synch Break 成功检测。

● 总线空闲功能

同步模式 (工作模式 2) 的场合不可使用总线空闲功能。

● AD 位 (LIN-UART 串行控制寄存器 (SCR): 地址 / 数据格式选择位)

使用 AD 位时需注意以下几点：

通过值写入，AD 位用于选择发送地址 / 数据；读取 AD 位时，最后接收的 AD 位的值返回。在微控制器内部，接收的 AD 位值和发送的 AD 位值保存在不同的寄存器中。

使用读 - 修改 - 写 (RMW) 类指令时可读取发送 AD 位值。因此，位访问 SCR 寄存器的其他位时，不正确的值可能会写入 AD 位。

鉴于以上理由，必须在发送前最后一次访问 SCR 寄存器时设置 AD 位。字节访问 SCR 寄存器写值的方法也可以防止该问题。

● LIN-UART 软件复位

LIN-UART 串行控制寄存器 (SCR) 的 TXE 位为 "0" 时，执行 LIN-UART 软件复位 (SMR:UPCL = 1)。

● Synch Break 检测

工作模式 3 (LIN 模式) 时，如果串行输入超过 11 位宽且为 "L" 时，扩展状态控制寄存器 (ESCR) 的 LBD 位置 "1" (Synch Break 检测) 并且 LIN-UART 等待 Synch Field。因此，并非到了 Synch Break 时，若串行输入有超过 11 位的 "0"，则 LIN-UART 意识到输入了 Synch Break (LBD = 1)，并等待 Synch Field。

在这种场合，执行 LIN-UART 复位 (SMR: UPCL = 1)。

17.9 LIN-UART 的样本程序

本节为使用 LIN-UART 提供样本程序。

■ 样本设置方法

● 选择工作模式的方法

使用工作模式选择位 (SMR:MD[1:0])。

工作模式		工作模式选择位 (MD[1:0])
模式 0	异步 (正常模式)	设置为 "00 _B "
模式 1	异步 (多处理器模式)	设置为 "01 _B "
模式 2	同步 (正常模式)	设置为 "10 _B "
模式 3	异步 (LIN 模式)	设置为 "11 _B "

● 工作时钟类型和选择工作时钟的方法

使用外部时钟选择位 (SMR:EXT)。

时钟输入	外部时钟选择位 (EXT)
选择专用波特率生成器	清 "0"
选择外部时钟	置 "1"

● 控制 SCK, SIN, SOT 引脚的方法

使用以下设置。

	LIN-UART
设置 SCK 引脚为输入引脚	DDR0:P02 = 0 SMR:SCKE = 0
设置 SCK 引脚为输出引脚	SMR:SCKE = 1
使用 SIN 引脚	DDR0:P04 = 0
使用 SOT 引脚	SMR:SOE = 1

● 允许 / 禁止 LIN-UART 的使用的方法

使用接收使能位 (SCR:RXE)。

操作	接收使能位 (RXE)
禁止接收	清 "0"
允许接收	置 "1"

使用发送控制位 (SCR:TXE)。

操作	发送控制位 (TXE)
禁止发送	清 "0"
允许发送	置 "1"

● 使用外部时钟作为 LIN-UART 串行时钟的方法

使用一对一外部时钟使能位 (SMR:OTO)。

操作	一对一外部时钟使能位 (OTO)
允许外部时钟	置 "1"

● 重启重载计数器的方法

使用重载计数器重启位 (SMR:REST)。

操作	重载计数器重启位 (REST)
重启重载计数器	置 "1"

● 复位 LIN-UART 的方法

使用 LIN-UART 编程清除位 (SMR:UPCL)。

操作	LIN-UART 编程清除位 (UPCL)
复位 LIN-UART 软件	置 "1"

● 设置奇偶校验的方法

使用奇偶校验使能位 (SCR:PEN) 和奇偶校验选择位 (SCR:P)。

操作	奇偶校验控制 (PEN)	奇偶校验极性 (P)
无奇偶校验	清 "0"	-
偶校验	置 "1"	清 "0"
奇校验	置 "1"	置 "1"

● 设置数据长的方法

使用数据长选择位 (SCR:CL)。

操作	数据长选择位 (CL)
设置为 7 位长	清 "0"
设置为 8 位长	置 "1"

● 选择停止位长的方法

使用停止位长选择位 (SCR:SBL)。

操作	停止位长选择位 (SBL)
设置停止位长为 1 位	清 "0"
设置停止位长为 2 位	置 "1"

● 清除错误标志的方法

使用接收错误标志清除位 (SCR:CRE)。

操作	接收错误标志清除位 (CRE)
清除错误标志 (PE, ORE, FRE)	置 "1"

● 设置传输方向的方法

使用传输方向选择位 (SSR:BDS)。

在任何工作模式下传输方向可选择 LSB 优先或 MSB 优先。

操作	传输方向选择位 (BDS)
选择 LSB 优先 (从最低位开始)	清 "0"
选择 MSB 优先 (从最高位开始)	置 "1"

● 清除接收完成标志的方法

使用以下方法。

操作	方法
清除接收完成标志	读取 RDR 寄存器

第 1 次读取 RDR 寄存器时接收开始。

● 清除发送缓冲器放空标志的方法

使用以下设置。

操作	方法
清除发送缓冲器放空标志	写入 TDR 寄存器

第 1 次写入 TDR 寄存器时发送开始。

● 选择数据格式 (地址 / 数据) 的方法 (仅限模式 1)

使用地址 / 数据格式选择位 (SCR:AD)。

操作	地址 / 数据格式选择位 (AD)
选择数据帧	清 "0"
选择地址帧	置 "1"

该设置仅在发送时有效。接收时 AD 位无效。

● 设置波特率的方法

参见 "17.6 LIN-UART 波特率"。

● 中断相关的寄存器

如下表所示，中断级是由中断级设置寄存器设置的。

	中断级设置寄存器	中断向量
接收	中断级寄存器 (ILR1) 地址：0007A _H	#7 地址：0FFEC _H
发送	中断级寄存器 (ILR2) 地址：0007B _H	#8 地址：0FFEA _H

● 允许 / 禁止 / 清除中断的方法

中断请求使能标志、中断请求标志

使用中断请求使能位 (SSR:RIE) 和 (SSR:TIE) 分别允许各中断。

	UART 接收	UART 发送
	接收中断使能位 (RIE)	发送中断使能位 (TIE)
禁止中断请求	清 "0"	
使能中断请求	置 "1"	

使用以下设置清除中断请求。

	UART 接收	UART 发送
清除中断请求	读取 LIN-UART 串行输入寄存器 (RDR) 清除接收数据寄存器满载标志位 (RDRF)。	对 LIN-UART 串行输出数据寄存器 (TDR) 写入数据清 "0" 发送数据寄存器放空标志位 (TDRE)。
	对错误标志清除位 (CRE) 写 "1" 清除错误标志 (PE, ORE, FRE) 为 "0"。	

第 18 章

8/10 位 A/D 转换器

本章介绍 8/10 位 A/D 转换器的功能和操作。

- 18.1 8/10 位 A/D 转换器的概要
- 18.2 8/10 位 A/D 转换器的配置
- 18.3 8/10 位 A/D 转换器的引脚
- 18.4 8/10 位 A/D 转换器的寄存器
- 18.5 8/10 位 A/D 转换器的中断
- 18.6 8/10 位 A/D 转换器的操作及其设置步骤示例
- 18.7 8/10 位 A/D 转换器的使用注意事项
- 18.8 8/10 位 A/D 转换器的样本程序

18.1 8/10 位 A/D 转换器的概要

该 A/D 转换器是 10 位逐次逼近型的 8/10 位 A/D 转换器。可从多路模拟输入引脚中选择输入信号，使用软件或内部时钟启动该转换器。

■ A/D 转换功能

A/D 转换器把输入到模拟输入引脚的模拟电压 (输入电压) 转换成 8 位或 10 位数值。

- 可从多路模拟输入引脚中选择输入信号
- 可通过编程去设定转换速度 (据工作电压和工作频率选择)
- A/D 转换结束，产生中断
- 使用 ADC1 寄存器的 ADI 位确认转换完成

请使用以下方法启动 A/D 转换功能：

- 使用 ADC1 寄存器的 AD 位启动
- 使用 8/16 多功能定时器输出引脚 TO00 实现连续启动

MB95330H 系列

18.2 8/10 位 A/D 转换器的配置

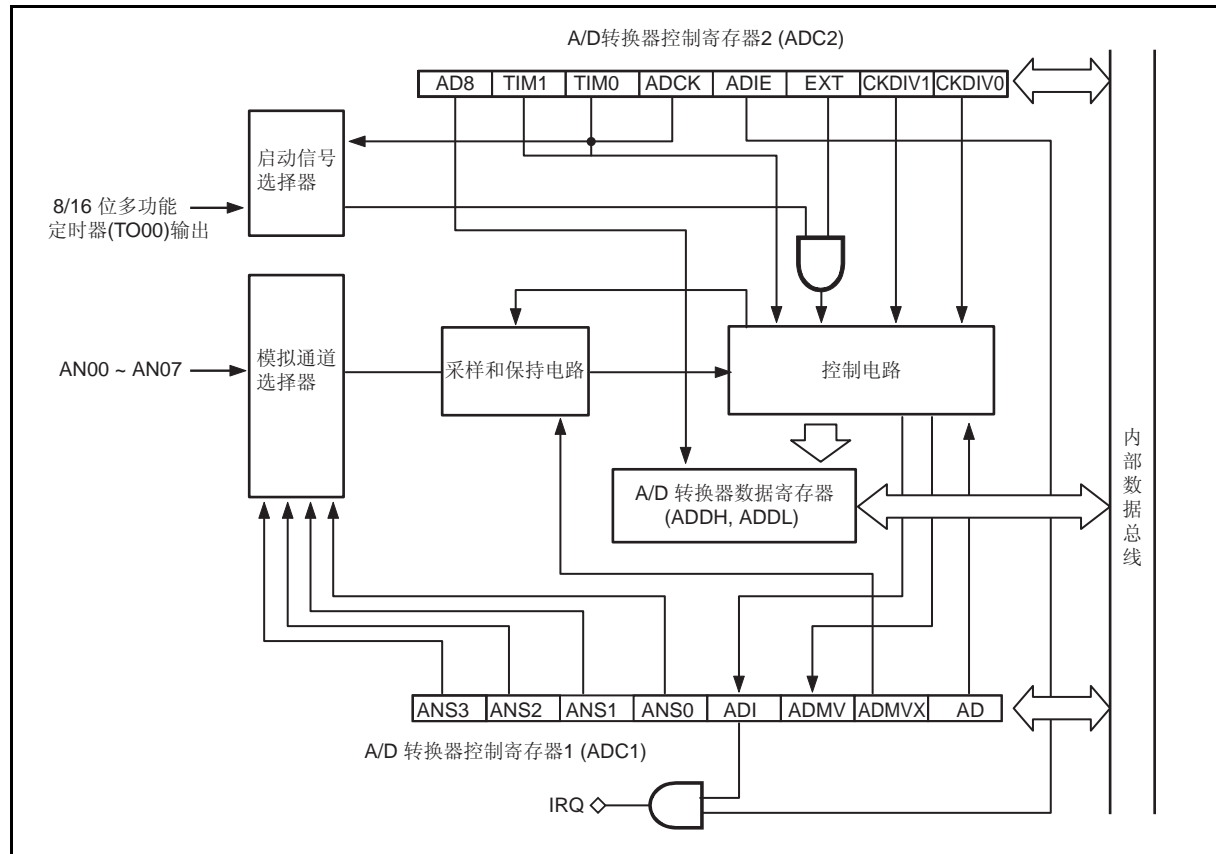
8/10 位 A/D 转换器由以下模块构成：

- 时钟选择器 (输入时钟选择器用于启动 A/D 转换)
- 模拟通道选择器
- 采样和保持电路
- 控制电路
- A/D 转换器数据寄存器 (ADDH, ADDL)
- A/D 转换器控制寄存器 1 (ADC1)
- A/D 转换器控制寄存器 2 (ADC2)

■ 8/10 位 A/D 转换器框图

图 18.2-1 是 8/10 位 A/D 转换器框图。

图 18.2-1 8/10 位 A/D 转换器框图



● 时钟选择器

该选择器通过使能连续启动选择 A/D 转换时钟 (ADC2:EXT = 1)。

● 模拟通道选择器

该电路可从多路模拟输入引脚中选择输入通道。

● 采样和保持电路

该电路保持模拟通道选择器选择的输入电压。A/D 转换启动后，该电路对输入电压进行采样并保持，这使得 A/D 转换在转换 (比较) 中不受输入电压的变动影响。

● 控制电路

A/D 转换功能依据比较器上的电压比较信号自 MSB 至 LSB 逐次决定 10 位 A/D 数据寄存器的值。A/D 转换完成后，A/D 转换功能使中断请求标志位 (ADC1: ADI) 置 "1"。

● A/D 转换器数据寄存器 (ADDH/ADDL)

10 位 A/D 数据的高 2 位存储在 ADDH 寄存器；低 8 位存储在 ADDL 寄存器。

A/D 转换精度位 (ADC2:AD8) 置 "1" 提供 8 位精度，10 位 A/D 数据的高 8 位存储在 ADDL 寄存器。

● A/D 转换器控制寄存器 1 (ADC1)

该寄存器可执行使能和禁止功能，选择模拟输入引脚，并确认状态。

● A/D 转换器控制寄存器 2 (ADC2)

该寄存器可选择输入时钟，使能和禁止中断，并可控制功能。

■ 输入时钟

8/10 位 A/D 转换器把预分频器的输出时钟用作输入时钟 (工作时钟)。

MB95330H 系列

18.3 8/10 位 A/D 转换器的引脚

本节介绍 8/10 位 A/D 转换器的引脚。

■ 8/10 位 A/D 转换器的引脚

MB95330H 系列有八路通道的模拟输入引脚。

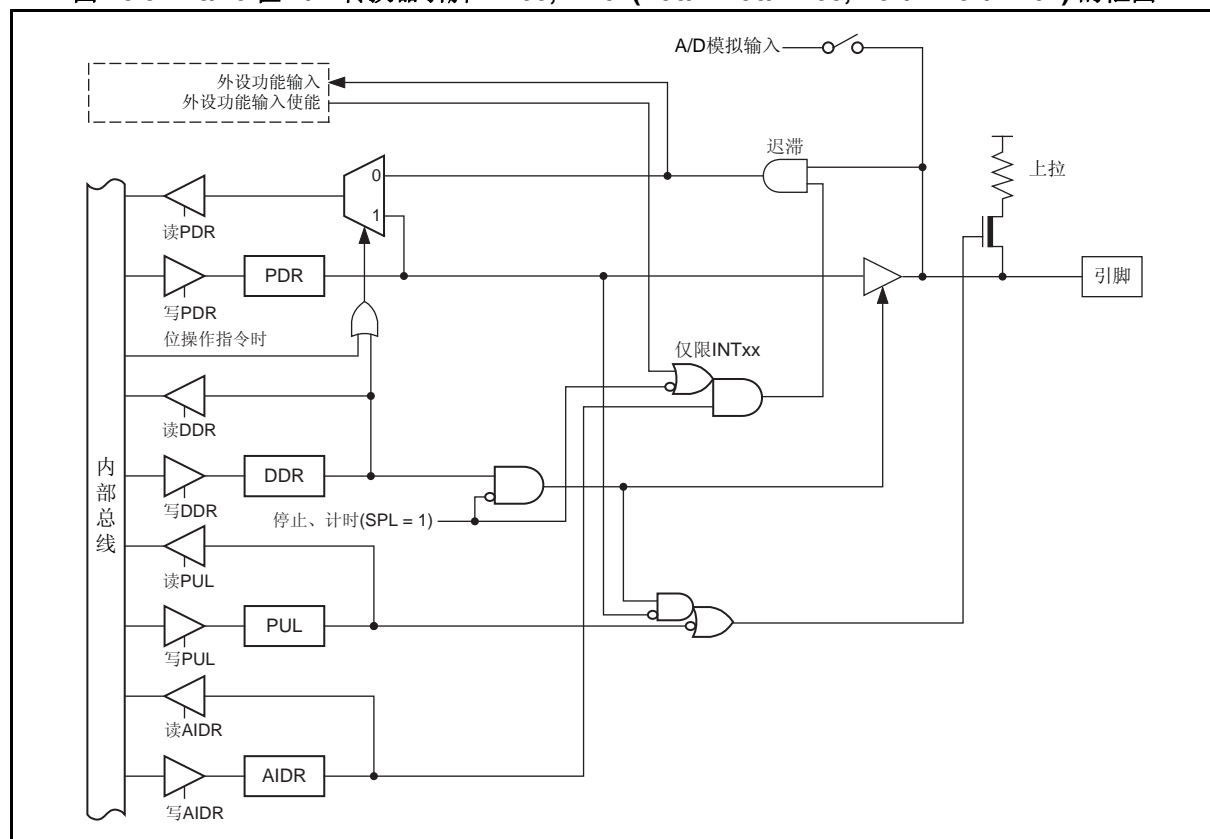
模拟输入引脚也可用作通用 I/O 口。

● AN07 引脚 ~ AN00 引脚

AN07 ~ AN00: 使用 A/D 转换功能时，待转换的模拟电压输入到其中一个引脚。端口方向寄存器 (DDR) 的对应位清 "0"，且模拟输入引脚选择位 (ADC1: ANS0 ~ ANS3) 设置为代表引脚的值时，AN07 ~ AN00 中的该引脚可用作模拟输入引脚。使用 8/10 位 A/D 转换器时，未用作模拟输入引脚的引脚可用作通用 I/O 口。

■ 8/10 位 A/D 转换器引脚的框图

图 18.3-1 8/10 位 A/D 转换器引脚 AN00, AN01(P00/INT00/AN00, P01/INT01/AN01) 的框图



MB95330H 系列

图 18.3-2 8/10 位 A/D 转换器引脚 AN02, AN03, AN05(P02/INT02/AN02/SCK, P03/INT03/AN03/SOT, P05/INT05/AN05/TO00/HCLK2) 的框图

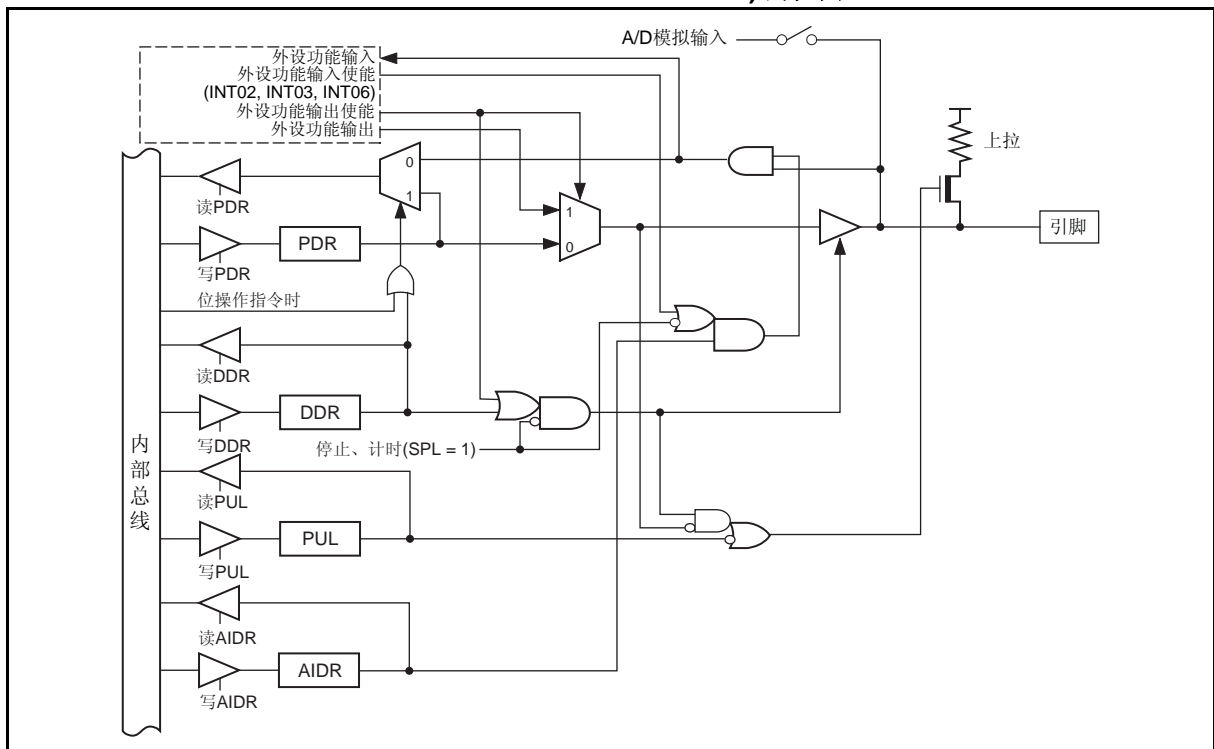


图 18.3-3 8/10 位 A/D 转换器引脚 AN04 (P04/INT04/AN04/SIN/HCLK1/EC0) 的框图

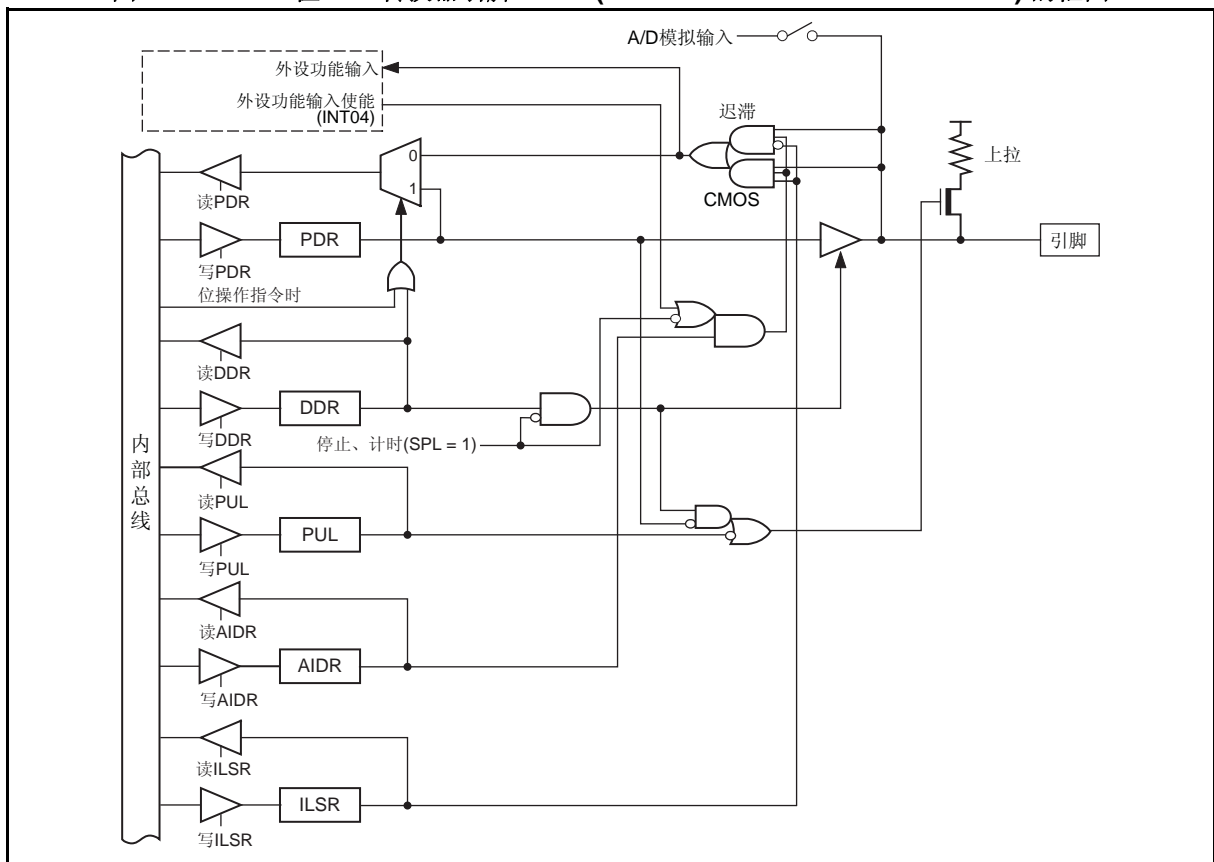


图 18.3-4 8/10 位 A/D 转换器引脚 AN06 (P06/INT06/AN06/TO01) 的框图

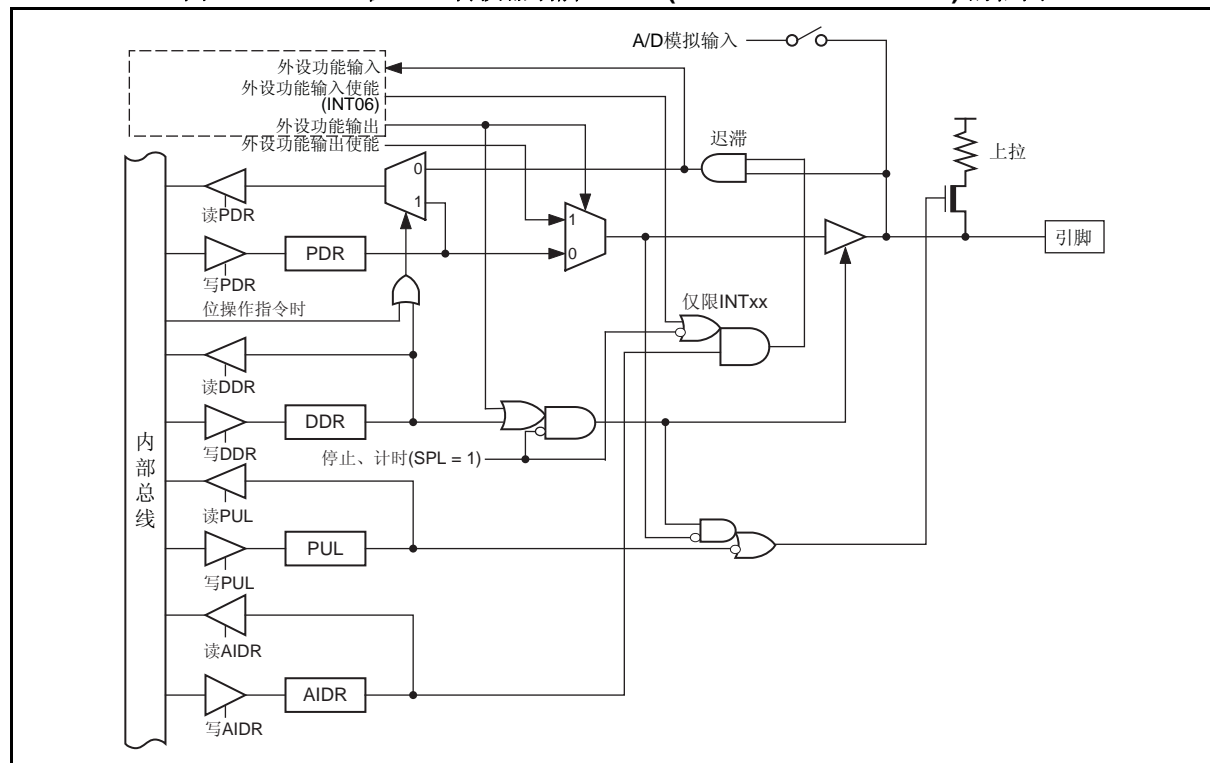
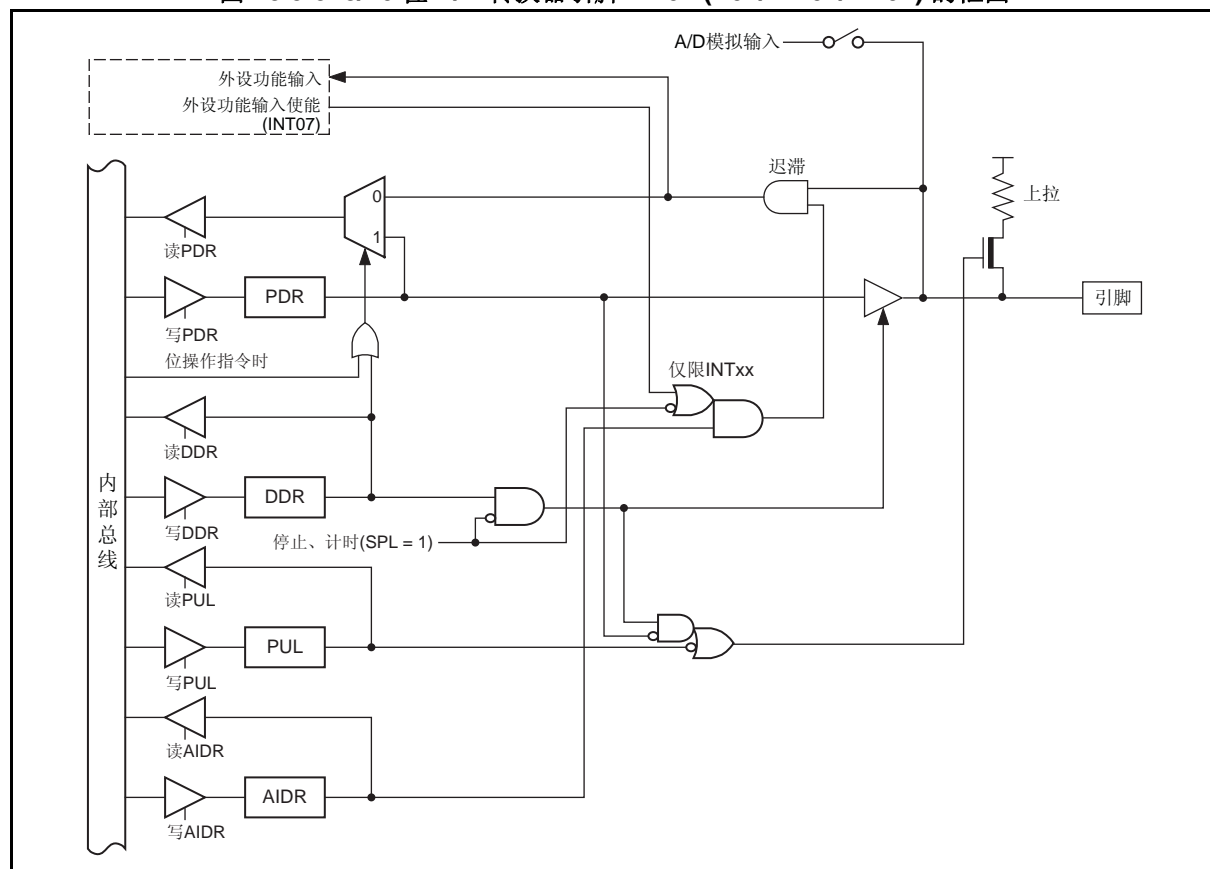


图 18.3-5 8/10 位 A/D 转换器引脚 AN07 (P07/INT07/AN07) 的框图



MB95330H 系列

18.4 8/10 位 A/D 转换器的寄存器

8/10 位 A/D 转换器有四个寄存器：A/D 转换器控制寄存器 1 (ADC1)、A/D 转换器控制寄存器 2 (ADC2)、A/D 转换器数据寄存器高位 (ADDH) 和 A/D 转换器数据寄存器低位 (ADDL)。

■ 8/10 位 A/D 转换器的寄存器一览

图 18.4-1 是 8/10 位 A/D 转换器的寄存器一览。

图 18.4-1 8/10 位 A/D 转换器的寄存器

8/10 位 A/D 转换器控制寄存器 1 (ADC1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006C _H	ANS3	ANS2	ANS1	ANS0	ADI	ADMV	ADMVX	AD	00000000 _B
	R/W	R/W	R/W	R/W	R(RM1),W	R/WX	R/W	R0,W	
8/10 位 A/D 转换器控制寄存器 2 (ADC2)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006D _H	AD8	TIM1	TIM0	ADCK	ADIE	EXT	CKDIV1	CKDIV0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
8/10 位 A/D 转换器数据寄存器高位 (ADDH)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006E _H	-	-	-	-	-	-	SAR9	SAR8	00000000 _B
	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R/WX	R/WX	
8/10 位 A/D 转换器数据寄存器低位 (ADDL)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006F _H	SAR7	SAR6	SAR5	SAR4	SAR3	SAR2	SAR1	SAR0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/W : 读 / 写 (读值与写值相同) R(RM1), W : 读 / 写 (读值与写值不同, 读 - 修改 - 写 (RMW) 类指令读 "1")。 R/WX : 只读 (可读, 写值无效) R0,W : 只写 (可写, 读 "0") R0/WX : 读值为 "0", 写值无效 - : 未定义位									

18.4.1 8/10 位 A/D 转换器控制寄存器 1 (ADC1)

8/10 位 A/D 转换器控制寄存器 1 (ADC1) 用于使能 / 禁止 8/10 位 A/D 转换器的各功能，选择模拟输入引脚及确认转换器的状态。

■ 8/10 位 A/D 转换器控制寄存器 1 (ADC1)

图 18.4-2 8/10 位 A/D 转换器控制寄存器 1 (ADC1)

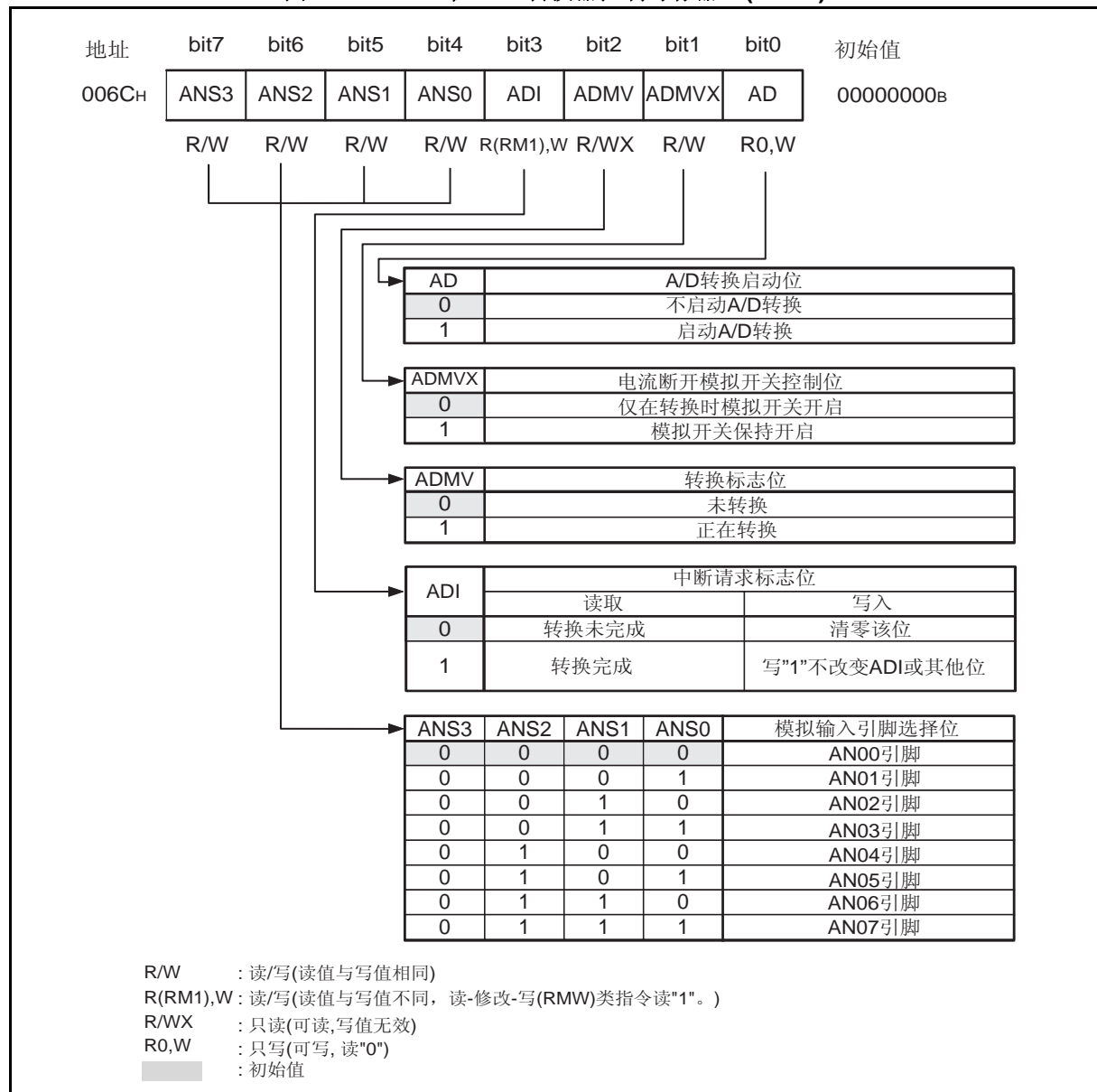


表 18.4-1 8/10 位 A/D 转换器控制寄存器 1 (ADC1) 的位功能说明

位名称		功能描述
bit7 ~ bit4	ANS3, ANS2, ANS1, ANS0: 模拟输入引脚选择位	这些位从 AN00 ~ AN07 选择模拟输入引脚。 软件 (ADC2: EXT = 0) 启动 A/D 转换 (AD = 1) 时, 同时可修改这些位。 注: ADMV 位置 "1" 时, 不可修改这些位。 未用作模拟输入引脚的引脚可用作通用口。
bit3	ADI: 中断请求标志位	该位检测 A/D 转换的完成。 • 使用 A/D 转换功能时, A/D 转换完成后, 该位置 "1"。 • 该位和中断请求使能位 (ADC2: ADIE) 均置 "1" 时, 输出中断请求。 • 写 "0" 清零该位; 写 "1" 无效。 使用读 - 修改 - 写 (RMW) 类指令, 该位归 "1"。
bit2	ADMV: 转换标志位	该位显示转换正在进行。 A/D 转换时, 该位置 "1"。 该位是只读位。写值无效。
bit1	ADMVX: 电流断开模拟开关 控制位	该位控制断开内部参考电源的模拟开关。 A/D 启动时会产生冲击电流, 而 Vcc 引脚的外部阻抗过高时, A/D 转换精度可能受到影响。若 A/D 启动前该位置 "1" 可避免产生这种现象。该位清 "0" 后方可切换到待机模式以降低功耗。
bit0	AD:A/D 转换启动位	该位使用软件启动 A/D 转换功能。 对该位写 "1" 启动 A/D 转换功能。 注: 对该位写 "0" 不会停止 A/D 转换功能的操作。该位读值始终为 "0"。 EXT=1 时, 禁止该位启动 A/D 转换。 EXT=0 时, A/D 转换中对该位写 "1" 可重启 A/D 转换。

18.4.2 8/10 位 A/D 转换器控制寄存器 2 (ADC2)

8/10 位 A/D 转换器控制寄存器 2 (ADC2) 支持控制 8/10 位 A/D 转换器的各功能，选择输入时钟并允许 / 禁止中断。

■ 8/10 位 A/D 转换器控制寄存器 2 (ADC2)

图 18.4-3 8/10 位 A/D 转换器控制寄存器 2 (ADC2)

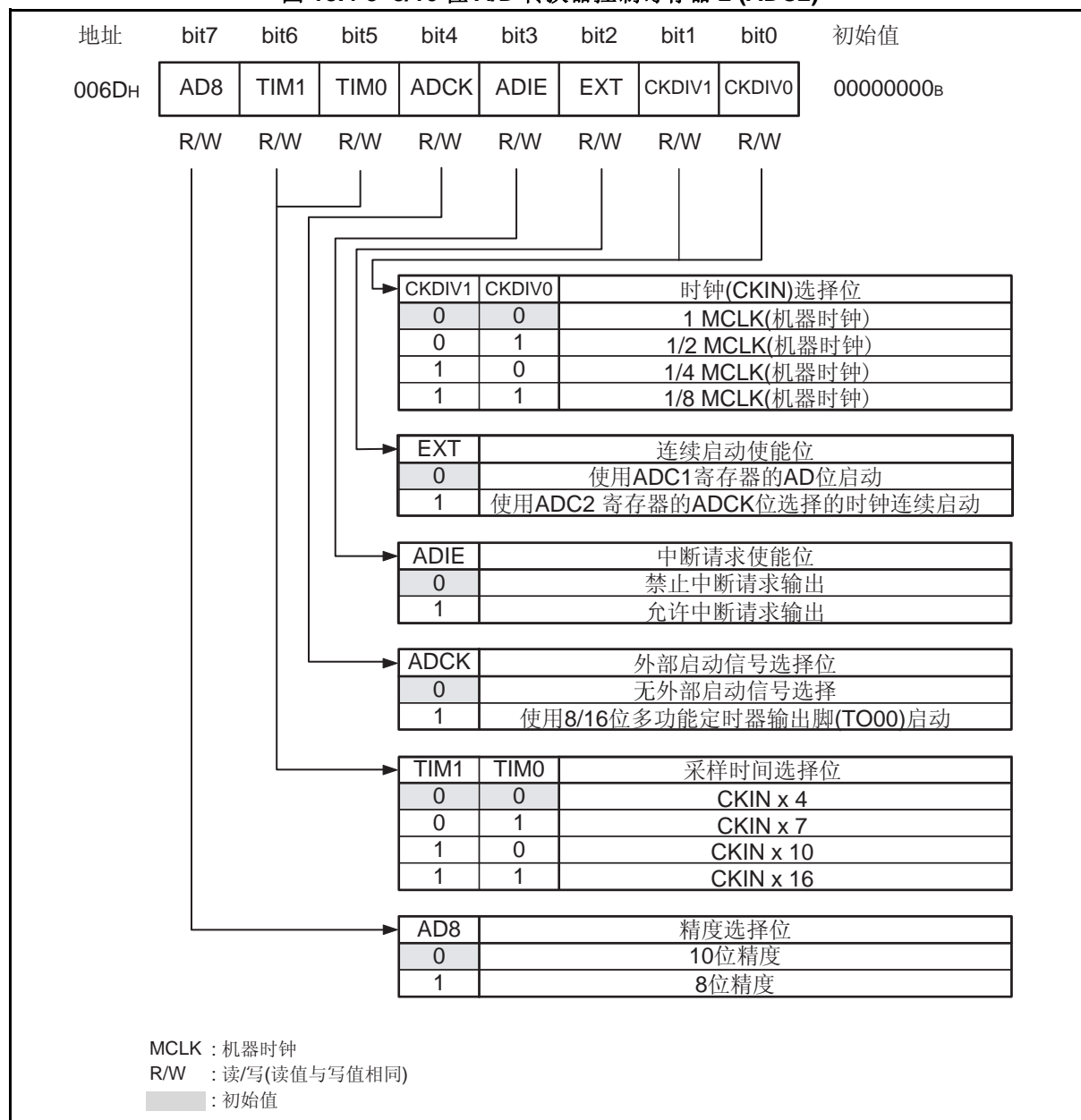


表 18.4-2 8/10 位 A/D 转换器控制寄存器 2 (ADC2) 的位功能

位名称		功能描述
bit7	AD8: 精度选择位	该位选择 A/D 转换的分辨率。 清 "0" : 该位选择 10 位精度。 置 "1" : 该位选择 8 位精度, 读取 ADDL 寄存器可获取 8 位数据。 注: 使用的数据位因分辨率而异。 A/D 转换器停止转换后, 才可修改该位。
bit6, bit5	TIM1, TIM0: 采样时间选择位	这两个位设置采样时间。 • 依据工作条件 (电压和频率) 改变采样时间设置。 • CKIN 值由时钟选择位 (ADC2:CKDIV1, DKDIV0) 决定。 注: A/D 转换器停止转换后, 才可修改这两个位。
bit4	ADCK: 外部启动信号选择位	该位选择外部启动的启动信号 (ADC2:EXT = 1)。
bit3	ADIE: 中断请求使能位	该位允许或禁止中断输出到中断控制器。 该位和中断请求标志位 (ADC1: ADI) 均置 "1" 时, 输出中断请求。
bit2	EXT: 连续启动使能位	该位选择是否使用软件启动 A/D 转换功能, 或者在检测出输入时钟的上升沿时连续启动 A/D 转换功能。
bit1, bit0	CKDIV1, CKDIV0: 时钟选择位	这两个位选择 A/D 转换所需时钟。预分频器生成输入时钟。详情参见 "第 6 章 时钟控制器"。 • 采样时间因这两个位所选时钟改变。 • 根据工作条件 (电压和频率) 修改这两个位。 注: A/D 转换器停止转换后, 才可修改这两个位。

18.4.3 8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)

10 位 A/D 转换时，8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL) 存储 10 位 A/D 转换的结果。
10 位数据的高 2 位存储在 ADDH 寄存器；低 8 位存储在 ADDL 寄存器。

■ 8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)

图 18.4-4 8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)

ADDH	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	-	-	-	-	-	-	SAR9	SAR8	00000000 _B
006E _H	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R/WX	R/WX	
ADDL	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	SAR7	SAR6	SAR5	SAR4	SAR3	SAR2	SAR1	SAR0	00000000 _B
006F _H	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/WX	: 只读 (可读。 写值无效。)								
R0/WX	: 读值为 "0"。 写值无效。								
-	: 未定义位								

10 位 A/D 数据的高 2 位对应 ADDH 寄存器的 bit1 和 bit0; 低 8 位对应 ADDL 寄存器的 bit7 ~ bit0。

ADC2 寄存器的 AD8 位置 "1", 可选择 8 位精度模式。读取 ADDL 寄存器可获取 8 位数据。

这两个寄存器是只读寄存器，写值无效。

转换时选择 8 位精度时，ADDH 寄存器的 SAR8 和 SAR9 变为 "0"。

● A/D 转换功能

A/D 转换启动，等待寄存器设置的转换时间结束后，转换结果得以确定并存储在这些寄存器中。从 A/D 转换结束到下一次 A/D 转换结束前，读取 A/D 数据寄存器 (转换结果)。

同时，ADC1 寄存器的 ADI 标志位 (bit3) 写 "0" 可清零该寄存器。A/D 转换时寄存器存储的值是最近一次转换的值。

18.5 8/10 位 A/D 转换器的中断

A/D 转换器运行时， A/D 转换完成是 8/10 位 A/D 转换器的中断源。

■ 8/10 位 A/D 转换器运行中的中断

A/D 转换完成后，中断请求标志位 (ADC1: ADI) 置 "1"。若使能中断请求使能位 (ADC2: ADIE = 1)，中断请求发送到中断控制器。使用中断服务程序在 ADI 位写 "0" 可取消该中断请求。

A/D 转换完成后，与 ADIE 的位值无关，ADI 位置 "1"。

若中断请求标志位 (ADC1: ADI) 置 "1"，且中断请求使能 (ADC2: ADIE = 1)，CPU 不能从中断处理中返回。始终清零中断服务程序中的 ADI 位。

■ 8/10 位 A/D 转换器中断的相关寄存器和向量表地址

表 18.5-1 8/10 位 A/D 转换器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
8/10 位 A/D 转换器	IRQ18	ILR4	L18	FFD6 _H	FFD7 _H

关于所有中断请求号和向量表地址，参见 "附录 B 中断源一览"。

18.6 8/10 位 A/D 转换器的操作及其设置步骤示例

8/10 位 A/D 转换器可使用软件启动 A/D 转换，也可基于 ADC2 寄存器的 EXT 位设置连续启动 A/D 转换。

■ 8/10 位 A/D 转换器转换功能的操作

● 软件启动

按照图 18.6-1 的设置可使用软件启动 A/D 转换功能。

图 18.6-1 A/D 转换功能的设置 (软件启动)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
ADC1	ANS3	ANS2	ANS1	ANS0	ADI	ADMV	ADMVX	AD
	⊙	⊙	⊙	⊙	⊙	⊙	⊙	1
ADC2	AD8	TIM1	TIM0	ADCK	ADIE	EXT	CKDIV1	CKDIV0
	⊙	⊙	⊙	x	⊙	0	⊙	⊙
ADDH	-	-	-	-	-	-	保留 A/D 转换值	
ADDL	保留 A/D 转换值							

⊙: 待使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

启动 A/D 转换功能后，A/D 转换开始。此外，即使在 A/D 转换进行中，A/D 转换功能也可重启。

● 连续启动

按照图 18.6-2 的设置可连续启动 A/D 转换功能。

图 18.6-2 A/D 转换功能的设置 (连续启动)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
ADC1	ANS3	ANS2	ANS1	ANS0	ADI	ADMV	ADMVX	AD
	⊙	⊙	⊙	⊙	⊙	⊙	⊙	×
ADC2	AD8	TIM1	TIM0	ADCK	ADIE	EXT	CKDIV1	CKDIV0
	⊙	⊙	⊙	⊙	⊙	1	⊙	⊙
ADDH	-	-	-	-	-	-	保留 A/D 转换值	
ADDL	保留 A/D 转换值							

⊙: 待使用位
×: 未使用位
1: 置 "1"

使能连续启动时，所选的输入时钟在上升沿处启动 A/D 转换以启动 A/D 转换功能；禁止后，连续启动停止 (ACD2:EXT = 0)。

■ A/D 转换功能的操作

本节介绍 8/10 位 A/D 转换器的操作。

- 1) A/D 转换启动后，转换标志位 (ADC1:ADMV = 1) 置位，所选的模拟输入引脚连接到采样和保持电路。
- 2) 采样周期中，模拟输入引脚的电压载入采样和保持电路的采样和保持电容器中。A/D 转换结束前，该电压保持不变。
- 3) 控制电路的比较器以 A/D 转换的参考电压为基准，自最高有效位 (MSB) 至最低有效位 (LSB) 对载入采样和控制电容器的电压进行比较。最后，结果传输到 ADDH 和 ADDL 寄存器。
结果传输到两个寄存器后，转换标志位清零 (ADC1:ADMV = 0) 且中断请求标志位置 "1" (ADC1:ADI = 1)。

注：

- 使用 A/D 转换功能时，等待 A/D 转换完成后，保留 ADDH 和 ADDL 寄存器的内容。所以，A/D 转换中，读取两个寄存器可得到上次的转换值。
- AD 转换功能运行时，不可改变选择模拟输入引脚 (ADC1: ANS3 ~ ANS0)。尤其是连续启动时，改变模拟输入引脚前须禁止连续启动 (ADC2: EXT = 0)。
- 启动复位模式、停止模式或计时模式可导致 8/10 位 A/D 转换器停止运行，且使 ADMV 位清 "0"。

■ 设置方法示例

以下是 8/10 位 A/D 转换器步骤设置示例：

● 初始设置

- 1) 设置输入口 (DDR0)。
- 2) 设置中断级 (ILR4)。
- 3) 使能 A/D 输入 (ADC1:ANS0 ~ ANS3)。
- 4) 设置采样时间 (ADC2:TIM1, TIM0)。
- 5) 选择时钟 (ADC2:CKDIV1, CKDIV0)。
- 6) 设置 A/D 转换精度 (ADC2:AD8)。
- 7) 选择工作模式 (ADC2:EXT)。
- 8) 选择启动触发器 (ADC2:ADCK)。
- 9) 使能中断 (ADC2:ADIE=1)。
- 10) 启动 A/D 转换功能 (ADC1:AD=1)。

● 中断处理

- 1) 清零中断请求标志 (ADC1:ADI=0)。
- 2) 读转换值 (ADDH, ADDL)。
- 3) 启动 A/D 转换功能 (ADC1:AD=1)。

18.7 8/10 位 A/D 转换器的使用注意事项

本节介绍 8/10 位 A/D 转换器的使用注意事项。

■ 8/10 位 A/D 转换器的使用注意事项

● 程序设置 8/10 位 A/D 转换器时的注意事项

- ADDH 和 ADDL 寄存器的内容保留到 A/D 转换完成。A/D 转换中, 读取两个寄存器可返回上次的转换值。
- A/D 转换功能正在运行时, 不可改变模拟输入引脚 (ADC1: ANS3 ~ ANS0)。尤其是执行 A/D 连续转换时, 改变模拟输入引脚前, 禁止连续启动 (ADC2: EXT = 0)。
- 启动复位模式、停止模式或计时模式可导致 8/10 位 A/D 转换器停止运行且 ADMV 位清 "0"。
- 若中断请求标志位 (ADC1: ADI) 置 "1", 并使能中断请求 (ADC2: ADIE = 1), CPU 不能从中断处理中返回。需始终清零中断服务程序的 ADI 位。

● 中断请求时的注意事项

若 A/D 转换重启 (ADC1: AD = 1) 和 A/D 转换完成同时发生, 则中断请求标志位 (ADC1: ADI) 置位。

● 误差

随着 $|V_{CC} - V_{SS}|$ 减小, 误差会相应增大。

● 8/10 位 A/D 转换器模拟输入顺序

接通数字电源 (V_{CC}) 的同时或稍后, 接通模拟输入 (AN00 ~ AN05)。

另外, 关断数字电源 (V_{CC}) 的同时或稍后, 关断模拟输入 (AN00 ~ AN05)。

开 / 关 8/10 位 A/D 转换器时需谨慎操作, 模拟输入电压不可超过数字电源电压。

● 转换时间

A/D 转换功能的转换速度受时钟模式、主时钟振荡频率和主时钟速度切换 (换档功能) 的影响。

例: 采样时间 = $CKIN \times (\text{ADC2: TIM1/TIM0 设置})$

比较时间 = $CKIN \times 10$ (固定值) + MCLK

A/D 转换器启动时间 最短 = MCLK + MCLK

最长 = MCLK + CKIN

转换时间 = A/D 转换启动处理时间 + 采样时间 + 比较时间

- 因 A/D 启动的时间不同, 转换过程可发生的最大误差为 $[1 \text{ CKIN} - 1 \text{ MCLK}]$ 。
- 设置软件中的 A/D 转换器时, 要确保该设置满足 MB95330H 系列 "数据手册" 中规定的 A/D 转换器的 "采样时间" 和 "比较时间" 的规格。

18.8 8/10 位 A/D 转换器的样本程序

本节提供运行 8/10 位 A/D 转换器的样本程序。

■ 样本设置方法

- 8/10 位 A/D 转换器的工作时钟的选择方法
使用时钟选择位 (ADC2:CKDIV1/CKDIV0) 选择工作时钟。
- 8/10 位 A/D 转换器的采样时间的选择方法
使用采样时间选择位 (ADC2:TIM1/TIM0) 选择采样时间。
- 8/10 位 A/D 转换器内部参考电源关断的模拟开关的控制方法
使用电流切断控制位的模拟开关 (ADC1:ADMVX) 控制内部参考电源关断的模拟开关。

操作	电流切断控制位的模拟开关 (ADMVX)
断开内部参考电源	该位清 "0"
接通内部参考电源	该位置 "1"

- 8/10 位 A/D 转换器的启动方法
使用连续启动使能位 (ADC2:EXT) 选择启动触发器。

A/D 转换启动源	连续启动使能位 (EXT)
选择软件触发	该位清 "0"
选择输入时钟上升信号	该位置 "1"

- 软件触发的发生方法
使用 A/D 转换起始位 (ADC1:AD) 产生软件触发。

操作	A/D 转换起始位 (AD)
产生软件触发	该位置 "1"

- 使用输入时钟启动 A/D 转换的方法

输入时钟信号的上升沿处发生启动触发。

使用外部启动信号选择位 (ADC2:ADCK) 选择输入时钟

输入时钟	外部启动信号选择位 (ADCK)
不使用任何外部启动信号	该位清 "0"
选择 8/16 位多功能定时器输出引脚 (TO00)	该位置 "1"

● A/D 转换精度的选择方法

使用精度选择位 (ADC2:AD8) 选择转换结果的精度。

工作模式	精度选择位 (AD8)
选择 10 位精度	该位清 "0"
选择 8 位精度	该位置 "1"

● 模拟输入引脚的使用方法

使用模拟输入引脚选择位 (ADC1:ANS3 ~ ANS0) 选择模拟输入引脚。

操作	模拟输入引脚选择位 (ANS3 ~ ANS0)
使用 AN00 引脚	该位置 "0000 _B "
使用 AN01 引脚	该位置 "0001 _B "
使用 AN02 引脚	该位置 "0010 _B "
使用 AN03 引脚	该位置 "0011 _B "
使用 AN04 引脚	该位置 "0100 _B "
使用 AN05 引脚	该位置 "0101 _B "
使用 AN06 引脚	该位置 "0110 _B "
使用 AN07 引脚	该位置 "0111 _B "

● 转换结束の確認方法

下面两种方法用于确认转换是否结束。

- 使用中断请求标志位 (ADC1:ADI) 进行确认

中断请求标志位 (ADI)	意义
读值为 "0"。	A/D 转换完成，无中断请求产生。
读值为 "1"。	A/D 转换完成，有中断请求产生。

- 使用转换标志位 (ADC1:ADMV) 进行确认

转换标志位 (ADMV)	意义
读值为 "0"。	A/D 转换完成 (停止)
读值为 "1"。	A/D 转换进行中

● 与中断相关的寄存器

使用下列中断级设置寄存器设置中断级。

中断源	中断级设置寄存器	中断向量
8/10 位 AD 转换器	中断级寄存器 (ILR4) 地址：0007D _H	#18 地址：0FFD6 _H

● 中断的使能、禁止和清零

使用中断请求使能位 (ADC2:ADIE) 允许中断。

操作	中断请求使能位 (ADIE)
禁止中断请求	该位清 "0"
允许中断请求	该位置 "1"

使用中断请求位 (ADC1:ADI) 取消中断请求。

操作	中断请求位 (ADI)
取消中断请求	该位置 "1" 或者启动 A/D 转换功能

第 19 章

低压检测复位电路

本章介绍低压检测复位电路的功能和操作。

(仅 **MB95F332K/F333K/F334K** 内置低压检测复位电路。)

19.1 低压检测复位电路的概要

19.2 低压检测复位电路的配置

19.3 低压检测复位电路的引脚

19.4 低压检测复位电路的运行

19.1 低压检测复位电路的概要

低压检测复位电路监视电源电压，若电压低于检测电压水平，生成复位信号
(限 MB95F332K/F333K/F334K)。

■ 低压检测复位电路

低压检测复位电路监视电源电压，若电压低于检测电压水平，生成复位信号。
MB95F332K/F333K/F334K 内置该电路。关于电气特性详情，参见 MB95330H 系列的数据手册。

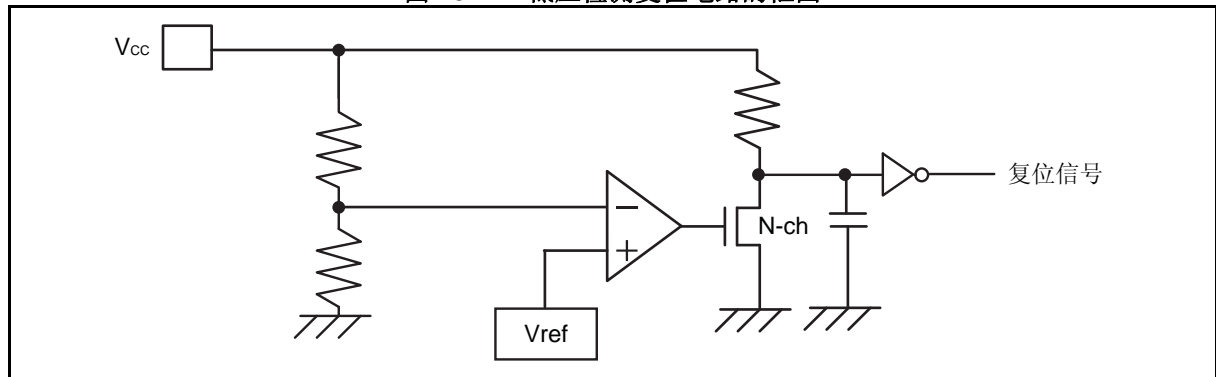
MB95330H 系列

19.2 低压检测复位电路的配置

图 19.2-1 是低压检测复位电路的框图。

■ 低压检测复位电路的框图

图 19.2-1 低压检测复位电路的框图



19.3 低压检测复位电路的引脚

本节介绍低压检测复位电路的引脚。

■ 低压检测复位电路的引脚

- V_{CC} 引脚

低压检测复位电路监视该引脚上的电压。

- V_{SS} 引脚

该引脚是 **GND** 引脚，做为检测电压值的参考。

- \overline{RST} 引脚

低压检测复位信号可输出到微控制器内和该引脚上。

MB95330H 系列

19.4 低压检测复位电路的运行

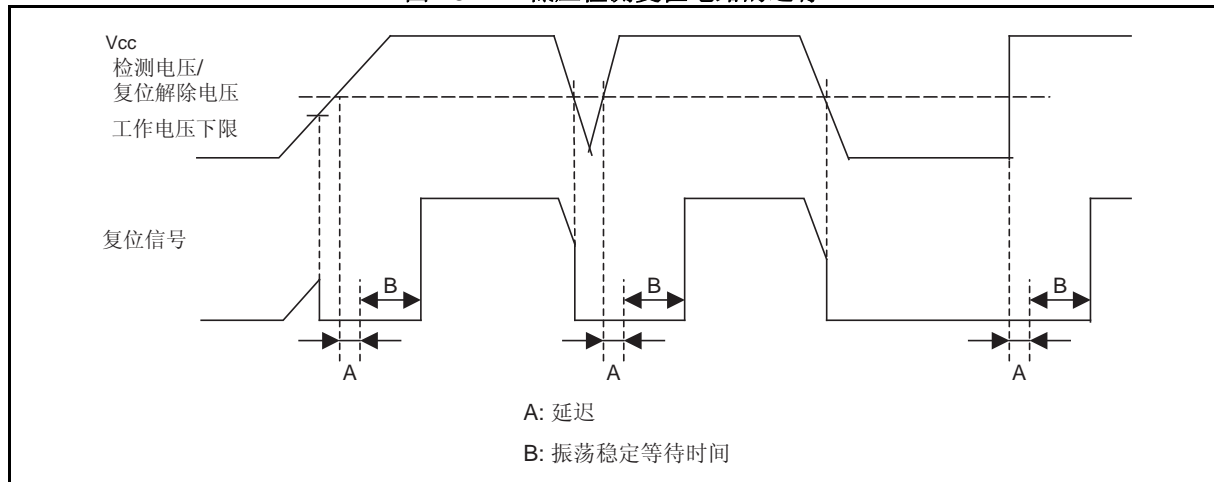
若电源电压低于检测电压，低压检测复位电路产生复位信号。

■ 低压检测复位电路的运行

若电源电压低于检测电压，低压检测复位电路产生复位信号。若电源电压恢复，高于检测电压，该电路等待振荡稳定周期，之后输出取消复位的信号。

关于电气特性详情，参见 MB95330H 系列的数据手册。

图 19.4-1 低压检测复位电路的运行



■ 待机模式下的运行

即使在待机模式（停止模式、休眠模式、副时钟模式和计时模式）下，低压检测复位电路应保持在工作状态。

第20章

时钟监视器计数器

本章介绍时钟监视器计数器的功能和操作。

- 20.1 时钟监视器计数器的概要
- 20.2 时钟监视器计数器的配置
- 20.3 时钟监视器计数器的寄存器
- 20.4 时钟监视器计数器的操作
- 20.5 时钟监视器计数器的使用注意事项

20.1 时钟监视器计数器的概要

时钟监视器计数器通过检查外部时钟频率来检测外部时钟的异常状态。

■ 时钟监视器计数器的概要

时钟监视器计数器通过检查外部时钟频率来检测外部时钟的异常状态。

时钟监视器计数器可根据从八个选项中选定的时基定时器间隔时间或者外部时钟输入递增计数。

可从主振荡时钟和副振荡时钟中选择该模块的计数时钟。

注：

时钟监视计数器应在主 **CR** 时钟模式下工作，同时需要硬件监视定时器协同运行（硬件监视定时器在待机模式下运行）。

否则不能检测出异常状态，外部时钟停止会出现挂起现象。

关于硬件监视定时器，参见“第 11 章 硬件 / 软件监视定时器”（在待机模式下运行）。

MB95330H 系列

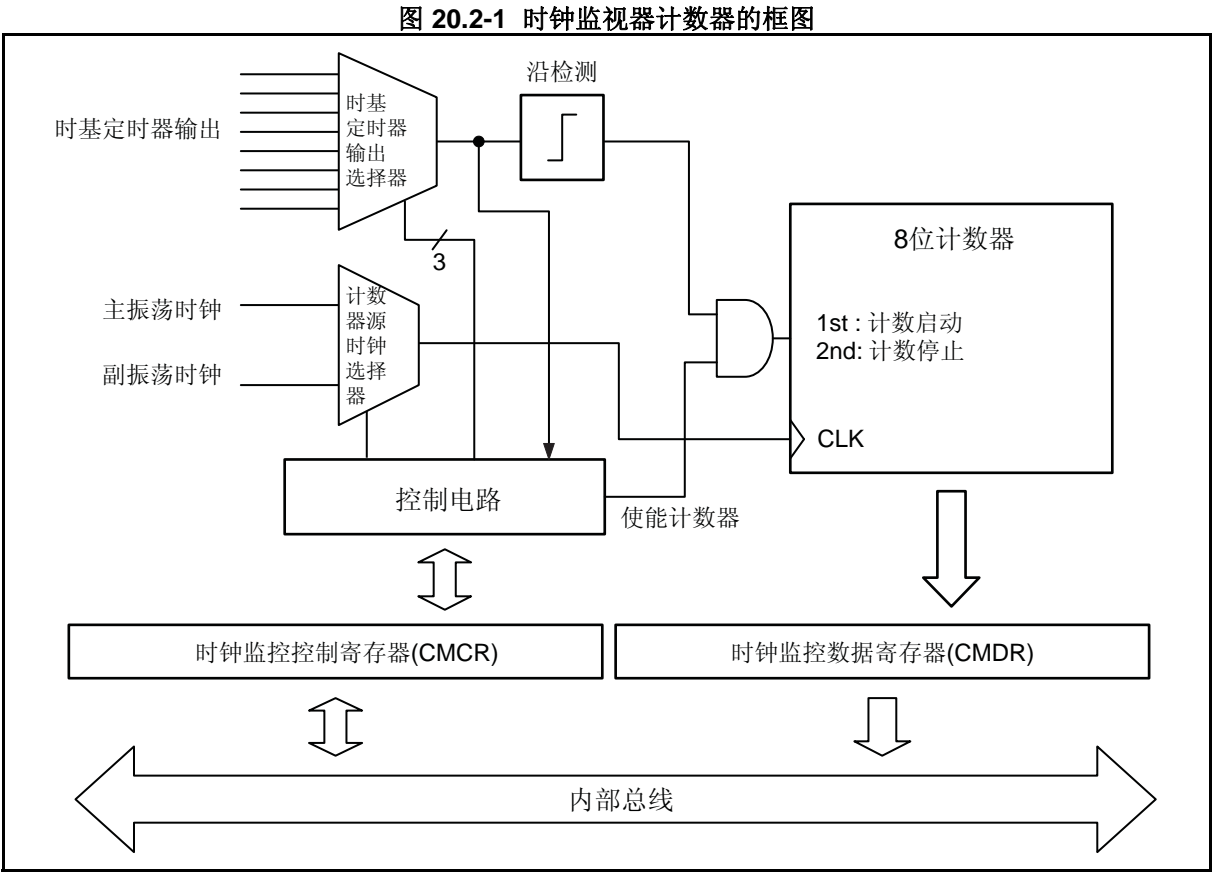
20.2 时钟监视器计数器的配置

时钟监视器计数器由以下模块构成：

- 控制电路
- 时钟监控控制寄存器 (CMCR)
- 时钟监控数据寄存器 (CMDR)
- 时基定时器输出选择器
- 计数器源时钟选择器

■ 时钟监视器计数器的框图

图 20.2-1 是时钟监视器计数器的框图。



● 控制电路

基于时钟监控控制寄存器 (CMCR) 的设置，该模块可控制计数器的启动和停止、计数器时钟源和计数器使能期间。

● 时钟监控控制寄存器 (CMCR)

时钟监控控制寄存器 (CMCR) 用于选择计数器源时钟，从八种不同的时基定时器间隔时间内选择计数器使能期间，启动计数器并确认计数器是否计数。

● 时钟监控数据寄存器 (CMDR)

计数器停止后，该模块可读取计数值。基于该寄存器的内容，软件可判断外部时钟频率是否正确。

● 时基定时器间隔时间选择器

该模块从八种不同时基定时器间隔时间选择计数器使能期间。

● 计数器源时钟选择器

该模块用于从主振荡时钟和副振荡时钟中选择计数器源时钟。

20.3 时钟监视器计数器的寄存器

本节介绍时钟监视器计数器的寄存器。

■ 时钟监视器计数器的寄存器

图 20.3-1 介绍时钟监视器计数器的寄存器。

图 20.3-1 时钟监视器计数器的寄存器

时钟监控数据寄存器 (CMDR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FEA _H	CMDR7	CMDR6	CMDR5	CMDR4	CMDR3	CMDR2	CMDR1	CMDR0
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX
初始值 00000000 _B								
时钟监控控制寄存器 (CMCR)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FE9 _H	-	-	保留	CMCSEL	TBTSEL2	TBTSEL1	TBTSEL0	CMCEN
	R0/WX	R0/WX	R/W0	R/W	R/W	R/W	R/W	R/W
初始值 00000000 _B								
R/W	: 读 / 写 (读值与写值相同。)							
R/WX	: 只读 (可读。写值无效。)							
R/W0	: 写值为 "0"。读值与写值相同。							
R0/WX	: 读值为 "0"。写值无效。							
-	: 未定义位							

20.3.1 时钟监控数据寄存器 (CMDR)

时钟监视器计数器停止后，时钟监控数据寄存器 (CMDR) 可读计数器值。软件可根据该寄存器的内容判断外部时钟频率是否正确。

■ 时钟监控数据寄存器 (CMDR)

图 20.3-2 时钟监控数据寄存器 (CMDR)

时钟监控数据寄存器 (CMDR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FEA _H	CMDR7	CMDR6	CMDR5	CMDR4	CMDR3	CMDR2	CMDR1	CMDR0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/WX : 只读 (可读。写值无效。)									

时钟监视器计数器停止后，时钟监控数据寄存器 (CMDR) 可读取计数器值。

- 计数器值可从该时钟监控数据寄存器 (CMDR) 中读取。根据时基定时器时钟间隔时间和该计数器值，软件可判断外部时钟频率的是否正确。

表 20.3-1 时钟监控数据寄存器 (CMDR) 各位的功能

位名称		功能描述
bit7 ~ bit0	CMDR7 ~ CMDR0	时钟监控数据寄存器 (CMDR) 是数据寄存器，计数器停止后，可显示时钟监视器计数器的值。 下列任何一个事件发生，该寄存器均可清零： <ul style="list-style-type: none">复位软件使 CMCEN 从 "0" 至 "1"。计数器运行时，软件使 CMCEN 从 "1" 至 "0"。外部时钟停止后，所选时基定时器时钟的下降沿被检测两次 (参见 "图 20.5-2 时钟监视器计数器操作 2")。

注：

计数器工作期间 (CMCEN="1")，该寄存器的值始终为 "0"。

MB95330H 系列

20.3.2 时钟监控控制寄存器 (CMCR)

该时钟监控控制寄存器 (CMCR) 选择计数器源时钟和时基定时器间隔时间用作计数器使能期间，启动计数器，并检查计数器是否计数。

■ 时钟监控控制寄存器 (CMCR)

图 20.3-3 时钟监控控制寄存器 (CMCR)

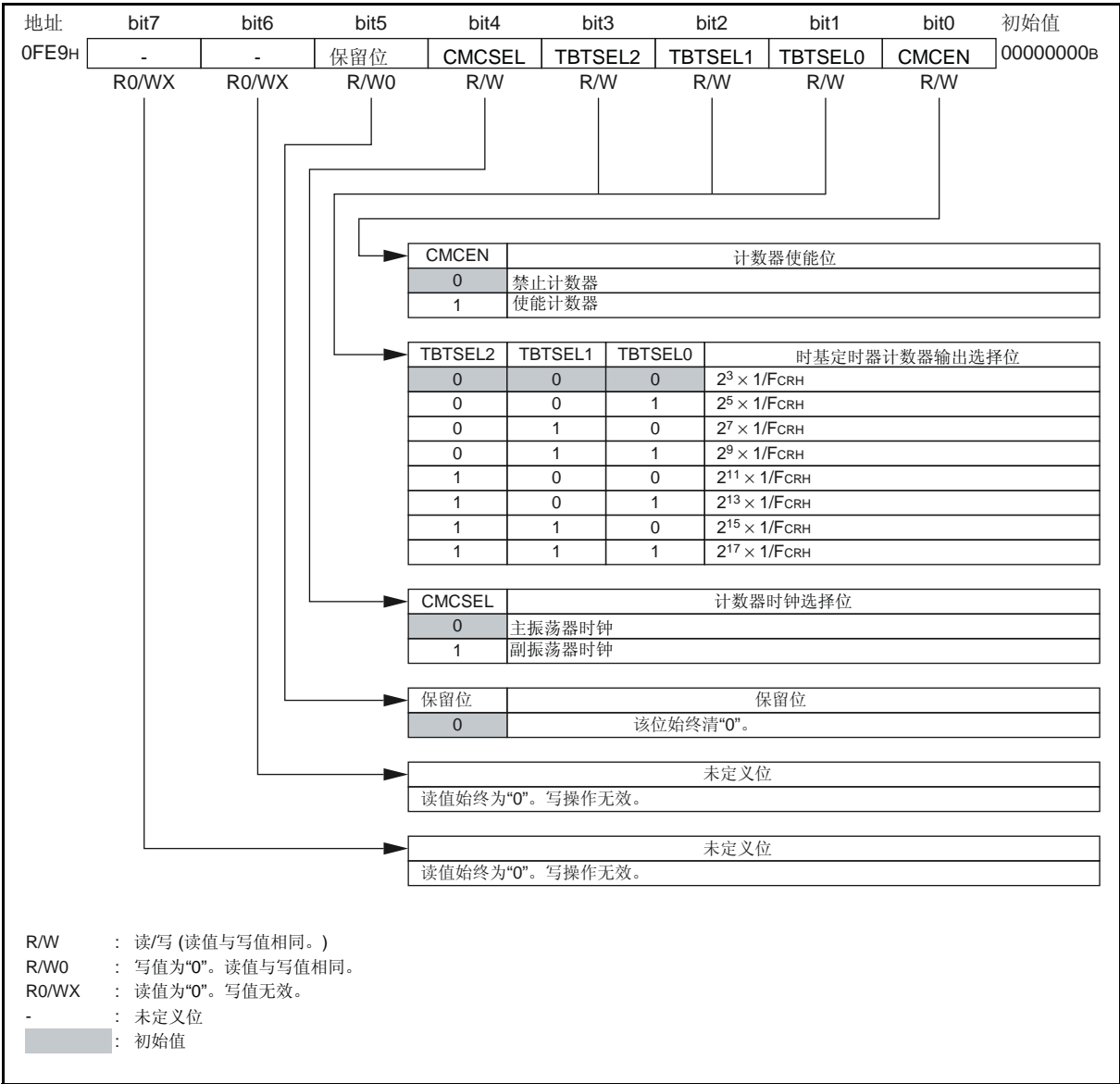


表 20.3-2 时钟监控控制寄存器 (CMCR) 各位的功能

位名称		功能描述																																				
bit7, bit6	未定义位	读值始终为 "0", 写操作无效。																																				
bit5	保留位	该位是保留位。 该位始终清 "0"。读值始终为 "0"。																																				
bit4	CMCSEL: 计数器时钟选择位	该位选择计数器时钟源。 清 "0" : 外部主振荡时钟选作该计数器的源时钟。 置 "1" : 外部副振荡时钟选作该计数器的源时钟。																																				
bit3 ~ bit1	TBTSEL2 ~ TBTSEL0: 时基定时器 计数器输出选择位	这些位选择时基定时器的间隔时间。 根据这些位选定的时基定时器计数器输出在特定的时间允许或禁止时钟监视器计数器运行。 选定间隔的第一个上升沿允许计数器运行, 在同一输出的第二个上升沿禁止计数器运行。																																				
		<table><tr><th>TBTSEL2</th><th>TBTSEL1</th><th>TBTSEL0</th><th>时基定时器计数器输出选择位</th></tr><tr><td>0</td><td>0</td><td>0</td><td>$2^3 \times 1/F_{CRH}$</td></tr><tr><td>0</td><td>0</td><td>1</td><td>$2^5 \times 1/F_{CRH}$</td></tr><tr><td>0</td><td>1</td><td>0</td><td>$2^7 \times 1/F_{CRH}$</td></tr><tr><td>0</td><td>1</td><td>1</td><td>$2^9 \times 1/F_{CRH}$</td></tr><tr><td>1</td><td>0</td><td>0</td><td>$2^{11} \times 1/F_{CRH}$</td></tr><tr><td>1</td><td>0</td><td>1</td><td>$2^{13} \times 1/F_{CRH}$</td></tr><tr><td>1</td><td>1</td><td>0</td><td>$2^{15} \times 1/F_{CRH}$</td></tr><tr><td>1</td><td>1</td><td>1</td><td>$2^{17} \times 1/F_{CRH}$</td></tr></table>	TBTSEL2	TBTSEL1	TBTSEL0	时基定时器计数器输出选择位	0	0	0	$2^3 \times 1/F_{CRH}$	0	0	1	$2^5 \times 1/F_{CRH}$	0	1	0	$2^7 \times 1/F_{CRH}$	0	1	1	$2^9 \times 1/F_{CRH}$	1	0	0	$2^{11} \times 1/F_{CRH}$	1	0	1	$2^{13} \times 1/F_{CRH}$	1	1	0	$2^{15} \times 1/F_{CRH}$	1	1	1	$2^{17} \times 1/F_{CRH}$
		TBTSEL2	TBTSEL1	TBTSEL0	时基定时器计数器输出选择位																																	
		0	0	0	$2^3 \times 1/F_{CRH}$																																	
		0	0	1	$2^5 \times 1/F_{CRH}$																																	
		0	1	0	$2^7 \times 1/F_{CRH}$																																	
		0	1	1	$2^9 \times 1/F_{CRH}$																																	
		1	0	0	$2^{11} \times 1/F_{CRH}$																																	
		1	0	1	$2^{13} \times 1/F_{CRH}$																																	
		1	1	0	$2^{15} \times 1/F_{CRH}$																																	
1	1	1	$2^{17} \times 1/F_{CRH}$																																			
bit0	CMCEN: 计数器使能位	该位允许或禁止时钟监视器计数器。 清 "0" : 停止计数器且清零 CMCEN 寄存器。 置 "1" : 允许计数器。检测出时基定时器间隔的上升沿时, 计数器开始计数。检测出同一间隔的第二个上升沿时, 计数器停止。 计数器停止时, 该位自动清 "0"。																																				

注：

- CMCEN=1 时，不可修改 CMCSEL 位。
- CMCEN=1 时，不可修改 TBTSEL2 ~ TBTSEL0 位。

MB95330H 系列

20.4 时钟监视器计数器的操作

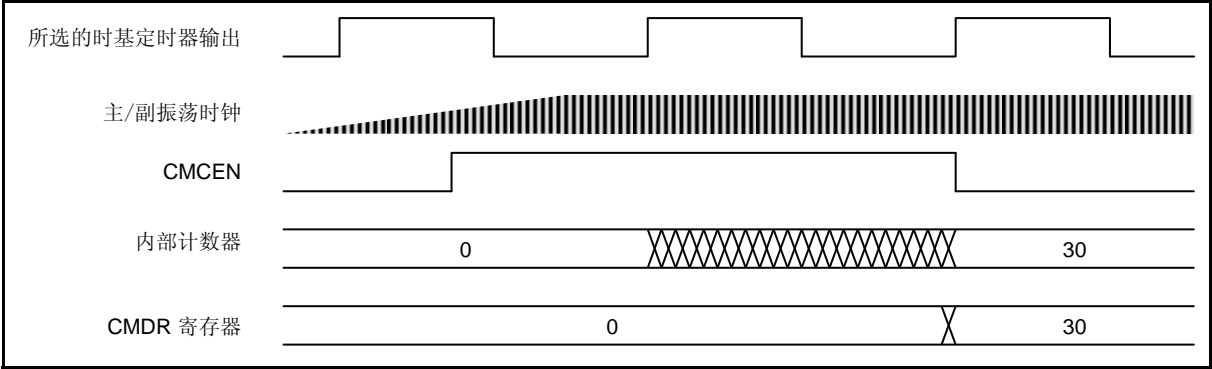
本节介绍时钟监视器计数器的操作。

■ 时钟监视器计数器

● 时钟监视器计数器操作 1

软件启动时钟监视器计数器后 (CMCEN=1)，该模块基于 TBTSEL[2:0] 位从八个时基定时
器间隔时间中选择一个。该内部计数器在所选的时基定时器间隔时间的两个上升边沿
按照外部时钟的频率计算。
可从主振荡时钟和副振荡时钟选择该模块的计数时钟。

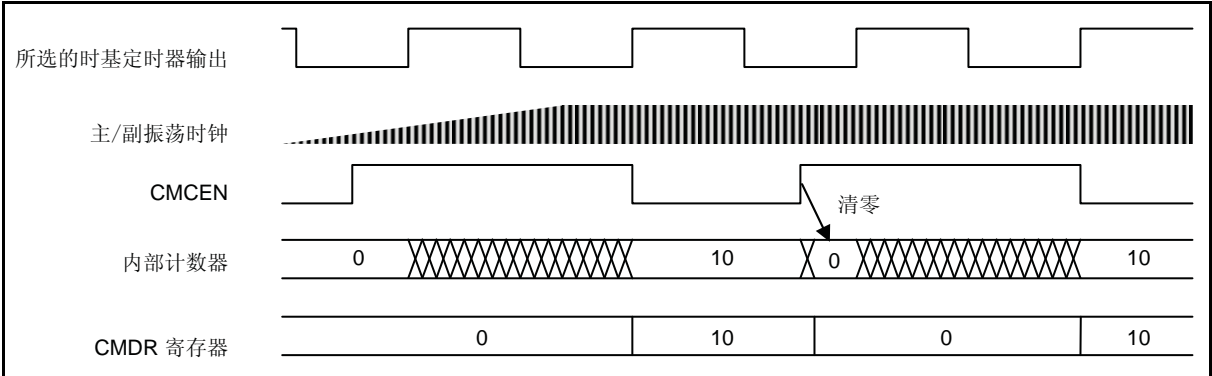
图 20.4-1 时钟监视器计数器操作 1



● 时钟监视器计数器操作 2

CMCEN 寄存器由 "0" 变至 "1" 时，CMDR 寄存器清零。

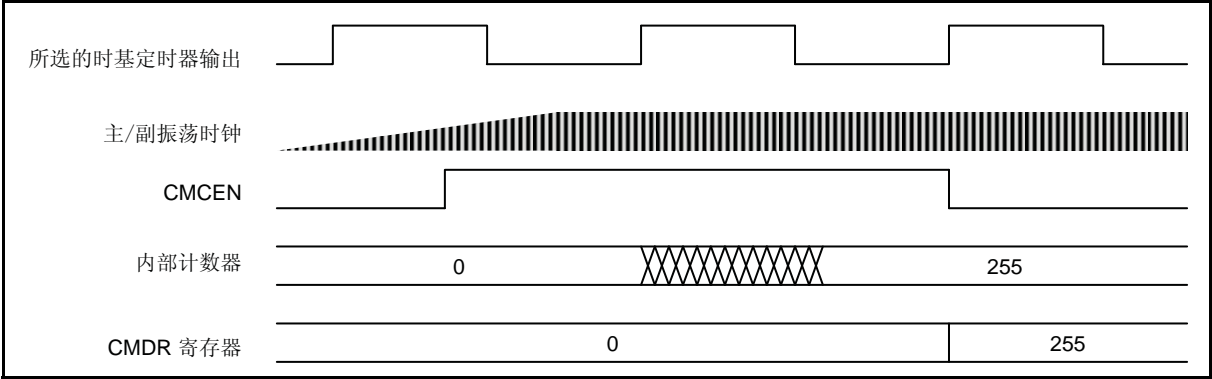
图 20.4-2 时钟监视器计数器操作 2



● 时钟监视器计数器操作 3

计数器计数到 "255" 处停止，不能递增计数超过 "255" 的数值。

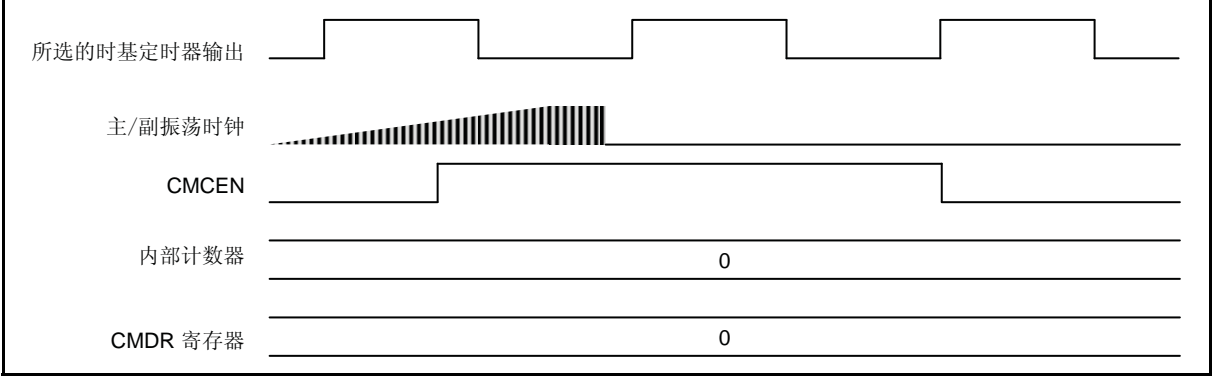
图 20.4-3 时钟监视器计数器操作 3



● 时钟监视器计数器操作 4

若所选的外部时钟停止，计数器停止计数。软件可识别所选的外部时钟是否处于异常状态。

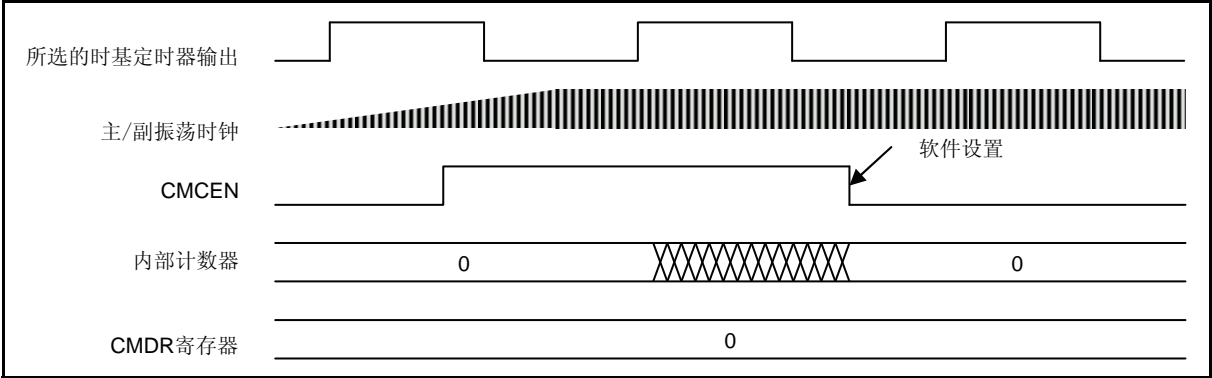
图 20.4-4 时钟监视器计数器操作 4



● 时钟监视器计数器操作 5

若计数器操作时 CMCEN 清 "0"，软件清 "0" 计数器。

图 20.4-5 时钟监视器计数器操作 5



■ 时基定时器间隔时间和时钟监视器计数器值


表 20.4-1 介绍各主 CR 时钟和外部时钟频率适用的时基定时器间隔时间。

表 20.4-1 TBTSEL 设置的计数值一览

主 CR (F _{CRH}) [MHz]	主 / 副 晶振 [MHz]	主 CR 误差	测量 误差	TBTSEL2 - TBTSEL0							
				000 _b	001 _b	010 _b	011 _b	100 _b	101 _b	110 _b	111 _b
				(2 ³ ×1/F _{CRH})	(2 ⁵ ×1/F _{CRH})	(2 ⁷ ×1/F _{CRH})	(2 ⁹ ×1/F _{CRH})	(2 ¹¹ ×1/F _{CRH})	(2 ¹³ ×1/F _{CRH})	(2 ¹⁵ ×1/F _{CRH})	(2 ¹⁷ ×1/F _{CRH})
1	0.03277	+5%	-1	0	0	0	6	30	126	510	2044
		-5%	+1	1	1	3	9	36	142	566	2261
	0.5	+5%	-1	0	6	29	120	486	1949	7800	31206
		-5%	+1	3	9	34	135	539	2156	8624	34493
	1	+5%	-1	2	14	59	242	974	3899	15602	62414
		-5%	+1	5	17	68	270	1078	4312	17247	68986
	4	+5%	-1	14	59	242	974	3899	15602	62414	249659
		-5%	+1	17	68	270	1078	4312	17247	68986	275942
	6	+5%	-1	21	90	364	1461	5850	23404	93621	374490
		-5%	+1	26	102	405	1617	6468	25870	103478	413912
	10	+5%	-1	37	151	608	2437	9751	39008	156037	624151
		-5%	+1	43	169	674	2695	10779	43116	172464	689853
	20	+5%	-1	75	303	1218	4875	19503	78018	312075	1248303
		-5%	+1	85	337	1348	5390	21558	86232	344927	1379706
	32.5	+5%	-1	122	494	1979	7922	31694	126779	507122	2028494
		-5%	+1	137	548	2190	8758	35032	140127	560506	2242022
8	0.03277	+5%	-1	0	0	0	0	2	14	62	254
		-5%	+1	1	1	1	2	5	18	71	283
	0.5	+5%	-1	0	0	2	14	59	242	974	3899
		-5%	+1	1	2	5	17	68	270	1078	4312
	1	+5%	-1	0	0	6	29	120	486	1949	7800
		-5%	+1	1	3	9	34	135	539	2156	8624
	4	+5%	-1	0	6	29	120	486	1949	7800	31206
		-5%	+1	3	9	34	135	539	2156	8624	34493
	6	+5%	-1	1	10	44	181	730	2924	11701	46810
		-5%	+1	4	13	51	203	809	3234	12935	51739
	10	+5%	-1	3	18	75	303	1218	4875	19503	78018
		-5%	+1	6	22	85	337	1348	5390	21558	86232
	20	+5%	-1	8	37	151	608	2437	9751	39008	156037
		-5%	+1	11	43	169	674	2695	10779	43116	172464
	32.5	+5%	-1	14	60	246	989	3960	15846	63389	253560
		-5%	+1	18	69	274	1095	4379	17516	70064	280253
10	0.03277	+5%	-1	0	0	0	0	2	11	50	203
		-5%	+1	1	1	1	1	4	15	57	227
	0.5	+5%	-1	0	0	2	11	47	194	779	3119
		-5%	+1	1	1	4	14	54	216	863	3450
	1	+5%	-1	0	0	5	23	96	389	1559	6240
		-5%	+1	1	2	7	27	108	432	1725	6899
	4	+5%	-1	0	5	23	96	389	1559	6240	24965
		-5%	+1	2	7	27	108	432	1725	6899	27595
	6	+5%	-1	1	8	35	145	584	2339	9361	37448
		-5%	+1	3	11	41	162	647	2587	10348	41392
	10	+5%	-1	2	14	59	242	974	3899	15602	62414
		-5%	+1	5	17	68	270	1078	4312	17247	68986
	20	+5%	-1	6	29	120	486	1949	7800	31206	124829
		-5%	+1	9	34	135	539	2156	8624	34493	137971
	32.5	+5%	-1	11	48	197	791	3168	12677	50711	202848
		-5%	+1	14	55	219	876	3504	14013	56051	224203

表 20.4-1 TBTSEL 设置的计数值一览

主 CR (F _{CRH}) [MHz]	主 / 副 晶振 [MHz]	主 CR 误差	测量 误差	TBTSEL2 - TBTSEL0							
				000 _b	001 _b	010 _b	011 _b	100 _b	101 _b	110 _b	111 _b
				(2 ³ ×1/F _{CRH})	(2 ⁵ ×1/F _{CRH})	(2 ⁷ ×1/F _{CRH})	(2 ⁹ ×1/F _{CRH})	(2 ¹¹ ×1/F _{CRH})	(2 ¹³ ×1/F _{CRH})	(2 ¹⁵ ×1/F _{CRH})	(2 ¹⁷ ×1/F _{CRH})
12.5	0.03277	+5%	-1	0	0	0	0	1	9	39	162
		-5%	+1	1	1	1	1	3	12	46	181
	0.5	+5%	-1	0	0	1	8	38	155	623	2495
		-5%	+1	1	1	3	11	44	173	690	2760
	1	+5%	-1	0	0	3	18	77	311	1247	4992
		-5%	+1	1	2	6	22	87	345	1380	5519
	4	+5%	-1	0	3	18	77	311	1247	4992	19971
		-5%	+1	2	6	22	87	345	1380	5519	22076
	6	+5%	-1	0	6	28	116	467	1871	7488	29958
		-5%	+1	3	9	33	130	518	2070	8279	33113
	10	+5%	-1	2	11	47	194	779	3119	12482	49931
		-5%	+1	4	14	54	216	863	3450	13798	55189
	20	+5%	-1	5	23	96	389	1559	6240	24965	99863
		-5%	+1	7	27	108	432	1725	6899	27595	110377
	32.5	+5%	-1	8	38	157	632	2534	10141	40568	162778
		-5%	+1	11	44	176	701	2803	11211	44841	179362

 : 推荐设置


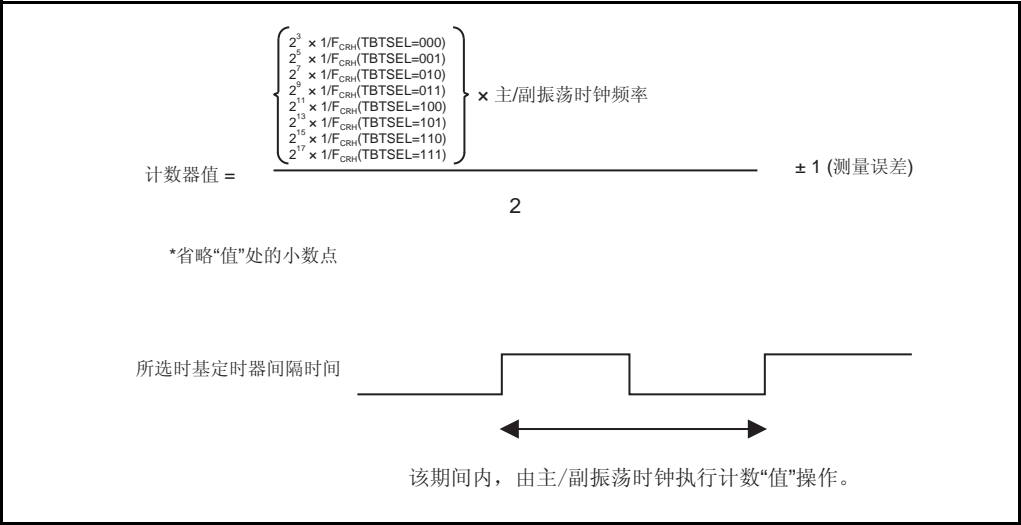
 : 计数值为 "0" 或 "255"。

表 20.4-1 是按照以下公式计算的：



若时基定时器中断用于使时钟监视器计数器等待振荡稳定时间，需满足以下条件：

时基定时器间隔时间 > 主 / 副振荡稳定时间 × 1.05

例：F_{CH} = 4 MHz, F_{CRH} = 1 MHz, MWT[3:0] = 1111 (在 WATR 寄存器中时)

$$\text{时基定时器间隔时间} > \frac{(2^{14} - 2)}{4 \times 10^6} \times 1.05 \approx (4.3)[\text{ms}]$$



$$\text{TBC}[3:0] = 0110 (2^{13} \times 1/\text{F}_{\text{CRH}})$$

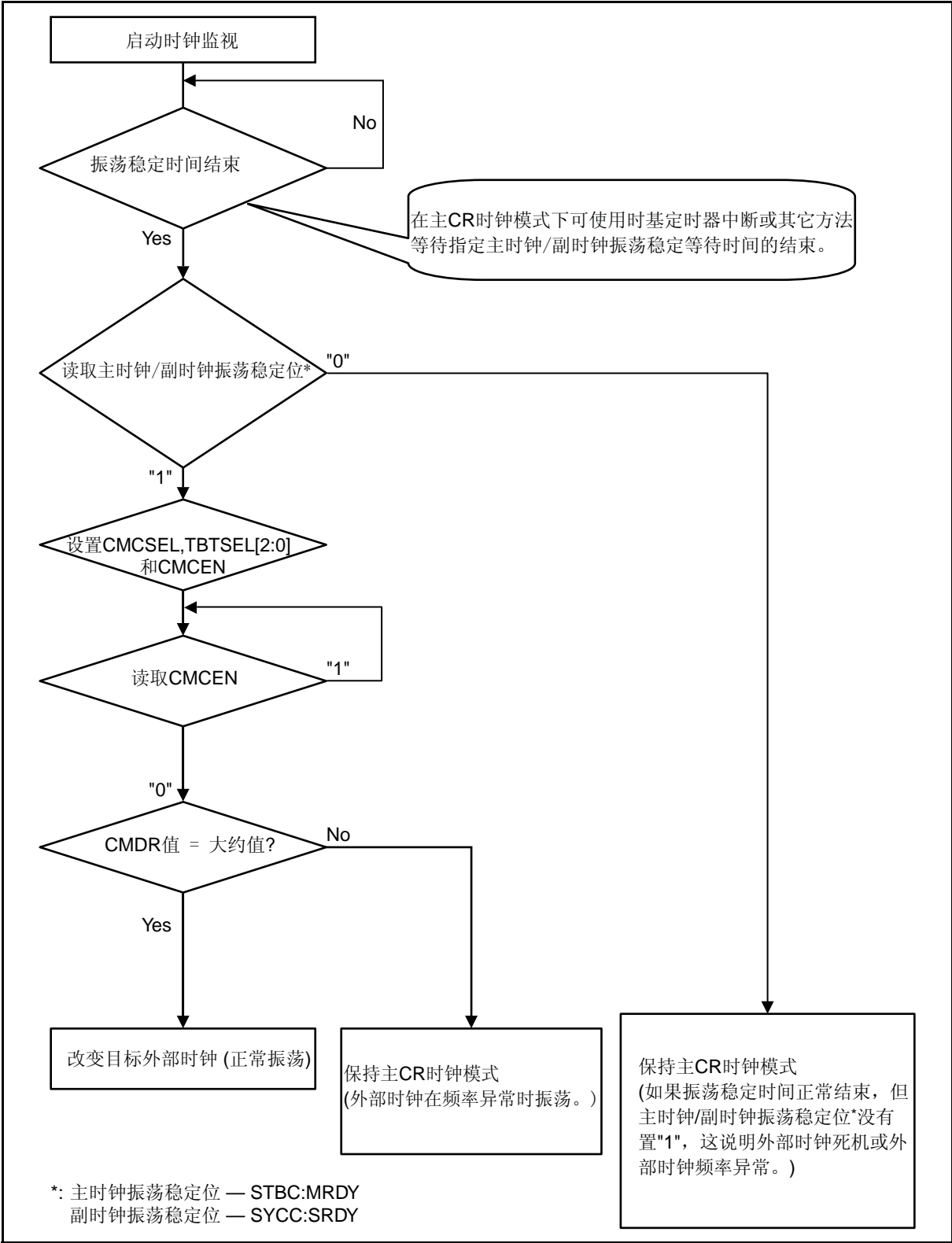
注：

- 关于时基定时器间隔时间的设置，参见 "10.1 时基定时器的概要"。
 - 关于主 / 副振荡稳定时间的设置，参见 "6.4 振荡稳定等待时间设置寄存器 (WATR)"。
-

MB95330H 系列

■ 时钟监视器的操作样本程序

图 20.4-6 时钟监视器的操作样本程序



20.5 时钟监视器计数器的使用注意事项

本节介绍时钟监视器计数器的使用注意事项。

■ 时钟监视器计数器的使用注意事项

● 注意事项

- 时钟监视计数器应在主 CR 时钟模式下工作，同时需要硬件监视定时器协同 (硬件监视定时器在待机模式下运转)。否则不能检测出外部时钟的异常状态，外部时钟停止会出现挂起现象。关于硬件监视定时器，参见 " 第 11 章 硬件 / 软件监视定时器 "(在待机模式下运行)。
- 仅可选用主 CR 时钟模式。禁止使用其它时钟模式。
- 若时基定时器停止，内部计数器也停止计数。该模块计算外部时钟频率时，不可清除时基定时器。
- 选择适用的时基定时器间隔时间运行时钟监视器计数器。关于时基定时器的间隔时间，参见图 20.4-1。
- CMCEN=0 时可读 CMDR 寄存器。(时钟监视器计数器运行时 (CMCEN=1)，CMDR 读值为 "0")。
- 机器时钟的周期比所选时基定时器输出的半周期短的情况下，使用时钟监视器定时器。机器时钟的周期比所选时基定时器输出的半周期长的情况下，计数器停止时，CMCEN 仍保持在 "1" 的位置。

表 20.5-1 介绍不同 TBTSEL 设置时，适用的时钟调节设置。

表 20.5-1 不同 TBTSEL 设置时，适用的时钟调节设置

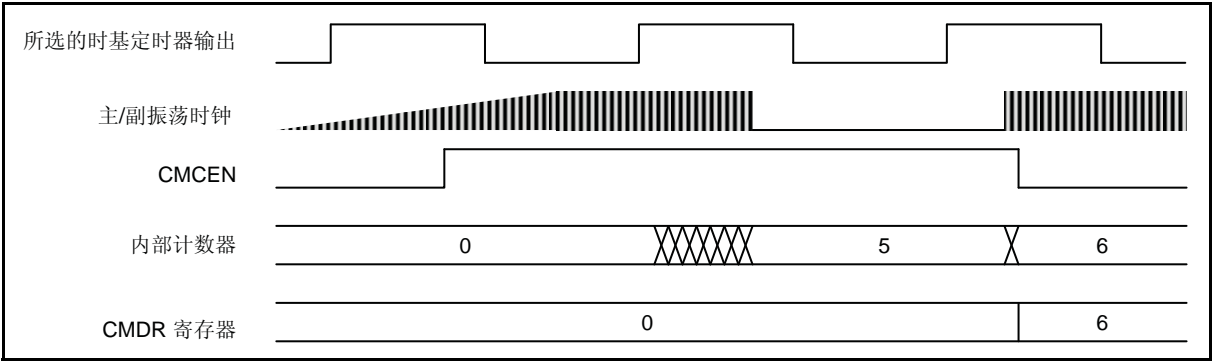
DIV (时钟调节设置)	TBTSEL2 ~ TBTSEL0		
	000B	001B	010B ~ 111B
	$2^3 \times 1/F_{CRH}$	$2^5 \times 1/F_{CRH}$	$2^7 \times 1/F_{CRH} \sim 2^{17} \times 1/F_{CRH}$
00 ($1 \times 1/F_{CRH}$)	○	○	○
01 ($4 \times 1/F_{CRH}$)	x	○	○
10 ($8 \times 1/F_{CRH}$)	x	○	○
11 ($16 \times 1/F_{CRH}$)	x	x	○

○: 推荐使用

x: 禁止使用

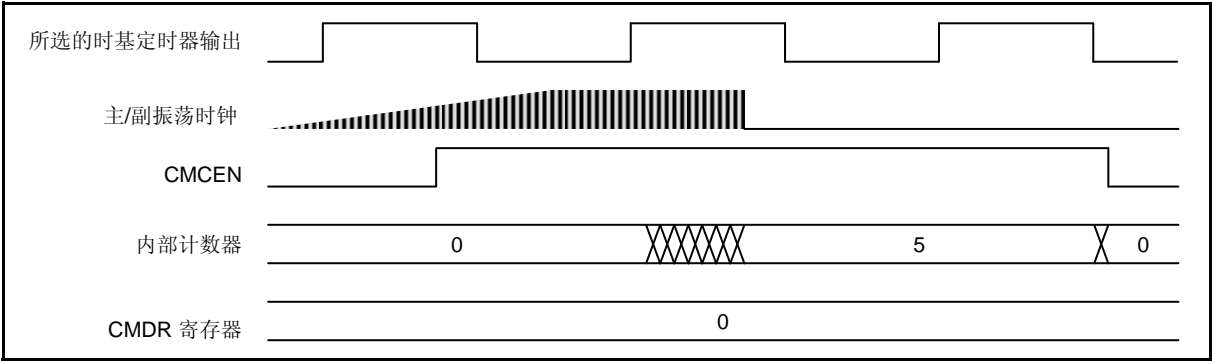
- 如果时钟监视器计数器运行时外部时钟停止振荡，并且在所选时基定时器间隔时间的第二次上升沿之后外部时钟才重启，那么外部时钟重启后 CMCEN 清 "0"。

图 20.5-1 时钟监视器计数器操作 1



- 外部时钟停止时，时钟监视器计数器仍在运行，在同一间隔的第二个上升沿之后检测到所选时基定时器间隔的下降沿时，时钟监视器计数器停止后 CMCEN 清 "0"。计数器在同一下降沿清零。

图 20.5-2 时钟监视器计数器操作 2



第21章

8/16 位 PPG

本章介绍 8/16 位 PPG 的功能和操作。

- 21.1 8/16 位 PPG 的概要
- 21.2 8/16 位 PPG 的配置
- 21.3 8/16 位 PPG 的通道
- 21.4 8/16 位 PPG 的引脚
- 21.5 8/16 位 PPG 的寄存器 (ch.0)
- 21.6 8/16 位 PPG 的中断
- 21.7 8/16 位 PPG 的操作和设定步骤示例
- 21.8 8/16 位 PPG 的使用注意事项
- 21.9 8/16 位 PPG 的设定示例

21.1 8/16 位 PPG 的概要

8/16 位 PPG 是 8 位重载定时器，通过定时器操作的脉冲输出控制执行 PPG 输出。8/16 位 PPG 也可结合用作 16 位 (8 位 + 8 位) PPG。

■ 8/16 位 PPG 的概要

以下概述 8/16 位 PPG 的功能。

- 8 位 PPG 输出独立操作模式

该模式下，该单元可用作两个 8 位 PPG (PPG 定时器 00 和 PPG 定时器 01)。

- 8 位预分频器 + 8 位 PPG 输出操作模式

PPG 定时器 01 输出的上升沿和下降沿检测脉冲输入到 PPG 定时器 00 的递减计数器时，允许可变周期的 8 位 PPG 输出。

- 16 位 PPG 输出操作模式

用作 16 位 PPG 输出 (PPG 定时器 01 (高 8 位) + PPG 定时器 00 (低 8 位))。

- PPG 输出操作

在任意占空比时，输出任意周期的脉冲波形。

本单元配上外围电路也能用作 D/A 转换器。

- 输出反相模式

该模式可反转 PPG 输出值。

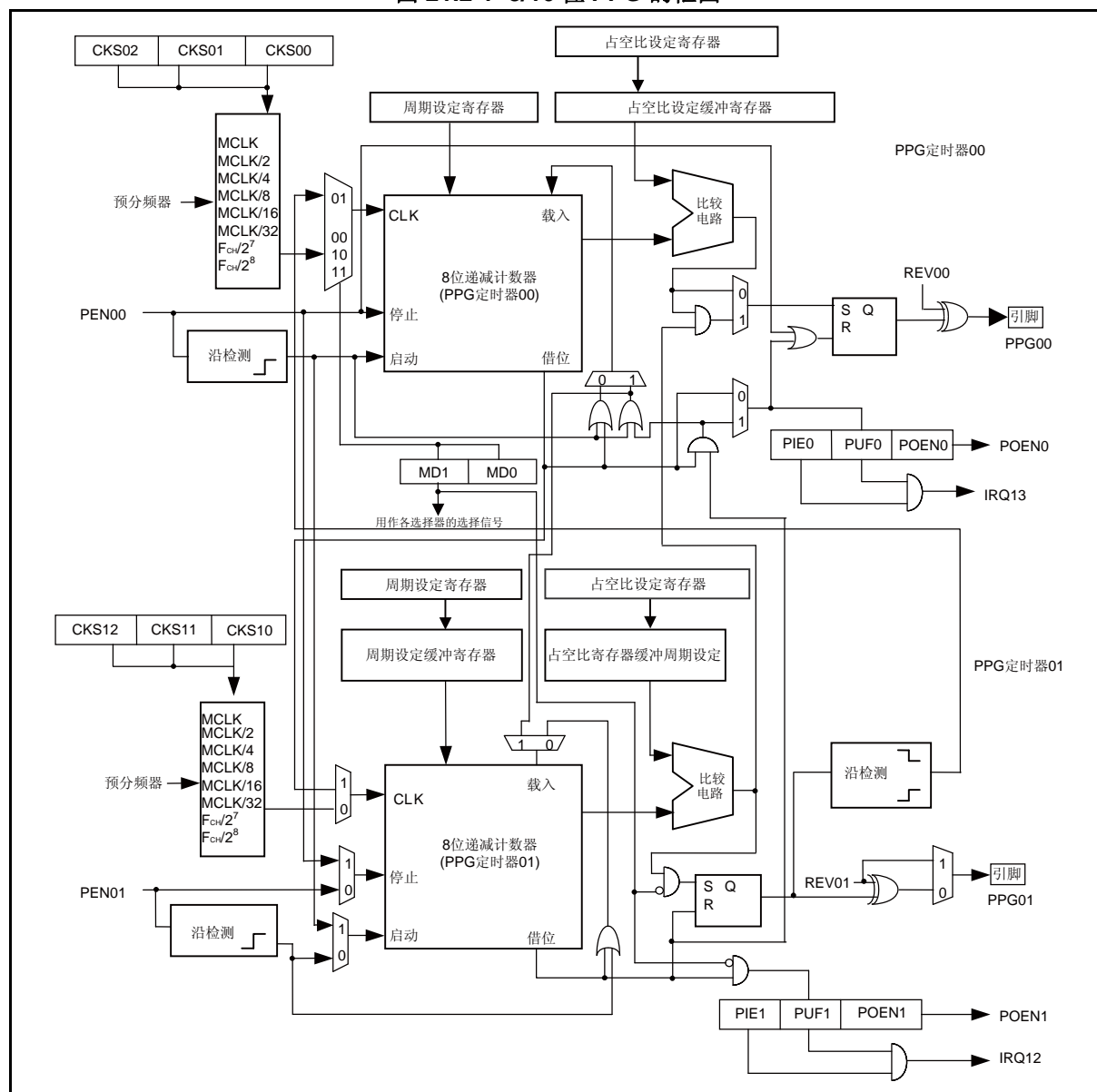
21.2 8/16 位 PPG 的配置

本节介绍 8/16 位 PPG 的框图。

■ 8/16 位 PPG 的框图

图 21.2-1 是 8/16 位 PPG 的框图。

图 21.2-1 8/16 位 PPG 的框图



● 计数器时钟选择器

8 位递减计数器的递减计数时钟可从 8 种内部计数时钟中选出。

● 8 位递减计数器

8 位递减计数器通过计数时钟选择器选定的计数时钟递减计数。

● 比较器电路

从 PPG 周期的 8/16 位设定缓冲寄存器的值开始，8 位递减计数器的值和 8/16 位 PPG 占空比设定缓冲寄存器的值匹配之前，比较电路的输出保持 "H"。

之后，计数器达到 "1" 之前，比较电路的输出保持 "L"，随后，8 位递减计数器自 8/16 位 PPG 周期设定缓冲寄存器的值开始继续计数。

● 8/16 位 PPG 定时器 01 控制寄存器 (PC01)

设定 8/16 位 PPG 定时器的 PPG 定时器 01 的操作条件。

● 8/16 位 PPG 定时器 00 控制寄存器 (PC00)

设定 8/16 位 PPG 定时器的操作模式和 PPG 定时器 00 端的操作条件。

● 8/16 位 PPG 定时器 01/00 周期设定缓冲寄存器 ch.0(PPS01), ch.0(PPS00)

设定 8/16 位 PPG 定时器周期的比较值。

● 8/16 位 PPG 定时器 01/00 占空比设定缓冲寄存器 ch.0(PDS01), ch.0(PDS00)

设定 8/16 位 PPG 定时器的 "H" 宽的比较值。

● 8/16 位 PPG 启动寄存器

设定 8/16 位 PPG 定时器的启 / 停。

● 8/16 位 PPG 输出反相寄存器

8/16 位 PPG 定时器的输出 (含初始电平) 反相

■ 输入时钟

8/16 位 PPG 将预分频器的输出时钟用作输入时钟 (计数时钟)。

MB95330H 系列

21.3 8/16 位 PPG 的通道

本节介绍 8/16 位 PPG 的通道。

■ 8/16 位 PPG 的通道

MB95330H 系列的 8/16 位 PPG 包含三个通道，每路通道均含 PPG 定时器 00/01 两个 8 位 PPG 定时

器。它们既可用作两个独立的 8 位 PPG 也可用作一个 16 位 PPG。

表 21.3-1 和表 21.3-2 显示了通道及其对应的引脚和寄存器。

表 21.3-1 8/16 位 PPG 的引脚

通道	引脚名称	引脚功能
0	PPG00	PPG 定时器 00(8 位 PPG (00), 16 位 PPG)
	PPG01	PPG 定时器 01(8 位 PPG (01), 8 位预分频器)
1	PPG10	PPG 定时器 00(8 位 PPG (10), 16 位 PPG)
	PPG11	PPG 定时器 01(8 位 PPG (11), 8 位预分频器)
2	PPG20	PPG 定时器 00(8 位 PPG (20), 16 位 PPG)
	PPG21	PPG 定时器 01(8 位 PPG (21), 8 位预分频器)

表 21.3-2 8/16 位 PPG 的定时器

通道	寄存器名	对应寄存器 (本手册内使用以下名称)
0	PC01	8/16 位 PPG 定时器 01 控制寄存器
	PC00	8/16 位 PPG 定时器 00 控制寄存器
	PPS01	8/16 位 PPG 定时器 01 周期设定缓冲寄存器
	PPS00	8/16 位 PPG 定时器 00 周期设定缓冲寄存器
	PDS01	8/16 位 PPG 定时器 01 占空比设定缓冲寄存器
	PDS00	8/16 位 PPG 定时器 00 占空比设定缓冲寄存器
1	PC11	8/16 位 PPG 定时器 01 控制寄存器
	PC10	8/16 位 PPG 定时器 00 控制寄存器
	PPS11	8/16 位 PPG 定时器 01 周期设定缓冲寄存器
	PPS10	8/16 位 PPG 定时器 00 周期设定缓冲寄存器
	PDS11	8/16 位 PPG 定时器 01 占空比设定缓冲寄存器
	PDS10	8/16 位 PPG 定时器 00 占空比设定缓冲寄存器
2	PC21	8/16 位 PPG 定时器 01 控制寄存器
	PC20	8/16 位 PPG 定时器 00 控制寄存器
	PPS21	8/16 位 PPG 定时器 01 周期设定缓冲寄存器
	PPS20	8/16 位 PPG 定时器 00 周期设定缓冲寄存器
	PDS21	8/16 位 PPG 定时器 01 占空比设定缓冲寄存器
	PDS20	8/16 位 PPG 定时器 00 占空比设定缓冲寄存器
两路通道	PPGS	8/16 位 PPG 启动寄存器
	REVC	8/16 位 PPG 输出反相寄存器

以下详细介绍 8/16 位 PPG ch.0。

21.4 8/16 位 PPG 的引脚

本节介绍 8/16 位 PPG 的引脚。

■ 8/16 位 PPG 的引脚

● PPG00 引脚和 PPG01 引脚

这些引脚既可用作通用 I/O 口又可用作 8/16 位 PPG 输出。

PPG00, PPG01: PPG 波形输出至这些引脚。在 8/16 位 PPG 定时器 01/00 控制寄存器 (PC00:POEN0 = 1, PC01:POEN1 = 1) 中使能输出时, 即可输出 PPG 波形。

■ 8/16 位 PPG 相关引脚的框图

图 21.4-1 8/16 位 PPG 引脚 PPG00, PPG10, PPG11 和 PPG20(PPG00/P13, PPG10/P10, PPG11/P11, PPG20/P15) 的框图

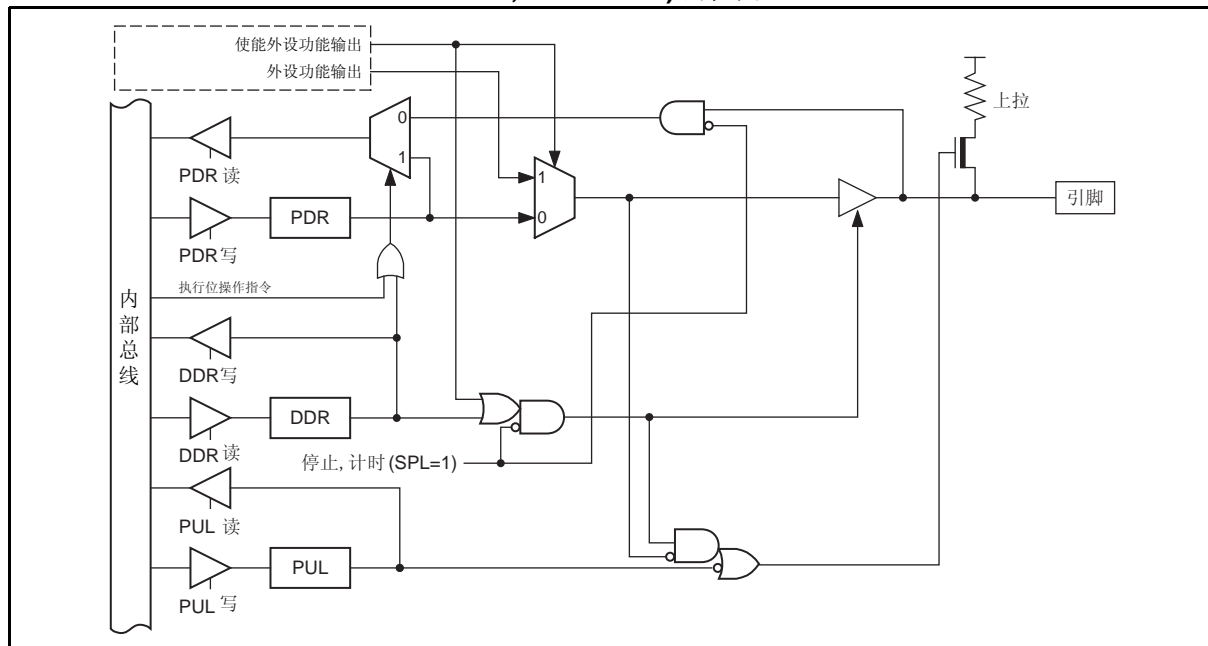


图 21.4-2 8/16 位 PPG 引脚 PPG01(PPG01/P14) 的框图

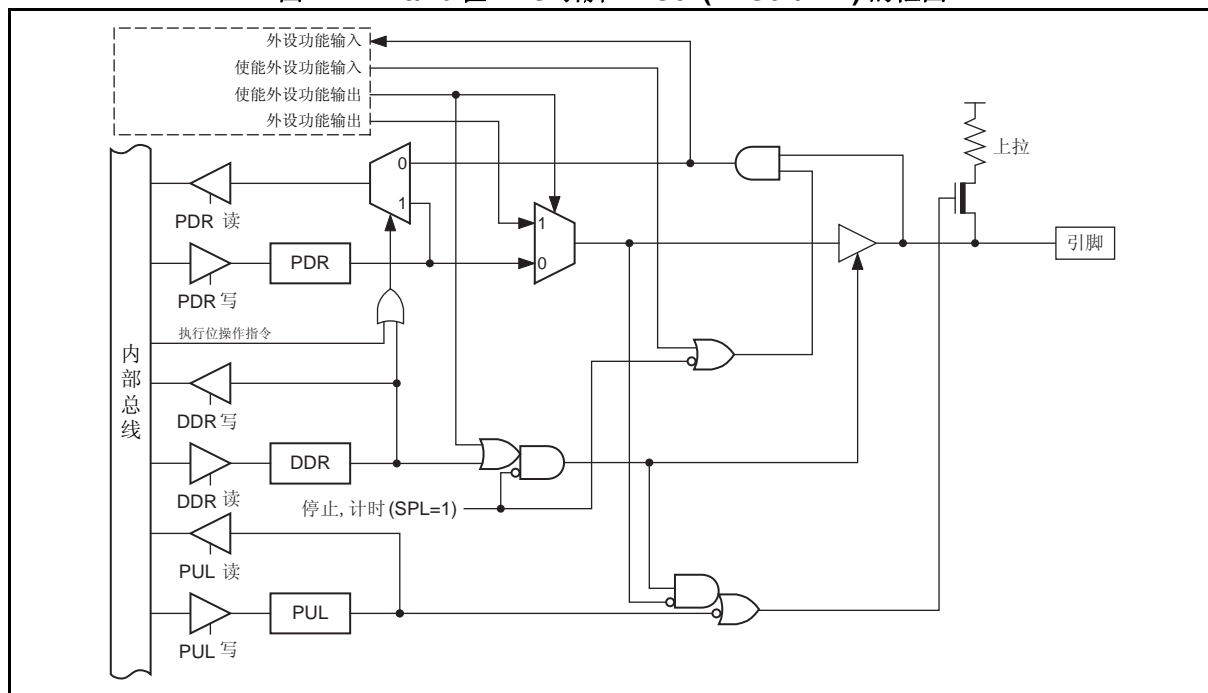
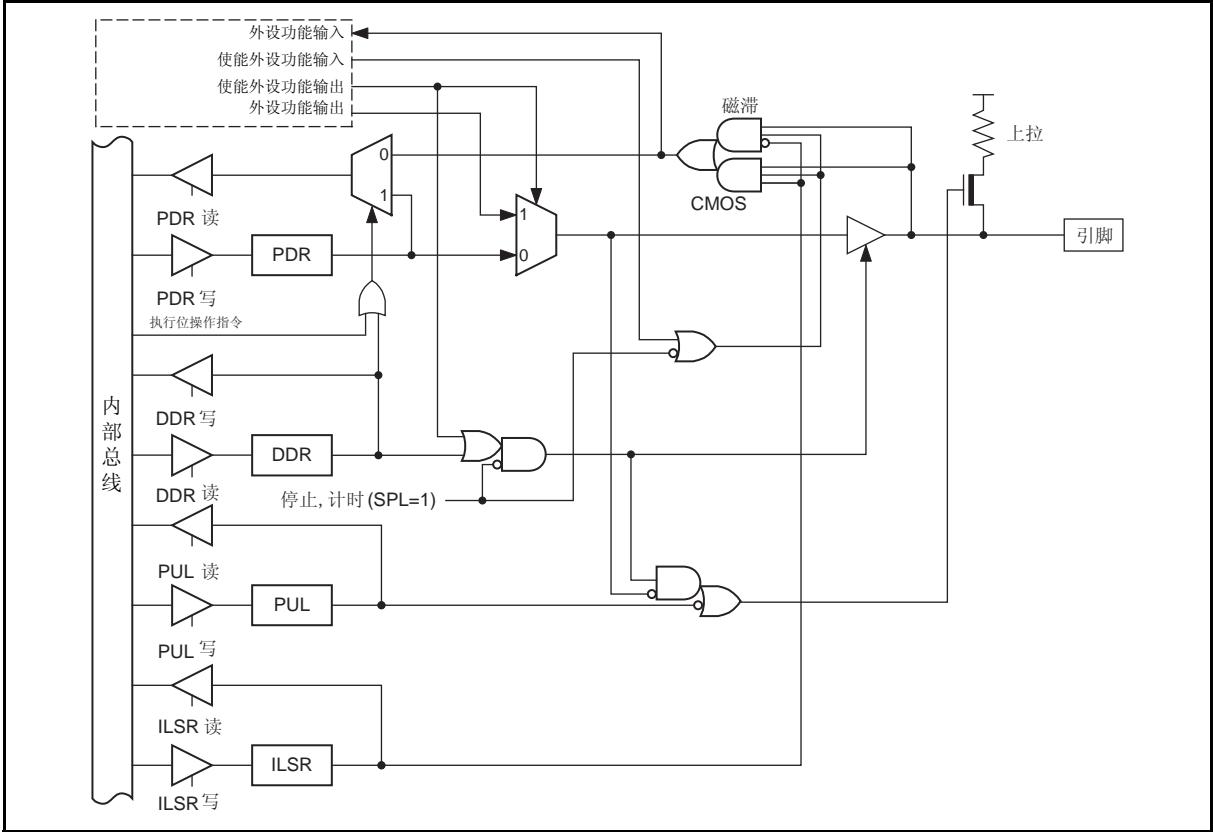


图 21.4-3 8/16 位 PPG 引脚 PPG21(PPG21/P16) 的框图



21.5 8/16 位 PPG 的寄存器 (ch.0)

本节介绍 8/16 位 PPG 的寄存器 (ch.0)。

■ 8/16 位 PPG 的寄存器

图 21.5-1 介绍 8/16 位 PPG 的寄存器。

图 21.5-1 8/16 位 PPG 的寄存器

8/16 位 PPG 定时器 01 控制寄存器 (PC01)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
003A _H	-	-	PIE1	PUF1	POEN1	CKS12	CKS11	CKS10
	R0/WX	R0/WX	R/W	R(RM1),W	R/W	R/W	R/W	R/W
8/16 位 PPG 定时器 00 控制寄存器 (PC00)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
003B _H	MD1	MD0	PIE0	PUF0	POEN0	CKS02	CKS01	CKS00
	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	R/W
8/16 位 PPG 定时器 01 周期设定缓冲寄存器 (PPS01)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0F9C _H	PH7	PH6	PH5	PH4	PH3	PH2	PH1	PH0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
8/16 位 PPG 定时器 00 周期设定缓冲寄存器 (PPS00)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0F9D _H	PL7	PL6	PL5	PL4	PL3	PL2	PL1	PL0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
8/16 位 PPG 定时器 01 占空比设定寄存器 (PDS01)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0F9E _H	DH7	DH6	DH5	DH4	DH3	DH2	DH1	DH0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
8/16 位 PPG 定时器 00 占空比设定缓冲寄存器 (PDS00)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0F9F _H	DL7	DL6	DL5	DL4	DL3	DL2	DL1	DL0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
8/16 位 PPG 启动寄存器 (PPGS)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FA4 _H	-	-	PEN21	PEN20	PEN11	PEN10	PEN01	PEN00
	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W
8/16 位 PPG 输出反相寄存器 (REVC)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FA5 _H	-	-	REV21	REV20	REV11	REV10	REV01	REV00
	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W
R/W : 读 / 写 (读值和写值相同) R(RM1), W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。) R0/WX : 读值为 "0"。写操作无效。 - : 未定义位								

21.5.1 8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01)

8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01) 设定 PPG 定时器 01 的工作状态。

■ 8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01)

图 21.5-2 8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
PC01 003AH	-	-	PIE1	PUF1	POEN1	CKS12	CKS11	CKS10	00000000B
PC11 003CH	R0/WX	R0/WX	R/W	R(RM1),W	R/W	R/W	R/W	R/W	
PC21 003EH									

CKS12	CKS11	CKS10	工作时钟选择位
0	0	0	MCLK
0	0	1	MCLK/2
0	1	0	MCLK/4
0	1	1	MCLK/8
1	0	0	MCLK/16
1	0	1	MCLK/32
1	1	0	$F_{CH}/2^7$
1	1	1	$F_{CH}/2^8$

POEN1	输出使能位
0	禁止输出(通用口)
1	使能输出

PUF1	PPG周期递减计数器的计数器借位检测标志位
	读
0	未检测到计数器借位
1	检测到计数器借位
	写
	清除标志
	写操作无效

PIE1	中断请求使能位
0	禁止中断
1	使能中断

MCLK : 机器时钟频率
FCH : 主时钟振荡频率
R/W : 读/写(读值和写值相同)
R(RM1),W : 读/写(读值和写值不同。读-修改-写(RMW)类指令读“1”。)
R0/WX : 读“0”。写操作无效。
- : 未定义位
: 初始值

表 21.5-1 8/16 位 PPG 定时器 01 控制寄存器 (PC01)

位名称		功能描述
bit7, bit6	未定义位	读值始终为 "0"。写操作无效。
bit5	PIE1: 中断请求使能位	控制 PPG 定时器 01 的中断。 清 "0": 禁止 PPG 定时器 01 中断。 置 "1": 使能 PPG 定时器 01 中断。 • 计数器借位检测位 (PUF1) 和 PIE1 位均置 "1" 时, 输出中断请求 (IRQ)。
bit4	PUF1: PPG 周期递减计数器的 计数器借位检测标志位	用作 PPG 定时器 01 的 PPG 周期递减计数器的计数器借位检测标志。 • 8 位 PPG 模式或 8 位预分频器模式时, 若发生计数器借位, 该位置 "1"。 • 16 位 PPG 模式时, 即使发生计数器借位, 该位也不置 "1"。 • 置 "1" 无效。 • 清 "0" 以清零该位。 • 读 - 修改 - 写指令时读 "1"。 清 "0": 未检出计数器借位。 置 "1": 检出计数器借位。
bit3	POEN1: 输出使能位	使能 / 禁止 PPG 定时器 01 引脚的输出。 清 "0": PPG 定时器 01 引脚用作通用口。 置 "1": PPG 定时器 01 引脚用作 PPG 输出引脚。 • 16 位 PPG 操作模式时, 该位置 "1" 可使 PPG 定时器 01 引脚用作输出。(输出 REV01 的设定值。REV01 清 "0" 时, 输出 "L"。)
bit2 ~ bit0	CKS12, CKS11, CKS10: 工作时钟选择位	选择 PPG 定时器 01 的 8 位递减计数器的工作时钟。 • 工作时钟由预分频器产生。详见 "第 6 章 时钟控制器"。 • 16 位 PPG 操作模式时, 置位无效。 "000 _B ": MCLK "001 _B ": MCLK/2 "010 _B ": MCLK/4 "011 _B ": MCLK/8 "100 _B ": MCLK/16 "101 _B ": MCLK/32 "110 _B ": $F_{CH}/2^7$ "111 _B ": $F_{CH}/2^8$ 注: 使用副时钟时, 时基定时器停止, 因此禁止选择 "110 _B " 或 "111 _B "。

21.5.2 8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00)

8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00) 设定 PPG 定时器 00 的工作状态和操作模式。

■ 8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00)

图 21.5-3 8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00)

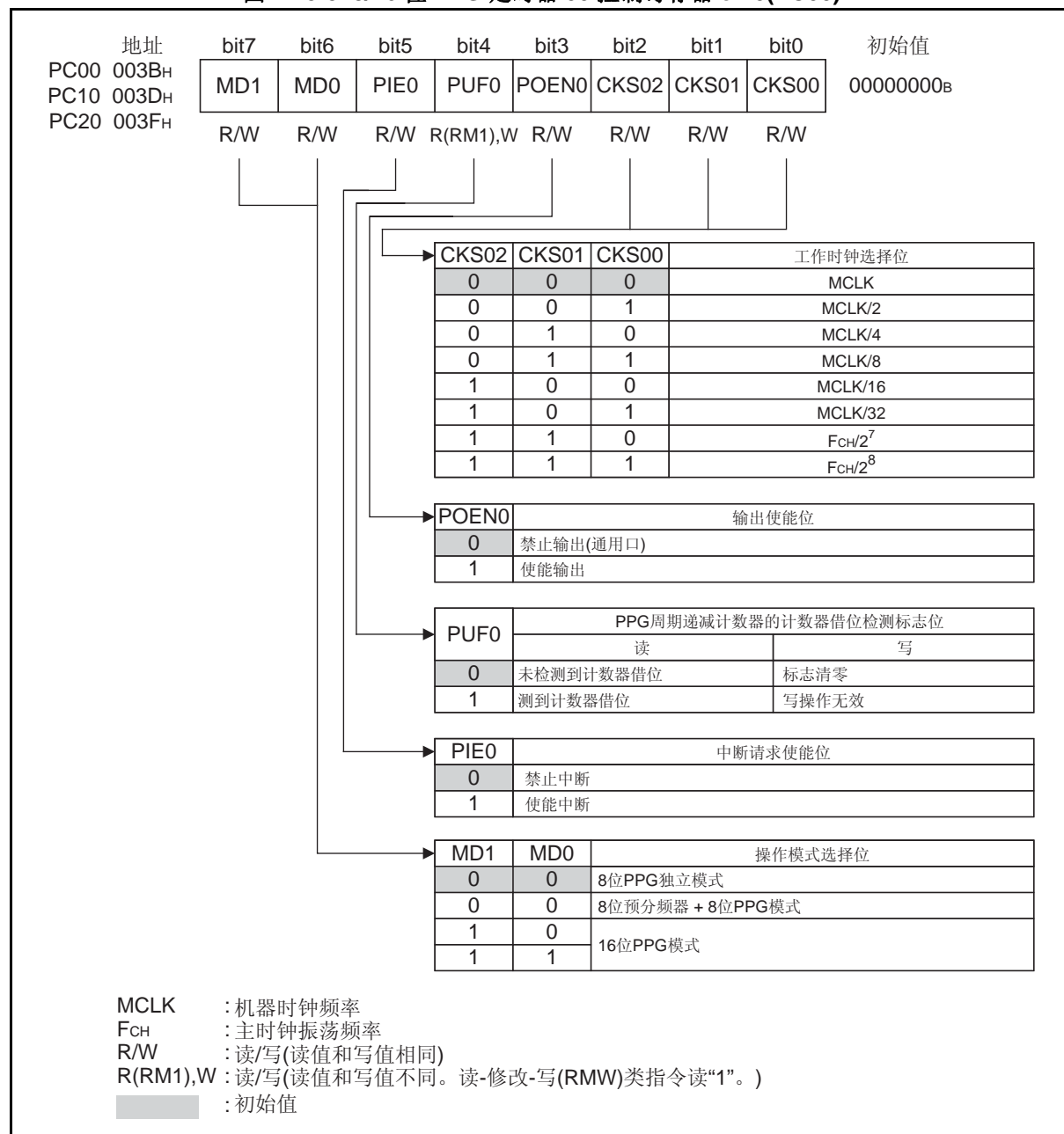


表 21.5-2 8/16 位 PPG0 控制寄存器 (PC0)

位名称		功能描述
bit7 bit6	MD1,MD0: 操作模式选择位	选择 PPG 操作模式。 计数器操作时, 切勿变更该位。 写 "00 _B ":8 位 PPG 独立模式 写 "01 _B ":8 位预分频器 + 8 位 PPG 模式 写 "1x _B ":16 位 PPG 模式
bit5	PIE0: 中断请求使能位	控制 PPG 定时器 00 的中断。 • 16 位 PPG 操作模式时, 设定该位。 清 "0": 禁止 PPG 定时器 00 的中断。 置 "1": 使能 PPG 定时器 00 的中断。 • 计数器借位检测位 (PUF0) 和 PIE0 位均置 "1" 时, 输出中断请求 (IRQ)。
bit4	PUF0: PPG 周期递减计数器的 计数器借位检测标志位	PPG 定时器 00 的 PPG 周期递减计数器的计数器借位检测标志。 • 16 位操作模式时, 仅该位有效 (PC1:PUF1 无效) 注 :8 位模式时始终有效。 • 置 "1" 无效。 • 清 "0" 以清零该位。 • 读 - 修改 - 写指令时读出 "1"。 清 "0": 未检出 PPG 定时器 00 的计数器借位。 置 "1": 检出 PPG 定时器 00 的计数器借位。
bit3	POEN0: 输出使能位	使能 / 禁止 PPG 定时器 00 引脚的输出。 清 "0":PPG 定时器 00 引脚用作通用口。 置 "1":PPG 定时器 00 引脚用作 PPG 输出引脚。 • 16 位 PPG 操作模式时, PPG 定时器 00 引脚用作输出, 因此该位用于控制操作。
bit2 ~ bit0	CKS02, CKS01, CKS00: 工作时钟选择位	选择 PPG 递减计数器 PPG 定时器 00 的工作时钟。 • 工作时钟由预分频器产生。详见 "第 6 章 时钟控制器"。 • 8 位预分频器 + 8 位 PPG 的模式时, PPG 定时器 01 的双沿检测脉冲主要用作 PPG 定时器 00 的计数时钟。因此, 该位设定无效。 • 16 位 PPG 操作模式时, 设定该位。 "000 _B ": MCLK "001 _B ": MCLK/2 "010 _B ": MCLK/4 "011 _B ": MCLK/8 "100 _B ": MCLK/16 "101 _B ": MCLK/32 "110 _B ": $F_{CH}/2^7$ "111 _B ": $F_{CH}/2^8$ 注 :使用副时钟时, 时基定时器停止, 因此禁止选择 "110 _B " 或 "111 _B "。

21.5.3 8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00)

8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00) 设定 PPG 输出周期。

■ 8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00)

图 21.5-4 8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
PPS01 0F9C _H	PH7	PH6	PH5	PH4	PH3	PH2	PH1	PH0	11111111 _B
PPS11 0FA0 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
PPS21 0FA6 _H									
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
PPS00 0F9D _H	PL7	PL6	PL5	PL4	PL3	PL2	PL1	PL0	11111111 _B
PPS10 0FA1 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
PPS20 0FA7 _H									
R/W	: 读 / 写 (读值和写值相同)								

该寄存器用于设定 PPG 输出周期。

- 16 位 PPG 模式时, PPS01 用作高 8 位而 PPS00 用作低 8 位。
- 16 位 PPG 模式时, 依次写高位和低位。仅写高位时, 下次的载入值是上次的写值。
- 8 位模式: 周期 = 最大 255(FF_H) x 输入时钟周期
- 16 位模式: 周期 = 最大 65535(FFFF_H) x 输入时钟周期
- 通过复位初始化。
- 8 位 PPG 独立模式或 8 位预分频器模式 + 8 位 PPG 模式时, 切勿将周期设为 "00_H" 或 "01_H"。
- 16 位 PPG 模式时, 切勿将周期设为 "0000_H" 或 "0001_H"。
- 操作期间变更周期设定时, 修正值自下一个 PPG 周期生效。

21.5.4 8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDSS01),(PDS00)

8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00) 设定 PPG 输出的占空比。

■ 8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00)

图 21.5-5 8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
PDS01 0F9E _H	DH7	DH6	DH5	DH4	DH3	DH2	DH1	DH0	11111111 _B
PDS11 0FA2 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
PDS21 0FAA _H									
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
PDS00 0F9F _H	DL7	DL6	DL5	DL4	DL3	DL2	DL1	DL0	11111111 _B
PDS10 0FA3 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
PDS20 0FAB _H									
R/W	: 读 / 写 (读值和写值相同)								

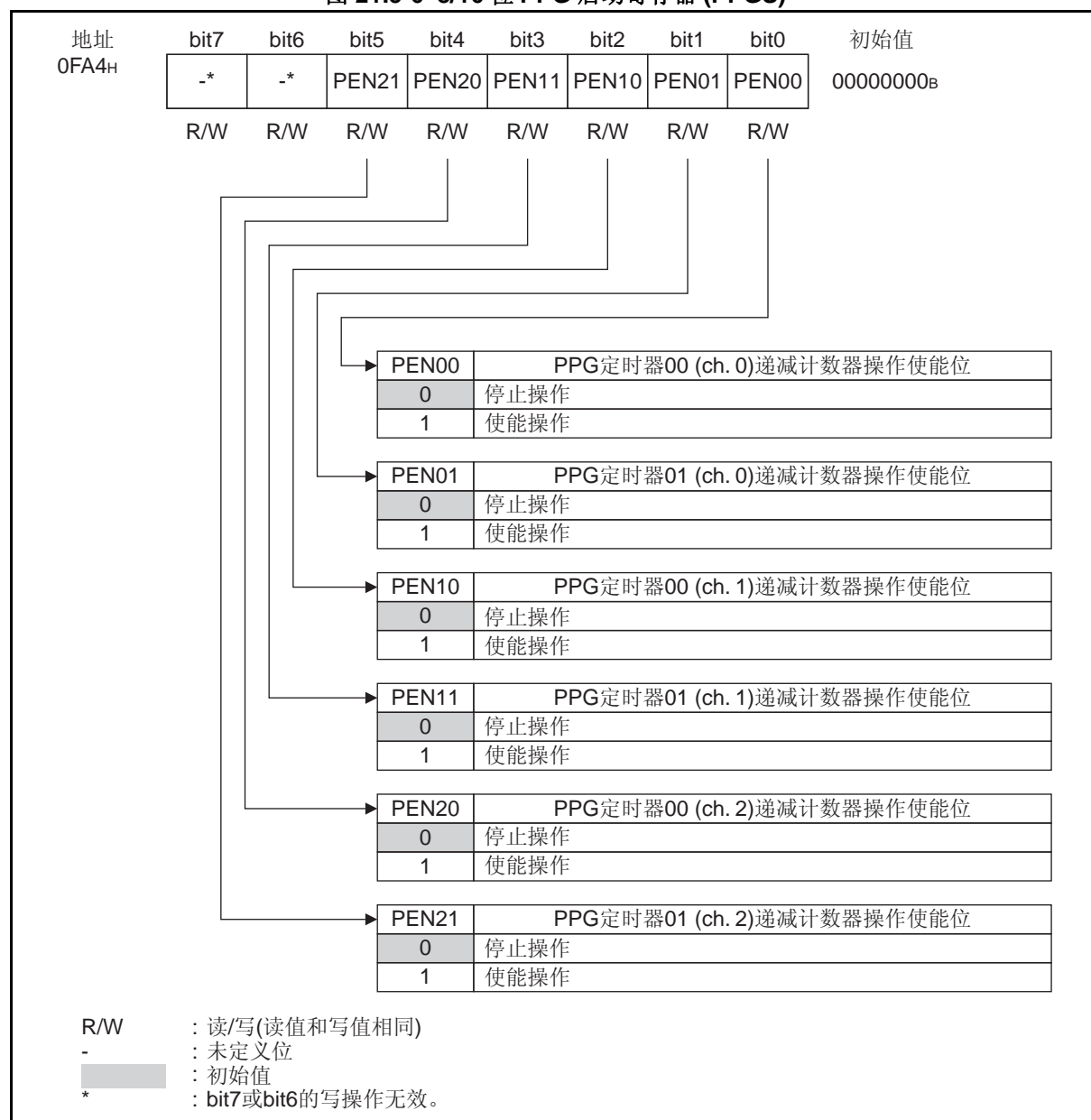
- 该寄存器主要用于设置 PPG 输出的占空比 (正极性时, "H" 脉宽)。
- 16 位 PPG 模式时, PDS01 用作高 8 位而 PDS00 用作低 8 位。
 - 16 位 PPG 模式时, 依次写高位和低位。仅写高位时, 下次的载入值是上次的写值。向 PDS00 写值时, PDS01 也得以更新。
 - 通过复位初始化
 - 需将占空比设为 0% 时, 选择 "00_H"。
 - 需将占空比设为 100% 时, 设定与 8/16 位 PPG 定时器 00/01 周期设定寄存器 (PPS00, PPS01) 相同的值。
 - 8/16 位 PPG 定时器 00/01 占空比设定寄存器 (PDS) 中的值大于 8/16 位 PPG 周期设定缓冲寄存器 (PPS) 的值, 则 PPG 输出在正极性 (8/16 位 PPG 输出反相寄存器的输出电平反相位清 "0" 时) 时变为 "L"。
 - 操作期间变更占空比设定时, 修正值自下个 PPG 周期生效。

21.5.5 8/16 位 PPG 启动寄存器 (PPGS)

8/16 位 PPG 启动寄存器 (PPGS) 主要用来启 / 停递减计数器。各通道的操作使能位分配到 PPGS 寄存器以同时启动 PPG 通道。

■ 8/16 位 PPG 启动寄存器 (PPGS)

图 21.5-6 8/16 位 PPG 启动寄存器 (PPGS)

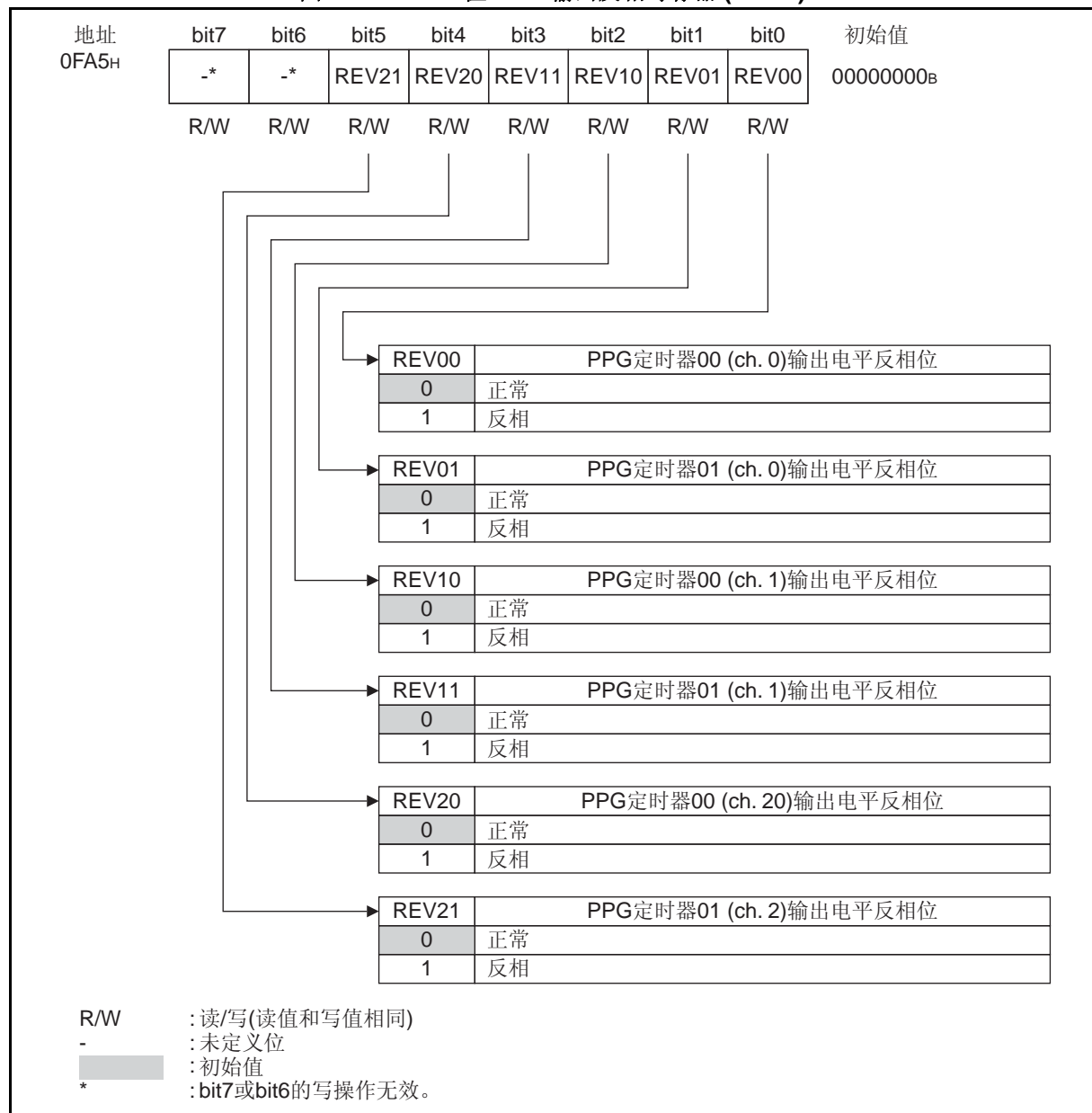


21.5.6 8/16 位 PPG 输出反相寄存器 (REVC)

8/16 位 PPG 输出反相寄存器 (REVC) 反转含初始电平在内的 PPG 输出。

■ 8/16 位 PPG 输出反相寄存器 (REVC)

图 21.5-7 8/16 位 PPG 输出反相寄存器 (REVC)



21.6 8/16 位 PPG 的中断

检测出计数器借位时，8/16 位 PPG 输出中断请求。

■ 8/16 位 PPG 的中断

表 21.6-1 介绍 8/16 位 PPG 的中断控制位和中断源。

表 21.6-1 8/16 位 PPG 的中断控制位和中断源

项目	描述	
	PPG 定时器 01 (8 位 PPG, 8 位预分频器)	PPG 定时器 00 (8 位 PPG, 16 位 PPG)
中断请求标志位	PC01 中的 PUF1 位	PC00 中的 PUF0 位
中断请求使能位	PC01 中的 PIE1 位	PC00 中的 PIE0 位
中断源	PPG 周期递减计数器的计数器借位	

递减计数器发生借位时，8/16 位 PPG 将 8/16 位 PPG 定时器 00/01 控制寄存器 (PC) 的计数器借位检测标志位 (PUF) 设为 "1"。使能中断请求使能位 (PIE = 1) 时，中断请求输出到中断控制器。

16 位 PPG 模式下，可使用 8/16 位 PPG 定时器 00 控制寄存器 (PC00)。

■ 8/16 位 PPG 中断相关的寄存器和向量表地址

表 21.6-2 8/16 位 PPG 的中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设定寄存器		向量表地址	
		寄存器	设定位	高位	低位
8/16 位 PPG ch. 0 (低位)	IRQ13	ILR3	L13	FFE2 _H	FFE3 _H
8/16 位 PPG ch. 0 (高位)	IRQ12	ILR3	L12	FFE0 _H	FFE1 _H
8/16 位 PPG ch. 1 (低位)	IRQ09	ILR2	L09	FFE8 _H	FFE9 _H
8/16 位 PPG ch. 1 (高位)	IRQ10	ILR2	L10	FFE6 _H	FFE7 _H
8/16 位 PPG ch. 2 (低位)	IRQ15	ILR3	L15	FFDC _H	FFDD _H
8/16 位 PPG ch. 2 (高位)	IRQ11	ILR2	L11	FFE4 _H	FFE5 _H

ch.: 通道

关于所有外设功能的中断请求号和向量表，参考 " 附录 B 中断源一览 "。

21.7 8/16 位 PPG 的操作和设定步骤示例

本节介绍 8/16 位 PPG 的操作。

■ 设定步骤示例

以下是 8/16 位 PPG ch.0 的设定步骤示例。

● 初始设定

- 1) 设定端口输出 (DDR1)
- 2) 设定中断级 (ILR3)
- 3) 选择工作时钟，使能输出和中断 (PC01)
- 4) 选择工作时钟，使能输出和中断，选择操作模式 (PC00)
- 5) 设定周期 (PPS)
- 6) 设定占空比 (PDS)
- 7) 设定输出反相 (REVC)
- 8) 启动 PPG(PPGS)

● 中断处理

- 1) 处理任何中断
- 2) 清零中断请求标志 (PC01:PUF1、PC00:PUF0)
- 3) 启动 PPG(PPGS)

21.7.1 8 位 PPG 独立模式

该模式下，本单元可用作 8/16 位 PPG 的两路通道 (PPG 定时器 00 和 PPG 定时器 01)。

■ 8 位 PPG 独立模式的设定

本单元要求图 21.7-1 所示的寄存器设定以使用 8 位 PPG 独立模式。

图 21.7-1 8 位 PPG 独立模式

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
PC01	-	-	PIE1	PUF1	POEN1	CKS12	CKS11	CKS10
			⊙	⊙	⊙	⊙	⊙	⊙
PC00	MD1	MD0	PIE0	PUF0	POEN0	CKS02	CKS01	CKS00
	0	0	⊙	⊙	⊙	⊙	⊙	⊙
PPS01	PH7	PH6	PH5	PH4	PH3	PH2	PH1	PH0
	设定 PPG 定时器 01 的 PPG 输出周期							
PPS00	PL7	PL6	PL5	PL4	PL3	PL2	PL1	PL0
	设定 PPG 定时器 00 的 PPG 输出周期							
PDS01	DH7	DH6	DH5	DH4	DH3	DH2	DH1	DH0
	设定 PPG 定时器 01 的 PPG 输出占空比							
PDS00	DL7	DL6	DL5	DL4	DL3	DL2	DL1	DL0
	设定 PPG 定时器 00 的 PPG 输出占空比							
PPGS	-	-	PEN21	PEN20	PEN11	PEN10	PEN01	PEN00
	*	*	*	*	*	*	⊙	⊙
REVC	-	-	REV21	REV20	REV11	REV10	REV01	REV00
	*	*	*	*	*	*	⊙	⊙

⊙ : 使用位
 0 : 清 "0"
 * : 该位的状态取决于通道数。

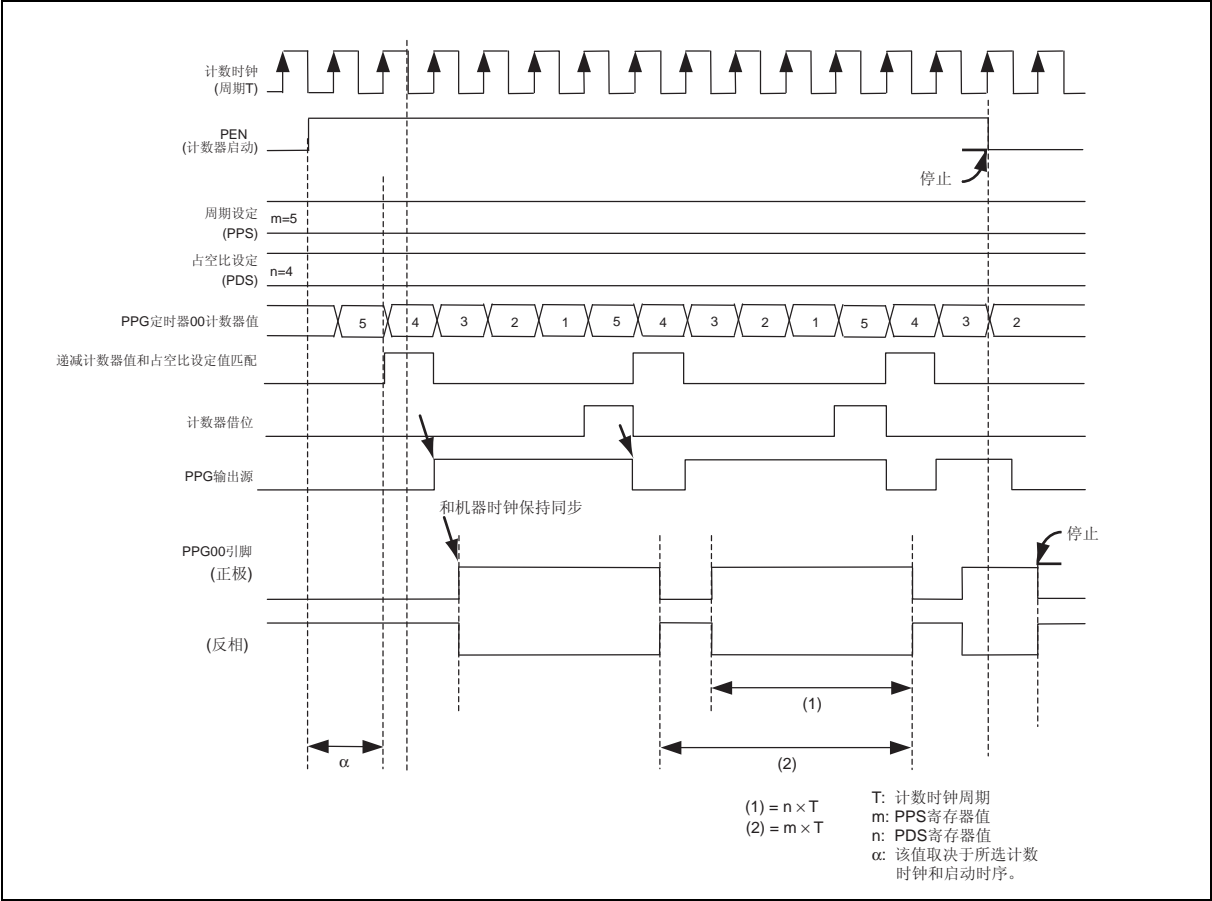
■ 8 位 PPG 独立模式的操作

- 8/16 位 PPG 定时器 00 控制寄存器 (PC00) 的操作模式选择位 (MD1、MD0) 设为 "00_B" 时，选择该模式。
- 8/16 位 PPG 启动寄存器 (PPGS) 的对应位 (PEN) 置 "1" 时，载入 8/16 位 PPG 周期设定缓冲寄存器 (PPS) 的值以启动递减计数操作。计数值达到 "1" 时，再次载入周期设定寄存器的值以继续计数。
- 递减计数器的值和 8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS) 的值匹配时，与计数时钟同步，"H" 输出至 PPG 输出引脚。占空比设定值 "H" 输出后，"L" 输出至 PPG 输出引脚。

然而，PPG 输出反相位设为 "1" 时，设定 PPG 输出并从以上处理反转复位。

图 21.7-2 介绍 8 位 PPG 独立模式的操作。

图 21.7-2 8 位 PPG 独立模式的操作



占空比设定为 50% 时的示例

PPS 是 "04_H" 时，若 PDS 设为 "02_H"，则在占空比为 50% 时设定 PPG 输出 (PPS 设定值 /2 是 PDS)。

21.7.2 8 位预分频器 + 8 位 PPG 模式

该模式下，PPG 定时器 01 输出的上升沿和下降沿检测脉冲设为 PPG 定时器 00 递减计数器的计数时钟时，PPG 定时器 00 中，支持任意周期的 8 位 PPG 输出。

■ 8 位预分频器 + 8 位 PPG 模式的设定

本单元要求图 21.7-3 所示的寄存器设定以支持 8 位预分频器 + 8 位 PPG 模式。

图 21.7-3 8 位预分频器 + 8 位 PPG 模式的设定

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
PC01	-	-	PIE1	PUF1	POEN1	CKS12	CKS11	CKS10
			⊙	⊙	⊙	⊙	⊙	⊙
PC00	MD1	MD0	PIE0	PUF0	POEN0	CKS02	CKS01	CKS00
	0	1	⊙	⊙	⊙	x	x	x
PPS01	PH7	PH6	PH5	PH4	PH3	PH2	PH1	PH0
	设定 PPG 定时器 01 的 PPG 输出周期							
PPS00	PL7	PL6	PL5	PL4	PL3	PL2	PL1	PL0
	设定 PPG 定时器 00 的 PPG 输出周期							
PDS01	DH7	DH6	DH5	DH4	DH3	DH2	DH1	DH0
	设定 PPG 定时器 01 的 PPG 输出占空比							
PDS00	DL7	DL6	DL5	DL4	DL3	DL2	DL1	DL0
	设定 PPG 定时器 00 的 PPG 输出占空比							
PPGS	-	-	PEN21	PEN20	PEN11	PEN10	PEN01	PEN00
	*	*	*	*	*	*	⊙	⊙
REVC	-	-	REV21	REV20	REV11	REV10	REV01	REV00
	*	*	*	*	*	*	⊙	⊙

⊙ : 使用位
 0 : 清 "0"
 1 : 置 "1"
 x : 设定无效
 * : 该位的状态取决于执行的通道数。

■ 8 位预分频器 + 8 位 PPG 模式的操作

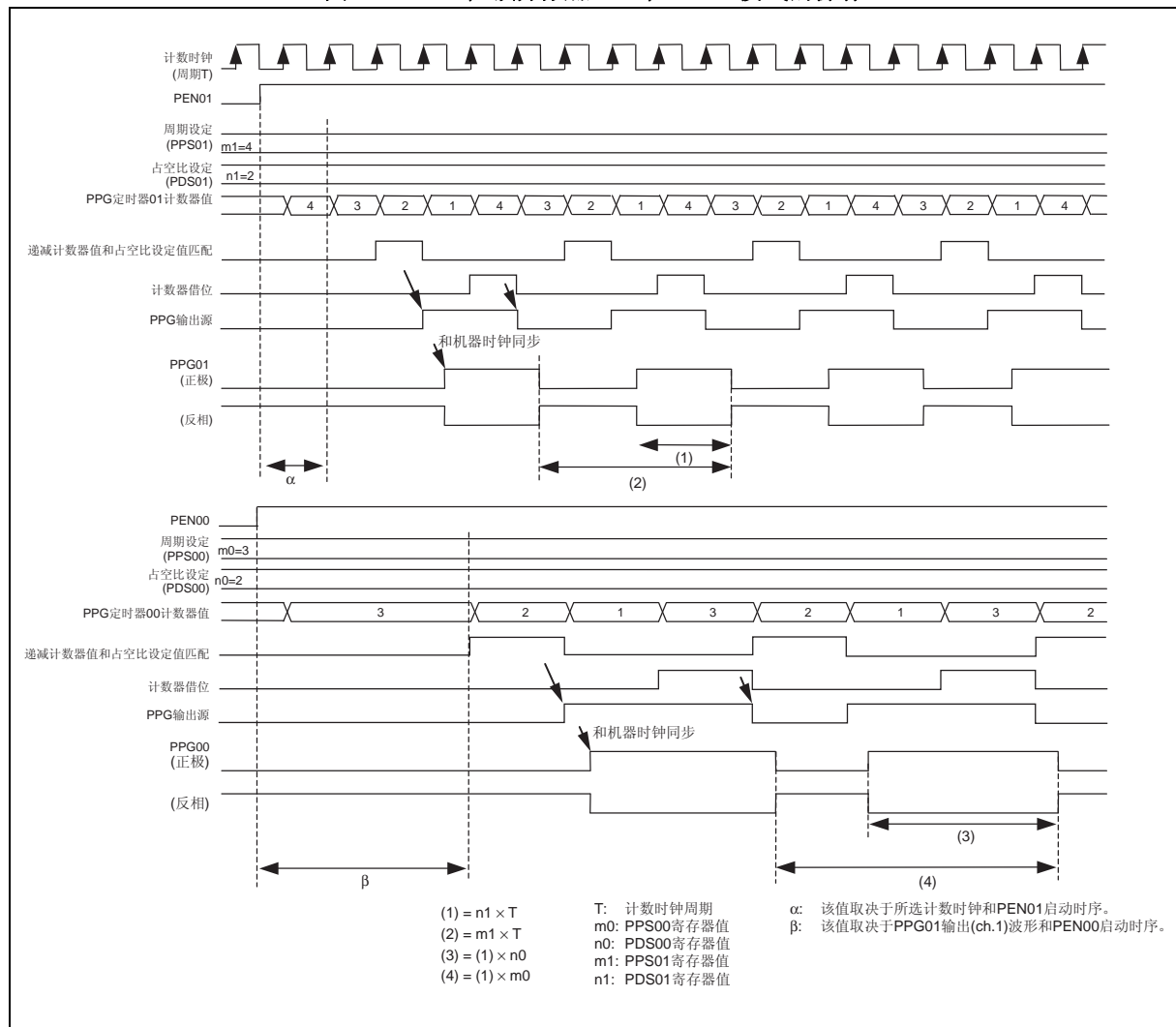
- 8/16 位 PPG 定时器 00 控制寄存器 (PC00) 的操作模式选择位 (MD1、MD0) 设为 "01_B" 时，选择该模式。PPG 定时器 01 和 PPG 定时器 00 分别用作 8 位预分频器和 8 位 PPG。
- PPG 定时器 00(ch.1) 递减计数器操作使能位 (PEN01) 置 "1" 时，8 位预分频器 (PPG 定时器 01) 载入 8/16 位 PPG 定时器 01 周期设定缓冲寄存器 (PPS01) 的值并启动递减计数操作。递减计数器的值和 8/16 位 PPG 定时器 01 占空比设定缓冲寄存器 (PDS01) 的值匹配时，与计数时钟同步，PPG01 输出设为 "H"。输出占空比设定值 "H" 后，PPG01 输出设为 "L"。输出反相信号 (REV01) 是 "0" 时，极性不变；是 "1" 时，极性反相，信号输出至 PPG 引脚。
- PPG 操作使能位 (PEN00) 置 "1" 时，8 位 PPG (PPG 定时器 00) 载入 8/16 位 PPG 定时器 00 周期设定缓冲寄存器 (PPS00) 的值并启动递减计数操作 (计数时钟 = 使能 PPG 定时器 01 操作后的 PPG01 输出的上升沿和下降沿检测脉冲)。计数值达到 "1"

时, 重载 8/16 位 PPG 定时器 00 周期设定缓冲寄存器的值并继续计数。递减计数器的值和 8/16 位 PPG 定时器 00 占空比设定缓冲寄存器 (PDS00) 的值匹配时, 与计数时钟同步, PPG00 输出设为 "H"。输出占空比设定值 "H" 后, PPG00 输出复位为 "L"。输出反相信号 (REV00) 是 "0" 时, 极性不变; 是 "1" 时, 极性反相, 信号输出至 PPG00 引脚。

- 8 位预分频器 (PPG 定时器 01) 输出占空比设为 50%。
- 启动 PPG 定时器 00 后, 若 8 位预分频器 (PPG 定时器 01) 停止, 则 PPG 定时器 00 不执行计数。
- 8 位预分频器 (PPG 定时器 01) 的占空比为 0% 或 100% 时, 由于 8 位预分频器 (PPG 定时器 01) 输出没有跳变, 所以 PPG 定时器 00 不执行计数。

图 21.7-4 介绍 8 位预分频器 + 8 位 PPG 模式的操作。

图 21.7-4 8 位预分频器 + 8 位 PPG 模式的操作



21.7.3 16 位 PPG 模式

该模式下，PPG 定时器 01 和 PPG 定时器 00 分别分配到低位和高位时，本单元可用作 16 位 PPG。

■ 16 位 PPG 模式的设定

本单元要求图 21.7-5 所示的寄存器设定以支持 16 位 PPG 模式。

图 21.7-5 16 位 PPG 模式的设定

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
PC01	-	-	PIE1	PUF1	POEN1	CKS12	CKS11	CKS10
			⊙	⊙	⊙	⊙	⊙	⊙
PC00	MD1	MD0	PIE0	PUF0	POEN0	CKS02	CKS01	CKS00
	0	0/1	⊙	⊙	⊙	⊙	⊙	⊙
PPS01	PH7	PH6	PH5	PH4	PH3	PH2	PH1	PH0
	设定 PPG 定时器 01 的 PPG 输出周期 (高 8 位)							
PPS00	PL7	PL6	PL5	PL4	PL3	PL2	PL1	PL0
	设定 PPG 定时器 00 的 PPG 输出周期 (低 8 位)							
PDS01	DH7	DH6	DH5	DH4	DH3	DH2	DH1	DH0
	设定 PPG 定时器 01 的 PPG 输出占空比 (高 8 位)							
PDS00	DL7	DL6	DL5	DL4	DL3	DL2	DL1	DL0
	设定 PPG 定时器 00 的 PPG 输出占空比 (低 8 位)							
PPGS	-	-	PEN21	PEN20	PEN11	PEN10	PEN01	PEN00
	*	*	*	*	*	*	x	⊙
REVC	-	-	REV21	REV20	REV11	REV10	REV01	REV00
	*	*	*	*	*	*	x	⊙

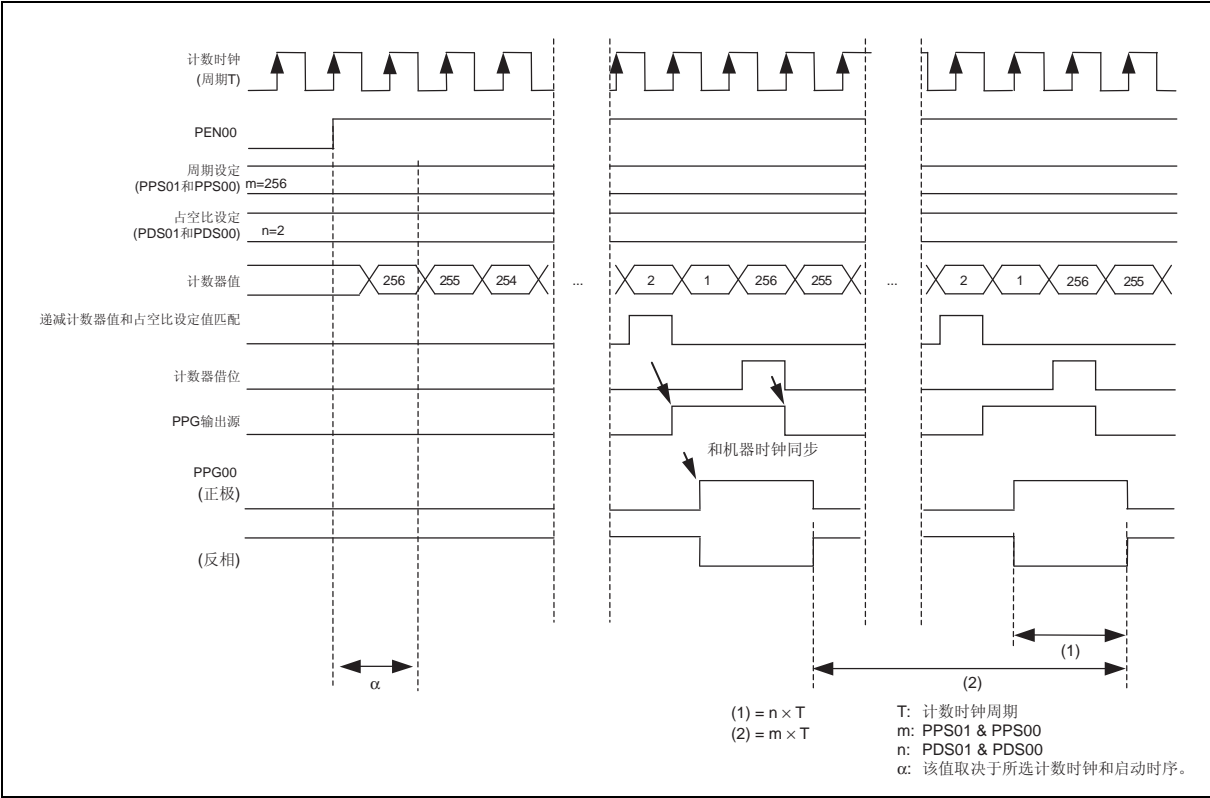
⊙ : 使用位
 0 : 清 "0"
 1 : 置 "1"
 x : 设定无效
 * : 该位的状态取决于执行通道数。

■ 16 位 PPG 模式的操作

- PPG 定时器 00 控制寄存器 (PC00) 的操作模式选择位 (MD1、MD0) 设为 "10_B" 或 "11_B" 时，选择该模式。
- 16 位 PPG 模式时，若 PPG 操作使能位 (PEN00) 置 "1"，则 8 位递减计数器 (PPG 定时器 00) 和 8 位递减计数器 (PPG 定时器 01) 载入 8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01 用于 PPG 定时器 01，PPS00 用于 PPG 定时器 00) 的值，递减计数开始。计数值达到 "1" 时，重载周期设定寄存器的值并继续计数。
- 递减计数器的值和 8/16 位 PPG 定时器占空比设定缓冲寄存器 (PPG 定时器 01 是 PDS01，PPG 定时器 00 是 PDS00 的值) 的值匹配时，与计数时钟同步，PPG00 引脚设为 "H"；输出占空比设定值 "H" 后，PPG00 引脚设为 "L"。输出反相信号 (REV00) 是 "0" 时，极性不变，信号输出至 PPG00 引脚；是 "1" 时，极性反相，信号输出至 PPG00 引脚。(仅限 ch.0。ch.1 设为初始值 < 若 REV01 是 "0"，则为 "L"；若是 "1"，则为 "H"。)

图 21.7-6 介绍 16 位 PPG 模式的操作。

图 21.7-6 16 位 PPG 模式的操作



■ 设定步骤示例

以下是 8/16 位 PPG ch.0 的设定步骤示例。

● 初始设定

- 1) 设定端口输出 (DDR1)
- 2) 设定中断级 (ILR3)
- 3) 选择工作时钟，使能输出和中断 (PC01)
- 4) 选择工作时钟，使能输出和中断，选择操作模式 (PC00)
- 5) 设定周期 (PPS)
- 6) 设定占空比 (PDS)
- 7) 设定输出反相 (REVC)
- 8) 启动 PPG (PPGS)

● 中断处理

- 1) 处理任意中断
- 2) 清零中断请求标志 (PC01:PUF1, PC00:PUF0)
- 3) 启动 PPG (PPGS)

21.8 8/16 位 PPG 的使用注意事项

本节介绍 8/16 位 PPG 的使用注意事项。

■ 8/16 位 PPG 的使用注意事项

● 操作时的注意事项

由于计数时钟和 PPG 的启动时序不同，刚启动后的首周期的 PPG 输出周期可能产生误差。误差因所选计数时钟而异。但是，在随后的周期里输出就正常了。

● 中断时的注意事项

中断使能位 (PIE1/0) 置 "1" 时，若 8/16 位 PPG 定时器 01/00 控制寄存器 (PC01/00) 的中断请求标志位 (PUF1/0) 置 "1"，则发生 PPG 中断。中断程序中，始终清 "0" 中断请求标志位 (PUF1/0)。

21.9 8/16 位 PPG 的设定示例

本节介绍 8/16 位 PPG 的设定示例。

■ 设定示例

● PPG 操作的使能 / 停止方法

PPG 操作使能位 (PPGS:PEN00, PEN10 或 PEN20) 用于 PPG 定时器 00。

受控对象	PPG 操作使能位 (PEN00, PEN10 或 PEN20)
停止 PPG 操作	清 "0"
使能 PPG 操作	置 "1"

务必在启动 PPG 前使能 PPG 操作。

PPG 操作使能位 (PPGS:PEN0, PEN11 或 PEN21) 用于 PPG 定时器 01。

受控对象	PPG 操作使能位 (PEN01, PEN11 或 PEN21)
停止 PPG 操作	清 "0"
使能 PPG 操作	置 "1"

务必在启动 PPG 前使能 PPG 操作。

● PPG 操作模式的设定方法

使用操作模式选择位 (PC00.MD[1:0])。

● 工作时钟的选择方法

ch.1 由工作时钟选择位 (PC01:CKS12/CKS11/CKS10) 选择。

ch.0 由工作时钟选择位 (PC00:CKS02/CKS01/CKS00) 选择。

● PPG 输出引脚的使能 / 禁止方法

使用输出使能位 (PC00:POEN0 或 PC01:POEN1)。

受控对象	输出使能位 (POEN0 或 POEN1)
使能 PPG 输出	置 "1"
禁止 PPG 输出	清 "0"

● PPG 输出的反相方法

输出电平反相位 (REVC:REV00 或 REV10 或 REV20) 用于 PPG 定时器 00。

受控对象	输出电平反相位 (REV00 或 REV10 或 REV20)
PPG 输出反相	置 "1"

输出电平反相位 (REVC:REV01 或 REV11 或 REV21) 用于 PPG 定时器 01。

受控对象	输出电平反相位 (REV01 或 REV11 或 REV21)
PPG 输出反相	置 "1"

● 中断相关的寄存器

中断级由下表中的中断设定寄存器设定。

中断源	中断级设定寄存器	中断向量
ch.0 (低位)	中断级寄存器 (ILR3) 地址 :0007C _H	#12 地址 :0FFE2 _H
ch.0 (高位)	中断级寄存器 (ILR3) 地址 :0007C _H	#13 地址 :0FFE0 _H
ch.1 (低位)	中断级寄存器 (ILR2) 地址 :0007B _H	#09 地址 :0FFE8 _H
ch.1 (高位)	中断级寄存器 (ILR2) 地址 :0007B _H	#10 地址 :0FFE6 _H
ch.2 (低位)	中断级寄存器 (ILR3) 地址 :0007C _H	#15 地址 :0FFDC _H
ch.2 (高位)	中断级寄存器 (ILR2) 地址 :0007B _H	#11 地址 :0FFE4 _H

● 中断的使能 / 禁止 / 清零方法

中断请求使能标志，中断请求标志

中断请求使能位 (PC00:PIE0 或 PC01:PIE1) 用于使能 / 禁止中断。

受控对象	中断请求使能位 (PIE0 或 PIE1)
禁止中断请求	清 "0"
使能中断请求	置 "1"

中断请求标志 (PC00:PUF0 或 PC01:PUF1) 用于清零中断请求。

受控对象	中断请求标志 (PUF0 或 PUF1)
清除中断请求	清 "0"

第22章

16 位 PPG 定时器

本章介绍 16 位 PPG 定时器的功能和操作。

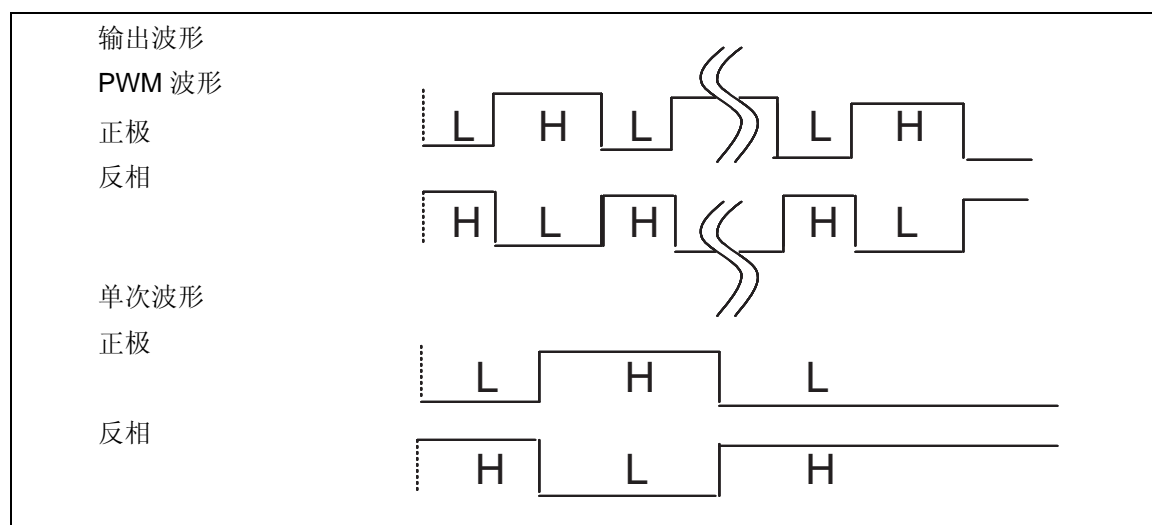
- 22.1 16 位 PPG 定时器的概要
- 22.2 16 位 PPG 定时器的配置
- 22.3 16 位 PPG 定时器的通道
- 22.4 16 位 PPG 定时器的引脚
- 22.5 16 位 PPG 定时器的寄存器
- 22.6 16 位 PPG 定时器的中断
- 22.7 16 位 PPG 定时器的操作和设定步骤示例
- 22.8 16 位 PPG 定时器的使用注意事项
- 22.9 16 位 PPG 定时器的样本程序

22.1 16 位 PPG 定时器的概要

16 位 PPG 定时器可产生 PWM(脉宽调制) 输出或单次 (方波) 输出, 输出波形的周期和占空比可由软件任意改变。产生启动触发时或输出波形的上升沿 / 下降沿时, 定时器可产生中断。

■ 16 位 PPG 定时器

16 位 PPG 定时器可产生 PWM 输出或单次输出。通过设定寄存器可反转输出波形 (正极 ↔ 反相)。



- 计数工作时钟可从八种不同的时钟源 (MCLK/1、MCLK/2、MCLK/4、MCLK/8、MCLK/16、MCLK/32、 $F_{CH}/2^7$ 、 $F_{CH}/2^8$) 中选择。(MCLK: 机器时钟, F_{CH} : 主时钟)
- 以下四个条件可触发中断:
 - PPG 定时器的启动触发
 - 16 位递减计数器的计数器借位 (周期匹配)。
 - 正极时的 PPG 上升沿或反相时的 PPG 下降沿
 - 计数器借位、正极时的 PPG 上升沿或反相时的 PPG 下降沿

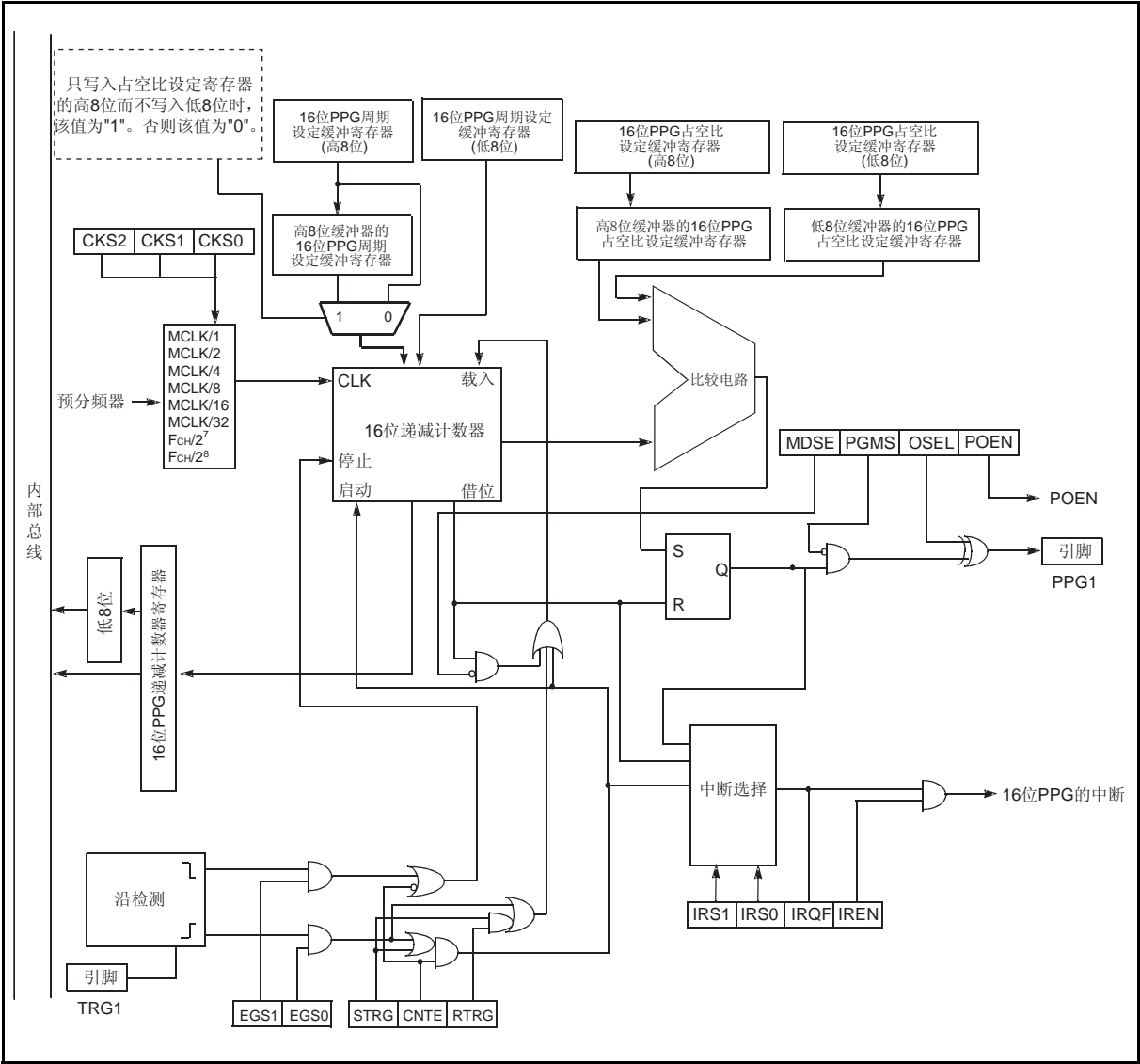
MB95330H 系列

22.2 16 位 PPG 定时器的配置

以下是 16 位 PPG 定时器的框图。

■ 16 位 PPG 定时器的框图

图 22.2-1 16 位 PPG 定时器的框图



● 计数时钟选择器

16 位递减计数器的递减计数时钟可从八种内部计数时钟中选择。

● 16 位递减计数器

16 位递减计数器通过由计数时钟选择器所选的计数时钟执行递减计数。

● 比较器电路

从 16 位 PPG 周期设定缓冲寄存器的值开始，16 位递减计数器的值和 16 位占空比设定缓冲寄存器的值匹配之前，比较电路的输出保持 "H"。

之后，计数器的值达到 "1" 之前，比较电路的输出保持 "L"，随后，16 位递减计数器自 16 位 PPG 周期设定缓冲寄存器的值开始继续计数。

● 16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)

读 16 位 PPG 定时器的 16 位递减计数器的值。

● 16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSRL1)

设定 16 位 PPG 定时器的周期用的比较值。

● 16 位 PPG 占空比设定缓冲寄存器高位 / 低位 (PDUTH1,PDUTL1)

设定 16 位 PPG 定时器的 "H" 宽用的比较值。

● 16 位 PPG 状态控制寄存器高位 / 低位 (PCNTH1,PCNTL1)

设定 16 位 PPG 定时器的操作模式和工作状态。

■ 输入时钟

16 位 PPG 定时器使用预分频器的输出时钟用作输入时钟 (计数时钟)。

MB95330H 系列

22.3 16 位 PPG 定时器的通道

本节介绍 16 位 PPG 定时器的通道。

■ 16 位 PPG 定时器的通道

MB95330H 系列搭载一路通道的 16 位 PPG 定时器。

表 22.3-1 和表 22.3-2 说明通道、引脚和寄存器的对应关系。

表 22.3-1 16 位 PPG 定时器的引脚

通道	引脚名称	引脚功能
1	PPG1	PPG1 输出
	TRG1	触发器 1 输入

表 22.3-2 16 位 PPG 定时器的寄存器

通道	寄存器名称	对应寄存器 (本手册内使用以下名称)
1	PDCRH1	16 位 PPG 递减计数器寄存器 (高位)
	PDCRL1	16 位 PPG 递减计数器寄存器 (低位)
	PCSRH1	16 位 PPG 周期设定缓冲寄存器 (高位)
	PCSRL1	16 位 PPG 周期设定缓冲寄存器 (低位)
	PDUTH1	16 位 PPG 占空比设定缓冲寄存器 (高位)
	PDUTL1	16 位 PPG 占空比设定缓冲寄存器 (低位)
	PCNTH1	16 位 PPG 状态控制寄存器 (高位)
	PCNTL1	16 位 PPG 状态控制寄存器 (低位)

22.4 16 位 PPG 定时器的引脚

本节介绍 16 位 PPG 定时器的引脚。

■ 16 位 PPG 定时器的引脚

16 位 PPG 定时器的关联引脚 :PPG1 引脚和 TRG1 引脚。

● PPG1 引脚

各引脚即可用作通用 I/O 口也可用作 16 位 PPG 定时器输出。

PPG1:PPG 波形输出至该引脚。通过 16 位 PPG 状态控制寄存器输出 PPG 波形以使能输出 (PCNTL1:POEN=1) 时。

● TRG1 引脚

TRG1:用于通过硬件触发器启动 16 位 PPG 定时器。

MB95330H 系列

■ 16 位 PPG 定时器的关联引脚框图

图 22.4-1 16 位 PPG 引脚 PPG1(P66/PPG20/PPG1/OPT4) 框图

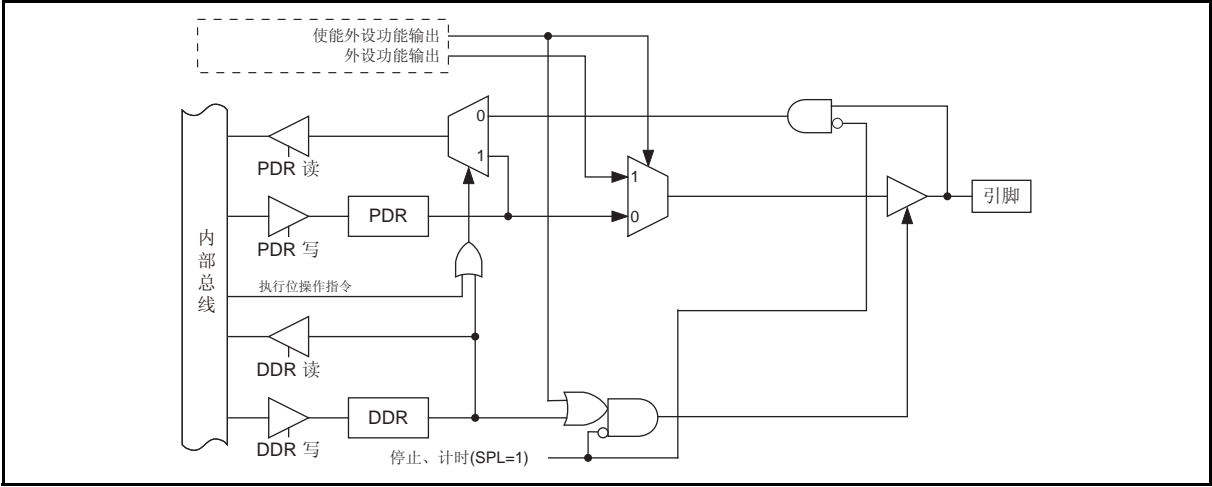
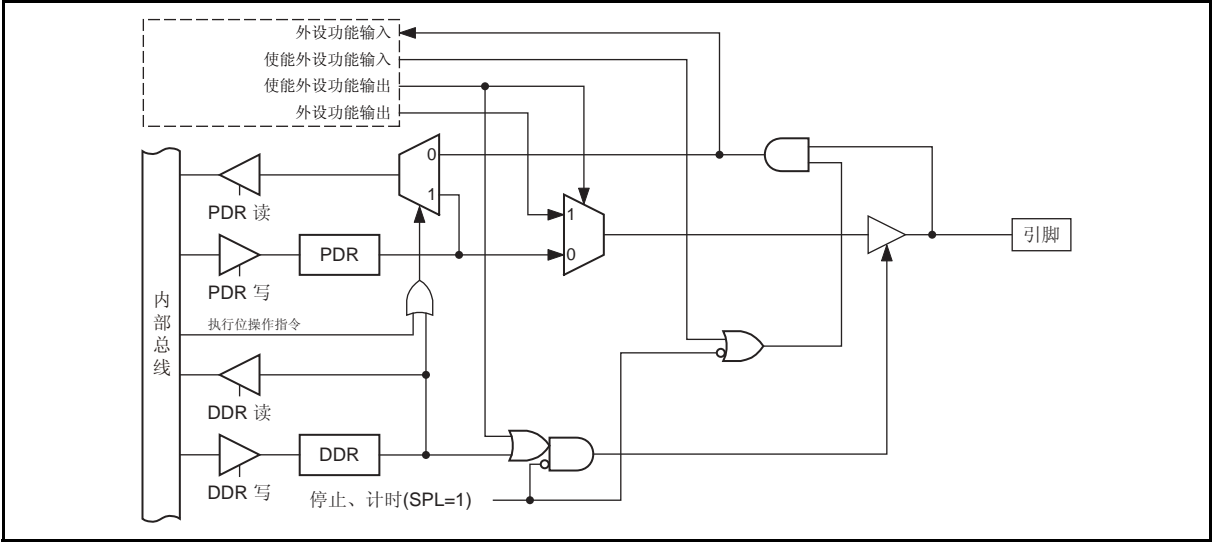


图 22.4-2 16 位 PPG 引脚 TRG1(P67/PPG21/TRG1/OPT5) 框图



22.5 16 位 PPG 定时器的寄存器

本节介绍 16 位 PPG 定时器的寄存器。

■ 16 位 PPG 定时器的寄存器

图 22.5-1 16 位 PPG 定时器的寄存器

16 位 PPG 递减计数器寄存器 (高位) (PDCRH1)									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0FB0 _H	DC15	DC14	DC13	DC12	DC11	DC10	DC09	DC08	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
16 位 PPG 递减计数器寄存器 (低位) (PDCRL1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB1 _H	DC07	DC06	DC05	DC04	DC03	DC02	DC01	DC00	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
16 位 PPG 周期设定缓冲寄存器 (高位) (PCSRH1)									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0FB2 _H	CS15	CS14	CS13	CS12	CS11	CS10	CS09	CS08	11111111 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
16 位 PPG 周期设定缓冲寄存器 (低位) (PCSRL1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB3 _H	CS07	CS06	CS05	CS04	CS03	CS02	CS01	CS00	11111111 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
16 位 PPG 占空比设定缓冲寄存器 (高位) (PDUTH1)									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0FB4 _H	DU15	DU14	DU13	DU12	DU11	DU10	DU09	DU08	11111111 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
16 位 PPG 占空比设定缓冲寄存器 (低位) (PDUTL1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB5 _H	DU07	DU06	DU05	DU04	DU03	DU02	DU01	DU00	11111111 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
16 位 PPG 状态控制寄存器 (高位) (PCNTH1)									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0044 _H	CNTE	STRG	MDSE	RTRG	CKS2	CKS1	CKS0	PGMS	00000000 _B
	R/W	R0,W	R/W	R/W	R/W	R/W	R/W	R/W	
16 位 PPG 状态控制寄存器 (低位) (PCNTL1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0045 _H	EGS1	EGS0	IREN	IRQF	IRS1	IRS0	POEN	OSEL	00000000 _B
	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	R/W	

R/W : 读 / 写 (读值和写值相同)
R(RM1), W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)
R/WX : 只读 (可读。写操作无效。)
R0,W : 只写 (可写。读 "0"。)

MB95330H 系列

22.5.1 16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)

16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1) 是 16 位寄存器，用于读取 16 位 PPG 递减计数器的计数值。

■ 16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)

图 22.5-2 16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)

16 位 PPG 递减计数器寄存器 (高位)(PDCRH1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB0 _H	DC15	DC14	DC13	DC12	DC11	DC10	DC09	DC08	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
16 位 PPG 递减计数器寄存器 (低位)(PDCRL1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB1 _H	DC07	DC06	DC05	DC04	DC03	DC02	DC01	DC00	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	

R/WX : 只读 (可读。写操作无效。)

该寄存器是读 16 位递减计数器的计数值用的 16 位寄存器。寄存器的初始值全部是 "0"。

通常通过以下方法读该寄存器：

- 使用 "MOVW" 指令 (用 16 位存取指令读 PDCRH1 寄存器地址)。
- 使用 "MOV" 指令依次读 PDCRH1、PDCRL1(读 PDCRH1 后，递减计数器低 8 位的值自动保存到 PDCRL1)。

该寄存器为只读，写操作无效。

注：

使用 "MOV" 指令依次读 PDCRL1、PDCRH1 时，PDCRL1 将返回上次的读值，因而无法正确读取 16 递减计数器的值。

22.5.2 16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSL1)

16 位 PPG 周期设定缓冲寄存器用于设定 PPG 生成的输出脉冲的周期。

■ 16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSL1)

图 22.5-3 16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSL1)

16 位 PPG 周期设定缓冲寄存器 (高位)(PCSRH1)									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0FB2 _H	CS15	CS14	CS13	CS12	CS11	CS10	CS09	CS08	11111111 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
16 位 PPG 周期设定缓冲寄存器 (低位)(PC SRL1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB3 _H	CS07	CS06	CS05	CS04	CS03	CS02	CS01	CS00	11111111 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同)								

该寄存器是用于设定 PPG 产生的输出脉冲周期的 16 位寄存器。该寄存器的值保存到递减计数器。

通常使用以下方法写寄存器：

- 使用 "MOVW" 指令 (用 16 位存取指令写 PCSRH1 寄存器)。
- 使用 "MOV" 指令依次写 PCSRH1、PCSL1。
向 PCSRH0 写值后 (向 PCSRL1 写值前)，递减计数器发生负载时，上次 PCSRH0/PCSL0 的写值载入递减计数器。计数期间，变更 PCSRH0/PCSL0 的值时，从递减计数器的下次载入时修正值生效。

切勿设为 PCSRH1=00_H、PCSL1=00_H 或 PCSRH1=00_H、PCSL1=01_H。

注：

使用 "MOV" 指令按 PCSRL1、PCSRH1 顺序写值后，计数器发生负载时，上次 PCSRH1 的写值和当前 PCSRL1 的写值载入递减计数器。需注意不能设定正确的周期。

22.5.4 16 位 PPG 状态控制寄存器高位 / 低位 (PCNTH1,PCNTL1)

16 位 PPG 状态控制寄存器用于使能 / 禁止 16 位 PPG 定时器、设定软件触发、再触发控制中断和输出极性相关的工作状态。另外，也可用于检查工作状态。

■ 16 位 PPG 状态控制寄存器高位 (PCNTH1)

图 22.5-5 16 位 PPG 状态控制寄存器高位 (PCNTH1)

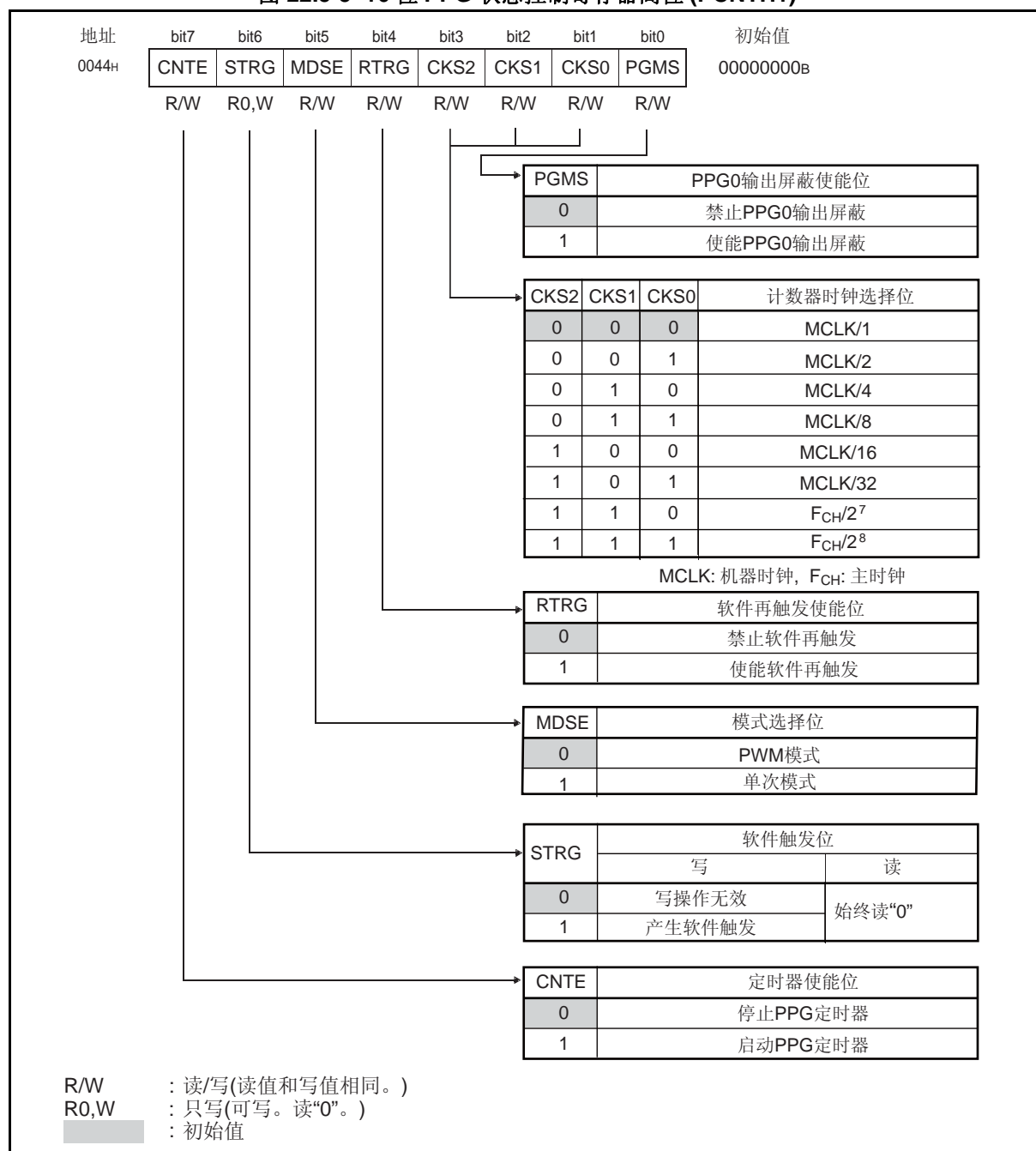


表 22.5-1 16 位 PPG 状态控制寄存器高位 (PCNTH1)

位名称		功能描述
bit7	CNTE: 定时器使能位	使能 / 停止 PPG 定时器操作。 清 "0": PPG 立即停止操作, PPG1 输出返回初始电平 (OSEL = 0, 输出 "L"; OSEL=1, 输出 "H")。 置 "1": 使能 PPG 操作, PPG 进入等待触发的待机状态。
bit6	STRG: 软件触发位	软件启动 PPG 定时器。 置 "1": CNTE 位 = "1" 时, PPG 定时器启动。 始终读 "0"。
bit5	MDSE: 模式选择位	设定 PPG 操作模式。 清 "0": PPG 以 PWM 模式运行。 置 "1": PPG 以单次模式运行。 注: 运行期间禁止变更。
bit4	RTRG: 软件再触发使能位	使能 / 禁止操作期间的 PPG 软件再触发功能。 清 "0": 禁止软件再触发功能。 置 "1": 使能软件再触发功能。
bit3 ~ bit1	CKS2 ~ CKS0: 计数时钟选择位	选择 16 位 PPG 定时器的工作时钟。 计数时钟信号由预分频器产生。详见 "6.12 预分频器的操作说明"。 注: 副时钟模式时, 时基定时器 (TBT) 停止操作, 因此无法选择 $F_{CH}/2^7$ 和 $F_{CH}/2^8$ 。
bit0	PGMS: PPG 输出屏蔽使能位	与模式设定 (MDSE:bit5)、周期设定 (PCSRH1,PC SRL1) 和占空比设定 (PDUTH1,PDUTL1) 无关, 该位用于禁止 PPG0 输出至指定电平。 清 "0": 使能 PPG1 输出。 置 "1": 屏蔽 PPG1 输出。极性设为 "正极" (PCNTL1 寄存器的 OSEL 位 = "0") 时, PPG0 输出始终屏蔽为 "L"。 极性设为 "反相" (PCNTL1 寄存器的 OSEL 位 = "1") 时, PPG0 输出始终屏蔽为 "H"。

■ 16 位 PPG 状态控制寄存器低位 (PCNTL1)

图 22.5-6 16 位 PPG 状态控制寄存器低位 (PCNTL1)

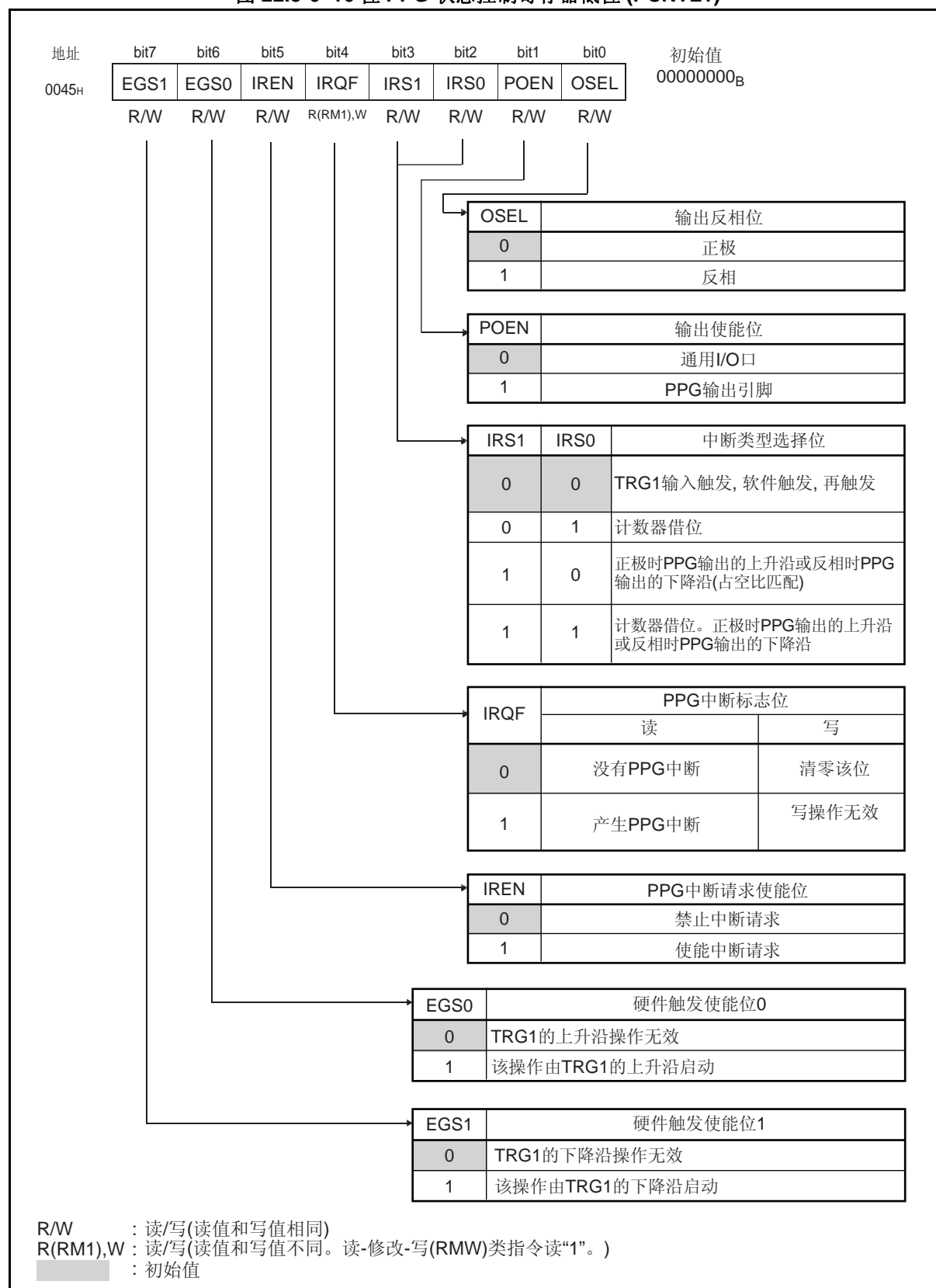


表 22.5-2 16 位 PPG 状态控制寄存器低位 (PCNTL1)

位名称		功能描述															
bit7	EGS1: 硬件触发使能位 1	该位决定使能 / 禁止 TRG1 输入的下降沿以停止操作。 清 "0" : TRG1 的下降沿不影响操作。 置 "1" : TRG1 的下降沿停止操作。															
bit6	EGS0: 硬件触发使能位 0	该位决定使能 / 禁止 TRG1 输入的上升沿以启动操作。 清 "0" : TRG1 的上升沿不影响操作。 置 "1" : TRG1 的上升沿启动操作。															
bit5	IREN: PPG 中断请求使能位	使能 / 禁止向中断控制器发送 PPG 中断请求。 清 "0" : 禁止发送中断请求。 置 "1" : 使能发送中断请求。															
bit4	IRQF: PPG 中断标志位	产生 PPG 中断时, 该位置 "1"。 清 "0" : 清零该位。 置 "1" : 操作无效。 • 读 - 修改 - 写指令时, 始终读 "1"。															
bit3, bit2	IRS1, IRS0: 中断类型选择位	选择 PPG 定时器的中断类型。 <table border="1"> <thead> <tr> <th>IRS1</th><th>IRS0</th><th>中断类型</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>输入 / 软件触发 / 再触发引起中断</td></tr> <tr> <td>0</td><td>1</td><td>计数器借位</td></tr> <tr> <td>1</td><td>0</td><td>正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿</td></tr> <tr> <td>1</td><td>1</td><td>计数器借位, 正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿</td></tr> </tbody> </table>	IRS1	IRS0	中断类型	0	0	输入 / 软件触发 / 再触发引起中断	0	1	计数器借位	1	0	正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿	1	1	计数器借位, 正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿
IRS1	IRS0	中断类型															
0	0	输入 / 软件触发 / 再触发引起中断															
0	1	计数器借位															
1	0	正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿															
1	1	计数器借位, 正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿															
bit1	POEN: 输出使能位	使能 / 禁止输出 PPG 输出引脚。 清 "0" : 引脚用作通用口。 置 "1" : 引脚用作 PPG 定时器输出引脚。															
bit0	OSEL: 输出反相位	选择 PPG 输出引脚的极性。 清 "0" : 内部启动的情况下, PPG 输出为 "L" 且 16 位递减计数器的值和占空比设定寄存器的值匹配时, PPG 输出变为 "H"。递减计数器发生借位 (正极) 时, PPG 输出变为 "L"。 置 "1" : PPG 输出反转 (反相)。															

22.6 16 位 PPG 定时器的中断

16 位 PPG 定时器在以下情况下产生中断请求：

- 触发发生或计数器发生借位
- 正极时产生 PPG 上升沿
- 反相时产生 PPG 下降沿

中断操作由 PCNTL 寄存器的 IRS1(bit3) 和 IRS0(bit2) 控制。

■ 16 位 PPG 定时器的中断

表 22.6-1 介绍 16 位 PPG 定时器的中断控制位和中断源。

表 22.6-1 16 位 PPG 定时器的中断控制位和中断源

项目	描述
中断标志位	PCNTL1:IRQF
中断请求使能位	PCNTL1:IREN
中断类型选择位	PCNTL1:IRS1,IRS0
中断源	PCNTL1:IRS1,IRS0="01B" 因 16 位递减计数器的 TRG1 引脚输入引起的硬件触发、软件触发和再触发
	PCNTL1:IRS1,IRS0="01B" 16 位递减计数器的计数器借位
	PCNTL10:IRS1,IRS0="10B" 正极时的 PPG1 输出上升沿或反相时的 PPG1 输出下降沿。
	PCNTL1:IRS1,IRS0="11B" 16 位递减计数器的计数器借位，正极时的 PPG1 输出上升沿或反相时的 PPG1 输出下降沿

16 位 PPG 状态控制寄存器 (PCNTL1) 的 IRQF(bit4) 置 "1" 且使能中断请求 (PCNTL1:IREN:bit5 = "1") 时，中断发生并输出至控制器。

■ 16 位 PPG 定时器中断相关的寄存器和向量表地址

表 22.6-2 16 位 PPG 定时器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设定寄存器		向量表地址	
		寄存器	设定位	高位	低位
16 位 PPG ch. 1*	IRQ17	ILR4	L17	FFD8 _H	FFD9 _H

ch: 通道

* 16位PPG定时器(ch.1)与MPG(位置检测和比较匹配)共用同一个中断请求号和向量表。

关于全部外设功能的中断请求号和向量表，参考 " 附录 B 中断源一览 "。

22.7 16 位 PPG 定时器的操作和设定步骤示例

16 位 PPG 定时器可运行于 PWM 模式或单次模式。16 位 PPG 定时器也可使用再触发功能。

■ PWM 模式 (PCNTH 寄存器的 MDSE:bit5 = 0)

PWM 操作模式下，输入软件触发或 TRG1 引脚输入引起的硬件触发时，16 位递减计数器载入 16 位 PPG 周期设定缓冲寄存器 (PCSRH1, PCSRL1) 的值并开始递减计数。计数值达到 "1" 时，重载 16 位 PPG 周期设定缓冲寄存器 (PCSRH1、PCSRL1) 的值以执行循环递减计数。

初始状态下，PPG 引脚输出为 "L"。16 位递减计数器的值和占空比设定寄存器的值匹配时，与计数时钟同步，输出切换至 "H"。输出占空比设定值 "H" 后，输出切换至 "L"。(OSEL="1"，输出反相。)

禁止再触发功能 (RTRG = 0) 时，递减计数器运行期间，忽略软件触发 (STRG = 1)。

递减计数器未运行时，自有效触发输入的发生至递减计数器的启动这段时间最长如下：

软件触发 :1 个计数时钟周期 + 2 个机器时钟周期。

TRG1 引脚输入引起硬件触发 :1 个计数时钟周期 + 3 个机器时钟周期

最短时间如下：

软件触发 :2 个机器时钟周期

TRG1 引脚输入引起硬件触发 :3 个机器时钟周期

递减计数器运行时，自有效再触发输入的发生至递减计数器的启动这段时间最长如下：

软件触发 :1 个计数时钟周期 + 2 个机器时钟周期

TRG1 引脚输入引起硬件触发 :1 个计数时钟周期 + 3 个机器时钟周期

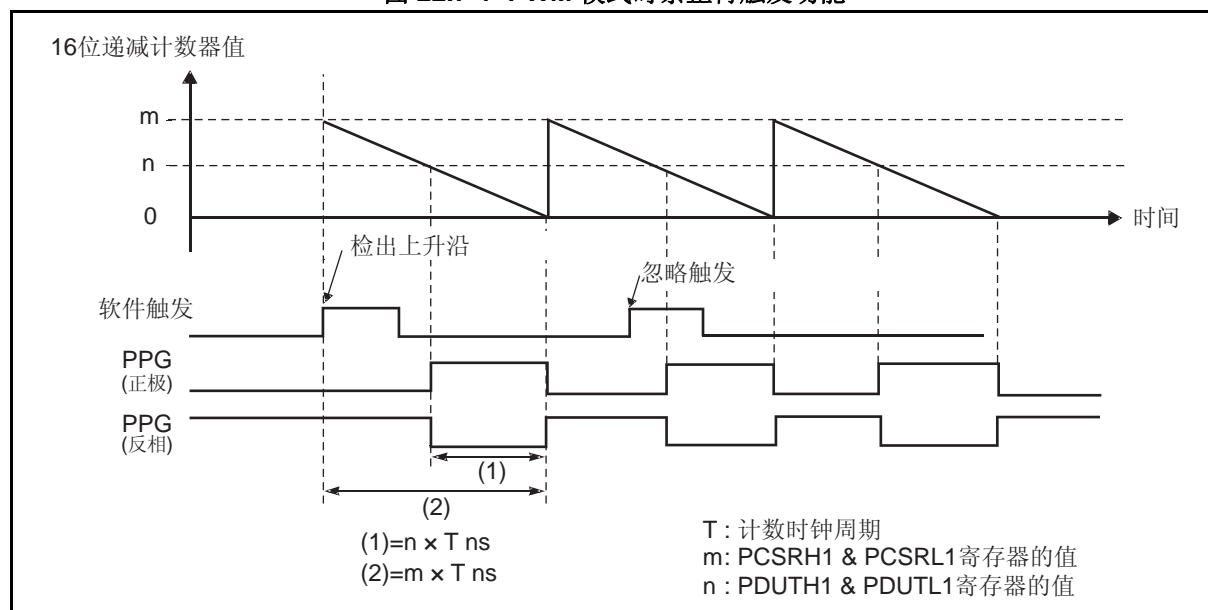
最短时间如下：

软件触发 :2 个机器时钟周期

TRG1 引脚输入引起硬件触发 :3 个机器时钟周期

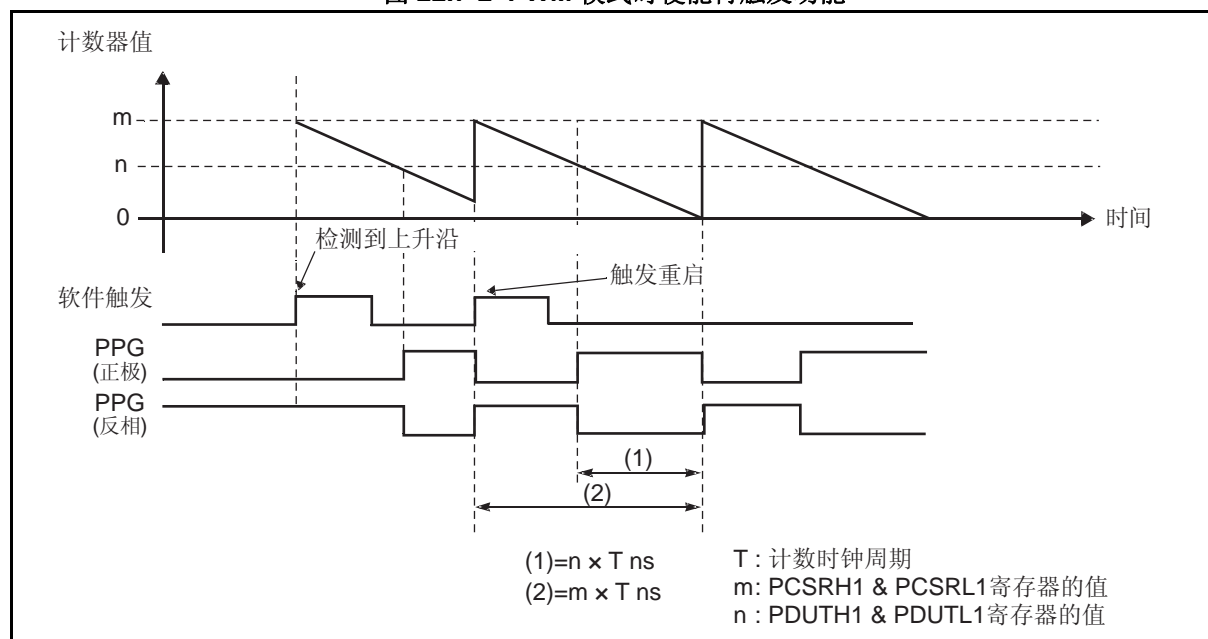
● 禁止再触发功能 (PCNTH1 寄存器的 RTRG:bit4 = 0)

图 22.7-1 PWM 模式时禁止再触发功能



● 使能再触发功能 (PCNTH1 寄存器的 RTRG:bit4 = 1)

图 22.7-2 PWM 模式时使能再触发功能



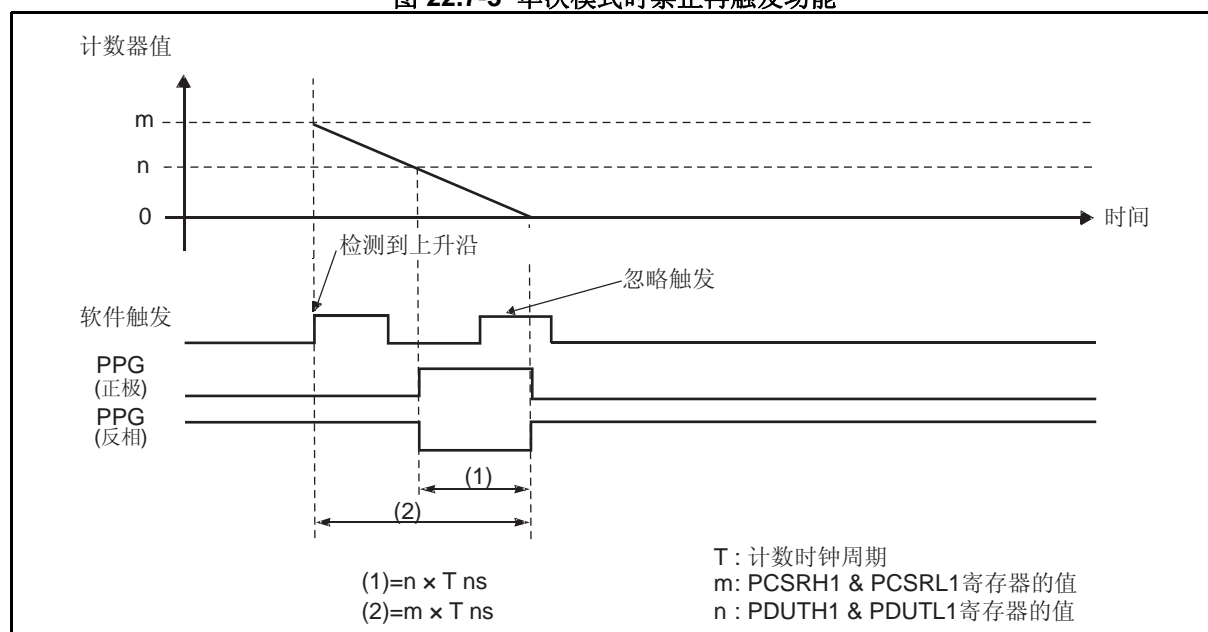
■ 单次模式 (PCNTH1 寄存器的 MDSE:bit5 = 1)

单次模式时, 若发生有效触发输入, 则可输出指定宽度的单一脉冲。使能再触发并在计数器操作期间检出有效触发时, 重载递减计数的值。

初始状态下, PPG0 输出为 "L"。16 位递减计数器的值和占空比设定寄存器的值匹配时, 输出变为 "H"。计数器值达到 "1" 时, 输出返回 "L"。(OSEL="1" 时, 输出反相。)

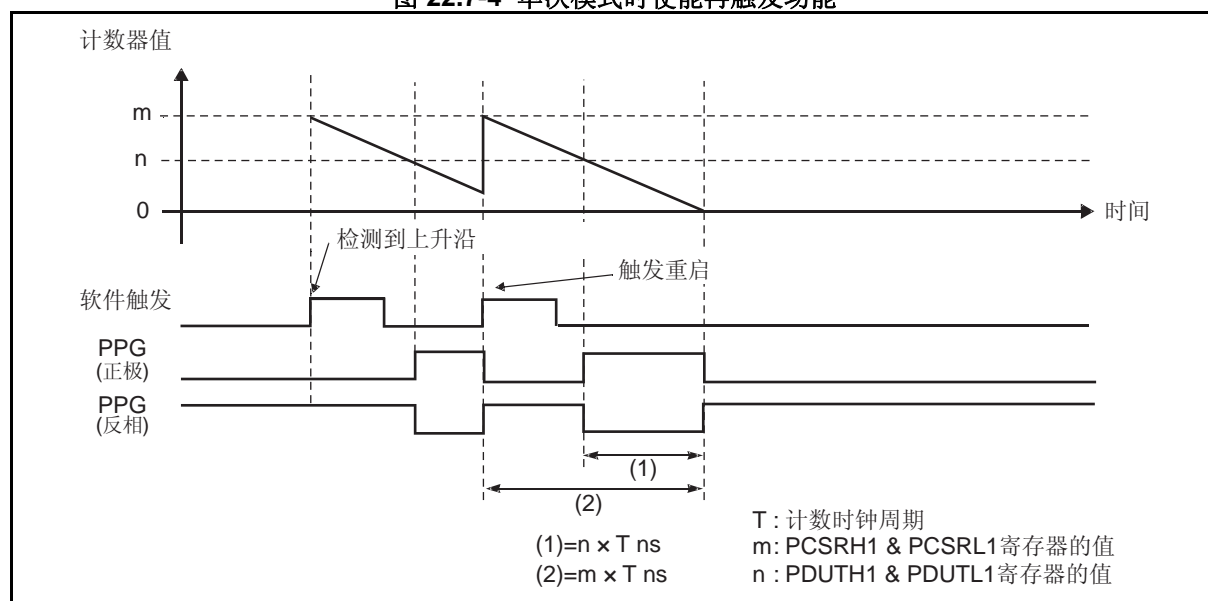
● 禁止再触发 (PCNTH1 寄存器的 RTRG:bit4 = 0)

图 22.7-3 单次模式时禁止再触发功能



● 使能再触发 (PCNTH1 寄存器的 RTRG:bit4 = 1)

图 22.7-4 单次模式时使能再触发功能



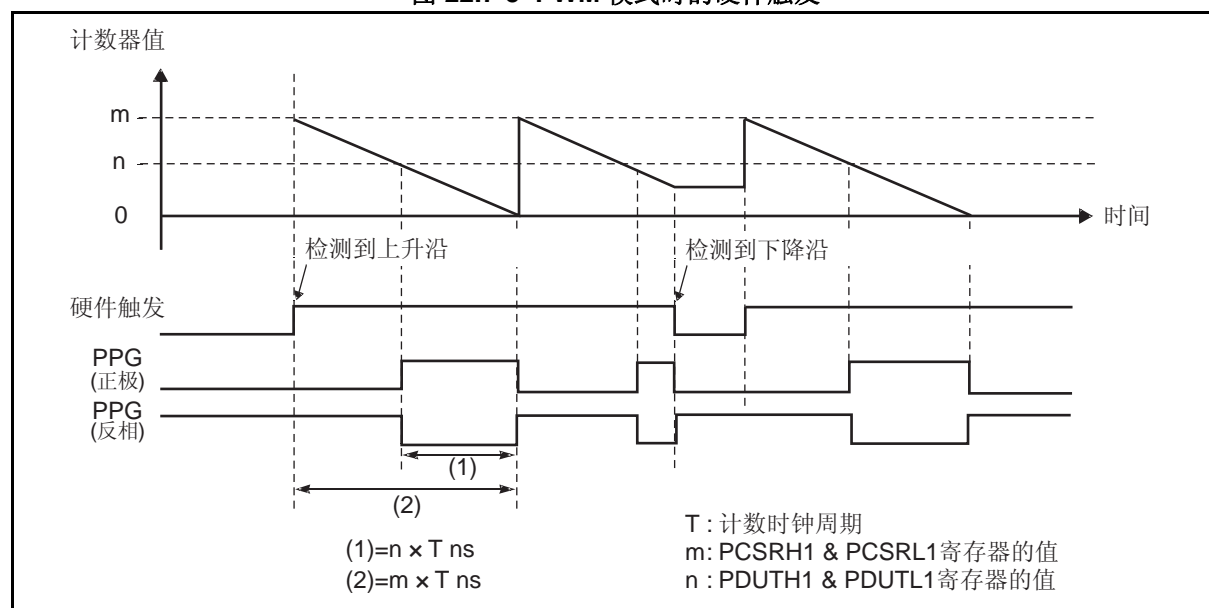
■ 硬件触发

" 硬件触发 " 是指向 TRG1 输入引脚输入信号以启动 PPG 的操作。EGS1,EGS0 设为 "11_B" 且使用 TRG 输入引起硬件触发时, PPG 在上升沿开始操作而在检出下降沿时停止操作。

另外, PPG 定时器再从下个上升沿开始操作。

选择 TRG1 输入硬件触发时, 不管是否选择通过 RTRG 位引起再触发, 通过有效 TRG1 输入引起硬件触发即可执行再触发操作。

图 22.7-5 PWM 模式时的硬件触发



■ 设定步骤示例

以下是 16 位 PPG 定时器的设定步骤示例。

● 初始设定

- 1) 设定中断级 (ILR4)
- 2) 使能硬件触发和中断、选择中断类型、使能输出 (PCNTL1)
- 3) 选择计数时钟和模式、使能定时器操作 (PCNTH1)
- 4) 设定周期 (PCSRH1, PCSRL1)
- 5) 设定占空比 (PDUTH1, PDUTL1)
- 6) 通过软件触发启动 PPG (PCNTH1:STRG = 1)

● 中断处理

- 1) 处理任意中断
- 2) 清除中断请求标志 (PCNTL1:IRQF)

22.8 16 位 PPG 定时器的使用注意事项

本节介绍 16 位 PPG 定时器的使用注意事项。

■ 16 位 PPG 定时器的使用注意事项

● 程序设定时的注意事项

周期值和占空比值相同时，切勿使用再触发功能。否则，再触发后，正极时 PPG 输出于一个计数时钟周期输出 "L" 后，固定为 "H"。

微控制器进入待机模式时，可能导致 TRG1 引脚设定发生改变以致误操作。因此，需禁止定时器使能位 (PCNTH1:CNTE = "0") 或禁止硬件触发使能位 (PCNTL1:EGS1, EGS0 = "00_B").

周期和占空比设为相同的值时，占空比匹配电路就会仅仅产生一次中断。然而，若占空比值大于周期值，占空比匹配也不产生中断。

计数期间，软件使能再触发 (PCNTH1:RTRG=1) 且中断源选为再触发 (PCNTL1:IRS1, IRS0=00) 时，切勿同时禁止定时器使能位 (PCNTH1:CNTE = 0) 和软件触发 (PCNTH1:STRG =1)。若执行了以上操作，即使定时器停止，中断标志位也可能因再触发置位。

22.9 16 位 PPG 定时器的样本程序

本节介绍 16 位 PPG 定时器的样本程序。

■ 样本程序

● PPG 操作模式的设定方法

使用操作模式选择位 (PCNTH1:MDSE)。

操作模式	操作模式选择位 (MDSE)
PWM 模式	清 "0"
单次模式	置 "1"

● 工作时钟的选择方法

使用工作时钟选择位 (PCNTH1:CKS2/CKS1/CKS0) 选择时钟。

● PPG 输出引脚的使能 / 禁止方法

使用输出使能位 (PCNTL1:POEN)。

受控对象	输出使能位 (POEN)
使能 PPG 输出	置 "1"
禁止 PPG 输出	清 "0"

● PPG 操作的使能 / 禁止方法

使用定时器使能位 (PCNTH1:CNTTE)。

受控对象	定时器使能位 (CNTTE)
停止 PPG 操作	清 "0"
使能 PPG 操作	置 "1"

启动 PPG 前使能 PPG 操作。

● 软件启动 PPG 操作的方法

使用软件触发位 (PCNTH1:STRG)。

受控对象	软件触发位 (STRG)
软件启动 PPG 操作	置 "1"

● 软件触发的再触发功能的使能 / 禁止方法

使用再触发使能位 (PCNTH1:RTRG)。

受控对象	再触发使能位 (RTRG)
使能再触发功能	置 "1"
禁止再触发功能	清 "0"

● 触发输入的上升沿启动 / 停止操作的方法

使用硬件触发使能位 (PCNTL1:EGS0)。

受控对象	硬件触发使能位 (EGS0)
上升沿启动操作	置 "1"
上升沿停止操作	清 "0"

● 触发输入的下降沿启动 / 停止操作的方法

使用硬件触发使能位 (PCNTL1:EGS1)。

受控对象	硬件触发使能位 (EGS1)
下降沿启动操作	置 "1"
下降沿停止操作	清 "0"

● PPG 输出的反相方法

使用输出反相位 (PCNTL1:OSEL)。

受控对象	输出反相位 (OSEL)
PPG 输出反相	置 "1"

● PPG 输出设为 "H" 或 "L" 电平的方法

使用 PPG 输出屏蔽使能位 (PCNTH1:PGMS) 和输出反相位 (PCNTL1:OSEL)。

受控对象	PPG 输出屏蔽使能位 (PGMS)	输出反相位 (OSEL)
设为 "H" 电平	置 "1"	置 "1"
设为 "L" 电平	置 "1"	清 "0"

● 中断源的选择方法

中断选择位 (PCNTL1:IRS1/IRS0) 用于选择中断源。

中断源	中断选择位 (IRS1/IRS0)
输入引起触发、软件触发、再触发	向该位写 "00 _B "
计数器借位	向该位写 "01 _B "
正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿	向该位写 "10 _B "
计数器借位，正极时的 PPG 输出上升沿或反相时的 PPG 输出下降沿	向该位写 "11 _B "

● 中断相关的寄存器

中断级由中断级设定寄存器设定，参考下表：

中断源	中断级设定寄存器	中断向量
ch.1	中断级寄存器 (ILR4) 地址 :0007D _H	#17 地址 :0FFD8 _H

● 中断的使能 / 禁止 / 清零方法

中断请求使能位 (PCNTL1:IREN) 用于使能中断。

受控对象	中断请求使能位 (IREN)
屏蔽中断请求	清 "0"
使能中断请求	置 "1"

中断请求标志 (PCNTL1:IRQF) 用于清零中断请求。

受控对象	中断请求标志 (IRQF)
清零中断请求	清 "0"

16 位重载定时器

本章介绍 16 位重载定时器的功能和操作。

- 23.1 16 位重载定时器的概要
- 23.2 16 位重载定时器的配置
- 23.3 16 位重载定时器的通道
- 23.4 16 位重载定时器的引脚
- 23.5 16 位重载定时器的寄存器
- 23.6 16 位重载定时器的中断
- 23.7 16 位重载定时器的操作和设定步骤示例
- 23.8 16 位重载定时器的使用注意事项
- 23.9 16 位重载定时器的设定示例

23.1 16 位重载定时器的概要

16 位重载定时器可在两个时钟模式下选择两个计数器操作模式。16 位定时器发生下溢时，若产生中断，则可用作间隔定时器。

■ 16 位重载定时器的操作模式

表 23.1-1 介绍 16 位重载定时器的操作模式。

表 23.1-1 16 位重载定时器的操作模式

时钟模式	计数器操作模式	触发操作模式
内部时钟模式	重载模式	软件触发操作 外部触发输入操作 外部门输入操作
	单次模式	
事件计数模式 (外部时钟模式)	重载模式	软件触发操作
	单次模式	

■ 内部时钟模式

定时器控制状态寄存器高位 (TMCSRH1) 的计数时钟设定位 (CSL2 ~ CSL0) 设为 "111_B" 以外的值时，选定内部时钟模式。

内部时钟模式时，可选以下三种触发操作模式。

● 软件触发操作

定时器控制状态寄存器低位 (TMCSRL1) 的计数使能位 (CNTE) 置 "1" 时，若软件触发位也置 "1"，则计数开始。

● 外部触发输入操作

定时器控制状态寄存器低位 (TMCSRL1) 的计数使能位 (CNTE) 置 "1" 时，若操作模式设定位 (MOD2 ~ MOD0) 指定的有效边沿 (可选上升沿、下降沿或双沿) 输入至 TI1 引脚，则计数开始。

● 外部门输入操作

定时器控制状态寄存器低位 (TMCSRL1) 的计数使能位 (CNTE) 置 "1" 时，若操作模式设定位 (MOD2 ~ MOD0) 指定的有效触发输入电平 (可选 "L" 或 "H") 输入至 TI1 引脚，则计数开始。

■ 事件计数模式 (外部时钟模式)

定时器控制状态寄存器高位 (TMCSRH1) 的计数时钟设定位 (CSL2 ~ CSL0) 设为 "111_B" 时，若操作模式设定位 (MOD2 ~ MOD0) 指定的触发输入有效边沿 (上升沿、下降沿或双沿) 输入至 TI1 引脚，则计数开始。输入固定周期的外部时钟时，重载定时器可用作间隔定时器。

■ 计数器操作模式

● 重载模式

16 位递减计数器 ("0000_H" → "FFFF_H") 发生下溢时，16 位重载寄存器 (TMRLRH1/TMRLRL1) 的值载入 16 位递减计数器，计数继续。另外，由于下溢引起输出中断请求，

所以可用作间隔定时器。

- 单次模式

16 位递减计数器发生下溢时，产生中断。

计数期间，TO1 引脚输出方波以表示当前计数器正在运行。

23.2 16 位重载定时器的配置

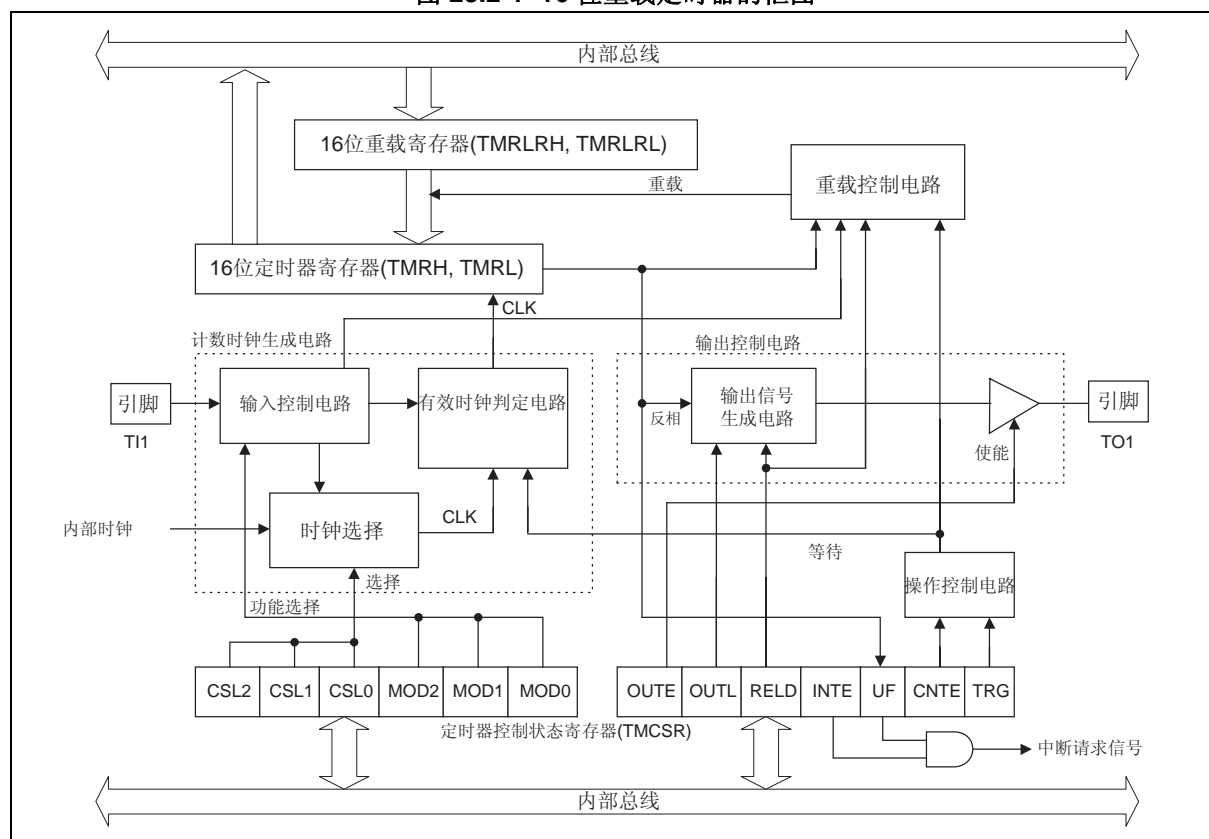
16 位重载定时器包含以下模块：

- 计数时钟发生电路
- 重载控制电路
- 输出控制电路
- 操作控制电路
- 16 位定时器寄存器 (TMRH1, TMRL1)
- 16 位重载寄存器 (TMRLRH1, TMRLRL1)
- 定时器控制状态寄存器 (TMCSRH1, TMCSRL1)

■ 16 位重载定时器的框图

图 23.2-1 是 16 位重载定时器的框图。

图 23.2-1 16 位重载定时器的框图



MB95330H 系列

● 计数时钟生成电路

16 位重载定时器的计数时钟由内部时钟或 TI1 引脚输入信号产生。

● 重载控制电路

定时器启动或下溢发生时，该电路控制重载操作。

● 输出控制电路

控制 16 位递减计数器的下溢引起的 TO1 引脚输出反相和 TO1 引脚输出的使能 / 禁止。

● 操作控制电路

控制 16 位递减计数器的启 / 停。

● 16 位定时器寄存器 (TMRH1, TMRL1)

TMRH 和 TMRL 构成 16 位递减计数器。该寄存器始终读出当前计数值。

● 16 位重载寄存器 (TMRLRH1, TMRLRL1)

该寄存器设定 16 位递减计数器的载入值。16 位重载寄存器的设定值载入 16 位递减计数器后，递减计数。

● 定时器控制状态寄存器 (TMCSRH1, TMCSRL1)

该寄存器不但可以指示当前工作状态，还可以控制 16 位重载定时器计数时钟的操作模式、时钟选择、中断和 16 位重载定时器的其他方面。

■ 输入时钟

16 位重载定时器将预分频器的输出时钟或 TI1 引脚的输入信号用作输入时钟 (计数时钟)。

23.3 16 位重载定时器的通道

本节介绍 16 位重载定时器的通道。

■ 16 位重载定时器的通道

本系列的各单元搭载 16 位重载定时器的一路通道。表 23.3-1 和表 23.3-2 是通道、引脚和寄存器的对应关系。

表 23.3-1 16 位重载定时器的引脚

通道	引脚名	引脚功能
1	TO1	定时器输出
	TI1	定时器输入

表 23.3-2 16 位重载定时器的寄存器

通道	寄存器名	对应寄存器 (本手册内使用以下名称)
1	TMCSRH1	16 位重载定时器控制状态寄存器 (高位)
	TMCSRL1	16 位重载定时器控制状态寄存器 (低位)
	TMRH1	16 位重载定时器定时器寄存器 (高位)
	TMRL1	16 位重载定时器定时器寄存器 (低位)
	TMRLRH1	16 位重载定时器重载寄存器 (高位)
	TMRLRL1	16 位重载定时器重载寄存器 (低位)

MB95330H 系列

23.4 16 位重载定时器的引脚

本节介绍 16 位重载定时器的引脚及框图。

■ 16 位重载定时器的关联引脚

16 位重载定时器的关联引脚有 :TI1 和 TO1 引脚。

● TI1 引脚

既可用作通用 I/O 口也可用作计数器 (TI1) 的外部脉冲输入引脚。

TI1: 计数期间, 对输入到该引脚的任何脉冲边沿进行计数。若计数器操作时用作 TI1 引脚, 端口方向寄存器 (DDR6) 设为 "0" 以将该引脚用作输入口。

● TO1 引脚

既可用作通用 I/O 口也可用作 16 位重载定时器 (TO1) 的输出引脚。

TO1: 输出 16 位重载定时器的波形。

该引脚用作 16 位重载定时器的 TO1 引脚时, 若使能定时器输出 (TMCSRL1:OUTE = 1), 与端口方向寄存器 (DDR1) 的设定无关, 自动执行输出且该引脚用作定时器输出 TO1 引脚。

■ 16 位重载定时器的关联引脚框图

图 23.4-1 16 位重载定时器的引脚 TI1(P61/INT09/SCL/TI1) 框图

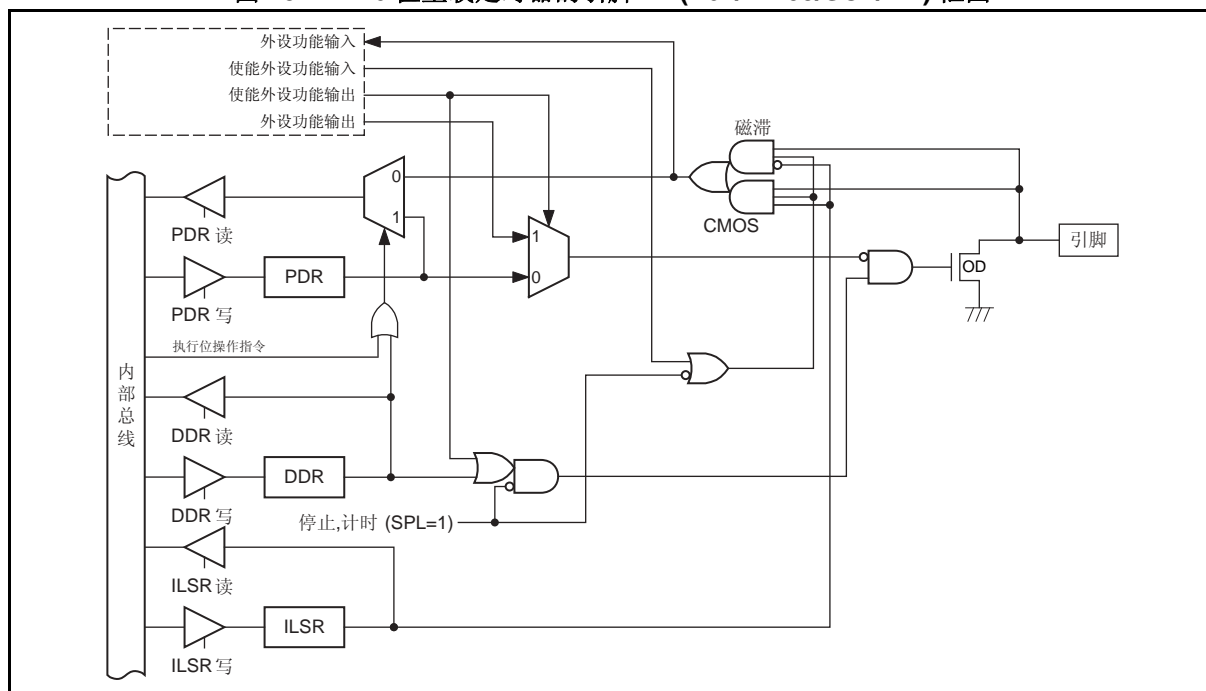
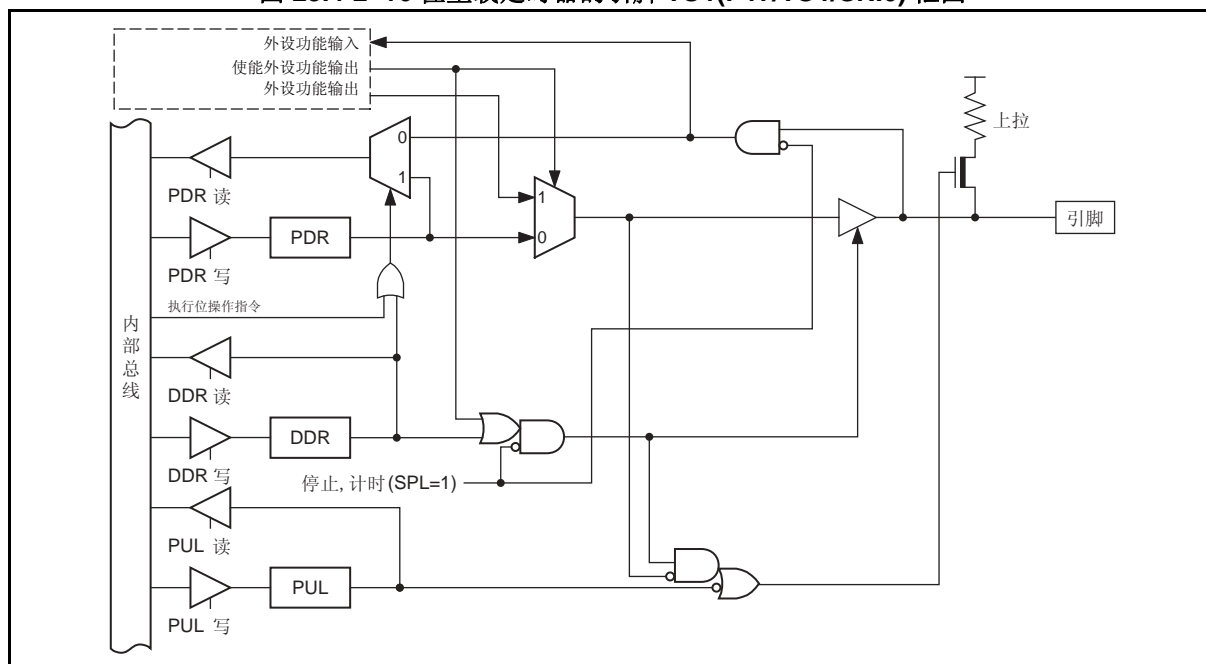


图 23.4-2 16 位重载定时器的引脚 TO1(P17/TO1/SNI0) 框图



MB95330H 系列

23.5 16 位重载定时器的寄存器

本节介绍 16 位重载定时器的寄存器。

■ 16 位重载定时器的寄存器

图 23.5-1 介绍 16 位重载定时器的寄存器。

图 23.5-1 16 位重载定时器的寄存器

16 位重载定时器控制状态寄存器 (高位)(TMCSRH1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0040 _H	-	-	CSL2	CSL1	CSL0	MOD2	MOD1	MOD0
	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W
16 位重载定时器控制状态寄存器 (低位)(TMCSRL1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0041 _H	-	OUTE	OUTL	RELD	INTE	UF	CNTE	TRG
	R0/WX	R/W	R/W	R/W	R/W	R(RM1),W	R/W	R0,W
16 位重载定时器定时器寄存器 (高位)(TMRH1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FA8 _H	D15	D14	D13	D12	D11	D10	D9	D8
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
16 位重载定时器定时器寄存器 (低位)(TMRL1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FA9 _H	D7	D6	D5	D4	D3	D2	D1	D0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
16 位重载定时器重载寄存器 (高位)(TMRLRH1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FA8 _H	D15	D14	D13	D12	D11	D10	D9	D8
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
16 位重载定时器重载寄存器 (低位)(TMRLRL1)								
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0FA9 _H	D7	D6	D5	D4	D3	D2	D1	D0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
R/W : 读 / 写 (读值和写值相同) R(RM1), W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。) R0, W : 只写 (可写。读 "0"。) R0/WX : 读 "0"。写操作无效。 - : 未定义位								
注: TMRH1 和 TMRLRH1 分配同一地址。 TMRL1 和 TMRLRL1 分配同一地址。								

23.5.1 16 位重载定时器控制状态寄存器高位 (TMCSRH1)

16 位重载定时器控制状态寄存器 (TMCSRH1) 设定 16 位重载定时器的操作模式和工作状态。

■ 16 位重载定时器控制状态寄存器高位 (TMCSRH1)

图 23.5-2 16 位重载定时器控制状态寄存器高位 (TMCSRH1)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0040H	-	-	CSL2	CSL1	CSL0	MOD2	MOD1	MOD0	00000000 _B
	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	

MOD2	MOD1	MOD0	工作模式选择位 (内部时钟模式时, CSL2, CSL1, CSL0 = "111 _B " 除外的任意值)	
			输入引脚功能	有效沿、电平
0	0	0	外部输入无效	-
0	0	1	触发输入	上升沿
0	1	0		下降沿
0	1	1		双沿
1	X	0	门输入	"L"电平
1	X	1		"H"电平

MOD2	MOD1	MOD0	工作模式选择位 (事件计数模式时, CSL2, CSL1, CSL0 = 111 _B)	
			输入引脚功能	有效沿
0	0	0	外部输入无效	-
0	0	1	触发输入	上升沿
0	1	0		下降沿
0	1	1		双沿
1	X*	X*	禁止设定	

* X: 可选择"0"或"1"。

CSL2	CSL1	CSL0	计数时钟选择位	
			工作模式	计数时钟
0	0	0	内部时钟	MCLK/2
0	0	1		MCLK/4
0	1	0		MCLK/8
0	1	1		MCLK/16
1	0	0		MCLK/32
1	0	1		FCH/2 ⁷
1	1	0		FCH/2 ⁸
1	1	1	事件计数	TI1引脚

MCLK : 机器时钟频率
FCH : 主时钟振荡频率
R/W : 读/写(读值和写值相同)
R0/WX : 读"0"。写操作无效。
- : 未定义位
: 初始值

表 23.5-1 16 位重载定时器定时器控制状态寄存器高位 (TMCSRH1)

位名称		功能描述
bit7, bit6	未定义位	读值始终为 "0"。写操作无效。
bit5 ~ bit3	CSL2、 CSL1、 CSL0: 时钟计数选择位	选择 16 位重载定时器的计数时钟。 设为 "111_B" 之外的值 : 计数内部时钟 (内部时钟模式)。内部时钟由预分频器产生。详见 "6.12 预分频器的操作说明"。 设为 "111_B" : 计数外部事件时钟边沿。(事件计数时钟)
bit2 ~ bit0	MOD2、 MOD1、 MOD0: 操作模式选择位	设定 16 位重载定时器的工作状态。 <ul style="list-style-type: none">内部时钟模式 (CSL2 ~ CSL0 = "111_B" 除外) MOD2 位选择输入引脚功能。 MOD2 位清 "0":<ul style="list-style-type: none">- TI1 引脚触发输入。- MOD1 和 MOD0 位选择检测边沿。- 检出边沿后, 16 位重载定时器重载寄存器的值重载入 16 位重载定时器定时器寄存器 (TMR), TMR 开始计数。MOD2 位置 "1":<ul style="list-style-type: none">- TI1 引脚用作门输入。- MOD1 置位无效。- MOD0 位选择有效信号电平 ("H" 或 "L")。仅输入有效信号电平时, TMR 计数。注: MOD2 ~ MOD0 是 "000_B" 时, 禁止外部输入。这时, TRG 位用于通过软件启动操作。 <ul style="list-style-type: none">事件计数模式 (CSL2 ~ CSL0 = "111_B")<ul style="list-style-type: none">- MOD2 位始终清 "0"。- 自 TI1 引脚输入外部事件时钟。- MOD1 和 MOD0 位选择检测边沿。

23.5.2 16 位重载定时器控制状态寄存器低位 (TMCSRL1)

16 位重载定时器控制状态寄存器低位 (TMCSRL1) 设定 16 位重载定时器的工作状态、使能 / 禁止计数操作、控制中断以及确认中断请求状态。

■ 16 位重载定时器控制状态寄存器低位 (TMCSRL1)

图 23.5-3 16 位重载定时器控制状态寄存器低位 (TMCSRL1)

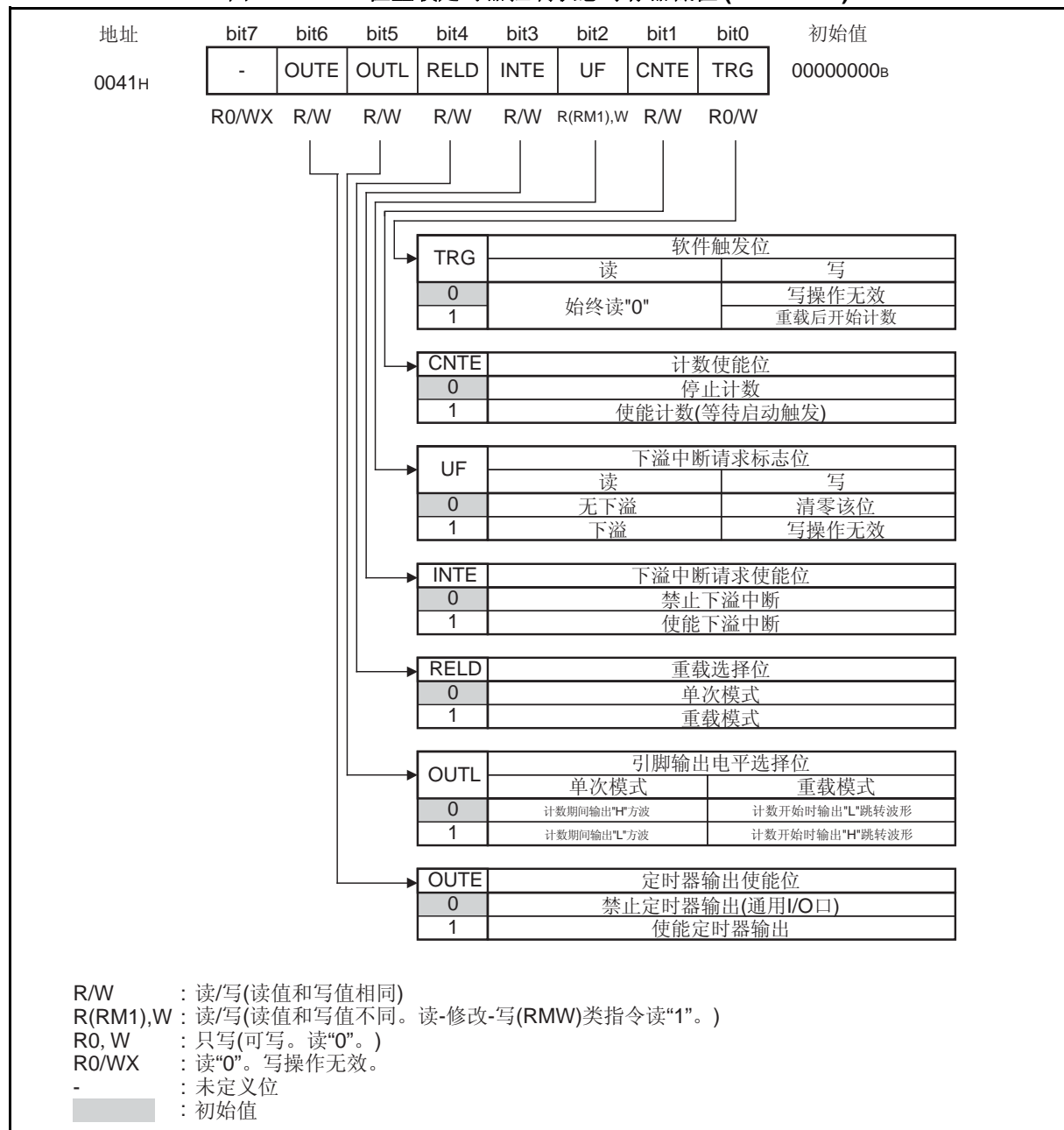


表 23.5-2 16 位重载定时器控制状态寄存器低位 (TMCSRL1)

位名称		功能描述
bit7	未定义位	读值始终为 "0"。写操作无效。
bit6	OUTE: 定时器输出使能位	设定 16 位重载定时器的 TO1 引脚功能。 清 "0" : 用作通用 I/O 口。 置 "1" : 用作 16 位重载定时器的 TO1 引脚。
bit5	OUTL: 引脚输出电平选择位	设定 16 位重载定时器输出引脚的输出电平。 <ul style="list-style-type: none"> 选择单次模式 (RELD = 0): "0": 16 位重载定时器计数时, 输出 "H" 方波。 "1": 16 位重载定时器计数时, 输出 "L" 方波。 选择重载模式 (RELD = 1): "0": 16 位重载定时器启动时, 输出 "L"; 每次发生下溢时输出跳转。 "1": 16 位重载定时器启动时, 输出 "H"; 每次发生下溢时输出跳转。
bit4	RELD: 重载选择位	设定下溢时的重载操作。 "0" : 发生下溢时, 计数暂停。(单次模式) "1" : 发生下溢时, 16 位重载寄存器的设定值载入 16 位定时器寄存器, 计数继续。(重载模式)
bit3	INTE: 下溢中断请求使能位	使能 / 禁止下溢中断。 清 "0" : 屏蔽中断请求。 置 "1" : 使能中断请求。
bit2	UF: 下溢中断请求标志位	指示 16 位重载定时器发生下溢。 清 "0" : 清零 UF 位。 置 "1" : 写操作无效。 • 读 - 修改 - 写指令时, 始终读 "1"。
bit1	CNTE: 计数使能位	使能 / 禁止 16 位重载定时器的操作。 "0" : 停止计数 "1" : 启动触发等待状态。输入启动触发时, 16 位定时器寄存器开始计数。
bit0	TRG: 软件触发位	支持软件启动 16 位重载定时器。 仅当使能定时器 (CNTE = 1) 时, TRG 位有效。 "0" : 操作无效。 "1" : 16 位重载寄存器的值重载入 16 位定时器寄存器后, 16 位定时器寄存器从下次计数时钟输入时开始计数。 注: 该位和 CNTE 位同时置 "1" 也不影响操作。 • 始终读 "0" : 置 "1" 以启动定时器后, 定时器实际开始计数前, 该位读 "1"。

23.5.3 16 位重载定时器定时器寄存器高位 (TMRH1)/ 低位 (TMRL1)

16位重载定时器定时器寄存器高位(TMRH1)/低位(TMRL1)读出16位递减计数器的值。

■ 16 位重载定时器定时器寄存器高位 (TMRH1)/ 低位 (TMRL1)

图 23.5-4 16 位重载定时器定时器寄存器高位 (TMRH1)/ 低位 (TMRL1)

TMRH1	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	D15	D14	D13	D12	D11	D10	D9	D8	00000000 _B
0FA8 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
TMRL1	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	D7	D6	D5	D4	D3	D2	D1	D0	00000000 _B
0FA9 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同)								

16 位定时器寄存器读取 16 位递减计数器的值。

若计数开始时使能计数 (TMCSRL1:CNT=1)，则 16 位重载寄存器的写值重载入该寄存器，定时器开始递减计数。

注：

- 该寄存器可在计数期间读计数值。读计数值时，使用字传输指令或按高位 → 低位顺序读取。需设为读高位字节时保存低位字节的电路结构。
- 该寄存器为只读，与 16 位重载寄存器共用同一地址。因此，写这些寄存器等同于写 16 位重载寄存器。

MB95330H 系列

23.5.4 16 位重载定时器重载寄存器高位 (TMRLRH1)/ 低位 (TMRLRL1)

16 位重载定时器重载高位 (TMRLRH1)/ 低位 (TMRLRL1) 寄存器设定 16 位递减计数器的重载值。16 位重载寄存器的值重载入 16 位递减计数器以执行递减计数。

■ 16 位重载定时器重载寄存器高位 (TMRLRH1)/ 低位 (TMRLRL1)

图 23.5-5 16 位重载定时器重载寄存器高位 (TMRLRH1)/ 低位 (TMRLRL1)

TMRLRH1	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	D15	D14	D13	D12	D11	D10	D9	D8	00000000 _B
0FA8 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
TMRLRL1	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	D7	D6	D5	D4	D3	D2	D1	D0	00000000 _B
0FA9 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同)								

该寄存器用于设定 16 位递减计数器的重载值。

启动时或下溢时，16 位重载定时器重载寄存器的值重载入 16 位递减计数器以执行递减计数。(计数期间可改写)

注：

- 计数期间，也可向该寄存器写值。需使用字传输指令执行写访问或按高位 → 低位的顺序写入。(需设为写低位字节时高位字节仍有效的电路结构。)
- 该寄存器为只写，与 16 位定时器寄存器共用同一地址。因此，读该寄存器等同于读 16 位定时器寄存器。

23.6 16 位重载定时器的中断

16 位递减计数器发生下溢时，16 位重载定时器输出中断请求。

■ 16 位重载定时器的中断

表 23.6-1 介绍 16 位重载定时器的中断控制位和中断源。

表 23.6-1 16 位重载定时器的中断控制位和中断源

项目	说明
中断请求标志位	TMCSRL1 寄存器的 UF 位
中断请求使能位	TMCSRL1 寄存器的 INTE 位
中断源	递减计数器 (TMRH1/TMRL1) 的下溢

16 位重载定时器中，16 位递减计数器 ("0000_H" → "FFFF_H") 发生下溢时，16 位重载定时器控制状态寄存器低位 (TMCSRL1) 的下溢中断请求标志位 (UF) 置 "1"。若使能下溢中断请求使能位 (INTE = 1)，则中断请求输出至中断控制器。

"附录 B 中断源一览" 列有全部外设功能的中断请求号和向量表。

■ 16 位重载定时器中断相关的寄存器和向量表地址

表 23.6-2 16 位重载定时器的中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设定寄存器		向量表地址	
		寄存器	设定位	高位	低位
16 位重载定时器 ch. 1*	IRQ16	ILR4	L16	FFDA _H	FFDB _H

ch.: 通道

*16 位重载定时器与 1²C 和 MPG(写时序 / 比较清零) 共用同一中断请求号和向量表。
关于所有外设功能的中断请求号和向量表，参考 "附录 B 中断源一览"。

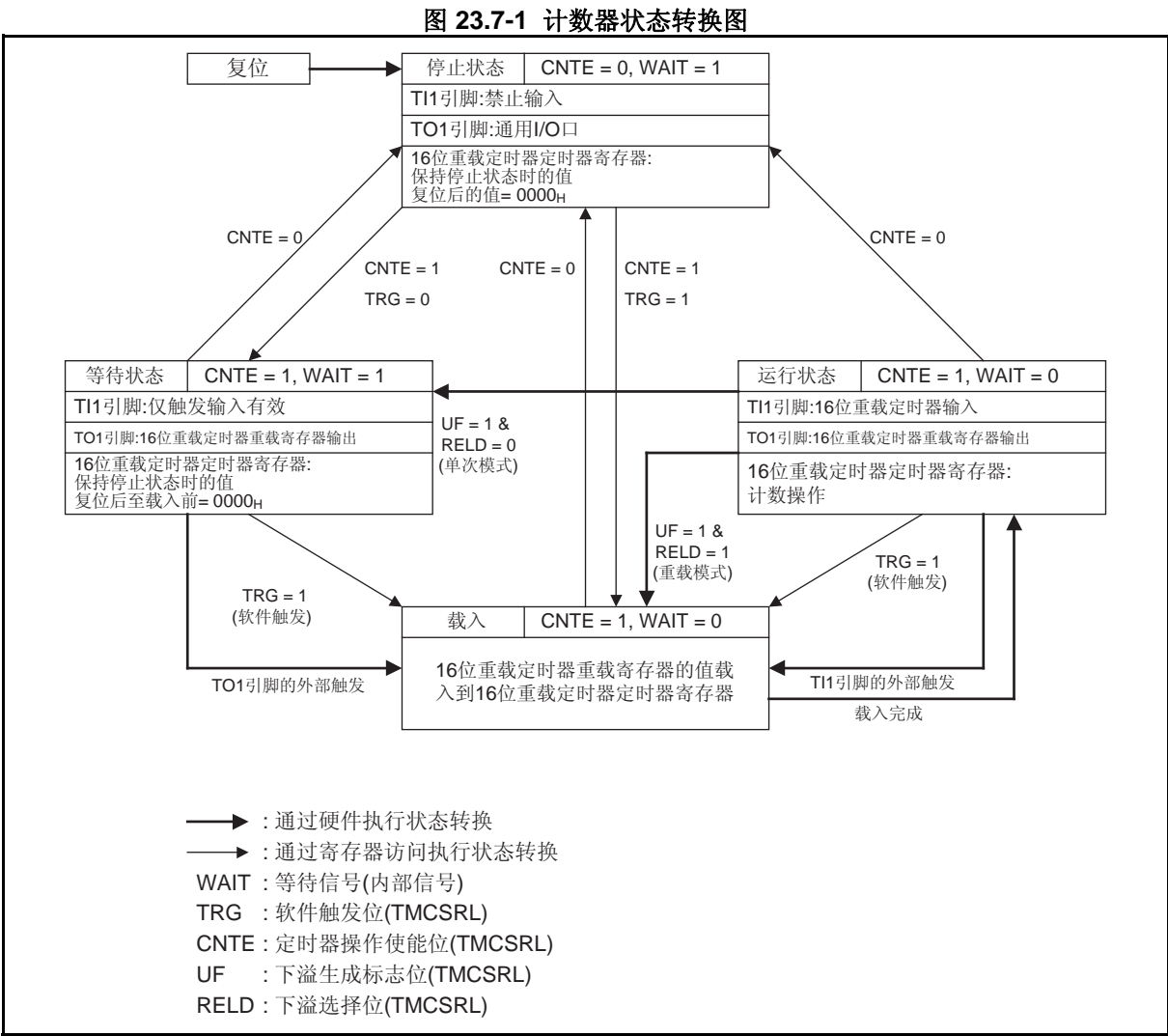
23.7 16 位重载定时器的操作和设定步骤示例

本节介绍 16 位重载定时器计数器的工作状态。

■ 计数器的工作状态

计数器状态取决于 16 位重载定时器控制状态寄存器 (TMCSRL1) 的计数使能位 (CNTE) 的值和内部信号启动触发等待信号 (WAIT)。该计数器可设定停止状态 (中止)、等待状态 (等待启动触发) 和 RUN 状态 (工作状态)。

图 23.7-1 是计数器状态转换流程。



■ 设定步骤示例

以下介绍 16 位重载定时器的设定步骤示例。

● 初始设定

- 1) 设定中断级 (ILR4)
- 2) 设定重载值 (TMR1)
- 3) 选择时钟 (TMCSRH1:CSL2 ~ CSL0)
- 4) 选择操作模式 (TMCSRH1:MOD2 ~ MOD0)
- 5) 使能输出 (TMCSRL1:OUTE = 1)
- 6) 选择输出电平 (TMCSRL1:OUTL)
- 7) 选择重载 (TMCSRL1:RELD)
- 8) 使能计数 (TMCSRL1:CNT = 1)
- 9) 软件触发 (TMCSRL1:TRG = 1)
- 10) 使能下溢中断 (TMCSRL1:INTE = 1)

● 中断处理

- 1) 清除下溢中断请求标志 (TMCSRL1:UF=0)
- 2) 禁止下溢中断 (TMCSRL1:INTE = 0)
- 3) 处理任意中断
- 4) 使能下溢中断 (TMCSRL1:INTE = 1)

MB95330H 系列

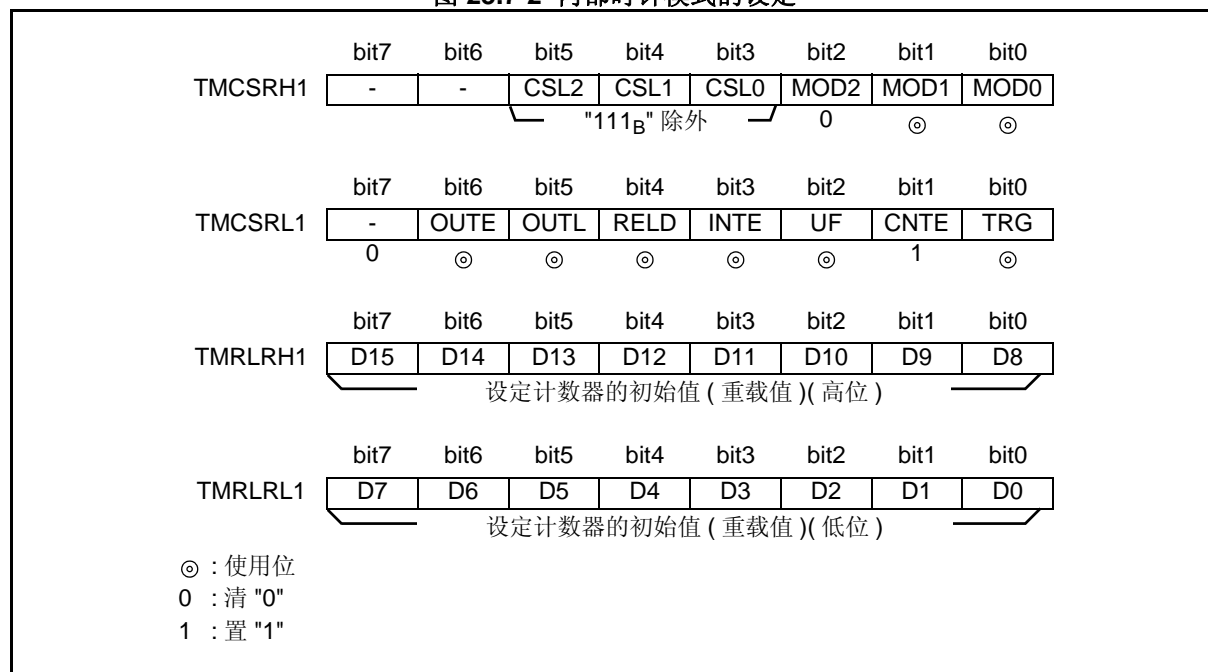
23.7.1 内部时钟模式

与内部计数时钟同步，16 位递减计数器呈递减计数，每当发生下溢 ("0000_H" \rightarrow "FFFF_H") 时，输出中断请求到中断控制器。另外，可输出 TO1 引脚的跳转波形。

内部时钟模式的设定

定时器如图 23.7-2 所示的寄存器设定就能作为间隔定时器使用。

图 23.7-2 内部时钟模式的设定



内部时钟模式 (重载模式) 的操作

计数使能位 (CNTE) 置 "1" 使能计数时，若软件触发位 (TRG) 置 "1" 或外部触发启动定时器，则 16 位重载寄存器 (TMRLR1) 的值重载入 16 位递减计数器，递减计数开始。计数使能位 (CNTE) 和软件触发位 (TRG) 同时置 "1" 时，若使能计数，则计数同时开始。

重载选择位 (RELD) 置 "1" 时，若 16 位计数器发生下溢 ("0000_H" \rightarrow "FFFF_H"), 则 16 位重载寄存器 (TMRLR1) 的值重载入 16 位递减计数器，计数继续。下溢中断请求使能位 (INTE) 置 "1" 时，若下溢中断请求标志位 (UF) 置 "1", 则输出中断请求。

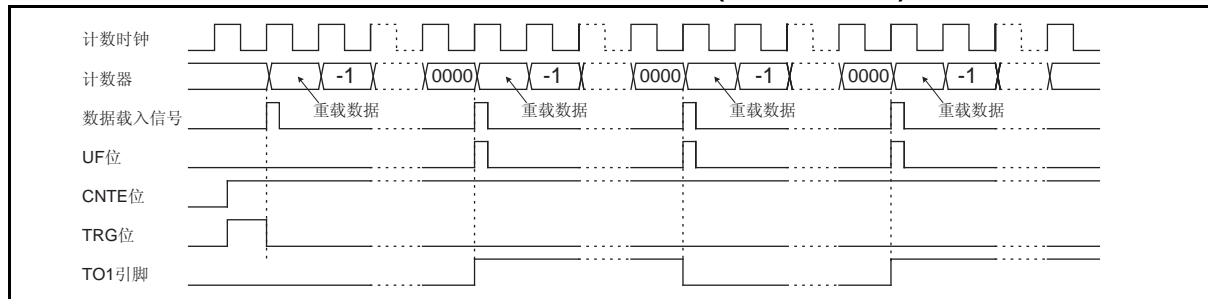
每当发生下溢时，TO1 引脚输出反相的跳转波形。

● 软件触发操作

计数使能位 (CNTE) 置 "1" 时, 若软件触发位 (TRG) 置 "1", 则计数开始。

图 23.7-3 是重载模式时的软件触发操作。

图 23.7-3 重载模式时的计数操作 (软件触发操作)



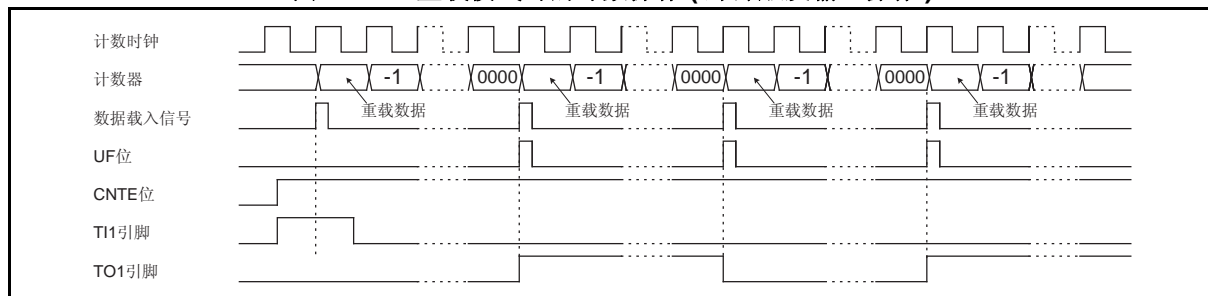
● 外部触发输入操作

计数使能位 (CNTE) 置 "1" 时, 若操作模式选择位 (MOD2 ~ MOD0) 设定的触发输入有效边沿 (可选上升沿、下降沿或双沿) 输入至 TI1 引脚, 计数开始。

软件触发的定时器启动和外部触发的定时器启动同样有效。

图 23.7-4 是重载模式时的外部触发输入操作。

图 23.7-4 重载模式时的计数操作 (外部触发输入操作)



● 门输入操作

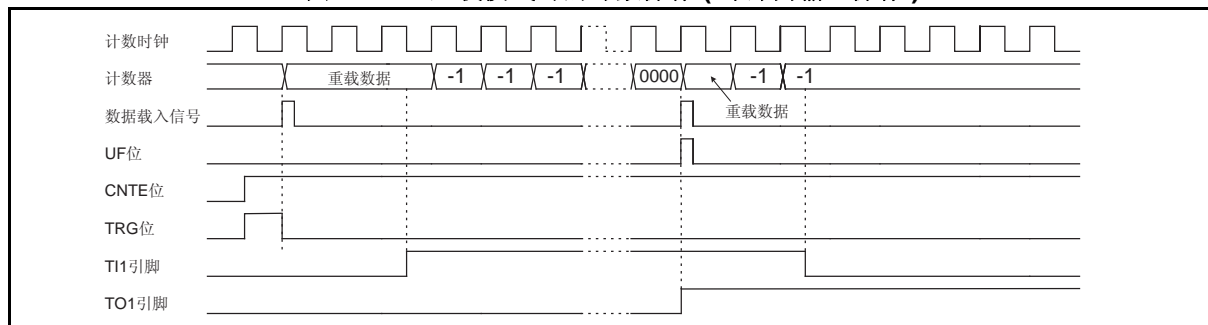
计数使能位 (CNTE) 置 "1" 时, 若软件触发位 (TRG) 置 "1", 则计数开始。

操作模式选择位 (MOD2 ~ MOD0) 设定的有效门输入电平 ("L" 或 "H") 输入至 TI1 引脚时, 计数继续。

软件触发的定时器启动和外部触发的定时器启动同样有效。

图 23.7-5 是重载模式时的门输入操作。

图 23.7-5 重载模式时的计数操作 (外部门输入操作)



■ 内部时钟模式 (单次模式) 的操作

计数使能位 (CNTE) 置 "1" 时, 若软件触发位 (TRG) 置 "1" 或操作模式选择位 (MOD2 ~ MOD0) 指定的有效边沿 (上升沿、下降沿或双沿) 输入至 TI1 引脚, 则 16 位重载寄存器的值重载入 16 位递减计数器, 递减计数开始。计数使能位 (CNTE) 和软件触发位 (TRG) 同时置 "1" 并使能计数时, 计数同时开始。

重载选择位 (RELD) 清 "0" 时, 若 16 位计数器发生下溢 ("0000_H" → "FFFF_H"), 则 16 位计数器在 "FFFF_H" 地址停止计数。这时, 下溢中断请求标志位 (UF) 置 "1" 且下溢中断请求使能位 (INTE) 置 "1", 则输出中断请求。

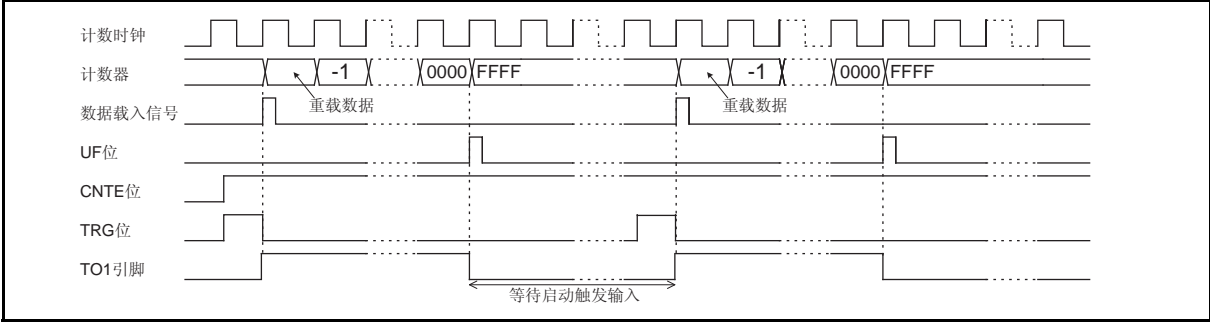
TO1 引脚输出方波表示正在计数。

● 软件触发操作

计数使能位 (CNTE) 置 "1" 时, 若软件触发位 (TRG) 置 "1", 则计数开始。

图 23.7-6 是单次模式时的软件触发操作。

图 23.7-6 单次模式时的计数操作 (软件触发操作)

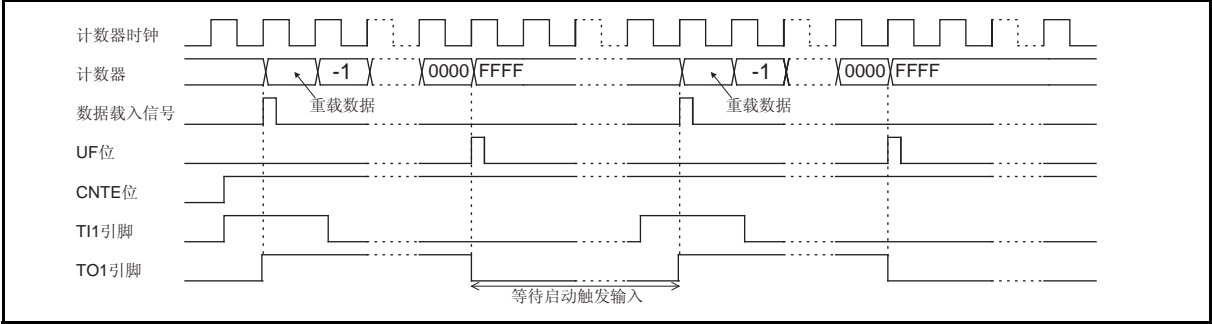


● 外部触发输入

计数使能位 (CNTE) 置 "1" 时, 若操作模式选择位 (MOD2 ~ MOD0) 指定的触发输入有效边沿 (上升沿、下降沿或双沿) 输入至 TI1 引脚, 则计数开始。

图 23.7-7 是单次模式时的外部触发输入操作。

图 23.7-7 单次模式时的计数操作 (外部触发输入操作)



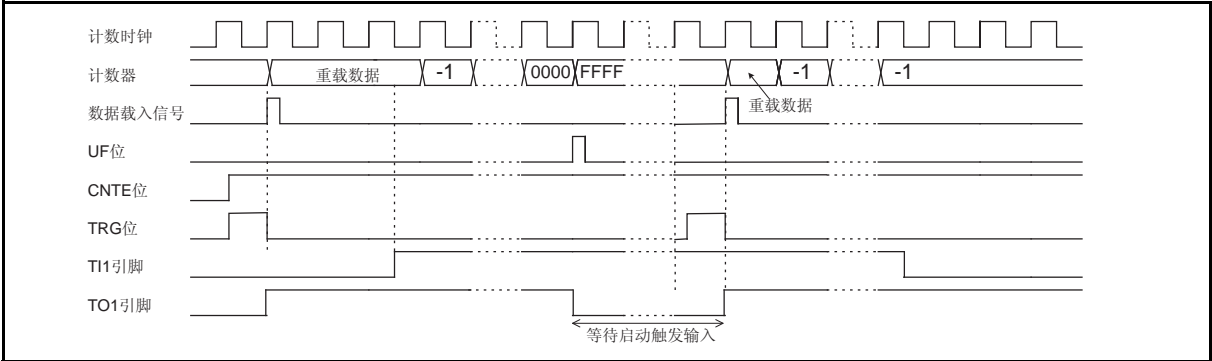
● 门输入操作

计数使能位 (CNTE) 置 "1" 时, 若软件触发位 (TRG) 置 "1", 则计数开始。

操作模式选择位 (MOD2 ~ MOD0) 指定的触发输入使能电平 (可选 "L" 或 "H") 输入至 TI1 引脚时, 计数继续。

图 23.7-8 是单次模式时的外部门输入操作。

图 23.7-8 单次模式时的计数操作 (外部门输入操作)



MB95330H 系列

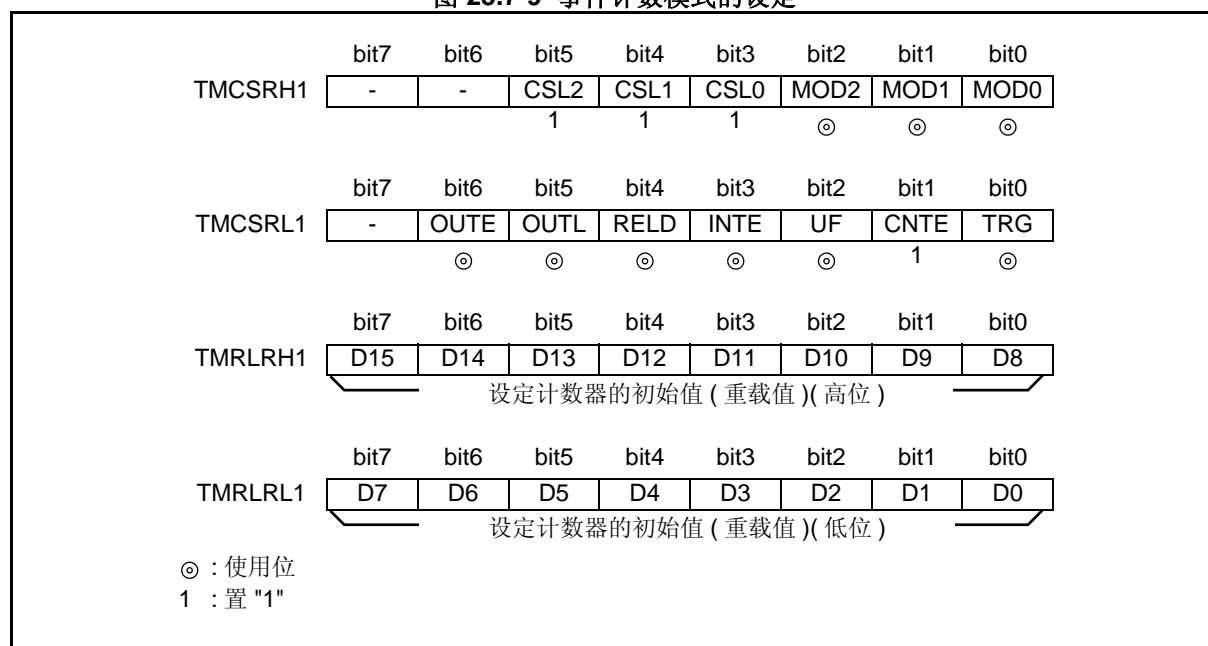
23.7.2 事件计数模式

该模式下, 检出 **TI1** 引脚的输入脉冲的有效边沿时, **16** 位递减计数器开始递减计数; 发生下溢 ("**0000_H**" → "**FFFF_H**") 时, 中断请求输出至中断控制器。另外, **TO1** 引脚可输出跳转波形或方波。

■ 事件计数模式的设定

定时器如图 23.7-9 所示的寄存器设定就能作为事件计数器使用。

图 23.7-9 事件计数模式的设定



■ 事件计数模式

计数使能位(CNTE)置"1"时, 若软件触发位(TRG)置"1", 则16位重载寄存器(TMRLRH1/TMRLRL1)的值重载入16位计数器。检出 **TI1** 引脚的输入脉冲 (外部计数时钟) 的有效边沿 (上升沿、下降沿或双沿) 时, 计数开始。

● 重载模式的操作

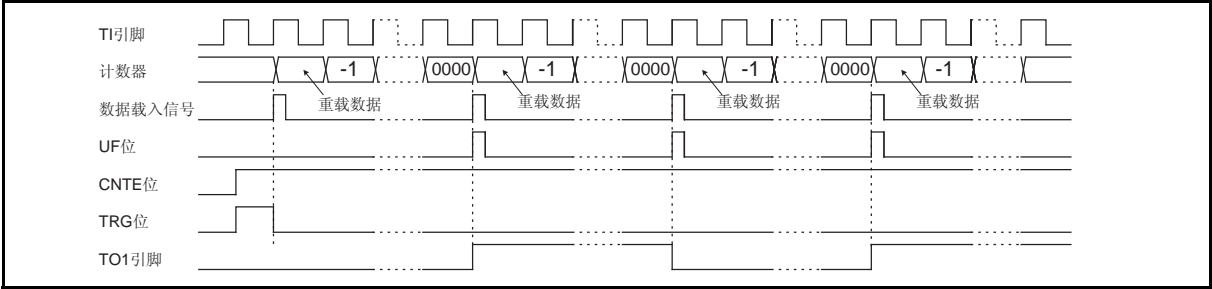
重载选择位 (RELD) 置 "1" 时, 若 16 位计数器发生下溢 ("**0000_H**" → "**FFFF_H**") , 则 16 位重载寄存器 (TMRLRH1/TMRLRL1) 的值重载入 16 位计数器, 计数继续。

16 位计数器发生溢出 ("**0000_H**" → "**FFFF_H**") 时, 定时器控制状态寄存器低位 (TMCSRL1) 的下溢中断请求标志位 (UF) 置 "1", 下溢中断使能位 (INTE) 置 "1" 时, 输出中断请求。

发生下溢时, **TO1** 引脚的跳转波形输出取反。

图 23.7-10 是重载模式时的计数操作。

图 23.7-10 重载模式 (事件计数模式) 时的计数操作



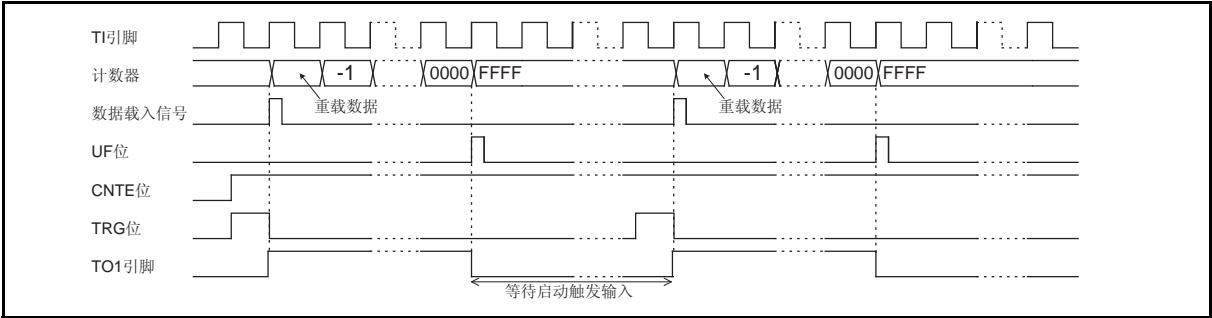
● 单次模式的操作

重载选择位 (RELD) 清 "0" 时, 若 16 位计数器发生下溢 ("0000_H" → "FFFF_H"), 则 16 位计数器在 "FFFF_H" 地址停止计数。

定时器控制状态寄存器低位 (TMCSRL1) 的下溢请求标志位 (UF) 置 "1", 下溢中断使能位 (INTE) 也置 "1" 时, 输出中断请求。

TO1 引脚输出方波表示正在计数。图 23.7-11 是单次模式时的计数操作。

图 23.7-11 单次模式 (事件计数模式) 时的计数操作



23.8 16 位重载定时器的使用注意事项

本节介绍 16 位重载定时器的使用注意事项。

■ 16 位重载定时器的使用注意事项

● 程序设定时的注意事项

- 计数期间，也可读 16 位定时器寄存器的值。需使用字传输指令或按高位 \overline{AE} 低位读取。
- 计数期间，也可写 16 位重载寄存器。需使用字传输指令或按高位 \overline{AE} 低位写入。

● 中断相关的注意事项

下溢中断请求使能位 (INTE) 置 "1" 时，若定时器控制状态寄存器低位 (TMCSRL1) 的下溢中断请求标志位置 "1"，则无法从中断处理返回。下溢中断请求标志位 (UF) 始终清 "0"。

23.9 16 位重载定时器的设定示例

本节介绍 16 位重载定时器的设定示例。

■ 设定示例

● 计数时钟的选择方法

使用计数时钟选择位 (TMCSR1:CSL[2:0])。

受控对象	计数时钟选择位 (CSL[2:0])
选择内部时钟	设为 "111 _B " 以外的值
选择外部事件时钟	设为 "111 _B "

● 内部时钟模式工作状态的选择方法

工作状态选择位 (TMCSR1:MOD[2:0]) 用于设定状态。

工作状态	操作模式选择位 (MOD[2:0])
TI1 引脚 (上升沿) 的触发输入	设为 "001 _B "
TI1 引脚 (下降沿) 的触发输入	设为 "010 _B "
TI1 引脚 (双沿) 的触发输入	设为 "011 _B "
TI1 引脚 (L 电平) 的门输入	设为 "1x0 _B "
TI1 引脚 (H 电平) 的门输入	设为 "1x1 _B "

● 事件计数模式的工作状态的选择方法

操作模式选择位 (TMCSR1:MOD[1:0]) 用于设定状态。

工作状态	操作模式选择位 (MOD[1:0])
上升沿	设为 "01 _B "
下降沿	设为 "10 _B "
双沿	设为 "11 _B "

MOD2 设为 "0" 还是 "1" 不影响操作。

● 重载定时器计数操作的使能 / 停止方法

使用定时器的计数使能位 (TMCSR1:CNTE)。

受控对象	操作使能位 (CNTE)
停止重载定时器	清 "0"
使能重载定时器的计数操作	置 "1"

计数不能从停止模式恢复。需在启动前或启动时使能操作。

● 重载定时器模式 (重载 / 单次) 的设定方法

使用模式选择位 (TMCSR1:RELD)。

操作模式	模式选择位 (RELD)
选择单次模式	清 "0"
选择重载模式	置 "1"

● 输出电平的反相方法

输出电平如下指定：

使用引脚输出电平选择位 (TMCSR1:OUTL)。

输出电平	引脚输出电平选择位 (OUTL)
重载模式下计数开始时 "L" 跳转输出	清 "0"
重载模式下计数开始时 "H" 跳转输出	置 "1"
单次模式下计数期间输出 "H" 方波	清 "0"
单次模式下计数期间输出 "L" 方波	置 "1"

● TI1 引脚切换为外部事件输入引脚或外部触发输入引脚的方法

数据方向指定位 (DDR6:P61) 清 "0"。

引脚	控制位	
TI1 引脚	数据方向寄存器 DDR6	方向位 (P61)

● TO1 引脚的使能 / 禁止方法

使用定时器输出使能位 (TMCSR1:OUTE)。

受控对象	定时器输出使能位 (TMCSR1:OUTE)
使能 TO1 引脚	置 "1"
禁止 TO1 引脚	清 "0"

● 启动触发的生成方法

- 软件触发的生成方法
使用软件触发位 (TMCSR1:TRG)。
软件触发位 (TGR) 置 "1" 时，生成触发。
同时使能 / 启动操作时，同时设定计数使能位 (TMCSR1:CNTE) 和软件触发位 (TMCSR1:TRG)。
- 外部触发的生成方法
操作模式选择位指定的边沿输入到各重载定时器的对应触发引脚时，产生外部触发。

定时器	触发引脚
重载定时器	TI1

● 中断相关的寄存器

如下表所示，中断级由中断级寄存器设定。

	中断级设定位	中断向量
重载定时器 ch.1	中断级寄存器 (ILR4) 地址 :0007D _H	#16 地址 :0FFDA _H

● 中断的使能方法

中断请求使能位，中断请求标志
中断请求使能位 (TMCSR1:INTE) 用于使能中断。

受控对象	中断请求使能位 (INTE)
屏蔽中断请求	清 "0"
使能中断请求	置 "1"

中断请求位 (TMCSR1:UF) 用于清除中断请求。

受控对象	中断请求位 (UF)
清除中断请求	清 "0"

第24章

多功能脉冲发生器

本章介绍多功能脉冲发生器的规格和操作。

- 24.1 多功能脉冲发生器的概要
- 24.2 多功能脉冲发生器的框图
- 24.3 多功能脉冲发生器的引脚
- 24.4 多功能脉冲发生器的寄存器
- 24.5 多功能脉冲发生器的中断
- 24.6 多功能脉冲发生器的操作
- 24.7 多功能脉冲发生器的使用注意事项
- 24.8 多功能脉冲发生器的样本程序

24.1 多功能脉冲发生器的概要

多功能脉冲发生器由 16 位 PPG 定时器、16 位重载定时器和波形发生器组成。根据多功能脉冲发生器 (SNI2 ~ SNI0) 的输入信号，使用波形发生器可将 16 位 PPG 定时器输出信号直接作为多功能脉冲发生器的输出 (OPT5 ~ OPT0)。同时，紧急情况下，OPT5 ~ OPT0 输出信号可由 DTTI 输入执行硬件终止。为消除不必要的短时脉冲波形干扰，OPT5 ~ OPT0 输出信号需和 PPG 信号保持同步。
关于 16 位 PPG 定时器和 16 位重载定时器的详细信息，分别参考 " 第 22 章 16 位 PPG 定时器 " 和 " 第 23 章 16 位重载定时器 "。

■ 波形发生器的功能

● 输出信号控制

- 多功能脉冲发生器输出 (OPT5 ~ OPT0) 时，通过波形发生器可生成 16 位 PPG 波形输出和 DC 斩波输出。
- 当检出多功能脉冲发生器位置检测输入 (SNI2 ~ SNI0) 的输入信号的有效沿时或 16 位重载定时器下溢时，或设定了 OPDBRH0 和 OPDBRL0 寄存器时，一组输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 将载入到输出数据寄存器高位 (OPDUR) 和输出数据寄存器低位 (OPDLR)。
 - 输出数据寄存器 (OPDUR, OPDLR) 决定 16 位 PPG 定时器将输出至哪个 OPT 输出 (OPT5 ~ OPT0)。通过将各种输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 载入到输出数据寄存器 (OPDUR, OPDLR)，可获取 OPT 输出 (OPT5 ~ OPT0) 的各种组合。
 - 因此，16 位 PPG 定时器可输出 / 不输出到多功能脉冲发生器 (OPT5 ~ OPT0)，或根据输出数据寄存器 (OPDUR, OPDLR) 和 12 组输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 中的设定时序将 PPG 定时器的输出信号从一个 OPT 输出切换到另一个 OPT 输出。同时，切换 OPT 输出时，16 位重载定时器可插入一个延时。
 - 表 24.1-1 介绍从 OPDBRHx 和 OPDBRLx 寄存器到 OPDUR 和 OPDLR 寄存器的数据传输组合。

表 24.1-1 OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0 到 OPDUR 和 OPDLR 的数据传输

组合	OPDBRHx 和 OPDBRLx 到 OPDUR 和 OPDLR 的数据传输
1	通过软件向 OPDBRHx 和 OPDBRLx 写值后，数据从 OPDBRHx 和 OPDBRLx 传输到 OPDUR 和 OPDLR。
2	由 16 位重载定时器下溢触发。
3	由位置检测输入 (SNI2 ~ SNI0) 触发。
4	由 16 位重载定时器下溢触发。 16 位定时器由位置检测比较电路启动。
5	由 16 位重载定时器下溢或位置检测输入触发。

- 波形发生器中，16 位定时器可用于测量电机速度以及在位置检测丢失的状态下，禁止 OPT 输出。
- 通过 DTTI 引脚输入执行强行停止控制
通过 DTTI 引脚输入可执行外部引脚控制 (引脚电平可由每个引脚或软件设定)。DTTI

输入可选择噪声滤波器。表 24.1-2 介绍 DTTI 引脚噪声滤波器的噪声脉冲宽度。

表 24.1-2 噪声滤波器的噪声脉冲宽度

选择对象	DTTI 和 SNI2 ~ SNI0 引脚的噪声脉冲宽度
1	消除 4 个周期的噪声
2	消除 8 个周期的噪声
3	消除 16 个周期的噪声
4	消除 32 个周期的噪声

● 输出信号的 PPG 同步处理

为避免波形发生器状态改变期间的短脉冲 (或短时脉冲波形干扰), 应延迟写入时序 (WTO) 以和 PPG 输出波形的下一个边沿保持同步, 详情参考图 24.1-1 和图 24.1-2。该功能可由软件使能或禁止。输入控制寄存器高位 (IPCUR) 中的 WTS1 位和 WTS0 位用于禁止该功能以及选择和 PPG 边沿极性保持同步。

图 24.1-1 PPG 上升沿同步

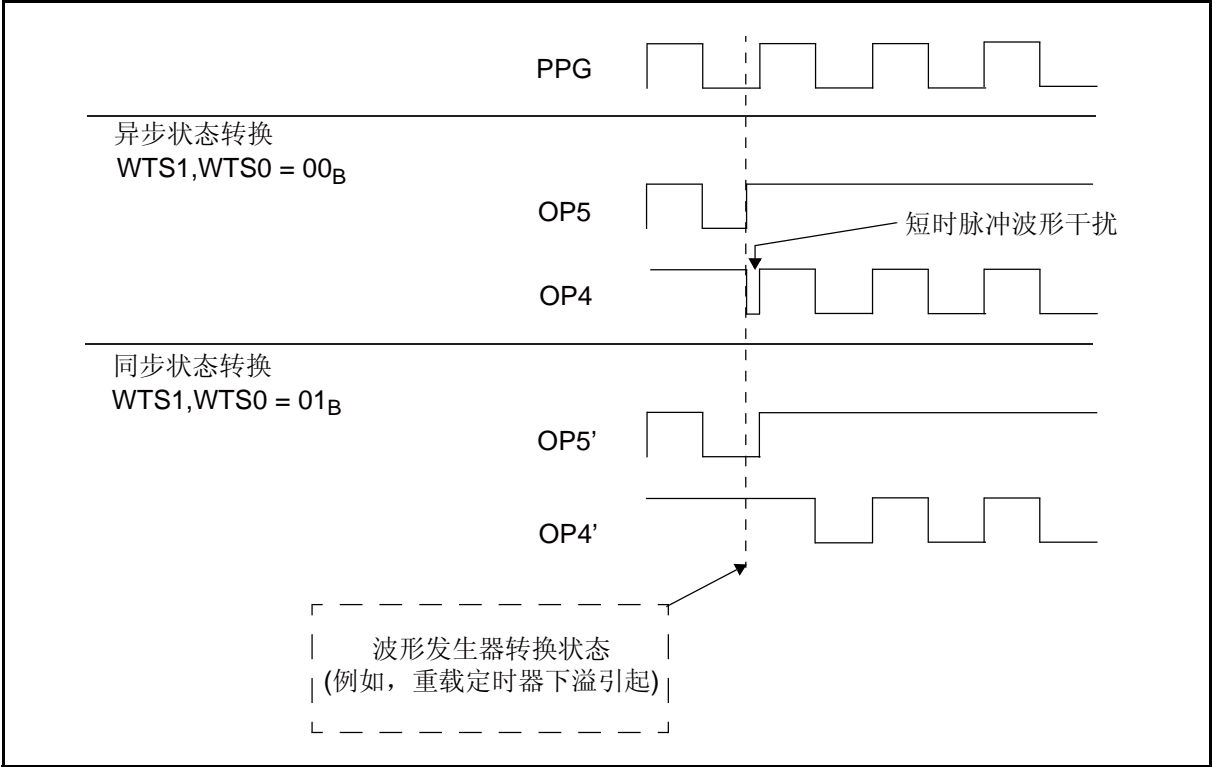
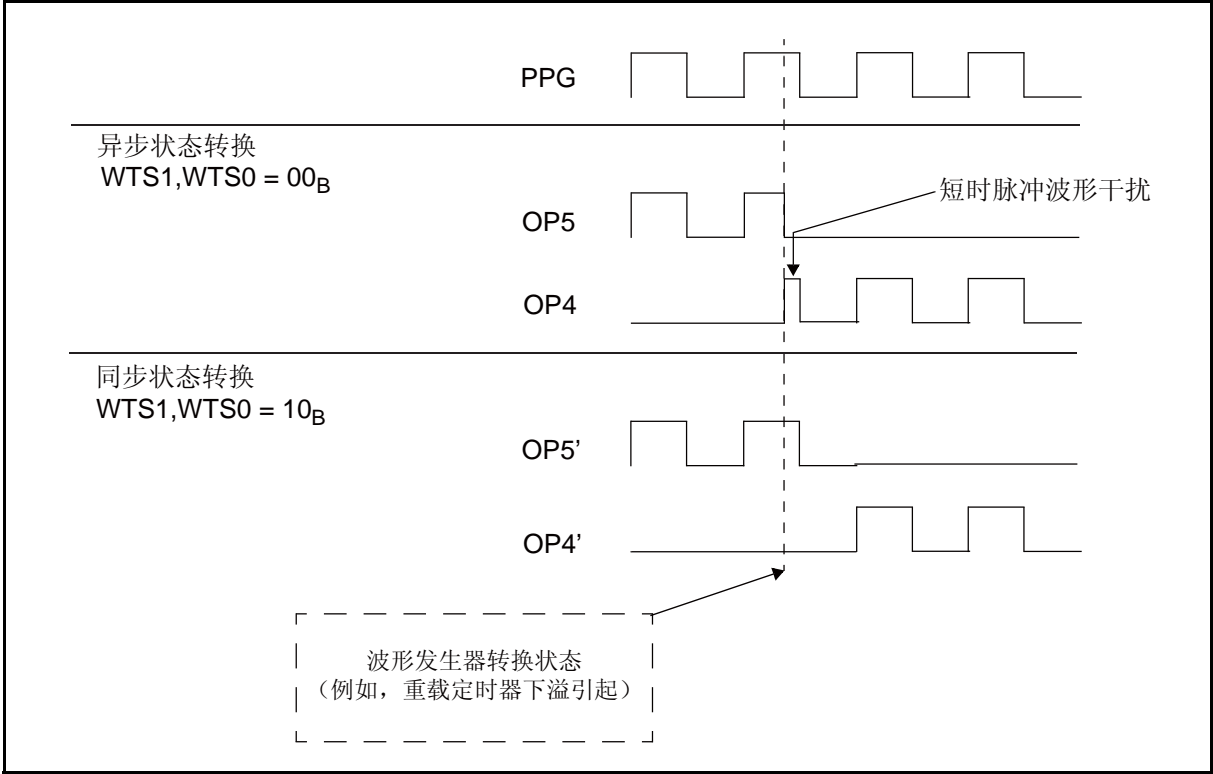


图 24.1-2 PPG 下降沿同步



注：禁止从一种 PPG 同步模式切换到另一个 PPG 同步模式 (例如, 从上升沿同步切换到下降沿同步, 反之亦然), 这种切换时, 应切换到非同步模式。

● 输入位置检测控制

多功能脉冲发生器输入引脚 (SNI2 ~ SNI0) 的输入信号用于检测 DC 电机的转子位置。输入引脚具有用于所有 SNI2 ~ SNI0 输入的噪声滤波器, 表 24.1-2 介绍 SNI2 ~ SNI0 引脚噪声滤波器的噪声脉冲宽度。输入位置检测电路的条件如下:

- 所有 SNI2 ~ SNI03 均可选择上升沿、下降沿和双沿。
- 比较 SNI2 ~ SNI0 输入和输出数据寄存器高位的 RDA2 ~ RDA0 位 (OPDUR:RDA2 ~ RDA0) 的电平。

满足以上条件后, 生成写入时序信号以用于 OPDBRHx, OPDBRLx 寄存器和 OPDUR, OPDLR 寄存器间的数据传输。

此外, 可禁止 / 使能个体输入 (SNI2 ~ SNI0) 的沿检测。

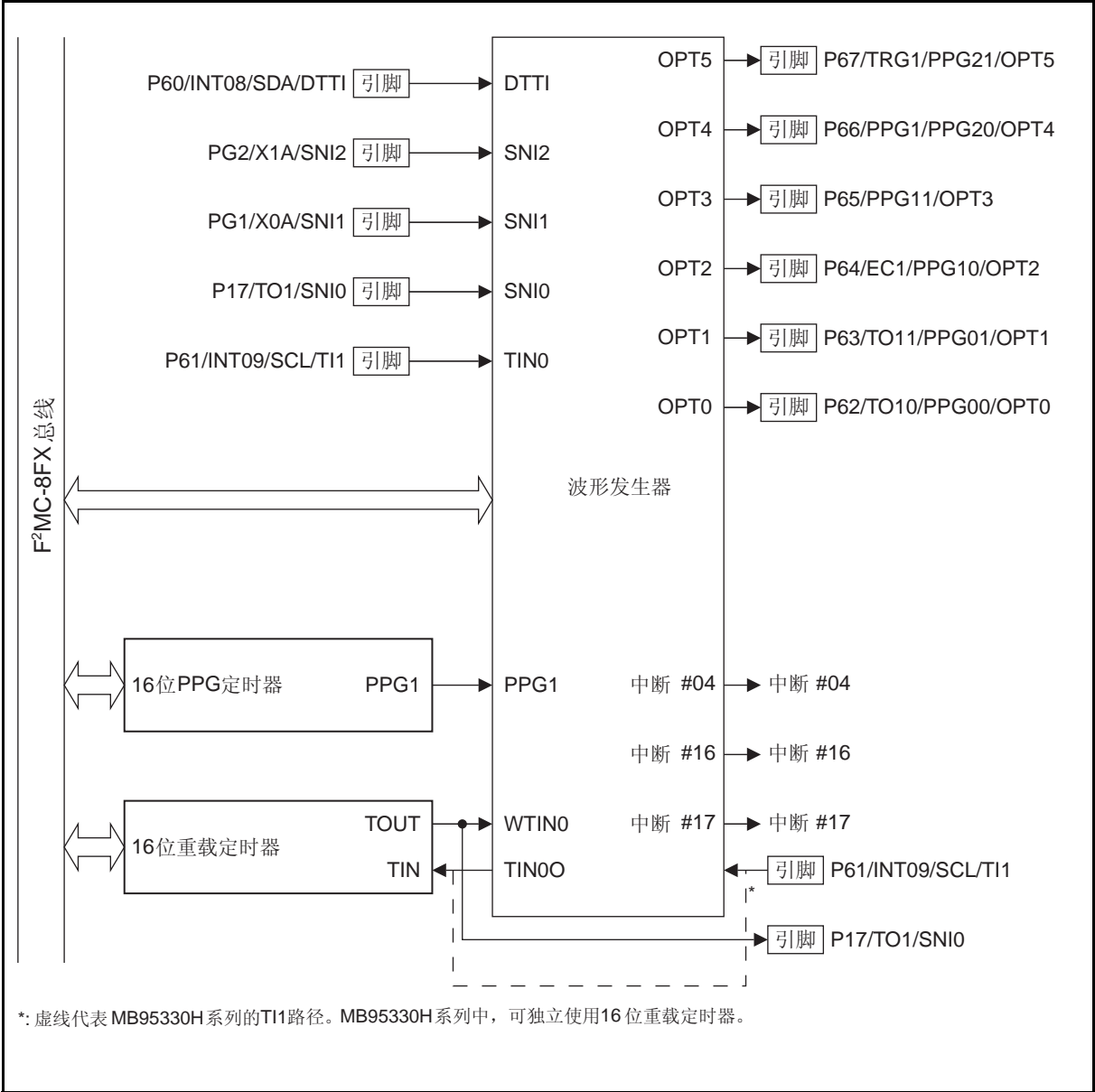
MB95330H 系列

24.2 多功能脉冲发生器的框图

图 24.2-1 和图 24.2-2 分别是多功能脉冲发生器和波形发生器的框图。

■ 多功能脉冲发生器的框图

图 24.2-1 多功能脉冲发生器的框图



● 16 位 PPG 定时器

16 位 PPG 定时器用于为波形发生器供给 PPG 信号，关于 16 位 PPG 定时器的详细信息，参考 "第 22 章 16 位 PPG 定时器"。

● 16 位重载定时器

16 位重载定时器用作波形发生器的间隔定时器。关于 16 位重载定时器的详细信息，参

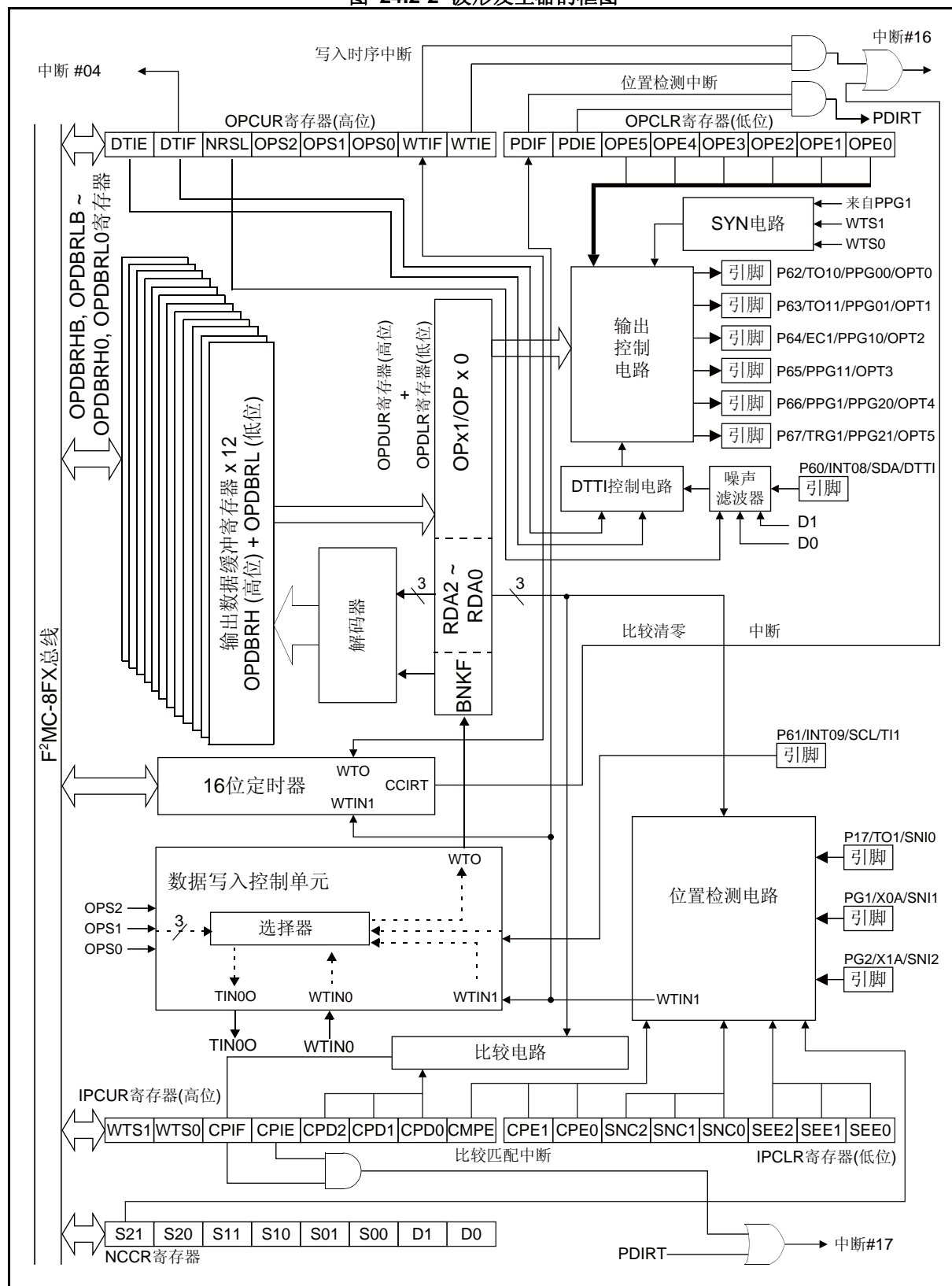
考 " 第 23 章 16 位重载定时器 "。

● 波形发生器

波形发生器是多功能脉冲发生器的核心，它可生成多种波形。图 24.2-2 是波形发生器的框图。

■ 波形发生器的框图

图 24.2-2 波形发生器的框图



● 16 位定时器

控制 DC 无传感器电机时，16 位定时器用作电机速度检验和异常检测用的间隔定时器，详情参考图 24.2-3。

● 比较电路

电机方向改变时，比较电路用于比较输出数据寄存器 (OPDUR) 的 RDA2 ~ RDA0 位和输入控制寄存器高位 (IPCUR) 的 CPD2 ~ CPD0 位。产生匹配时，发生比较匹配中断。

● 数据写入控制单元

数据写入控制单元用于生成写入信号 (WTO) 以将数据从输出数据缓冲寄存器高位 (OPDBRHx) 和输出数据缓冲寄存器低位 (OPDBRLx) 传输到输出数据寄存器高位 (OPDUR) 和输出数据寄存器低位 (OPDLR)。详情参考图 24.2-4。

● 解码器

解码器用于解码输出数据寄存器高位 (OPDUR) 中的 BNKF 位和 RDA2 ~ RDA0 位以选择哪组输出数据缓冲寄存器 (OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0) 载入到输出数据寄存器。

● DTTI 控制

DTTI 控制用于紧急停止多功能脉冲发生器输出，该控制由 DTTI 输入的电平 "0" 触发。

● 噪声滤波器

噪声滤波器用于过滤输入信号的噪声，此处，有四种类型的采样时钟可供选择。

● 输出控制单元

输出控制单元用于使能 / 禁止输出到多功能脉冲发生器 (OPT5 ~ OPT0) 的 PPG 信号。

● 位置检测电路

位置检测电路用于检测位置输入 (SNI2 ~ SNI0) 的边沿 / 电平。详情参考图 24.2-5。

● SYN 电路

SYN 电路用于使 OPT5 ~ OPT0 输出和 PPG 信号保持同步。

● 噪声消除控制寄存器 (NCCR)

噪声消除控制寄存器 (NCCR) 用于从四个采样时钟中选择一个供噪声滤波器使用。

- 输出控制寄存器高位 (OPCUR) 和输出控制寄存器低位 (OPCLR)

输出控制寄存器高位 (OPCUR) 和输出控制寄存器低位 (OPCLR) 可使能写入时序中断和标志、位置检测中断和标志，设定数据传输方法，设定 OPT5 ~ OPT0 和 DTTI 引脚的控制。

- 输出数据缓冲寄存器 (OPDBRHx, OPDBRLx)

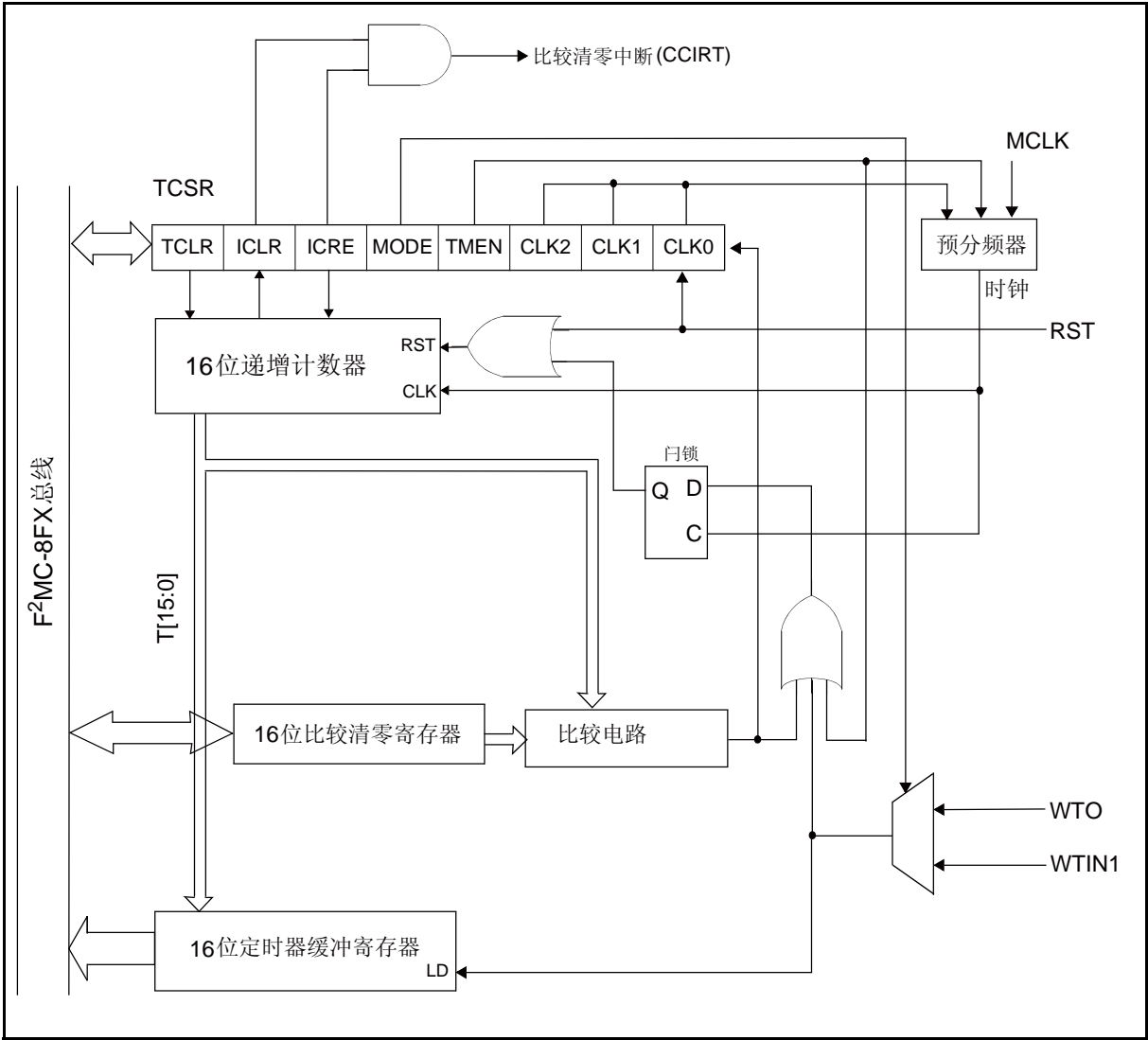
输出数据缓冲寄存器包含十二组寄存器 (OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0)。OPDBRHx 是高位字节寄存器，OPDBRLx 是低位字节寄存器。OPDBRHx 和 OPDBRLx 寄存器的值由 BNKF, RDA2 ~ RDA0 位指定并在由数据写入控制单元生成的写入信号的上升沿载入到 OPDUR 和 OPDLR 寄存器。

- 输出数据寄存器高位 (OPDUR) 和输出数据寄存器低位 (OPDLR)

输出数据寄存器高位 (OPDUR) 和输出数据寄存器低位 (OPDLR) 用于将输出数据存储到 OPT5 ~ OPT0 引脚。

■ 16 位定时器的框图

图 24.2-3 16 位定时器的框图



● 16 位递增计数器

该计数器的计数值和比较清零寄存器的计数值匹配时，16 位递增计数器清零。

● 比较电路

比较电路用于比较 16 位递增计数器和比较清零寄存器的计数值。

● 比较清零寄存器 (CPCUR) 和比较清零寄存器 (CPCLR)

比较清零寄存器高位 (CPCUR) 和比较清零寄存器低位 (CPCLR) 用于存储 16 位值，该 16 位值用于比较 16 位递增计数器的值。

- 定时器缓冲寄存器高位 (TMBUR) 和定时器缓冲寄存器低位 (TMBLR)

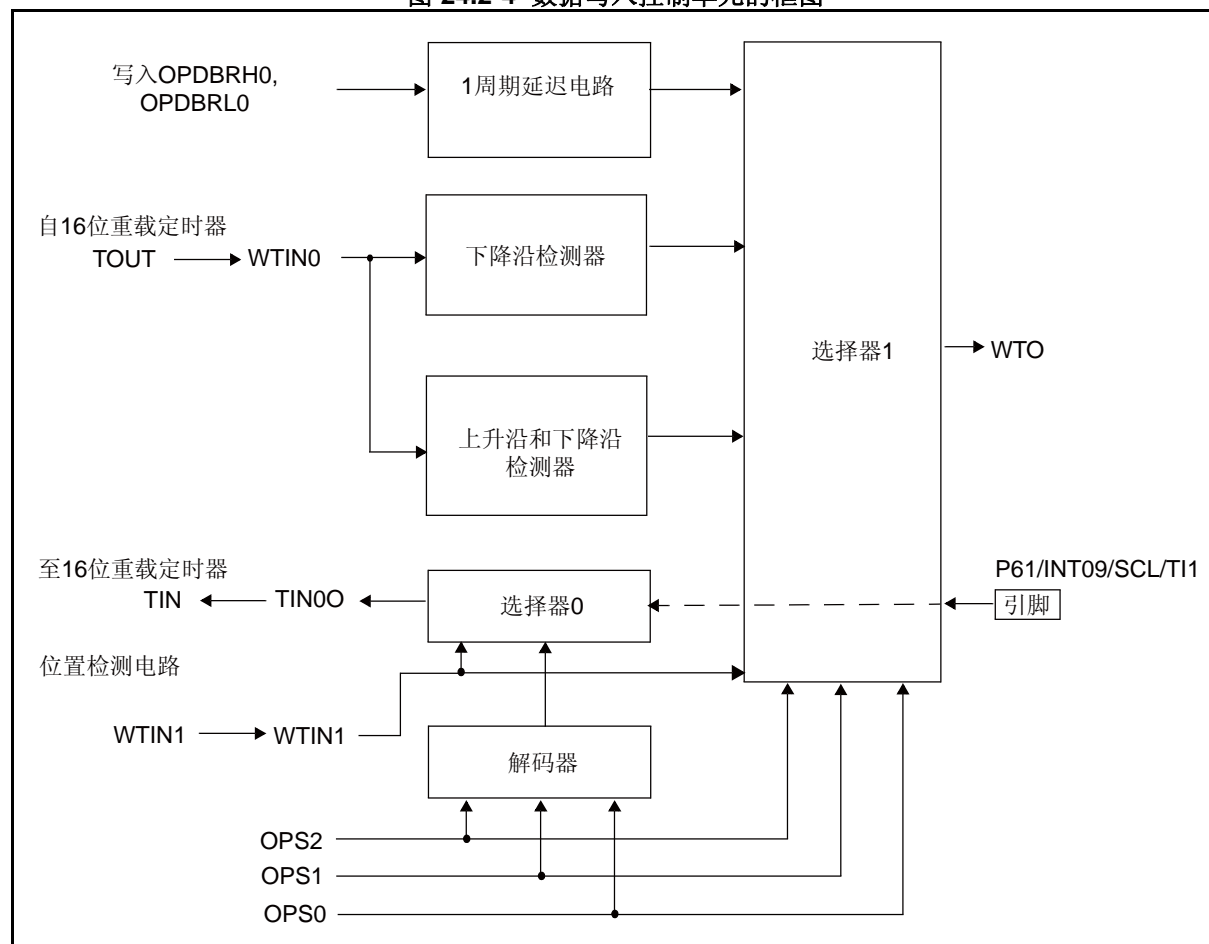
发生写入时序中断或位置检测中断时，定时器缓冲寄存器高位 (TMBUR) 和定时器缓冲寄存器低位 (TMBLR) 用于存储 16 位递增计数器的值。

- 定时器控制状态寄存器 (TCSR)

定时器控制状态寄存器 (TCSR) 用于控制 16 位定时器的操作，如时钟频率、使能 / 禁止中断。

■ 数据写入控制单元的框图

图 24.2-4 数据写入控制单元的框图



● 1 周期延迟电路

向输出数据缓冲寄存器 0 (OPDBRH0 和 OPDBRL0) 写数据后，1 周期延迟电路用于延迟触发器信号的一个 CPU 时钟周期。

● 选择器 0

选择器 0 用于选择位置检测电路的 WTIN1 或外部引脚 (P61/INT09/SCL/TI1) 使能 16 位重载定时器的计数操作。

● 选择器 1

选择器 1 用于选择写入 OPDBRHx 和 OPDBRLx 或 16 位 TOUT 重载定时器的 TOUT 或位置检测电路的 WTIN1 来生成写入时序信号 (WTO)。

● 下降沿检测器

下降沿检测器用于检测 16 位重载定时器输出 (TOUT) 的下降沿。

● 上升沿检测器和下降沿检测器

上升沿检测器和下降沿检测器用于检测 16 位重载定时器输出 (TOUT) 的上升沿和下降沿。

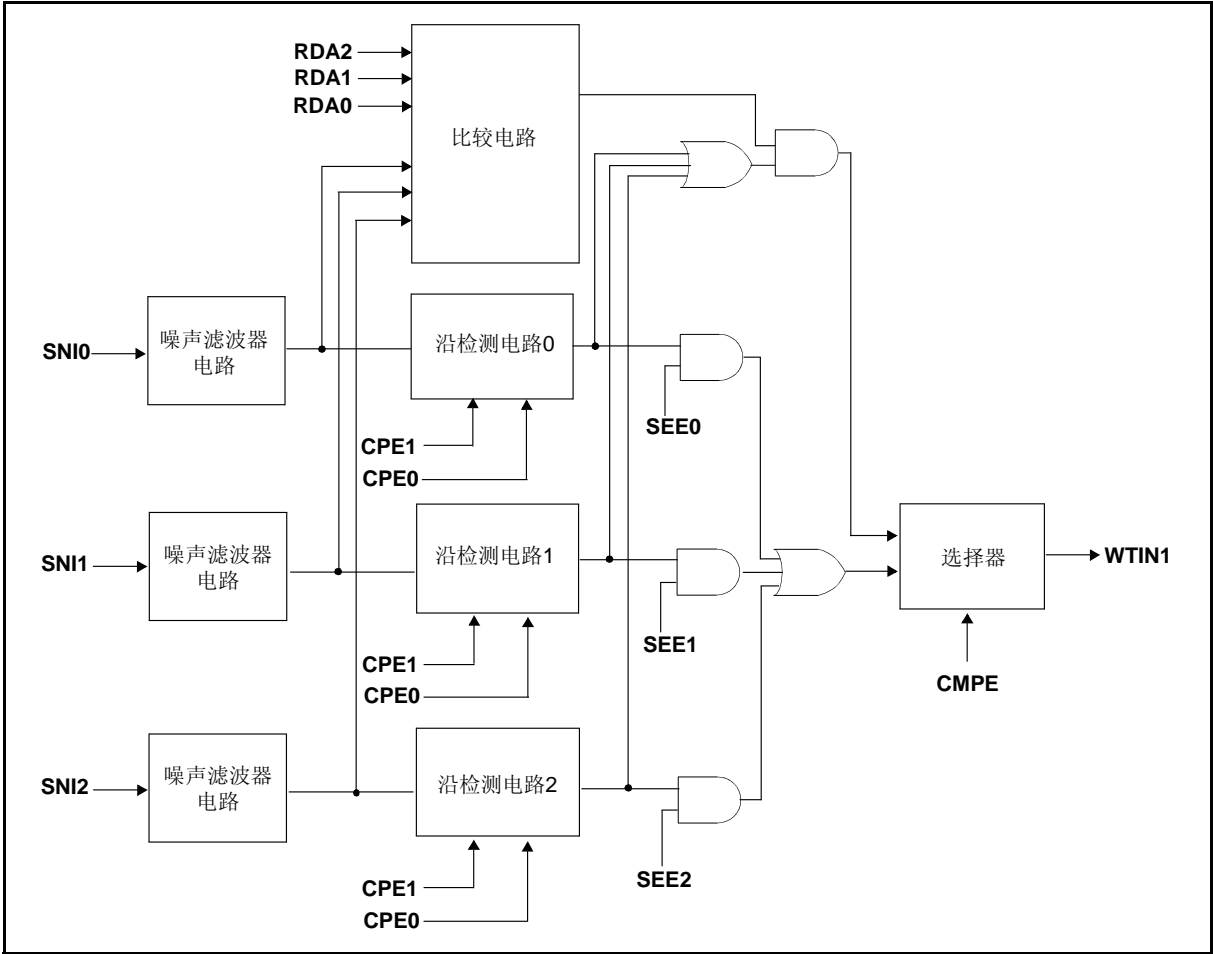
定时器下溢触发器用于以下模式，WTIN0 信号由 OPS2 ~ OPS0 位选择的触发沿生成。

表 24.2-1 WTIN0 的 TOUT 触发器边沿选择

OPS2	OPS1	OPS0	WTIN0 的 TOUT 触发器边沿
0	0	0	-
0	0	1	上升沿和下降沿
0	1	0	-
0	1	1	下降沿
1	0	0	上升沿和下降沿
1	0	1	上升沿和下降沿
1	1	0	-
1	1	1	下降沿

位置检测电路的框图

图 24.2-5 位置检测电路的框图



● 比较电路

比较电路用于比较位置检测输入 (SNI2 ~ SNI0) 和输出数据寄存器中 (OPDUR) 的 RDA2 ~ RDA0 位的电平。选择选择器后，检测到匹配时，生成数据写入时间输出信号。

● 沿检测电路 0, 1, 2

沿检测电路 0, 1 和 2 相同。

沿检测电路用于比较位置输入 (SNI2 ~ SNI0) 的边沿和三种不同的边沿。选择选择器后，在 SNI2 ~ SNI0 输入之一检测到有效沿时，生成数据写入时间信号。

● 噪声滤波器

噪声滤波器用于过滤输入信号的噪声，该输入信号有四种采样时钟可供选择。

● 选择器

选择器用于选择沿检测电路或比较电路来生成数据写入控制单元的数据写入时间输出信号。

MB95330H 系列

24.3 多功能脉冲发生器的引脚

本节介绍多功能脉冲发生器的引脚并提供引脚框图。

■ 多功能脉冲发生器的引脚

多功能脉冲发生器的引脚有 :P62/OPT0 ~ P67/OPT5, P17/SNI0, PG1/SNI1, PG2/SNI2, P60/INT08/SDA/DTTI 和 P61/INT09/SCL/TI1。

● P62/OPT0 ~ P67/OPT5 引脚

P62/OPT0 ~ P67/OPT5 引脚可用作多功能脉冲发生器的通用 I/O 口 (P62 ~ P67) 或多功能脉冲发生器的波形输出。

使能波形输出位 (OPCLR:OPE5 ~ OPE0 = 111111_B) 后, P62/OPT0 ~ P67/OPT5 引脚自动用作输出引脚, 与端口数据方向寄存器 (DDR6:bit7 ~ bit2) 的值无关, 该引脚用作 OPT5 ~ OPT0 引脚。

● P17/SNI0, PG1/SNI1, PG2/SNI2 引脚

P17/SNI0, PG1/SNI1 和 PG2/SNI2 引脚可用作多功能脉冲发生器的通用 I/O 口 (P17, PG1 和 PG2) 或位置检测输入。

用作 SNI2 ~ SNI0 引脚时, P17/SNI0, PG1/SNI1 和 PG2/SNI2 引脚设为数据方向寄存器 (DDR1:bit7 = 0 和 DDRG:bit2 ~ bit1 = 00_B) 的输入口。

● P60/INT08/SDA/DTTI 引脚

P60/INT08/SDA/DTTI 引脚可用作多功能脉冲发生器的通用 I/O 口 (P60) 或外部中断 INT8 或 DTTI 输入。

用作 DTTI 引脚时, 将 P60/INT08/SDA/DTTI 引脚设为数据方向寄存器 (DDR6: bit0 = 0) 的输入口。

● P61/INT09/SCL/TI1 引脚

P61/INT09/SCL/TI1 引脚可用作多功能脉冲发生器的通用 I/O 口 (P61) 或外部中断 INT9 或 16 位重载定时器的输入。

用作 TI1 引脚时, 将 P61/INT09/SCL/TI1 引脚用作数据方向寄存器 (DDR6:bit1= 0) 的输入口。

■ 多功能脉冲发生器的引脚框图

图 24.3-1 多脉冲发生器的引脚 OPT0, OPT1, OPT3 和 OPT4 (P62/TO10/PPG00/OPT0, P63/TO11/PPG01/OPT1, P65/PPG11/OPT3 和 P66/PPG1/PPG20/OPT4) 的框图

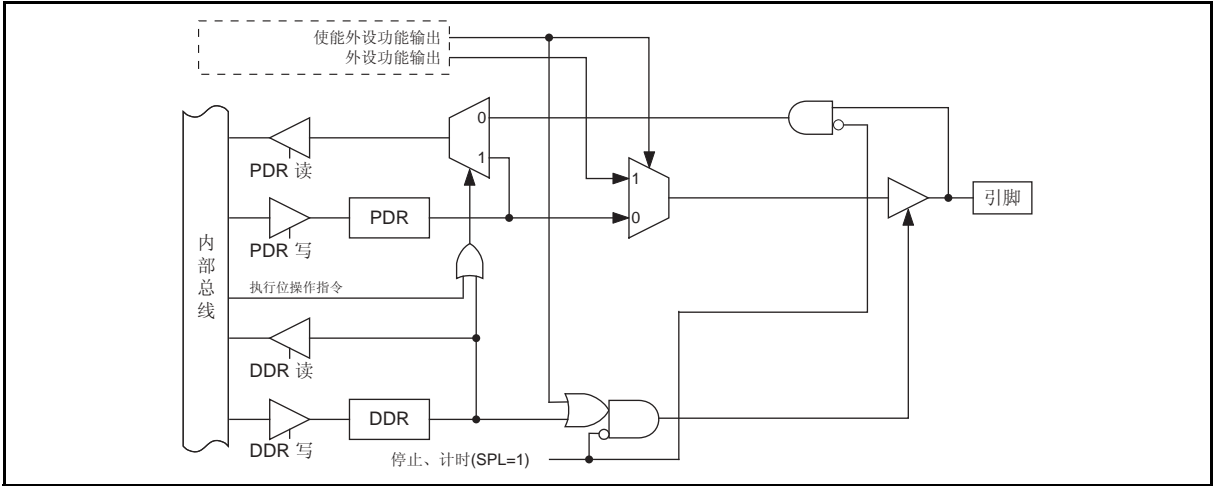
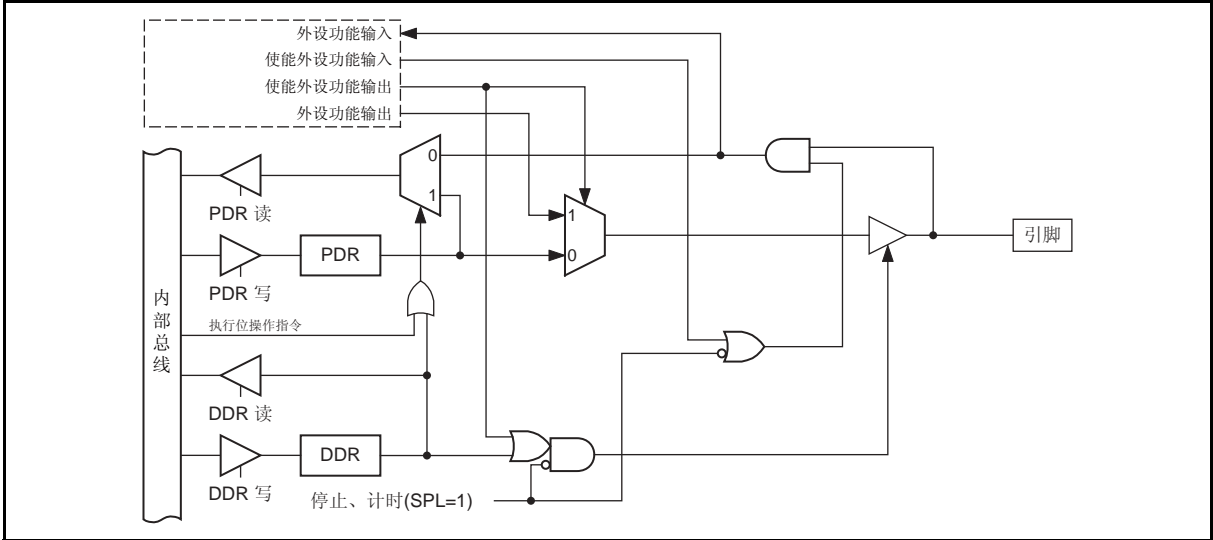


图 24.3-2 多脉冲发生器的引脚 OPT2 和 OPT5 (P64/EC1/PPG10/OPT2 和 P67/TRG1/PPG21/OPT5) 的框图



MB95330H 系列

图 24.3-3 多脉冲发生器的引脚 DTTI 和 TI1 (P60/INT08/SDA/DTTI 和 P61/INT09/SCL/TI1) 的框图

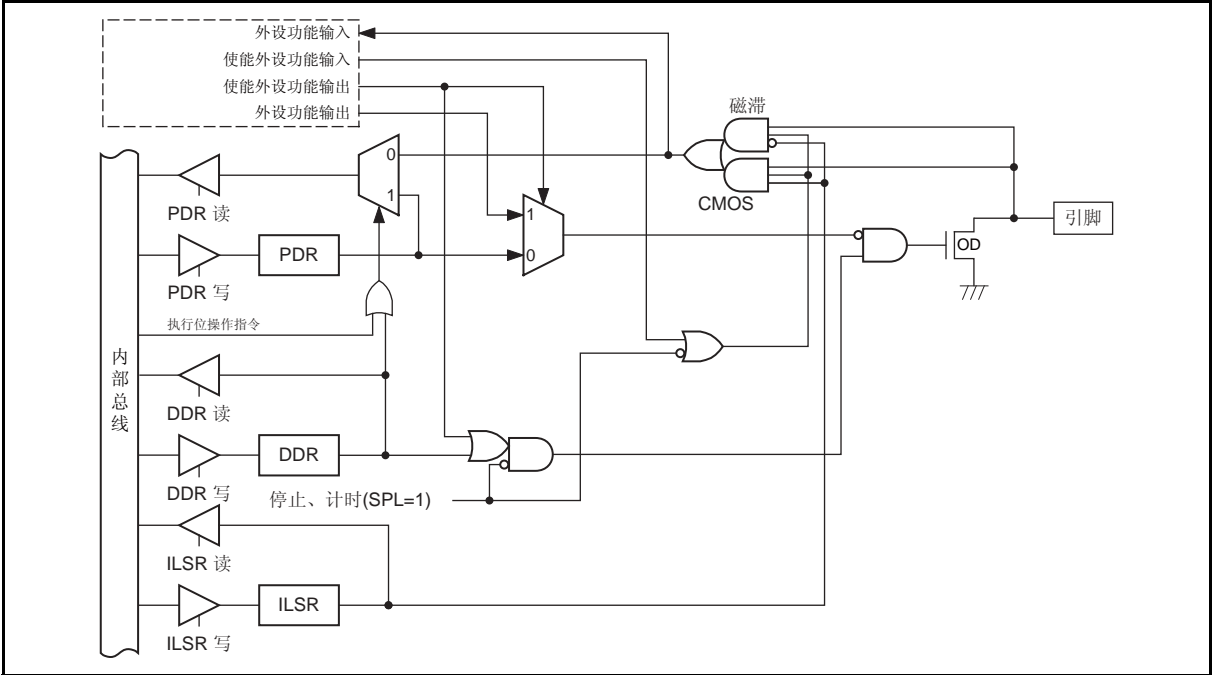


图 24.3-4 多脉冲发生器的引脚 SNI1 和 SNI2 (PG1/X0A/SNI1 和 PG2/X1A/SNI2) 的框图

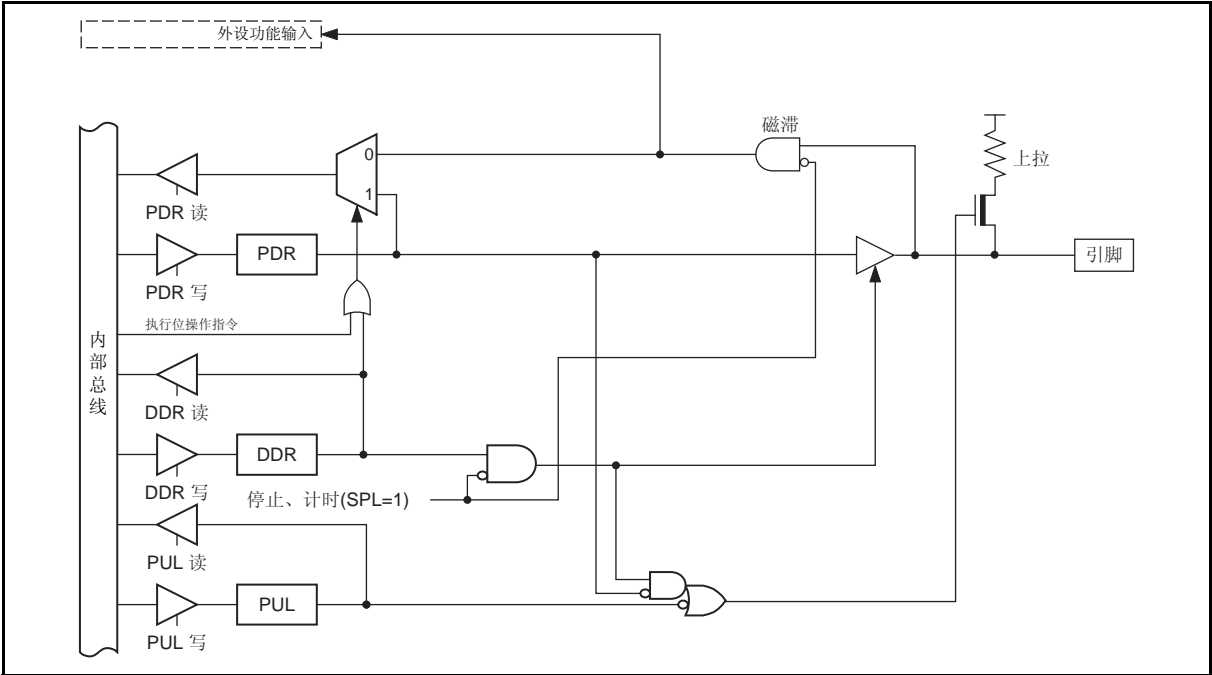
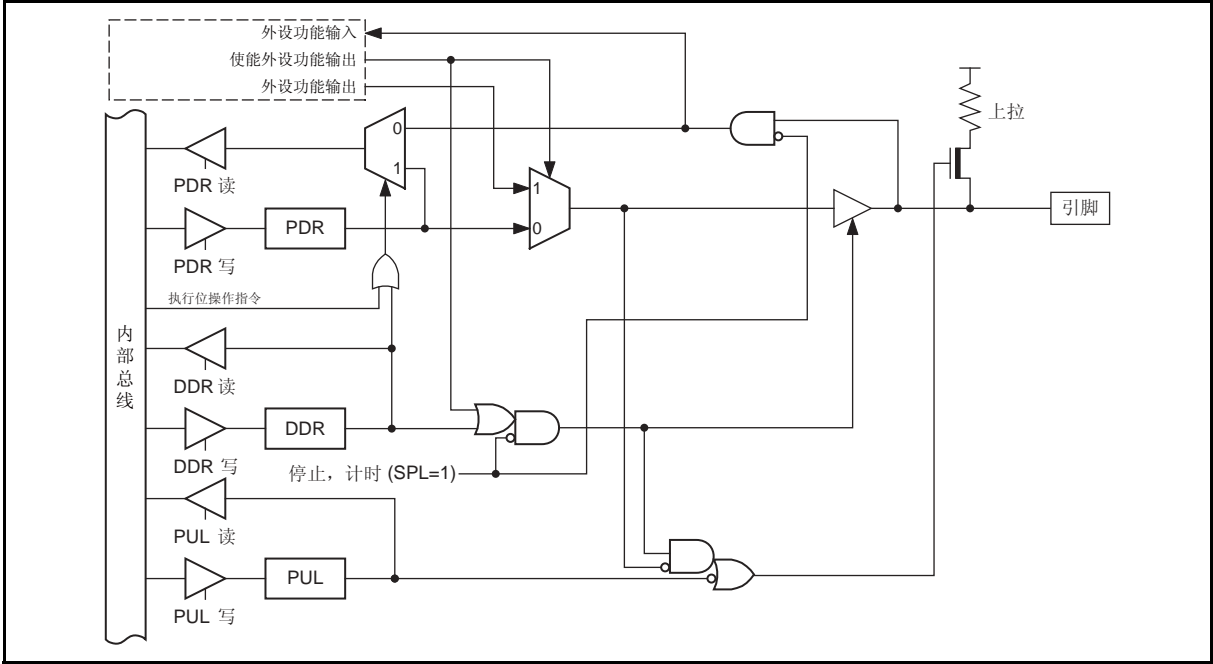


图 24.3-5 多脉冲发生器的引脚 SNI0 (P17/TO1/SNI0) 的框图



MB95330H 系列

24.4 多功能脉冲发生器的寄存器

本节介绍多功能脉冲发生器的寄存器。

■ 多功能脉冲发生器的寄存器

图 24.4-1 多功能脉冲发生器的寄存器

输出控制寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
OPCUR	0066 _H	DTIE	DTIF	NRSL	OPS2	OPS1	OPS0	WTIF	WTIE	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
输出控制寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
OPCLR	0067 _H	PDIF	PDIE	OPE5	OPE4	OPE3	OPE2	OPE1	OPE0	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
输出数据寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
OPDUR	0FDC _H	BNKF	RDA2	RDA1	RDA0	OP51	OP50	OP41	OP40	0000XXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
输出数据寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
OPDLR	0FDD _H	OP31	OP30	OP21	OP20	OP11	OP10	OP01	OP00	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
输出数据缓冲寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
OPDBRHB	0FC4 _H	BNKF	RDA2	RDA1	RDA0	OP51	OP50	OP41	OP40	00000000 _B
-	-									
OPDBRH0	0FDA _H									
(偶数地址)		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
输出数据缓冲寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
OPDBRLB	0FC5 _H	OP31	OP30	OP21	OP20	OP11	OP10	OP01	OP00	00000000 _B
-	-									
OPDBRL0	0FDB _H									
(奇数地址)		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W :读/写(读值和写值相同)										
R/WX :只读(可读。写操作无效。)										
X :不定值										

(转下页)

(承上页)

输入控制寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
IPCUR	0068 _H	WTS1	WTS0	CPIF	CPIE	CPD2	CPD1	CPD0	CMPE	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
输入控制寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
IPCLR	0069 _H	CPE1	CPE0	SNC2	SNC1	SNC0	SEE2	SEE1	SEE0	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
比较清零寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
CPCUR	0FDE _H	CL15	CL14	CL13	CL12	CL11	CL10	CL09	CL08	XXXXXXXX _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
比较清零寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
CPCLR	0FDF _H	CL07	CL06	CL05	CL04	CL03	CL02	CL01	CL00	XXXXXXXX _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
定时器缓冲寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
TMBUR	0FE2 _H	T15	T14	T13	T12	T11	T10	T09	T08	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
定时器缓冲寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
TMBLR	0FE3 _H	T07	T06	T05	T04	T03	T02	T01	T00	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
定时器控制状态寄存器										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
TCSR	006B _H	TCLR	MODE	ICLR	ICRE	TMEN	CLK2	CLK1	CLK0	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
噪声消除控制寄存器										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
NCCR	006A _H	S21	S20	S11	S10	S01	S00	D1	D0	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W :读/写(读值和写值相同) R/WX :只读(可读。写操作无效。) X :不定值										

MB95330H 系列

24.4.1 输出控制寄存器 (OPCUR, OPCLR)

输出控制寄存器由两个八位寄存器 (OPCUR, OPCLR)，用于使能写入时序中断和标志、位置检测中断和标志，设定数据传输方式，设定 OPT5 ~ OPT0 和 DTTI 引脚的控制。OPCUR 是高位字节寄存器，OPCLR 是低位字节寄存器。

■ 输出控制寄存器高位 (OPCUR)

图 24.4-2 输出控制寄存器高位 (OPCUR)

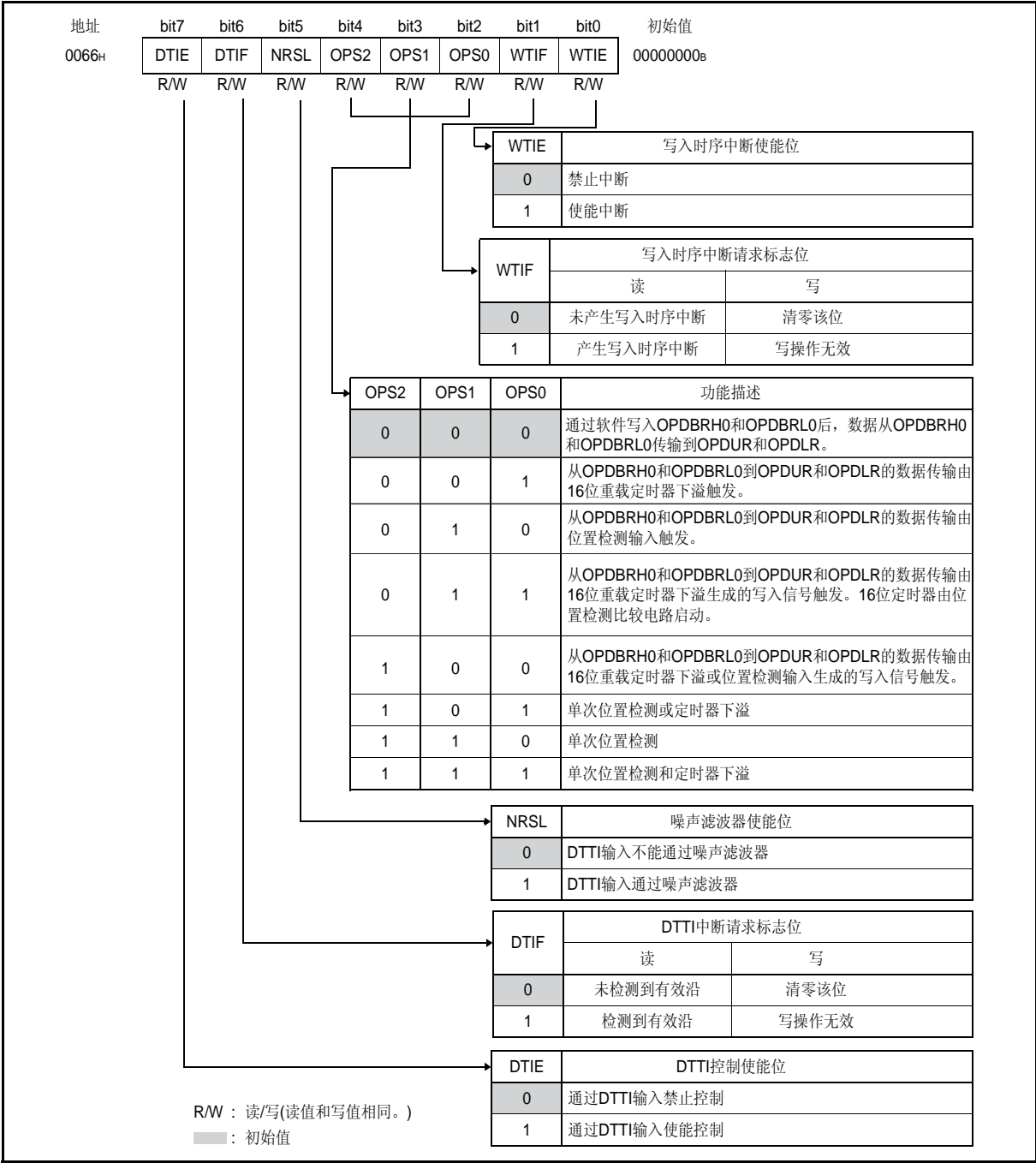


表 24.4-1 输出控制寄存器高位 (OPCUR)

位名称		功能描述
bit7	DTIE: DTTI 控制使能位	<ul style="list-style-type: none"> • DTTI 引脚输入使能位。 • 该位用于使能 DTTI 引脚以控制 OPT5 ~ OPT0 引脚的输出电平。软件可设定 PORTx 的 PDRx 中每个 OPTx 引脚的无效电平。
bit6	DTIF: DTTI 中断请求标志位	<ul style="list-style-type: none"> • DTTI 中断请求标志。 • 该标志是 DTTI 输入的中断请求标志，检测到 DTTI 的下降沿时且 DTTI 控制使能位置 "1" 时，该标志置位。 • 该位置 "1" 时，产生中断。向该位写 "0" 将其清零。写 "1" 无效。 • 读 - 修改 - 写操作时，该位始终读 "1"。
bit5	NRSL: 噪声滤波器使能位	<ul style="list-style-type: none"> • 使能 DTTI 引脚后，该位用于选择噪声消除功能。 • 输入有效电平 (根据噪声消除寄存器中 D1, D0 位的设定，n 值可为 2, 3, 4, 5) 后，噪声消除电路启动内部 n 位计数器。如果有效电平一直保持到计数器下溢，电路接受 DTTI 引脚的输入。因此，可取消的噪声脉宽约为 2ⁿ 个机器时钟周期。 • 使能噪声消除电路后，在诸如中断时钟停止的停止模式下，输入变为无效。
bit4 ~ bit2	OPS2 ~ OPS0: 数据传输方式选择位	<ul style="list-style-type: none"> • OPTx 引脚输出时序控制选择位。 • 这些位用于选择 OPDUR 和 OPDLR 寄存器写入时序控制操作模式。所选操作模式控制的写入时序时，数据从输出数据缓冲寄存器传输到输出数据寄存器。
bit1	WTIF: 写入时序中断位	<ul style="list-style-type: none"> • 写入时序中断请求标志。 • 这是写入信号触发的输出时序切换的中断请求标志。在写入信号上升沿时，由输出数据寄存器高位 (OPDUR) 的 BNKF, RDA2 ~ RDA0 位指定的 OPDBRHx 和 OPDBRLx 寄存器内的数据传输到 OPDUR 和 OPDLR，这时 WTIF 位置 "1"。 • 该位置 "1" 时，若写入时序中断使能位 (WTIE) 也置 "1"，则产生中断。向该位写 "0" 将其清零，写 "1" 无效。 • 读 - 修改 - 写操作时，该位始终读 "1"。
bit0	WTIE: 写入时序中断使能位	<ul style="list-style-type: none"> • 写入时序中断使能位。 • 该位置 "1" 时，若写入时序中断请求标志位 (WTIF) 也置 "1"，则产生中断。

■ 输出控制寄存器低位 (OPCLR)

图 24.4-3 输出控制寄存器低位 (OPCLR)

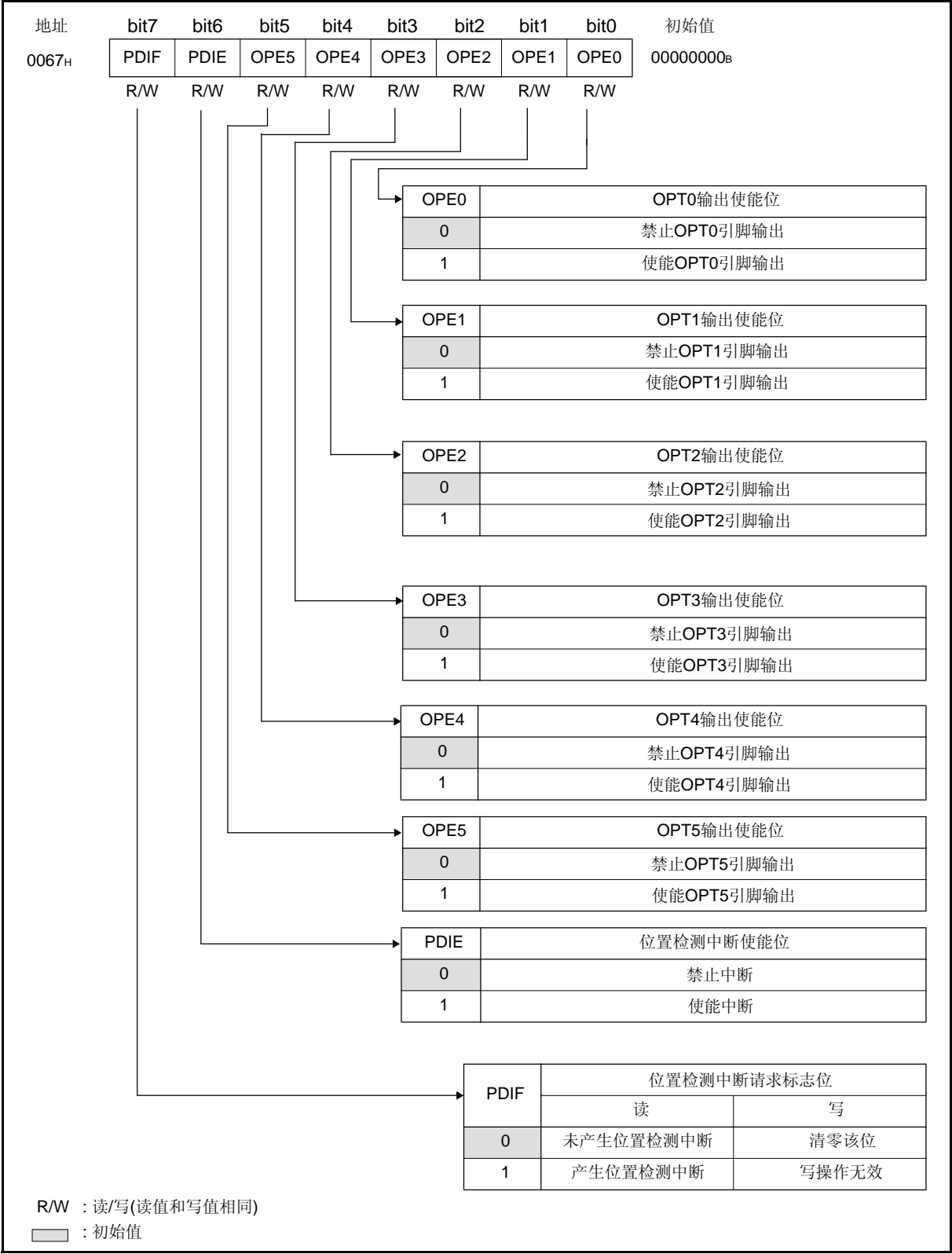


表 24.4-2 输出控制寄存器低位 (OPCLR)

位名称		功能描述
bit7	PDIF: 位置检测中断请求标志位	<ul style="list-style-type: none">• 位置检测中断请求标志。• 该标志为位置检测用的中断请求标志。CMPE 置 "1" 时，比较 SNI2 ~ SNI0 位和 RDA2 ~ RDA0 位并使其匹配，或 CMPE 清 "0" 时，在 SNI2 ~ SNI0 引脚检测出任何有效沿时，该位置 "1"。• 该位置 "1" 时，若位置检测中断使能位 (PDIE) 也置 "1"，则产生中断。向该位写 "0" 可将其清零。写 "1" 无效。• 读 - 修改 - 写操作中，始终读 "1"。
bit6	PDIE: 位置检测中断使能位	<ul style="list-style-type: none">• 位置检测中断使能位。• 该位置 "1" 时，若位置检测中断请求标志 (PDIF) 也置 "1"，则产生中断。
bit5 ~ bit0	OPE5 ~ OPE0: OPT5 ~ OPE0 输出使能位	<ul style="list-style-type: none">• OPT5 ~ OPE0 引脚的输出使能位。• 这些位置位后，使能 OPT5 ~ OPE0 引脚的输出。

MB95330H 系列

24.4.2 输出数据寄存器 (OPDUR, OPDLR)

输出数据寄存器由两个八位寄存器 (OPDUR, OPDLR) 组成, 用于存储 OPT5 ~ OPT0 引脚输出数据的 16 位寄存器。OPDUR 是高位字节寄存器, OPDLR 是低位字节寄存器。

这些寄存器是用于读取输出数据寄存器值的两个八位寄存器。
始终使用以下步骤之一读取该寄存器。

- 使用 "MOVW" 指令 (使用 16 位访问指令读取 OPDUR 寄存器地址)。
- 使用 "MOV" 指令先读 OPDUR, 然后读 OPDLR (读 OPDUR 时, OPDLR 自动更新)。

■ 输出数据寄存器高位 (OPDUR)

图 24.4-4 输出数据寄存器高位 (OPDUR)

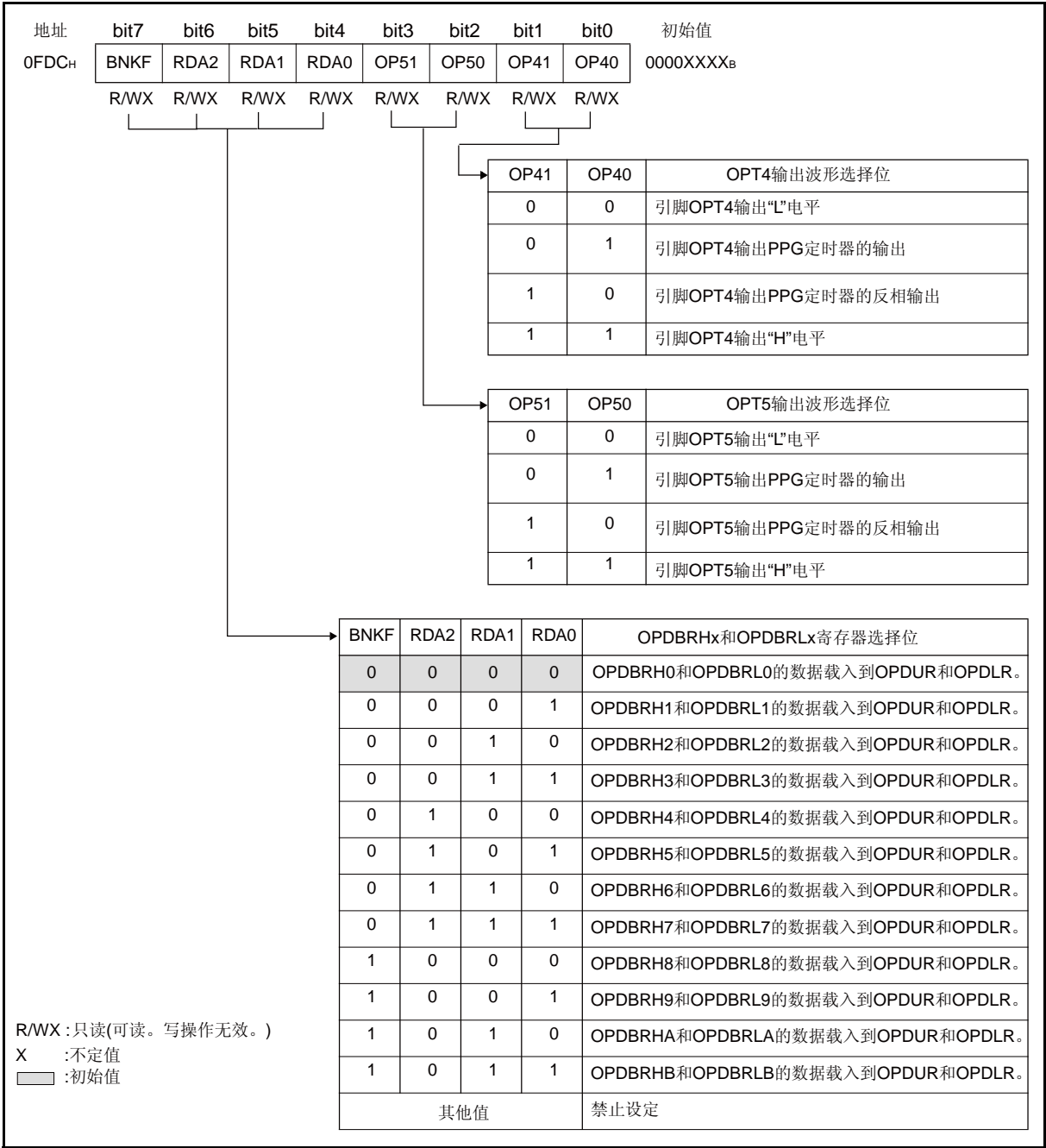


表 24.4-3 输出数据寄存器高位 (OPDUR)

位名称		功能描述
bit7 ~ bit4	BNKF, RDA2 ~ RDA0: OPDBRHx, OPDBRLx 寄存器选择 位	• 这些位指示 OPDBRHx, OPDBRLx 寄存器的地址并决定哪个输出数据缓冲寄存器值载入到 OPDUR 和 OPDLR 寄存器。
bit3, bit2	OP51, OP50: OPT5 输出波形选择 位	• 这些位用于选择 OPT5 引脚的输出波形类型。
bit1, bit0	OP41, OP40: OPT4 输出波形选择 位	• 这些位用于选择 OPT4 引脚的输出波形类型。

■ 输出数据寄存器低位 (OPDLR)

图 24.4-5 输出数据寄存器低位 (OPDLR)



表 24.4-4 输出数据寄存器低位 (OPDLR)

位名称		功能描述
bit7, bit6	OP31, OP30: OPT3 输出波形选择位	• 这些位用于选择 OPT3 引脚的输出波形类型。
bit5, bit4	OP21, OP20: OPT2 输出波形选择位	• 这些位用于选择 OPT2 引脚的输出波形类型。
bit3, bit2	OP11, OP10: OPT1 输出波形选择位	• 这些位用于选择 OPT1 引脚的输出波形类型。
bit1, bit0	OP01, OP00: OPT0 输出波形选择位	• 这些位用于选择 OPT0 引脚的输出波形类型。

24.4.3 输出数据缓冲寄存器 (OPDBRH, OPDBRL)

输出数据缓冲寄存器由十二组寄存器 (OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0) 组成。OPDBRHx 是高位字节寄存器，OPDBRLx 是低位字节寄存器。数据写入控制单元生成的写入信号处于上升沿时，BNKF, RDA2 ~ RDA0 位指定的 OPDBRHx 和 OPDBRLx 寄存器的值载入到 OPDUR 和 OPDLR 寄存器。

■ 输出数据缓冲寄存器高位 (OPDBRH)

图 24.4-6 输出数据缓冲寄存器高位 (OPDBRH)

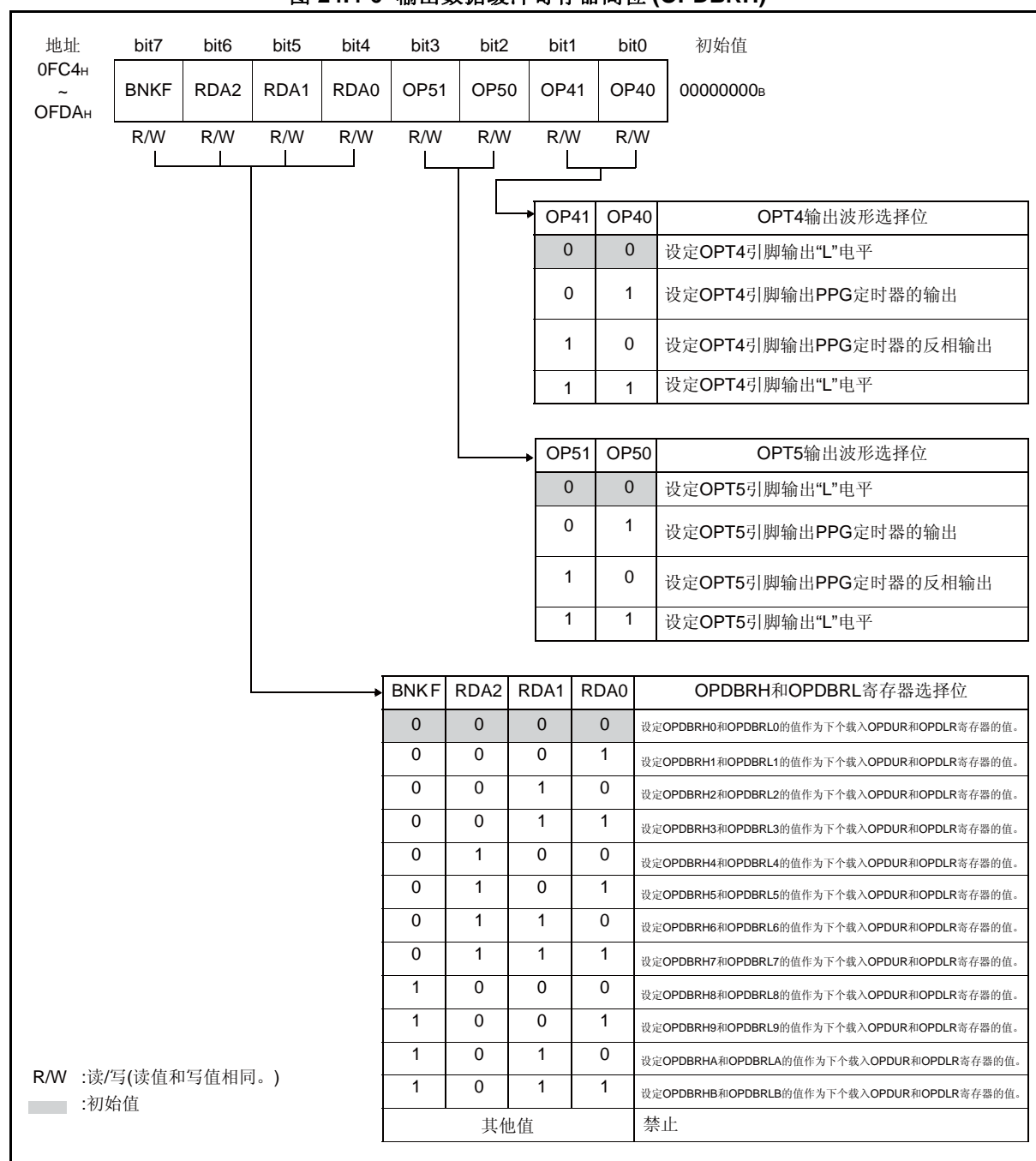


表 24.4-5 输出数据缓冲寄存器高位 (OPDBRH)

位名称		功能描述
bit7 ~ bit4	BNKF, RDA2 ~ RDA0: OPDBRH 和 OPDBRL 寄存器选择 位	• 这些位用于选择下一个 OPDBRHx 和 OPDBRLx 寄存器，这些寄存器的值将载入到 OPDUR 和 OPDLR 寄存器。
bit3, bit2	OP51, OP50: OPT5 输出波形选择 位	• 所选输出数据缓冲寄存器高位和输出数据寄存器低位的值载入到 OPDUR 和 OPDLR 寄存器后，这些位用于选择 OPT5 引脚的输出波形类型。
bit1, bit0	OP41, OP40: OPT4 输出波形选择 位	• 所选输出数据缓冲寄存器高位和输出数据寄存器低位的值载入到 OPDUR 和 OPDLR 寄存器后，这些位用于选择 OPT4 引脚的输出波形类型。

■ 输出数据缓冲寄存器低位 (OPDBRL)

图 24.4-7 输出数据缓冲寄存器低位 (OPDBRL)

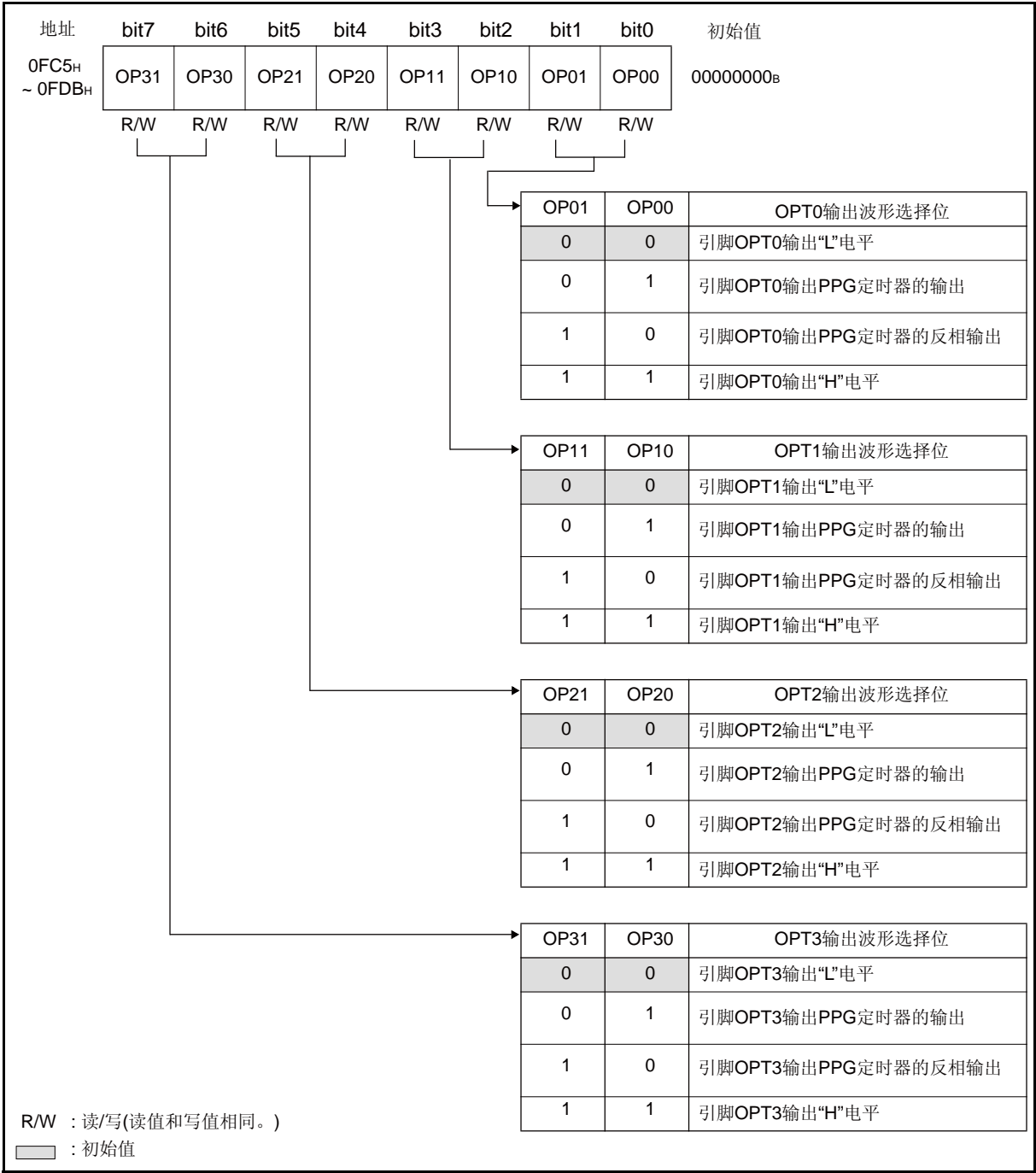


表 24.4-6 输出数据缓冲寄存器低位 (OPDBRL)

位名称		功能描述
bit7, bit6	OP31, OP30: OPT3 输出波形选择位	• 所选 OPDBRHx 和 OPDBRLx 寄存器的值载入到 OPDUR 和 OPDLR 寄存器后, 这些位用于选择 OPT3 引脚的输出波形类型。
bit5, bit4	OP21, OP20: OPT2 输出波形选择位	• 所选 OPDBRHx 和 OPDBRLx 寄存器的值载入到 OPDUR 和 OPDLR 寄存器后, 这些位用于选择 OPT2 引脚的输出波形类型。
bit3, bit2	OP11, OP10: OPT1 输出波形选择位	• 所选 OPDBRHx 和 OPDBRLx 寄存器的值载入到 OPDUR 和 OPDLR 寄存器后, 这些位用于选择 OPT1 引脚的输出波形类型。
bit1, bit0	OP01, OP00: OPT0 输出波形选择位	• 所选 OPDBRHx 和 OPDBRLx 寄存器的值载入到 OPDUR 和 OPDLR 寄存器后, 这些位用于选择 OPT0 引脚的输出波形类型。

24.4.4 输入控制寄存器 (IPCUR, IPCLR)

输入控制寄存器由两个八位寄存器 (IPCUR, IPCLR) 组成，用于控制位置检测输入。
IPCUR 是高位字节寄存器， IPCLR 是低位字节寄存器。

■ 输入控制寄存器高位 (IPCUR)

图 24.4-8 输入控制寄存器高位 (IPCUR)

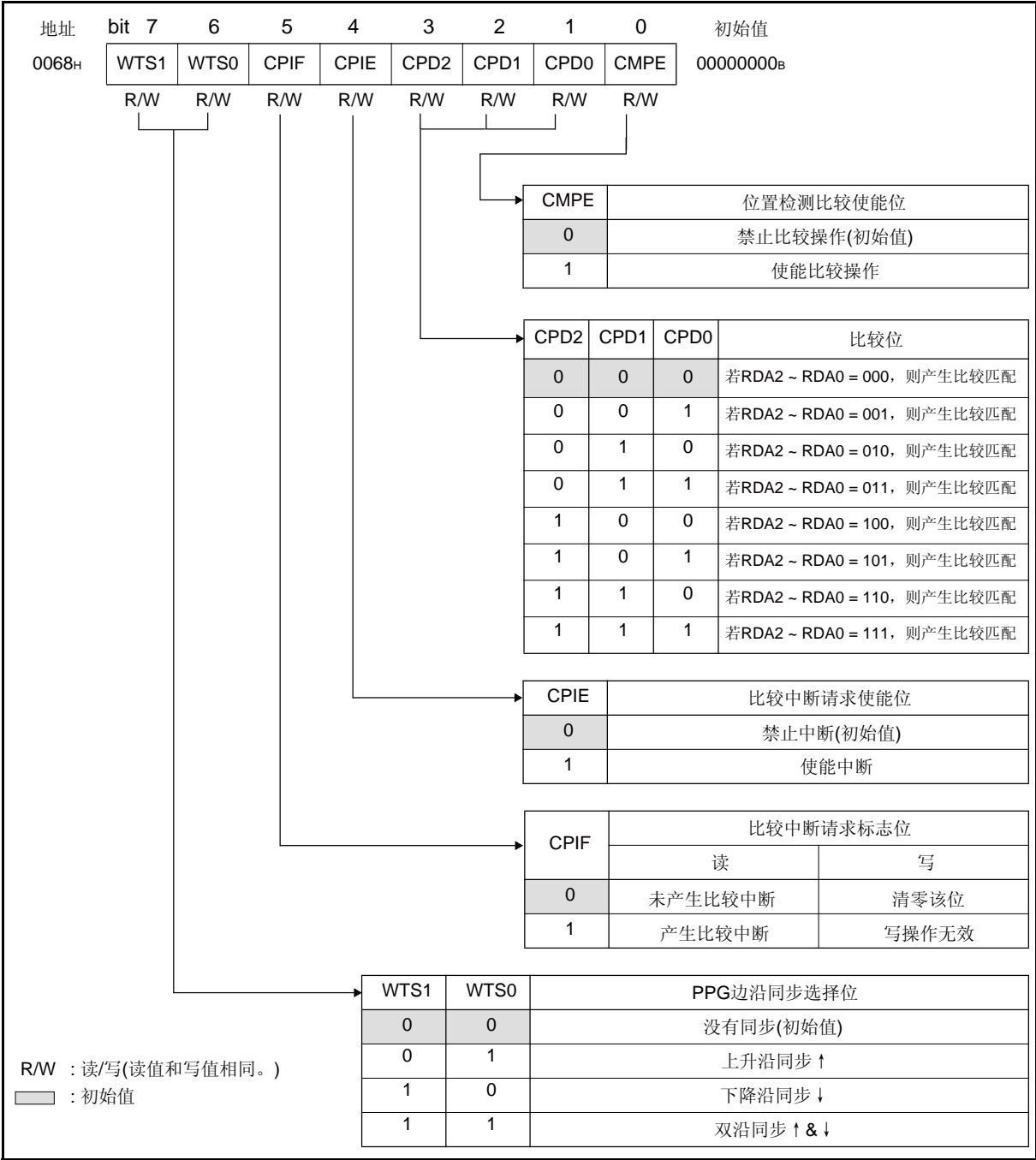


表 24.4-7 输入控制寄存器高位 (IPCUR)

位名称		功能描述
bit7, bit6	WTS1, WTS0: PPG 边沿同步选择位	• 这些位用于选择与写入时序同步的 PPG 信号的下个同步边沿。
bit5	CPIF: 比较中断请求标志位	• 比较中断请求标志。 • 该标志是比较电路用的比较中断请求标志。 RDA2 ~ RDA0 位和 CPD2 ~ CPD0 位进行比较并且二者匹配时，该位置“1”并立即置位。 • 比较中断使能位 (CPIE) 也置“1”并立即置位。 • 向该位写“0”可将其清零。写“1”时，该位立即置位。 • 读 - 修改 - 写操作时，始终读“1”。
bit4	CPIE: 比较中断请求使能位	• 比较中断使能位。 • 该位和比较中断请求标志 (CPIF) 同时置“1”并立即置位。
bit3 ~ bit1	CPD2 ~ CPD0: 比较位	• 这些位用于与输出数据寄存器的 RDA2 ~ RDA0 位进行比较，该位的值和 RDA2 ~ RDA0 位的值匹配时，比较中断标志 (CPIF) 置“1”。
bit0	CMPE: 位置检测比较使能位	• 该位用于使能位置检测的比较操作。

■ 输入控制寄存器低位 (IPCLR)

图 24.4-9 输入控制寄存器低位 (IPCLR)

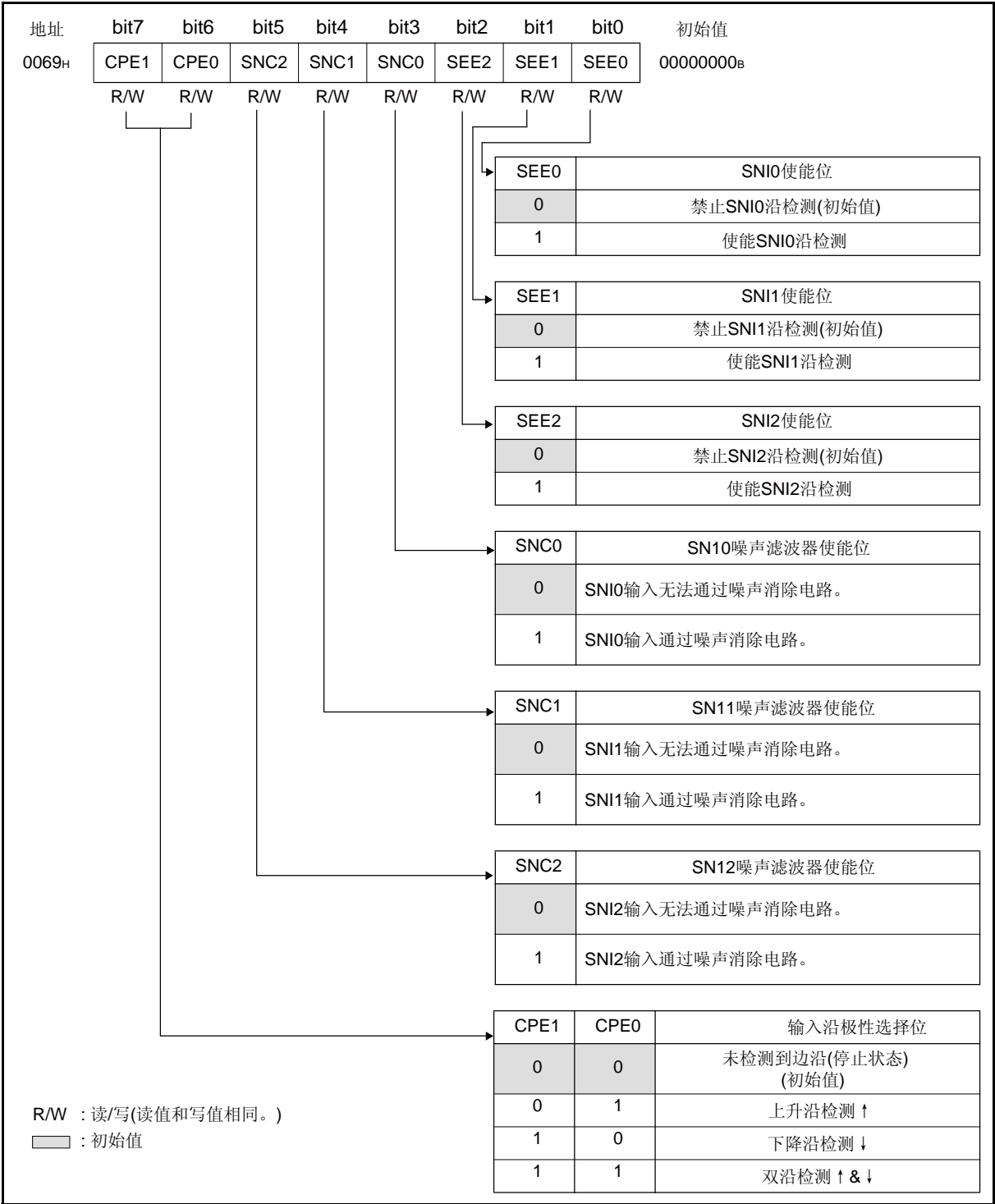


表 24.4-8 输入控制寄存器低位 (IPCLR)

位名称		功能描述
bit7, bit6	CPE1, CPE0: 输入沿极性选择位	<ul style="list-style-type: none">• 输入沿极性选择位。• 这些位用于选择位置检测用的输入沿的极性，位置检测根据设定到这些位的输入沿极性来运行。
bit5 ~ bit3	SNC2 ~ SNC0: SNI2 ~ SNI0 的噪声滤波器使能位	<ul style="list-style-type: none">• 使能引脚 SNI2 ~ SNI0 的输入时，这些位用于选择噪声消除功能。• 输入有效电平 (根据噪声消除控制寄存器中 S21,S20, S11,S10 和 S01,S00 位的设定， n 值可为 2, 3, 4, 5) 后，噪声消除电路启动内部 n 位计数器。若有效电平保持到计数器下溢，电路接受 SNI2 ~ SNI0 引脚的输入。因此，可取消的噪声脉宽约为 2ⁿ 个机器周期。 <p>注 :使能噪声消除电路后，在诸如内部时钟停止的停止模式下，输入变为无效。</p>
bit2 ~ bit0	SEE2 ~ SEE0: SNI2 ~ SNI0 使能位	<ul style="list-style-type: none">• 引脚 SNI2 ~ SNI0 沿检测使能位。• 这些位置 “1” 时，使能引脚 SNI2 ~ SNI0 的沿检测。• CMPE 清 “0” 前，需先设定这些位。

24.4.5 比较清零寄存器 (CPCUR, CPCLR)

比较清零寄存器由两个八位寄存器 (CPCUR, CPCLR) 组成。CPCUR 是高位字节寄存器，CPCLR 是低位字节寄存器。这些寄存器的值和 16 位定时器的计数值匹配时，16 位定时器复位到 "0000_H"。

■ 比较清零寄存器 (CPCUR, CPCLR)

这些寄存器是八位寄存器，用于保持比较清零寄存器值。
始终使用以下步骤之一读 / 写该寄存器。

- 使用 "MOVW" 指令 (使用 16 位访问指令读 / 写 CPCUR 寄存器地址)。
- 使用 "MOV" 指令，先读 / 写 CPCUR，然后读 / 写 CPCLR。

比较清零寄存器是 16 位寄存器，用于比较 16 位定时器的计数值。该寄存器的初始值为不确定，因此，该寄存器开始工作前应设定一个值。

注：
务必对这些寄存器使用字访问指令。
该寄存器和 16 位定时器的计数值匹配时，16 位定时器复位到 "0000_H" 且设定比较清零中断请求标志。此外，使能中断操作后，发送中断请求到 CPU。
如果向比较清零寄存器高位 (CPCUR) 和比较清零寄存器低位 (CPCLR) 载入的值与定时器计数器的值相同，那么下一个 CPCUR 和 CPCLR 的值与计数器的值匹配之前，不执行比较操作。

图 24.4-10 比较清零寄存器 (CPCUR, CPCLR)

比较清零寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
CPCUR	0FDE _H	CL15	CL14	CL13	CL12	CL11	CL10	CL09	CL08	XXXXXXXX _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
比较清零寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
CPCLR	0FDF _H	CL07	CL06	CL05	CL04	CL03	CL02	CL01	CL00	XXXXXXXX _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读/写 (读值和写值相同)									
X	: 不定值									

24.4.6 定时器缓冲寄存器 (TMBUR, TMBLR)

定时器缓冲寄存器由两个八位寄存器 (TMBUR, TMBLR) 组成，用于读取 16 位定时器的计数值。TMBUR 是高位字节寄存器，TMBLR 是低位字节寄存器。

■ 定时器缓冲寄存器 (TMBUR, TMBLR)

这两个寄存器是八位寄存器，用于保持定时器缓冲寄存器值。

始终使用以下步骤之一读取该寄存器。

- 使用 "MOVW" 指令 (使用 16 位访问指令读取 TMBUR 寄存器地址)。
- 使用 "MOV" 指令先读 / 写 TMBUR，然后读 / 写 TMBLR。

生成写入时序或位置检测触发并且计数器清零为 "0000_H" 时，定时器缓冲寄存器高位和定时器缓冲寄存器低位用于存储 16 位定时器的值。

注： 仅使用字访问指令访问 TMBUR 和 TMBLR。

图 24.4-11 定时器缓冲寄存器 (TMBUR, TMBLR)

定时器缓冲寄存器(高位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
TMBUR	0FE2 _H	T15	T14	T13	T12	T11	T10	T09	T08	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
定时器缓冲寄存器(低位)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
TMBLR	0FE3 _H	T07	T06	T05	T04	T03	T02	T01	T00	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/WX	: 只读(可读。写操作无效。)									
X	: 不定值									

24.4.7 定时器控制状态寄存器 (TCSR)

定时器控制状态寄存器 (TCSR) 用于控制 16 位定时器的操作。

■ 定时器控制状态寄存器 (TCSR)

图 24.4-12 定时器控制状态寄存器 (TCSR)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006Bh	TCLR	MODE	ICLR	ICRE	TMEN	CLK2	CLK1	CLK0	00000000b
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

CLK2	CLK1	CLK0	时钟频率选择位			
			计数时钟	MCLK 16 MHz	MCLK 8 MHz	MCLK 4 MHz
0	0	0	MCLK	62.5 ns	125 ns	0.25 μs
0	0	1	MCLK/2	125 ns	0.25 μs	0.5 μs
0	1	0	MCLK/4	0.25 μs	0.5 μs	1 μs
0	1	1	MCLK/8	0.5 μs	1 μs	2 μs
1	0	0	MCLK/16	1 μs	2 μs	4 μs
1	0	1	MCLK/32	2 μs	4 μs	8 μs
1	1	0	MCLK/64	4 μs	8 μs	16 μs
1	1	1	MCLK/128	8 μs	16 μs	32 μs

MCLK: 机器时钟

TMEN	定时器使能位	
0	禁止计数	
1	使能计数	

ICRE	比较清零中断请求使能位	
0	禁止中断	
1	使能中断	

ICLR	比较清零中断请求标志位	
	读	写
0	没有产生中断请求	清零该位
1	产生中断请求	写操作无效

MODE	计数器复位状态位	
0	计数器由写入时序触发器复位	
1	计数器由位置检测触发器复位	

TCLR	定时器清零位	
	读	写
0	始终读“0”	写操作无效
1		计数器初始化为“0000h”

R/W : 读/写(读值和写值相同。)
 : 初始值

表 24.4-9 定时器控制状态寄存器 (TCSR)

位名称		功能描述
bit7	TCLR: 定时器清零位	<ul style="list-style-type: none"> 始终读“0”。 向该位写“1”可将计数器初始化为“0000_H”。 清“0”无效。
bit6	MODE: 定时器复位状态位	<ul style="list-style-type: none"> 该位用于设定 16 位定时器的复位状态。 该位为“0”时，16 位定时器由写入时序信号复位。 该位为“1”时，16 位定时器由位置检测信号复位。 注:变更定时器值的同时，定时器复位。
bit5	ICLR: 比较清零中断请求标志位	<ul style="list-style-type: none"> 该位是比较清零的中断请求标志。 比较清零寄存器和 16 位定时器值比陪时，计数器清零且该位变为“1”。 中断请求使能位 (bit12:ICRE) 置“1”时，产生中断。 写“0”清零该位。 写“1”无效。 读 - 修改 - 写操作时，始终读“1”。
bit4	ICRE: 比较清零中断请求使能位	<ul style="list-style-type: none"> 该位是比较清零的中断请求使能位。 该位置“1”且中断标志位 (bit13:ICLR) 也置“1”时，产生中断。
bit3	TMEN: 定时器使能位	<ul style="list-style-type: none"> 该位用于使能 / 禁止 16 位定时器的计数。 向该位写“1”可使能 16 位定时器的计数。 向该位写“0”可禁止 16 位定时器的计数。 注:禁止 16 位定时器后，输出比较操作也被禁止。
bit2 ~ bit0	CLK2 ~ CLK0: 时钟频率选择位	<ul style="list-style-type: none"> 这些位用于选择 16 位定时器的计数时钟。 注:更新了这些位后，会改变时钟，因此推荐定时器处于停止状态时，变更这些位。

24.4.8 噪声消除控制寄存器 (NCCR)

噪声消除控制寄存器 (NCCR) 用于控制 DTTI 和 SNIx 引脚要消除的噪声脉宽。

■ 噪声消除控制寄存器 (NCCR)

图 24.4-13 噪声消除控制寄存器 (NCCR)

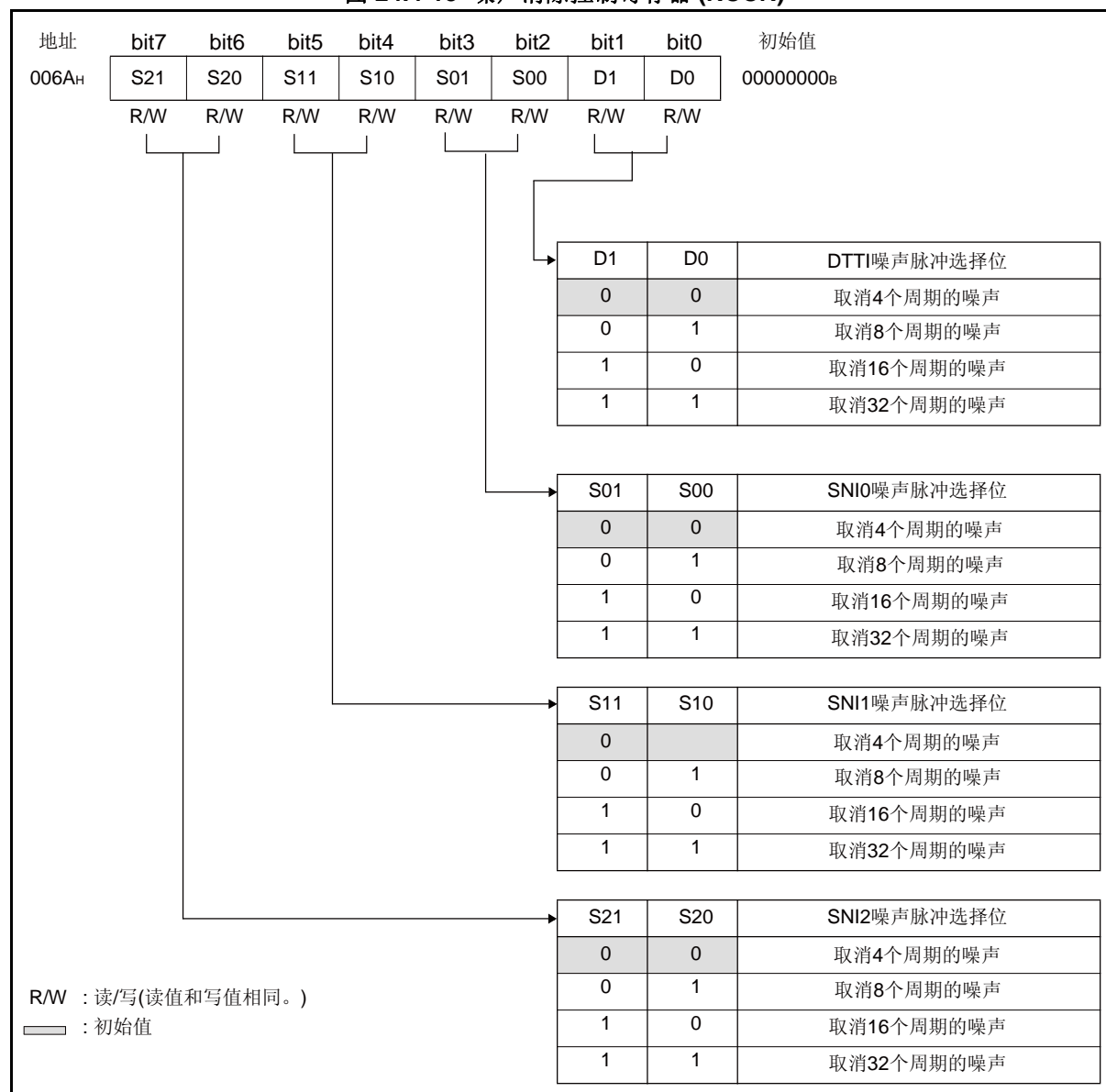


表 24.4-10 噪声消除控制寄存器 (NCCR) 位

位名称		功能描述
bit7, bit6	S21,S20: 噪声脉宽选择位	• 这些位用于指定 SNI2 引脚要消除的噪声脉宽。
bit5, bit4	S11,S10: 噪声脉宽选择位	• 这些位用于指定 SNI1 引脚要消除的噪声脉宽。
bit3, bit2	S01,S00: 噪声脉宽选择位	• 这些位用于指定 SNI0 引脚要消除的噪声脉宽。
bit1, bit0	D1,D0: 噪声脉宽选择位	• 这些位用于指定 DTTI 引脚要消除的噪声脉宽。

24.5 多功能脉冲发生器的中断

在以下源时，多功能脉冲发生器可产生中断请求：

- 数据写入控制单元生成写入时序输出
- 检测到任何有效位置检测输入
- 输入控制寄存器高位 (IPCUR:CPD2 ~ CPD0) 的 CPD2 ~ CPD0 和输出数据寄存器高位 (OPDUR:RDA2 ~ RDA0) 的 RDA2 ~ RDA0 的比较匹配
- 16 位定时器的比较清零
- DTTI 变为低信号电平

■ 多功能脉冲发生器的中断

以下是多功能脉冲发生器产生的五个中断源：

- 写入时序中断
- 比较清零中断
- 位置检测中断
- 比较匹配中断
- DTTI 中断

时序中断和比较清零中断共用一个中断源入口，位置检测中断和比较匹配中断共用一个中断源入口。

● 写入时序中断

如果输出控制寄存器高位 (OPCUR) 的 WTIE 位置 "1"，则数据写入控制电路产生写入时序后，数据从 12 组输出数据缓冲寄存器 (OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0) 之一传输到输出数据寄存器 (OPDUR, OPDLR) 时，产生写入时序中断。
产生该中断时，输出控制寄存器高位 (OPCUR:WTIF) 中的写入时序中断标志位置 "1"。

● 比较清零中断

如果定时器控制寄存器 (TCSR) 中的 ICRE 位置 "1"，则比较值和 16 位定时器值匹配时，产生比较清零中断。
产生该中断时，定时器控制寄存器 (TCSR:ICLR) 的比较清零中断标志位置 "1"。

● 位置检测时序中断

如果输出控制寄存器低位 (OPCLR) 的 PDIE 位置 "1", 位置检测电路发生写入时序输出后, 数据从 12 组输出数据缓冲寄存器 (OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0) 之一传输到输出数据寄存器 (OPDUR, OPDLR) 时, 产生位置检测中断。该写入时序输出信号是由位置输入 (SNI2 ~ SNI0) 的电平和输出数据寄存器高位 (OPDUR) 的 RDA2 ~ RDA0 位的电平匹配或位置输入 (SNI2 ~ SNI0) 的检测沿和三种不同边沿的设置之一匹配产生。

产生该中断后, 输出控制寄存器低位的位置检测中断标志位 (OPCLR:PDIF) 置 "1"。

● 比较匹配中断

如果输入控制寄存器高位 (IPCUR) 的 CPIE 位置 "1", 则输出数据寄存器高位 (OPDUR) 的 RDA2 ~ RDA0 位和输入控制寄存器高位 (IPCUR) 的 CPD2 ~ CPD0 位匹配时, 产生比较匹配中断。

产生该中断后, 输入控制寄存器高位的比较匹配中断标志位 (IPCUR:CPIF) 置 "1"。

● DTTI 中断

如果输出控制寄存器高位 (OPCUR) 的 DTIE 位置 "1", 则在 DTTI 引脚检测出低输入时, 产生 DTTI 中断。

产生该中断后, 输出控制寄存器高位 DTTI 中断标志位 (OPCUR:DTIF) 置 "1"。

■ 多功能脉冲发生器的中断源

IRQ04 : 发生 DTTI 中断时, 产生 IRQ4 中断。

在 DTTI 引脚检测到低输入电平时, 若 OPCUR:DTIE 置 "1", 则产生 DTTI 中断。

IRQ16 : 发生写入时序中断或比较清零中断时, 产生 IRQ16 中断。

数据写入控制电路产生写入时序信号时, 若 OPCUR:WTIE 置 "1", 则产生写入时序中断。

16 位定时器的计数值和比较清零寄存器 (CPCUR, CPCLR) 匹配时, 若 TCSR:ICRE 置 "1", 则产生比较清零中断。

IRQ17 : 发生位置检测中断或比较匹配中断时, 产生该中断。

在 SNI2 ~ SNI0 检测到有效沿时, 若 OPCLR:PDIE 置 "1", 则产生位置检测中断。

输入控制寄存器高位 (IPCUR) 中 CPD2 ~ CPD0 位的值和输出数据寄存器高位 (OPDUR) 中 RDA2 ~ RDA0 位的值匹配时, 若 IPCUR:CPIE 置 "1", 则产生比较匹配中断。

■ 多功能脉冲发生器中断的寄存器和向量表地址

表 24.5-1 多功能脉冲发生器中断的寄存器和向量表地址

中断源	中断 请求号	中断控制寄存器		向量表地址	
		寄存器名称	地址	低位	高位
MPG (DTTI)	#04 (04 _H)	ILR1	007A _H	FFF3 _H	FFF2 _H
MPG (写入时序 / 比较 清零) ^{*1}	#16 (10 _H)	ILR4	007D _H	FFDB _H	FFDA _H
MPG (位置检测 / 比较 匹配) ^{*2}	#17 (11 _H)	ILR4	007D _H	FFD9 _H	FFD8 _H

^{*1}:MPG(写入时序 / 比较清零) 与 16 位重载定时器 ch. 1 和 I²C 共用上表提及的中断请求号和向量表地址。

^{*2}:MPG(位置检测 / 比较匹配) 与 16 位 PPG 定时器 ch. 1 共用上表提及的中断请求号和向量表地址。

关于所有外设功能的中断请求号和向量表，参考 " 附录 B 中断源一览 "。

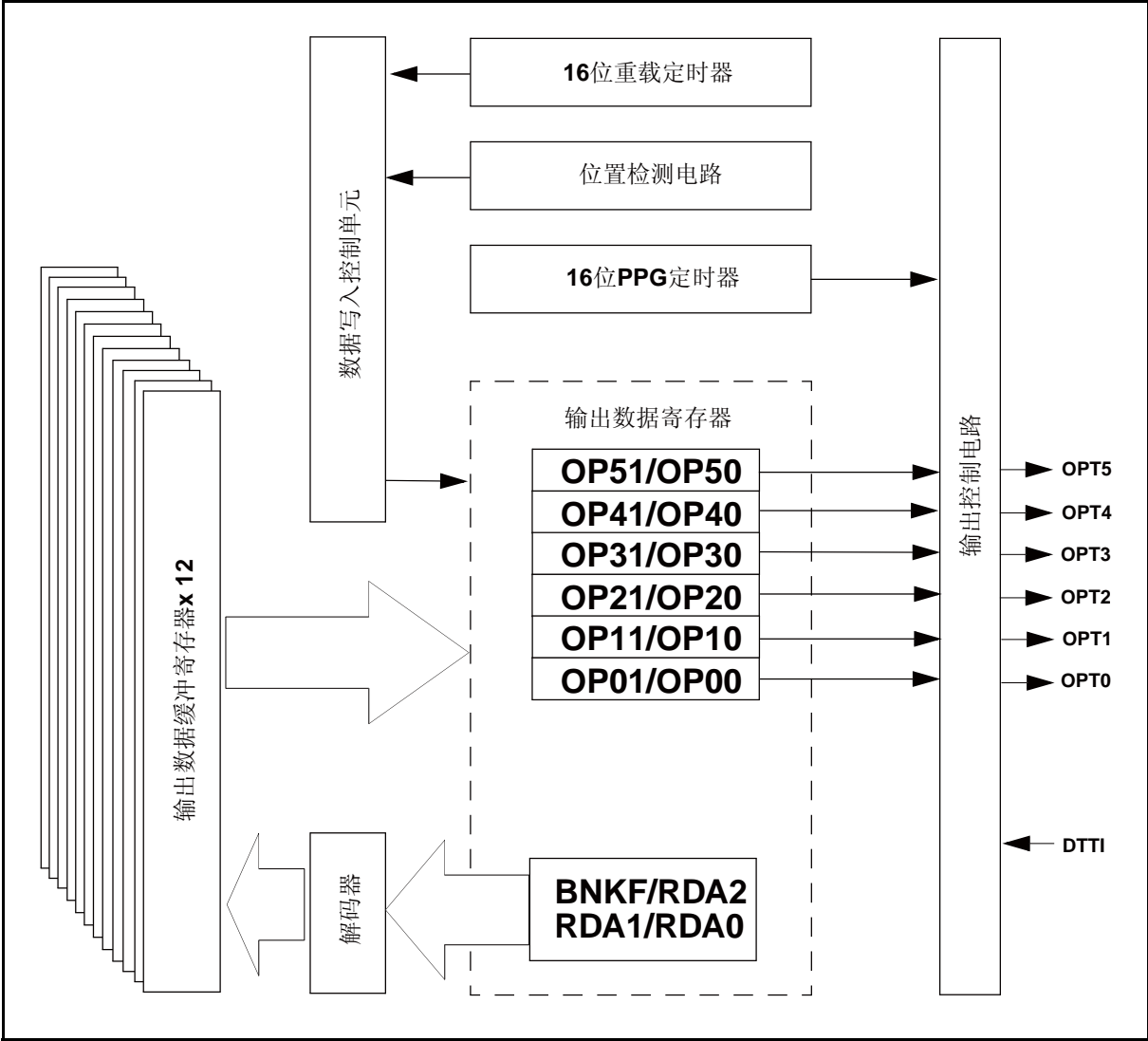
MB95330H 系列

24.6 多功能脉冲发生器的操作

本节介绍多功能脉冲发生器的操作。根据输出数据寄存器 (OPDUR, OPDLR) 中 (OPx1/OPx0) 位的设定, OPTx 引脚输出相应类型的波形 ("H" 或 "L" 或 PPG 输出), 参考表 24.6-1。

■ 输出数据寄存器的框图

图 24.6-1 输出数据寄存器的框图



■ 输出数据寄存器 (OPDUR, OPDLR)

根据由数据写入控制单元生成的写入时序信号 (WTO)，从输出数据缓冲寄存器 (OPDBR HB 和 OPDBRLB - OPDBRH0 和 OPDBRL0) 接收到输出数据寄存器 (OPDUR, OPDLR) 的内容，且 OPTx 输出波形得以更新。此外，输出电平由 DTTI 引脚输入强制固定。

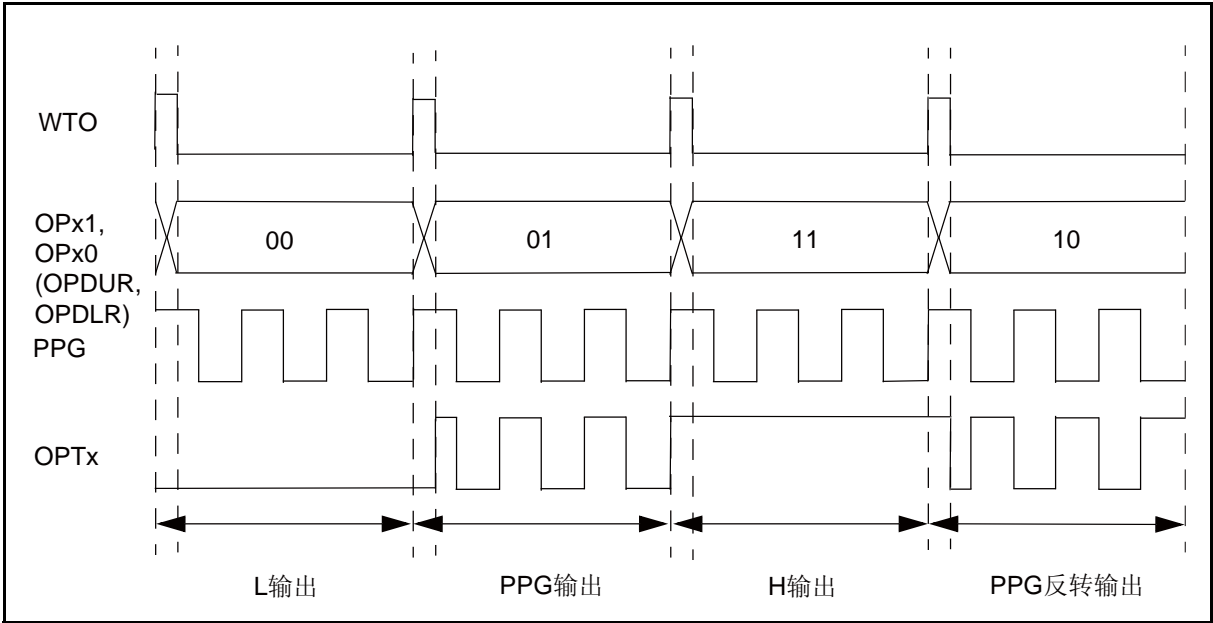
表 24.6-1 输出数据寄存器 (OPDUR, OPDLR)

OPx1,OPx0 的设定	OPTx 输出
OPx1,OPx0 = 0,0	低电平
OPx1,OPx0 = 0,1	16 位 PPG 定时器输出
OPx1,OPx0 = 1,0	16 位 PPG 定时器反相输出
OPx1,OPx0 = 1,1	高电平

OPTx 输出波形时序如图 24.6-2 所示，之后将介绍操作的详细信息。

■ OPTx 输出波形时序图 (WTS1,WTS0 = 00_B)

图 24.6-2 OPTx 输出波形时序图 (WTS1,WTS0 = 00_B)



MB95330H 系列

24.6.1 位置检测操作

本节介绍位置检测电路的操作。检测到有效位置时，如果 **OPCLR:PDIE** 置 "1"，则产生输出写入时序输出 (**WTIN1**) 并传输到数据写入控制单元，然后产生位置检测中断。

位置检测操作

以下状态下，位置检测电路生成 **WTIN1** 信号：

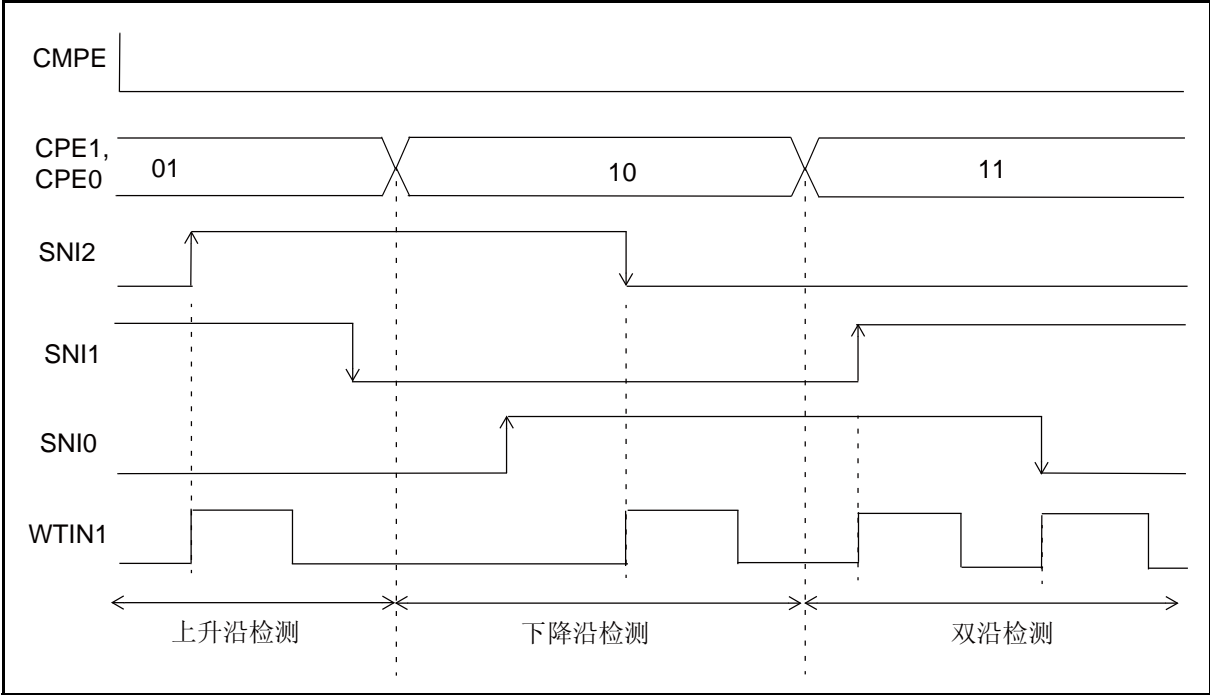
- **SNI2 ~ SNI0** 和 **RDA2 ~ RDA0** 因 **SNI2 ~ SNI0** 的有效沿的触发而产生比较匹配。
- 由于相应的 **SEEx** 位使能而在 **SNIx** 检测到有效沿。

输入控制寄存器高位 (**IPCUR**) 的 **CMPE** 位清 "0" 时，仅 **SEE2 ~ SEE0** 位使能的 **SNIx** 引脚执行位置检测用的沿检测操作。例如，仅 **SEE0** 位置 "1" 时，引脚 **SNI0** 的输入沿有效，仅 **SNI0** 引脚检测到边沿时，产生数据写入输出信号。关于 **CMPE = 0** 时沿检测的时序图，参考图 24.6-3。

输入控制寄存器高位 (**IPCUR**) 的 **CMPE** 位置 "1" 时，**SNI2 ~ SNI0** 将和 **RDA2 ~ RDA0** 位进行比较。比较操作由 **SNI2 ~ SNI0** 引脚的任何边沿变化触发。关于 **CMPE = 1** 时沿检测的时序图，参考图 24.6-4。

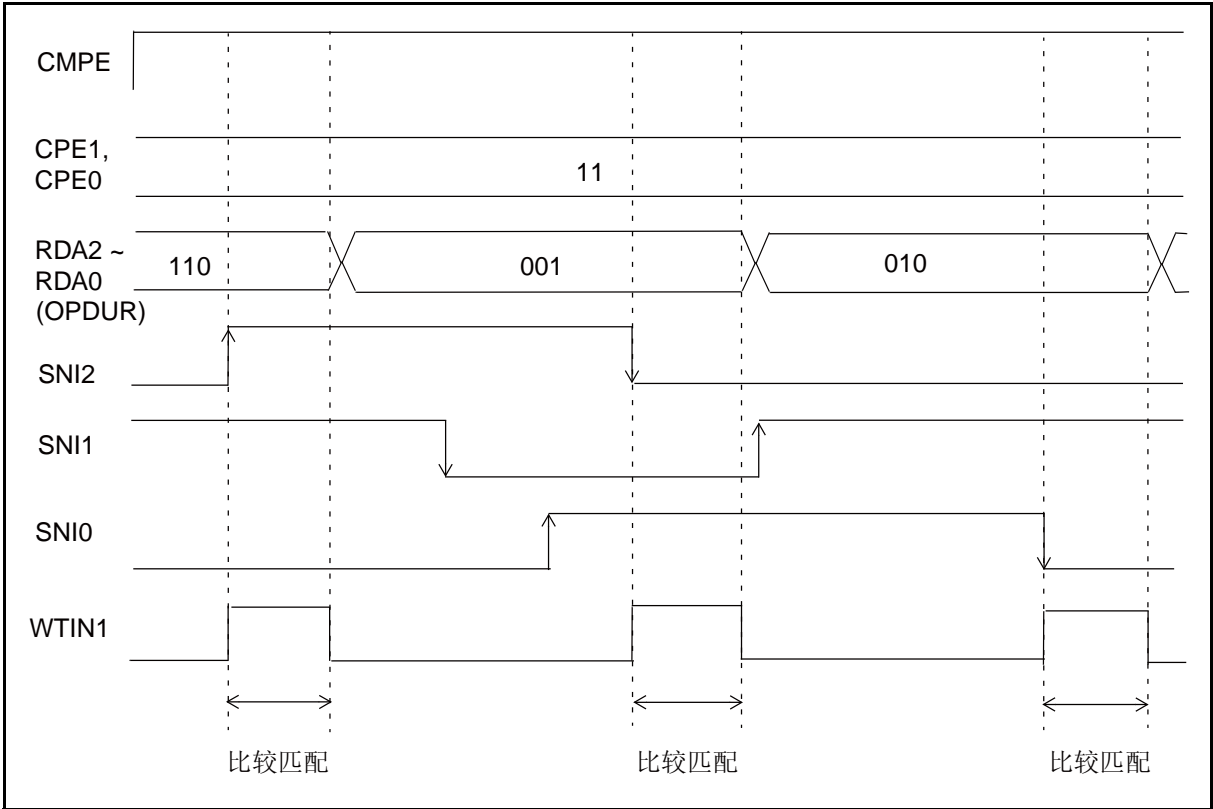
沿检测时序图 (CMPE = 0)

图 24.6-3 沿检测时序图 (CMPE = 0)



■ 双沿检测和 SNIx/RDAx 比较时序图 (CMPE = 1)

图 24.6-4 双沿检测和 SNIx/RDAx 比较时序图 (CMPE = 1)



■ WTIN1 输出状态和寄存器设定

表 24.6-2 WTIN1 输出条件和寄存器设定

CMPE	CPE1	CPE0	SEEx	WTIN1 输出条件
0	0	0	0	无输出。(初始值)
0	X	X	0	无输出。
0	0	0	1	无输出。
0	0	1	1	检测 SNIx 上升沿。
0	1	0	1	检测 SNIx 下降沿。
0	1	1	1	检测 SNIx 双沿。
1	0	0	X	禁止。
1	0	1	X	检测 SNIx 上升沿和 SNIx/RDAx 比较匹配。
1	1	0	X	检测 SNIx 下降沿和 SNIx/RDAx 比较匹配。
1	1	1	X	检测 SNIx 双沿和 SNIx/RDAx 比较匹配。

注：CMPE = 1 时，SEEx 应清 "0"，建议不要设定 SEEx = 1。

MB95330H 系列

24.6.2 数据写入控制单元的操作

数据写入控制单元用于生成写入时序输出 (WTO) 以将数据从输出数据缓冲寄存器 (OPDBR) 传输到输出数据寄存器 (OPDR)。

■ 数据写入控制单元的操作

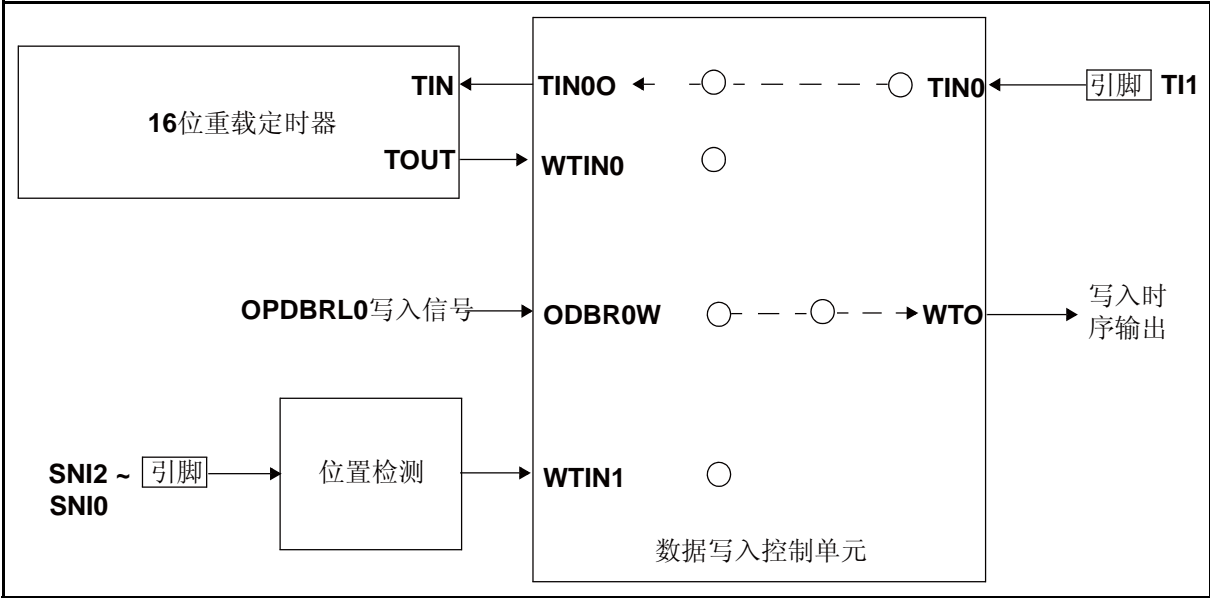
以下状态下，产生写入时序输出 (WTO)：

- 通过软件向 OPDBRH0 和 OPDBRL0 写值后。
- 16 位重载定时器下溢触发。
- 16 位重载定时器下溢触发。16 位定时器由位置检测比较电路启动。
- 位置检测输入触发 (SNI2 ~ SNI0) (16 位重载定时器延迟)。
- 16 位重载定时器下溢或位置检测电路触发。

同时，通过对输出控制寄存器高位 (OPCUR) 中 OPS2 ~ OPS0 位设定不同的值，可定义 WTO 的产生原因。

■ OPS2 ~ OPS0 = 000_B 时 OPDBRH0 和 OPDBRL0 的信号流程图

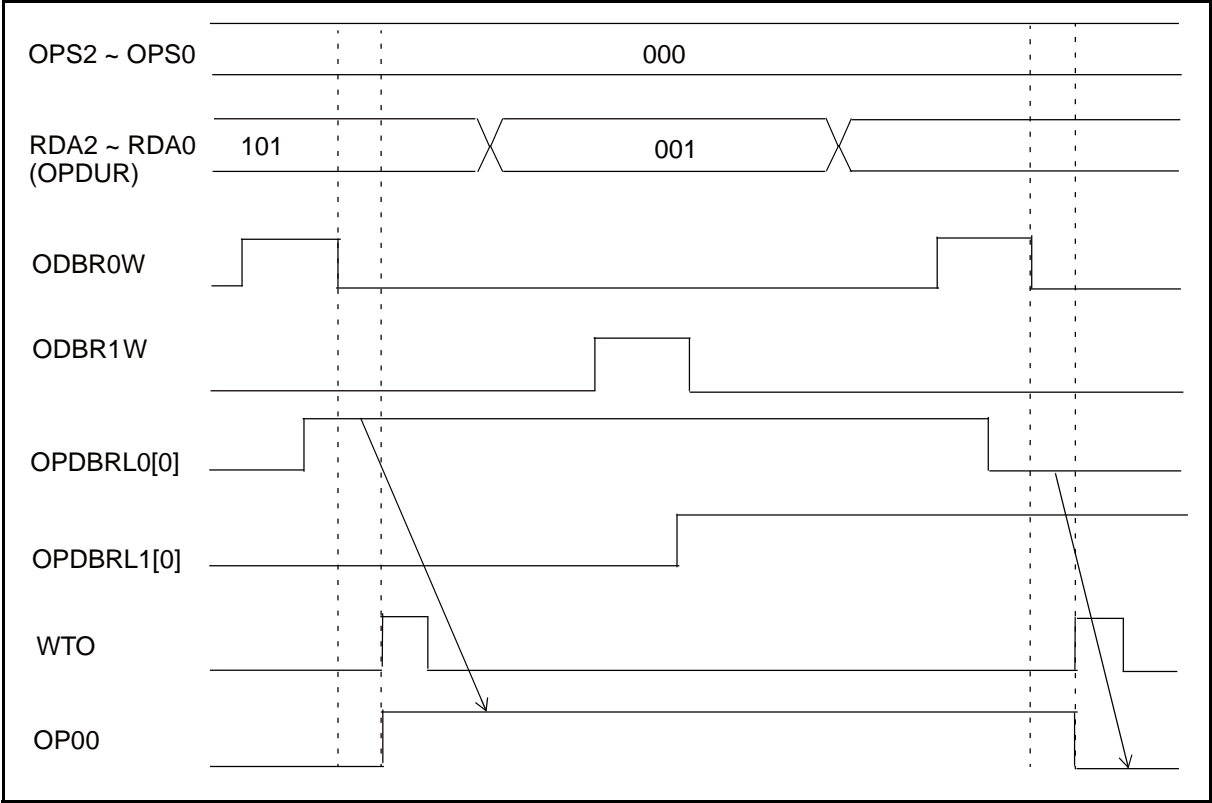
图 24.6-5 OPDBRH0 和 OPDBRL0 的信号流程图 (OPS2 ~ OPS0 = 000_B)



向 OPDBRH0 和 OPDBRL0 寄存器写值后，数据写入控制单元产生写入时序输出信号，一个周期后，OPDBRH0 和 OPDBRL0 中的数据传输到 OPDUR 和 OPDLR 寄存器。

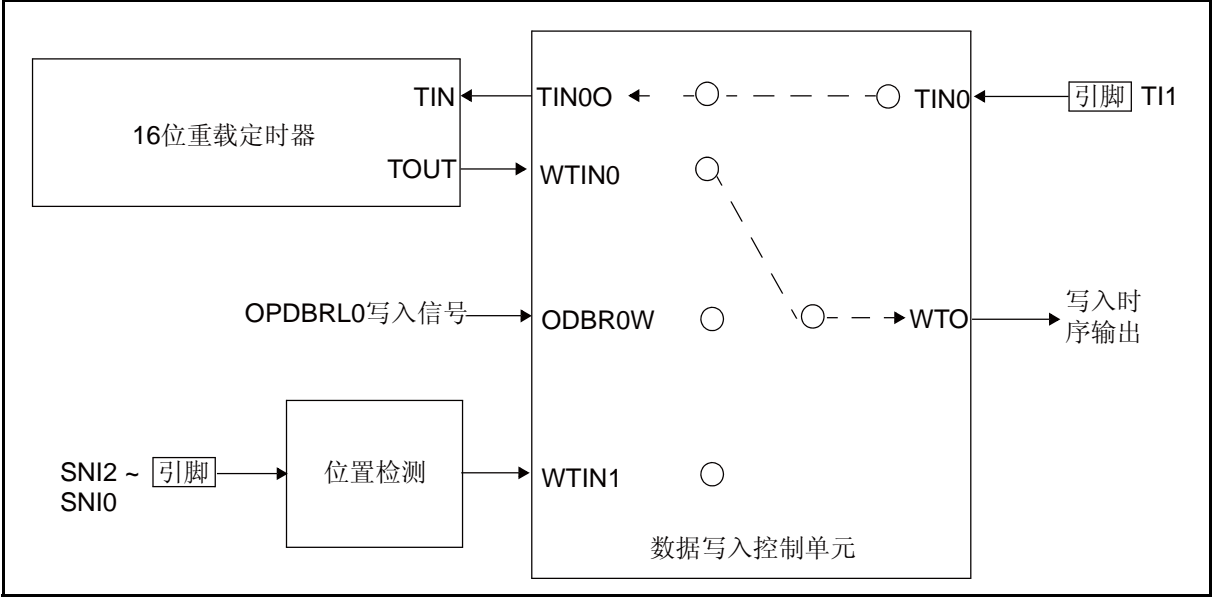
■ OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0 = 000_B)

图 24.6-6 OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0 = 000_B)



■ OPS2 ~ OPS0 = 001_B 时重载定时器下溢的信号流程图

图 24.6-7 重载定时器下溢的信号流程图 (OPS2 ~ OPS0 = 001_B)

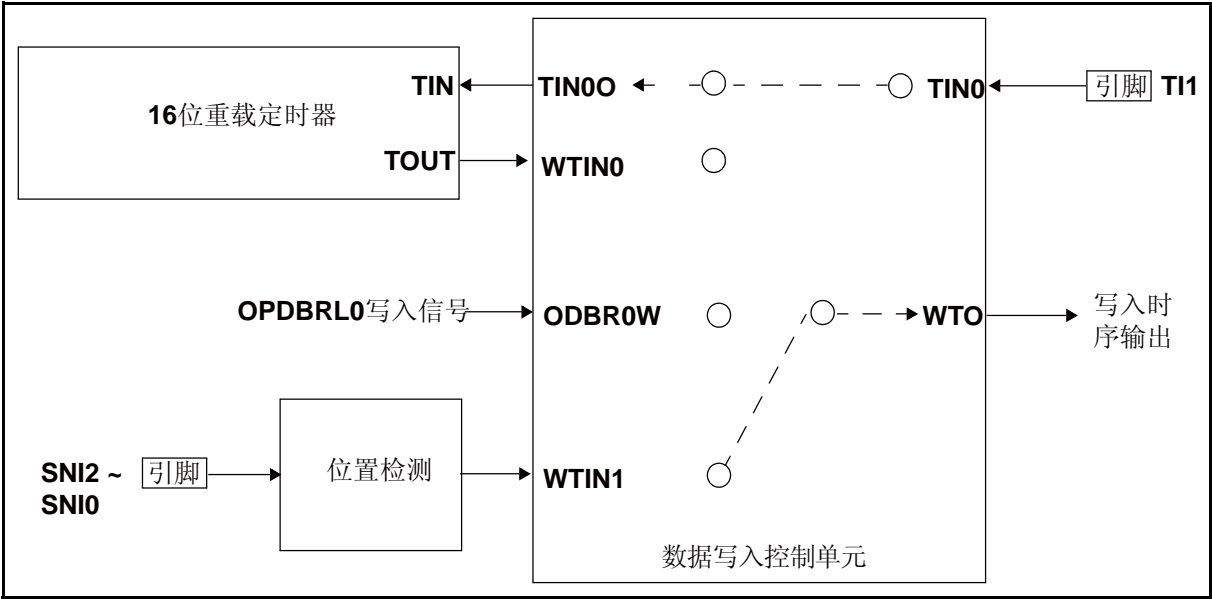


16 位重载定时器可由 TIN 输入和软件触发以在该设定中产生写入信号。写入信号由 16 位重载定时器下溢控制。

MB95330H 系列

■ OPS2 ~ OPS0 = 010_B 或 110_B 时位置检测的信号流程图

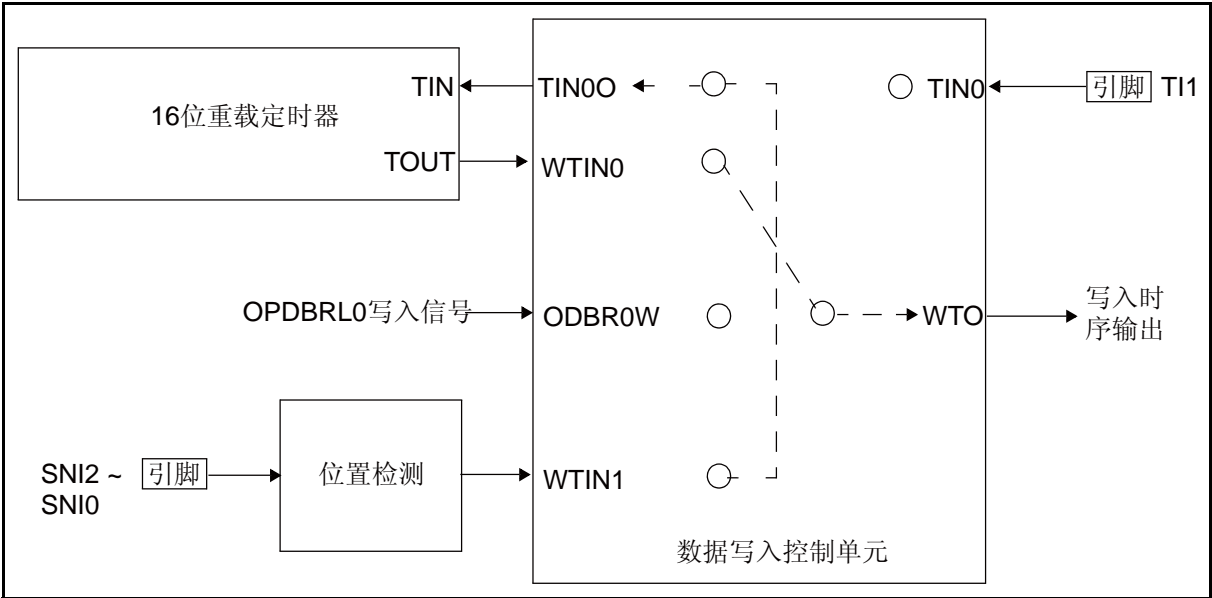
图 24.6-8 位置检测的信号流程图 (OPS2 ~ OPS0 = 010_B 或 110_B)



写入信号由比较匹配或位置检测的有效沿产生。

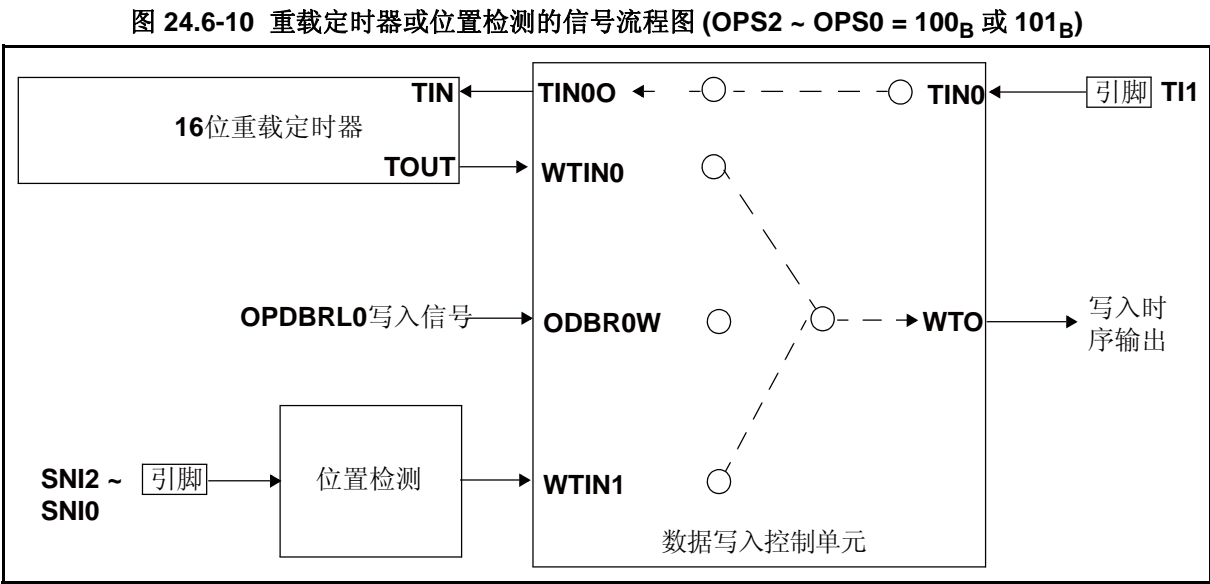
■ OPS2 ~ OPS0 = 011_B 或 111_B 时重载定时器和位置检测的信号流程图

图 24.6-9 重载定时器 & 位置检测的信号流程图
(OPS2 ~ OPS0 = 011_B 或 111_B)



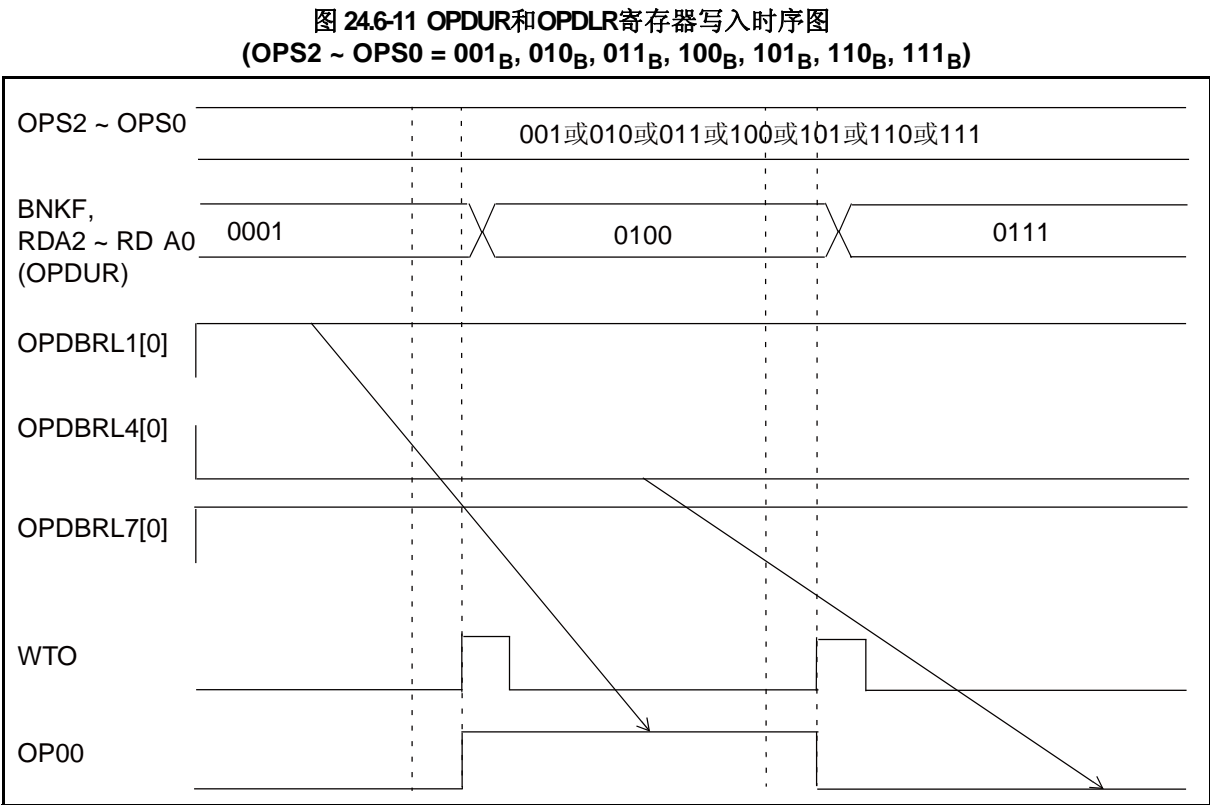
该设定中，16 位重载定时器由比较匹配或位置检测电路的有效沿输入启动，16 位重载定时器发生下溢时，产生写入信号。比较匹配由 SNI2 ~ SNI0 引脚的任何有效沿触发。

■ OPS2 ~ OPS0 = 100_B 或 101_B 时重载定时器或位置检测的信号流程图



该设定中，写入信号由比较匹配或位置检测的有效沿或 16 位重载定时器的下溢产生。比较匹配由 SNI2 ~ SNI0 引脚中的任何有效沿触发。

■ OPDUR 和 OPDLR 寄存器写入时序图
(OPS2 ~ OPS0 = 001_B, 010_B, 011_B, 100_B, 101_B, 110_B, 111_B)



MB95330H 系列

24.6.3 输出数据缓冲寄存器的操作

输出数据缓冲寄存器 (OPDBRH, OPDBRL) 由十二组寄存器组成。通过载入各种 OPDBRH 和 OPDBRL 寄存器到输出数据寄存器 (OPDUR, OPDLR)，多功能脉冲发生器输出 (OPT5 ~ OPT0) 中可输出多种类型的波形。

■ 输出数据缓冲寄存器的操作

数据写入控制单元生成的写入时序时，BNKF, RDA2 ~ RDA0 位指定的输出数据缓冲寄存器 (OPDBRH, OPDBRL) 的数据传输到输出数据寄存器 (OPDUR, OPDLR)。

输出数据缓冲寄存器高位 (OPDBRH) 的 BNKF, RDA2 ~ RDA0 位决定传输到输出数据寄存器 (OPDUR, OPDLR) 的顺序，OPx1/OPx0 位决定输出波形的形状。产生写入时序 (WTO) 后，输出波形自动更新。

设定输出数据缓冲寄存器 (OPDBRH, OPDBRL) 的示例如表 24.6-3 所示。

表 24.6-3 输出数据缓冲寄存器 (OPDBRH, OPDBRL)

No.	0	1	2	3	4	5	6	7	8	9	A
BNKF	0	0	0	0	0	1	0	X	X	0	1
RDA2	1	1	0	0	1	0	0	X	X	1	0
RDA1	0	0	1	0	1	1	1	X	X	0	1
RDA0	0	1	1	1	0	0	0	X	X	0	1
OP51	0	0	0	1	0	0	0	X	X	0	0
OP50	0	0	1	1	0	0	0	X	X	0	1
OP41	1	0	0	0	0	1	0	X	X	0	0
OP40	1	1	0	0	0	1	0	X	X	1	0
OP31	0	0	0	0	0	0	1	X	X	0	0
OP30	0	0	0	0	1	0	1	X	X	0	0
OP21	0	0	0	0	1	0	0	X	X	0	0
OP20	1	0	0	0	1	1	0	X	X	0	0
OP11	0	0	1	0	0	0	0	X	X	0	1
OP10	0	0	1	0	0	0	1	X	X	0	1
OP01	0	1	0	0	0	0	0	X	X	1	0
OP00	0	1	0	1	0	0	0	X	X	1	0
OPBDR No. 时序	4	5	3	1	6	A	2	X	X	4	B
OPT5 输出	L	L	PPG	H	L	L	L	X	X	L	PPG
OPT4 输出	H	PPG	L	L	L	H	L	X	X	PPG	L
OPT3 输出	L	L	L	L	PPG	L	H	X	X	L	L
OPT2 输出	PPG	L	L	L	H	PPG	L	X	X	L	L
OPT1 输出	L	L	H	L	L	L	PPG	X	X	L	H
OPT0 输出	L	H	L	PPG	L	L	L	X	X	H	L

如表 24.6-3 设定输出数据缓冲寄存器 0 (OPDBRH0, OPDBRL0)(No.0) 可初始化表 24.6-3 输出数据寄存器 (OPDUR, OPDLR) 的值。以下时序根据产生的写入时序开始运行：

No. 4 -> No. 6 -> No. 2 -> No. 3 -> No. 1 -> No. 5 -> No. A -> No. B -> No. 9 -> No. 4,

然后重新循环。

数据传输到输出数据寄存器 (OPDUR, OPDLR)。没有设定过的数据缓冲寄存器 (OPDBRH, OPDBRL) 不会被使用，如表 24.6-3 中的 No.7 和 No.8。

MB95330H 系列

24.6.4 输出数据寄存器的数据传输操作

八种方式可用于将数据从输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 自动传输到输出数据寄存器 (OPDUR, OPDLR)，以下将进行介绍。每种方式由输出控制寄存器高位 (OPCUR) 中的 OPS2 ~ OPS0 位进行选择。

■ 输出数据寄存器的数据传输操作

八种方式可用于将数据从输出数据缓冲寄存器 (OPDBRHB 和 OPDBRLB - OPDBRH0 和 OPDBRL0) 传输到输出数据寄存器 (OPDUR, OPDLR):

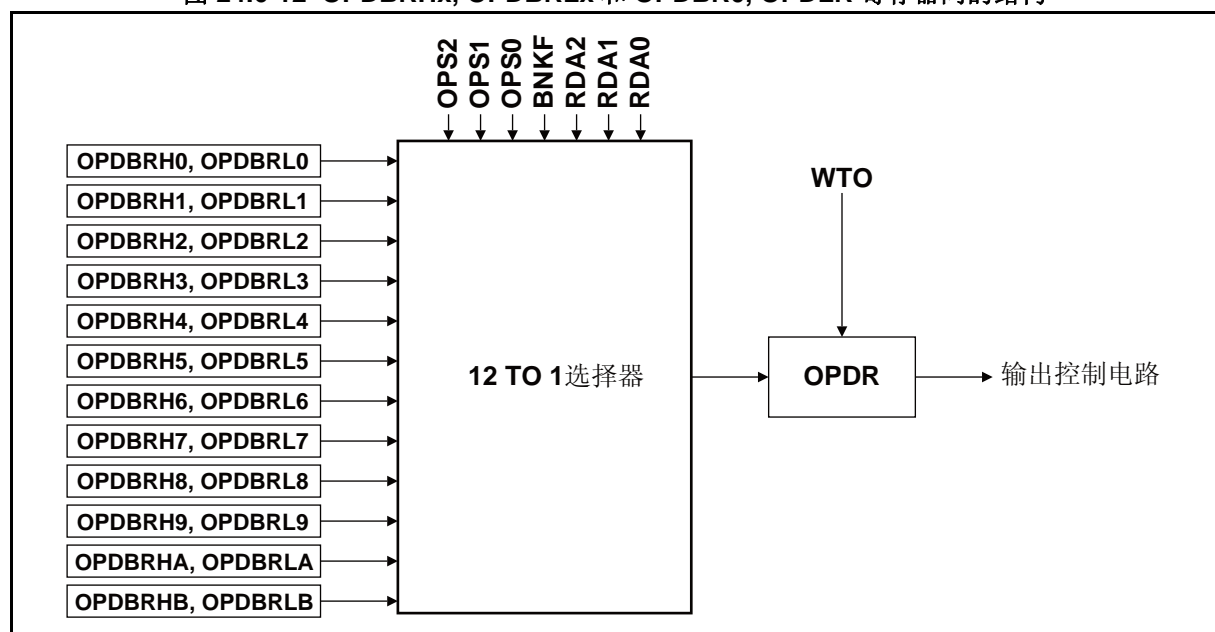
- 向 OPDBRH0 和 OPDBRL0 写值
- 16 位重载定时器下溢
- 位置检测
- 位置检测和 16 位重载定时器下溢
- 位置检测或 16 位重载定时器下溢
- 单次位置检测
- 单次位置检测和 16 位重载定时器下溢
- 单次位置检测或 16 位重载定时器下溢

输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 由输出数据寄存器高位 (OPDUR) 中的 BNKF, RDA2 ~ RDA0 位选择，数据写入控制电路产生写入信号时，输出数据缓冲寄存器的值传输到输出数据寄存器 (OPDUR, OPDLR)。然而，OPS2 ~ OPS0 = 000_B 时，不管 BNKF, RDA2 ~ RDA0 位的值如何，OPDBRH0 和 OPDBRL0 的值始终传输到输出数据寄存器 (OPDUR, OPDLR)。图 24.6-2 是 OPDBRHx, OPDBRLx 寄存器和 OPDUR, OPDLR 寄存器间的结构。

注：

改变数据传输方式时，需选择的下个数据缓冲寄存器始终由数据输出寄存器中的 BNKF, RDA2 ~ RDA0 位指定。这不适用于 OPDBRH0 和 OPDBRL0 写入方式，该写入方式时，忽略 BNKF, RDA2 ~ RDA0 位。务必对输出数据寄存器使用字访问。

图 24.6-12 OPDBRHx, OPDBRLx 和 OPDBR0, OPDLR 寄存器间的结构



24.6.4.1 OPDBRH0 和 OPDBRL0 写入

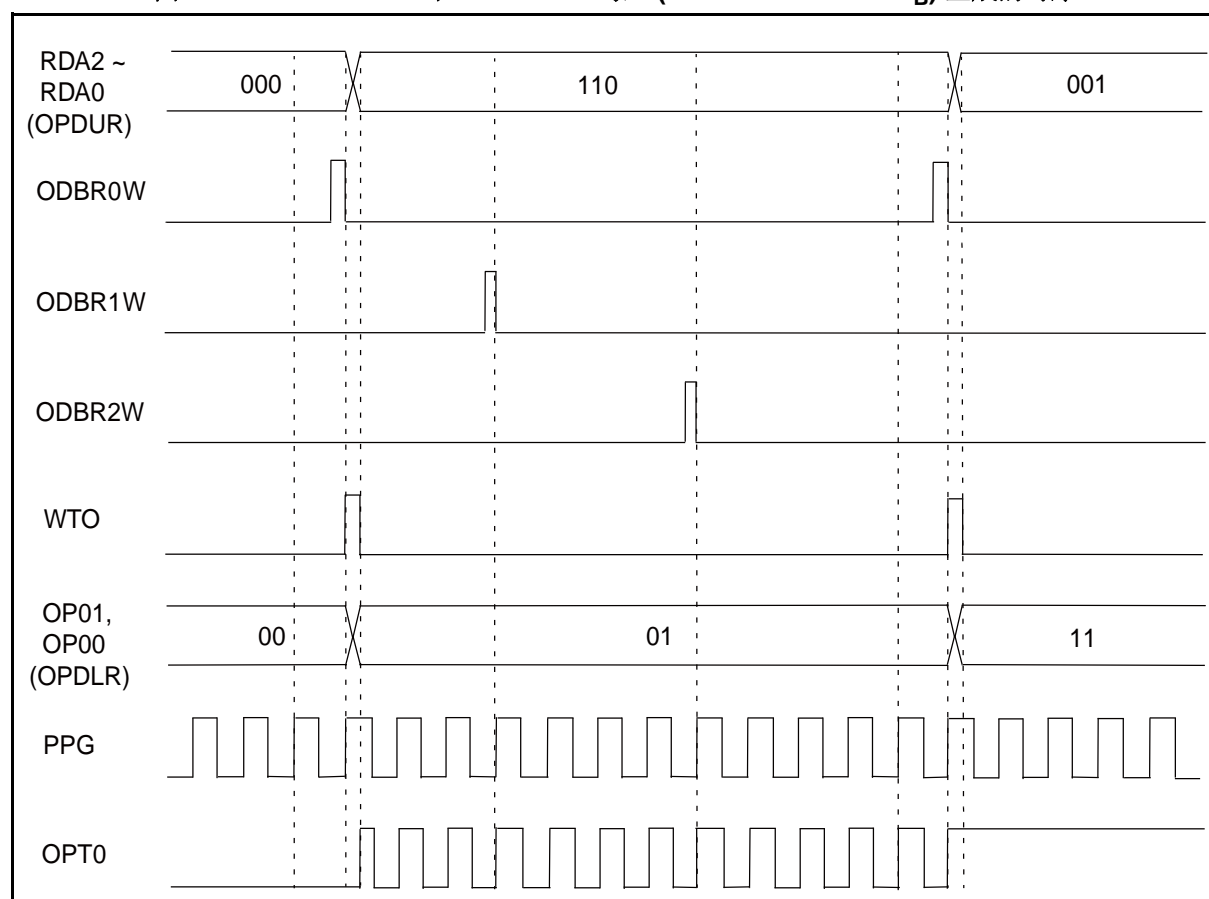
输出引脚 **OPTx** 的时序变化由 **OPDBRH0** 和 **OPDBRL0** 写入触发，如图 24.6-13 所示。

■ OPDBRH0 和 OPDBRL0 写入生成的时序 ($OPS2 \sim OPS0 = 000_B$)

注：

该操作中，务必对输出数据缓冲寄存器 0 执行字访问。对低位寄存器或高位寄存器执行字节访问无法启动任何传输操作。该操作模式下，可任意使用重载定时器。

图 24.6-13 OPDBRH0 和 OPDBRL0 写入 ($OPS2 \sim OPS0 = 000_B$) 生成的时序



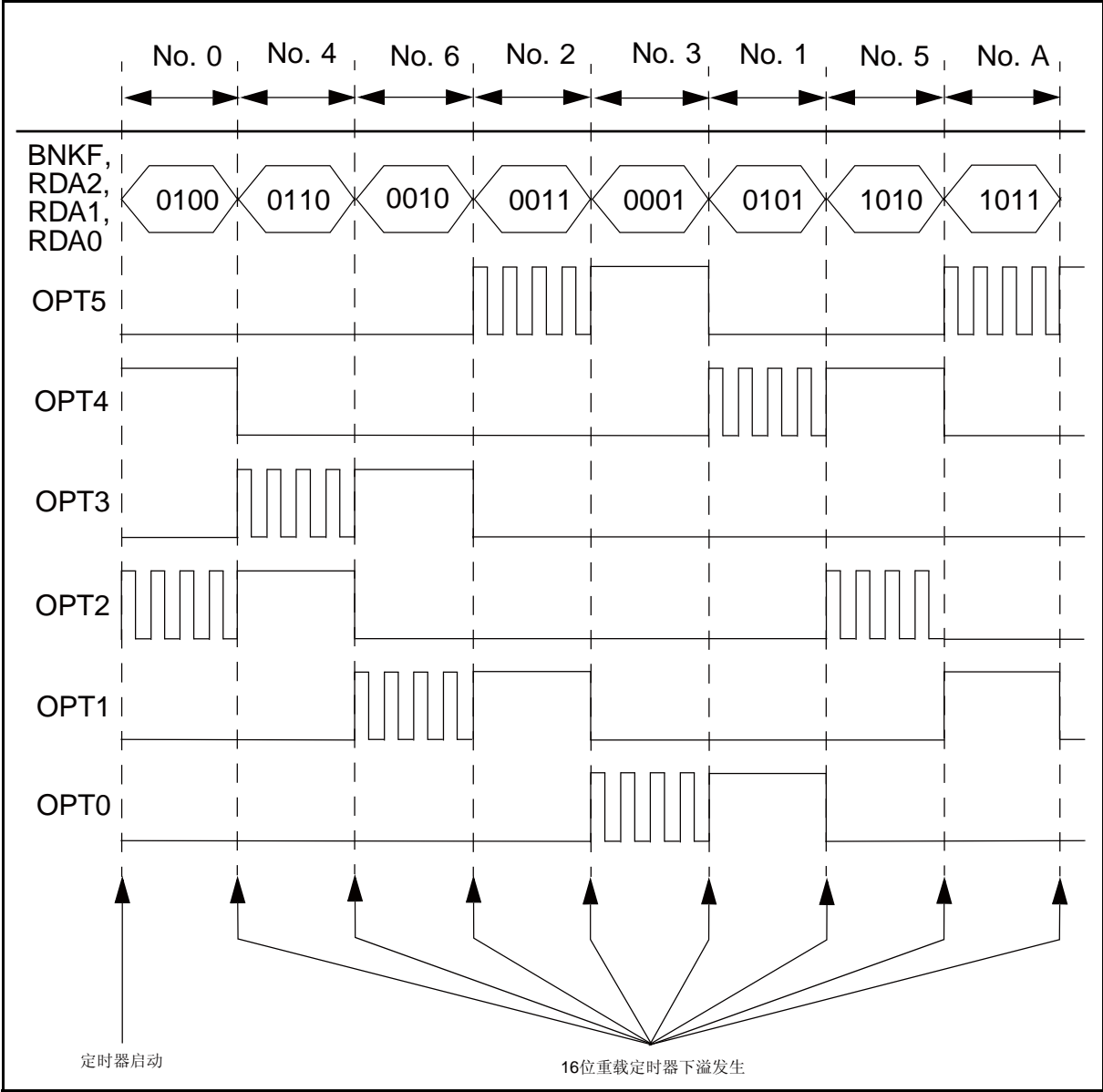
MB95330H 系列

24.6.4.2 16 位重载定时器下溢

输出引脚 **OPTx** 的时序变化由 **16 位重载定时器下溢** 触发，如图 24.6-14 和图 24.6-15 所示。

■ 重载定时器下溢生成的时序

图 24.6-14 重载定时器下溢生成的时序

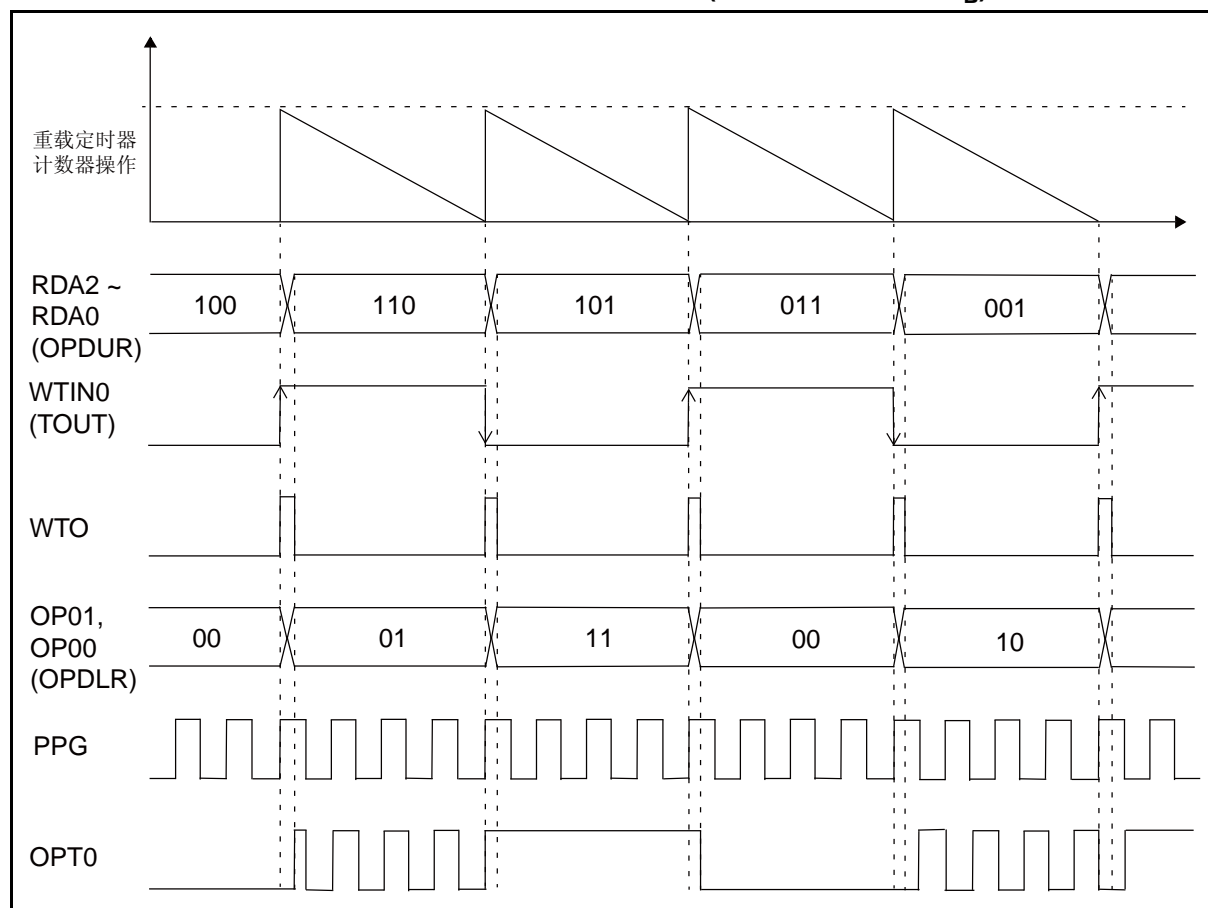


16 位重载定时器如图 24.6-15 产生下溢时，数据从 BNKF, RDA2 ~ RDA0 位指定的输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 传输到输出数据寄存器 (OPDUR, OPDLR)。

为了使用该方式，应在 " 重载模式 " 下使用重载定时器。应通过软件触发启动重载定时器。16 位重载定时器用于事先设定更新时间和执行连续控制操作。

■ 重载定时器下溢生成的时序 (OPS2 ~ OPS0 = 001_B)

图 24.6-15 重载定时器下溢生成的时序 (OPS2 ~ OPS0 = 001_B)

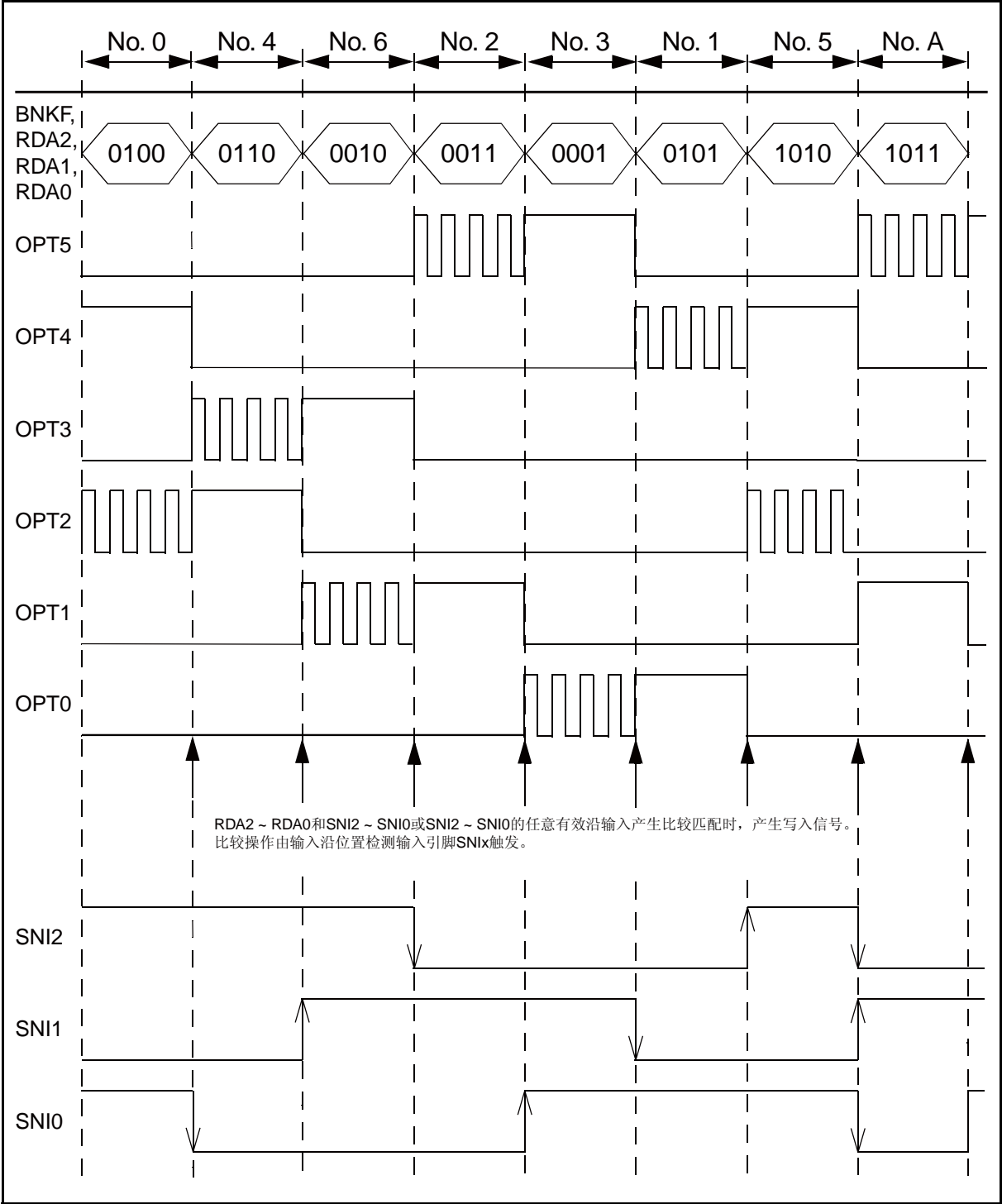


MB95330H 系列
24.6.4.3 位置检测

输出时序变化由位置检测用的输入引脚 **SNIx** 触发，如图 24.6-16 和图 24.6-17。

■ 位置检测生成的时序

图 24.6-16 位置检测生成的时序

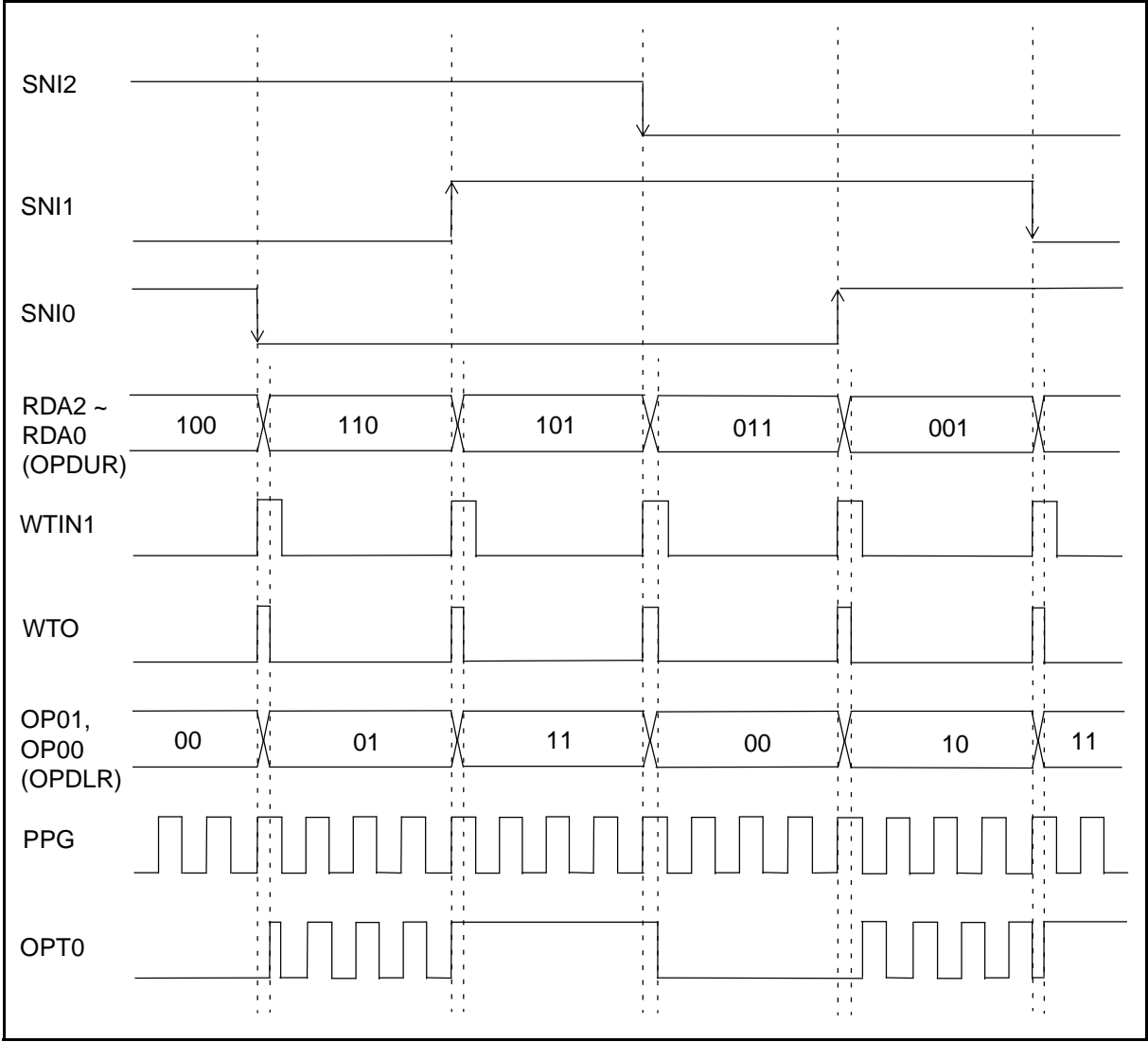


每个位置检测均会比较引脚 SNI2 和 RDA2 位、引脚 SNI1 和 RDA1 位、引脚 SNI0 和 RDA0 位。

如图 24.6-17 所示，根据输入到引脚 SNIx 的有效沿更新 OPTx 输出波形。BNKF, RDA2 ~ RDA0 位指定的输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 的数据传输到输出数据寄存器 (OPDUR, OPDLR)。比较引脚 SNI2 ~ SNI0 和 RDA2 ~ RDA0 位的值且二者匹配时，输出数据自动更新。

■ 位置检测生成的时序 (OPS2 ~ OPS0 = 010_B)

图 24.6-17 位置检测生成的时序 (OPS2 ~ OPS0 = 010_B)



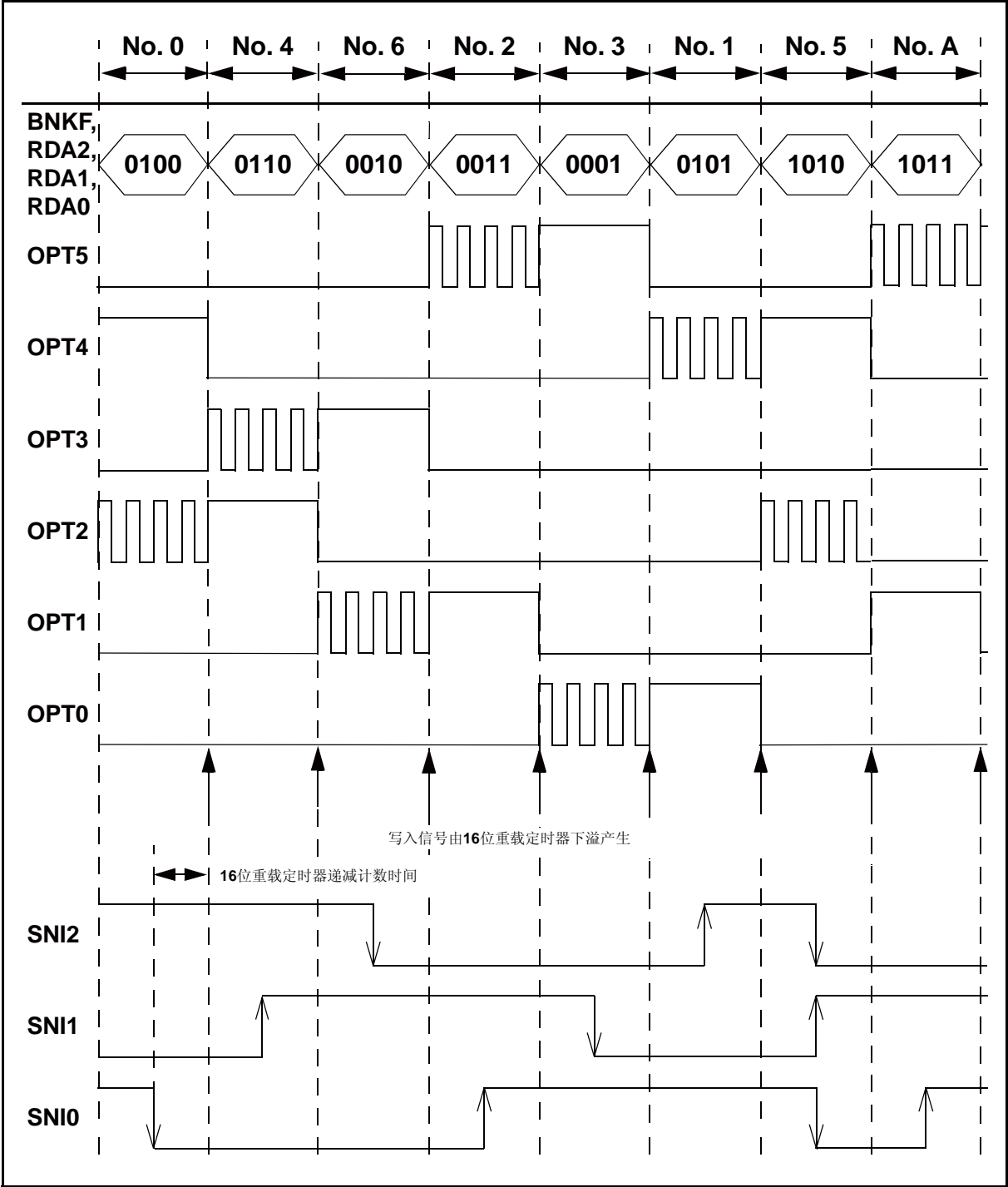
MB95330H 系列

24.6.4.4 位置检测和定时器下溢

位置检测和重载定时器下溢操作的输出时序变化如图 24.6-18 和图 24.6-19 所示。

■ 位置检测和定时器下溢生成的时序

图 24.6-18 位置检测和定时器下溢生成的时序



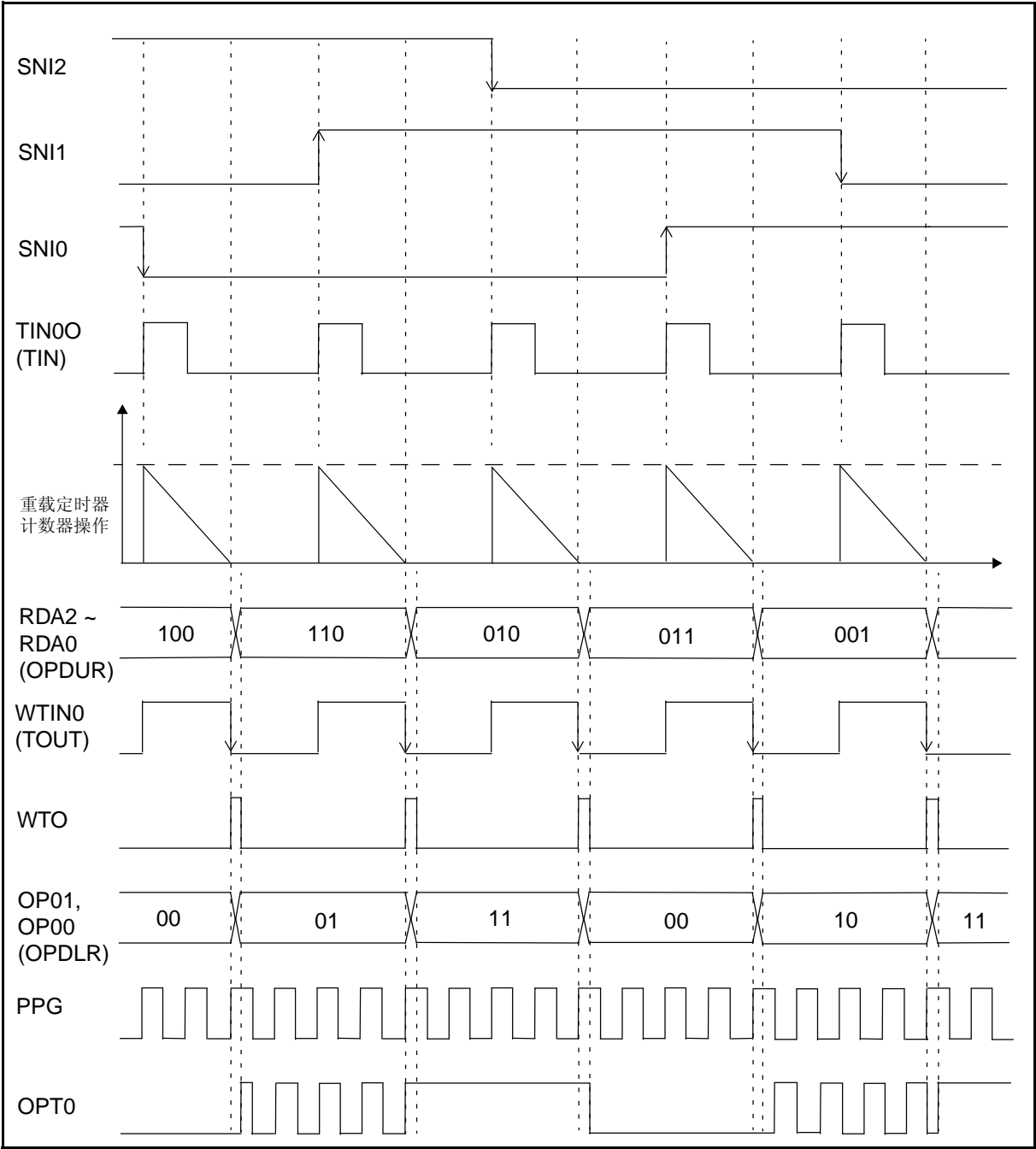
位置检测时，需比较 **SNIx** 引脚和 **RDAx** 位 (**SNI2** 和 **RDA2**, **SNI1** 和 **RDA1**, **SNI0** 和 **RDA0**)，比较匹配时，可启动 16 位重载定时器。写入信号由 16 位重载定时器下溢生成。

如图 24.6-19 所示，根据输入到引脚 **SNIx** 的有效沿更新引脚 **OPTx** 输出波形。比较引脚 **SNI2 ~ SNI0** 和 **RDA2 ~ RDA0** 位的值且二者匹配时，启动 16 位重载定时器。16 位重载定时器发生下溢时，触发从 **RDA2 ~ RDA0** 位指定的输出数据缓冲寄存器 (**OPDBRHx**, **OPDBRLx**) 到输出数据寄存器 (**OPDUR**, **OPDLR**) 的数据传输。输出数据自动得以更新。如要使用该方式，应在 " 单次模式 " 中使用重载定时器。**TIN00** 应大于两个机器周期。

MB95330H 系列

■ 位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 011_B)

图 24.6-19 位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 011_B)

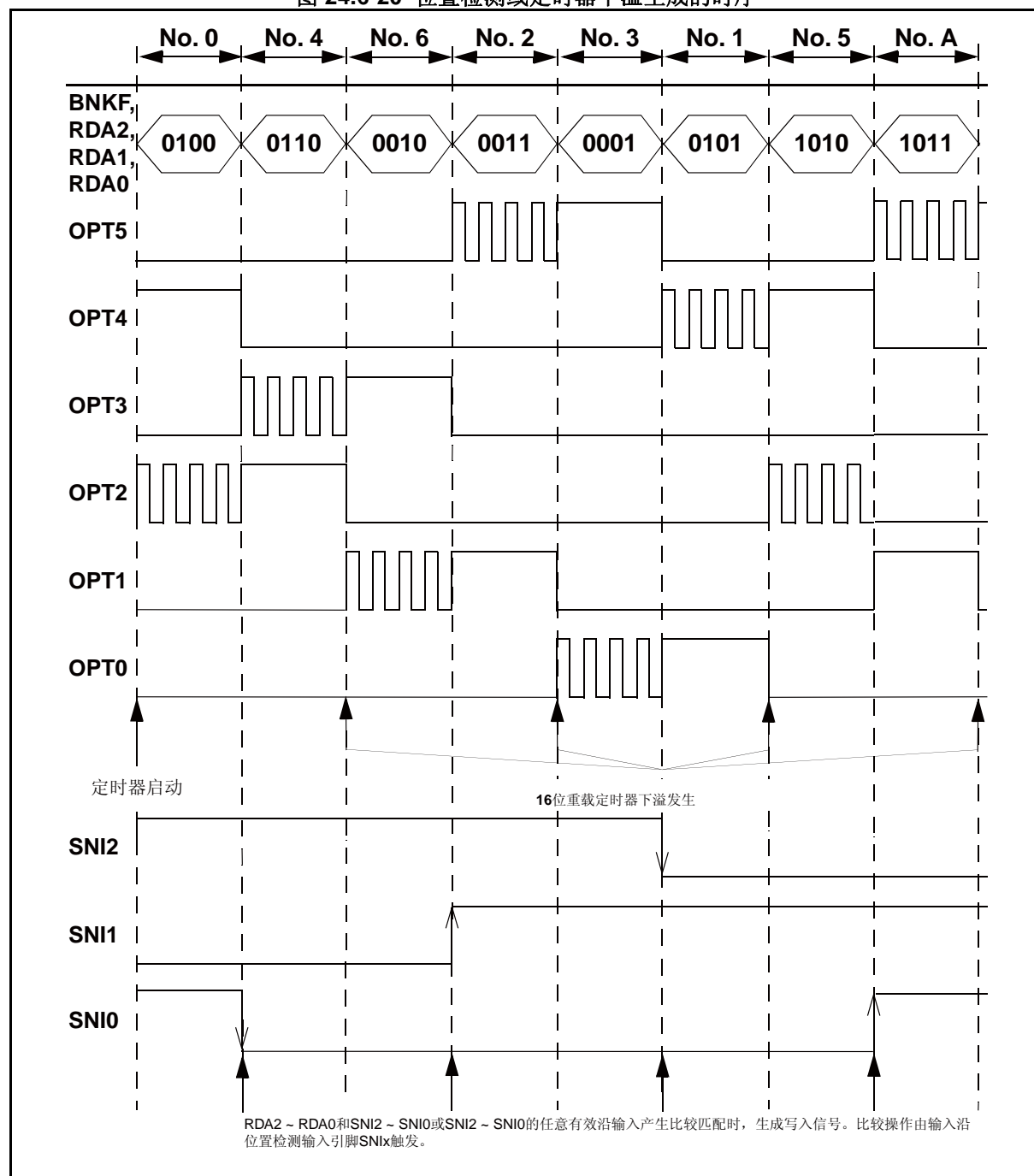


24.6.4.5 位置检测或定时器下溢

位置检测或重载定时器下溢操作的输出时序变化如图 24.6-20 和图 24.6-21 所示。该操作模式由 $OPS2 \sim OPS0 = 100_B$ 选择。

■ 位置检测或定时器下溢生成的时序

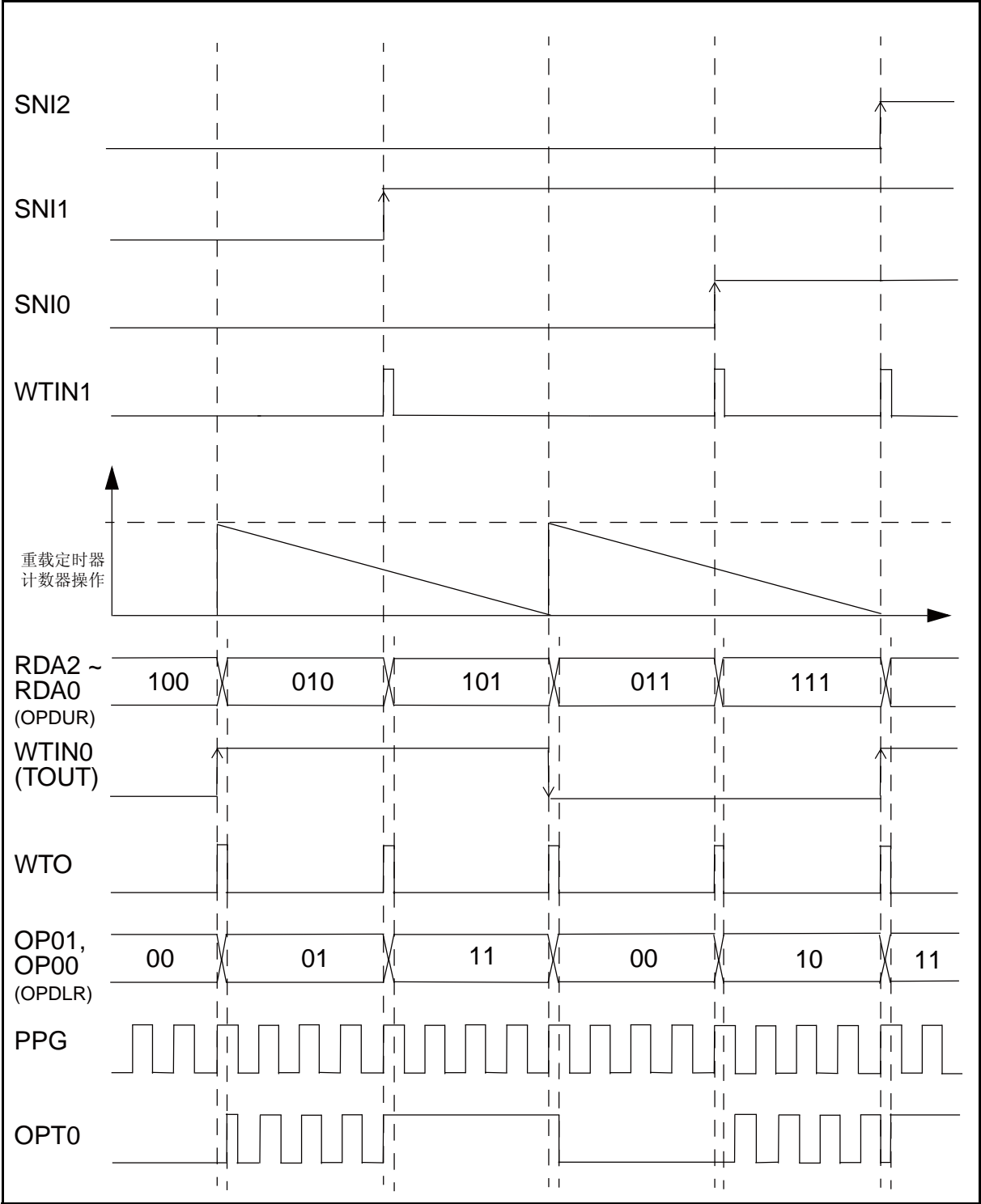
图 24.6-20 位置检测或定时器下溢生成的时序



MB95330H 系列

■ 位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0 = 100_B)

图 24.6-21 位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0 = 100_B)



24.6.4.6 单次位置检测

单次位置检测时，输入引脚 **SNI_x** 触发的输出时序变化如图 24.6-22 所示。

■ 单次位置检测

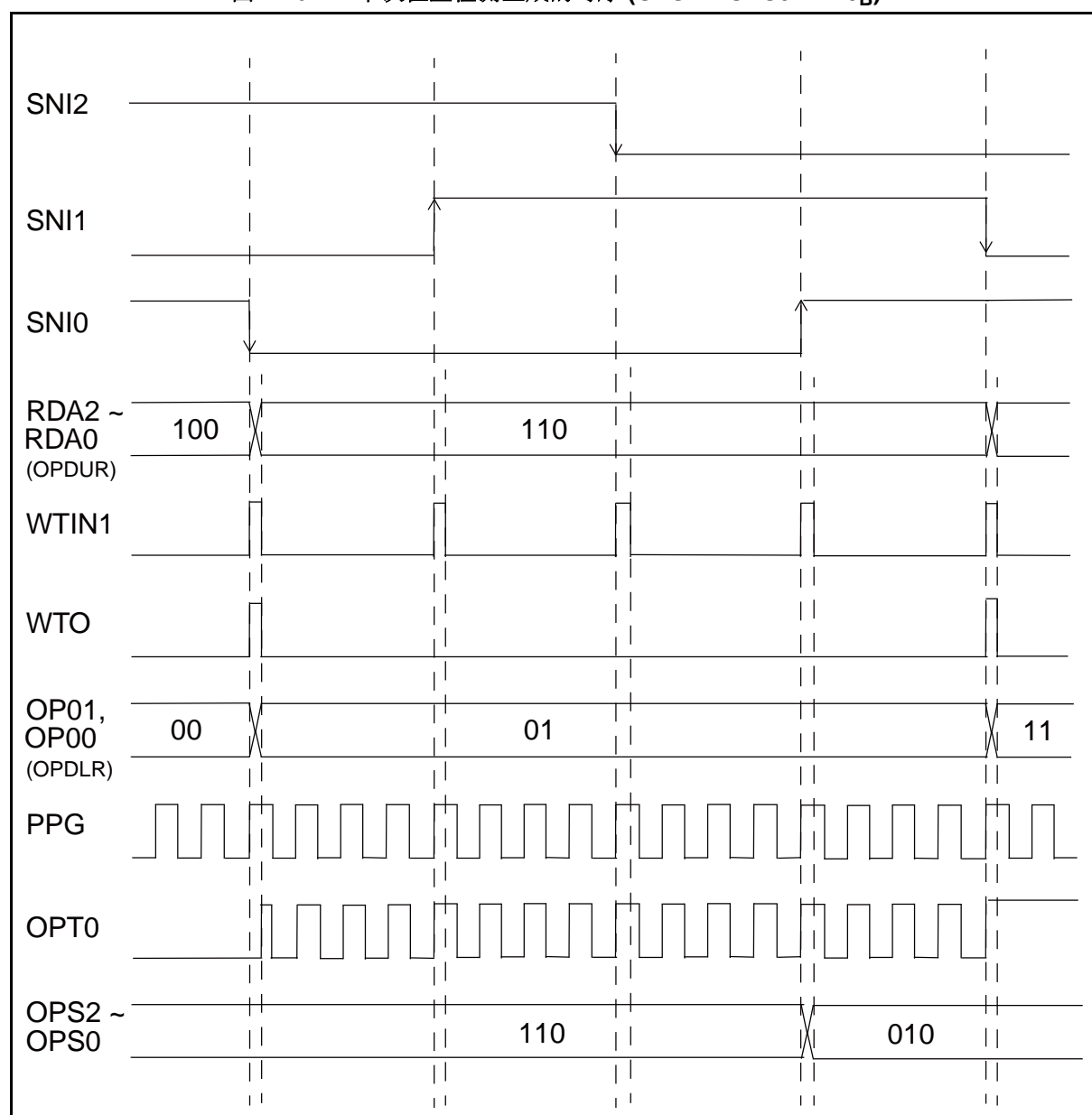
该操作和位置检测操作相同，但是在第一个有效位置检测后，不会再识别后续的位置检测，直到切换到任何其他操作模式。

OPT_x 输出波形如图 24.6-22 所示。

该操作模式下，可任意使用重载定时器。

■ 单次位置检测生成的时序 (OPS2 ~ OPS0 = 110_B)

图 24.6-22 单次位置检测生成的时序 (OPS2 ~ OPS0 = 110_B)



MB95330H 系列

24.6.4.7 单次位置检测和定时器下溢

单次位置检测和重载定时器下溢操作的输出时序变化如图 24.6-23 所示。

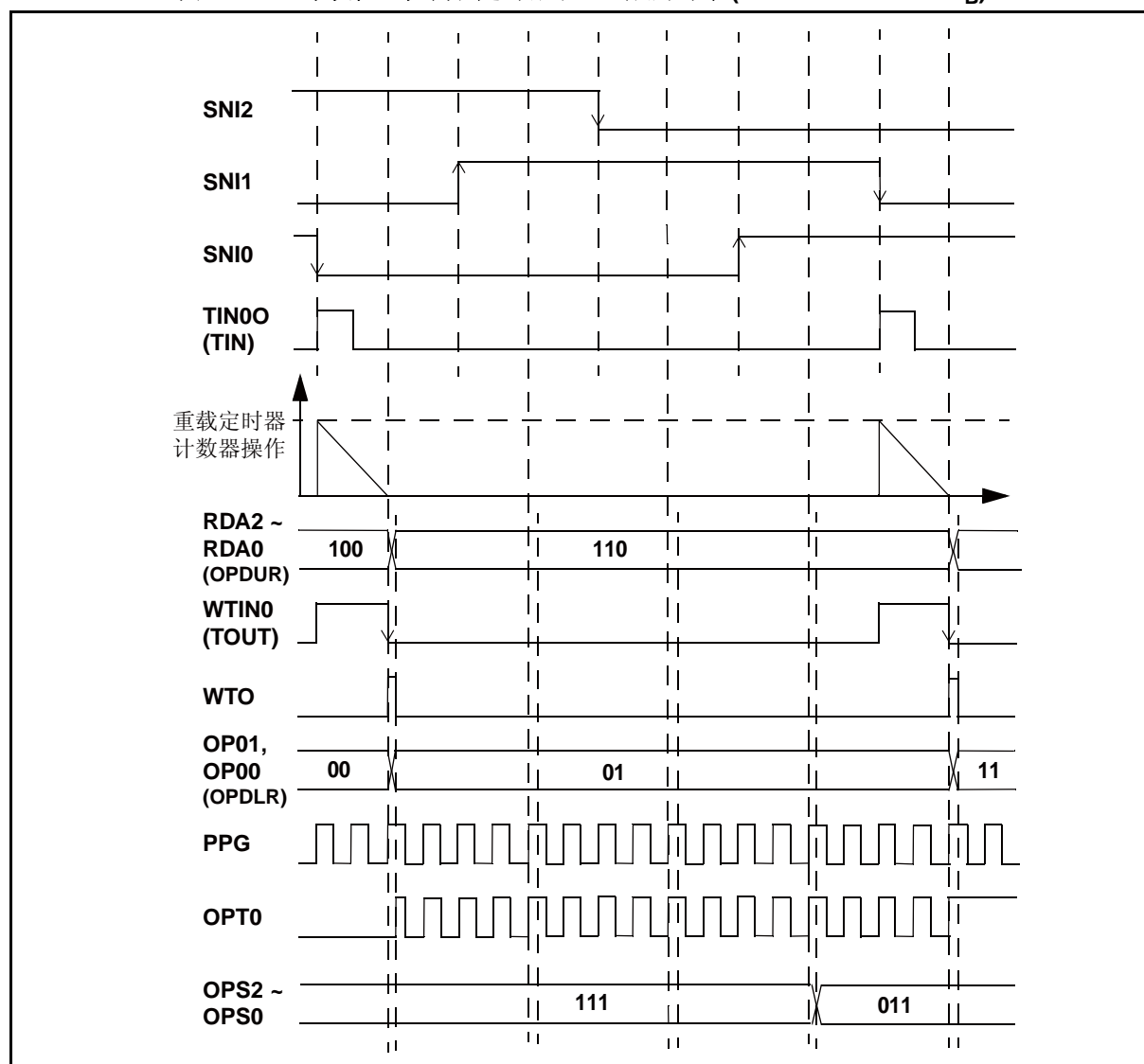
■ 单次位置检测和定时器下溢

该操作与“位置检测和定时器下溢”操作相同，但是在第一个有效位置检测后，不会再识别后续的位置检测，直到切换到任何其他操作模式。引脚 OPTx 输出波形如图 24.6-23 所示。

如需使用该方式，应在“单次模式”中使用重载定时器。TIN00 应大于两个机器周期。

■ 单次位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 111_B)

图 24.6-23 单次位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 111_R)



24.6.4.8 单次位置检测或定时器下溢

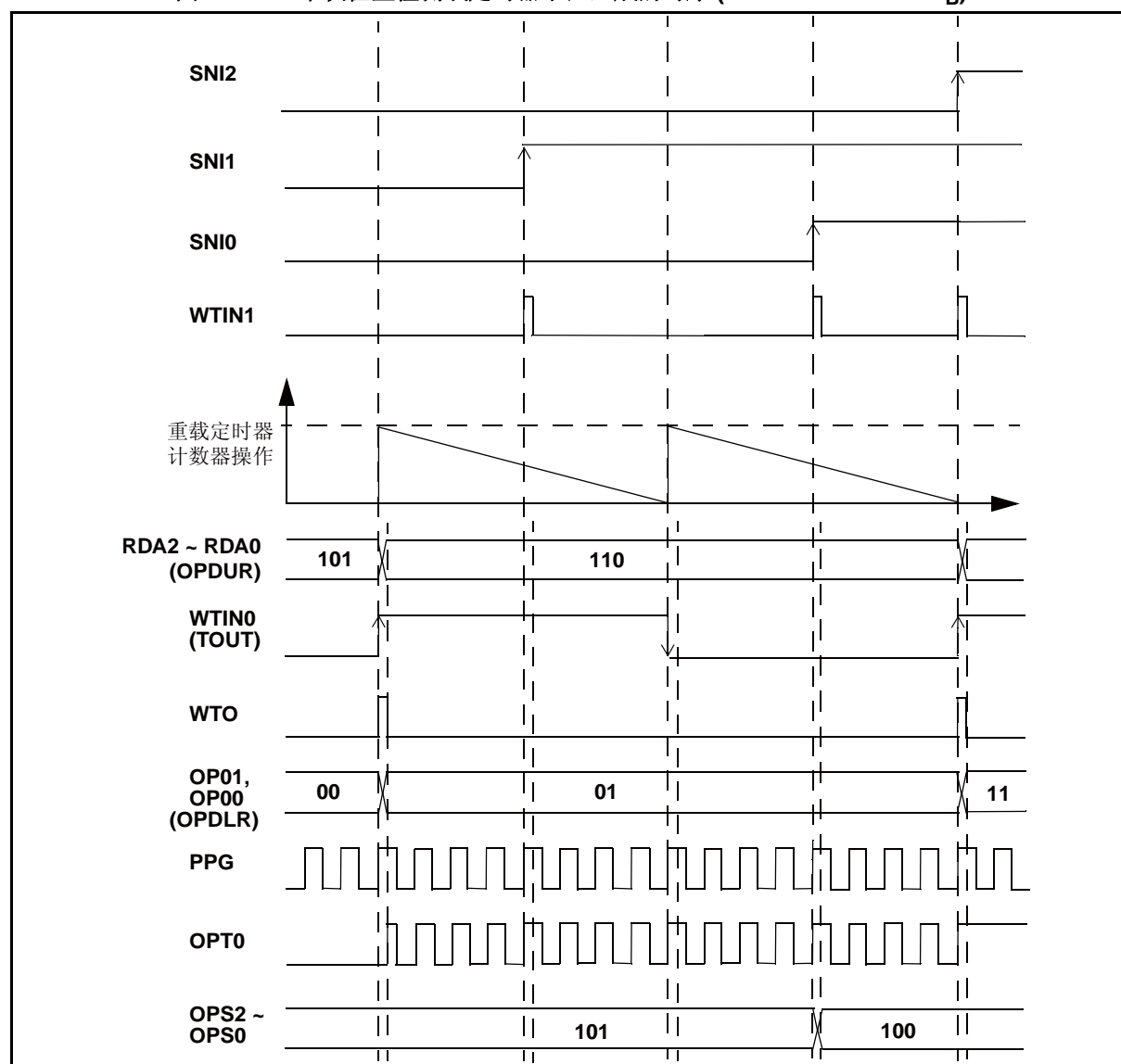
单次位置检测或重载定时器下溢操作的输出时序变化如图 24.6-24 所示。该操作模式由 $OPS2 \sim OPS0 = 101_B$ 选择。

■ 单次位置检测或定时器下溢

该操作与 "位置检测或定时器下溢" 操作相同，但是在第一个有效位置检测后，不会再识别后续的位置检测，直到切换到任何其他操作模式。引脚 $OPTx$ 输出波形如图 24.6-24 所示。

■ 单次位置检测或定时器下溢生成的时序 ($OPS2 \sim OPS0 = 101_B$)

图 24.6-24 单次位置检测或定时器下溢生成的时序 ($OPS2 \sim OPS0 = 101_B$)



MB95330H 系列

24.6.5 DTTI 输入控制的操作

本节介绍 DTTI 输入控制电路的操作。

■ DTTI 输入控制的操作

DTTI 电路控制至引脚 OPTx 的 PDRx(PORTx 数据寄存器) 值的输出，引脚 OPTx 和 PORTx 复用，当 OPEx = 1 时，OPTx 被使能。该操作模式由输出控制寄存器高位 (OPCUR) 的 DTIE 位使能。

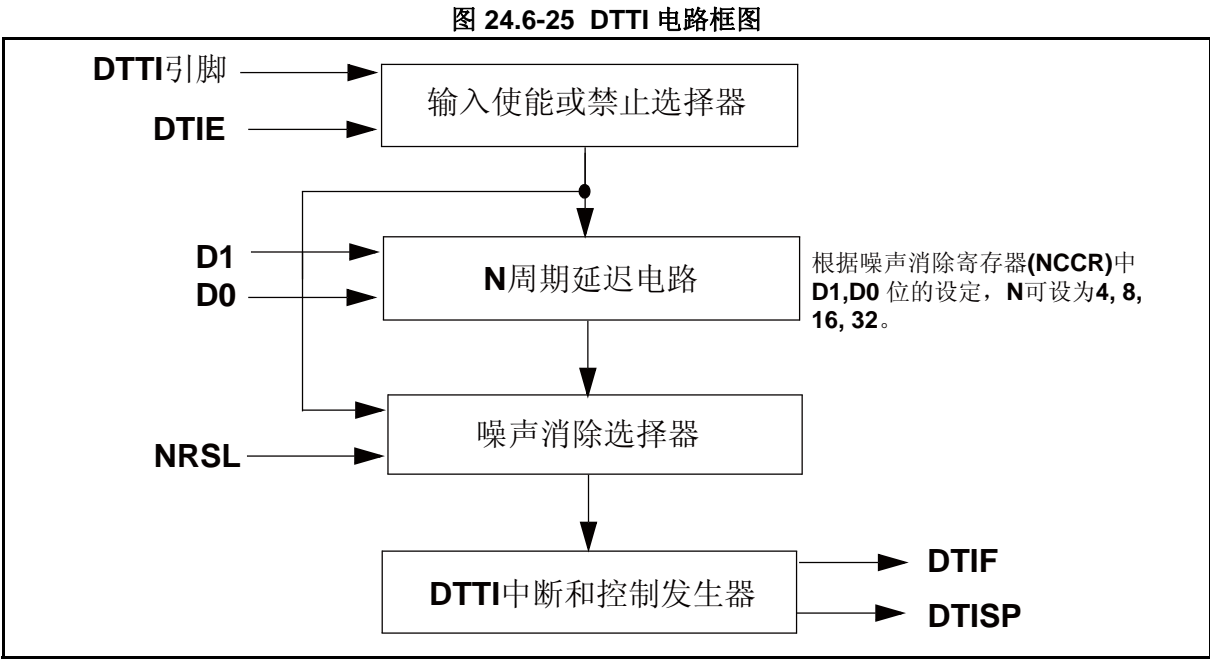
注： DTTI 电路变为有效前，通过设定数据方向寄存器，确保与 OPTx 保持同步传输的 PORTx 配置为输出口。

输出控制寄存器高位 (OPCUR) 的 DTIE 位置 "1" 时，OPT5 ~ OPT0 引脚的波形输出由 DTTI 引脚的有效电平使能。DTTI 引脚设为低输入电平时，OPTx 的输出固定在无效电平。每个 OPTx 引脚均可通过软件设置相应 PORTx 的 PDRx 的无效电平，然后 OPTx 引脚输出在 PORTx 的 PDRx 写入的数据。

即使输出由 DTTI 引脚的输入固定在无效电平时，定时器仍保持运行，位置检测功能并不停止且继续执行从输出数据缓冲寄存器 (OPDBRHx, OPDBRLx) 到输出数据寄存器 (OPDUR, OPDLR) 的数据传输以生成波形，但没有任何波形输出到 OPT5 ~ OPT0 引脚。

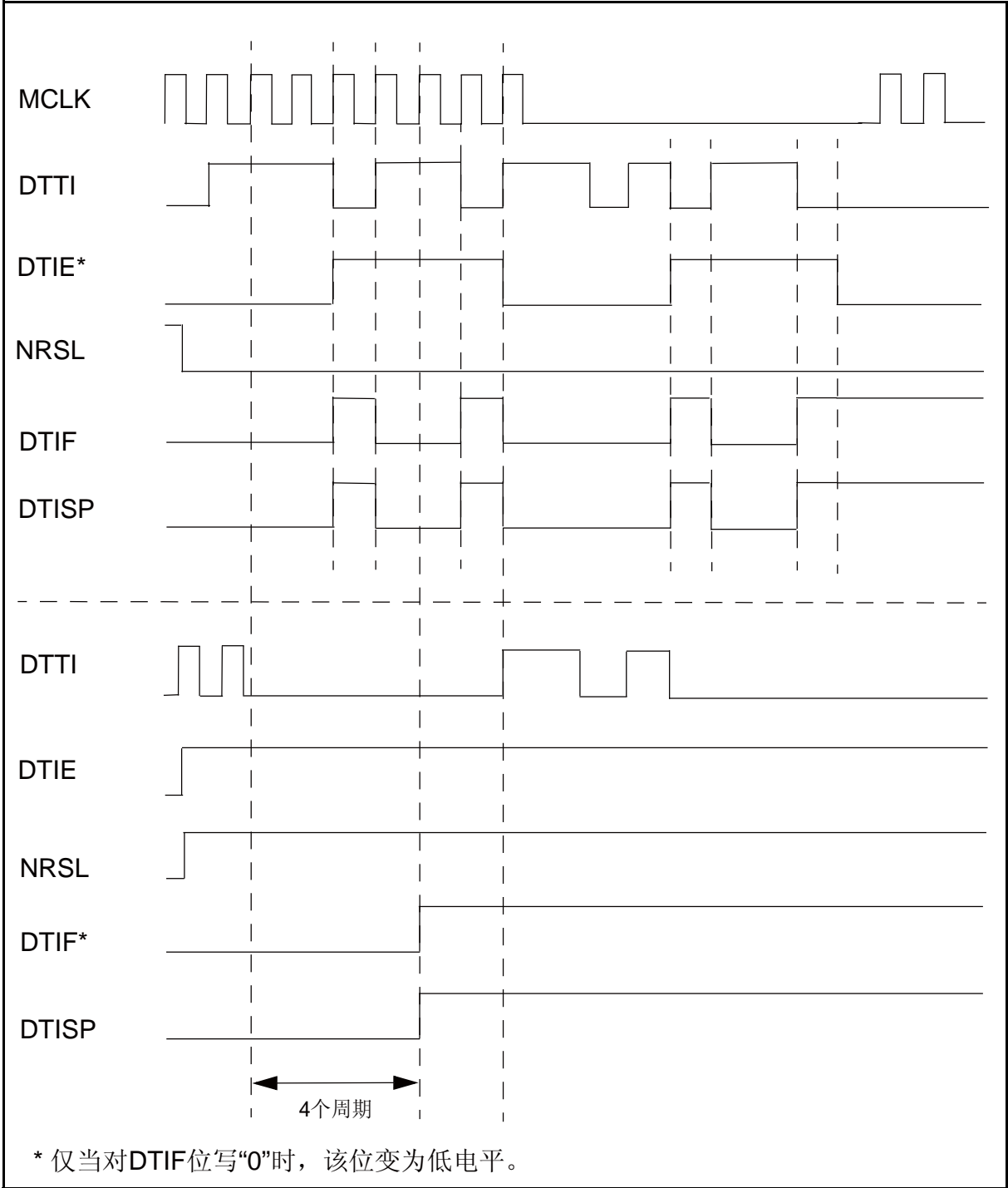
D1, D0 设为 "00_B" 时，图 24.6-25 和图 24.6-26 分别是 DTTI 电路框图和 DTTI 电路时序图。

■ DTTI 电路框图



■ DTTI 电路时序图 (D1,D0 = 00_B)

图 24.6-26 DTTI 电路时序图 (D1,D0 = 00_B)



注：最差的的情况下，从被识别的 DTTI(消除噪声后) 到有效 DTISP 的时间为 2 个周期，最佳情况下，需要一个周期。

■ DTTI 和 OPTx 输出间的关系

表 24.6-4 DTTI 和 OPTx 输出间的关系

NRSL	DTIE	DTTI	功能描述
X	0	X	DTTI 不影响 OPTx。(初始值)
0	1	0	DTTI 生效。未使能噪声滤波器。DTTI 引脚的 "L" 输入触发 PDRx 内的无效电平的输出。产生 DTTI 中断。
0	1	1	DTTI 不影响 OPTx。
1	1	0	DTTI 生效。已使能噪声滤波器。DTTI 引脚的 "L" 输入触发 PDRx 内的无效电平的输出。产生 DTTI 中断。
1	1	1	DTTI 不影响 OPTx。

24.6.6 噪声消除功能的操作

本节介绍 **SNIx** 和 **DTTI** 引脚的噪声消除功能。

■ 噪声消除功能的操作

● DTTI 引脚噪声消除功能

输出控制寄存器高位 (OPCUR) 的 NRSL 位置 "1" 时, 可使用 DTTI 引脚输入用的噪声消除功能。选择噪声消除功能时, 固定输出引脚为无效电平的时间由噪声消除电路延迟约 4, 8, 16 或 32 个机器时钟。

注:

由于 DTTI 输入控制电路使用外围时钟, 即使使能了 DTTI 的输入, 如果在时钟停止的停止模式下, 输入仍然无效。

● SNI2 ~ SNI0 引脚噪声消除功能

输入控制寄存器低位 (IPCLR) 的 SNC2 ~ SNC0 位置 "1" 时, 可使用 SNI2 ~ SNI0 引脚的噪声消除功能。选择噪声消除功能时, 输入由噪声消除电路延迟约四个机器时钟。由于噪声消除电路使用外围时钟, 因此即使在使能了 **SNIx** 输入, 在诸如振荡器停止的停止模式下, 输入仍然无效。

● 可编程的噪声消除电路

可对需消除的噪声进行编程使脉宽小于 4, 8, 16 和 32 个机器周期, 例如, 16 MHz 的机器时钟, 电路可滤掉 0.25 ms ~ 2 ms 的脉宽。**SNIx** 和 **DTTI** 引脚的噪声消除电路的编程操作是分开的, 图 24.4-13 介绍噪声消除控制寄存器。

MB95330H 系列

24.6.7 16 位定时器的操作

16 位定时器具有缓冲和比较清零功能，可用于电机速度检测和异常检测超时。复位完成且设定计数使能位后，16 位定时器从 "0000_H" 开始递增计数。

■ 16 位定时器的操作

以下状态时，清零计数器：

- 发生下溢时。
- 检测出和比较清零寄存器 (CPCUR, CPCLR) 匹配时。
- 操作期间，向 TCSR 寄存器的 TCLR 位写 "1" 时。
- 生成写入时序信号且 TCSR 的 MODE 位清 "0" 时。
- 生成位置检测信号且 TCSR 的 MODE 位置 "1" 时。
- 复位

由于检测出和比较清零寄存器匹配而使计数器清零时，产生中断。下溢发生时，不产生中断。

注：若要访问比较清零寄存器和定时器缓冲寄存器，必须使用字访问指令。

图 24.6-27 通过下溢清零计数器

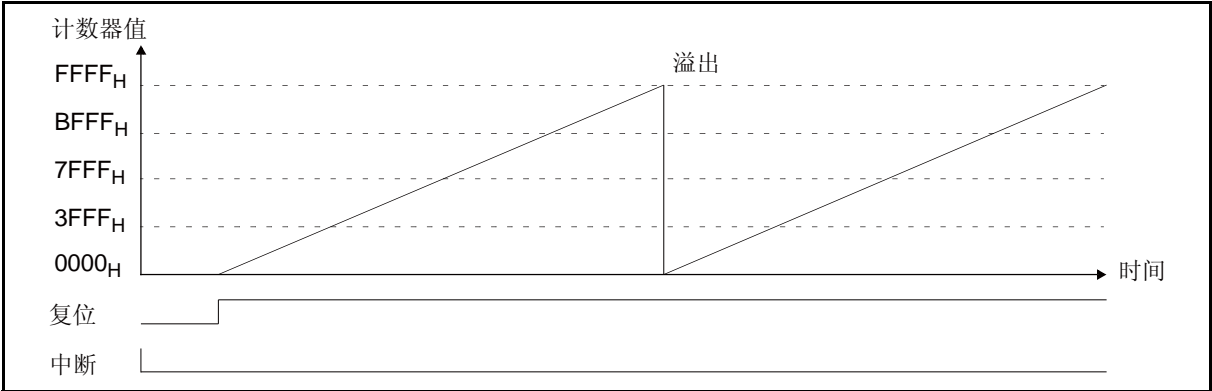
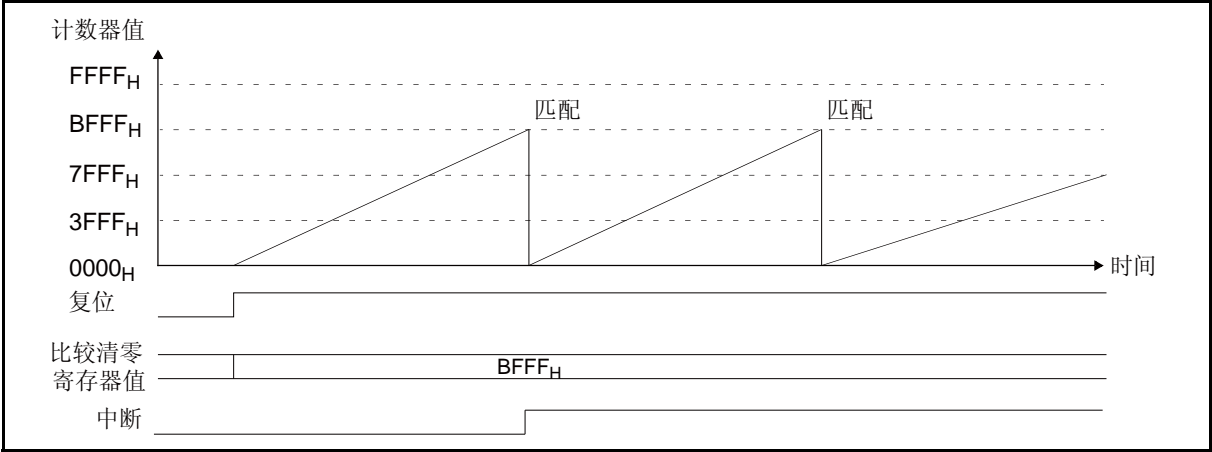


图 24.6-28 和比较清零寄存器匹配时清零计数器

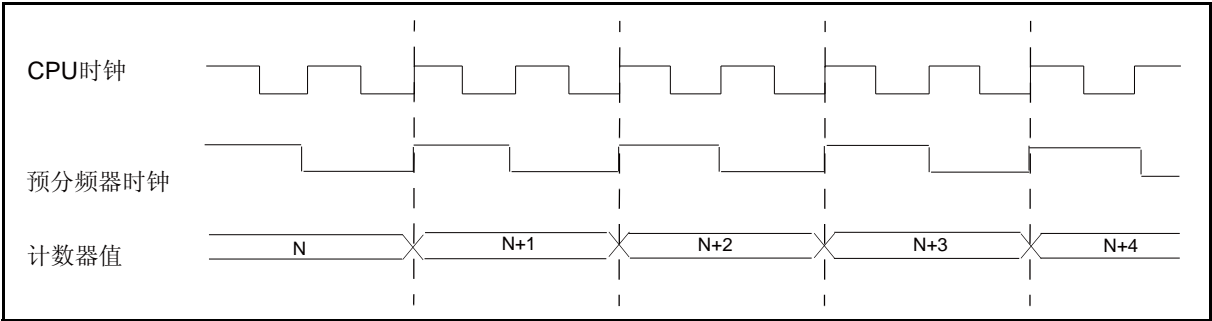


■ 16 位定时器时序

16 位定时器的值根据预分频器的设定逐渐增加，在上升沿时递增计数。

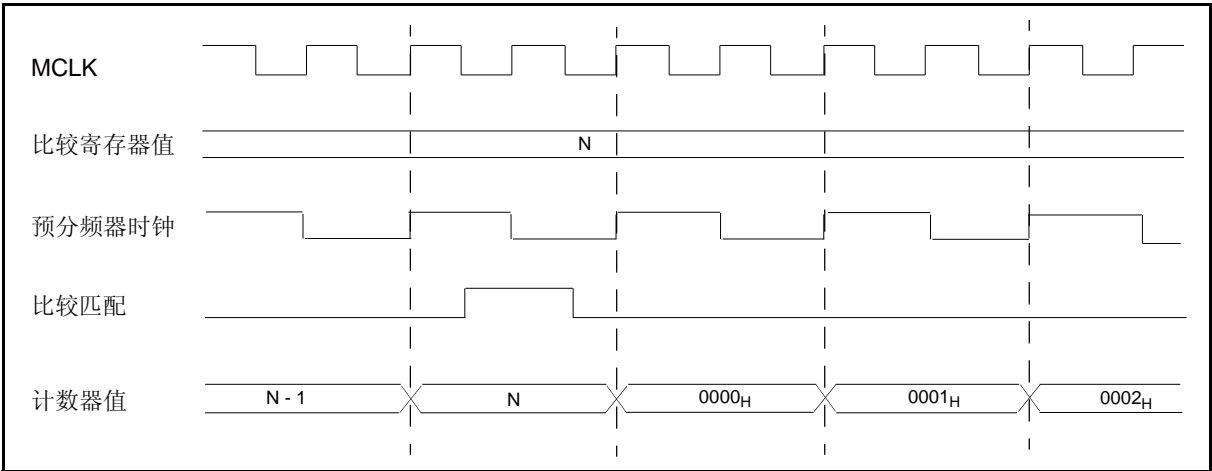
注：更改预分频器时钟前，应首先将 **TMEN** 位设为 "0" 以禁止定时器计数器。

图 24.6-29 16 位定时器计数时序



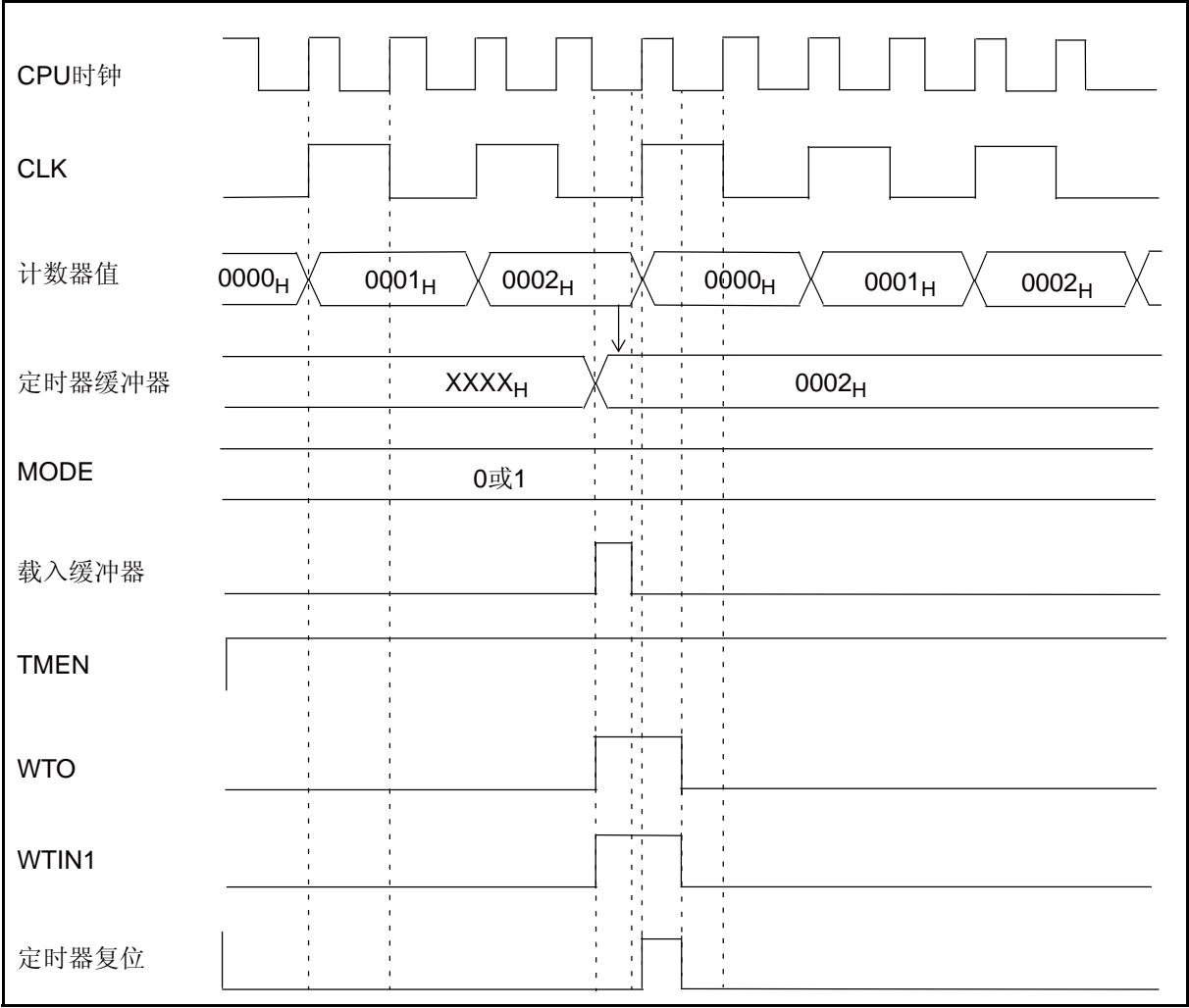
可通过复位、软件清零 (TCLR)、比较清零寄存器的匹配、写入时序信号或位置检测信号清零计数器。复位后，计数器立刻清零。比较清零寄存器的匹配、软件清零 (TCLR)、写入时序信号或位置检测信号的情况下，计数器的清零和计数时序保持同步。

图 24.6-30 16 位定时器清零时序



■ 16 位定时器缓冲器操作时序图

图 24.6-31 16 位定时器缓冲器操作时序图



■ 多功能脉冲发生器中 16 位定时器的使用

设定由定时器控制状态寄存器 (TCSR) 的 MODE 位选择的写入时序或位置检测中断标志后，复位定时器。

定时器可由定时器控制状态寄存器 (TCSR) 的 TMEN 启动 / 停止。没有发生定时器下溢中断。重启定时器时，当前计数器值锁存到速度计算用的缓冲器。

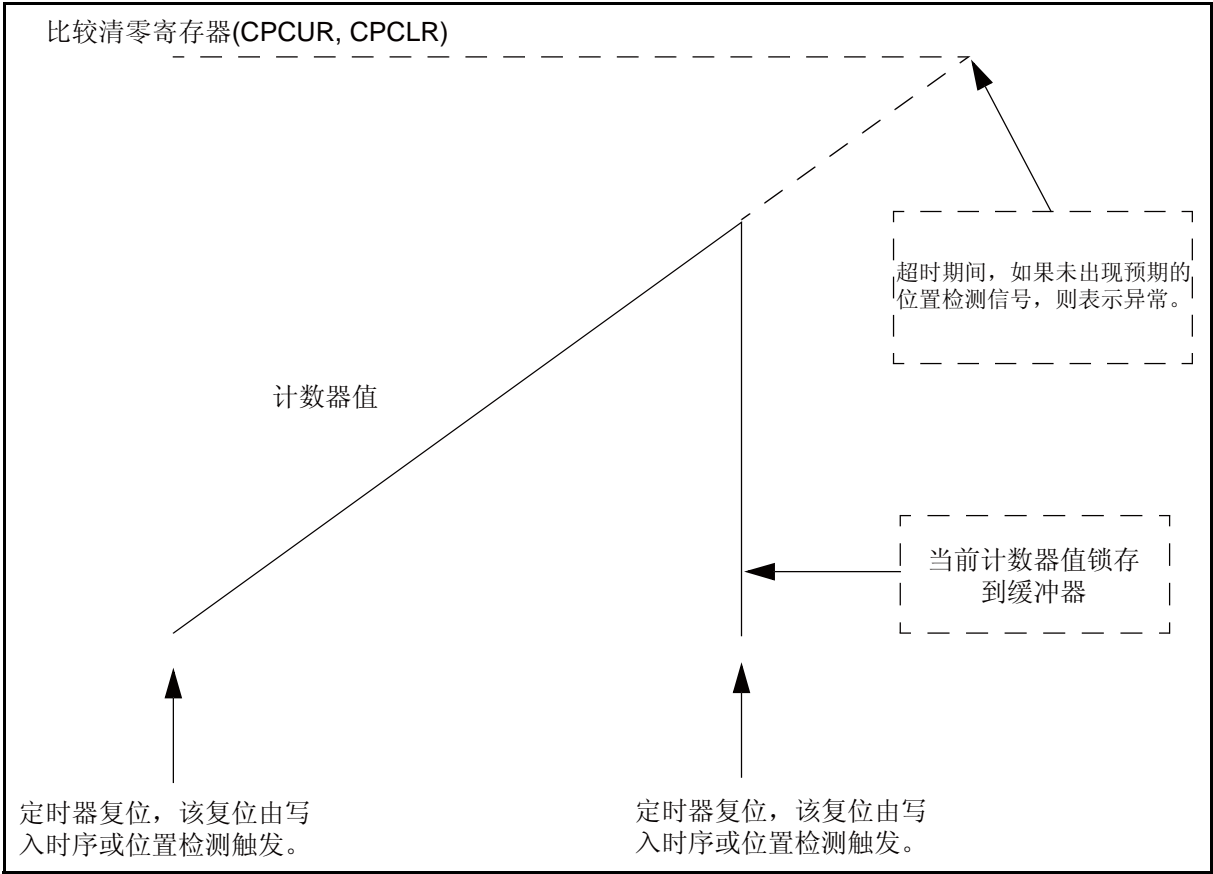
计数器值和比较清零寄存器 (CPCUR, CPCLR) 匹配时，暂停 CPU 并复位定时器。

注：如果比较清零寄存器高位 (CPCUR) 和比较清零寄存器低位 (CPCLR) 的载入值和定时器计数器值相同，那么 CUCUR, CPCLR 的值与定时器计数器的值再次匹配前，不执行比较操作。

比较匹配中断和位置检测中断共用同一向量，比较清零中断和写入时序中断共用同一中断向量。

■ 多功能脉冲发生器中 16 位定时器的操作图

图 24.6-32 多功能脉冲发生器中 16 位定时器的操作图



24.7 多功能脉冲发生器的使用注意事项

本节介绍多功能脉冲发生器的使用注意事项。

■ 波形发生器的使用注意事项

● 程序设定时的注意事项

- 禁止从一种 PPG 同步模式切换到另一种 PPG 同步模式 (例如, 从上升沿同步 (IPCUR:WTS1,WTS0 = 01_B) 切换到下降沿同步 (IPCUR:WTS1,WTS0 = 10_B), 反之亦然), 做这种切换必须先转换到非同步模式 (IPCUR:WTS1,WTS0=00_B)。
- 更改数据传输方式时, 需选择的下一个数据缓冲寄存器始终由数据输出寄存器高位 (OPDUR) 的 BNKF, RDA2 ~ RDA0 位指定。这不适用于 OPDBRH0 和 OPDBL0 写入方式 (OPCUR:OPS2 ~ OPS0 = 000_B), OPDBRH0 和 OPDBRL0 写入方式中忽略 BNKF, RDA2 ~ RDA0 位。
- 务必使用字访问指令访问输出数据寄存器 (OPDUR, OPDLR)。使用 "MOVW" 指令访问 OPDUR 和 OPDLR, 或使用 "MOV" 指令访问先后访问 OPDUR 和 OPDLR。
- 使用 OPDBRH0 和 OPDBRL0 写入方式进行数据传输 (OPCUR:OPS2 ~ OPS0 = 000_B) 时, 务必对数据缓冲寄存器 0 执行字访问。对低位寄存器或高位寄存器执行字节访问无法启动任何传输操作。
- 为了使用 16 位重载定时器下溢传输方式 (OPCUR:OPS2 ~ OPS0 = 010_B), 应在 "重载模式" 中使用重载定时器。需使用软件触发启动重载定时器。此外, 使用 16 位重载定时器提前设定更新时间并执行连续的控制操作。
- 为了使用位置检测和定时器下溢传输方式 (OPCUR:OPS2 ~ OPS0 = 011_B 或 111_B), 重载定时器应用做 "单次模式"。TIN00 必须大于两个机器周期。
- DTTI 电路变为有效 (OPCUR:DTIE = 1) 前, 通过设定数据方向寄存器 (DDR_x), 确保与 OPT_x 复用的 PORT_x 配置为输出口。
- 由于 DTTI 输入控制电路使用外围时钟, 在诸如振荡器停止的模式下, 即便使能 DTTI 输入 (OPCUR:DTIE = 1), 输入仍然无效。
- 最差情况下, 从识别后的 DTTI(消除噪声后) 到有效 DTISP 需要 2 个周期。最佳情况下, 需要一个周期。
- 禁止噪声消除功能 (OPCUR:NRSL = 0) 时, 始终变更噪声消除控制寄存器 (NCCR) 的 D1 和 D0 位。
- 禁止噪声消除功能 (IPCLR:SNC2 ~ SNC0 = 000_B) 时, 始终变更噪声消除控制寄存器 (NCCR) 的 S21, S20, S11, S10, S01 和 S00 位。

● 中断时的注意事项

- 输出控制寄存器高位 (OPCUR) 的 DTIF 位置 "1" 时, 控制无法从中断处理中返回。始终清零 DTIF 位。
- 输出控制寄存器高位 (OPCUR) 的 WTIF 位置 "1" 时, 控制无法从中断处理中返回。始终清零 WTIF 位。
- 输出控制寄存器低位 (OPCLR) 的 PDIF 位置 "1" 时, 控制无法从中断处理中返回。始终清零 PDIF 位。
- 输入控制寄存器高位 (IPCUR) 的 CPIF 位置 "1" 时, 控制无法从中断处理中返回。始终清零 CPIF 位。
- 由于以上中断和其他中断源共用同一中断向量, 使用中断时, 必须使用中断处理程序仔细检查中断源。

■ 16 位定时器的使用注意事项

● 程序设定时的注意事项

- 务必对比较清零寄存器 (CPCUR, CPCLR) 和定时器缓冲寄存器 (TMBUR, TMBLR) 执行字访问。
- 改变预分频器时钟前, 首先通过 TMEN 位清 "0" 禁止定时器计数器。仅当定时器不执行计数时, 变更定时器控制状态寄存器 (TCSR) 的 CLK2, CLK1 和 CLK0 位。
- 如果比较清零寄存器高位 (CPCUR) 和比较清零寄存器低位 (CPCLR) 的载入值和定时器计数器值相同, 那么 CUCUR, CPCLR 的值与定时器计数器的值再次匹配前, 不执行比较操作。

● 中断时的注意事项

- 定时器控制状态寄存器 (TCSR) 的 ICLR 位置 "1" 且使能了中断请求 (TCSR:ICRE = 1) 时, 中断无法从中断处理返回。始终清零 ICLR 位。
- 由于 16 位定时器和其他中断源共用同一中断向量, 因此使用中断时, 务必使用中断处理程序仔细检查中断源。

● 引脚冲突时的注意事项

- 使能 MPG 后, 无论 16 位 PPG 的使能状态如何, P66 用作 MPG 输出。P17 由 MPG 输入和 16 位重载定时器共用。因此, 确保仅使能上述提到的三种模块之一以防止中断源输出发生冲突相当重要。使能 MPG 后, 禁止 16 位 PPG 的输出 (PCNTL1:POEN = 0) 和 16 位重载定时器 (TMCSRL.OUTE = 0) 的输出。

● 功能冲突时的注意事项

- 16 位 PPG 和 16 位重载定时器是 MPG 的一部分。使能 MPG 后, 这两个模块用于 MPG 操作且无法独立于 MPG 单独工作。其他程序需要 16 位 PPG 或 16 位重载定时器时, 使用它们前, 应先禁止 MPG。

MB95330H 系列

24.8 多功能脉冲发生器的样本程序

本节介绍多功能脉冲发生器的样本程序。

■ 多功能脉冲发生器的样本程序

● 处理

- 产生写入时序中断时，PPG 输出用于 OPT0，PPG 的反相输出用于 OPT1。
- OPDBRH0 和 OPDBRL0 写入方式用于输出数据寄存器 (OPDUR, OPDLR) 的数据传输。
- 16 位 PPG 定时器用于 PWM 并由软件触发器启动。
- 16 MHz 适用于机器时钟，62.5 ns 适用于 16 位 PPG 定时器的计数时钟。

● 编码示例

```

;----- 演示程序 -----
ILR4      EQU  007DH      ;波形发生器的中断控制寄存器
PCSR1     EQU  0FB2H      ;16 位 PPG 周期设定缓冲寄存器
PDUT1     EQU  0FB4H      ; PPG 占空比设定寄存器
PCNT1     EQU  0044H      ; PPG 控制状态寄存器
OPCUR     EQU  0066H      ;输出控制寄存器高位
OPCLR     EQU  0067H      ;输出控制寄存器低位
OPCR      EQU  OPCUR      ;输出控制寄存器高位 + 低位，
                          ;字访问

OPDBRH0   EQU  0FC4H      ;输出数据缓冲寄存器 0 高位
OPDBRL0   EQU  0FC4H      ;输出数据缓冲寄存器 0 低位
OPDBR0    EQU  OPDBRH0    ;输出数据缓冲寄存器 0 高位 + 低位，
                          ;字访问

WTIF      EQU  OPCUR:1    ;中断请求标志位
;----- 主程序 -----
CODE      CSEG  ABS
START:
;          :              ;假设已经设定堆栈指针 (SP)
          CLRI           ;禁止中断
          MOV  ILR4,#00H  ;中断级 0 ( 优先级最高 )
          MOVW A,#0064H
          MOVW PCSR1,A    ;设定 PPG 输出的周期
          MOVW A,#003CH
          MOVW PDUT1,A    ;设定 PPG 输出的占空比

```

```

MOVW  A,#01100000000000110B
MOVW  PCNT1,A          ; 正常极性时使能 PPG 输出
                        ; 使能 16 位 PPG 定时器
                        ; 软件触发 PPG
                        ; 选择 PWM 模式
                        ; 清除中断标志并启动计数器

MOVW  A,#0103H
MOVW  OPCR,A           ; 使能 OPT0 和 OPT1 输出
                        ; 设定数据传输时 OPDBRH0 和 OPDBRL0 的写入
                        ; 方式
                        ; 使能写入时序中断
                        ; 清除中断标志

MOVW  A,#0009H
MOVW  OPDBR0,A         ; 设定 OPT0 引脚作为 PPG 输出
                        ; 设定 OPT1 引脚作为反相 PPG 输出
                        ; 启动数据传输

SETI                      ; 使能中断
LOOP: MOV  A,#00H        ; 无限循环
      MOV  A,#01H;
      JMP  LOOP;

;----- 中断程序 -----
WARI:

      CLRB  WTIF          ; 清除中断请求标志
      ; ;
      ; 用户处理
      ; :
      RETI                ; 从中断返回

CODE ENDS

;----- 向量设定 -----
VECT  CSEG  ABS
      ORG   OFFDAH        ; 设定中断 #16 (10H) 的向量
      DW   WARI

      ORG   OFFFCH        ; 设定复位向量
      DW   0000H          ; 设定单芯片模式
      DW   START

VECT ENDS
      END   START
      END

```

第25章

UART/SIO

本章介绍 **UART/SIO** 的功能和操作。

- 25.1 UART/SIO 的概要
- 25.2 UART/SIO 的配置
- 25.3 UART/SIO 的通道
- 25.4 UART/SIO 的引脚
- 25.5 UART/SIO 的寄存器
- 25.6 UART/SIO 的中断
- 25.7 UART/SIO 的操作和设定步骤示例
- 25.8 UART/SIO 的样本程序

25.1 UART/SIO 的概要

UART/SIO 是通用串行数据通信接口。通过同步时钟或异步时钟实现可变长数据的串行数据传输。传输格式为 NRZ。传输率可由专用波特率发生器或外部时钟 (时钟同步模式) 设定。

■ UART/SIO 的功能

- UART/SIO 能够自 / 至另一个 CPU 或外围器件发送 / 接收串行数据 (串行输入 / 输出)。
- 内置全双工双缓冲器以支持 2 路全双工通信。
 - 可选择同步 / 异步传输模式。
 - 可通过专用波特率发生器选择最佳波特率。
 - 可变数据长。无奇偶时，可设为 5 位 ~ 8 位；带奇偶时，可设为 6 位 ~ 9 位。(参考表 25.1-1)
 - 可选择串行数据方向 (Endian)。
 - 数据传输格式为 NRZ (不归零)。
 - 支持双操作模式 (操作模式 0 和 1)。
操作模式 0 运行于时钟异步模式 (UART)。
操作模式 1 运行于时钟同步模式 (SIO)。

表 25.1-1 UART/SIO 操作模式

操作模式	数据长		同步模式	停止位长
	无奇偶	带奇偶		
0	5	6	异步	1 位或 2 位
	6	7		
	7	8		
	8	9		
1	5	-	同步	-
	6	-		
	7	-		
	8	-		

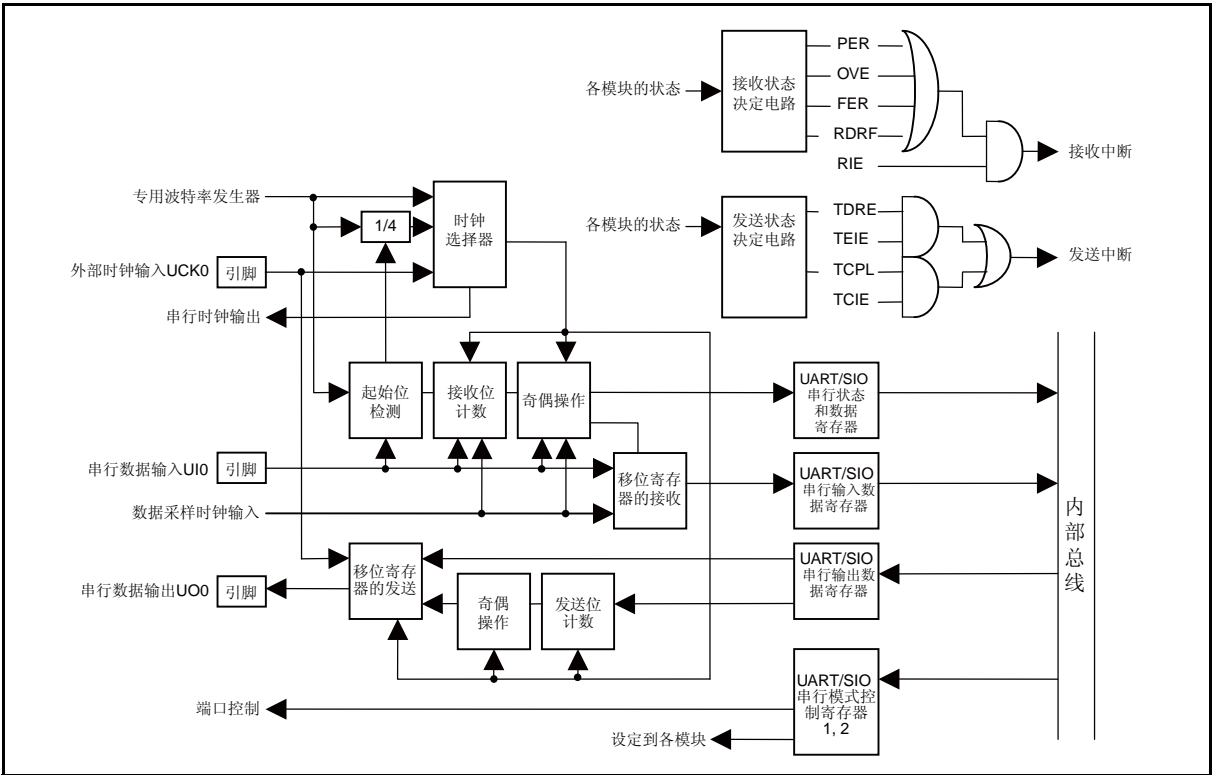
MB95330H 系列

25.2 UART/SIO 的配置

- UART/SIO 包括以下模块：
- UART/SIO 串行模式控制寄存器 1 (SMC10)
 - UART/SIO 串行模式控制寄存器 2 (SMC20)
 - UART/SIO 串行状态和数据寄存器 (SSR0)
 - UART/SIO 串行输入数据寄存器 (RDR0)
 - UART/SIO 串行输出数据寄存器 (TDR0)

■ UART/SIO 框图

图 25.2-1 UART/SIO 框图



● UART/SIO 串行模式控制寄存器 1(SMC10)

该寄存器控制 UART/SIO 操作模式。用于设定串行数据方向 (Endian)、奇偶和极性、停止位长、操作模式 (同步 / 异步)、数据长和串行时钟。

● UART/SIO 串行模式控制寄存器 2(SMC20)

该寄存器控制 UART/SIO 操作模式。用于使能 / 禁止串行时钟输出、串行数据输出、发送 / 接收、中断，清除接收错误标志。

● UART/SIO 串行状态和数据寄存器 (SSR0)

该寄存器指示 UART/SIO 的发送 / 接收状态和错误状态。

● UART/SIO 串行输入数据寄存器 (RDR0)

该寄存器保持接收数据。串行输入转换后保存在该寄存器。

● UART/SIO 串行输出数据寄存器 (TDR0)

该寄存器设定发送数据。写入到该寄存器中的数据经过串行转换后输出。

■ 输入时钟

UART/SIO 使用专用波特率发生器的输出时钟 (内部时钟) 或 UCK0 引脚的输入信号 (外部时钟) 用作输入时钟 (串行时钟)。

25.3 UART/SIO 的通道

本节介绍 UART/SIO 的通道。

■ UART/SIO 的通道

MB95330H 系列包含一路通道的 UART/SIO。表 25.3-1 和表 25.3-2 介绍通道、引脚和寄存器的关系。

表 25.3-1 UART/SIO 的引脚

通道	引脚名称	引脚功能
0	UCK0	时钟输入 / 输出
	UO0	数据输出
	UI0	数据输入

表 25.3-2 UART/SIO 的寄存器

通道	寄存器名称	对应寄存器 (本手册内使用以下名称)
0	SMC10	UART/SIO 串行模式控制寄存器 1
	SMC20	UART/SIO 串行模式控制寄存器 2
	SSR0	UART/SIO 串行状态和数据寄存器
	TDR0	UART/SIO 串行输出数据寄存器
	RDR0	UART/SIO 串行输入数据寄存器

25.4 UART/SIO 的引脚

本节介绍 UART/SIO 的相关引脚。

■ UART/SIO 的相关引脚

UART/SIO 的相关引脚有：时钟输入和输出引脚 (UCK0)、串行数据输出引脚 (UO0) 和串行数据输入引脚 (UI0)。

● UCK0

UART/SIO 的时钟输入 / 输出引脚。

使能时钟输出 (SMC20:SCKE=1) 后，与对应端口方向寄存器的值无关，该引脚用作 UART/SIO 时钟输出引脚 (UCK0)。这时，切勿选择外部时钟 (设为 SMC10:CKS = 0)。

用作 UART/SIO 时钟输入引脚时，禁止时钟输出 (SMC20:SCKE = 0) 并确保通过对应端口方向寄存器设为输入口。这时，务必选择外部时钟 (设为 SMC10:CKS = 0)。

● UO0

UART/SIO 的串行数据输出引脚。使能串行数据输出 (SMC20:TXOE = 1) 后，与对应端口方向寄存器的值无关，用作 UART/SIO 串行数据输出引脚 (UO0)。

● UI0

UART/SIO 的串行数据输入引脚。该引脚用作 UART/SIO 串行数据输入引脚并确保由相应的端口方向寄存器设为输入口。

■ UART/SIO 相关引脚的框图

图 25.4-1 UART/SIO (UO0) 相关引脚的框图

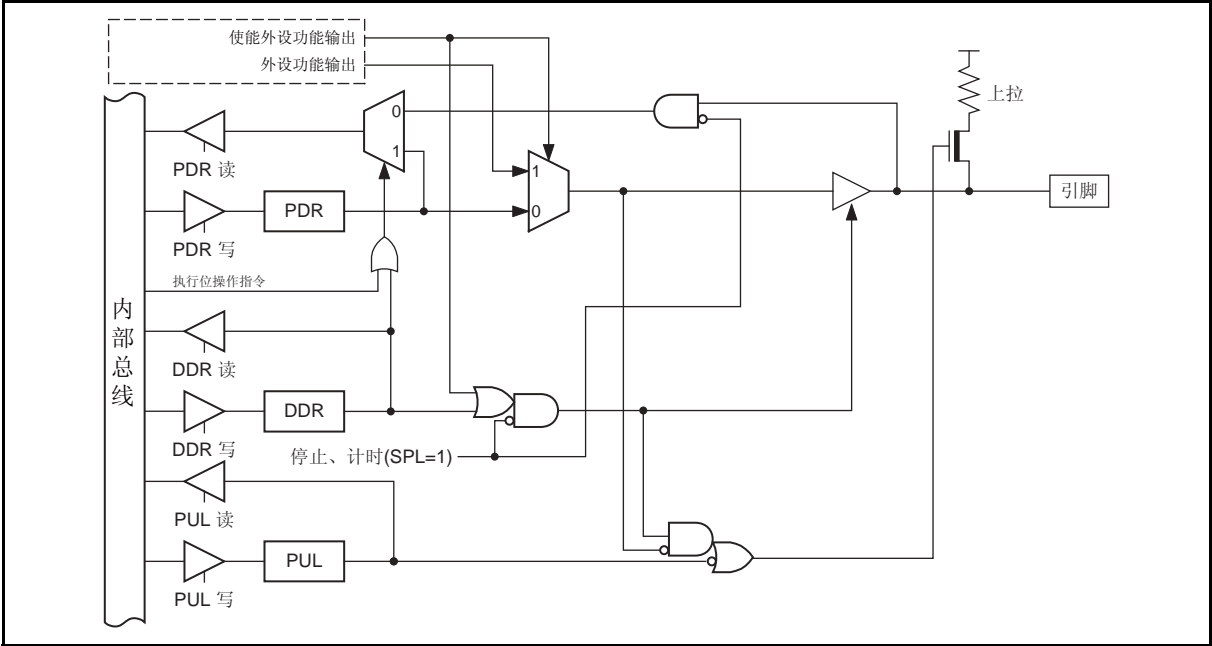


图 25.4-2 UART/SIO (UCK0) 相关引脚的框图

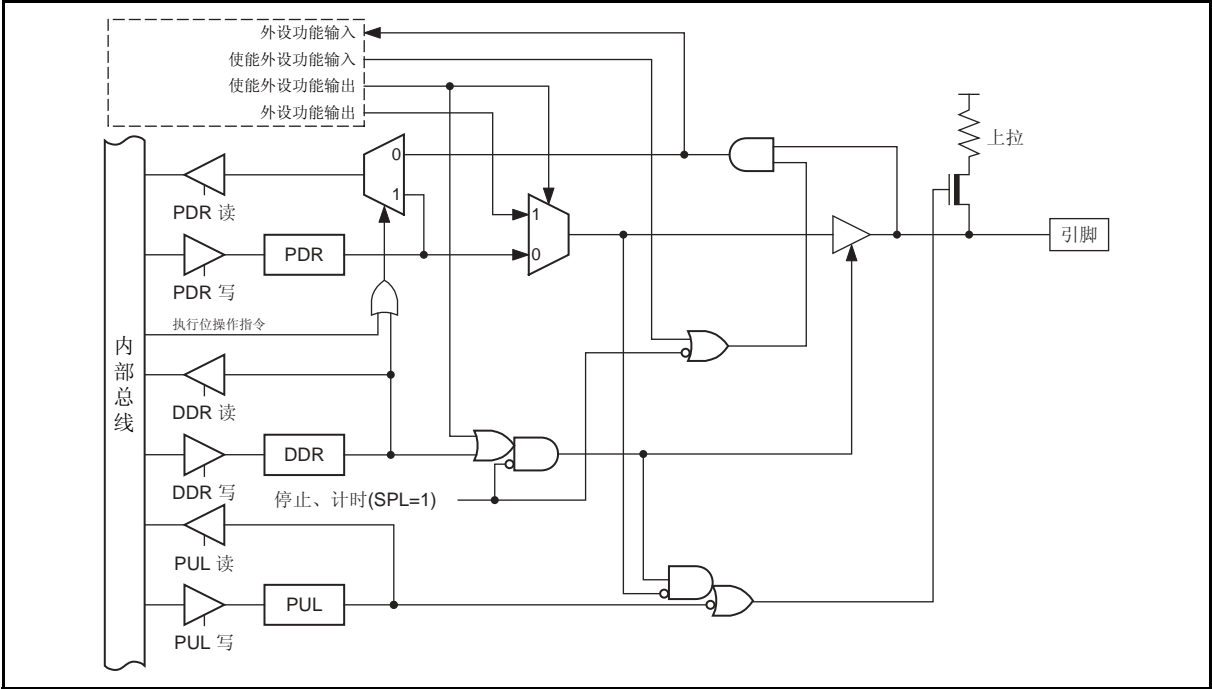
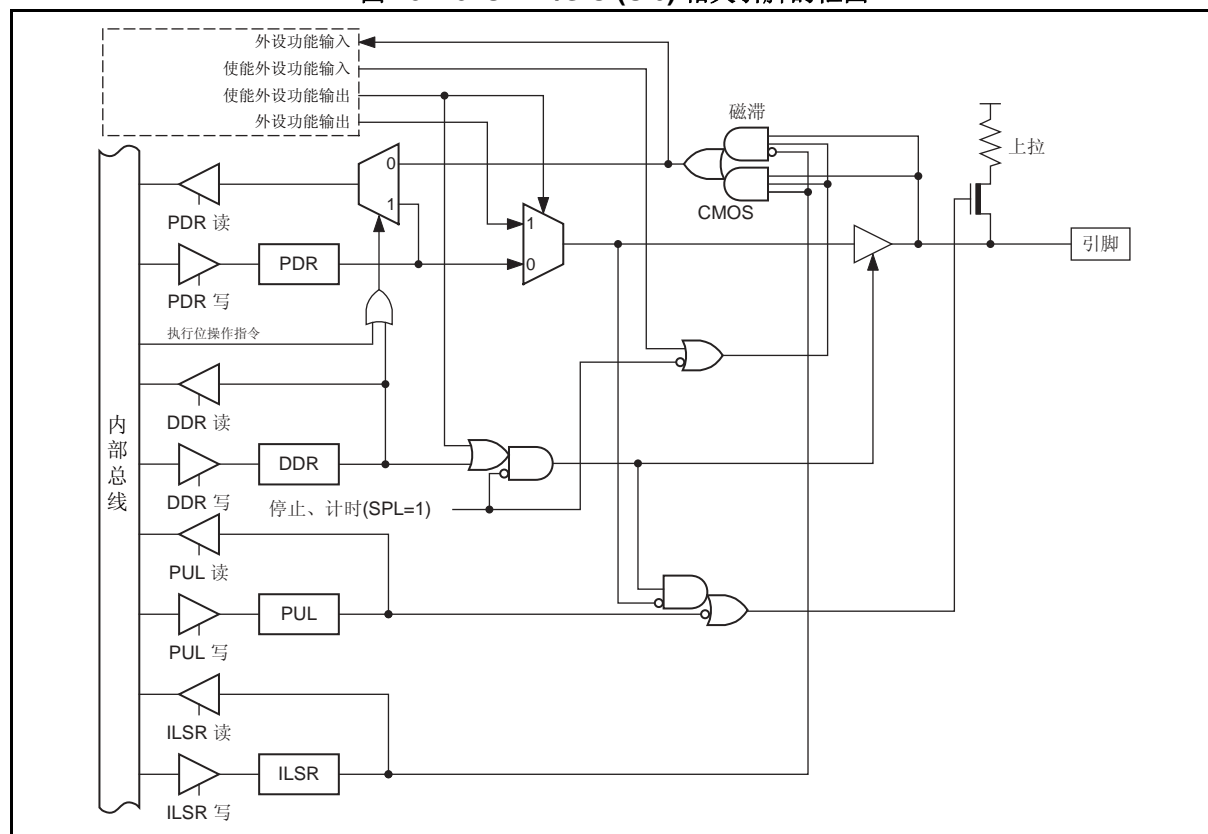


图 25.4-3 UART/SIO (UI0) 相关引脚的框图



25.5 UART/SIO 的寄存器

UART/SIO 的关联寄存器有 :UART/SIO 串行模式控制寄存器 1(SMC10)、UART/SIO 串行模式控制寄存器 2(SMC20)、UART/SIO 串行状态和数据寄存器 (SSR0)、UART/SIO 串行输出数据寄存器 (TDR0) 和 UART/SIO 串行输入数据寄存器 (RDR0)。

■ UART/SIO 相关的寄存器

图 25.5-1 UART/SIO 相关的寄存器

UART/SIO 串行模式控制寄存器1 (SMC10)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0056 _H	BDS	PEN	TDP	SBL	CBL1	CBL0	CKS	MD	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
UART/SIO 串行模式控制寄存器2 (SMC20)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0057 _H	SCKE	TXOE	RERC	RXE	TXE	RIE	TCIE	TEIE	00100000 _B
	R/W	R/W	R1/W	R/W	R/W	R/W	R/W	R/W	
UART/SIO 串行状态和数据寄存器(SSR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0058 _H	-	-	PER	OVE	FER	RDRF	TCPL	TDRE	00000001 _B
	R0/WX	R0/WX	R/WX	R/WX	R/WX	R/WX	R(RM1), W	R/WX	
UART/SIO 串行输出数据寄存器(TDR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0059 _H	TD7	TD6	TD5	TD4	TD3	TD2	TD1	TD0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
UART/SIO 串行输入数据寄存器(RDR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
005A _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/W : 读/写(读值和写值相同) R(RM1), W : 读/写(读值和写值不同, 读-修改-写(RMW)类指令读"1"。) R/WX : 只读(可读。写操作无效) R0/WX : 读值为"0"。写操作无效。 R1/W : 读/写(读值为"0"。) - : 未定义位									

25.5.1 UART/SIO 串行模式控制寄存器 1(SMC10)

UART/SIO 串行模式控制寄存器 1(SMC10) 控制 **UART/SIO** 操作模式。该寄存器用于设定串行数据方向 (**Endian**)、奇偶和极性、停止位长、操作模式 (同步 / 异步)、数据长和串行时钟。

■ UART/SIO 串行模式控制寄存器 1(SMC10)

图 25.5-2 UART/SIO 串行模式控制寄存器 1(SMC10)

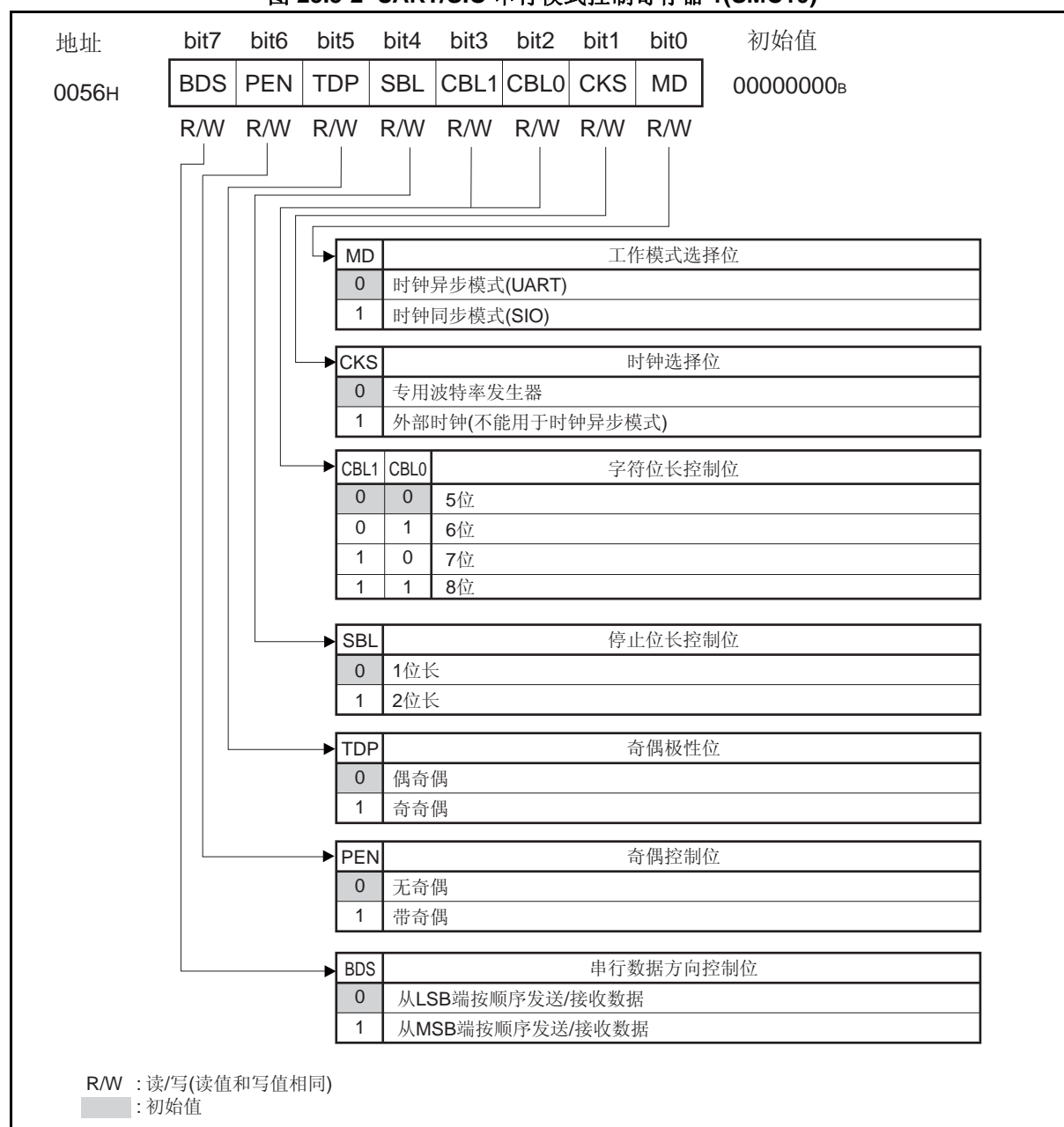


表 25.5-1 UART/SIO 串行模式控制寄存器 1(SMC10) 的位功能

位名称		功能描述															
bit7	BDS: 串行数据方向控制位	该位设定串行数据方向 (Endian)。 清 "0": 自串行数据寄存器的 LSB 端按顺序发送 / 接收数据。 置 "1": 自串行数据寄存器的 MSB 端按顺序发送 / 接收数据。															
bit6	PEN: 奇偶控制位	时钟异步模式时, 设定有无奇偶校验功能。 清 "0": 无奇偶校验功能。 置 "1": 带奇偶校验功能。															
bit5	TDP: 奇偶极性位	控制偶 / 奇奇偶性。 清 "0": 偶奇偶 置 "1": 奇奇偶															
bit4	SBL: 停止位长控制位	时钟异步模式时, 控制停止位长。 清 "0": 停止位长为 "1"。 置 "1": 停止位长为 "2"。 注: 该位的设定仅在时钟异步模式下发送数据时有效。接收操作不受该位设定的影响, 检出停止位 (1 位), 接收完成后, 接收数据寄存器满载标志置 "1"。															
bit3, bit2	CBL1, CBL0: 字符位长控制位	这些位如下表选择字符位长。 <table><tr><td>CBL1</td><td>CBL0</td><td>字符位长</td></tr><tr><td>0</td><td>0</td><td>5</td></tr><tr><td>0</td><td>1</td><td>6</td></tr><tr><td>1</td><td>0</td><td>7</td></tr><tr><td>1</td><td>1</td><td>8</td></tr></table> <p>以上设定在异步模式和同步模式下均有效。</p>	CBL1	CBL0	字符位长	0	0	5	0	1	6	1	0	7	1	1	8
CBL1	CBL0	字符位长															
0	0	5															
0	1	6															
1	0	7															
1	1	8															
bit1	CKS: 时钟选择位	选择外部时钟或专用波特率发生器。 清 "0": 选择专用波特率发生器。 置 "1": 选择外部时钟。 注: 该位置 "1" 时, 强行禁止 UCK0 引脚的输出。时钟异步模式 (UART) 时, 不能使用外部时钟。															
bit0	MD: 操作模式选择位	选择时钟异步模式 (UART) 或同步模式 (SIO)。 清 "0": 选择时钟异步模式 (UART)。 置 "1": 选择时钟同步模式 (SIO)。															

注:

收 / 发数据期间, 切勿变更 UART/SIO 串行模式控制寄存器 1(SMC10)。

25.5.2 UART/SIO 串行模式控制寄存器 2(SMC20)

UART/SIO 串行模式控制寄存器 2(SMC20) 控制 UART/SIO 操作模式。使能 / 禁止串行时钟输出、串行数据输出、接收 / 发送、中断，清零接收错误标志。

■ UART/SIO 串行模式控制寄存器 2(SMC20)

图 25.5-3 UART/SIO 串行模式控制寄存器 2(SMC20)

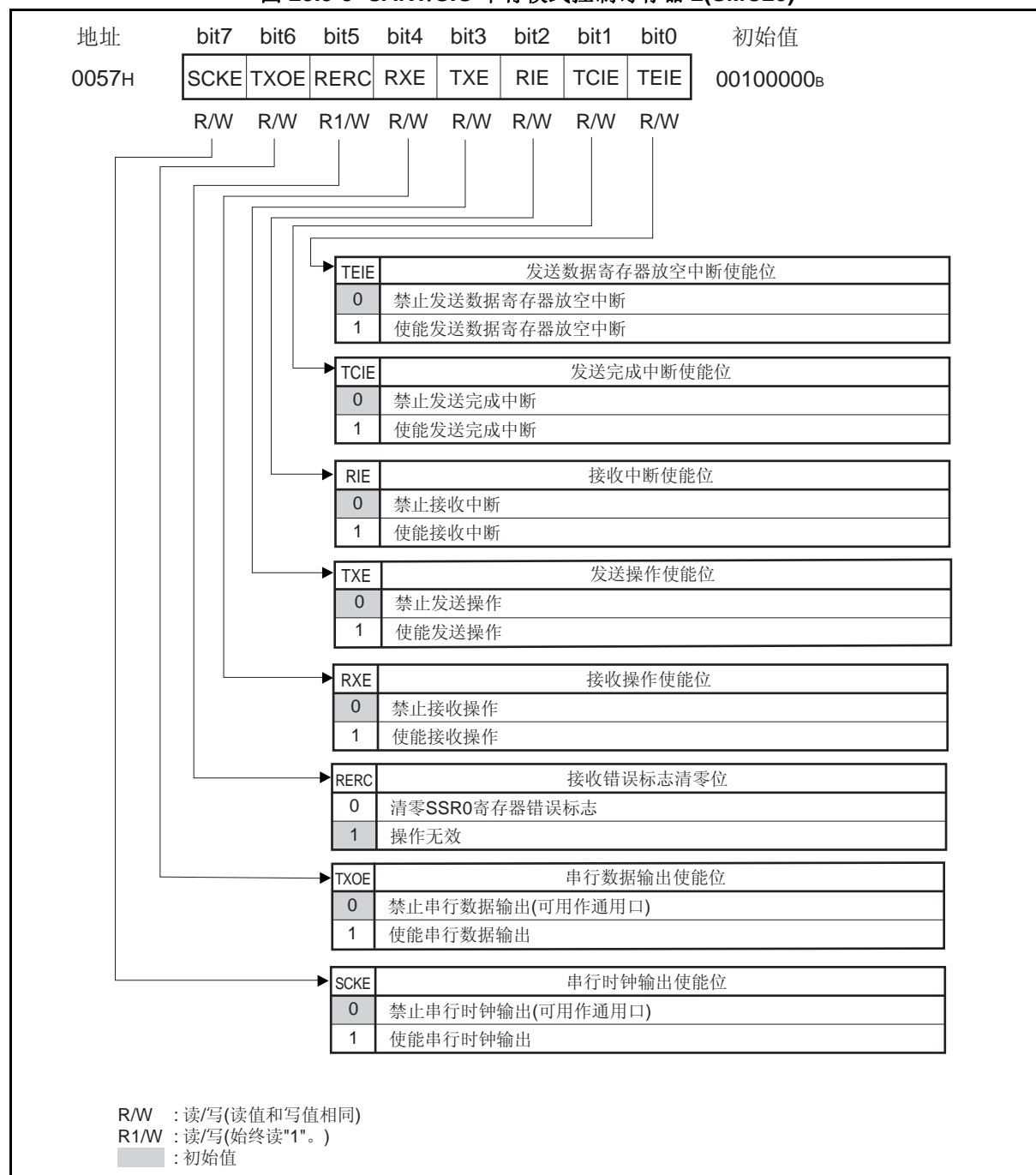


表 25.5-2 UART/SIO 串行模式控制寄存器 2(SMC20) 的位功能

位名称		功能描述
bit7	SCKE: 串行时钟输出使能位	时钟同步模式时, 控制串行时钟 (UCK0) 引脚的输入 / 输出。 清 "0" : 可用作通用口。 置 "1" : 使能时钟输出。 注:CKS 置 "1" 时, 即使该位置 "1", 也不输出内部时钟信号。SCM1:MD=0(异步模式) 时, 若该位置 "1", 则端口输出信号通常保持 "H"。
bit6	TXOE: 串行数据输出使能位	控制串行数据 (UO0 引脚) 输出。 清 "0" : 可用作通用口。 置 "1" : 使能串行数据输出。
bit5	RERC: 接收错误标志清零位	清 "0" :SSR 寄存器的错误标志 (PER、OVE、FER) 清零。 置 "1" : 操作无效。 始终读 "1"。
bit4	RXE: 接收操作使能位	清 "0" : 禁止接收串行数据。 置 "1" : 使能接收串行数据。 接收期间该位清 "0" 时, 接收操作立即禁止并初始化。接收数据不会传送到 UART/SIO 串行输入数据寄存器。 注: 该位清 "0" 时, 初始化接收操作。不影响错误标志 (PER、OVE、FER、RDRF)。
bit3	TXE: 发送操作使能位	清 "0" : 禁止发送串行数据。 置 "1" : 使能发送串行数据。 发送期间该位清 "0" 时, 发送立即禁止并初始化。发送完成标志 (TCPL) 和发送数据寄存器放空 (TDRE) 位置 "1"。
bit2	RIE: 接收中断使能位	清 "0" : 禁止接收中断。 置 "1" : 使能接收中断。 该位置 "1"(使能) 时, 若接收数据寄存器满载 (RDRF) 位或错误标志 (PER、OVE、FER、RDRF) 的任何一位置 "1", 则立即发生接收中断。
bit1	TCIE: 发送完成中断使能位	清 "0" : 禁止发送完成标志引起中断。 置 "1" : 使能发送完成标志引起中断。 该位置 "1"(使能) 时, 若发送完成标志 (TCPL) 置 "1", 则立即发生发送中断。
bit0	TEIE: 发送数据寄存器放空中断使能位	清 "0" : 禁止发送数据寄存器放空引起中断。 置 "1" : 使能发送数据寄存器放空引起中断。 该位置 "1"(使能) 时, 若发送数据寄存器空 (TDRE) 位置 "1", 则立即发生发送中断。

25.5.3 UART/SIO 串行状态和数据寄存器 (SSR0)

UART/SIO 串行状态和数据寄存器 (SSR0) 指示 UART/SIO 的发送 / 接收状态和错误状态。

■ UART/SIO 串行状态和数据寄存器 (SSR0)

图 25.5-4 UART/SIO 串行状态和数据寄存器 (SSR0)

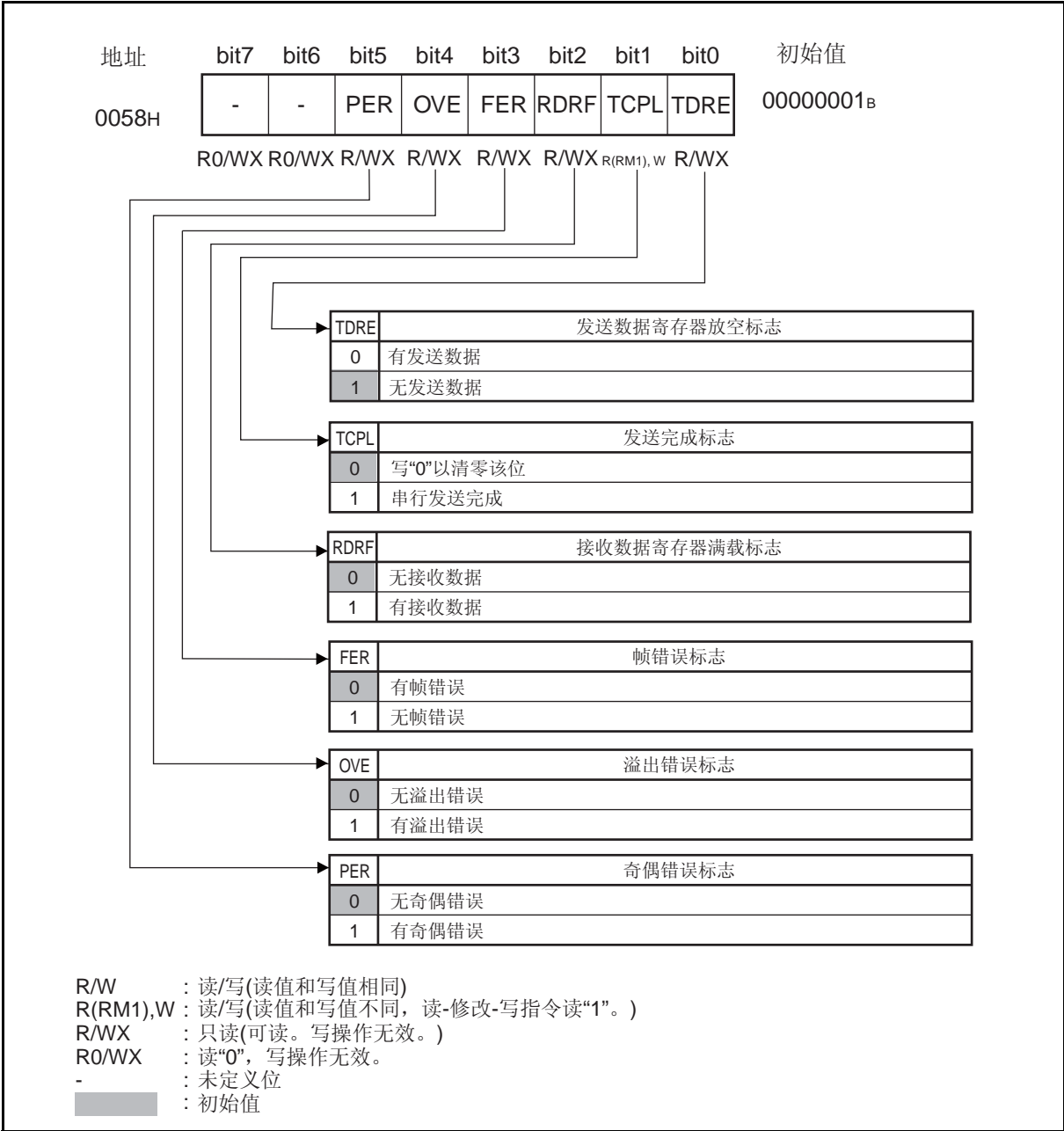


表 25.5-3 UART/SIO 串行状态和数据寄存器 (SSR0) 的位功能

位名称		功能描述
bit7, bit6	未定义位	读值始终为 "0"。写操作无效。
bit5	PER: 奇偶错误标志	检测接收数据的奇偶错误。 • 接收期间检出奇偶错误时, 该位置位。 RERC 位清 "0" 以清零该标志。 • 错误检出和 RERC 清零同时发生时, 错误标志优先置位。
bit4	OVE: 溢位错误标志	检测接收数据的溢位错误。 • 接收期间检出溢位错误时, 该位置位。 RERC 位清 "0" 以清零该标志。 • 错误检出和 RERC 清零同时发生时, 错误标志优先置位。
bit3	FER: 帧错误标志	检测接收数据的帧错误。 • 接收期间检出帧错误时, 该位置位。 RERC 位清 "0" 以清零该标志。 • 错误检出和 RERC 清零同时发生时, 错误标志优先置位。
bit2	RDRF: 接收数据寄存器满载标志	显示 UART/SIO 串行输入数据寄存器的状态。 • 接收数据保存到串行输入数据寄存器时, 该位置 "1"。 • 读出串行输入数据寄存器的数据时, 该位清 "0"。
bit1	TCPL: 发送完成标志	显示数据发送状态。 • 串行发送完成时, 该位置 "1"。然而, 若 UART/SIO 串行输出数据寄存器包含连续发送的数据, 即使发送完成, 该位也不置 "1"。 • 该位清 "0" 以清零标志。 • 置位和清零同时发生时, 置位优先。 • 置 "1" 无效。
bit0	TDRE: 发送数据寄存器放空标志	显示 UART/SIO 串行输出数据寄存器的状态。 • 发送数据写入串行输出寄存器时, 该位清 "0"。 • 数据载入发送移位寄存器后, 发送开始时, 该位置 "1"。

25.5.4 UART/SIO 串行输入数据寄存器 (RDR0)

UART/SIO 串行输入数据寄存器 (RDR0) 用于输入 (接收) 串行数据。

■ UART/SIO 串行输入数据寄存器 (RDR0)

图 25.5-5 介绍 UART/SIO 串行输入数据寄存器的位配置。

图 25.5-5 UART/SIO 串行输入数据寄存器 (RDR0)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
005A _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/WX :只读(可读, 写操作无效)									

该寄存器保存接收数据。发送至串行数据输入引脚 (UIO 引脚) 的串行数据信号通过移位寄存器转换后保存到该寄存器。

该寄存器中正常设定接收数据时, 接收数据寄存器满载 (RDRF) 位置 "1"。这时, 若已使能接收中断请求, 则发生中断。若程序或中断检出的 RDRF 位显示接收数据已保存到该寄存器, 则读出寄存器内容后, RDRF 标志清 "0"。

字符位长 (CBL1, CBL0) 小于 8 位时, 不需要的高位 (超出设定位长的位) 全部清 "0"。

25.5.5 UART/SIO 串行输出数据寄存器 (TDR0)

UART/SIO 串行输出数据寄存器 (TDR0) 用于输出 (发送) 串行数据。

■ UART/SIO 串行输出数据寄存器 (TDR0)

图 25.5-6 是 UART/SIO 串行输出数据寄存器的位配置。

图 25.5-6 UART/SIO 串行输出数据寄存器 (TDR0)

地址	it7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0059 _H	TD7	TD6	TD5	TD4	TD3	TD2	TD1	TD0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读/写(读值和写值相同)									

该寄存器保持发送数据。发送数据寄存器放空 (TDRE) 位置 "1" 时, 该寄存器接受写入数据。该位清 "0" 时, 禁止写入。

发送数据写入完成且 TDRE = 0 时, 寄存器得以更新 (不管 UART/SIO 串行模式控制寄存器的 TXE 是 "1" 还是 "0") 的情况下, TXE 清 "0" 时, 初始化发送操作, TDRE 置 "1" 时, 才可更新寄存器。

然而, 尚未开始发送操作 (发送数据已写入 TDR0 但 TXE 尚未置 "1") 时, TXE 清 "0" 的状态下, TCPL 不置 "1"。发送数据传输至发送移位寄存器并转换为串行数据后, 自串行数据输出引脚发出。

发送数据写入UART/SIO串行输出数据寄存器(TDR0)时, 发送数据寄存器放空位(TDRE)清 "0"。若发送移位寄存器的发送数据传输已结束, 则发送数据寄存器放空位 (TDRE) 置 "1", 即可写入下一条发送数据。这时, 若使能发送数据寄存器放空中断, 则发生中断。发送数据放空时或发送数据放空 (TDRE) 位置 "1" 时, 写下一条发送数据。

字符位长 (CBL1,CBL0) 小于 8 位时, 忽略超出的高位 (超出设定位长)。

注 :

UART/SIO 串行状态数据寄存器的 TDRE 清 "0" 时, 不能更新寄存器的数据。
发送数据写入完成且 TDRE = 0 时, 寄存器得以更新 (不管 UART/SIO 串行模式控制寄存器 2 的 TXE 是 "1" 还是 "0") 的情况下, TXE 清 "0" 时, 初始化发送操作, TDRE 置 "1" 时, 才可更新寄存器。
然而, 尚未开始发送操作 (发送数据已写入 TDR 但 TXE 尚未置 "1") 时, TXE 清 "0" 的状态下, TCPL 不置 "1"。变更数据时, 若 TXE = 0, 则 TDRE 置 "1" 后可进行变更。

25.6 UART/SIO 的中断

UART/SIO 包含六个中断相关的位：错误标志位 (PER、OVE、FER)、接收数据寄存器满载位 (RDRF)、发送数据寄存器放空位 (TDRE) 和发送完成标志 (TCPL)。

■ UART/SIO 的中断

表 25.6-1 介绍 UART/SIO 中断控制位和中断源。

表 25.6-1 UART/SIO 中断控制位和中断源

项目	说明					
中断请求标志位	SSR0:TDRE	SSR0:TCPL	SSR0:RDRF	SSR0:PER	SSR0:OVE	SSR0:FER
中断请求使能位	SMC20:TEIE	SMC20:TCIE	SMC20:RIE	SMC20:RIE	SMC20:RIE	SMC20:RIE
中断源	发送数据寄存器放空	发送完成	接收数据满载	奇偶错误	溢位错误	帧错误

■ 发送中断

发送数据写入 UART/SIO 串行输出数据寄存器 (TDR0) 时，数据传输至发送移位寄存器。可写下一条数据时，TDRE 位置 "1"。这时，若使能发送数据寄存器放空中断使能位 (SMC20:TEIE = 1)，则产生中断控制器的中断请求。

全部发送数据发送完成时，TCPL 位置 "1"。这时，若使能发送完成中断使能位 (SMC20:TCIE = 1)，则产生中断控制器的中断请求。

■ 接收中断

达到停止位之前，数据正常输入时，RDRF 位置 "1"。溢位、奇偶、帧错误发生时，对应错位标志位 (PER、OVE、FER) 置 "1"。

检出停止位时，这些位置位。若使能接收中断使能位 (SMC20:RIE = 1)，则产生中断控制器的中断请求。

■ UART/SIO 中断相关的寄存器和向量表地址

表 25.6-2 UART/SIO 中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设定寄存器		向量表地址	
		寄存器	设定位	高位	低位
UART/SIO ch.0*	IRQ04	ILR1	L04	FFF2 _H	FFF3 _H

ch.: 通道

*: UART/SIO (ch.0) 与 MPG (DTTI) 共用同一个中断请求号和向量表。

关于所有外设功能的中断请求号和向量表，参考 "附录 B 中断源一览"。

25.7 UART/SIO 的操作和设定步骤示例

UART/SIO 具有串行通信功能 (操作模式 0, 1)。

■ UART/SIO 的操作

● 操作模式

UART/SIO 支持两种操作模式，即可选择时钟同步模式 (SIO) 或时钟异步模式 (UART)。
(参考表 25.7-1)。

表 25.7-1 UART/SIO 的操作

操作模式	数据位长		同步模式	停止位长
	无奇偶	带奇偶		
0	5	6	异步	1 位或 2 位
	6	7		
	7	8		
	8	9		
1	5	-	同步	-
	6	-		
	7	-		
	8	-		

■ 设定步骤示例

以下是 UART/SIO 设定步骤示例。

● 初始设定

- 1) 设定端口输入 (DDR1)
- 2) 设定中断级 (ILR1)
- 3) 设定预分频器 (PSSR0)
- 4) 设定波特率 (BRSR0)
- 5) 选择时钟 (SMC10:CKS)
- 6) 设定操作模式 (SMC10:MD)
- 7) 使能 / 禁止串行时钟输出 (SMC20:SCKE)
- 8) 使能接收 (SMC20:RXE = 1)
- 9) 使能中断 (SMC20:RIE = 1)

● 中断处理

读取接收数据 (RDR0)

25.7.1 操作模式 0 时的操作

操作模式 0 运行于时钟异步模式 (UART)。

■ UART/SIO 操作模式 0 的操作说明

UART/SIO 串行模式控制寄存器 1 (SCM10) 的 MD 位清 "0" 时, 选择时钟异步模式 (UART)。

● 波特率

SMC10 寄存器的 CKS 位选择串行时钟。这时, 务必选择专用波特率发生器。

波特率是专用波特率发生器的输出时钟频率的 4 分频。所选波特率的 -2% ~ +2% 范围内, UART 可以通信。

下图是专用波特率发生器使用时的波特率计算公式。(关于专用波特率发生器, 详见 "第 26 章 UART/SIO 专用波特率发生器")

图 25.7-1 使用专用波特率发生器时的波特率计算公式

$$\text{波特率值} = \frac{\text{机器时钟(MCLK)}}{4 \times \begin{matrix} 1 \\ 2 \\ 4 \\ 8 \end{matrix} \times \begin{matrix} 2 \\ : \\ 255 \end{matrix}} \quad [\text{bps}]$$

UART 预分频器选择寄存器 (PSSR0)
预分频器选择 (PSS1, PSS0)

UART 波特率设定寄存器 (BRSR0)
波特率设定 (BRS7 ~ BRS0)

表 25.7-2 专用波特率发生器异步通信时的传送速率

(时钟齿轮 = $4/F_{CH}$, 机器时钟 = 10 MHz, 16MHz, 16.25MHz)

专用波特率发生器设定		内部 UART 分频	总分频率 (PSS × BRS × 4)	波特率 (10MHz / 总分 频率)	波特率 (16MHz / 总分 频率)	波特率 (16.25MHz / 总分频率)
预分频器选择 PSS[1:0]	波特率计数器设定 BRS[7:0]					
1 (设定值 :0,0)	20	4	80	125000	200000	203125
1 (设定值 :0,0)	22	4	88	113636	181818	184659
1 (设定值 :0,0)	44	4	176	56818	90909	92330
1 (设定值 :0,0)	87	4	348	28736	45977	46695
1 (设定值 :0,0)	130	4	520	19231	30769	31250
2 (设定值 :0,1)	130	4	1040	9615	15385	15625
4 (设定值 :1,0)	130	4	2080	4808	7692	7813
8 (设定值 :1,1)	130	4	4160	2404	3846	3906

时钟异步模式下的波特率可在以下范围内设定。

表 25.7-3 时钟异步模式下的波特率设定范围

PSS[1:0]	BRS[7:0]
"00 _B " ~ "11 _B "	02 _H (2) ~ FF _H (255)

● 传输数据格式

UART 仅支持 NRZ(不归零) 格式的数据。图 25.7-2 是数据格式。

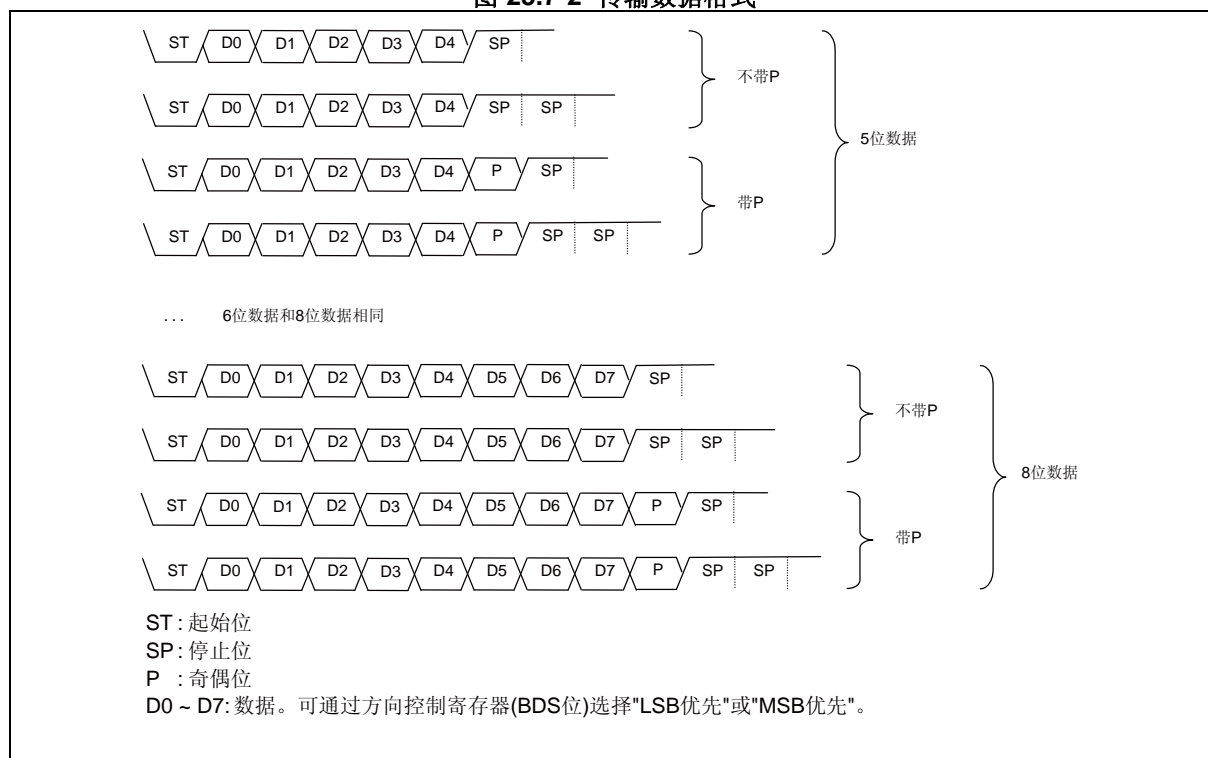
根据 CBL1 和 CBL0 设定, 字符位长可选择 5 ~ 8 位。

根据 SBL 设定, 停止位长可设为 1 位或 2 位。

PEN 和 TDP 设定奇偶校验功能和选择奇偶极性。

如图 25.7-2 所示, 传输数据通常始于起始位 ("L" 电平), 传输 MSB 优先 /LSB 优先 ("LSB" 优先 /"MSB" 优先由 BDS 位选择) 指定的数据位长, 终于停止位 ("H" 电平)。空闲状态下保持 "H" 电平。

图 25.7-2 传输数据格式



● 异步时钟模式下的接收操作 (UART)

UART/SIO 串行模式控制寄存器 1(SMC10) 可选择串行数据方向 (Endian)、奇偶校验的有无、奇偶校验极性、停止位长、字符位长和时钟。

接收操作使能位 (RXE) 置 "1" 时，接收正常执行。

接收操作使能位 (RXE) 置 "1" 时，若检出接收数据起始位时，根据 UART/SIO 串行控制寄存器 1(SMC10) 的数据格式，接收到 1 帧数据。

1 帧数据接收完成时，接收数据传输至 UART/SIO 串行输入数据寄存器 (RDR0)，并可接收下一条串行数据。

数据保存到 UART/SIO 串行输入数据寄存器 (RDR0) 时，接收数据寄存器满载 (RDRF) 位置 "1"。

接收中断使能位 (RIE) 置 "1" 时，若接收数据寄存器满载 (RDRF) 位置 "1"，则立即发生接收中断。

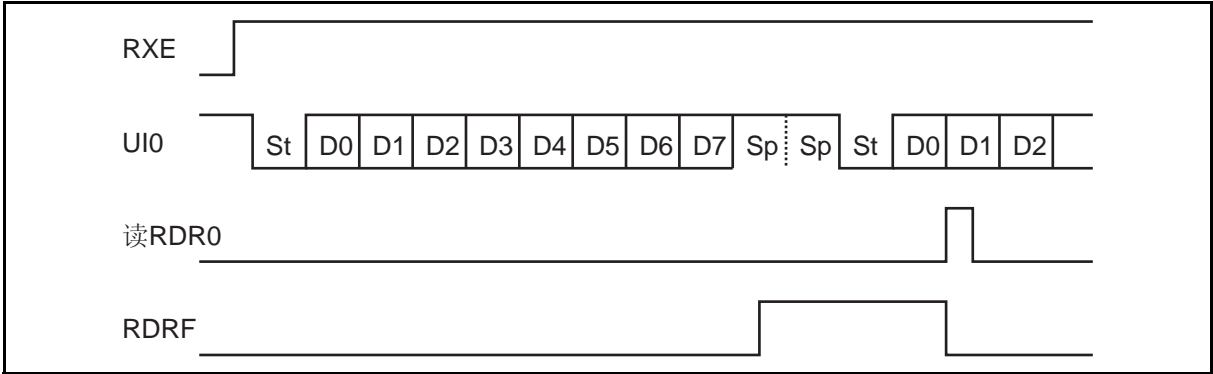
读出接收数据时，确认 UART/SIO 串行状态和数据寄存器的错误标志 (PER、OVE、FER) 后，读出 UART/SIO 串行输入数据寄存器 (RDR0)。

从 UART/SIO 串行输入数据寄存器 (RDR0) 读出接收数据时，接收数据寄存器满载 (RDRF) 位清 "0"。

但是，接收期间变更 UART/SIO 串行模式控制寄存器 1(SMC10) 时的操作得不到保证。

接收期间 RXE 位清 "0" 时，接收立即禁止并初始化。这期间的接收数据不传输至串行输入数据寄存器。

图 25.7-3 异步时钟模式下的接收操作

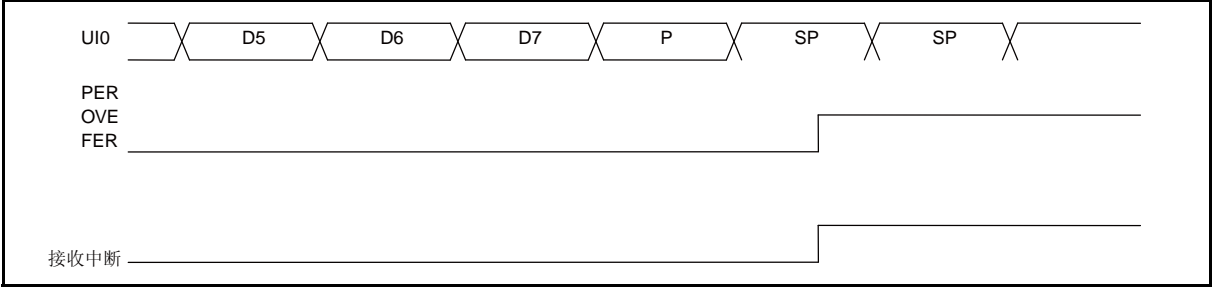


● 异步时钟模式下的接收错误 (UART)

存在以下三个错误标志 (PER、FER、OVE) 之一时，接收数据不传输至 UART/SIO 串行输入数据寄存器 (RDR0)，接收数据寄存器满载 (RDRF) 位也不置 "1"。

- 奇偶校验错误 (PER)
奇偶控制位 (PEN) 置 "1" 时，若接收数据的奇偶校验位和奇偶极性位 (TDP) 不符，则奇偶错误 (PER) 位置 "1"。
 - 帧错误 (FER)
若奇偶控制 (PEN) 下在指令字符位长 (CBL) 中接收到的串行数据的第一个停止位处未检测到 "1"，则帧错误 (FER) 位置 "1"。需注意的是，如果 "1" 出现在第二位或之后的位，则表示未检测到停止位。
 - 溢位错误 (OVE)
串行数据接收完成时，若读上次的接收数据前接收下一条数据，则溢位错误 (OVE) 位置 "1"。
- 另外，各标志在第一个停止位上置位。

图 25.7-4 接收错误的设定时序



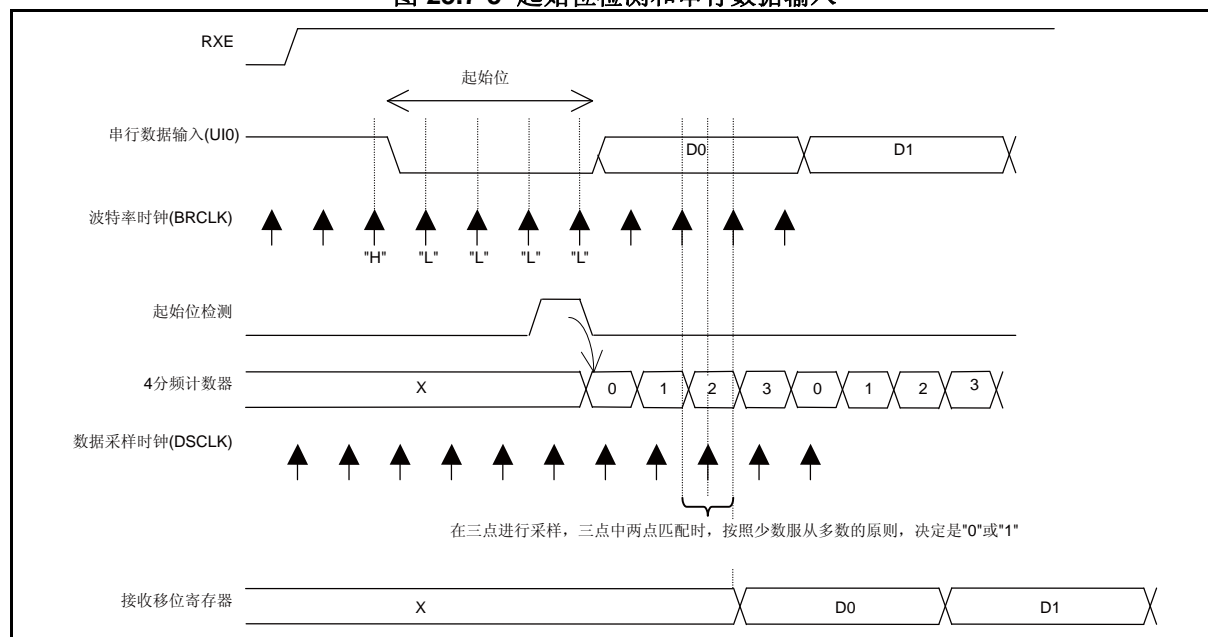
● 接收期间起始位检测和接收数据的确定

接收操作使能位 (RXE) 置 "1" 后, 根据专用波特率发生器的时钟 (BRCLK) 信号采样串行数据输入, 串行输入的下降沿连续有 3 次 "L" 电平时, 检出起始位。因此, BRCLK 采样时, 若最初检出 "H、L、L、L", 则当前位视为起始位。

检出起始位后, 启动 4 分频电路, 每 BRCLK 的四个周期时, 串行数据发送到接收移位寄存器。

关于接收数据, 在波特率时钟 (BRCLK) 和数据采样时钟 (DSCLK) 的三点实行采样, 按少数服从多数的原则, 三位中的 2 位匹配时, 接收数据有效。

图 25.7-5 起始位检测和串行数据输入



● 时钟异步模式时的发送处理

UART/SIO 串行模式控制寄存器 1(SMC10) 选择串行数据方向 (Endian)、奇偶校验的有无、奇偶校验极性、停止位长、字节位长和时钟。

以下两种方法可启动发送处理：

- 发送操作使能位 (TXE) 置 "1" 后，向串行输出数据寄存器写发送数据，发送开始。
- 向 UART/SIO 串行输出数据寄存器写发送数据后，发送操作使能位 (TXE) 置 "1"，发送开始。

检出发送数据寄存器放空 (TDRE) 位置 "1" 后，向 UART/SIO 串行输出数据寄存器 (TDR0) 写发送数据。

向 UART/SIO 串行输出数据寄存器 (TDR0) 写发送数据后，发送数据寄存器放空 (TDRE) 位清 "0"。

发送数据自 UART/SIO 串行输出数据寄存器 (TDR0) 传送至发送移位寄存器，发送数据寄存器放空 (TDRE) 位置 "1"。

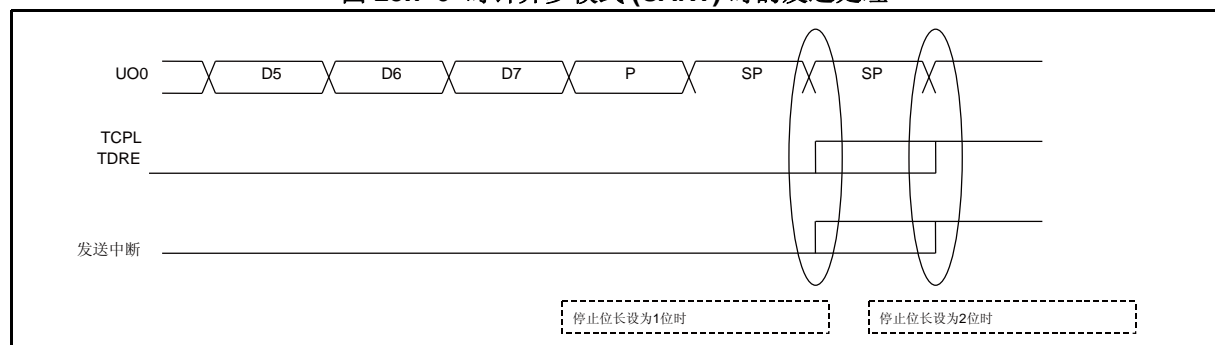
发送中断使能位 (TIE) 置 "1" 时，若发送数据寄存器放空 (TDRE) 位置 "1"，则产生发送中断。中断处理时，下一条发送数据可写入 UART/SIO 串行输出数据寄存器 (TDR0)。

发送中断检出串行发送完成时，发送完成中断使能位设为 :TEIE = 0、TCIE = 1。发送完成时，发送完成标志 (TCPL) 置 "1"，产生发送中断。

连续发送数据时，发送完成标志 (TCPL) 和发送数据寄存器放空标志 (TDRE) 在末尾位的发送完成时的位置 (因数据长、奇偶使能、停止位长的设定而异) 置位，如图 25.7-6 所示。

需注意，发送期间变更 UART/SIO 串行模式控制寄存器 1(SMC10) 的操作得不到保证。

图 25.7-6 时钟异步模式 (UART) 时的发送处理

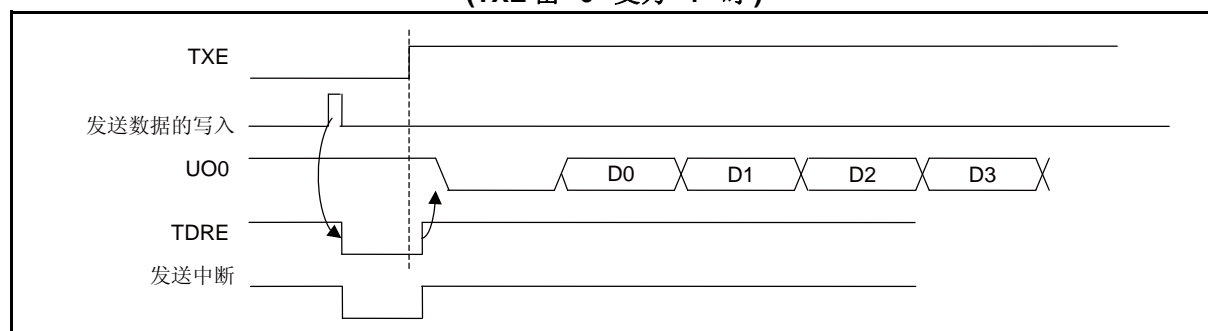


发送移位寄存器中没有上次的发送数据时，TDRE 标志在下图所示的位置置位。

图 25.7-7 发送数据寄存器空标志 (TDRE) 的设定时序 1(TXE 置 "1" 时)



图 25.7-8 发送数据寄存器空标志 (TDRE) 的设定时序 2
(TXE 由 "0" 变为 "1" 时)



● 同时接收 / 发送

时钟异步模式 (UART) 时，收 / 发操作可独立执行。因此，收 / 发可同时进行，或移相后发送帧和接收帧重叠时执行。

25.7.2 操作模式 1 时的操作

操作模式 1 运行于同步时钟模式。

■ UART/SIO 操作模式 1 的操作说明

UART/SIO 串行模式控制寄存器 1(SCM10)的 MD 位置 "1" 时，选择时钟同步模式 (SIO)。

时钟同步模式 (SIO) 的字符位长是 5 ~ 8 位的可变长。

然而，禁止奇偶校验，不使用停止位。

串行时钟由 SMC10 寄存器 CKS 位选择。选择专用波特率发生器或外部时钟。SIO 将所选串行时钟用作移位时钟以执行移位操作。

输入外部时钟信号时，SCKE 位清 "0"。

专用波特率发生器的输出作为移位时钟信号输出时，SCKE 位置 "1"。这时，专用波特率发生器的时钟分频之后，用作串行时钟。SIO 模式时的波特率可在以下范围内设定。(关于专用波特率发生器，详见 "第 26 章 UART/SIO 专用波特率发生器"。)

表 25.7-4 SIO 模式下的波特率范围

PSS[1:0]	BRS[7:0]
00 _B ~ 11 _B	01 _H (1) ~ FF _H (255), 00 _H (256) (最高波特率和最低波特率分别设为 01 _H 和 00 _H 。)

外部时钟 / 专用波特率发生器的波特率计算公式，分别参考下图：

图 25.7-9 外部时钟的波特率计算公式

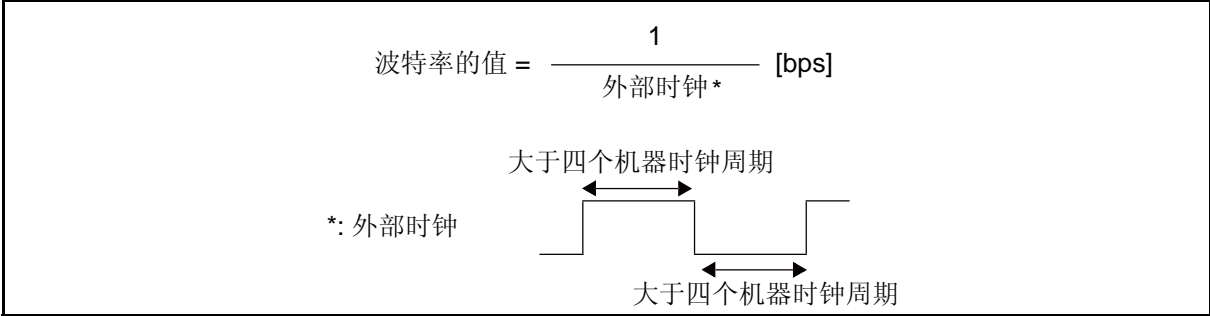
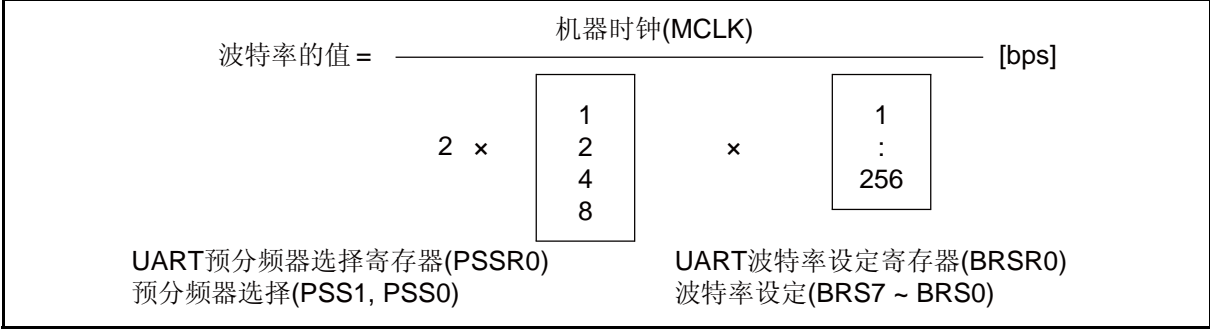


图 25.7-10 专用波特率发生器的波特率计算公式



● 串行时钟

配合发送数据的输出控制，输出串行时钟信号。因此，即使仅执行接收处理，也需设定发送控制 (TXE = 1) 并将虚拟发送数据写入 UART/SIO 串行输出寄存器。

关于 UCK0 时钟值，详见 MB95330H 系列的 "数据手册"。

● UART/SIO 操作模式 1 时的接收处理

操作模式 1 时的接收处理使用以下寄存器：

图 25.7-11 操作模式 1 时的接收用寄存器

SMC10 (UART/SIO 串行模式控制寄存器1)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
BDS	PEN	TDP	SBL	CBL1	CBL0	CKS	MD
⊙	x	x	x	⊙	⊙	⊙	1
SMC20 (UART/SIO 串行模式控制寄存器2)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCKE	TXOE	RERC	RXE	TXE	RIE	TCIE	TEIE
⊙	0	⊙	⊙	⊙	⊙	x	x
SSR0 (UART/SIO 串行状态和数据寄存器)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	-	PER	OVE	FER	RDRF	TCPL	TDRE
x	x	x	⊙	x	⊙	x	x
TDR0 (UART/SIO 串行输出数据寄存器)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
TD7	TD6	TD5	TD4	TD3	TD2	TD1	TD0
x	x	x	x	x	x	x	x
RDR0 (UART/SIO 串行输入数据寄存器)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0
⊙	⊙	⊙	⊙	⊙	⊙	⊙	⊙

⊙ : 使用位
 x : 未用位
 1 : 置 "1"
 0 : 清 "0"

接收处理取决于串行时钟设为外部时钟还是内部时钟。

< 使能外部时钟时 >

接收操作使能位 (RXE) 置 "1" 时，通常在外部时钟信号的上升沿接收串行数据。

< 使能内部时钟时 >

根据发送处理输出串行时钟信号。因此，即使接收处理时，也必须执行发送处理。按以下两种方法执行：

- 发送操作使能位 (TXE) 置 "1" 后，向 UART/SIO 串行输出数据寄存器写发送数据以产生串行时钟信号并开始接收。

- 向 UART/SIO 串行输出数据寄存器写发送数据后，发送操作使能位 (TXE) 置 "1" 以产生串行时钟信号并开始接收。

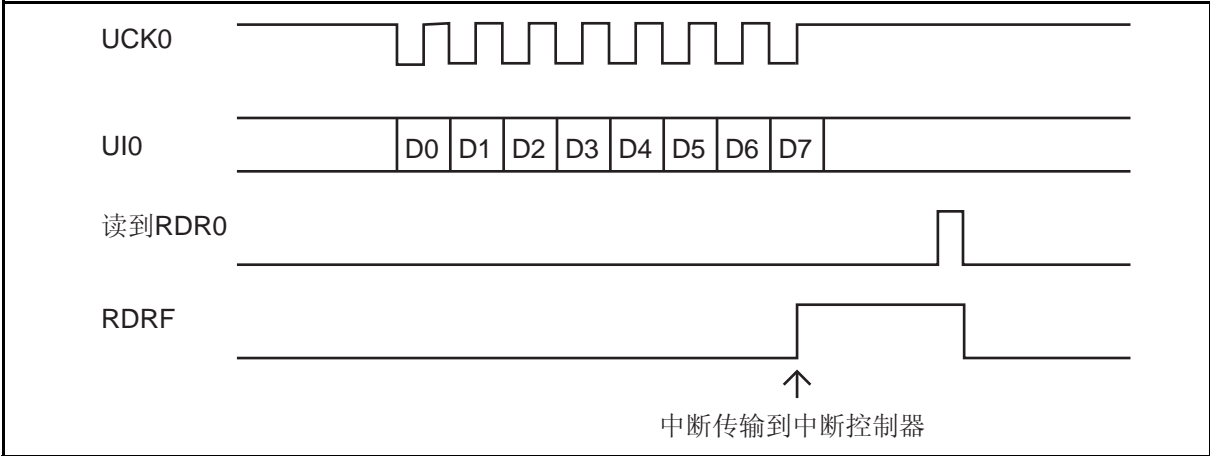
接收移位寄存器收到 5 ~ 8 位串行数据时，接收数据传送至 UART/SIO 串行输入数据寄存器 (RDR0) 并可接收下一条串行数据。

数据保存到 UART/SIO 串行输入数据寄存器时，接收数据寄存器满 (RDRF) 位置 "1"。
接收中断使能位 (RIE) 置 "1" 时，若接收数据寄存器满 (RDRF) 位置 "1"，立即产生接收中断。

读接收数据时，需确认 UART/SIO 串行状态和数据寄存器的错误标志 (OVE) 后从 UART/SIO 串行输入数据寄存器中读出。

从 UART/SIO 串行输入数据寄存器 (RDR0) 读接收数据时，接收数据寄存器满 (RDRF) 位清 "0"。

图 25.7-12 同步时钟模式的 8 位接收处理

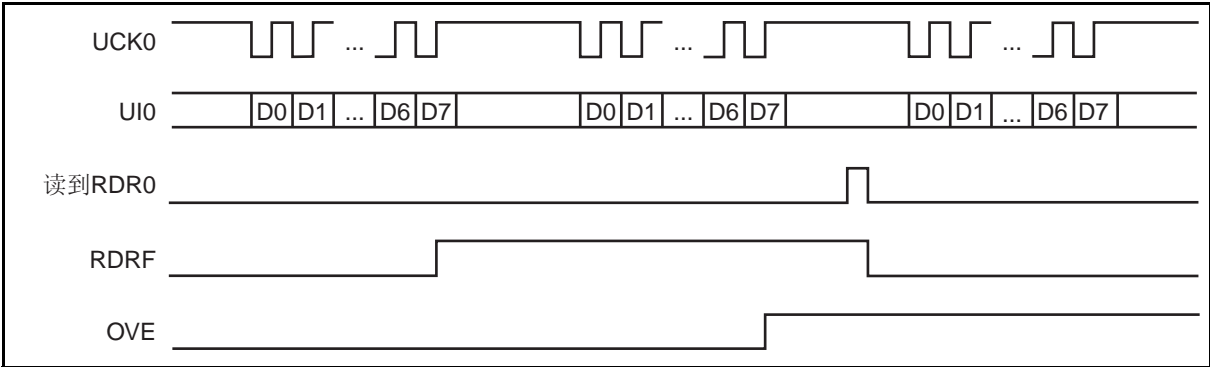


接收错误时的操作

发生溢位错误(OVE)时，接收数据不会传输至UART/SIO串行输入数据寄存器(RDR0)。

溢出错误 (OVE)

串行数据接收完成时，若接收数据寄存器满 (RDRF) 位因上次的接收而置 "1"，则溢位错误 (OVE) 位置 "1"。



● UART/SIO 操作模式 1 时的发送处理

操作模式 1 时的发送处理使用以下寄存器：

图 25.7-13 操作模式 1 时的发送用寄存器

SMC10 (UART/SIO 串行模式控制寄存器1)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
BDS	PEN	TDP	SBL	CBL1	CBL0	CKS	MD
⊙	x	x	x	⊙	⊙	⊙	1
SMC20 (UART/SIO 串行模式控制寄存器2)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCKE	TXOE	RERC	RXE	TXE	RIE	TCIE	TEIE
⊙	0	⊙	⊙	⊙	⊙	x	x
SSR0 (UART/SIO 串行状态和数据寄存器)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
-	-	PER	OVE	FER	RDRF	TCPL	TDRE
x	x	x	⊙	x	⊙	x	x
TDR0 (UART/SIO 串行输出数据寄存器)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
TD7	TD6	TD5	TD4	TD3	TD2	TD1	TD0
x	x	x	x	x	x	x	x
RDR0 (UART/SIO 串行输入数据寄存器)							
bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0
⊙	⊙	⊙	⊙	⊙	⊙	⊙	⊙

⊙ : 使用位
 x : 未用位
 1 : 置"1"
 0 : 清"0"

以下方法可启动发送处理：

- 发送操作使能位 (TXE) 置 "1" 后，向 UART/SIO 串行输出数据寄存器写发送数据，发送开始。
- 向 UART/SIO 串行输出数据寄存器写发送数据后，发送操作使能位 (TXE) 置 "1"，发送开始。

检出发送数据寄存器空 (TDRE) 位置 "1" 后，发送数据写入 UART/SIO 串行输出数据寄存器 (TDR0)。

发送数据写入 UART/SIO 串行输出数据寄存器 (TDR0) 后，发送数据寄存器空 (TDRE) 位清 "0"。

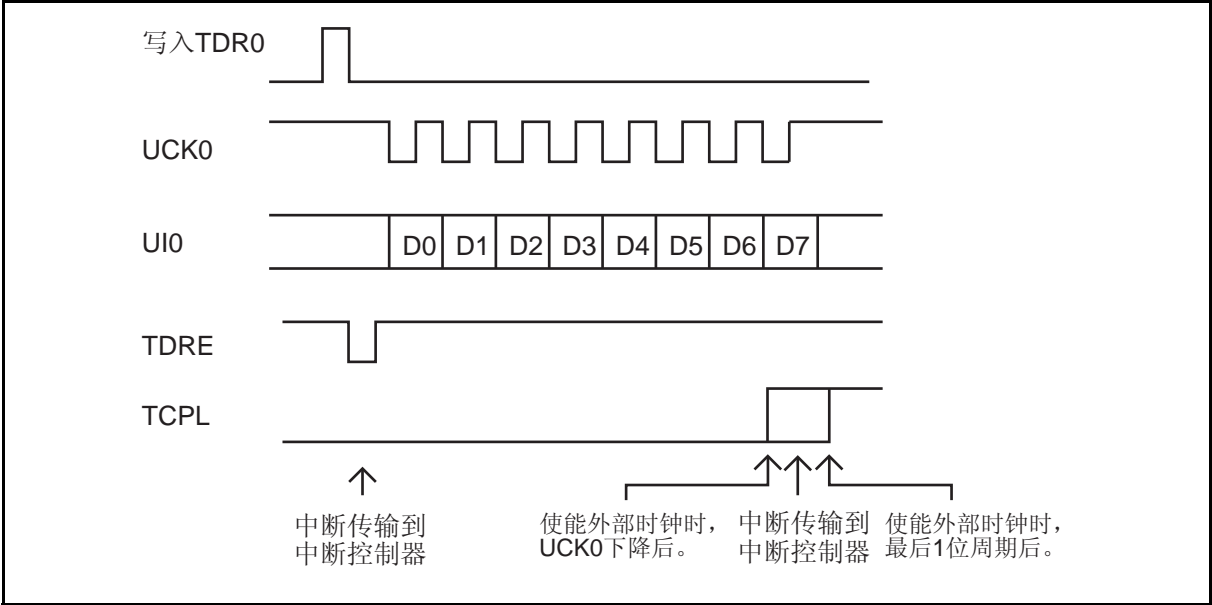
发送数据自 UART/SIO 串行输出数据寄存器 (TDR0) 传送至发送移位寄存器并启动串行发送处理时，发送数据寄存器空 (TDRE) 位置 "1"。

使用外部时钟信号时，在发送处理开始的第一个串行时钟信号的下降沿开始发送串行数据。

发送中断使能位 (TIE) 置 "1" 时, 若发送数据寄存器空 (TDRE) 位置 "1", 立即产生发送完成中断。这时, 下一条发送数据可写入 UART/SIO 串行输出数据寄存器 (TDR0)。若发送操作使能位 (TXE) 置 "1" 的状态不变, 则串行发送连续执行。

发送完成中断确认串行发送完成时, 发送完成中断输出设为 TEIE = 0、TCIE = 1。发送完成时, 发送完成标志 (TCPL) 置 "1", 产生完成中断。

图 25.7-14 时钟同步模式时的 8 位发送处理



● 同时发送 / 接收

- < 使能外部时钟时 >
收 / 发操作可独立执行。因此, 收 / 发同时进行, 或移相后发送帧和接收帧重叠时执行。
- < 使能内部时钟时 >
因发送端产生串行时钟而影响接收。
接收期间发送停止时, 接收端变为停止状态。发送重启时, 接收继续。
- 关于串行时钟输出和串行时钟输入时的操作, 详见 25.4 "UART/SIO 的引脚"。

25.8 UART/SIO 的样本程序

本节介绍 UART/SIO 的样本程序。

■ 样本程序

● 操作模式的选择方法

使用操作模式选择位 (SMC10:MD)。

操作模式		操作模式选择 (MD)
模式 0	异步时钟模式 (UART)	该位清 "0"
模式 1	同步时钟模式 (SIO)	该位置 "1"

● 运行时钟类型和选择方法

使用时钟选择位 (SMC10:CKS)。

时钟输入	时钟选择 (CKS)
选择专用波特率发生器	该位清 "0"
选择外部时钟	该位置 "1"

● UCK0, UI0 或 UO0 引脚的使用方法

使用以下设定。

	UART
UCK0 引脚设为输入	DDR1:P14 = 0 SMC20:SCKE = 0
UCK0 引脚设为输出	SMC20:SCKE = 1
使用 UI0 引脚	DDR1:P16 = 0
使用 UO0 引脚	SMC20:TXOE = 1

● UART 操作的使能 / 停止方法

使用接收操作使能位 (SMC20:RXE)。

受控对象	接收操作使能位 (RXE)
禁止 (停止) 接收	该位清 "0"
使能接收	该位置 "1"

使用发送操作控制位 (SMC20:TXE)。

受控对象	发送操作控制位 (TXE)
禁止 (停止) 发送	该位清 "0"
使能发送	该位置 "1"

● 奇偶设定方法

使用奇偶控制 (SMC10:PEN) 和奇偶极性 (SMC10:TDP) 位。

受控对象	奇偶控制 (PEN)	奇偶极性 (TDP)
选择无奇偶	清 "0"	-
选择偶校验	置 "1"	清 "0"
选择奇校验	置 "1"	置 "1"

● 数据长的设定方法

使用数据长选择位 (SMC10:CBL[1:0])。

受控对象	数据长选择位 (CBL[1:0])
选择 5 位	赋 "00"
选择 6 位	赋 "01"
选择 7 位	赋 "10"
选择 8 位	赋 "11"

● STOP 位长的选择方法

使用停止位长控制位 (SMC10:SBL)。

受控对象	停止位长控制 (SBL)
停止位设为 1 位长	该位设为 "0"
停止位设为 2 位长	该位设为 "1"

● 错误标志的清零方法

使用接收错误标志清零位 (SMC20:RERC)。

受控对象	接收错误标志清零位 (RERC)
清零错误标志 (PER, OVE, FER)	该位清 "0"

● 传输方向的设定方法

使用串行数据方向控制位 (SMC10:BDS)。

关于任意操作模式下的传输操作，可选择 LSB 优先或 MSB 优先。

受控对象	串行数据方向控制 (BDS)
选择 LSB 优先传输 (最低位开始)	该位清 "0"
选择 MSB 优先传输 (最高位开始)	该位置 "1"

● 接收完成标志的清零方法

执行以下设定。

受控对象	方法
清零接收完成标志	从 RDR0 寄存器读取

当自 RDR0 寄存器开始读取时，接收开始。

● 发送缓冲放空标志的清零方法

执行以下设定。

受控对象	方法
清零发送缓冲放空标志	写入到 TDR0 寄存器

初次写入 TDR0 寄存器时，发送开始。

● 波特率的设定方法

参考 "25.7.1 操作模式 0 时的操作"。

● 中断相关的寄存器

下表中的中断级设定寄存器用于设定中断级。

通道	中断级设定寄存器	中断向量
ch.0	中断级寄存器 (ILR1) 地址 :0007A _H	#4 地址 :0FFF2 _H

● 中断的使能 / 禁止 / 清零方法

使用中断请求使能位 (SMC20:RIE, SMC20:TCIE, SMC20:TEIE) 使能中断。

	UART 接收	UART 发送	
	接收中断使能位 (RIE)	发送完成中断使能位 (TCIE)	发送数据寄存器放空中断使能位 (TEIE)
禁止中断请求	该位清 "0"		
使能中断请求	该位置 "1"		

按照以下设定步骤清除中断请求。

	UART 接收	UART 发送
清除中断请求	读取 UART/SIO 串行输入寄存器 (RDR0) 以清零接收数据寄存器满载位 (RDRF)。	向 UART/SIO 串行输出数据寄存器 (TDR0) 写数据以将发送数据寄存器放空位 (TDRE) 清 "0"。
	向错误标志清零位 (RERC) 写 "0" 以将错误标志 (PER, OVE, FER) 清 "0"。	

第 26 章

UART/SIO 专用波特率发生器

本章介绍 UART/SIO 专用波特率发生器的功能和操作。

26.1 UART/SIO 专用波特率发生器的概要

26.2 UART/SIO 专用波特率发生器的通道

26.3 UART/SIO 专用波特率发生器的寄存器

26.4 UART/SIO 专用波特率发生器的操作说明

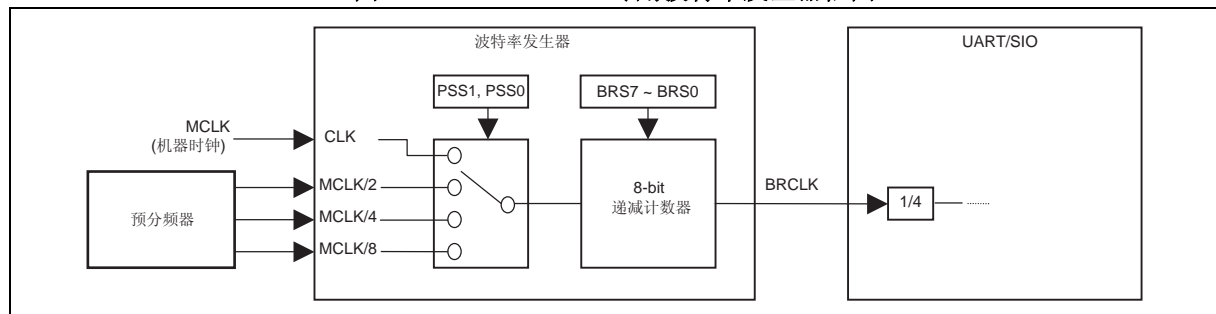
26.1 UART/SIO 专用波特率发生器的概要

UART/SIO 专用波特率发生器产生 UART/SIO 的波特率。

发生器由 UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0) 和 UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0) 构成。

■ UART/SIO 专用波特率发生器框图

图 26.1-1 UART/SIO 专用波特率发生器框图



■ 输入时钟

UART/SIO 专用波特率发生器将预分频器的输出时钟或机器时钟用作输入时钟。

■ 输出时钟

UART/SIO 专用波特率发生器为 UART/SIO 供给时钟。

MB95330H 系列

26.2 UART/SIO 专用波特率发生器的通道

本节介绍 UART/SIO 专用波特率发生器的通道。

■ UART/SIO 专用波特率发生器的通道

MB95330H 系列包含 UART/SIO 专用波特率发生器的 1 路通道。

表 26.2-1 是通道和寄存器的对应关系。

表 26.2-1 专用波特率发生器的寄存器

通道	寄存器名	对应寄存器 (本手册内使用以下名称)
0	PSSR0	UART/SIO 专用波特率发生器预分频器选择寄存器
	BRSR0	UART/SIO 专用波特率发生器波特率设定寄存器

26.3 UART/SIO 专用波特率发生器的寄存器

UART/SIO 专用波特率发生器的关联寄存器有：UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0) 和 UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)。

■ UART/SIO 专用波特率发生器的寄存器

图 26.3-1 UART/SIO 专用波特率发生器的寄存器

UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FBE _H	-	-	-	-	-	BRGE	PSS1	PSS0	00000000 _B
	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R/W	R/W	R/W	
UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FBF _H	BRS7	BRS6	BRS5	BRS4	BRS3	BRS2	BRS1	BRS0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同。)								
R0/WX	: 读 "0"。写操作无效。								
-	: 未定义位								

26.3.1 UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)

UART/SIO 专用波特率发生器预分频器寄存器 (PSSR0) 控制波特率时钟输出和预分频器。

■ UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)

图 26.3-2 UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)

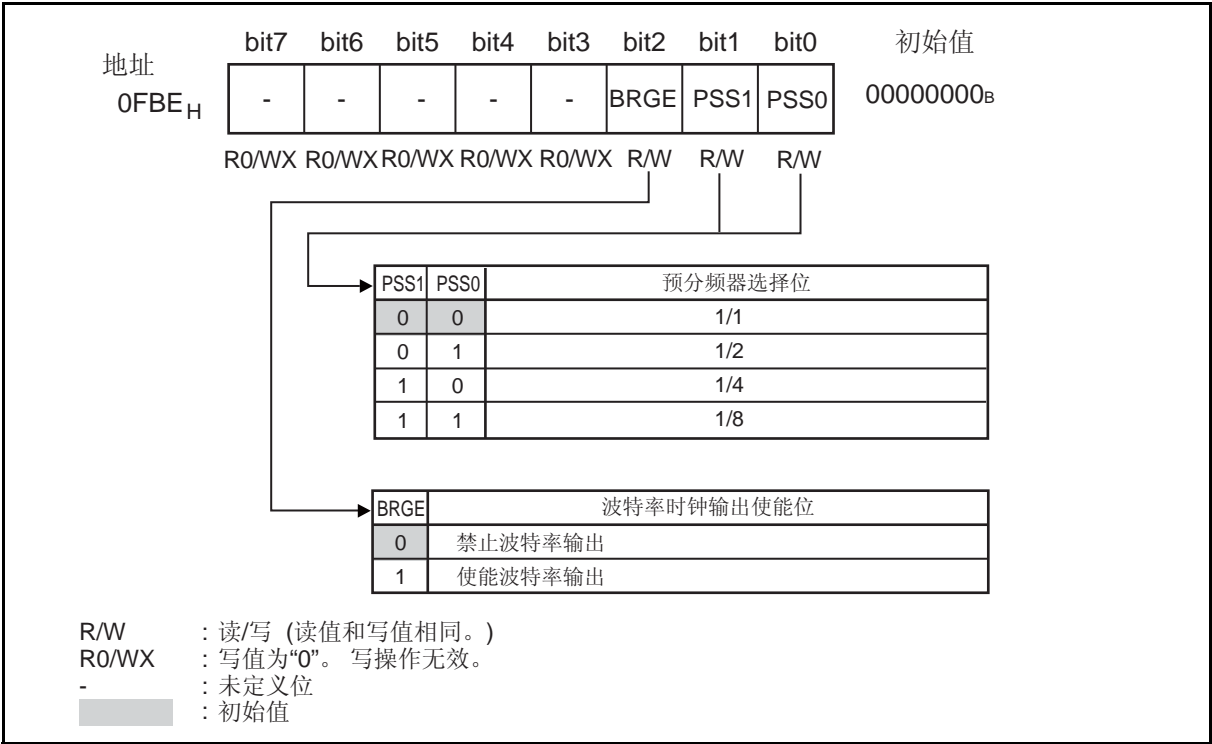


表 26.3-1 UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)

位名称		功能描述															
bit7 ~ bit3	未定义位	未定义位，始终读 "0"。															
bit2	BRGE: 波特率时钟输出使能位	该位使能波特率时钟 "BRCLK" 的输出。 置 "1": BRS[7:0] 保存到 8 位递减计数器后，"BRCLK" 输出到 UART/SIO。 清 "0": 停止 "BRCLK" 的输出。															
bit1, bit0	PSS1, PSS0: 预分频器选择位	<table><tr><th>PSS1</th><th>PSS0</th><th>预分频器选择</th></tr><tr><td>0</td><td>0</td><td>1/1</td></tr><tr><td>0</td><td>1</td><td>1/2</td></tr><tr><td>1</td><td>0</td><td>1/4</td></tr><tr><td>1</td><td>1</td><td>1/8</td></tr></table>	PSS1	PSS0	预分频器选择	0	0	1/1	0	1	1/2	1	0	1/4	1	1	1/8
PSS1	PSS0	预分频器选择															
0	0	1/1															
0	1	1/2															
1	0	1/4															
1	1	1/8															

26.3.2

UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)

UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0) 控制波特率设定。

■ UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)

图 26.3-3 UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FBF _H	BRS7	BRS6	BRS5	BRS4	BRS3	BRS2	BRS1	BRS0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同。)								

该寄存器设定 8 位递减计数器的周期并可设定任何波特率时钟。UART 停止时，写寄存器。

时钟异步模式时，切勿将 BRS[7:0] 设为 "00_H"、"01_H"。

26.4 UART/SIO 专用波特率发生器的操作说明

UART/SIO 专用波特率发生器用于时钟异步模式。

■ 波特率设定

UART/SIO 的 SMC10 寄存器 (CKS 位) 选择串行时钟, 这样可选择 UART/SIO 专用波特率发生器。

CLK 异步模式时, 使用 CKS 位所选的移位时钟的 4 分频, 所选波特率的 -2% ~ +2% 范围内支持传输。UART/SIO 专用波特率发生器的波特率计算公式如下图所示:

图 26.4-1 使用 UART/SIO 专用波特率发生器时的计算公式

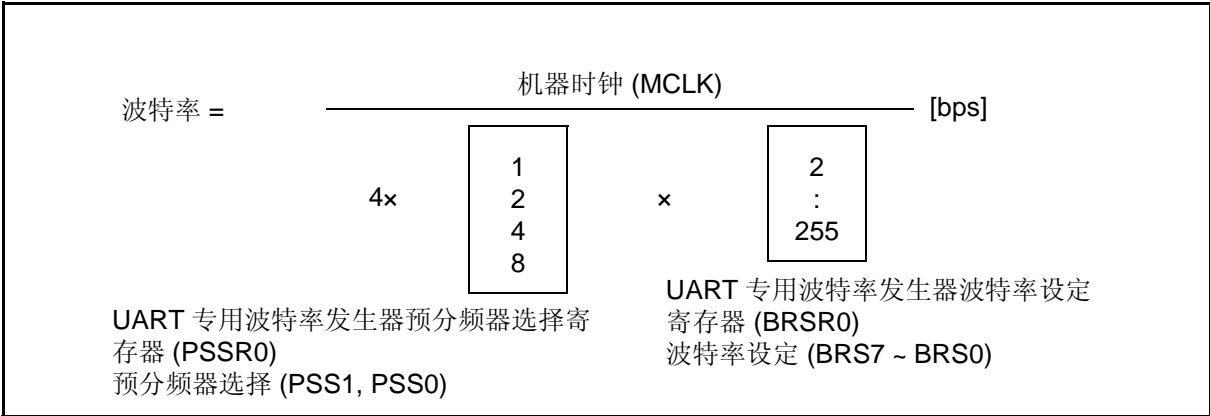


表 26.4-1 使用波特率发生器异步传输时的传输率 (机器时钟 = 10MHz、16MHz、16.25MHz)

UART/SIO 专用波特率发生器的设定		UART 内部分频	总分频比 (PSS x BRS x4)	波特率 (10MHz/ 总分频比)	波特率 (16MHz / 总分频比)	波特率 (16.25MHz / 总分频比)
预分频器选择 PSS[1:0]	波特率计数器设定 BRS[7:0]					
1 (设定值 : 0, 0)	20	4	80	125000	200000	203125
1 (设定值 : 0, 0)	22	4	88	113636	181818	184659
1 (设定值 : 0, 0)	44	4	176	56818	90909	92330
1 (设定值 : 0, 0)	87	4	348	28736	45977	46695
1 (设定值 : 0, 0)	130	4	520	19231	30769	31250
2 (设定值 : 0, 1)	130	4	1040	9615	15385	15625
4 (设定值 : 1, 0)	130	4	2080	4808	7692	7813
8 (设定值 : 1, 1)	130	4	4160	2404	3846	3906

UART 模式时的波特率设定范围如下:

表 26.4-2 UART 模式时的波特率设定范围

PSS[1:0]	BRS[7:0]
"00 _B " ~ "11 _B "	02 _H (2) ~ FF _H (255)

第27章

I²C

本章介绍 I²C 的功能和操作。

- 27.1 I²C 的概要
- 27.2 I²C 的构成
- 27.3 I²C 通道
- 27.4 I²C 总线接口引脚
- 27.5 I²C 寄存器
- 27.6 I²C 中断
- 27.7 I²C 操作和设置方法示例
- 27.8 I²C 的使用注意事项
- 27.9 I²C 样本程序

27.1 I²C 的概要

I²C 接口支持飞利浦公司公布的 I²C 总线规格。该接口在主 / 从模式下具有收 / 发、仲裁丢失检测、从地址和通用调用地址检测、启 / 停状态的生成和检测、总线错误检测和 MCU 待机唤醒功能。

■ I²C 功能

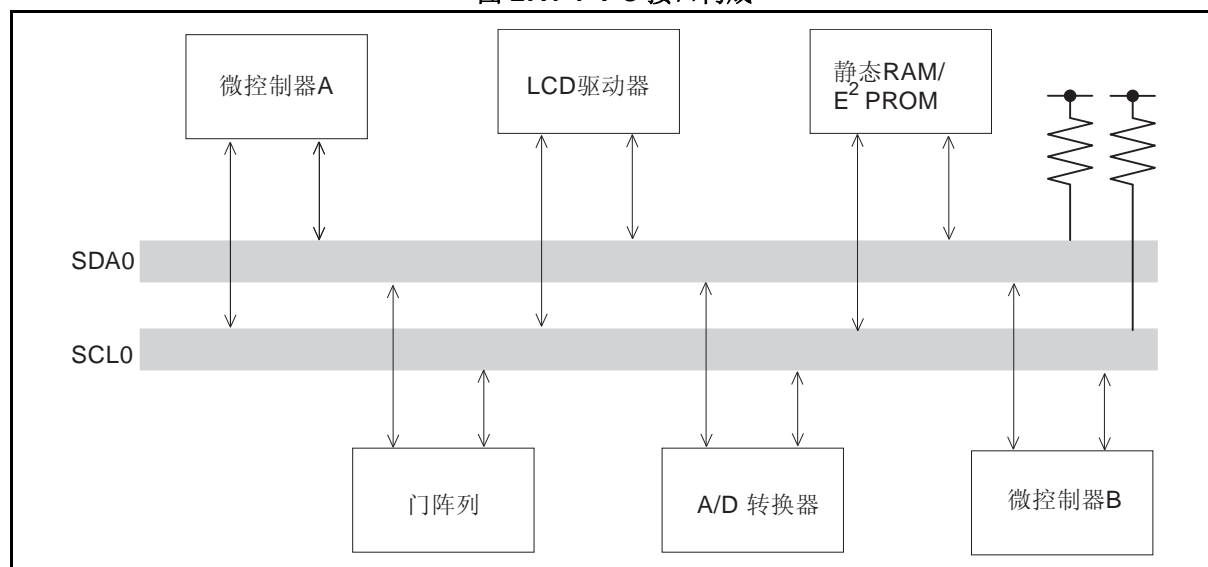
I²C 接口由串行数据线 (SDA) 和串行时钟线 (SCL) 组成的，是双电缆、双向总线。通过这两条电缆连接到总线的器件可交换数据，每一个器件根据其各自的功能（由各器件的指定特定地址所定）可作为发送端或接收端工作。另外，I²C 接口在器件间建立一种主 / 从关系。

只要不超出总线容量的上限 400 pF，I²C 接口可连接多个器件。I²C 接口是多主控总线，它带有冲突检测和通信控制协议，即使多个主控试图同时启动数据传输，也可避免数据丢失。

通信控制协议保证了在一个时间段内只有一个主控可控制总线，即使同时有多个主控试图控制总线，也没有报文丢失或数据改变的情况发生。多主控的意思是一个以上的主控可同时试图控制总线但又不造成报文丢失。

此外，I²C 接口还具有从待机模式唤醒 MCU 的功能。

图 27.1-1 I²C 接口构成



MB95330H 系列

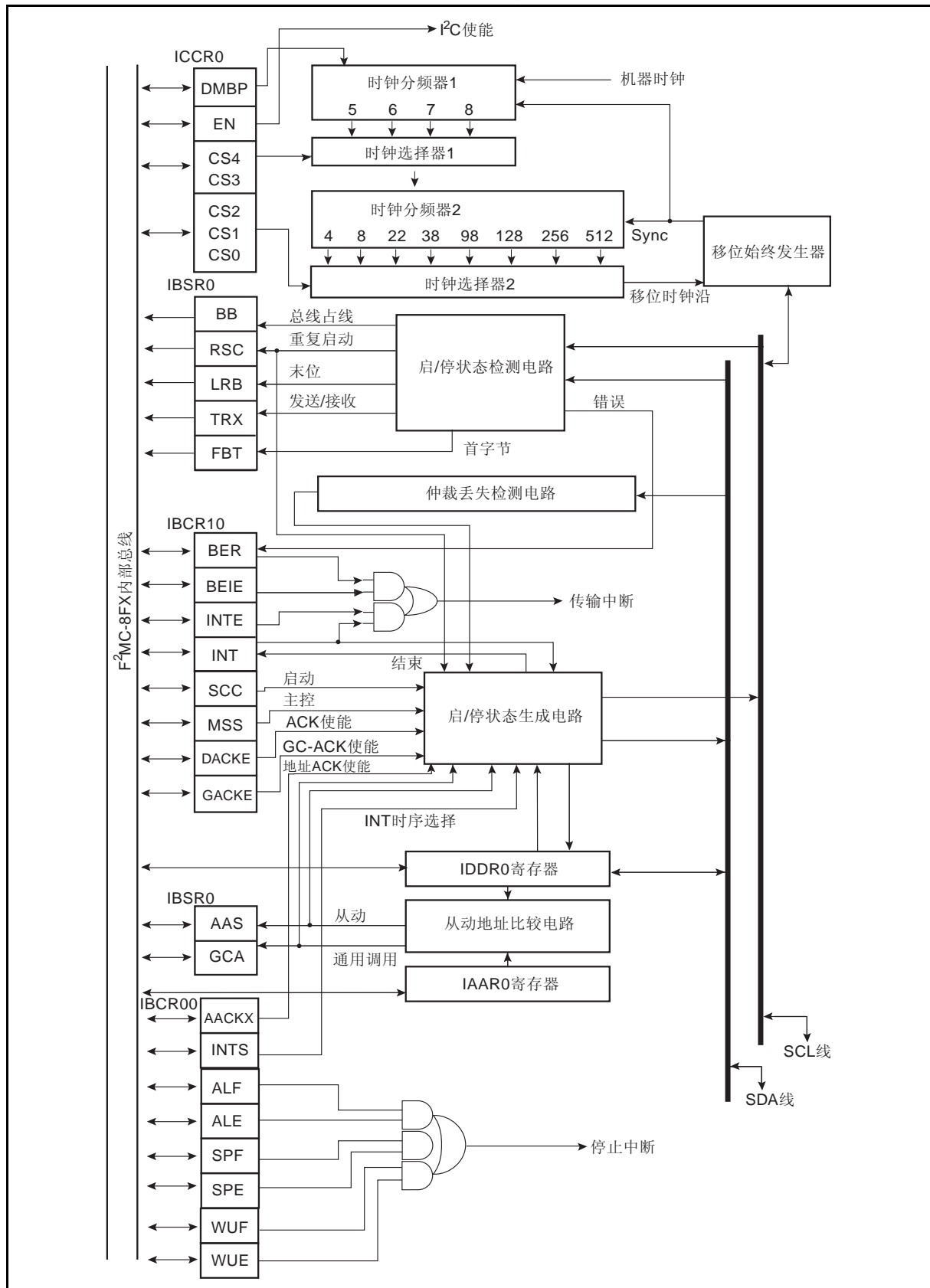
27.2 I²C 的构成

I²C 由以下部分构成：

- 时钟选择器
 - 时钟分频器
 - 移位时钟发生器
 - 启 / 停状态生成电路
 - 启 / 停状态检测电路
 - 仲裁丢失检测电路
 - 从地址比较电路
 - IBSR0 寄存器
 - IBCR 寄存器 (IBCR00, IBCR10)
 - ICCR0 寄存器
 - IAAR0 寄存器
 - IDDR0 寄存器
-

■ I²C 框图

图 27.2-1 I²C 框图



● 时钟选择器、时钟分频器和移位时钟发生器

该电路使用机器时钟生成 I²C 总线的移位时钟。

● 启 / 停状态生成电路

总线空闲 (SCL 和 SDA 为 "H" 电平) 时发送启动条件, 主控开始通信。SCL = "H" 时, 将 SDA 线从 "H" 电平改变到 "L" 电平生成启动条件。主控可生成停止条件来终止通信。SCL = "H" 时, 将 SDA 线从 "L" 电平改变到 "H" 电平生成停止条件。

● 启 / 停状态检测电路

该电路检测数据传输的启 / 停状态。

● 仲裁丢失检测电路

该接口电路支持多主控系统。如果同时有两个或以上的主控试图发送, 则仲裁丢失状态 (SDA 线变为 "L" 电平时如果发送逻辑电平 "1") 发生。检测仲裁丢失时, IBCR00:ALF 置 "1" 且主控自动变成从动。

● 从地址比较电路

从地址比较电路在启动条件之后接收从地址, 用以与自己的从地址作比较。地址是 7 位数据, 第 8 位的数据方向 (R/W) 位紧随其后。如果接收到的地址匹配自己的从地址, 比较电路就发送应答。

● IBSR0 寄存器

IBSR0 寄存器显示 I²C 接口状态。

● IBCR 寄存器 (IBCR00, IBCR10)

IBCR 寄存器用于选择操作模式和允许 / 禁止中断、应答、通用调用应答及从待机模式中的唤醒 MCU 功能。

● ICCR0 寄存器

ICCR0 寄存器用于允许 I²C 接口操作并选择移位时钟频率。

● IAAR0 寄存器

IAAR0 寄存器用于设置从地址。

● IDDR0 寄存器

IDDR0 寄存器保存发送或接收移位数据或地址。发送时, 写入该寄存器的数据或地址从 MSB 传输到总线。

■ 输入时钟

I²C 使用机器时钟作为输入时钟 (移位时钟)。

本节介绍 I²C 通道。

■ I²C 通道

MB95330H 系列的产品使用一路 I²C 通道。

表 27.3-1 和 表 27.3-2 分别列出了 I²C 的引脚和寄存器。

表 27.3-1 I²C 引脚

通道	引脚名称	引脚功能
0	SCL SDA	I ² C 总线 I/O

表 27.3-2 I²C 寄存器

通道	寄存器名称	对应寄存器 (本手册中使用的名称)
0	IBCR00	I ² C 总线控制寄存器 0
	IBCR10	I ² C 总线控制寄存器 1
	IBSR0	I ² C 总线状态寄存器
	IDDR0	I ² C 数据寄存器
	IAAR0	I ² C 地址寄存器
	ICCR0	I ² C 时钟控制寄存器

27.4 I²C 总线接口引脚

本节介绍与 I²C 总线接口相关的引脚及其框图。

■ I²C 总线接口的相关引脚

与 I²C 总线接口有关的引脚有 SDA 引脚和 SCL 引脚。

● SDA 引脚

SDA 引脚可用作通用 I/O 口、外部中断输入 (迟滞输入)、8 位串行 I/O 的串行数据输出引脚 (N-ch 开漏) 以及 I²C 数据 I/O 引脚 (SDA)。

SDA: 使能 I²C (ICCR0:EN = 1) 时, SDA 引脚自动设置为数据 I/O 引脚, 作为 SDA 引脚工作。

将 SDA 引脚用作输入引脚时, 要先使能 I²C 运行 (ICCR0: EN = 1) 并在对应的端口方向寄存器 (DDR) 的 bit0 写 "0"。

● SCL 引脚

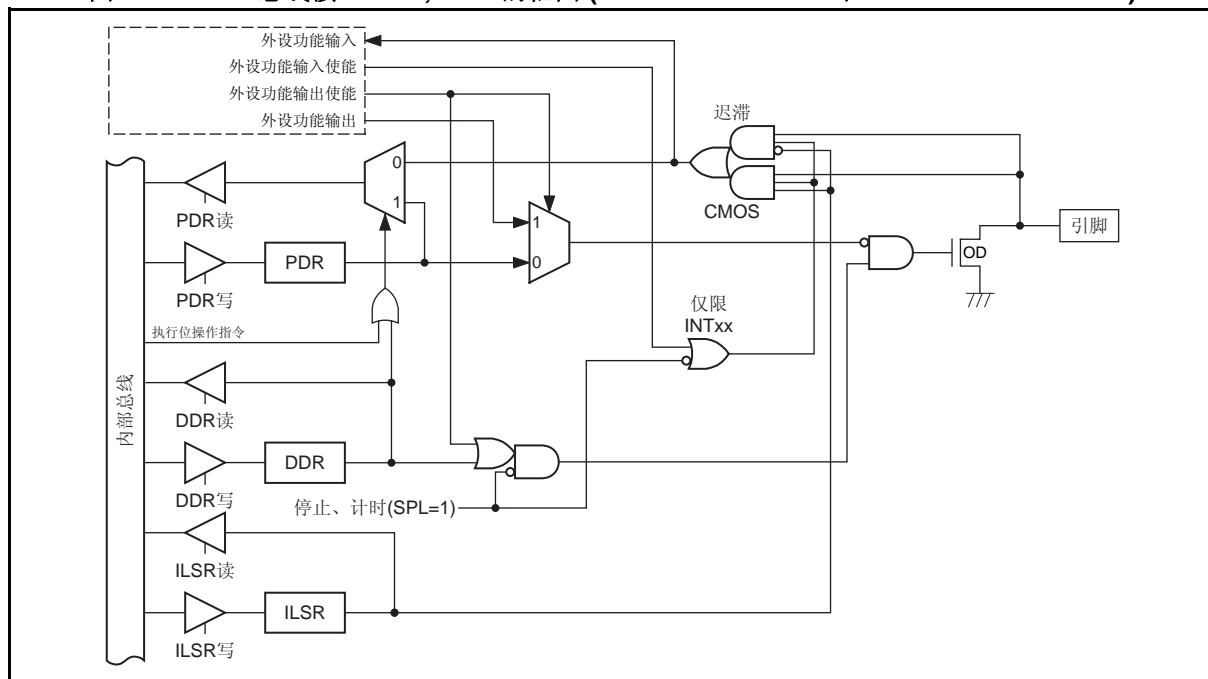
SCL 引脚可用作 N-ch 漏极开路 I/O 口、外部中断输入 (迟滞输入)、8 位串行 I/O 的串行数据输入 (迟滞输入) 以及 I²C 串行时钟 I/O 引脚 (SCL)。

SCL: 使能 I²C (ICCR0:EN = 1) 时, SCL 引脚自动设置为移位时钟 I/O 引脚, 作为 SCL 引脚工作。

将 SCL 引脚用作输入引脚时, 要先使能 I²C 运行 (ICCR0: EN = 1) 并在对应的端口方向寄存器 (DDR) 的 bit0 写 "0"。

■ I²C 总线接口的框图

图 27.4-1 I²C 总线接口 SCL, SDA 的框图 (P61/INT09/SCL/TI1 和 P60/INT08/SDA/DTTI)



27.5 I²C 寄存器

本节介绍 I²C 寄存器。

■ I²C 寄存器

图 27.5-1 I²C 寄存器

I ² C 总线控制寄存器 0 (IBCR00)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0060 _H	AACKX	INTS	ALF	ALE	SPF	SPE	WUF	WUE	00000000 _B
	R/W	R/W	R(RM1),W	R/W	R(RM1),W	R/W	R(RM1),W	R/W	
I ² C 总线控制寄存器 1 (IBCR10)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0061 _H	BER	BEIE	SCC	MSS	DACKE	GACKE	INTE	INT	00000000 _B
	R(RM1),W	R/W	R0,W	R/W	R/W	R/W	R/W	R(RM1),W	
I ² C 总线状态寄存器 (IBSR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0062 _H	BB	RSC	-	LRB	TRX	AAS	GCA	FBT	00000000 _B
	R/WX	R/WX	R0/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
I ² C 数据寄存器 (IDDR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0063 _H	D7	D6	D5	D4	D3	D2	D1	D0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
I ² C 地址寄存器 (IAAR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0064 _H	-	A6	A5	A4	A3	A2	A1	A0	00000000 _B
	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
I ² C 时钟控制寄存器 (ICCR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0065 _H	DMBP	-	EN	CS4	CS3	CS2	CS1	CS0	00000000 _B
	R/W	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同) R(RM1),W : 读 / 写 (读值与写值不同, 读 - 修改 - 写 (RMW) 类指令读 "1"。) R0,W : 只写 (可写, 读 "0") R/WX : 只读 (可读, 写值无效。) R0/WX : 读值为 "0", 写值无效 - : 未定义位									

27.5.1 I²C 总线控制寄存器 (IBCR00, IBCR10)

I²C 总线控制寄存器用于选择操作模式并允许 / 禁止中断、应答、通用调用应答以及 MCU 待机唤醒功能。

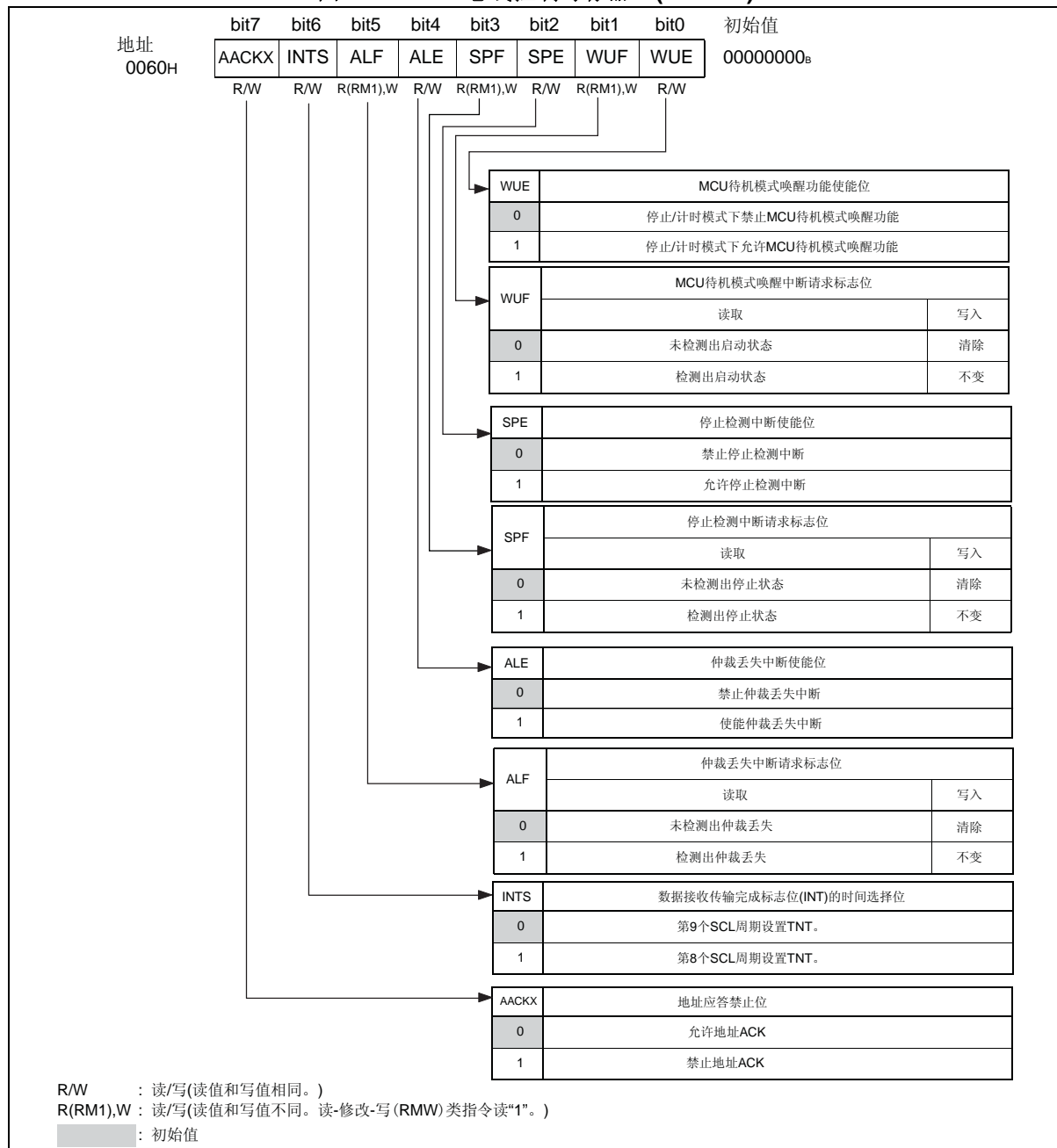
■ I²C 总线控制寄存器 0 (IBCR00)图 27.5-2 I²C 总线控制寄存器 0 (IBCR00)

表 27.5-1 I²C 总线控制寄存器 0 (IBCR00) (1 / 2)

位名称		功能
bit7	AACKX: 地址应答禁止位	<p>发送第一个字节时, 该位控制地址 ACK。</p> <p>清 "0": 地址 ACK 自动输出。(如果从地址匹配, 地址 ACK 自动返回。)</p> <p>置 "1": 禁止地址 ACK 输出。</p> <p>遇到以下情况, 该位置 "1":</p> <ul style="list-style-type: none"> - 主控模式时该位置 "1"。 - 确认总线占线位是 "0" (IBSR0:BB = 0) 之后, 清 "0" 该位。 <p>注:</p> <ul style="list-style-type: none"> • IBCR10:INT 位中断发生时, 如果 AACKX = "1" 且 IBSR0:FBT = "0", 即使 I²C 地址匹配从地址, 也无地址 ACK 输出。因为每一字节的地址 / 数据的传输完成后生成中断的方式与寻址时相同, 清 "0" IBCR10:INT 位。 • IBCR10:INT 位中断发生时, 如果 AACKX = "1" 且 IBSR0:FBT = "1", 与从动模式相同, 寻址后可将 AACKX 位置 "1"。在 AACKX 位再次清 "0" 后继续正常通信, 或者在禁止 I²C 运行 (ICCR0:EN = 0) 后重启通信。
bit6	INTS: 数据接收传输完成标志 (INT) 的时间选择位	<p>该位在接收数据时选择传输完成中断 (IBCR10:INT) 的时间。只有在 IBSR0:TRX = 0 且 IBSR1:FBT = 0 时改变该位。</p> <p>清 "0": 第 9 SCL 周期时设置传输完成中断 (IBCR10:INT)。</p> <p>置 "1": 第 8 SCL 周期时设置传输完成中断 (IBCR10:INT)。</p> <p>注:</p> <ul style="list-style-type: none"> • 除数据接收中 (IBSR1:TRX = 1 或 IBSR1:FBT = 1) 以外, 传输完成中断 (IBCR10:INT) 始终设置在第 9 SCL0 周期。 • 如果数据 ACK 取决于接受数据内容 (例如 SM 总线使用的分组错误检查), 在该位写 "1" (例如利用之前的传输完成中断) 读取最新接收数据之后, 通过设置数据 ACK 使能位 (IBCR10:DACK) 控制数据。 • 接收 ACK 之后, 可读取最新数据 ACK (IBSR0:LRB) (必须在第 9 SCL 周期传输完成中断期间读取 IBSR0:LRB。) 如果该位为 "1" 时读取 ACK, 必须在第 8 SCL0 周期的传输完成中断期间清 "0" 该位, 以便在第 9 SCL0 周期中发生其他传输完成中断。
bit5	ALF: 仲裁丢失中断请求标志位	<p>该位用于仲裁丢失时的检测。</p> <ul style="list-style-type: none"> • 如果该位和 IBCR00:ALE 位都置 "1", 仲裁丢失中断请求发生。 • 以下场合该位置 "1": <ul style="list-style-type: none"> - 数据 / 地址作为主控发送的场合检测出仲裁丢失时 - 总线用于其他系统且 IBCR10:MSS 位置 "1" 时。但系统作为从动返回 AACK 或 GCAK 后对 MSS 位写 "1", 该位不置位。 • 以下场合该位清 "0": <ul style="list-style-type: none"> - IBSR0:BB = 0 且 IBCR00:ALF 位清 "0" 时 - IBCR10:INT 位清 "0" 以清除发送完成标志时 • 该位置 "1" 不改变其值且对运行无影响。 • 用读 - 修改 - 写 (RMW) 类指令读取时, 该位返回 "1"。
bit4	ALE: 仲裁丢失中断使能位	<p>该位允许或禁止仲裁丢失中断。</p> <p>该位和 IBCR00:ALF 位都置 "1" 时, 仲裁丢失中断请求发生。</p> <p>清 "0": 禁止仲裁丢失中断</p> <p>置 "1": 允许仲裁丢失中断</p>
bit3	SPF: 停止检测中断请求标志位	<p>该位用于检测停止条件。</p> <ul style="list-style-type: none"> • 该位和 IBCR00:SPE 位都置 "1" 时, 停止检测中断请求发生。 • 如果总线占线时检测出有效的停止条件, 该位置 "1"。 <p>清 "0": 清除该位本身 (值变为 "0")。</p> <p>置 "1": 不改变其值且对运行无影响。</p> <p>• 用读 - 修改 - 写 (RMW) 类指令读取时, 该位返回 "1"。</p>
bit2	SPE: 停止检测中断使能位	<p>该位允许或禁止停止检测中断。</p> <p>如果该位和 IBCR00:SPF 位都置 "1", 停止检测中断请求发生。</p> <p>清 "0": 禁止停止检测中断。</p> <p>置 "1": 允许停止检测中断。</p>

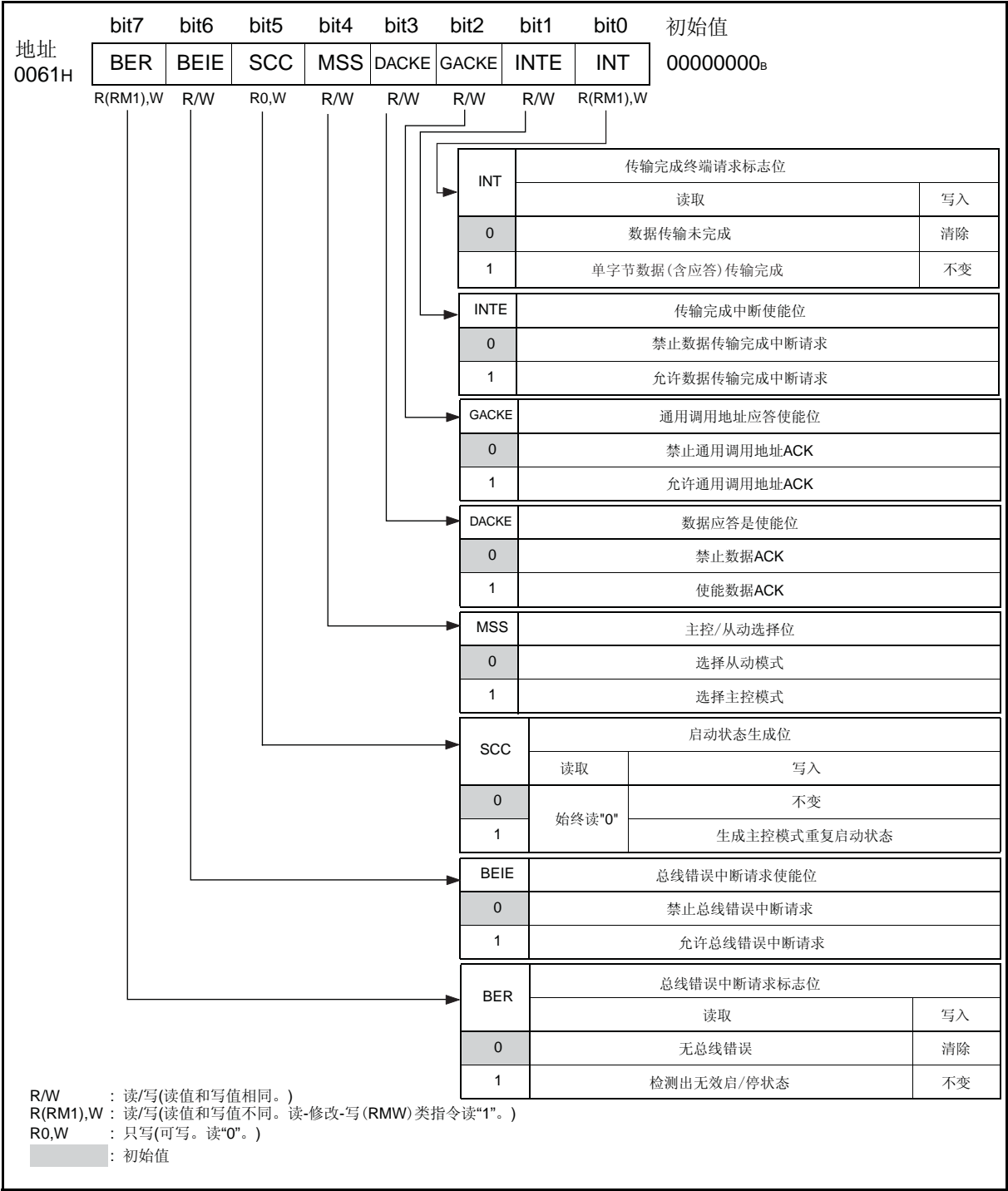
表 27.5-1 I²C 总线控制寄存器 0 (IBCR00) (2 / 2)

位名称		功能
bit1	WUF: MCU 待机模式唤醒中 断请求标志位	该位用于检测 MCU 从待机模式 (停止或计时模式) 中唤醒。 • 如果该位和 IBCR00:WUE 位都置 "1", 唤醒中断请求发生。 • 如果检测到启动条件且使能了唤醒功能 (IBCR00:WUE = 1), 该位置 "1"。 清 "0": 清除该位本身 (值变为 "0")。 置 "1": 不改变其值且对运行无影响。 • 用读 - 修改 - 写 (RMW) 类指令读取时, 该位返回 "1"。
bit0	WUE: MCU 待机模式唤醒功 能使能位	该位允许或禁止从待机模式 (停止或计时模式) 中唤醒 MCU 的功能。 清 "0": 禁止唤醒功能。 置 "1": 允许唤醒功能。 如果该位置 "1" 时在停止或计时模式下检测出启动条件, 唤醒中断请求生成并启动 I ² C 运行。 注 : <ul style="list-style-type: none">• MCU 进入停止或计时模式前, 该位置 "1"。为保证 I²C 运行在 MCU 从停止或计时模式唤醒后立即重启, 尽早清零 (写 "0") 该位。• 唤醒中断请求发生时, MCU 在振荡稳定等待时间过去后唤醒。为防止刚唤醒时的数据丢失, SCL0 必须作为第一个周期上升, 并且第 1 位必须作为数据在 I²C 发送开始的唤醒后 100 μs (假设最短振荡稳定等待时间为 100 μs) 接收 (一检测到 SDA0 的下降沿)。• MCU 待机模式下, I²C 功能的状态标志、状态机器和 I²C 总线输出保持在进入待机模式前的状态。为防止整个 I²C 总线系统的挂断, 进入待机模式前需确认 IBSR0:BB = 0。• 唤醒功能不支持 IBSR0:BB = 1 时的 MCU 转入停止或计时模式。如果 IBSR0:BB = 1 时 MCU 进入停止或计时模式, 一旦检测出启动条件, 总线错误就会发生。• 只有在 MCU 停留在停止 / 计时模式时, 唤醒功能才生效。(例如, PLL 停止模式下, 从唤醒到通信开始的时间比停止 / 计时模式长, 因为除振荡稳定等待时间之外, 还需 PLL 振荡稳定等待时间。)

注 : 禁止 I²C 运行 (ICCR0:EN = 0) 或总线故障发生 (IBCR10:BER = 1) 时, IBCR00 寄存器的 AACKX、INTS 和 WUE 位清 "0" 并禁止写入。

■ I²C 总线控制寄存器 1 (IBCR10)

图 27.5-3 I²C 总线控制寄存器 1 (IBCR10)



R/W : 读/写(读值和写值相同。)

R(RM1),W : 读/写(读值和写值不同。读-修改-写(RMW)类指令读"1"。)

R0,W : 只写(可写。读"0"。)

 : 初始值

表 27.5-2 I²C 总线控制寄存器 1 (IBCR10) (1 / 2)

位名称		功能
bit7	BER: 总线错误中断请求标志位	<p>该位用于检测总线错误。</p> <ul style="list-style-type: none"> 该位和 IBCR10:BEIE 位都置 "1" 时，总线错误中断请求发生。 检测出无效启 / 停状态时，该位置 "1"。 <p>清 "0": 清除该位本身 (值变为 "0")。</p> <p>置 "1": 不改变其值且对运行无影响。</p> <ul style="list-style-type: none"> 用读 - 修改 - 指令 (RMW) 类指令读取时，该位返回 "1"。 该位置 "1" 时，ICCR0:EN 清 "0" 且 I²C 接口进入停止模式、数据传输中止。
bit6	BEIE: 总线错误中断请求使能位	<p>该位用于允许或禁止总线错误中断。</p> <p>该位和 IBCR10:BER 位都置 "1" 时，总线错误中断请求发生。</p> <p>清 "0": 禁止总线错误中断。</p> <p>置 "1": 允许总线错误中断。</p>
bit5	SCC: 启动条件生成位	<p>该位可用于在主控模式下重复生成启动条件以重启通信。</p> <ul style="list-style-type: none"> 主控模式下该位置 "1" 重复生成启动条件。 该位清 "0" 无效。 读取时，该位返回 "0"。 <p>注：</p> <ul style="list-style-type: none"> 不可同时设置 IBCR10:SCC = 1、IBCR10:MSS = 0。 IBCR10:INT = 0 时，将该位置 "1" 无效 (无启动条件生成)。IBCR10:INT = 1 时，如果该位置 "1" 同时 IBCR10:INT 位清 "0"，该位优先并生成启动条件。
bit4	MSS: 主 / 从选择位	<p>该位选择主控模式或从动模式。</p> <ul style="list-style-type: none"> I²C 总线空闲状态 (IBSR0:BB = 0) 下该位置 "1"，选择主控模式，启动条件生成并开始地址传输。 I²C 总线占线状态 (IBSR0:BB = 1) 下清 "0" 该位，选择从动模式，停止条件生成并结束数据传输。 如果主控模式下传输数据或地址时发生仲裁丢失，该位清 "0" 且模式变为从动模式。 <p>注：</p> <ul style="list-style-type: none"> 不可同时设置 IBCR10:SCC = 1、IBCR10:MSS = 0。 IBCR10:INT = 0 时，清 "0" 该位无效。IBCR10:INT = 1 时，如果同时清 "0" 该位和 IBCR10:INT 位，该位优先并生成停止条件。 在从动模式下的发送或接收期间，即使将 MSS 位置 "1"，IBCR00:ALF 位也不置位。在从动模式下的发送或接收中，不可将 MSS 位置 "1"。
bit3	DACKE: 数据应答使能位	<p>该位控制数据接收期间的数据应答。</p> <p>清 "0": 禁止数据应答输出。</p> <p>置 "1": 允许数据应答输出。在这种场合，主控模式下接收数据时，数据应答在第 9 SCL 周期输出。从动模式下，只有地址应答已经输出时，数据应答才在第 9 SCL 周期输出。</p>
bit2	GACKE: 通用调用地址应答使能位	<p>该位控制通用调用地址应答。</p> <p>清 "0": 禁止通用调用地址应答的输出。</p> <p>置 "1": 主控或从动模式下接收通用调用地址 (00_H) 时，允许通用调用地址应答输出。</p>
bit1	INTE: 传输完成中断使能位	<p>该位允许或禁止传输完成中断。</p> <p>清 "0": 禁止传输完成中断。</p> <p>置 "1": 允许传输完成中断。</p> <p>如果该位和 IBCR10:INTA 位都置 "1"，传输完成中断请求发生。</p>

表 27.5-2 I²C 总线控制寄存器 1 (IBCR10) (2 / 2)

位名称		功能
bit0	INT: 传输完成中断请求标志位	<p>该位用于检测传输完成。</p> <ul style="list-style-type: none">• 如果该位和 IBCR10:INTE 位都置 "1"，传输完成中断请求发生。• 如果满足以下条件之一，一旦传输完单字节的地址或数据，该位就置 "1"(是否包括应答取决于 IBCR00:INTS 设置)。<ul style="list-style-type: none">- 总线主控模式- 作为从动被寻址- 接收到通用调用地址- 检测出仲裁丢失• 以下场合该位清 "0":<ul style="list-style-type: none">- 对该位写 "0"- 主控模式下重复启动条件 (IBCR10:SCC = 1) 或停止条件 (IBCR10:MSS = 0) 发生时• 对该位写 "1" 不改变其值并对运行无影响。• 用读 - 修改 - 写 (RMW) 类指令读取时，该位返回 "1"。• 该位置 "1" 时，SCL 线保持为 "L"。• 清 "0" 该位 (将值变为 "0")，SCL 线空出，可发送下一个字节的数据。 <p>注：</p> <ul style="list-style-type: none">• 该位清 "0" 时将 IBCR10:SCC 位置 "1"，IBCR10:SCC 位优先，于是启动条件生成。• 该位清 "0" 时将 IBCR10:MSS 位也清 "0"，IBCR10:MSS 位优先，于是停止条件生成。• 如果接收数据时 IBCR00:INTS = 1，一旦完成单字节的数据传输 (包括未应答)，该位置 "1"。在其他场合下，一旦完成单字节的数据 / 地址的发送或接收 (包括应答)，该位置 "1"。

注：

- 通过清 "0" 清除中断请求标志 (IBCR10:BER) 时，不可同时更新中断请求使能位 (IBCR10:BEIE)。
- 禁止运行 (ICCR0:EN = 0) 或发生总线错误 (IBCR10:BER = 1) 时，IBCR10 的所有位 (除 BER 位和 BEIE 位之外) 都清 "0"。

27.5.2 I²C 总线状态寄存器 (IBSR0)

IBSR0 寄存器保持 I²C 接口的状态。

■ I²C 总线状态寄存器 (IBSR0)

图 27.5-4 I²C 总线状态寄存器 (IBSR0)

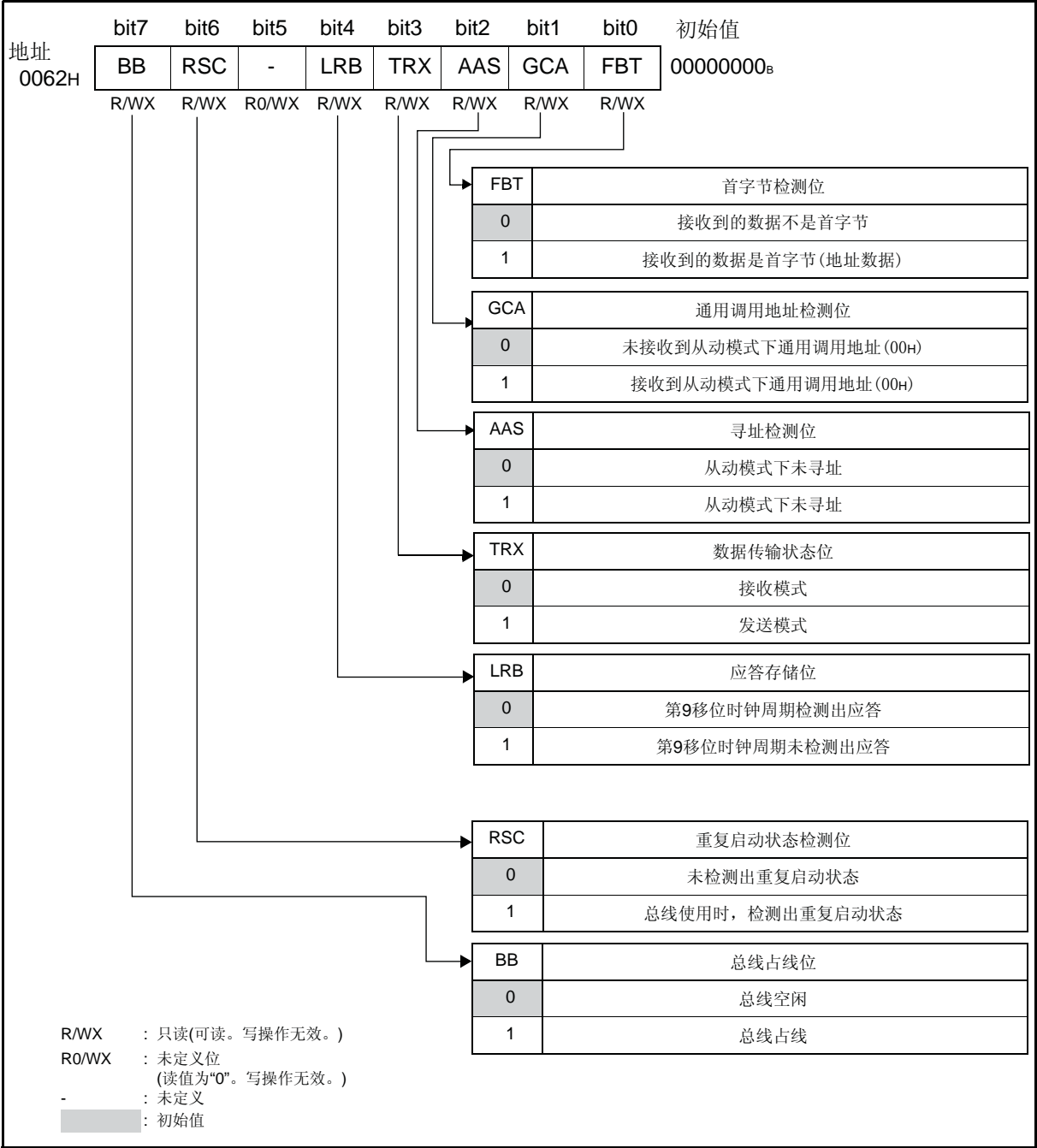


表 27.5-3 I²C 总线状态寄存器 (IBSR0)

位名称		功能
bit7	BB: 总线占线位	该位显示总线状态。 • 检测启动条件时, 该位置 "1"。 • 检测停止条件时, 该位清 "0"。
bit6	RSC: 重复启动条件检测位	该位用于检测重复启动条件。 • 检测重复启动条件时, 该位置 "1"。 • 以下场合该位清 "0": - IBCR10:INT 清 "0" 时 - 从动模式下从地址不匹配 IAAR0 的设置地址时 - 从动模式下从地址匹配 IAAR0 内设置的地址但 IBCR00:AACKX = 1 时 - 从动模式下接收通用调用地址但 IBCR10:GACKE = 0 时 - 检测停止条件时
bit5	未定义位	读取值始终为 "0"。写操作无效。
bit4	LRB: 应答存储位	该位在数据字节传输中将 SDA 线的值保存至第 9 移位时钟周期。 • 未检测出应答时 (SDA = "H"), 该位置 "1"。 • 以下场合该位清 "0": - 检测出应答 (SDA = "L") 时 - 检测出启动或停止条件时 注: 根据以上报文, 必须在 ACK 之后读取该位。(读取对应第 9 SCL 周期的传输完成中断的值。)如果在 IBCR00:INTS 位为 "1" 时读取 ACK, 必须在第 8 SCL 周期触发的传输完成中断中清 "0" IBCR00:INTS 位, 这样另一个传输完成中断可被第 9 SCL 周期触发。
bit3	TRX: 数据传输状态位	该位显示数据传输模式。 • 传输模式下执行数据传输时, 该位置 "1"。 • 以下场合该位清 "0": - 接收模式下传输数据时 - 从动发送模式下接收 NACK 时
bit2	AAS: 寻址检测位	该位显示从动模式下 MCU 已被寻址。 • 如果从动模式下 MCU 被寻址, 该位置 "1"。 • 检测出启动或停止条件时, 该位清 "0"。
bit1	GCA: 通用调用地址检测位	该位用于检测通用调用地址。 • 以下场合该位置 "1": - 从动模式下接收通用调用地址 (00 _H) 时 - IBCR10:GACKE = 1 且在主控模式下接收通用调用地址 (00 _H) 时 - 主控模式下发送通用调用地址的第 2 个字节时检测出仲裁丢失时 • 以下场合该位清 "0": - 检测出启动或停止条件时 - 主控模式下发送通用调用地址的第 2 个字节时未检测出仲裁丢失时
bit0	FBT: 首字节检测位	该位用于检测首字节。 • 检测出启动条件时, 该位置 "1"。 • 以下场合该位清 "0": - IBCR10:INT 位清 "0" 时 - 从动模式下从地址不匹配 IAAR0 的设置地址时 - 从动模式下从地址匹配 IAAR0 的设置地址但 IBCR00:AACKX = 1 时 - IBCR10:GACKE = 0 且在从动模式下接收通用调用地址时

27.5.3 I²C 数据寄存器 (IDDR0)

IDDR0 寄存器用于设置发送数据或地址和保存接收数据或地址。

■ I²C 数据寄存器 (IDDR0)

图 27.5-5 I²C 数据寄存器 (IDDR0)

I ² C 数据寄存器 (IDDR0)									初始值
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
0063 _H	D7	D6	D5	D4	D3	D2	D1	D0	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	00000000 _B
R/W : 读 / 写 (读值与写值相同)									

发送模式中，写入该寄存器的数据或地址值以位为单位移位到 SDA 线，MSB 优先。该寄存器的写入端是双缓冲器构造，这样如果总线占线 (IBSR0:BB=1)，当前的数据传输完成中断清除 (IBCR10:INT 位清 "0") 时或重复启动条件 (IBCR10:SCC 位置 "1") 发生时，写入数据载入 8 位移位寄存器。移位寄存器数据以位为单位输出 (移位) 到 SDA 线。

注意：对该寄存器写入值不影响当前的数据传输。在从动模式下，地址决定后，数据传输到移位寄存器。

传输完成中断 (IBCR10:INT = 1) 期间可从该寄存器读取接收数据或地址。读取时，串行传输寄存器可直接读取，只有 IBCR10:INT = 1 时接收数据才有效。

27.5.4 I²C 地址寄存器 (IAAR0)

IAAR0 寄存器用于设置从地址。

■ I²C 地址寄存器 (IAAR0)

图 27.5-6 I²C 地址寄存器 (IAAR0)

I ² C 地址寄存器 (IAAR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0064 _H	-	A6	A5	A4	A3	A2	A1	A0	00000000 _B
	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值与写值相同)									
R0/WX : 读值为 "0", 写值无效									
- : 未定义位									

I²C 地址寄存器 (IAAR0) 用于设置从地址。从动模式下，接收来自主控的地址数据并与 IAAR 寄存器的值比较。

27.5.5 I²C 时钟控制寄存器 (ICCR0)

ICCR0 寄存器用于使能 I²C 运行和选择移位时钟频率。

I²C 时钟控制寄存器 (ICCR0)

图 27.5-7 I²C 时钟控制寄存器 (ICCR0)

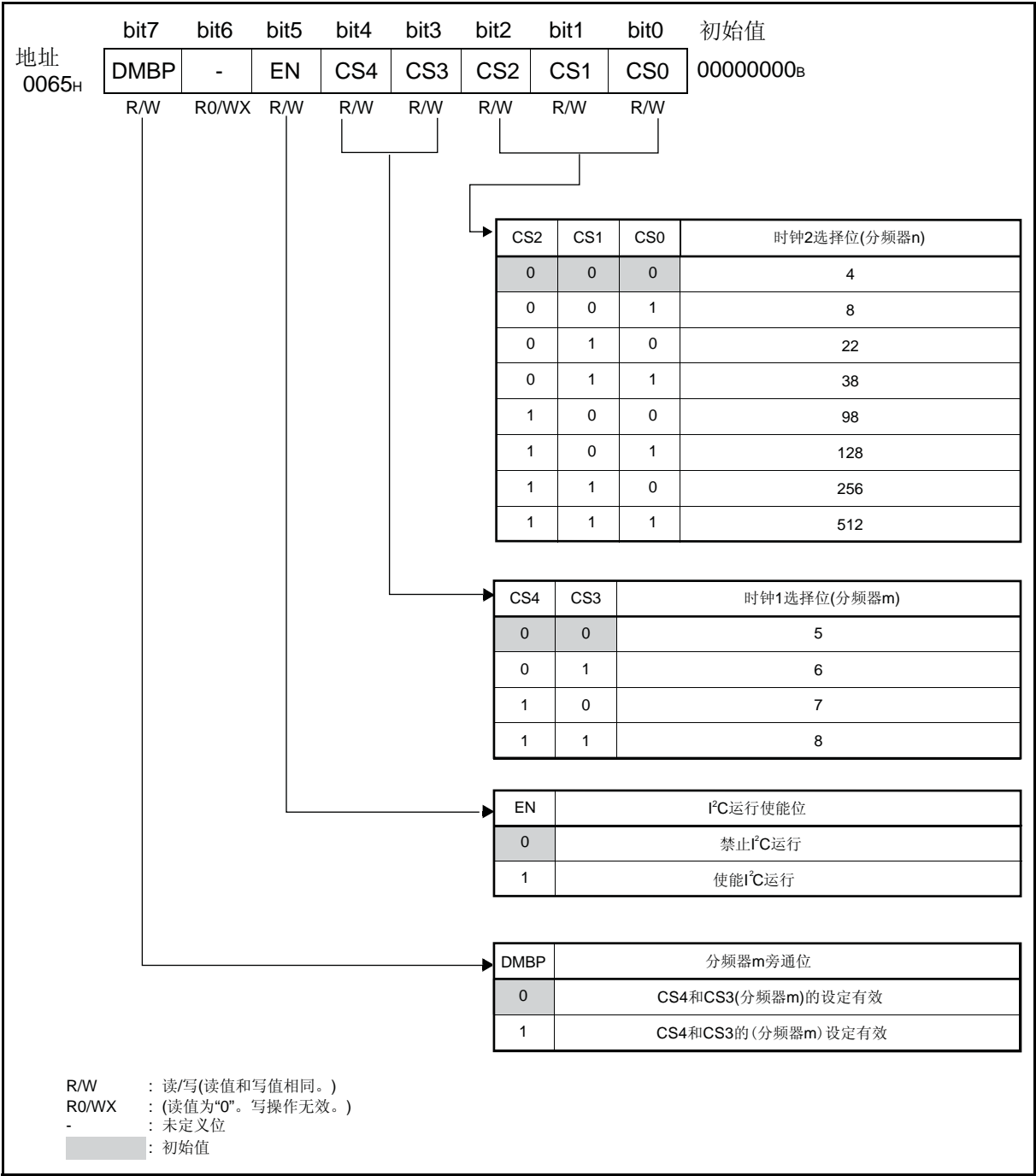


表 27.5-4 I²C 时钟控制寄存器 (ICCR0)

位名称		功能
bit7	DMBP: 分频器 m 旁通位	该位用于旁通分频器 m 以生成移位时钟频率。 置 "1" : 旁通分频器 m。 清 "0" : 设置 CS3 和 CS4 内的值作为分频器 m 的值。(m = ICCR0:CS4, 3) 注: 分频器 n = 4 (ICCR0:CS2 ~ CS0 = 000 _B) 时, 不可将该位置 "1"。
bit6	未定义位	读取值始终为 "0"。写操作无效。
bit5	EN: I ² C 运行使能位	<ul style="list-style-type: none">• 该位使能 I²C 接口运行。清 "0": 禁止 I²C 接口运行并将下列各位清 "0"。<ul style="list-style-type: none">- IBCR00 寄存器的 AACKX 位、INTS 位和 WUE 位- 除 BER 位和 BEIE 位之外的 IBCR10 寄存器的全部位- IBSR0 寄存器的全部位置 "1": 使能 I²C 接口运行。• 以下场合该位清 "0":<ul style="list-style-type: none">- 对该位写 "0" 时- IBCR10:BER 置 "1" 时
bit4, bit3	CS4, CS3: 时钟 1 选择位 (分频器 m)	这些位设置移位时钟频率。 移位时钟频率 (F _{sck}) 的设置如下公式所示: $F_{sck} = \frac{\phi}{(m \times n + 2)}$ φ 代表机器时钟频率 (MCLK)。
bit2 ~ bit0	CS2, CS1, CS0: 时钟 2 选择位 (分频器 n)	

注 :
如果未使用待机模式唤醒功能, 在 MCU 切换到停止或计时模式前, 禁止 I²C 运行。

在 I²C 接口发生的中断有两种：传输中断和停止中断。在以下场合触发这些中断。

- 传输中断
完成数据传输或发生总线错误时，传输中断发生。
- 停止中断
检测出停止条件或仲裁丢失时或在停止 / 计时模式下访问 I²C 接口时，停止中断发生。

■ 传输中断

表 27.6-1 列出了传输中断控制位和 I²C 中断源。

表 27.6-1 传输中断控制位和 I²C 中断源

项目	传输完成	总线错误
中断请求标志位	IBCR10:INT =1	IBCR10:BER =1
中断请求使能位	IBCR10:INTE =1	IBCR10:BEIE =1
中断源	数据传输完成	总线错误发生

- 传输完成时的中断
如果使能传输完成中断请求使能位 (IBCR10:INTE = 1)，数据传输完成后中断请求输出到 CPU。在中断服务例行程序中，对传输完成中断请求标志位 (IBCR10:INT) 写 "0" 以清除中断请求。完成数据传输后，与 IBCR10:INTE 位值无关，IBCR10:INT 位置 "1"。
- 总线错误时的中断
满足以下条件时，可认为已发生总线错误，I²C 接口即将停止。
 - 主控模式下检测出停止条件时
 - 首字节的发送或接收中检测出启 / 停状态时
 - 发送或接收数据中检测出启 / 停状态时 (不含起始位、首数据位和停止位)在以上这些场合，如果使能总线错误中断请求使能位 (IBCR10:BEIE = 1)，中断请求输出到 CPU。在中断服务例行程序中，对总线错误中断请求标志位 (IBCR10:BER) 写 "0" 以清除中断请求。总线错误发生时，与 IBCR10:BEIE 位值无关，IBCR10:BER 位置 "1"。

■ 停止中断

表 27.6-2 列出了停止中断控制位和 I²C 中断源 (触发事件)。

表 27.6-2 停止中断控制位和 I²C 中断源

项目	停止条件检测	仲裁丢失检测	MCU 从停止 / 计时模式唤醒
中断请求标志位	IBCR00:SPF =1	IBCR00:ALF =1	IBCR00:WUF =1
中断请求使能位	IBCR00:SPE =1	IBCR00:ALE =1	IBCR00:WUE =1
中断源	检测出停止条件	检测到仲裁丢失	检测到启动条件

- 检测出停止条件的中断
检测出停止条件时，如果以下条件都满足，停止条件被认为有效。
 - 总线占线 (检测出启动条件时的状态)
 - IBCR10:MSS = 0
 - 单字节的数据传输完成后 (含应答)在这种场合下，如果允许停止条件检测中断请求使能位 (IBCR00:SPE = 1)，中断请求输出到 CPU。在中断服务例行程序中，对 IBCR00:SPF 位写 "0" 以清除中断请求。
有效停止条件发生时，与 IBCR00:SPE 位值无关，IBCR00:SPF 位置 "1"。
- 检测出仲裁丢失时的中断
检测出仲裁丢失时，如果已经允许仲裁丢失检测中断请求使能位 (IBCR00:ALE = 1)，中断请求输出到 CPU。要清除中断请求，可在总线空闲时对仲裁丢失中断请求标志位 (IBCR00:ALF) 写 "0"，或在总线占线时通过中断服务例行程序对 IBCR10:INT 位写 "0"。
仲裁丢失发生时，与 IBCR00:ALE 位值无关，IBCR00:ALF 位置 "1"。
- MCU 从停止 / 计时模式唤醒时的中断
检测出启动条件时，如果已经允许从停止或计时模式中唤醒 MCU 的功能 (IBCR00:WUE = 1)，中断请求输出到 CPU。
在中断服务例行程序中，对 MCU 待机模式唤醒中断请求标志位 (IBCR00:WUF) 写 "0" 清除中断请求。

■ I²C 中断相关的寄存器和向量表地址

表 27.6-3 I²C 中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
I ² C*	IRQ16	ILR4	L16	FFDA _H	FFDB _H

*: I²C 与 16 位重载定时器 Ch.1 和 MPG(写时序 / 比较清零) 共用上表中的中断请求号和向量表地址。

关于不同外设功能的中断请求号和向量表地址，参见 " 附录 B 中断源一览 "。

27.7 I²C 操作和设置方法示例

本节介绍 I²C 的操作。

■ I²C 的操作

● I²C 接口

I²C 接口是 8 位串行接口，与移位时钟同步。该接口符合飞利浦公司定义的 I²C 总线规格。

● MCU 待机模式唤醒功能

唤醒功能在检测到启动条件时从停止或监视等低功耗模式中唤醒 MCU。

■ 设置方法例

使用以下方法设置 I²C:

● 初始设置

- 1) 设置输入端口 (DDR6)。
- 2) 设置中断级 (ILR4)。
- 3) 设置从地址 (IAAR0)。
- 4) 选择时钟并使能 I²C 运行 (ICCR0)。
- 5) 使能总线错误中断请求 (IBCR00:BEIE = 1)。

● 中断处理

- 1) 任意处理
- 2) 清除总线错误中断请求标志 (IBCR00:BER = 0)。

27.7.1 I²C 接口

I²C 接口是 8 位串行接口，与移位时钟同步。该接口符合飞利浦公司定义的 I²C 总线规格。

■ I²C 系统

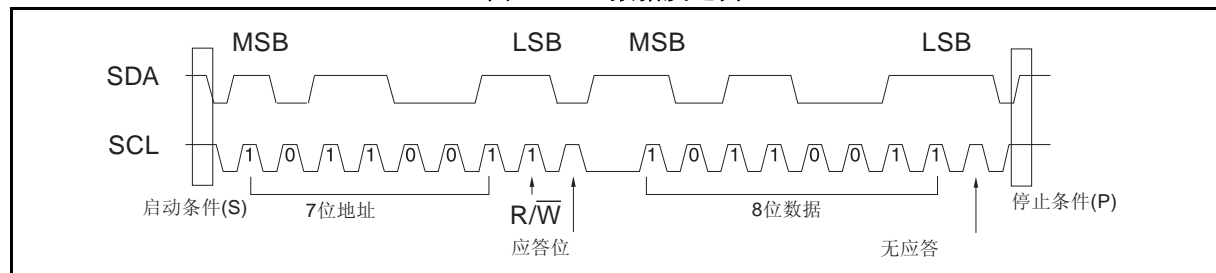
I²C 总线系统使用串行数据线 (SDA) 和串行时钟线 (SCL) 传输数据。连接到总线的所有器件需要一个连接上拉电阻器的开漏或开集电极输出。

连接到总线的器件都有一个可通过软件设置的专用地址。器件总是以单纯的主 / 从关系运行，在这种关系中主控作为主控发送器或主控接收器工作。I²C 接口是真正的多主控总线，如果一个以上的主控同时试图启动数据发送，它行使冲突检测功能和防止数据丢失的仲裁功能。

■ I²C 协议

图 27.7-1 显示的是数据发送所需格式。

图 27.7-1 数据发送例



从地址在启动条件 (S) 生成后发送。它是 7 位地址，第 8 位的位置是数据方向位 ($\overline{R/W}$)。数据在从地址之后发送。数据为 8 位，紧随其后的是应答。

以 8 位加应答为单位，数据可连续发送到同一个从地址。

数据传输总是以主控停止条件 (P) 结束，但重复启动条件 (S) 不需要停止条件的生成也可用于发送其他从地址。

■ 启动条件

总线空闲 (SCL 和 SDA 都为逻辑 "H" 电平) 时, 主控生成启动条件以开始发送。如图 27.7-1 所示, SCL = "H" 且 SDA 线从 "H" 电平转变为 "L" 电平时, 触发启动条件。这就启动新的数据传输并开始主 / 从运行。

启动条件可通过以下方法之一生成。

- I²C 总线未在使用时 (IBCR10:MSS = 0, IBSR0:BB = 0, IBCR10:INT = 0, IBCR00:ALF = 0), 对 IBCR10:MSS 位写 "1"。(下一步, IBSR0:BB 位置 "1" 以表示总线占线。)
- 总线主控模式下 (IBCR10:MSS = 1, IBSR0:BB = 1, IBCR10:INT = 1, IBCR00:ALF = 0), 在中断中对 IBCR10:SCC 位写 "1"。(由此生成重复启动条件。)

其他场合对 IBCR10:MSS 位或 IBCR10:SCC 位写 "1" 无效。如果对 IBCR10:MSS 位写 "1" 时其他系统正在使用总线, IBCR00:ALF 位置 "1"。

■ 寻址

● 主控模式下的从动寻址

主控模式下, 启动条件生成后 IBSR0:BB 位和 IBSR0:TRX 位都置 "1", IDDR0 寄存器的从地址从 MSB 开始输出到总线。地址数据由 8 位构成: 7 位从地址和数据传输方向 $\overline{R/W}$ 位 (IDDR0 的 bit0)。

地址数据发出后接收从动的应答。SDA 在第 9 时钟周期变为 "L", 接收到接收器件的应答位 (见图 27.7-1)。在这种场合, 如果 SDA 电平为 "L", $\overline{R/W}$ 位 (IDDR0:bit0) 在逻辑上反转并作为 "1" 存储在 IBSR0:TRX 位。

● 从动模式下的寻址

从动模式下, 检测出启动条件后, IBSR0:BB 置 "1" 且 IBSR0:TRX 位清 "0", 自主控的接收数据存储在 IDDR0 寄存器。接收了地址数据后, IDDR0 和 IAAR0 寄存器被比较。如果地址匹配, IBSR0:AAS 置 "1" 且应答发送到主控。之后, 接收数据的 bit0 (IDDR0 寄存器的 bit0) 保存到 IBSR0:TRX 位。

■ 数据传输

如果 MCU 作为从动被寻址, 数据发送或接收可按字节为单位进行, 方向由主控发送的 $\overline{R/W}$ 位决定。

在 SDA 线输出的各字节固定为 8 位。如图 27.7-1 所示, 应答时钟脉冲是 "H" 时, 通过强制 SDA 线到稳定的 "L" 电平, 接收器向发送器发送应答。数据发送从 MSB 开始, 以 1 个时钟脉冲 / 位的速度进行。每一个字节传输完成后, 都要发送和接收应答。因此, 传输一个完整的数据字节需要 9 个时钟脉冲。

■ 应答

基于以下条件，在发送器发送的数据字节的第 9 个时钟周期时，接收器发出应答。

以下场合生成地址应答。

- 接收到的地址匹配 IAAR0 中设置的地址，且地址应答自动输出 (IBCR00:AACKX = 0)。
- 接收到通用调用地址 (00_H)，且使能了通用调用地址应答输出 (IBCR10:GACKE = 1)。

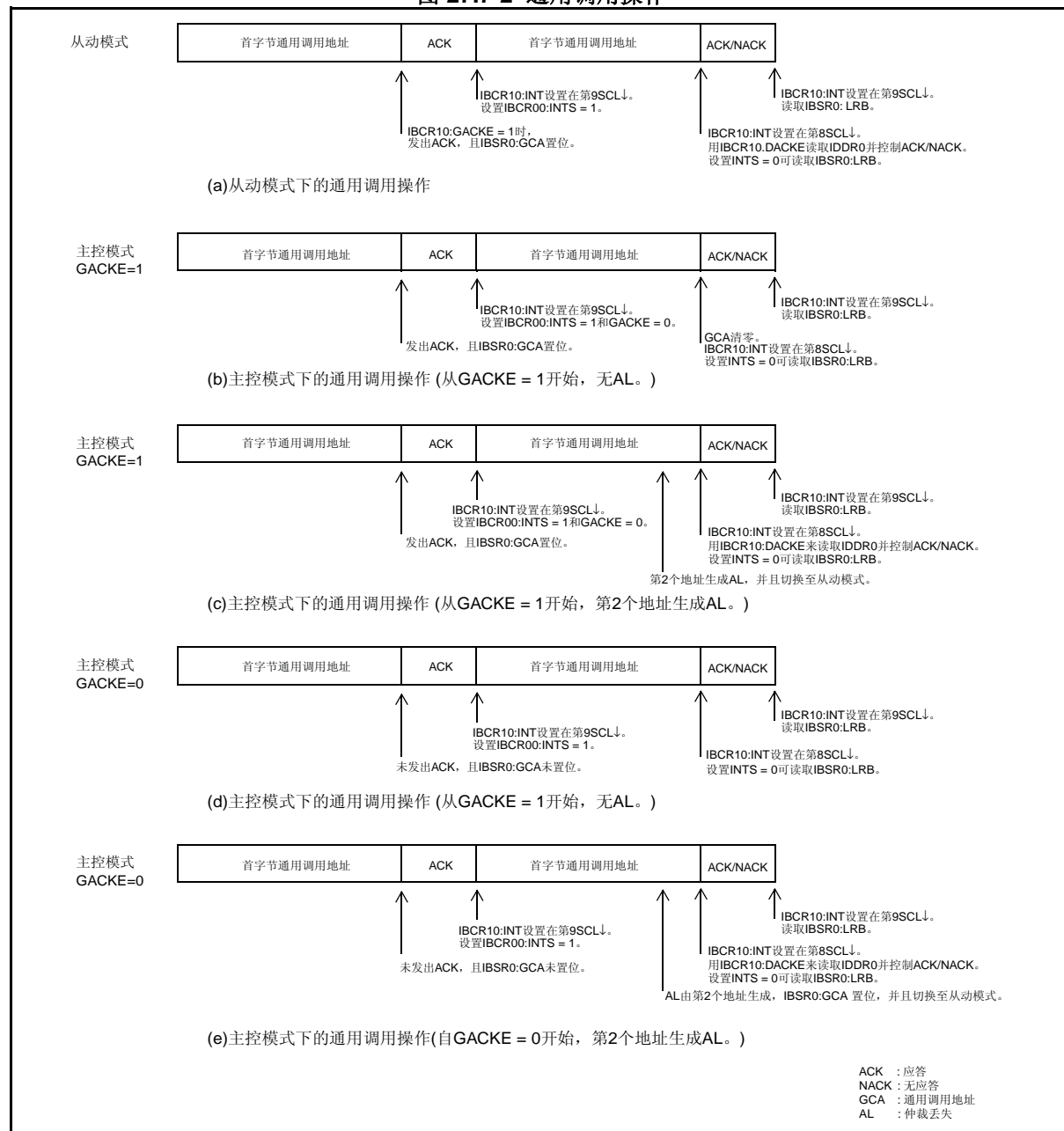
接收数据时使用的数据应答位可通过设置 IBCR10:DACKE 位来使能或禁止。主控模式下，如果 IBCR10:DACKE = 1，数据应答生成。从动模式下，如果地址应答已经生成且 IBCR10:DACKE = 1，数据应答生成。接收到的应答保存到第 9 SCL 周期的 IBSR0:LRB 位。

- 如果数据 ACK 取决于接收数据的内容 (比如 SM 总线使用的分组错误检查)，在对 IBCR00:INTS 位写 "1" 后通过设置数据 ACK 使能位 (IBCR10:DACKE) 控制数据 ACK (例如使用上一个的传输完成中断)，这样就可读取最新接收数据。
- 接收 ACK 之后可读取最新数据 ACK (IBSR0:LRB) (必须在第 9 SCL 周期触发的传输完成中断中读取 IBSR0:LRB)。因此，如果在 IBCR00:INTS 位是 "1" 时读取 ACK，必须在第 8 SCL 周期触发的传输完成中断中对该位写 "0"，这样另一个传输完成中断可被第 9 SCL 周期触发。

■ 通用调用地址

通用调用地址包括起始地址字节 (00_H) 和紧随其后的第 2 地址字节。使用通用调用地址，必须在首字节通用调用地址的应答前设置 IBCR10:GACKE=1。另外，可如下图所示控制第 2 地址字节的应答。

图 27.7-2 通用调用操作



如果该模块与另一个器件同时发送通用调用地址，可在传输第 2 地址字节时通过确认检测仲裁丢失判断模块是否已成功控制总线。如果检测出仲裁丢失，模块变为从动模式并继续从主控接收数据。

■ 停止条件

主控可释放总线并通过生成停止条件的方法结束通信。SCL 是 "H" 时, 将 SDA 线从 "L" 变到 "H" 生成停止条件。这样做给总线上的其他器件发出信号: 主控已经完成通信 (以下称为 "总线空闲")。但是, 主控可继续生成启动条件, 不生成停止条件。这种情况叫作重复启动条件。

总线主控模式下 (IBCR10:MSS = 1, IBSR0:BB = 1, IBCR10:INT = 1, IBCR00:ALF = 0) 的中断期间, 对 IBCR10:MSS 位写 "0" 生成停止条件并变为从动模式。其他场合, 对 IBCR10:MSS 位写 "0" 无效。

■ 仲裁

接口电路是真正的多主控总线, 可连接多个主控器件。在一个主控传输期间, 系统中的另一个主控同时传输数据时, 发生仲裁。

SCL 线是 "H" 电平时, SDA 线上发生仲裁。发送数据是 "1" 且 SDA 线上的数据是主控模式的 "L" 时, 这可看作仲裁丢失。这种场合, 数据输出停止且 IBCR00:ALF 位置 "1"。此时, 如果使能仲裁丢失中断 (IBCR00:ALE = 1), 则生成中断。如果将 IBCR00:ALF 位置 "1", 模块设置 IBCR10:MSS = 0 和 IBSR0:TRX = 0, 清除 TRX 并转向从动接收模式。

如果 IBSR0:BB = 0 时将 IBCR00:ALF 置 "1", 只有写 "0" 才可清除 IBCR00:ALF。如果 IBSR0:BB = 1 时将 IBCR00:ALF 置 "1", 只有清 "0" IBCR10:INT 才可清除 IBCR00:ALF。

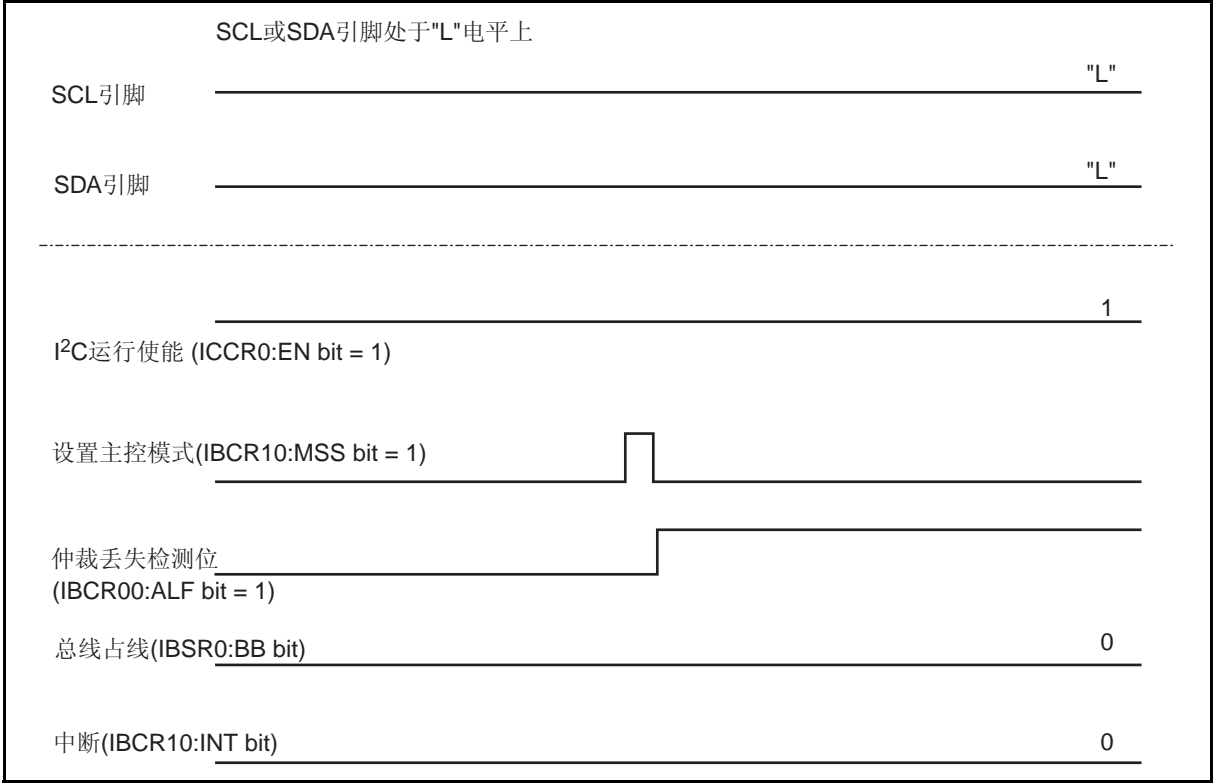
● IBSR0:BB = "0" 时生成仲裁丢失中断的条件

利用程序在图 27.7-3 或图 27.7-4 所示的时间生成启动条件时 (将 IBCR10:MSS 位置 "1"), 仲裁丢失检测 (IBCR00:ALF = 1) 禁止中断生成 (IBCR10:INT 位 = 1)。

• 因仲裁丢失而未发生中断的条件 (1)

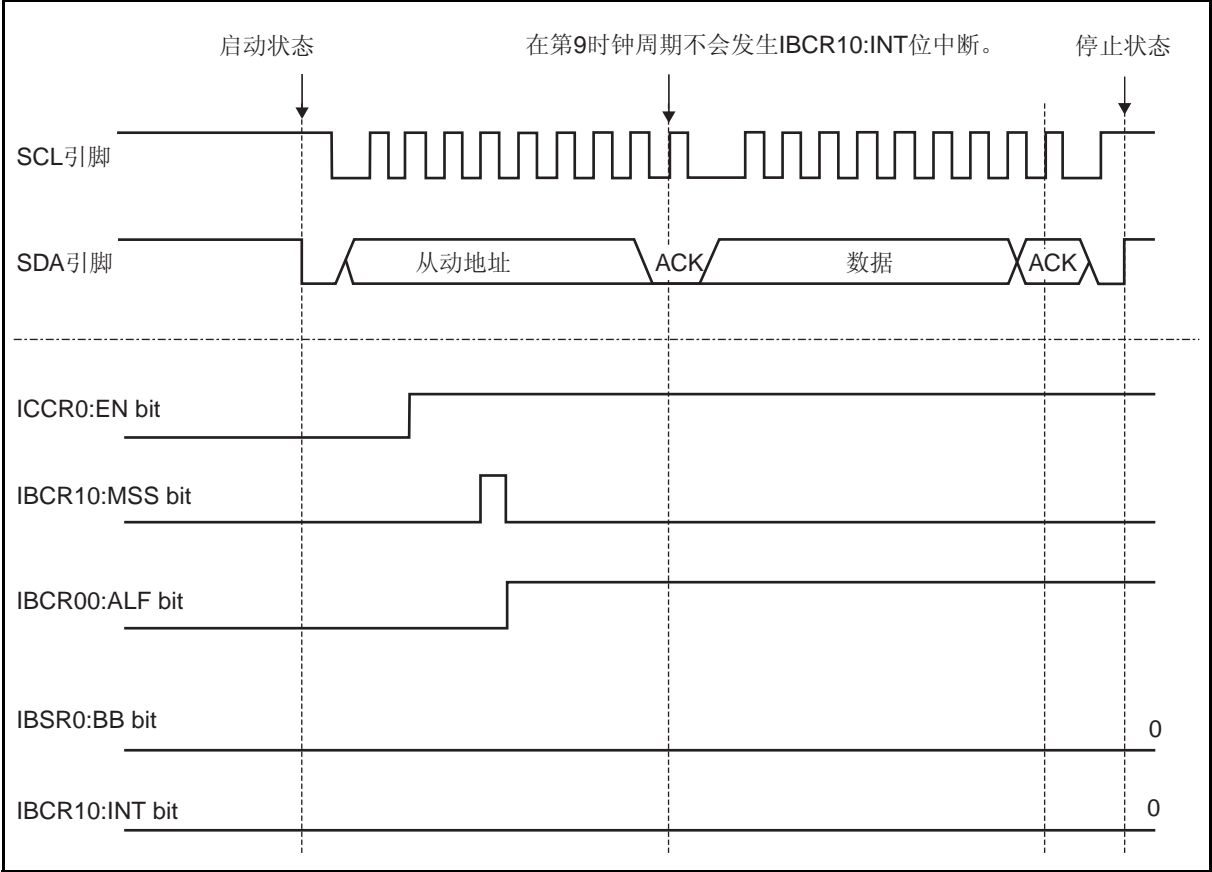
未检测出启动条件 (IBSR0:BB 位 = 0) 且 SDA 和 SCL 线引脚均为 "L" 电平时, 如果程序触发启动条件 (将 IBCR10:MSS 位置 "1")

图 27.7-3 IBCR00:ALF = 1 时未发生中断的时序图



- 因仲裁丢失而未发生中断的条件 (2)
I²C 总线被其他主控使用时，如果程序使能 I²C 运行 (将 ICCR0:EN 位置 "1") 并触发启动条件 (将 IBCR10:MSS 位置 "1")
如图 27.7-4 所示，这是因为该 I²C 模块被禁止工作 (ICCR0:EN 位 = 0) 时，如果其他主控在 I²C 总线上启动通信，该 I²C 模块不能检测出启动条件 (IBSR0:BB bit= 0)。

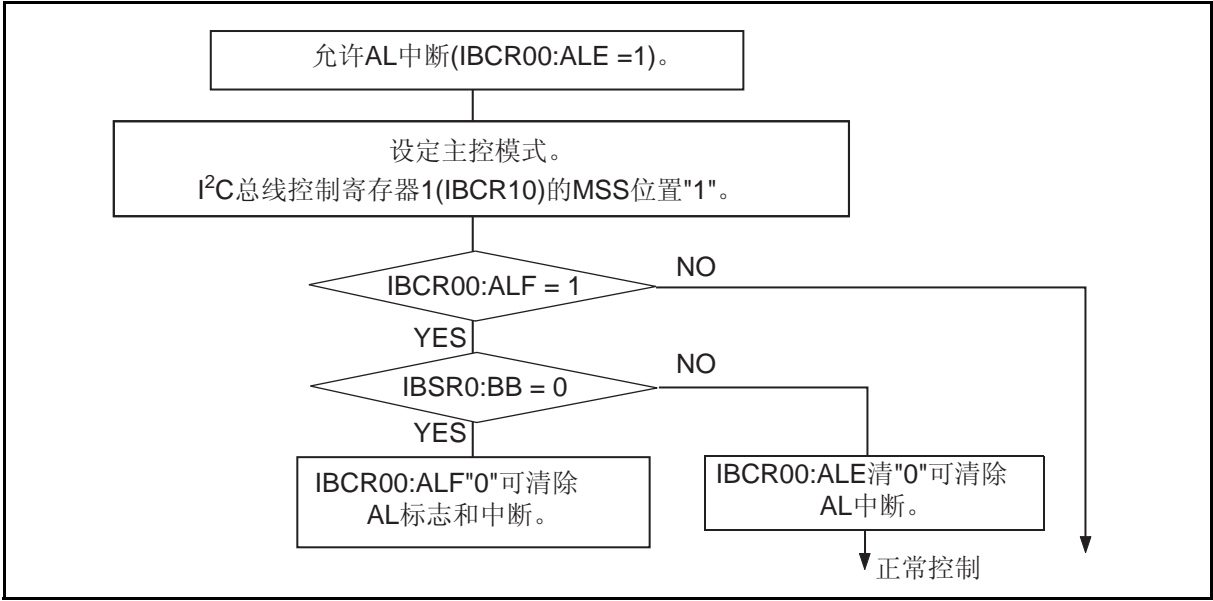
图 27.7-4 IBCR0:ALF = 1 时未发生中断的时序图



- 如果发生这种状况，使用以下方法通过软件设置模块。
- 1) 用程序触发启动条件 (将 IBCR10:MSS 位置 "1")。
 - 2) 仲裁丢失中断期间确认 IBCR00:ALF 位和 IBSR0:BB 位。
如果 IBCR00:ALF = 1 且 IBSR0:BB = 0，清 "0" IBCR00:ALF 位。
如果 IBCR00:ALF = 1 且 IBSR0:BB = 1，清 "0" IBCR00:ALE 位并进行正常控制。(正常控制是指在 INT 中断期间对 IBCR00:INT 位写 "0" 以清除 IBCR00:ALF。)
其他场合时，进行正常控制 (正常控制是指在 INT 中断期间对 IBCR00:INT 位写 "0" 以清除 IBCR00:ALF。)

以下流程图概括了上述步骤。

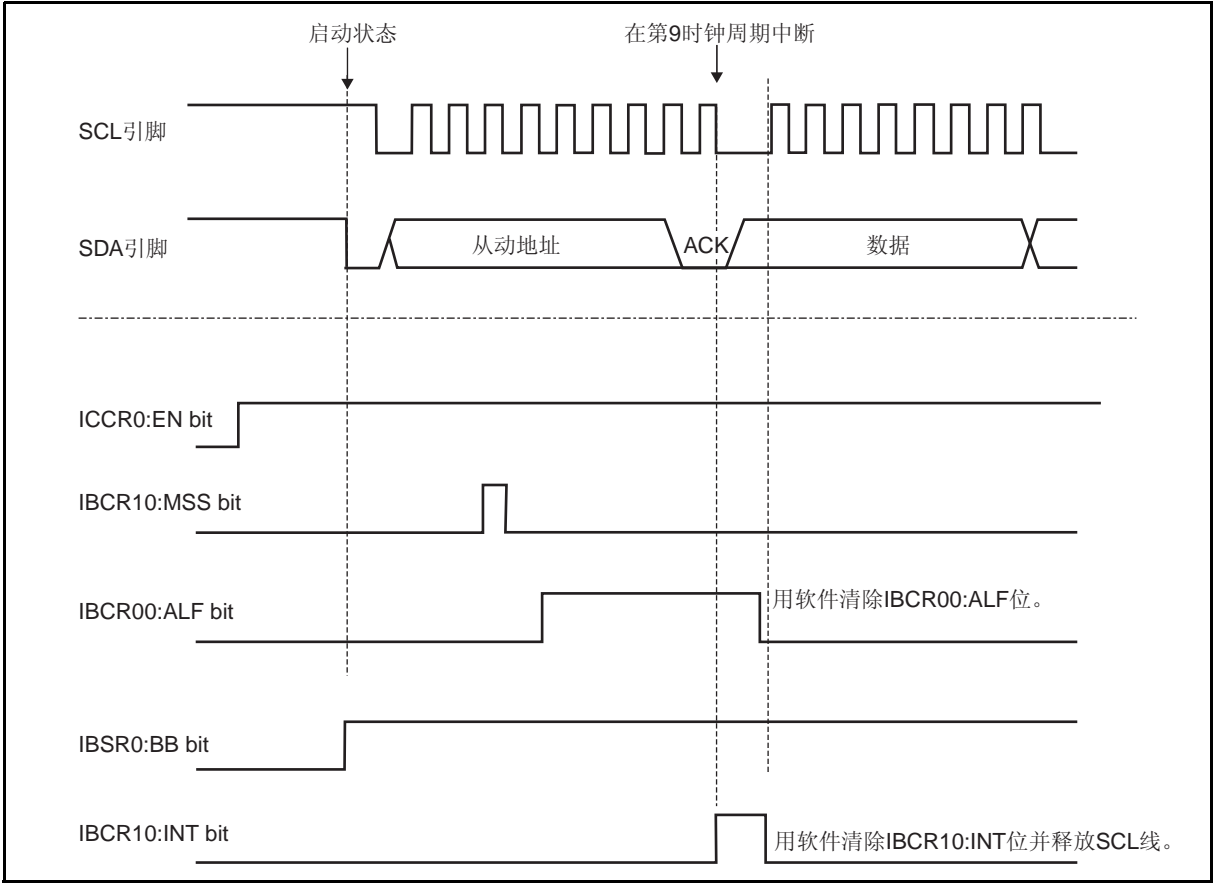
图 27.7-5 流程图例 1



● 检测出 "IBC00:ALF 位 = 1" 时生成中断 (IBC10:INT 位 = 1) 的示例

检测出总线占线 (IBSR0:BB 位 = 1) 和仲裁丢失时, 如果使用程序生成启动条件 (将 IBC10:MSS 位置 "1"), 一旦检测出 "IBC00:ALF 位 = 1", 就发生 IBC10:INT 位中断。

图 27.7-6 检测出 "IBC00:ALF 位 = 1" 时发生中断的时序图



27.7.2 从待机模式唤醒 MCU 的功能

唤醒功能使 I²C 宏在 MCU 进入停止或计时状态时也可被访问。

■ 从待机模式唤醒 MCU 的功能

I²C 宏具有从待机模式唤醒 MCU 的功能。对 IBCR00:WUE 位写 "1" 使能该功能。

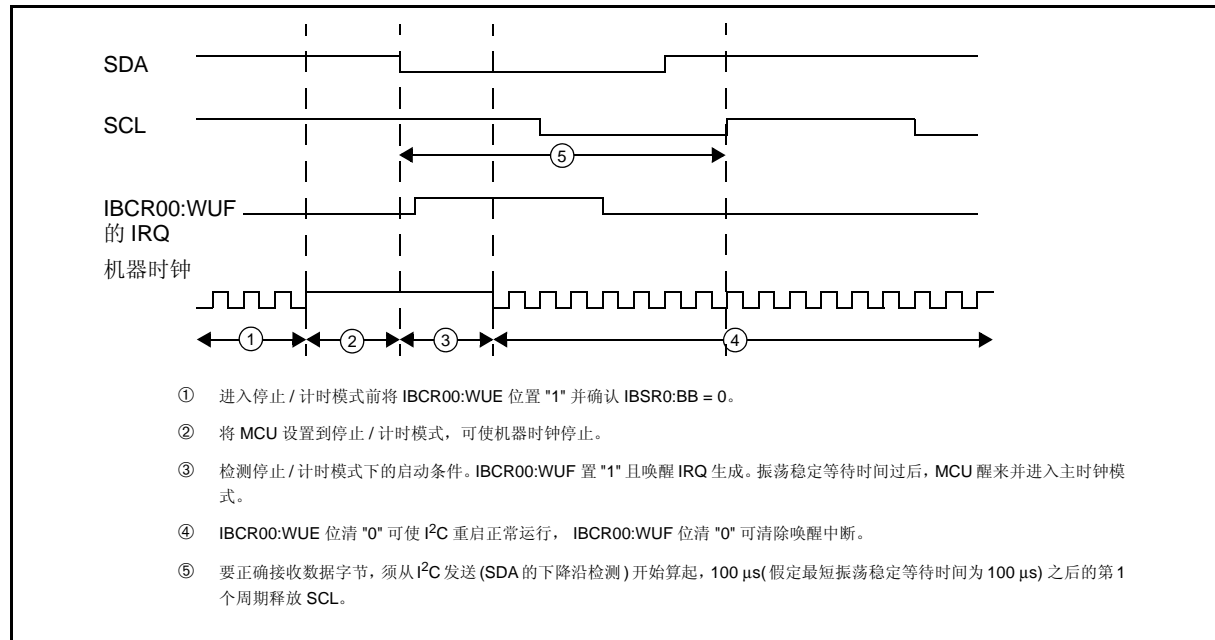
MCU 进入停止 / 计时模式且 IBCR00:WUE 位值为 "1" 时, 如果在 I²C 总线上检测到启动条件, 那么唤醒中断请求标志位 (IBCR00:WUF) 置 "1" 且生成唤醒中断请求、以从停止 / 计时模式唤醒 MCU。

- 将 MCU 设置到停止/计时模式前, 将 IBCR00:WUE 置 "1"。同样, 将 MCU 从停止/计时模式唤醒后, 清零 IBCR00:WUE 位 (写 "0"), 这样 I²C 运行可尽快重启。
- 唤醒功能仅限于 MCU 停止和计时模式。

注:

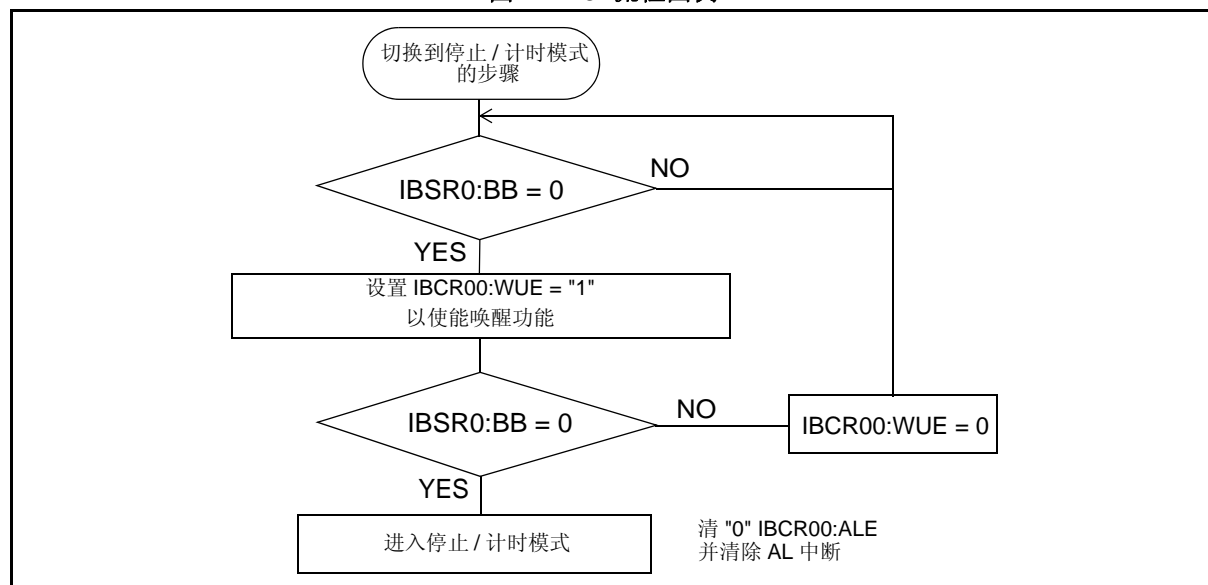
PLL 停止模式中, 除振荡稳定等待时间外, 还需要 PLL 振荡稳定等待时间。由此造成从 MCU 唤醒到通信重启之间相当长的时间差。

图 27.7-7 正常 I²C 运行和唤醒操作的比较



以下的流程图概括了唤醒功能。

图 27.7-8 流程图例 2



27.8 I²C 的使用注意事项

本节总结了使用 I²C 接口时的注意事项。

■ I²C 的使用注意事项

● 设置 I²C 接口寄存器时的注意事项

- 设置 I²C 总线控制寄存器 (IBCR00 和 IBCR10) 之前, 必须使能 I²C 接口运行 (ICCR0:EN)。
- 主 / 从选择位 (IBCR10:MSS) 置位 (写 "1") 启动数据传输。

● 设置移位时钟频率时的注意事项

- 可使用表 27.5-4 中的 F_{sck} 公式, 通过决定 m、n 和 DMBP 值计算移位时钟频率。
- n 值为 4 时 (ICCR0:CS2 = CS1 = CS = 0), 不可选择 "DMBP=1"。

● 同时写入时的优先顺序

- 下一个字节传输和停止条件之间的竞争
IBCR10:INT 清除时对 IBCR10:MS 写 "0", MSS 位优先, 于是停止条件发生。
- 下一个字节传输和启动条件之间的竞争
IBCR10:INT 清除时对 IBCR10:SCC 写 "1", SCC 位优先, 于是启动条件发生。

● 使用软件设置时的注意事项

- 不可同时选择重复启动条件 (IBCR10:SCC=1) 和从动模式 (IBCR10:MSS=0)。
- 如果使能了中断请求使能位 (IBCR10:BEIE=1/IBCR10:INTE=1) 且中断请求标志位 (IBCR10:BER/IBCR10:INT) 的位值为 "1", 不可从中断处理返回。需清零 IBCR10:BER/IBCR10:INT 位。
- 禁止 I²C 运行 (ICCR0:EN=0) 时, 以下位需要清 "0":
 - IBCR00 寄存器的 AACKX 位、INTS 位和 WUE 位
 - 除 BER 和 BEIE 之外的 IBCR10 寄存器所有的位
 - IBSR0 寄存器所有的位

● 数据应答的注意事项

从动模式下, 以下场合之一生成数据应答:

- 接收的数据地址匹配地址寄存器 (IAAR0) 的设置的值且 IBCR00:AACKX = 0 时
- 接收通用调用地址 (00_H) 且 IBCR10:GACKE = 1 时

● 选择传输完成时间时的注意事项

- 传输完成时间选择位 (IBCR00:INTS) 只有在数据接收时 (IBSR10:TRX = 0 和 IBSR10:FBT = 0) 才有效。
- 除数据接收 (IBSR10:TRX = 1 或 IBSR10:FBT = 1) 以外, 传输完成中断 (IBCR10:INT) 始终在第 9 SCL 周期生成。
- 如果数据 ACK 取决于接收数据的内容 (比如 SM 总线使用的分组错误检查), 在对

IBCR00:INTS 位写 "1" 后通过设置数据 ACK 使能位 (IBCR10:DACKE) 控制数据 ACK (例如使用上一个的传输完成中断), 这样就可读取最新接收数据。

- 接收ACK之后可读取最新数据ACK (IBSR0:LRB) (必须在第9 SCL周期的传输完成中断期间读取 IBSR0:LRB)。如果在 IBCR00:INTS 位是 "1" 时读取 ACK, 必须在第 8 SCL 周期触发的传输完成中断期间对该位写 "0", 这样其他传输完成中断可在第 9 SCL 周期发生。

● 使用 MCU 待机模式唤醒功能时的注意事项

- 将 MCU 设置到停止和计时模式前, 将 IBCR00:WUE 位置 "1"。同样, 从停止或计时模式唤醒 MCU 之后, 清零 IBCR00:WUE (写 "0"), 以便 I²C 可尽早重启运行。
- 唤醒中断请求发生时, MCU 在振荡稳定等待时间结束后唤醒。为了防止刚唤醒时的数据丢失, 设计系统时要达到: SCL 作为第 1 周期上升、第 1 位必须在 I²C 发送触发的唤醒 (检测到 SDA 的下降沿时) 后的 100 μ s (假设最短振荡稳定等待时间为 100 μ s) 作为数据发送。
- MCU 待机模式下, 状态标志、状态机器和 I²C 总线用于 I²C 功能的输出保留在进入待机模式之前的状态。为防止整个 I²C 总线系统的挂机, 进入待机模式前需确认 IBSR0:BB = 0。
- 唤醒功能不支持 IBSR0:BB = 1 时的 MCU 移入停止或计时模式。如果 MCU 在 IBSR0:BB = 1 时进入停止或计时模式, 一检测出启动条件, 总线错误立即发生。
- 为保证 I²C 接口的正确运行, MCU 从停止或计时模式唤醒后, 无论唤醒的原因是 I²C 唤醒功能还是其他外设功能的唤醒功能 (例如外部中断), 始终要清 "0" IBCR00:WUE。

富士通提供运行 I²C 接口的样本程序。

■ 样本程序

- 允许 / 禁止 I²C 运行

使用 I²C 运行使能位 (ICCR0:EN)。

控制内容	I ² C 运行使能位 (EN)
禁止 I ² C 运行	该位清 "0"
允许 I ² C 运行	该位置 "1"

- 选择 I²C 主控或从动模式

使用主控 / 从动选择位 (IBCR10:MSS)。

控制内容	主控 / 从动选择位 (MSS)
选择主控模式	该位置 "1"
选择从动模式	该位清 "0"

- 选择移位时钟

使用时钟选择位 (ICCR0: CS4/CS3/CS2/CS1/CS0)。

- 移位时钟频率生成时，旁通分频器 m

使用分频器 m 旁通位 (ICCR0:DMBP)。

控制内容	分频器 m 旁通位 (DMBP)
旁通分频器 m	该位置 "1"

● 控制 I²C 地址应答

使用地址应答禁止位 (IBCR00:AACKX)。

控制内容	地址应答禁止位 (AACKX)
允许地址应答输出	该位清 "0"
禁止地址应答输出	该位置 "1"

● 控制 I²C 数据应答

使用数据应答使能位 (IBCR10:DACE)。

控制内容	数据应答使能位 (DACE)
允许数据应答输出	该位置 "1"
禁止数据应答输出	该位清 "0"

● 控制 I²C 通用调用地址应答

使用通用调用地址应答使能位 (IBCR10:GACE)。

控制内容	通用调用地址应答使能位 (GACE)
允许通用调用地址应答输出	该位置 "1"
禁止通用调用地址应答输出	该位清 "0"

● 重启 I²C 通信

使用启动条件输出位 (IBCR10:SCC)。

控制内容	启动条件输出位 (SCC)
重启通信	该位置 "1"

● 选择 I²C 数据接收传输完成标志 (INT)

使用数据接收传输完成标志 (INT) 的时间选择位。

控制内容	数据接收传输完成标志 (INT) 的时间选择位 (INTS)
在第 9 SCL 周期引发传输中断	该位清 "0"
在第 8 SCL 周期引发传输中断	该位置 "1"

● 中断相关的寄存器

使用以下中断级设置寄存器来设置中断级

中断源	中断级设置寄存器	中断向量
ch. 0	中断级寄存器 (ILR4) 地址 : 0007D _H	#16 地址 : 0FFDA _H

● 允许、禁止和清除中断

• 传输中断

(数据传输完成中断)。使用中断请求使能位 (IBCR10:INTE) 允许中断。

控制内容	中断请求使能位 (INTE)
禁止中断请求	该位清 "0"
允许中断请求	该位置 "1"

使用中断请求标志 (IBCR10:INT) 清除中断请求。

控制内容	中断请求标志 (INT)
清除中断请求	该位清 "0"

(总线错误发生中断)

使用中断请求使能位 (IBCR10:BEIE) 允许中断

控制内容	中断请求使能位 (BEIE)
禁止中断请求	该位清 "0"
允许中断请求	该位置 "1"

使用中断请求标志 (IBCR10:BER) 清除中断请求

控制内容	中断请求标志 (BER)
清除中断请求	该位清 "0"

- 停止中断

(停止条件检测中断)

使用中断请求使能位 (IBCR00:SPE) 允许中断。

控制内容	中断请求使能位 (SPE)
禁止中断请求	该位清 "0"
允许中断请求	该位置 "1"

使用中断请求标志 (IBCR00:SPF) 清除中断请求

控制内容	中断请求标志 (SPF)
清除中断请求	该位清 "0"

(仲裁丢失检测中断)

使用中断请求使能位 (IBCR00:ALE) 允许中断

控制内容	中断请求使能位 (ALE)
禁止中断请求	该位清 "0"
允许中断请求	该位置 "1"

使用中断请求标志 (IBCR00:ALF) 清除中断请求。

控制内容	中断请求标志 (ALF)
清除中断请求	对标志写 "0"

(启动条件检测中断)

使用中断请求使能位 (IBCR00:WUE) 允许中断。

控制内容	中断请求使能位 (WUE)
禁止中断请求	该位清 "0"
允许中断请求	该位置 "1"

使用中断请求标志 (IBCR00:WUF) 清除中断请求。

控制内容	中断请求标志 (WUF)
清除中断请求	该位清 "0"

第28章

双操作闪存

本章介绍 **64/96/160 kbit** 双操作闪存的功能和特性。

- 28.1 双操作闪存的概要
- 28.2 双操作闪存的扇区 / 存储区配置
- 28.3 双操作闪存寄存器
- 28.4 闪存自动演算的启动
- 28.5 自动演算执行状态的确认
- 28.6 闪存擦 / 写
- 28.7 双操作闪存的操作
- 28.8 闪存加密
- 28.9 双操作闪存的使用注意事项

28.1 双操作闪存的概要

双操作闪存位于 CPU 存储器映射上的 B000_H ~ BFFF_H 和 F000_H ~ FFFF_H，或 B000_H ~ BFFF_H 和 E000_H ~ FFFF_H，或 B000_H ~ FFFF_H。闪存接口电路提供自 CPU 到闪存的读取访问和编程访问。
双操作闪存由高位存储区 (16/8/4 KB × 1)* 和低位存储区 (2 KB × 2) 构成。与传统闪存产品不同的是，此闪存可在存储区内同时进行编程 / 擦除和读取。

- * 16 KB × 1(MB95F334H/F334K)
 8 KB × 1(MB95F333H/F333K)
 4 KB × 1(MB95F332H/F332K)

■ 双操作闪存的概要

使用以下方法编程 (写入) 和擦除闪存数据：

- 使用专用串行编程器写 / 擦
- 使用程序执行写 / 擦

CPU 可通过闪存接口电路发送指令实现双操作闪存写擦，所以可用装载在电路板上的器件有效地更新程序码和数据。双操作闪存的最小扇区容量为 2 KB，这是有助于管理程序 / 数据区的扇区构成。

可在双操作模式下通过执行 RAM 中的程序或闪存中的程序更新数据。擦 / 写操作和读取操作可在不同的存储区 (高位存储区 / 低位存储区) 同时进行。

双操作闪存可使用以下组合：

高位存储区	低位存储区
读取	
读取	编程 / 扇区擦除
编程 / 扇区擦除	读取
芯片擦除	

存储区的一端在编程 / 擦除时，存储区的另一端不可编程 / 扇区擦除。

MB95330H 系列

■ 双操作闪存的特性

- 扇区配置 : 8 KB × 8 bits (2 KB × 2 + 4 KB) / 12 KB × 8 bits (2 KB × 2 + 8 KB) / 20 KB × 8 bits (2 KB × 2 + 16 KB)
- 双存储区配置, 使擦 / 写操作和读取操作可同时进行
- 自动编程算法 (Embedded Algorithm)
- 内置擦除暂停 / 擦除恢复功能
- 使用数据轮询检测擦 / 写的完成
- 使用 CPU 中断检测擦 / 写的完成
- 可擦除指定扇区内的数据 (任意扇区组合)
- 兼容 JEDEC 标准命令
- 擦 / 写周期 : 100,000 次
- 闪存读取周期时间 (最短) : 1 个机器周期

■ 擦 / 写闪存

- 不可对闪存的同一个存储区同时写入数据和读取数据。
- 要对闪存的某一存储区写入数据或擦除数据, 要么执行存放在另一存储区的擦 / 写程序, 要么就是把闪存上的程序复制到 RAM, 然后执行该程序。
- 双操作闪存通过中断使能闪存和写控制的程序执行。此外, 因不必为了对存储区写数据而将程序下载到 RAM, 因而减少了程序下载时间并消除了 RAM 数据受断电影响的顾虑。

28.2 双操作闪存的扇区 / 存储区配置

本节介绍闪存的扇区 / 存储区配置。

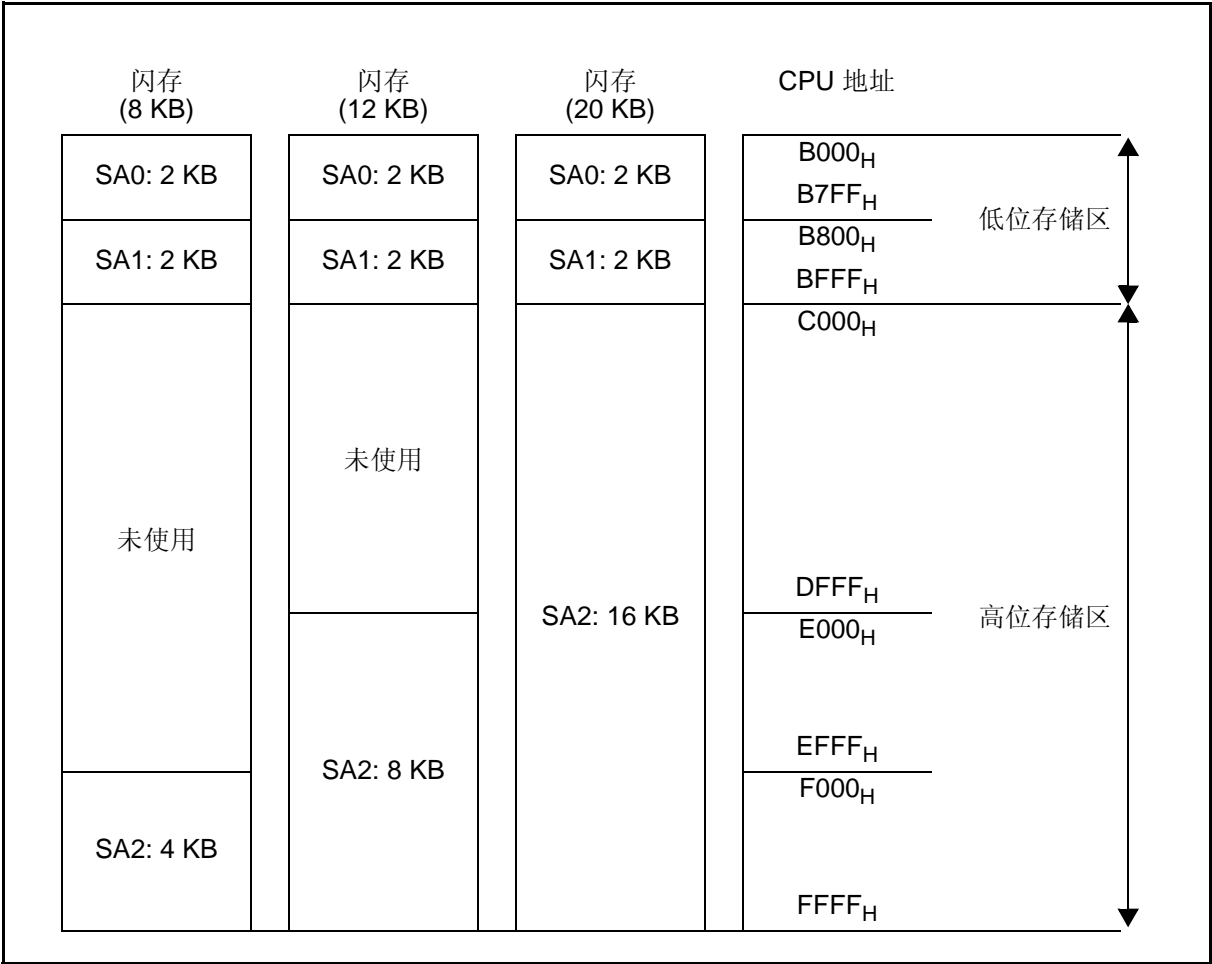
■ 双操作闪存的扇区 / 存储区配置

图 28.2-1 显示的是双操作闪存的扇区配置。各扇区的高低位地址如图所示。

● 存储区配置

闪存的低位存储区是 SA0 和 SA1，高位存储区是 SA2。

图 28.2-1 双操作闪存的扇区 / 存储区配置



MB95330H 系列

28.3 双操作闪存寄存器

本节介绍双操作闪存寄存器。

■ 双操作闪存寄存器

图 28.3-1 双操作闪存寄存器

闪存状态寄存器 2 (FSR2)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0071 _H	PEIEN	PGMEND	PTIEN	PGMTO	EEIEN	ERSEND	ETIEN	ERSTO	00000000 _B
	R/W	R(RM1),W	R/W	R(RM1),W	R/W	R(RM1),W	R/W	R(RM1),W	

闪存状态寄存器 (FSR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0072 _H	-	-	RDYIRQ	RDY	保留	IRQEN	WRE	SSEN	000X0000 _B
	R0/WX	R0/WX	R(RM1),W	R/WX	R/W0	R/W	R/W	R/W	

闪存扇区写入控制寄存器 0 (SWRE0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0073 _H	保留	保留	保留	保留	保留	SA2E	SA1E	SA0E	00000000 _B
	R/W0	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	

闪存状态寄存器 3 (FSR3)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0074 _H	-	-	-	-	ESPS	SERS	PGMS	HANG	0000XXXX _B
	R0/WX	R0/WX	R0/WX	R0/WX	R/WX	R/WX	R/WX	R/WX	

R/W	: 读 / 写 (读值与写值相同)
R(RM1),W	: 读 / 写 (读值与写值不同, 读 - 修改 - 写 (RMW) 类指令读 "1"。)
R/WX	: 只读 (可读, 写操作无效)
R/W0	: 写值是 "0", 读值与写值相同
R0/WX	: 读值是 "0", 写操作无效
-	: 未定义位
X	: 不定

28.3.1 闪存状态寄存器 2 (FSR2)

图 28.3-2 显示的是闪存状态寄存器 2 (FSR2) 的位配置。

■ 闪存状态寄存器 2 (FSR2)

图 28.3-2 闪存状态寄存器 2 (FSR2)

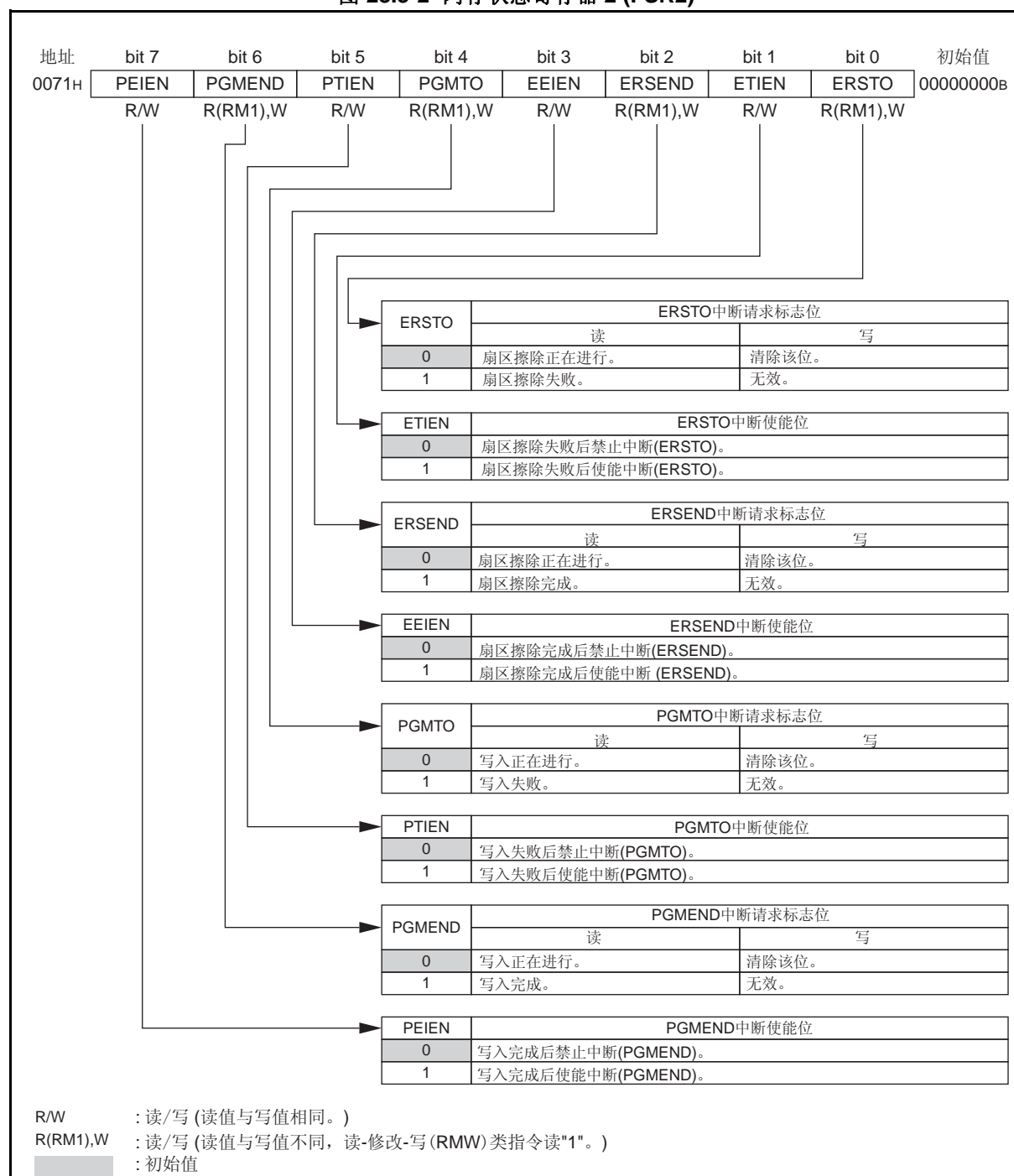


表 28.3-1 闪存状态寄存器 2 (FSR2) 的功能

位名称		功能
bit7	PEIEN: PGMEND 中断使能位	该位使能或禁止闪存写入完成后发生中断请求。 清 "0" : 即使闪存写入完成 (FSR2:PGMEND = 1), 也可防止中断请求发生。 置 "1" : 闪存写入完成 (FSR2:PGMEND = 1) 时, 引发中断请求发生。
bit6	PGMEND: PGMEND 中断请求标志位	该位显示闪存写入的完成。 闪存写入完成时, 一旦闪存自动演算结束, PGMEND 位置 "1"。 <ul style="list-style-type: none"> 如果使能写闪存完成后的中断请求发生 (FSR2:PEIEN = 1), PGMEND 位置 "1" 时, 中断请求发生。 写闪存完成后 PGMEND 位清 "0", 禁止进一步地写闪存。 写闪存失败 (FSR3:HANG = 1) 时, 该位清 "0"。 清 "0" : 清零该位。 置 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。
bit5	PTIEN: PGMTO 中断使能位	该位使能或禁止写闪存失败引发的中断请求发生。 清 "0" : 即使写闪存失败 (FSR2:PGMTO = 1), 也阻止中断请求发生。 置 "1" : 写闪存失败 (FSR2:PGMTO = 1) 时, 引发中断请求发生。
bit4	PGMTO: PGMTO 中断请求标志位	该位显示写闪存失败。 写闪存失败时, 一旦闪存自动演算失败, PGMTO 位置 "1"。 <ul style="list-style-type: none"> 如果使能写闪存完成后的中断请求发生 (FSR2:PTIEN = 1), PGMTO 位置 "1" 时, 中断请求发生。 写闪存完成后 PGMTO 位置 "1", 禁止进一步地写闪存。 清 "0" : 清零该位。 置 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。
bit3	EEIEN: ERSEND 中断使能位	该位使能或禁止闪存扇区擦除完成引发的中断请求发生。 清 "0" : 即使闪存扇区擦除完成 (FSR2:ERSEND = 1), 也阻止中断请求发生。 置 "1" : 闪存扇区擦除完成 (FSR2:ERSEND = 1) 时, 引发中断请求发生。
bit2	ERSEND: ERSEND 中断请求标志位	该位显示闪存扇区擦除完成。 闪存扇区擦除完成时, 一旦闪存自动演算完成, ERSEND 位置 "1"。 <ul style="list-style-type: none"> 如果使能闪存扇区擦除完成后的中断请求发生 (FSR2:EEIEN = 1), ERSEND 位置 "1" 时, 中断请求发生。 闪存扇区擦除完成后 ERSEND 位清 "0", 禁止进一步闪存扇区擦除。 闪存扇区擦除失败 (FSR3:HANG = 1) 时, 该位清 "0"。 清 "0" : 清零该位。 置 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。
bit1	ETIEN: ERSTO 中断使能位	该位使能或禁止闪存扇区擦除失败引发的中断请求发生。 清 "0" : 即使闪存扇区擦除失败 (FSR2:ERSTO = 1), 也阻止中断请求发生。 置 "1" : 闪存扇区擦除失败 (FSR2:ERSTO = 1) 时, 引发中断请求发生。
bit0	ERSTO: ERSTO 中断请求标志位	该位显示闪存扇区擦除失败。 闪存扇区擦除失败时, 一旦闪存自动演算失败, ERSTO 位置 "1"。 <ul style="list-style-type: none"> 如果使能闪存扇区擦除失败后的中断请求发生 (FSR2:ETIEN = 1), ERSTO 位置 "1" 时, 中断请求发生。 闪存扇区擦除完成后 ERSTO 位置 "1", 禁止进一步闪存扇区擦除。 清 "0" : 清零该位。 置 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。

28.3.2 闪存状态寄存器 (FSR)

图 28.3-3 显示闪存状态寄存器 (FSR) 的位配置。

■ 闪存状态寄存器 (FSR)

图 28.3-3 闪存状态寄存器 (FSR)

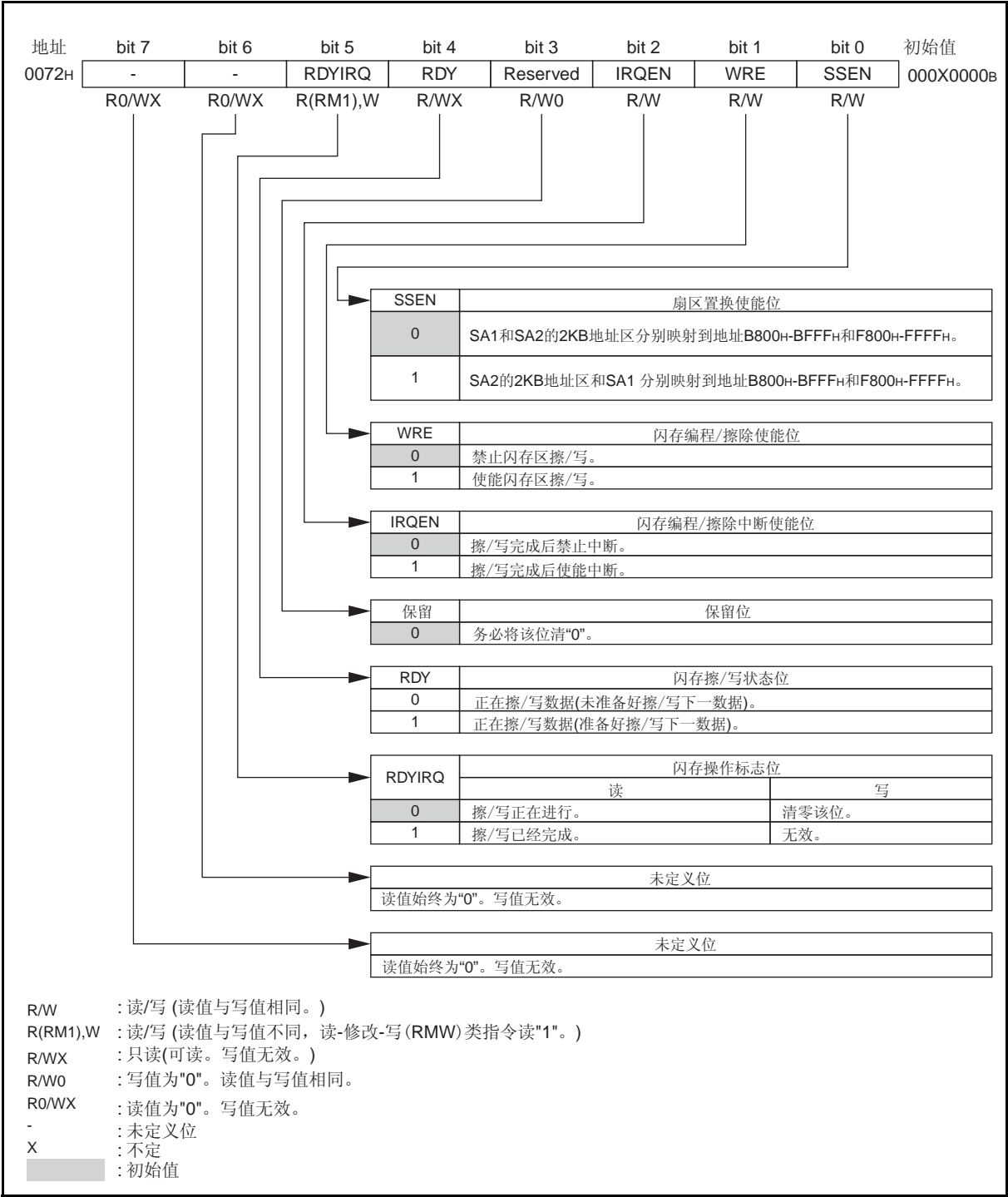
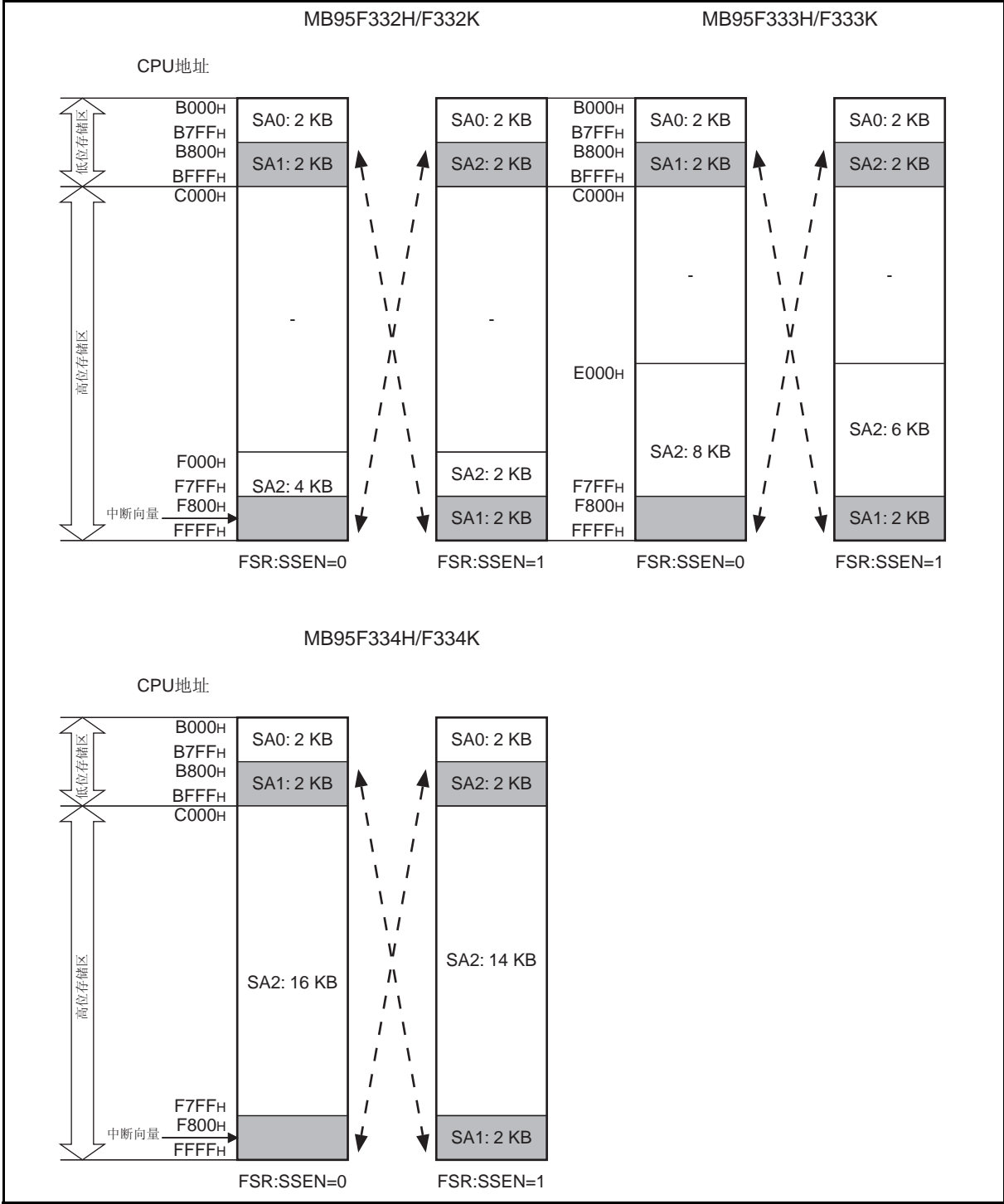


表 28.3-2 闪存状态寄存器 (FSR) 的功能

位名称		功能
bit7, bit6	未定义位	读值始终为 "0"。写操作无效。
bit5	RDYIRQ: 闪存操作标志位	<p>该位指示闪存的工作状态。</p> <p>闪存编程擦除结束后，闪存自动演算结束可使 RDYIRQ 位置 "1"。</p> <ul style="list-style-type: none"> 闪存擦 / 写完成触发中断使能 (FSR:IRQEN=1)，若 RDYIRQ 位置 "1"，则产生中断请求。 闪存擦 / 写完成后，RDYIRQ 位清 "0" 禁止执行闪存擦 / 写操作。 <p>清 "0": 该位清零。</p> <p>置 "1": 对操作无影响。</p> <p>使用读 - 修改 - 写 (RMW) 类指令读取时，该位始终读 "1"。</p>
bit4	RDY: 闪存擦 / 写状态位	<p>该位指示闪存的擦 / 写状态。</p> <ul style="list-style-type: none"> RDY 位清 "0" 时，不能执行闪存擦 / 写。 RDY 位清 "0" 时，也可接受读取 / 复位命令。擦 / 写完成后，RDY 位置 "1"。 擦 / 写命令发出后，须延迟两个机器时钟 (MCLK) 周期，RDY 位方可清 "0"。发出擦 / 写指令后，等待两个机器时钟周期 (例如：插入两次 NOP) 再读取该位。
bit3	保留位	该位须始终清 "0"。
bit2	IRQEN: 闪存擦 / 写中断使能位	<p>该位使能 / 禁止闪存擦 / 写完成产生的中断请求。</p> <p>清 "0": 闪存操作标志位置 "1"(FSR:RDYIRQ = 1) 时，不产生中断请求。</p> <p>置 "1": 闪存操作标志位置 "1"(FSR:RDYIRQ = 1) 时，产生中断请求。</p>
bit1	WRE: 闪存擦 / 写使能位	<p>该位可使能 / 禁止擦 / 写闪存区的数据。</p> <p>启动闪存擦 / 写命令前，WRE 置位。</p> <p>清 "0": 禁止擦 / 写信号的产生，即使输入擦 / 写命令。</p> <p>置 "1": 允许执行闪存擦 / 写操作，当输入擦 / 写命令时。</p> <ul style="list-style-type: none"> 不执行闪存擦 / 写操作时，请将 WRE 位清 "0" 以防止意外地向闪存擦 / 写数据。 写入闪存时，FSR:WRE 置 "1" 允许闪存写数据，根据待写入数据的闪存扇区设置闪存扇区写控制寄存器 (SWRE0)。禁止闪存写操作时 (FSR:WRE=0)，即使闪存扇区写控制寄存器 (SWRE0) 置 "1" 允许闪存编程，也不可执行闪存数据写入操作。
bit0	SSEN: 扇区置换使能位	<p>该位用于在双操作模式下用高位存储器内 SA2 的 2 KB 地址区 (内有中断向量) 置换低位存储区的 SA1。</p> <p>清 "0": 将 SA1 映射到 B800_H - BFFF_H，SA2 的 2 KB 地址区映射到 F800_H - FFFF_H。</p> <p>置 "1": 将 SA2 的 2 KB 地址区映射到 B800_H-BFFF_H，SA1 映射到 F800_H-FFFF_H。</p>

图 28.3-4 以 FSR:SSEN 值访问扇区映射



MB95330H 系列

28.3.3 闪存扇区写入控制寄存器 0 (SWRE0)

闪存接口带有闪存扇区写入控制寄存器 0 (SWRE0) 用以执行闪存写保护功能。

■ 闪存扇区写入控制寄存器 0 (SWRE0)

闪存扇区写控制寄存器 0 (SWRE0) 具有使能 / 禁止对各个扇区写入数据的位 (SA0 ~ SA2)。各位的初始值为 "0"，意味着禁止写入数据。对 SWRE0 的 SAxE 位写 "1" 使能对应该位的扇区的数据写入。对 SWRE0 的 SAxE 位写 "0" 防止失误将数据写入对应该位的扇区。对 SWRE0 的某个位写 "0" 时，即使后来再写 "1"，数据不能写入该位对应的扇区。要重写数据，需要进行复位操作。

图 28.3-5 闪存扇区写控制寄存器 0 (SWRE0)

SWRE0	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	保留	保留	保留	保留	保留	SA2E	SA1E	SA0E	00000000 _B
0073 _H	R/W0	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	

R/W : 读 / 写 (读值与写值相同。)

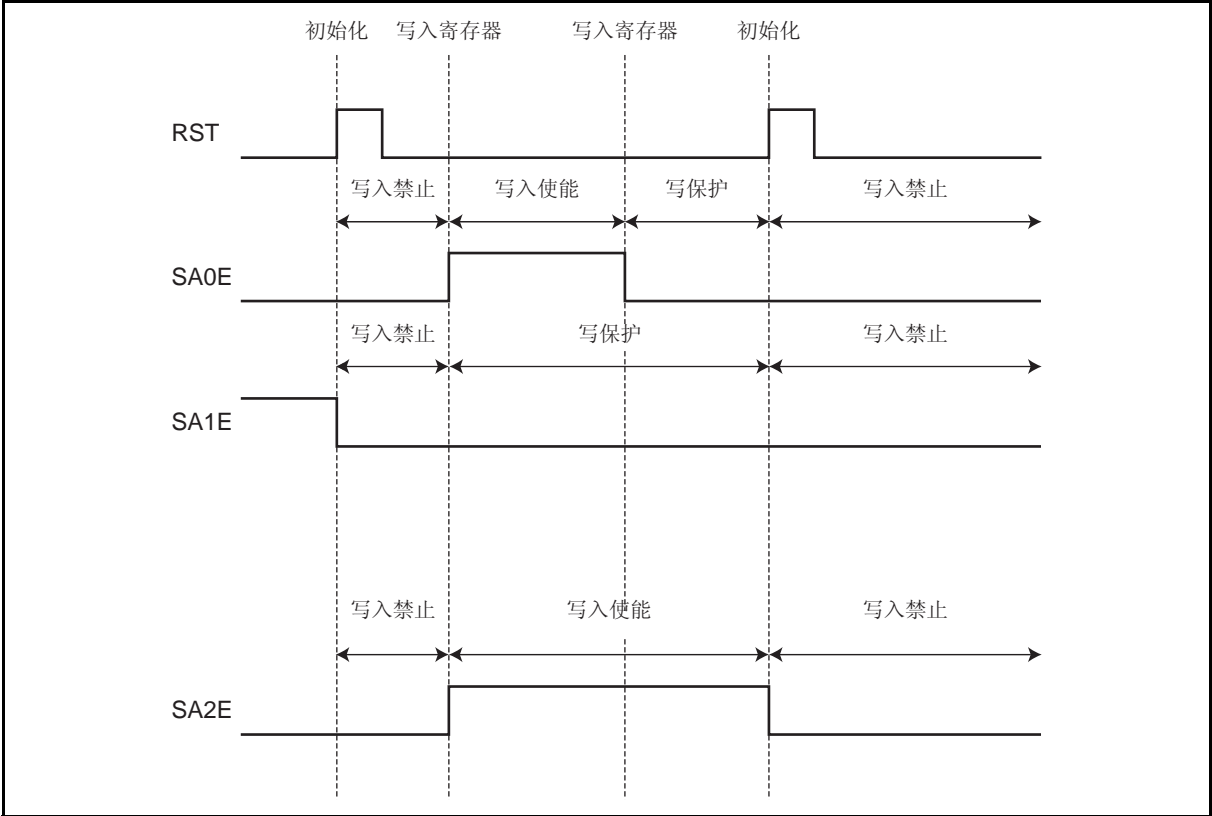
R/W0 : 写值为 "0"。读值与写值相同。

只可以字节对 SWRE0 写数据。禁止用位操作指令设定 SWRE0 的位。

表 28.3-3 闪存扇区写入控制寄存器 0 (SWRE0) 的功能

位名称		功能								
bit7 ~ bit3	保留位	始终将这几个位清 "0"。								
bit2 ~ bit0	SA2E ~ SA0E: 写功能设定位	<p>这三个位用于设定防止数据失误写入闪存扇区的功能。对 SWRE0 的位写 "1" 使能该位对应的扇区的数据写入。对 SWRE0 的位写 "0" 防止将数据失误写入该位对应的扇区。此外，复位该位将其初始化为 "0" (禁止写入)。</p> <p>写入功能设定位一览表及其对应闪存扇区</p> <table><tr><th>位名称</th><th>闪存的对应扇区</th></tr><tr><td>SA2E</td><td>SA2</td></tr><tr><td>SA1E</td><td>SA1</td></tr><tr><td>SA0E</td><td>SA0</td></tr></table> <p>禁止写入 : SAxE 为 "0"。在不清 "0" 闪存扇区写入控制寄存器 0 (SWRE0) 的 SAxE 位的状态下，通过将对应扇区的 SAxE 位置 "1"，可使能对扇区的数据写入。(这是复位 SAxE 后的状态)。</p> <p>使能写入 : SAxE 为 "1"。数据可写入 SAxE 位对应的扇区。</p> <p>写保护 : SAxE 为 "0"。在清 "0" 闪存扇区写入控制寄存器 0 (SWRE0) 的 SAxE 位的状态下，即使将对应扇区的 SAxE 位置 "1"，也不使能扇区的数据写入。</p>	位名称	闪存的对应扇区	SA2E	SA2	SA1E	SA1	SA0E	SA0
位名称	闪存的对应扇区									
SA2E	SA2									
SA1E	SA1									
SA0E	SA0									

图 28.3-6 闪存扇区写入控制寄存器 0 (SWRE0) 决定的闪存写入禁止、写入使能、写保护状态示例



写入禁止：

SAxE 为 "0"。在不清 "0" 闪存扇区写入控制寄存器 0 (SWRE0) 的 SAxE 位的状态下，通过将对应扇区的 SAxE 位置 "1"，可启用对扇区的数据写入。（这是复位 SAxE 后的状态）。

写入使能：

SAxE 为 "1"。数据可写入 SAxE 位对应的扇区。

写保护：

SAxE 为 "0"。在清 "0" 闪存扇区写入控制寄存器 0 (SWRE0) 的 SAxE 位的状态下，即使将对应扇区的 SAxE 位置 "1"，也不启用扇区的数据写入。

■ 设定 SWRE0 寄存器的注意事项

FSR:SSEN 清 "0" 时，要对闪存的 SA0 (B000_H-B7FF_H) 或 SA1 (B800_H-BFFF_H) 位写入数据或从该位擦除数据，需先将 SWRE0 寄存器的 SA0E 位和 SA1E 位置 "1"。

FSR:SSEN 置 "1" 时，要写入数据和擦除数据，需先将 SWRE0 寄存器的 SA0E、SA1E 和 SA2E 位置 "1"。

关于闪存的扇区映射详情，参见 "图 28.3-4 以 FSR:SSEN 值访问扇区映射"。

28.3.4 闪存状态寄存器 3 (FSR3)

图 28.3-7 显示闪存状态寄存器 3 (FSR3) 的位配置。

■ 闪存状态寄存器 3 (FSR3)

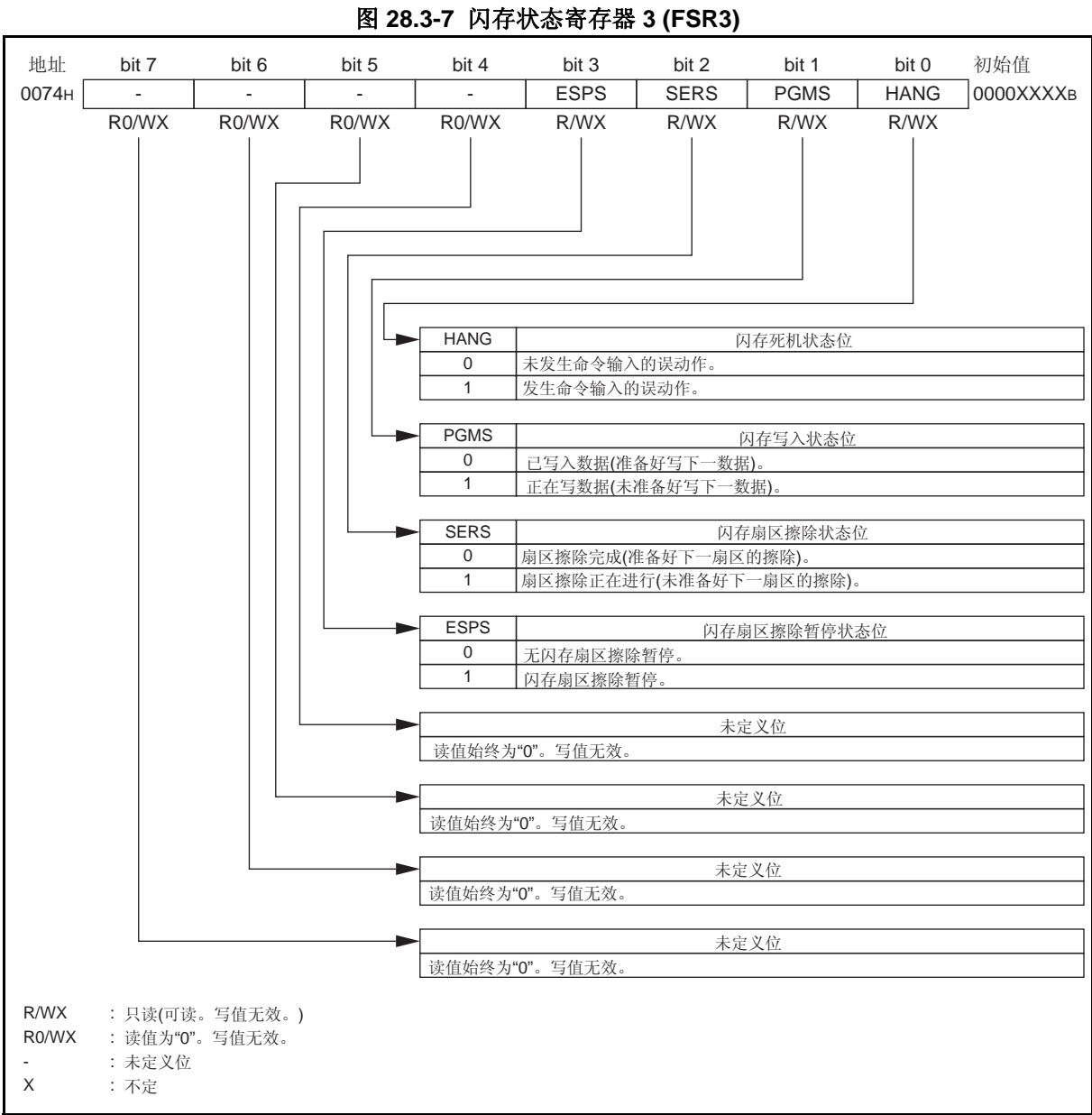


表 28.3-4 闪存状态寄存器 3 (FSR3) 的功能

位名称		功能
bit7 ~ bit4	未定义位	读值始终为 "0"。写值无效。
bit3	ESPS: 闪存扇区擦除暂停状态位	该位显示闪存扇区擦除暂停状态。 <ul style="list-style-type: none">• ESPS 位置 "1", 代表闪存扇区擦除已经暂停。• ESPS 位清 "0", 代表无闪存扇区擦除暂停。• 在发出扇区擦除暂停命令和 ESPS 位置 "1" 之间有两个机器时钟 (MCLK) 周期的延迟。发出扇区擦除暂停命令后, 经过两个机器时钟周期的等待 (即插入 NOP 两次) 再读取该位。
bit2	SERS: 闪存扇区擦除状态位	该位显示闪存扇区擦除状态。 <ul style="list-style-type: none">• SERS 位置 "1", 代表扇区擦除正在进行。• SERS 位清 "0", 代表扇区擦除完成。• 在发出扇区擦除暂停命令和 SERS 位置 "1" 之间有两个机器时钟 (MCLK) 周期的延迟。发出扇区擦除暂停命令后, 经过两个机器时钟周期的等待 (即插入 NOP 两次) 再读取该位。
bit1	PGMS: 闪存写入状态位	该位显示闪存写入状态。 <ul style="list-style-type: none">• PGMS 位置 "1", 代表数据正在写入闪存。• PGMS 位清 "0", 代表数据已经写入闪存。• 在发出扇区擦除暂停命令和 PGMS 位置 "1" 之间有两个机器时钟 (MCLK) 周期的延迟。发出扇区擦除暂停命令后, 经过两个机器时钟周期的等待 (即插入 NOP 两次) 再读取该位。• <u>在机器时钟 (MCLK) 周期长于 1 μs 的条件下, PGMS 位将不确定。使用该位时, 机器时钟 (MCLK) 周期要短于 1 μs。</u>
bit0	HANG: 闪存死机状态位	该位显示闪存是否有误动作。 <ul style="list-style-type: none">• HANG 位置 "1", 代表命令输入的误动作发生。• HANG 位清 "0", 代表至今未发生命令输入的误动作。• 在发出扇区擦除暂停命令和 HANG 位置 "1" 之间有两个机器时钟 (MCLK) 周期的延迟。发出扇区擦除暂停命令后, 经过两个机器时钟周期的等待 (例如: 插入 NOP 两次) 再读取该位。

■ 闪存状态寄存器 2、闪存状态寄存器 3 和 RDY 位 (FSR:bit4) 的状态例

图 28.3-8 闪存写入时的 FSR2:PGMEND

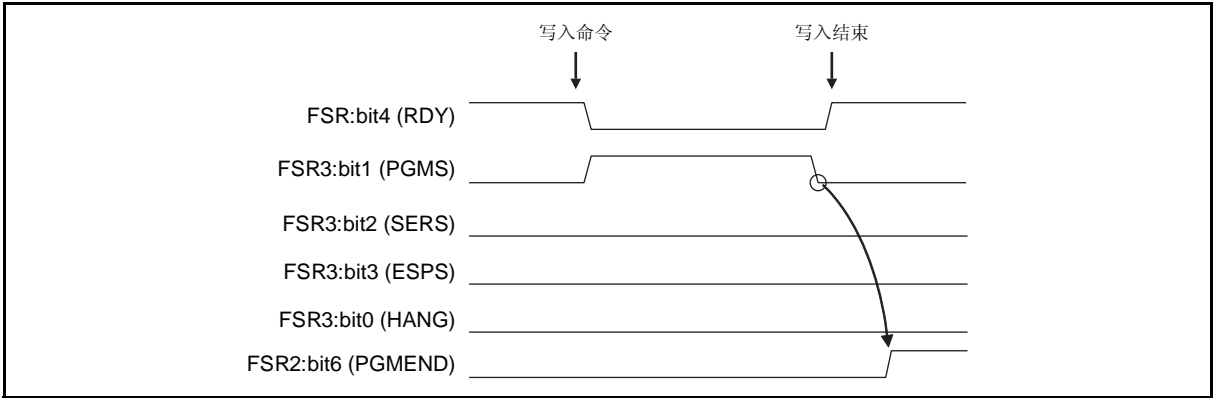


图 28.3-9 闪存写入失败时的 FSR2:PGMTO

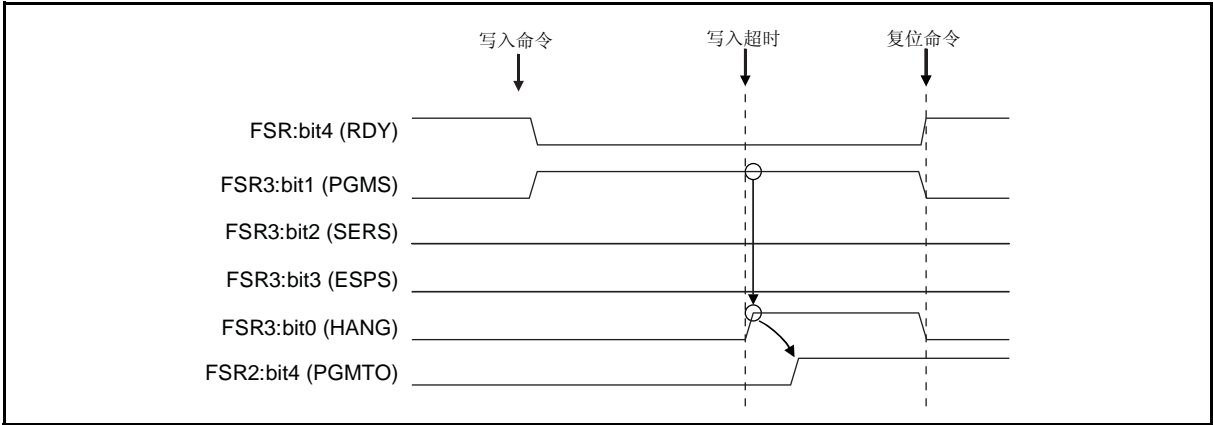


图 28.3-10 闪存扇区擦除时的 FSR2:ERSEND

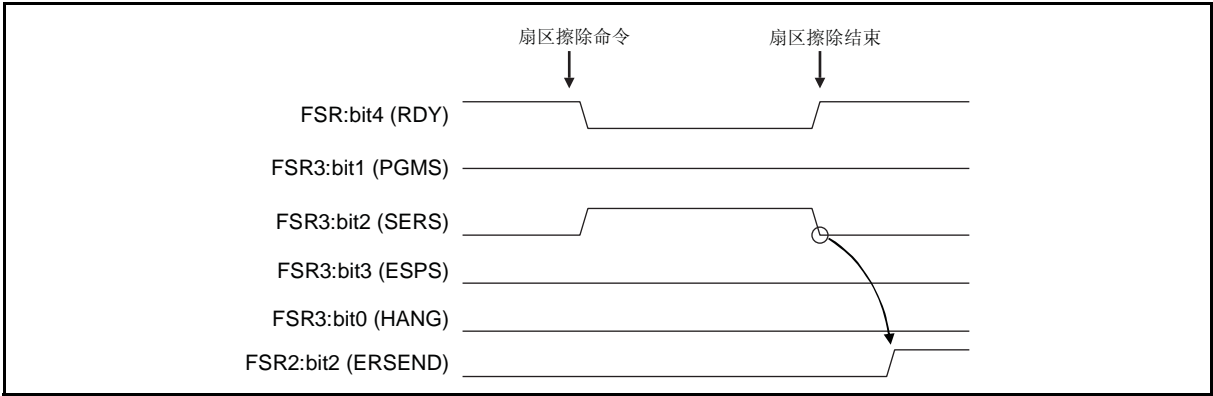


图 28.3-11 闪存扇区擦除失败时的 FSR2:ERSTO

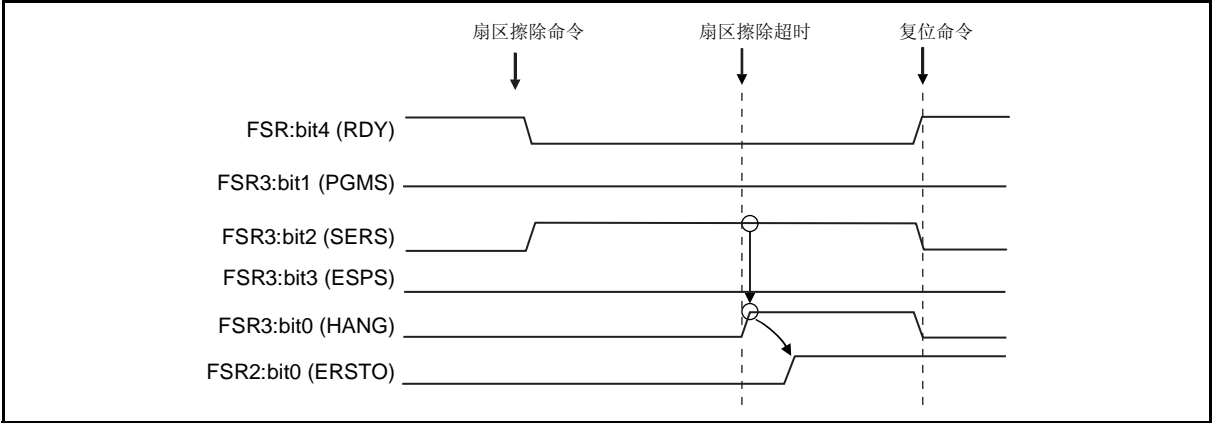


图 28.3-12 闪存扇区擦除暂停并且闪存写入正在进行时的 FSR2:PGMEND 和 FSR2:ERSEND

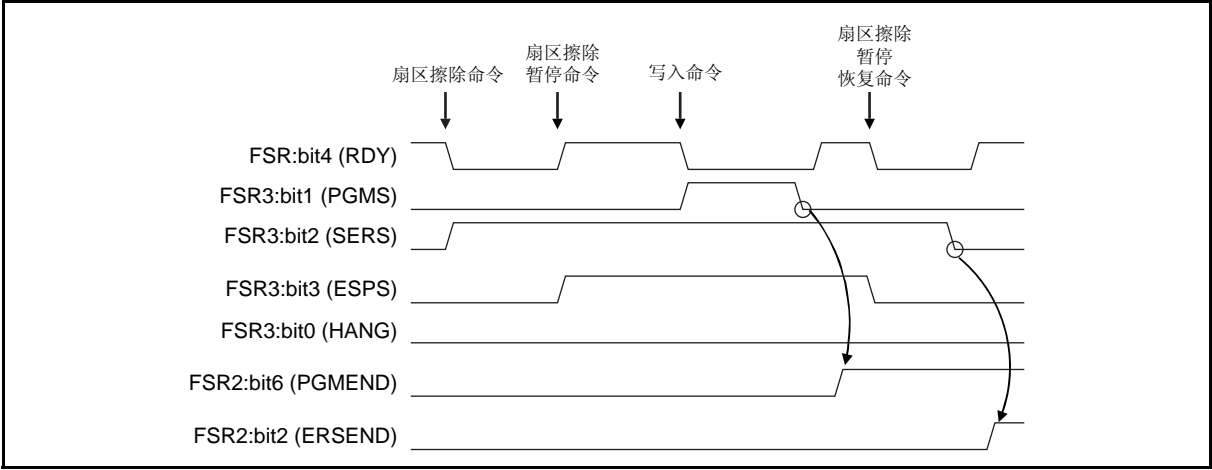


图 28.3-13 闪存扇区擦除暂停并且闪存写入失败时的 FSR2:PGMTO 和 FSR2:ERSEND

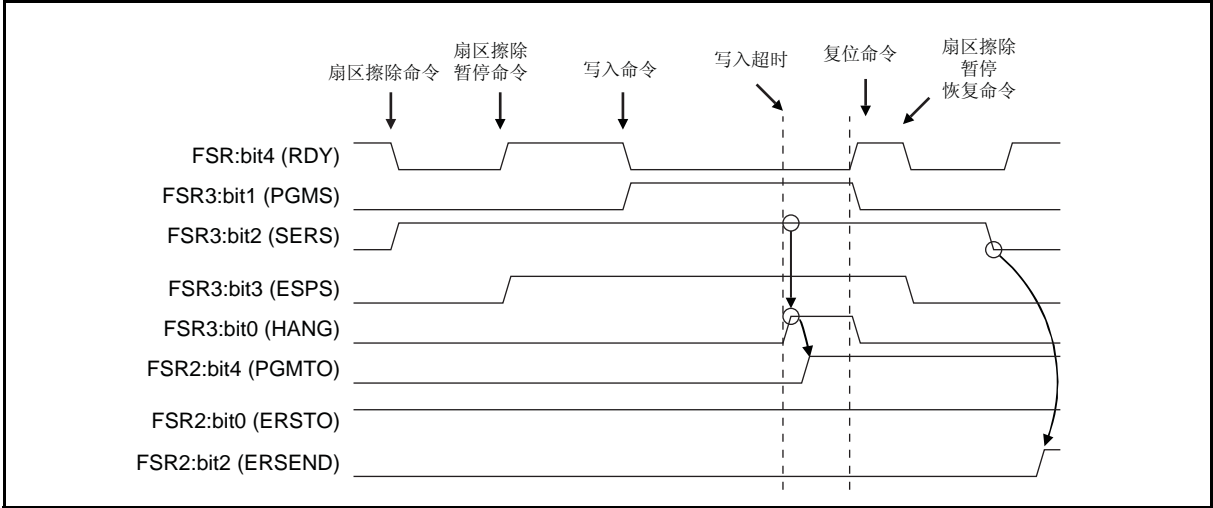


图 28.3-14 闪存扇区擦除时的 FSR2:ERSEND

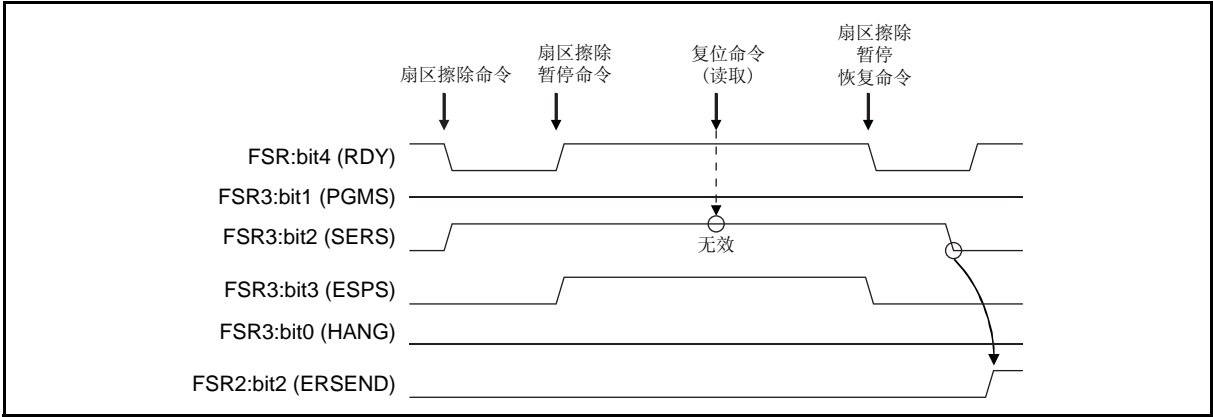
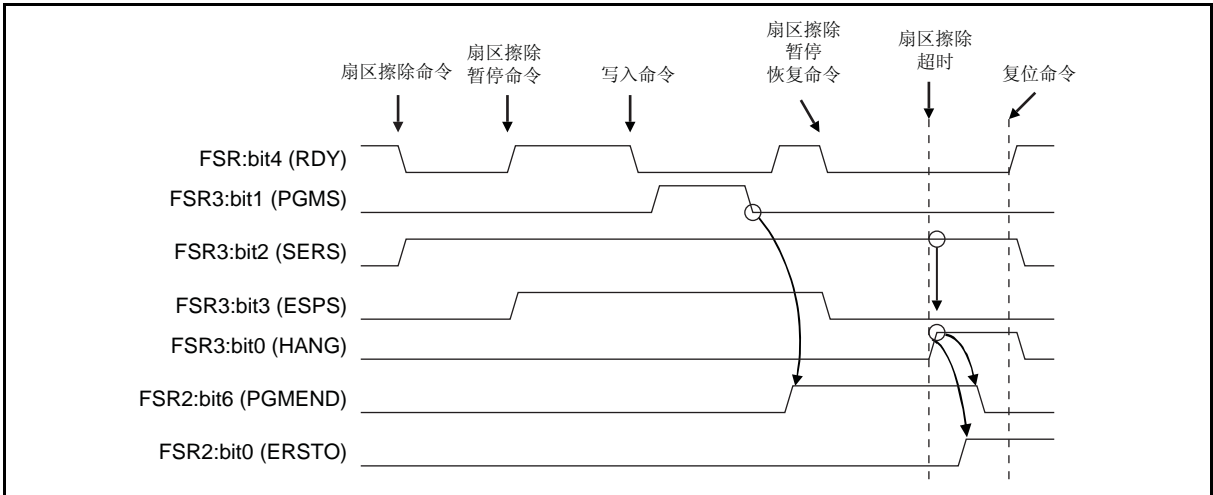


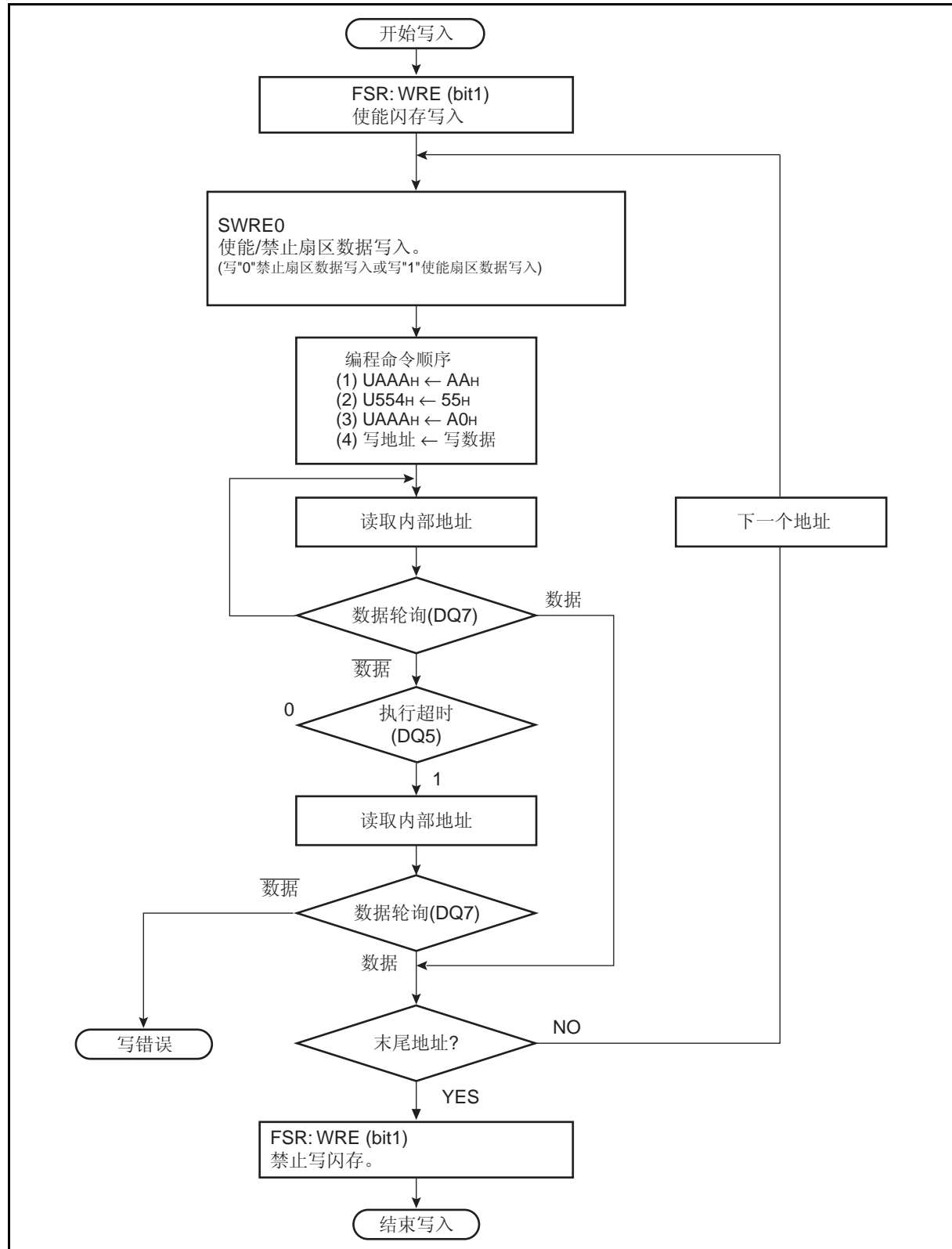
图 28.3-15 恢复扇区擦除后，闪存扇区擦除失败时的 FSR2:PGMEND 和 FSR2:ERSTO



闪存扇区写入控制寄存器 (SWRE0) 设定流程图

将 FSR:WRE 位置 "1" 以使能闪存写入，然后分别将 SWRE0 寄存器的对应位置 "1" 或清 "0" 来使能或禁止扇区数据写入。

图 28.3-16 使能 / 禁止闪存写入的样本程序



■ **设定 (FSR:WRE) 的注意事项**

要对闪存写数据，需将 FSR:WRE 置 "1" 以使能闪存写入，然后设定 SWRE0 寄存器。
清 "0" FSR:WRE 位可禁止闪存写入，即使将 SWRE0 寄存器中对应扇区的位置 "1" 来使
能写入，也不可写访问该闪存扇区。

MB95330H 系列

28.4 闪存自动演算的启动

有四种命令可启动闪存自动演算：读取 / 复位、编程、整片擦除和扇区擦除。扇区擦除命令可暂停和恢复扇区擦除。

■ 命令顺序表

表 28.4-1 列出闪存擦 / 写所需的命令。

表 28.4-1 命令顺序

命令顺序	总线写周期	第一个总线写周期		第二个总线写周期		第三个总线写周期		第四个总线写周期		第五个总线写周期		第六个总线写周期	
		地址	数据	地址	数据	地址	数据	地址	数据	地址	数据	地址	数据
读取 / 复位 *	1	F _X XX _H	F0 _H	-	-	-	-	-	-	-	-	-	-
	4	UAAA _H	AA _H	U554 _H	55 _H	UAAA _H	F0 _H	RA	RD	-	-	-	-
编程	4	UAAA _H	AA _H	U554 _H	55 _H	UAAA _H	A0 _H	PA	PD	-	-	-	-
芯片擦除	6	XAAA _H	AA _H	X554 _H	55 _H	XAAA _H	80 _H	XAAA _H	AA _H	X554 _H	55 _H	XAAA _H	10 _H
扇区擦除	6	UAAA _H	AA _H	X554 _H	55 _H	UAAA _H	80 _H	UAAA _H	AA _H	U554 _H	55 _H	SA	30 _H
暂停扇区擦除		扇区擦除时对地址 "UXXX _H " 写数据 "B0 _H " 会暂停擦除。											
恢复扇区擦除		扇区擦除时对地址 "UXXX _H " 写数据 "30 _H " 会暂停扇区擦除。											

RA : 读取地址
PA : 编程地址
SA : 扇区地址 (指定扇区的任意地址)
RD : 读取数据
PD : 编程数据
U : 高 4 位的值与 RA、PA 和 SA 的值相同
F_X : FF/FE
X : 任意地址
*: 两个命令都可把闪存复位到读取模式。

注：

- 上表中的地址是 CPU 存储器映射上的值。所有的地址和数据都是十六进制值。"X" 指任意值。
- 表中的地址 "U" 不是任意的，而是指高 4 位 (bit15 ~ bit12)。高 4 位的值须与 RA 和 PA 的值相同。
例：若 RA = C48E_H，则 U = C；若 PA = 1024_H，则 U=1
若 SA = 3000_H，则 U = 3
- 只有使能全部扇区的数据写入时，芯片擦除命令才可接受。如果闪存扇区编程控制寄存器 0(SWRE0)的任何扇区中的位清"0"(禁止对该扇区写入数据)，芯片擦除命令将被忽略。

■ 命令发出时的注意事项

从命令顺序表中发出命令时，请注意以下两点：

- 发出第一个命令前，要使能对相应扇区的数据写入。
- 保证从第一个命令，"U" 代表的高 4 位 (bit15 ~ bit12) 的值与 RA、PA 和 SA 的高 4 位的值相同。

如果上記两点不能遵守，命令不能被正常识别。而命令不能被正常识别时，需进行复位以初始化闪存的命令顺序发生器。

MB95330H 系列

28.5 自动演算执行状态的确认

闪存使用自动演算执行擦 / 写流程，所以可使用硬件时序标志确认其内部的工作状态。

■ 硬件时序标志

● 硬件时序标志的概要

硬件时序标志由以下 4 位输出构成：

- 数据轮询标志 (DQ7)
- 跳转位标志 (DQ6)
- 执行超时标志 (DQ5)
- 扇区擦除定时器标志 (DQ3)

硬件时序标志可显示写命令、芯片擦除命令或扇区擦除命令是否结束，是否可写入擦除码。

设定命令时序后，可通过读访问闪存的目标扇区的地址确认硬件时序标志的值。需注意硬件时序标志只输出到发出命令的存储区。

表 28.5-1 显示硬件时序标志的位分配。

表 28.5-1 硬件时序标志的位分配

位号	7	6	5	4	3	2	1	0
硬件时序标志	DQ7	DQ6	DQ5	-	DQ3	-	-	-

- 要确认自动写入、芯片擦除或扇区擦除命令是否正在执行或已经结束，请检查硬件时序标志或闪存状态寄存器的闪存编程 / 擦除状态位 (FSR:RDY)。擦 / 写终止后，闪存返回读取 / 复位状态。
- 创建写入 / 擦除程序时，先使用 DQ3、DQ5、DQ6 和 DQ7 标志确认自动写入 / 擦除已停止，然后再读取数据。
- 硬件时序标志也可用于确认第 2 扇区擦除代码写入和之后的执行是否有效。

● 硬件时序标志说明

表 28.5-2 介绍硬件时序标志的功能。

表 28.5-2 硬件时序标志功能一览

状态		DQ7	DQ6	DQ5	DQ3
正常工作时的 状态切换	写 → 写完成 (写地址被指定时)	$\overline{\text{DQ7}} \rightarrow \text{DATA: 7}$	跳转 → DATA: 6	0 → DATA: 5	0 → DATA: 3
	芯片 / 扇区擦除 → 擦除完成	0 → 1	跳转 → 停止	0 → 1	1
	扇区擦除等待 → 擦除开始	0	跳转	0	0 → 1
	擦除 → 扇区擦除暂停 (扇区正被擦除)	0 → 1	跳转 → 1	0	1 → 0
	扇区擦除暂停 → 恢复擦除 (扇区正被擦除)	1 → 0	1 → 跳转	0	0 → 1
	扇区擦除暂停中 (扇区未被擦除)	DATA: 7	DATA: 6	DATA: 5	DATA: 3
异常工作时	写	$\overline{\text{DQ7}}$	跳转	1	0
	芯片 / 扇区擦除	0	跳转	1	1

MB95330H 系列

28.5.1 数据轮询标志 (DQ7)

数据轮询标志 (DQ7) 是硬件时序标志。该标志使用数据轮询功能显示自动演算正在执行或已经完成。

■ 数据轮询标志 (DQ7)

表 28.5-3 和表 28.5-4 分别显示正常工作时的和异常工作时的数据轮询标志的状态转换。

表 28.5-3 数据轮询标志的状态转换 (正常工作时)

工作状态	写 → 写完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除开始	扇区擦除 → 扇区擦除暂停 (扇区正被擦除)	扇区擦除暂停 → 擦除恢复 (扇区正被擦除)	扇区擦除暂停中 (扇区未被擦除)
DQ7	DQ7 → DATA: 7	0 → 1	0	0 → 1	1 → 0	DATA: 7

表 28.5-4 数据轮询标志的状态转换 (异常工作时)

工作状态	编程	整片 / 扇区擦除
DQ7	DQ7	0

● 写入时

执行自动写入演算过程中发生读访问时，闪存输出 DQ7 的最后写数据的 bit7 的反值。
如果自动写入演算完成后发生读访问，闪存将读访问地址读取值的 bit7 输出到 DQ7。

● 芯片 / 扇区擦除

执行芯片 / 扇区擦除演算过程中读访问当前正在擦除的扇区时，闪存的 bit7 输出 "0"。芯片 / 扇区擦除完成后，闪存的 bit7 输出 "1"。

● 扇区擦除暂停时

- 读访问发生且扇区擦除暂停时，如果读地址是正在擦除的扇区，闪存输出 "1" 到 DQ7。否则，闪存输出读地址读取值的 bit7 (DATA:7) 到 DQ7。
- 参考数据轮询标志 (DQ7) 和跳转位标志 (DQ6)，可确定闪存是否进入扇区擦除暂停状态或正在擦除哪一个扇区。

注：

只要自动演算开始，对指定地址的读访问便被忽略。数据轮询标志 (DQ7) 置 "1" 后，可读取数据。需先读访问确认数据轮询完成，然后进行自动演算结束后的数据读取。

MB95330H 系列

28.5.2 跳转位标志 (DQ6)

跳转位标志 (DQ6) 是硬件时序标志。该标志使用跳转位功能显示自动演算是否正在执行或已终止。

■ 跳转位标志 (DQ6)

表 28.5-5 和 表 28.5-6 分别显示正常工作时的和异常工作时的跳转位标志的状态转换。

表 28.5-5 跳转位标志的状态转换 (正常工作时)

工作状态	写 → 写完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除开始	扇区擦除 → 扇区擦除暂停 (扇区正被擦除)	扇区擦除暂停 → 擦除恢复 (扇区正被擦除)	扇区擦除暂停中 (扇区未被擦除)
DQ6	跳转 → DATA: 6	跳转 → 停止	跳转	跳转 → 1	1 → 跳转	DATA: 6

表 28.5-6 跳转位标志的状态转换 (异常工作时)

工作状态	编程	整片 / 扇区擦除
DQ6	跳转	跳转

- 写入和芯片 / 扇区擦除时
 - 正在执行自动写入演算或芯片擦除 / 扇区擦除演算时连续进行读访问的话，每次读取时闪存在 "1" 和 "0" 之间跳转输出。
 - 自动写入演算或芯片擦除 / 扇区擦除演算终止后连续读访问的话，每次读取时闪存输出读地址读取的值的 bit6 (DATA:6)。
- 扇区擦除暂停
 - 扇区擦除暂停时进行读访问，若读地址是正在擦除的扇区，则闪存输出 "1"。否则，闪存输出读地址的读取的值的 bit6 (DATA: 6)。

注：

使用双操作闪存 (在闪存上执行闪存写入控制程序) 时，不可使用跳转位标志 (DQ6) 确认擦 / 写的工作状态。关于写程序，详情参见 "28.9 双操作闪存的使用注意事项"。

该注意对于在 RAM 上执行闪存写入控制程序的场合不适用。

28.5.3 执行超时标志 (DQ5)

执行超时标志 (DQ5) 是硬件时序标志，表示自动演算的执行时间已经超过闪存的指定时间 (擦 / 写所需)。

■ 执行超时标志 (DQ5)

表 28.5-7 和表 28.5-8 分别显示在正常工作和异常工作时执行超时标志的状态转换。

表 28.5-7 执行超时标志的状态转换 (正常工作)

工作状态	写 → 写完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除开始	扇区擦除 → 扇区擦除暂停 (扇区正被擦除)	扇区擦除暂停 → 擦除恢复 (扇区正被擦除)	扇区擦除暂停中 (扇区未被擦除)
DQ5	0 → DATA: 5	0 → 1	0	0	0	DATA: 5

表 28.5-8 执行超时标志的状态转换 (异常工作时)

工作状态	编程	整片 / 扇区擦除
DQ5	1	1

● 编程和整片 / 扇区擦除时

使用编程或整片 / 扇区擦除自动演算执行读访问时，演算执行时间在指定时间 (擦 / 写所需) 内，该标志输出 "0"; 若演算时间超出指定时间，该标志输出 "1"。

执行超时标志 (DQ5) 用于检查擦 / 写成败，与自动演算的执行或终止无关。执行超时标志 (DQ5) 输出 "1" 时，若数据轮询功能或跳转位功能的自动演算仍在进行，则说明编程失败。

例：在已写 "0" 的闪存地址上写 "1" 时，闪存被锁定，防止自动演算终止、有效数据从数据轮询标志 (DQ7) 输出。因为跳转位标志 (DQ6) 不停止跳转，时限被超出并且执行超时标志 (DQ5) 输出 "1"。执行超时标志 (DQ5) 输出 "1" 的状态说明闪存未被正确使用，并非闪存有缺陷。当这种状态发生时，需执行复位命令。

MB95330H 系列

28.5.4 扇区擦除定时器标志 (DQ3)

扇区擦除定时器标志 (DQ3) 是硬件时序标志。该标志显示扇区擦除命令开始后闪存是否在等待扇区擦除。

■ 扇区擦除定时器标志 (DQ3)

表 28.5-9 和表 28.5-10 分别显示正常工作时的扇区擦除定时器标志的状态转换。

表 28.5-9 扇区擦除定时器标志的状态转换 (正常工作时)

工作状态	写 → 写完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除开始	扇区擦除 → 扇区擦除暂停 (扇区正被擦除)	扇区擦除暂停 → 擦除恢复 (扇区正被擦除)	扇区擦除暂停 (扇区不正被擦除)
DQ3	0 → DATA: 3	1	0 → 1	1 → 0	0 → 1	DATA: 3

表 28.5-10 扇区擦除定时器标志的状态转换 (异常工作时)

工作状态	编程	整片 / 扇区擦除
DQ3	0	1

● 扇区擦除时

- 扇区擦除命令开始后进行读访问的话，扇区擦除定时器标志 (DQ3) 在扇区擦除等待期间输出 "0"。如果扇区擦除等待期间结束，标志输出 "1"。
- 数据轮询功能或跳转位功能显示擦除演算正在进行 (DQ7 = 0, DQ6 显示跳转输出) 时，扇区擦除定时器标志 (DQ3) 置 "1" 表示扇区擦除正在进行。随后如果设定除扇区擦除暂停命令以外的其他命令，该命令将被忽略，直到扇区擦除终止。
- 扇区擦除定时器标志 (DQ3) 清 "0"，闪存可接受扇区擦除命令。在对闪存写扇区擦除命令前，需确认扇区擦除定时器标志 (DQ3) 清 "0"。若该标志置 "1"，闪存可能不接受暂停的扇区擦除命令。

● 扇区擦除暂停时

扇区擦除暂停时进行读访问，若读访问的地址是正在擦除的扇区地址，闪存输出 "1"。若读访问的地址不是正在擦除的扇区地址，闪存输出读地址读取的值的 bit3 (DATA: 3)。

28.6 闪存擦 / 写

本节介绍如何输入相应的命令启动自动演算，进行闪存读取 / 复位、编程、整片擦除、扇区擦除、扇区擦除暂停和扇区擦除恢复的方法。

■ 闪存擦 / 写详细说明

CPU 向闪存发送读取 / 复位、编程、整片擦除、扇区擦除、扇区擦除暂停和扇区擦除恢复命令序列时可启动自动演算。一定要从 CPU 向闪存连续发送命令序列中的命令。数据轮询功能可确认自动演算是否终止。自动演算正常终止时，闪存恢复到读取 / 复位状态。

按照以下顺序介绍闪存操作：

- 进入读取 / 复位状态。
- 写入数据。
- 擦除所有数据 (整片擦除)。
- 擦除任意数据 (扇区擦除)。
- 暂停扇区擦除。
- 恢复扇区擦除。

MB95330H 系列

28.6.1 闪存进入读取 / 复位状态的步骤

本节介绍发送读取 / 复位命令使闪存进入读取 / 复位状态的操作。

■ 闪存进入读取 / 复位状态

- 从 CPU 连续向闪存发送命令顺序表中的读取 / 复位命令，闪存可进入读取 / 复位状态。
- 读取 / 复位命令以两种不同的命令顺序呈现 (本质上两者相同): 一种执行一次总线操作，另一种执行四次总线操作。
- 上电或命令正常终止时，闪存进入初始状态 (读取 / 复位状态)。读取 / 复位状态可认为是命令输入的等待状态。
- 读取 / 复位状态时，读取访问闪存可读取闪存上的数据。与掩膜 ROM 的方式相同，可从 CPU 执行程序访问闪存。
- 读取访问闪存时可不使用读取 / 复位命令。若命令没有正常终止，请使用读取 / 复位命令初始化自动演算。

28.6.2 闪存写数据的步骤

本节介绍使用编程命令向闪存写数据的步骤。

■ 闪存数据的写入

- 从CPU连续向闪存发送命令顺序表中的编程命令可以启动自动算法将数据写入闪存。
- 第四个周期完成向目标地址写入数据后，自动演算启动，自动编程开始。

● 寻址方法

- 编程可在任何顺序的地址或超越扇区界线执行。一个程序命令仅能写 1 个字节的数据。

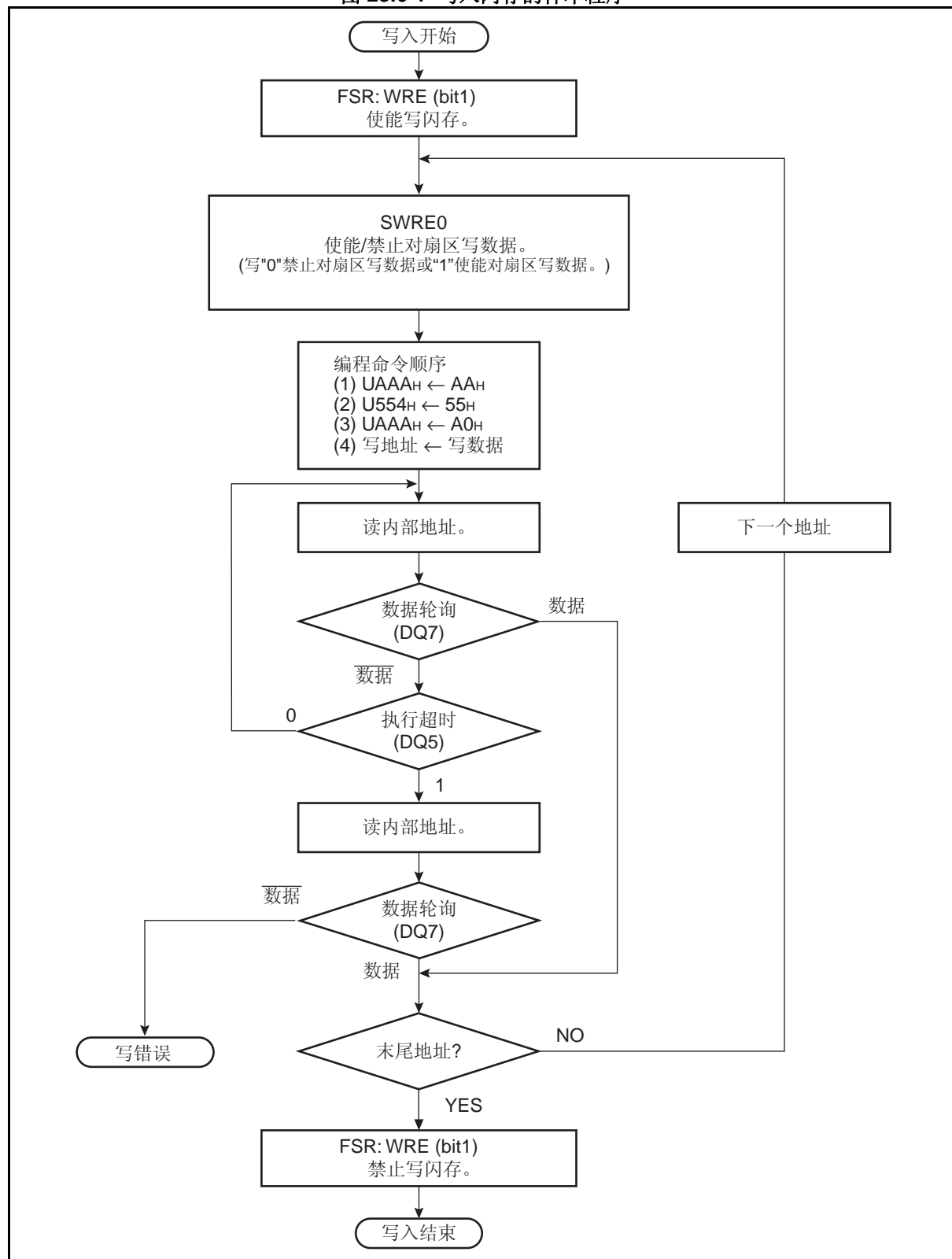
● 写数据时的注意事项

- 写入的方法不能使位数据从 "0" 返回到 "1"。把 "1" 写入当前为 "0" 的位数据时，数据轮询功能 (DQ7) 或跳转操作 (DQ6) 不终止，这肯定是闪存元件有缺陷，并且因为自动演算执行时间已经超过指定的编程时间，执行超时标志 (DQ5) 显示错误发生。读取 / 复位状态下读数据时，位数据保持在 "0"。要使位数据从 "0" 返回到 "1"，需擦除闪存。
- 自动编程期间，所有的命令都无效。
- 若编程时发生硬件复位，不能保证当前地址写入数据的完整性。使用整片擦除命令开始数据编程。

■ 闪存写入的步骤

- 图 28.6-1 介绍向闪存写数据的方法。硬件时序标志用于检查闪存自动演算的工作状态。本例中，数据轮询标志 (DQ7) 用于检查向闪存写数据的完成。
- 标志确认的数据读取从最新写入数据的地址开始。
- 因数据轮询标志 (DQ7) 和执行超时标志 (DQ5) 同时变化，即使执行超时标志 (DQ5) 置 "1"，也确认数据轮询标志 (DQ7)。
- 同样，因跳转位标志 (DQ6) 停止跳转和执行超时标志 (DQ5) 变为 "1" 同时发生，需在 DQ5 变为 "1" 后检查 DQ6。

图 28.6-1 写入闪存的样本程序



28.6.3 闪存数据的整体擦除 (整片擦除)

本节介绍发出整片擦除命令来擦除所有闪存数据的步骤

■ 闪存数据的整体擦除 (整片擦除)

- 要擦除闪存的所有数据，从 CPU 向闪存连续发送命令顺序表中的整片擦除命令。
- 整片擦除命令包含六次总线操作。当第六个编程周期结束时，整片擦除启动。
- 整片擦除时，用户无需在擦除数据前执行闪存编程操作。自动擦除演算期间，闪存数据擦除前闪存中的所有单元自动编程为 "0"。

■ 整片擦除注意事项

- 只有全部扇区的数据写入都使能后，芯片擦除命令才会被接受。如果闪存扇区写入控制寄存器 0 (SWRE0) 的扇区对应位清 "0" (禁止对该扇区写入数据)，芯片擦除命令将被忽略。
- 若整片擦除期间发生硬件复位，不能保证闪存中数据的完整性。

MB95330H 系列

28.6.4 擦除闪存指定数据 (扇区擦除)

本节介绍使用输入扇区擦除命令的方法擦除闪存指定扇区。可使能一次一个扇区的擦除，也可一次指定多个扇区。

■ 擦除指定的闪存数据 (扇区擦除)

要擦除闪存中某个指定扇区的数据，需从 CPU 向闪存连续发送命令顺序表中的扇区擦除命令。

● 指定一个扇区

- 扇区擦除命令的执行包含六次总线操作。指定即将擦除的扇区地址作为第六周期的地址且扇区擦除码 (30_H) 作为数据写入时，至少 50 μ s 扇区擦除等待时间开始。
- 若要擦除多个扇区的数据，在对将要擦除的第一扇区的地址写入扇区擦除码后，对即将擦除的扇区写入擦除码 (30_H)，如上所述。

● 指定多扇区时的注意事项

- 写入最后一个扇区擦除码后，等 50 μ s 扇区擦除等待时间一结束，扇区擦除就开始。
- 要同时擦除多个扇区的数据，需在至少 50 μ s 扇区擦除等待时间内输入扇区地址和擦除码 (命令顺序的第六个周期)。若在扇区擦除等待时间结束后才输入擦除码，则不被接受。
- 扇区擦除定时器标志 (DQ3) 可用于确认连续写入扇区擦除码是否有效。
- 指定即将擦除的扇区地址作为扇区擦除定时器标志 (DQ3) 的读取地址。

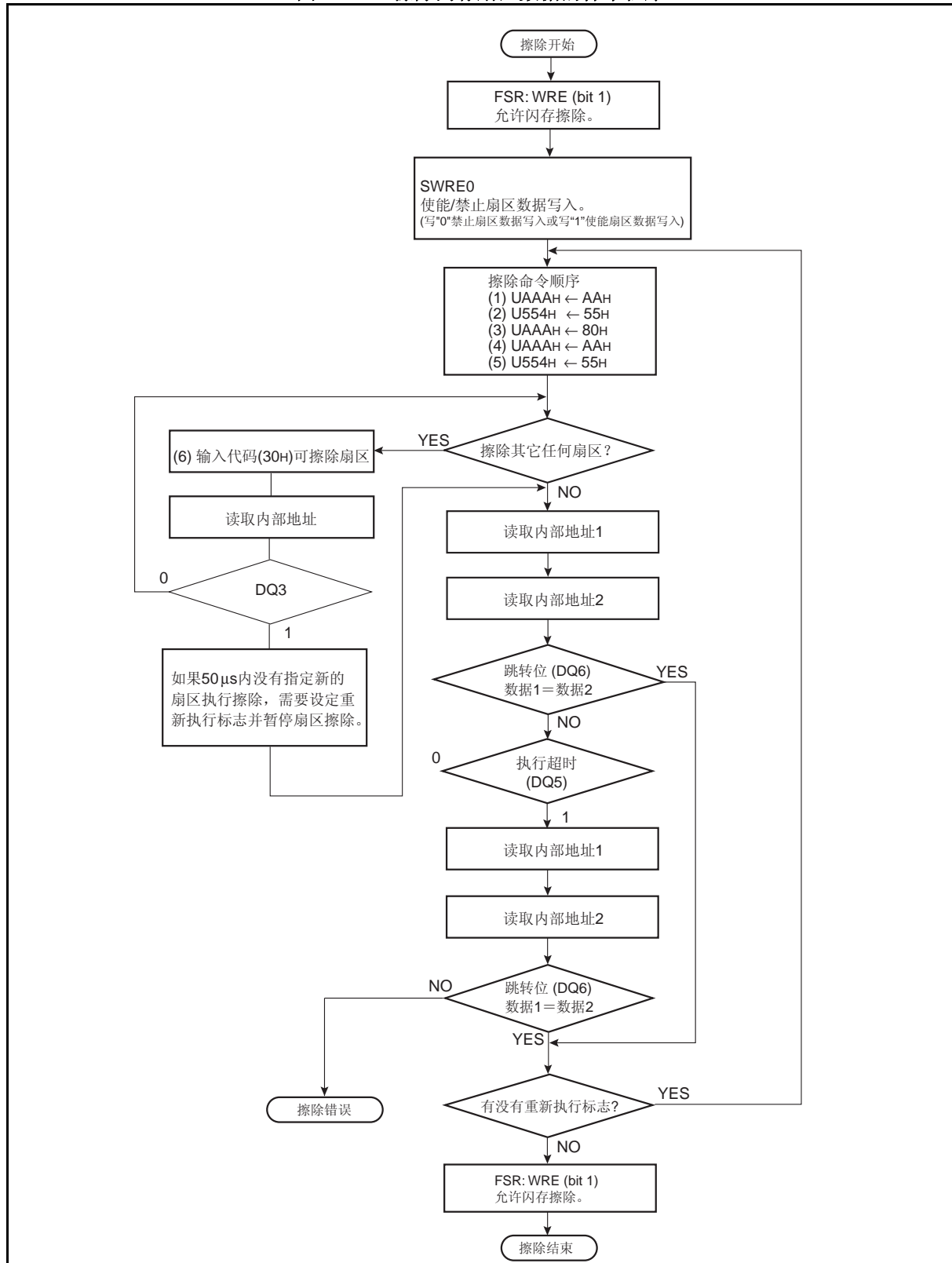
■ 闪存扇区擦除步骤

- 硬件时序标志可用于确认闪存中自动演算的状态。图 28.6-2 是闪存扇区擦除步骤的示例。在该示例中，跳转位标志 (DQ6) 用于确认扇区擦除的结束。
- 执行超时标志 (DQ5) 变为 "1" 的同时，跳转位标志 (DQ6) 停止跳转输出。即使执行超时标志 (DQ5) 是 "1"，也务必确认跳转位标志 (DQ6)。
- 数据轮询标志 (DQ7) 和执行超时标志 (DQ5) 同时变化，当执行超时标志 (DQ5) 为 "1" 时，确认数据轮询标志 (DQ7)。

■ 擦除扇区数据的注意事项

如果在擦除数据过程中发生硬件复位，那么闪存数据的完整性无法得到保证。硬件复位发生后，需再次运行扇区擦除步骤。

图 28.6-2 擦除闪存扇区数据的样本程序



MB95330H 系列

28.6.5 暂停闪存扇区擦除

本节介绍使用输入扇区擦除暂停命令的方法暂停闪存扇区擦除。未在进行擦除的扇区内的数据可以读取。

■ 暂停闪存扇区擦除

- 要暂停闪存扇区擦除，需从 CPU 向闪存发送命令顺序表中的扇区擦除暂停命令。
- 扇区擦除暂停命令临时停止当前扇区擦除操作，使未被擦除的扇区的数据得以读取。
- 扇区擦除暂停命令仅在扇区擦除期间 (含擦除等待时间) 使能 ; 在芯片擦除或写入期间扇区擦除暂停命令被忽略。
- 写入扇区擦除暂停码 (B0_H) 时，扇区擦除暂停命令开始执行。指定所选擦除扇区的地址。如果在扇区擦除已经暂停时再次要求执行扇区擦除暂停命令，新输入的扇区擦除暂停命令将被忽略。
- 如果在扇区擦除等待期间输入扇区擦除暂停命令，扇区擦除等待时间立即结束。扇区擦除停止，且闪存进入擦除停止状态。
- 扇区擦除等待期间过后，在扇区擦除期间输入擦除暂停命令时，约 20 ms 后擦除暂停状态发生。

■ 注意事项

发出扇区擦除暂停命令前，先发出扇区擦除命令或扇区擦除恢复命令并等待 20 ms。

28.6.6 恢复闪存扇区擦除

本节介绍使用输入扇区擦除恢复命令的方法恢复暂停中的闪存扇区擦除。

■ 恢复闪存扇区擦除

- 要恢复暂停中的扇区擦除，需从 CPU 向闪存发送命令顺序表中的扇区擦除恢复命令。
- 扇区擦除恢复命令恢复被扇区擦除暂停命令停止了的扇区擦除操作。通过写入擦除恢复码 (30_H) 执行扇区擦除恢复命令。指定所选擦除扇区的地址。
- 扇区擦除期间输入的扇区擦除恢复命令将被忽略。

28.7 双操作闪存的操作

使用双操作闪存时，需特别注意以下两点：

- 高位存储区更新时发生的中断
- 设定闪存状态寄存器扇区交换使能位 (FSR:SSEN) 的步骤

■ 高位存储区更新时发生的中断

双操作闪存由两端的存储区构成。同过去的闪存产品一样，双操作闪存不可在同一端的存储区内同时进行擦除 / 编程和读取。

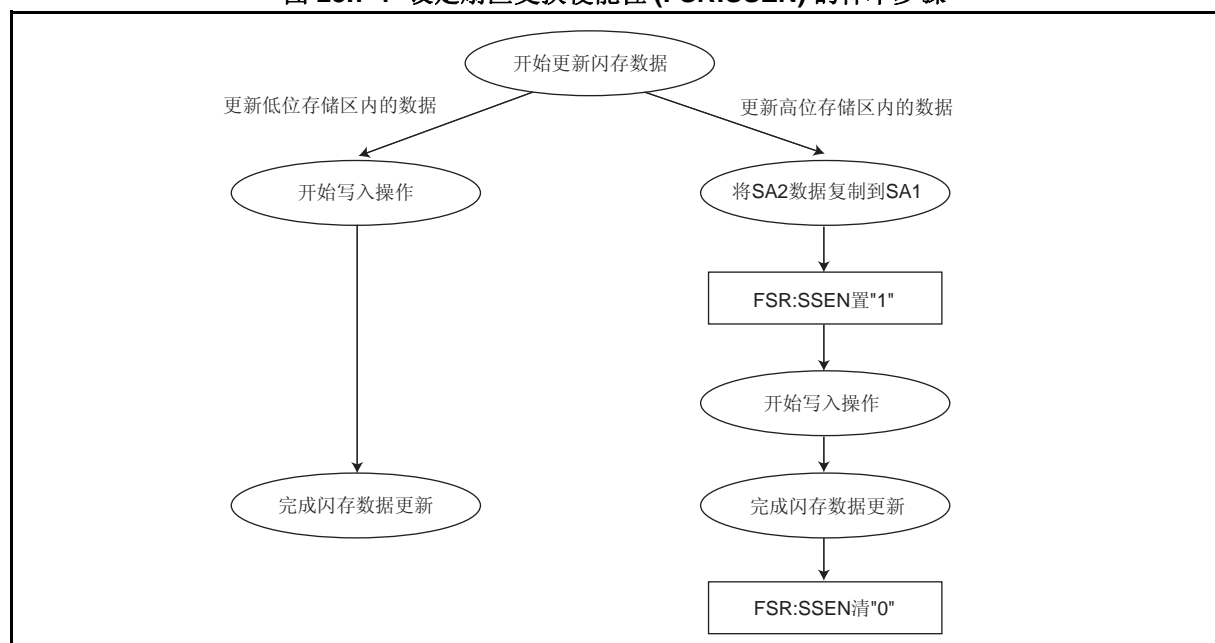
因 SA2 内含中断向量，在对高位存储区写入期间发生中断的话，自 CPU 的中断向量不可正常读取。更新高位存储区之前，扇区交换使能位必须置 "1" (FSR:SSEN = 1)。中断发生时，访问 SA1 读取中断向量数据。扇区交换使能位 (FSR:SSEN) 置 "1" 前，须将 SA2 的数据复制到 SA1。

■ 设定扇区交换使能位 (FSR:SSEN) 的步骤

图 28.7-1 显示设定扇区交换使能位 (FSR:SSEN) 的样本步骤

更新高位存储区数据前，FSR:SSEN 位必须置 "1"。另外，还需注意写闪存期间禁止改变扇区交换使能位 (FSR:SSEN) 的设定。一定要在写闪存前或写闪存完成后设定扇区交换使能位 (FSR:SSEN)。设定扇区交换使能位 (FSR:SSEN) 时，禁止中断，设定 FSR:SSEN 后使能中断。

图 28.7-1 设定扇区交换使能位 (FSR:SSEN) 的样本步骤



■ 写 / 擦过程中的操作

中断发生在闪存写 / 擦期间时，禁止在中断例程中写闪存。
两个及以上的写 / 擦例程存在时，先完成被中断的写 / 擦例程，然后是其他。闪存写 / 擦期间，也禁止从当前模式转换到其他模式 (时钟模式或待机模式)。等写 / 擦完成后，再进行状态转换。

■ 与双操作闪存中断相关的寄存器和向量表地址

表 28.7-1 与双操作闪存中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
闪存	IRQ23	ILR5	L23	FFCC _H	FFCD _H

关于不同外设功能的中断请求号和向量表地址，参见 " 附录 B 中断源一览 "。

MB95330H 系列

28.8 闪存加密

闪存加密控制器功能防止闪存内容被外部引脚读取。

■ 闪存加密

闪存地址 (FFFC_H) 写入保护码 "01_H" 限制闪存的读取，防止所有的外部引脚读 / 写访问闪存。一旦闪存受保护，除非执行整片擦除命令，否则不能解除该功能的锁定。

为避免编程时打开不必要的保护，建议在闪存编程结束时写保护码。

一旦闪存加密，重新编程需要执行整片擦除操作。

28.9 双操作闪存的使用注意事项

本节介绍闪存的使用注意事项。

■ 跳转位标志 (DQ6) 的限制

使用双操作闪存 (在闪存上执行闪存写入控制程序), 不可使用跳转位标志 (DQ6) 检查擦 / 写中的闪存工作状态。因此, 如图 28.6-1 和图 28.6-2 所示, 在对闪存写入数据或从闪存擦除数据后, 使用数据轮询标志 (DQ7) 检查闪存的内部工作状态。

在 RAM 上执行闪存写入控制程序时并无述限制。

第29章

串行编程连接示例

本章介绍串行编程连接的示例。

29.1 闪存产品串行编程连接的基本配置

29.2 串行编程的连接示例

29.1 闪存产品串行编程连接的基本配置

MB95330H 系列支持闪存串行片上编程。本节介绍其规范。

■ 闪存产品串行编程连接的基本配置

富士通半导体株式会社生产的 BGM 适配器 MB2146-08-E 用于串行片上编程。

图 29.1-1 介绍闪存产品串行编程连接的基本配置。

图 29.1-1 闪存产品串行编程连接的基本配置

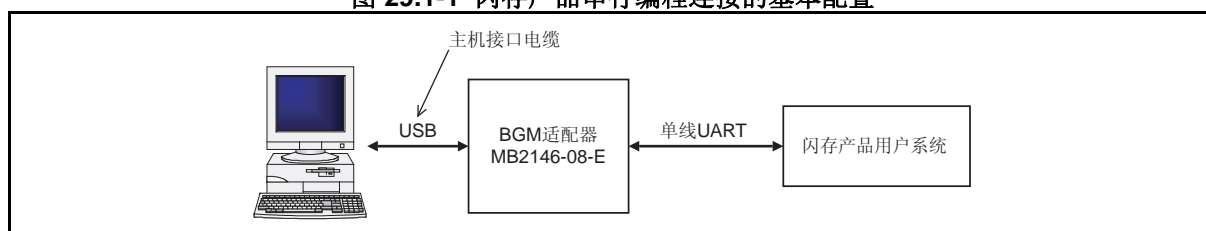


表 29.1-1 富士通半导体标准串行片上编程引脚

引脚	功能	功能描述
V _{CC}	电源电压供给引脚	用户系统提供编程电压 (4.5 V ~ 5.5 V)。
V _{SS}	GND 引脚	该引脚与 BGM 适配器 MB2146-08-E 的 GND 共用。
C	电容器的连接	先连接旁通电容器，后连接地线。
RST	复位	编程器在正常运行时把 RST 引脚上拉至 V _{CC} 。
DBG	单线 UART 设置串行编程模式	DBG 引脚向编程器提供单线 UART 通信。 若在指定的时间内向 DBG 和 V _{CC} 引脚供给电压可设置串行编程模式。 (参见图 29.2-2 闪存产品的串行编程连接示例 。)

● 振荡时钟频率

内部 CR 时钟向 UART 提供时钟。依据不同的闪存操作，UART 的波特率可选择 31,250 bps 或 62,500 bps。

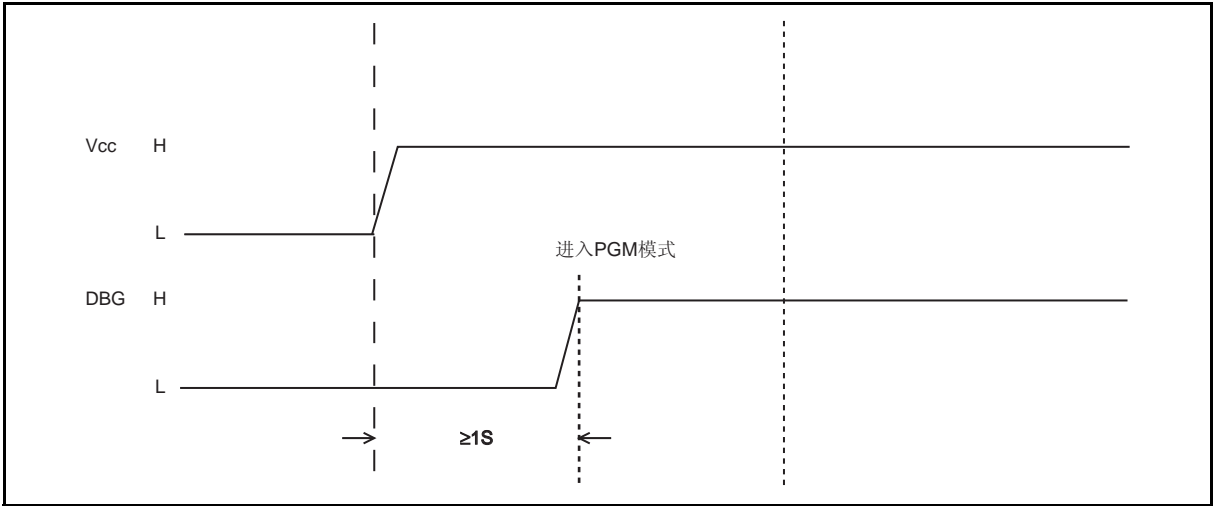
29.2 串行编程的连接示例

下列时序使微控制器进入 PGM 模式。

■ MCU 进入 PGM 模式

下列时序使微控制器进入 PGM 模式。
串行编程器基于 Vcc 输入控制 DBG 引脚。

图 29.2-1 时序框图

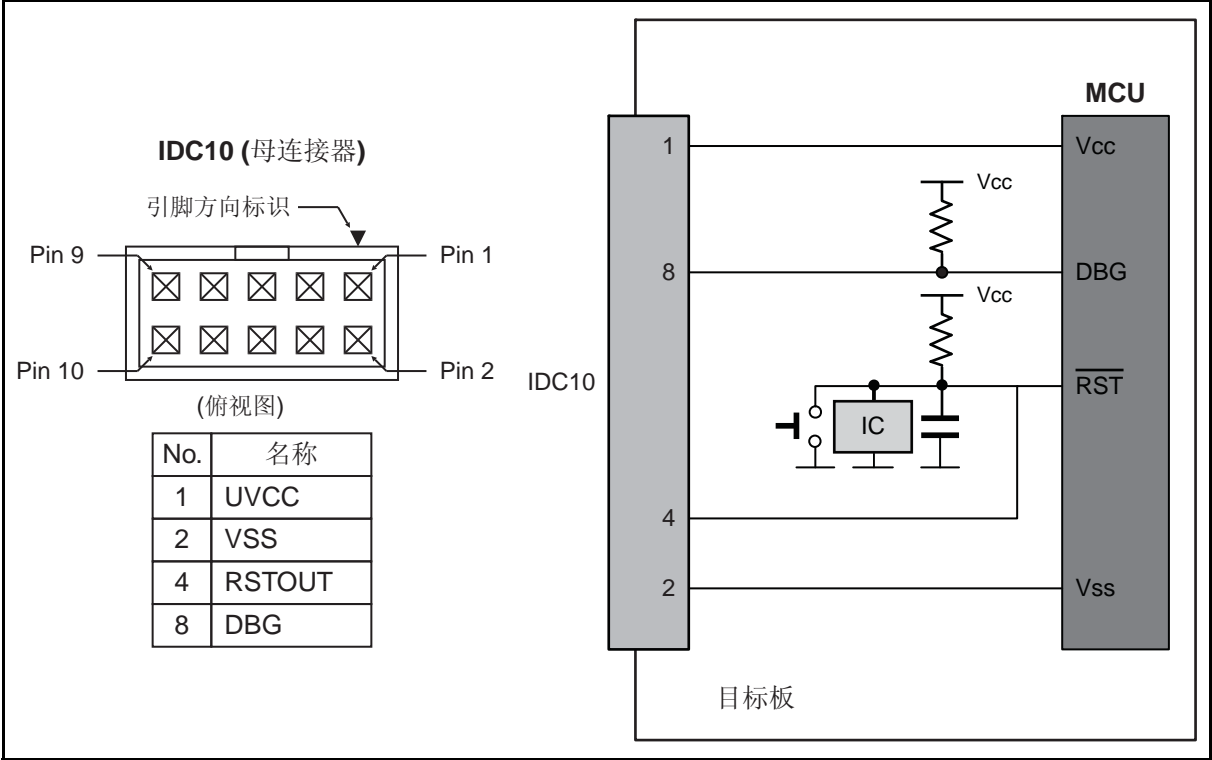


MB95330H 系列

■ 串行编程的连接示例

图 29.2-2 介绍闪存产品的串行编程的连接示例。
编程器通过 V_{CC} 引脚向适配器供电。

图 29.2-2 闪存产品的串行编程连接示例



第 30 章

非易失性寄存器 (NVR) 功能

本章介绍非易失性寄存器 (NVR) 接口的功能和操作。

30.1 NVR 接口的概要

30.2 NVR 接口的配置

30.3 NVR 接口的寄存器

30.4 主 CR 时钟调节的注意事项

30.5 执行 NVR 操作的注意事项

30.1 NVR 接口的概要

NVR (非易失性寄存器) 是闪存中的保留区域, 可存储信息和选项设置。复位后, NVR 数据自闪存取出, 并存储到 NVR I/O 区域的寄存器。MB95330H 系列的 NVR 接口可存储下列数据:

- 主 CR 时钟频率选择 (2 位)
- 主 CR 时钟粗调值 (5 位)
- 主 CR 时钟细调值 (6 位)
- 监视定时器选择 ID (16 位)

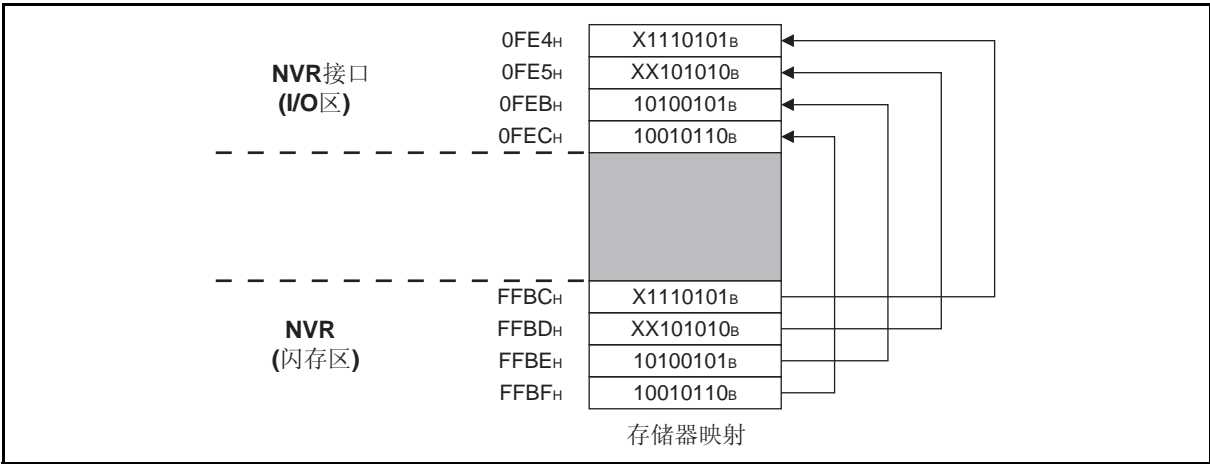
■ NVR 接口的功能

NVR 接口的功能如下所示:

1. 复位后, NVR 接口检索到 NVR 闪存的所有数据, 并存储至 NVR I/O 区的寄存器。(见图 30.1-1 和图 30.2-1。)
2. NVR 接口允许用户通过设定频率选择位来选择主 CR 时钟的频率 (1 MHz/8 MHz/10 MHz/12.5 MHz)。
3. NVR 接口允许用户获得 CR 调节的初始设置。
4. NVR 接口允许用户通过改写 16 位监视定时器选择 ID 来选择硬件或软件监视定时器 (CPU 运行时不能改写监视定时器选择 ID)。

图 30.1-1 介绍闪存产品串行编程连接的基本配置。

图 30.1-1 复位时的 NVR 检索

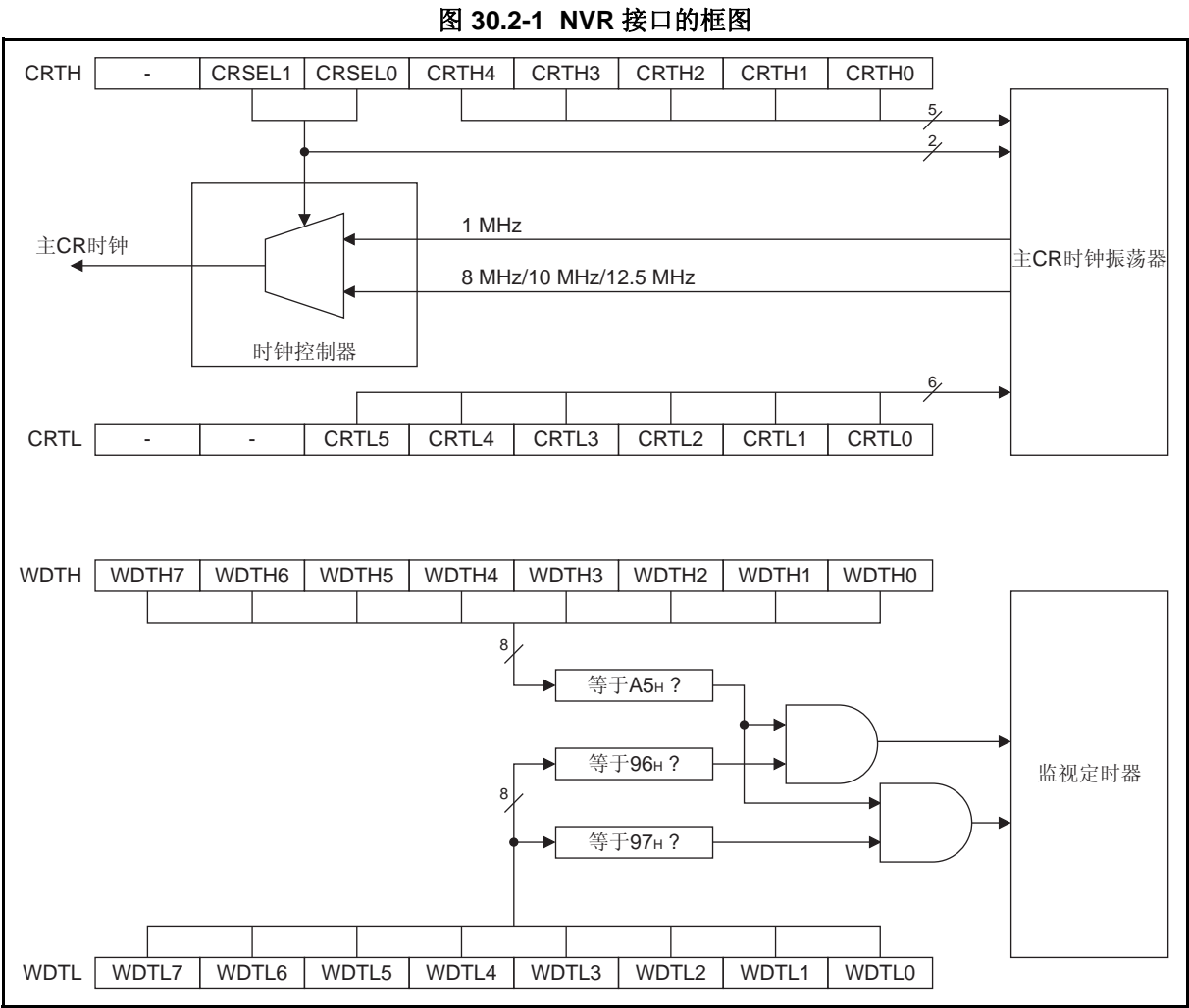


MB95330H 系列

30.2 NVR 接口的配置

- NVR 接口由以下模块组成：
- 主 CR 时钟频率选择 (CRSEL)
 - 主 CR 时钟调节 (CRTH 和 CTRL)
 - 监视定时器选择 ID (WDTH 和 WDTL)

■ NVR 接口的框图



30.3 NVR 接口的寄存器

本节介绍 NVR 接口的寄存器。

■ NVR 接口的寄存器一览表

图 30.3-1 NVR 接口的寄存器一览表

CRTH	地址 0FE4H	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	初始值
		—	CRSEL1	CRSEL0	CRTH4	CRTH3	CRTH2	CRTH1	CRTH0	0XXXXXXXX _B
		R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
CRTL	地址 0FE5H	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	初始值
		—	—	CRTL5	CRTL4	CRTL3	CRTL2	CRTL1	CRTL0	00XXXXXXXX _B
		R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	R/W	
WDTH	地址 0FEBH	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	初始值
		WDTH7	WDTH6	WDTH5	WDTH4	WDTH3	WDTH2	WDTH1	WDTH0	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
WDTL	地址 0FEC _H	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	初始值
		WDTL7	WDTL6	WDTL5	WDTL4	WDTL3	WDTL2	WDTL1	WDTL0	XXXXXXXX _B
		R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
<div>R/W : 读/写 (读值与写值相同。)</div> <div>R/WX : 只读 (可读。写值无效。)</div> <div>R0/WX : 读值为"0"。写值无效。</div> <div>— : 未定义位</div> <div>X : 不定值</div>										

30.3.1 主 CR 时钟调节寄存器 (高位) (CRTH)

图 30.3-2 介绍主 CR 调节寄存器 (高位) (CRTH)。

■ 主 CR 时钟调节寄存器 (高位) (CRTH)

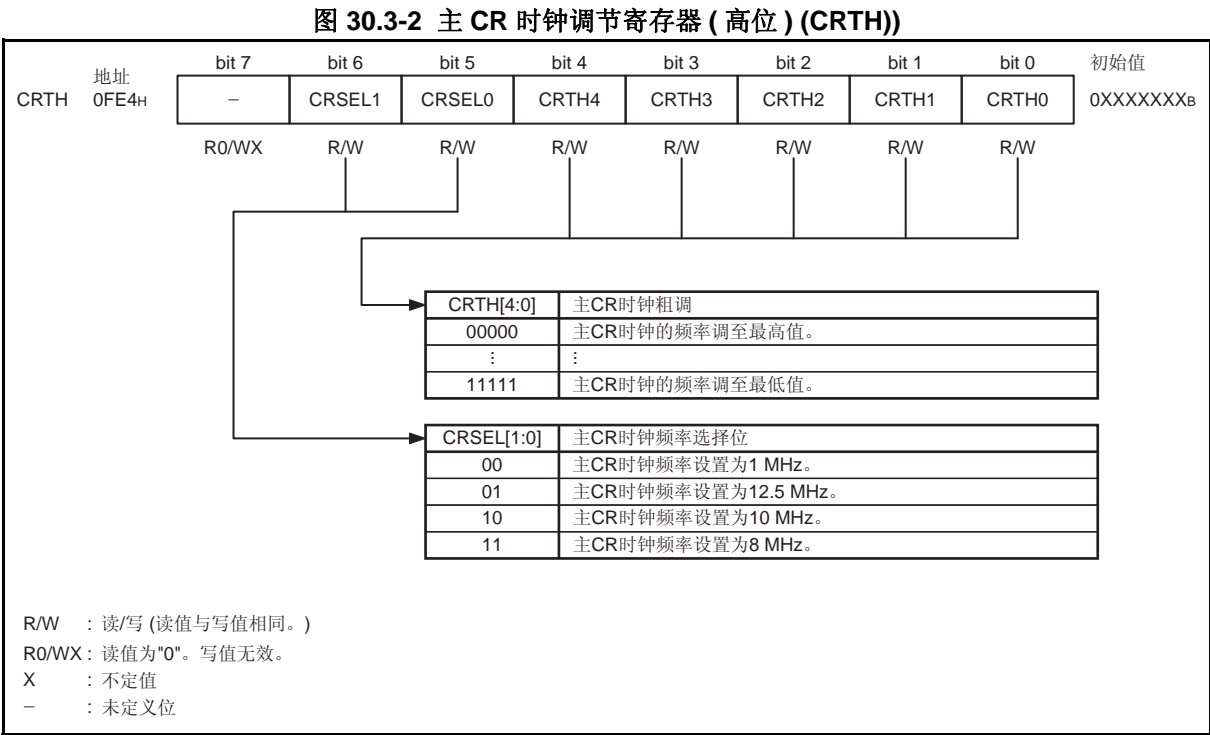


表 30.3-1 主 CR 时钟调节寄存器 (高位) (CRTH) 的各位功能

位名称		功能										
bit7	未定义位	读值始终为 "0"。写值无效。										
bit6, bit5	CRSEL1,CRSEL0: 主 CR 时钟频率选 择位	复位后，自闪存地址 FFBC _H (bit6 ~ bit5) 载入这 2 位。NVR 闪存区的预载值决定初 始值。 改写 CRSEL[1:0] 的值可选择不同的主 CR 时钟频率										
		<table><tr><th>CRSEL [1:0]</th><th>主 CR 时钟频率</th></tr><tr><td>00_B</td><td>1 MHz</td></tr><tr><td>01_B</td><td>12.5 MHz</td></tr><tr><td>10_B</td><td>10 MHz</td></tr><tr><td>11_B</td><td>8 MHz</td></tr></table>	CRSEL [1:0]	主 CR 时钟频率	00 _B	1 MHz	01 _B	12.5 MHz	10 _B	10 MHz	11 _B	8 MHz
		CRSEL [1:0]	主 CR 时钟频率									
00 _B	1 MHz											
01 _B	12.5 MHz											
10 _B	10 MHz											
11 _B	8 MHz											
关于改变主 CR 频率选择，参见 "30.5 执行 NVR 操作的注意事项"。												
bit4 ~ bit0	CRTH4 ~ CRTH0: 主 CR 粗调位	复位后，自闪存地址 FFBC _H (bit4 ~ bit0) 载入这 5 位。NVR 闪存区的预载值决定初 始值。 粗调可大幅修改主 CR 时钟频率。粗调值增大，主 CR 时钟频率减小。参见下表。										
		<table><tr><th>CRTH [4:0]</th><th>主 CR 时钟频率</th></tr><tr><td>00000_B</td><td>最高</td></tr><tr><td>:</td><td>:</td></tr><tr><td>11111_B</td><td>最低</td></tr></table>	CRTH [4:0]	主 CR 时钟频率	00000 _B	最高	:	:	11111 _B	最低		
		CRTH [4:0]	主 CR 时钟频率									
00000 _B	最高											
:	:											
11111 _B	最低											
关于主 CR 时钟调节和改变主 CR 时钟时的值详情，分别参见 "30.4 主 CR 时钟调 节的注意事项 " 和 "30.5 执行 NVR 操作的注意事项"。												

30.3.2 主 CR 时钟调节寄存器 (低位) (CRTL)

图 30.3-3 介绍主 CR 时钟调节寄存器 (低位) (CRTL)。

■ 主 CR 时钟调节寄存器 (低位) (CRTL)

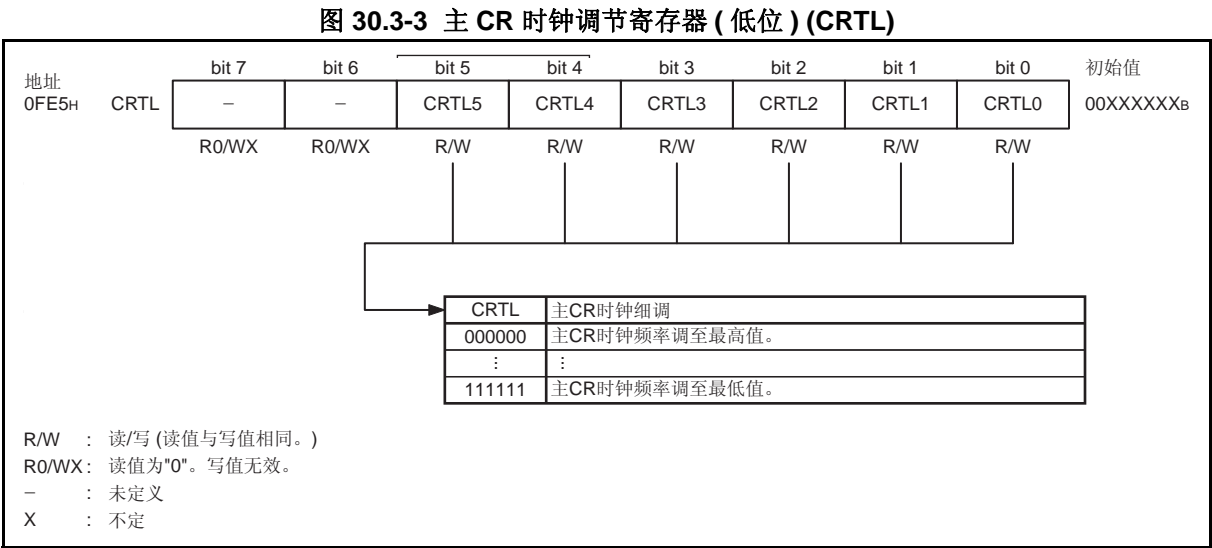


表 30.3-2 CR 调节寄存器 (低位) (CRTL) 的各位功能

位名称		功能								
bit7, bit6	未定义位	读值始终为 "0"。写值无效。。								
bit5 ~ bit0	CRTL5 ~ CRTL0: 主 CR 细调值	复位后，自闪存地址 FFBD _H (bit5 ~ bit0) 载入这 6 位。NVR 闪存区的预载值决定初始值。 细调可小幅修改主 CR 时钟频率。 细调值增大，主 CR 时钟频率减小。								
		<table><tr><th>CRTL [5:0]</th><th>主 CR 时钟频率</th></tr><tr><td>000000_B</td><td>最高</td></tr><tr><td>:</td><td>:</td></tr><tr><td>111111_B</td><td>最低</td></tr></table>	CRTL [5:0]	主 CR 时钟频率	000000 _B	最高	:	:	111111 _B	最低
		CRTL [5:0]	主 CR 时钟频率							
		000000 _B	最高							
:	:									
111111 _B	最低									
关于主 CR 时钟调节和改变主 CR 时钟的值详情，可分别参见 "30.4 主 CR 时钟调节的注意事项 " 和 "30.5 执行 NVR 操作的注意事项 "。										

30.3.3 监视定时器选择 ID 寄存器 (WDTH, WDTL)

图 30.3-4 介绍监视定时器选择 ID 寄存器 (WDTH, WDTL)。

■ 监视定时器选择 ID 寄存器 (WDTH, WDTL)

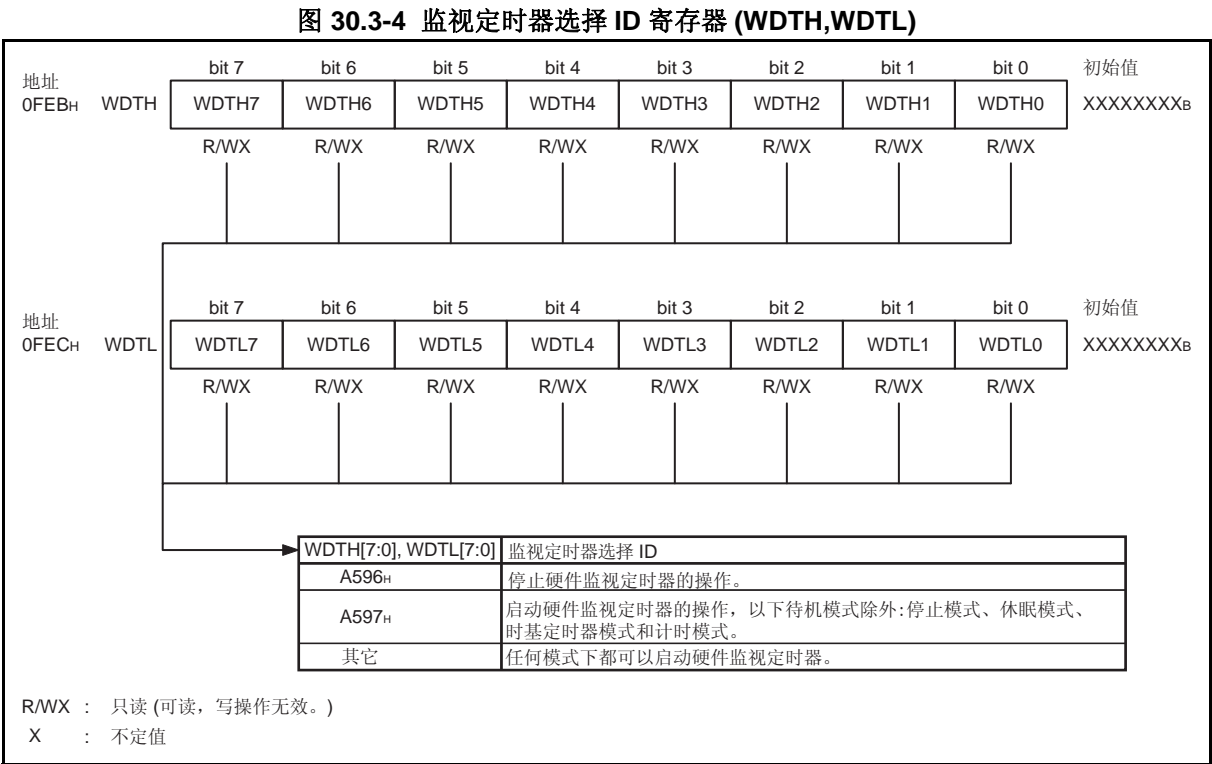


表 30.3-3 监视定时器 ID 寄存器 (高位) (WDTH) 的各位功能

位名称		功能
bit7 ~ bit0	WDTH7 ~ WDTH0 监视定时器选择 ID(高位)	复位时，自闪存地址 FFBE _H (bit7 ~ bit0) 载入这 8 位。NVR 闪存区的预载值决定初始值。 CPU 运行时，不能改写寄存器。 关于监视定时器选择，参见表 30.3-5。 写 NVR 值时的注意事项，参见 "30.5 执行 NVR 操作的注意事项"。

表 30.3-4 监视定时器 ID 寄存器 (低位) (WDTL) 的各位功能

位名称		功能
bit7 ~ bit0	WDTL7 ~ WDTL0 监视定时器选择 ID(低位)	复位时，自闪存地址 FFBF _H (bit7 ~ bit0) 载入这 8 位。NVR 闪存区的预载值决定初始值。 CPU 运行时，不能改写寄存器。 关于监视定时器选择，参见表 30.3-5。 写 NVR 值时的注意事项，参见 "30.5 执行 NVR 操作的注意事项"。

表 30.3-5 监视定时器选择 ID

WDTH[7:0],WDTL[7:0]	功能
A596 _H	停止硬件监视定时器的操作。
A597 _H	启动硬件监视定时器的操作，以下待机模式除外：停止模式、休眠模式、时基定时器模式、计时模式。
其它	任何模式下都可启动硬件监视定时器。

30.4 主 CR 时钟调节的注意事项

本节介绍主 CR 时钟调节时的注意事项。

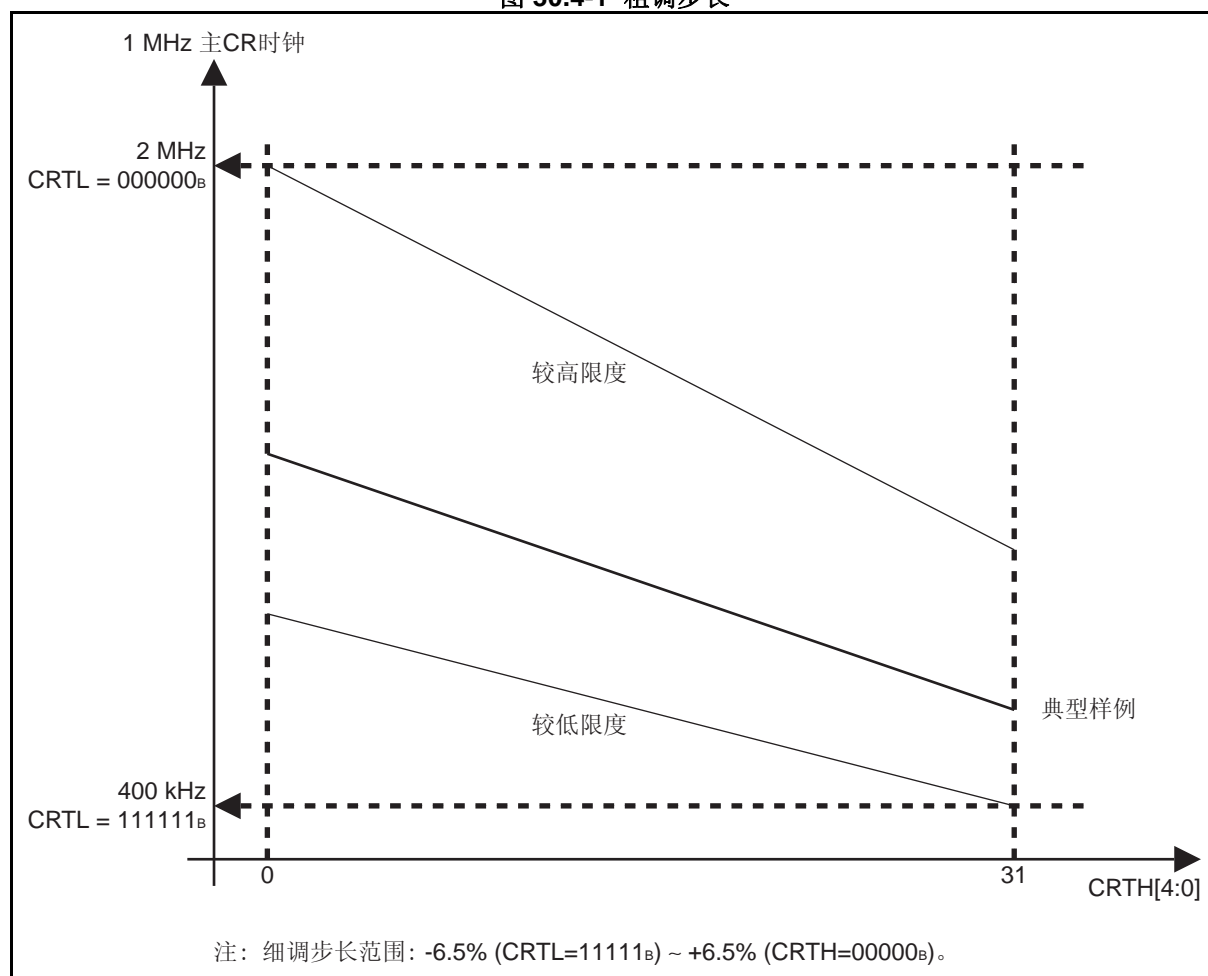
硬件复位后，11 位 CR 时钟调节值自闪存载入 NVR 闪存区的寄存器。
表 30.4-1 列出 CR 调节的步长。

表 30.4-1 CR 时钟调节步长

功能	粗调值 CRTH[4:0]	细调值 CRTL[5:0]
获取最低频率	11111 _B	111111 _B
获取最高频率	00000 _B	000000 _B
步长	20 kHz ~ 60 kHz	非线性

粗调步长和 CR 频率的关系如下图所示：

图 30.4-1 粗调步长



30.5 执行 NVR 操作的注意事项

本节介绍执行 NVR 操作时的注意事项。

■ 改变主 CR 频率的注意事项

1. 位 CRTH:CRSEL1,CRSEL0 写入不同的值,主 CR 时钟可选择不同的频率值。若改写时钟频率,则会产生一段时间的不稳定振荡。防止产生上述不稳定振荡,强烈建议采取以下措施。首先,把 CPU 时钟源从主 CR 时钟切换到其他时钟 (主时钟 / 副时钟 / 副 CR 时钟),后修改主 CR 参数,最后恢复主 CR 时钟模式。
2. 注意 :NVR 接口不会把修正值烧写到 NVR 闪存区。CRTH 和 CRTL 寄存器改写后,调节值通过闪存编程器烧写到 NVR 闪存区。

■ 闪存擦除和调节值的注意事项

1. 闪存擦除操作可擦除所有 NVR 数据。
闪存编程器采取以下步骤可保留初始的系统设置：
(1) 备份 CRTH:CRTH[4:0] 和 CRTL:CRTL[5:0] 的数据。
(2) 擦除闪存。
(3) 再次把 CRTH:CRTH[4:0] 和 CRTL:CRTL[5:0] 的数据存储到 NVR 闪存区。
若 CRTH:CRTH[4:0] 和 CRTL:CRTL[5:0] 显示新的 NVR 数据时,闪存编程器把新数据烧写至 NVR 闪存区。
2. 器件出货前,调节值已经预设。若出货后需要修改预设调节值,富士通半导体不保证由于改写预设置而引发的器件的异常操作。
3. 若用户编码执行闪存操作,原始调节数据也使用用户编码存储至 NVR 闪存区。否则,闪存擦除操作将擦除出货前预设的调节值。

第 31 章

系统设定控制器

本章介绍时钟和复位系统设定控制器的功能和操作 (以下简称 " 控制器 ")。

31.1 系统设定寄存器 (SYSC) 的概要

31.2 系统设定寄存器 (SYSC)

31.3 控制器的使用注意事项

31.1 系统设定寄存器 (SYSC) 的概要

本控制器包含 **SYSC** 寄存器。**SYSC** 寄存器是 8 位寄存器，用于设定时钟和复位系统，并选择 8/16 位 **PPG** 输出口。

■ SYSC 的功能

- 选择 PF2/ $\overline{\text{RST}}$ 引脚的端口 / 复位功能
- 使能 / 禁止 $\overline{\text{RST}}$ 引脚的复位输出
- 选择 PG1/X0A/SNI1 引脚和 PG2/X1A/SNI2 引脚的端口 / 振荡功能
- 选择 PF0/X0 引脚和 PF1/X1 引脚的端口 / 振荡功能
- 选择 HCLK1 引脚和 HCLK2 引脚的外部时钟输入功能
- EC0 输入引脚选作 8/16 位多功能定时器的外部计数时钟输入引脚
- 从 P10-P11、P13-P16 和 P62-P67 中选择 8/16 位 PPG 输出口

MB95330H 系列

31.2 系统设定寄存器 (SYSC)

本节介绍系统设定寄存器 (SYSC)。

■ 系统设定寄存器 (SYSC)

图 31.2-1 系统设定寄存器 (SYSC)

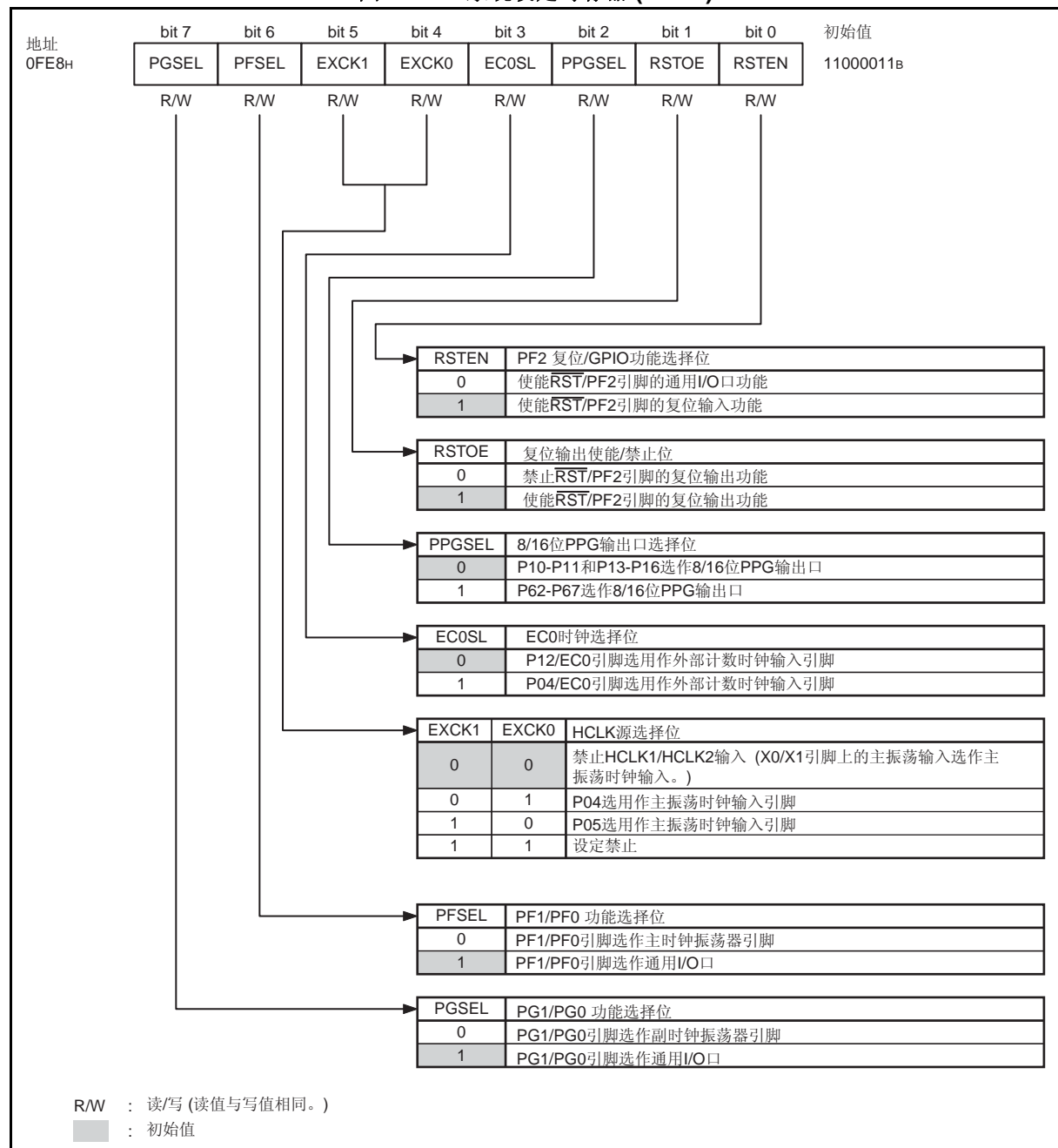


表 31.2-1 SYSC 寄存器的各位功能

位名称		功能															
bit7	PGSEL: PG1/PG0 功能选择位	该位可选择 PG1/PG0 引脚的功能。 若该位清 "0", PG1/PG0 引脚选作副时钟振荡器引脚, 副时钟振荡使能位 (SYCC2:SOSCE) 可使能 / 禁止副时钟振荡。 若该位置 "1", PG1/PG0 引脚选作通用 I/O 口。															
bit6	PFSEL: PF1/PF0 功能选择位	该位可选择 PF1/PF0 引脚的功能。 若该位清 "0", PF1/PF0 引脚选作主时钟振荡器引脚, 主时钟振荡使能位 (SYCC2:MOSCE) 可使能 / 禁止主时钟振荡。 若该位置 "1", PF1/PF0 引脚选作通用 I/O 口。															
bit5 bit4	EXCK[1:0]: HCLK 源选择位	<p>该位选择外部时钟输入引脚用作主振荡时钟。 主振荡器时钟可从下表 X0/X1 引脚上的主振荡输入、HCLK1 输入或 HCLK2 输入中选择。</p> <table border="1"> <thead> <tr> <th>EXCK1</th><th>EXCK0</th><th>HCLK 输入引脚选择</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>禁止 HCLK1/HCLK2 输入。(X0/X1 引脚处的主振荡输入选作主振荡时钟输入。)</td></tr> <tr> <td>0</td><td>1</td><td>P04 选作 HCLK1 的主振荡时钟输入引脚。</td></tr> <tr> <td>1</td><td>0</td><td>P05 选作 HCLK2 的主振荡时钟输入引脚。</td></tr> <tr> <td>1</td><td>1</td><td>设定禁止</td></tr> </tbody> </table>	EXCK1	EXCK0	HCLK 输入引脚选择	0	0	禁止 HCLK1/HCLK2 输入。(X0/X1 引脚处的主振荡输入选作主振荡时钟输入。)	0	1	P04 选作 HCLK1 的主振荡时钟输入引脚。	1	0	P05 选作 HCLK2 的主振荡时钟输入引脚。	1	1	设定禁止
EXCK1	EXCK0	HCLK 输入引脚选择															
0	0	禁止 HCLK1/HCLK2 输入。(X0/X1 引脚处的主振荡输入选作主振荡时钟输入。)															
0	1	P04 选作 HCLK1 的主振荡时钟输入引脚。															
1	0	P05 选作 HCLK2 的主振荡时钟输入引脚。															
1	1	设定禁止															
bit3	EC0SL: EC0 时钟选择位	该位选择 EC0 输入引脚用作 8/16 位多功能定时器的外部计数时钟输入引脚。(使用 EC0 输入功能时须使能 8/16 位多功能定时器的相应寄存器位。详情参见第 14 章 "8/16 位多功能定时器"。) 若该位清 "0", P12/EC0 引脚选作外部计数时钟输入引脚。 若该位置 "1", P04/EC0 引脚选作外部计数时钟输入引脚。															
bit2	PPGSL: 8/16 位 PPG 输出 端口选择位	<p>该位用于选择 8/16 位 PPG 输出端口。 若该位清 "0", P10-P11 引脚和 P13-P16 引脚选作 8/16 位 PPG 输出端口。 若该位置 "1", P62-P67 引脚选作 8/16 位 PPG 输出端口。</p> <table border="1"> <thead> <tr> <th>PPG ch.</th><th>PPGSEL = 0</th><th>PPGSEL = 1</th></tr> </thead> <tbody> <tr> <td>ch. 0</td><td>P13-P14</td><td>P62-P63</td></tr> <tr> <td>ch. 1</td><td>P10-P11</td><td>P64-P65</td></tr> <tr> <td>ch. 2</td><td>P15-P16</td><td>P66-P67</td></tr> </tbody> </table>	PPG ch.	PPGSEL = 0	PPGSEL = 1	ch. 0	P13-P14	P62-P63	ch. 1	P10-P11	P64-P65	ch. 2	P15-P16	P66-P67			
PPG ch.	PPGSEL = 0	PPGSEL = 1															
ch. 0	P13-P14	P62-P63															
ch. 1	P10-P11	P64-P65															
ch. 2	P15-P16	P66-P67															
bit1	RSTOE: 复位输出使能 / 禁 止位	复位输入功能使能后, 该位可使能 / 禁止 $\overline{\text{RST}}$ /PF2 引脚的复位输出功能。设置 SYSC:RSTEN 可禁止复位输入功能, 而复位输出功能的禁止与该位无关。 参见该寄存器的复位输入使能 / 禁止位 (bit0, SYSC:RSTEN)。 若该位清 "0", 禁止 $\overline{\text{RST}}$ /PF2 引脚的复位输出功能。 若该位置 "1", 使能 $\overline{\text{RST}}$ /PF2 引脚的复位输出功能。															
bit0	RSTEN: PF2 复位 /GPIO 功 能选择位	该位可禁止 / 使能 $\overline{\text{RST}}$ /PF2 引脚的复位输入功能。MB95F332H/F333H/F334H 时始终可以使用复位输入功能, 与该位的设置无关。 若该位清 "0", $\overline{\text{RST}}$ /PF2 引脚的复位输入功能禁止, 通用 I/O 口功能使能。 若该位置 "1", $\overline{\text{RST}}$ /PF2 引脚的复位输入功能使能, 通用 I/O 口功能禁止。 修改该位前, PDRF 寄存器的 bit2 须置 "1"。															

注：

复位后若要保持复位输入 / 输出功能，上电后 **RSTEN(SYSC:bit0)** 和 **RSTOE(SYSC:bit1)** 须初始化至 "1"。其他类型的复位不能使之初始化。

若系统必须使用复位输入 / 输出功能，为保证操作稳定起见，复位后强烈建议初始样本程序中的 **SYSC:RSTEN** 初始化至 "1"。使能复位输入 / 输出功能后，所有类型的复位包括监视复位均可使用。

31.3 控制器的使用注意事项

使用该控制器时，应注意以下几点。

■ 控制器的使用注意事项

● EC0 和 HCLK 的设置

虽然 EC0 和 HCLK 可设置到 P04。为避免产生意外，切勿同时把 EC0 输入和 HCLK 输入置 P04。

● 使用 MPG 功能时，PPGSEL 清 "0"

使用 MPG 功能时，P62-P67 用作 MPG 输出端口。此时，若需要使用 PPG 功能，PPGSEL 位清 "0" 可把 PPG 输出端口切换到 P10-P11 和 P13-P16。

本附录介绍 I/O 映射、中断一览、存储器映射、引脚状态和掩膜选项。

附录 A	I/O 映射
附录 B	中断源一览
附录 C	存储器映射
附录 D	MB95330H 系列的引脚状态
附录 E	指令概要
附录 F	掩膜选项

附录 A I/O 映射

本节介绍 MB95330H 系列的 I/O 映射。

■ I/O 映射

表 A-1 I/O 映射 (1 / 5)

地址	寄存器缩写	寄存器名称	R/W	初始值
0000 _H	PDR0	P0 口数据寄存器	R/W	00000000 _B
0001 _H	DDR0	P0 口方向寄存器	R/W	00000000 _B
0002 _H	PDR1	P1 口数据寄存器	R/W	00000000 _B
0003 _H	DDR1	P1 口方向寄存器	R/W	00000000 _B
0004 _H	—	(禁止)	—	—
0005 _H	WATR	振荡稳定等待时间设置寄存器	R/W	11111111 _B
0006 _H	—	(禁止)	—	—
0007 _H	SYCC	系统时钟控制寄存器	R/W	0000X011 _B
0008 _H	STBC	待机控制寄存器	R/W	00000XXX _B
0009 _H	RSRR	复位源寄存器	R	XXXXXXXX _B
000A _H	TBTC	时基定时器控制寄存器	R/W	00000000 _B
000B _H	WPCR	计时预分频器控制寄存器	R/W	00000000 _B
000C _H	WDTC	监视定时器控制寄存器	R/W	00XX0000 _B
000D _H	SYCC2	系统时钟控制寄存器 2	R/W	XX100011 _B
000E _H ~ 0015 _H	—	(禁止)	—	—
0016 _H	PDR6	P6 口数据寄存器	R/W	00000000 _B
0017 _H	DDR6	P6 口方向寄存器	R/W	00000000 _B
0018 _H ~ 0027 _H	—	(禁止)	—	—
0028 _H	PDRF	PF 口数据寄存器	R/W	00000000 _B
0029 _H	DDRF	PF 口方向寄存器	R/W	00000000 _B
002A _H	PDRG	PG 口数据寄存器	R/W	00000000 _B
002B _H	DDRG	PG 口方向寄存器	R/W	00000000 _B
002C _H	PUL0	P0 口上拉寄存器	R/W	00000000 _B
002D _H	PUL1	P1 口上拉寄存器	R/W	00000000 _B
002E _H ~ 0034 _H	—	(禁止)	—	—
0035 _H	PULG	PG 口上拉寄存器	R/W	00000000 _B
0036 _H	T01CR1	8/16 位多功能定时器 01 控制状态寄存器 1 ch.0	R/W	00000000 _B
0037 _H	T00CR1	8/16 位多功能定时器 00 控制状态寄存器 1 ch.0	R/W	00000000 _B
0038 _H	T11CR1	8/16 位多功能定时器 11 控制状态寄存器 1 ch.1	R/W	00000000 _B
0039 _H	T10CR1	8/16 位多功能定时器 10 控制状态寄存器 1 ch.1	R/W	00000000 _B
003A _H	PC01	8/16 位 PPG1 控制寄存器 ch.0	R/W	00000000 _B
003B _H	PC00	8/16 位 PPG0 控制寄存器 ch.0	R/W	00000000 _B

表 A-1 I/O 映射 (2 / 5)

地址	寄存器缩写	寄存器名称	R/W	初始值
003C _H	PC11	8/16 位 PPG1 控制寄存器 ch.1	R/W	00000000 _B
003D _H	PC10	8/16 位 PPG0 控制寄存器 ch.1	R/W	00000000 _B
003E _H	PC21	8/16 位 PPG 定时器 21 控制寄存器	R/W	00000000 _B
003F _H	PC20	8/16 位 PPG 定时器 20 控制寄存器	R/W	00000000 _B
0040 _H	TMCSRH1	16 位重载定时器控制状态寄存器高位 ch. 1	R/W	00000000 _B
0041 _H	TMCSRL1	16 位重载定时器控制状态寄存器低位 ch. 1	R/W	00000000 _B
0042 _H , 0043 _H	—	(禁止)	—	—
0044 _H	PCNTH1	16 位 PPG 状态控制寄存器高位 ch.1	R/W	00000000 _B
0045 _H	PCNTL1	16 位 PPG 状态控制寄存器低位 ch.1	R/W	00000000 _B
0046 _H , 0047 _H	—	(禁止)	—	—
0048 _H	EIC00	外部中断电路控制寄存器 ch.0/1	R/W	00000000 _B
0049 _H	EIC10	外部中断电路控制寄存器 ch.2/3	R/W	00000000 _B
004A _H	EIC20	外部中断电路控制寄存器 ch.4/5	R/W	00000000 _B
004B _H	EIC30	外部中断电路控制寄存器 ch.6/7	R/W	00000000 _B
004C _H	EIC01	外部中断电路控制寄存器 ch.8/9	R/W	00000000 _B
004D _H ~ 004F _H	—	(禁止)	—	—
0050 _H	SCR	LIN-UART 串行控制寄存器	R/W	00000000 _B
0051 _H	SMR	LIN-UART 串行模式寄存器	R/W	00000000 _B
0052 _H	SSR	LIN-UART 串行状态寄存器	R/W	00001000 _B
0053 _H	RDR/TDR	LIN-UART 接收 / 发送数据寄存器	R/W	00000000 _B
0054 _H	ESCR	LIN-UART 扩展状态控制寄存器	R/W	00000100 _B
0055 _H	ECCR	LIN-UART 扩展通信控制寄存器	R/W	000000XX _B
0056 _H	SMC10	UART/SIO 串行模式控制寄存器 1 ch.0	R/W	00000000 _B
0057 _H	SMC20	UART/SIO 串行模式控制寄存器 2 ch.0	R/W	00100000 _B
0058 _H	SSR0	UART/SIO 串行状态和数据寄存器 ch.0	R/W	00000001 _B
0059 _H	TDR0	UART/SIO 串行输出数据寄存器 ch.0	R/W	00000000 _B
005A _H	RDR0	UART/SIO 串行输入数据寄存器 ch.0	R	00000000 _B
005B _H ~ 005F _H	—	(禁止)	—	—
0060 _H	IBCR00	I ² C 总线控制寄存器 0 ch.0	R/W	00000000 _B
0061 _H	IBCR10	I ² C 总线控制寄存器 1 ch.0	R/W	00000000 _B
0062 _H	IBSR0	I ² C 总线状态寄存器 ch.0	R/W	00000000 _B
0063 _H	IDDR0	I ² C 数据寄存器 ch.0	R/W	00000000 _B
0064 _H	IAAR0	I ² C 地址寄存器 ch.0	R/W	00000000 _B
0065 _H	ICCR0	I ² C 时钟控制寄存器 ch.0	R/W	00000000 _B
0066 _H	OPCUR	16 位 MPG 输出控制寄存器 (高位)	R/W	00000000 _B
0067 _H	OPCLR	16 位 MPG 输出控制寄存器 (低位)	R/W	00000000 _B
0068 _H	IPCUR	16 位 MPG 输入控制寄存器 (高位)	R/W	00000000 _B
0069 _H	IPCLR	16 位 MPG 输入控制寄存器 (低位)	R/W	00000000 _B
006A _H	NCCR	16 位 MPG 噪音消除控制寄存器	R/W	00000000 _B

表 A-1 I/O 映射 (3 / 5)

地址	寄存器缩写	寄存器名称	R/W	初始值
006B _H	TCSR	16 位 MPG 定时器控制状态寄存器	R/W	00000000 _B
006C _H	ADC1	8/10 位 A/D 控制寄存器 1	R/W	00000000 _B
006D _H	ADC2	8/10 位 A/D 控制寄存器 2	R/W	00000000 _B
006E _H	ADDH	8/10 位 A/D 转换器数据寄存器 (高位)	R/W	00000000 _B
006F _H	ADDL	8/10 位 A/D 转换器数据寄存器 (低位)	R/W	00000000 _B
0070 _H	—	(禁止)	—	—
0071 _H	FSR2	闪存状态寄存器 2	R/W	00000000 _B
0072 _H	FSR	闪存状态寄存器	R/W	000X0000 _B
0073 _H	SWRE0	闪存扇区写入控制寄存器 0	R/W	00000000 _B
0074 _H	FSR3	闪存状态寄存器 3	R	0000XXXX _B
0075 _H	—	(禁止)	—	—
0076 _H	WREN	Wild 寄存器地址比较使能寄存器	R/W	00000000 _B
0077 _H	WROR	Wild 寄存器数据测试设置寄存器	R/W	00000000 _B
0078 _H	—	寄存器存储区指针 (RP)、直接存储区指针的镜像 (DP)	—	—
0079 _H	ILR0	中断级设置寄存器 0	R/W	11111111 _B
007A _H	ILR1	中断级设置寄存器 1	R/W	11111111 _B
007B _H	ILR2	中断级设置寄存器 2	R/W	11111111 _B
007C _H	ILR3	中断级设置寄存器 3	R/W	11111111 _B
007D _H	ILR4	中断级设置寄存器 4	R/W	11111111 _B
007E _H	ILR5	中断级设置寄存器 5	R/W	11111111 _B
007F _H	—	(禁止)	—	—
0F80 _H	WRARH0	Wild 寄存器地址设定寄存器 (高位) ch.0	R/W	00000000 _B
0F81 _H	WRARL0	Wild 寄存器地址设定寄存器 (低位) ch.0	R/W	00000000 _B
0F82 _H	WRDR0	Wild 寄存器数据设定寄存器 ch.0	R/W	00000000 _B
0F83 _H	WRARH1	Wild 寄存器地址设定寄存器 (高位) ch.1	R/W	00000000 _B
0F84 _H	WRARL1	Wild 寄存器地址设定寄存器 (低位) ch.1	R/W	00000000 _B
0F85 _H	WRDR1	Wild 寄存器数据设定寄存器 ch.1	R/W	00000000 _B
0F86 _H	WRARH2	Wild 寄存器地址设定寄存器 (高位) ch.2	R/W	00000000 _B
0F87 _H	WRARL2	Wild 寄存器地址设定寄存器 (低位) ch.2	R/W	00000000 _B
0F88 _H	WRDR2	Wild 寄存器数据设定寄存器 ch.2	R/W	00000000 _B
0F89 _H ~ 0F91 _H	—	(禁止)	—	—
0F92 _H	T01CR0	8/16 位多功能定时器 01 控制状态寄存器 0 ch.0	R/W	00000000 _B
0F93 _H	T00CR0	8/16 位多功能定时器 00 控制状态寄存器 0 ch.0	R/W	00000000 _B
0F94 _H	T01DR	8/16 位多功能定时器 01 数据寄存器 ch.0	R/W	00000000 _B
0F95 _H	T00DR	8/16 位多功能定时器 00 数据寄存器 ch.0	R/W	00000000 _B
0F96 _H	TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0	R/W	00000000 _B
0F97 _H	T11CR0	8/16 位多功能定时器 11 控制状态寄存器 0 ch.1	R/W	00000000 _B
0F98 _H	T10CR0	8/16 位多功能定时器 10 控制状态寄存器 0 ch.1	R/W	00000000 _B
0F99 _H	T11DR	8/16 位多功能定时器 11 数据寄存器 ch.1	R/W	00000000 _B
0F9A _H	T10DR	8/16 位多功能定时器 10 数据寄存器 ch.1	R/W	00000000 _B
0F9B _H	TMCR1	8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1	R/W	00000000 _B
0F9C _H	PPS01	8/16 位 PPG01 周期设置缓冲寄存器 ch.0	R/W	11111111 _B
0F9D _H	PPS00	8/16 位 PPG00 周期设置缓冲寄存器 ch.0	R/W	11111111 _B

表 A-1 I/O 映射 (4 / 5)

地址	寄存器缩写	寄存器名称	R/W	初始值
0F9E _H	PDS01	8/16 位 PPG01 占空比设置缓冲寄存器 ch.0	R/W	11111111 _B
0F9F _H	PDS00	8/16 位 PPG00 占空比设置缓冲寄存器 ch.0	R/W	11111111 _B
0FA0 _H	PPS11	8/16 位 PPG01 周期设置缓冲寄存器 ch.1	R/W	11111111 _B
0FA1 _H	PPS10	8/16 位 PPG00 周期设置缓冲寄存器 ch.1	R/W	11111111 _B
0FA2 _H	PDS11	8/16 位 PPG01 占空比设置缓冲寄存器 ch.1	R/W	11111111 _B
0FA3 _H	PDS10	8/16 位 PPG00 占空比设置缓冲寄存器 ch.1	R/W	11111111 _B
0FA4 _H	PPGS	8/16 位 PPG 启动寄存器	R/W	00000000 _B
0FA5 _H	REVC	8/16 位 PPG 输出反转寄存器	R/W	00000000 _B
0FA6 _H	PPS21	8/16 位 PPG21 周期设定缓冲寄存器 ch. 2	R/W	11111111 _B
0FA7 _H	PPS20	8/16 位 PPG20 周期设定缓冲寄存器 ch. 2	R/W	11111111 _B
0FA8 _H	TMRH1	16 位定时器寄存器 (高位) ch. 1	R/W	00000000 _B
	TMRLRH1	16 位重载定时器 (高位) ch. 1		
0FA9 _H	TMRL1	16 位重载定时器 (低位) ch. 1	R/W	00000000 _B
	TMRLRL1	16 位重载定时器 (低位) ch. 1		
0FAA _H	PDS21	8/16 位 PPG21 周期设定缓冲寄存器 ch. 2	R/W	11111111 _B
0FAB _H	PDS20	8/16 位 PPG20 周期设定缓冲寄存器 ch. 2	R/W	11111111 _B
0FAC _H ~ 0FAF _H	—	(禁止)	—	—
0FB0 _H	PDCRH1	16 位 PPG 递减计数器寄存器高位 ch.1	R	00000000 _B
0FB1 _H	PDCRL1	16 位 PPG 递减计数器寄存器低位 ch.1	R	00000000 _B
0FB2 _H	PCSRH1	16 位 PPG 周期设置缓冲寄存器高位 ch.1	R/W	11111111 _B
0FB3 _H	PCSRL1	16 位 PPG 周期设置缓冲寄存器低位 ch.1	R/W	11111111 _B
0FB4 _H	PDUTH1	16 位 PPG 占空比设置缓冲寄存器高位 ch.1	R/W	11111111 _B
0FB5 _H	PDUTL1	16 位 PPG 占空比设置缓冲寄存器低位 ch.1	R/W	11111111 _B
0FB6 _H ~ 0FBB _H	—	(禁止)	—	—
0FBC _H	BGR1	LIN-UART 波特率发生器寄存器 1	R/W	00000000 _B
0FBD _H	BGR0	LIN-UART 波特率发生器寄存器 0	R/W	00000000 _B
0FBE _H	PSSR0	UART/SIO 预分频器选择寄存器 ch.0	R/W	00000000 _B
0FBF _H	BRSR0	UART/SIO 波特率设置寄存器 ch.0	R/W	00000000 _B
0FC0 _H ~ 0FC2 _H	—	(禁止)	—	—
0FC3 _H	AIDRL	A/D 输入禁止寄存器 (低位)	R/W	00000000 _B
0FC4 _H	OPDBRH0	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 0	R/W	00000000 _B
0FC5 _H	OPDBRL0	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 0	R/W	00000000 _B
0FC6 _H	OPDBRH1	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 1	R/W	00000000 _B
0FC7 _H	OPDBRL1	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 1	R/W	00000000 _B
0FC8 _H	OPDBRH2	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 2	R/W	00000000 _B
0FC9 _H	OPDBRL2	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 2	R/W	00000000 _B
0FCA _H	OPDBRH3	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 3	R/W	00000000 _B
0FCB _H	OPDBRL3	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 3	R/W	00000000 _B
0FCC _H	OPDBRH4	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 4	R/W	00000000 _B
0FCD _H	OPDBRL4	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 4	R/W	00000000 _B

表 A-1 I/O 映射 (5 / 5)

地址	寄存器缩写	寄存器名称	R/W	初始值
0FCE _H	OPDBRH5	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 5	R/W	00000000 _B
0FCF _H	OPDBRL5	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 5	R/W	00000000 _B
0FD0 _H	OPDBRH6	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 6	R/W	00000000 _B
0FD1 _H	OPDBRL6	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 6	R/W	00000000 _B
0FD2 _H	OPDBRH7	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 7	R/W	00000000 _B
0FD3 _H	OPDBRL7	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 7	R/W	00000000 _B
0FD4 _H	OPDBRH8	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 8	R/W	00000000 _B
0FD5 _H	OPDBRL8	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 8	R/W	00000000 _B
0FD6 _H	OPDBRH9	16 位 MPG 输出数据缓冲寄存器 (高位) ch. 9	R/W	00000000 _B
0FD7 _H	OPDBRL9	16 位 MPG 输出数据缓冲寄存器 (低位) ch. 9	R/W	00000000 _B
0FD8 _H	OPDBRHA	16 位 MPG 输出数据缓冲寄存器 (高位) ch. A	R/W	00000000 _B
0FD9 _H	OPDBRLA	16 位 MPG 输出数据缓冲寄存器 (低位) ch. A	R/W	00000000 _B
0FDA _H	OPDBRHB	16 位 MPG 输出数据缓冲寄存器 (高位) ch. B	R/W	00000000 _B
0FDB _H	OPDBRLB	16 位 MPG 输出数据缓冲寄存器 (低位) ch. B	R/W	00000000 _B
0FDC _H	OPDUR	16 位 MPG 输出数据寄存器 (高位)	R	0000XXXX _B
0FDD _H	OPDLR	16 位 MPG 输出数据寄存器 (低位)	R	XXXXXXXX _B
0FDE _H	CPCHR	16 位 MPG 比较清零寄存器 (高位)	R/W	XXXXXXXX _B
0FDF _H	CPCLR	16 位 MPG 比较清零寄存器 (低位)	R/W	XXXXXXXX _B
0FE0 _H , 0FE1 _H	—	(禁止)	—	—
0FE2 _H	TMBUR	16 位 MPG 定时器缓冲寄存器 (高位)	R	XXXXXXXX _B
0FE3 _H	TMBLR	16 位 MPG 定时器缓冲寄存器 (低位)	R	XXXXXXXX _B
0FE4 _H	CRTH	主 CR 时钟调节寄存器 (高位)	R/W	0XXXXXXXX _B
0FE5 _H	CRTL	主 CR 时钟调节寄存器 (低位)	R/W	00XXXXXXXX _B
0FE6 _H , 0FE7 _H	—	(禁止)	—	—
0FE8 _H	SYSC	系统设定寄存器	R/W	11000011 _B
0FE9 _H	CMCR	时钟监控控制寄存器	R/W	00000000 _B
0FEA _H	CMDR	时钟监控数据寄存器	R	00000000 _B
0FEB _H	WDTH	监视器定时器选择 ID 寄存器 (高位)	R	XXXXXXXX _B
0FEC _H	WDTL	监视器定时器选择 ID 寄存器 (低位)	R	XXXXXXXX _B
0FED _H	—	(禁止)	—	—
0FEE _H	ILSR	输入电平选择寄存器	R/W	00000000 _B
0FEF _H	WICR	中断引脚控制寄存器	R/W	01000000 _B
0FF0 _H ~ 0FFF _H	—	(禁止)	—	—

- **R/W 访问符号**
R/W : 读 / 写
R : 只读
W : 只写
- **初始值符号**
0 : 该位初始值为 "0"。
1 : 该位初始值为 "1"。
X : 该位初始值不确定。

注：

勿对 "(禁止)" 地址执行写操作。读 "(禁止)" 地址返回未定义值。

附录 B 中断源一览

本节介绍 MB95330H 系列使用的中断源一览表。

■ 中断源一览表

关于中断操作，参阅 "第 5 章 CPU"。

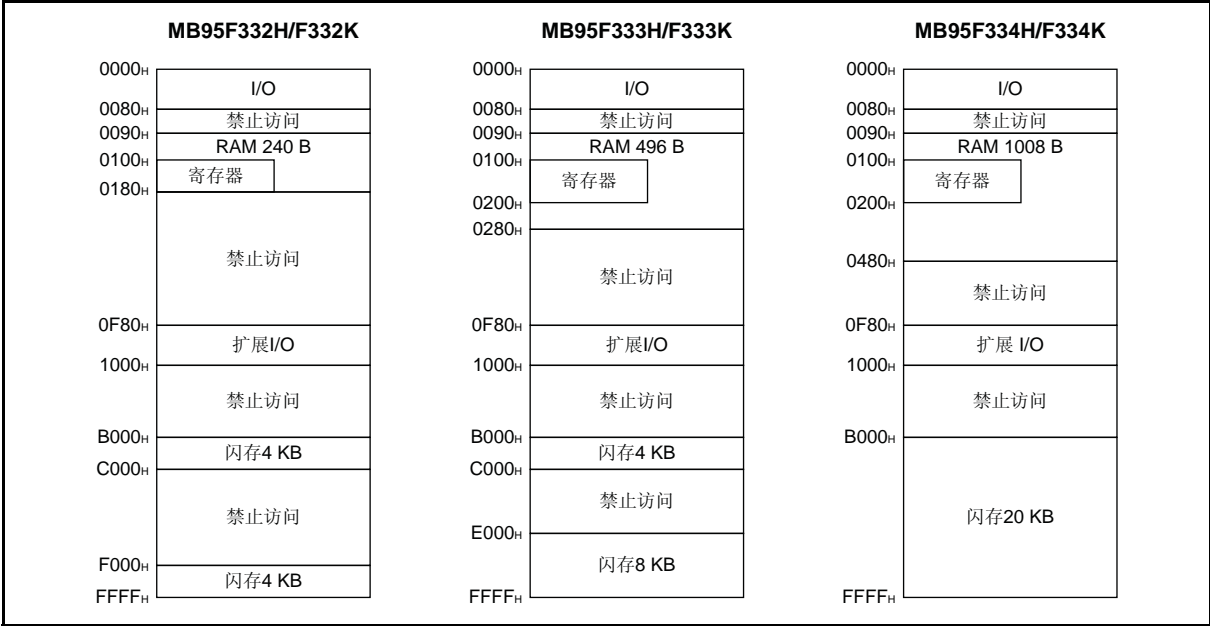
表 B-1 MB95330H 系列

中断源	中断请求号	向量表地址		中断级设置寄存器的位名称	同等级的优先顺序 (同时发生)
		高位	低位		
外部中断 ch. 0, ch. 4	IRQ00	FFFA _H	FFFB _H	L00 [1:0]	<div>高</div> <div>↑</div> <div>↓</div> <div>低</div>
外部中断 ch. 1, ch. 5	IRQ01	FFF8 _H	FFF9 _H	L01 [1:0]	
外部中断 ch. 2, ch. 6	IRQ02	FFF6 _H	FFF7 _H	L02 [1:0]	
外部中断 ch. 3, ch. 7	IRQ03	FFF4 _H	FFF5 _H	L03 [1:0]	
UART/SIO ch. 0, MPG (DTTI)	IRQ04	FFF2 _H	FFF3 _H	L04 [1:0]	
8/16 位多功能定时器 ch. 0 (低位)	IRQ05	FFF0 _H	FFF1 _H	L05 [1:0]	
8/16 位多功能定时器 ch. 0 (高位)	IRQ06	FFEE _H	FFEF _H	L06 [1:0]	
LIN-UART (接收)	IRQ07	FFEC _H	FFED _H	L07 [1:0]	
LIN-UART (发送)	IRQ08	FFEA _H	FFEB _H	L08 [1:0]	
8/16 位 PPG ch. 1 (低位)	IRQ09	FFE8 _H	FFE9 _H	L09 [1:0]	
8/16 位 PPG ch. 1 (高位)	IRQ10	FFE6 _H	FFE7 _H	L10 [1:0]	
8/16 位 PPG ch. 2 (高位)	IRQ11	FFE4 _H	FFE5 _H	L11 [1:0]	
8/16 位 PPG ch. 0 (高位)	IRQ12	FFE2 _H	FFE3 _H	L12 [1:0]	
8/16 位 PPG ch. 0 (低位)	IRQ13	FFE0 _H	FFE1 _H	L13 [1:0]	
8/16 位多功能定时器 ch. 1 (高位)	IRQ14	FFDE _H	FFDF _H	L14 [1:0]	
8/16 位 PPG ch. 2 (低位)	IRQ15	FFDC _H	FFDD _H	L15 [1:0]	
16 位重载定时器 ch. 1, MPG (写时序 / 比较清除), I ² C	IRQ16	FFDA _H	FFDB _H	L16 [1:0]	
16 位 PPG ch. 1, MPG (位置检测 / 比较匹配)	IRQ17	FFD8 _H	FFD9 _H	L17 [1:0]	
8/10 位 A/D 转换器	IRQ18	FFD6 _H	FFD7 _H	L18 [1:0]	
时基定时器	IRQ19	FFD4 _H	FFD5 _H	L19 [1:0]	
计时预分频器	IRQ20	FFD2 _H	FFD3 _H	L20 [1:0]	
外部中断 ch. 8, ch. 9	IRQ21	FFD0 _H	FFD1 _H	L21 [1:0]	
8/16 位多功能定时器 ch.1(低位)	IRQ22	FFCE _H	FFCF _H	L22 [1:0]	
闪存	IRQ23	FFCC _H	FFCD _H	L23 [1:0]	

本节介绍 MB95330H 系列的存储器映射。

■ 存储器映射

图 C-1 不同产品的存储器映射



型号	参数	闪存	RAM
MB95F332H/F332K		8 KB	240 bytes
MB95F333H/F333K		12 KB	496 bytes
MB95F334H/F334K		20 KB	1008 bytes

附录 D MB95330H 系列的引脚状态

表 D-1 是 MB95330H 系列在各模式下的引脚状态。

■ 各模式下的引脚状态

表 D-1 各模式下的引脚状态 (1 / 2)

引脚名称	正常操作	休眠模式	停止模式		计时模式		复位时
			SPL=0	SPL=1	SPL=0	SPL=1	
PF0/X0	OSC 输入	OSC 输入	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 *4	I/O 口 *4	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4	- Hi-Z - 输入使能 *1 (但不使用)
PF1/X1	OSC 输入	OSC 输入	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 *4	I/O 口 *4	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4	- Hi-Z - 输入使能 *1 (但不使用)
PG1/X0A/ SNI1	OSC 输入	OSC 输入	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 *4/ 外设功能 I/O	I/O 口 *4/ 外设功能 I/O	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4 (但上拉控制设定有效)	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4 (但上拉控制设定有效)	- Hi-Z - 输入使能 *1 (但不使用)
PG2/X1A/ SNI2	OSC 输入	OSC 输入	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 *4/ 外设功能 I/O	I/O 口 *4/ 外设功能 I/O	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4 (但上拉控制设定有效)	- 保持 - 输入关断 *2*4	- Hi-Z - 输入关断 *2*4 (但上拉控制设定有效)	- Hi-Z - 输入使能 *1 (但不使用)
PF2/RST	功能 I/O	复位输入	复位输入	复位输入	复位输入	复位输入	复位输入 *3
P60/INT08/ SDA/DTTI	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2 (但使能外部中断时可输入该中断)	- Hi-Z (但使能外部中断时可输入该中断) - 输入关断 *2	- 保持 - 输入关断 *2 (但使能外部中断时可输入该中断)	- Hi-Z (但使能外部中断时可输入该中断) - 输入关断 *2	- Hi-Z - 输入使能 *1 (但不使用)
P61/INT09/ SCL/TI1							
P62/TO10/ PPG00/ OPT0	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	- Hi-Z - 输入关断 *2	- 保持 - 输入关断 *2	- Hi-Z - 输入关断 *2	- Hi-Z - 输入使能 *1 (但不使用)
P63/TO11/ PPG01/ OPT1							
P64/EC1/ PPG10/ OPT2	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2 (但使能外部中断时可输入该中断)	- Hi-Z (但使能外部中断时可输入该中断) - 输入关断 *2	- 保持 - 输入关断 *2 (但使能外部中断时可输入该中断)	- Hi-Z (但使能外部中断时可输入该中断) - 输入关断 *2	- Hi-Z - 输入使能 *1 (但不使用)
P65/PPG11/ OPT3	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	- Hi-Z - 输入关断 *2	- 保持 - 输入关断 *2	- Hi-Z - 输入关断 *2	- Hi-Z - 输入使能 *1 (但不使用)
P66/PPG1/ PPG20/ OPT4							

表 D-1 各模式下的引脚状态 (2 / 2)

引脚名称	正常操作	休眠模式	停止模式		计时模式		复位时
			SPL=0	SPL=1	SPL=0	SPL=1	
P67/TRG1/ PPG21/ OPT5	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但使能外部中 断时可输入该中 断)	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入使能 *1 (但不使用)
P10/PPG10	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	-Hi-Z - 输入使能 *1 (但不使用)
P11/PPG11							
P12/DBG/ EC0	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2	-Hi-Z - 输入使能 *1 (但不使用)
P13/PPG00	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	-Hi-Z - 输入使能 *1 (但不使用)
P14/UCK0/ PPG01	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效。但使 能外部中断时可 输入该中断)	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效。但使 能外部中断时可 输入该中断)	-Hi-Z - 输入使能 *1 (但不使用)
P15/UO0/ PPG20	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	-Hi-Z - 输入使能 *1 (但不使用)
P16/UI0/ PPG21	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效。但使 能外部中断时可 输入该中断)	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效。但使 能外部中断时可 输入该中断)	-Hi-Z - 输入使能 *1 (但不使用)
P17/TO1/ SNIO	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	- 保持 - 输入关断 *2	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效)	-Hi-Z - 输入使能 *1 (但不使用)
P00/INT00/ AN00	I/O 口 / 外设功能 I/O/ 模拟输入	I/O 口 / 外设功能 I/O/ 模拟输入	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效。但使 能外部中断时可 输入该中断)	- 保持 - 输入关断 *2 (但使能外部中 断时可输入该中 断)	-Hi-Z - 输入关断 *2 (但上拉控制设 定有效。但使 能外部中断时可 输入该中断)	-Hi-Z - 输入使能 *1 (但不使用)
P01/INT01/ AN01							
P02/INT02/ AN02/SCK							
P03/INT03/ AN03/SOT							
P04/INT04/ AN04/SIN/ HCLK1/EC0							
P05/INT05/ AN05/ HCLK2/ TO00							
P06/INT06/ AN06/TO01							
P07/INT07/ AN07							

SPL: 待机控制寄存器引脚状态设定位 (STBC:SPL)

Hi-Z: 高阻抗

*1: " 输入使能 " 是指可启动输入功能时的状态。输入功能使能时, 请处理上拉和下拉或外部输入电流引发
电流泄漏。用作输出口时, 与其它端口处于相同的状态。

*2: " 输入关断 " 是指引脚的直接输入门操作处于工作禁止状态。

*3: $\overline{\text{PF2/RST}}$ 用作复位引脚时的引脚状态。

*4: 这些引脚用作 **GPIO** 时的引脚状态。

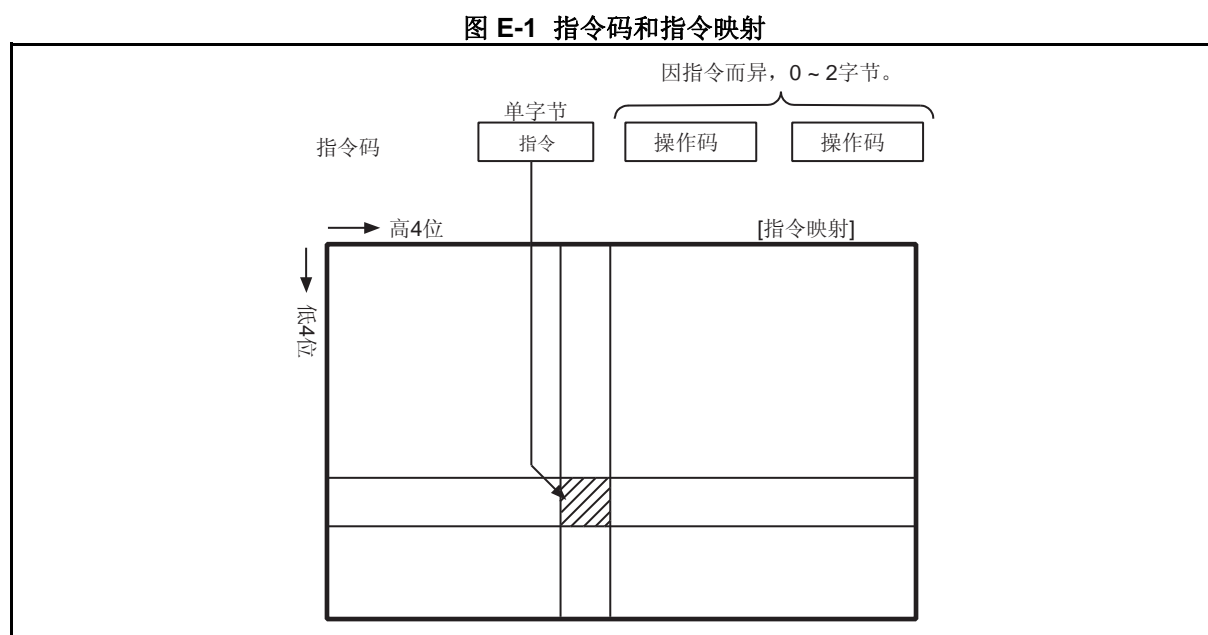
附录 E 指令概要

本节介绍 F²MC-8FX 使用的指令。

■ F²MC-8FX 的指令概要

F²MC-8FX 共有 140 种单字节指令 (映射上为 256 字节)，指令码由指令和其后的操作数构成。

图 E-1 显示了指令码和指令映射间的对应关系。



- 指令分为四种类型；推进系统、操作系统、跳转系统及其他。
- 支持多种寻址方法，根据指令选择和操作数指定，可选择十种寻址方法。
- 支持位操作指令，可进行读 - 修改 - 写操作。
- 支持指示特殊操作的指令。

■ 指令的表示符号说明

表 E-1 汇总了附录 E 的指令码说明中使用的符号介绍。

表 E-1 指令表中使用的符号介绍

符号	功能介绍
dir	直接寻址 (8 位长)
off	偏移 (8 位长)
ext	扩展寻址 (16 位长)
#vct	向量表编号 (3 位长)
#d8	立即数据 (8 位长)
#d16	立即数据 (16 位长)
dir:b	位直接寻址 (8 位长 : 3 位长)
rel	跳转相对寻址 (8 位长)
@	寄存器间接 (例: @A, @IX, @EP)
A	累加器 (由所用指令决定 8 位长还是 16 位长)
AH	累加器的高 8 位 (8 位长)
AL	累加器的低 8 位 (8 位长)
T	临时累加器 (由所用指令决定 8 位长还是 16 位长)
TH	临时累加器的高 8 位 (8 位长)
TL	临时累加器的低 8 位 (8 位长)
IX	变址寄存器 (16 位长)
EP	附加指针 (16 位长)
PC	程序计数器 (16 位长)
SP	堆栈指针 (16 位长)
PS	程序状态 (16 位长)
dr	累加器或变址寄存器 (16 位长)
CCR	状态代码寄存器 (8 位长)
RP	寄存器存储区指针 (5 位长)
DP	直接存储区指针 (3 位长)
Ri	通用寄存器 (8 位长, i = 0 ~ 7)
x	显示 x 为立即数据 (由所用指令决定 8 位还是 16 位)
(x)	显示 x 的内容为访问对象 (由所用指令决定 8 位还是 16 位)
((x))	显示 x 的内容所示地址为访问对象 (由所用指令决定 8 位还是 16 位)

■ 指令表中的项目说明

表 E-2 指令表中的项目说明

项目	说明
MNEMONIC	表示指令的汇编说明。
~	表示指令的周期数。一个指令周期为一个机器周期。 注： 指令周期数可被前一个指令延迟一个周期。指令周期数可在访问 I/O 区时扩展。
#	表示指令字节数。
Operation	表示指令操作。
TL, TH, AH	执行 TL、TH 或 AH 指令时，显示内容上的变化 (从 A 到 T 自动传输)。该栏中的符号分别代表以下内容： <ul style="list-style-type: none"> • -: 无变化 • dH: 操作中介入的数据的高 8 位 • AL 和 AH: 内容变成前一个指令的 AL 和 AH 的内容 • 00: 变成 00
N, Z, V, C	表示对应标志分别变成的指令。该栏中的符号分别代表以下内容： <ul style="list-style-type: none"> • -: 无变化 • +: 变化 • R: 变为 "0" • S: 变为 "1"
OP CODE	表示指令码。当有关指令占据两个或两个以上代码时，遵循以下规则。 [例] 48 ~ 4F: 代表 48, 49....4F。

E.1 寻址

F²MC-8FX 支持以下十种寻址模式：

- 直接寻址
- 扩展寻址
- 位直接寻址
- 变址寻址
- 指针寻址
- 通用寄存器寻址
- 立即寻址
- 向量寻址
- 相对寻址
- 固有寻址

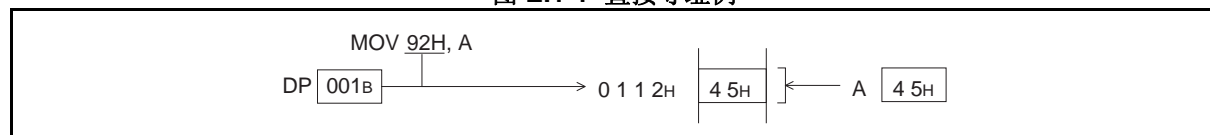
■ 寻址介绍

● 直接寻址

用指令表中 "dir" 表示的寻址方法访问 "0000_H" ~ "047F_H" 的直接区时使用。用此寻址方法，操作数地址为 "00_H" ~ "7F_H" 时，"0000_H" ~ "007F_H" 被访问。操作数地址为 "80_H" ~ "FF_H" 时，通过设置直接存储区指针 DP，访问可被映射到 "0080_H" ~ "047F_H"。

图 E.1-1 是直接寻址例。

图 E.1-1 直接寻址例

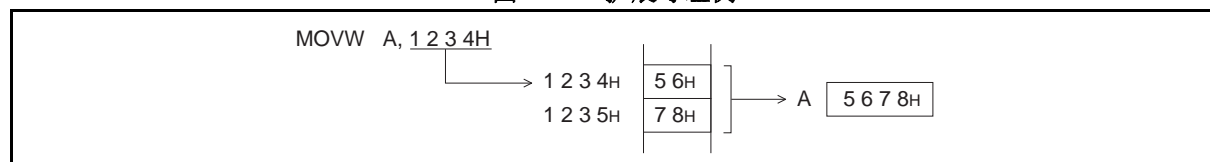


● 扩展寻址

用指令表中 "ext" 表示的寻址方法访问 64 KB 全区时使用。在此寻址时，第一操作数指定地址的一高位字节；第二操作数指定地址的一从属位置字节。

图 E.1-2 是扩展寻址例。

图 E.1-2 扩展寻址例

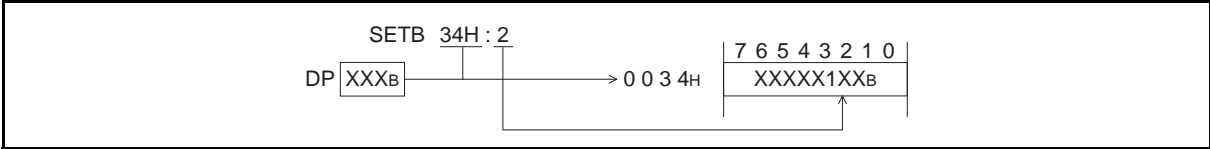


● 位直接寻址

用指令表中 "dir:b" 表示的寻址方法，以位为单位访问 "0000_H" ~ "047F_H" 的直接区时使用。位直接寻址时，操作数地址为 "00_H" ~ "7F_H" 时，"0000_H" ~ "007F_H" 被访问。操作数地址为 "80_H" ~ "FF_H" 时，通过设置直接存储区指针 DP，访问可被映射到 "0080_H" ~ "047F_H"。指定地址的位的位置由三个从属位置位的指令代码值指定。

图 E.1-3 是位直接寻址例。

图 E.1-3 位直接寻址例

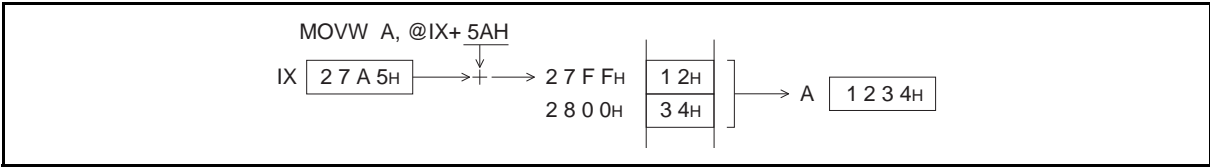


● 变址寻址

用指令表中 "@IX+off" 表示的寻址方法访问 64 KB 全区时使用。使用该寻址方法时，第一操作数的内容被符号扩展后加到 IX 上 (变址寄存器)，结果便是地址。

图 E.1-4 是变址寻址例。

图 E.1-4 变址寻址例

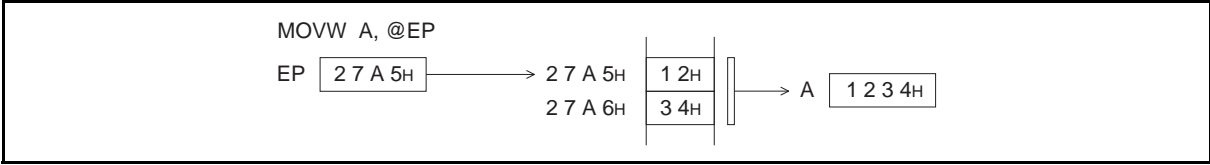


● 指针寻址

用指令表中 "@EP" 表示的寻址方法访问 64 KB 全区时使用。使用该寻址方法时，EP(附加指针)的内容用作地址。

图 E.1-5 是指针寻址例。

图 E.1-5 指针寻址例

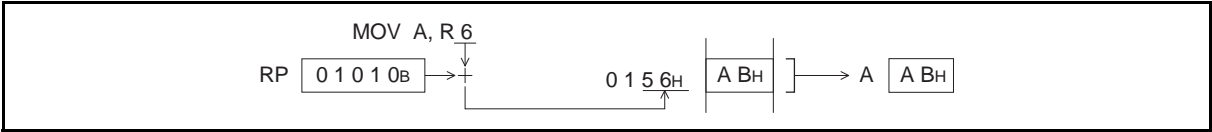


● 通用寄存器寻址

用指令表中 "Ri" 表示的寻址方法访问通用寄存器区的寄存器存储区时使用。使用该寻址方法时，地址的高一字节固定在 "01"、低位一字节由 RP(寄存器指针)的内容和操作码的三个从属位产生，访问该地址即可。

图 E.1-6 是通用寄存器寻址例。

图 E.1-6 通用寄存器寻址例



● 立即寻址

用指令表中 "#d8" 表示的寻址方法访问立即数据时使用。使用该寻址方法时，操作数原封不动地成为立即数据。字节 / 字的指定由操作码决定。

图 E.1-7 是立即寻址例。

图 E.1-7 立即寻址例



● 向量寻址

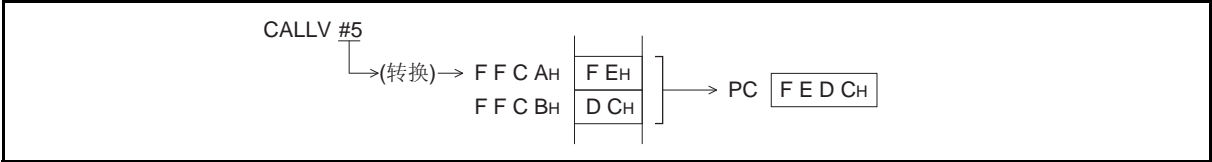
分支到表中注册的子程序地址时使用指令表中 "#vct" 表示的寻址方法。使用该寻址方法时，"#vct" 的信息存储在操作码中，表的地址由表 E.1-1 中的组合创建。

表 E.1-1 对应 "#vct" 的向量表地址

#vct	向量表地址 (跳转目的高位地址 : 从属地址)
0	FFC0 _H : FFC1 _H
1	FFC2 _H : FFC3 _H
2	FFC4 _H : FFC5 _H
3	FFC6 _H : FFC7 _H
4	FFC8 _H : FFC9 _H
5	FFCA _H : FFCB _H
6	FFCC _H : FFCD _H
7	FFCE _H : FFCF _H

图 E.1-8 是向量寻址例。

图 E.1-8 向量寻址例

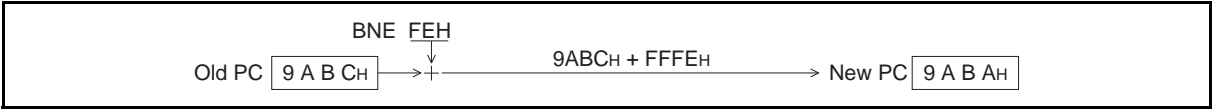


● 相对寻址

分支到 PC(程序计数器) 前后的 128 字节的区时使用指令表中 "rel" 表示的寻址方法。使用该寻址方法时，将操作数的内容连同符号加到 PC 并把结果保存到 PC。

图 E.1-9 是相对寻址例。

图 E.1-9 相对寻址例



在此例中，跳转到操作码 BNE 保存的地址会引起无限循环。

● 固有寻址

固有寻址在指令表中没有操作数，用于执行操作码决定的操作。使用该寻址方法时，操作因指令而异。

图 E.1-10 是固有寻址例。

图 E.1-10 固有寻址例



E.2 特殊指令

本节介绍寻址以外的特殊指令。

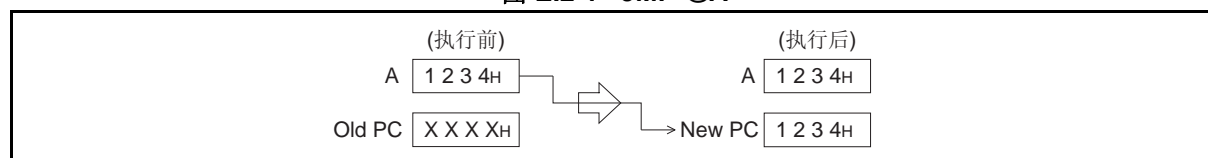
■ 特殊指令

● JMP @A

该指令将 A(累加器)的内容作为地址分支到 PC(程序计数器)。表中列出了 N 个跳转目的地,可选择其中的一个并传输到 A。执行此指令可实现 N 个分支处理。

图 E.2-1 是该指令的概要图。

图 E.2-1 JMP @A

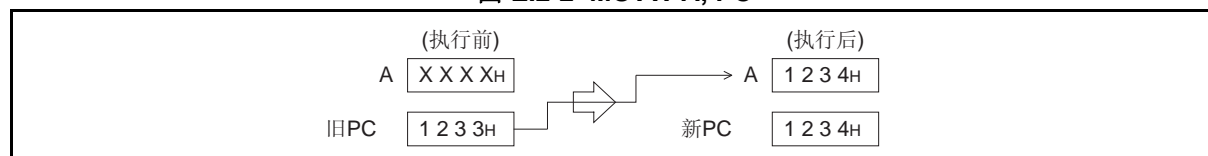


● MOVW A, PC

该指令执行的内容与 "JMP @A" 正相反,即 PC 的内容保存在 A。在主程序中执行该指令,设置调用特定的子程序,用户可以确定 A 的内容是子程序中的指定值。用户也可判断分支并非来自预料外的地方,并可将该判断用于暴走发生时。

图 E.2-2 是该指令的概要图。

图 E.2-2 MOVW A, PC



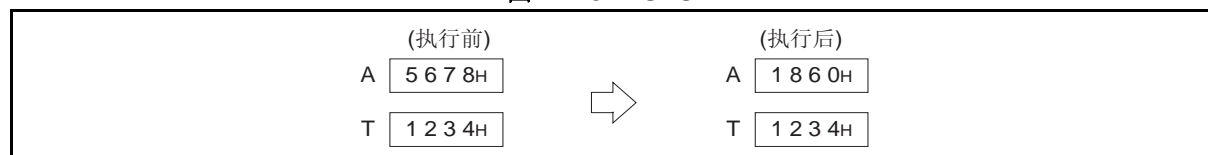
执行该指令时, A 的内容并非是保存该指令的操作码的地址,而是和保存下一个指令地址一样的值。因此,在图 E.2-2 中, A 内保存的值 "1234_H" 与 "MOVW A, PC" 的下一个操作码保存的地址对应。

● MULU A

该指令将 AL(累加器的低 8 位)与 TL(临时累加器的低 8 位)不带符号相乘,并将 16 位长的结果保存在 A。T(临时累加器)的内容保持不变。执行前的 AH(累加器的高 8 位)和 TH(临时累加器的高 8 位)的内容没有用于运算。该指令不改变标志,因此根据乘算结果发生分支时要特别注意。

图 E.2-3 是该指令的概要。

图 E.2-3 MULU A

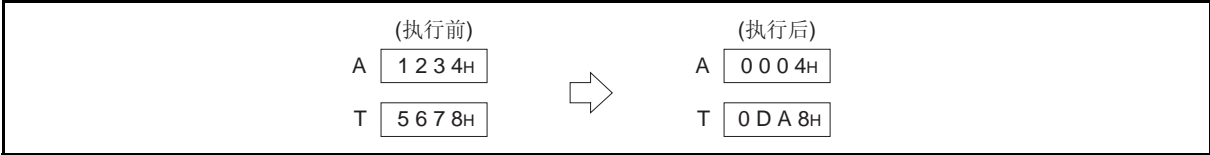


● DIVU A

该指令用 A 的 16 位值除 T 的 16 位的值 (不带符号)，并将 16 位结果和 16 位余数分别保存到 A 和 T。当指令执行前 A 的值为 "0" 时，Z 标志变为 "1"，以表示零除法已被执行。该指令不改变标志，因此根据除算结果发生分支时要特别注意。

图 E.2-4 是该指令的概要图。

图 E.2-4 DIVU A

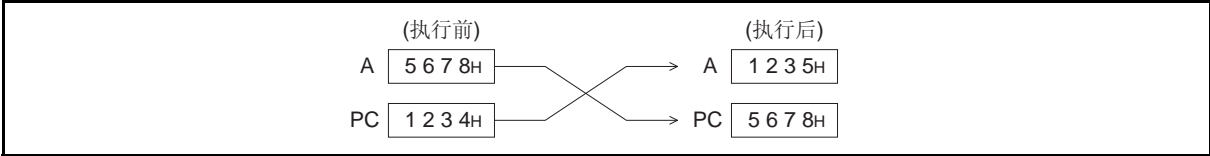


● XCHW A, PC

该指令将 A 的内容和 PC 的内容相互交换，所产生的结果是分支到执行前的 A 保存的地址。指令执行后，A 成为紧接着 "XCHW A, PC" 的操作码保存地址后的地址。该指令在从主程序指定使用子程序的某个表格时尤为高效。

图 E.2-5 是该指令的概要图。

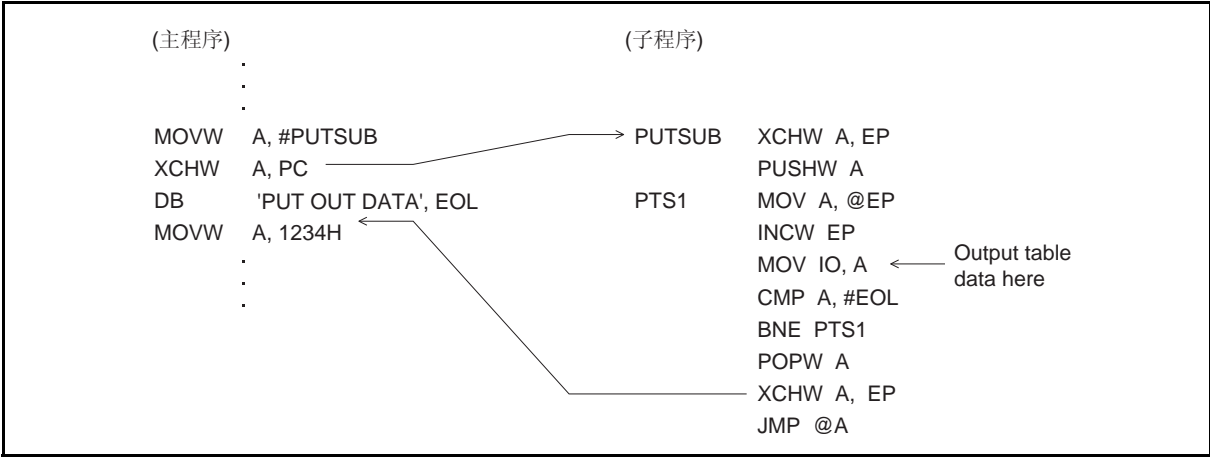
图 E.2-5 XCHW A, PC



执行该指令时，A 的内容并非是保存该指令的操作码的地址，而是和保存下一个指令地址一样的值。因此，在图 E.2-5 中，A 内保存的值 "1235_H" 与 "XCHW A, PC" 的下一个操作码保存的地址对应。这就是保存值是 "1235_H"，而非 "1234_H" 的原因所在。

图 E.2-6 是汇编语言例。

图 E.2-6 "XCHW A, PC" 的使用例



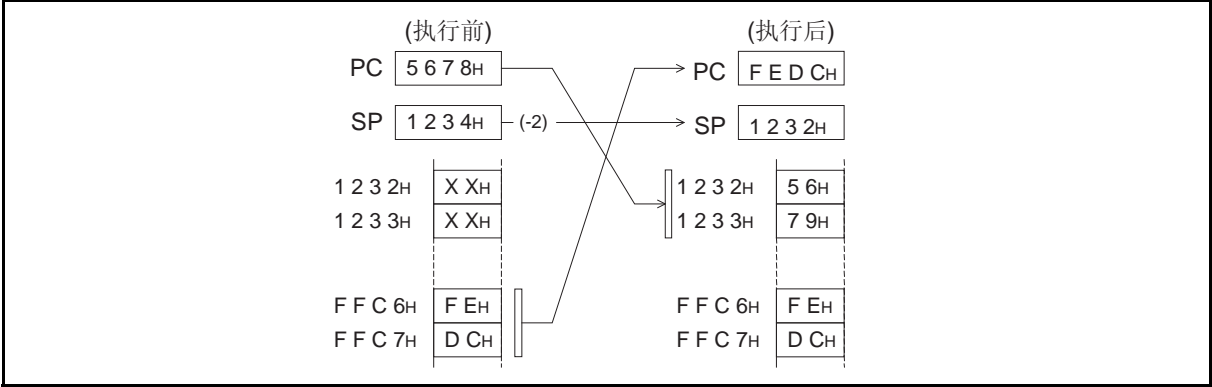
● CALLV #vct

该指令用于分支到向量表中保存的子样本程序地址。该指令将返回地址 (PC 的内容) 保存到 SP(堆栈指针) 内的地址中的存储单元，并使用向量寻址引发到保存在向量表的地

址的分支。因 CALLV #vct 是单字节指令，对于常用的子样本程序，使用该指令可缩小程序整体的容量。

图 E.2-7 是该指令的概要图。

图 E.2-7 CALLV #3 的执行例



执行 CALLV #vct 指令后，保存在堆栈区的 PC 的内容不是保存 CALLV #vct 操作码的地址，而是下一个指令的操作码的地址。因此，从图 E.2-7 可看出保存在堆栈 (1232_H 和 1233_H) 的值是 5679_H，这是 "CALLV #vct"(返回地址) 之后的指令的操作码的地址。

表 E.2-1 向量表

向量使用 (调用指令)	向量表地址	
	高位	低位
CALLV #7	FFCE _H	FFCF _H
CALLV #6	FFCC _H	FFCD _H
CALLV #5	FFCA _H	FFCB _H
CALLV #4	FFC8 _H	FFC9 _H
CALLV #3	FFC6 _H	FFC7 _H
CALLV #2	FFC4 _H	FFC5 _H
CALLV #1	FFC2 _H	FFC3 _H
CALLV #0	FFC0 _H	FFC1 _H

E.3 位操作指令 (SETB, CLRB)

对于位操作指令，读取某些外设功能寄存器的位的方法不同于通常的方法。

■ 读 - 修改 - 写操作

使用这些位操作指令，只可将寄存器或 RAM 存储单元的指定位置 "1" (SETB) 或清 "0" (CLRB)。因 CPU 以 8 位为单位操作数据，实际操作 (读 - 修改 - 写操作) 包含一系列步骤：读取 8 位数据、变更指定位、在原先的地址的存储单元写入数据。

表 E.3-1 是位操作指令的总线操作。

表 E.3-1 位操作指令的总线操作

CODE	MNEMONIC	~	周期	地址总线	数据总线	RD	WR	RMW
A0 ~ A7	CLRB dir:b	4	1	N+2	下一个指令	1	0	1
			2	dir 地址	数据	1	0	1
A8 ~ AF	SETB dir:b		3	dir 地址	数据	0	1	0
			4	N+3	下一个指令后的指令	1	0	0

■ 位操作指令执行时的读取对象

对于某些 I/O 口和中断请求标志位，正常读取操作和读 - 修改 - 写操作的读取对象不同。

● I/O 口 (位操作期间)

对于部分 I/O 口，正常读取操作时读取的是 I/O 引脚值；位操作时读取的是端口数据寄存器的值。与 I/O 定向和引脚状态无关，这样做可防止其他端口数据寄存器的位被意外改变。

● 中断请求标志位 (位操作期间)

中断请求标志位在正常的读取操作时用作标志位，显示中断请求是否存在，但在位操作时该位始终读 "1"。这是为了操作其他位时防止因中断请求标志位被写入 "0" 而意外地解除标志。

E.4 F²MC-8FX 指令

表 E.4-1 ~ 表 E.4-4 汇总了 F²MC-8FX 使用的所有指令。

■ 传输指令

表 E.4-1 传输指令

No.	MNEMONIC	~	#	操作	TL	TH	AH	N	Z	V	C	OPCODE
1	MOV	dir, A	3	2	(dir) ← (A)	-	-	-	-	-	-	45
2	MOV	@IX + off, A	3	2	((IX) + off) ← (A)	-	-	-	-	-	-	46
3	MOV	ext, A	4	3	(ext) ← (A)	-	-	-	-	-	-	61
4	MOV	@EP, A	2	1	((EP)) ← (A)	-	-	-	-	-	-	47
5	MOV	Ri, A	2	1	(Ri) ← (A)	-	-	-	-	-	-	48 to 4F
6	MOV	A, #d8	2	2	(A) ← d8	AL	-	-	+	+	-	04
7	MOV	A, dir	3	2	(A) ← (dir)	AL	-	-	+	+	-	05
8	MOV	A, @IX + off	3	2	(A) ← ((IX) + off)	AL	-	-	+	+	-	06
9	MOV	A, ext	4	3	(A) ← (ext)	AL	-	-	+	+	-	60
10	MOV	A, @A	2	1	(A) ← ((A))	AL	-	-	+	+	-	92
11	MOV	A, @EP	2	1	(A) ← ((EP))	AL	-	-	+	+	-	07
12	MOV	A, Ri	2	1	(A) ← (Ri)	AL	-	-	+	+	-	08 to 0F
13	MOV	dir, #d8	4	3	(dir) ← d8	-	-	-	-	-	-	85
14	MOV	@IX + off, #d8	4	3	((IX) + off) ← d8	-	-	-	-	-	-	86
15	MOV	@EP, #d8	3	2	((EP)) ← d8	-	-	-	-	-	-	87
16	MOV	Ri, #d8	3	2	(Ri) ← d8	-	-	-	-	-	-	88 to 8F
17	MOVW	dir, A	4	2	(dir) ← (AH), (dir + 1) ← (AL)	-	-	-	-	-	-	D5
18	MOVW	@IX + off, A	4	2	((IX) + off) ← (AH), ((IX) + off + 1) ← (AL)	-	-	-	-	-	-	D6
19	MOVW	ext, A	5	3	(ext) ← (AH), (ext + 1) ← (AL)	-	-	-	-	-	-	D4
20	MOVW	@EP, A	3	1	((EP)) ← (AH), ((EP) + 1) ← (AL)	-	-	-	-	-	-	D7
21	MOVW	EP, A	1	1	(EP) ← (A)	-	-	-	-	-	-	E3
22	MOVW	A, #d16	3	3	(A) ← d16	AL	AH	dH	+	+	-	E4
23	MOVW	A, dir	4	2	(AH) ← (dir), (AL) ← (dir + 1)	AL	AH	dH	+	+	-	C5
24	MOVW	A, @IX + off	4	2	(AH) ← ((IX) + off), (AL) ← ((IX) + off + 1)	AL	AH	dH	+	+	-	C6
25	MOVW	A, ext	5	3	(AH) ← (ext), (AL) ← (ext + 1)	AL	AH	dH	+	+	-	C4
26	MOVW	A, @A	3	1	(AH) ← ((A)), (AL) ← ((A) + 1)	AL	AH	dH	+	+	-	93
27	MOVW	A, @EP	3	1	(AH) ← ((EP)), (AL) ← ((EP) + 1)	AL	AH	dH	+	+	-	C7
28	MOVW	A, EP	1	1	(A) ← (EP)	-	-	dH	-	-	-	F3
29	MOVW	EP, #d16	3	3	(EP) ← d16	-	-	-	-	-	-	E7
30	MOVW	IX, A	1	1	(IX) ← (A)	-	-	-	-	-	-	E2
31	MOVW	A, IX	1	1	(A) ← (IX)	-	-	dH	-	-	-	F2
32	MOVW	SP, A	1	1	(SP) ← (A)	-	-	-	-	-	-	E1
33	MOVW	A, SP	1	1	(A) ← (SP)	-	-	dH	-	-	-	F1
34	MOV	@A, T	2	1	((A)) ← (T)	-	-	-	-	-	-	82
35	MOVW	@A, T	3	1	((A)) ← (TH), ((A) + 1) ← (TL)	-	-	-	-	-	-	83
36	MOVW	IX, #d16	3	3	(IX) ← d16	-	-	-	-	-	-	E6
37	MOVW	A, PS	1	1	(A) ← (PS)	-	-	dH	-	-	-	70
38	MOVW	PS, A	1	1	(PS) ← (A)	-	-	-	+	+	+	71
39	MOVW	SP, #d16	3	3	(SP) ← d16	-	-	-	-	-	-	E5
40	SWAP		1	1	(AH) ↔ (AL)	-	-	AL	-	-	-	10
41	SETB	dir:b	4	2	(dir) : b ← 1	-	-	-	-	-	-	A8 to AF
42	CLRB	dir:b	4	2	(dir) : b ← 0	-	-	-	-	-	-	A0 to A7
43	XCH	A, T	1	1	(AL) ↔ (TL)	AL	-	-	-	-	-	42
44	XCHW	A, T	1	1	(A) ↔ (T)	AL	AH	dH	-	-	-	43
45	XCHW	A, EP	1	1	(A) ↔ (EP)	-	-	dH	-	-	-	F7
46	XCHW	A, IX	1	1	(A) ↔ (IX)	-	-	dH	-	-	-	F6
47	XCHW	A, SP	1	1	(A) ↔ (SP)	-	-	dH	-	-	-	F5
48	MOVW	A, PC	2	1	(A) ← (PC)	-	-	dH	-	-	-	F0

注：

字节传输到 A 过程中的自动传输到 T 时，AL 传输到 TL。
如果指令有多个操作数，操作数的保存顺序如 MNEMONIC 所示。

■ 算术运算指令

表 E.4-2 算术运算指令 (1 / 2)

No.	MNEMONIC	~	#	操作	TL	TH	AH	N	Z	V	C	OPCODE
1	ADDC A, Ri	2	1	$(A) \leftarrow (A) + (Ri) + C$	-	-	-	+	+	+	+	28 to 2F
2	ADDC A, #d8	2	2	$(A) \leftarrow (A) + d8 + C$	-	-	-	+	+	+	+	24
3	ADDC A, dir	3	2	$(A) \leftarrow (A) + (dir) + C$	-	-	-	+	+	+	+	25
4	ADDC A, @IX + off	3	2	$(A) \leftarrow (A) + ((IX) + off) + C$	-	-	-	+	+	+	+	26
5	ADDC A, @EP	2	1	$(A) \leftarrow (A) + ((EP)) + C$	-	-	-	+	+	+	+	27
6	ADDCW A	1	1	$(A) \leftarrow (A) + (T) + C$	-	-	dH	+	+	+	+	23
7	ADDC A	1	1	$(AL) \leftarrow (AL) + (TL) + C$	-	-	-	+	+	+	+	22
8	SUBC A, Ri	2	1	$(A) \leftarrow (A) - (Ri) - C$	-	-	-	+	+	+	+	38 to 3F
9	SUBC A, #d8	2	2	$(A) \leftarrow (A) - d8 - C$	-	-	-	+	+	+	+	34
10	SUBC A, dir	3	2	$(A) \leftarrow (A) - (dir) - C$	-	-	-	+	+	+	+	35
11	SUBC A, @IX + off	3	2	$(A) \leftarrow (A) - ((IX) + off) - C$	-	-	-	+	+	+	+	36
12	SUBC A, @EP	2	1	$(A) \leftarrow (A) - ((EP)) - C$	-	-	-	+	+	+	+	37
13	SUBCW A	1	1	$(A) \leftarrow (T) - (A) - C$	-	-	dH	+	+	+	+	33
14	SUBC A	1	1	$(AL) \leftarrow (TL) - (AL) - C$	-	-	-	+	+	+	+	32
15	INC Ri	3	1	$(Ri) \leftarrow (Ri) + 1$	-	-	-	+	+	+	-	C8 to CF
16	INCW EP	1	1	$(EP) \leftarrow (EP) + 1$	-	-	-	-	-	-	-	C3
17	INCW IX	1	1	$(IX) \leftarrow (IX) + 1$	-	-	-	-	-	-	-	C2
18	INCW A	1	1	$(A) \leftarrow (A) + 1$	-	-	dH	+	+	-	-	C0
19	DEC Ri	3	1	$(Ri) \leftarrow (Ri) - 1$	-	-	-	+	+	+	-	D8 to DF
20	DECW EP	1	1	$(EP) \leftarrow (EP) - 1$	-	-	-	-	-	-	-	D3
21	DECW IX	1	1	$(IX) \leftarrow (IX) - 1$	-	-	-	-	-	-	-	D2
22	DECW A	1	1	$(A) \leftarrow (A) - 1$	-	-	dH	+	+	-	-	D0
23	MULU A	8	1	$(A) \leftarrow (AL) \times (TL)$	-	-	dH	-	-	-	-	01
24	DIVU A	17	1	$(A) \leftarrow (T) / (A), \text{MOD} \rightarrow (T)$	dL	dH	dH	-	+	-	-	11
25	ANDW A	1	1	$(A) \leftarrow (A) \wedge (T)$	-	-	dH	+	+	R	-	63
26	ORW A	1	1	$(A) \leftarrow (A) \vee (T)$	-	-	dH	+	+	R	-	73
27	XORW A	1	1	$(A) \leftarrow (A) \vee (T)$	-	-	dH	+	+	R	-	53
28	CMP A	1	1	$(TL) - (AL)$	-	-	-	+	+	+	+	12
29	CMPW A	1	1	$(T) - (A)$	-	-	-	+	+	+	+	13
30	RORC A	1	1	$\text{R} \rightarrow C \rightarrow A \leftarrow$	-	-	-	+	+	-	+	03
31	ROLC A	1	1	$\text{C} \leftarrow A \leftarrow \text{R}$	-	-	-	+	+	-	+	02
32	CMP A, #d8	2	2	$(A) - d8$	-	-	-	+	+	+	+	14
33	CMP A, dir	3	2	$(A) - (dir)$	-	-	-	+	+	+	+	15
34	CMP A, @EP	2	1	$(A) - ((EP))$	-	-	-	+	+	+	+	17
35	CMP A, @IX + off	3	2	$(A) - ((IX) + off)$	-	-	-	+	+	+	+	16
36	CMP A, Ri	2	1	$(A) - (Ri)$	-	-	-	+	+	+	+	18 to 1F
37	DAA	1	1	decimaladjustforaddition	-	-	-	+	+	+	+	84
38	DAS	1	1	decimaladjustforsubtraction	-	-	-	+	+	+	+	94
39	XOR A	1	1	$(A) \leftarrow (AL) \vee (TL)$	-	-	-	+	+	R	-	52
40	XOR A, #d8	2	2	$(A) \leftarrow (AL) \vee d8$	-	-	-	+	+	R	-	54
41	XOR A, dir	3	2	$(A) \leftarrow (AL) \vee (dir)$	-	-	-	+	+	R	-	55
42	XOR A, @EP	2	1	$(A) \leftarrow (AL) \vee ((EP))$	-	-	-	+	+	R	-	57
43	XOR A, @IX + off	3	2	$(A) \leftarrow (AL) \vee ((IX) + off)$	-	-	-	+	+	R	-	56
44	XOR A, Ri	2	1	$(A) \leftarrow (AL) \vee (Ri)$	-	-	-	+	+	R	-	58 to 5F
45	AND A	1	1	$(A) \leftarrow (AL) \wedge (TL)$	-	-	-	+	+	R	-	62
46	AND A, #d8	2	2	$(A) \leftarrow (AL) \wedge d8$	-	-	-	+	+	R	-	64
47	AND A, dir	3	2	$(A) \leftarrow (AL) \wedge (dir)$	-	-	-	+	+	R	-	65
48	AND A, @EP	2	1	$(A) \leftarrow (AL) \wedge ((EP))$	-	-	-	+	+	R	-	67
49	AND A, @IX + off	3	2	$(A) \leftarrow (AL) \wedge ((IX) + off)$	-	-	-	+	+	R	-	66

表 E.4-2 算术运算指令 (2 / 2)

No.	MNEMONIC	~	#	操作	TL	TH	AH	N	Z	V	C	OPCODE
50	AND A, Ri	2	1	$(A) \leftarrow (AL) \wedge (Ri)$	-	-	-	+	+	R	-	68 to 6F
51	OR A	1	1	$(A) \leftarrow (AL) \vee (TL)$	-	-	-	+	+	R	-	72
52	OR A, #d8	2	2	$(A) \leftarrow (AL) \vee d8$	-	-	-	+	+	R	-	74
53	OR A, dir	3	2	$(A) \leftarrow (AL) \vee (dir)$	-	-	-	+	+	R	-	75
54	OR A, @EP	2	1	$(A) \leftarrow (AL) \vee ((EP))$	-	-	-	+	+	R	-	77
55	OR A, @IX + off	3	2	$(A) \leftarrow (AL) \vee ((IX) + off)$	-	-	-	+	+	R	-	76
56	OR A, Ri	2	1	$(A) \leftarrow (AL) \vee (Ri)$	-	-	-	+	+	R	-	78 to 7F
57	CMP dir, #d8	4	3	$(dir) - d8$	-	-	-	+	+	+	+	95
58	CMP @EP, #d8	3	2	$((EP)) - d8$	-	-	-	+	+	+	+	97
59	CMP @IX + off, #d8	4	3	$((IX) + off) - d8$	-	-	-	+	+	+	+	96
60	CMP Ri, #d8	3	2	$(Ri) - d8$	-	-	-	+	+	+	+	98 to 9F
61	INCW SP	1	1	$(SP) \leftarrow (SP) + 1$	-	-	-	-	-	-	-	C1
62	DECW SP	1	1	$(SP) \leftarrow (SP) - 1$	-	-	-	-	-	-	-	D1

■ 分支指令

表 E.4-3 分支指令

No.	MNEMONIC	~	#	操作	TL	TH	AH	N	Z	V	C	OPCODE
1	BZ/BEQ rel(at branch)	4	2	if Z = 1 then PC ← PC + rel	-	-	-	-	-	-	-	FD
2	BNZ/BNE rel(at branch)	4	2	if Z = 0 then PC ← PC + rel	-	-	-	-	-	-	-	FC
3	BC/BLO rel(at branch)	4	2	if C = 1 then PC ← PC + rel	-	-	-	-	-	-	-	F9
4	BNC/BHS rel(at branch)	4	2	if C = 0 then PC ← PC + rel	-	-	-	-	-	-	-	F8
5	BN rel(at branch)	4	2	if N = 1 then PC ← PC + rel	-	-	-	-	-	-	-	FB
6	BP rel(at branch)	4	2	if N = 0 then PC ← PC + rel	-	-	-	-	-	-	-	FA
7	BLT rel(at branch)	4	2	if V ∨ N = 1 then PC ← PC + rel	-	-	-	-	-	-	-	FF
8	BGE rel(at branch)	4	2	if V ∨ N = 0 then PC ← PC + rel	-	-	-	-	-	-	-	FE
9	BBC dir : b, rel	5	3	if (dir : b) = 0 then PC ← PC + rel	-	-	-	-	+	-	-	B0 to B7
10	BBS dir : b, rel	5	3	if (dir : b) = 1 then PC ← PC + rel	-	-	-	-	+	-	-	B8 to BF
11	JMP @A	3	1	$(PC) \leftarrow (A)$	-	-	-	-	-	-	-	E0
12	JMP ext	4	3	$(PC) \leftarrow ext$	-	-	-	-	-	-	-	21
13	CALLV #vct	7	1	vectorcall	-	-	-	-	-	-	-	E8 to EF
14	CALL ext	6	3	subroutinecall	-	-	-	-	-	-	-	31
15	XCHW A, PC	3	1	$(PC) \leftarrow (A), (A) \leftarrow (PC) + 1$	-	-	dH	-	-	-	-	F4
16	RET	6	1	return from subroutine	-	-	-	-	-	-	-	20
17	RETI	8	1	return from interrupt	-	-	-	-	-	restore	-	30

■ 其它指令

表 E.4-4 其它指令

No.	MNEMONIC	~	#	操作	TL	TH	AH	N	Z	V	C	OPCODE
1	PUSHW A	4	1	$((SP)) \leftarrow (A), (SP) \leftarrow (SP) - 2$	-	-	-	-	-	-	-	40
2	POPW A	3	1	$(A) \leftarrow ((SP)), (SP) \leftarrow (SP) + 2$	-	-	dH	-	-	-	-	50
3	PUSHW IX	4	1	$((SP)) \leftarrow (IX), (SP) \leftarrow (SP) - 2$	-	-	-	-	-	-	-	41
4	POPW IX	3	1	$(IX) \leftarrow ((SP)), (SP) \leftarrow (SP) + 2$	-	-	-	-	-	-	-	51
5	NOP	1	1	No operation	-	-	-	-	-	-	-	00
6	CLRC	1	1	$(C) \leftarrow 0$	-	-	-	-	-	-	R	81
7	SETC	1	1	$(C) \leftarrow 1$	-	-	-	-	-	-	S	91
8	CLRI	1	1	$(I) \leftarrow 0$	-	-	-	-	-	-	-	80
9	SETI	1	1	$(I) \leftarrow 1$	-	-	-	-	-	-	-	90

E.5 指令映射

表 E.5-1 是 F²MC-8FX 的指令映射。

■ 指令映射

表 E.5-1 F²MC-8FX 的指令映射

H L	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	NOP	SWAP	RET	RETI	PUSHW	POPW	MOV	MOVW	CLRI	SETI	CLRB	BBC	INCW	DECW	JMP	MOVW
1	MULU	DIVU	JMP	CALL	PUSHW	POPW	MOV	MOVW	CLRC	SETC	CLRB	BBC	INCW	DECW	JMP	MOVW
2	ROL	CMP	ADDC	SUBC	XCH	XOR	AND	OR	MOV	MOV	CLRB	BBC	INCW	DECW	MOVW	MOVW
3	ROR	CMPW	ADDCW	SUBCW	XCHW	XORW	ANDW	ORW	MOVW	MOVW	CLRB	BBC	INCW	DECW	MOVW	MOVW
4	MOV	CMP	ADDC	SUBC	XOR	XOR	AND	OR	DAA	DAS	CLRB	BBC	INCW	DECW	MOVW	MOVW
5	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	CLRB	BBC	INCW	DECW	MOVW	MOVW
6	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	CLRB	BBC	INCW	DECW	MOVW	MOVW
7	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	CLRB	BBC	INCW	DECW	MOVW	MOVW
8	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BNC
9	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BC
A	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BP
B	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BN
C	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BNZ
D	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BZ
E	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BGE
F	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BLT

MB95330H 系列

附录 F掩膜选项

表 F-1 是 MB95330H 系列的掩膜选项一览。

■ 掩膜选项一览

表 F-1 掩膜选项一览

No.	产品型号	MB95F332H MB95F333H MB95F334H	MB95F332K MB95F333K MB95F334K
	可选 / 固定	固定	
1	低压检测复位	不带低压检测复位	带低压检测复位
2	复位	带专用复位输入	不带专用复位输入

MB95330H 系列

索引

以下是本手册索引部分。
索引按照字母顺序排列。

索引

数字

16 位定时器缓冲器操作时序图	
16 位定时器缓冲器操作时序图	561
16 位定时器	
16 位定时器的操作	559
16 位定时器的框图	494
16 位定时器的时序	560
16 位定时器的使用注意事项	564
16 位定时器缓冲器操作时序图	561
多功能脉冲发生器中 16 位定时器的操作图 ...	562
多功能脉冲发生器中 16 位定时器的使用	562
16 位 PPG	
16 位 PPG 模式的设定	426
16 位 PPG 递减计数器寄存器	
16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)	441
16 位 PPG 定时器	
16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)	441
16 位 PPG 定时器	434
16 位 PPG 定时器的关联引脚框图	439
16 位 PPG 定时器的寄存器	440
16 位 PPG 定时器的通道	437
16 位 PPG 定时器的引脚	438
16 位 PPG 定时器中断相关的寄存器和 向量表地址	448
16 位 PPG 占空比设定缓冲寄存器高位 / 低位 (PDUTH1,PDUTL1)	443
16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSRL1)	442
16 位 PPG 状态控制寄存器低位 (PCNTL1) ...	446
16 位 PPG 状态控制寄存器高位 (PCNTH1) ...	444
16 位 PPG 占空比设定缓冲寄存器	
16 位 PPG 占空比设定缓冲寄存器高位 / 低位 (PDUTH1,PDUTL1)	443
16 位 PPG 周期设定缓冲寄存器	
16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSRL1)	442
16 位 PPG 状态控制寄存器	
16 位 PPG 状态控制寄存器低位 (PCNTL1) ...	446
16 位 PPG 状态控制寄存器高位 (PCNTH1) ...	444
16 位数据	
存储器中 16 位数据的配置	45
16 位重载定时器	
16 位重载定时器的操作模式	458
16 位重载定时器的关联引脚	463
16 位重载定时器的关联引脚框图	464
16 位重载定时器的框图	460
16 位重载定时器的通道	462
16 位重载定时器定时器寄存器高位 (TMRH1)/ 低 位 (TMRL1)	470
16 位重载定时器控制状态寄存器低位 (TMCSRL1)	468
16 位重载定时器控制状态寄存器高位 (TMCSRH1)	466
16 位重载定时器中断相关的寄存器和 向量表地址	472
16 位重载定时器重载寄存器高位 (TMRLRH1)/ 低 位 (TMRLRL1)	471
16 位重载定时器定时器寄存器	
16 位重载定时器定时器寄存器高位 (TMRH1)/ 低 位 (TMRL1)	470
16 位重载定时器控制状态寄存器	
16 位重载定时器控制状态寄存器低位 (TMCSRL1)	468
16 位重载定时器控制状态寄存器高位 (TMCSRH1)	466
16 位重载定时器重载寄存器	
16 位重载定时器重载寄存器高位 (TMRLRH1)/ 低 位 (TMRLRL1)	471
8/10 位 A/D 转换器控制寄存器	
8/10 位 A/D 转换器控制寄存器 2 (ADC2)	368
8/10 位 A/D 转换器	
8/10 位 A/D 转换器的寄存器一览	365
8/10 位 A/D 转换器的使用注意事项	375
8/10 位 A/D 转换器的样本程序	376
8/10 位 A/D 转换器的引脚	361
8/10 位 A/D 转换器框图	359
8/10 位 A/D 转换器引脚的框图	362
8/10 位 A/D 转换器运行中的中断	371
8/10 位 A/D 转换器中断的相关寄存器和 向量表地址	371
8/10 位 A/D 转换器转换功能的操作	372
8/10 位 A/D 转换器控制寄存器	
8/10 位 A/D 转换器控制寄存器 1 (ADC1)	366
8/10 位 A/D 转换器控制寄存器 2 (ADC2)	368
8/10 位 A/D 转换器数据寄存器	
8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH,ADDL)	370
8/16 位	
8/16 位多功能定时器 00/01 定时器模式控制寄存 器 ch.0 (TMCR0)	215
8/16 位多功能定时器 00/01 数据寄存器 ch.0 (T00DR/T01DR)	221
8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)	205
8/16 位多功能定时器 00/01 状态控制寄存器 1	

MB95330H 系列

(T00CR1/T01CR1)	209	8/16 位 PPG 启动寄存器 (PPGS)	418
8/16 位多功能定时器 0 的寄存器	203	8/16 位 PPG 输出反相寄存器 (REVC)	419
8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1)	218	8/16 位 PPG 相关引脚的框图	409
8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)	224	8/16 位 PPG 中断相关的寄存器和 向量表地址	420
8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)	207	8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00)	417
8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)	212	8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00)	416
8/16 位多功能定时器 1 的寄存器	204	8/16 位 PPG 定时器 00 控制寄存器 8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00)	414
8/16 位多功能定时器的框图	195	8/16 位 PPG 定时器 01 控制寄存器 8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01)	412
8/16 位多功能定时器的使用注意事项	258	8/16 位 PPG 启动寄存器 8/16 位 PPG 启动寄存器 (PPGS)	418
8/16 位多功能定时器的通道	197	8/16 位 PPG 输出反相寄存器 8/16 位 PPG 输出反相寄存器 (REVC)	419
8/16 位多功能定时器的相关引脚	198	8 位 PPG 独立模式 8 位 PPG 独立模式的操作	422
8/16 位多功能定时器的引脚框图	200	8 位 PPG 独立模式的设定	422
8/16 位多功能定时器中断相关的寄存器和 向量表地址	229	8 位 PPG 模式 8 位预分频器 + 8 位 PPG 模式的设定	424
LIN Synch Field 沿检测中断 (8/16 位多功能定时器中断)	313		
8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCR0)	215		
8/16 位多功能定时器 00/01 数据寄存器 ch.0 8/16 位多功能定时器 00/01 数据寄存器 ch.0 (T00DR/T01DR)	221		
8/16 位多功能定时器 10/11 数据寄存器 ch.1 8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)	224		
8/16 位多功能定时器 00/01 状态控制寄存器 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)	205		
8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)	209		
8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1)	218		
8/16 位多功能定时器 10/11 状态控制寄存器 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)	212		
8/16 位 PPG 8/16 位 PPG 的概要	404		
8/16 位 PPG 的寄存器	411		
8/16 位 PPG 的通道	407		
8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00)	417		
8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00)	416		
8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00)	414		
8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01)	412		
		A	
		A/D 转换	
		A/D 转换功能	358
		A/D 转换功能的操作	373
		A/D 转换器	
		8/10 位 A/D 转换器的寄存器一览	365
		8/10 位 A/D 转换器的使用注意事项	375
		8/10 位 A/D 转换器的样本程序	376
		8/10 位 A/D 转换器的引脚	361
		8/10 位 A/D 转换器框图	359
		8/10 位 A/D 转换器引脚的框图	362
		8/10 位 A/D 转换器运行中的中断	371
		8/10 位 A/D 转换器中断的相关寄存器和 向量表地址	371
		8/10 位 A/D 转换器转换功能的操作	372
		ADC	
		8/10 位 A/D 转换器控制寄存器 1(ADC1)	366
		8/10 位 A/D 转换器控制寄存器 2 (ADC2)	368
		ADDH,ADDL	
		8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH,ADDL)	370
		B	
		BGR	
		LIN-UART 波特率生成器寄存器 1, 0 (BGR 1,	

BGR0)	310
BRSR	
UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)	608
比较	
Wild 寄存器地址比较使能寄存器 (WREN)	187
比较清零寄存器	
比较清零寄存器 (CPCR)	522
表	
I2C 中断相关的寄存器和向量表地址	635
命令顺序表	675
指令表中的项目说明	735
指令的表示符号说明	734
中断源一览表	728
标志	
发送中断发生和标志设置的时序	317
接收中断发生和标志设置的时序	315
扇区擦除定时器标志 (DQ3)	683
数据轮询标志 (DQ7)	679
数据轮询标志 (DQ7)	679
跳转位标志 (DQ6)	681
跳转位标志 (DQ6)	681
硬件时序标志	677
执行超时标志 (DQ5)	682
波特率	
波特率计算	321
波特率设定	609
各时钟速度的重载值和波特率	322
LIN-UART 波特率生成器寄存器 1, 0 (BGR 1, BGR0)	310
LIN-UART 波特率选择	319
UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)	608
UART/SIO 专用波特率发生器的寄存器	606
UART/SIO 专用波特率发生器的通道	605
UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)	607
专用波特率生成器 (重载计数器) 的运行	324
波特率生成器寄存器	
LIN-UART 波特率生成器寄存器 1, 0 (BGR 1, BGR0)	310
波形	
OPTx 输出波形时序图 (WTS1, WTS0=00 _B)	532
波形发生器	
波形发生器的框图	491
波形发生器的使用注意事项	563
C	
CCR	
状态码寄存器 (CCR) 的配置	41
擦除	
擦 / 写过程中的操作	694
擦 / 写闪存	657

擦除扇区数据的注意事项	689
擦除指定的闪存数据 (扇区擦除)	689
恢复闪存扇区擦除	692
闪存擦 / 写详细说明	684
闪存数据的整体擦除 (整片擦除)	688
暂停闪存扇区擦除	691
重载定时器	
OPS2 ~ OPS0 = 011 _B 或 111 _B 时重载定时器和位置检测的信号流程图	537
OPS2 ~ OPS0 = 100 _B 或 101 _B 时重载定时器或位置检测的信号流程图	538
OPS2 ~ OPS0=001 _B 时重载定时器下溢的信号流程图	536
重载定时器下溢生成的时序	543
重载定时器下溢生成的时序 (OPS2 ~ OPS0=001 _B)	544
16 位重载定时器的操作模式	458
16 位重载定时器的关联引脚	463
16 位重载定时器的关联引脚框图	464
16 位重载定时器的框图	460
16 位重载定时器的通道	462
16 位重载定时器定时器寄存器高位 (TMRH1)/ 低位 (TMRL1)	470
16 位重载定时器控制状态寄存器低位 (TMCSRL1)	468
16 位重载定时器控制状态寄存器高位 (TMCSRH1)	466
16 位重载定时器中断相关的寄存器和向量表地址	472
16 位重载定时器重载寄存器高位 (TMRLRH1)/ 低位 (TMRLRL1)	471
重载计数器	
专用波特率生成器 (重载计数器) 的运行	324
重载模式	
内部时钟模式 (重载模式) 的操作]	475
CPCR	
比较清零寄存器 (CPCR)	522
CPU	
CPU 间连接方法	328
CR	
CR 时钟振荡稳定等待时间	56
副 CR 时钟模式 (双外部时钟产品) 时的运行 ..	67
主 CR 时钟模式时的运行	67
CR 时钟	
CR 时钟振荡稳定等待时间	56
CR 时钟模式	
副 CR 时钟模式 (双外部时钟产品) 时的运行 ..	67
主 CR 时钟模式时的运行	67
CRT	
主 CR 时钟调节寄存器 (高位) (CPTH)	707
CRTL	
主 CR 时钟调节寄存器 (低位) (CRTL)	709
操作	

MB95330H 系列

I ² CμfδYb~	636
操作模式	
16 位重载定时器的操作模式	458
计数器操作模式	458
UART/SIO 操作模式 1 的操作说明	593
UART/SIO 操作模式 O 的操作说明	586
产品一览	
MB95330H 系列产品一览	5
处置	
芯片处置	24
串行编程	
串行编程的连接示例	701
闪存产品串行编程连接的基本配置	698
串行模式控制寄存器	
串行模式控制寄存器 1(SMC10)	576
UART/SIO 串行模式控制寄存器 2(SMC20)	578
串行输出数据寄存器	
UART/SIO 串行输出数据寄存器 (TDR0)	583
串行输入数据寄存器	
串行输入数据寄存器 (RDR0)	582
串行状态和数据寄存器	
UART/SIO 串行状态和数据寄存器 (SSR0)	580
从动	
LIN 从动器件	348
LIN 主 / 从模式通信功能	346
从动器件	
LIN 从动器件	348
存储空间	
存储空间的配置	28
存储器	
擦除指定的闪存数据 (扇区擦除)	689
存储器映射图	29, 31
存储器中 16 位数据的配置	45
恢复闪存扇区擦除	692
闪存扇区擦除步骤	689
暂停闪存扇区擦除	691
存储器映射	
存储器映射	729
存储器映射图	
存储器映射图	29, 31
D	
DQ	
扇区擦除定时器标志 (DQ3)	683
数据轮询标志 (DQ7)	679
数据轮询标志 (DQ7)	679
跳转位标志 (DQ6)	681
跳转位标志 (DQ6)	681
执行超时标志 (DQ5)	682
DTTI	
DTTI 电路框图	555
DTTI 电路时序图 (D1,D0=00 _B)	556

DTTI 和 OPTx 输出间的关系	557
待机	
从待机模式唤醒 MCU 的功能	645
待机控制寄存器	
待机控制寄存器 (STBC)	62
待机模式	
从待机模式唤醒 MCU 的功能	645
待机模式	52
待机模式时的引脚状态	70
待机模式下的运行	383
待机模式状态转换图	72
振荡稳定等待时间和时钟模式 / 待机模式转换	56
至 / 自待机模式转换的概要	70
单次模式	
单次模式 (PCNTH1 寄存器的 MDSE:bit5=1)	451
间隔定时器功能 (单次模式)	192
间隔定时器功能的使用 (单次模式)	
(定时器 0)	230
间隔定时器功能的使用 (单次模式)	
(定时器 1)	232
内部时钟模式 (单次模式) 的操作	477
单次位置检测	
单次位置检测	552
单次位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 111 _B)	553
单次位置检测或定时器下溢	554
单次位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0 = 101 _B)	554
单次位置检测生成的时序 (OPS2 ~ OPS0=110 _B)	552
单芯片模式	
单芯片模式	34
低压检测复位电路	
低压检测复位电路	380
低压检测复位电路的框图	381
低压检测复位电路的引脚	382
地址寄存器	
I ² C 地址寄存器 (IAAR0)	630
电路	
DTTI 电路框图	555
电路时序图	
DTTI 电路时序图 (D1,D0=00 _B)	556
定时器 00	
定时器 00 中断	227
定时器 01	
定时器 01 中断	227
定时器 10	
定时器 10 中断	228
定时器 11	
定时器 11 中断	228
定时器缓冲寄存器	
定时器缓冲寄存器 (TMBR)	523
定时器控制状态寄存器	

定时器控制状态寄存器 (TCSR)	524
读取	
闪存进入读取 / 复位状态	685
位操作指令执行时的读取对象	744
读 - 修改 - 写	
读 - 修改 - 写操作	744
堆栈	
从中断返回时的堆栈操作	101
中断处理堆栈区	102
中断处理开始时的堆栈操作	101
堆栈操作	
从中断返回时的堆栈操作	101
中断处理开始时的堆栈操作	101
堆栈区	
中断处理堆栈区	102
多功能定时器	
8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0 (TMCR0)	215
8/16 位多功能定时器 00/01 数据寄存器 ch.0 (T00DR/T01DR)	221
8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)	205
8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)	209
8/16 位多功能定时器 0 的寄存器	203
8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1 (TMCR1)	218
8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)	224
8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)	212
8/16 位多功能定时器 1 的寄存器	204
8/16 位多功能定时器的框图	195
8/16 位多功能定时器的使用注意事项	258
8/16 位多功能定时器的通道	197
8/16 位多功能定时器的相关引脚	198
8/16 位多功能定时器的引脚框图	200
8/16 位多功能定时器中断相关的寄存器和向量表地址	229
多功能定时器中断	
LIN Synch Field 沿检测中断 (8/16 位多功能定时器中断)	313
多功能脉冲发生器	
多功能脉冲发生器的寄存器	503
多功能脉冲发生器的框图	489
多功能脉冲发生器的样本程序	565
多功能脉冲发生器的引脚	499
多功能脉冲发生器的引脚框图	500
多功能脉冲发生器的中断源	529
多功能脉冲发生器中 16 位定时器的操作图	562
多功能脉冲发生器中 16 位定时器的使用	562
多功能脉冲发生器中断的寄存器和向量表地址	530

E

ECCR

LIN-UART 扩展通信控制寄存器 (ECCR)	308
---------------------------------	-----

ESCR

LIN-UART 扩展状态控制寄存器 (ESCR)	306
---------------------------------	-----

F

F²MC-8FX

F ² MC-8FX 的指令概要	733
-----------------------------------	-----

FSR

闪存状态寄存器 (FSR)	662
设定 (FSR:WRE) 的注意事项	674
设定扇区交换使能位 (FSR:SSEN) 的步骤	693

FSR2

闪存状态寄存器 2 (FSR2)	660
------------------------	-----

FSR3

闪存状态寄存器 3 (FSR3)	668
------------------------	-----

发送

发送中断	312
发送中断发生和标志设置的时序	317
发送中断请求发生时序	318
允许收 / 发	328

非易失性寄存器

非易失性寄存器数据区 (地址 : FFBC _H ~ FFBF _H)	30
--	----

非易失性寄存器 (NVR) 的功能

NVR 接口的寄存器一览表	706
NVR 接口的框图	705

非易失性寄存器功能

监视定时器选择 ID 寄存器 (WDTH, WDTL) ...	710
主 CR 时钟调节寄存器 (低位) (CRTL)	709
主 CR 时钟调节寄存器 (高位) (CRTH)	707

分支指令

分支指令	747
------------	-----

封装尺寸

LQFP32 封装尺寸	12
QFN32 封装尺寸	14
SDIP32 封装尺寸	13

副时钟模式

副时钟模式 (双外部时钟产品) 时的运行	67
------------------------------	----

复位

低压检测复位电路	380
低压检测复位电路的框图	381
低压检测复位电路的引脚	382
低压检测复位电路的运行	383
复位操作的概要	86
复位期间的引脚状态	87
复位时间	85
复位输出	85
复位源	84
复位源寄存器 (RSRR) 的配置	88
RAM 内容相关的复位影响	86

MB95330H 系列

闪存进入读取 / 复位状态	685
复位源寄存器	
复位源寄存器 (RSRR) 的配置	88

G

功能	
从待机模式唤醒 MCU 的功能	645
I ² C 寄存器	612
UART/SIO 的功能	568
专用寄存器的功能	36
固定周期模式	
PWM 定时器功能 (固定周期模式)	192
PWM 定时器功能的使用 (固定周期模式) (定时器 0)	239
PWM 定时器功能的使用 (固定周期模式) (定时器 1)	241

H

恢复扇区擦除	
恢复闪存扇区擦除	692

J

I/O 映射	
I/O 映射	722
I/O 电路	
I/O 电路类型	19
I/O 口	
I/O 口的概要	104
I ² C	
I ² C 的操作	636
I ² C 的框图	614
I ² C 地址寄存器 (IAAR0)	630
I ² C 时钟控制寄存器 (ICCR0)	631
I ² C 数据寄存器 (IDDR0)	629
I ² C 系统	637
I ² C 协议	637
I ² C 总线控制寄存器 1 (IBCR10)	624
I ² C 总线状态寄存器 (IBSR0)	627
I ² C 的操作	636
I ² C 的使用注意事项	647
I ² C 的使用注意事项	647
I ² C 功能	612
I ² C 寄存器	620
I ² C 通道	617
I ² C 相关引脚的框图	619
I ² C 中断相关的寄存器和向量表地址	635
I ² C 中断相关的寄存器和向量表地址	635
I ² C 总线接口的相关引脚	618
I ² C 总线接口的相关引脚	618
I ² C 总线控制寄存器 0 (IBCR00)	621
I ² C 的框图	614
I ² C 地址寄存器	

I ² C 地址寄存器 (IAAR0)	630
I ² C 寄存器	
I ² C 寄存器	620
I ² C 时钟控制寄存器	
I ² C 时钟控制寄存器 (ICCR0)	631
I ² C 数据寄存器	
I ² C 数据寄存器 (IDDR0)	629
I ² C 总线控制寄存器	
I ² C 总线控制寄存器 1 (IBCR10)	624
I ² C 总线状态寄存器	
I ² C 总线状态寄存器 (IBSR0)	627
I ² C 总线控制寄存器	
I ² C 总线控制寄存器 0 (IBCR00)	621
IAAR0	
I ² C 地址寄存器 (IAAR0)	630
IBCR	
I ² C 总线控制寄存器 1 (IBCR10)	624
I ² C 总线控制寄存器 0 (IBCR00)	621
IBSR0	
I ² C 总线状态寄存器 (IBSR0)	627
ICCR0	
I ² C 时钟控制寄存器 (ICCR0)	631
寄存器	
16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1, PDCRL1)	441
16 位 PPG 定时器的寄存器	440
16 位 PPG 定时器中断相关的寄存器和向量表地址	448
116 位 PPG 占空比设定缓冲寄存器高位 / 低位 (PDUTH1, PDUTL1)	443
16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1, PCSRL1)	442
16 位 PPG 状态控制寄存器低位 (PCNTL1)	446
16 位 PPG 状态控制寄存器高位 (PCNTH1)	444
16 位重载定时器定时器寄存器高位 (TMRH1) / 低位 (TMRL1)	470
16 位重载定时器控制状态寄存器低位 (TMCSRL1)	468
16 位重载定时器中断相关的寄存器和向量表地址	472
16 位重载定时器重载寄存器高位 (TMRLRH1) / 低位 (TMRLRL1)	471
8/10 位 A/D 转换器的寄存器一览	365
8/10 位 A/D 转换器中断的相关寄存器和向量表地址	371
8/16 位多功能定时器中断相关的寄存器和向量表地址	229
8/16 位 PPG 的寄存器	411
8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01), (PDS00)	417
8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01), (PPS00)	416
8/16 位 PPG 定时器 00 控制寄存器	

ch.0(PC00)	414
8/16 位 PPG 定时器 01 控制寄存器	
ch.0(PC01)	412
8/16 位 PPG 启动寄存器 (PPGS)	418
8/16 位 PPG 输出反相寄存器 (REVC)	419
8/16 位 PPG 中断相关的寄存器和	
向量表地址	420
比较清零寄存器 (CPCR)	522
串行模式控制寄存器 1(SMC10)	576
单次模式 (PCNTH1 寄存器的 MDSE:bit5=1) ..	451
定时器缓冲寄存器 (TMBR)	523
定时器控制状态寄存器 (TCSR)	524
I ² C 地址寄存器 (IAAR0)	630
I ² C 寄存器	620
I ² C 数据寄存器 (IDDR0)	629
I ² C 总线控制寄存器 1 (IBCR10)	624
I ² C 总线状态寄存器 (IBSR0)	627
I ² C 中断相关的寄存器和向量表地址	635
I ² C 中断相关的寄存器和向量表地址	635
I ² C 总线控制寄存器 0 (IBCR00)	621
计时预分频器的寄存器	169
计时预分频器中断相关的寄存器和	
向量表地址	173
监视定时器控制寄存器 (WDTC)	158
监视定时器选择 ID 寄存器 (WDTH, WDTL) ..	710
LIN-UART 波特率生成器寄存器 1, 0 (BGR 1, BGR0)	310
LIN-UART 串行控制寄存器 (SCR)	298
LIN-UART 串行模式寄存器 (SMR)	300
LIN-UART 串行状态寄存器 (SSR)	302
LIN-UART 的寄存器一览	297
LIN-UART 接收数据寄存器 (RDR)	304
LIN-UART 扩展通信控制寄存器 (ECCR)	308
LIN-UART 扩展状态控制寄存器 (ESCR)	306
LIN-UART 中断相关寄存器和向量表地址	314
NVR 接口的寄存器	706
PWM 模式	
(PCNTH 寄存器的 MDSE:bit5=0)	449
闪存状态寄存器 (FSR)	662
闪存状态寄存器 2 (FSR2)	660
闪存状态寄存器 3 (FSR3)	668
时基定时器控制寄存器 (TBTC)	144
时基定时器中断的相关寄存器和向量表地址 ..	147
输出控制寄存器低位 (OPCLR)	507
输出控制寄存器高位 (OPCUR)	505
输出数据缓冲寄存器低位 (OPDBRL)	516
输出数据缓冲寄存器高位 (OPDBUR)	514
输出数据寄存器 (OPDR)	532
输出数据寄存器的框图	531
输出数据寄存器低位 (OPDLR)	512
输出数据寄存器高位 (OPDUR)	510
双操作闪存寄存器	659
UART/SIO 串行模式控制寄存器 2(SMC20) ..	578
UART/SIO 串行输出数据寄存器 (TDR0)	583
UART/SIO 串行输入数据寄存器 (RDR0)	582

UART/SIO 串行状态和数据寄存器 (SSR0)	580
UART/SIO 相关的寄存器	575
UART/SIO 中断相关的寄存器和向量表地址 ..	584
UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)	608
UART/SIO 专用波特率发生器的寄存器	606
UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)	607
外部中断电路的寄存器一览	267
外部中断控制寄存器 (EIC00)	268
与双操作闪存中断相关的寄存器和	
向量表地址	694
噪声消除控制寄存器 (NCCR)	526
中断引脚选择电路的寄存器	281
中断引脚选择电路控制寄存器 (WICR)	282
主 CR 时钟调节寄存器 (低位) (CRTL)	709
主 CR 时钟调节寄存器 (高位) (CRTH)	707
16 位重载定时器控制状态寄存器高位 (TMCSRH1)	466
寄存器存储区	
寄存器存储区和直接存储区指针的镜像地址 ..	38
寄存器存储区指针 (RP) 的配置	38
寄存器	
I ² C 时钟控制寄存器 (ICCR0)	631
IDDR0	
I ² C 数据寄存器 (IDDR0)	629
ILR	
中断级设置寄存器 (ILR0 ~ ILR5) 的配置	96
计时模式	
计时模式时的操作	76
计时预分频器	
计时预分频器的操作示例	174
计时预分频器的寄存器	169
计时预分频器的框图	167
计时预分频器的使用注意事项	176
计时预分频器的中断	172
计时预分频器控制寄存器 (WPCR)	170
计时预分频器中断相关的寄存器和	
向量表地址	173
清零计时预分频器	174
使用间隔定时器功能 (计时预分频器)	174
计时预分频器控制寄存器	
计时预分频器控制寄存器 (WPCR)	170
计时中断	
使用间隔定时器功能时的中断 (计时中断)	172
计数器	
16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1, PDCRL1)	441
计数器操作模式	458
时钟监视器计数器	393
时钟监视器计数器的概要	386
时钟监视器计数器的寄存器	389
时钟监视器计数器的使用注意事项	400
重载计数器的功能	325

MB95330H 系列

专用波特率生成器 (重载计数器) 的运行	324
计数器操作	
计数器操作模式	458
间隔定时器	
间隔定时器功能	140, 166
间隔定时器功能 (单次模式)	192
间隔定时器功能 (连续模式)	192
间隔定时器功能 (自由运行模式)	192
间隔定时器功能的使用 (单次模式)	
(定时器 0)	230
间隔定时器功能的使用 (单次模式)	
(定时器 1)	232
间隔定时器功能的使用 (连续模式)	
(定时器 0)	233
间隔定时器功能的使用 (连续模式)	
(定时器 1)	235
间隔定时器功能的使用 (自由运行模式)	
(定时器 0)	236
间隔定时器功能的使用 (自由运行模式)	
(定时器 1)	238
使用间隔定时器功能 (计时预分频器)	174
使用间隔定时器功能时的中断 (计时中断)	172
间隔功能	
间隔功能运行时的中断	146
监视定时器	
监视定时器的操作	160
监视定时器的功能	154
监视定时器的寄存器	157
监视定时器的框图	155
监视定时器控制寄存器 (WDTC)	158
监视定时器控制寄存器	
监视定时器控制寄存器 (WDTC)	158
监视定时器选择 ID 寄存器	
监视定时器选择 ID 寄存器 (WDTH, WDTL) ...	710
监视器	
时钟监视器计数器	393
时钟监视器计数器的寄存器	389
接口	
I2C 总线接口的相关引脚	618
I ² C 总线接口的相关引脚	618
NVR 接口的寄存器一览表	706
接收	
接收中断	311
接收中断发生和标志设置的时序	315
允许收 / 发	328
接收中断	
接收中断	584
镜像地址	
寄存器存储区和直接存储区指针的镜像地址	38
K	
可变周期模式	
PWM 定时器功能 (可变周期模式)	192

PWM 定时器功能的使用 (可变周期模式) (定时器 0)	243
PWM 定时器功能的使用 (可变周期模式) (定时器 1)	245
控制	
时钟监控控制寄存器 (CMCR)	391
控制寄存器	
16 位 PPG 状态控制寄存器低位 (PCNTL1) ...	446
控制器	
控制器的使用注意事项	720
框图	
8/10 位 A/D 转换器框图	359
8/16 位多功能定时器的框图	195
8/16 位多功能定时器的引脚框图	200
低压检测复位电路的框图	381
I ² C 相关引脚的框图	619
I ² C 框图	614
计时预分频器的框图	167
监视定时器的框图	155
LIN-UART 框图	291
LIN-UART 引脚的框图	295
MB95330H 系列的框图	8
NVR 接口的框图	705
P0 口的框图	108
P1 口的框图	116
P6 口的框图	124
PF 口的框图	130
PG 口的框图	135
时基定时器的框图	141
时钟监视器计数器的框图	387
时钟控制器的框图	49
Wild 寄存器功能的框图	181
外部中断电路的框图	261
外部中断电路相关引脚的框图	264
预分频器的框图	79
中断引脚选择电路框图	279
扩展通信控制寄存器	
LIN-UART 扩展通信控制寄存器 (ECCR)	308
扩展状态控制寄存器	
LIN-UART 扩展状态控制寄存器 (ESCR)	306
L	
LIN-UART	
扩展状态控制寄存器 (ESCR)	306
LIN-UART 波特率生成器寄存器 1, 0 (BGR 1, BGR0)	310
LIN-UART 波特率选择	319
LIN-UART 串行控制寄存器 (SCR)	298
LIN-UART 串行模式寄存器 (SMR)	300
LIN-UART 串行状态寄存器 (SSR)	302
LIN-UART 的操作	327
LIN-UART 的功能	288
LIN-UART 的寄存器一览	297
LIN-UART 的使用注意事项	349

LIN-UART 的样本程序	351
LIN-UART 发送数据寄存器 (TDR)	305
LIN-UART 接收数据寄存器 (RDR)	304
LIN-UART 框图	291
LIN-UART 扩展通信控制寄存器 (ECCR)	308
LIN-UART 引脚	295
LIN-UART 引脚的框图	295
LIN-UART 引脚直接访问	340
LIN-UART 中断相关寄存器和向量表地址	314
LIN-UART 串行控制寄存器	
LIN-UART 串行控制寄存器 (SCR)	298
LIN-UART 串行模式寄存器	
LIN-UART 串行模式寄存器 (SMR)	300
LIN-UART 串行状态寄存器	
LIN-UART 串行状态寄存器 (SSR)	302
LIN-UART 发送数据寄存器	
LIN-UART 发送数据寄存器 (TDR)	305
LIN-UART 接收数据寄存器	
LIN-UART 接收数据寄存器 (RDR)	304
LIN-UART 扩展状态控制寄存器	
LIN-UART 扩展状态控制寄存器 (ESCR)	306
连接方法	
CPU 间连接方式	328
连续模式	
间隔定时器功能 (连续模式)	192
间隔定时器功能的使用 (连续模式)	
(定时器 0)	233
间隔定时器功能的使用 (连续模式)	
(定时器 1)	235
M	
MB95330H 系列	
MB95330H 系列产品一览	5
MB95330H 系列的框图	8
MB95330H 系列的特性	2
MCU	
从待机模式唤醒 MCU 的功能	645
MCU 进入 PGM 模式	700
MDSE	
单次模式 (PCNTH1 寄存器的 MDSE:bit5=1) ..	451
PWM 模式 (PCNTH 寄存器的 MDSE:bit5=0) ..	449
命令	
命令发出时的注意事项	676
命令顺序表	675
命令顺序表	
命令顺序表	675
模式	
8/16 位多功能定时器 00/01 定时器模式控制寄存	
器 ch.0 (TMCR0)	215
8/16 位多功能定时器 10/11 定时器模式控制寄存	
器 ch.1 (TMCR1)	218
不受时钟模式影响的外设功能	51

从待机模式唤醒 MCU 的功能	645
待机模式	52
待机模式下的运行	383
单芯片模式	34
间隔定时器功能 (单次模式)	192
间隔定时器功能 (连续模式)	192
间隔定时器功能 (自由运行模式)	192
LIN-UART 串行模式寄存器 (SMR)	300
LIN 主 / 从模式通信功能	346
MCU 进入 PGM 模式	700
PWM 定时器功能 (固定周期模式)	192
PWM 定时器功能 (可变周期模式)	192
时基定时器模式时的操作	75
时钟模式	51
停止模式时的操作	74
同步模式 (工作模式 2) 下的操作	333
UART/SIO 操作模式 1 的操作说明	593
UART/SIO 操作模式 0 的操作说明	586
振荡稳定等待时间和时钟模式 / 待机模式转换 ..	56

N

NCCR

噪声消除控制寄存器 (NCCR)	526
------------------------	-----

NVR

NVR 接口的概要	704
NVR 接口的功能	704
NVR 接口的寄存器一览表	706
NVR 接口的配置	705

NVR 接口

NVR 接口的概要	704
NVR 接口的配置	705

内部时钟

内部时钟模式	458
内部时钟模式 (单次模式) 的操作	477
内部时钟模式 (重载模式) 的操作	475
内部时钟模式的设定	475

O

OPCLR

输出控制寄存器低位 (OPCLR)	507
-------------------------	-----

OPCUR

输出控制寄存器高位 (OPCUR)	505
-------------------------	-----

OPDBR

OPDBR0 写入生成的时序	
(OPS2 ~ OPS0=000B)	542
OPS2 ~ OPS0 = 000B 时 OPDBRH0 和	
OPDBRL0 的信号流程图	535

OPDBRL

输出数据缓冲寄存器低位 (OPDBRL)	516
----------------------------	-----

OPDBUR

输出数据缓冲寄存器高位 (OPDBUR)	514
----------------------------	-----

OPDR

输出数据寄存器 (OPDR)	532
----------------------	-----

MB95330H 系列

输出数据寄存器低位 (OPDLR)	512
OPDUR	
输出数据寄存器高位 (OPDUR)	510
OPDUR 和 OPDLR	
OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0 = 000B)	536
OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0=001B,010B,011B,100B, 101B,110B,111B)	538
OPDUR 和 OPDLR 寄存器写入时序图	
OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0 = 000B)	536
OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0=001B,010B,011B,100B,101B,110B,111B)	538
OPS	
单次位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 111 _B)	553
单次位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0 = 101 _B)	554
单次位置检测生成的时序 (OPS2 ~ OPS0=110 _B)	552
OPDBR0 写入生成的时序 (OPS2 ~ OPS0=000 _B)	542
OPDR 寄存器写入时序图 (OPS2 ~ OPS0=001B,010B,011B,100B,101B,110B,111B)	538
OPDUR 和 OPDLR 寄存器写入时序图 (OPS2 ~ OPS0 = 000B)	536
OPS2 ~ OPS0 = 010B 或 110B 时位置检测的信号流程图	537
OPS2 ~ OPS0 = 011 _B 或 111 _B 时重载定时器和位置检测的信号流程图	537
OPS2 ~ OPS0 = 100 _B 或 101 _B 时重载定时器或位置检测的信号流程图	538
OPS2 ~ OPS0=001 _B 时重载定时器下溢的信号流程图	536
位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0=011 _B)	549
位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0=100 _B)	551
位置检测生成的时序 (OPS2 ~ OPS0=010B) ..	546
重载定时器下溢生成的时序 (OPS2 ~ OPS0=001B)	544
OPTx	
DTTI 和 OPTx 输出间的关系	557
OPTx 输出波形时序图 (WTS1,WTS0=00 _B) ..	532
OPTx 输出波形时序图	
OPTx 输出波形时序图 (WTS1,WTS0=00 _B) ..	532
P	
P0 口	
P0 口的操作	112
P0 口的框图	108
P0 口的配置	105
P0 口寄存器的功能	111
P0 口引脚	106
P1 口	
P1 口的操作	120
P1 口的框图	116
P1 口的配置	115
P1 口寄存器的功能	119
P1 口引脚	115
P6 口	
P6 口的操作	127
P6 口的框图	124
P6 口的配置	122
P6 口寄存器的功能	126
P6 口引脚	122
PC	
8/16 位 PPG 定时器 00 控制寄存器 ch.0 (PC00)	414
8/16 位 PPG 定时器 01 控制寄存器 ch.0 (PC01)	412
PCNTH	
单次模式 (PCNTH1 寄存器的 MDSE:bit5=1) .	451
PWM 模式 (PCNTH 寄存器的 MDSE:bit5=0) .	449
PCNTH1	
16 位 PPG 状态控制寄存器高位 (PCNTH1) ...	444
PCNTL1	
16 位 PPG 状态控制寄存器低位 (PCNTL1) ...	446
PCSRH1,PCSRL1	
16 位 PPG 周期设定缓冲寄存器高位 / 低位 (PCSRH1,PCSRL1)	442
PDCRH1,PDCRL1	
16 位 PPG 递减计数器寄存器高位 / 低位 (PDCRH1,PDCRL1)	441
PDS	
8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00)	417
PDUTH1,PDUTL1	
16 位 PPG 占空比设定缓冲寄存器高位 / 低位 (PDUTH1,PDUTL1)	443
PF 口	
PF 口的操作	132
PF 口的框图	130
PF 口的配置	129
PF 口寄存器的功能	131
PF 口引脚	129
PG 口	
PG 口的操作	137
PG 口的框图	135
PG 口的配置	134
PG 口寄存器的功能	136
PG 口引脚	134
PGM 模式	
MCU 进入 PGM 模式	700

PPG

16 位 PPG 模式的设定	426
16 位 PPG 状态控制寄存器低位 (PCNTL1)....	446
8/16 位 PPG 的概要	404
8/16 位 PPG 的寄存器	411
8/16 位 PPG 的通道	407
8/16 位 PPG 定时器 00/01 占空比设定缓冲寄存器 (PDS01),(PDS00).....	417
8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00).....	416
8/16 位 PPG 定时器 00 控制寄存器 ch.0(PC00)...	414
8/16 位 PPG 定时器 01 控制寄存器 ch.0(PC01)...	412
8/16 位 PPG 启动寄存器 (PPGS).....	418
8/16 位 PPG 输出反相寄存器 (REVC).....	419
8/16 位 PPG 相关引脚的框图	409
8/16 位 PPG 中断相关的寄存器和 向量表地址	420
8 位 PPG 独立模式的操作	422
8 位 PPG 独立模式的设定	422
8 位预分频器 + 8 位 PPG 模式的设定	424

PPG 定时器

16 位 PPG 定时器	434
16 位 PPG 定时器的关联引脚框图	439
16 位 PPG 定时器的寄存器	440
16 位 PPG 定时器的通道.....	437
16 位 PPG 定时器的引脚.....	438
16 位 PPG 定时器中断相关的寄存器和 向量表地址	448

PPGS

8/16 位 PPG 启动寄存器 (PPGS).....	418
------------------------------	-----

PPS

8/16 位 PPG 定时器 00/01 周期设定缓冲寄存器 (PPS01),(PPS00).....	416
---	-----

PSSR

UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)	607
--	-----

PWC

PWC 定时器功能	193
PWC 定时器功能的使用	247, 249

PWM

PWM 定时器功能 (固定周期模式).....	192
PWM 定时器功能 (可变周期模式).....	192
PWM 定时器功能的使用 (固定周期模式) (定时器 0)	239
PWM 定时器功能的使用 (固定周期模式) (定时器 1)	241
PWM 定时器功能的使用 (可变周期模式) (定时器 0)	243
PWM 定时器功能的使用 (可变周期模式) (定时器 1)	245

PWM 定时器

PWM 定时器功能 (固定周期模式).....	192
-------------------------	-----

PWM 定时器功能 (可变周期模式)	192
PWM 定时器功能的使用 (固定周期模式) (定时器 0).....	239
PWM 定时器功能的使用 (固定周期模式) (定时器 1).....	241
PWM 定时器功能的使用 (可变周期模式) (定时器 0).....	243
PWM 定时器功能的使用 (可变周期模式) (定时器 1).....	245

PWM 模式

PWM 模式 (PCNTH 寄存器的 MDSE:bit5=0) .	449
-----------------------------------	-----

Q

启动状态

启动状态	638
------------	-----

其它指令

其它指令	747
------------	-----

R

RAM

RAM 内容相关的复位影响.....	86
--------------------	----

RDR

LIN-UART 接收数据寄存器 (RDR).....	304
UART/SIO 串行输入数据寄存器 (RDR0)	582

REVC

8/16 位 PPG 输出反相寄存器 (REVC)	419
---------------------------------	-----

RP

寄存器存储区指针 (RP) 的配置	38
-------------------------	----

RSRR

复位源寄存器 (RSRR) 的配置	88
-------------------------	----

S

SCR

LIN-UART 串行控制寄存器 (SCR)	298
------------------------------	-----

SIO

串行模式控制寄存器 1(SMC10)	576
UART/SIO 操作模式 1 的操作说明	593
UART/SIO 操作模式 0 的操作说明	586
UART/SIO 串行模式控制寄存器 2(SMC20) ...	578
UART/SIO 串行输出数据寄存器 (TDR0).....	583
UART/SIO 串行输入数据寄存器 (RDR0)	582
UART/SIO 串行状态和数据寄存器 (SSR0)	580
UART/SIO 的功能	568
UART/SIO 的框图	569
UART/SIO 的通道	571
UART/SIO 的中断	584
UART/SIO 相关的寄存器	575
UART/SIO 相关引脚的框图.....	573
UART/SIO 中断相关的寄存器和向量表地址...	584
UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)	608
UART/SIO 专用波特率发生器的寄存器	606

MB95330H 系列

UART/SIO 专用波特率发生器的通道	605
UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)	607
SMC	
串行模式控制寄存器 1(SMC10)	576
UART/SIO 串行模式控制寄存器 2(SMC20).....	578
SMR	
LIN-UART 串行模式寄存器 (SMR)	300
SNix/RDAx 比较时序图	
双沿检测和 SNix/RDAx 比较时序图 (CMPE=1) ...	534
SSEN	
设定扇区交换使能位 (FSR:SSEN) 的步骤	693
SSR	
LIN-UART 串行状态寄存器 (SSR).....	302
UART/SIO 串行状态和数据寄存器 (SSR0).....	580
STBC	
待机控制寄存器 (STBC)	62
SWRE0	
闪存扇区写入控制寄存器 0 (SWRE0)	665
设定 SWRE0 寄存器的注意事项.....	667
SYCC	
系统时钟控制寄存器 (SYCC) 的配置	57
SYCC2	
系统时钟控制寄存器 2 (SYCC2) 的配置	65
闪存	
擦 / 写闪存	657
擦除指定的闪存数据 (扇区擦除)	689
恢复闪存扇区擦除	692
闪存擦 / 写详细说明	684
闪存产品串行编程连接的基本配置	698
闪存进入读取 / 复位状态	685
闪存扇区擦除步骤	689
闪存扇区写入控制寄存器 (SWRE0)	665
闪存数据的写入	686
闪存数据的整体擦除 (整片擦除)	688
闪存写入的步骤	686
闪存状态寄存器 (FSR)	662
闪存状态寄存器 3 (FSR3)	668
闪存状态寄存器 2 (FSR2)	660
双操作闪存的概要	656
双操作闪存的扇区 / 存储区配置.....	658
双操作闪存的特性	657
双操作闪存寄存器	659
与双操作闪存中断相关的寄存器和	
向量表地址	694
暂停闪存扇区擦除	691
闪存加密	
闪存加密	695
闪存进入	
闪存进入读取 / 复位状态	685
闪存扇区写入控制寄存器 0	
闪存扇区写入控制寄存器 (SWRE0) 设定流程图...	673
闪存扇区写入控制寄存器 0(SWRE0)	665
闪存状态寄存器	
闪存状态寄存器 (FSR)	662
闪存状态寄存器 2 (FSR2).....	660
闪存状态寄存器 3	
闪存状态寄存器 3 (FSR3).....	668
扇区 / 存储区配置	
双操作闪存的扇区 / 存储区配置	658
扇区擦除	
擦除指定的闪存数据 (扇区擦除)	689
恢复闪存扇区擦除	692
闪存扇区擦除步骤	689
暂停闪存扇区擦除	691
扇区擦除定时器标志	
扇区擦除定时器标志 (DQ3).....	683
扇区交换	
设定扇区交换使能位 (FSR:SSEN) 的步骤	693
扇区交换使能位	
设定扇区交换使能位 (FSR:SSEN) 的步骤	693
设定	
波特率设定	609
UART/SIO 专用波特率发生器波特率设定寄存器	
(BRSR0)	608
时基定时器	
时基定时器的操作	148
时基定时器的操作示例	149
时基定时器的寄存器	143
时基定时器的框图	141
时基定时器的清零	148
时基定时器中断的相关寄存器和向量表地址 ..	147
时基定时器控制寄存器	
时基定时器控制寄存器 (TBTC)	144
时基定时器模式	
时基定时器模式时的操作	75
事件计数	
事件计数模式的设定	479
时钟	
不受时钟模式影响的外设功能	51
CR 时钟振荡稳定等待时间	56
副 CR 时钟模式 (双外部时钟产品) 时的运行 ..	67
各时钟速度的重载值和波特率	322
I ² C 时钟控制寄存器 (ICCR0)	631
内部时钟模式	458
内部时钟模式 (单次模式) 的操作	477
内部时钟模式 (重载模式) 的操作	475
内部时钟模式的设定	475
时钟监控控制寄存器 (CMCR)	391
时钟监控数据寄存器 (CMDR)	390
时钟监视器计数器	393
时钟监视器计数器的寄存器	389
时钟控制器的概要	48
时钟控制器的框图	49

时钟模式状态转换图	68	输出数据寄存器低位	
时钟振荡电路	77	输出数据寄存器低位 (OPDLR)	512
输出时钟	79, 142, 168, 604	输出数据寄存器高位	
输入时钟	79, 142, 168, 294, 360, 604, 616	输出数据寄存器高位 (OPDUR)	510
外部时钟	323	数据	
系统时钟控制寄存器 (SYCC) 的配置	57	时钟监控数据寄存器 (CMDR)	390
系统时钟控制寄存器 2 (SYCC2) 的配置	65	数据轮询	
振荡稳定等待时间和时钟模式 / 待机模式转换 ..	56	数据轮询标志 (DQ7)	679
主 CR 时钟模式时的运行	67	数据轮询标志	
主时钟模式时的运行	67	数据轮询标志 (DQ7)	679
时钟监视器		数据写入控制单元	
时钟监视器操作例程	399	数据写入控制单元的操作	535
时钟监视器计数器的概要	386	数据写入控制单元的框图	496
时钟监视器计数器的框图	387	数据传输	
时钟监视器计数器的使用注意事项	400	数据传输	638
时钟控制寄存器		输入捕捉	
I ² C 时钟控制寄存器 (ICCR0)	631	输入捕捉功能	193
时钟控制器		输入捕捉功能的使用	251, 253
时钟控制器的概要	48	输入时钟	
时钟控制器的框图	49	输入时钟	604, 616
时钟模式		双操作闪存	
不受时钟模式影响的外设功能	51	擦 / 写过程中的操作	694
副 CR 时钟模式 (双外部时钟产品) 时的运行 ..	67	高位存储区更新时发生的中断	693
内部时钟模式	458	设定扇区交换使能位 (FSR:SSEN) 的步骤	693
内部时钟模式 (单次模式) 的操作	477	双操作闪存的概要	656
内部时钟模式 (重载模式) 的操作	475	双操作闪存的扇区 / 存储区配置	658
内部时钟模式的设定	475	双操作闪存的特性	657
时钟模式	51	与双操作闪存中断相关的寄存器和	
时钟模式和待机模式的组合	53	向量表地址	694
时钟模式状态转换图	68	双外部时钟产品	
振荡稳定等待时间和时钟模式 / 待机模式转换 ..	56	副 CR 时钟模式 (双外部时钟产品) 时的运行 ..	67
主 CR 时钟模式时的运行	67	副时钟模式 (双外部时钟产品) 时的运行	67
主时钟模式时的运行	67	双向通信	
输出		双向通信功能	341
输出时钟	604	双沿检测	
输出波形		双沿检测和 SN1x/RDAx 比较时序图	
OPTx 输出波形时序图 (WTS1,WTS0=00 _B)	532	(CMPE=1)	534
输出控制寄存器低位		算术运算	
输出控制寄存器低位 (OPCLR)	507	算术运算指令	746
输出控制寄存器高位		T	
输出控制寄存器高位 (OPCUR)	505	T00CR0/T01CR0	
输出数据缓冲寄存器		8/16 位多功能定时器 00/01 状态控制寄存器 0	
输出数据缓冲寄存器 (OPDBRH, OPDBRL) ...	514	(T00CR0/T01CR0)	205
输出数据缓冲寄存器的操作	539	T00CR1/T01CR1	
输出数据缓冲寄存器低位		8/16 位多功能定时器 00/01 状态控制寄存器 1	
输出数据缓冲寄存器低位 (OPDBRL)	516	(T00CR1/T01CR1)	209
输出数据缓冲寄存器高位		T00DR/T01DR	
输出数据缓冲寄存器高位 (OPDBUR)	514	8/16 位多功能定时器 00/01 数据寄存器 ch.0	
输出数据寄存器		(T00DR/T01DR)	221
输出数据寄存器 (OPDR)	532	T10CR1/T11CR1	
输出数据寄存器 (OPDUR, OPDLR)	509	8/16 位多功能定时器 10/11 状态控制寄存器 1	
输出数据寄存器的框图	531		
输出数据寄存器的数据传输操作	541		

MB95330H 系列

(T10CR1/T11CR1)	212
T10DR/T11DR	
8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)	224
TBTC	
时基定时器控制寄存器 (TBTC)	144
TCSR	
定时器控制状态寄存器 (TCSR)	524
TDR	
LIN-UART 发送数据寄存器 (TDR)	305
UART/SIO 串行输出数据寄存器 (TDR0)	583
TMBR	
定时器缓冲寄存器 (TMBR)	523
TMCR	
8/16 位多功能定时器 00/01 定时器模式控制寄存 器 ch.0 (TMCR0)	215
8/16 位多功能定时器 10/11 定时器模式控制寄存 器 ch.1 (TMCR1)	218
TMCSRH1	
16 位重载定时器控制状态寄存器高位 (TMCSRH1)	466
TMCSRL1	
16 位重载定时器控制状态寄存器低位 (TMCSRL1)	468
TMRH1	
16 位重载定时器定时器寄存器高位 (TMRH1)/ 低 位 (TMRL1)	470
TMRL1	
16 位重载定时器定时器寄存器高位 (TMRH1)/ 低 位 (TMRL1)	470
TMRLRH1	
16 位重载定时器重载寄存器高位 (TMRLRH1)	471
TMRLRL1	
16 位重载定时器重载寄存器低位 (TMRLRL1)	471
特殊指令	
特殊指令	740
特征	
通用寄存器的特征	44
跳转位标志	
跳转位标志 (DQ6)	681
跳转位标志 (DQ6)	681
跳转位标志 (DQ6) 的限制	696
停止	
停止中断	634
停止状态	641
停止模式	
停止模式时的操作	74
同步方式	
同步方式	328
同步模式	

同步模式 (工作模式 2) 下的操作	333
通道	
16 位 PPG 定时器的通道	437
16 位重载定时器的通道	462
8/16 位多功能定时器的通道	197
8/16 位 PPG 的通道	407
I ² C @μ _c	617
UART/SIO 的通道	571
UART/SIO 专用波特率发生器的通道	605
外部中断电路通道	262
通信	
LIN-UART 扩展通信控制寄存器 (ECCR)	308
LIN 主 / 从模式通信功能	346
双向通信功能	341
通用调用地址	
通用调用地址	640
通用寄存器	
通用寄存器的配置	43
通用寄存器的特征	44
通用寄存器区	30
通用寄存器寻址	737
通用寄存器寻址	737

W

UART

UART/SIO 操作模式 O 的操作说明	586
串行模式控制寄存器 1(SMC10)	576
UART/SIO 串行模式控制寄存器 2(SMC20) ...	578
UART/SIO 串行输出数据寄存器 (TDR0)	583
UART/SIO 串行输入数据寄存器 (RDR0)	582
UART/SIO 串行状态和数据寄存器 (SSR0) ...	580
UART/SIO 的功能	568
UART/SIO 的框图	569
UART/SIO 的通道	571
UART/SIO 的中断	584
UART/SIO 工作模式 1 的操作说明	593
UART/SIO 相关的寄存器	575
UART/SIO 相关引脚的框图	573
UART/SIO 中断相关的寄存器和向量表地址 ...	584
UART/SIO 专用波特率发生器波特率设定寄存器 (BRSR0)	608
UART/SIO 专用波特率发生器的寄存器	606
UART/SIO 专用波特率发生器的通道	605
UART/SIO 专用波特率发生器预分频器选择寄存 器 (PSSR0)	607
UART/SIO	
UART/SIO 串行模式控制寄存器 1(SMC10) ...	576
UART/SIO 操作模式 O 的操作说明	586
UART/SIO 串行模式控制寄存器 2(SMC20) ...	578
UART/SIO 串行输出数据寄存器 (TDR0)	583
UART/SIO 串行输入数据寄存器 (RDR0)	582
UART/SIO 串行状态和数据寄存器 (SSR0) ...	580
UART/SIO 的功能	568
UART/SIO 的框图	569

UART/SIO 的通道	571	WPCR	
UART/SIO 的中断	584	计时预分频器控制寄存器 (WPCR).....	170
UART/SIO 工作模式 1 的操作说明	593	WRAR	
UART/SIO 相关的寄存器	575	Wild 寄存器地址设置寄存器	
UART/SIO 相关引脚的框图	573	(WRAR0 ~ WRAR2)	186
UART/SIO 中断相关的寄存器和向量表地址 ...	584	WRDR	
UART/SIO 专用波特率发生器波特率设定寄存器		Wild 寄存器数据设置寄存器	
(BRSR0).....	608	(WRDR0 ~ WRDR2).....	185
UART/SIO 专用波特率发生器的寄存器	606	WREN	
UART/SIO 专用波特率发生器的通道	605	Wild 寄存器地址比较使能寄存器 (WREN)	187
UART/SIO 专用波特率发生器预分频器选择寄存		WROR	
器 (PSSR0)	607	Wild 寄存器数据测试设置寄存器 (WROR)	188
UART/SIO 串行模式控制寄存器		WTIN	
UART/SIO 串行模式控制寄存器 2(SMC20)....	578	WTIN1 输出状态和寄存器设定	534
UART/SIO 串行输出数据寄存器		外部时钟	
UART/SIO 串行输出数据寄存器 (TDR0)	583	外部时钟	323
UART/SIO 串行输入数据寄存器		外部中断	
UART/SIO 串行输入数据寄存器 (RDR0).....	582	外部中断电路操作中的中断.....	270
UART/SIO 串行状态和数据寄存器		外部中断电路的操作	271
UART/SIO 串行状态和数据寄存器 (SSR0)....	580	外部中断电路的功能	260
UART/SIO 专用波特率发生器波特率设定寄存器		外部中断电路的寄存器一览.....	267
UART/SIO 专用波特率发生器波特率设定寄存器		外部中断电路的的框图	261
(BRSR0).....	608	外部中断电路的使用注意事项	273
UART/SIO 专用波特率发生器预分频器选择寄存器		外部中断电路的样本程序	274
UART/SIO 专用波特率发生器预分频器选择寄存		外部中断电路通道	262
器	607	外部中断电路相关引脚	263
WDTC		外部中断电路相关引脚的框图	264
监视定时器控制寄存器 (WDTC)	158	外部中断电路中断相关的寄存器和	
WDTH, WDTL		向量表地址	270
监视定时器选择 ID 寄存器 (WDTH, WDTL) ...	710	外部中断电路	
WICR		外部中断电路操作中的中断.....	270
中断引脚选择电路控制寄存器 (WICR)	282	外部中断电路的操作	271
Wild 寄存器地址比较使能寄存器		外部中断电路的功能	260
Wild 寄存器地址比较使能寄存器 (WREN).....	187	外部中断电路的寄存器一览.....	267
Wild 寄存器地址设置寄存器		外部中断电路的框图	261
Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)		外部中断电路的使用注意事项	273
186		外部中断电路的样本程序	274
Wild 寄存器功能		外部中断电路通道	262
Wild 寄存器地址比较使能寄存器 (WREN).....	187	外部中断电路相关引脚	263
Wild 寄存器地址设置寄存器		外部中断电路相关引脚的框图	264
(WRAR0 ~ WRAR2).....	186	外部中断电路中断相关的寄存器和	
Wild 寄存器功能的寄存器	183	向量表地址	270
Wild 寄存器功能的框图	181	外设功能	
Wild 寄存器功能的设置方法	189	不受时钟模式影响的外设功能	51
Wild 寄存器功能应用地址	189	外设功能的中断请求	94
Wild 寄存器数据测试寄存器 (WROR).....	188	位操作指令	
Wild 寄存器数据设置寄存器		位操作指令执行时的读取对象	744
(WRDR0 ~ WRDR2)	185	位置	
Wild 寄存器数据测试设置寄存器		OPS2 ~ OPS0 = 100 _B 或 101 _B 时重载定时器或位	
Wild 寄存器数据测试设置寄存器 (WROR)	188	置检测的信号流程图	538
Wild 寄存器数据设置寄存器		位置检测	
Wild 寄存器数据设置寄存器		单次位置检测	552
(WRDR0 ~ WRDR2)	185	单次位置检测和定时器下溢生成的时序 (OPS2 ~	

MB95330H 系列

OPS0 = 111 _B)	553
单次位置检测或定时器下溢	554
单次位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0 = 101 _B)	554
单次位置检测生成的时序 (OPS2 ~ OPS0=110 _B)	552
OPS2 ~ OPS0 = 011 _B 或 111 _B 时重载定时器和位置检测的信号流程图	537
位置检测操作	533
位置检测和定时器下溢生成的时序	547
位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0=011 _B)	549
位置检测或定时器下溢生成的时序	550
位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0=100 _B)	551
位置检测生成的时序	545
位置检测生成的时序 (OPS2 ~ OPS0=010 _B) ..	546
位置检测电路	
位置检测电路的框图	498
位直接寻址	
位直接寻址	737
X	
系统	
I ² C αμÖŠ	637
系统时钟控制寄存器 (SYCC) 的配置	57
系统时钟控制寄存器 2(SYCC2) 的配置	65
系统设定寄存器	
SYSC 的功能	716
系统时钟控制寄存器	
系统时钟控制寄存器 (SYCC) 的配置	57
系统时钟控制寄存器 2	
系统时钟控制寄存器 2 (SYCC2) 的配置	65
系统设定寄存器	
系统设定寄存器 (SYSC)	717
下溢	
单次位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0 = 111 _B)	553
单次位置检测或定时器下溢	554
单次位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0 = 101 _B)	554
OPS2 ~ OPS0=001 _B 时重载定时器下溢的信号流程图	536
位置检测和定时器下溢生成的时序	547
位置检测和定时器下溢生成的时序 (OPS2 ~ OPS0=011 _B)	549
位置检测或定时器下溢生成的时序	550
位置检测或定时器下溢生成的时序 (OPS2 ~ OPS0=100 _B)	551
重载定时器下溢生成的时序	543
重载定时器下溢生成的时序 (OPS2 ~ OPS0=001 _B)	544
向量	

UART/SIO 中断相关的寄存器和向量表地址 ...	584
向量表	
16 位 PPG 定时器中断相关的寄存器和向量表地址	448
16 位重载定时器中断相关的寄存器和向量表地址	472
8/10 位 A/D 转换器中断的相关寄存器和向量表地址	371
8/16 位多功能定时器中断相关的寄存器和向量表地址	229
8/16 位 PPG 中断相关的寄存器和向量表地址	420
I ² C 中断相关的寄存器和向量表地址	635
I ² C 中断相关的寄存器和向量表地址	635
计时预分频器中断相关的寄存器和向量表地址	173
LIN-UART 中断相关寄存器和向量表地址	314
时基定时器中断的相关寄存器和向量表地址 ..	147
UART/SIO 中断相关的寄存器和向量表地址 ...	584
外部中断电路中断相关的寄存器和向量表地址	270
向量表区 (地址 : FFC0 _H ~ FFFF _H)	30
与双操作闪存中断相关的寄存器和向量表地址	694
写入	
擦 / 写过程中的操作	694
擦 / 写闪存	657
闪存擦 / 写详细说明	684
闪存数据的写入	686
闪存写入的步骤	686
写 / 擦闪存	657
信号流程图	
OPS2 ~ OPS0 = 011 _B 或 111 _B 时重载定时器和位置检测的信号流程图	537
OPS2 ~ OPS0 = 100 _B 或 101 _B 时重载定时器或位置检测的信号流程图	538
OPS2 ~ OPS0=001 _B 时重载定时器下溢的信号流程图	536
休眠模式	
休眠模式时的操作	73
选择	
中断引脚选择电路	278
中断引脚选择电路的操作	285
中断引脚选择电路的关联引脚	280
中断引脚选择电路的寄存器	281
中断引脚选择电路控制寄存器 (WICR)	282
中断引脚选择电路框图	279
寻址	
变址寻址	737
固有寻址	739
扩展寻址	736
立即寻址	738
通用寄存器寻址	737
位直接寻址	737

相对寻址	738
向量寻址	738
寻址	638
直接寻址	736
指针寻址	737
Y	
沿检测时序图	
沿检测时序图 (CMPE = 0)	533
样本程序	
8/10 位 A/D 转换器的样本程序	376
多功能脉冲发生器的样本程序	565
LIN-UART 的样本程序	351
外部中断电路的样本程序	274
样本程序以外的设置方法	274, 351, 376
异步 LIN 模式	
异步 LIN 模式的操作	337
异步模式	
异步模式下的操作	329
一览表	
NVR 接口的寄存器一览表	706
引脚	
16 位 PPG 定时器的关联引脚框图	439
16 位 PPG 定时器的引脚	438
16 位重载定时器的关联引脚	463
16 位重载定时器的关联引脚框图	464
8/10 位 A/D 转换器的引脚	361
8/16 位多功能定时器的相关引脚	198
8/16 位多功能定时器的引脚框图	200
8/16 位 PPG 相关引脚的框图	409
低压检测复位电路的引脚	382
I ² C 总线接口的相关引脚	618
I ² C 总线接口的引脚	618
LIN-UART 引脚	295
LIN-UART 引脚的框图	295
P0 口引脚	106
P1 口引脚	115
P6 口引脚	122
PF 口引脚	129
PG 口引脚	134
UART/SIO 相关引脚的框图	573
外部中断电路相关引脚	263
外部中断电路相关引脚的框图	264
引脚连接	24
中断引脚选择电路的操作	285
中断引脚选择电路的关联引脚	280
引脚配置	
LQFP32 引脚配置	9
QFN32 引脚配置	11
SDIP32 引脚配置	10
引脚说明	
引脚说明	15
引脚状态	

待机模式时的引脚状态	70
复位期间的引脚状态	87
各模式下的引脚状态	730
应答	
应答	639
硬件连接	
硬件连接示例	190
硬件时序标志	
硬件时序标志	677
预分频器	
8 位预分频器 + 8 位 PPG 模式的设定	424
UART/SIO 专用波特率发生器预分频器选择寄存器 (PSSR0)	607
预分频器	78
预分频器的操作	80
预分频器的框图	79
源	
中断源一览表	728
运算结果	
运算结果指示位	41
允许收 / 发	
允许收 / 发	328
Z	
暂停	
暂停闪存扇区擦除	691
噪声消除	
噪声消除功能的操作	558
噪声消除控制寄存器	
噪声消除控制寄存器 (NCCR)	526
振荡稳定等待时间	
CR 时钟振荡稳定等待时间	56
振荡稳定等待时间	55
振荡稳定等待时间和时钟模式 / 待机模式转换 ..	56
振荡稳定等待时间设置寄存器 (WATR) 的	
配置	59
振荡稳定等待时间设置寄存器	
振荡稳定等待时间设置寄存器 (WATR) 的	
配置	59
整片擦除	
闪存数据的整体擦除 (整片擦除)	688
整片擦除注意事项	688
直接存储区	
寄存器存储区和直接存储区指针的镜像地址	38
直接存储区指针 (DP) 的配置	39
直接访问	
LIN-UART 引脚直接访问	340
指令	
F ² MC-8FX 的指令概要	733
分支指令	747
其它指令	747
算术运算指令	746

MB95330H 系列

特殊指令	740	外部中断电路的样本程序	274
位操作指令执行时的读取对象	744	外部中断电路通道	262
指令表中的项目说明	735	外部中断电路相关引脚	263
指令映射	748	外部中断电路相关引脚的框图	264
传输指令	745	外部中断电路中断相关的寄存器和向量表地址	270
指令映射		外部中断控制寄存器 (EIC00)	268
指令映射	748	外设功能的中断请求	94
执行超时标志		与双操作闪存中断相关的寄存器和向量表地址	694
执行超时标志 (DQ5)	682	中断处理	97
仲裁		中断处理堆栈区	102
仲裁	641	中断处理开始时的堆栈操作	101
中断		中断处理时间	100
16 位 PPG 定时器中断相关的寄存器和		中断的概要	94
向量表地址	448	外部中断电路的框图	261
16 位重载定时器中断相关的寄存器和		中断级设置寄存器 (ILR0 ~ ILR5) 的配置	96
向量表地址	472	中断嵌套	99
8/10 位 A/D 转换器运行中的中断	371	中断引脚选择电路	278
8/10 位 A/D 转换器中断的相关寄存器和		中断引脚选择电路的操作	285
向量表地址	371	中断引脚选择电路的关联引脚	280
8/16 位多功能定时器中断相关的寄存器和		中断引脚选择电路的寄存器	281
向量表地址	229	中断引脚选择电路控制寄存器 (WICR)	282
8/16 位 PPG 中断相关的寄存器和		中断引脚选择电路框图	279
向量表地址	420	中断源一览表	728
从中断返回时的堆栈操作	101	中断级设置寄存器	
定时器 00 中断	227	中断级设置寄存器 (ILR0 ~ ILR5) 的配置	96
定时器 01 中断	227	中断嵌套	
定时器 10 中断	228	中断嵌套	99
定时器 11 中断	228	中断请求	
多功能脉冲发生器的中断	528	外设功能的中断请求	94
多功能脉冲发生器的中断源	529	中断引脚选择电路控制寄存器	
发送中断	312	中断引脚选择电路控制寄存器 (WICR) ..282, 537,	
发送中断发生和标志设置的时序	317	538, 536, 543, 544, 324	
发送中断请求发生时序	318	重载计数器	
高位存储区更新时发生的中断	693	重载计数器的功能	325
I ² C 中断相关的寄存器和向量表地址	635	重载值	
I ² C 中断相关的寄存器和向量表地址	635	各时钟速度的重载值和波特率	322
计时预分频器的中断	172	主 CR 时钟调节寄存器 (低位)	
计时预分频器中断相关的寄存器和		主 CR 时钟调节寄存器 (低位) (CRTL)	709
向量表地址	173	主 CR 时钟调节寄存器 (高位)	
间隔功能运行时的中断	146	主 CR 时钟调节寄存器 (高位) (CRTH)	707
接收中断	311, 584	主控	
接收中断发生和标志设置的时序	315	LIN 主 / 从模式通信功能	346
LIN Synch Field 沿检测中断 (8/16 位多功能定时		LIN 主控制器件	347
器中断)	313	主 / 从模式通信功能	343
LIN-UART 中断相关寄存器和向量表地址	314	主控制器件	
时基定时器中断的相关寄存器和向量表地址	147	LIN 主控制器件	347
使用间隔定时器功能时的中断 (计时中断)	172	主时钟模式	
停止中断	634	主时钟模式时的运行	67
UART/SIO 的中断	584	注意事项	
UART/SIO 中断相关的寄存器和向量表地址	584	I ² C 的使用注意事项	647
外部中断电路操作中的中断	270	I ² C 的使用注意事项	647
外部中断电路的操作	271		
外部中断电路的功能	260		
外部中断电路的寄存器一览	267		
外部中断电路的使用注意事项	273		

转换		专用寄存器的功能	36
待机模式状态转换图	72	专用寄存器的配置	36
时钟模式状态转换图	68	状态码寄存器	
振荡稳定等待时间和时钟模式 / 待机模式转换 ..	56	状态码寄存器 (CCR) 的配置	41
至 / 自待机模式转换的概要	70	自由运行模式	
传输		间隔定时器功能 (自由运行模式)	192
数据传输	638	间隔定时器功能的使用 (自由运行模式)	
传输指令		(定时器 0)	236
传输指令	745	间隔定时器功能的使用 (自由运行模式)	
专用波特率发生器		(定时器 1)	238
UART/SIO 专用波特率发生器波特率设定寄存器		总线接口	
(BRSR0)	608	I ² C 总线接口的相关引脚	618
UART/SIO 专用波特率发生器的寄存器	606	I ² C 总线接口的相关引脚	618
UART/SIO 专用波特率发生器的通道	605	总线控制寄存器	
UART/SIO 专用波特率发生器预分频器选择寄存		I ² C 总线控制寄存器 1 (IBCR10)	624
器 (PSSR0)	607	I ² C 总线控制寄存器 0 (IBCR00)	621
专用波特率生成器		总线状态寄存器	
专用波特率生成器 (重载计数器) 的运行	324	I ² C 总线状态寄存器 (IBSR0)	627
专用寄存器			

MB95330H 系列

寄存器索引

A

ADC1	A/D 转换器控制寄存器 1	366
ADC2	A/D 转换器控制寄存器 2	368
ADDH	A/D 转换器数据寄存器高位	370
ADDL	A/D 转换器数据寄存器低位	370
AIDRL	A/D 输入禁止寄存器 (低位)	104

B

BGR0	LIN-UART 波特率生成器 寄存器 0	310
BGR1	LIN-UART 波特率生成器 寄存器 1	310
BRSR0	UART/SIO 专用波特率发生器波特率 设定寄存器 608	

C

CMCR	时钟监控控制寄存器	391
CMCR	时钟监控数据寄存器	390
CPCR	比较清零寄存器	522
CRTH	主 CR 时钟调节寄存器 (高位) ...	707
CRTL	主 CR 时钟调节寄存器 (低位) ...	709

D

DDR0	P0 口方向寄存器	104
DDR1	P1 口方向寄存器	104
DDR6	P6 口方向寄存器	104
DDRF	PF 口方向寄存器	104
DDRG	PG 口方向寄存器	104

E

ECCR	LIN-UART 扩展通信控制寄存器 ..	308
EIC00	外部中断控制寄存器	268
ESCR	LIN-UART 扩展状态控制寄存器 ..	306

F

FSR	闪存状态寄存器	662
FSR2	闪存状态寄存器 2	660
FSR3	闪存状态 r 寄存器 3	668

I

IAAR0	I ² C 地址寄存器 ch. 0	630
IAAR1	I ² C 地址寄存器 ch. 1	630
IBCR00	I ² C 总线控制寄存器 0 ch. 0	621
IBCR01	I ² C 总线控制寄存器 0 ch. 1	621

IBCR10	I ² C 总线控制寄存器 1 ch. 0	624
IBCR10	I ² C 总线控制寄存器 1 ch. 0	621
IBCR11	I ² C 总线控制寄存器 1 ch. 1	621
IBSR0	I ² C 总线状态寄存器 ch. 0	627
ICCR0	I ² C 时钟控制寄存器 ch. 0	631
IDDR0	I ² C 数据寄存器 ch. 0	629
ILR0	中断级设置寄存器 0	96
ILR1	中断级设置寄存器 1	96
ILR2	中断级设置寄存器 2	96
ILR3	中断级设置寄存器 3	96
ILR4	中断级设置寄存器 4	96
ILR5	中断级设置寄存器 5	96
ILSR	输入电平选择寄存器	104
IPCLR	输入控制寄存器低位	520
IPCUR	输入控制寄存器高位	518

N

NCCR	噪声消除控制寄存器	526
------	-----------------	-----

O

OPCLR	输出控制寄存器低位	507
OPCUR	输出控制寄存器高位	505
OPDBLR1	输出数据缓冲寄存器低位 1	516
OPDBLR2	输出数据缓冲寄存器低位 2	516
OPDBLR3	输出数据缓冲寄存器低位 3	516
OPDBLR4	输出数据缓冲寄存器低位 4	516
OPDBLR5	输出数据缓冲寄存器低位 5	516
OPDBLR6	输出数据缓冲寄存器低位 6	516
OPDBLR7	输出数据缓冲寄存器低位 7	516
OPDBLR8	输出数据缓冲寄存器低位 8	516
OPDBLR9	输出数据缓冲寄存器低位 9	516
OPDBLRA	输出数据缓冲寄存器低位 A	516
OPDBLRB	输出数据缓冲寄存器低位 B	516
OPDBRL0	输出数据缓冲寄存器低位 0	516
OPDBUR0	输出数据缓冲寄存器高位 0	514
OPDBUR1	输出数据缓冲寄存器高位 1	514
OPDBUR2	输出数据缓冲寄存器高位 2	514
OPDBUR3	输出数据缓冲寄存器高位 3	514
OPDBUR4	输出数据缓冲寄存器高位 4	514
OPDBUR5	输出数据缓冲寄存器高位 5	514
OPDBUR6	输出数据缓冲寄存器高位 6	514
OPDBUR7	输出数据缓冲寄存器高位 7	514
OPDBUR8	输出数据缓冲寄存器高位 8	514
OPDBUR9	输出数据缓冲寄存器高位 9	514
OPDBURA	输出数据缓冲寄存器高位 A	514

OPDBURB	输出数据缓冲寄存器高位 B.....	514
OPDLR	输出数据寄存器低位	512
OPDUR	输出数据寄存器高位	510

P

PC00	8/16 位 PPG 定时器 00 控制寄存器 ch.0.....	414
PC01	8/16 位 PPG 定时器 01 控制寄存器 ch.0.....	412
PC10	8/16 位 PPG 定时器 00 控制寄存器 ch.1.....	414
PC11	8/16 位 PPG 定时器 01 控制寄存器 ch.1.....	412
PCNTH1	16 位 PPG 状态控制寄存器高位	444
PCNTL1	16 位 PPG 状态控制寄存器低位	446
PCSRH1	16 位 PPG 周期设定缓冲寄存器高位	442
PCSRL1	16 位 PPG 周期设定缓冲寄存器低位	442
PDCRH1	16 位 PPG 递减计数器寄存器高位	441
PDCRL1	16 位 PPG 递减计数器寄存器低位	441
PDR0	P0 口数据寄存器.....	104
PDR1	P1 口数据寄存器.....	104
PDR6	P6 口数据寄存器.....	104
PDRF	PF 口数据寄存器.....	104
PDRG	PG 口数据寄存器.....	104
PDS00	8/16 位 PPG 定时器 00 占空比设定缓冲寄存器 ch.0.....	417
PDS01	8/16 位 PPG 定时器 01 占空比设定缓冲寄存器 ch.0.....	417
PDS10	8/16 位 PPG 定时器 10 占空比设定缓冲寄存器 ch.1.....	417
PDS11	8/16 位 PPG 定时器 11 占空比设定缓冲寄存器 ch.1.....	417
PDS20	8/16 位 PPG 定时器 20 占空比设定缓冲寄存器 ch.2.....	417
PDS21	8/16 位 PPG 定时器 21 占空比设定缓冲寄存器 ch.2.....	417
PDUTH1	16 位 PPG 占空比设定缓冲寄存器高位	443
PDUTL1	16 位 PPG 占空比设定缓冲寄存器高位	443
PPGS	8/16 位 PPG 启动寄存器.....	418
PPS00	8/16 位 PPG 定时器 00 周期设定缓冲寄存器 ch.0.....	416
PPS01	8/16 位 PPG 定时器 01 周期设定缓冲寄存器 ch.0.....	416
PPS10	8/16 位 PPG 定时器 10 周期设定缓冲寄存器 ch.1.....	416
PPS11	8/16 位 PPG 定时器 11 周期设定缓冲寄存器 ch.1.....	416

PPS20	8/16 位 PPG 定时器 20 周期设定缓冲寄存器 ch.2.....	416
PPS21	8/16 位 PPG 定时器 21 周期设定缓冲寄存器 ch.2.....	416
PSSR0	UART/SIO 专用波特率发生器预分频器选择寄存器	607
PUL0	P0 口上拉寄存器	104
PUL1	P1 口上拉寄存器	104
PULG	PG 口上拉寄存器	104

R

RDR	LIN-UART 接收数据寄存器	304
RDR0	UART/SIO 串行输入数据寄存器 ch. 0	582
REVC	8/16 位 PPG 输出反相寄存器.....	419
RSSR	复位源寄存器	88

S

SCR	LIN-UART 串行控制寄存器	298
SMC10	串行模式控制寄存器 1 ch. 0.....	576
SMC20	UART/SIO 串行模式控制寄存器 2 ch. 0	578
SMR	LIN-UART 串行模式寄存器	300
SSR	LIN-UART 串行状态寄存器	302
SSR0	UART/SIO 串行状态和数据寄存器 ch. 0	580
STBC	待机控制寄存器.....	62
SWRE0	闪存扇区写入控制寄存器 0	665
SYCC	系统时钟控制寄存器.....	57
SYCC2	系统时钟控制寄存器 2.....	65
SYSC	系统设定寄存器.....	717

T

T00CR0	8/16 位多功能定时器 00 状态控制寄存器 0 ch.0.....	205
T00CR1	8/16 位多功能定时器 00 状态控制寄存器 1 ch.0.....	209
T00DR	8/16 位多功能定时器 00 数据寄存器 ch.0	221
T01CR0	8/16 位多功能定时器 01 状态控制寄存器 0 ch.0.....	205
T01CR1	8/16 位多功能定时器 01 状态控制寄存器 1 ch.0.....	209
T01DR	8/16 位多功能定时器 01 数据寄存器 ch.0	221
T10CR0	8/16 位多功能定时器 10 状态控制寄存器 0 ch.0.....	207
T10CR1	8/16 位多功能定时器 10 状态控制寄存器 1 ch.1	212
T10DR	8/16 位多功能定时器 10 数据寄存器	

MB95330H 系列

	ch.1	224		ch.0	185
T11CR0	8/16 位多功能定时器 11 状态控制寄存器 0 ch.0	207	WRDR1	Wild 寄存器数据设置寄存器 ch.1	185
T11CR1	8/16 位多功能定时器 11 状态控制寄存器 1 ch.1	212	WRDR2	Wild 寄存器数据设置寄存器 ch.2	185
T11DR	8/16 位多功能定时器 11 数据寄存器 ch.1	224	WREN	Wild 寄存器地址比较使能寄存器	187
TBTC	时基定时器控制寄存器	144	WROR	Wild 寄存器数据测试设置寄存器	188
TCSR	定时器控制状态寄存器	524			
TDR	LIN-UART 发送数据寄存器	305			
TDR0	UART/SIO 串行输出数据寄存器 ch. 0	583			
TMBR	定时器缓冲寄存器	523			
TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器 ch.0	215			
TMCR1	8/16 位多功能定时器 10/11 定时器模式控制寄存器 ch.1	218			
TMCSRH1	16 位重载定时器控制状态寄存器高位 ch. 1	466			
TMCSRL1	16 位重载定时器控制状态寄存器低位 ch. 1	468			
TMRH1	16 位重载定时器定时器寄存器高位 ch. 1	470			
TMRL1	16 位重载定时器定时器寄存器低位 ch. 1	470			
TMRLRH1	16 位重载定时器重载寄存器高位 ch. 1	471			
TMRLRL1	16 位重载定时器重载寄存器低位 ch. 1	471			
W					
WATR	振荡稳定等待时间设置寄存器	59			
WDTC	监视定时器控制寄存器	158			
WDTH	监视定时器选择 ID 寄存器 (高位)	710			
WDTL	监视定时器选择 ID 寄存器 (低位)	710			
WICR	中断引脚选择电路控制寄存器	282			
WPCR	计时预分频器控制寄存器	170			
WRARH0	Wild 寄存器地址设置寄存器高位 ch.0	186			
WRARH1	Wild 寄存器地址设置寄存器高位 ch.1	186			
WRARH2	Wild 寄存器地址设置寄存器高位 ch.2	186			
WRARL0	Wild 寄存器地址设置寄存器低位 ch.0	186			
WRARL1	Wild 寄存器地址设置寄存器低位 ch.1	186			
WRARL2	Wild 寄存器地址设置寄存器低位 ch.2	186			
WRDR0	Wild 寄存器数据设置寄存器				

MB95330H 系列

引脚索引

A

AN00	A/D 转换器模拟输入引脚 ch. 0.....	361
AN01	A/D 转换器模拟输入引脚 ch. 1.....	361
AN02	A/D 转换器模拟输入引脚 ch. 2.....	361
AN03	A/D 转换器模拟输入引脚 ch. 3.....	361
AN04	A/D 转换器模拟输入引脚 ch. 4.....	361
AN05	A/D 转换器模拟输入引脚 ch. 5.....	361
AN06	A/D 转换器模拟输入引脚 ch. 6.....	361
AN07	A/D 转换器模拟输入引脚 ch. 7.....	361

D

DTTI	MPG 波形发生器输入引脚	499
------	---------------------	-----

E

EC0	8/16 位多功能定时器 00/01 时钟输入 引脚 ch. 0.....	198
EC1	8/16 位多功能定时器 10/11 输出引脚 ch. 1	199

I

INT00	外部中断输入引脚 ch. 0	263
INT01	外部中断输入引脚 ch. 1	263
INT02	外部中断输入引脚 ch. 2	263
INT03	外部中断输入引脚 ch. 3	263
INT04	外部中断输入引脚 ch. 4	263
INT05	外部中断输入引脚 ch. 5	263
INT06	外部中断输入引脚 ch. 6	263
INT07	外部中断输入引脚 ch. 7	263
INT08	外部中断输入引脚 ch. 8	263
INT09	外部中断输入引脚 ch. 9	263

O

OPT0	MPG 波形发生器输出引脚	499
OPT1	MPG 波形发生器输出引脚	499
OPT2	MPG 波形发生器输出引脚	499
OPT3	MPG 波形发生器输出引脚	499
OPT4	MPG 波形发生器输出引脚	499
OPT5	MPG 波形发生器输出引脚	499

P

PPG00	8/16 位 PPG 定时器 00 输出引脚 ch. 0	407
PPG01	8/16 位 PPG 定时器 01 输出引脚 ch. 0	407
PPG1	16 位 PPG 输出引脚 ch. 1.....	438

PPG10	8/16 位 PPG 定时器 10 输出引脚 ch. 1	407
PPG11	8/16 位 PPG 定时器 11 输出引脚 ch. 1	407
PPG20	8/16 位 PPG 定时器 20 输出引脚 ch. 2	407
PPG21	8/16 位 PPG 定时器 21 输出引脚 ch. 2	407

R

$\overline{\text{RST}}$	复位引脚.....	382
-------------------------	-----------	-----

S

SCK	LIN-UART 时钟输入 / 输出引脚	295
SCL	I ² C 时钟输入 / 输出引脚	618
SCL0	I ² C 时钟输入 / 输出引脚 ch. 0	618
SDA	I ² C 数据线引脚	618
SIN	LIN-UART 串行数据数据引脚	295
SNI0	MPG 波形发生器的位置检测功能的触 发输入引脚	499
SNI1	MPG 波形发生器的位置检测功能的触 发输入引脚	499
SNI2	MPG 波形发生器的位置检测功能的触 发输入引脚	499
SOT	LIN-UART 串行数据输出引脚	295

T

TI1	16 位重载定时器输入引脚 ch. 1	463
TO00	8/16 位多功能定时器 00 输出引脚 ch. 0	198
TO01	8/16 位多功能定时器 01 输出引脚 ch. 0	198
TO1	16 位重载定时器输出引脚 ch. 1	463
TO10	8/16 位多功能定时器 10 输出引脚 ch. 1	199
TO11	8/16 位多功能定时器 11 输出引脚 ch. 1	199
TRG1	16 位 PPG 触发输入引脚 ch. 1.....	438

U

UCK0	UART/SIO 时钟输入 / 输出引脚 ch. 0	572
UI0	UART/SIO 串行数据输入引脚 ch. 0	572
UO0	UART/SIO 串行数据输出引脚 ch. 0	572

MB95330H 系列

中断索引

I

IRQ00	外部中断 ch. 0.....	270
IRQ00	外部中断 ch. 4.....	270
IRQ01	外部中断 ch. 1.....	270
IRQ01	外部中断 ch. 5.....	270
IRQ02	外部中断 ch. 2.....	270
IRQ02	外部中断 ch. 6.....	270
IRQ03	外部中断 ch. 3.....	270
IRQ03	外部中断 ch. 7.....	270
IRQ04	MPG (DTTI)	529
IRQ04	UART/SIO ch. 0	584
IRQ05	8/16 位多功能定时器 ch. 0 低位	229
IRQ06	8/16 位多功能定时器 ch. 0 高位	229
IRQ07	LIN-UART (接收).....	314
IRQ08	LIN-UART (发送).....	314
IRQ09	8/16 位 PPG ch. 1 低位	420
IRQ10	8/16 位 PPG ch. 1 高位	420
IRQ11	8/16 位 PPG ch. 2 高位	420
IRQ12	8/16 位 PPG ch. 0 低位	420
IRQ13	8/16 位 PPG ch. 0 高位	420
IRQ14	8/16 位多功能定时器 ch. 1 高位	229
IRQ15	8/16 位 PPG ch. 2 低位	420
IRQ16	16 位重载定时器 ch. 1	472
IRQ16	I ² C	635
IRQ16	MPG (写入时序或比较匹配)	529
IRQ17	16 位 PPG ch. 1	448
IRQ17	MPG (位置检测或比较匹配)	529
IRQ18	8/10 位 A/D 转换器.....	371
IRQ19	时基定时器.....	147
IRQ20	计时预分频器 / 计数器	173
IRQ21	外部中断 ch. 8.....	270
IRQ21	外部中断 ch. 9.....	270
IRQ22	8/16 位多功能定时器 ch. 1 低位	229
IRQ23	闪存	694

CM26-10126-1Z

富士通半导体 • 控制器手册

F²MC-8FX

8 位微控制器

MB95330H 系列

硬件手册

2010 年 4 月 第 1 版

出版 富士通半导体有限公司

编辑 销售促进部
