



本ドキュメントはCypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、仕様の開発元企業として「スパンション」, 「Spansion」, 「富士通」または「Fujitsu」の名が記載されておりますが、これらの製品は Cypress が新規および既存のお客様に引き続き提供してまいります。

商品仕様の継続性について

Cypress 製品として提供することに伴う商品仕様としての変更はなく、ドキュメントとしての変更もありません。また本ページのお知らせは、変更情報として追記いたしません。本ドキュメントに変更情報が記載されている場合、それは本お知らせを除いた前版からの変更点です。なお、今後改訂は必要に応じて行われますが、その際の変更内容は改訂後のドキュメントに記載いたします。

オーダ型格および品名について

Cypress は既存のオーダ型格および品名を引き続きサポートいたします。これらの製品をご注文の際は、このドキュメントに記載されているオーダ型格および品名をご使用ください。

詳しいお問い合わせ先

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

サイプレスについて

サイプレス (銘柄コード: CY) は、車載や産業機器、ネットワーキング プラットフォームから高機能民生機器およびモバイル機器まで、今日の最先端組み込みシステム向けに高性能で高品質のソリューションを提供します。NOR フラッシュ メモリや F-RAMTM、SRAM、TraveoTM マイクロコントローラー、業界唯一の PSoC[®] プログラマブル システムオンチップ ソリューション、アナログおよび PMIC Power Management IC、CapSense[®] 静電容量タッチセンシング コントローラー、Wireless BLE Bluetooth[®] Low-Energy、USB コネクティビティ ソリューションなど、幅広い差別化製品ポートフォリオを、一貫した革新性と業界最高クラスの技術サポート、比類のないシステム バリューとともにグローバルに提供します。

正誤表

MB90820B Series ハードウェアマニュアル 第2版 (CM44-10147-2) に対する正誤表です。


F²MC-16LX




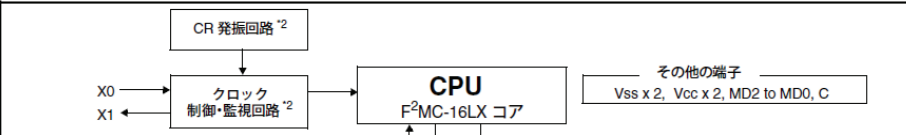
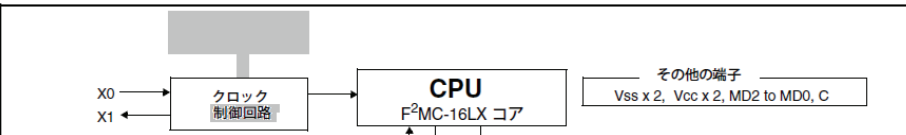

16ビット・マイクロコントローラ

MB90820B Series

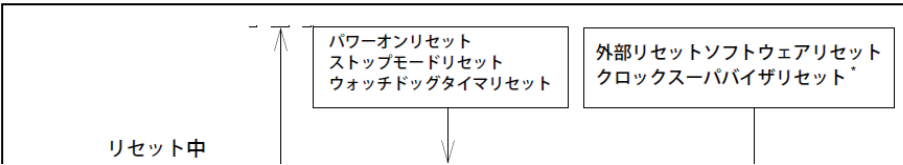
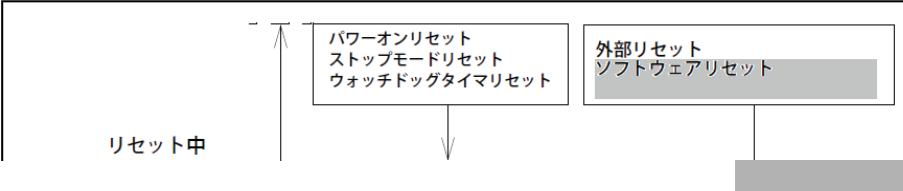
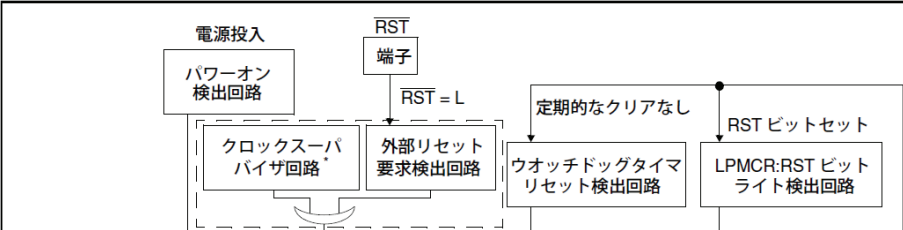
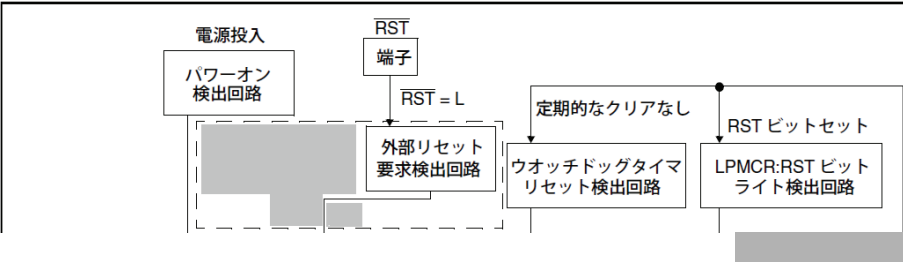
ハードウェアマニュアル

2012. 12. 7

※  : 訂正箇所

日付	ページ	項目	訂正内容																
2012/12/7	4	1. 1	<p>「 リソース」 の 「 クロックスーパーバイザ」 を削除。</p> <p>[mcu_doc1192]</p>																
2012/12/7	5, 6	1. 2	<p>「表 1. 2-1 MB90820B シリーズの品種構成」 の 「MB90F828B」 の列を削除。</p> <p>[mcu_doc1192]</p>																
2012/12/7	6	1. 2	<p>「表 1. 2-1 MB90820B シリーズの品種構成」 の 「クロックスーパーバイザ」 の行を削除。</p> <p>[mcu_doc1192]</p>																
2012/12/7	7	1. 3	<p>「図 1. 3-1 MB90820B シリーズの全体ブロックダイアグラム」 を以下ので示すように訂正。</p> <p>(誤)</p>  <p>*1: 大電流端子 *2: MB90F828B</p> <p>(正)</p>  <p>*1: 大電流端子</p> <p>[mcu_doc1192]</p>																
2012/12/7	27	2. 3	<p>「図 2. 3-1 メモリマップ」 から以下ので示す行を削除。</p> <table border="1"> <thead> <tr> <th>製品番号</th><th>アドレス #1</th><th>アドレス #2</th><th>アドレス #3</th></tr> </thead> <tbody> <tr> <td></td><td></td><td></td><td></td></tr> <tr> <td>MB90V820B</td><td>(FE0000_H)</td><td>008000_H</td><td>0040FF_H</td></tr> <tr> <td>MB90F828B</td><td>FE0000_H</td><td>008000_H</td><td>0020FF_H</td></tr> </tbody> </table> <p>[mcu_doc1192]</p>	製品番号	アドレス #1	アドレス #2	アドレス #3					MB90V820B	(FE0000 _H)	008000 _H	0040FF _H	MB90F828B	FE0000 _H	008000 _H	0020FF _H
製品番号	アドレス #1	アドレス #2	アドレス #3																
MB90V820B	(FE0000 _H)	008000 _H	0040FF _H																
MB90F828B	FE0000 _H	008000 _H	0020FF _H																

日付	ページ	項目	訂正内容																				
2012/12/7	62	3.1	<p>「3.1 リセットの概要」を■で示すように訂正。</p> <p>(誤)</p> <p>リセットには、以下に示す5 種類の要因があります。</p> <ul style="list-style-type: none">・パワーオンリセットの発生・ウォッチドッグタイマのオーバフロー・RST 端子からの外部リセット要求・ソフトウェアリセット要求・クロックスーパーバイザリセット要求 (MB90F828B のみ) <p>(正)</p> <p>リセットには、以下に示す4 種類の要因があります。</p> <ul style="list-style-type: none">・パワーオンリセットの発生・ウォッチドッグタイマのオーバフロー・RST 端子からの外部リセット要求・ソフトウェアリセット要求 <div></div> <div>[mcu_doc1192]</div>																				
2012/12/7	62	3.1	<p>「表 3.1-1 リセット要因」から以下の■で示す内容を削除。</p> <table><tr><th>リセットの種類</th><th>発生要因</th><th>マシニングクロック</th><th>ウォッチドッグタイマ</th><th>発振安定待ち</th></tr><tr><td></td><td></td><td></td><td></td><td></td></tr><tr><td>パワーオンリセット</td><td>電源投入時</td><td>メインクロック (MCLK)</td><td>カウント停止</td><td>あり</td></tr><tr><td>クロックスーパーバイザリセット*</td><td>メインクロックの故障を検出した場合</td><td>内蔵CR 発振クロック</td><td>停止</td><td>なし</td></tr></table> <p>MCLK: メインクロック周波数(発振クロックの2 分周クロック)</p> <p>*: MB90F828B のみ</p> <div>[mcu_doc1192]</div>	リセットの種類	発生要因	マシニングクロック	ウォッチドッグタイマ	発振安定待ち						パワーオンリセット	電源投入時	メインクロック (MCLK)	カウント停止	あり	クロックスーパーバイザリセット*	メインクロックの故障を検出した場合	内蔵CR 発振クロック	停止	なし
リセットの種類	発生要因	マシニングクロック	ウォッチドッグタイマ	発振安定待ち																			
パワーオンリセット	電源投入時	メインクロック (MCLK)	カウント停止	あり																			
クロックスーパーバイザリセット*	メインクロックの故障を検出した場合	内蔵CR 発振クロック	停止	なし																			
2012/12/7	63	3.1	<p>「■ リセット要因」の「● クロックスーパーバイザリセット」を削除。</p> <div>[mcu_doc1192]</div>																				
2012/12/7	64	3.2	<p>「表 3.2-1 リセット要因と発振安定待ち時間」から以下の■で示す内容を削除。</p> <table><tr><th>リセットの種類</th><th>発振安定待ち時間 () 内は発振クロック周波数4MHz 時</th></tr><tr><td></td><td></td></tr><tr><td>ソフトウェアリセット</td><td>なし (WS1, WS0 ビットは"11_B" に初期化されます)</td></tr><tr><td>クロックスーパーバイザリセット*</td><td>なし (WS1, WS0 ビットは"11_B" に初期化されます)</td></tr></table> <p>HCLK: 発振クロック周波数</p> <p>*: MB90F828B のみ</p> <div>[mcu_doc1192]</div>	リセットの種類	発振安定待ち時間 () 内は発振クロック周波数4MHz 時			ソフトウェアリセット	なし (WS1, WS0 ビットは"11 _B " に初期化されます)	クロックスーパーバイザリセット*	なし (WS1, WS0 ビットは"11 _B " に初期化されます)												
リセットの種類	発振安定待ち時間 () 内は発振クロック周波数4MHz 時																						
ソフトウェアリセット	なし (WS1, WS0 ビットは"11 _B " に初期化されます)																						
クロックスーパーバイザリセット*	なし (WS1, WS0 ビットは"11 _B " に初期化されます)																						

日付	ページ	項目	訂正内容
2012/12/7	67	3.4	<p>「図 3.4-1 リセット動作フロー」を■で示すように訂正。</p> <p>(誤)</p>  <p>リセット中</p> <p>*: MB90F828B のみ</p> <p>(正)</p>  <p>リセット中</p> <p>[mcu_doc1192]</p>
2012/12/7	69	3.5	<p>「図 3.4-1 リセット動作フロー」を■で示すように訂正。</p> <p>(誤)</p>  <p>電源投入</p> <p>RST端子</p> <p>パワーオン検出回路</p> <p>クロックスーパバイザ回路</p> <p>外部リセット要求検出回路</p> <p>定期的なクリアなし</p> <p>ウオッチドッグタイマリセット検出回路</p> <p>RST = L</p> <p>RSTビットセット</p> <p>LPMCR:RST ビットライト検出回路</p> <p>*: MB90F828B のみ</p> <p>(正)</p>  <p>電源投入</p> <p>RST端子</p> <p>パワーオン検出回路</p> <p>外部リセット要求検出回路</p> <p>定期的なクリアなし</p> <p>ウオッチドッグタイマリセット検出回路</p> <p>RST = L</p> <p>RSTビットセット</p> <p>LPMCR:RST ビットライト検出回路</p> <p>[mcu_doc1192]</p>

日付	ページ	項目	訂正内容																					
2012/12/7	70	3.5	<p>「表 3.2-1 リセット要因と発振安定待ち時間」から以下の■で示す内容を削除。</p> <table><tr><th>リセット要因</th><th>PONR</th><th>WRST</th><th>ERST</th><th>SRST</th></tr><tr><td>RST 端子からの外部リセット要求 クロックスーパーバイザリセット (MB90F828B のみ)</td><td>*</td><td>*</td><td>1</td><td>*</td></tr><tr><td>ソフトウェアリセット要求</td><td>*</td><td>*</td><td>*</td><td>1</td></tr></table> <p>[mcu_doc1192]</p>	リセット要因	PONR	WRST	ERST	SRST	RST 端子からの外部リセット要求 クロックスーパーバイザリセット (MB90F828B のみ)	*	*	1	*	ソフトウェアリセット要求	*	*	*	1						
リセット要因	PONR	WRST	ERST	SRST																				
RST 端子からの外部リセット要求 クロックスーパーバイザリセット (MB90F828B のみ)	*	*	1	*																				
ソフトウェアリセット要求	*	*	*	1																				
2012/12/7	87～98	5.	<p>「第5章 クロックスーパーバイザ」の章を削除。</p> <p>[mcu_doc1192]</p>																					
2009/8/21	501	20.4.2	<p>「図 20.4-3 シリアルモードレジスタ (SMR0/SMR1)」のbit5～bit3の欄を、以下の■で示すように訂正。</p> <p>(誤)</p> <table><tr><th>CS2～CS0</th><th>クロック入力ソース選択ビット</th></tr><tr><td>“000_B”～“100_B”</td><td>専用ポーレートジェネラによるポーレート</td></tr><tr><td>“101_B”</td><td>設定禁止</td></tr><tr><td>“110_B”</td><td>内部タイマ(16ビットリロードタイマ)によるポーレート</td></tr><tr><td>“111_B”</td><td>外部クロックによるポーレート</td></tr></table> <p>(正)</p> <table><tr><th>CS2～CS0</th><th>クロック入力ソース選択ビット</th></tr><tr><td>“000_B”～“101_B”</td><td>専用ポーレートジェネラによるポーレート</td></tr><tr><td>“110_B”</td><td>内部タイマ(16ビットリロードタイマ)によるポーレート</td></tr><tr><td>“111_B”</td><td>外部クロックによるポーレート</td></tr></table>	CS2～CS0	クロック入力ソース選択ビット	“000 _B ”～“100 _B ”	専用ポーレートジェネラによるポーレート	“101 _B ”	設定禁止	“110 _B ”	内部タイマ(16ビットリロードタイマ)によるポーレート	“111 _B ”	外部クロックによるポーレート	CS2～CS0	クロック入力ソース選択ビット	“000 _B ”～“101 _B ”	専用ポーレートジェネラによるポーレート	“110 _B ”	内部タイマ(16ビットリロードタイマ)によるポーレート	“111 _B ”	外部クロックによるポーレート			
CS2～CS0	クロック入力ソース選択ビット																							
“000 _B ”～“100 _B ”	専用ポーレートジェネラによるポーレート																							
“101 _B ”	設定禁止																							
“110 _B ”	内部タイマ(16ビットリロードタイマ)によるポーレート																							
“111 _B ”	外部クロックによるポーレート																							
CS2～CS0	クロック入力ソース選択ビット																							
“000 _B ”～“101 _B ”	専用ポーレートジェネラによるポーレート																							
“110 _B ”	内部タイマ(16ビットリロードタイマ)によるポーレート																							
“111 _B ”	外部クロックによるポーレート																							
2012/12/7	544	21.4	<p><注意事項> から以下の■で示す項目を削除。</p> <p>・プログラムアドレス検出レジスタは001FF0_H ～ 001FF5_H にレジスタをもっているため、MB90F828B のRAM 領域と重なりますので、MB90F828B 使用時、本機能をご使用の場合にはRAM アクセスを行わないようにしてください。</p> <p>[mcu_doc1192]</p>																					
2012/12/7	551	22.2	<p>「■ ROM ミラー機能選択レジスタ (ROMM)」から以下の■で示す列を削除。</p> <table><tr><th></th><th>MB90822B</th><th>MB90823B</th><th>MB90F822B</th><th>MB90F823B</th><th>MB90F828B</th><th>MB90V820B</th></tr><tr><td>アドレス 1</td><td>FF0000_H</td><td>FE0000_H</td><td>FF0000_H</td><td>FE0000_H</td><td>FE0000_H</td><td>FE0000_H</td></tr><tr><td>アドレス 2</td><td>0010FF_H</td><td>0010FF_H</td><td>0010FF_H</td><td>0010FF_H</td><td>0020FF_H</td><td>0040FF_H</td></tr></table> <p>[mcu_doc1192]</p>		MB90822B	MB90823B	MB90F822B	MB90F823B	MB90F828B	MB90V820B	アドレス 1	FF0000 _H	FE0000 _H	FF0000 _H	FE0000 _H	FE0000 _H	FE0000 _H	アドレス 2	0010FF _H	0010FF _H	0010FF _H	0010FF _H	0020FF _H	0040FF _H
	MB90822B	MB90823B	MB90F822B	MB90F823B	MB90F828B	MB90V820B																		
アドレス 1	FF0000 _H	FE0000 _H	FF0000 _H	FE0000 _H	FE0000 _H	FE0000 _H																		
アドレス 2	0010FF _H	0010FF _H	0010FF _H	0010FF _H	0020FF _H	0040FF _H																		

日付	ページ	項目	訂正内容																																		
2012/12/7	584, 586	付録 A	「表 A-1 I/O マップ」を■で示すように訂正。																																		
			(誤)																																		
			<table><tr><th>アドレス</th><th>略称</th><th>レジスタ</th><th>バイト アクセス</th><th>ワード アクセス</th><th>リソース 名</th><th>初期値</th></tr><tr><td>000088H</td><td rowspan="2">TMR1 / TMRD1</td><td rowspan="2">16 ビットタイ マレジスタ 1 / 16 ビットリ ロードレジスタ 1</td><td rowspan="2">-</td><td rowspan="2">R/W</td><td rowspan="2">16 ビット リロード タイマ1</td><td>XXXXXXXX_B</td></tr><tr><td>000089H</td><td>XXXXXXXX_B</td></tr><tr><td>00008AH</td><td>CSVCR</td><td>クロックスーパ バイザ 制御レジスタ*</td><td>R, R/W</td><td>-</td><td>クロック スーパバ イザ</td><td>00011100_B</td></tr><tr><td>00008BH</td><td colspan="6">使用禁止</td></tr></table>	アドレス	略称	レジスタ	バイト アクセス	ワード アクセス	リソース 名	初期値	000088H	TMR1 / TMRD1	16 ビットタイ マレジスタ 1 / 16 ビットリ ロードレジスタ 1	-	R/W	16 ビット リロード タイマ1	XXXXXXXX _B	000089H	XXXXXXXX _B	00008AH	CSVCR	クロックスーパ バイザ 制御レジスタ*	R, R/W	-	クロック スーパバ イザ	00011100 _B	00008BH	使用禁止									
			アドレス	略称	レジスタ	バイト アクセス	ワード アクセス	リソース 名	初期値																												
			000088H	TMR1 / TMRD1	16 ビットタイ マレジスタ 1 / 16 ビットリ ロードレジスタ 1	-	R/W	16 ビット リロード タイマ1	XXXXXXXX _B																												
			000089H						XXXXXXXX _B																												
			00008AH	CSVCR	クロックスーパ バイザ 制御レジスタ*	R, R/W	-	クロック スーパバ イザ	00011100 _B																												
			00008BH	使用禁止																																	
			*: MB90F828B のみ。他品種では使用禁止。																																		
			(正)																																		
<table><tr><th>アドレス</th><th>略称</th><th>レジスタ</th><th>バイト アクセス</th><th>ワード アクセス</th><th>リソース 名</th><th>初期値</th></tr><tr><td>000088H</td><td rowspan="2">TMR1 / TMRD1</td><td rowspan="2">16 ビットタイ マレジスタ 1 / 16 ビットリ ロードレジスタ 1</td><td rowspan="2">-</td><td rowspan="2">R/W</td><td rowspan="2">16 ビット リロード タイマ1</td><td>XXXXXXXX_B</td></tr><tr><td>000089H</td><td>XXXXXXXX_B</td></tr><tr><td>00008AH 00008BH</td><td colspan="6">使用禁止</td></tr><tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr><tr><td colspan="7">■</td></tr></table>	アドレス	略称	レジスタ	バイト アクセス	ワード アクセス	リソース 名	初期値	000088H	TMR1 / TMRD1	16 ビットタイ マレジスタ 1 / 16 ビットリ ロードレジスタ 1	-	R/W	16 ビット リロード タイマ1	XXXXXXXX _B	000089H	XXXXXXXX _B	00008AH 00008BH	使用禁止													■						
アドレス	略称	レジスタ	バイト アクセス	ワード アクセス	リソース 名	初期値																															
000088H	TMR1 / TMRD1	16 ビットタイ マレジスタ 1 / 16 ビットリ ロードレジスタ 1	-	R/W	16 ビット リロード タイマ1	XXXXXXXX _B																															
000089H						XXXXXXXX _B																															
00008AH 00008BH	使用禁止																																				
■																																					
[mcu_doc1192]																																					
2008/11/5	658	付録 C	「表 C.9-20 XCH Ri, ea命令（第1バイト=7EH）」を変更																																		
			(誤) 項目「A」 +Aの行 「W2+d16, A」 (正) 項目「A0」 +Aの行 「@RW2+d16」																																		