サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

CYUSB330x/CYUSB331x
CYUSB332x/CYUSB230x

HX3 USB 3.0 ハブ

概要

HX3 は、USB 3.0 仕様 Rev. 1.0 に準拠した USB 3.0 ハブ コントローラー ファミリです。HX3 はすべてのポートでスーパースピード (SS)、ハイスピード (HS)、フルスピード (FS)、およびロースピード (LS) に対応します。終端抵抗、プルアップおよびプルダウン抵抗を内蔵し、ピン ストラップによりコンフィギュレーションオプションをサポートしてハブ システムの全体的な BOM を低減します。

HX3 には以下のサイプレス独自の機能が含まれます。

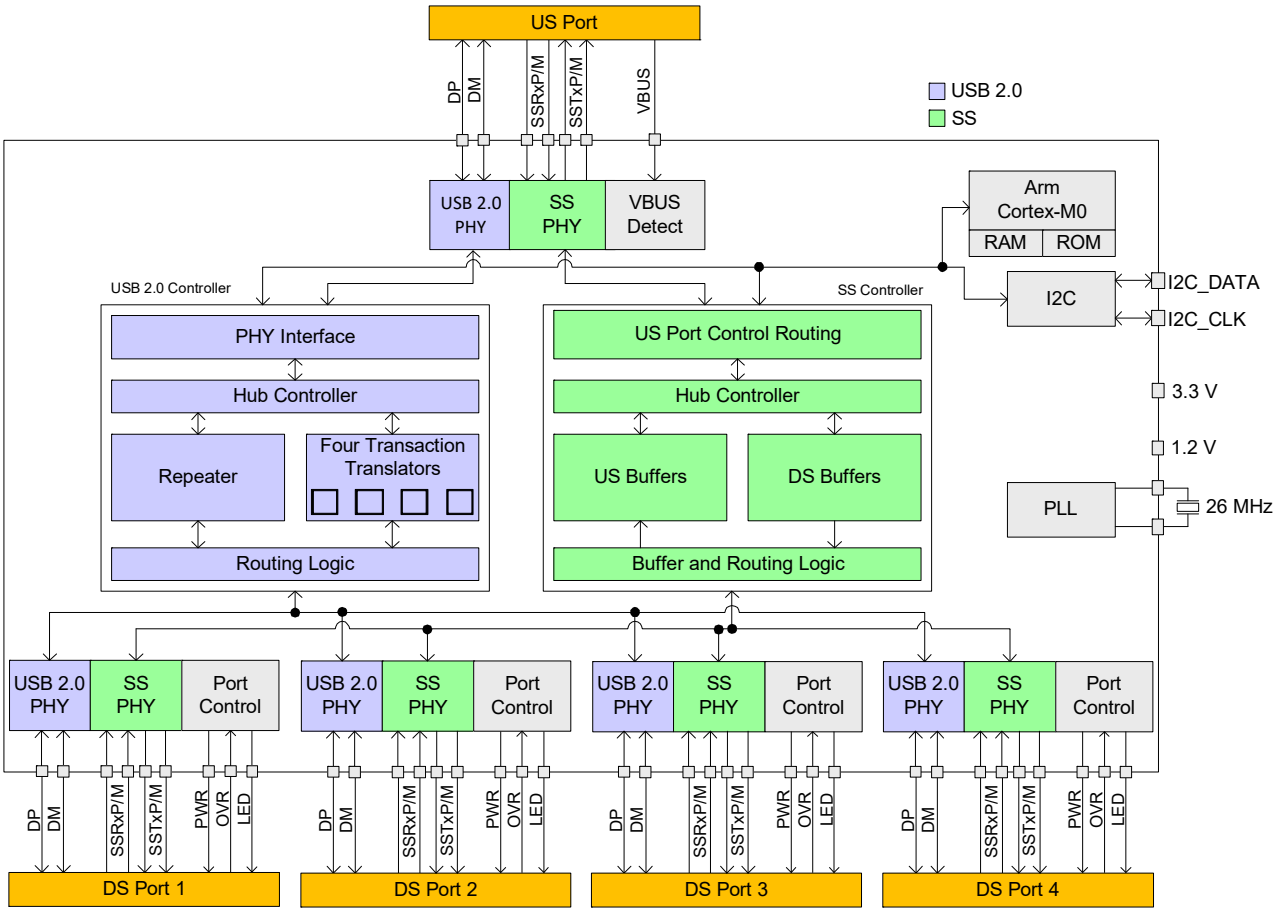
Shared Link™: 組込みアプリケーションのオンボード接続用に追加のダウンストリーム (DS) ポートを有効にします。

Ghost Charge™: アップストリーム (US) ポートにホストが接続されていない場合でも、DS ポートに接続されたデバイスの充電を可能にします。

特長

- USB-IF 認証ハブ、TID# 330000060、30000074
- 最大 4 つの USB 3.0 準拠 DS ポートをサポート
  - すべてのポートは SS (5Gbps) をサポートしており、HS (480Mbps)、FS (12Mbps) および LS (1.5Mbps) との下位互換性がある
  - SS と USB 2.0 リンク パワー マネジメント (LPM)
  - 専用のハイスピード トランザクション トランスレータ (マルチ TT)
  - LED ステータス インジケータ – 一時停止、SS および USB 2.0 の動作
- 組込みアプリケーション用の Shared Link™
  - 各 DS ポートは組込み SS デバイスと取り外し可能な USB 2.0 デバイスに同時に接続できる
  - 最大 8 つのデバイス接続が可能
- 強化されたバッテリ充電
  - 各DSポートはUSBバッテリ充電v1.2 (BC v1.2) 仕様に準拠
  - Ghost Charge™: ホストが US ポートに接続されない場合、各 DS ポートは専用の充電ポート (DCP) をエミュレート
  - Accessory Charger Adapter Dock (ACA-Dock): BC v1.2 準拠のホストとして動作するスマートフォンやタブレットの充電と同時データ送信を可能にする
  - すべての DS ポートで Apple 充電をサポート
- 統合した Arm® Cortex™-M0 CPU
  - 16KB RAM、32KB ROM
  - 過電流保護、電源イネーブルおよびLEDのためにGPIOを設定
  - (a) I^2C EEPROM または (b) 外部 I^2C マスターを使用してファームウェアをアップグレード
- USB-I^2C ブリッジを実装するためにベンダー コマンドをサポート
  - USBを介してHX3に接続する外部ASSPのファームウェアアップグレード
  - USBを介してHX3に接続するEEPROMのインシステム プログラミング (ISP)
- 広範囲なコンフィギュレーションをサポート
  - 以下の機能用のピン ストラップ コンフィギュレーション :
    - ベンダー ID (VID)
    - 各 DS ポートの充電のサポート
    - アクティブ ポートの数
    - 取り外し不可能なデバイスの数
    - DSポートに対して連動または個別の電源スイッチが有効
    - 電源スイッチ極性の選択
  - eFuse、I^2C EEPROM、または I^2C スレーブでカスタム コンフィギュレーション モードをサポート
    - SS と USB 2.0 PHY パラメーター
    - 製品 ID (PID) ／ VID、メーカー名と製品名の文字列ディスクリプタ
    - 柔軟な PCB 配線用のスワップ DP ／ DM 信号
- ソフトウェア機能
  - Microsoft WHQL 認定の Windows XP/Vista/7/8/8.1
  - Mac OS 10.9 および Linux kernel 3.11 と互換
  - サイプレスの使いやすい「Blaster Plus」ソフトウェア ツールを使用してコンフィギュレーション パラメーターをカスタマイズ
- 柔軟なパッケージ オプション
  - 68 ピン QFN (8 × 8 × 1.0mm)
  - 88 ピン QFN (10 × 10 × 1.0mm)
  - 100 ボール BGA (6 × 6 × 1.0mm)
  - 産業用温度範囲 (–40°C ～ +85°C)

ブロックダイヤグラム


US Port
DP
DM
SSRxP/M
SSTxP/M
VBUS
USB 2.0
SS
USB 2.0 PHY
SS PHY
VBUS Detect
Arm Cortex-M0
RAM
ROM
I2C
I2C_DATA
I2C_CLK
USB 2.0 Controller
SS Controller
PHY Interface
Hub Controller
Repeater
Four Transaction Translators
Routing Logic
US Port Control Routing
Hub Controller
US Buffers
DS Buffers
Buffer and Routing Logic
3.3 V
1.2 V
PLL
26 MHz
Port Control
PWR
OVR
LED
DS Port 1
DS Port 2
DS Port 3
DS Port 4

目次

アーキテクチャ概要 4
SSハブ コントローラー 4
USB 2.0ハブ コントローラー 4
CPU 4
I2Cインターフェース 4
ポート コントローラー 4
アプリケーション 4
HX3製品オプション 5
製品の特長 6
Shared Link 6
Ghost Charge 6
ベンダー コマンドのサポート 7
ACA-Dockのサポート 7
ピン情報 8
システム インターフェース 24
アップストリーム ポート (US) 24
ダウンストリーム ポート (DS1、2、3、4) 24
通信インターフェース (I2C) 24
発振器 24
GPIO 24
電源制御 24
リセット 24
コンフィギュレーション モードの選択 24
コンフィギュレーション オプション 24
EMI 31
ESD 31
絶対最大定格 32
電気的仕様 32
DC電気的特性 32
消費電力 33
注文情報 34
注文コードの定義 35
パッケージ 36
パッケージ図 37
略語 39
参考資料 39
本書の表記法 39
測定単位 39
シリコン チップ改版履歴 40
識別方法 40
改訂履歴 41
セールス、ソリューションおよび法律情報 42
ワールドワイドな販売と設計サポート 42
製品 42
PSoC®ソリューション 42
サイプレス開発者コミュニティ 42
テクニカル サポート 42

アーキテクチャ概要

2 ページのブロックダイヤグラムに HX3 アーキテクチャを示します。HX3 は 2 つの異なるハブ コントローラー (SS と USB 2.0)、Cortex-M0 CPU サブシステム、I²C インターフェースおよびポート コントローラー ブロックを含みます。

SS ハブ コントローラー

このブロックは、USB 3.0 仕様に基づいて SS ハブ機能をサポートします。SS ハブ コントローラーは以下のものをサポートします。

- SS リンク パワー マネジメント (U0、U1、U2、U3 状態)
- 全二重データ送信

USB 2.0 ハブ コントローラー

このブロックは LS、FS と HS ハブ機能をサポートしており、リピーター、フレーム タイマーと 4 つのトランザクション トランスレータを含みます。

USB 2.0 ハブ コントローラー ブロックは以下のものをサポートします。

- USB 2.0 リンク パワー マネジメント (L0、L1、L2、L3 状態)
- 一時停止、再開およびリモート ウェイクアップの信号方式
- マルチ TT (各 DS ポート用に 1 つの TT)

CPU

Arm Cortex-M0 CPU サブシステムは以下の機能に使用されます。

- システムのコンフィギュレーションと初期化
- バッテリ充電の制御
- USB-to-I²C ブリッジ用のベンダー固有のコマンド
- 文字列ディスクリプタのサポート
- サスペンド ステータス インジケータ
- 組込みシステムでの Shared Link のサポート

I²C インターフェース

HX3 の I²C インターフェースは以下のものをサポートします。

- I²C スレーブ、マスターおよびマルチマスターの設定
  - I²C スレーブ モードで外部 I²C マスターを使用して HX3 を設定
  - I²C EEPROM から HX3 を設定
  - EEPROM を他の I²C マスターと共有するためのマルチマスター モード
- HX3 の US ポートからの I²C EEPROM のインシステム プログラミング

ポート コントローラー

ポート コントローラー ブロックは、BC v1.2 と USB3.0 仕様に準拠するように DS ポート電源を制御します。このブロックは ACA-Dock モードの US ポート電源も制御します。外部電源スイッチの制御信号はチップに搭載されます。HX3 は突入電流を低減するために、電源投入時の外部電源スイッチを制御します。

ポート コントローラー ブロックは以下のものをサポートします。

- 過電流検出
- 各 DS ポート用の USB 2.0 と SS ポート インジケータ
- 連動と個別の電源制御モード
- アクティブなポートに基づくポート自動番号付け

アプリケーション

- スタンドアロン ハブ
- PC とタブレット マザーボード
- ドッキング ステーション
- 携帯クレードル
- モニター
- デジタル テレビ
- セットトップ ボックス
- プリンター

HX3 製品オプション

表 1. HX3 製品オプション

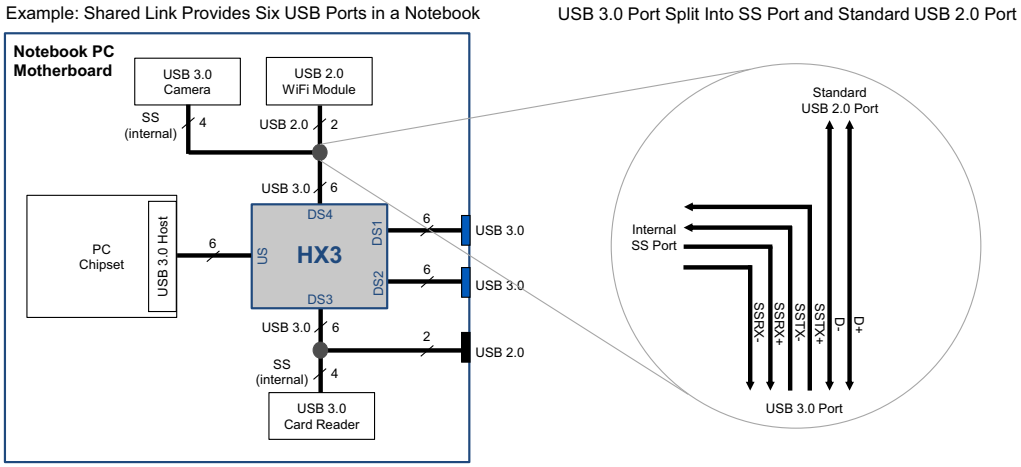
機能	CYUSB3302	CYUSB3304	CYUSB3312	CYUSB3314	CYUSB3324	CYUSB3326	CYUSB3328	CYUSB2302	CYUSB2304
DS ポート数	2 (USB 3.0)	4 (USB 3.0)	2 (USB 3.0)	4 (USB 3.0)	4 (USB 3.0)	6 (2 USB 3.0、2 SS、2 USB 2.0)	8 (4 SS、4 USB 2.0)	2 (USB 2.0)	4 (USB 2.0)
Shared Link ポート数	0	0	0	0	0	2[1]	4	0	0
BC v1.2	有	有	有	有	有	有	有	有	有
ACA-Dock	無	無	無	無	有	無	有	無	無
外部電源スイッチ制御	連動	連動	個別と連動	個別と連動	個別と連動	個別	個別	連動	連動
ピン ストラップのサポート	無	無	有	有	有	有	有	無	無
I^2C	有	有	有	有	有	有	有	有	有
ベンダーコマンド	有	有	有	有	有	有	有	有	有
ポート インジケータ	無	無	有	有	有	無	無	無	無
パッケージ [2]	68-QFN、100 ボール BGA	68-QFN、100 ボール BGA	88-QFN、100 ボール BGA	88-QFN、100 ボール BGA	88-QFN、100 ボール BGA	88-QFN、100 ボール BGA	88-QFN、100 ボール BGA	68-QFN、100 ボール BGA	68-QFN、100 ボール BGA
温度範囲	産業用と民生用	産業用と民生用	産業用と民生用	産業用と民生用	産業用と民生用	産業用と民生用	産業用 (88-QFN のみ) と民生用	産業用と民生用	産業用と民生用

注：
1. DS1 と DS2 は Shared Link ポートです。
2. BGA 産業用グレード パッケージは 1W の有効消費電力に制限されます。消費電力の計算については、33 ページの表 12 を参照してください。

製品の特長

Shared Link

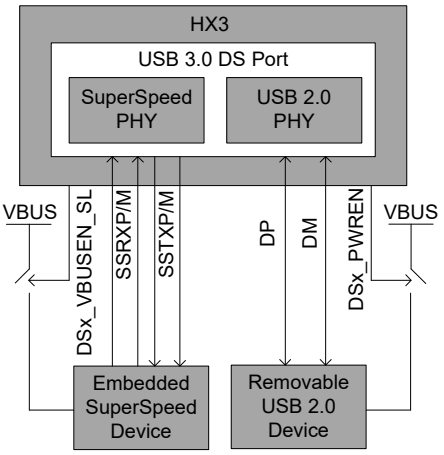
図 1. ノート PC における Shared Link の応用



Shared Link は、USB 3.0 ポートを組込み SS ポートと標準 USB 2.0 ポートに分割するサイプレス独自の機能です。Shared Link では、4 ポートの USB 3.0 ハブから最大 8 つの DS ポートが可能です。

例えば、DS ポートのいずれかが USB 3.0 カメラなどの組込み SS デバイスに接続されている場合、HX3 を使うと、システム設計者はその特定のポートの USB 2.0 信号を再利用して標準 USB 2.0 デバイスに接続できます。図 1 はアプリケーションで Shared Link を使用する方法を示します。

図 2. Shared Link での DS ポートの VBUS 制御



Shared Link モードは、取り外し可能な USB 2.0 デバイスと組込み SS デバイスには別々の VBUS 制御を必要とします。図 2 は VBUS 制御の実装を示します。

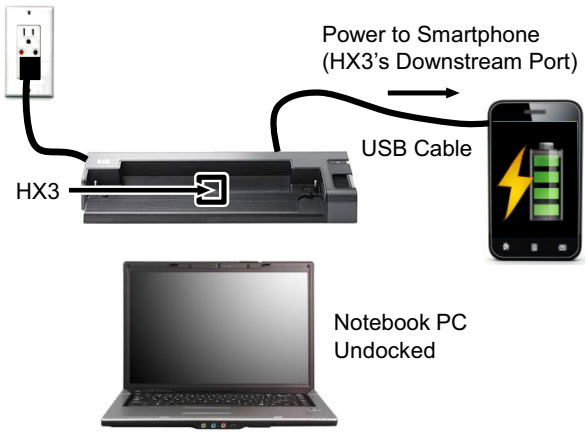
組込み SS デバイスが USB 2.0 の動作に影響しないように、外部電源スイッチが必要です。このスイッチは、DSx_VBUSEN_SL という出力信号を生成する HX3 によって制御されます。この信号は組込みデバイスのVBUSを制御します。

DSx_PWREN は HX3 によって生成された別の出力信号であり、取り外し可能な USB 2.0 デバイスの VBUS を制御します。例えば、過電流状態が発生すると、DSx_PWREN はポートの電源をオフにします。

Ghost Charge

Ghost Charge は、US ポートがホストに接続していない時に DS ポート上で USB デバイスを充電するサイプレス独自の機能です。例えば、図 3 に示した HX3 を備えたドッキング ステーションでは、ラップトップ PC が切り離されている場合、HX3 は専用の充電ポート (DCP) をエミュレートし、DS ポートに接続しているスマートフォンを充電します。

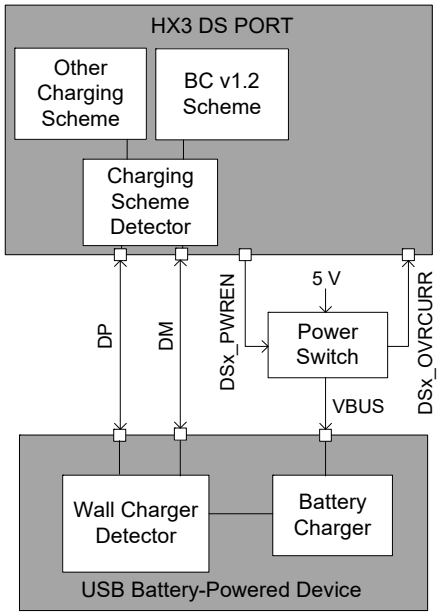
図 3. Ghost Charge



Charge a smartphone without docking the notebook

US ポートがホストから切り離されると、HX3 は DS ポートのいずれかが充電を必要とするデバイスに接続していないかを検出します。図 4 に示すように、充電方法を決定し、次いで検出された充電仕様に基づいて適切な信号方式に切り替えます。ハブは、DP と DM を接続することで (BC v1.2 の仕様を参照してください)、または他のサポートされている独自の充電方式で、USB 準拠の専用充電ポートをエミュレートします。

図 4. HX3 での Ghost Charge 実装



Ghost Charge は初期設定で有効にされ、設定で無効にできます。24 ページのコンフィギュレーション オプションを参照してください。

ベンダー コマンドのサポート

HX3 はベンダー固有の要求をサポートしており、ベンダー固有のデバイスとしても列挙できます。ベンダー固有の要求は (a) USB-I^{2}C ブリッジに使用し、(b) HX3 を設定するために使用されます。この機能は以下のアプリケーションに使用されます。

- USB を介して HX3 に接続する外部 ASSP のファームウェアアップグレード
- USB を介して HX3 に接続する EEPROM のインシステム プログラミング (ISP)

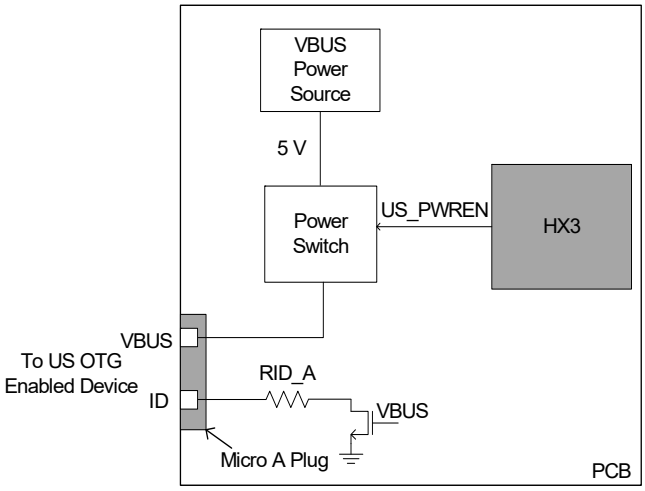
ACA-Dock のサポート

従来の USB トポロジでは、ホストは VBUS を提供して、接続されているデバイスを有効にし充電します。しかし、OTG ホストに対しては、ACA-Dock が VBUS や、ホストを充電する方法を提供します。HX3 はアダプタ コントローラーの機能を統合することで、ACA-Dock 仕様 (BC v1.2 仕様書を参照) に対応します。

図 5 は ACA-Dock システムを示します。ACA-Dock 機能が有効になった場合、HX3 は外部電源スイッチをオンにして US ポートで VBUS を駆動します。図 5 に示すように、OTG ホストが ACA-Dock に接続されていることを通知するために、ID ピンは抵抗 RID_A[3] を介してグランドに接続されます。ACA-Dock 機能は 24 ページのコンフィギュレーション オプションを使って無効にできます。

例えば、Sony Xperia (neo V) のような BC v1.2 準拠の携帯電話は HX3 ベースの ACA-Dock システムに結合できます。携帯電話は OTG ホストとして動作し、ACA-Dock は 4 個の DS ポートに電源を供給すると同時に US ポートに接続している携帯電話を充電します。

図 5. ACA-Dock のサポート



注 :
3. BC v1.2 仕様書によると、RID_A の推奨値は 124kΩ ですが、カスタムの RID_A 値を使用するポータブル デバイスもあります。

ピン情報

図 6. HX3 68 ピン QFN 2 ポートのピン配置

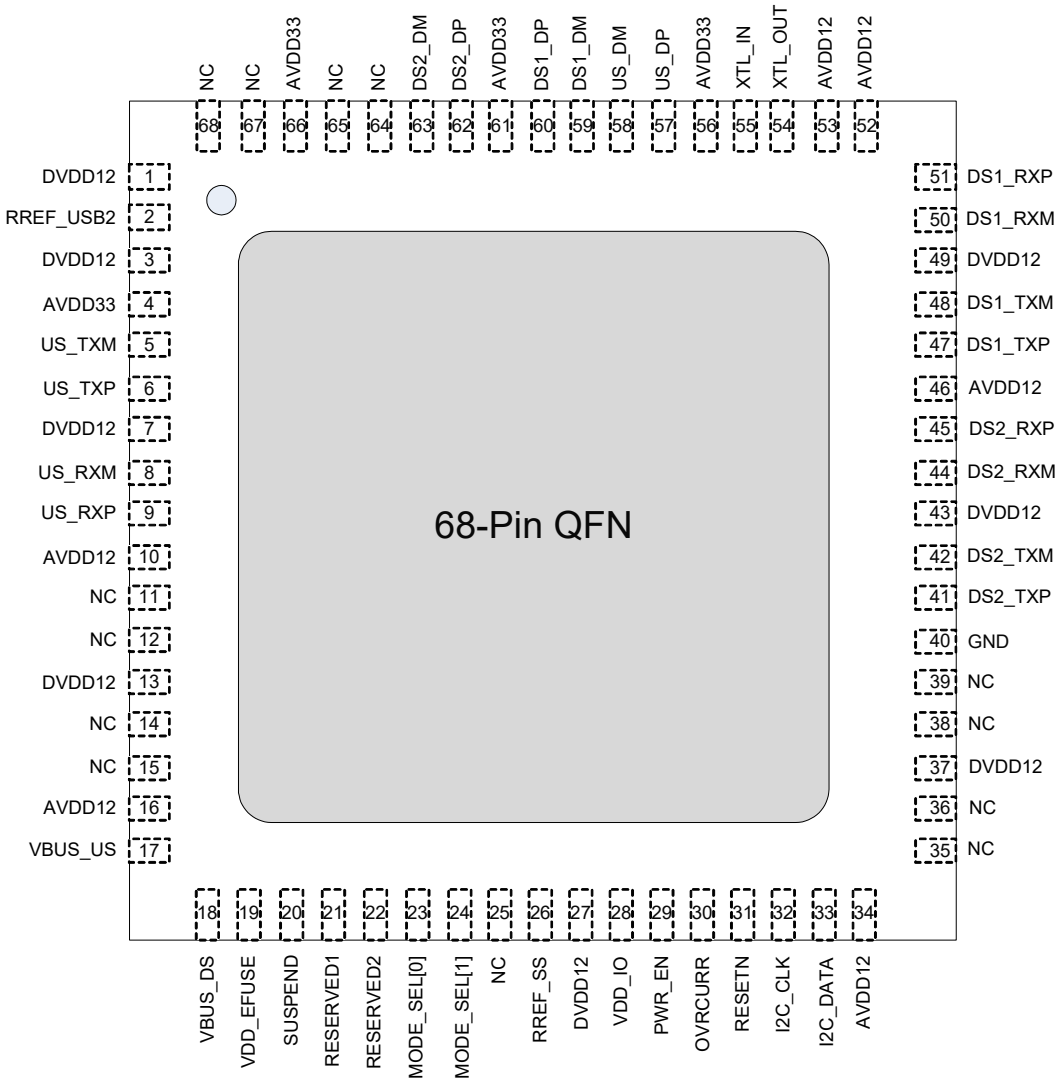


図 7. HX3 68 ピン QFN 4 ポートのピン配置

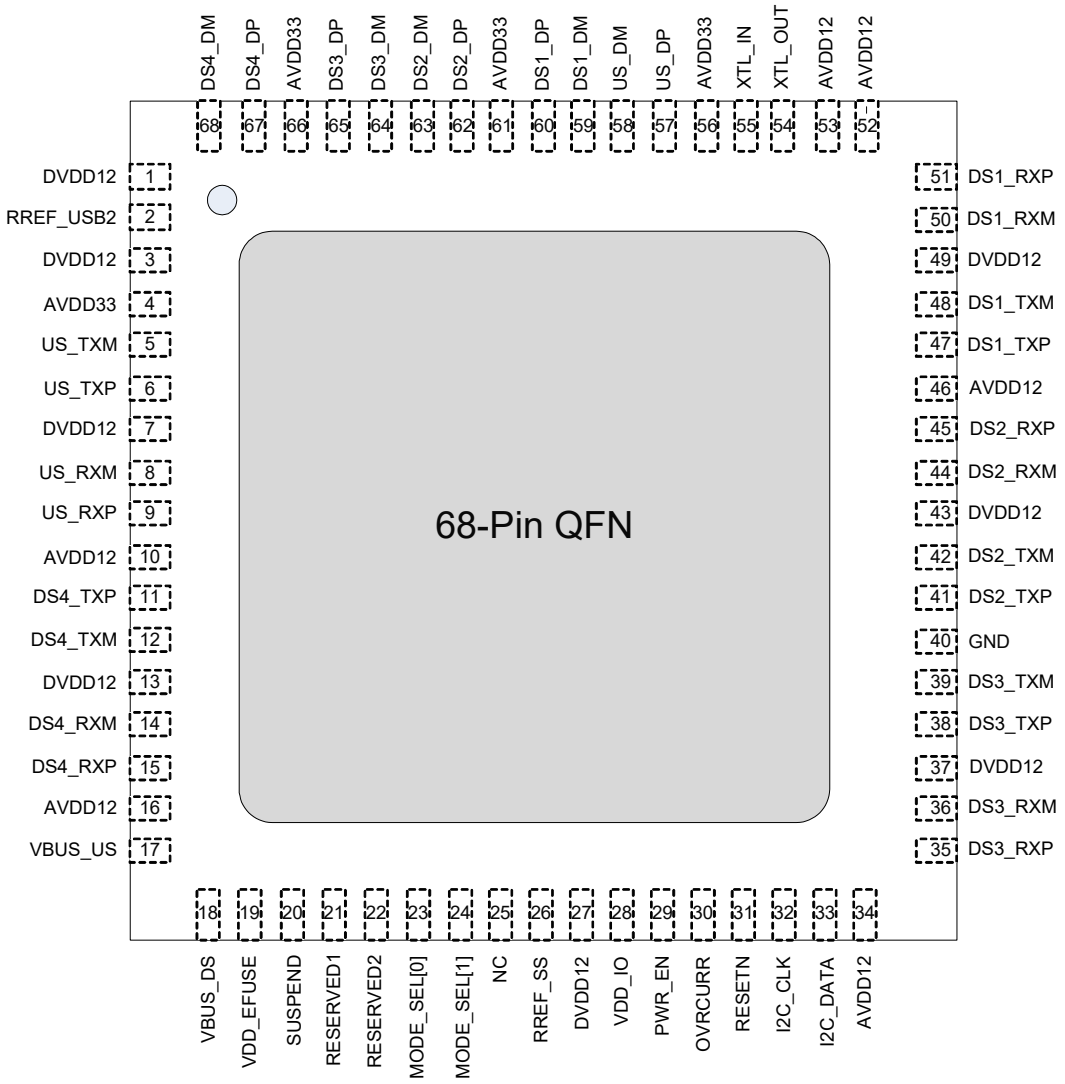


図 8. CYUSB3302 の HX3 100 ボール BGA ピン配置

A1	**A2**	**A3**	**A4**	**A5**	**A6**	**A7**	**A8**	**A9**	**A10**
NC	NC	NC	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	**B2**	**B3**	**B4**	**B5**	**B6**	**B7**	**B8**	**B9**	**B10**
NC	NC	NC	VDD_IO	VSS	AVDD33	NC	NC	NC	DVDD12
C1	**C2**	**C3**	**C4**	**C5**	**C6**	**C7**	**C8**	**C9**	**C10**
US_TXM	NC	NC	NC	NC	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	**D2**	**D3**	**D4**	**D5**	**D6**	**D7**	**D8**	**D9**	**D10**
US_TXP	NC	NC	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	**E2**	**E3**	**E4**	**E5**	**E6**	**E7**	**E8**	**E9**	**E10**
DVDD12	RREF_USB2	NC	NC	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	**F2**	**F3**	**F4**	**F5**	**F6**	**F7**	**F8**	**F9**	**F10**
US_RXM	VSS	AVDD33	MODE_SEL[1]	DVDD12	OVRCURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	**G2**	**G3**	**G4**	**G5**	**G6**	**G7**	**G8**	**G9**	**G10**
US_RXP	VBUS_DS	SUSPEND	RESERVED1	MODE_SEL[0]	VDD_IO	PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	**H2**	**H3**	**H4**	**H5**	**H6**	**H7**	**H8**	**H9**	**H10**
AVDD12	VBUS_US	VDD_EFUSE	RESERVED2	RREF_SS	VSS	DS2_TXM	DS2_TXP	NC	AVDD12
J1	**J2**	**J3**	**J4**	**J5**	**J6**	**J7**	**J8**	**J9**	**J10**
VSS	AVDD12	VSS	GPIO	NC	I2C_CLK	NC	NC	VSS	NC
K1	**K2**	**K3**	**K4**	**K5**	**K6**	**K7**	**K8**	**K9**	**K10**
NC	NC	DVDD12	NC	NC	NC	NC	NC	DVDD12	NC

図 9. CYUSB3304 の HX3 100 ボール BGA ピン配置

A1	**A2**	**A3**	**A4**	**A5**	**A6**	**A7**	**A8**	**A9**	**A10**
NC	DS4_DM	DS4_DP	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	**B2**	**B3**	**B4**	**B5**	**B6**	**B7**	**B8**	**B9**	**B10**
NC	NC	NC	VDD_IO	VSS	AVDD33	NC	NC	NC	DVDD12
C1	**C2**	**C3**	**C4**	**C5**	**C6**	**C7**	**C8**	**C9**	**10**
US_TXM	NC	NC	DS3_DP	DS3_DM	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	**D2**	**D3**	**D4**	**D5**	**D6**	**D7**	**D8**	**D9**	**D10**
US_TXP	NC	NC	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	**E2**	**E3**	**E4**	**E5**	**E6**	**E7**	**E8**	**E9**	**E10**
DVDD12	RREF_USB2	NC	NC	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	**F2**	**F3**	**F4**	**F5**	**F6**	**F7**	**F8**	**F9**	**F10**
US_RXM	VSS	AVDD33	MODE_SEL[1]	DVDD12	OVRCURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	**G2**	**G3**	**G4**	**G5**	**G6**	**G7**	**G8**	**G9**	**G10**
US_RXP	VBUS_DS	SUSPEND	RESERVED1	MODE_SEL[0]	VDD_IO	PWR_EN	I2C_DATA	VSS	DS2_RXM
H1	**H2**	**H3**	**H4**	**H5**	**H6**	**H7**	**H8**	**H9**	**H10**
AVDD12	VBUS_US	VDD_EFUSE	RESERVED2	RREF_SS	VSS	DS2_TXM	DS2_TXP	NC	AVDD12
J1	**J2**	**J3**	**J4**	**J5**	**J6**	**J7**	**J8**	**J9**	**J10**
VSS	AVDD12	VSS	GPIO	NC	I2C_CLK	NC	NC	VSS	DS3_RXM
K1	**K2**	**K3**	**K4**	**K5**	**K6**	**K7**	**K8**	**K9**	**K10**
DS4_TXP	DS4_TXM	DVDD12	DS4_RXP	DS4_RXM	NC	DS3_TXP	DS3_TXM	DVDD12	DS3_RXP

表 2. CYUSB3302 と CYUSB3304 の 68 ピン QFN および 100 ボール BGA ピン配置

ピン名		タイプ	68-QFN ピン番号	100-BGA ボール番号	説明
CYUSB3302	CYUSB3304				
US ポート					
US_RXP		I	9	G1	スーパースピード受信 (+)
US_RXM		I	8	F1	スーパースピード受信 (−)
US_TXP		O	6	D1	スーパースピード送信 (+)
US_TXM		O	5	C1	スーパースピード送信 (−)
US_DP		I/O	57	A9	USB 2.0 データ (+)
US_DM		I/O	58	A8	USB 2.0 データ (−)
DS1 ポート					
DS1_RXP		I	51	D10	スーパースピード受信 (+)
DS1_RXM		I	50	C10	スーパースピード受信 (−)
DS1_TXP		O	47	F8	スーパースピード送信 (+)
DS1_TXM		O	48	E8	スーパースピード送信 (−)
DS1_DP		I/O	60	C7	USB 2.0 データ (+)
DS1_DM		I/O	59	C8	USB 2.0 データ (−)
DS2 ポート					
DS2_RXP		I	45	F10	スーパースピード受信 (+)
DS2_RXM		I	44	G10	スーパースピード受信 (−)
DS2_TXP		O	41	H8	スーパースピード送信 (+)
DS2_TXM		O	42	H7	スーパースピード送信 (−)
DS2_DP		I/O	62	A6	USB 2.0 データ (+)
DS2_DM		I/O	63	A5	USB 2.0 データ (−)
DS3 ポート					
NC	DS3_RXP	I	35	K10	スーパースピード受信 (+)
NC	DS3_RXM	I	36	J10	スーパースピード受信 (−)
NC	DS3_TXP	O	38	K7	スーパースピード送信 (+)
NC	DS3_TXM	O	39	K8	スーパースピード送信 (−)
NC	DS3_DP	I/O	65	C4	USB 2.0 データ (+)
NC	DS3_DM	I/O	64	C5	USB 2.0 データ (−)
DS4 ポート					
NC	DS4_RXP	I	15	K4	スーパースピード受信 (+)
NC	DS4_RXM	I	14	K5	スーパースピード受信 (−)
NC	DS4_TXP	O	11	K1	スーパースピード送信 (+)
NC	DS4_TXM	O	12	K2	スーパースピード送信 (−)
NC	DS4_DP	I/O	67	A3	USB 2.0 データ (+)
NC	DS4_DM	I/O	68	A2	USB 2.0 データ (−)
OVRCURR		I	30	F6	連動過電流入力
PWR_EN		I/O	29	G7	連動電源イネーブル出力
NC		I/O	25	該当なし	NC

表 2. CYUSB3302 と CYUSB3304 の 68 ピン QFN および 100 ボール BGA ピン配置 （続き）

ピン名		タイプ	68-QFN ピン番号	100-BGA ボール番号	説明
CYUSB3302	CYUSB3304				
RESERVED1		I/O	21	G4	このピンは、VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
RESERVED2		I	22	H4	このピンは、VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
モード選択、クロックおよびリセット					
MODE_SEL[0]		I	23	G5	デバイス動作モード選択ビット 0；24 ページの表 5 を参照してください
MODE_SEL[1]		I	24	F4	デバイス動作モード選択ビット 1；24 ページの表 5 を参照してください
XTL_OUT		A	54	E6	水晶振動子出力
XTL_IN		A	55	E5	水晶振動子入力
RESETN		I	31	F7	アクティブ LOW リセット入力
I2C_CLK		I/O	32	J6	I^2C クロック
I2C_DATA		I/O	33	G8	I^2C データ
SUSPEND		I/O	20	G3	ハブサスペンドステータスインジケータ。このピンは、SS と USB 2.0 両方のハブが一時停止状態の時アサートされ、どちらかのハブが一時停止状態を終了する時アサート解除される
電源とグランド					
VDD_EFUSE		PWR	19	H3	1.2V 通常動作、2.5V プログラミング。1.2V に接続してください。
AVDD12		PWR	10、16、34、46、52、53	A10、C9、F9、H1、H10、J2	1.2V アナログ電源
GND		PWR	40	B5、C6、D5、D7、D9、E9、F2、G9、H6、J1、J3、J9	GND ピン
DVDD12		PWR	1、3、7、13、27、37、43、49	B10、D4、D6、D8、E1、E10、F5、K3、K9	1.2V コア電源
VBUS_US		PWR	17	H2	このピンは US ポートから VBUS に接続する必要があります。
VBUS_DS		PWR	18	G2	このピンは HX3 内の Apple 充電回路への電源供給に使用。通常の動作では、ピンをローカルの 5V 電源に接続し、Apple 充電および BC v1.2 充電モードを有効にしてください (マルチ充電モードを有効)。 BC v1.2 コンプライアンステスト、または Apple 充電が不要な場合は、ピンを GND に接続して、BC v1.2 充電モードを有効にしてください (マルチ充電モードを無効)。
AVDD33		PWR	4、56、61、66	A4、A7、B6、F3	3.3V アナログ電源
VDD_IO		PWR	28	B4、E7、G6	3.3V I/O 電源
USB 高精度抵抗					
RREF_USB2		A	2	E2	USB 2.0 PHY 用電流リファレンスの生成のために、このピンを高精度抵抗 (6.04kΩ ±1%) に接続
RREF_SS		A	26	H5	SS PHY 終端インピーダンスの校正のために、このピンを高精度抵抗 (200Ω ±1%) に接続

注：
4. これらのピンは未使用 (DNU) です。フローティングのままにする必要があります。

表 3. CYUSB2302 と CYUSB2304 の 68 ピン QFN および 100 ボール BGA ピン配置

ピン名		タイプ	68-QFN ピン番号	100-BGA ボール番号	説明
CYUSB2302	CYUSB2304				
US ポート					
NC		I	9	G1	スーパースピード受信 (+)
NC		I	8	F1	スーパースピード受信 (−)
NC		O	6	D1	スーパースピード送信 (+)
NC		O	5	C1	スーパースピード送信 (−)
US_DP		I/O	57	A9	USB 2.0 データ (+)
US_DM		I/O	58	A8	USB 2.0 データ (−)
DS1 ポート					
NC		I	51	D10	スーパースピード受信 (+)
NC		I	50	C10	スーパースピード受信 (−)
NC		O	47	F8	スーパースピード送信 (+)
NC		O	48	E8	スーパースピード送信 (−)
DS1_DP		I/O	60	C7	USB 2.0 データ (+)
DS1_DM		I/O	59	C8	USB 2.0 データ (−)
DS2 ポート					
NC		I	45	F10	スーパースピード受信 (+)
NC		I	44	G10	スーパースピード受信 (−)
NC		O	41	H8	スーパースピード送信 (+)
NC		O	42	H7	スーパースピード送信 (−)
DS2_DP		I/O	62	A6	USB 2.0 データ (+)
DS2_DM		I/O	63	A5	USB 2.0 データ (−)
DS3 ポート					
NC	NC	I	35	K10	スーパースピード受信 (+)
NC	NC	I	36	J10	スーパースピード受信 (−)
NC	NC	O	38	K7	スーパースピード送信 (+)
NC	NC	O	39	K8	スーパースピード送信 (−)
NC	DS3_DP	I/O	65	C4	USB 2.0 データ (+)
NC	DS3_DM	I/O	64	C5	USB 2.0 データ (−)
DS4 ポート					
NC	NC	I	15	K4	スーパースピード受信 (+)
NC	NC	I	14	K5	スーパースピード受信 (−)
NC	NC	O	11	K1	スーパースピード送信 (+)
NC	NC	O	12	K2	スーパースピード送信 (−)
NC	DS4_DP	I/O	67	A3	USB 2.0 データ (+)
NC	DS4_DM	I/O	68	A2	USB 2.0 データ (−)
OVRCURR		I	30	F6	連動過電流入力
PWR_EN		I/O	29	G7	連動電源イネーブル出力
NC		I/O	25	該当なし	NC

表 3. CYUSB2302 と CYUSB2304 の 68 ピン QFN および 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	68-QFN ピン番号	100-BGA ボール番号	説明
CYUSB2302	CYUSB2304				
RESERVED1		I/O	21	G4	このピンは、VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
RESERVED2		I	22	H4	このピンは、VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
モード選択、クロックおよびリセット					
MODE_SEL[0]		I	23	G5	デバイス動作モード選択ビット 0 ; 24 ページの表 5 を参照してください
MODE_SEL[1]		I	24	F4	デバイス動作モード選択ビット 1 ; 24 ページの表 5 を参照してください
XTL_OUT		A	54	E6	水晶振動子出力
XTL_IN		A	55	E5	水晶振動子入力
RESETN		I	31	F7	アクティブ LOW リセット入力
I2C_CLK		I/O	32	J6	I^2C クロック
I2C_DATA		I/O	33	G8	I^2C データ
SUSPEND		I/O	20	G3	ハブ サスペンド ステータス インジケータ。このピンは、SS と USB 2.0 両方のハブが一時停止状態の時アサートされ、どちらかのハブが一時停止状態を終了する時アサート解除される
電源とグランド					
VDD_EFUSE		PWR	19	H3	1.2V 通常動作、2.5V プログラミング。ユーザーは 1.2V に接続すべき
AVDD12		PWR	10、16、34、46、52、53	A10、C9、F9、H1、H10、J2	1.2V アナログ電源
GND		PWR	40	B5、C6、D5、D7、D9、E9、F2、G9、H6、J1、J3、J9	GND ピン
DVDD12		PWR	1、3、7、13、27、37、43、49	B10、D4、D6、D8、E1、E10、F5、K3、K9	1.2V コア電源
VBUS		PWR	17	H2	このピンは US ポートから VBUS に接続
VBUS_DS		PWR	18	G2	このピンは HX3 内の Apple 充電回路への電源供給に使用。 通常の動作では、ピンをローカルの 5V 電源に接続し、Apple 充電および BC v1.2 充電モードを有効にしてください (マルチ充電モードを有効)。 BC v1.2 コンプライアンステスト、または Apple 充電が不要な場合は、ピンを GND に接続して、BC v1.2 充電モードを有効にしてください (マルチ充電モードを無効)。
AVDD33		PWR	4、56、61、66	A4、A7、B6、F3	3.3V アナログ電源
VDD_IO		PWR	28	B4、E7、G6	3.3V I/O 電源
USB 高精度抵抗					
RREF_USB2		A	2	E2	USB 2.0 PHY 用電流リファレンスの生成のために、このピンを高精度抵抗 (6.04kΩ ±1%) に接続
RREF_SS		A	26	H5	SS PHY 終端インピーダンスの校正のために、このピンを高精度抵抗 (200Ω ±1%) に接続

図 10. HX3 88 ピン QFN 2 ポートのピン配置

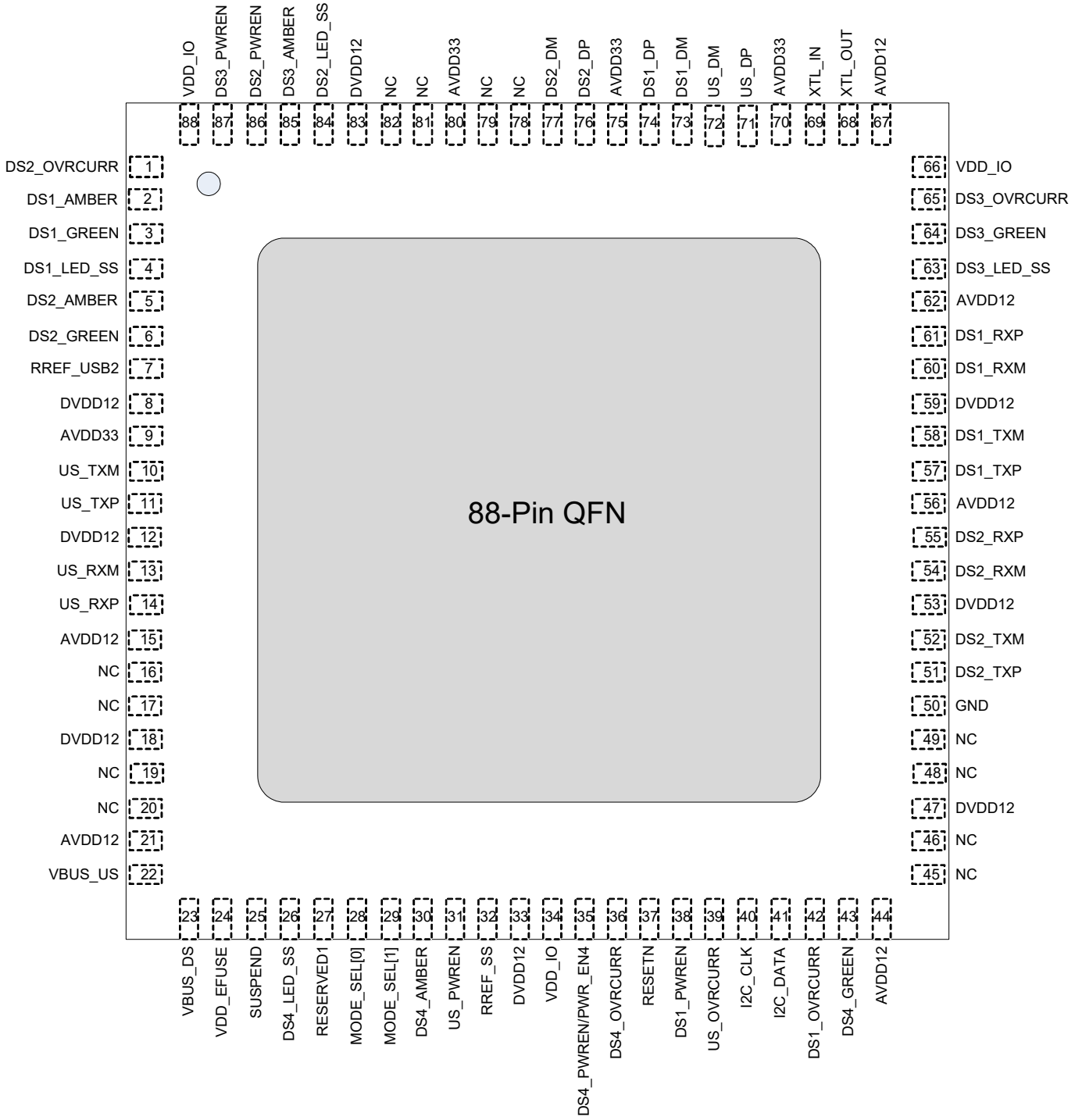


図 11. HX3 88 ピン QFN 4 ポートのピン配置

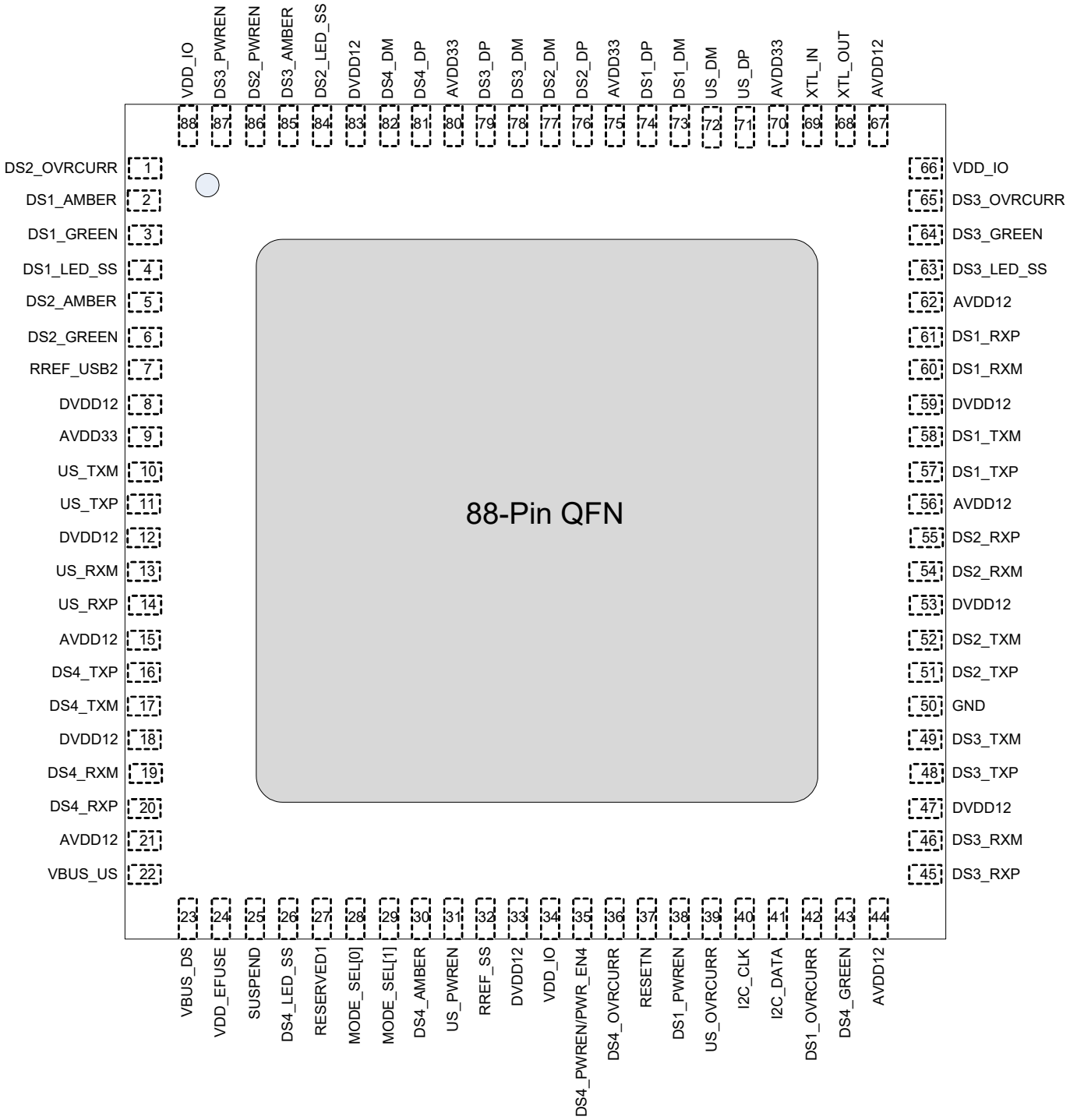


図 12. CYUSB3312 の HX3 100 ボール BGA ピン配置

A1	**A2**	**A3**	**A4**	**A5**	**A6**	**A7**	**A8**	**A9**	**A10**
DS3_PWREN	NC	NC	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	**B2**	**B3**	**B4**	**B5**	**B6**	**B7**	**B8**	**B9**	**B10**
DS2_OVRCURR	DS2_PWREN	DS3_AMBER	VDD_IO	VSS	AVDD33	DS3_OVRCURR	DS3_GREEN	DS3_LED_SS	DVDD12
C1	**C2**	**C3**	**C4**	**C5**	**C6**	**C7**	**C8**	**C9**	**C10**
US_TXM	DS1_AMBER	DS2_LED_SS	NC	NC	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	**D2**	**D3**	**D4**	**D5**	**D6**	**D7**	**D8**	**D9**	**D10**
US_TXP	DS1_LED_SS	DS1_GREEN	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	**E2**	**E3**	**E4**	**E5**	**E6**	**E7**	**E8**	**E9**	**E10**
DVDD12	RREF_USB2	DS2_GREEN	DS2_AMBER	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	**F2**	**F3**	**F4**	**F5**	**F6**	**F7**	**F8**	**F9**	**F10**
US_RXM	VSS	AVDD33	MODE_SEL[1]	DVDD12	DS4_OVRCURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	**G2**	**G3**	**G4**	**G5**	**G6**	**G7**	**G8**	**G9**	**G10**
US_RXP	VBUS_DS	SUSPEND	RESERVED1	MODE_SEL[0]	VDD_IO	DS4_PWREN	I2C_DATA	VSS	DS2_RXM
H1	**H2**	**H3**	**H4**	**H5**	**H6**	**H7**	**H8**	**H9**	**H10**
AVDD12	VBUS_US	VDD_EFUSE	DS4_LED_SS	RREF_SS	VSS	DS2_TXM	DS2_TXP	DS4_GREEN	AVDD12
J1	**J2**	**J3**	**J4**	**J5**	**J6**	**J7**	**J8**	**J9**	**J10**
VSS	AVDD12	VSS	DS4_AMBER	US_PWREN	I2C_CLK	DS1_PWREN	DS1_OVRCURR	VSS	NC
K1	**K2**	**K3**	**K4**	**K5**	**K6**	**K7**	**K8**	**K9**	**K10**
NC	NC	DVDD12	NC	NC	US_OVRCURR	NC	NC	DVDD12	NC

図 13. CYUSB3314 と CYUSB332x の HX3 100 ボール BGA ピン配置

A1	**A2**	**A3**	**A4**	**A5**	**A6**	**A7**	**A8**	**A9**	**A10**
DS3_PWREN	DS4_DM	DS4_DP	AVDD33	DS2_DM	DS2_DP	AVDD33	US_DM	US_DP	AVDD12
B1	**B2**	**B3**	**B4**	**B5**	**B6**	**B7**	**B8**	**B9**	**B10**
DS2_OVRCURR	DS2_PWREN	DS3_AMBER	VDD_IO	VSS	AVDD33	DS3_OVRCURR	DS3_GREEN	DS3_LED_SS	DVDD12
C1	**C2**	**C3**	**C4**	**C5**	**C6**	**C7**	**C8**	**C9**	**C10**
US_TXM	DS1_AMBER	DS2_LED_SS	DS3_DP	DS3_DM	VSS	DS1_DP	DS1_DM	AVDD12	DS1_RXM
D1	**D2**	**D3**	**D4**	**D5**	**D6**	**D7**	**D8**	**D9**	**D10**
US_TXP	DS1_LED_SS	DS1_GREEN	DVDD12	VSS	DVDD12	VSS	DVDD12	VSS	DS1_RXP
E1	**E2**	**E3**	**E4**	**E5**	**E6**	**E7**	**E8**	**E9**	**E10**
DVDD12	RREF_USB2	DS2_GREEN	DS2_AMBER	XTL_IN	XTL_OUT	VDD_IO	DS1_TXM	VSS	DVDD12
F1	**F2**	**F3**	**F4**	**F5**	**F6**	**F7**	**F8**	**F9**	**F10**
US_RXM	VSS	AVDD33	MODE_SEL[1]	DVDD12	DS4_OVRCURR	RESETN	DS1_TXP	AVDD12	DS2_RXP
G1	**G2**	**G3**	**G4**	**G5**	**G6**	**G7**	**G8**	**G9**	**G10**
US_RXP	VBUS_DS	SUSPEND	RESERVED1	MODE_SEL[0]	VDD_IO	DS4_PWREN	I2C_DATA	VSS	DS2_RXM
H1	**H2**	**H3**	**H4**	**H5**	**H6**	**H7**	**H8**	**H9**	**H10**
AVDD12	VBUS_US	VDD_EFUSE	DS4_LED_SS	RREF_SS	VSS	DS2_TXM	DS2_TXP	DS4_GREEN	AVDD12
J1	**J2**	**J3**	**J4**	**J5**	**J6**	**J7**	**J8**	**J9**	**J10**
VSS	AVDD12	VSS	DS4_AMBER	US_PWREN	I2C_CLK	DS1_PWREN	DS1_OVRCURR	VSS	DS3_RXM
K1	**K2**	**K3**	**K4**	**K5**	**K6**	**K7**	**K8**	**K9**	**K10**
DS4_TXP	DS4_TXM	DVDD12	DS4_RXP	DS4_RXM	US_OVRCURR	DS3_TXP	DS3_TXM	DVDD12	DS3_RXP

表 4. CYUSB331X と CYUSB332X の 88 ピン QFN および 100 ボール BGA ピン配置

ピン名		タイプ	ピン番号	ボール番号	説明
CY-USB3312	CYUSB3314 CYUSB3324 CYUSB3326 CYUSB3328				
US ポート					
US_RXP		I	14	G1	スーパースピード受信 (+)
US_RXM		I	13	F1	スーパースピード受信 (−)
US_TXP		O	11	D1	スーパースピード送信 (+)
US_TXM		O	10	C1	スーパースピード送信 (−)
US_DP		I/O	71	A9	USB 2.0 データ (+)
US_DM		I/O	72	A8	USB 2.0 データ (−)
US_OVRCURR		I	39	K6	CYUSB3324 ／ 3328: ACA-Dock モードでの US ポートの過電流検出入力。ACA-Dock モードが 24 ページのコンフィギュレーション オプションによって無効にされると、このピンは VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある 他の部品番号 : このピンは VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
US_PWREN[5]		I/O	31	J5	CYUSB3324 ／ 3328: ACA-Dock モードでの US ポートの VBUS 電源イネーブル出力。ACA-Dock モードが 24 ページのコンフィギュレーション オプションによって無効にされると、このピンはピン ストラップが有効でない時に開放のままにできる 他の部品番号 : このピンはピン ストラップ (ピン 63) が有効でない時に開放にできる
PWR_SW_POL[6]					ピン ストラップ コンフィギュレーション モードでは、このピンは PWR_SW_POL と呼ばれる
DS1 ポート					
DS1_RXP		I	61	D10	スーパースピード受信 (+)
DS1_RXM		I	60	C10	スーパースピード受信 (−)
DS1_TXP		O	57	F8	スーパースピード送信 (+)
DS1_TXM		O	58	E8	スーパースピード送信 (−)
DS1_DP		I/O	74	C7	USB 2.0 データ (+)
DS1_DM		I/O	73	C8	USB 2.0 データ (−)
DS1_OVRCURR		I	42	J8	DS1 ポートの過電流検出入力
DS1_PWREN[5]		I/O	38	J7	DS1 ポートの VBUS 電源イネーブル出力。ポートが無効の場合、このピンはトライステート状態になる
DS1_CDP_EN[6]					ピン ストラップ コンフィギュレーション モードでは、このピンは DS1_CDP_EN と呼ばれる
DS1_AMBER[5]		I/O	2	C2	DS1 ポートの LED_AMBER 出力
ACA_DOCK[6]					ピン ストラップ コンフィギュレーション モードでは、このピンは ACA-DOCK と呼ばれる。
DS1_GREEN[5]		I/O	3	D3	CYUSB3312 ／ 3314 ／ 3324: DS1 ポートの LED_GREEN 出力
DS1_VBUSEN_SL[5]					CYUSB3326 ／ 3328: SS ポート 1 の VBUS 電源イネーブル出力
PORT_DISABLE[0][6]					ピン ストラップ コンフィギュレーション モードでは、このピンは PORT_DISABLE[0] と呼ばれる
DS1_LED_SS[5]		I/O	4	D2	DS1 ポートの LED_SS 出力
PORT_DISABLE[1][6]					ピン ストラップ コンフィギュレーション モードでは、このピンは PORT_DISABLE[1] と呼ばれる

注 :
5. このピンはカスタム ファームウェアを使用して GPIO に設定できます。詳しくは、www.cypress.com/support にお問い合わせください。
6. ピン ストラップ コンフィギュレーションの詳細については、25 ページの表 6 を参照してください。

表 4. CYUSB331X と CYUSB332X の 88 ピン QFN および 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	ピン番号	ボール番号	説明
CY-USB3312	CYUSB3314 CYUSB3324 CYUSB3326 CYUSB3328				
DS2 ポート					
DS2_RXP		I	55	F10	スーパースピード受信 (＋)
DS2_RXM		I	54	G10	スーパースピード受信 (－)
DS2_TXP		O	51	H8	スーパースピード送信 (＋)
DS2_TXM		O	52	H7	スーパースピード送信 (－)
DS2_DP		I/O	76	A6	USB 2.0 データ (＋)
DS2_DM		I/O	77	A5	USB 2.0 データ (－)
DS2_OVRCURR		I	1	B1	DS2 ポートの過電流検出入力
DS2_PWREN[7]		I/O	86	B2	DS2 ポートの VBUS 電源イネーブル出力。ポートが無効の場合、このピンはトライステート状態になる
DS2_CDP_EN[8]					ピン ストラップ コンフィギュレーション モードでは、このピンは DS2_CDP_EN と呼ばれる
DS2_AMBER[7]		I/O	5	E4	DS2 ポートの LED_AMBER 出力
NON_REMOVABLE[0][8]					ピン ストラップ コンフィギュレーション モードでは、このピンは NON_REMOVABLE[0] と呼ばれる
DS2_GREEN[7]		I/O	6	E3	CYUSB3312 ／ 3314 ／ 3324: DS2 ポートの LED_GREEN 出力
DS2_VBUSEN_SL[7]					CYUSB3326 ／ 3328: SS ポート 2 の VBUS 電源イネーブル出力
NON_REMOVABLE[1][8]					ピン ストラップ コンフィギュレーション モードでは、このピンは NON_REMOVABLE[1] と呼ばれる
DS2_LED_SS[7]		I/O	84	C3	DS2 ポートの LED_SS 出力
PWR_EN_SEL[8]					ピン ストラップ コンフィギュレーション モードでは、このピンは PWR_EN_SEL と呼ばれる
DS3 ポート					
NC	DS3_RXP	I	45	K10	スーパースピード受信 (＋)
NC	DS3_RXM	I	46	J10	スーパースピード受信 (－)
NC	DS3_TXP	O	48	K7	スーパースピード送信 (＋)
NC	DS3_TXM	O	49	K8	スーパースピード送信 (－)
NC	DS3_DP	I/O	79	C4	USB 2.0 データ (＋)
NC	DS3_DM	I/O	78	C5	USB 2.0 データ (－)
DS3_OVRCURR		I	65	B7	CYUSB3314 ／ 3324 ／ 3326 ／ 3328: DS3 ポートの過電流検出入力 CYUSB3312: このピンは VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
DS3_PWREN[7]		I/O	87	A1	DS3 ポートの VBUS 電源イネーブル出力。ポートが無効の場合、このピンはトライステート状態になる
DS3_CDP_EN[8]					ピン ストラップ コンフィギュレーション モードでは、このピンは DS3_CDP_EN と呼ばれる
DS3_AMBER[7]		I/O	85	B3	DS3 ポートの LED_AMBER 出力
VID_SEL[2][8]					ピン ストラップ コンフィギュレーション モードでは、このピンは VID_SEL[2] と呼ばれる

注 :
7. このピンはカスタム ファームウェアを使用して GPIO に設定できます。詳しくは、www.cypress.com/support にお問い合わせください。
8. ピン ストラップ コンフィギュレーションの詳細については、25 ページの表 6 を参照してください。

表 4. CYUSB331X と CYUSB332X の 88 ピン QFN および 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	ピン番号	ボール番号	説明
CY-USB3312	CYUSB3314 / CYUSB3324 / CYUSB3326 / CYUSB3328				
DS3_GREEN[9]		I/O	64	B8	CYUSB3312 ／ 3314 ／ 3324: DS3 ポートの LED_GREEN 出力
DS3_VBUSEN_SL[9]					CYUSB3328: SS ポート 3 の VBUS 電源イネーブル出力
VID_SEL[1][10]					ピン ストラップ コンフィギュレーション モードでは、このピンは VID_SEL[1] と呼ばれる。ピン ストラップ コンフィギュレーションの詳細については、25 ページの表 6 をご参照ください
DS3_LED_SS[9]		I/O	63	B9	DS3 ポートの LED_SS 出力
PIN_STRAP[10]					ピン ストラップ コンフィギュレーション モードでは、このピンは PIN_STRAP と呼ばれる。10kΩ 抵抗を介して VDD_IO に接続されると、このピンは HX3 のピン ストラップ コンフィギュレーション モードを有効にする
DS4 ポート					
NC	DS4_RXP	I	20	K4	スーパースピード受信 (＋)
NC	DS4_RXM	I	19	K5	スーパースピード受信 (－)
NC	DS4_TXP	O	16	K1	スーパースピード送信 (＋)
NC	DS4_TXM	O	17	K2	スーパースピード送信 (－)
NC	DS4_DP	I/O	81	A3	USB 2.0 データ (＋)
NC	DS4_DM	I/O	82	A2	USB 2.0 データ (－)
DS4_OVRCURR		I	36	F6	CYUSB3314 ／ 3324 ／ 3326 ／ 3328: DS4 ポートの過電流検出入力 CYUSB3312: このピンは VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
DS4_PWREN ／ PWR_EN4		I/O	35	G7	DS4 ポートの VBUS 電源イネーブル出力。Blaster Plus ツールを使用して連動電力モードで設定すると、このピンは電源イネーブル出力としても使用。ポートが無効の場合、このピンはトライステート状態になる。
DS4_CDP_EN[10]					ピン ストラップ コンフィギュレーション モードでは、このピンは DS4_CDP_EN と呼ばれる
DS4_AMBER[9]		I/O	30	J4	DS4 ポートの LED_AMBER 出力
I2C_DEV_ID[10]					ピン ストラップ コンフィギュレーション モードでは、このピンは I2C_DEV_ID と呼ばれる
DS4_GREEN[9]		I/O	43	H9	CYUSB3312 ／ 3314 ／ 3324: DS4 ポートの LED_GREEN 出力
DS4_VBUSEN_SL					CYUSB3328: SS ポート 4 の VBUS 電源イネーブル出力
VID_SEL[0][10]					ピン ストラップ コンフィギュレーション モードでは、このピンは VID_SEL[0] と呼ばれる
DS4_LED_SS		I/O	26	H4	DS4 ポートの LED_SS 出力。LED は 25 ページの図 16 に示すように GND に接続しなければならない。LED が未使用の場合、このピンは VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
RESERVED1		I	27	G4	このピンは、VDD_IO に接続された 10kΩ 抵抗で HIGH にプルアップする必要がある
モード選択、クロックおよびリセット					
MODE_SEL[0]		I	28	G5	デバイス動作モード選択ビット 0 ; 24 ページの表 5 を参照してください
MODE_SEL[1]		I	29	F4	デバイス動作モード選択ビット 1 ; 24 ページの表 5 を参照してください
XTL_OUT		A	68	E6	水晶振動子出力
XTL_IN		A	69	E5	水晶振動子入力
RESETN		I	37	F7	アクティブ LOW リセット入力
I2C_CLK		I/O	40	J6	I^2C クロック
I2C_DATA		I/O	41	G8	I^2C データ

注 :
9. このピンはカスタム ファームウェアを使用して GPIO に設定できます。詳しくは、www.cypress.com/support にお問い合わせください。
10. ピン ストラップ コンフィギュレーションの詳細については、25 ページの表 6 を参照してください。

表 4. CYUSB331X と CYUSB332X の 88 ピン QFN および 100 ボール BGA ピン配置 (続き)

ピン名		タイプ	ピン番号	ボール番号	説明
CY-USB3312	CYUSB3314				
	CYUSB3324				
	CYUSB3326				
	CYUSB3328				
SUSPEND		I/O	25	G3	ハブ サスペンド ステータス インジケータ。このピンは、SS と USB 2.0 両方のハブが一時停止状態の時アサートされ、どちらかのハブが一時停止状態を終了する時アサート解除される
電源とグランド					
VDD_EFUSE		PWR	24	H3	1.2V 通常動作、2.5V プログラミング。ユーザーは 1.2V に接続すべき
AVDD12		PWR	15、21、44、56、62、67	A10、C9、F9、H1、H10、J2	1.2V アナログ電源
GND		PWR	50	B5、C6、D5、D7、D9、E9、F2、G9、H6、J1、J3、J9	GND ピン
DVDD12		PWR	8、12、18、33、47、53、59、83	B10、D4、D6、D8、E1、E10、F5、K3、K9	1.2V コア電源
VBUS		PWR	22	H2	CYUSB3324 ／ 3328: VBUS_US ピンをローカルの 5V 電源に接続。ACA-Dock モードが 24 ページのコンフィギュレーション オプションによって無効にされると、このピンは US ポートから VBUS に接続する必要がある 他の部品番号 : このピンは US ポートから VBUS に接続する必要がある
VBUS_DS		PWR	23	G2	このピンは HX3 内の Apple 充電回路への電源供給に使用。 通常の動作では、ピンをローカルの 5V 電源に接続し、Apple 充電および BC v1.2 充電モードを有効にしてください (マルチ充電モードを有効)。 BC v1.2 コンプライアンステスト、または Apple 充電が不要な場合は、ピンを GND に接続して、BC v1.2 充電モードを有効にしてください (マルチ充電モードを無効)。
AVDD33		PWR	9、70、75、80	A4、A7、B6、F3	3.3V アナログ電源
VDD_IO		PWR	34、66、88	B4、E7、G6	3.3V I/O 電源
USB 高精度抵抗					
RREF_USB2		A	7	E2	USB 2.0 PHY 用電流リファレンスの生成のために、このピンを高精度抵抗 (6.04kΩ ±1%) に接続
RREF_SS		A	32	H5	SS PHY 終端インピーダンスの校正のために、このピンを高精度抵抗 (200Ω ±1%) に接続

システム インターフェース

アップストリーム ポート (US)

このポートは USB 3.0 の仕様に準拠し、統合された 1.5KΩ プルアップ抵抗と端末抵抗が含まれます。US ポートに接続されている OTG ホストを充電するために ACA-Dock にも対応します。

ダウンストリーム ポート (DS1、2、3、4)

DS ポートは USB 3.0 仕様に準拠しており、15KΩ プルダウン抵抗と端末抵抗を搭載します。ポートは無効または有効にでき、取り外し可能か、取り外し不可のオプションに設定できます。BC v1.2 の充電は初期設定で有効にされ、設定オプション (コンフィギュレーション オプションを参照してください) で各々の DS ポートに対して無効にできます 。

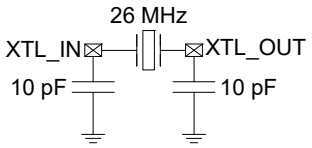
通信インターフェース (I^2C)

インターフェースは IC 間バス仕様バージョン 3.0 に従い、標準モード (100kHz) と高速モード (400kHz) 周波数に対応します。HX3 はスレーブ モードとマスター モードで I^2C をサポートします。I^2C インターフェースはマルチ マスター動作モードをサポートします。仕様によると、SCL と SDA 両方の信号には外部プルアップ抵抗が必要です。HX3 用の VDD_IO は 3.3V であり、I^2C のプルアップ抵抗は同じ電源に接続されることが想定されます。

発振器

HX3 には、並列共振、基本波モードで偏差が ±150ppm の 26MHz 外部水晶振動子が必要です。水晶駆動回路は低電力駆動レベル (< 200µW) で可能です。XTL_OUT ピンと XTL_IN ピンへの水晶振動子の接続を図 14 に示します。

図 14. 水晶振動子の接続



GPIO

HX3 GPIO は、過電流の検知、外部電源スイッチの制御、および LED の駆動に使用されます。これらのピンはそれぞれ最大 4mA の電流を吸い込むことができます。GPIO は入力コンフィギュレーション用のピン ストラップも有効にします。詳細については、表 6 を参照してください。

電源制御

HX3 は PWR_EN[1-4] と OV_CURR[1-4] ピンにより外部電源スイッチと接続します。これらのピンは、DS ポート電源用の電源スイッチを制御し、過電流状態を監視するために使用されます。電源スイッチ極性と電源制御モード (個別と連動) は、設定オプショで変更できます。

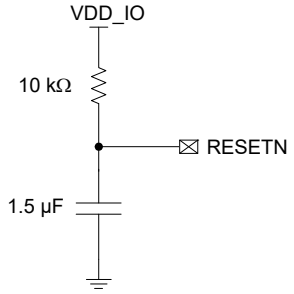
リセット

HX3 は、3.3V と 1.2V の 2 つの外部電源で動作します。これら 2 つの電源間には電源シーケンスの要件はありません。ただし、RESETN ピンは両方の電源が安定するまで LOW に維持する必要があります。

図 15 に示すように、RESETN ピンは、外付け抵抗を介して VDD_IO に接続し、外付けコンデンサ (最小 5ms の時定数) を介してグランド (GND) に接続できます。これにより、パワーオン リセット (POR) 用にクリーンなリセット信号を生成します。

HX3 は内部電圧低下の検出に対応しません。システムがこの機能を必要とする場合、電源が有効動作範囲以下になると、RESETN ピンを通して外部リセットを行う必要があります。

図 15. リセットの接続



コンフィギュレーション モードの選択

コンフィギュレーション オプションは MODE_SEL ピンやピン ストラップ イネーブル ピン (PIN_STRAP) で選択されます。電源投入後、これらのピンは、コンフィギュレーション オプションを判定するためにチップ搭載のブートローダによってサンプリングされます (表 5 を参照してください)。

表 5. HX3 ブート シーケンス

MODE SEL[1]	MODE SEL[0]	HX3 コンフィギュレーション モード
0	0	予約済み。このモードを使用しないでください
1	1	内部 ROM コンフィギュレーション
0	1	I^2C マスター。I^2C EEPROM からコンフィギュレーションを読み出す *
1	0	I^2C スレーブ、外部の I^2C マスターから設定 *

* サイプレスが提供したファームウェアは、www.cypress.com/hx3 からダウンロードしてください

コンフィギュレーション オプション

HX3 は次のいずれかを使って設定できます。

- eFuse (ワンタイム プログラマブル メモリ)
- ピン ストラップ (電源投入時に専用ピンからコンフィギュレーションを読み出す)
- EEPROM などの外部 I^2C スレーブ
- 外部 I^2C マスター

I^2C マスター／スレーブのコンフィギュレーションはピン ストラップのコンフィギュレーションをオーバーライドします。ピン ストラップは eFuse コンフィギュレーションをオーバーライドし、eFuse コンフィギュレーションは内部 ROM コンフィギュレーションをオーバーライドします。

eFuse コンフィギュレーション

HX3 は、電気的に飛ばすことができるチップ上の OTP 要素である eFuse を含みます。eFuse はブートローダによって読み出されてユーザー固有の設定を判定します。eFuse のプログラミングは、プログラミング条件が制御できる工場や販売代理店でのみサポートされます。eFuse のプログラミングは、25°C ～

70°C の温度範囲、2.5V ～ 2.7V のプログラミング電圧の条件でサポートされます。

ピン ストラップのコンフィギュレーション

ピン ストラップは、製品選択オプション (5 ページの表 1 を参照してください) でサポートされ、EEPROM を追加しなくても再設定できるようにするものです。ピン ストラップのコンフィギュレーションは、88 ピン QFN パッケージのピン 63 を HIGH にプルアップすることで有効にします。25 ページの表 6 には、ピン ストラップを介してサポートされる設定オプションおよびこの目的に使用される GPIO を示します。図 16 と図 17 には、ピン ストラップと LED の接続が必要な場合に、またはピン ストラップのみが必要な場合に GPIO をどのように接続するかを示します。

HX3 は電源投入時にピン ストラップ GPIO をサンプリングします。開放のストラップは無効とみなされ、初期設定コンフィギュレーションが使用されます。PIN_STRAP (88 ピン QFN のピン 63) が開放にされている場合、すべてのストラップ入力は無効とみなされます。GPIO は、弱いプルアップ (10kΩ) またはプルダウン (10kΩ) に接続されている時、それぞれストラップ「1」または「0」とみなされます。電源投入時とリセット時に初期サンプリングした後、GPIO は通常の機能で使用されます。

図 16. LED 付きのピン ストラップまたは LED 専用の接続

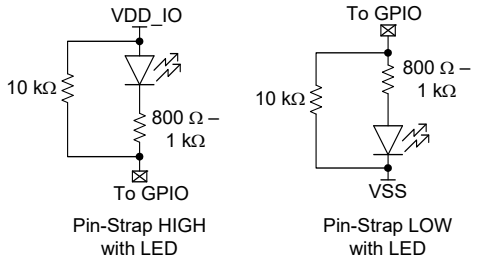


図 17. ピン ストラップの接続

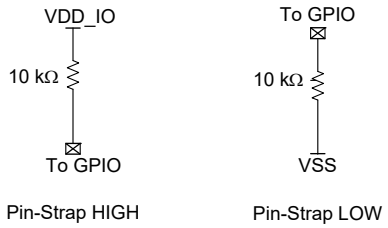


表 6. ピン ストラップ コンフィギュレーション

88QFN のピン番号	ピン ストラップ名	ストラップ「0」[11]		ストラップ「1」[11]	
30	I2C_DEV_ID[12]	ID 0: HX3 I^2C スレーブのアドレス (7 ビット) は 0x60。これは 68 ピン QFN パッケージの I^2C スレーブの初期設定アドレスでもある		ID 1: HX3 I^2C スレーブのアドレス (7 ビット) は 0x58	
31	PWR_SW_POL	電源イネーブルおよび過電流はアクティブ LOW		電源イネーブルおよび過電流はアクティブ HIGH	
2	ACA_DOCK	無効		有効	
84	PWR_EN_SEL	個別		連動	
63	PIN_STRAP[13]	ピン ストラップなし		ピン ストラップ コンフィギュレーションは有効	
4	PORT_DISABLE[1]	PORT_DISABLE[1:0] = b'00: DS1、DS2、DS3、DS4 アクティブ b'01: DS1、DS2、DS3 アクティブ b'10: DS1、DS2 アクティブ b'11: DS1 アクティブ ピン ストラップは工場出荷時の設定で無効にされたポートを有効にできない			
3	PORT_DISABLE[0]				
6	NON_REMOVABLE[1][14]	NON_REMOVABLE[1:0] = b'00: DS1、DS2、DS3、DS4 取り外し可能 b'01: DS1、DS2、DS3 取り外し可能 b'10: DS1、DS2 取り外し可能 b'11: DS1 取り外し可能			
5	NON_REMOVABLE[0][14]				
85	VID[2]	予約済み。PIN_STRAP が有効で、CY VID が必要な場合、VID[2:0] を「1」にストラップ			
64	VID[1]				
43	VID[0]				
38	DS1_CDP_EN[15]	ストラップ「0」	ストラップ「1」	ストラップ「0」	ストラップ「1」
		DS1 CDP が有効	DS1 CDP が無効	DS1 CDP が無効	DS1 CDP が有効
86	DS2_CDP_EN[15]	DS2 CDP が有効	DS2 CDP が無効	DS2 CDP が無効	DS2 CDP が有効
87	DS3_CDP_EN[15]	DS3 CDP が有効	DS3 CDP が無効	DS3 CDP が無効	DS3 CDP が有効
35	DS4_CDP_EN[15]	DS4 CDP が有効	DS4 CDP が無効	DS4 CDP が無効	DS4 CDP が有効

注 :

11. 25 ページの図 16 と 25 ページの図 17 を参照してください。
12. I2C_DEV_ID は HX3 が I^2C スレーブ モードの場合にのみ有効です。
13. VID、PORT_DISABLE、NON_REMOVABLE はグループ ストラップです。グループ ストラップのピンの 1 つが開放 (無効) の場合、そのグループ入力は無効になり、初期設定は上書きされません。
14. これらの DS ポートはむき出しポートであり、それらに接続するデバイスは取り外し可能です。
15. PWR_SW_POL がアクティブ LOW に設定されると、DSx_CDP_EN はアクティブ LOW 入力になります。同様に、PWR_SW_POL がアクティブ HIGH に設定されると、DSx_CDP_EN はアクティブ HIGH 入力になります。

I²C のコンフィギュレーション

MODE_SEL ピン (24 ページの表 5 を参照してください) で I²C のコンフィギュレーションが有効にされると、HX3 は I²C マスターまたは I²C スレーブに設定できるようになります。HX3 のコンフィギュレーション データは最大 197 バイトであり、HX3 のファームウェアは 10KB です。HX3 のファームウェアにはコンフィギュレーション設定も含まれることに注意してください。

I²C マスターとしての HX3

HX3 は、サイズ範囲が 16 ～ 64KB の外部 I²C の EEPROM からコンフィギュレーションを読み出します。24LC128 はサポートされているEEPROMの1例です。26ページの表8のbSignature と bImageType フィールドの内容に基づいて、HX3 は以下の動作の 1 つを行います。

- bSignature が「CY」、bImageType が 0xD4 の場合、EEPROM からカスタム コンフィギュレーション設定をロードします。
- bSignature が「CY」、bImageType が 0xB0 の場合、サイプレスが提供したファームウェアを EEPROM からロードします。このファームウェアにはコンフィギュレーション設定も含まれます。
- bSignature ≠「CY」の場合、HX3 はベンダー固有のモードで列挙します。

EEPROM の内容は使いやすい Cypress Blaster Plus ツールで更新できます。Blaster Plus は、HX3 を設定するための GUI ベースのツールです。このツールで以下のことができます。

- サイプレスが提供したファームウェアを PC から HX3 の US ポートを介してダウンロードして、HX3 の I²C ポートに接続している EEPROM に格納します。
- EEPROM からコンフィギュレーション設定を読み出します。これらの設定は Blaster Plus GUI に表示されます。必要に応じて設定を変更します。
- 更新した設定を EEPROM に書き込みます。さらに、外部で使用するためにイメージ ファイルを作成できます。

小型と大型 EEPROM の EEPROM アドレスを表 7 に示します。小型 EEPROM は、サイズが 128 バイトから 2K バイトの範囲の 1 バイトアドレスの I²C EEPROM を指し、大型 EEPROM は、サイズが 4K バイトから 256K バイトの範囲の 2 バイトアドレスの I²C EEPROM を指します。

表 7. EEPROM アドレス

EEPROM タイプ	EEPROM アドレス	Blaster Plus I²C アドレス
小型 EEPROM	0x50	0xA0
大型 EEPROM	0x51	0xA2

Blaster Plus ツール、ユーザー ガイドおよびサイプレスが提供したファームウェアについては、www.cypress.com/hx3 にアクセスしてください。

I²C スレーブとしての HX3

外部 I²C マスターは、表 8 の EEPROM マップに従い HX3 にコンフィギュレーション設定をプログラムできます。または、コンフィギュレーション設定を含む HX3 ファームウェア (< 10KB) をプログラムすることもできます。Blaster Plus ツールを使用してHX3ファームウェアまたはコンフィギュレーション イメージ ファイルを作成することが推奨されます。イメージ ファイルを作成している間に、HX3 の I²C スレーブ アドレスを提供する必要があります。HX3 の I²C スレーブ アドレスについては、25 ページの表 6 を参照してください。

表 8. EEPROM マップ

I²C オフセット	ビット	名称	初期設定	説明
0	7:0	bSignature LSB (「C」)	0x43	ASCII 表現の「CY」テキストを格納するように初期設定された 2 バイト シグネチャの最初のバイト。 シグネチャが無効の場合、ハブがベンダー固有のデバイスとして列挙
1	7:0	bSignature MSB (「Y」)	0x59	ASCII 表現の「CY」テキストを格納するように初期設定された 2 バイト シグネチャの 2 番目のバイト。シグネチャが無効の場合、ハブがベンダー固有のデバイスとして列挙
2	7:6	bImageCTL	b'00	予約済み
	5:4	I²C Speed	b'11	b'01: 400kHz b'11: 100kHz
	3:1	bImageCTL	b'000	予約済み
	0	bImageCTL	0	0: バイナリ実行ファイル 1: データ ファイル
3	7:0	bImageType	0xD4	0xD4: コンフィギュレーションのみロード 0xB0: ファームウェア ブート イメージをロード 他のすべての bImageType はエラー コードを返す
4	7:0	bD4Length	40	bD4Length はオフセット 5 からの長さとしてバイト単位で定義される。 I²C オフセット バイト 0 ～ 4 はヘッダ バイト bD4Length = 6: VID、PID と DID のみを更新 bD4Length = 18: 設定オプション (PHY トリムなし) bD4Length = 40: PHY トリム オプションのある設定オプション bD4Length > 40: ユーザーが有効な文字列記述子を提供する必要がある bD4Length > 192: エラー

表 8. EEPROM マップ（続き）

I²C オフセット	ビット	名称	初期設定	説明
5	7:0	VID [7:0]	0xB4	カスタム ベンダー ID - LSB
6	7:0	VID [15:8]	0x04	カスタム ベンダー ID - MSB
7	7:0	PID [7:0]	0x04	カスタム製品 ID (PID) 初期設定 : 0x6504 別の PID が USB 2.0 用に使用される場合、USB 2.0 PID はオフセット 35 と 36 から読み出される。 そうでない場合、USB 2.0 PID = PID+2；初期設定 : 0x6506 他の部品の PID の初期値については 31 ページの表 9 を参照してください。
8	7:0	PID [15:8]	0x65	
9	7:0	DID [7:0]	00 - 88 ピン QFN、 10 - 68 ピン QFN	カスタム デバイス ID - レビジョン - LSB
10	7:0	DID [15:8]	50	カスタム デバイス ID - レビジョン - MSB
11	7:0	Reserved	0	予約済み
12	7:4	SHARED_LINK_EN	b’0000	DS ポート上で Shared Link を有効にする ビット [7:4] = DS4、DS3、DS2、DS1 0: Shared Link が有効にされない 1: Shared Link が有効にされる
	3:0	SHC_ACTIVE_PORTS [3:0]	b’1111	スーパースピード ポートがアクティブかどうかを示す ビット [3:0] = DS4、DS3、DS2、DS1 0: 非アクティブ 1: アクティブ
13	7:0	POWER_ON_TIME	0x32	電源投入シーケンスがポートで開始してから電源がそのポートに適切に供給されるまでの時間 (2ms の間隔) (bPwron2PwrGood)
14	7:4	REMOVABLE_PORTS [3:0]	b’1111	ポートが取り外し可能かどうかを示す ビット [7:4] = DS4、DS3、DS2、DS1 0: 取り外し不可能 1: 取り外し可能
	3:0	UHC_ACTIVE_PORTS [3:0]	b’1111	USB 2.0 ポートがアクティブかどうかを示す ビット [3:0] = DS4、DS3、DS2、DS1 0: 非アクティブ 1: アクティブ
15	7	SS_LED_PIN_CONTROL	0	ポート 1 ～ 4: SS LED のディセーブル 0: DS[1:4]_LED_SS は LED。LED は、SS ポートがアクティブであり、無効な状態ではない時に点灯 1: DS[1:4]_LED_SS は LED でない
	6	GREEN_LED_PIN_CONTROL	0	ポート 1 ～ 4: USB 2.0 の緑色 LED のディセーブル 0: DS[1:4]_GREEN は LED 1: DS[1:4]_GREEN は LED でない
	5	AMBER_LED_PIN_CONTROL	0	ポート 1 ～ 4: USB 2.0 アンバー LED のディセーブル 0: DS[1:4]_AMBER は LED 1: DS[1:4]_AMBER は LED でない
	4	PORT_INDICATORS	1	ポート インジケータのサポート 0: ポート インジケータはその対応する DS ポートではサポートされず、USB 2.0 PORT_INDICATOR 要求は無効 1: ポート インジケータはその対応する DS ポートではサポートされ、USB 2.0 PORT_INDICATOR 要求はインジケータを制御
	3	COMPOUND_HUB	0	コンパウンド デバイスを特定 0: ハブはコンパウンド デバイスの一部ではない 1: ハブはコンパウンド デバイスの一部
	2:1	Reserved	0	予約済み
	0	GANG	0	1: すべての DS ポートに対して連動電源スイッチが有効 0: 各々の DS ポートに対して個別ポート電源スイッチが有効

表 8. EEPROM マップ（続き）

I²C オフセット	ビット	名称	初期設定	説明
16	7	SUSPEND_INDICATOR_-DISABLE	0	0: サスペンド インジケータが有効 1: サスペンド インジケータが無効
	6	SS_US_DISABLE	0	ハブ動作モード (USB 3.0 または USB 2.0) 0: USB 3.0 ハブと USB 2.0 ハブが有効 1: USB 3.0 ハブが無効および USB 2.0 ハブが有効
	5	PWR_EN_POLARITY	0	電源スイッチ制御出力極性 0 = アクティブ LOW 1 = アクティブ HIGH
	4:0	PORT_POLARITY	b'00000	USB 2.0 DP と DM を交換 ビット [4:0] = DS4、DS3、DS2、DS1、US 1: ポート極性が交換される 0: ポート極性が交換されない
17	7:5	Reserved	0	予約済み
	4	BC_ENABLE	1	0: BC v1.2 が無効 1: BC v1.2 が有効
	3	ACA_DOCK	0	このビットがセットされると、US ポート上で ACA-Dock を有効にする
	2	APPLE_XA	0	0: Apple 充電の最上限は 2.1A 1: Apple 充電の最上限は 1A
	1	Reserved	0	予約済み
	0	GHOST_CHARGE_EN	1	0: Ghost Charge が無効 1: Ghost Charge が有効
18	7:4	CDP_EN[3:0]	b'1111	ポートごとの充電設定 ビット [7:4] = DS4、DS3、DS2、DS1 0: CDP が無効 1: CDP が有効
	3:0	DCP_EN[3:0]	b'0000	ポートごとの充電設定 ビット [3:0] = DS4、DS3、DS2、DS1 0: DCP が無効 1: CDP が有効
19	7	EMBEDDED_HUB	0	このビットがセットされると、US は組込みポートになり、VBUS_US ピンに接続された VBUS は無視される
	6	ILLEGAL_DESCRIPTOR	1	このビットがセットされると、USB 2.0 ハブ コントローラーは 0x00 および 0x29 を有効なディスクリプタ タイプとして許可。「0」の場合、0x29 のみが有効なディスクリプタ タイプとして許可
	5	Reserved	1	予約済み
	4	OC_POLARITY	0	過電流入力極性 0 = アクティブ LOW 1 = アクティブ HIGH
	3:0	OC_TIMER	b'1000	過電流入力がフィルタリングされるミリ秒単位での時間
20	7:0	Reserved	0	予約済み
21	7:4	Reserved	0	予約済み
	3	STRING_DESCRIP-TOR_ENABLE[16]	0	0: 文字列ディスクリプタのサポートが無効 1: 文字列ディスクリプタのサポートが有効 このフィールドで示されたように、文字列ディスクリプタがサポートされない場合、ハブ コントローラーは、サポートされた文字列ごとにゼロ以外のインデックス（コンパイル時にプログラム可能）を返し、サポートされない文字列ごとに 0x00 を返す
	2:0	Reserved	0	予約済み
22	7:0	Reserved	0	予約済み

注：
16. 文字列ディスクリプタが LangID、メーカー、製品およびシリアル番号をサポートする場合、シリアル番号はデバイスごとに一意でなければなりません。

表 8. EEPROM マップ（続き）

I²C オフセット	ビット	名称	初期設定	説明
23	7:6	HS_AMPLITUDE_DS4	b'00	HS ドライバ振幅制御；HS ドライバ電流 : +0% ～ +7.5% b'00: 初期設定 b'01: +2.5% b'10: +5% b'11: +7.5%
	5:4	HS_AMPLITUDE_DS3	b'00	
	3:2	HS_AMPLITUDE_DS2	b'00	
	1:0	HS_AMPLITUDE_DS2	b'00	
24	7:6	HS_AMPLITUDE_US	b'00	
	5:2	HS_SLOPE	b'0100	すべてのポートに対する HS ドライバ スロープ制御 b'0000: +15% b'0001: +5% b'0100: 初期設定 b'0101: -5% b'1111: -7.5%
	1:0	HS_TX_VREF	b'10	すべてのポートに対する HS スケルチ（送信エンベロープ検出器）のリファレンス電圧 b'00: 96mV b'01: 108mV b'10: 120mV b'11: 132mV
25	7:3	HS_PREEMP_EN[4:0]	b'00000	DS4、DS3、DS2、DS1 と US ポートに対して HS ドライバ プリエンファシスが有効 0: プリエンファシスが無効 1: プリエンファシスが有効
	2	HS_PREEMP_DEPTH_DS4[17]	0	HS ドライバ プリエンファシスの深度 0: +10% 1: +20%
	1	HS_PREEMP_DEPTH_DS3[17]	0	
	0	HS_PREEMP_DEPTH_DS2[17]	0	
26	7	HS_PREEMP_DEPTH_DS1[17]	0	
	6	HS_PREEMP_DEPTH_US[17]	0	
	5	Reserved	1	予約済み
	4:1	PCS_TX_DEEMPH_DS4	0x6	USB 3.0 Tx ドライバのディエンファシス値 0x3: -2.75dB 0x6: -3.4dB（初期設定） 0x9: -4.0dB
	0	Reserved	0	予約済み
27	7:4	PCS_TX_DEEMPH_DS3	0x6	USB 3.0 Tx ドライバのディエンファシス値 0x3: -2.75dB 0x6: -3.4dB（初期設定） 0x9: -4.0dB
	3:0	PCS_TX_DEEMPH_DS2	0x6	
28	7:4	PCS_TX_DEEMPH_DS1	0x6	
	3:0	PCS_TX_DEEMPH_US	0x6	
29	7	Reserved	0	予約済み
	6	Reserved	1	予約済み
	5:0	PCS_TX_SWING_FULL_DS4	0x29	トランスミッタの起動振幅を調節 0x1F – 0.9V 0x29 – 1.0V（初期設定） 0x35 – 1.1V 0x3F – 1.2V
30	7:6	Reserved	0	予約済み
	5:0	PCS_TX_SWING_FULL_DS3	0x29	トランスミッタの起動振幅を調節 0x1F – 0.9V 0x29 – 1.0V（初期設定） 0x35 – 1.1V 0x3F – 1.2V

注：
17. HS_PREEMP_DEPTH は、対応する HS_PREEMP_EN がそのポートに対してセットされる時にのみ有効です。

表 8. EEPROM マップ (続き)

I²C オフセット	ビット	名称	初期設定	説明
31	7:6	Reserved	0	予約済み
	5:0	PCS_TX_SWING_FULL_DS2	0x29	トランスミッタの起動振幅を調節 0x1F – 0.9V 0x29 – 1.0V (初期設定) 0x35 – 1.1V 0x3F – 1.2V
32	7:6	Reserved	0	予約済み
	5:0	PCS_TX_SWING_FULL_DS1	0x29	トランスミッタの起動振幅を調節 0x1F – 0.9V 0x29 – 1.0V (初期設定) 0x35 – 1.1V 0x3F – 1.2V
33	7:6	Reserved	0	予約済み
	5:0	PCS_TX_SWING_FULL_US	0x29	トランスミッタの起動振幅を調節 0x1F – 0.9V 0x29 – 1.0V (初期設定) 0x35 – 1.1V 0x3F – 1.2V
34	7:0	Reserved	0	予約済み
35	7:0	UHC_PID [7:0]_LSB	0x06	USB 2.0 PID。bD4Length ≥ 40 の場合、USB 2.0 PID はこの場所から読み出される
36	7:0	UHC_PID [15:8]_MSB	0x65	
37 ～ 44	7:0	Reserved	0	将来の拡張のため予約された 8 バイト
45	7:0	bLength: LangID	4	LangID のサイズ (N+2 として仕様書で定義される)
46	7:0	DescType	3	文字列ディスクリプタ タイプ (定数値)
47	7:0	LangID - MSB	9	文字列言語 ID - wLangID の MSB
48	7:0	LangID - LSB	4	文字列言語 ID - wLangID の LSB
49	7:0	bLength: Manufacturer (X)	54	メーカー名文字列の長さ (「bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number」は、152 バイト以下でなければならない)。X ≤ 66
50	7:0	DescType	3	文字列ディスクリプタ タイプ (定数値)
51	7:0	bString: Manufacturer	「2」、0、「0」、0、「1」、0、「4」、0、「」、0、「C」、0、「y」、0、「p」、0、「r」、0、「e」、0、「s」、0、「s」、0、「 」、0、「S」、0、「e」、0、「m」、0、「i」、0、「c」、0、「o」、0、「n」、0、「d」、0、「u」、0、「c」、0、「t」、0、「o」、0、「r」、0	メーカー名文字列 : USB 2.0 仕様書による UNICODE UTF-16LE: 「2014 Cypress Semiconductor」
49 + X	7:0	bLength: Product (Y)	22	製品名文字列の長さ (「bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number」は、152 バイト以下でなければならない)。Y ≤ 66
50 + X	7:0	DescType	3	文字列ディスクリプタ タイプ (定数値)

表 8. EEPROM マップ (続き)

I²C オフセット	ビット	名称	初期設定	説明
51 + X	7:0	bString: Product	「C」、0、「Y」、0、「-」、0、「H」、0、「X」、0、「3」、0、「」、0、「H」、0、「U」、0、「B」、0	製品名の文字列 : USB 2.0 仕様書による UNICODE UTF-16LE: 「CY-HX3 HUB」
49 + X + Y	7:0	bLength: Serial Number (Z)	22	シリアル番号文字列の長さ (「bLength: LangID + bLength: Manufacturer + bLength: Product + bLength: Serial Number」は、152 バイト以下でなければならない)。Z ≤ 66
50 + X + Y	7:0	DescType	3	文字列ディスクリプタ タイプ (定数値)
51 + X + Y	7:0	bString: Serial Number	「1」、0、「2」、0、「3」、0、「4」、0、「5」、0、「6」、0、「7」、0、「8」、0、「9」、0、「A」、0	シリアル番号文字列 : USB 2.0 仕様書による UNICODE UTF-16LE: 「123456789A」

表 9 に、他の部品の PID の値の例を示します。

表 9. PID 値

部品番号	VID	PID (USB 3.0)	PID (USB 2.0)	ベンダーモード PID (USB 2.0)
CYUSB3304-68LTXC, CYUSB3302-68LTXC	0x04B4	0x6500	0x6502	0x6503
CYUSB3314-88LTXC, CYUSB3312-88LTXC	0x04B4	0x6504	0x6506	0x6503
CYUSB3328-88LTXC, CYUSB3326-88LTXC	0x51	0x6508	0x650A	0x6507

注 :

I²C マスターブートモードでは、接続された EEPROM に無効な署名が含まれるか、空白の場合、表 9 に示すように、ハブは 2.0 コンフィギュレーションのベンダーモードで起動し、デフォルトのベンダーモード PID が設定されます。

EMI

HX3 は、家電用の FCC 15B (米国) および EN55022 (ヨーロッパ) で概要が規定される EMI 要件を満たします。HX3 は上記の仕様で概要が規定される発生源によって伝わる EMI に耐えて正常に機能し続けます。

ESD

HX3 は全ピン上で内蔵 ESD 保護を備えます。これらのポートに備えられた ESD 保護レベルは JESD22-A114 仕様に基づく 2.2KV の人体モデル (HBM) です。

絶対最大定格

最大定格を超えると、デバイスの寿命が短くなる可能性があります。ユーザー ガイドラインはテストされません。

保管温度 ..... –65°C ～ +150°C

動作温度 .....–40°C ～ +85°C

静電気放電電圧 2200V

発振器または水晶周波数 ..... 26MHz ±150ppm

I/O の電源電圧 ..... 3V ～ 3.6V

I/O 当たりの最大入力吸いこみ電流 4mA

電気的仕様

HX3 はすべての USB-IF 電気的準拠仕様に対応します。

DC 電気的特性

表 10. DC 電気的特性

パラメーター	説明	条件	Min	Typ	Max	単位
DVDD12	1.2V コア電源	–	1.14	1.2	1.26	V
VDD_EFUSE	eFuse 電源	通常動作	1.14	1.2	1.26	V
		プログラミング	2.5	2.6	2.7	V
AVDD12	1.2V アナログ電源	–	1.14	1.2	1.26	V
VDD_IO	3.3V I/O 電源	–	3	3.3	3.6	V
AVDD33	3.3V アナログ電源	–	3	3.3	3.6	V
V_{IH}	入力 HIGH 電圧	–	0.7 × VDD_IO	–	VDD_IO	V
V_{IL}	入力 LOW 電圧	–	0	–	0.3 × VDD_IO	V
V_{OH}	出力 HIGH 電圧	$I_{OH} \leq$ +4mAの場合の出力HIGH電圧	2.4	–	–	V
V_{OL}	出力 LOW 電圧	$I_{OL} \geq$ –4mA の場合の出力 LOW 電圧	–	–	0.4	V
I_{OS}	入力吸いこみ電流	LED GPIO の使用	–	–	4	mA
I_{IX}	入力リーク電流	すべてのI/O信号がVDD_IOかGNDで保持	–1	–	1	µA
I_{OZ}	出力 HI-Z リーク電流	–	–	–	10	µA
I_{CC}	1.2V 電源の結合動作電流	–	–	410	526	mA
I_{CC}	3.3V 電源の結合動作電流	–	–	260	286	mA
V_{RAMP}	コアおよびI/O電源の電圧上昇率	電圧の上昇は単調でなければならない	0.2	–	50	V/ms
V_N	コアおよびI/O電源での許容ノイズ レベル	AVDD を除くすべての電源での許容最大ピーク ツー ピーク ノイズ レベル	–	–	100	mV
V_{N_USB}	AVDD12 と AVDD33 電源での許容ノイズ レベル	USB 電源での許容最大ピーク ツー ピーク ノイズ レベル	–	–	20	mV

消費電力

表 11 は異なる条件下の HX3 の消費電力の見積りを示します。表 12 は DS ポートに接続されたデバイスの色々な組合せの消費電力をまとめます。

例えば、3 個の SS デバイスが 3 個の DS ポートに接続され (1 個の DS ポートには何のデバイスも接続されず)、US ポートが USB 3.0 ホストに接続された場合、HX3 の消費電力の計算方法は以下のとおりです。

消費電力 = [a] + 2*[g] = 492.5 + 2*76 = 644mW

[a] は、US ポートが USB 3.0 ホストに接続され、SS デバイスが DS ポートに接続された場合での有効消費電力です。

[g] は、DS ポートに接続された追加の SS デバイスに応じて増えた消費電力分です。

表 11. 様々な使用シナリオにおける消費電力の見積り

デバイスの条件	接続された DS ポートの数と速度	標準的な消費電力			注
		供給電流 (mA)		消費電力 (mW)	
		1.2V	3.3V		
一時停止 [18]	該当なし	12.0	7.1	37.8	–
USB 3.0 ホストでの有効電力 [19]	1 SS	204.1	75.0	492.5	[a]
	1 HS	51.2	45.2	210.7	[b]
	1 FS	51.2	34.0	173.7	[c]
	1 SS + 1 HS	218.0	103.4	602.9	[d]
USB 2.0 ホストでの有効電力 [19、20]	1 HS	51.2	45.2	210.7	[e]
	1 FS	51.2	34.0	173.7	[f]
追加 DS ポートに応じて増加した有効電力	SS	39.4	8.7	76.0	[g]
	HS	7.0	19.8	73.7	[h]
	FS	7.0	14.2	55.2	[i]
無効にされた DS ポートごとに節約される有効電力 [21]	–	10.6	9.6	44.4	[j]

表 12. 様々なコンフィギュレーションにおける消費電力

コンフィギュレーション	データ転送用に接続された DS デバイスの数	標準的な消費電力			注
		供給電流 (mA)		消費電力 (mW)	
		1.2V	3.3V		
USB 3.0 4 ポート ハブ (USB 3.0 ホスト)	4 個の SS デバイス	322	101	720	[a] + 3*[g]
	3 個の SS + 1 個の HS デバイス	297	121	755	[d] + 2*[g]
	3 個の SS デバイス	283	92	644	[a] + 2*[g]
USB 3.0 4 ポート ハブ、1 ポートが無効 (USB 3.0 ホスト)	3 個の SS デバイス	272	83	600	[a] + 2*[g] - [j]
	2 個の SS + 1 個の HS デバイス	247	103	634	[d] + [g] - [j]
Shared Link、8 DS ポート	4 個の SS + 4 個の HS デバイス	357	189	1052	[d] + 3*([g] + [h])
USB 2.0 4 ポート ハブ (USB 2.0 ホスト)	4 個の HS デバイス	72	105	432	[e] + 3*[h]
	3 個の HS + 1 個の FS デバイス	72	99	413	[e] + 2*[h] + [i]

注 :
18. US ポートが低消費電力状態にあります (SS は U3 に、USB 2.0 は L2 状態です)。
19. 4 個の DS ポートはすべて有効です。
20. 設定オプションで US SS が無効にされます。I^2C 設定オプションについては 26 ページの表 8 を参照してください。
21. 省電力機能は USB 3.0 ホストに接続された場合にのみ適用されます。DS ポートは、設定オプションで無効にできます。ピン ストラップについては 25 ページの表 6 を、I^2C 設定オプションについては 26 ページの表 8 を参照してください。

注文情報

表 13 は HX3 の注文情報を示します。この表には、現在注文ができる製品番号のみを示します。産業用温度範囲に対応した追加製品番号は、お求めに応じて提供します。詳細については、サイプレスのウェブサイトまたは最寄りの販売代理店までお問い合わせください。

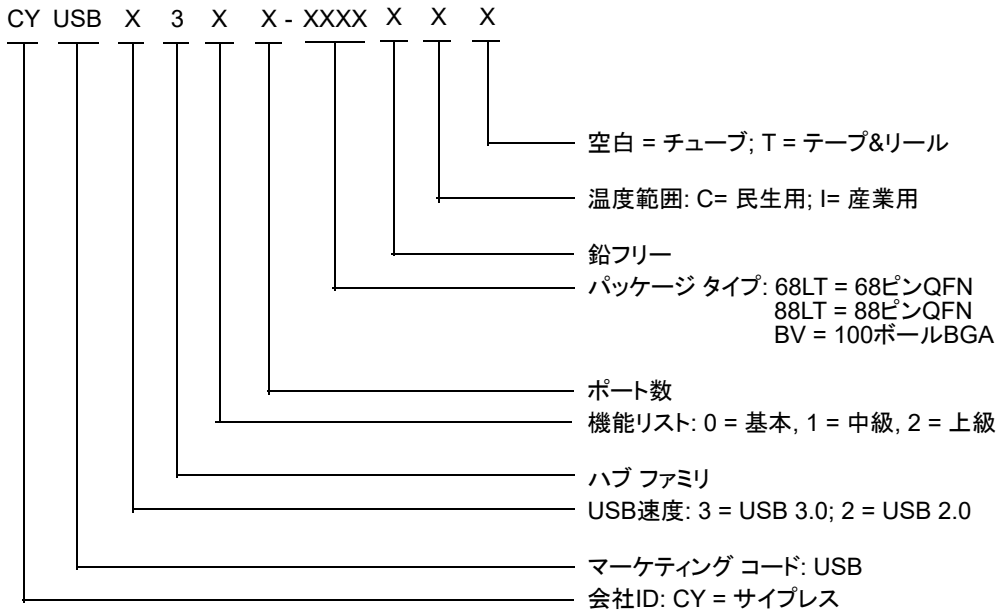
表 13. 注文情報

シリアル番号	注文製品番号	DS ポート数	Shared Link ポート数	Ghost Charge	ACA-Dock	温度	パッケージ
1.	CYUSB3302-68LTXC	2 (USB 3.0)	0	有	無	0 °C～70 °C	68-pin QFN
2.	CYUSB3302-68LTXI	2 (USB 3.0)	0	有	無	–40 °C～85 °C	68-pin QFN
3.	CYUSB3304-68LTXC	4 (USB 3.0)	0	有	無	0 °C～70 °C	68-pin QFN
4.	CYUSB3304-68LTXI	4 (USB 3.0)	0	有	無	–40 °C～85 °C	68-pin QFN
5.	CYUSB3312-88LTXC	2 (USB 3.0)	0	有	無	0 °C～70 °C	88-pin QFN
6.	CYUSB3312-88LTXCT	2 (USB 3.0)	0	有	無	0 °C～70 °C	88-pin QFN
7.	CYUSB3312-88LTXI	2 (USB 3.0)	0	有	無	–40 °C～85 °C	88-pin QFN
8.	CYUSB3312-88LTXIT	2 (USB 3.0)	0	有	無	–40 °C～85 °C	88-pin QFN
9.	CYUSB3314-88LTXC	4 (USB 3.0)	0	有	無	0 °C～70 °C	88-pin QFN
10.	CYUSB3314-88LTXCT	4 (USB 3.0)	0	有	無	0 °C～70 °C	88-pin QFN
11.	CYUSB3314-88LTXI	4 (USB 3.0)	0	有	無	–40 °C～85 °C	88-pin QFN
12.	CYUSB3314-88LTXIT	4 (USB 3.0)	0	有	無	–40 °C～85 °C	88-pin QFN
13.	CYUSB3324-88LTXC	4 (USB 3.0)	0	有	有	0 °C～70 °C	88-pin QFN
14.	CYUSB3324-88LTXCT	4 (USB 3.0)	0	有	有	0 °C～70 °C	88-pin QFN
15.	CYUSB3324-88LTXI	4 (USB 3.0)	0	有	有	–40 °C～85 °C	88-pin QFN
16.	CYUSB3324-88LTXIT	4 (USB 3.0)	0	有	有	–40 °C～85 °C	88-pin QFN
17.	CYUSB3326-88LTXC	6 (2 USB 3.0, 2 SS, 2 USB 2.0)	2	有	無	0 °C～70 °C	88-pin QFN
18.	CYUSB3326-88LTXCT	6 (2 USB 3.0, 2 SS, 2 USB 2.0)	2	有	無	0 °C～70 °C	88-pin QFN
19.	CYUSB3326-88LTXI	6 (2 USB 3.0, 2 SS, 2 USB 2.0)	2	有	無	–40 °C～85 °C	88-pin QFN
20.	CYUSB3326-88LTXIT	6 (2 USB 3.0, 2 SS, 2 USB 2.0)	2	有	無	–40 °C～85 °C	88-pin QFN
21.	CYUSB3328-88LTXC	8 (4 SS, 4 USB 2.0)	4	有	有	0 °C～70 °C	88-pin QFN
22.	CYUSB3328-88LTXCT	8 (4 SS, 4 USB 2.0)	4	有	有	0 °C～70 °C	88-pin QFN
23.	CYUSB3328-88LTXI	8 (4 SS, 4 USB 2.0)	4	有	有	–40 °C～85 °C	88-pin QFN
24.	CYUSB3328-88LTXIT	8 (4 SS, 4 USB 2.0)	4	有	有	–40 °C～85 °C	88-pin QFN
25.	CYUSB3302-BVXC	2 (USB 3.0)	0	有	無	0 °C～70 °C	100-ball BGA
26.	CYUSB3302-BVXI	2 (USB 3.0)	0	有	無	–40°C～85 °C	100-ball BGA
27.	CYUSB3304-BVXC	4 (USB 3.0)	0	有	無	0 °C～70 °C	100-ball BGA
28.	CYUSB3304-BVXI	4 (USB 3.0)	0	有	無	–40 °C～85 °C	100-ball BGA
29.	CYUSB3312-BVXC	2 (USB 3.0)	0	有	無	0 °C～70 °C	100-ball BGA
30.	CYUSB3312-BVXI	2 (USB 3.0)	0	有	無	–40 °C～85 °C	100-ball BGA
31.	CYUSB3314-BVXC	4 (USB 3.0)	0	有	無	0 °C～70 °C	100-ball BGA
32.	CYUSB3314-BVXI	4 (USB 3.0)	0	有	無	–40 °C～85 °C	100-ball BGA
33.	CYUSB3324-BVXC	4 (USB 3.0)	0	有	有	0 °C～70 °C	100-ball BGA
34.	CYUSB3324-BVXI	4 (USB 3.0)	0	有	有	–40 °C～85 °C	100-ball BGA

表 13. 注文情報

シリアル番号	注文製品番号	DS ポート数	Shared Link ポート数	Ghost Charge	ACA-Dock	温度	パッケージ
35.	CYUSB3326-BVXC	6 (2 USB 3.0, 2 SS, 2 USB 2.0)	2	有	無	0 °C～70 °C	100-ball BGA
36.	CYUSB3326-BVXI	6 (2 USB 3.0, 2 SS, 2 USB 2.0)	2	有	無	–40 °C～85 °C	100-ball BGA
37.	CYUSB3328-BVXC	8 (4 SS, 4 USB 2.0)	4	有	有	0 °C～70 °C	100-ball BGA
38.	CYUSB2302-68LTXI	2 (USB 2.0)	0	有	無	–40 °C～85 °C	68-pin QFN
39.	CYUSB2304-68LTXI	4 (USB 2.0)	0	有	無	–40 °C～85 °C	68-pin QFN

注文コードの定義



パッケージ

表 14. パッケージの特性

パラメーター	説明	Min	Typ	Max	単位
T_A	動作周囲温度	-40	–	85	°C
T_J	動作接合部温度	-40	–	125	°C
T_{JA}	パッケージ J_A (68 ピン QFN)	–	16.2	–	°C/W
T_{JA}	パッケージ J_A (88 ピン QFN)	–	15.7	–	°C/W
T_{JA}	パッケージ J_A (100 ボール BGA)	–	35	–	°C/W
T_{JC}	パッケージ J_C (68 ピン QFN)	–	23.8	–	°C/W
T_{JC}	パッケージ J_C (88 ピン QFN)	–	18.9	–	°C/W
T_{JC}	パッケージ J_C (100 ボール BGA)	–	12	–	°C/W

表 15. はんだリフロー ピーク温度

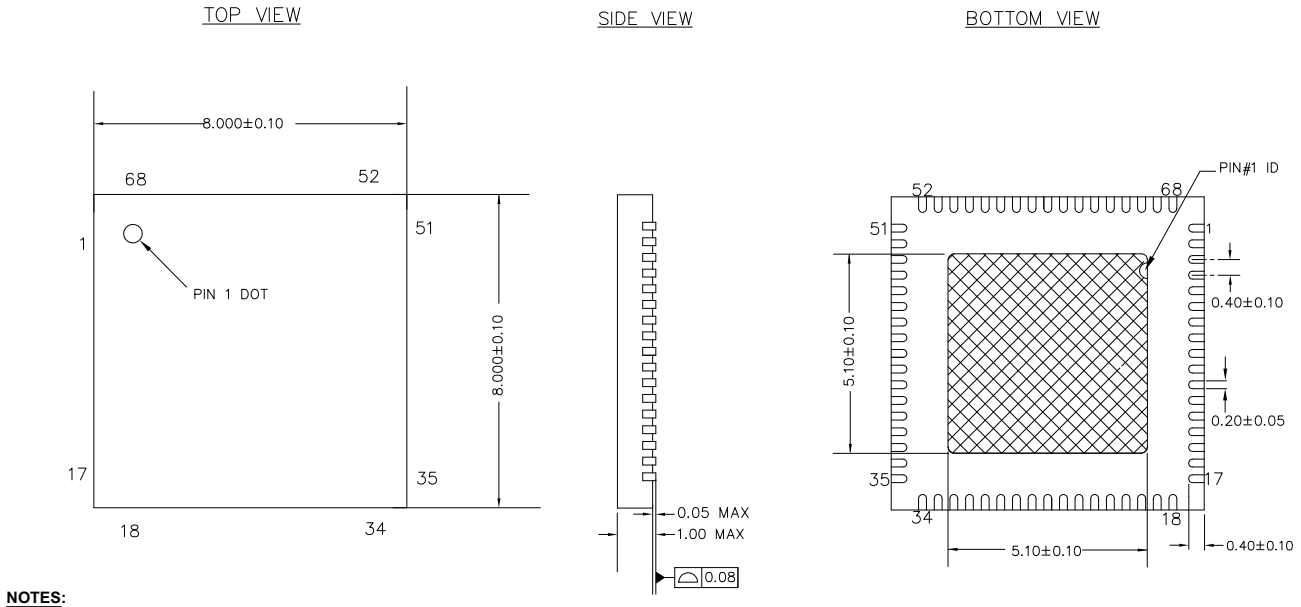
パッケージ	最高ピーク温度	ピーク温度での最長時間
68 ピン QFN	260°C	30 秒
88 ピン QFN	260°C	30 秒
100 ボール BGA	260°C	30 秒

表 16. パッケージの湿度感度レベル (MSL)、IPC/JEDEC J-STD-2

パッケージ	MSL
68 ピン QFN	MSL 3
88 ピン QFN	MSL 3
100 ボール BGA	MSL 3

パッケージ図

図 18. 68 ピン QFN (8 × 8 × 1.0mm) LT68B 5.1 × 5.1mm EPAD (Sawn) パッケージ外形図

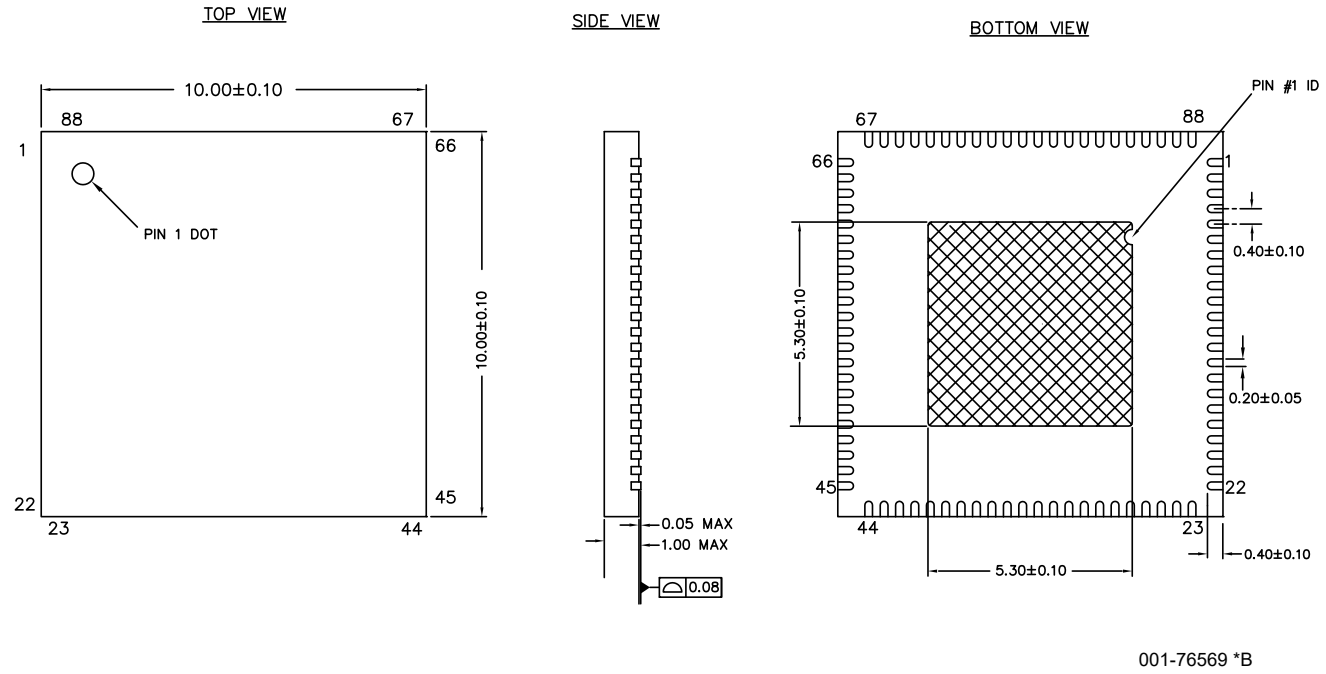


NOTES:

1. HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC#: MO-220
3. ALL DIMENSIONS ARE IN MILLIMETERS

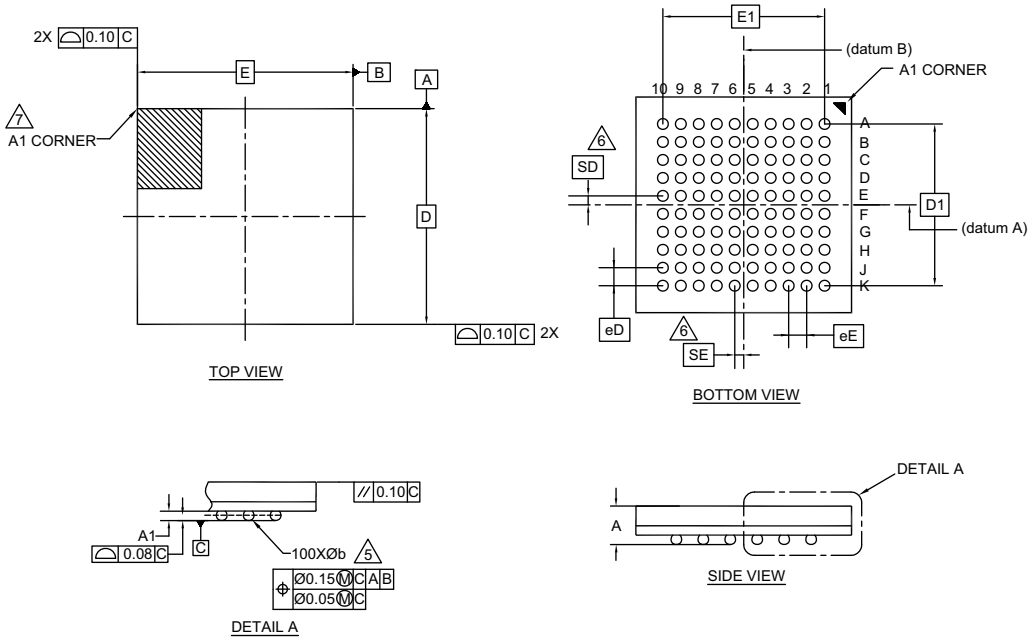
001-78925 *B

図 19. 88 ピン QFN (10 × 10 × 1.0mm) LT88B 5.3 × 5.3 EPAD (Sawn) パッケージ外形図



001-76569 *B

図 20. 100 ボール BGA (6.0 × 6.0 × 1.0mm) BZ100 パッケージ外形図



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	-	-	1.00
A1	0.16	-	-
D	6.00 BSC		
E	6.00 BSC		
D1	4.50 BSC		
E1	4.50 BSC		
MD	10		
ME	10		
N	100		
∅ b	0.25	0.30	0.35
eD	0.50 BSC		
eE	0.50 BSC		
SD	0.25 BSC		
SE	0.25 BSC		

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. SOLDER BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-020.
3. "e" REPRESENTS THE SOLDER BALL GRID PITCH.
4. SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION.
   SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION.
   N IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX SIZE MD X ME.
5. DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.
6. "SD" AND "SE" ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW.
   WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW "SD" OR "SE" = 0.
   WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, "SD" = eD/2 AND "SE" = eE/2.
7. A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK METALIZED MARK, INDENTATION OR OTHER MEANS.
8. "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED SOLDER BALLS.
9. JEDEC SPECIFICATION NO. REF. : MO-195C.

51-85209 *F

略語

表 17. 本書で使用する略語

略語	説明
ACA	Accessory Charging Adapter (アクセサリ充電アダプタ)
ASSP	Application-Specific Standard Product (アプリケーション固有の汎用製品)
BC	Battery Charging (バッテリ充電)
CDP	Charging Downstream Port (充電ダウンストリーム ポート)
DS	DownStream (ダウンストリーム)
DCP	Dedicated Charging Port (専用充電ポート)
DNU	Do Not Use (使用禁止)
DWG	Device Working Group (デバイス ワーキング グループ)
EEPROM	Electrically Erasable Programmable Read-Only Memory (電気的消去書き込み可能な読み出し専用メモリ)
FS	Full-Speed (フルスピード)
FW	FirmWare (ファームウェア)
GND	GrouND (グランド)
GPIO	General-Purpose Input/Output (汎用入出力)
HS	Hi-Speed (ハイスピード)
ISP	In-System Programming (インシステム プログラミング)
I/O	Input/Output (入力／出力)
LS	Low-Speed (ロースピード)
NC	No Connect (未接続)
OTG	On-The-Go
PID	Product ID (製品 ID)
POR	Power-On Reset (パワーオン リセット)
ROM	Read-Only Memory (読み出し専用メモリ)
SCL	Serial CLock (シリアル クロック)
SDA	Serial DAta (シリアル データ)
SS	SuperSpeed (スーパースピード)
TT	Transaction Translator (トランザクション トランスレータ)
US	UpStream (アップストリーム)
VID	Vendor ID (ベンダー ID)

参考資料

USB 2.0 仕様
USB 3.0 仕様
バッテリ充電仕様

本書の表記法

測定単位

表 18. 測定単位

記号	測定単位
°C	摂氏温度
Ω	オーム
Gbps	ギガビット／秒
KB	キロバイト
kHz	キロヘルツ
kΩ	キロオーム
Mbps	メガビット／秒
MHz	メガヘルツ
µA	マイクロアンペア
mA	ミリアンペア
ms	ミリ秒
mW	ミリワット
ns	ナノ秒
ppm	100 万分の 1
V	ボルト

シリコン チップ改版履歴

本データシートは USB-IF 認証 (TID# 330000060) HX3 Rev. *D と Rev. *C シリコン チップに適用可能です。

Rev. *D: このシリコン チップ レビジョンは HX3 の歩留まりを向上させ、すべての製品番号に対応します。HX3 Rev. *D シリコン チップを使用するには基板の設計やレイアウトを変更する必要はありません。これらの製品は、HX3 Rev. *C シリコン チップと完全互換です。

Rev. *C: このシリコン チップ レビジョンは Rev. *A シリコン チップに適用されたエラッタを修正します。

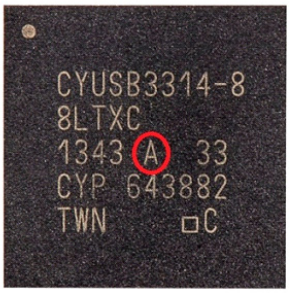
以下の表は Rev. *A、Rev. *C と Rev. *D のシリコン チップ間の違いを定義します。

No.	項目	製品番号	Rev. *A	Rev. *C	Rev. *D
1	USB-IF コンプライアンス	すべて	外部 EEPROM のファームウェアが必要	外部 EEPROM が不要	外部 EEPROM が不要
2	HX3 アップストリーム ポートに接続されるFS専用ハブまたはホスト	すべて	非対応	対応	対応
3	一時停止時消費電力	すべて	90mW	37.8mW	37.8mW

識別方法

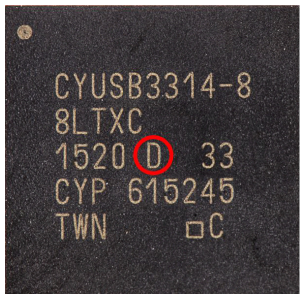
以下の例に示すように、HX3 パッケージ上の 3 行目のマークによって、Rev. *D シリコン チップと Rev. *Cシリコン チップと Rev. *A シリコン チップとの違いを識別します。サイプレスは、パッケージ上にマークされているロット番号により、ウェハー レベルまでの製品情報 (ウェハー製造場所の情報も含む) を管理します。

HX3 REV *A SILICON



HX3 REV *C SILICON

HX3 REV *D SILICON



改訂履歴

文書名 : CYUSB330x ／ CYUSB331x ／ CYUSB332x ／ CYUSB230x、HX3 USB 3.0 ハブ 文書番号 : 001-91975			
版	ECN	発行日	変更内容
**	3416221	04/07/2014	これは英語版 001-73643 Rev *D を翻訳した日本語版 Rev. ** です。
*A	5741796	05/23/2017	これは英語版 001-73643 Rev *P を翻訳した日本語版 Rev. *A です。
*B	6908330	07/02/2020	これは英語版 001-73643 Rev *T を翻訳した日本語版 Rev. *B です。

セールス、ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

Arm® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック & バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス	cypress.com/wireless

PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6 MCU

サイプレス開発者コミュニティ

コミュニティ | サンプルコード | Projects | ビデオ | ブログ | トレーニング | Components

テクニカル サポート

cypress.com/support

© Cypress Semiconductor Corporation, 2011-2020. 本書面は , Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。) を含む) は , アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し , 本段落で特に記載されているものを除き , その特許権 , 著作権 , 商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず , かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合 , Cypress は , (1) 本ソフトウェアの著作権に基づき , (a) ソースコード形式で提供されている本ソフトウェアについて , Cypress ハードウェア製品と共に用いるためにのみ , かつ組織内部でのみ , 本ソフトウェアの修正及び複製を行うこと , 並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ , (直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること , 並びに (2) 本ソフトウェア (Cypress により提供され , 修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき , Cypress ハードウェア製品と共に用いるためにのみ , 本ソフトウェアの作成 , 利用 , 配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用 , 複製 , 修正 , 変換又はコンパイルを禁止する。

適用される法律により許される範囲内で , Cypress は , 本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても , 明示又は黙示をとわず , いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って , Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず , Cypress は , Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて , 本書面に記載された製品には , エラッタと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり , 公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で , Cypress は , 別途通知することなく , 本書面を変更する権利を留保する。Cypress は , 本書面に記載のある , いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は , 参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計 , プログラム , かつテストすることは , 本書面のユーザーの責任において行われるものとする。Cypress 製品は , 兵器 , 兵器システム , 原子力施設 , 生命維持装置若しくは生命維持システム , 蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム , 汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用 , 又は装置若しくはシステムの不具合が人身傷害 , 死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計 , 意図又は承認されていない。重要な構成部分とは , それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ , 若しくは本目的外使用に関連するいかなる請求 , 損害又はその他の責任についても , Cypress はその全部又は一部をとわず一切の責任を負わず , かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求 , 費用 , 損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress, Cypress のロゴ , Spansion, Spansion のロゴ及びこれらの組み合わせ , WICED, PSoC, CapSense, EZ-USB, F-RAM, 及び Traveo は , 米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは , cypress.com を参照すること。その他の名称及びブランドは , それぞれの権利者の財産として権利主張がなされている可能性がある。

Ghost Charge™ と Shared Link™ はサイプレス セミコンダクタ社の商標です。