



请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

### 文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

### 订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

## EZ-USB™ CX3: MIPI CSI-2 至 超速 USB 的桥接器控制器

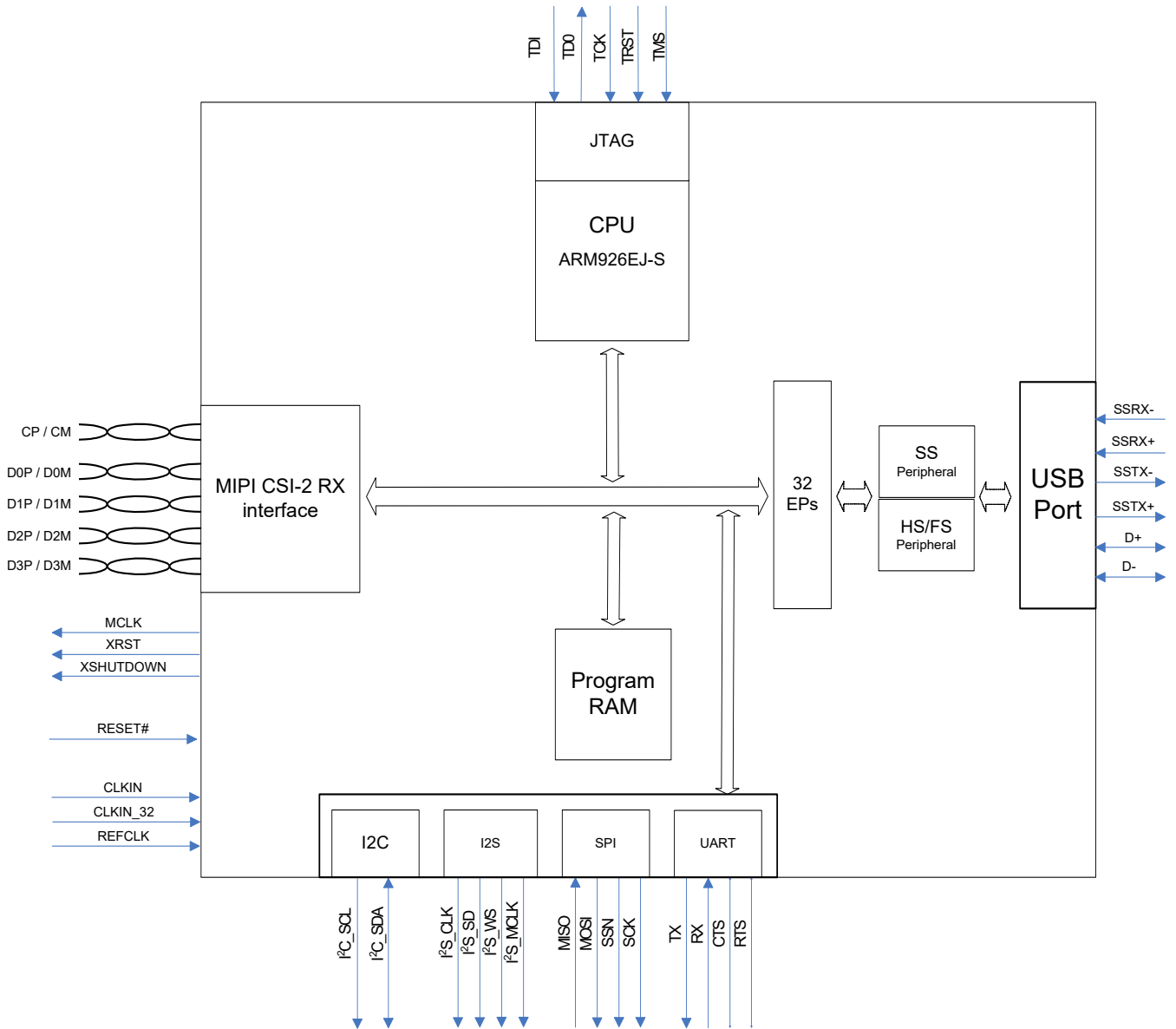
### 特性

- 通用串行总线 (USB) 集成
  - USB 3.0 和 USB 2.0 外设符合 USB 3.0 规范版本 1.0
  - 5 Gbps USB3.0 PHY 符合 PIPE 3.0
  - 32 个物理端点
- MIPI CSI-2 RX 接口
  - 符合 MIPI CSI-2 规范 (版本 1.01 修订版 0.04–2009 年 4 月 2 日)
  - 支持多达四个数据通道 (其中, CYUSB3065 支持多达四个通道; CYUSB3064 支持多达两个通道)
  - 每个通道支持多达 1 Gbps (其中 CYUSB3065 支持多达四个通道; CYUSB3064 支持多达两个通道)
  - 用于图像传感器配置的 CCI 接口
- 支持下面视频数据的格式:
  - 用户定义的 8 位
  - RAW8/10/12/14
  - YUV422 (CCIR/ITU 8/10 位)、YUV444
  - RGB888/666/565
- 可完全访问的 32 位 CPU
  - 频率为 200 MHz 的 ARM926EJ-S 内核
  - 大小分别为 512 KB 或 256 KB 的嵌入式 SRAM
- 另外, 可以与以下外设连接:
  - 频率为 1 MHz 的 I<sup>2</sup>C 主控制器
  - 采样频率为 32 kHz、44.1 kHz、48 kHz、96 kHz 和 192 kHz 的 I<sup>2</sup>S 主设备 (仅用于发送器)
  - 支持速度高达 4 Mbps 的 UART
  - 频率为 33 MHz 的 SPI 主器件
- 12 个 GPIO
- 内核断电模式下功耗超低
- 内核和 I/O 各有独立的电压域
  - 内核的工作电压为 1.2 V
  - I<sup>2</sup>S、UART 和 SPI 的工作电压为 1.8 至 3.3 V
  - I<sup>2</sup>C 和 I/O 工作电压为 1.8 至 3.3 V
- 10 × 10 mm, 0.8 mm 间距球状网阵排列的封装 (BGA), 无铅 (Pb-free)
- EZ-USB® 软件和开发套件 (DVK), 可轻松进行代码开发

### 应用

- 数字视频摄像头
- 数码摄像机
- 摄像头
- 扫描仪
- 视频会议系统
- 基于手势控制
- 监控摄像机
- 医疗成像设备
- 视频 IP 电话
- USB 显微镜
- 工业摄像机

逻辑框图



## 更多信息

赛普拉斯网站 ([www.cypress.com](http://www.cypress.com)) 上提供了大量资料, 有助于为您的设计正确选择所需器件, 并能够快速有效地将器件集成到设计中。请访问赛普拉斯 CX3 部分 [www.cypress.com/CX3](http://www.cypress.com/CX3), 以了解资源的完整列表。

- 概况: [USB 产品系列](#)、[USB 产品路线图](#)
- USB 3.0 产品选择器: [FX3](#)、[FX3S](#)、[CX3](#)、[GX3](#)、[HX3](#)
- 应用笔记: 赛普拉斯提供了大量的 USB 应用笔记, 包括了从基本到高级的广泛主题。下面列出的是推荐的 CX3 入门应用笔记:
  - [AN75705](#) — EZ-USB FX3 入门
  - [AN90369](#) — 如何将 MIPI CSI-2 图像传感器连接至 EZ-USB® CX3
  - [AN75779](#) — 如何使用 EZ-USB® FX3™ 在 USB 视频类别 (UVC) 框架内实现图像传感器连接
  - [AN76405](#) — EZ-USB FX3 启动选项
  - [AN70707](#) — EZ-USB FX3/FX3S 硬件设计指南和原理图检查表
  - [AN86947](#) — 使用 EZ-USB FX3 优化 USB 3.0 的吞吐量
- 代码示例:
  - [USB 超速](#)
- 技术参考手册 (TRM):
  - [EZ-USB® CX3 技术参考手册](#)

- 知识库文章:
  - [CX3 固件: 常见问题解答 — KBA91297](#)
  - [CX3 硬件: 常见问题解答 — KBA91295](#)
  - [CX3 应用软件 /USB 驱动程序: 常见问题解答 — KBA91298](#)
  - [知识库 — 赛普拉斯半导体 Cage 码 — KBA89258](#)
- 开发套件:
  - [Ascella — Cypress® CX3™ THine® ISP 13MP 参考设计套件 \(RDK\)](#)
  - [Denebola — USB 3.0 UVC 参考设计套件 \(RDK\)](#)
  - [Tania — 带有 Sony 双传感器的 Cypress CX3™ Socionext® ISP 参考设计套件 \(RDK\)](#)
- 模型:
  - [CX3 器件 OrCad 原理图符号](#)
  - [CYUSB306x — IBIS](#)

### EZ-USB 软件开发套件

赛普拉斯为 CX3 提供了完整固件堆栈, 这样很容易便能够将超速 USB 集成到嵌入式 MIPI 图像传感器应用内。软件开发套件 (FX3 SDK) 中带有各种工具、驱动程序和应用示例, 有助于加快应用开发程序。FX3 SDK 安装包包括 CX3 API、OmniVision OV5640 的示例固件以及 Aptina AS0260 图像传感器接口。用于 FX3 SDK 的 [eclipse](#) 插件可以加速任意其他图像传感器的 CX3 固件开发。

## 目录

功能概述 .....	5	最大绝对额定值 .....	16
应用示例 .....	5	工作条件 .....	16
USB 接口 .....	6	直流规范 .....	16
重新枚举 .....	6	MIPI D-PHY 电气特性 .....	18
VBUS 过压保护 .....	6	<b>热量特性 .....</b>	<b>18</b>
MIPI CSI-2 RX 接口 .....	7	<b>交流电时序参数 .....</b>	<b>19</b>
其他输出 .....	7	MIPI 数据到时钟的时序参考 .....	19
CPU .....	7	参考时钟规范 .....	19
JTAG 接口 .....	7	MIPI CSI 信号的低功耗交流特性 .....	20
其他接口 .....	7	交流规范 .....	20
UART 接口 .....	7	串行外设时序 .....	21
I2C 接口 .....	7	<b>复位序列 .....</b>	<b>26</b>
I2S 接口 .....	7	<b>订购信息 .....</b>	<b>27</b>
SPI 接口 .....	8	订购代码定义 .....	27
启动选项 .....	8	<b>封装图 .....</b>	<b>28</b>
复位 .....	8	<b>缩略语 .....</b>	<b>29</b>
硬复位 .....	8	<b>文档规范 .....</b>	<b>29</b>
软复位 .....	8	测量单位 .....	29
时钟 .....	9	<b>Errata .....</b>	<b>30</b>
32 kHz 看门狗定时器时钟输入 .....	9	受影响的器件型号 .....	30
供电电压 .....	10	合格状态 .....	30
电源模式 .....	10	Errata 总结 .....	30
配置选项 .....	12	<b>文档修订记录页 .....</b>	<b>36</b>
数字 I/O .....	12	<b>销售、解决方案和法律信息 .....</b>	<b>37</b>
通用 I/O .....	12	全球销售和设计支持 .....	37
EMI .....	12	产品 .....	37
系统级 ESD .....	12	PSoC <sup>®</sup> 解决方案 .....	37
引脚配置 .....	13	赛普拉斯开发者社区 .....	37
引脚说明 .....	14	技术支持 .....	37
电气规范 .....	16		

## 功能概述

赛普拉斯 EZ-USB CX3 是新一代桥接器控制器，它可将带有移动工业处理器接口（即摄像机串行接口 2 (MIPI CSI-2)）的设备连接至任何 USB 3.0 主机。

CX3 包含一个 4 通道的 CSI-2 接收器，并且每个通道支持高达 1 Gbps 的传输速度。它还支持多种格式的视频数据，如 RAW8/10/12/14、YUV422 (CCIR/ITU 8/10 位)、RGB888/666/565 和用户定义的 8 位数据。

CX3 集成了 USB 3.0 和 USB 2.0 物理层 (PHY) 以及 32 位 ARM926EJ-S 微处理器，因此具有强大的数据处理能力，并可用于构建自定义应用。

CX3 具有大小为 512 KB 的片上 SRAM（参阅第 27 页上的订购信息），用于存储代码和数据。EZ-USB CX3 还具有连接至 UART、SPI、I<sup>2</sup>C 和 I<sup>2</sup>S 等串行外设的接口。

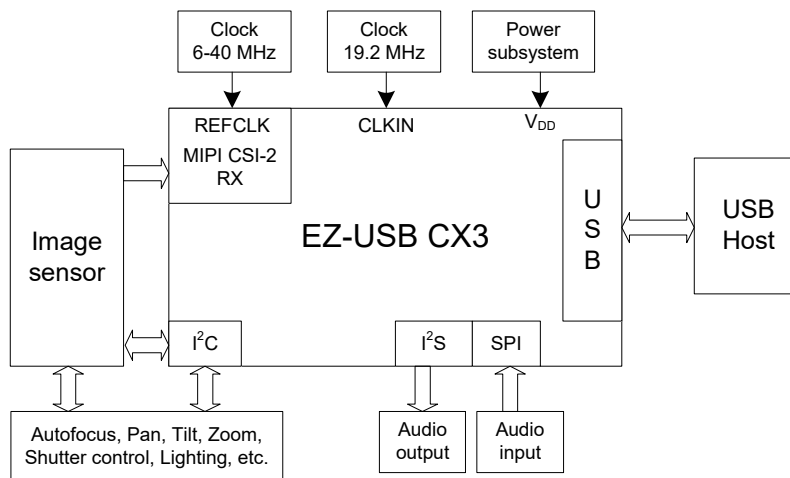
CX3 带有应用开发工具。软件开发工具包中带有应用示例，从而能够加快产品的上市时间。

CX3 符合 USB 3.0 v1.0 规范，并可向下与 USB 2.0 相兼容。它还符合 2009 年 4 月 2 日公布的 MIPI CSI-2 v1.01 修订版 0.04 规范。

## 应用示例

在典型的应用中（请参见图 1），CX3 作为主处理器的使用，并连接至图像传感器、音频设备或摄像机控制设备。

图 1. EZ-USB CX3 示例应用

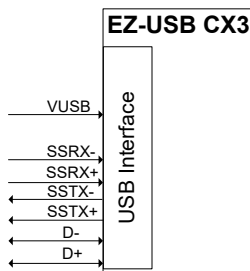


## USB 接口

CX3 符合下面的规范，同时支持下面各性能：

- 支持 USB 外设功能，符合 USB 3.0 版本 1.0 的规范，并与 USB 2.0 规范向后兼容。
- 作为一个外设时，CX3 能够执行超速、高速以及全速的数据传输。
- 支持多达 16 个输入端点和 16 个输出端点
- 支持 USB 3.0 的流特性。
- 作为 USB 外设时，CX3 支持附加的 USB 储存 (UAS)、USB 视频类别 (UVC) 和媒体传输协议 (MTP) 等 USB 外设类别。作为 USB 外设并由外部的处理器全面处理时，所有其他器件类别仅在接通模式下受到支持。

图 2. USB 接口信号



## 重新枚举

由于 CX3 的软配置，一个芯片可以模仿多个不同 USB 设备的特征。

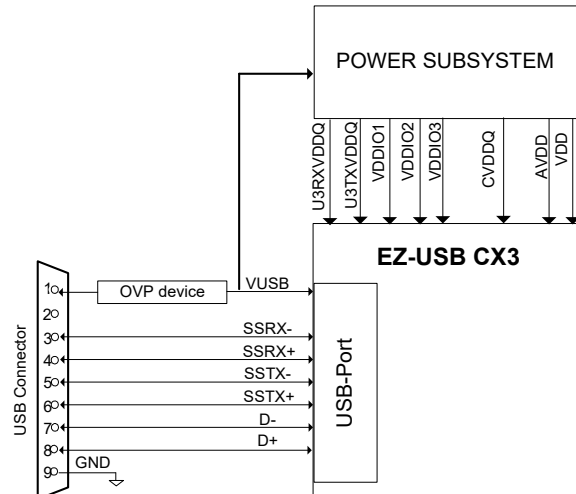
首次插入 USB 时，CX3 将自动枚举赛普拉斯供货商 ID (0x04B4)，并通过 USB 接口下载固件和 USB 描述符。下载的固件将执行电气断开和连接操作。然后，CX3 作为一个由下载信息定义的器件使用，再次进行枚举。这两个步骤的流程被称为 ReNumeration，在器件插入时即时发生。

## VBUS 过压保护

CX3 的 VUSB 引脚上的最大输入电压为 6 V。充电器可在 VUSB 上提供高达 9 V 的电压。在该情况下，要求使用一个外部过压保护 (OVP) 器以保护 CX3，防止 VUSB 损坏。图 3 显示了与 VUSB 连接的 OVP 器件的系统应用框图。请参见第 16 页上的直流规范，了解 VUSB 的工作范围。

**注意：** USB 连接器的 VBUS 引脚需要连接至 CX3 的 VUSB 引脚。

图 3. 用于 VBUS 的 OVP 器件的系统图



## MIPI CSI-2 RX 接口

移动工业处理器接口 (MIPI) 协会定义了摄像机串行接口 2 (CSI-2) 标准, 允许在高带宽串行线上发送图像数据。

作为 MIPI CSI-2 接收器, CX3 实现了以下功能:

1. 它可在 1、2、3 或 4 通道上接收时钟和数据。(CYUSB3065 器件支持最多四个通道; CYUSB3064 器件支持最多两个通道)
2. 支持在每个 CSI 通道上传输高达 1 Gbps 数据容量 (最大的总带宽不能超过 2.4 Gbps)。
3. 支持 RAW8/10/12/14、YUV422 (CCIR/ITU 8/10 位)、RGB888/666/565 以及用户定义的 8 位格式的视频
4. 提供了 CCI 接口用于配置传感器 (与带有 7 位寻址的 100 kHz 或 400 kHz I<sup>2</sup>C 接口兼容)
5. GPIO 可用于图像传感器的外部闪光和照明系统的同步控制, 以此提升场景光亮, 通过提升信噪比而改善图像质量。
6. GPIO 还可用于外部事件和图像传感器的同步, 从而基于外部事件来捕获图像。
7. 串行接口 (如 I<sup>2</sup>C、I<sup>2</sup>S、SPI、UART) 用于执行自动对焦和平滑、倾斜、缩放 (PTZ) 等摄像机功能。

## 其他输出

除了标准 MIPI CSI-2 信号外, 还提供了下面三个输出:

1. XRST: 用于复位图像传感器
2. XSHUTDOWN: 该引脚使传感器进入待机 / 关闭模式
3. MCLK: 该引脚可提供时钟输出。它只能用于测试图像传感器。在生产中, 可以将一个外部时钟作为时钟发生器给图像传感器使用。

## CPU

CX3 配有一个片上 32 位 200-MHz ARM926EJ-S 的内核 CPU。该内核能直接访问 16 kB 的指令紧耦合存储器 (TCM) 和 8 kB 的数据紧耦合存储器。ARM926EJ-S 内核还提供了用于固件调试的 JTAG 接口。

CX3 具有下面各优点:

- 集成了存储代码和数据的 512 KB 嵌入式 SRAM, 以及 8 kB 的指令缓存和数据缓存。
- 能在多种外设 (如 USB、CSI-2 Rx、I<sup>2</sup>S、SPI、和 UART) 间实现高效灵活的 DMA 连接。固件只需配置外设间数据访问, 这些外设随后由 DMA 结构进行管理。
- 通过 ARM926EJ-S 的行业标准开发工具可容易进行应用开发。赛普拉斯 CX3 开发工具中包含 CX3 固件示例。可移植到外部处理器的软件 API 被包含在赛普拉斯 EZ-USB CX3 软件开发工具中

## JTAG 接口

CX3 JTAG 接口具有一个连接至 JTAG 调试器的标准 5 脚接口, 用以通过 CPU 内核的片上调试电路调试固件。

ARM926EJ-S 内核的行业标准调试工具可用于 CX3 的应用开发。

## 其他接口

CX3 支持以下串行外设:

- UART
- I<sup>2</sup>C
- I<sup>2</sup>S
- SPI

第 14 页上的 CYUSB306X 引脚列表显示了接口映射方式的详细信息。

## UART 接口

CX3 的 UART 接口支持全双工通信。其中包含表 1 中所说明的信号。

表 1. UART 接口信号

信号	说明
TX	输出信号
RX	输入信号
CTS	流量控制
RTS	流量控制

UART 可生成各种波特率, 从 300 bps 到 4608 Kbps, 并且可通过固件进行选择。如果使能了流控制, 那么只有激活 CTS 输入时, CX3 的 UART 才会发送数据。此外, 当准备好接收数据时, CX3 的 UART 会设置 RTS 输出信号。

## I<sup>2</sup>C 接口

CX3 的 I<sup>2</sup>C 接口符合 I<sup>2</sup>C 总线规范修订版 3。该 I<sup>2</sup>C 接口只能作为 I<sup>2</sup>C 主设备使用, 因此, 可以将其与其他 I<sup>2</sup>C 从器件进行通信。例如, CX3 可以选择从连接至 I<sup>2</sup>C 接口的 EEPROM 引导启动。

CX3 的 I<sup>2</sup>C 主控制器还支持多主控模式功能。

I<sup>2</sup>C 接口的供电电压为 V<sub>DDIO1</sub>, 该电压独立于其他串行外设。这样, I<sup>2</sup>C 接口能够以与其他串行接口不同的电压运行。

I<sup>2</sup>C 控制器分别支持 400 kHz 和 1 MHz 的总线频率。当 V<sub>DDIO1</sub> 为 1.8 V、2.5 V 或 3.3 V 时, 支持的工作频率为 400 kHz 和 1 MHz。I<sup>2</sup>C 控制器支持时钟延长性能, 从而允许速度较慢的器件实现流控制。

I<sup>2</sup>C 接口的 SCL 和 SDA 信号都要求外部上拉电阻。必须将上拉电阻连接至 V<sub>DDIO1</sub>。

**注意:** 格式为 0x0000111x 的 I<sup>2</sup>C 地址被内部使用, 且具有这些地址的从器件将被连接至总线。

## I<sup>2</sup>S 接口

CX3 具有 I<sup>2</sup>S 端口, 用于支持外部音频解码器件。CX3 可作为 I<sup>2</sup>S 主设备 (仅作为发送器)。I<sup>2</sup>S 接口包括四种信号: 时钟线 (I2S\_CLK)、串行数据线 (I2S\_SD)、字选择线 (I2S\_WS) 和主控系统时钟线 (I2S\_MCLK)。CX3 可在 I2S\_MCLK 上生成系统时钟输出, 或在 I2S\_MCLK 上接收外部系统时钟输入。

I<sup>2</sup>S 接口支持的采样频率有 8 kHz、16 kHz、32 kHz、44.1 kHz、48 kHz、96 kHz 和 192 kHz。



## SPI 接口

CX3 支持串行外设端口上的 SPI 主设备接口。最高的工作频率为 33 MHz。

SPI 控制器支持四种 使用启动 - 停止时钟信号的 SPI 通信模式（请参见第 24 页上的 SPI 时序规范，了解有关各模式的详细信息）。该控制器只能控制一个主设备，并具有自动控制单一 SSN 信号的性能。它支持大小为 4 位到 32 位的数据操作。

## 启动选项

CX3 可从多种源加载启动镜像，通过 PMODE 引脚配置来选择这些源。CX3 启动选项如下：

- 从 USB 启动
- 从 I<sup>2</sup>C 启动
- 从 SPI 启动
  - 受支持的赛普拉斯 SPI 闪存器件包括 S25FS064S（64 Mbit）、S25FS128S（128 Mbit）和 S25LFL064L（64 Mbit）。
  - 此外，还支持 W25Q32FW（32 Mbit）。

**表 2. CX3 启动选项**

PMODE[2:0] <sup>[1]</sup>	启动自
F11	从 USB 启动
F1F	从 I <sup>2</sup> C 启动，如失败，则使能 USB 启动
1FF	仅从 I <sup>2</sup> C 启动
0F1	从 SPI 启动，如失败，则启用 USB 启动

## 复位

### 硬复位

通过激活 CX3 上的 RESET# 引脚来初始化硬复位。复位序列和时序的具体要求，请参阅第 26 页上的图 11 和第 26 页上的表 18。硬复位期间，所有的 I/O 都是三态的。

此外，一个名为 MIPI\_RESET 的额外复位引脚也可以复位 MIPI CSI-2 内核。在正常操作情况下，需要使用一个电阻来下拉该引脚。

### 软复位

软复位有两种类型：

- CPU 复位 — CPU 程序计数器被复位。CPU 复位后不需要重新加载固件。
- 全器件复位 — 该复位与硬复位相同。全器件复位后必须重新加载固件。

#### 注释：

1. F 表示悬空。

## 时钟

在正常工作的情况下，CX3 要求两个时钟：

1. 连接至 CLKIN 引脚的 19.2 MHz 时钟
2. 连接至 REFCLK 引脚的 6 MHz 到 40 MHz 的时钟

CX3 的时钟输入必须满足表 3 中具体规定的相位噪声和时序抖动要求。

**表 3. CX3 输入时钟规范**

参数	说明	规格		单位
		最小值	最大值	
相位噪声	100 Hz 偏移	-	-75	dB
	1 kHz 偏移	-	-104	dB
	100 Hz 偏移	-	-120	dB
	100 kHz 偏移	-	-128	dB
	1 MHz 偏移	-	-130	dB
最大频率偏差	-	-	150	ppm
占空比	-	30	70	%
过冲	-	-	3	%
下冲	-	-	-3	%
上升时间 / 下降时间	-	-	3	ns

### 32 kHz 看门狗定时器时钟输入

CX3 包含一个看门狗定时器。看门狗定时器可以用于中断 ARM926EJ-S 内核，自动唤醒待机模式下的 CX3 和复位 ARM926EJ-S 内核。看门狗定时器运行一个 32 kHz 的时钟，可以从专用 CX3 引脚中的外部源选择该时钟。

可通过固件禁用看门狗定时器。

表 4 中列出了可选 32 kHz 时钟输入的要求。

输入时钟频率独立于 CX3 内核或任何器件接口（包括 CSI-2 Rx 端口）的时钟和数据速率。内部 PLL 根据输入频率使用相应的时钟倍频选项。

**注意：**REFCLK 和 CLKIN 需要使用独立的时钟输入，或者使用相同的时钟源时，该时钟必须通过具有两个输出端的缓冲器，然后连接至时钟引脚。

**表 4. 32 kHz 时钟输入要求**

参数	最小值	最大值	单位
占空比	40	60	%
频率偏差	-	±200	ppm
上升时间 / 下降时间	-	200	ns

## 供电电压

CX3 具有下列供电电压域:

- **IO\_VDDQ:** 这是一组独立的数字 I/O 供电电压域。
  - **V<sub>DDIO1</sub>:** GPIO、I<sup>2</sup>C、JTAG、XRST、XSHUTDOWN 以及 REFCLK
  - **V<sub>DDIO2</sub>:** UART 和 I<sup>2</sup>S (MCLK 除外)
  - **V<sub>DDIO3</sub>:** I<sup>2</sup>S\_MCLK 和 SPI
  - **C<sub>VDDQ</sub>:** CLKIN
  - **V<sub>DD\_MIPI</sub>:** MIPI CSI-2 时钟和数据通道
- **V<sub>DD</sub>:** 逻辑内核的供电电压。额定供电电压为 1.2 V。其为内核逻辑电路供电。下列各项也必须使用同样的供电电压:
  - **A<sub>VDD</sub>:** PLL、晶体振荡器和其它内核模拟电路的 1.2 V 供电电压。
  - **U3TXVDDQ/U3RXVDDQ:** 用于 USB 3.0 接口的 1.2 V 供电电压。
- **V<sub>USB</sub>:** USB I/O 和模拟电路的 4 V~6 V 供电电压。该供电电压通过 CX3 的内部电压调节器为 USB 接收器供电。V<sub>USB</sub> 被内部调节为 3.3 V。

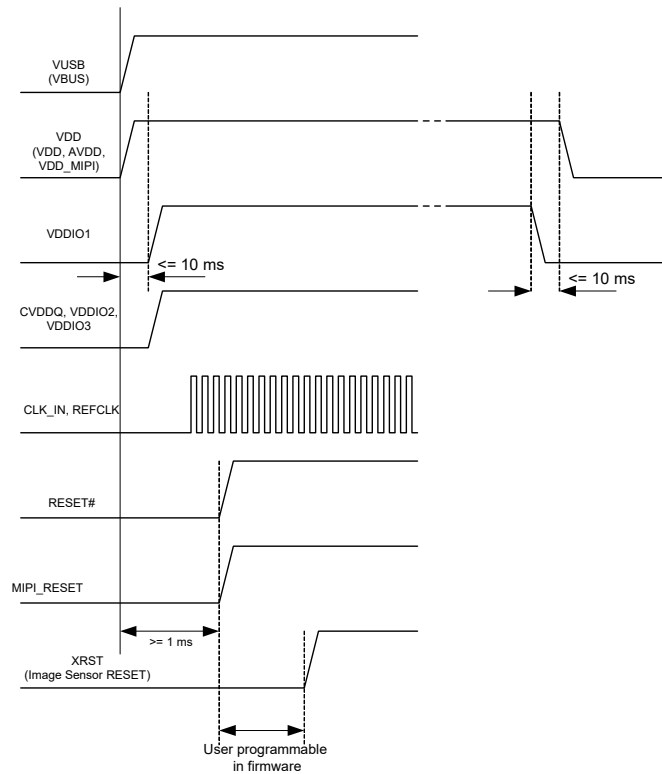
**注意:** 必须根据特定的顺序打开或关闭不同的供电电压, 如图 4 所示。

## 电源模式

CX3 支持下列各功耗模式:

- **正常模式:** 全功能工作模式。在该模式下, 内部 CPU 时钟和内部 PLL 都被启用。
  - 正常工作功耗不会超过 I<sub>CC</sub> 内核最大值和 I<sub>CC</sub> USB 最大值的总和 (请参见第 16 页上的直流规范, 以查看当前功耗规范)。
  - 当相应的接口未被使用时, 可关闭 I/O 电源 V<sub>DDIO2</sub> 和 V<sub>DDIO3</sub>。正常工作的状态下, 请勿关闭 V<sub>DDIO1</sub>。
- **低功耗模式** (请参见第 11 页上的表 5):
  - 使能 USB 3.0 PHY 的暂停模式
  - 待机模式
  - 内核断电模式

图 4. 上电顺序



**表 5. 低功耗模式的进入和退出方法**

低功耗模式	特性	进入方法	退出方法
使能了 USB 3.0 PHY 的暂停模式	<ul style="list-style-type: none"> <li>■ 该模式下的功耗不会超过 <math>I_{SB1}</math></li> <li>■ USB 3.0 PHY 被使能, 并处于 U3 模式 (为 USB3.0 规范中所定义的暂停模式之一)。其他时钟均被关闭时, 该模块可单独通过其内部时钟工作</li> <li>■ 所有 I/O 均维持先前的状态</li> <li>■ 必须保留用于唤醒源和内核的供电电源。所有其他电域均可独立开启或关闭</li> <li>■ 必须维持配置寄存器、缓冲存储器以及所有内部 RAM 的状态</li> <li>■ 全部数据操作必须在 CX3 进入暂停模式前完成 (未完成的数据操作的状态将不被保存)</li> <li>■ 由于程序计数器并不会复位, 因此固件将恢复暂停前的操作 (除非通过 RESET# 激活唤醒)</li> </ul>	<ul style="list-style-type: none"> <li>■ ARM926EJ-S 内核上执行的固件可将 CX3 置于暂停模式。例如, 在 USB 暂停时, 固件可使 CX3 进入暂停模式</li> </ul>	<ul style="list-style-type: none"> <li>■ D+ 切换至低或高电平</li> <li>■ D- 切换至低或高电平</li> <li>■ 恢复 SSRX± 上的状态</li> <li>■ VBUS 检测</li> <li>■ UART_CTS 电平检测 (可编程极性)</li> <li>■ 激活 RESET#</li> </ul>
待机模式	<ul style="list-style-type: none"> <li>■ 该模式下的功耗不会超过 <math>I_{SB3}</math></li> <li>■ 所有配置寄存器的设置以及程序 / 数据 RAM 的内容将会保留。但是, 无法保证缓冲区和数据路径其他部分中的数据 (如存在)。因此, 在将 CX3 进入待机模式前, 外部处理器应执行读取所需的数据</li> <li>■ 从待机状态唤醒后, 程序计数器将被复位</li> <li>■ 通用 I/O 脚维持其配置情况</li> <li>■ 内部 PLL 关闭</li> <li>■ USB 收发器关闭</li> <li>■ 断开 ARM926EJ-S 内核的电源。唤醒时, 内核重新启动并运行存储在程序 / 数据 RAM 中的程序</li> <li>■ 必须保留用于唤醒源和内核的供电电源。所有其他电域均可独立开启或关闭</li> </ul>	<ul style="list-style-type: none"> <li>■ ARM926EJ-S 内核或外部处理器上所执行的固件将配置相应的寄存器</li> </ul>	<ul style="list-style-type: none"> <li>■ 检测 VBUS</li> <li>■ UART_CTS 电平检测 (可编程极性)</li> <li>■ 激活 RESET#</li> </ul>
内核断电模式	<ul style="list-style-type: none"> <li>■ 该模式下的功耗不会超过 <math>I_{SB4}</math></li> <li>■ 关闭内核电源</li> <li>■ 所有缓冲存储器、配置寄存器和程序 RAM 的状态将不会维持。在退出该模式后, 请重载固件</li> <li>■ 在该模式下, 可以独立开启或关闭所有其他电压域</li> </ul>	<ul style="list-style-type: none"> <li>■ 关闭 <math>V_{DD}</math></li> </ul>	<ul style="list-style-type: none"> <li>■ 重新使用 <math>V_{DD}</math></li> <li>■ 激活 RESET#</li> </ul>

## 配置选项

不同的配置选项用于特定的使用模型。有关详情信息，请联系赛普拉斯销售部门 ([usb3@cypress.com](mailto:usb3@cypress.com))。

## 数字 I/O

CX3 在所有数字 I/O 引脚上都有由固件控制的内部上拉或下拉电阻。50 k $\Omega$  的内部电阻上拉引脚的电平，而 10 k $\Omega$  的电阻下拉引脚的电平，以避免各个引脚进入悬空状态。I/O 引脚可以有下面状态：

- 三态（高阻抗）
- 弱上拉（通过内部 50 k $\Omega$  电阻）
- 下拉（通过内部 10 k $\Omega$  电阻）
- 低功耗模式下的保持状态（I/O 值不变）
- JTAG TDI、TMC 和 TRST# 信号具有固定的 50 k $\Omega$  内部上拉电阻，而 TCK 信号具有固定的 10 k $\Omega$  下拉电阻。

应通过内部上拉电阻将所有未使用的 I/O 上拉为高电平。应保持所有未使用的输出为悬空状态。所有 I/O 的驱动强度可为全强度、四分之三强度、半强度或四分之一的强度。每个接口具有独立的驱动强度配置。

## 通用 I/O

CX3 提供了 12 个通用 I/O 引脚（例如，可用于照明、同步输入、同步输出等等）更多有关引脚的分布信息，请参考第 13 页上的[引脚配置](#)。

所有 GPIO 引脚都支持多达 16 pF 的外部负载。

## EMI

在系统级别上，CX3 能够满足 FCC 15B（美国）和 EN55022（欧洲）中有关电子消费品规范的 EMI 要求。按照这些规范的概述，CX3 可承受由干扰源造成的合理 EMI，并继续按预期工作。

## 系统级 ESD

CX3 在 USB 接口的 D+、D- 和 GND 引脚上具有内置 ESD 保护。这些端口提供的 ESD 保护级包括：

- 基于 JESD22-A114 规范的  $\pm 2.2$  KV 人体模型（HBM）
- 基于 IEC61000-4-2 的 3A 级标准并使用外部系统级保护器件的  $\pm 6$  KV 接触放电和  $\pm 8$  KV 空气放电，
- 基于 IEC61000-4-2 的 4C 级标准并使用外部系统级保护器件的  $\pm 8$  KV 接触放电和  $\pm 15$  KV 空气放电，

这种保护特性确保器件在出现最高达到上述电平的 ESD 事件后仍能够继续工作。

SSRX+、SSRX-、SSTX+ 和 SSTX- 引脚只有最高为  $\pm 2.2$  KV 的人体模型（HBM）内部 ESD 保护。



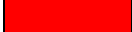
**引脚配置**
**图 5. CX3 Ball 映射图 (顶视图)**

<b>A1</b>	<b>A2</b>	<b>A3</b>	<b>A4</b>	<b>A5</b>	<b>A6</b>	<b>A7</b>	<b>A8</b>	<b>A9</b>	<b>A10</b>	<b>A11</b>
U3VSSQ	U3RXVDDQ	SSRXM	SSRXP	SSTXP	SSTXM	AVDD	VSS	DP	DM	GPIO[24]
<b>B1</b>	<b>B2</b>	<b>B3</b>	<b>B4</b>	<b>B5</b>	<b>B6</b>	<b>B7</b>	<b>B8</b>	<b>B9</b>	<b>B10</b>	<b>B11</b>
VDDIO3	VSS	GPIO[23]	GPIO[21]	U3TXVDDQ	CVDDQ	AVSS	VSS	VSS	VDD	TRST#
<b>C1</b>	<b>C2</b>	<b>C3</b>	<b>C4</b>	<b>C5</b>	<b>C6</b>	<b>C7</b>	<b>C8</b>	<b>C9</b>	<b>C10</b>	<b>C11</b>
SPI_SSN / GPIO[54]	SPI_MISO / GPIO[55]	VDD	GPIO[26]	RESET#	GPIO[18]	GPIO[19]	GPIO[22]	GPIO[45]	TDO	I2S_MCLK / GPIO[57]
<b>D1</b>	<b>D2</b>	<b>D3</b>	<b>D4</b>	<b>D5</b>	<b>D6</b>	<b>D7</b>	<b>D8</b>	<b>D9</b>	<b>D10</b>	<b>D11</b>
I2S_CLK / GPIO[50]	I2S_SD / GPIO[51]	I2S_WS / GPIO[52]	SPI_SCK / GPIO[53]	SPI_MOSI / GPIO[56]	CLKIN_32	CLKIN	VSS	I2C_SCL	I2C_SDA	GPIO[17]
<b>E1</b>	<b>E2</b>	<b>E3</b>	<b>E4</b>	<b>E5</b>	<b>E6</b>	<b>E7</b>	<b>E8</b>	<b>E9</b>	<b>E10</b>	<b>E11</b>
UART_CTS / GPIO[47]	VSS	VDDIO2	UART_RX / GPIO[49]	UART_TX / GPIO[48]	GPIO[20]	TDI	TMS	VDD	VUSB	VSS
<b>F1</b>	<b>F2</b>	<b>F3</b>	<b>F4</b>	<b>F5</b>	<b>F6</b>	<b>F7</b>	<b>F8</b>	<b>F9</b>	<b>F10</b>	<b>F11</b>
DNU	REFCLK	GPIO[44]	XRST	UART_RTS / GPIO[46]	TCK	DNU	DNU	DNU	DNU	VDD
<b>G1</b>	<b>G2</b>	<b>G3</b>	<b>G4</b>	<b>G5</b>	<b>G6</b>	<b>G7</b>	<b>G8</b>	<b>G9</b>	<b>G10</b>	<b>G11</b>
VSS	XSHUTDOWN	MCLK	PMODE[0] / GPIO[30]	GPIO[25]	HSYNC_test	DNU	DNU	DNU	DNU	VSS
<b>H1</b>	<b>H2</b>	<b>H3</b>	<b>H4</b>	<b>H5</b>	<b>H6</b>	<b>H7</b>	<b>H8</b>	<b>H9</b>	<b>H10</b>	<b>H11</b>
VDD	DNU	DNU	PMODE[1] / GPIO[31]	VSYNC_test	MIPI RESET	DNU	PCLK_test	DNU	DNU	VDDIO1
<b>J1</b>	<b>J2</b>	<b>J3</b>	<b>J4</b>	<b>J5</b>	<b>J6</b>	<b>J7</b>	<b>J8</b>	<b>J9</b>	<b>J10</b>	<b>J11</b>
DNU	DNU	DNU	DNU	MIPI_D0P	MIPI_D1P <sup>1</sup>	MIPI_CP	MIPI_D2P <sup>1, 2</sup>	MIPI_D2N <sup>1, 2</sup>	DNU	VDD
<b>K1</b>	<b>K2</b>	<b>K3</b>	<b>K4</b>	<b>K5</b>	<b>K6</b>	<b>K7</b>	<b>K8</b>	<b>K9</b>	<b>K10</b>	<b>K11</b>
DNU	DNU	VSS	VSS	MIPI_D0N	MIPI_D1N <sup>1</sup>	MIPI_CN	MIPI_D3N <sup>1, 2</sup>	DNU	DNU	DNU
<b>L1</b>	<b>L2</b>	<b>L3</b>	<b>L4</b>	<b>L5</b>	<b>L6</b>	<b>L7</b>	<b>L8</b>	<b>L9</b>	<b>L10</b>	<b>L11</b>
VSS	VSS	VSS	PMODE[2] / GPIO[32]	VDD_MIPI	VSS	VDD	MIPI_D3P <sup>1, 2</sup>	VDDIO1	DNU	VSS

1. 未使用的 MIPI 输入数据通道被连接到 GND。

2. CYUSB3064 的 MIPI\_D2N、MIPI\_D2P、MIPI\_D3N 以及 MIPI\_D3P 等信号不可用。这些引脚在客户板上应该保持开路状态。

注意：

	接地
	USB PHY 电源；时钟电源
	电源

**引脚说明**
**表 6. CYUSB306X 引脚列表**

<b>CX3</b>		
引脚编号	引脚名称	I/O
F10	DNU	I/O
F9	DNU	I/O
F7	DNU	I/O
G10	DNU	I/O
G9	DNU	I/O
F8	DNU	I/O
H10	DNU	I/O
H9	DNU	I/O
J10	DNU	I/O
H7	DNU	I/O
K11	DNU	I/O
L10	DNU	I/O
K10	DNU	I/O
K9	DNU	I/O
G7	DNU	I/O
G8	DNU	I/O
K2	DNU	I/O
J4	DNU	I/O
K1	DNU	I/O
J2	DNU	I/O
J3	DNU	I/O
J1	DNU	I/O
H2	DNU	I/O
H3	DNU	I/O
G6	HSYNC_test	I/O
H5	VSYNC_test	I/O
H8	PCLK_test	I/O
<b>VDDIO1 电源域</b>		
D11	GPIO[17]	I/O
C6	GPIO[18]	I/O
C7	GPIO[19]	I/O
E6	GPIO[20]	I/O
B4	GPIO[21]	I/O
C8	GPIO[22]	I/O
B3	GPIO[23]	I/O
A11	GPIO[24]	I/O
G5	GPIO[25]	I/O

**表 6. CYUSB306X 引脚列表 (续)**

<b>CX3</b>		
引脚编号	引脚名称	I/O
C4	GPIO[26]	I/O
F3	GPIO[44]	I/O
C9	GPIO[45]	I/O
G4	PMODE[0] / GPIO[30]	I/O
H4	PMODE[1] / GPIO[31]	I/O
L4	PMODE[2] / GPIO[32]	I/O
F1	DNU	I/O
H6	MIPI RESET	I/O
C5	RESET#	I
F4	XRST	O
G2	XSHUTDOWN	O
G3	MCLK	O
<b>VDDIO2 电源域</b>		
F5	UART_RTS / GPIO[46]	I/O
E1	UART_CTS / GPIO[47]	I/O
E5	UART_TX / GPIO[48]	I/O
E4	UART_RX / GPIO[49]	I/O
D1	I2S_CLK / GPIO[50]	I/O
D2	I2S_SD / GPIO[51]	I/O
D3	I2S_WS / GPIO[52]	I/O
<b>VDDIO3 电源域</b>		
D4	SPI_SCK / GPIO[53]	I/O
C1	SPI_SSN / GPIO[54]	I/O
C2	SPI_MISO / GPIO[55]	I/O
D5	SPI_MOSI / GPIO[56]	I/O
C11	I2S_MCLK / GPIO[57]	I/O
<b>USB 端口 (U3TXVDDQ/U3RXVDDQ 电源域)</b>		
A3	SSRXM	I
A4	SSRXP	I
A6	SSTXM	O
A5	SSTXP	O
<b>USB 端口 (VUSB 电源域)</b>		
A9	DP	I/O
A10	DM	I/O
<b>VDDIO1 电源域</b>		
F2	REFCLK	I
<b>VDD_MIPI 电源域</b>		
J7	MIPI_CP	I

表 6. CYUSB306X 引脚列表 (续)

CX3		
引脚编号	引脚名称	I/O
K7	MIPI_CN	I
J5	MIPI_D0P	I
K5	MIPI_D0N	I
J6	MIPI_D1P <sup>1</sup>	I
K6	MIPI_D1N <sup>1</sup>	I
J9	MIPI_D2N <sup>1, 2</sup>	I
J8	MIPI_D2P <sup>1, 2</sup>	I
L8	MIPI_D3P <sup>1, 2</sup>	I
K8	MIPI_D3N <sup>1, 2</sup>	I
CVDDQ 电源域		
D7	CLKIN	I
D6	CLKIN_32	I
VDDIO1 电源域		
D9	I2C_SCL	I/O
D10	I2C_SDA	I/O
E7	TDI	I
C10	TDO	O
B11	TRST#	I
E8	TMS	I
F6	TCK	I
电源域		
E10	VUSB	PWR
A1	U3VSSQ	PWR
H11	VDDIO1	PWR
L9	VDDIO1	PWR
E3	VDDIO2	PWR
B1	VDDIO3	PWR
B6	CVDDQ	PWR
B5	U3TXVDDQ	PWR
A2	U3RXVDDQ	PWR
A7	AVDD	PWR
B7	AVSS	PWR
L5	VDD_MIPI	PWR
B10	VDD	PWR
J11	VDD	PWR
C3	VDD	PWR
E9	VDD	PWR
F11	VDD	PWR
H1	VDD	PWR

表 6. CYUSB306X 引脚列表 (续)

CX3		
引脚编号	引脚名称	I/O
L7	VDD	PWR
D8	VSS	PWR
E2	VSS	PWR
E11	VSS	PWR
G1	VSS	PWR
A8	VSS	PWR
G11	VSS	PWR
L1	VSS	PWR
B8	VSS	PWR
L6	VSS	PWR
B2	VSS	PWR
L11	VSS	PWR
B9	VSS	PWR
K4	VSS	PWR
L3	VSS	PWR
K3	VSS	PWR
L2	VSS	PWR

1. 未使用的 MIPI 输入数据通道被连接到 GND。
2. CYUSB3064 的 MIPI\_D2N、MIPI\_D2P、MIPI\_D3N 以及 MIPI\_D3P 等信号不可用。这些引脚在客户板上应该保持开路状态。



## 电气规范

### 最大绝对额定值

超过最大额定值可能会缩短器件的使用寿命。

存储温度 .....	-65 °C~+150 °C
对地的供电电压	
$V_{DD}$ 、 $A_{VDDQ}$ .....	1.25 V
$V_{DDIO1}$ 、 $V_{DDIO2}$ 、 $V_{DDIO3}$ .....	3.6 V
$U3TX_{VDDQ}$ 、 $U3RX_{VDDQ}$ .....	1.25 V
任何输入引脚的直流输入电压 .....	$V_{CC} + 0.3$
高阻态状态中适用于输出的直流电压 ( $V_{CC}$ 是相应的 I/O 电压) .....	$V_{CC} + 0.3$

### 直流规范

表 7. 直流规范

参数	说明	最小值	最大值	单位	注意
$V_{DD}$	内核供电电压	1.15	1.25	V	典型值为 1.2 V
$A_{VDD}$	模拟供电电压	1.15	1.25	V	典型值为 1.2 V
$V_{DD\_MIPI}$	MIPI 桥接器 D-PHY 供电电压	1.15	1.25	V	典型值为 1.2 V
$V_{DDIO1}$	I <sup>2</sup> C, JTAG 以及 GPIO 电域	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
$V_{DDIO2}$	UART/I <sup>2</sup> S 电源域	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
$V_{DDIO3}$	SPI/I <sup>2</sup> S 电源域	1.7	3.6	V	典型值为 1.8、2.5 和 3.3 V
$V_{USB}$	USB 电源	4	6	V	典型值为 5 V
$U3TX_{VDDQ}$	USB 3.0 的电源值为 1.2 V	1.15	1.25	V	典型值为 1.2 V。该电源需要安装一个大小为 22 $\mu$ F 的旁路电容。
$U3RX_{VDDQ}$	USB 3.0 的电源值为 1.2 V	1.15	1.25	V	典型值为 1.2 V。该电源需要安装一个大小为 22 $\mu$ F 的旁路电容。
$C_{VDDQ}$	时钟供电电压	1.7	3.6	V	典型值为 1.8 V 和 3.3 V
$V_{IH1}$	输入高电平电压 1	$0.625 \times V_{CC}$	$V_{CC} + 0.3$	V	针对 $2.0 \text{ V} \leq V_{CC} \leq 3.6 \text{ V}$ (USB 和 MIPI CSI-2 引脚除外)。 $V_{CC}$ 是相应 I/O 的供电电压。
$V_{IH2}$	输入高电平电压 2	$V_{CC} - 0.4$	$V_{CC} + 0.3$	V	针对 For $1.7 \text{ V} \leq V_{CC} \leq 2.0 \text{ V}$ (USB USB 和 MIPI CSI-2 引脚)。 $V_{CC}$ 是相应 I/O 的供电电压。
$V_{IL}$	输入低电平电压	-0.3	$0.25 \times V_{CC}$	V	$V_{CC}$ 是相应 I/O 的供电电压。
$V_{OH}$	输出高电平电压	$0.9 \times V_{CC}$	-	V	以四分之一的驱动强度测试的 $I_{OH}$ (最大值) = -100 $\mu$ A。 $V_{CC}$ 是相应的 I/O 供电电压。请参阅第 17 页上的表 8 以了解在不同驱动强度和 $V_{CC}$ 条件下的 $I_{OH}$ 值。
$V_{OL}$	输出低电平电压	-	$0.1 \times V_{CC}$	V	以四分之一的驱动强度测试的 $I_{OL}$ (最小值) = +100 $\mu$ A。 $V_{CC}$ 是相应 I/O 的供电电压。请参阅第 17 页上的表 8 以了解在不同驱动强度和 $V_{CC}$ 条件下的 $I_{OL}$ 值。
$I_{IX}$	所有引脚的输入漏电流 (SSTXP/SSXM/SSRXP/SSRXM 除外)	-1	1	$\mu$ A	$V_{DDQ}$ 上保持的所有 I/O 信号 (对于连接到上拉 / 下拉电阻的 I/O, 漏电流增加到 $V_{DDQ}/R_{PU}$ 或 $V_{DDQ}/R_{PD}$ )
$I_{OZ}$	所有引脚的输出高阻态漏电流 (SSTXP/SSXM/SSRXP/SSRXM 和 MIPI CSI-2 信号除外)	-1	1	$\mu$ A	所有 I/O 信号保持为 $V_{DDQ}$
$I_{CC}$ 内核	内核和模拟电压工作电流	-	192	mA	通过 $A_{VDD}$ 和 $V_{DD}$ 的总电流
$I_{CC}$ USB	USB 供电电压工作电流	-	60	mA	-

最大栓锁电流 .....	140 mA
所有 I/O 配置的最大输出短路电流。 ( $V_{OUT} = 0 \text{ V}$ ) .....	-100 mA

### 工作条件

$T_A$ (有偏差的商业级环境温度) .....	0 °C 至 +70 °C
工业级 .....	-40 °C 到 +85 °C
$V_{DD}$ 、 $A_{VDDQ}$ 、 $U3TX_{VDDQ}$ 、 $U3RX_{VDDQ}$ 供电电压 .....	1.15 V 至 1.25 V
$V_{USB}$ 供电电压 .....	3.2 V~6 V
$V_{DDIO1}$ 、 $V_{DDIO2}$ 、 $V_{DDIO3}$ 、 $C_{VDDQ}$ 供电电压 .....	1.7 V 至 3.6 V

表 7. 直流规范 (续)

参数	说明	最小值	最大值	单位	注意
I <sub>SB1</sub>	使能 USB 3.0 PHY 时暂停模式期间的总暂停电流	内核: 558.35 $\mu$ A	–	$\mu$ A	通过 V <sub>DD</sub> 、A <sub>VDD</sub> 和 V <sub>DD_MIP1</sub> 测量内核电流。 通过 V <sub>DDIO1</sub> 到 V <sub>DDIO3</sub> 测量 I/O 电流。
		I/O: 4.58 $\mu$ A	–	$\mu$ A	
		USB: 4672 $\mu$ A	–	$\mu$ A	
I <sub>SB3</sub>	内核断电模式期间的总待机电流	内核: 148.31 $\mu$ A	–	$\mu$ A	通过 V <sub>USB</sub> 、U3TX <sub>VDDQ</sub> 和 U3RX <sub>VDDQ</sub> 测量 USB 电流。
		I/O: 3.16 $\mu$ A	–	$\mu$ A	
		USB: 15.8 $\mu$ A	–	$\mu$ A	
V <sub>RAMP</sub>	内核和 I/O 供电的电压上升速率	0.2	12	V/ms	电压的上升必须是单调的
V <sub>N</sub>	V <sub>DD</sub> 和 I/O 供电电源上允许的噪声级别	–	100	mV	所有供电电源上允许的最大峰 - 峰噪声级别 (A <sub>VDD</sub> 除外)
V <sub>N_AVDD</sub>	A <sub>VDD</sub> 供电电源时允许的噪声级别	–	20	mV	A <sub>VDD</sub> 上允许的最大峰 - 峰噪声级别

 表 8. 不同驱动强度的 I<sub>OH</sub>/I<sub>OL</sub> 值以及 V<sub>DDIO</sub> 值

V <sub>DDIO</sub> (V)	V <sub>OH</sub> (V)	V <sub>OL</sub> (V)	驱动强度	I <sub>OH</sub> 最大值 (mA)	I <sub>OL</sub> 最小值 (mA)
1.7	1.53	0.17	1/4	1.02	2.21
			1/2	1.51	3.28
			3/4	1.83	3.85
			已满	2.28	4.73
2.5	2.25	0.25	1/4	5.03	3.96
			1/2	7.38	5.84
			3/4	8.89	6.89
			已满	11.07	8.61
3.6	3.24	0.36	1/4	7.80	5.74
			1/2	11.36	8.64
			3/4	13.64	10.15
			已满	16.92	12.67

**MIPI D-PHY 电气特性**
**表 9. MIPI D-PHY 电气特性**

参数	说明	规范			单位
		最小值	额定值	最大值	
<b>MIPI D-PHY RX DC 特性</b>					
$V_{PIN}$	引脚信号的电压范围	-50	-	1350	mV
$V_{IH}$	逻辑 1 输入电压	880	-	-	mV
$V_{IL}$	逻辑 0 输入电压	-	-	550	mV
$V_{CMRX} (DC)$	共模电压 HS 接收器模式	70	-	330	mV
$V_{IDTH}$	差分输入的上限阈值		-	70	mV
$V_{IDTL}$	差分输入下限阈值	-70	-	-	mV
$V_{IHHS}$	单端输入高电压		-	460	mV
$V_{ILHS}$	单端输入低电压	-40	-	-	mV

**热量特性**
**表 10. 热特性**

参数	说明	数值	单位
$T_{J MAX}$	最高结温	125	°C
$\Theta_{JA}$	热阻 (结至环境)	24.4	°C/W
$\Theta_{JB}$	热阻 (结至板上)	17.27	°C/W
$\Theta_{JC}$	热阻 (结至外壳)	5.5	°C/W

## 交流电时序参数

### MIPI 数据到时钟的时序参考

图 6. MIPI CSI 信号数据到时钟的时序参考

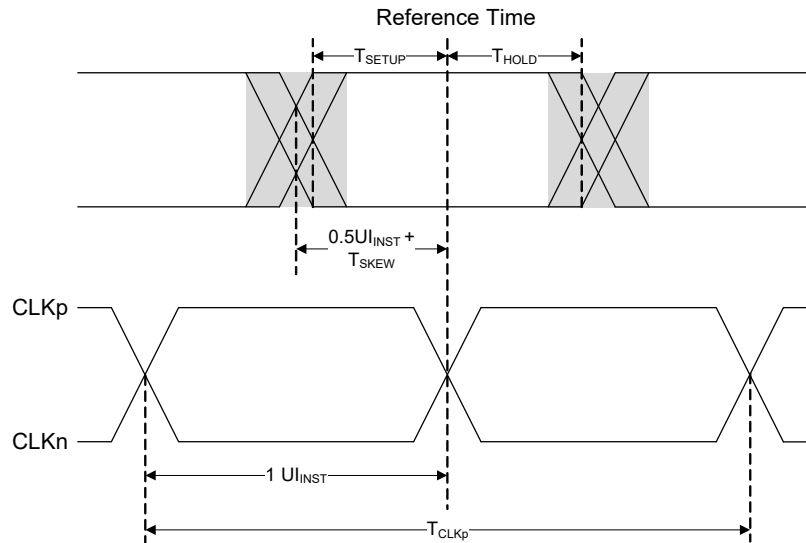


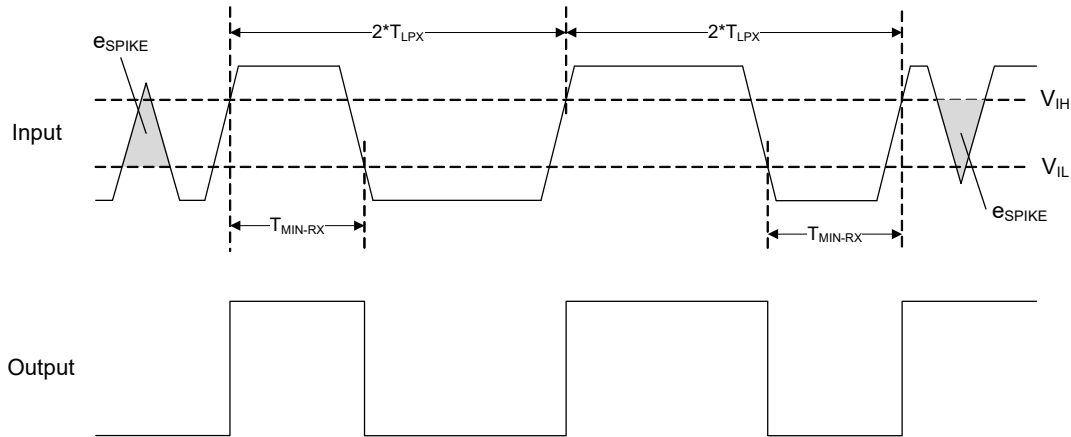
表 11. MIPI 数据到时钟的时序参考

参数	说明	最小值	最大值	单位
$T_{SKEW}$	发送器所测量到的数据到时钟时滞	-0.15	0.15	$U_{I_{INST}}$
$T_{SETUP}$	接收器所测量到的数据到时钟建立时间	0.15	-	$U_{I_{INST}}$
$T_{HOLD}$	接收器所测量到的时钟到数据的保留时间	0.15	-	$U_{I_{INST}}$
$U_{I_{INST}}$	一个数据位时间（瞬间）	1	12.5	ns
$T_{CLKp}$	双数据速率时钟周期	2	25	ns

### 参考时钟规范

表 12. 参考时钟规范

参数	说明	最小值	最大值	单位	注释
RefClk	参考时钟频率	6	40	MHz	-
RefclkDutyCyl	占空比	40%	60%	-	-
RefClkPJ	参考时钟输入周期抖动	-100	100	ps	-

**MIPI CSI 信号的低功耗交流特性**
**图 7. MIPI CSI 总线输入短时脉冲抑制**

**表 13. MIPI CSI 信号的低功耗交流特性**

参数	说明	最小值	最大值	单位	注释
$e_{\text{SPIKE}}$	输入噪声抑制	–	300	V.ps	尖峰的时间与电压积分，在 LP-0 状态下，该积分高于 $V_{\text{IL}}$ 值；在 LP-1 状态下，该积分低于 $V_{\text{IH}}$ 值。如果脉冲低于该值，接收器的状态将不被改变。
$T_{\text{MIN-RX}}$	最小脉冲宽度响应	20	–	ns	超过该值的输入脉冲会使输出切换。
$V_{\text{INT}}$	峰值干扰幅度	–	2000	mV	–
$F_{\text{INT}}$	干扰频率	450	–	MHz	–
$T_{\text{LPX}}$	低功耗状态周期的长度	50	–	ns	–

**交流规范**
**表 14. 交流规范**

参数	说明	最小值	最大值	单位	详情 / 条件
$\Delta V_{\text{CMRX(HF)}}$	共模干扰超过 450 MHz	–	100	mV	$\Delta V_{\text{CMRX(HF)}}$ 是叠加在接收器输入上的正弦波的峰值幅度。
$\Delta V_{\text{CMRX(LF)}}$	共模干扰超过 50 - 450 MHz 的范围	–50	50	mV	不包括 50 mV 的静态接地变化。与直流平均共模电位对比得到的电压差分值

串行外设时序

I<sup>2</sup>C 时序

图 8. I<sup>2</sup>C 时序定义

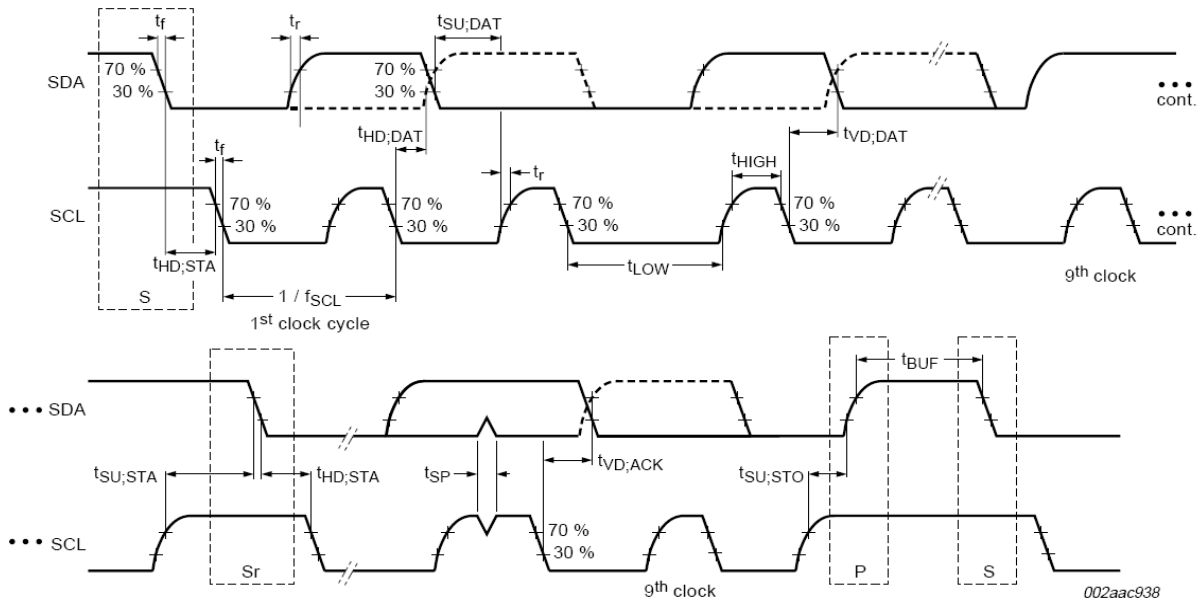


表 15. I<sup>2</sup>C 时序参数 [2]

参数	说明	最小值	最大值	单位
<b>I<sup>2</sup>C 标准模式参数</b>				
$f_{SCL}$	SCL 时钟频率	0	100	kHz
$t_{HD,STA}$	启动条件的保留时间	4	—	$\mu$ s
$t_{LOW}$	SCL 的低电平周期	4.7	—	$\mu$ s
$t_{HIGH}$	SCL 的高电平周期	4	—	$\mu$ s
$t_{SU,STA}$	重复启动条件的建立时间	4.7	—	$\mu$ s
$t_{HD,DAT}$	数据保留时间	0	—	$\mu$ s
$t_{SU,DAT}$	数据建立时间	250	—	ns
$t_r$	SDA 和 SCL 信号的上升时间	—	1000	ns
$t_f$	SDA 和 SCL 信号的下降时间	—	300	ns
$t_{SU,STO}$	停止条件的建立时间	4	—	$\mu$ s
$t_{BUF}$	停止和启动条件之间的总线空闲时间	4.7	—	$\mu$ s
$t_{VD,DAT}$	数据有效时间	—	3.45	$\mu$ s
$t_{VD,ACK}$	数据有效 ACK 时间	—	3.45	$\mu$ s
$t_{SP}$	输入滤波器需要抑制的尖峰脉冲宽度	N/A	N/A	

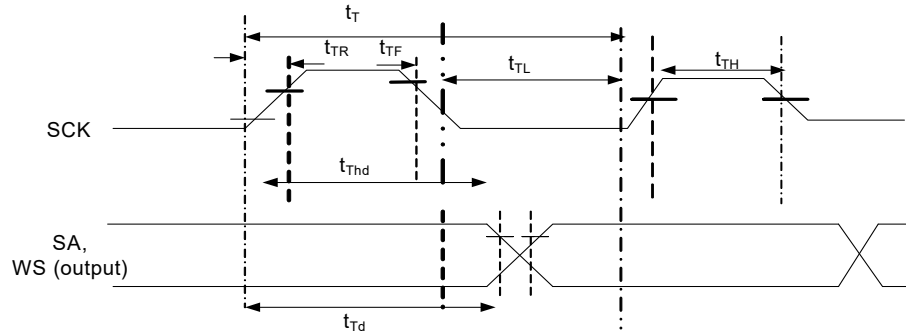
注释:

2. 所有参数均由设计保证并通过特性进行验证。

**表 15. I<sup>2</sup>C 时序参数** <sup>[2]</sup> (续)

参数	说明	最小值	最大值	单位
<b>I<sup>2</sup>C 快速模式的参数</b>				
f <sub>SCL</sub>	SCL 时钟频率	0	400	kHz
t <sub>HD:STA</sub>	启动条件的保留时间	0.6	–	μs
t <sub>LOW</sub>	SCL 的低电平周期	1.3	–	μs
t <sub>HIGH</sub>	SCL 的高电平周期	0.6	–	μs
t <sub>SU:STA</sub>	重复启动条件的建立时间	0.6	–	μs
t <sub>HD:DAT</sub>	数据保留时间	0	–	μs
t <sub>SU:DAT</sub>	数据建立时间	100	–	ns
t <sub>r</sub>	SDA 和 SCL 信号的上升时间	–	300	ns
t <sub>f</sub>	SDA 和 SCL 信号的下降时间	–	300	ns
t <sub>SU:STO</sub>	停止条件的建立时间	0.6	–	μs
t <sub>BUF</sub>	停止和启动条件之间的总线空闲时间	1.3	–	μs
t <sub>VD:DAT</sub>	数据有效时间	–	0.9	μs
t <sub>VD:ACK</sub>	数据有效 ACK 时间	–	0.9	μs
t <sub>SP</sub>	输入滤波器需要抑制的尖峰脉冲宽度	0	50	ns
<b>I<sup>2</sup>C 增强型快速模式参数</b>				
f <sub>SCL</sub>	SCL 时钟频率	0	1000	kHz
t <sub>HD:STA</sub>	启动条件的保留时间	0.26	–	μs
t <sub>LOW</sub>	SCL 的低电平周期	0.5	–	μs
t <sub>HIGH</sub>	SCL 的高电平周期	0.26	–	μs
t <sub>SU:STA</sub>	重复启动条件的建立时间	0.26	–	μs
t <sub>HD:DAT</sub>	数据保留时间	0	–	μs
t <sub>SU:DAT</sub>	数据建立时间	50	–	ns
t <sub>r</sub>	SDA 和 SCL 信号的上升时间	–	120	ns
t <sub>f</sub>	SDA 和 SCL 信号的下降时间	–	120	ns
t <sub>SU:STO</sub>	停止条件的建立时间	0.26	–	μs
t <sub>BUF</sub>	停止和启动条件之间的总线空闲时间	0.5	–	μs
t <sub>VD:DAT</sub>	数据有效时间	–	0.45	μs
t <sub>VD:ACK</sub>	数据有效 ACK 时间	–	0.55	μs
t <sub>SP</sub>	输入滤波器需要抑制的尖峰脉冲宽度	0	50	ns

*I*<sup>2</sup>S 时序图

**图 9. I<sup>2</sup>S 发送周期**

**表 16. I<sup>2</sup>S 时序参数** <sup>[3]</sup>

参数	说明	最小值	最大值	单位
$t_T$	I <sup>2</sup> S 发送器时钟周期	$t_{TR}$	–	ns
$t_{TL}$	I <sup>2</sup> S 发送器的低电平周期	$0.35 t_{TR}$	–	ns
$t_{TH}$	I <sup>2</sup> S 发送器的高电平周期	$0.35 t_{TR}$	–	ns
$t_{TR}$	I <sup>2</sup> S 发送器的上升时间	–	$0.15 t_{TR}$	ns
$t_{TF}$	I <sup>2</sup> S 发送器的下降时间	–	$0.15 t_{TR}$	ns
$t_{Thd}$	I <sup>2</sup> S 发送器的数据保留时间	0	–	ns
$t_{Td}$	I <sup>2</sup> S 发送器的延迟时间	–	$0.8 t_T$	ns

**注意:** 通过时钟齿轮可以选择  $t_T$ 。  $t_{TR}$  的最大值是 326 ns (3.072 MHz)，此值用于 32 位的 96 kHz 解码器。

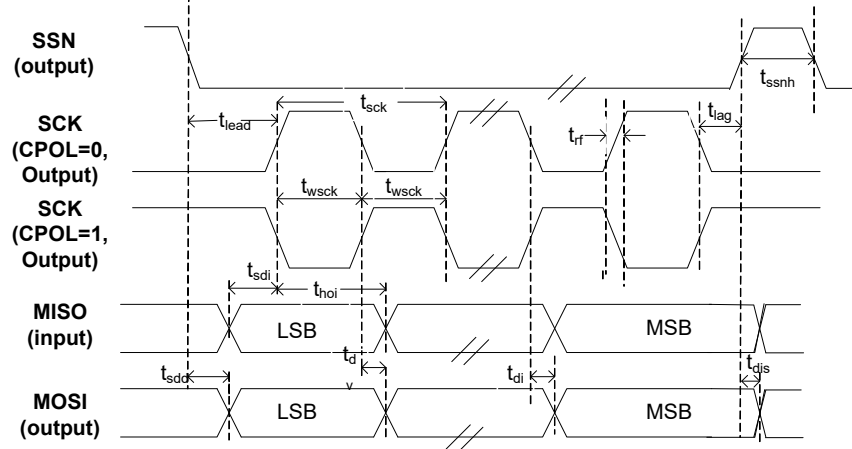
**注释:**

- 所有参数均由设计保证并通过特性进行验证。

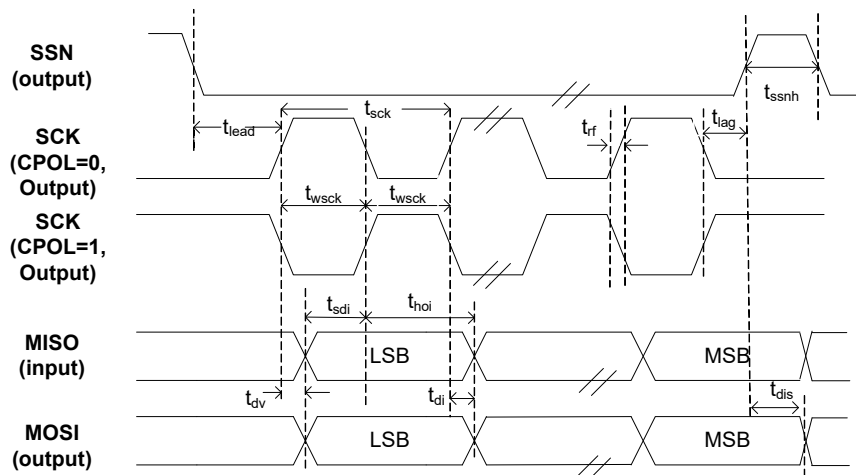


SPI 时序规范

图 10. SPI 时序



SPI Master Timing for CPHA = 0



SPI Master Timing for CPHA = 1

**表 17. SPI 时序参数** <sup>[4]</sup>

参数	说明	最小值	最大值	单位
$f_{op}$	工作频率	0	33	MHz
$t_{sck}$	周期时间	30	–	ns
$t_{wsck}$	SPI 时钟高电平 / 低电平时间	13.5	–	ns
$t_{lead}$	SSN-SCK 前置时间	$1/2 t_{sck}^{[5]} - 5$	$1.5 t_{sck}^{[5]} + 5$	ns
$t_{lag}$	使能延迟时间	0.5	$1.5 t_{sck}^{[5]} + 5$	ns
$t_{rf}$	上升 / 下降时间	–	8	ns
$t_{sdd}$	输出 SSN 到数据有效的延迟时间	–	5	ns
$t_{dv}$	输出数据有效的时间	–	5	ns
$t_{di}$	输出数据无效的时间	0	–	ns
$t_{ssnh}$	SSN 为高电平的最短时间	10	–	ns
$t_{sdi}$	数据输入的建立时间	8	–	ns
$t_{hoi}$	数据输入的保留时间	0	–	ns
$t_{dis}$	SSN 高电平时禁用数据输出的时间	0	–	ns

**注释:**

4. 所有参数均由设计保证并通过特性进行验证。
5. 取决于 SPI\_CONFIG 寄存器中的 LAG 和 LEAD 设置。

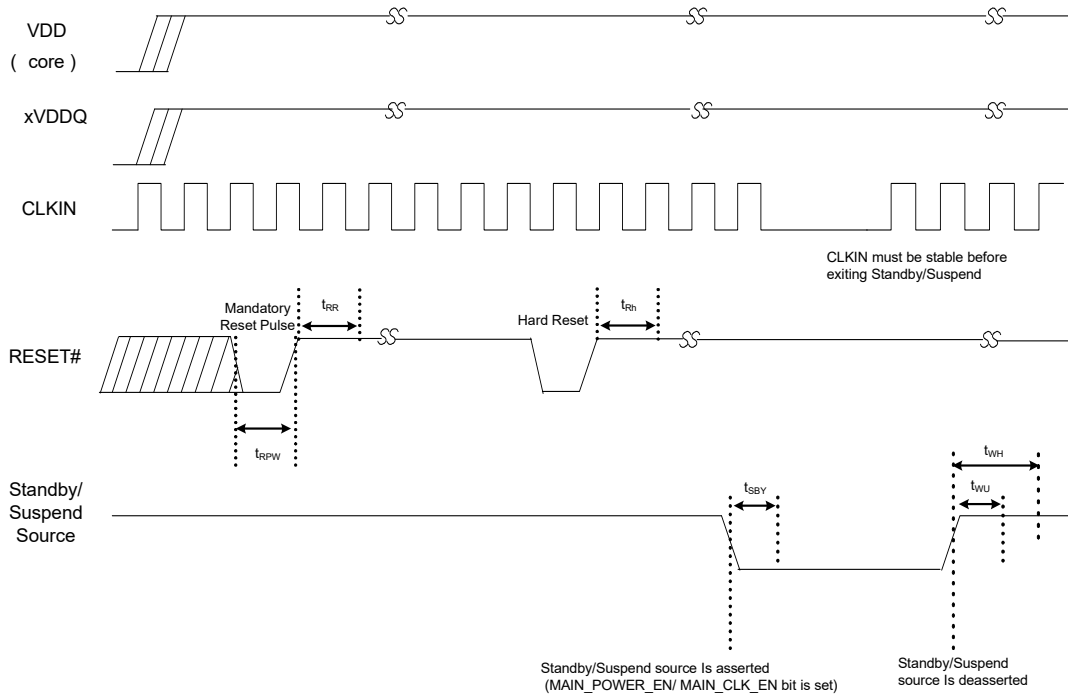
## 复位序列

本节中详细介绍了 CX3 的硬复位序列的要求。

表 18. 复位和待机时序参数

参数	定义	条件	最小值 (ms)	最大值 (ms)
$t_{RPW}$	最小 RESET# 脉冲宽度	时钟输入	1	–
$t_{RH}$	RESET# 上为高电平的最短时间	–	5	–
$t_{RR}$	复位恢复时间 (在此之后 Boot loader 开始下载固件)	时钟输入	1	–
$t_{SBY}$	进入待机 / 暂停模式的时间 (从设置 MAIN - CLOCK_EN/MAIN_POWER_EN 位时间算起)	–	–	1
$t_{WU}$	从待机模式唤醒的时间	时钟输入	1	–
$t_{WH}$	重新确认待机 / 暂停源前的最短时间	–	5	–

图 11. 复位序列

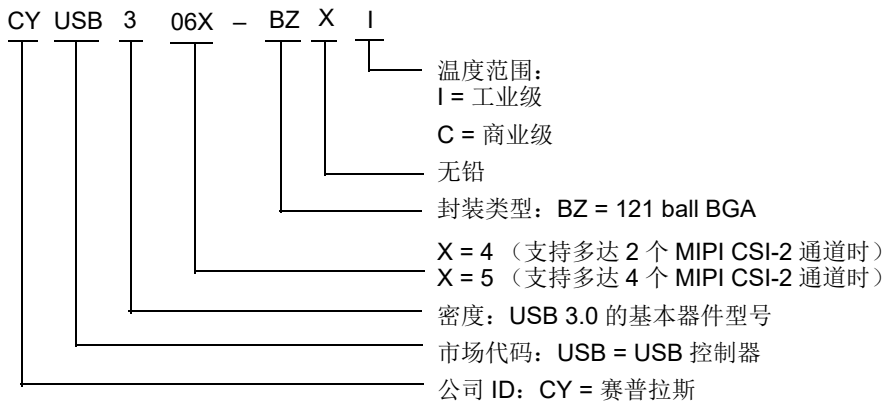


## 订购信息

表 19. 订购信息

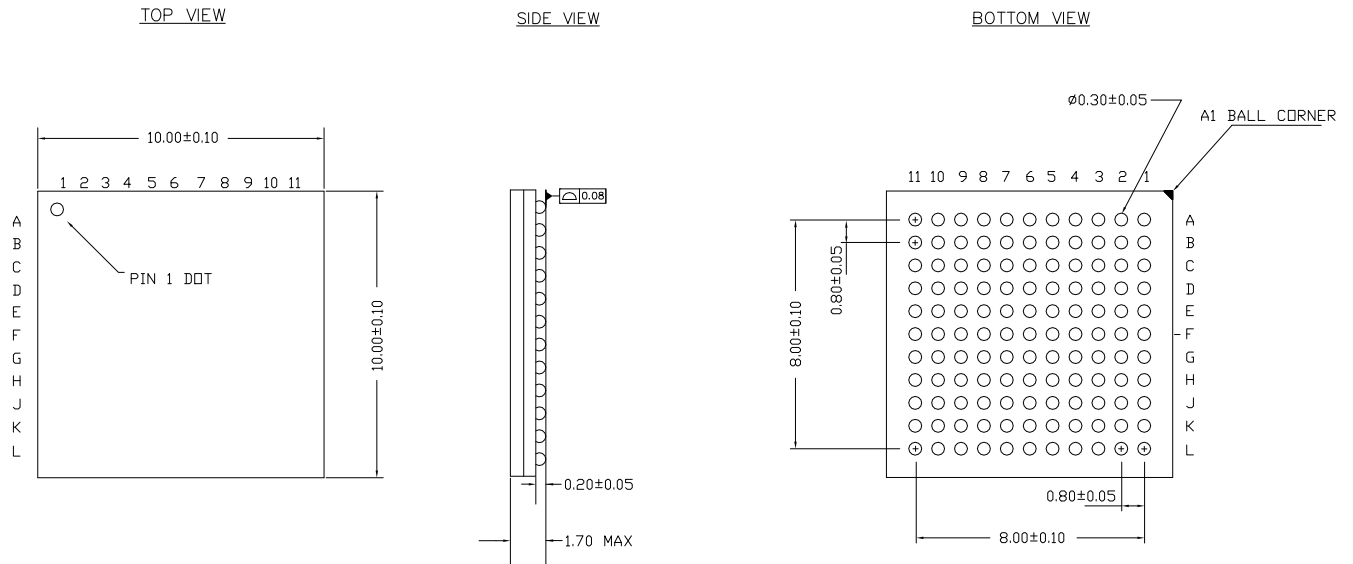
订购代码	MIPI CSI-2 通道	封装类型	温度范围
CYUSB3065-BZXI	4	121 ball BGA	工业级
CYUSB3065-BZXC	4	121 ball BGA	商业级
CYUSB3064-BZXI	2	121 ball BGA	工业级
CYUSB3064-BZXC	2	121 ball BGA	商业级

### 订购代码定义



封装图

图 12. 121 ball BGA (10 × 10 × 1.7 mm) 封装外形, 001-87293



NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS
2. REFERENCE JEDEC : PUB 95, DESIGN GUIDE 4.5

001-87293 \*\*

## 缩略语

表 20. 本文中使用的缩略语

缩略语	说明
CSI - 2	摄像头串行接口 (Camera Serial Interface) - 2
DMA	直接存储器访问 (Direct Memory Access)
DNU	请勿使用 (Do Not Use)
HNP	主机协商协议 (Host Negotiation Protocol)
MIPI	移动工业处理器接口 (Mobile Industry Processor Interface)
MMC	多媒体卡
MTP	媒体传输协议 (Media Transfer Protocol)
PLL	锁相环 (Phase Locked Loop)
PMIC	电源管理 IC (Power Management IC)
SD	安全数字 (Secure Digital)
SDIO	安全数字输入/输出 (Secure Digital Input/Output)
SLC	单层单元
SPI	串行外设接口 (Serial Peripheral Interface)
SRP	会话请求协议 (Session Request Protocol)
USB	通用串行总线 (Universal Serial Bus)
WLCSP	晶圆级芯片尺寸封装 (Wafer Level Chip Scale Package)

## 文档规范

### 测量单位

表 21. 测量单位

符号	测量单位
°C	摄氏度
Mbps	每秒兆位数
MBps	每秒兆字节
MHz	兆赫兹
μA	微安
μs	微秒
mA	毫安
ms	毫秒
ns	纳秒
Ω	欧姆
pF	皮法
V	伏特

## Errata

本节介绍的是 CX3 的 errata。errata 中包括勘误触发条件、影响范围、可用解决方案和芯片版本的适用性。若有任何问题，请联系本地赛普拉斯销售代表。

### 受影响的器件型号

器件型号	器件特性
CYUSB306x-xxxx	所有形式

### 合格状态

产品状态：量产中

### Errata 总结

该表定义了可用 EZ-USB CX3 超速 USB 控制器器件系列的 errata 适用性。

内容	[ 器件型号 ]	芯片版本	修正状态
1. 在正常、暂停和待机模式下关闭 VDDIO1 时，CX3 将停止工作。	CYUSB306x-xxxx	所有器件	已提供解决方案
2. 当 CX3 自供电时，在 USB 启动模式下发生 USB 枚举故障。	CYUSB306x-xxxx	所有器件	已提供解决方案
3. GPIF II 状态中的 COMMIT（发送）操作生成额外的 ZLP。	CYUSB306x-xxxx	所有器件	已提供解决方案
4. 在进行 USB 2.0 ISOC 数据传输时，出现无效的 PID 序列	CYUSB306x-xxxx	所有器件	已提供解决方案
5. 当在同一个微帧中某个 ZLP 跟随一个数据包时，将显示 USB 数据传输错误。	CYUSB306x-xxxx	所有器件	已提供解决方案
6. 当在 I2C 多主器件配置中将 I2C 模块作为一个主器件使用时，将发生总线冲突。	CYUSB306x-xxxx	所有器件	使用单主配置的 CX3
7. USB3.0 主机控制器的低功耗 U1 快速退出问题	CYUSB306x-xxxx	所有器件	已提供解决方案
8. 在带有较差链接质量的主机上运行时，将发生 USB 数据破坏。	CYUSB306x-xxxx	所有器件	已提供解决方案
9. 器件将 USB 3.0 主机的 Rx 检测序列视为一个有效的 U1 退出 LFPS 突发。	CYUSB306x-xxxx	所有器件	已提供解决方案
10. 在频率为 400 kHz、占空比为 40/60 的条件下，违反了 I2C 数据有效（tVD:DAT）规范。	CYUSB306x-xxxx	所有器件	无需解决方案
11. 在经过多个电源周期后，CX3 器件没有正确响应主机的端口能力请求。	CYUSB306x-xxxx	所有器件	已提供解决方案

### 1. 在正常、暂停和待机模式下关闭 VDDIO1 时，CX3 将停止工作。

- **问题定义**  
当在正常、暂停和待机模式下关闭 VDDIO1 时，CX3 将停止工作。
- **受影响的参数**  
N/A
- **触发条件**  
在正常、暂停和待机模式下关闭 VDDIO1 时，该故障将被触发。
- **影响范围**  
CX3 停止工作。
- **解决方案**  
在正常、暂停和待机模式下，必须确保 VDDIO1 被打开。
- **修复状态**  
无修复。需要相应的解决方案。

### 2. 当 CX3 自供电时，在 USB 启动模式下发生 USB 枚举故障。

- **问题定义**  
当 CX3 自供电，并且不与 USB 主机连接时，它将进入低功耗模式，并且与 USB 主机建立连接时，它不会被唤醒。这是由于 Bootloader 没有通过检查连接器上的 VBUS 引脚来检测 USB 的连接情况。它希望在器件得到供电时，USB 总线将连接到 USB 主机。
- **受影响的参数**  
不适用
- **触发条件**  
当 CX3 在 USB 启动模式下自供电时，该故障将被触发。
- **影响范围**  
器件没有枚举
- **解决方案**  
在连接到 USB 主机后，复位该器件。
- **修复状态**  
无修复。需要相应的解决方案。

### 3. GPIF II 状态中的 COMMIT（发送）操作生成额外的 ZLP。

- **问题定义**  
在 GPIF-II 状态中执行一次 COMMIT 操作，而没有执行 IN\_DATA 操作时，除了发送数据包外，还会额外发送一个零长度的数据包（ZLP）。
- **受影响的参数**  
N/A
- **触发条件**  
在某个状态中执行一次 COMMIT 操作，而没有执行 IN\_DATA 操作时，该故障将被触发。
- **影响范围**  
生成额外的 ZLP。
- **解决方案**  
在同一个状态中，执行 COMMIT 操作和 IN\_DATA 操作。
- **修复状态**  
无修复。需要相应的解决方案。



#### 4. 在进行 USB 2.0 ISOC 数据传输时，出现无效的 PID 序列

##### ■问题定义

当 CX3 器件作为一个高速 USB 器件使用，并且它使用高带宽同步端点时，ISO 数据包的 PID 序列仅由 `isomult` 设置控制。在每个微帧期间，如果生成 PID 序列，则不会考虑数据包的长度。例如，即便是 `MULT` 被设为 2，在某个端点上发送一个短数据包，使用的 PID 仍然为 `DATA2`

##### ■受影响的参数

N/A

##### ■触发条件

当使用高带宽 ISOC 传输端点时，该故障将被触发。

##### ■影响范围

ISOC 数据传输故障。

##### ■解决方案

可以通过下面方法解决，在发送短数据包前，先重新对端点进行配置，将 `isomult` 设置为一个更小的值，然后再切换到原始值。

##### ■修复状态

无修复。需要相应的解决方案。

#### 5. 当在同一个微帧中某个 ZLP 跟随一个数据包时，将显示 USB 数据传输错误。

##### ■问题定义

当在一个以超高速运行、突发被使能的 USB IN 端点上发送一个零长度数据包，随后（一个微帧或 125  $\mu$ s 内）紧接着另一个数据包，那么可能会出现某些数据传输错误。

##### ■受影响的参数

N/A

##### ■触发条件

在进行带有 ZLP 的超速传输时，该故障将被触发。

##### ■影响范围

发生数据故障和较低的数据速度。

##### ■解决方案

该问题解决方法是，要确保在突发被使能的 USB IN 端点上传输 ZLP 和下一个数据包之间要有一定的时间间隔。如果不能通过数据源确保该条件，那么看到 EOP 条件时，可以通过使用 `CyU3PDmaChannelSetSuspend()` API 暂停相应的 USB DMA 套接字。接收到暂停回调时，便可以恢复通道操作。

##### ■修复状态

无修复。需要相应的解决方案。

#### 6. 当在 I<sup>2</sup>C 多主器件配置中将 I<sup>2</sup>C 模块作为一个主器件使用时，将发生总线冲突。

##### ■问题定义

在 I<sup>2</sup>C 多主器件配置中将 CX3 作为一个主器件使用时，会发生总线冲突。

##### ■受影响的参数

NA

##### ■触发条件

只有 CX3 I<sup>2</sup>C 模块运行于多主器件配置时，该故障才被触发。

##### ■影响范围

CX3 I<sup>2</sup>C 模块可以在 I<sup>2</sup>C 总线非空闲状态下发送数据，从而导致总线冲突。

##### ■解决方案

将 CX3 作为一个单主器件使用。

##### ■修复状态

无修复。

## 7. USB3.0 主机控制器的低功耗 U1 快速退出问题

### ■问题定义

CX3 器件进入低功耗 U1 状态后的 5  $\mu$ s 内再次切换到 U0 状态，有时候器件无法切换到 U0 状态，这样会导致 USB 复位事件。

### ■受影响的参数

NA

### ■触发条件

该故障在低功耗切换模式下被触发。

### ■影响范围

数据传输期间发生意外的 USB 热复位。

### ■解决方案

解决该问题的方法是，在 FW 中，数据传输期间禁用 LPM（链接电源管理）。

### ■修复状态

已证明固件解决方案是可靠的。

## 8. 在带有较差链接质量的主机上运行时，将发生 USB 数据破坏。

### ■问题定义

如果 CX3 运行于一个带有较差信号质量的 USB 3.0 链接上，该器件可能在任何 IN 端点（包括控制端点）上发送已损坏的数据。

### ■受影响的参数

NA

### ■触发条件

当 USB3.0 链接信号质量非常差时，该故障将被触发。

### ■影响范围

在任何 IN 端点（包括控制端点）上发生数据破坏。

### ■解决方案

应用固件需要执行错误恢复，具体是在接收到 CYU3P\_USBEPSS\_RESET\_EVT 事件（仅适用于 SDK 版本 1.3.3 或更高）时停止端点，然后在接收到 CLEAR\_FEATURE 请求时先停止，然后再重新启动 DMA 路径。

**注意：**更多有关应用固件的详细信息，请参阅 FX3 SDK 中提供的 [GpiftoUsb](#) 示例。

### ■修复状态

已证明固件解决方案是可靠的。

## 9. 器件将 USB 3.0 主机的 Rx 检测序列视为一个有效的 U1 退出 LFPS 突发。

### ■问题定义

CX3 器件中的 USB 3.0 PHY 使用一个电气空闲检测器来确定是否正在接收 LFPS。接收器没有检测到电气空闲条件的时长被定时，以便能够检测不同的 LFPS 突发。这样的实现使器件将 USB 主机的 Rx 检测序列视为一个有效的 U1 退出 LFPS 突发。

### ■受影响的参数

NA

### ■触发条件

当 CX3 上的 USB 3.0 链接状态机处于 U1 状态时，USB 主机将启动一个 Rx 检测序列，这时会触发该故障。由于主机只会在 RX 检测状态和 U2 状态下执行 Rx 检测序列，因此只有主机上的 USB 链接已切换到 U2 状态，而 CX3 上的链接仍处于 U1 状态时，才能发现该错误条件。

### ■影响范围

CX3 进入恢复模式过早，因此会发生一次恢复故障，接着是热复位和 USB 枚举。该序列可以重复多次，从而使数据传输发生故障。

### ■解决方案

可以配置 CX3，以便在主机进行状态转换前，CX3 会提前几微秒从 U1 转换到 U2。这样可以确保在主机尝试任何 Rx 检测序列前，该器件的链接已经处于 U2 状态。从而避免发生一次 U1 退出的错误检测。

### ■修复状态

在 SDK 库 1.3.4 和更高版本中实现了该解决方案。

## 10. 在频率为 400 kHz、占空比为 40/60 的条件下，违反了 I<sup>2</sup>C 数据有效 (t<sub>VD:DAT</sub>) 规范。

### ■问题定义

在频率为 400 kHz、占空比为 40/60 的条件下，I<sup>2</sup>C 数据有效 (t<sub>VD:DAT</sub>) 参数为 1.0625 μs，该数值超过了 I<sup>2</sup>C 规范中规定的 0.9 μs 限制。

### ■受影响的参数

不适用

### ■触发条件

只有在 I<sup>2</sup>C 时钟频率为 400 kHz、占空比为 40/60 的条件下，才发生该违规情况。

### ■影响范围

由于按照 400 kHz 的频率发送数据时，建立时间 (t<sub>SUDAT</sub>) 仍然满足宽广容限，所以 t<sub>vd:DAT</sub> 违规情况不会引起任何数据完整性问题。

### ■解决方案

无需解决方案。

### ■修复状态

无需修复。

**11. 在经过多个电源周期后，CX3 器件没有正确响应主机的端口能力请求。****■问题定义**

在多个电源周期内，有时 CX3 器件未能正确响应 USB 控制器的端口能力请求（链接数据包）。在这种情况下，CX3 没有收到 USB 控制器的后续端口配置请求，从而发生 SS 被禁用的状态。该器件无法从该状态恢复，并最终导致枚举故障发生。

**■受影响的参数**

不适用

**■触发条件**

当 CX3 给主机的端口能力请求提供了一个错误响应时，该故障将被触发。

**■影响范围**

经过多次重试，器件仍无法进行枚举。

**■解决方案**

由于主机没有将端口配置请求发送给 CX3 器件，因此器件中将触发一个端口配置请求超时中断。该中断在 FX3 SDK 1.3.4 和后续版本中得到处理，从而可为应用生成并发送一个 `CY_U3P_USB_EVENT_LMP_EXCH_FAIL` 事件。应该在用户应用中处理该事件，使之执行一次 USB 内部模块重启。请参阅知识库文章 ([KBA225778](#))，了解更多详细信息以及固件解决方案示例项目。

**■修复状态**

已证明这里建议的固件解决方案是可靠的。

## 文档修订记录页

文档标题: <b>CYUSB306X, EZ-USB™ CX3: MIPI CSI-2 至超速 USB 的桥接器控制器</b> 文档编号: <b>001-90719</b>				
修订版	ECN	变更者	提交日期	变更说明
**	4249122	LYAO	01/16/2014	本档版本号为 Rev**, 译自英文版 001-87516 Rev*E。
*A	4377177	YLIU	05/14/2014	本档版本号为 Rev*A, 译自英文版 001-87516 Rev*F。
*B	5639212	VGT	02/22/2017	已更新为新模板。 日落复审中进行。
*C	6501744	YYCA	03/12/2019	本档版本号为 Rev*C, 译自英文版 001-87516 Rev*N。

## 销售、解决方案和法律信息

### 全球销售和 design 支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要想找到最靠近您的办事处，请访问[赛普拉斯所在地](#)。

#### 产品

Arm® Cortex® 微控制器	<a href="http://cypress.com/arm">cypress.com/arm</a>
汽车级	<a href="http://cypress.com/automotive">cypress.com/automotive</a>
时钟与缓冲器	<a href="http://cypress.com/clocks">cypress.com/clocks</a>
接口	<a href="http://cypress.com/interface">cypress.com/interface</a>
物联网	<a href="http://cypress.com/iot">cypress.com/iot</a>
存储器	<a href="http://cypress.com/memory">cypress.com/memory</a>
微控制器	<a href="http://cypress.com/mcu">cypress.com/mcu</a>
PSoC	<a href="http://cypress.com/psoc">cypress.com/psoc</a>
电源管理 IC	<a href="http://cypress.com/pmhc">cypress.com/pmhc</a>
触摸感应	<a href="http://cypress.com/touch">cypress.com/touch</a>
USB 控制器	<a href="http://cypress.com/usb">cypress.com/usb</a>
无线连接	<a href="http://cypress.com/wireless">cypress.com/wireless</a>

#### PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

#### 赛普拉斯开发者社区

[社区](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

#### 技术支持

[cypress.com/support](http://cypress.com/support)

© 赛普拉斯半导体公司，2013-2019 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC（“赛普拉斯”）的财产。本文件，包括其包含或引用的任何软件或固件（“软件”），根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可（无再许可）：（1）在赛普拉斯特软件著作项下的下列许可：（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

**在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。**没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯并不承担任何由于使用赛普拉斯产品而引起的安全问题及安全漏洞的责任，例如未经授权的访问或使用赛普拉斯产品。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。（如果发现此类问题，赛普拉斯会提供勘误表）赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSOC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 [cypress.com](http://cypress.com) 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。