

分立式 CoolSiC™ MOSFET 的寄生导通行为

米勒电容引起的寄生导通通常被认为是当今碳化硅 MOSFET 的薄弱环节。为了避免这种效应，硬开关转换器通常采用负栅极电压关断。但是，这对于 CoolSiC™ MOSFET 也是必要的吗？

文：Klaus Sobe, 英飞凌科技股份有限公司 (奥地利)

引言

选择适当的栅极电压值是设计所有栅极驱动器的关键。凭借英飞凌的 CoolSiC™ MOSFET 技术，设计人员能够选择介于 18 V 和 15 V 之间的开通栅极电压值，从而将开关配置为具有极佳的载流能力或短路耐用性。另一方面，栅极电压关断值仅需确保器件保持安全关断即可。英飞凌鼓励设计人员在 0 V 下操作分立式 MOSFET，并从栅极驱动电路简化中受益。

为此，本文介绍了一种易于重现的方法来表征碳化硅 MOSFET 的敏感性，并介绍了使用分立式 CoolSiC™ MOSFET 所获得的测试结果。

寄生导通效应

对栅极的电感反馈和电容反馈可能导致半导体开关产生不必要的导通。如果使用了碳化硅 MOSFET，则通常考虑是米勒电容产生的电容反馈。图 1 便解释了这种效应。低边开关 S_2 的体二极管导通负载电流 I_L ，直至高边开关 S_1 导通。在负载电流换向到 S_1 之后， S_2 的漏源电压开始上升。在这个阶段，不断上升的漏极电位通过米勒电容 C_{GD} 上拉 S_2 的栅极电压。然后，栅极关断电阻试图抵消并拉低电压。但如果电阻值不足以降低电压，则电压可能超过阈值水平，从而导致击穿、增加开关损耗。

击穿事件的风险和严重程度取决于特定的操作条件和测量硬件。高母线电压、电压陡峭上升和高结温是最关键的工作点。这些条件不仅会更严重地上拉栅极电压，还会降低阈值。硬件方面的主要影响因素是：不必要的且与 C_{GD} 并联的寄生电路板电容，与 C_{GS} 并联的外部电容，栅极关断电压以及栅极关断电阻。

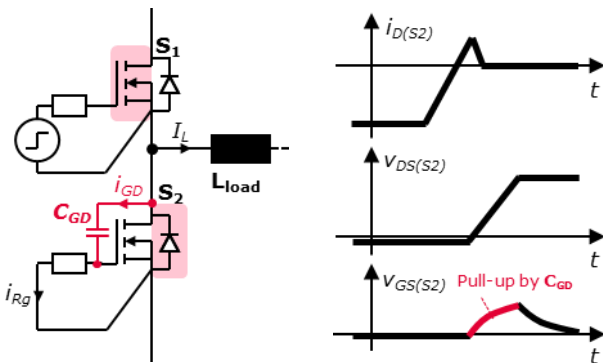


图 1：体二极管关断期间米勒电容 C_{GD} 的影响

表征设置和方法

设计人员经常会研究特定半导体开关的栅极-电荷曲线，来解其对寄生导通的敏感性。虽然这种方法相当简单——只需大致查看数据表即可——但却无法得出应用结论。其一大缺点在于栅极电荷在本质上是静态的，而寄生导通显然是动态效应。因此，我们在应用条件下，执行专门的表征测试，来评估 1200 V / 45mΩ CoolSiC™ MOSFET 在 TO-247 3 引脚和 4 引脚封装中的寄生导通行为。所有测试均在 0 V 栅极关断电压下进行。

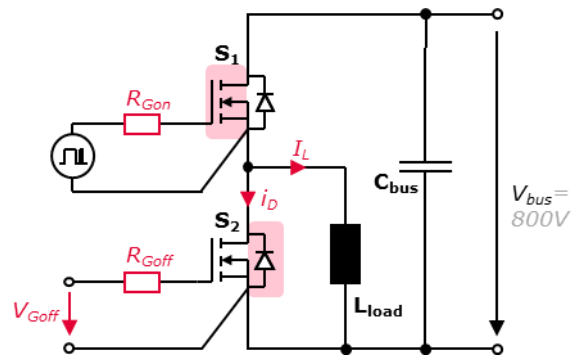


图 2：硬件设置：高边开关 S_1 用作“dv/dt 发生器”，低边开关 S_2 作为测试器件。测试旨在找到能够避免寄生导通的 S_2 最大栅极关断电阻。

半桥评估板的配置如图 2 的示意图所示。它主要是一个换向单元，其中低边开关是测试器件，高边开关用作 dv/dt 发生器。当高边器件导通时，低边器件上的漏极-源极电压上升，导致栅极电压增加（栅极关断电阻试图加以限制）。当然， dv_{DS}/dt 越低，栅极关断电阻越低，出现寄生导通的可能性越小。本实验旨在确定给定测试用例的临界栅极关断电阻值。这种所谓的临界栅极电阻就是与 0Ω 获得的参考波形相比导致 Q_{rr} 增加 10% 的值。10% 的阈值足以使我们获得可靠的测量数据，但同时它也足够小，在大多数应用中可忽略不计，参见图 3：在 100°C 下且 R_{Goff} 值不同时 1200 V / 45mΩ CoolSiC™ MOSFET 的波形示例。与参考波形（黑：0Ω）相比，其他波形的 Q_{rr} 增加了 10%（橙：12Ω）和 40%（红：22Ω）。 Q_{rr} 表示三个电荷的总和：（1）体二极管的反向恢复电荷；（2）半导体、布局和无源元件的电容电荷；（3）寄生导通的影响。

测试在不同温度、不同负载电流和不同电压斜率下进行。后者通过高边开关 S_1 的 R_{Gon} 进行调节。

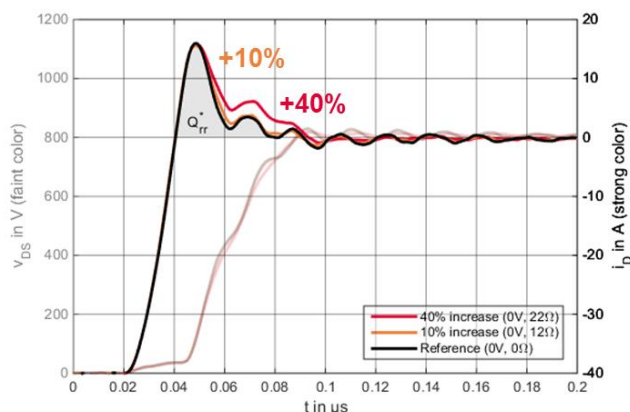


图 3: 在 100°C 下且 R_{Goff} 值不同时 1200 V / 45mΩ CoolSiC™ MOSFET 的波形示例。与参考波形 (黑: 0Ω) 相比, 其他波形的 Q_{rr}^* 增加了 10% (橙: 12Ω) 和 40% (红: 22Ω)。 Q_{rr}^* 表示三个电荷的总和: (1) 体二极管的反向恢复电荷; (2) 半导体、布局和无源元件的电容电荷; (3) 寄生导通的影响。

表征结果

在零负载电流下进行测试意味着测试器件的体二极管在开关瞬态之前没有正向偏置。未出现二极管恢复; 瞬态仅仅是电容的充电和放电。在这种情况下, 寄生电感中感应的电压作用不大。因此, TO-247 和 TO-247-4 引脚封装的性能是相同的。

图 4 概述了 800V 和 0A 下的测量结果。非常明显, 为避免出现寄生导通, 需要更低的 R_{Goff} , dv_{DS}/dt 越高, 温度就越高。值得一提的是, 即使在 50 V/ns 和 175°C 的条件下, 0 V 的栅极关断电压也足以防止寄生导通。如果无法选择极低的 R_{Goff} , 则可以使用具有有源米勒钳位功能的驱动器 (如 1EDC30I12MH)

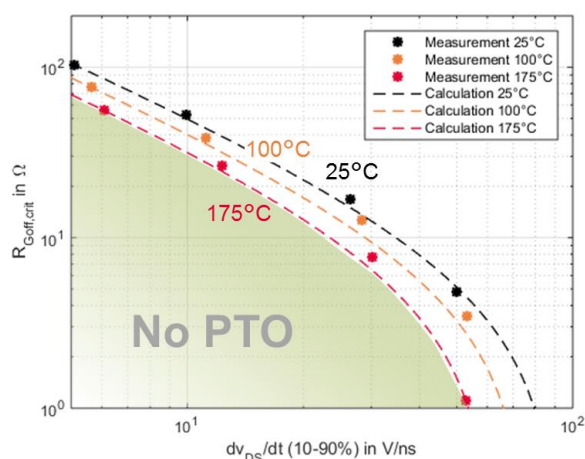


图 4: 在测 1200 V / 45mΩ CoolSiC™ MOSFET 的临界栅极电阻值与 dv_{DS}/dt 的函数关系。测量点是使用

0V 的栅极关断电压在 800V 和 0A 下获得的。虚线表示计算的趋势线。

在较高的负载电流水平下, 出现了从 S_2 的体二极管到 S_1 的 MOS 沟道的硬换向。由于存在二极管反向恢复和感应电压, 情况较为复杂。简单来说, 有三种效应发挥作用:

- 1) 体二极管恢复减慢了平均 dv_{DS}/dt , 缓解了寄生导通。
- 2) 换向回路电感和器件输出电容之间的振荡会局部增加 dv_{DS}/dt , 使情况更加严峻。
- 3) 假设采用标准 TO-247 封装, S_2 的一般源极端子的负反馈导致栅极电压降低, 增加了抗寄生导通的强度。

显然, 上述效果的权重取决于实际的硬件设置。在使用应用于本文所述所有测试的评估板时, 175°C 和 0 A 是最关键的条件。因此, 图 4 突出显示的无寄生导通的区域也适用于 40 A 测量——无论是 TO-247 还是 TO-247-4 引脚。

对高速开关应用的影响

如图 3: 在 100°C 下且 R_{Goff} 值不同时 1200 V / 45mΩ CoolSiC™ MOSFET 的波形示例。与参考波形 (黑: 0Ω) 相比, 其他波形的 Q_{rr}^* 增加了 10% (橙: 12Ω) 和 40% (红: 22Ω)。 Q_{rr}^* 表示三个电荷的总和: (1) 体二极管的反向恢复电荷; (2) 半导体、布局和无源元件的电容电荷; (3) 寄生导通的影响。所示, 由电容导通引起的直通电流和体二极管的反向恢复电流令人难以区分。不论是在二极管还是在开关上, 这两种效应都会减缓电压瞬变, 或使之变得平滑, 增加开关能量。对于需要最高开关速度的应用, 寄生导通会对性能 (类似于使用不当的续流二极管) 产生影响。

图 5 显示了在栅极上以 18/0 V 工作的各种碳化硅 MOSFET 技术可实现的最小导通开关损耗。并非所有器件都能够在这样的驱动条件下保持高速开关特性, 但结果证实 CoolSiC™ MOSFET 对寄生导通具有高抗扰度。

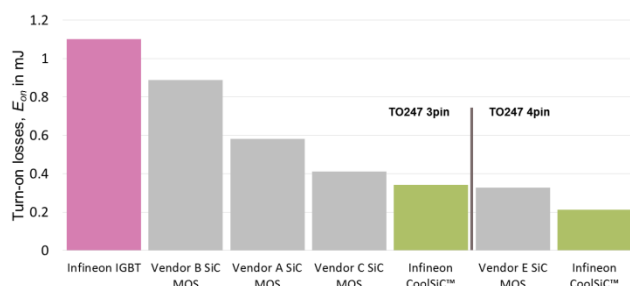


图 5: 在 800 V, 15 A 和 150°C 时, 不同 1200 V 碳化硅 MOSFET 技术可以实现的最小导通开关损耗。测试器件的标称导通电阻为 60-80mΩ, 在栅极上以 18/0 V 运行。

结论

本文介绍了一种简单的方法, 来表征功率半导体开关对米勒电容产生的寄生导通的敏感性。我们使用了在 800 V 总线电压和 50 V/ns 开关速度下运行的分立式 CoolSiC™ MOSFET 进行测试, 测试结果表明, 即使

在高速两电平转换器中，0 V 的栅极关断电压也是可行的。在研究开关电压仅为母线电压一半的三电平电路时，情况得到彻底缓解。在这种情况下，无论栅极电阻值是多少，CoolSiC™ MOSFET 几乎都没有电容导通。

假设有一个精心设计、栅极-漏极电容极低的 PCB 布局，这时英飞凌鼓励电力电子工程师使用 0 V 的栅极关断电压来操作分立式 CoolSiC™ MOSFET，这可以在不影响性能的同时，简化栅极驱动设计。

参考文献

- [1] K. Sobe et al, "Characterization of the parasitic turn-on behavior of discrete CoolSiC™ MOSFETs", PCIM Europe 2019, Nuremberg, Germany, May 2018
- [2] T. Basler et al, "Practical Aspects and Body Diode Robustness of a 1200 V SiC Trench MOSFET", PCIM Europe 2018, Nuremberg, Germany, June 2018
- [3] Infineon AN-2006-01: "Driving IGBTs with unipolar gate voltage", Application Note, December 2005
- [4] S. Jahdi et al, "Investigation of parasitic turn-ON in silicon IGBT and Silicon Carbide MOSFET devices: A technology evaluation", ECCE-Europe 2015, Geneva, Switzerland, September 2015
- [5] Infineon AN-2017-44: "1200V Highspeed3 IGBT in TO-247PLUS Evaluation Board", Application Note (rev 1), November 2017