

Everspin 社製 4M ビット SPI MRAM (MR2xH40) からサイプレスの 4M ビット SPI F-RAM (CY15B104Q) への置換え

著者: Shivendra Singh

関連プロジェクト: 該当なし

関連製品ファミリ: CY15B104Q

ソフトウェア バージョン: 該当なし

関連アプリケーション ノート: [AN304](#)、[AN87352](#)

本アプリケーション ノートの最新版を入手するには www.cypress.com/go/AN96592 へアクセスしてください。

AN96592 は Everspin 社製 4M ビット SPI MRAM (MR2xH40) から、高信頼性かつ高エネルギー効率のサイプレスの 4M ビット SPI F-RAM (CY15B104Q) へ置き換える際の利点および重要な注意点について説明します。

1 はじめに

サイプレスの SPI F-RAM は高度な強誘電体プロセスを適用したシリアル不揮発性メモリです。世界で最もエネルギー効率の良い高性能かつ高信頼性の不揮発性 RAM ソリューションを提供します。F-RAM は、シリアル EEPROM、フラッシュや MRAM などの他のシリアル不揮発性メモリと比べて、複雑さ、オーバーヘッド、システム レベルの信頼性関連問題を回避できます。シリアル EEPROM やフラッシュ メモリと違って、F-RAM は書込み遅延 (NoDelay™) を起こさずに、バス速度で書込み動作を実行します。データは F-RAM アレイに直接書き込まれ、次の書込みアクセスの前にデバイスの準備ができていないかを確認するデータポーリングを必要とせずに、直ぐに次のバス サイクルを開始できます。

サイプレスの F-RAM 製品は、EEPROM やフラッシュなどの一般的なシリアル不揮発性メモリよりも桁違いに多い 10^{14} のサイクルという、ほぼ無限と呼べる耐久性を提供しています。また、F-RAM はシリアル EEPROM、フラッシュや MRAM メモリよりも低消費電力です。さらに、F-RAM アレイに格納されたデータは、磁場環境による破壊が起きません。このため、F-RAM は、磁場環境で動作する大部分の産業用アプリケーションの重要なデータログ保管を行う不揮発性メモリとして、最適な製品です。代替ソリューションとして考えられる SPI MRAM は、情報を格納する際に磁気ストレージ エLEMENT (強磁性プレート) を使用しているため、データ破損の原因となりうるいかなる磁場に対して非常にセンシティブに影響を受けます。

本アプリケーション ノートでは 4M ビット SPI MRAM (MR2xH40) と 4M ビット SPI F-RAM (CY15B104Q) との相違点をハイライトして説明します。MR2xH40 から CY15B104Q への置き換える際には、これらの相違点を必ず考慮してください。

SPI F-RAM 設計の詳細については、「[AN304 - SPI Guide for F-RAM™](#)」アプリケーション ノートを参照してください。

シリアル EEPROM に比べたサイプレスの F-RAM の利点については、「[AN87352-F-RAM™ for Smart E-Meters](#)」アプリケーション ノートを参照してください。

2 4M ビット SPI MRAM から 4M ビット SPI F-RAM への置換え

以下のセクションでは 4M ビット SPI MRAM と 4M ビット SPI F-RAM 主要な相違点にフォーカスして、SPI MRAM から SPI F-RAM へ置き換える際のそれらの互換性を説明します。

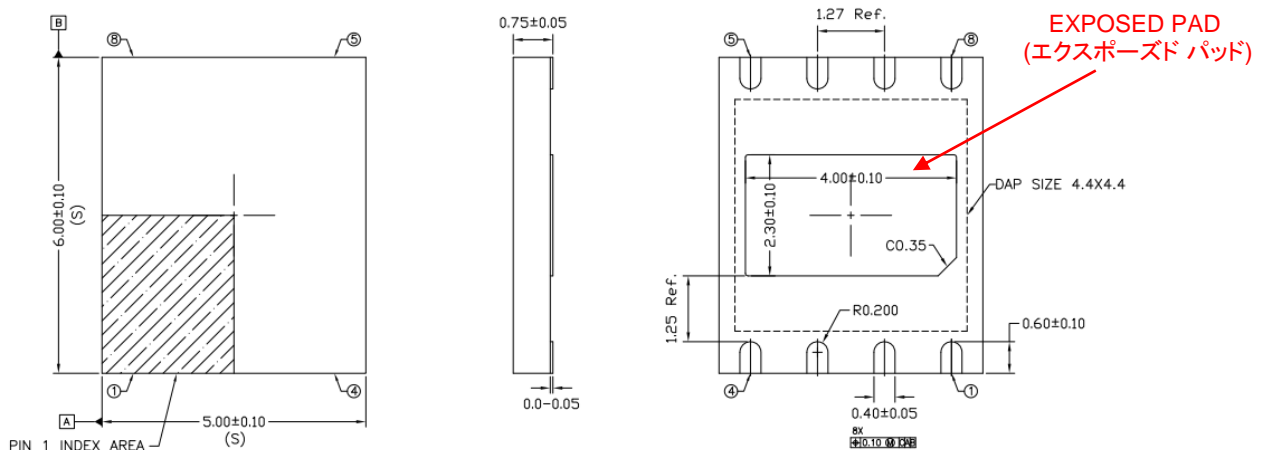
2.1 ピンおよびパッケージの互換性

サイプレスの SPI F-RAM は 2 つの業界標準パッケージ (8 ピン SOIC および 8 ピン DFN) で使用可能: 8 ピン SOIC および 8 ピン DFN。これらの標準的かつ広範囲用途のパッケージの採用により、サイプレスの SPI F-RAM はシステムの性能に影響せずに、すべての既存 MRAM ソケットのドロップイン代替品となれます。さらに、サイプレスの F-RAM ソリューションは、エネルギー効率と磁気耐性の点で、システムの高信頼化を実現します。[表 1](#) は主な相違点およびそれらの互換性を説明します。

表 1. ピンとパッケージの比較

特長／機能	SPI MRAM (MR2xH40)	SPI F-RAM (CY15B104Q)	コメント
8ピン DFN エクスポートパッド	V _{SS} 以外は何も接続しないでください	接続なし	F-RAM の 8 ピン DFN パッケージのエクスポートパッドは NC (未接続) パッド。そのため、このパッドを開放のままにするか、または V _{SS} /V _{DD} に接続することが可能 サイプレスはプリント基板上に F-RAM DFN エクスポートパッドのはんだづけは推奨しない
8ピン パッケージ	8ピン DFN, 8ピン DFN (小型フラグ)	8ピン DFN, 8ピン SOIC	図 2 と図 3 に示されている MRAM の両方の 8ピン DFN パッケージは図 1 に示されている F-RAM の 8ピン DFN パッケージと互換性あり SPI F-RAM は 8ピン SOIC パッケージもサポート

図 1. 4Mビット SPI F-RAM 8ピン DFN (5mm × 6mm × 0.75mm) パッケージ アウトライン



SPI F-RAM のエクスポートパッドはダイに接続されないため、開放のままにする必要があります。SPI MRAM から SPI F-RAM に移行する際に、SPI F-RAM DFN パッケージのエクスポートパッドをプリント基板上にはんだづけしないよう、十分注意してください。はんだづけした場合、SPI F-RAM ダイが過度の熱にさらされ、フェイル ビットや損失マージンを引き起こす可能性があります。

図 2 と図 3 は、8ピン DFN と 8ピン DFN (小型フラグ) パッケージのための Everspin 社製の 4Mビット SPI MRAM パッケージ アウトラインを示します。4Mビット SPI F-RAM 8ピン DFN パッケージは、これらの 2 つのパッケージのフットプリントに直接はんだ付けすることができます。

図 2. 4Mビット SPI MRAM 8ピン DFN パッケージ アウトライン

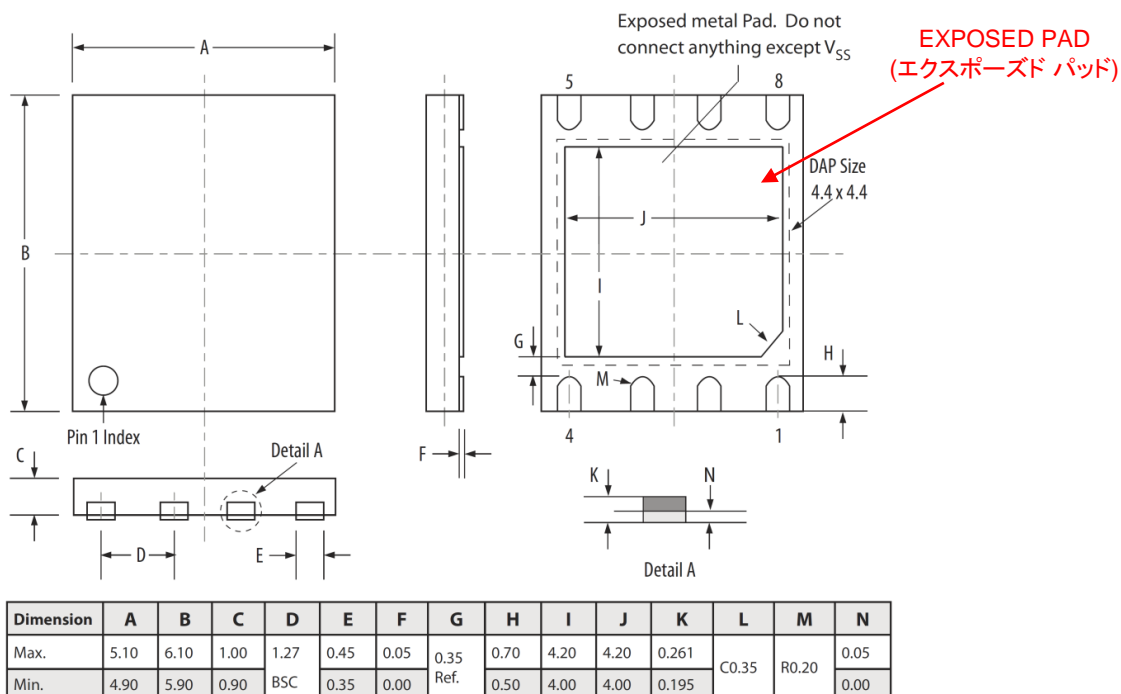
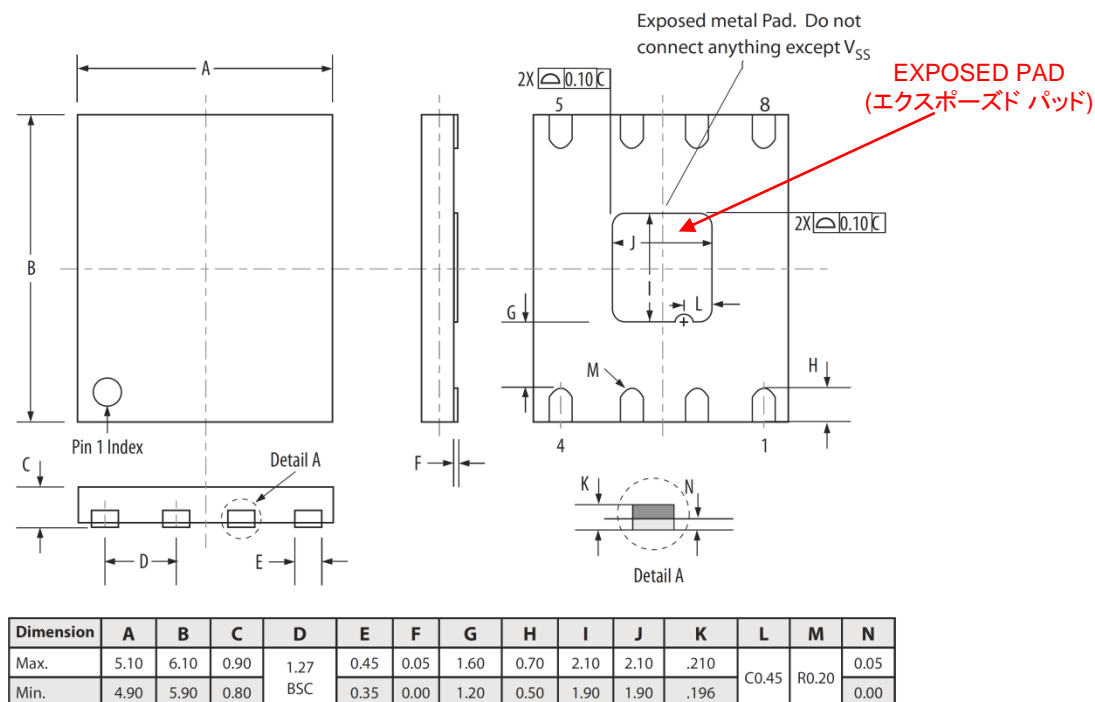


図 3. 4Mビット SPI MRAM 8ピン DFN (小型フラグ) パッケージ アウトライン



注: 4Mビット SPI F-RAM DFN パッケージ の高さは、4Mビット SPI MRAM パッケージ DFN パッケージより低く、0.2 mm です。これは、コンポーネントの高さに制限のあるシステムにとって利点となります。

2.2 コマンド (オペコード) の互換性

表 2 は 4M ビット SPI MRAM および SPI F-RAM アクセス コマンド(オペコード) とその互換性を示しています。

表 2. オペコードの比較

コマンド オペコード (16 進数)	コマンドの説明	SPI MRAM (MR2xH40)	SPI F-RAM (CY15B104Q)	コメント
WREN (06h)	書き込みイネーブル ラッチ セット	√	√	同一機能
WRDI (04h)	書き込みイネーブル ラッチのリセット	√	√	
RDSR (05h)	ステータス レジスタ読出し	√	√	
WRSR (01h)	ステータス レジスタの書き込み	√	√	
READ (03h)	メモリ データの読出し	√	√	
FSTRD (0Bh)	メモリ データの高速読出し	X	√	4M ビット SPI MRAM はこのコマンドをサポートしない
WRITE (02h)	メモリ データの書き込み	√	√	同一機能
SLEEP (B9h)	スリープ モードへの移行	√	√	4M ビット SPI MRAM は、スリープに移行するために t_{DP} (3 μ s) がかかる
WAKE (ABh)	スリープ モード終了	√	X	4M ビット SPI F-RAM はこのコマンドをサポートしない。 MRAM から F-RAM への置換えのためにソフトウェアの更新は不要。これは、 \overline{CS} が HIGH から LOW へトグルし、その入力として送られた後続のウェイク命令を無視したときに、SPI F-RAM はウェイクアップするためである
RDID (9Fh)	デバイス ID の読出し	X	√	4M ビット SPI MRAM はこの機能をサポートしない

2.3 ステータス レジスタ互換性

4M ビット SPI MRAM と SPI F-RAM の場合、ステータス レジスタ アクセスは同様です。ただし、ステータスレジスタの読出しが返す値は、ビットの位置によって 2 つの製品の間で異なる可能性があります。例えば、SPI MRAM ステータス レジスタの「Don't Care」(ドント ケア) ビットは書き込み可能であり、「0」か「1」を返しますが、SPI F-RAM ステータス レジスタの「Don't Care」ビットは読出し専用ビットであり、常に「0」を返します。表 3 は 2 つの製品のステータス レジスタ ビットの定義およびそれらの互換性を示します。

表 3. ステータス レジスタ 比較

ステータス レジスタ	SPI MRAM (MR2xH40)	SPI F-RAM (CY15B104Q)	コメント
ビット 0	ドント ケア	ドント ケア(0)	このビットは書き込み不可であり、読み出す時に常に「0」を返す。このビットは、SPI MRAM で修正可能
ビット 1	WEL	WEL	同一の動作
ビット 2	BP0	BP0	同一の動作
ビット 3	BP1	BP1	同一の動作
ビット 4	ドント ケア	ドント ケア(0)	これらのビットは SPI F-RAM で読出し専用ビットであり、読み出す時に常に「0」を返す。このビットは、SPI MRAM で修正可能
ビット 5	ドント ケア	ドント ケア(0)	
ビット 6	ドント ケア	ドント ケア(0)	このビットは SPI F-RAM で読出し専用ビットであり、読み出す時に常に「1」を返す。このビットは、SPI MRAM で修正可能

ステータスレジスタ	SPI MRAM (MR2xH40)	SPI F-RAM (CY15B104Q)	コメント
ビット 7	SRWD	WPEN	同一の動作

2.4 デバイス仕様の互換性

このセクションでは、表 4 として 2 つの製品のすべての仕様の相違を示します。相違の大部分は、4Mビット SPI MRAM から 4Mビット SPI F-RAM へ置き換える際に、信号の完全性、エネルギー効率、および信頼性について、システム パラメータを調整することによって改善可能な事項です。しかし、SPI MRAM を SPI F-RAM と入れ替える前に、システム レベルでの分析を保証するために必要なパラメータがあります。このパラメータとして、出力負荷、起動時間、および電源電圧 (電源投入および電源切断) が挙げられます。

表 4. デバイス 仕様の比較

パラメータ	説明	SPI MRAM (MR2xH40)	SPI F-RAM (CY15B104Q)	コメント
DC パラメータ				
V_{DD}	電源電圧	3.0 V ~ 3.6 V	2.0 V ~ 3.6 V	動作範囲は SPI F-RAM の方が広い
V_{IH}	ハイレベル入力電圧	2.2 V ~ $V_{DD}+0.3$ V	$0.7 \times V_{DD}$ ~ $V_{DD}+0.3$ V	SPI F-RAM のための V_{IH} (最小) は 3.0 V V_{DD} において 2.1 V であり、優れている
V_{IL}	ローレベル入力電圧	-0.5 V ~ 0.8 V	-0.3 V ~ $0.3 \times V_{DD}$	SPI F-RAM のための V_{IL} (最大) は 3.0 V V_{DD} において 0.9 V であり、優れている。 V_{IL} (最小) は -0.3 V であり、SPI F-RAM の方が最小値では狭い 絶対にシステムとして、F-RAM 入力ピン上のスイング信号が -0.3 V 以下にならないよう配慮してください
V_{OH}	ハイレベル出力電圧	2.4 V (最小)、 $I_{OH} = -4$ mA; $V_{DD}-0.2$ V (最小)、 $I_{OH} = -100$ μ A	2.4 V (最小)、 $I_{OH} = -1$ mA $V_{DD}-0.2$ V (最小)、 $I_{OH} = -100$ μ A	一般的なシステムコンフィギュレーションで 4Mビット SPI MRAM から 4Mビット SPI F-RAM へ移行する場合、変更は不要 ただし、負荷の高いシステム バスでは V_{OH} が入力のための論理レベルの範囲内に必ず収まるよう配慮してください
V_{OL}	ローレベル出力電圧	0.4 V (最大)、 $I_{OL} = +4$ mA; 0.2 V (最大)、 $I_{OL} = +100$ μ A	0.4 V (最大)、 $I_{OL} = +2$ mA; 0.2 V (最大)、 $I_{OL} = +150$ μ A	一般的なシステムコンフィギュレーションで 4Mビット SPI MRAM から 4Mビット SPI F-RAM へ移行する場合、変更は不要。 ただし、負荷の高いシステム バスでは V_{OH} が入力のための論理レベルの範囲内に必ず収まるよう配慮してください
I_{DDR}	アクティブ読出し電流	17 mA, 40 MHz	3.0 mA, 40 MHz	読み出し動作中の SPI F-RAM の消費電流は、82%未満
I_{DDW}	アクティブ書込み電流	42 mA, 40 MHz	3.0 mA, 40 MHz	書き込み動作中の SPI F-RAM の消費電流は、93%未満
I_{SB}	スタンバイ電流	180 μ A	250 μ A	スタンバイモードでの SPI F-RAM の消費電流は、+39%より多い値
I_{ZZ}	スリープ モード電流	40 μ A	8 μ A	スリープモードでの SPI F-RAM の消費電流は、80%より少ない値
H_{max_write}	書込み中の最大磁場強度	12000 A/m	該当なし	SPI F-RAM は磁場に影響されない。従って、F-RAM データ はどんな磁場にも破壊されない

パラメータ	説明	SPI MRAM (MR2xH40)	SPI F-RAM (CY15B104Q)	コメント
$H_{\text{max_read}}$	読みまたはスタンバイ中の最大磁場強度	12000 A/m	該当なし	
I_{OUT}	DC 出力電流 ピンにつき	±20 mA	±15 mA	これはデバイスに対する絶対最大定格。このパラメータはその動作範囲でいかなるデバイスの動作にも影響を与えない
タイミング パラメータ				
t_{DP}	スリープ モードへの移行の時間	3 μs	該当なし	SPI F-RAM は、 $\overline{\text{CS}}$ コマンドが入力した後に HIGH へ LOW をトグルすると直ぐにスリープに移行する
t_{PU}	起動 (V_{DD} 最少値から最初のアクセスへ)	400 μs	1000 μs	一般的に、ホスト コントローラはブット アップするには 1000 μs 以上を要する。システムは、SPI F-RAM により長い t_{PU} 時間の影響をレビューして、それに応じてタイミングを調整する必要がある
$t_{\text{REC}}(t_{\text{RDP}})$	スリープ モードからの復帰時間	$t_{\text{RDP}} = 400 \mu\text{s}$	$t_{\text{REC}} = 450 \mu\text{s}$	システムは、SPI F-RAM のより長いウェイクアップ時間の影響をレビューして、それに応じてタイミングを調整する必要がある
t_{OD}	出力ディセーブル時間	$t_{\text{DIS}} = 12 \text{ ns}$ (最小)	$t_{\text{OD}} = 12 \text{ ns}$ (最大)	<p>SPI F-RAM はこれを最大値として定義するが、SPI MRAM はこれを最小値として定義</p> <p>最大値は、デバイスが 12 ns 以内に出力をリリースすることを確認する。最小値は、デバイスが 12 ns 後にのみ出力をリリースすることを確認する</p> <p>最大値は、バスがいつアクセスに利用できるかについて決定するために、システムにより良いと仮定される</p>
電源パラメータ				
V_{WI}	書き込み禁止電圧	2.2 V	該当なし	V_{DD} が V_{DD} 最小値の制限以下に落ちるとすぐに、PI F-RAM アクセスは禁止される
t_{VR}	V_{DD} 電源投入時 ランプレート	未指定	50 $\mu\text{s/V}$	システムは、 V_{DD} 電源投入時ランプレートがデータシート仕様以内であることを確認する必要がある
t_{VF}	V_{DD} 電源切断時 ランプレート	未指定	100 $\mu\text{s/V}$	システムは、 V_{DD} 電源切断時のランプレートがデータシート仕様以内であることを確認する必要がある
t_{PD}	最後のアクセス ($\overline{\text{CS}}$ HIGH)から電源切断時 V_{DD} (最小) までの時間	未指定	0 μs	SPI MRAM のために指定されていない。SPI F-RAM の電源は、最後のビットアクセスの直後にオフにすることが可能

注 2: この表にリストされていない他のすべての AC/DC パラメータは同等です。

図 4. 4Mビット SPI F-RAM 電源サイクル タイミング

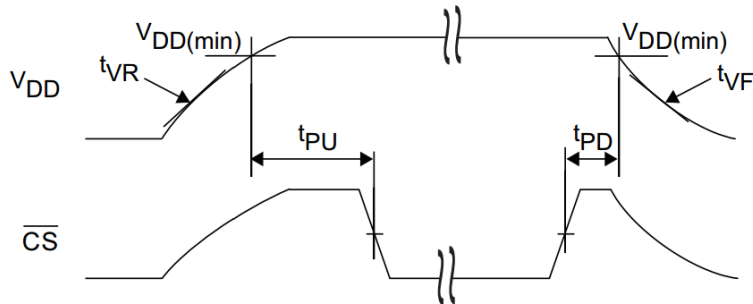
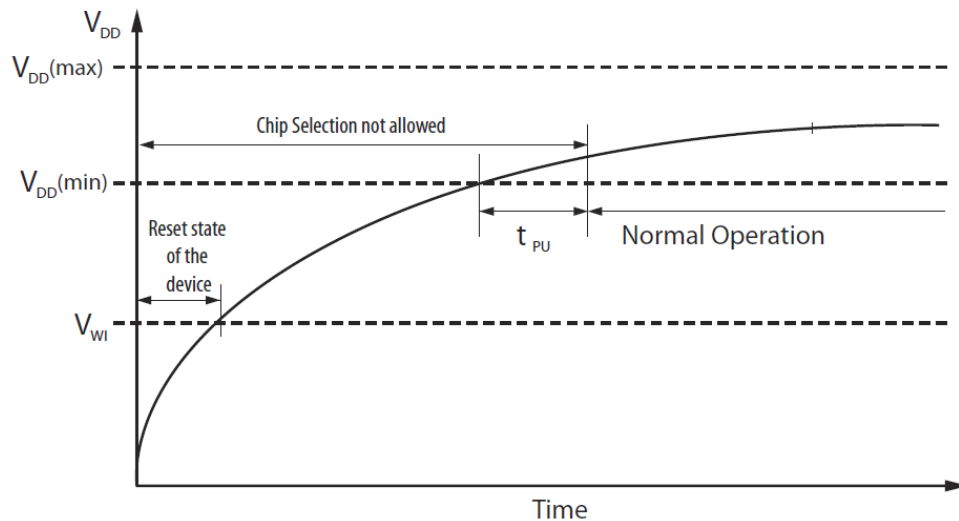


図 5. 4Mビット SPI MRAM 電源サイクル タイミング



3 まとめ

Everspin 社製 4Mビット SPI MRAM (MR2xH40) からサイプレスの 4Mビット SPI F-RAM (CY15B104Q) への置換えはシステムの信頼性およびエネルギー効率を向上させます。サイプレスの 4Mビット SPI F-RAM 標準ピンとパッケージ コンフィギュレーション、SPI 命令セット (オペコード) および電気的な互換は移行を簡略化します。本アプリケーション ノートでは 2 つの製品の違いがハイライトされています。これらの違いは考慮される必要があるが、一般的に大部分のアプリケーションの移行のためにゲーティングされません。

4 関連資料

4.1 アプリケーション ノート

- [AN304 - SPI Guide for F-RAM™](#)
- [AN87352 - F-RAM™ for Smart E-Meters](#)

著者について

氏名: Shivendra Singh

役職: アプリケーション エンジニア主任

改訂履歴

文書名: AN96592 – Everspin 社製 4M ビット SPI MRAM (MR2xH40) からサイプレスの 4M ビット SPI F-RAM (CY15B104Q) への置換え

文書番号: 001-98306

版	ECN	変更者	発行日	変更内容
**	4843796	HZEN	07/23/2015	これは英語版 001-96592 Rev. ** を翻訳した日本語版 001-98306 Rev. ** です。
*A	5077305	SSAS	01/08/2016	これは英語版 001-96592 Rev. *A を翻訳した日本語版 001-98306 Rev. *A です。 表 4 は、論理レベル (V_{IH} 、 V_{IL} 、 V_{OH} 、 V_{OL}) の定義を更新しました。
*B	5135253	SSAS	02/12/2016	これは英語版 001-96592 Rev. *A を翻訳した日本語版 001-98306 Rev. *A です。 はじめにに含まれていたタイプミスを更新しました。
*C	6281010	SSAS	08/14/2018	これは英語版 001-96592 Rev. *B を翻訳した日本語版 001-98306 Rev. *B です。

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

Arm® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス/RF	cypress.com/wireless

PSoC®ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

サイプレス開発者コミュニティ

[コミュニティ](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

テクニカル サポート

cypress.com/support



Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2015-2018. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下、「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア（以下、「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が伴っておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、（1）本ソフトウェアの著作権に基づき、（a）ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに（b）Cypress のハードウェア製品ユニットに用いるためにのみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに（2）本ソフトウェア（Cypress により提供され、修正がなされていないもの）に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェアに関しても、明示又は黙示をとわず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って、Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず、Cypress は、Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて、本書面に記載された製品には、エラーと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり、公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためにのみ提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本来目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、WICED、PSoC、CapSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、cypress.com を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。