

CY27410 による PCI Express のタイミング課題の解決

著者: Amitava Banerjee、Hiromu Takehara

関連プロジェクト: なし

関連製品ファミリ: CY27410

関連アプリケーション ノート: AN94024、AN94074

AN93892 は PCI Express インターフェースのタイミング課題を解決するサイプレスの最新製品 CY27410 クロック デバイスを紹介します。デバイスは最大 700MHz で 1ps 以下のジッタ性能を達成し、8 本の差動出力と 4 本のシングルエンド出力にクロックを生成します。高速システム デザインの視点からは、CY27410 は単一のクロック ソースが多機能のモジュール システムで複数の PCI Express 入力に分配されるようにクロック バッファ方式を簡素化します。

はじめに

サイプレスの最新世代 4PLL クロック デバイス CY27410 は PCI Express (PCIe) ベースの多機能モジュール システムに最適です。CY27410 は最大 700MHz で 1ps 以下のジッタ性能を達成し、8 本の差動出力と 4 本のシングルエンド出力にクロックを生成します。

デバイスのアーキテクチャは、単一の IC に 4 個の低ジッタ PLL の周波数合成機能を統合するサイプレスの実績のある S8™ 技術に基づいています。デザインの柔軟性を最大限にするために、8 本の差動ピンそれぞれを任意の信号形式および I/O 電圧に対応するよう 8 本の LVCMOS クロックに設定することができます。

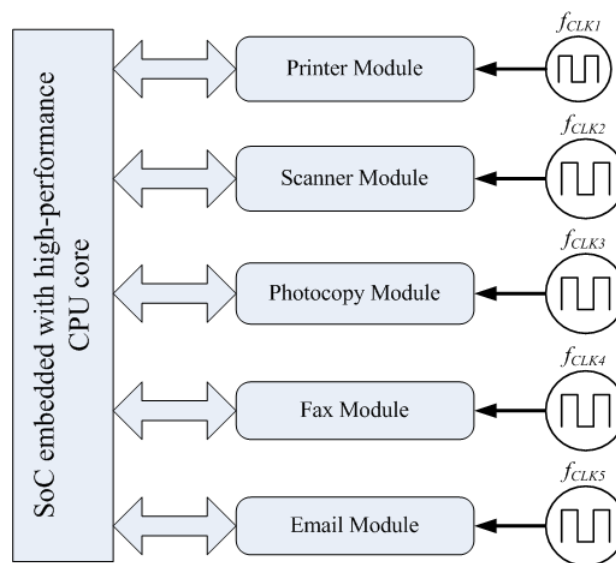
高速システム デザインの視点からは、このアーキテクチャは単一の IC からの複数のクロック信号を PCIe インターフェースに同期して適用することが可能であり、クロック バッファ方式を簡素化します。これによりクロック バッファ、レベル変換器、水晶発振器など個々の IC で構成していたものを単一のデバイスに置き換えることができ、コストやプリント基板面積、消費電力を削減することができます。

CY27410 の特長: 設定可能な周波数、電圧、I/O 規格

CY27410 はマルチファンクション プリンター (MFP) などアプリケーションに特化した機器を主な対象としています。MFP の ASIC または SoC モジュールは PCIe スタックを内蔵しており、システム デザインを簡素化します。MFP 機能モジュールの標準的なクロック供給インターフェースを図 1 に示します。

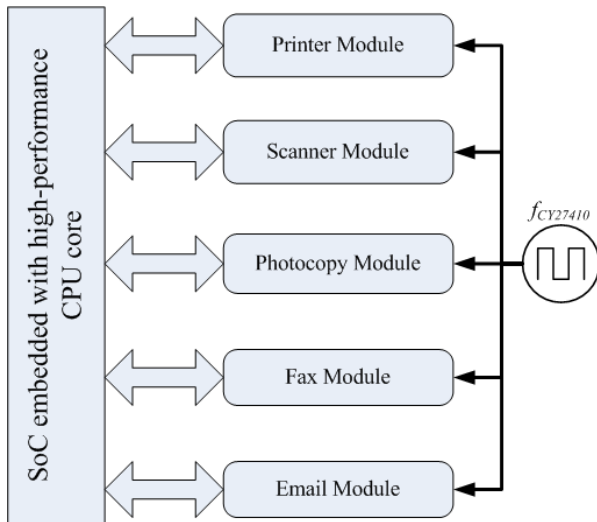
図に示すように複数のモジュールに必要とされる各種のクロックは異なる形式を持っていますが、中央のクロック生成デバイスと同期化されています。各モジュールのクロック要件は個別のクロック ジェネレータで満たされます。このクロック供給方法は複数の個別のデバイスを必要とし、プリント基板面積や部品定数の増加、消費電力、コストへ大きな影響を与えます。

図 1. 各種クロックで駆動される標準的なマルチファンクション プリンター モジュール



このような複雑なシステム デザインを設計するために CY27410 を用いることは良い解決策となります。図 2 では、図 1 に示したすべての個別クロック ソースは単一の CY27410 クロック ジェネレータと置き換えられます。

図 2. CY27410 がマルチファンクション プリンターで
使用されるシステム ブロック図



CY27410 は混合形式のクロック要件を容易に満たしています。単一の水晶発振器または外部から供給されるリファレンス クロックを元に周波数が合成され、8 本の独立した差動 (LVDS、LVPECL、HCSL、CML) クロックおよび 4 本のシングルエンド (LVCMOS) クロックを供給できます。デバイス独自のジッタ性能は 1ps 未満で、位相ノイズ帯域幅は 12kHz~20MHz です。さらに出力ドライバーの電圧を 1.8V、2.5V、3.3V から独立に選択することができ、デザインの柔軟性が高くなります。CY27410 は PCIe Gen 2.0 と 3.0 リファレンス クロックとして PCIe に準拠したスペクトラム拡散変調に対応しています。最新世代の PCIe 仕様の一覧を表 1 に示します。

表 1. PCIe リンクの特性

PCIe バージョン	公称ビットレート	レーン毎のデータスループット	最大データスループット (32レーン)	リリース年
2.1	5.0Gbps	1Gbps	32Gbps	2007
3.0	8.0Gbps	2Gbps	64Gbps	2010

クロック ジッタの原因となる各種ソース

CY27410 はシステム レベルの PCIe ジッタ仕様を満たしているため PCIe ベースのシステムに適しています。これらのシステム レベルおよび IC レベル ジッタ仕様を表 2 に示します。

表 2. PCIe アプリケーションのトランスミッターとレシーバーの
ジッタ仕様

システム/ デバイス	TX/RX リファレンス 周波数	スペクトラム拡散	RMS ジッタ仕様
PCIe 3.0	100MHz	0.5% (下方拡散)	1.0ps
CY27410	100MHz	0~0.5% (下方拡散)	< 1.0ps

システム設計の制約を適切に守らないと、クロック IC のジッタ性能が大きく影響されることがあります。悪化するクロック ジッタの原因となった一般的なノイズ ソースは以下の通りです。

- 基板に搭載する電圧レギュレータがバック/ブースト タイプの回路であれば、スイッチング周波数とその高調波がプリント基板にノイズを誘導するため、クロック ライン上のノイズが増加します。
- DSP/FPGA/SoCなどのインターフェースICの入出力バッファは非常に高速に切り替わることがあります。クロック ICへの電源ラインがインターフェース スwitchング デバイスの電源から適切に分離されないと、クロック出力にノイズを誘導します。
- 2本の近接するクロック ライン間に適切なシールドがないと、2本の相互インダクタンスがクロストークを発生させクロック ジッタを増加させます。

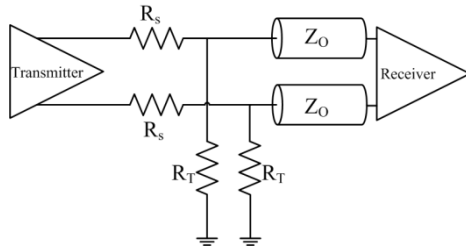
過剰なクロック ジッタでクロックは潜在的に意図した PCIe ベース アプリケーションに適さなくなり、システム ジッタのマージンに影響したりビット エラー レートが増加したりします。そのためシステム設計者は適切な設計ガイドラインを守り、電源層やグランド層、高速信号ラインの適切にレイアウトすることが重要です。

HCSL I/O 規格

CY27410 は PCIe インターフェースで 100MHz 高速電流ステアリング ロジック (HCSL) 出力に対応しています。HCSL はオープンソースのトランジスタからなる電流源の差動出力規格です。この未終端の電流源はグラウンドに接続した外部 33Ω 直列抵抗 (R_s) と 50Ω 終端抵抗 (R_T) で終端されると、25mA 電流を駆動します (図 3 を参照してください)。

HCSL ドライバーはスイッチング時間が短い高インピーダンス出力です。 R_s 抵抗はプリント基板上で微調整してオーバーシュートおよびリングングを減少させます。CY27410 の HCSL ドライバーは必要なスイッチング速度および PCIe アプリケーションの I/O 規格要件を満たす位相ノイズ性能を実現します。

図 3. ポイントツーポイントの PCIe 接続を使用したアプリケーションの HCSL 終端



スペクトラム拡散クロック ソース

高速クロック ジェネレータは他の信号ライン上にノイズを発生させてジッタを引き起こす電磁妨害 (EMI) のソースとなっています。そのため CY27410 はプログラム可能なスペクトラム拡散機能を備えています。

スペクトラム拡散をするクロック供給は PCIe クロック ソースの注意事項です。スペクトラム拡散では、高い周波数クロックを低い周波数の信号で変調して幅広い周波数にわたって輻射エネルギーを拡散させます。この技術はスペクトラム拡散クロックによって駆動された高周波ラインからの輻射を低減させます。

PCIe デバイスは、リファレンス クロックを使って 30~33kHz のスペクトラム拡散変調速度および 0~-0.5% の変調振幅でデータを確実に送信することと規定されています。CY27410 は 30kHz~60kHz の変調速度および 0.1%~5% の変調振幅に対応しています。

PCIe アプリケーションでは各デバイスが他のデバイスとのビット レート偏差が $\pm 300\text{ppm}$ を超えないようにデータを送信しなければなりません。したがってスペクトラム拡散を有効にする場合、両方のデバイスに同じリファレンス クロックを同期して供給する必要があります。表 3 は CY27410 スペクトラム拡散クロック出力の主な標準的 AC 特性です。

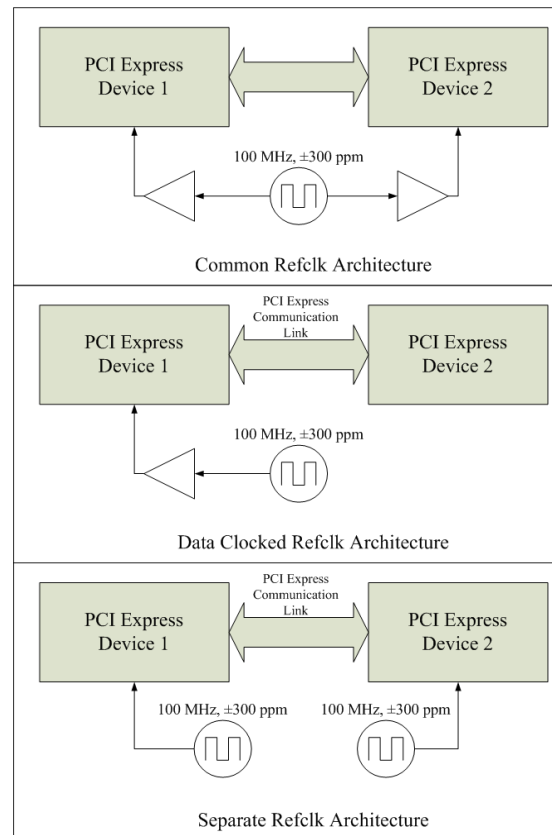
表 3. CY27410 のスペクトラム拡散を有効にしたクロック出力の AC 電氣的仕様

AC 特性	条件	仕様
平均クロック周期の精度 (100MHz)	差動波形、スペクトラム拡散が有効、下方拡散 0.5% で測定	-300ppm~2800ppm
絶対周期		9.874ns~10.203ns
付加位相ノイズ		0.4ps (RMS)

PCIe のクロック アーキテクチャ

CY27410 は PCIe クロック アーキテクチャの 3 種類にすべて対応しています (共通 Refclk、個別 Refclk、データ クロック供給 Refclk)。図 4 に 3 つのアーキテクチャのブロック図を示します。

図 4. PCIe インターフェースのクロック アーキテクチャ



共通リファレンス クロック (共通 Refclk) アーキテクチャはスペクトラム拡散クロック供給を使用して EMI を減少させる最も一般的なアーキテクチャです。このアーキテクチャの要件の通りに、CY27410 クロック ソースをあらゆる PCIe デバイスに供給しながら複数のクロック出力間の最小スキューを維持することができます。

データ クロック供給リファレンス クロック (データ クロック供給 Refclk) アーキテクチャはトランスミッターに配置されたクロック ソースを 1 つのみ必要とするため最も簡単なクロック実装方法です。このアーキテクチャではレシーバーは単に CY27410 から組み込みクロックを抽出します。

個別リファレンス クロック (個別 Refclk) アーキテクチャでは各 PCIe リンクのそれぞれの端に異なるクロック ソースが使用されます。PCIe 規格ではトランスミッターとレシーバー間の周波数偏差を 600ppm まで許容するため、両方のクロック ソースは ± 300 ppm の周波数精度を持つことができます。このアーキテクチャでは周波数マージンが小さすぎてスペクトラム拡散を有効にできませんが、単一の CY27410 IC を使用すると異なるデバイスに対して厳密に制御されたクロック供給が可能になります。

結論

CY27410 は PCIe 3.0 のタイミング課題に解決策を提供します。その周波数の柔軟性、複数の周波数プロファイルのサポート、出力形式のかつてない柔軟性により、システム設計者は一般的なクロック設計リスクを回避することができます。このデバイスは単品のクロック バッファやレベル変換器、水晶発振器の使用を置き換えて、デザインを簡素化し部材費を削減しプリント基板面積を減少させます。

著者について

氏名: Amitava Banerjee および Hiromu Takehara

役職: アプリケーション エンジニア

経歴: Amitava Banerjee はインド工科大学 (I.I.T) カラグプル校で電気工学の修士号を取得しました。

Hiromu Takehara はサイプレス セミコンダクタ社のタイミング ソリューション ユニットの勤めているシステム レベルの専門家です。

改訂履歴

文書名: CY27410 による PCI Express のタイミング課題の解決 - AN93892

文書番号: 001-98154

版	ECN	変更者	発行日	変更内容
**	4837663	HZEN	07/16/2015	これは英語版 001-93892 Rev. **を翻訳した日本語版 001-98154 Rev. **です。

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

車載	cypress.com/go/automotive
クロック&バッファ	cypress.com/go/clocks
インターフェース	cypress.com/go/interface
照明 & 電力制御	cypress.com/go/powerpsoc cypress.com/go/plc
メモリ	cypress.com/go/memory
PSoC	cypress.com/go/psoc
タッチ センシング	cypress.com/go/touch
USB コントローラー	cypress.com/go/usb
ワイヤレス/RF	cypress.com/go/wireless

PSoC[®]ソリューション

psoc.cypress.com/solutions
PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

[コミュニティ](#) | [フォーラム](#) | [ブログ](#) | [ビデオ](#) | [トレーニング](#)

テクニカル サポート

cypress.com/go/support

PSoC はサイプレス セミコンダクタ社の登録商標であり、PSoC Creator は同社の商標です。本書で言及するその他すべての商標または登録商標は、それぞれの所有者に帰属します。



Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709
Phone : 408-943-2600
Fax : 408-943-4730
Website : www.cypress.com

© Cypress Semiconductor Corporation, 2015. 本文書に記載される情報は、予告なく変更される場合があります。Cypress Semiconductor Corporation (サイプレス セミコンダクタ社) は、サイプレス製品に組み込まれた回路以外のいかなる回路を使用することに対して一切の責任を負いません。サイプレス セミコンダクタ社は、特許またはその他の権利に基づくライセンスを譲渡することも、または含意することはありません。サイプレス製品は、サイプレスとの書面による合意に基づくものでない限り、医療、生命維持、救命、重要な管理、または安全の用途のために使用することを保証するものではなく、また使用することを意図したものでもありません。さらにサイプレスは、誤作動や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

このソースコード (ソフトウェアおよび/またはファームウェア) はサイプレス セミコンダクタ社 (以下「サイプレス」) が所有し、全世界の特許権保護 (米国およびその他の国)、米国の著作権法ならびに国際協定の条項により保護され、かつそれらに従います。サイプレスが本書面によりライセンシーに付与するライセンスは、個人的、非独占的かつ譲渡不能のライセンスであり、適用される契約で指定されたサイプレスの集積回路と併用されるライセンシーの製品のみをサポートするカスタム ソフトウェアおよび/またはカスタム ファームウェアを作成する目的に限って、サイプレスのソース コードの派生著作物をコピー、使用、変更そして作成するためのライセンス、ならびにサイプレスのソース コードおよび派生著作物をコンパイルするためのライセンスです。上記で指定された場合を除き、サイプレスの書面による明示的な許可なくして本ソース コードを複製、変更、変換、コンパイル、または表示することはすべて禁止します。

免責条項: サイプレスは、明示的または黙示的を問わず、本資料に関するいかなる種類の保証も行いません。これには、商品性または特定目的への適合性の黙示的な保証が含まれますが、これに限定されません。サイプレスは、本文書に記載される資料に対して今後予告なく変更を加える権利を留保します。サイプレスは、本文書に記載されるいかなる製品または回路を適用または使用したことによって生ずるいかなる責任も負いません。サイプレスは、誤作動や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

ソフトウェアの使用は、適用されるサイプレス ソフトウェア ライセンス契約によって制限され、かつ制約される場合があります。