

## 使用 CY27410 器件解决 PCI Express 时序挑战

作者：Amitava Banerjee 和 Hiromu Takehara

相关项目：无

相关器件系列：CY27410

相关应用笔记：AN94024、AN94074

AN93892 介绍了赛普拉斯最新的 CY27410 时钟器件。该器件可以解决 PCI Express 接口时序的问题。它能够生成频率高达 700 MHz 的八个差分四个单端时钟输出，并仅引起亚皮秒级的抖动。从高速系统设计的角度来看，由于使用了一个单时钟源为多功能模块系统中的多个 PCI Express 输入端提供脉冲，CY27410 可简化时钟缓冲方案。

### 简介

赛普拉斯的最新一代四 PLL 时钟器件 CY27410 理想用于基于 PCI Express (PCIe) 的多功能模块系统。CY27410 可以生成频率高达 700 MHz 的八个差分四个单端时钟输出，并且仅引发亚皮秒级的抖动。

该器件的构架是基于赛普拉斯已经得到验证的 S8™ 技术。该技术将能够合成频率的四个低抖动 PLL 集成到一个单 IC 上。为了尽量提高设计的灵活性，可将八个差分引脚中的每一个配置为八个 LVCMOS 时钟，以便支持所有信号格式和 I/O 电压。

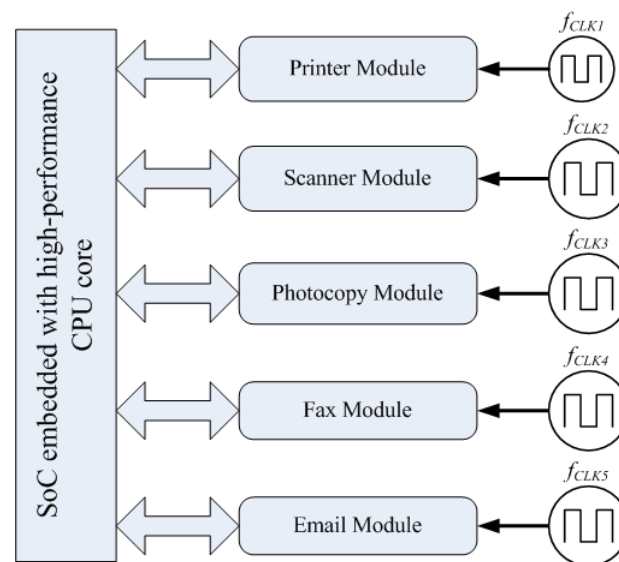
从高速系统设计角度来看，该构架能够简化时钟缓冲方案，因为从单 IC 输出的多个时钟信号可以同步适用到 PCIe 接口上。这样便可以使用单个器件来代替多个单独的 IC（如时钟缓冲器、电平转换器和晶体振荡器等器件），从而尽量降低成本、PCB 面积和功率损耗。

### CY27410 通用特性：可配置的频率、电压和 I/O 标准

CY27410 主要适用于特定器件应用（如多功能打印机（MFP））。为了简化系统设计，MFP 的 ASIC 或 SoC 模块带有内置的 PCIe 堆栈。图 1 显示的是 MFP 中多功能模块的一个典型时钟接口。

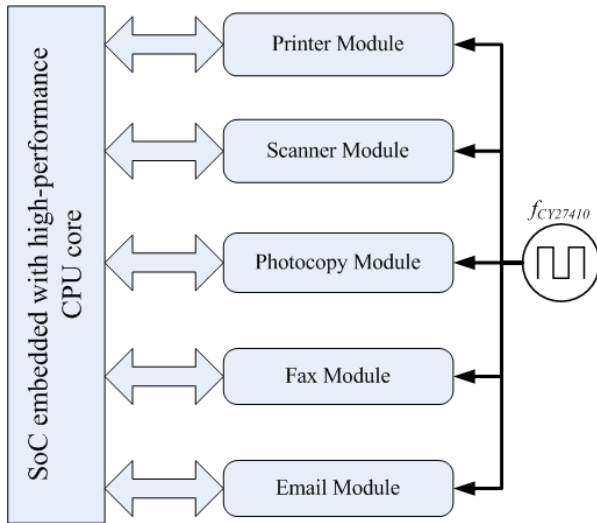
在该图内，多个模块需要使用格式不同的多个时钟，这些时钟均与中央时钟生成器件同步。单独的时钟生成器均满足每个模块的时钟要求。这种要求多个时钟源的方案不仅需要使用各种不同的组件，还对 PCB 面积、BOM 复杂性、功耗和成本产生重要影响。

图 1. 多个时钟源驱动的典型多功能打印机模块



对于这种复杂的系统设计，采用 CY27410 进行设计是一个更好的解决方案。在图 2 内，使用一个单 CY27410 时钟生成器代替了图 1 中的所有单独的时钟源。

图 2. CY27410 适用于多功能打印机的系统框图



CY27410 很容易便能满足格式不同的时钟要求。它能够提供八个独立的差分（LVDS、LVPECL、HCSL 和 CML）时钟以及四个单端的（LVCMOS）时钟，所有这些时钟信号均来自一个晶体参考或外部提供的时钟。该器件的独立抖动性能小于 1 ps，其相位噪声带宽介于 12 kHz 至 20 MHz 范围之间。此外，该器件还通过可配置的输出驱动器提供独立的供电电压选择（1.8 V、2.5 V 和 3.3 V），可使设计变得更为灵活。CY27410 还为 PCIe Gen 2.0 和 3.0 的 PCIe 兼容性扩频调制功能提供参考时钟支持。表 1 列出的是最新一代 PCIe 规范。

表 1. PCIe 链接的特性

PCIe 版本	额定比特率	每个通道的数据吞吐量	最大数据吞吐量（32 个通道）	发布时间
2.1	5.0 Gbps	1 Gbps	32 Gbps	2007
3.0	8.0 Gbps	2 Gbps	64 Gbps	2010

## 时钟抖动的各种来源

CY27410 之所以适用于基于 PCIe 的系统，是因为它能够满足系统级 PCIe 抖动规范。这些系统级和 IC 级抖动规范都罗列在表 2 中。

表 2. PCIe 应用的发送器和接收器抖动规范

系统/器件	TX / RX Ref Freq	扩频	RMS 抖动规范
PCIe 3.0	100 MHz	0.5 %（向下扩频）	1.0 ps
CY27410	100 MHz	0 至 0.5 %（向下扩频）	< 1.0 ps

如果不遵循好系统设计的限制，那么时钟 IC 的抖动性能会受到重大影响。增大时钟抖动的典型噪声源为：

- 如果板上电压调节器是一个 Buck/Boost 型电路，那么开关频率和其高阶谐波通常会在 PCB 上产生噪声，进而为时钟信号线添加噪声。
- 接口 IC 的输入-输出缓冲（如 DSP/FPGA/SoC）能够以更高的频率切换。如果时钟 IC 的电源没有适当地与连接开关器件的电源隔离开，它将为时钟输出引入噪声。
- 如果两个相邻的时钟线之间未被适当的屏蔽开，那么这两条时钟线之间的互电感会引发串扰，这样会使时钟抖动增大。

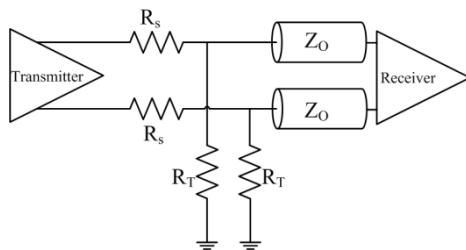
过大的时钟抖动会使时钟不再符合基于 PCIe 的应用，并且会增大系统时钟抖动的临界值，或者会增大误码率。因此，系统设计人员要遵循设计指南，确保在电路板上合理布局电源层、接地层和高速信号线。

## HCSL I/O 标准

CY27410 为 PCIe 接口提供了 100 MHz 高速电流控制逻辑 (HCSL) 输出。HCSL 是一个差分输出标准，其电源来自开源晶体管。当该无终端的电源通过使用一个外部 33  $\Omega$  串联电阻 ( $R_s$ ) 和一个 50  $\Omega$  终端电阻来终端接地时，它会驱动 25 mA 的电流 (见图 3)。

HCSL 驱动器是一个具有快速切换时间的高阻输出驱动器。可以在 PCB 上微调  $R_s$  电阻，以减少过冲和振铃。CY27410 的 HCSL 驱动器提供了所需的切换速度和能够满足了 PCIe 应用的 I/O 标准要求的相位性能。

图 3. 应用上使用点-点 PCIe 连接时的 HCSL 终端



## 扩频时钟源

高速时钟生成器是电磁干扰 (EMI) 源，电磁干扰会在信号线上引入噪声，进而引起抖动。因此，CY27410 已装配了可编程的扩频功能。

该扩频使能的时钟对于 PCIe 时钟源是一种重要的解决方案。在扩频技术上，高频时钟是由某个低频信号调制的，会在宽范围的频率下扩展辐射能量。该技术可以降低扩频时钟驱动的高频率线所导致的辐射。

PCIe 器件用于通过使用参考时钟（其特定的扩频调制速率范围为 30 至 33 kHz，调制幅度为 0 至 -0.5%）可靠地传输数据。CY27410 支持 30 kHz 至 60 kHz 的调制频率，以及 0.1% 至 5% 的调制幅度。

在 PCIe 应用中，传输数据时，各个器件之间的传输比特率偏差为  $\pm 300$  ppm。因此，如果使能扩频，必须要将相同的参考时钟同步提供给两个器件。请参考表 3，查看 CY27410 扩频时钟输出的典型交流特性汇总。

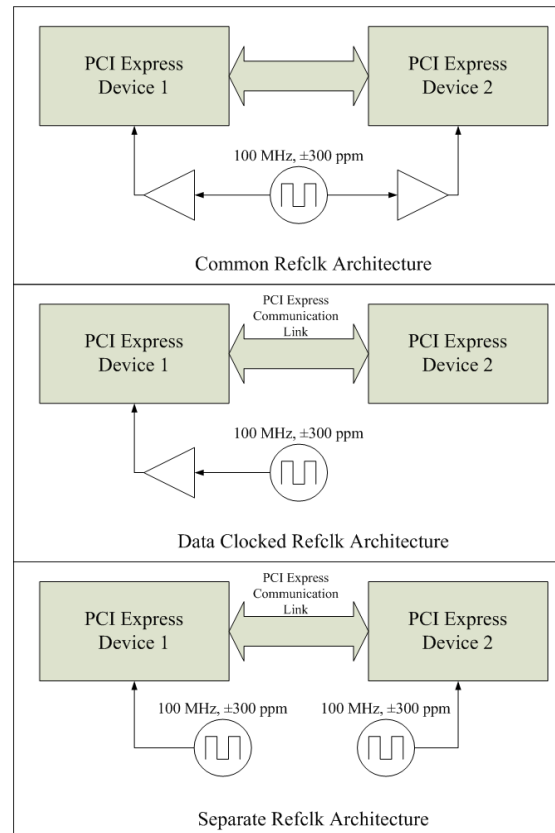
表 3. CY27410 的扩频使能时钟输出交流电气规范

交流特性	条件	规范
平均时钟周期准确度 (频率为 100 MHz)	在差分波形上进行测量，扩频被使能 (0.5% 向下扩频)	-300 ppm 至 2800 ppm
绝对周期		9.874 ns 至 10.203 ns
附加相位噪声		0.4 ps (RMS)

## PCIe 时钟架构

CY27410 支持全部三种 PCIe 时钟架构（通用 Refclk (Common Refclk)、单独 Refclk (Separate Refclk) 和数据定时 Refclk (Data Clocked Refclk)）。图 4 显示的是这三种架构的框图。

图 4. 使用于 PCIe 接口的时钟架构



**通用参考时钟 (Common Refclk)** 架构是最普遍的架构，它使用扩频时钟来降低 EMI。根据该架构要求，可将 CY27410 时钟源分配给各个 PCIe 器件，同时仍保持多个时钟输出之间最小的时滞。

**数据定时参考时钟 (Data Clocked Refclk)** 架构是一种最简单的时钟实现形式，这是因为它仅需要一个位于发送器中的时钟源。在此处，接收器仅从 CY27410 提取嵌入式时钟。

在**单独参考时钟架构 (Separate Refclk)** 中，将在每个 PCIe 链接终端使用另一个时钟源。由于 PCIe 标准允许发送器和接收器之间总频率偏差为 600 ppm，因此这两个时钟源的频率准确度为  $\pm 300$  ppm。在该架构中，频率扩展可用空间很小，所以不会使能扩频功能，但是使用单 CY27410 IC 会将严格控制的时钟分配给不同的器件。

## 结论

CY27410 是 PCIe 3.0 时序挑战的解决方案。该器件频率灵活丰富，它支持多种频率配置文件，并且在输出格式上具有前所未有的灵活性。这些特点可帮系统设计员避免一些常见的时钟设计陷阱。它可代替单独的时钟缓冲、电平转换器和晶体振荡器，从而简化设计，并尽量缩小 BOM 成本和 PCB 面积。

## 关于作者

姓名: Amitava Banerjee 和 Hiromu Takehara

职务: 应用工程师

背景: Amitava Banerjee 从 I.I.T 学院 (Kharagpur, 印度) 获取了电气工程技术硕士学位。

Hiromu Takehara 是赛普拉斯半导体公司时序解决方案业务部门的系统级专家。

## 文档修订记录

文档标题：使用 CY27410 器件解决 PCI Express 时序挑战 — AN93892

文档编号：001-98153

版本	ECN	变更者	提交日期	变更说明
**	4837768	RZZH	07/16/2015	本文档版本号为 Rev**，译自英文版 001-93892 Rev**。

## 销售和設計支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。如果想要查找离您最近的办事处，请访问[赛普拉斯所在地](#)。

## 产品

汽车级产品	<a href="http://cypress.com/go/automotive">cypress.com/go/automotive</a>
时钟与缓冲器	<a href="http://cypress.com/go/clocks">cypress.com/go/clocks</a>
接口	<a href="http://cypress.com/go/interface">cypress.com/go/interface</a>
照明与电源控制	<a href="http://cypress.com/go/powerpsoc">cypress.com/go/powerpsoc</a> <a href="http://cypress.com/go/plc">cypress.com/go/plc</a>
存储器	<a href="http://cypress.com/go/memory">cypress.com/go/memory</a>
PSoC	<a href="http://cypress.com/go/psoc">cypress.com/go/psoc</a>
触摸感应	<a href="http://cypress.com/go/touch">cypress.com/go/touch</a>
USB 控制器	<a href="http://cypress.com/go/usb">cypress.com/go/usb</a>
无线/射频	<a href="http://cypress.com/go/wireless">cypress.com/go/wireless</a>

## PSoC®解决方案

[psoc.cypress.com/solutions](http://psoc.cypress.com/solutions)  
[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

## 赛普拉斯开发者社区

[社区](#) | [论坛](#) | [博客](#) | [视频](#) | [培训](#)

## 技术支持

[cypress.com/go/support](http://cypress.com/go/support)

PSoC 是赛普拉斯半导体公司的注册商标且 PSoC Creator 是赛普拉斯半导体公司的商标。此处引用的所有其他商标或注册商标归其各自所有者所有。



赛普拉斯半导体公司  
198 Champion Court  
San Jose, CA 95134-1709

电话 : 408-943-2600  
传真 : 408-943-4730  
网址 : [www.cypress.com](http://www.cypress.com)

©赛普拉斯半导体公司，2015。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯不保证产品能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

该源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯明确的书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能发生运转异常和故障，并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能适用于赛普拉斯软件许可协议的限制。