



AN64846

CapSense 入門

文書番号: 001-92229 Rev. *G

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709
www.cypress.com

© Cypress Semiconductor Corporation, 2014-2020. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、かつ組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア（Cypress により提供され、修正がなされていないもの）が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示をとわず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って、Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず、Cypress は、Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて、本書面に記載された製品には、エラッタと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり、公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のために提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapSense, EZ-USB, F-RAM, 及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、cypress.com を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。

目次



1. はじめに	7
1.1 本ガイドの使用方法	7
1.2 サンプルコード	7
1.3 サイプレス CapSense の差別化	7
1.4 CapSense の設計フロー	8
1.5 本書の表記法	9
2. CapSense 技術	10
2.1 CapSense システム概要	10
2.1.1 ハードウェア コンポーネント	10
2.1.2 ファームウェア コンポーネント	12
2.2 CapSense の基礎	12
2.2.1 自己容量	12
2.2.2 相互容量	14
2.3 静電容量式タッチセンシング方式	15
2.3.1 CapSense シグマデルタ変調器 (CSD) センシング方式	15
2.3.2 CapSense Crosspoint (CSX) センシング方式	16
2.4 異なるデバイスでの CapSense アーキテクチャの比較	17
2.5 CapSense チューニング	18
2.5.1 定義	18
2.5.2 SmartSense 自動チューニング	20
2.6 信号対ノイズ比 (SNR)	22
2.6.1 SNR の測定	23
2.7 CapSense ウィジェット	23
2.7.1 ボタン (0 次元)	24
2.7.2 スライダー (1 次元)	26
2.7.3 タッチスクリーンとトラックパッド (2 次元センサー)	27
2.7.4 近接 (3 次元センサー)	28
2.8 センサーの構成	28
2.8.1 銅の配線 (プリント基板) により結合した電界	28
2.8.2 スプリング/ガスケット/フォームにより結合した電界	29
2.8.3 印刷されたインクにより結合した電界	29
2.8.4 ガラスの ITO フィルムで結合したフィールド	29

2.9	耐液性.....	30
2.9.1	CapSense に対する液滴と液体流の影響.....	31
2.9.2	被駆動シールド信号およびシールド電極	32
2.9.3	ガード センサー.....	33
2.9.4	耐液性の性能への液体の属性の影響	34
2.10	近接センシング	34
2.10.1	CapSense ベースの近接センシング アプリケーション	35
2.10.2	CapSense による近接センシング	36
2.11	ユーザー インターフェースのフィードバック	37
2.11.1	視覚フィードバック	37
2.11.2	触覚フィードバック	38
2.11.3	音響フィードバック	39
3.	設計上の注意事項.....	40
3.1	オーバーレイの選択	40
3.1.1	オーバーレイの素材	40
3.1.2	オーバーレイの厚さ	41
3.1.3	オーバーレイの接着剤.....	41
3.2	ESD 保護	42
3.2.1	ESD 放電の防止.....	42
3.2.2	リダイレクト	43
3.2.3	クランプ	43
3.3	EMC (電磁環境適合性) の注意点	44
3.3.1	放射干渉およびエミッション	44
3.3.2	伝導耐性およびエミッション	55
3.4	ソフトウェア フィルター	56
3.4.1	アベレージ フィルター.....	57
3.4.2	IIR フィルター	58
3.4.3	メジアン フィルター	59
3.4.4	ジッタ フィルター	61
3.4.5	イベント ベースのフィルター	63
3.4.6	ルール ベースのフィルター.....	63
3.5	消費電力	63
3.5.1	アクティブおよびスリープ電流.....	63
3.5.2	平均電流	63
3.5.3	応答時間対消費電力	64
3.6	近接センシング設計	64
3.6.1	CapSense での近接センシングの実装	64
3.6.2	近接センサーの設計	67
3.6.3	近接距離に影響を与える要素	68
3.7	ピンの割り当て	72
3.8	プリント基板レイアウトのガイドライン	74
3.8.1	寄生容量 (C _P).....	74
3.8.2	回路基板の層	74

3.8.3	回路基板の厚さ.....	75
3.8.4	ボタンのデザイン.....	75
3.8.5	スライダーのデザイン.....	77
3.8.6	センサーとデバイスの配置.....	84
3.8.7	配線長と配線幅.....	85
3.8.8	配線のルーティング.....	85
3.8.9	クロストークに対するソリューション.....	85
3.8.10	LED と CapSense センサーが近接.....	86
3.8.11	ビア.....	87
3.8.12	グランド面.....	87
3.8.13	電源レイアウトの推奨事項.....	88
3.8.14	シールド電極とガード センサー.....	90
3.8.15	単層プリント基板の CapSense システム設計.....	92
3.8.16	ITO を用いた CapSense システム設計.....	92
3.9	回路とレイアウトの例.....	93
3.10	プリント基板アセンブリおよびはんだ付け.....	93
4.	CapSense セレクタ ガイド.....	94
4.1	CapSense 要件の定義.....	94
4.2	CapSense ポートフォリオ.....	96
4.2.1	コンフィギュレーション可能な CapSense コントローラー (CapSense Express ファミリ).....	96
4.2.2	プログラマブルな CapSense コントローラー.....	99
5.	CapSense リソース.....	107
5.1	CapSense デザイン ガイドおよびアプリケーションノート.....	111
5.2	追加の CapSense リソース.....	111
5.2.1	サイプレス ドキュメント マネージャー.....	111
5.2.2	ウェブサイト.....	111
5.3	ソフトウェア ツール.....	113
5.3.1	統合開発環境.....	113
5.3.2	データ監視ツール.....	115
5.3.3	CapSense チューナー.....	115
5.3.4	EZ-Click™.....	116
5.3.5	ブリッジ コントロール パネル.....	116
5.4	開発キット.....	116
5.4.1	PSoC 4 開発キット.....	116
5.4.2	PSoC 3 および PSoC 5LP 開発キット.....	116
5.4.3	CapSense Express 開発キット.....	117
5.4.4	PSoC 1 開発キット.....	117
5.4.5	PSoC 6 開発キット.....	117
5.4.6	プログラミングおよびデバッグ用のキット.....	117
5.5	設計サポート.....	118
付録 A.	スプリング.....	119
A.1	指操作による静電容量.....	119

A.1.1	プリント基板へのスプリングの取付け	121
A.2	CapSense とメカニカル ボタンの組合せ	122
A.3	設計例	122
付録 B.	回路図およびレイアウト チェックリスト	124
B.1	回路図の設計チェックリスト	124
B.1.1	デカップリング コンデンサ	124
B.1.2	バルク コンデンサ	125
B.1.3	ピンの割り当て	125
B.1.4	C _{MOD}	125
B.1.5	R _B	125
B.1.6	CapSense ライン上の直列抵抗	125
B.1.7	通信ライン上の直列抵抗	125
B.2	レイアウトのチェックリスト	126
B.2.1	ボタン	127
B.2.2	スライダ	127
B.2.3	オーバーレイ	128
B.2.4	センサー配線	128
B.2.5	センサー上のビア	128
B.2.6	グランド面/網	128
B.2.7	直列抵抗	129
B.2.8	シールド電極	129
B.2.9	ガードセンサー	129
付録 C.	センサーとグランド間の間隔	130
付録 D.	PSoC 1 インサーキット エミュレーション (ICE) ポッド	133
D.1	評価用ポッド	133
D.2	インサーキット エミュレーション (ICE) ポッド キット	133
用語集		134
改訂履歴		139

1. はじめに



1.1 本ガイドの使用方法

本ガイドは静電容量タッチ センシング (CapSense®) を初めて使用される方にとって最初に読むべき文書です。本ガイドの目的は以下のとおりです。

- CapSense ソリューションの基礎となる技術の理解
- 回路図、レイアウトや EMI (電磁インターフェース) などの設計上の重要な注意点の理解
- ユーザーのアプリケーションに適切なデバイスの選択
- ユーザーによる設計を支援する CapSense リソースの探し方

アプリケーションの設計準備ができたなら、選択した CapSense デバイス ファミリに対応した [デザイン ガイド](#) をお読みください。CapSense 用語の定義については [用語集](#) を参照してください。

1.2 サンプルコード

増え続ける数百の PSoC® サンプル コードのリストにアクセスするには、[サンプル コードの Web ページ](#) をご覧ください。[ここで](#) PSoC 4 ビデオライブラリも調べられます。

1.3 サイプレス CapSense の差別化

静電容量タッチ センシングにより、携帯電話、PC、民生電子機器、自動車用機器、家電品などの製品における産業設計の外観が変わりました。サイプレス CapSense ソリューションによって、エレガントで、信頼性が高く、使用が簡単な静電容量タッチ センシング機能がお客様の設計に実装されます。当社の静電容量タッチ センシング ソリューションは、40 億個以上のメカニカル ボタンを置き換えてきました。CapSense に基づいたユーザー インターフェース デザインはメカニカル ボタンに基づいたデザインにくらべて以下の利点があります。

- メカニカル ボタンは、信頼性が低く、物理的移動に起因して時間の経過とともに摩耗します。CapSense デザインは可動部品との関連がありません。
- メカニカル ボタンは、水分が組み立ての隙間から浸透する際に問題を引き起こします。CapSense ベースのフロントパネルはオーバーレイの下で完全に密閉できます。
- メカニカル ボタンはタッチ ボタンに比べて動作するのに小さな力を必要とし、この力は隙間内の汚れの蓄積が原因で時間の経過とともに増えることがあります。
- メカニカル ボタンは複数の部品を必要とし、BOM コストを増加させる一方、多くの CapSense デザインは PCB および接着剤によるオーバーレイのみから成ります。
- メカニカル ボタンはフロント パネルでカットアウトを行うために必要なツールのコストを含んでいます。CapSense デザインはそのようなカットアウトを必要としません。
- メカニカル ボタンは、洗練されたエレガントなタッチ ボタンに比べて美しくありません。また、CapSense デザインは、ボタンの形状およびグラフィック表示に関してユーザー インターフェースの設計でより多くの柔軟性を提供します。

サイプレスの堅牢な CapSense ソリューションは当社のフレキシブルなプログラマブル システムオンチップ (PSoC) アーキテクチャを活用しています。これにより製品化までの時間を短縮し、重要なシステム機能を統合し、部品表 (BOM) コストを削減します。サイプレスは、設定やプログラムが可能な幅広い CapSense コントローラーを提供しています。設定可能な CapSense コントローラーはハードウェアまたは I²C で設定可能なものです。プログラム可能なデバイスには、システム機能を

さらに統合することで BOM 費用の削減などの具体的な設計要件を満たすための完全な柔軟性があります。以下は CapSense 製品が提供する独自の機能の一部です。

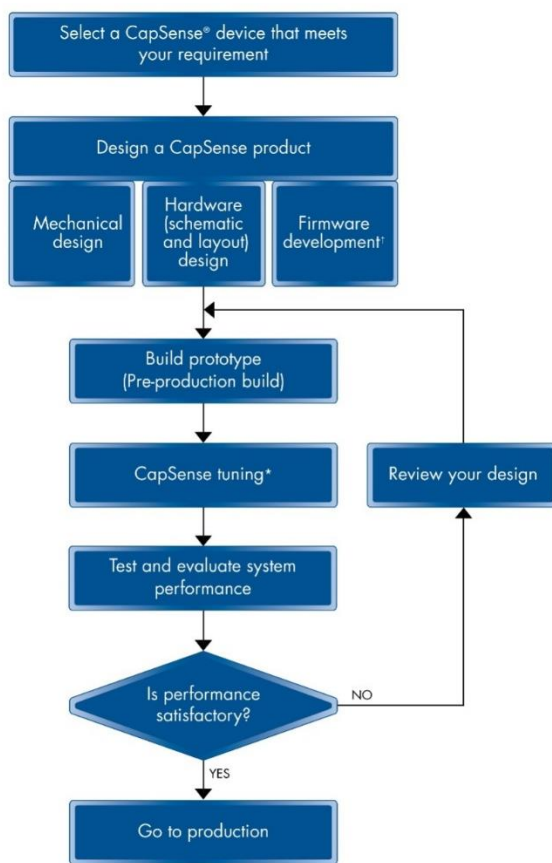
- 堅牢なセンシング技術
- 高いノイズ耐性
- 種々のオーバーレイ素材と厚さに対応した高性能な感度
- SmartSense™ 自動チューニング技術
- 近接センシング
- 耐液性のある動作
- 音声、視覚、および触覚フィードバックを含む完全なユーザー インターフェース ソリューション
- 低消費電力
- 広い動作電圧範囲 (1.71~5.5V)
- 小型パッケージ
- ADC、DAC、タイマー、カウンタ、および PWM のような統合された機能で BOM コストの低減

1.4 CapSense の設計フロー

図 1-1 に CapSense 製品の設計の標準的なフローを示します。このフローは、CapSense 設計がチューニングと呼ばれる追加のステップを含む点を除いて、他の電子システムの設計フローと同じです。これは CapSense の動作に必要な様々なハードウェアおよびソフトウェア パラメーターの最適値を確定するプロセスです。これらのパラメーターは、基板レイアウト、センサーの寸法、オーバーレイのプロパティ、および消費電力や応答時間などのアプリケーションの要件によって異なります。そのため、通常、このステップは試作品段階でビルドが可能な場合、行われます。多くの CapSense デバイスは SmartSense と呼ばれるサイブレスの自動チューニング アルゴリズムに対応しています。このアルゴリズムは設計段階後に最適な性能を実現するためにパラメーターを自動的に設定し、システムや製造、環境の変化を連続的に補正します。

最終製品の美的感覚および性能がケーシング材料とその設計に依存するため、エンクロージャまたはケーシングの設計は CapSense 製品の設計の不可欠な部分です。ケーシングがセンサーのオーバーレイとしての役割を果たすため、タッチ センシング性能は厚さや材料の種類などのオーバーレイのプロパティに依存します。したがって、試作段階から使用されたものと同じオーバーレイ素材とともに性能をテストし評価する必要があります。

図 1-1. 標準的な CapSense の製品設計フロー



¹ = Applicable for programmable devices

* = CapSense devices support SmartSense™ Auto-Tuning algorithm

1.5 本書の表記法

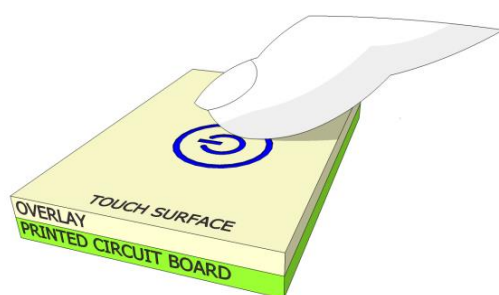
表記法	使用法
Courier New フォント	ファイルの場所、ユーザーが入力したテキスト、ソース コードを示す C:\ ...cd\icc\
イタリック フォント	ファイル名および参考ドキュメントを示す <i>PSoC Designer User Guide</i> にある <i>sourcefile.hex</i> ファイルをご参照ください。
File > Open	メニュー パスを表示 File > Open > New Project
太字	操作手順でコマンド、メニュー パス、アイコン名を表示 File アイコンをクリックして、 Open をクリック
Times New Roman フォント	数式を表示 $2 + 2 = 4$
灰色のボックス内のテキスト	製品の注意点やユニークな機能を説明

2. CapSense 技術



サイプレスの CapSense コントローラーは図 2-1 に示すように、静電容量の変化により、タッチ面上またはタッチ面の近くの指の存在を検出します。タッチ ボタン例は、メカニカル ボタンを置き換えた静電容量センサーを示します。センシング機能は、ハードウェアとファームウェアの組み合わせにより実現します。CapSense 用語の定義については用語集を参照してください。

図 2-1. 静電容量センサー アプリケーションの図



2.1 CapSense システム概要

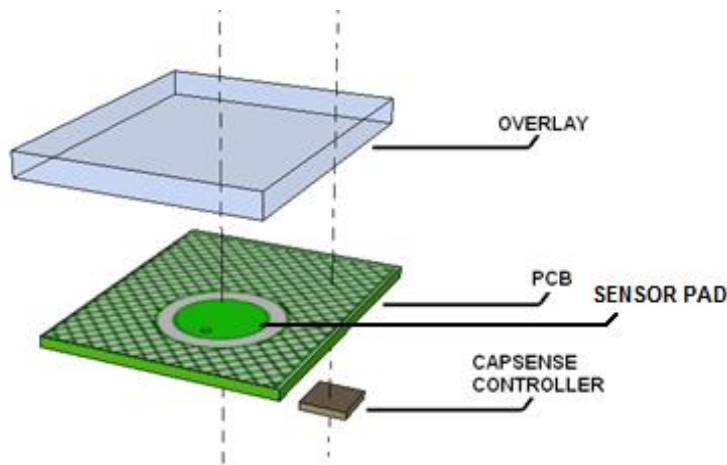
CapSense タッチ センシング ソリューションには、動作するシステム環境全体が含まれています。これには、以下のものが含まれます。

- プリント基板やガード センサーなどのハードウェア コンポーネント
- センサー データを処理するためのファームウェア コンポーネント

2.1.1 ハードウェア コンポーネント

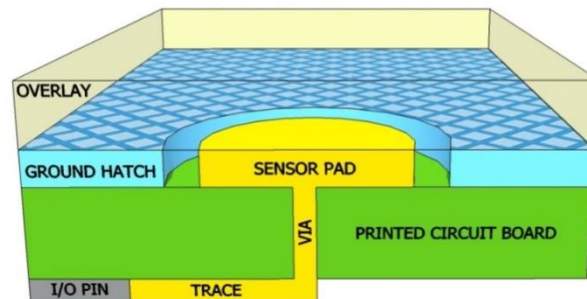
CapSense コントローラーは、プリント回路基板 (PCB) と、PCB を保護する、オーバーレイと呼ばれるタッチ面から成る大きなシステムの中にあります。

図 2-2. CapSense ハードウェアの分解図



センサー基板の容量性センサー パッドはプリント基板配線により形作られています。最も一般的なプリント基板形状は、センサーパッドを備えた 2 層の基板で、上層にハッチング グランド面 (グランド面を参照) があり、下層に電気部品があるものです。グランド面は電気部品を囲んでいます。電気部品には、CapSense コントローラー、およびセンサーの静電容量をデジタル raw カウントに変換する関連部品があります。図 2-3 に、積層 2 層の基板の横断面を示します。基板面積を最小限にする必要がある場合、4 層設計もオプションとして利用できます。プリント基板レイアウトは、CapSense のシステム性能にとって非常に重要な役割を果たします。ベストプラクティスはデバイス専用の [デザイン ガイド](#) で説明されています。

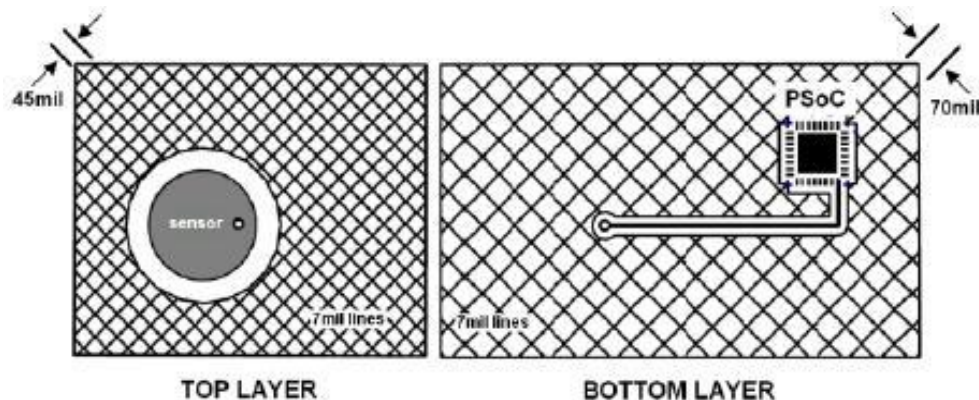
図 2-3. 積層 2 層 CapSense 基板



2.1.1.1 グランド面

一般的には、プリント基板上的適切なグランド面はRF干渉とエミッションの両方を低減します。しかし、CapSenseセンサーの近くのベタ グランド面またはこれらのセンサーをPSoCのピンに接続する配線は、センサーの寄生容量を増加させます。寄生容量の増加は感度を低下させるため、望ましくありません。したがって、図2-4に示すように、センサー周囲およびPCBの最下層の上、かつセンサー下でハッチング グランド面を使用することをお勧めします。グランド フィルの典型的なハッチングは、上部層で7milライン、45mil間隔、下部層で7milライン、70mil間隔です。耐液性が必要な場合、上部層の同じハッチがシールド信号で駆動されます。詳細については[耐液性](#)を参照してください。

図 2-4. プリント基板上のグランド フィル

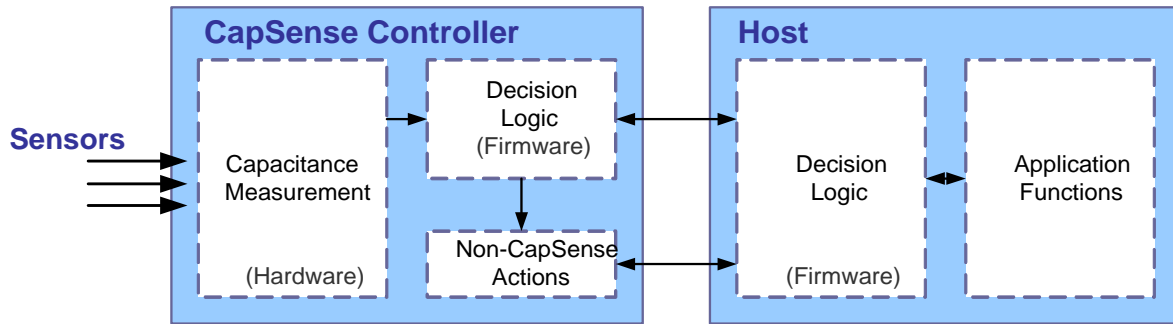


2.1.2 ファームウェア コンポーネント

ファームウェアは CapSense システムの重要な要素です。これは raw カウント データを処理し、論理的決定を下します。アプリケーションに必要なファームウェア開発時間は、選択した CapSense コントローラー ファミリによって変わります。

CapSense Express ファミリのデバイスは、ハードウェアもしくは I²C を使用して完全に設定可能で、CapSense コントローラーのファームウェア開発を必要としません。指のタッチ データが高レベルの処理のためにホストに送信されます; 図 2-5 をご参照ください。これらのデバイスは設計の簡素化および市場投入までの時間の短縮が重要要件であるシステムに適しています。

図 2-5. CapSense Express システムの実装例



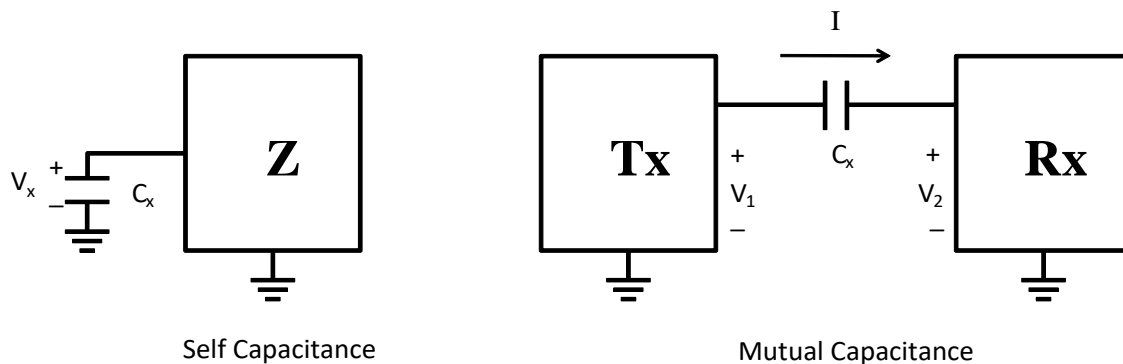
プログラム可能なデバイスは、複雑なシステム レベル統合が可能です。これらのコントローラーは raw カウント データを処理するだけでなく、その他のシステム機能も実行できます。

詳細については CapSense セレクタ ガイドをご参照ください。サイプレスの PSoC Creator™, ModusToolbox, および PSoC Designer は C およびアセンブリ言語のファームウェア開発に対応できます。このツールおよびその他のツールに関する情報については、ソフトウェア ツールをご参照ください。

2.2 CapSense の基礎

静電容量は、自己容量または相互容量のいずれかを使用して 2 点間で測定できます。図 2-6 の左側に自己容量方法を示し、その右側に相互容量方法を示します。

図 2-6. 自己容量および相互容量方法



2.2.1 自己容量

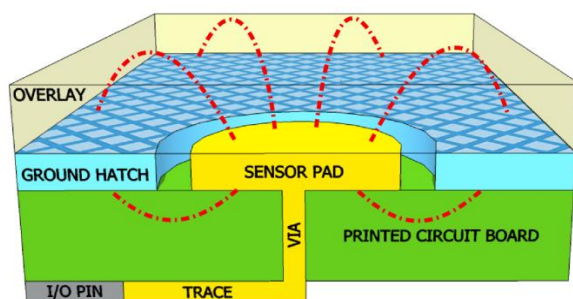
自己容量方法では、1 本のピンを使用し、このピンとグラウンド間の容量を測定します。自己容量センシング システムはセンサーに接続したピンに電流を流し、電圧を測定することによって動作します。指をセンサーの上に置くと、容量の測定値が増加します。自己容量センシングは、ボタンやスライダーなどのシングル タッチ センサーに最適です。

サイプレスの CapSense ソリューションでは自己容量センシングを使用しています。その理由は、シングル タッチ センサーおよびスライダーでピンを効率的に利用できるようにするためです。

CapSense 自己容量システムでは、コントローラーが測定するセンサー静電容量は C_S と呼ばれます。センサーに指が乗っていないならば、 C_S はシステムの寄生容量 (C_P) と等しくなります。この寄生容量は、センサー パッド、オーバーレイ、CapSense コントローラー ピンとセンサー パッド間の配線、回路基板を貫通するビア、および CapSense コントローラーのピン静電容量

の影響を含む、分布容量を単純化したものです。C_P は、センサー パッド周囲の電界に関連しています。以下の図にセンサー パッド周囲の磁力線のみを示していますが、実際の電界はさらに複雑です。

図 2-7. C_P および電界



指がセンサー表面に触れている時は、オーバーレイを通して、センサー パッドと指の簡単な平行板コンデンサを形成します。この結果は指の静電容量 (C_F) と呼ばれ、式 1 で定義されます。C_F は、人体および回路基板グラウンドからのリターン経路の影響を含む分布容量を単純化したものです。

$$C_F = \frac{\epsilon_0 \epsilon_r A}{D}$$

式 1

ここで、

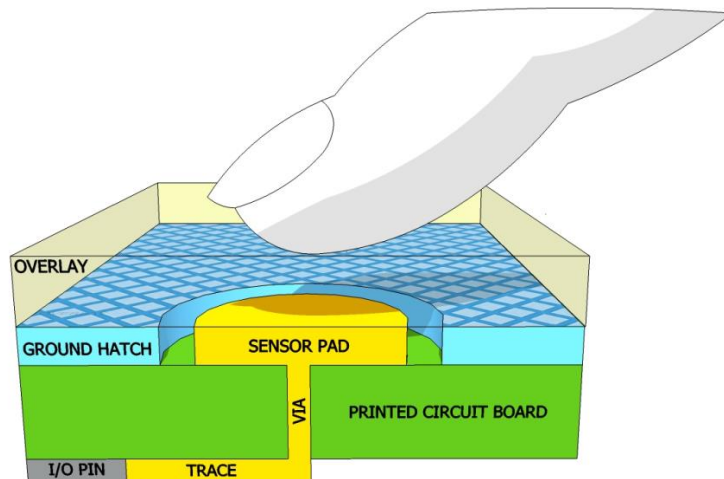
ε₀ = 真空の誘電率

ε_r = オーバーレイの比誘電率

A = 指とセンサー パッドが重なっている面積

D = オーバーレイの厚さ

図 2-8. CapSense システム等価モデル



指がセンサー表面にある場合、C_S は C_P と C_F の合計に等しくなります。

$$C_S = C_P + C_F$$

式 2

2.2.2 相互容量

図 2-9 に、相互容量センシングのボタン センサー レイアウトを示します。相互容量センシング方法では 2 本の電極間の容量を測定します。1 本の電極が送信 (TX) 電極と呼ばれ、もう 1 本の電極が受信 (RX) 電極と呼ばれます。

相互容量測定システムでは、デジタル電圧 (V_{DD} と GND 間の信号切り替え) が TX ピンに印加され、RX ピンで受信した電荷量が測定されます。RX 電極で受信した電荷量は 2 本の電極間の相互容量 (C_M) に比例します。

図 2-10 に示すように、TX と RX 電極の間に指を置くと、相互容量は C_M^1 に低下します。相互容量の低下に起因して、RX 電極で受信する電荷量も低下します。CapSense システムは RX 電極で受信した電荷量を測定して、タッチ有り/タッチ無し状態を判定します。

図 2-9. 相互容量センシング動作

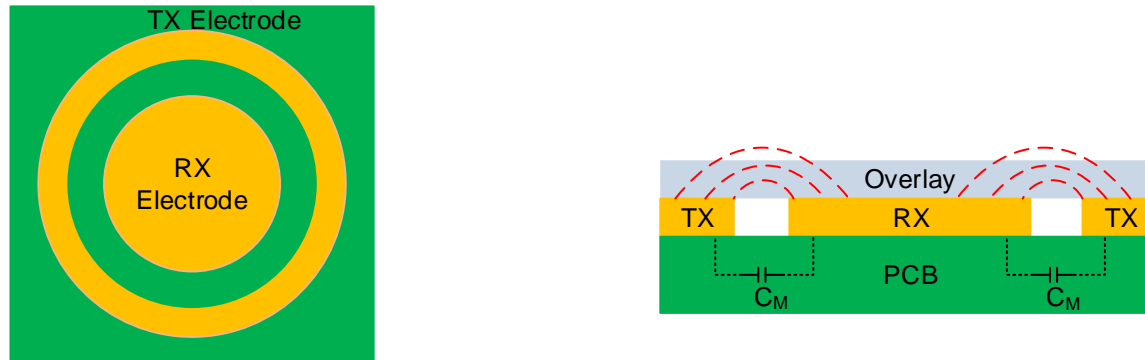
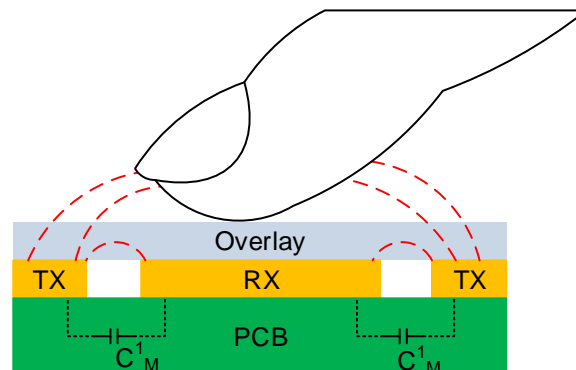


図 2-10. 指タッチがある時の相互容量



相互容量方法はタッチスクリーンやトラックパッドなどのマルチタッチ システムに最適です。サイプレスは民生用アプリケーション向けに相互容量ベースのトラックパッド ソリューションを、車載用アプリケーションおよび家電用アプリケーション向けに TrueTouch® タッチスクリーン ソリューションを提供しています。詳細情報は、サイプレス販売代理店へ直接お問い合わせください。最寄りの販売代理店を探すには、[ここ](#)を参照してください。

2.3 静電容量式タッチセンシング方式

PSoC は、自己容量検知に CapSense Sigma Delta (CSD)、相互容量スキャンに CapSense Crosspoint (CSX) として知られるサイプレスの特許取得済み静電容量式タッチセンシング方式を使用しています。CSD および CSX タッチセンシング方式は、業界でクラス最高の信号対ノイズ比 (SNR) を提供します。これらの検知方法は、ハードウェアとファームウェアの技術を組み合わせたものです。

2.3.1 CapSense シグマデルタ変調器 (CSD) センシング方式

図 2-11 に、CSD 方式の簡略ブロックダイアグラムを示します。

CSD では、各 GPIO に、センサーの静電容量を等価電流に変換するスイッチトキャパシタ回路があります。アナログマルチプレクサが電流の 1 つを選択し、それを電流-デジタルコンバータに供給します。電流-デジタルへのコンバータは、シグマデルタ ADC に似ています。電流-デジタルコンバータの出力カウントは、**raw カウント**と呼ばれ、電極間の自己容量に比例するデジタル値です。

式 2-3. CSD における Raw カウントとセンサー静電容量の関係

$$\text{raw count} = G_C C_S$$

ここで、 G_C は CSD の静電容量からデジタルへの変換ゲイン、そして C_S は電極の自己容量です。

図 2-11. CapSense シグマデルタ法の簡略ダイアグラム

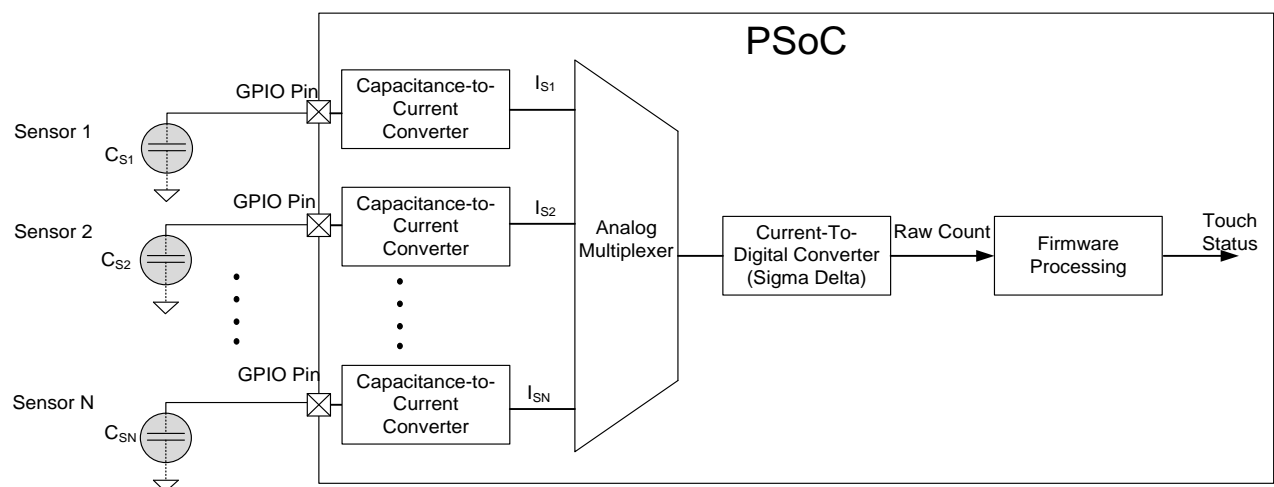
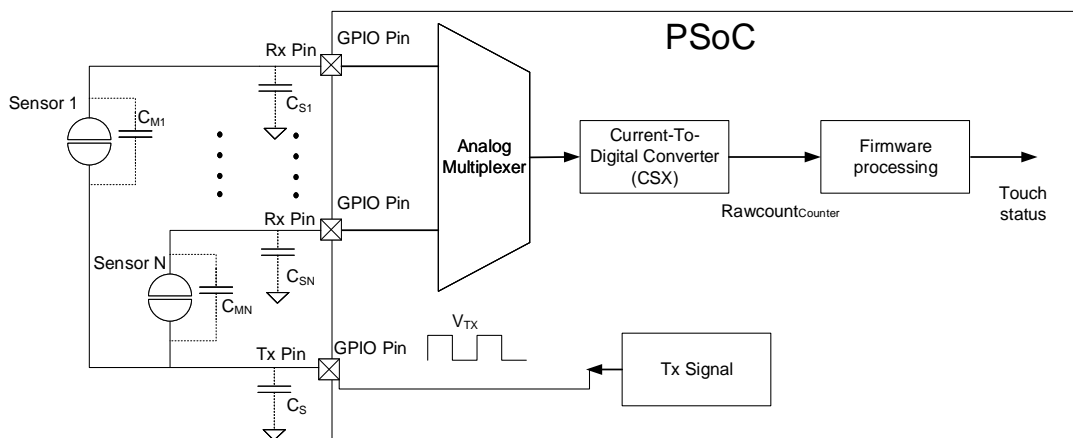


図 2-13 は、時間の経過に伴う raw カウントのプロットを示します。指がセンサーに触れると、 C_S が C_P から $C_P + C_F$ に増加し、raw カウントが増加します。raw カウントの変化を所定のしきい値と比較することにより、ファームウェアのロジックはセンサーがアクティブかどうか (指が存在するかどうか) を判断します。

2.3.2 CapSense Crosspoint (CSX) センシング方式

図 2-12 に、CSX 方式の簡略ブロックダイアグラムを示します。

図 2-12. CSX 方式の簡略ダイアグラム



CSX では、Tx ピン (または Tx 電極) の電圧が Rx ピンに電荷を結合します。この電荷は、Tx 電極と Rx 電極間の相互容量に比例します。次に、アナログマルチプレクサが Rx チャンネルの 1 つを選択し、それを電流-デジタルコンバータに供給します。電流からデジタルへのコンバータの出力カウント (**RawcountCounter**) は、式 2 で示されるように Rx 電極と Tx 電極間の相互容量に比例するデジタル値です。

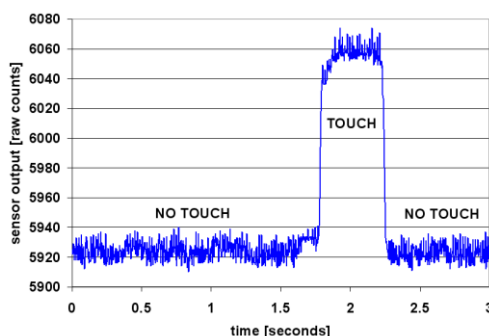
式 2-4. CSX における Raw カウントとセンサー静電容量の関係

$$\text{RawcountCounter} = G_{CM} C_M$$

ここで、 G_{CM} は相互容量法の容量からデジタルへの変換ゲインであり、そして C_M は 2 つの電極間の相互容量です。

図 2-13 は、時間の経過に伴う raw カウントのプロットを示します。指がセンサーに触れると、 C_M が C_M から C'_M に減少するため (図 2-10 を参照)、カウンタ出力が減少します。ファームウェアは、 C_M が減少したときに raw カウントが高くなるように、raw カウントを正規化します。これは、CSD 方式と CSX 方式の間で raw カウントの同じ視覚的表現を維持するためです。raw カウントの変化を所定のしきい値と比較することにより、ファームウェアのロジックはセンサーがアクティブかどうか (指が存在するかどうか) を判断します。

図 2-13. センシング アルゴリズム出力



センサー静電容量とフィンガー静電容量の関数としての raw カウントの詳細な導出については、[PSoC® 4 and PSoC® 6 MCU CapSense® Design Guide](#) を参照してください。

2.4 異なるデバイスでの CapSense アーキテクチャの比較

PSoC 4 S シリーズ, PSoC 4100S Plus, PSoC 4100PS, および PSoC 6 デバイスの第 4 世代 CapSense 機能は、前世代の改良バージョンです。2 つの世代の CapSense アーキテクチャの主な違いを表 2-1 に示します。

表 2-1. CSD アーキテクチャの比較

特長	第 3 世代 CapSense	第 4 世代 CapSense	第 3 世代 CapSense に対する 第 4 世代の利点	
			CSD 用	CSX 用
センサー寄生容量 (C_P) 範囲	5pF~60pF	5pF~200pF	高 C_P 設計アプリケーションに対応	
センシング モード	自己容量および相互容量 ¹	自己容量、相互容量、 および ADC のモード	CapSense センサースキャンが進行中でない場合、 CapSense ハードウェアブロックは 10 ビット ADC として 使用できます。 ADC の詳細な仕様については、CSDADC コンポーネ ント/ミドルウェアのデータシートを参照してください。	
V_{REF}	1.2V	0.6V ~ $V_{DDA}-0.6V$ ²	より高い V_{ref} は向上した SNR を可能にします	該当なし
IDAC LSB サイズ	1.2 μ A, 2.4 μ A	37.5nA, 300nA, 2.4 μ A	感度の向上、IDAC の小型化による改善チューニング	
IDAC 機能の分割	2 個の IDAC が必要	1 個の IDAC が必要 ³	同じパフォーマンスを達成す るために必要なリソースが 少なく済み、1 つの IDAC を一般用途に解放します。	該当なし
EMI 抑制 - デジタル	PRS 方式のみ対応	追加のスペクトラム拡散 クロック (SSC) 方式に 対応	EMI 低減のためにセンサ/Tx クロック周波数拡散を制 御するためのより多くのオプション	
変調器のクロック周波数 範囲	より低い	より高い	変調器クロック周波数が高 いほど、スキャンが高速にな ります。	変調器クロック周波数 が高いほど、感度と精 度が向上
ハードウェア ステートマシン ⁴	なし	あり	センサースキャンの開始は、CPU への依存度が低く なります。スキャンの初期化中のクリティカルセクシ ョンは少なくなります。	
Tx クロック周波数	最大 300kHz まで対 応	多くのより高いクロック 周波数 (最大 3MHz) に 対応	該当なし	Tx クロックが高いほど スキャン時間が短くな ります。

PSoC 4 S シリーズ, PSoC 4100S Plus, PSoC 4100PS, および PSoC 6 の CapSense ハードウェアは、自己容量ベースおよび相互容量ベースの両方の静電容量センシングをサポートします。また、このハードウェアは、CapSense スキャンが進行中でないときの入力電圧測定もサポートします。PSoC 4 S シリーズ, PSoC 4100S Plus, PSoC 4100PS, および PSoC 6 デバイスの CapSense ハードウェアの詳細な説明については、それぞれのデバイスデータシートの **CapSense** 章を参照してください。第 4 世代 CapSense アーキテクチャの基本的な知識については、デバイス固有の **デザインガイド** を参照してください。

¹ PSoC 4100 ファミリーは、このファミリに CSX を実装するために必要な UDB リソースがないため、CSX センシング方式をサポートしません。

² CapSense コンポーネントは、cydwr ウィンドウで指定された V_{DDA} 電圧に応じて V_{REF} 電圧を自動的に選択します。

³ 補流と変調電流 IDAC の分割比が 50:50 の場合に 1 個の IDAC が必要になり、そうでない場合に 2 個の IDAC が必要です。

⁴ ハードウェアステートマシンは、CapSense ブロックとセンサースキャンを制御するロジックです。

表 2-2. PSoC デバイスと CapSense アーキテクチャ

PSoC デバイスファミリ	CapSense アーキテクチャ
PSoC 4	第 3 世代 CapSense
PSoC 4-M	
PSoC 4100-BLE	
PSoC 4-L	
PSoC 4 S-Series	第 4 世代 CapSense
PSoC 4100S Plus	
PSoC 4100PS	
PSoC 6 MCU	

2.5 CapSense チューニング

CapSense システムの最適な性能は、基板のレイアウト、ボタンの寸法、オーバーレイの素材、およびアプリケーションの要件などによって決まります。これらの要因に加えて、堅牢で信頼できる性能が得られるように、スイッチング周波数や閾値レベルを慎重に選択する必要があります。チューニングとは、これらのパラメーターの最適な値を決定することです。チューニングは、タッチに対する高い感度を保ち、センサー基板、オーバーレイの素材、環境条件によるプロセスのばらつきを補うのに必要です。

多くの CapSense デバイスは SmartSense と呼ばれるサイプレスの自動チューニング アルゴリズムに対応しています。このアルゴリズムは最適な性能を実現するためにパラメーターを自動的に設定し、システムや製造、環境の変化を連続的に補正します。詳細については [SmartSense 自動チューニング](#) をご覧ください。

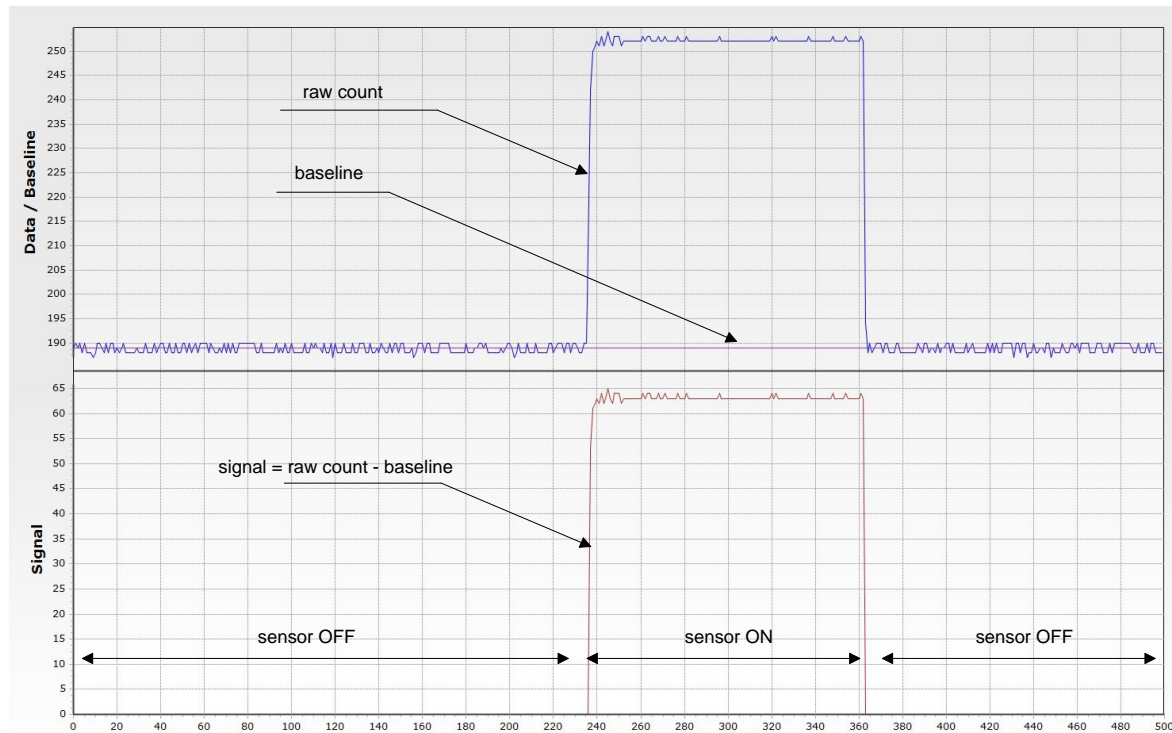
ここではチューニング処理をご紹介します。CapSense 動作やチューニングの段階的な手順に関わるすべてのパラメーターの詳細については、デバイス固有の [デザイン ガイド](#) を参照してください。サイプレスはチューニングとデータ モニターリングを安易にするために多くのツールを提供します。これらのツールの詳細については [データ監視ツール](#) を参照してください。

以下ではチューニング処理を理解させる一部の用語を定義します。

2.5.1 定義

- **raw カウント:** [図 2-18](#) に示すように、センサー静電容量は CapSense アルゴリズムでカウント値に変換されます。処理されていないカウント値は raw カウントと呼ばれます。raw カウントの処理により、センサーがオン/オフ状態になります。
- **ベースライン:** センサーの raw カウント値は、温度や湿度などの環境の変化により、徐々に変わる可能性があります。そのため、raw カウントが低周波数帯域でフィルタリングされ、ベースラインとなるカウント値が新しく作成されます。これは raw カウントの段階的な変化に追跡し補正します。ベースラインは、指が触れることによって生じる raw カウントの急激な変化に感度が低くなっています。そのため、ベースライン値は、信号を計算するための基準レベルを提供します (下記説明のとおり)。[図 2-14](#) は raw カウント、ベースラインおよび信号の概念を示します。

図 2-14. raw カウントとベースライン



- **差分カウント/信号:** raw カウント値からベースライン値を引くと、オンかオフを決めることに使用される差分カウントになります。

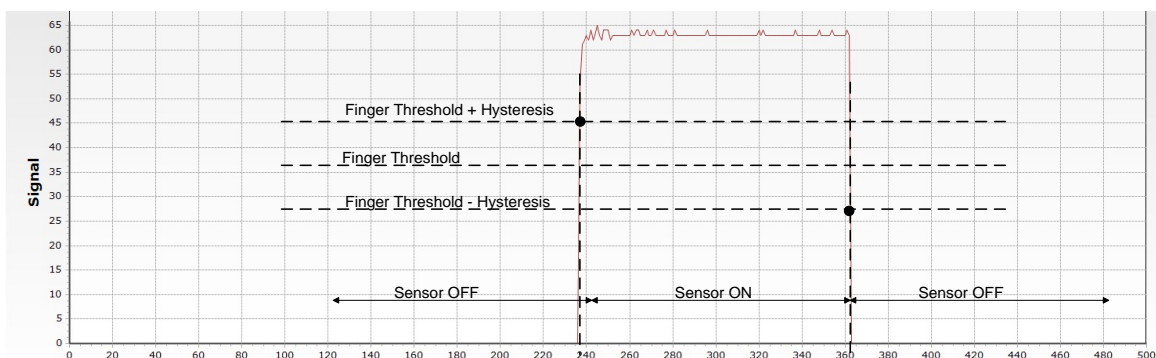
閾値は、ベースライン値から一定量のオフセットとなります。閾値は以下の機能を持っています。

- **ノイズ閾値:** これは信号をノイズから識別するパラメーターです。raw カウントがノイズ閾値を越えると、ベースラインは更新されずに差分カウントはrawカウントとベースライン間の差分を示します。rawカウントがノイズ閾値より小さくなると、ベースラインは更新され、差分カウントはゼロになります。詳細は、図 2-15 を参照してください。
- **指閾値:** これはヒステリシスと共に使用されるパラメーターであり、式 6 および図 2-15 に示すようにセンサーの状態を判定します。

$$\text{Sensor State} = \begin{cases} \text{ON} & \text{if } (\text{Signal} \geq \text{Finger Threshold} + \text{Hysteresis}) \\ \text{OFF} & \text{if } (\text{Signal} \leq \text{Finger Threshold} - \text{Hysteresis}) \end{cases} \quad \text{式 5}$$

- **ヒステリシス:** 指閾値と共に使用されるパラメーターであり、式6および図2-15に示すようにセンサーの状態を判定します。ヒステリシスはセンサー状態のノイズ遷移に対する耐性を提供します。

図 2-15. ヒステリシス



2.5.2 SmartSense 自動チューニング

2.5.2.1 SmartSense とは？

タッチ センシング ユーザー インターフェースのチューニングは、正常なシステム動作と快適なユーザー操作を確実にするための重要なステップです。標準的な設計フローには、初期設計段階、システム統合中、および生産立上げ前の最終製造の微細調整でのセンサー インターフェースのチューニングが含まれます。チューニングは繰り返しプロセスなので時間がかかることがあります。SmartSense の自動チューニングは、ユーザー インターフェースの開発サイクルの簡素化に役立ちます。さらに、使用方法は簡単であり、試作から量産までの製品開発サイクル全体からチューニング プロセスを除外して、設計サイクル時間を短縮できます。

2.5.2.2 SmartSense の機能は？

SmartSense は、電源投入時に各 CapSense センサーを自動的に調整し、実行中に最適なセンサー性能を監視し、維持します。チューニングの対象となるパラメーターの数は、CSD の場合の 17 から SmartSense の場合は 4 つに減らしました。

- **電源投入時チューニング:** SmartSense は、それぞれのセンサーのパラメーターを、個々のセンサーの寄生容量に基づいて調整し、センサーに必要な感度を取得します。
- **実行時チューニング:** システムのノイズを動的に測定します。閾値は、それぞれのセンサーに対して調整され、CapSense システムのノイズの動的変動による誤ったトリガーを克服します。

2.5.2.3 SmartSense は、どこで、どのようにして、役立つでしょうか？

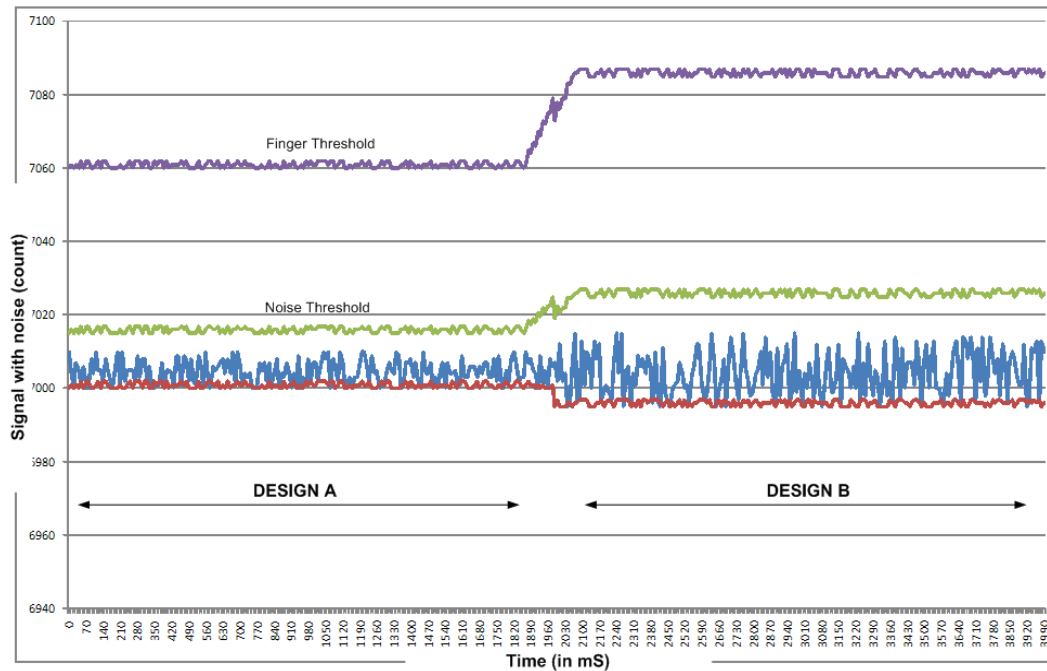
SmartSense 技術では、プリント基板やオーバーレイによる製造のばらつきに適応し、LCD インバーター、AC ライン、スイッチング電源などのノイズ発生源を自動的に調整してノイズを取り除きます。SmartSense は、温度、湿度、ノイズ源 (RF、SMPS、LCD インバーター、AC ライン ノイズなど) のようなシステム環境変化に対応します。

以下の節では、SmartSense が外部ノイズに適応する手助けとなるシナリオを説明します。確実な信号対ノイズ比を維持することで、誤ってボタンをトリガーすることを防げます。

2.5.2.3.1 異なる設計での異なるノイズ

SmartSense 技術は、異なるノイズ環境に対して、動的に自分自身を調整します (ノイズおよび指の閾値を調節)。図 2-16 では、デザイン A とデザイン B のノイズ レベルは異なります。最小の信号対ノイズ比 (5:1) を維持するには、動的な閾値の調整が必要です。SmartSense はこれを自動的に実行し、最小限のチューニングまたは全くチューニングなしであるモデルから別のモデルへのシームレスな移行を可能にします。

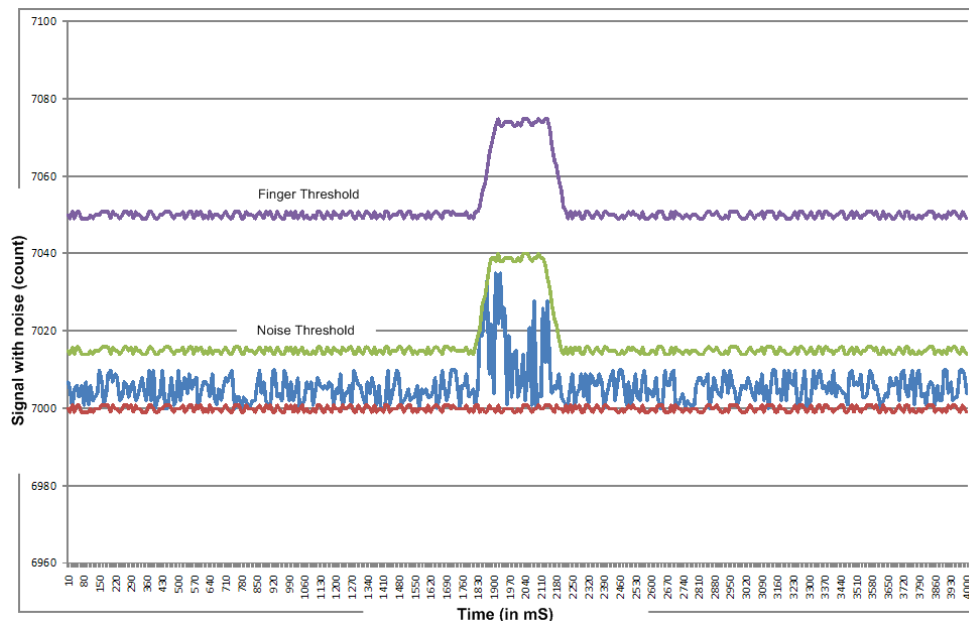
図 2-16. 自動的に補正されるデザイン A とデザイン B の異なるノイズ レベル



2.5.2.3.2 製造中のノイズのスパイク

SmartSense技術は図2-17に示されるように、設計段階で見られなかったノイズ スパイク (製造中) も自動的に調整して取り除きます。これは強力なSmartSense機能であり、エンド システムにおける偽のボタン押下を防ぎ、大量生産設計に対する分析の障害を防ぎます。

図 2-17. 誤ったボタン タッチを防ぐために動的に調整される指閾値



2.5.2.4 手動チューニングが有利なタイミングは？

SmartSense では、デバイス自体が最適な性能を得られるために校正でき、チューニング処理を完全かつ自動的に完了できます。この技術は殆どのデザインの要件を満たしますが、SmartSense が動作しない場合、または SNR や消費電力の特定な要件がある場合のシステム要件を満たすためには、CapSense CSD パラメーターを手動で調整できます。これは手動チューニングと呼ばれます。SmartSense の自動チューニングとは対照的に、手動チューニングはいくつかの利点があります。

- パラメーター設定による厳重な管理: SmartSense はすべてのパラメーターを自動的に設定します。しかし、パラメーターで厳重に管理する場合もあります。例えば、CSD が 1 つのセンサー グループをスキャンする時間を厳重に管理する必要がある場合、手動チューニングを使用します。このことはシステム内の EMI を低減するために実行できます。
- より高い寄生容量の対応: SmartSense は 0.2pF の指容量の場合、最大 45pF、0.1pF の指容量の場合、最大 35pF の寄生容量に対応します。寄生容量が SmartSense でサポートされる値より大きい場合、手動チューニングを使用する必要があります。

手動チューニングの段階的な手順については各デバイス固有の [デザイン ガイド](#) を参照してください。

2.6 信号対ノイズ比 (SNR)

「信号」は、様々な意味がある一般的な工学用語です。CapSense 用途の場合に、信号はオフとオンの状態間の raw カウントの変化として定義されます。信号は差分カウントとも呼ばれます。

ノイズも多くの意味を持っている用語です。以下では、センサー出力と時間の簡単な数学モデルを使用する CapSense ノイズの定義です。

センサーがオフ状態の場合、カウント ($X(t)$) は平均カウントとノイズ要素で計算されます。

$$X(t) = X0 + N0(t) \quad \text{式 6}$$

- $X0$ は $X(t)$ の平均値
- $N0(t)$ はオフ状態時の「 t 」の間のノイズ要素

センサーがオン状態の場合、同じモデルは適用されます。

$$X(t) = X1 + N1(t) \quad \text{式 7}$$

- $X1$ は $X(t)$ の平均値
- $N1(t)$ はオン状態時の「 t 」の間のノイズ要素

$X0$ は、raw カウントのベースライン値と呼ばれます。 $X1$ と $X0$ 間の差は信号 (S) と呼ばれます。

$$S = X1 - X0 \quad \text{式 8}$$

ノイズ要素 $N0(t)$ と $N1(t)$ は類似していますが、同一ではありません。例えば、指センシング アプリケーションでは、 $N1(t)$ は $N0(t)$ に比べて高いレベルの AC ライン ノイズを含んでいます。これは、人体が 50Hz と 60Hz ライン ノイズに対するアンテナのようになり、センサー オーバーレイに触れている指がこのノイズを CapSense システムに結合させるからです。

ノイズ レベル N の最悪の場合は、オフ状態時に測定されるピークノイズと定義されています。

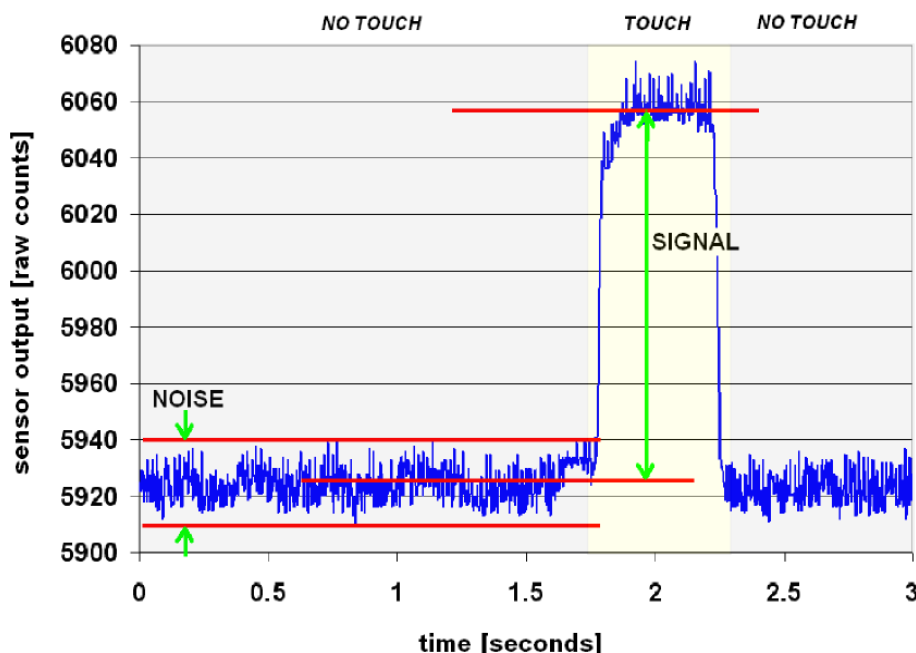
$$N = \max(N0(t)) = \max(X(t)) - \min(X(t)) \quad \text{式 9}$$

従って、CapSense 信号対ノイズ比 (SNR) は、信号 (S) のノイズ (N) に対する比として定義されています。

$$SNR = S:N \quad \text{式 10}$$

多くの CapSense アプリケーションからの実験と知識に基づいて、堅牢なオン/オフ動作を確保しノイズと信号間の十分なマージンを確実にするためには、最小でも 5:1 の SNR をお勧めします。

図 2-18. 信号対ノイズ



2.6.1 SNR の測定

SNR は、CapSense を使用する環境で測定する必要があります。つまり、ノイズの最悪条件でシステムの SNR を測定します。SNR を測定するには、まず、センサーごとに raw カウントを監視します。テキスト ファイルにログをとってスプレッドシートでデータをグラフにする、もしくはサイプレス ブリッジコントロールパネルと Minipro3 または MiniProg4⁵を使用する、または PSoC Creator の CapSense コンポーネントに付属する SNR を表示可能なチューナーツールを使用することで実現できます。(詳細はデータ監視ツールをご覧ください)。これらのツールを使用して raw カウントを監視する方法を記載する AN2397 – CapSense

データ ビュー ツールをご参照ください。どの方法でも、raw カウントは SNR の測定のために監視する必要があります。差分カウントは SNR の測定に使用してはなりません。理由は、これはベースライン更新プロセス中に使用され、フィルター処理(「バケット」を満たす) および非線形の閾値イベントを含んでいるためです。

考慮すべき他の要素は、信号を生成する方法です。SNR を測定する際に、最悪条件のオンとオフのシナリオを使用する必要があります。システムが指を検知するように設計された場合、センサー エリアに軽く触れて、中心を少し外れて接触点を置くことで SNR を測定します。自動化試験では、最悪条件の指タッチ (0.1pF) は、小銭のサイズと形状を持つ相当の金属ディスクにより刺激されることが多いです。

SNR の測定例として、図 2-18 の raw カウント波形を考慮してください。

X0 = 5925 カウント

X1 = 6055 カウント

S = 130 カウント

N = 5940 - 5910 = 30 カウント

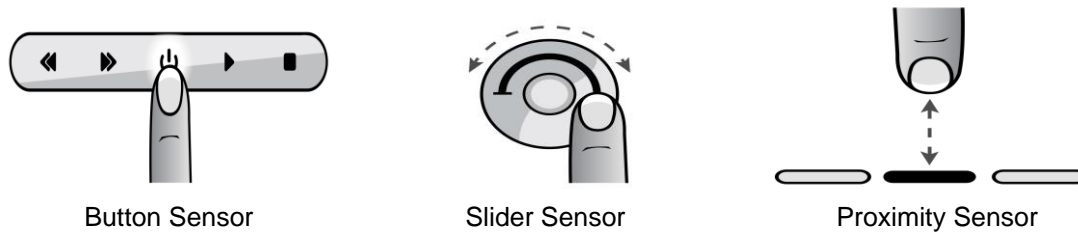
SNR = 130:30 = 4.3:1

2.7 CapSense ウィジェット

CapSense のウィジェット (部品) は、ユーザー インターフェースの特定の種類の種類に相当するユニットであり、1 つ以上の CapSense センサーから構成されます。CapSense のウィジェットはだまかに 4 つのカテゴリに分類されます。ボタン (0 次元)、スライダー (1 次元)、タッチパッド/トラックパッド (2 次元)、および近接センサー (3 次元)。図 2-19 にボタン、スライダー、および近接センサーのウィジェットを示します。ここでは、異なる CapSense のウィジェットの基本的な概念について説明します。センサー構造の詳細な説明については、[センサーの構成](#)を参照してください。

⁵ プログラミングおよびデバッグキットの詳細については、[プログラミングおよびデバッグ用キット](#)を参照してください。

図 2-19. いくつかのウィジェットの種類

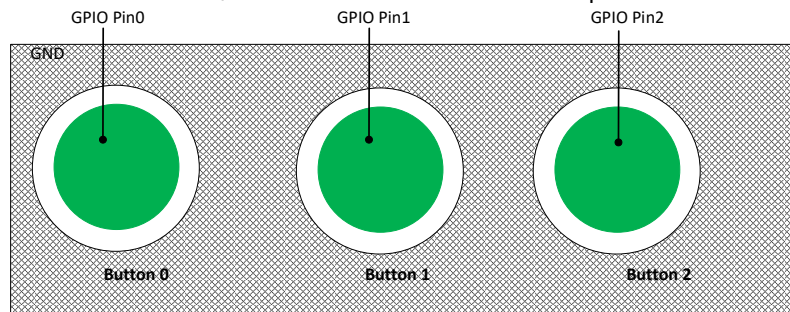


2.7.1 ボタン (0 次元)

CapSense のボタンは、多種多様なアプリケーション (家電、医療機器、白物家電、照明管理および他の多くの製品) の中で使われているメカニカル ボタンに取って代わります。これは、単一センサーからなる、CapSense ウィジェットの最も簡単な種類です。CapSense のボタンは、2 つの出力状態の内の 1 つを出力します。アクティブ (指がボタンに接触) か非アクティブ (指がボタンに不接触) です。これら 2 状態はそれぞれにオンとオフ状態とも呼ばれます。

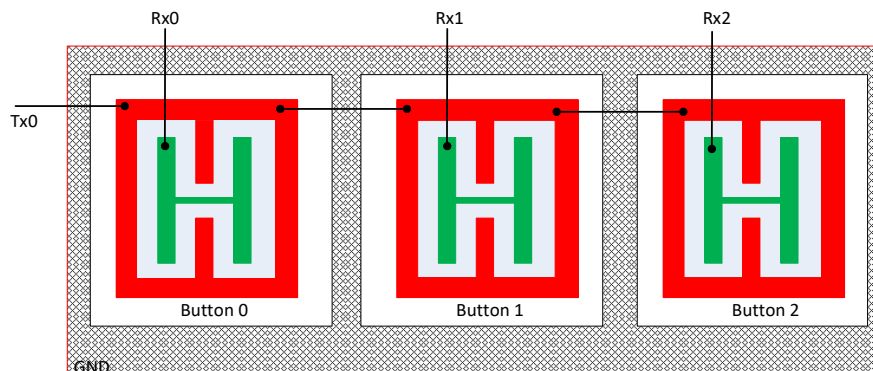
自己容量ベースの、つまり CSD センシング方式の場合、単純な CapSense ボタンは、PCBトレースを使用して PSoC GPIO に接続された円形の銅パッドで構成されます。ボタンは、他のボタンやトレースから分離するために、接地された銅のハッチで囲まれています。円形の隙間がボタンパッドとグラウンドハッチを分離しています。各ボタンには 1 つの PSoC GPIO が必要です。これらのボタンは、非導電性基板上的の任意の導電性材料を使用して構築できます。たとえば、ガラス基板上的のインジウムスズ酸化物、または非導電性フィルム上の銀インク。金属製のバネでさえボタンセンサーとして使用できます。詳細については、[センサーの構成](#)を参照してください。

図 2-20. 自己容量センシング方式のシンプルな CapSense ボタン



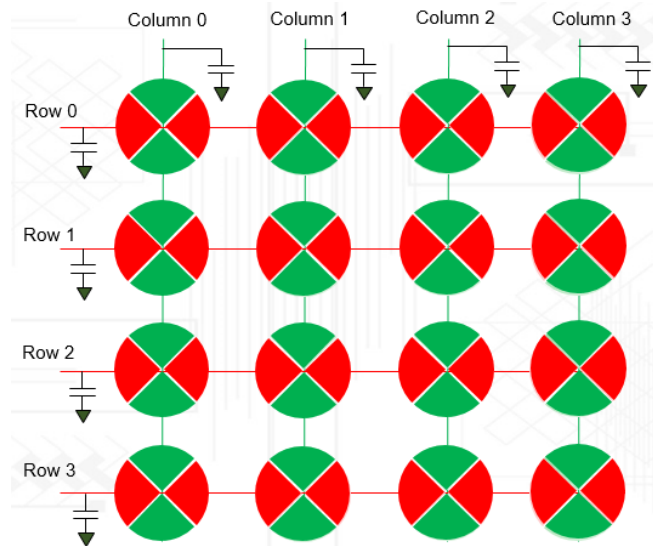
相互容量ベースの CSX センシング方式の場合、各ボタンには、Tx 電極として構成された 1 つの GPIO ピンと Rx 電極として構成された 1 つの GPIO ピンが必要です。[図 2-21](#) に示すように、Tx ピンは複数のボタン間で共有できます。

図 2-21. 相互容量センシング方式のシンプルな CapSense ボタン



電卓のキーパッドや QWERTY キーボードなど、アプリケーションで多くのボタンが必要な場合は、[図 2-22](#) に示すように、CapSense ボタンをマトリックスに配置できます。これにより、GPIO ごとに複数のボタンをデザインに含められます。たとえば、[図 2-22](#) の 12 ボタンの設計では、8 つの GPIO のみが必要です。

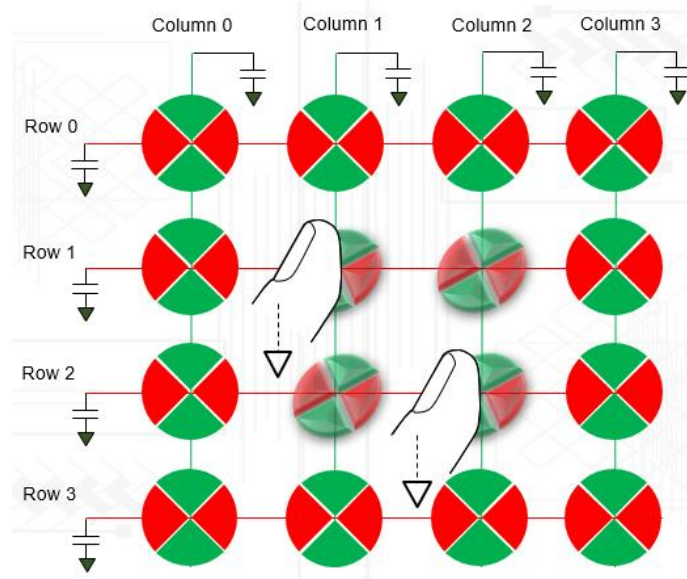
図 2-22. CSD をベースとしたマトリクスボタン



マトリクスボタンの設計には、行センサーと列センサーの 2 つの静電容量センサーグループがあります。マトリクスボタンアーキテクチャは、自己容量 (CSD) と相互容量 (CSX) の両方の方法で使用できます。

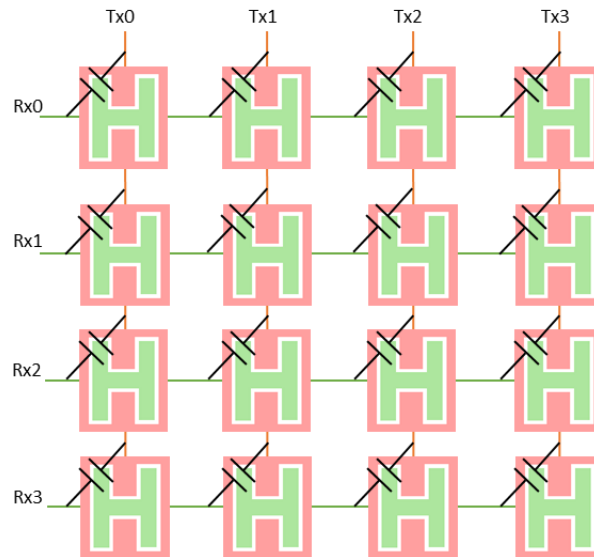
自己容量モードでは、図 2-22 に示すように、各ボタンは行センサーと列センサーで構成されます。ボタンに触れると、そのボタンの行センサーと列センサーの両方がアクティブになります。CSD ベースのマトリクスボタンは、ユーザーが一度に 1 つのボタンに触れることが予想される場合にのみ使用する必要があります。ユーザーが対角線上にある複数のボタンに触れた場合、図 2-23 に示すように、指の位置を解決できません。この効果はゴースト効果と呼ばれ、無効な状態と見なされます。

図 2-23. CSD をベースとしたマトリクスボタンのゴースト効果



相互静電容量は、ゴーストタッチの影響を受けず、高 C_p センサーの SNR が向上するため、マトリクスボタンの推奨される検出方法です。これは、図 2-24 に示すように、行と列を検出するのではなく、各交差点で形成される相互容量を検出するためです。Shift、Ctrl、および Alt キーを備えたキーボードなど、複数のボタンを同時に検出する必要があるアプリケーションでは、相互容量を使用できます。センシング方法、または Shift、Ctrl、および Alt キーを個別の CSD ボタンとして設計する必要があります。

図 2-24. CSX をベースとしたマトリクスボタン



ただし、CSX センシング方式を使用してマトリクスキーパッドをスキャンすると、CSD センシング方式よりも全体的なスキャン時間が長くなる場合があることに注意してください。これは、CSD センシング方式が行と列をセンサーとしてスキャンするのに対し、CSX センシング方式は各交差点をセンサーとしてスキャンするためです。

2.7.2 スライダー (1 次元)

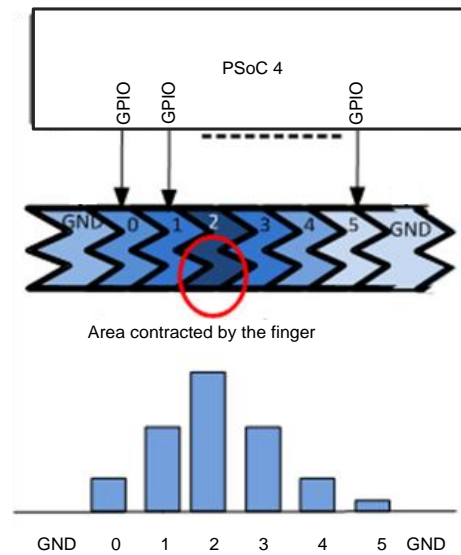
スライダーは、必要な入力が段階的なインクリメントまたはデクリメントの形式である場合に使用します。例としては、照明管理 (調光装置)、音量管理、グラフィック イコライザ、速度制御などが挙げられます。現在、PSoC Creator および ModusToolbox の CapSense コンポーネントは、自己容量ベースのスライダーのみをサポートしています。相互静電容量ベースのスライダーは、コンポーネントの将来のバージョンでサポートされる予定です。

スライダーは、セグメントと呼ばれる静電容量センサーの 1 次元配列で構成され、互いに隣接して配置されます。1 つのセグメントに触れると、隣接するセグメントが部分的にアクティブになります。ファームウェアは、タッチされたセグメントと近くのセグメントからの raw カウントを処理して、**重心位置**と呼ばれる指のタッチの幾何学的中心の位置を計算します。

計算された重心位置の実際の解像度は、スライダーのセグメント数よりもはるかに高くなります。たとえば、5 つのセグメントを持つスライダーは、少なくとも 100 の物理的な指の位置を解決できます。この高解像度により、指がスライダーを横切って滑るときに重心位置がスムーズに移行します。

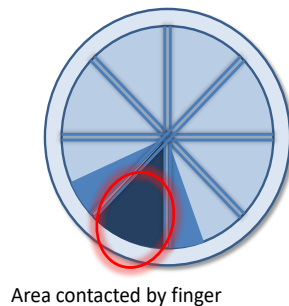
リニアスライダーでは、図 2-25 に示すように、セグメントがインラインで配置されます。各スライダーセグメントは PSoC GPIO に接続します。スライダーセグメントには、ジグザグパターン (ダブルシェvron) を推奨します。このレイアウトにより、セグメントがタッチされると、隣接するセグメントも部分的にタッチされるようになり、重心位置の推定に役立ちます。

図 2-25. リニア スライダー



ラジアルスライダーは、ラジアルスライダーが連続していることを除いて、リニアスライダーに似ています。図 2-26 に、一般的なラジアルスライダーを示します。

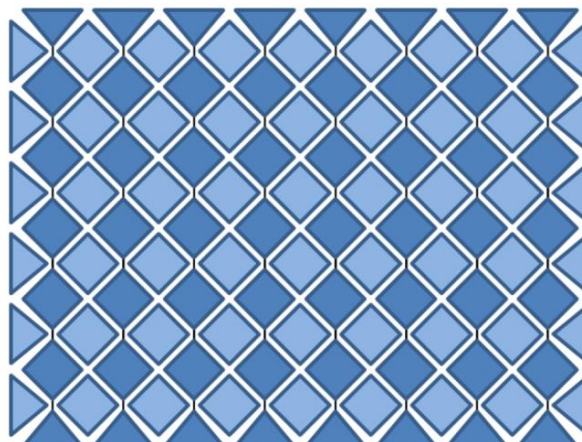
図 2-26. ラジアル スライダー



2.7.3 タッチスクリーンとトラックパッド (2 次元センサー)

トラックパッドは、(タッチパッドとしても知られている) は、X と Y 寸法の両方で指の位置を特定できるように、X と Y のパターンで配置された 2 個のリニア スライダーがあります。図 2-27 に、トラックパッド センサーの典型的な配置を示しています。

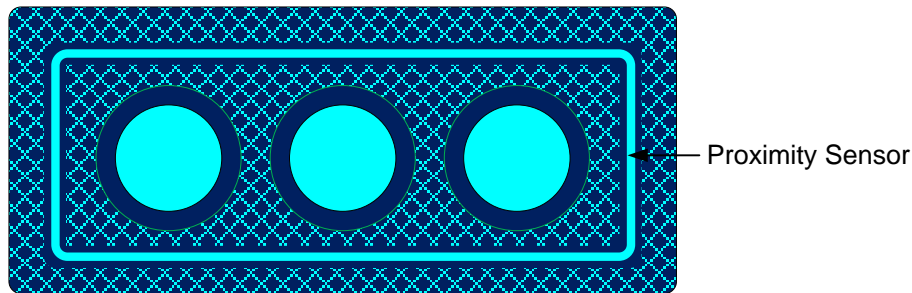
図 2-27. トラックパッド センサーの配置



2.7.4 近接 (3 次元センサー)

近接センサーは、手や他の導電性の物体がタッチ面に接続する前に、それらの存在を検出します。暗い状態で車載用オーディオ システムを操作する場合を想像してください。近接センサーは、ユーザーの手が近づく時、バックライト LED を介してオーディオ システムのボタンを点灯します。近接センサーの 1 つの実装は、図 2-28 に示すように、ユーザー インターフェースの境界線上の長い配線で構成されます。近接センサーを実装するもう 1 つの方法は、センサーを結合する方法です。詳細については、[近接センシング](#)をご参照ください。

図 2-28. 近接センサー

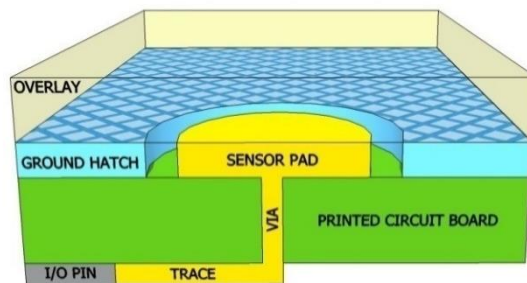


2.8 センサーの構成

容量センサーは、アプリケーション要件に応じて、異なる材料を使用して構成できます。典型的なセンサー構成では、ユーザーによるタッチを検知する導電性パッドまたは表面が導電性配線またはリンクにより容量コントローラーのピンに接続されます。この全体の構成は非導電性オーバーレイ材料の下に配置され、ユーザーはオーバーレイの上に操作します。センサー構成の一般的な方法は FR4 プリント基板上に銅製パッドとトレースをエッチングすることです。ただし、タッチスクリーン アプリケーションでは、インジウムスズ酸化物 (ITO) が透明なセンサーを構成するために使用されます。本節では、センサーを構成する様々な方法およびそれぞれの方法の特長を説明します。したがって、ユーザーは独自の要件に合う方法を選択できます。

2.8.1 銅の配線 (プリント基板) により結合した電界

図 2-29. プリント基板により結合した電界

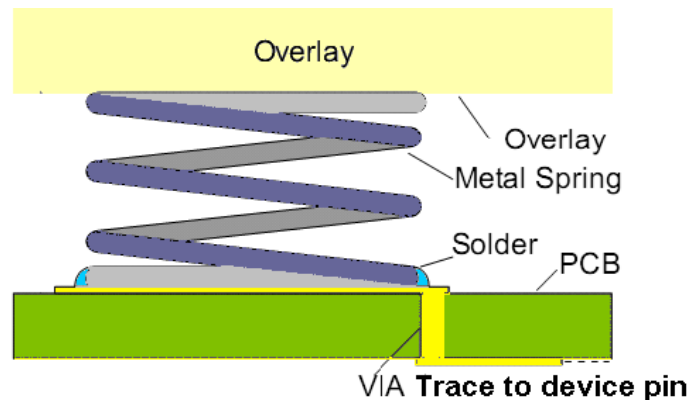


プリント基板ベースの設計の特長

- 最も一般的な実装
- プリント基板の表面でエッチングされた銅製パッドがセンサー パッドとして動作
- 電界は銅製センサー パッドからグランド面まで発散
- 機械的可動部分なし
- 非導電性のオーバーレイ素材がボタンのタッチ面として機能
- 単純なフラット パネル設計に理想的なトポロジ
- 低 BOM コスト

2.8.2 スプリング/ガスケット/フォームにより結合した電界

図 2-30. スプリングにより結合した電界



スプリング/ガスケット/フォームに基づく設計の特長

- 圧縮されたスプリング、または導電性のガスケットやフォームを使用してプリント基板からオーバーレイに結合した電界（独立気泡導電性フォームを使用する必要があります。水分を吸収する材料を使用しないでください。）
- 導電性の素材自体が、静電容量センサーパッドとして機能
- 機械的可動部分なし。スプリングやフォームは移動しない
- あらゆる非導電性のオーバーレイがボタンのタッチ面として機能
- 曲線、傾斜、あるいはその他の例外的なフロントパネルに理想的なトポロジ
- タッチセンサー表面がシリコンまたはマザーボードから物理的に離れている設計に最適
- CapSense およびメカニカルボタンの組み合わせが望ましい設計に最適

2.8.3 印刷されたインクにより結合した電界

印刷されたインクベースの設計の特長

- 導電性のインクを使用して柔軟な基板の上の印刷されたパターンに結合した電界
- 銅に比べて印刷済みインクの高いシート抵抗（単位が $\Omega/\text{スクウェア}$ ）に起因して、直列抵抗が高い。ただし、銀入りインク、ITO や PEDOT などの材料はシート抵抗が比較的低いため、その直列抵抗は厚さの変動に依存します。
- 薄いプリント基板に起因した高い寄生容量
- 機械的可動部分はないが、基板はフレキシブル
- 非導電性のオーバーレイによりタッチセンサーの表面に結合
- 柔軟なフロントパネルに理想的なトポロジ
- 柔軟なプリント基板は 1 層または 2 層フィルム

2.8.4 ガラスの ITO フィルムで結合したフィールド

ITO フィルムベースの設計の特長

- ガラス上の印刷または堆積パターンにより結合した電界
- 銅に比べて、ITO フィルムの直列抵抗が高い
- 機械的可動部分なし
- グラフィカルなフロントパネルに理想的なトポロジー

2.9 耐液性

CapSense は、家電、自動車、産業用途などの様々な用途で使用されています。これらのアプリケーションは、霧、湿気、水、氷、湿度変化の存在下でも堅牢な CapSense の動作を必要とします。CapSense の設計において、誤ったタッチ検知は、タッチ面上の液膜か液滴の存在に起因して起こることがあります。サイプレスの CapSense センシング方法は、霧、湿気、水、氷、湿度変化による raw カウントの変化を補正でき、堅牢かつ信頼性の高い CapSense の動作を提供します。

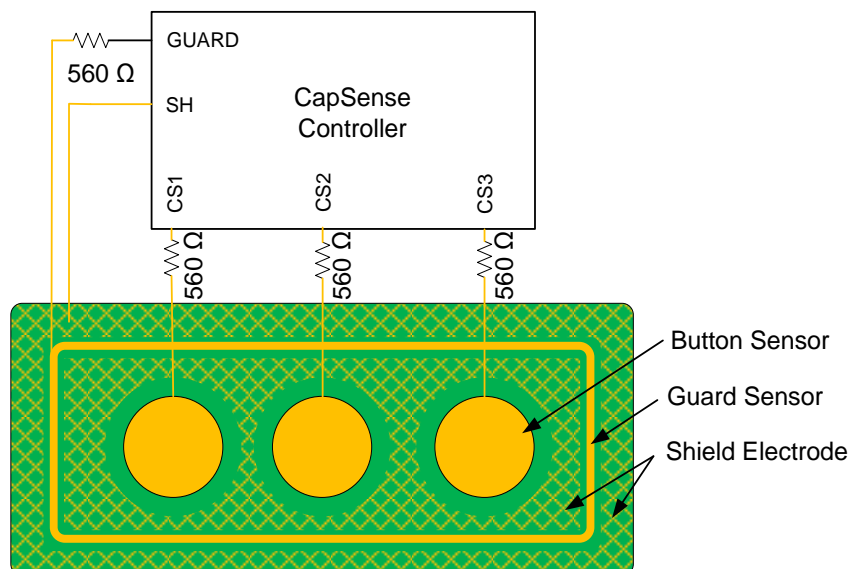
図 2-31. 耐液性のある洗濯機での CapSense ベースのタッチ ユーザー インターフェース



CapSense のセンシング方法では、霧、湿気、湿度変化による raw カウントの変化を補正するために、センサーのベースラインを連続的に調整することでセンサーの誤ったトリガーを防止します。液滴または液体流による raw カウントの変化を補正するために、図 2-32 に示すようにシールド電極とガード センサーを実装することで、堅牢なタッチ センシングを提供する必要があります。ノイズ耐性を向上させるために、すべてのセンサー ピンは任意に 560Ω の直列抵抗に接続できます。

液滴がタッチ面上に存在し、かつシールド電極が実装された場合、CapSense システムは液滴の存在下でも確実に動作し、センサーのオン/オフ状態を報告できます。タッチ面上に液体流または液プールがある場合、CapSense システムは誤ったトリガーを防止するために、ガード センサーを使用して液体を検出し、システム内のすべての他のセンサーのスキャンを無効にします。これにより、タッチ面上に液体流または液体プールがある場合、CapSense システムは、液体がタッチ面上にある限り、指の接触を検出しません。

図 2-32. CapSense コントローラーに接続したシールド電極 (SH) およびガード センサー (GUARD)



2.9.1 CapSense に対する液滴と液体流の影響

CapSense のセンサーに対する液滴や液体流の影響を理解するためには、図 2-33 (a) に示すように、センサーを取り囲んだハッチがグラウンドに接続されている CapSense システムを考えてみましょう。グラウンドに接続されたハッチでセンサーを取り囲めば、センサーのノイズ耐性を改善します。センサーの寄生容量は図 2-33 (b) で C_S と表記されます。

図 2-33. 標準的 CapSense システムのレイアウト

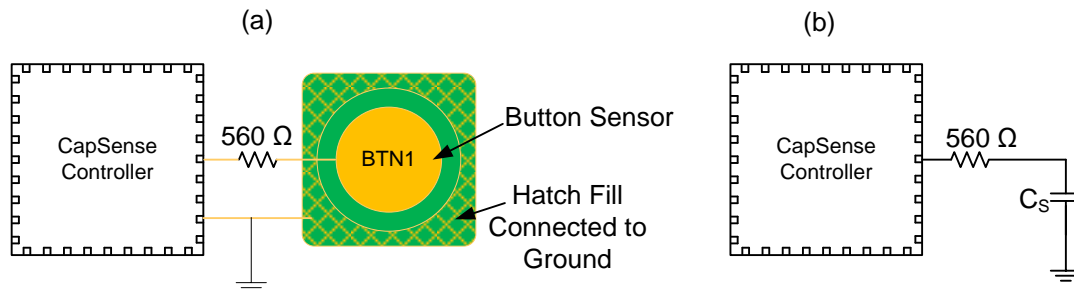
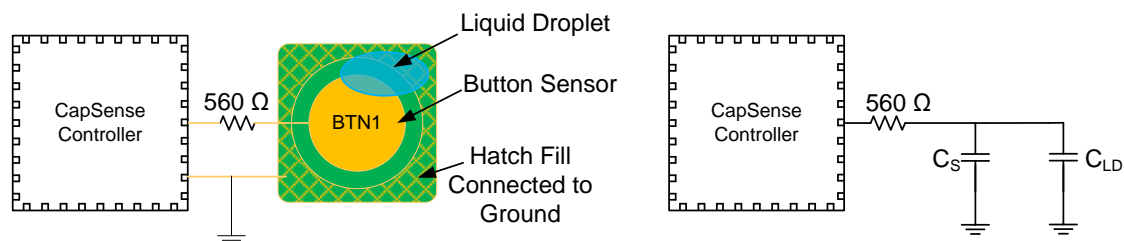


図 2-34 に示すように、液滴がタッチ面上に落下すると、その導電性により、磁力線がグラウンドに戻るために強い結合経路を提供し、その結果、 C_P と並列に C_{LD} の静電容量を追加します。センサーが充放電されると、 C_{LD} コンデンサを通した非ゼロの電圧差のため、 C_{LD} 静電容量は AMUX バスからある程度の電荷を引き出します。これは、CapSense の回路が検知する全体の静電容量を増加させて、結果としてセンサーの raw カウントが増加します。液体の導電性が高い (塩分が高い水またはミネラル含有量の高い水) いくつかの場合では、図 2-35 に示すように、液滴のタッチ面上への落下による raw カウント増加は指の接触による raw カウント増加に等しく、誤ったトリガーを発生させることがあります。

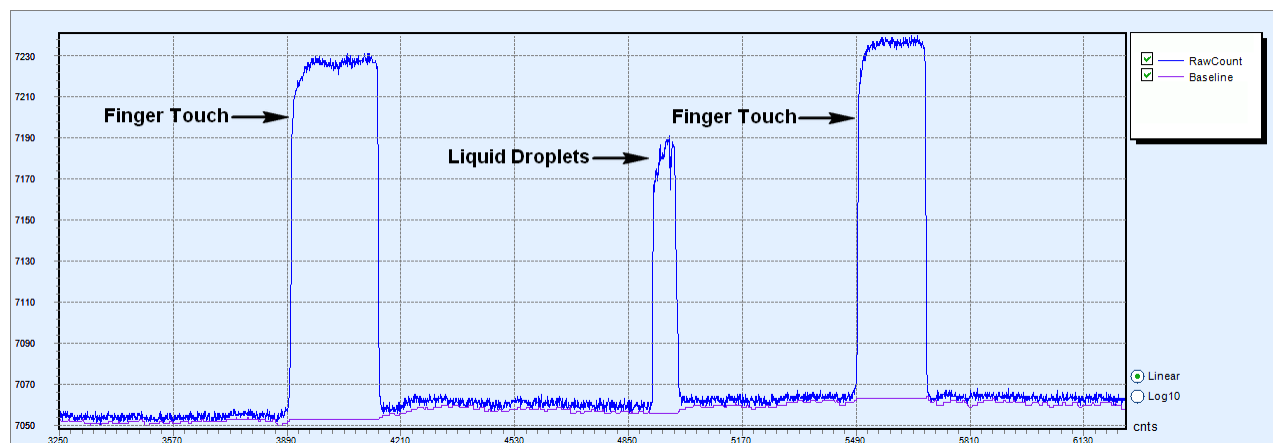
図 2-34. ハッチがグラウンドに接続されている時の液滴により追加された静電容量



C_S – センサー寄生容量

C_{LD} – 液滴により追加された静電容量

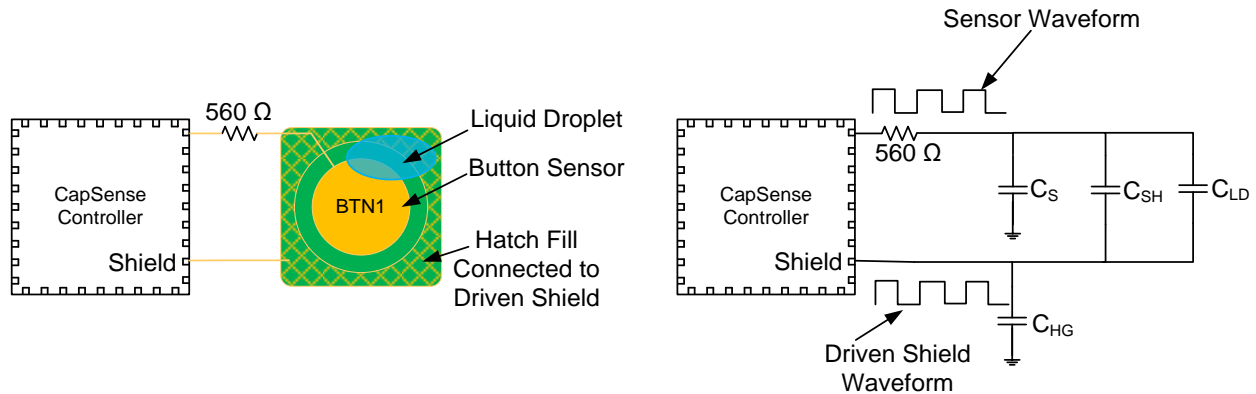
図 2-35. センサー周囲のハッチがグラウンドに接続されている時の液滴の影響



液滴により CapSense の回路に追加された静電容量を補正するためには、被駆動シールド信号でセンサー周囲のハッチを駆動する必要があります。

図 2-36 に示すように、センサー周囲のハッチを被駆動シールド信号に接続された時、および液滴がタッチ面に当たった時、液滴の両側の電圧が同電位に保たれているため、液滴により追加された C_{LD} 静電容量は無効になります。 C_{LD} コンデンサの両端間の電圧差がゼロのため、AMUX バスから電荷を引き出しません。したがって、図 2-37 に示すように、液滴がセンサーに当たった時の raw カウントの増加は非常に少ないです。

図 2-36. センサー周囲のハッチがシールドに接続されている時の液滴により増加した静電容量



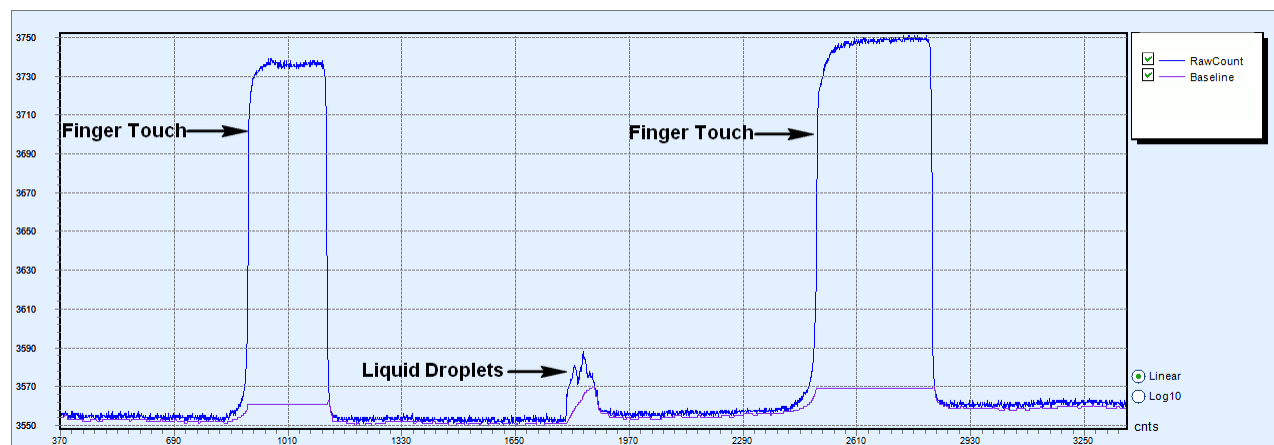
C_S – センサー寄生容量

C_{SH} – センサーとハッチ間の静電容量

C_{HG} – ハッチとグランド間の静電容量

C_{LD} – 液滴により追加された容量

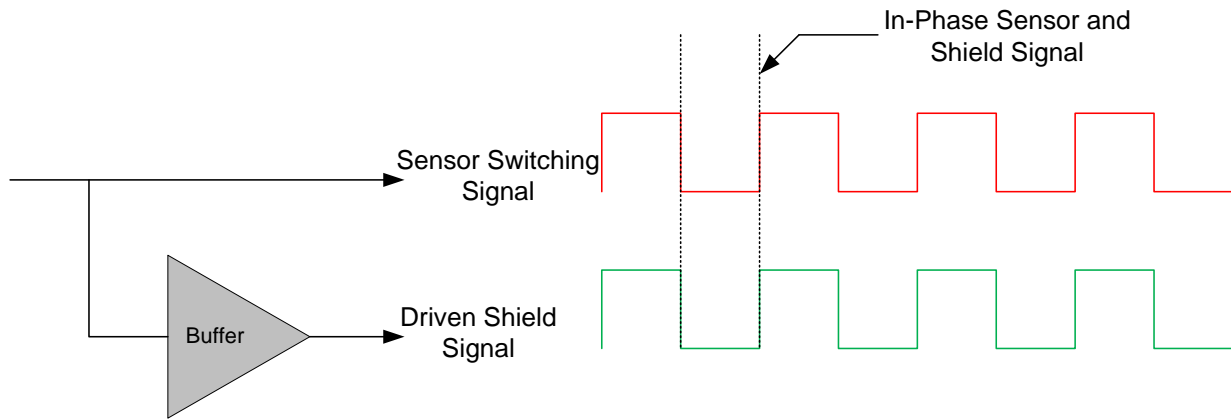
図 2-37. センサー周囲のハッチが被駆動シールドに接続されている時の液滴の影響



2.9.2 被駆動シールド信号およびシールド電極

図 2-38 に示すように、被駆動シールド信号は、センサー スイッチング信号のバッファリングされたバージョンです。被駆動シールド信号は、センサー スイッチング信号と同じサンプルの振幅、周波数、および位相を有します。バッファは、被駆動シールド信号がプリント基板上のハッチの高い寄生容量を駆動するために十分な電流を供給します。センサー周囲のハッチは被駆動シールド信号に接続されている時、シールド電極と呼ばれます。CapSense に対する液滴と液体流の影響で説明したように、シールド電極がセンサー スイッチング信号と同じ電圧で駆動されるため、タッチ面上に落下した液滴による追加の容量が無効にされます。最高の耐液性能を達成するためには、被駆動シールド信号がセンサー スイッチング信号と同じ電圧と位相を有する必要があります。

図 2-38. 被駆動シールド信号

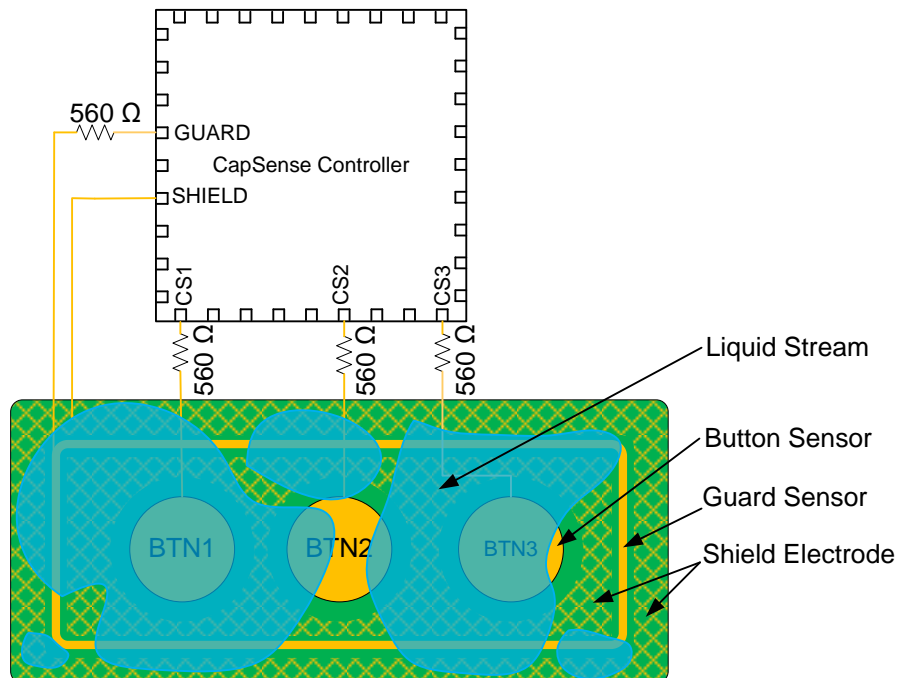


2.9.3 ガード センサー

連続液体流はタッチ インターフェースに当たると、CapSense 回路に多量の静電容量 (C_{ST}) を追加します。この静電容量は、 C_{LD} の数倍大きくなる可能性があります。このため、シールド電極の影響は完全にマスクされており、センサーで測定される raw カウントは、指の接触による raw カウントより高くなります。このような状況では、ガード センサーが誤ったタッチ センシングを防止するのに役立ちます。

ガード センサーは、図 2-39 に示すように、PCB 上のすべてのセンサーを取り囲んでいる銅配線です。ガード センサーはボタン センサーと同様に、液体流の存在を検出するために使用されます。ガード センサーがトリガーされると、ファームウェアは誤ったタッチ センシングを防ぐために、システム内のすべての他のセンサーのスキャンを無効にできます。ガード センサーがトリガーされた時にセンサーがスキャンされないため、液体流がある場合、タッチを検出できません。

図 2-39. 液体流を伴う静電容量測定

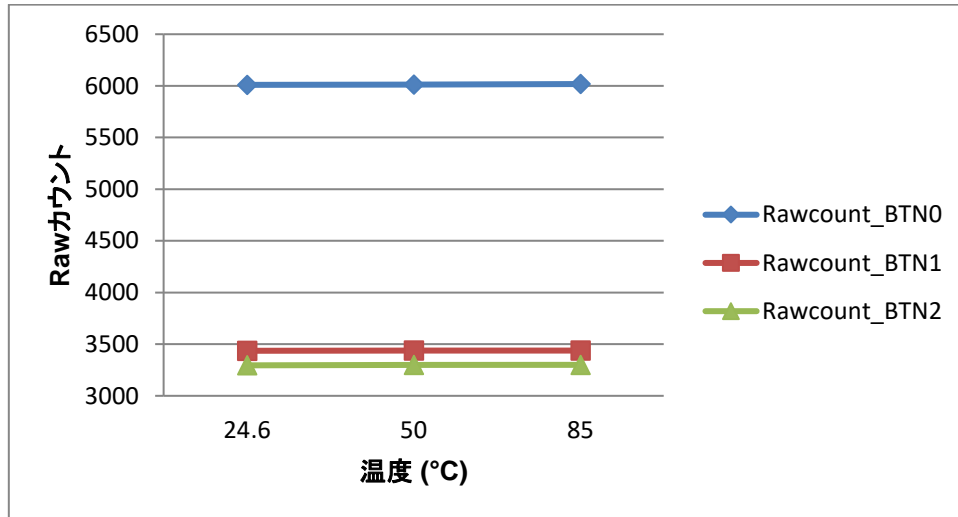


2.9.4 耐液性の性能への液体の属性の影響

特定の応用では、CapSense のシステムは、ミネラル含有量の高い水、石鹼水、海水などのさまざまな液体の存在下で確実に動作しなければなりません。そのような応用では、タッチ面上の液体による最悪ケースの raw カウントの変化を考慮してセンサーの CapSense パラメーターを調節することをお勧めします。最悪条件をシミュレートするためには、1 リットルの水に 40 グラムの調理塩 (NaCl) を溶かして塩水の溶液を用意し、水滴がセンサーに当たった時の raw カウントの変化を測定できます。

誘導クックトップなどの応用では、CapSense タッチ面にお湯がこぼれることがあります。耐液性の性能への液滴温度の影響を確かめるために、試験を異なる温度の液滴により行いました。実験結果は、高温液滴の影響が室温での液滴の影響と同じであることを示しています。これは、高温液滴がタッチ面に当たると直ちに室温に冷えるためです。

図 2-40. 水の温度に伴う raw カウントの変化



設計に耐液性を持たせるために、以下の手順に従ってください。

1. 耐液性の機能を備える CapSense コントローラーを選択します。体液性の機能を備える CapSense コントローラーを選択するには、[CapSense セレクタ](#) ガイドを参照してください。
2. シールド電極およびガードセンサーを構成するには、デバイス専用の[デザイン ガイド](#)で説明される回路図およびレイアウトガイドラインに従ってください。
3. ガード センサー（実装されている場合）を、液体流がある場合にのみトリガーされるように調節します。ファームウェアでは、ガード センサーがトリガーされた時にセンサーがスキップされないことを確認します。

耐液性を達成するために CapSense のパラメーターを調節する方法の詳細な手順については、個々の CapSense のデザイン ガイドを参照してください。「AN92239 – Proximity Sensing with CapSense」アプリケーション ノートでは PSoC 4 デバイスに耐液性のある近接センシングシステムを実装する方法が説明されています。

2.10 近接センシング

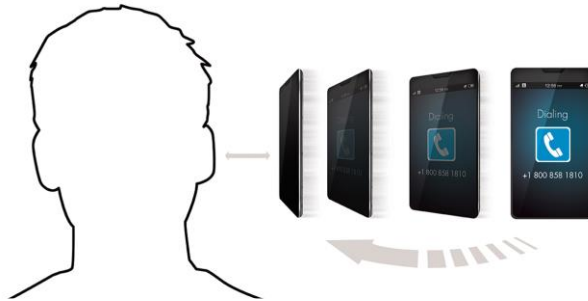
近接センシングは、物理的な接触なしに隣接物体を検出するプロセスです。近接センサーは、電磁場、電磁放射のビーム、または周囲環境の変化を利用して、周囲の物体の近接を検出します。容量性、誘導性、磁気、ホール効果、光、および超音波センサーなどの様々な近接センサー種があります。それぞれ独自の利点と欠点を持っています。静電容量近接センシングは、低コストで、高信頼性、低消費電力、洗練された美しさ、および既存のユーザー インターフェースとのシームレスな統合性があるため、よく適用されています。本節では、CapSense ベースの近接センシングについて紹介します。完全な近接センシングの設計ガイドラインについては、[AN92239 – Proximity Sensing with CapSense](#) を参照してください。

2.10.1 CapSense ベースの近接センシング アプリケーション

以下で説明するように、CapSense ベースの近接センシングは様々な応用で使用されています。

携帯電話およびタブレット内の顔検知: 顔検知は、[図 2-41](#) に示すように、ユーザーが電話に出る時に、携帯電話のタッチスクリーンを無効にし、ディスプレイの明かりを薄暗くする携帯電話の機能の 1 つです。顔検知は、携帯電話が耳に置かれる時の誤タッチを回避し、デバイスの消費電力を最適化します。この応用で CapSense ベースの近接センシングを使用することは、IR 近接センシングに比べて利点があります。その理由として、オーバーレイ素材のカットアウトを必要とせず、ツーリング コストを削減して、最終製品の美的感覚を向上させるからです。

図 2-41. 携帯電話での顔検知



タブレットおよび携帯電話内の SAR 規制: SAR は、RF 電磁場にさらされた時にエネルギーが人体に吸収される速度の尺度です。連邦通信委員会 (FCC) などの規制機関は、[図 2-42](#) に示すように、デバイスが人体に接近する時、デバイスの RF 伝送電力を削減することで、デバイスが RF エネルギーの吸収を制限することを必要とします。CapSense ベースの近接センサーは人体の近接を検出し、RF 電力を削減するために使用できます。

図 2-42. タブレットでの SAR 規制



ウェイク オン アプローチ: [図 2-43](#) に示すように、この機能は、物体がシステムに近接する時に、システムをスリープ モードまたはスタンバイ モードからウェイクアップさせます。また、ウェイク オン アプローチはユーザーがシステムに近づく時に、バックライト LED を制御するために使用されます。この機能はシステム ウェイクアップ時間を短縮し、デバイスの反応性を改善し、デバイスの消費電力を削減し、美的感覚を向上させます。これは、マウスやキーボードなどのバッテリー駆動の応用に有用です。

図 2-43. マウスに実装したウェイク オン アプローチ



ジェスチャー検出: ジェスチャー検出は人体の動きを解釈し、デバイスにジェスチャー タイプの情報を提供する技術です。ジェスチャーベースのユーザー インターフェースにより、ユーザーは直感的にシステムとやり取りでき、ユーザーエクスペリ

エンスを改善します。ジェスチャー検出は、ノート PC、タブレットや携帯電話などの応用でユーザー インターフェースの制御のために使用されます。

CapSense ベースの近接センサーはこれらの応用で、ユーザーとデバイス間の物理的な接触無しにジェスチャーを検出するために使用できます。図 2-44 に、トラックパッドの近くに配置される近接センサーが画面上の地図のパンの動きに使用されるノート PC でジェスチャー検出を実装する例を示します。

図 2-44. ノート PC でのジェスチャー検出の実装



IR センサーを置き換えるもの: 図 2-45 に示すように、CapSense ベースの近接センサーは蛇口や石鹸のディスペンサーなどの応用で IR 近接センサーを置き換えるものとして使用できます。CapSense ベースの近接センシングは IR 近接センシングに比べて次の利点があります。

- これは IR 近接センシングに比べて低コストのソリューションです。CapSense ベースの近接センサーはプリント基板上に銅配線で構成できますが、IR 近接センシングは追加の IR センサーを必要とします。
- CapSense ベースの近接センサーは IR 近接センサーと違って、近接センシングを検出するにはオーバーレイ素材のカットアウトを必要としません。したがって、CapSense ベースの近接センシングはツーリングコストを削減し、最終製品の美的感覚を向上させます。
- これらのセンサーは IR 近接センサーより消費電力が低いです。
- これらは周囲光から影響を受けない一方、IR ベースの近接センサーは周囲光の変化に起因して性能の問題を引き起こす可能性があります。

図 2-45. 石鹸のディスペンサーでの CapSense ベースの近接センシング



2.10.2 CapSense による近接センシング

CapSense による近接センシング技術は、対象の物体がセンサーに近接している時に、近接センサーの静電容量の変化を測定することを必要とします。対象の物体は、人間の指、手、またはあらゆる導電性物体です。近接センサーは、導電性（通常は銅またはインジウムスズ酸化物）のパッド、またはプリント基板やガラスなどの非導電性材料に設置される配線を用いて構築できます。基本的に、近接センサーは他のセンサーと同じですが、センサーの近くには最低限のグランドと最大の感度を得る調整を施す設計がされます。

対象の物体を検出するには、**信号対ノイズ比 (SNR)** は 5:1 以上である必要があります。これにより、センサーからの特定の最大距離でエラーなしに対象の物体の近接を検出できます。この距離は近接センシング距離と呼ばれています。近接センサーを構成する様々な方法、および近接距離に影響を与える様々なパラメーターの詳細については、[近接センシング設計](#)を参照してください。

2.11 ユーザー インターフェースのフィードバック

効果的なユーザー インターフェースの設計として、ユーザーが容量性のタッチ センス ボタンを使用する際、ユーザーへのフィードバックを設けています。視覚、音声、触覚など様々なフィードバックのタイプがあります。ユーザー インターフェースの設計により、複数のフィードバックを組み合わせて使用できます。

2.11.1 視覚フィードバック

LED および LCD は視覚フィードバックを提供します。

2.11.1.1 LED ベースの視覚フィードバック

視覚フィードバックはユーザー インターフェースで幅広く使用されています。LED はボタン、スライダーおよび近接センサーの状態を示します。以下に示すとおり、LED はセンサーの状態が変化する時、異なる効果を表せます。

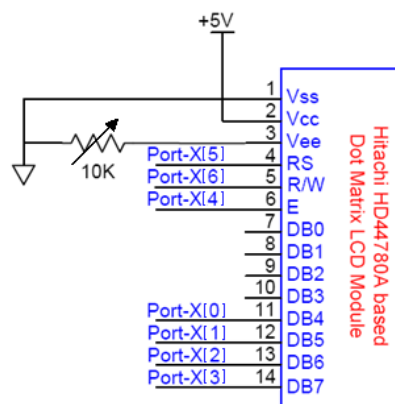
- LED の ON/OFF - GPO はソーシング コンフィギュレーション (GPO が LED に電源を供給する) またはシンキング コンフィギュレーション (GPO が LED から電源供給を受ける) で LED を駆動するために使用されます。
- LED 輝度調整 - 高度な視覚効果を必要とするユーザー インターフェースでは、単一のハードウェア PWM またはタイマーを使用して LED を駆動できます。PWM 出力のデューティ比を変更することで、LED 輝度を調整できます。これにより、ユーザー インターフェースの輝度を環境の照明の状態に合わせて調整可能です。
- LED のフェージング - LED の状態間でデューティ比を徐々に変更することにより、フェージング効果が得られます。例えば、デューティ比が一連の小さいステップで増加する時、LED は「フェード イン」(オフからオン) になります。
- LED のブリージング - 継続して 2 つのレベル間でデューティ比を徐々に増加および減少させると、LED は「呼吸」しているかのように見えます。LED のブリージングは、システムがアイドルまたはスタンバイ モードの時に有効です。例えば、電源ボタンをブリージング状態にして、それがアクティブであり、操作できることをユーザーに示せます。

2.11.1.2 LCD ベースの視覚フィードバック

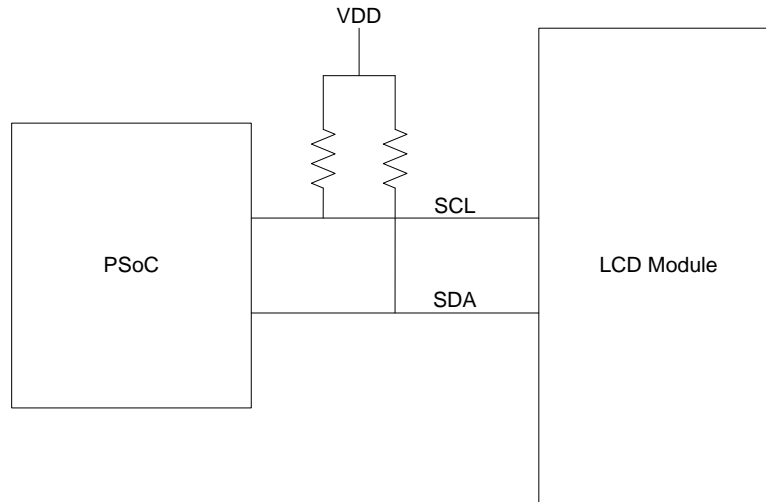
LCD は、CapSense ボタンおよびスライダーに視覚フィードバックを提供します。LCD を使用する主な利点は、ボタン押しイベントごとに、フィードバックと共により多くの情報を提供することです。デバイス ファミリーに応じて、プログラマブルなデバイスは、データを簡単に表示できるように API を提供する構築済みのコンポーネントおよびユーザー モジュールにより、異なるタイプの LCD 技術に対応します。

- パラレル インターフェースをサポートするキャラクタ LCD - PSoC デバイスは日立 HD44780A LCD モジュールとのインターフェースをサポートしています。[図 2-46](#) に、日立 HD44780A LCD モジュールを使用するための典型的な接続を示します。詳細については、[キャラクタ LCD コンポーネント データシート](#)をご参照ください。

図 2-46. 日立ドット マトリックス LCD ピン接続



- I²C インターフェースをサポートするキャラクタ LCD - PSoC は、NXP PCF2119x コマンド フォーマットをサポートする I²C インターフェースを介して LCD を制御することもできます。図 2-47 に、LCD を I²C インターフェースで駆動する典型的な回路図を示します。詳細については、[コンポーネント データシート](#)を参照してください。

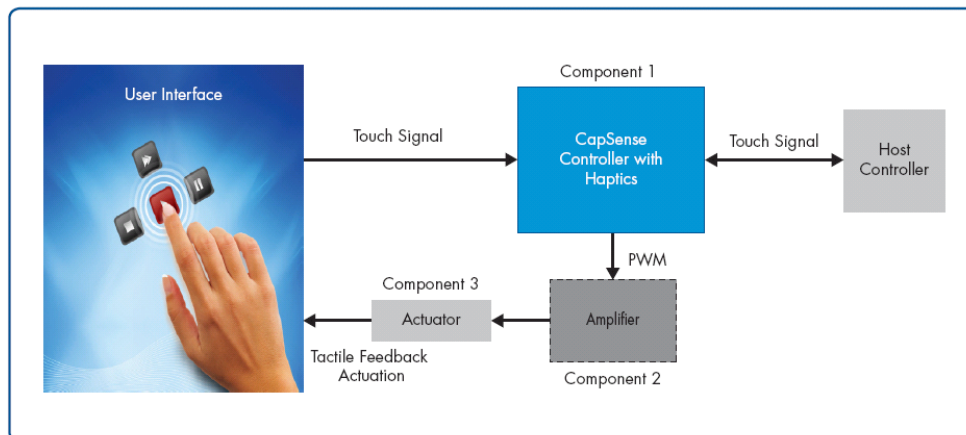
 図 2-47. I²C インターフェースで LCD を駆動


- セグメント LCD ガラス - PSoC デバイスはセグメント LCD ガラスを直接駆動するための LCD ドライバーを内蔵しています。別々の PSoC デバイスの LCD 駆動能力の詳細については、[CapSense セレクタ ガイド](#)を参照してください。

2.11.2 触覚フィードバック

触覚フィードバックは振動により、システムが指のタッチを検出したことをユーザーに知らせます。

図 2-48. サイプレスの触覚エコシステム



振動プロファイルの期間、周波数および形態を変更することで、異なる触覚効果が得られます。振動はアクチュエータによって生成されます。アクチュエータの重要要件は応答時間、消費電力、サイズ、フォーム ファクター、耐久性および振動強度です。駆動要件を変更することで複数のアクチュエータ オプションが使用可能です。アクチュエータの 4 種類は以下のとおりです。

- 偏心回転質量 (ERM) アクチュエータ – これらのアクチュエータは最も費用効率が高く、必要な電流が 130mA~160mA で、駆動のために外部電力アンプを必要とします。タイピング応用などの迅速な応答を必要とする応用に適していません。
- リニア振動アクチュエータ (LRA) - LRA は多くのスマートフォンで使用され、AC 入力が必要とし、65mA~70mA を消費し、ERM アクチュエータに比べて速度がより速いですが、コストがより高いです。LRA は駆動のために外部電力アンプを必要とします。

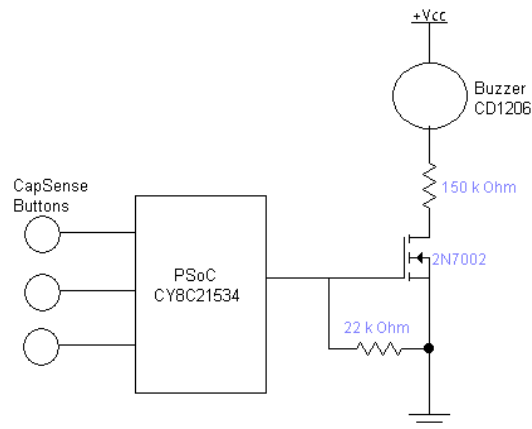
- 圧電モジュール – 圧電モジュールは迅速に反応するため、タイピング応用に適していますが、ERM および LRA アクチュエータよりコストが高いです。これらのアクチュエータは瞬間消費電流が 3V 電源電圧で比較的多いの (約 300mA) ですが、平均消費電流は、ERM と LRA アクチュエータより多くありません。
- 電気活性高分子アクチュエータ (EAP) – EAP は圧電モジュールと同じ性能を提供しますが、狭い空間にそれらを組み込むことは容易なことではありません。それらは 1 本の駆動信号に 800V を必要とします。

CY8C20XX6H CapSense コントローラーは、偏心モーター(ERM) 駆動制御用のイマージョンの TS2000 触覚効果ライブラリを統合し、14 の定義済みの触覚効果を生成できます。触覚ユーザー モジュールのデータシートには、これらの効果の詳細情報およびコード例が記載されています。CY8C20XX6H の詳細については、デバイスのデータシートを参照してください。

2.11.3 音響フィードバック

CapSense ボタンの音響フィードバックはブザーを利用します。パルス幅変調 (PWM) はブザー データシートにあるブザーを駆動する必要な PWM 信号を出力するために使用します。ボタンを押した時、特定の強さでブザーを駆動し、フィードバックを与えます。ブザー フィードバック実装の回路図は次のとおりです。

図 2-49. CapSense 音響フィードバックの実装



3. 設計上の注意事項



静電容量タッチ センス技術をアプリケーションに採用する設計の際、CapSense デバイスがより大きなフレームワークにあることを覚えておくことが重要です。PCB レイアウトからユーザー インターフェイスそしてエンドユース動作環境にいたるまで、あらゆるレベルにおいて詳細にわたり注意することで、しっかりとした信頼性のあるシステム パフォーマンスを得られます。

3.1 オーバーレイの選択

CapSense 設計では、オーバーレイ素材をセンサー パッド上に置き、それを環境から保護しながら、指で直接触れないようにします。

3.1.1 オーバーレイの素材

自己容量モデルでは、式 1 は指の静電容量を示します。

$$C_F = \frac{\epsilon_0 \epsilon_r A}{D}$$

ここで:

ϵ_0 = 真空の誘電率

ϵ_r = オーバーレイの比誘電率

A = 指とセンサー パッドが重なっている面積

D = オーバーレイの厚さ

CapSense システムの形状は平行板コンデンサより複雑です。センサーの導電体は指と銅製 PCB を含みます。しかし、平行板コンデンサと同様に、 C_F は ϵ_r に正比例します。高い比誘電率は感度が高くなります。空気の比誘電率は最も低いため、センサー パッドとオーバーレイの隙間を無くす必要があります。

一般的なオーバーレイ素材の比誘電率は表 3-1 のとおりです。2.0~8.0 の比誘電率の素材は、静電容量センシング アプリケーションに最適です。

表 3-1. 一般的素材の比誘電率

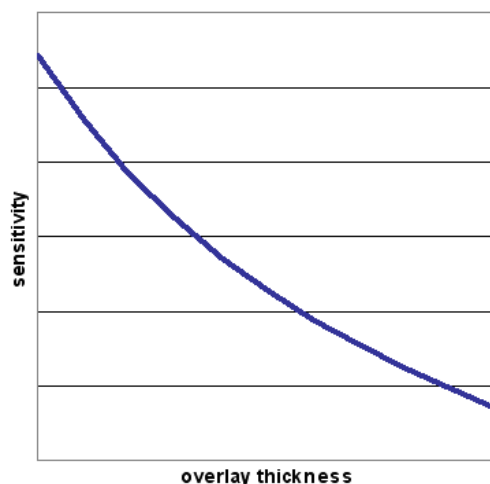
素材	ϵ_r
空気	1.0
フォーマイカ®	4.6~4.9
ガラス (一般的なもの)	7.6~8.0
ガラス (セラミック)	6.0
PET フィルム (Mylar®)	3.2
ポリカーボネート (Lexan®)	2.9~3.0
アクリル (Plexiglass®)	2.8
ABS	2.4~4.1
木製テーブルおよびデスクトップ	1.2~2.5
ジプサム (乾式壁)	2.5~6.0

導電性素材は電界パターンとの干渉を起こしてしまうため、オーバーレイとしては使用できません。このため、金属粒子が含まれる塗料をオーバーレイに使用しないでください。

3.1.2 オーバーレイの厚さ

図 3-1 のように、感度はオーバーレイの厚さに反比例します。

図 3-1. 感度とオーバーレイの厚さ



信号とノイズはオーバーレイ特性によって影響を受けます。表 3-2 は、PSoC CapSense アプリケーション用のアクリル オーバーレイ素材を使用した推奨の最大厚さを示します。

表 3-2. アクリル オーバーレイ素材の最大厚さ

設計要素	最大オーバーレイの厚さ (mm)
ボタン	5
スライダー	5
タッチパッド	0.5

3.1.3 オーバーレイの接着剤

オーバーレイ素材はセンシング PCB との良い機械的な接触を持たなければなりません。これは、非導電の接着剤フィルムを使用して実現できます。このフィルムはオーバーレイとセンサー パッド間の隙間を無くすことで、システムの感度を高めます。3M™ 社は、CapSense アプリケーションに幅広く使用される 200MP という高性能のアクリル接着剤を提供しています。これは、接着剤転写テープとして広く使用されています (製品番号は 467MP と 468MP です)。

3.2 ESD 保護

高い ESD 耐性は入念なシステム設計により生まれます。最終製品、特にユーザー インターフェイスで接触放電がどのように起きるかを考慮することにより、CapSense コントローラーが損傷することなく 18kV の放電に耐えられます。

表 3-3. オーバーレイ素材の絶縁耐圧

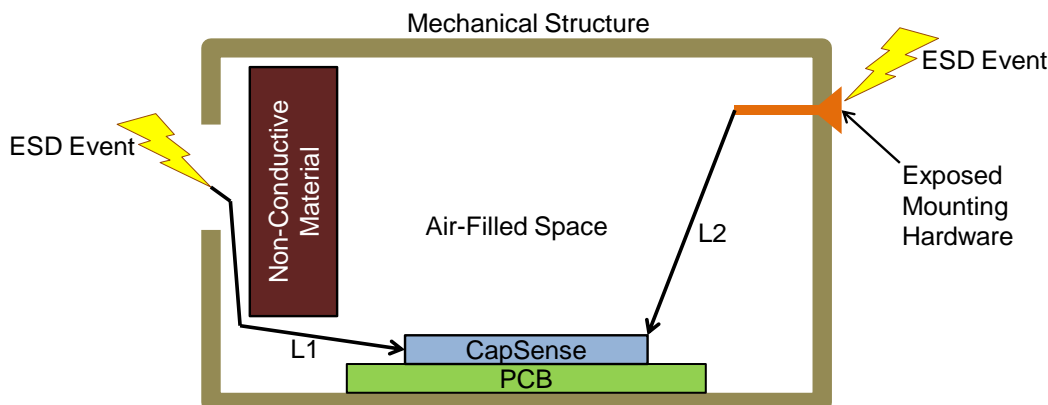
素材	絶縁破壊電圧 (V/mm)	12kV でのオーバーレイの最小厚さ (mm)
空気	1200~2800	10
乾燥木材	3900	3
ガラス (一般的)	7900	1.5
ガラス – ホウケイ酸塩 (Pyrex®)	13,000	0.9
PMMA プラスチック (プレキシングラス)	13,000	0.9
ABS	16,000	0.8
ポリカーボネート (Lexan)	16,000	0.8
フォーマイカ	18,000	0.7
FR-4	28,000	0.4
PET フィルム (Mylar)	280,000	0.04
ポリイミド フィルム (Kapton®)	290,000	0.04

CapSense コントローラー ピンは直流 2kV の放電に耐えることが可能です。ほとんどの場合、オーバーレイの素材はコントローラー ピンへの十分な ESD 保護を提供します。表 3-3 は、IEC 61000-4-2 で規定される 12kV 放電から CapSense センサーを保護するために必要とされる様々なオーバーレイ素材の厚さリストです。もし、オーバーレイの素材が十分な ESD 保護を提供しない場合、対応策は次の順番で適用されるべきです。防止、リダイレクト、クランプ。

3.2.1 ESD 放電の防止

ESD 放電が CapSense コントローラーに届かないよう防止することは、一番の対策です。タッチ面上のすべてのパスが、表面で発生のある可能性のある電圧より大きい絶縁破壊耐圧を持つようにします。また、CapSense コントローラーと ESD 発生源となる可能性のある部分との間に適切な距離を保つようにシステム設計します。図 3-2 に示す例では、L1 と L2 が 10mm より大きい場合、システムは 12kV に耐えられます。

図 3-2. ESD パス

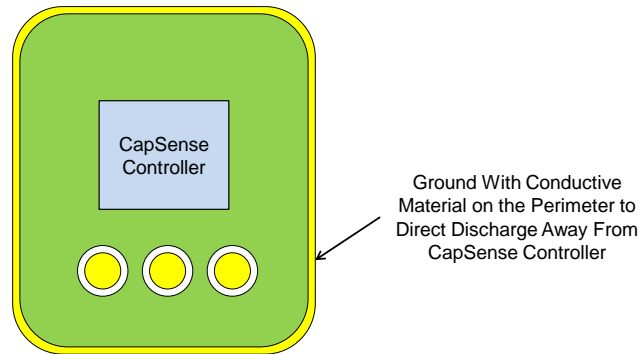


適切な距離を保つことが難しい場合は、絶縁破壊耐圧の高い材料による保護レイヤを ESD 発生源と CapSense コントローラーの間に用意してください。厚さ 5mil の単層 Kapton テープは、18kV に耐えられます。他の素材の絶縁耐圧については、表 3-3 を参照してください。

3.2.2 リダイレクト

もし、基板の集積密度が高い場合は、放電現象を避けることが難しいかもしれません。この場合、放電の発生源を制御することにより、CapSense コントローラーを保護できます。これは PCB レイアウト、システムのメカニカル レイアウトおよび導電テープまたはその他のシールド素材の組み合わせで達成できます。標準的な実践方法は、回路基板の周囲にガード リングを置くことです。ガード リングはシャーシ グランドに接続する必要があります。

図 3-3. ガード リング

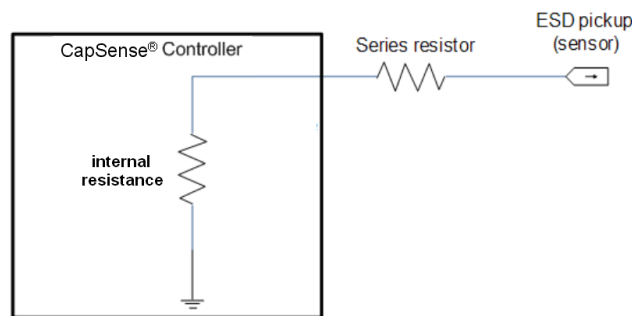


「[PCB レイアウト ガイドライン](#)」に推奨されるように、ボタンまたはスライダー センサーの周囲にハッチング グランド面を作り、ESD 事象をセンサーおよび CapSense コントローラーから遠く離してリダイレクトもできます。

3.2.3 クランプ

CapSense センサーはタッチ面の近くに配置されることもあり、放電パスのリダイレクトは実用的でない場合もあります。直列抵抗または専用 ESD 保護デバイスを利用することが適切なこともあります。脆弱な配線に直列抵抗を追加することは、費用効果の高い保護方法です。この技術は、抵抗とコントローラー間の散逸を分けることで機能します。CapSense 入力に追加する推奨直列抵抗は 560Ω です。詳細は[直列抵抗](#)にあります。

図 3-4. 直列抵抗を使用した ESD 保護



より効果的な方法は、特殊用途の ESD 保護デバイスを脆弱な配線上に配することです。CapSense 用の ESD 保護デバイスは低静電容量のものである必要があります。[表 3-4](#) は CapSense コントローラーと共に使用することが推奨されているデバイスの一覧です。

表 3-4. ESD 保護デバイス

ESD 保護デバイス		入力静電容量	リーク電流	接触放電(最大値)	空中放電の最高限度
メーカー	型番				
Littelfuse	SP723	5pF	2nA	8kV	15kV
Vishay	VBUS05L1-DD1	0.3pF	0.1μA <	+/-15kV	+/-16kV
NXP	NUP1301	0.75pF	30nA	8kV	15kV

3.3 EMC (電磁環境適合性) の注意点

EMC は、電子システムの動作に悪影響を及ぼすことがある、電磁エネルギーの発生、伝達および受信に関連しています。発生源 (エミッター) がエミッションを作り出し、伝導または結合路がエミッション エネルギーをレセプターに転送しますが、それが処理されると、結果として求められる動作またはその逆の動作が起こります。多くの電子機器は、放射エネルギーに対応し、外部イベントの影響を受けない耐性を持つ必要があります。全世界のいくつかの標準化団体は、地域規制を設定し電子機器が互いに干渉しないようにしています。

CMOS のアナログとデジタルの回路は非常に高い入力インピーダンスを持っています。その結果、外部電界に敏感です。そのため、放射または導電性ノイズがある場合、正常動作を確保するためには、注意を十分に払う必要があります。

3.3.1 放射干渉およびエミッション

放射電気エネルギーはシステム測定に影響を及ぼし、CapSense プロセッサ コアの動作に潜在的な影響を及ぼす場合があります。干渉は PCB レベルでセンサー配線や他のデジタルおよびアナログ入力を経て CapSense チップに入り込みます。CapSense は、機械的部品を排除することにより、製品の信頼性を向上させる直感的かつ堅牢なインターフェースを提供する一方で、電磁環境適合性 (EMC) の問題対応に放射エミッション (RE) の方式で寄与することがあります。

以下の技術を使用して放射干渉およびエミッションを最小限にしてください。

3.3.1.1 一般的な EMI/EMC ガイドライン

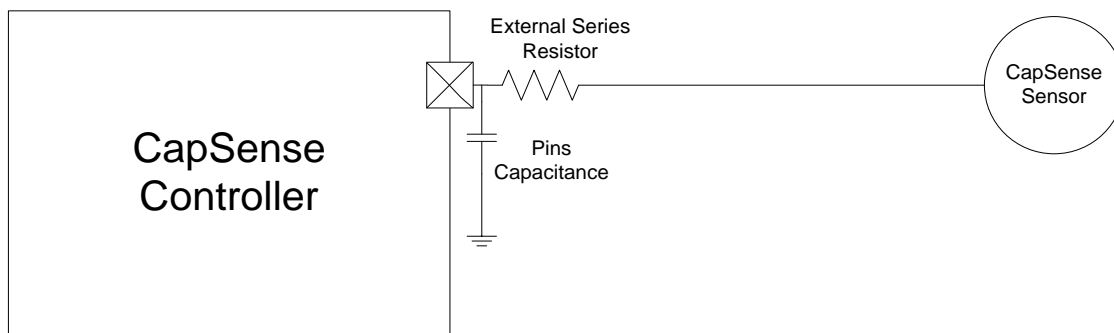
3.3.1.1.1 グランド面

一般的に、PCB 上の適切なグランド面は RF のエミッションと干渉の両方を低減します。しかし、CapSense センサーの近くのベタ グランド面またはこれらのセンサーを PSoC のピンに接続する配線は、センサーの寄生容量を増加させます。したがって、「**グランド面**」セクションで説明したように、センサー周囲および PCB の最下層の上、かつセンサー下でハッチング グランド面を使用することをお勧めします。CapSense センサーと配線から遠く離れた PCB 上のデバイスおよび他の回路の下にベタ グランド面を使用できます。CapSense センサーまたは配線から 10mm 以内にベタ グランド パターンの使用は推奨されません。多層基板を使用することをお勧めします。4 層以上の基板を使用している場合、1 つの完全な層をグランド用に提供できます。これは完全な層が大幅にグランド バウンスを抑えるため、エミッションを削減するのにさらに役立つためです。

3.3.1.1.2 直列抵抗

それぞれの CapSense コントローラー ピンは関連する寄生容量 (C_p) があります。外部抵抗の追加はローパス RC フィルターが形成し、ピンによる RF ノイズ増幅を減衰できます。また、この抵抗はピンに接続する配線 (例えば、[図 3-5](#) に示すセンサー配線とセンサー パッド) の寄生容量で RF エミッションを大幅に減らせるローパス フィルターを形成します。したがって、直列抵抗は高次高調波を除去し、RF 干渉およびエミッションを減少するのに役立ちます。

図 3-5. RC フィルター



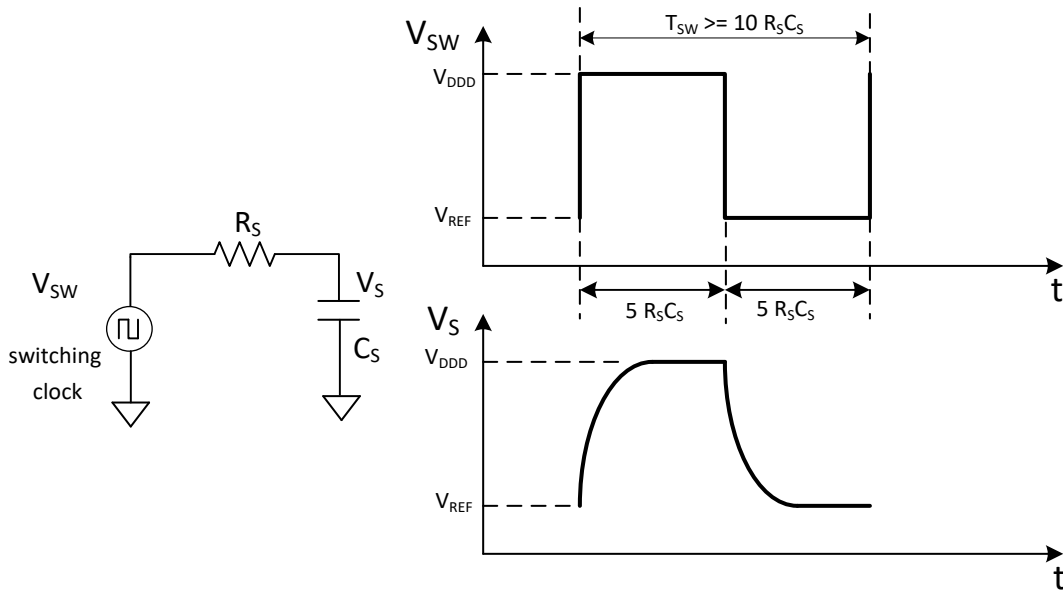
配線により拾った放射ノイズを PSoC デバイスの入力でフィルターされるように、直列抵抗を PSoC のピンの近くに配置する必要があります。したがって、PSoC のピンから 10mm 以内に直列抵抗を配置することをお勧めします。

3.3.1.1.2.1 CapSense 入力ライン

センサーは、CapSense の適切な動作のために、各スイッチング サイクル中に完全に充放電されなければなりません。センサー容量の充放電経路は、充電/放電プロセスの速度を落とす直列抵抗があります。図 3-6 に等価回路と生じる波形を示します。抵抗の追加は、 C_P を等価抵抗に変換するスイッチドキャパシタ回路の時定数が増加します。もし、直列抵抗の値が大きい場合、スイッチング回路の時定数がより遅くなるため、エミッションが抑制されますが、伝送可能な電荷量も制限されます。したがって、センサーは完全に充放電されない場合があります。これは信号レベルを下げ、そして S/N 比が下がります。小さい値の方が適していますが、RF エミッションと干渉のブロック効果は低下します。

一般的な銅 PCB 上の CapSense 入力ラインの推奨直列抵抗値は 560Ω です。ITO パネルは、既に高い抵抗を提供しています。この高い抵抗値の選択 (100Ω ~ 1kΩ の範囲) では多くの柔軟性を失う可能性があります。EMC 用には直列抵抗は一般に 560Ω ~ 4.7kΩ で使用します。実際に直列抵抗の最大値は、デバイスに応じて異なります。これはセンサーとして使用する GPIO の抵抗、センサーをスキャンするために使用されるスイッチング周波数、必要な S/N 比など複数の要因に依存します。

図 3-6: 等価回路と波形



R_S は GPIO 抵抗と外部直列抵抗の和です。 C_S はセンサーの最大容量です。所与のスイッチング周波数の場合、センサーキャパシタが完全に充放電されるように、適切な直列抵抗値を選択する必要があります。一方、所与の直列抵抗の場合、センサーキャパシタが完全に充放電されるように、適切なスイッチング周波数の値を選択する必要があります。他の CapSense パラメーターを変えられない場合、スイッチング周波数を下げると、S/N 比も低下します。したがって、所望の性能を得るためには直列抵抗値とスイッチング周波数値間のトレードオフです。

経験則では、充放電サイクルは $5R_S C_S$ 周期にできます。最小周期と最大周波数の式は以下のとおりです。

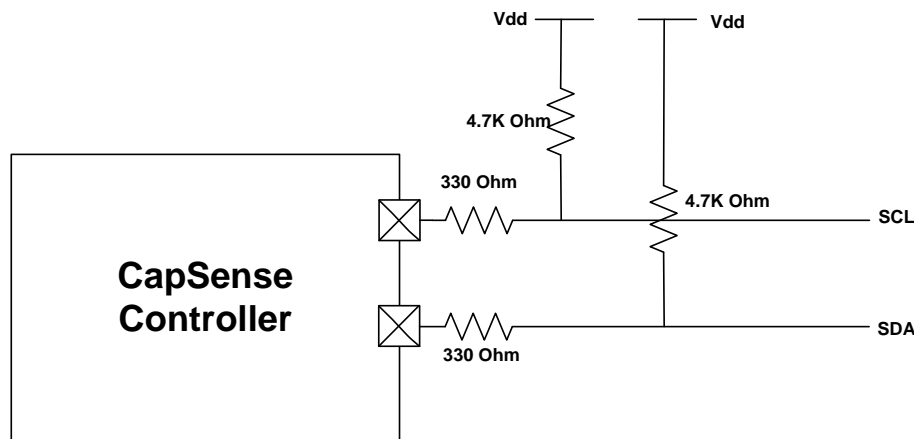
$$T_{SW}(\text{minimum}) = 10R_S C_S$$

$$F_{SW}(\text{maximum}) = \frac{1}{10R_S C_S}$$

3.3.1.1.2.2 デジタル通信ライン

I²C や SPI などの通信ラインも、直列抵抗の恩恵を受けて、330Ω は通信ラインに推奨されます。通信ラインの配線は長く、アンテナとして機能し、CapSense 配線も同様です。通信ラインの推奨プルアップ抵抗値は 4.7kΩ です。そのため、330Ω 以上の抵抗がこれらのラインに直列に配置された場合、電圧レベル (V_{IL} 、 V_{IH}) は、システム間の電源電圧とレシーバの入力インピーダンスの組み合わせが最悪の場合は、仕様の範囲外になります。PSoC デバイスが出力信号を LOW に駆動する場合、 V_{IL} レベルが $0.3V_{DD}$ の I²C 仕様制限内のため、330Ω は I²C の動作へ影響を与えません。

図 3-7. 通信ライン上の直列抵抗



3.3.1.1.3 配線長

長い配線は短い配線より多くのノイズを拾います。長い配線は C_P を増加させます。そのため、可能な限り配線を短くします。

3.3.1.1.4 電流ループ領域

レイアウト時の重要な注意点の一つは、電流のリターン経路を最短にすることです。グランド面によりグランド インピーダンスの全体が低減されることがあるため、高周波グランド バウンスが制限されます。各センサー ラインに適切なグランド リターン経路を確認してください。電流がループ内に流れるため、これは重要です。高周波信号のための適切なリターン経路がない限り、リターン電流はより大きなループを形成し、より長いリターン経路を通して流れ、より大きなループを形成します。これは相互インダクタンスによる信号の問題を引き起こす可能性があります。これにより、エミッションと干渉が増加します。

デバイス パッケージが高周波電流ループを含む場合には、エネルギーが磁場を通じてデバイスの外に放出される場合があります。磁束はデバイス外の回路ループに繋がるため、デバイス内に電流ループを形成します。この相互インダクタンスは、外部ループに不要な電圧を発生させます。同様に、外部磁束が内部回路ループ内に不要な電圧を発生させる場合もあります。電力と信号のループ領域を可能な限り小さく維持することによって磁界結合は最小限に抑えられます。すべてのグランドをできるだけ多くのビアで繋ぎ合わせます。これにより、全体のグランド インピーダンスが減少させます。クロックおよび発振回路に使用される高周波配線は、2 本のグランド ラインに含める必要があります。これにより、クロストークの原因となる結合 (カップリング) が解消されます。できる限りグランド面と電源面を分けて使用してください。

図 3-8 は、不適切なグランド処理方式の例です。ループ領域の削減により、レイアウトは大幅に改善されます。

図 3-8. 不適切なグランド方式およびグランド ループ

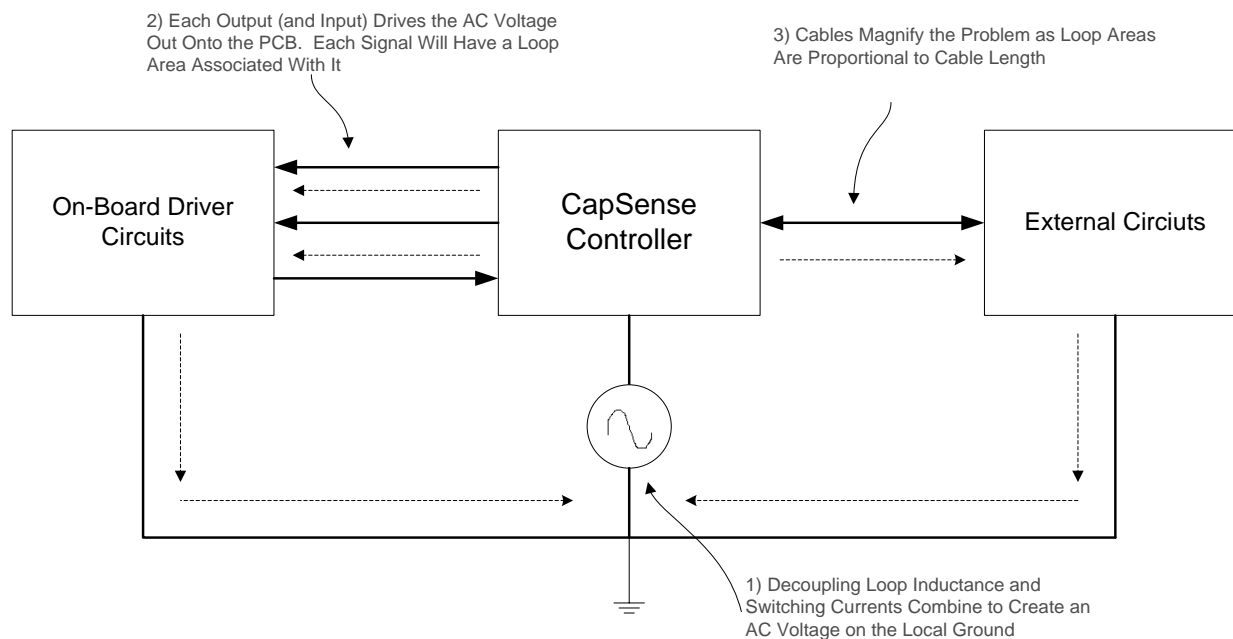


図 3-9 は、2つのセンサーが CapSense コントローラー グランドに接続されるグランド面で囲まれており、3 番目のセンサーはグランドで囲まれます。3 番目のセンサーは他の回路の長い配線を通して、他のグランド面に接続されており、これにより、大きい電流ループが形成されます。このレイアウトにおいて、3 番目のセンサーは放射ノイズの影響を受けやすくなり、エミッションも増える場合があります。これらの 2つのグランド セクションは回路図上では同じ場所に配置されるので、それらを 1 つにした領域で、より適切なレイアウトを形成できます。

図 3-9. 不適切な電流ループ レイアウト

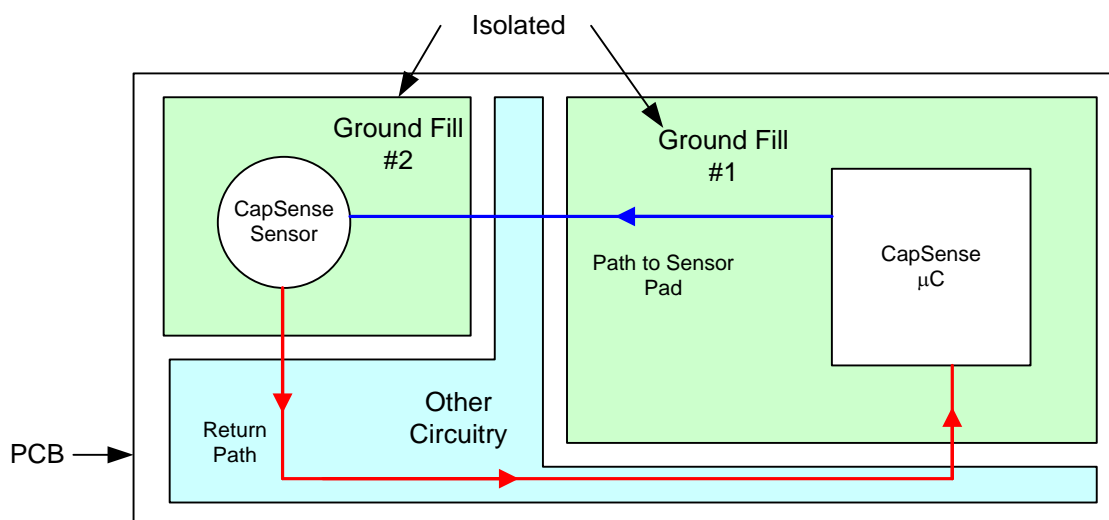
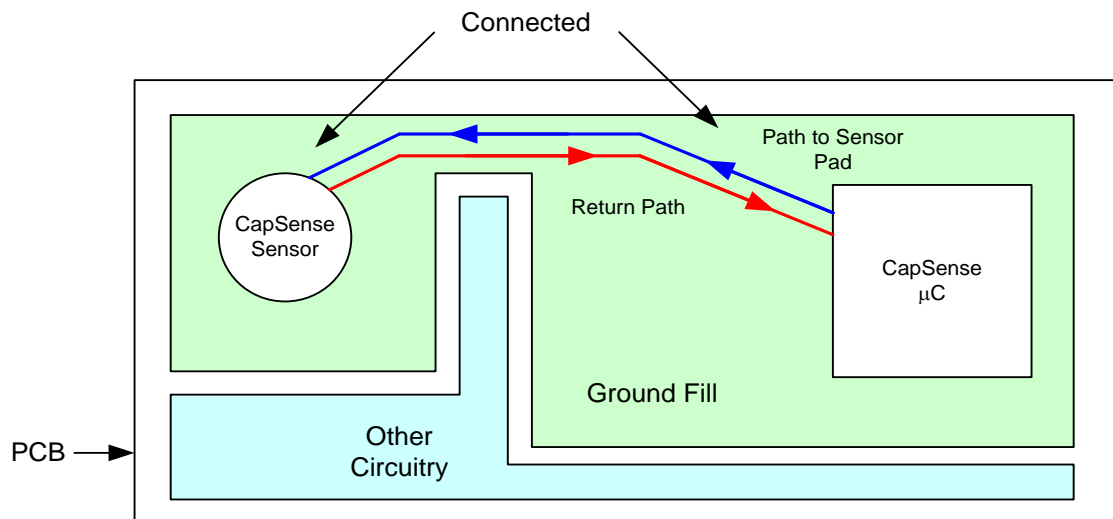


図 3-10 は、前述の例で説明した適切なレイアウトを示します。ループ領域は 2 つの接地された領域を接続することにより小さくなります。

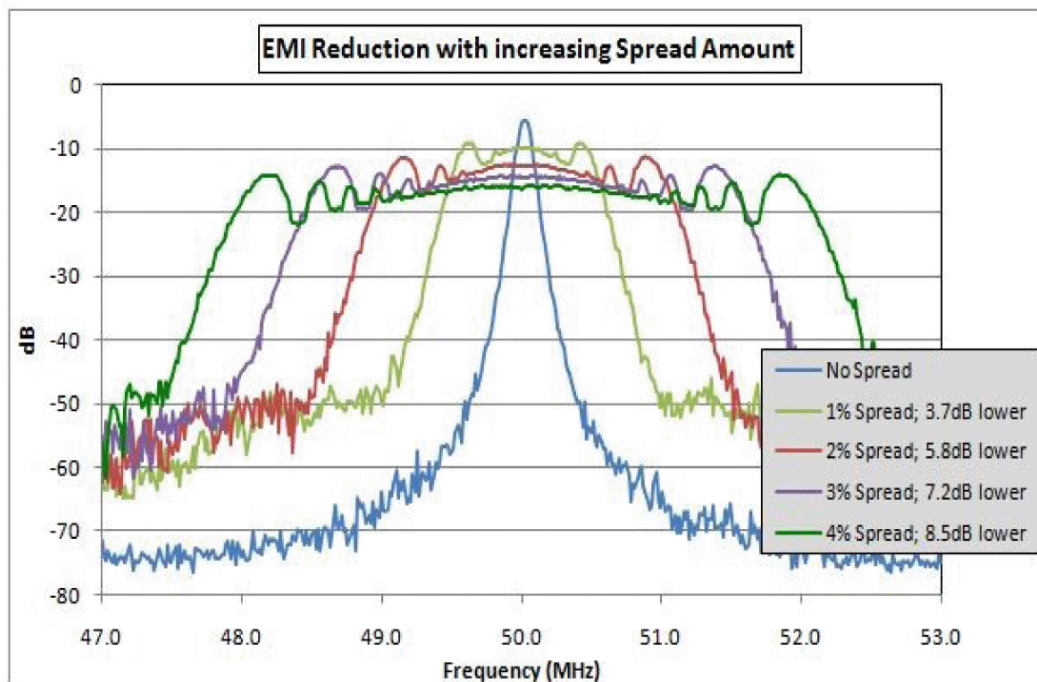
図 3-10. 電流ループの適切なレイアウト



3.3.1.1.5 周波数ホッピング

周波数ホッピングは、狭い周波数帯域内の入力と動作周波数を広げる方法です。この方法は、図 3-11 に示すように、ピークを低減し、周波数範囲でエミッションだけでなく干渉を広げるために有用です。以下は PSoC の周波数ホッピングの方法です。

図 3-11. 周波数ホッピング



- センサー スキャン時の IMO デザリング:** IMO デザリングまたはトリミングは異なるセンサー間で行えます。例えば、ベースの IMO 周波数が 24MHz の場合、IMO 周波数は 24MHz~22MHz の範囲で掃引されます。1 個のセンサーは常に、同一周波数でスキャンされます。異なるセンサーは異なる周波数でスキャンされます。これによりエミッションが広げられピークを削減できます。

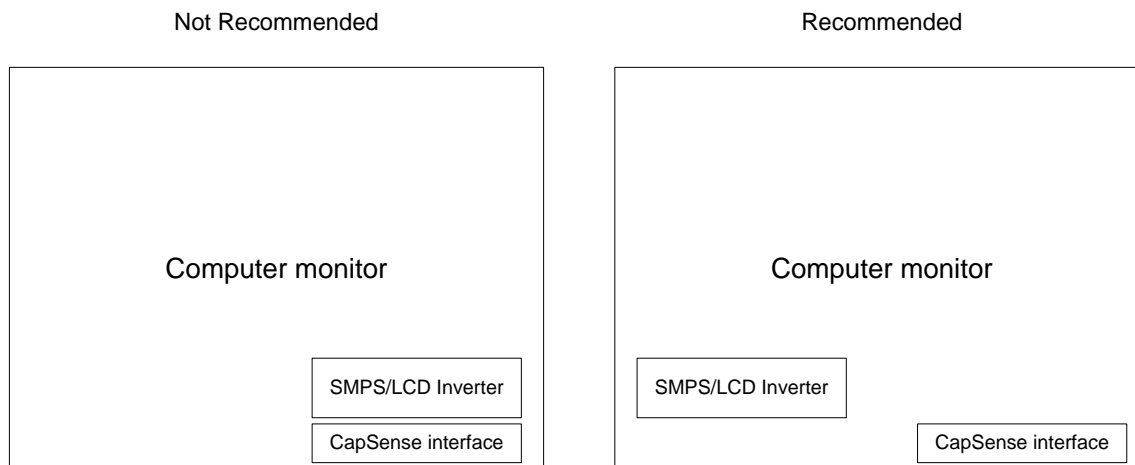
- **各スキャン中の IMO デザリング:** IMO デザリングは各スキャン中にも行えます。センサーがスキャンされている時、IMO 周波数は 24MHz~22MHz の範囲で掃引されます。そのため、この方法では、1 つのセンサーは同一の周波数でスキャンされません。これによりエミッションが広げられピークを削減できます。また、RF 干渉に対する耐性も向上されます。
- **スペクトラム拡散クロック (SSC):** PSoC は外部クロックを使用して動作できます。スペクトラム拡散クロックを使用することは、IMO デザリングと同様に、周波数の広い範囲でエミッションを広げるために役立ちます。PSoC1 では、外部クロックに電源供給するために P1[4]ポートのみを使用できます。この場合、P1[4]ピンの駆動モードを HI-Z デジタルに設定する必要があります。これにより、RF 干渉に対する耐性が向上し、エミッションが広がられます。
- **擬似ランダム シーケンサー (PRS):** PRS は、固定クロック ソースの代わりに使用され、固定周波数源によって生じる EMI 量を削減し、CapSense のピンに発生するノイズを減衰させたり、他のソースやそれらの高調波から EMI 耐性を増加させます。これにより、RF 干渉に対する耐性が向上し、エミッションが広がられます。

3.3.1.2 放射耐性

3.3.1.2.1 RF 源の配置

コンピューター モニターまたはデジタル フォト フレームなどのシステムは CapSense デバイスで設計する際、LCD インバーターおよびスイッチドモード電源 (SMPS) からのノイズが CapSense システムに影響しないようにしてください。このような相互作用を最小限にするための簡単な技術は、図 3-12 に示すように、CapSense 入力とノイズ源を持つシステムを分けることです。製品サイズによる実際の制限で、ノイズ源と CapSense 回路は数インチ離せるだけでもよいです。このわずかな距離によりマージンが追加されるため、ノイズ源と CapSense が近接している場合に比べて、センサー性能が改善されます。

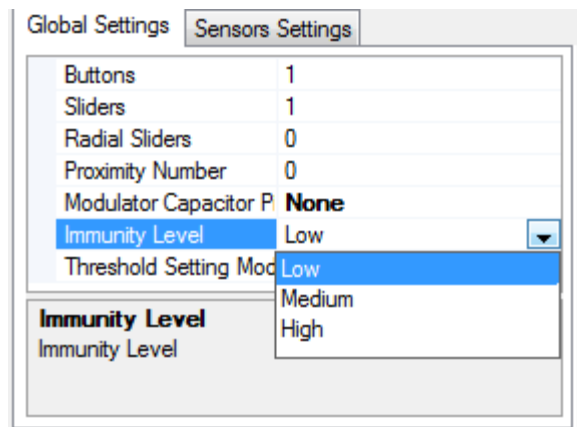
図 3-12. ノイズ源の隔離



3.3.1.2.2 EMC 機能

EMC 機能を備えた CapSense ユーザー モジュール/コンポーネントは、各センサーをスキャンするために IMO デザリングを実装します。各センサーは raw カウントの各サンプルによって選ばれた耐性レベルに応じて、2 つまたは 3 つの異なる周波数でスキャンされます。このオプションを使用し、RF 干渉に対する耐性を改善します。

図 3-13. 耐性レベルの選択

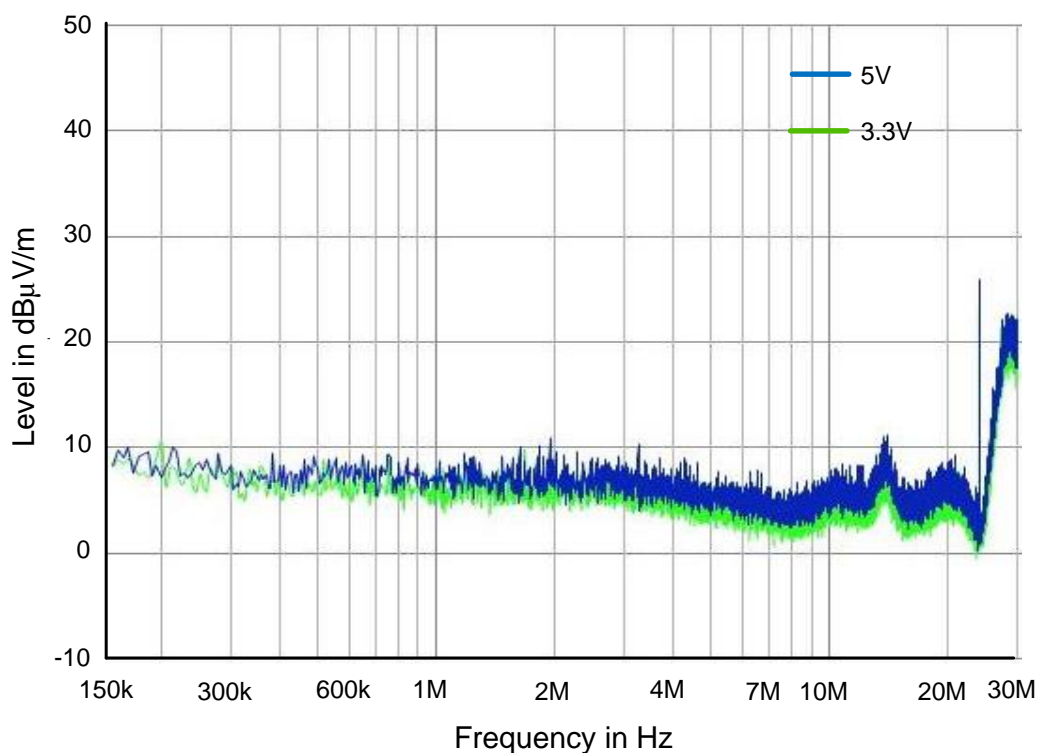


3.3.1.3 放射エミッション

3.3.1.3.1 動作電圧

CY8C21x34 のようにセンサーの電圧が動作電圧と基準電圧で切り替えるデバイスでは、動作電圧を抑えると、エミッションが大幅に削減されます。これは、いずれかのピンでスイッチング信号の振幅がデバイスの動作電圧に依存し、エミッションは切り替えが起きる電圧レベルに正比例するためです。図 3-14 に、動作電圧の放射エミッションへの影響を示します。

図 3-14. 動作電圧の放射エミッションへの影響



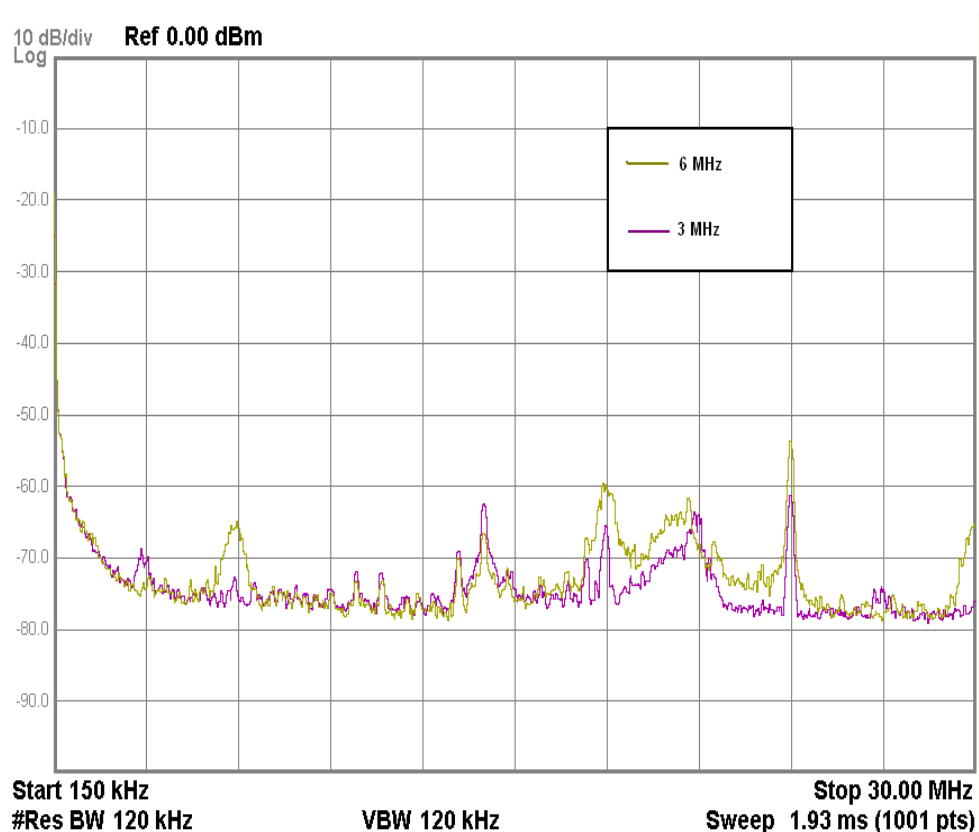
3.3.1.3.2 システム振動子周波数 (IMO)

システム クロックは著しく放射エミッションを低下させます。しかし、システム クロックを下げた場合、低い IMO はセンサーのスキャンと処理性能により時間が掛かるため、システム性能に影響を与えます。したがって、アプリケーションに応じてシステム周波数を下げてください。

3.3.1.3.3 センサー スイッチング周波数

CapSense センシング手法はスイッチド キャパシタのフロント エンドを使用し、センサーと相互に作用します。スイッチド キャパシタ クロックに低速周波数を選択することにより、CapSense センサーからの放射エミッションを低減できます。図 3-15 にセンサー スイッチング周波数の影響を示します。

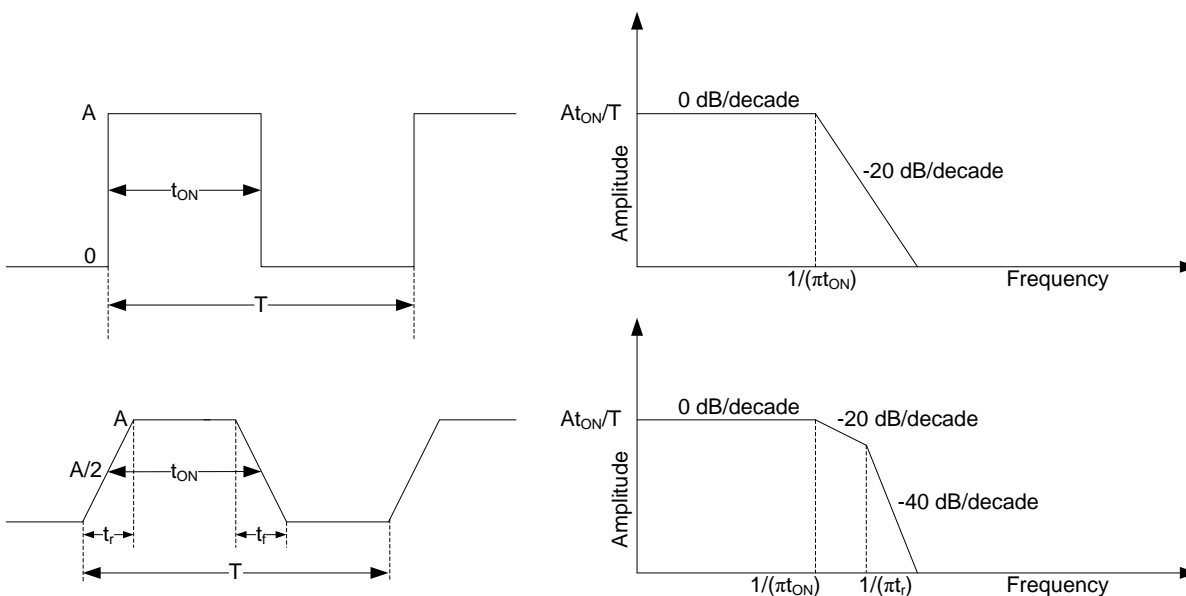
図 3-15. センサー スイッチング周波数の影響



3.3.1.3.4 スルーレート制御

図 3-16 は方形波の立ち上がり/立ち下り時間の放射エミッションへの影響を示します。遷移を減速するとカットオフ ポイントが現れ、放射エネルギー レベルが低下することに注意してください。放射エミッションを削減するために、CapSense コントローラの内部クロック信号はスルー制御されています。

図 3-16. エミッションに対するスルー レートの影響



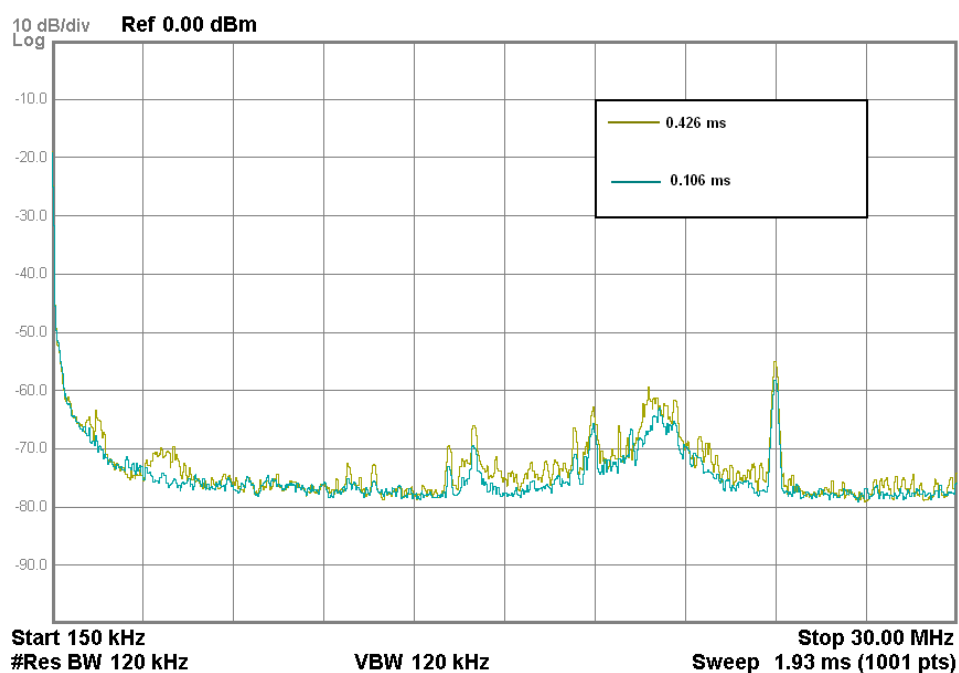
3.3.1.3.5 センサー スキャン時間

センサーのスキャン時間は放射エミッションに影響を与えます。図 3-17 では、センサー スキャン時間の放射エミッションへの影響を示します。センサー スキャン時間を増加するとエミッションも増えます。表 3-5 に、パラメーターの設定と関連するセンサー スキャン時間を示します。

表 3-5. センサー スキャン時間

パラメーター	値	
スキャン分解能	8 ビット	10 ビット
個々のセンサー スキャン時間	0.021ms	0.085ms
5 つのボタンの総スキャン時間	0.105ms	0.425ms

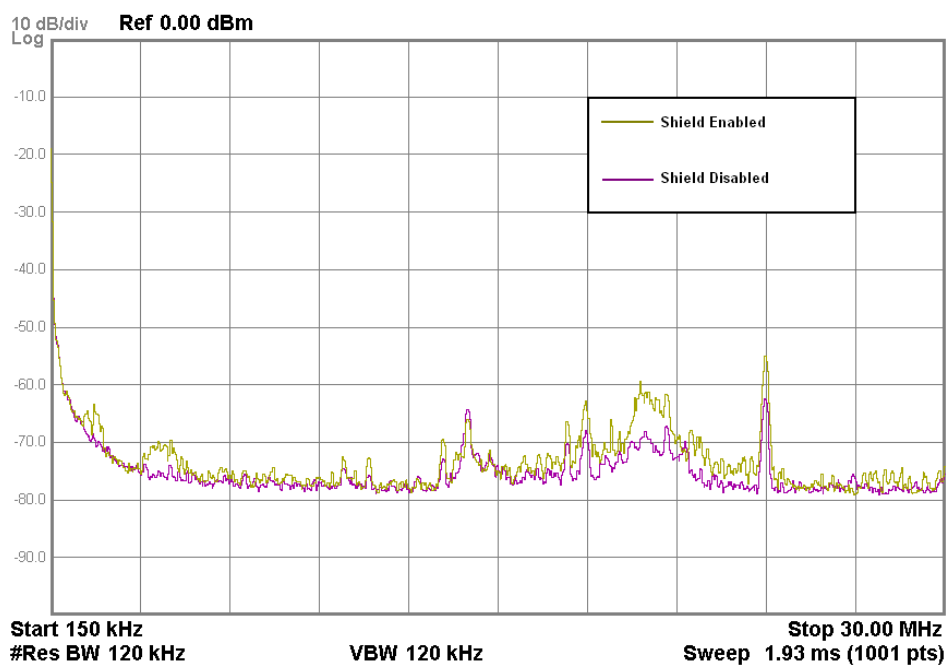
図 3-17. スキャン時間の影響



3.3.1.3.6 シールド信号

シールド信号は耐液性と近接センシングのためにセンサーの寄生容量を低減するためにハッチング領域で駆動されます。詳細については、「[シールド電極とガード センサー](#)」を参照してください。シールド信号は、センサー信号のレプリカです。シールド信号は高周波スイッチング信号であり、広がったハッチで駆動されるため、さらに放射エミッションを増加させます。図 3-18 に、被駆動シールド信号のある場合とない場合のエミッションを示します。

図 3-18. シールドのエミッションへの影響



エミッションは以下の技術で低減できます。

1. センサーへの距離が最大 10mm になるようにシールド ハッチのサイズを縮小します。詳細については、「[シールド電極とガード センサー](#)」を参照してください。
2. 必要な場合にのみ、シールド信号を駆動します。シールドはセンサーがスキャンされたとき、およびシールド保護を必要とするセンサーの場合に駆動する必要があります。
3. 選択したセンサーのみにシールドを与えます。シールドの保護を必要としないセンサーの周りにシールドを広げないでください。
4. 以下の手段のいずれかでシールド波形のエッジを減速します。
 - a. シールド電極ポート ピンとグラウンドの間にコンデンサ フィルターを追加します。
 - b. ほとんどの PSoC 1 CapSense デバイスでは、シールド信号のスルー レートは図 3-19 に示すように、シールド ピンの駆動モードを「Strong」から「Strong Slow」に変更することによっても制御できます。

図 3-19. シールドの駆動モードの選択

☐ P2[0]	Port_2_0, StdCPU, Strong Slow,
Name	Port_2_0
Port	P2[0]
Select	StdCPU
Drive	Strong Slow
Interrupt	DisableInt
AnalogMUXBus	Normal
InitialValue	0

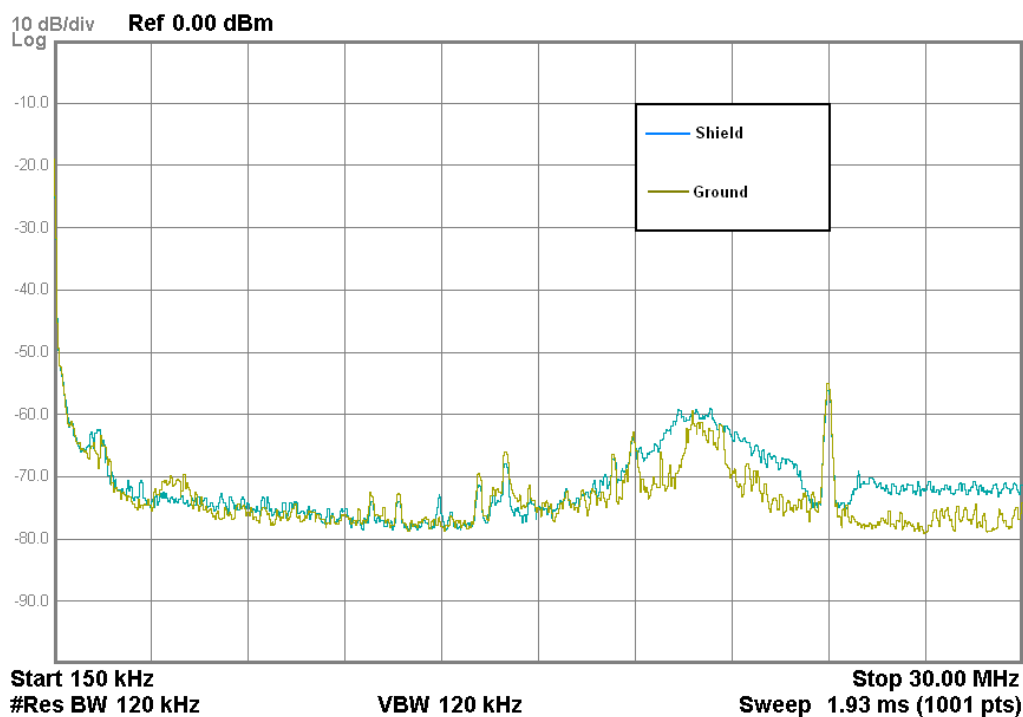
シールド ピンに直列抵抗を配置することによってシールド信号に受動ローパス フィルター (LPF) を追加します。固有のローパス フィルターは電極素材の抵抗と電極の寄生容量から形成されます。したがって、形成された RC フィルターがこれらの周波数の高次高調波を除去するため、直列抵抗の追加はフィルターの RC を増加させ、エミッションが大幅に向上されます。

注: シールドをあまりにもフィルター処理すると、被駆動シールド信号とセンサー スイッチング信号の間に位相差が生じる場合があります。フィルターを追加した時、シールド電極が完全に放充電されることを確認してください。充放電波形、および直列抵抗用に正しい値を選択する方法については、「[CapSense 入カライン](#)」節を参照してください。

3.3.1.3.7 非アクティブなセンサーの終端

シールドに接続しなければならないという厳しい要件がない限り、エミッションを減少するために非アクティブなセンサーをシールドの代わりにグラウンドに接続してください。図 3-20 に、異なる非アクティブなセンサー終端の放射エミッションへの影響を示します。

図 3-20. 非アクティブ センサーの終端の影響



CapSense アプリケーションの場合、CapSense デバイスには、放射干渉とエミッションに関する問題を制限するためにクリーンな電源が必須です。CapSense デバイスの電源ノイズをフィルター処理するガイドラインは、次の節で説明します。これらのガイドラインをすべての EMC/EMI 問題の対応に使用することをお勧めします。

3.3.2 伝導耐性およびエミッション

高周波スイッチング回路が発生する電源および通信ラインからシステムに混入する電流ノイズは伝導ノイズと呼ばれています。

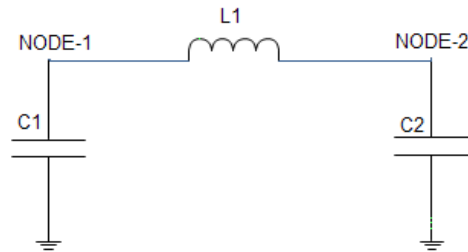
3.3.2.1 基板レベルのソリューション

データシートで推奨されているとおり、デカップリング コンデンサを適切に使用することは伝導エミッションの問題を制限できます。一般的なデカップリング コンデンサの詳細については、セクション 3.8.13 を参照してください。非安定電源に対しては、大型の電解コンデンサ（通常は 10 μ F ~ 100 μ F）をチップから最大 1 インチ以内に配置します。このコンデンサは電荷が電力配線のインダクタンスを通る必要がないように、ローカル回路の瞬時充電の要求に対応して電荷のリザーバとして機能します。

さらに保護するためには、受動フィルターを使用できます。受動フィルターは伝導ノイズの発生のみならず、システムへのノイズの混入をも効果的に制限します。そのため、システムの伝導ノイズ耐性が改善されます。

パイ型フィルターは簡単な双方向のローパス フィルターです。主な 2 種類のパイ型フィルターは、直列インダクタおよび直列抵抗です。直列インダクタのパイ型フィルターは 2 個の分路コンデンサおよび 1 個の直列インダクタがあり、図 3-21 に示すようにギリシャ文字の π のようなデザインで設計されています。ノイズは両方向において、すべての 3 つの要素 (L1、C1、C2) でフィルター処理されます。フィルターの双方向性が重要です。電源ノイズが感度の高い部品に影響を及ぼさないようにするだけでなく、部品のスイッチングノイズが電源プレーンにカップリングして戻ることも防ぎます。

図 3-21. 直列インダクタのパイ型フィルター



コンポーネントの値は、減衰させる必要がある周波数に応じて選択されます。

3.3.2.2 電源用ソリューション

次のガイドラインは CapSense デザインへの伝導ノイズの混入を回避できます。

- 電流ループを低減するためのグランド面と V_{DD} 面を装備
- もし、CapSense コントローラー PCB がケーブルで電源に接続されている場合、ケーブルの長さを最短にし、シールドケーブルの使用を検討してください。
- 高周波ノイズを除去するためには、電源や通信ラインの周りにフェライト ビーズを配置します。
 - システム内のノイズをローカライズ
 - 外部から混入する高周波ノイズを IC から遠く隔離
 - 内部で生じたノイズがシステムの他の部分に伝播しないようにする

EMC の設計上の注意事項の詳細については、次の文書を参照してください。

- [EMC 設計上の注意事項トップ 10](#)
- [AN2155 - PSoC EMI 設計注意事項](#)
- [AN80994 - EFT 耐性による設計注意事項](#)

3.4 ソフトウェア フィルター

ソフトウェア フィルターは、高レベルのシステム ノイズに対処する技術の 1 つです。表 3-6 は CapSense に有用なフィルターの種類の一覧です。

表 3-6. CapSense フィルターの種類

種類	説明	アプリケーション
Average (平均)	等しく加重された係数を持つ、有限インパルス応答フィルター (フィードバックなし)	電源からの周期的ノイズ
IIR	RC フィルターに類似したステップ レスポンスを備えた、有限インパルス応答フィルター (フィードバック付き)	高周波ホワイト ノイズ (1/f ノイズ)
Median (メジアン)	サイズ N のバッファからメジアン入力値を計算する非線形フィルター	モーターおよびスイッチング電源によるスパイクノイズ
Jitter (ジッタ)	前の入力に基づいて電流の入力を制限する非線形フィルター	厚いオーバーレイからのノイズ (S/N 比 < 5:1); 特にスライダのセントロイド データに役立つ
イベントベース	センサー データで観察されたパターンへの事前定義された応答を発生させる非線形フィルター	存在しないイベントの生成や通知をブロックするためによく使用
ルールベース	センサー データで観察されたパターンへの事前定義された応答を発生させる非線形フィルター	通常、タッチ面の通常動作中に、複数のボタンの予想外の選択などの特別なシナリオに反応するために使用

3.4.1 アベレージ フィルター

アベレージ フィルターは等しく加重された係数を持つ、有限インパルス応答フィルター (FIR) です。アベレージ フィルターは 1 つのノイズ サイクルにわたり、サンプルの間に間隔を空けることにより低下する周期性ノイズを良く処理できます。サンプル間の間隔は重要ではありません。例えば、電力線のノイズは 50Hz~60Hz です。サンプリング レートを調整する必要がなく、アベレージ フィルターは 50Hz~60Hz のノイズに問題なく対応できます。図 3-22 では簡単な周期性波形と同期化されたサンプル レートを示します。このフィルターにはフィードバック パスはありません。

図 3-22. 同期サンプル レート



アベレージ フィルターの一般的な式は次のとおりです。

$$y[i] = \frac{1}{N} (x[i] + x[i - 1] + \dots + x[i - N + 1]) \quad \text{式 11}$$

図 3-23 と図 3-24 は 16 サンプル フィルター式を使用して、実際の CapSense データにアベレージ フィルターを使用した時の結果を示します。

$$y[i] = \frac{1}{16} (x[i] + x[i - 1] + \dots + x[i - 15]) \quad \text{式 12}$$

図 3-23. アベレージ フィルター ノイズ (16 サンプル)

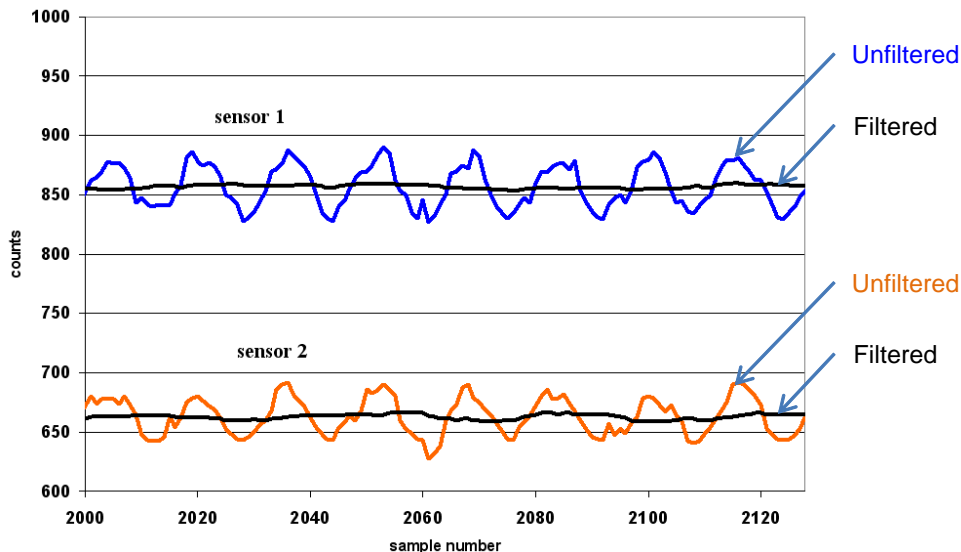
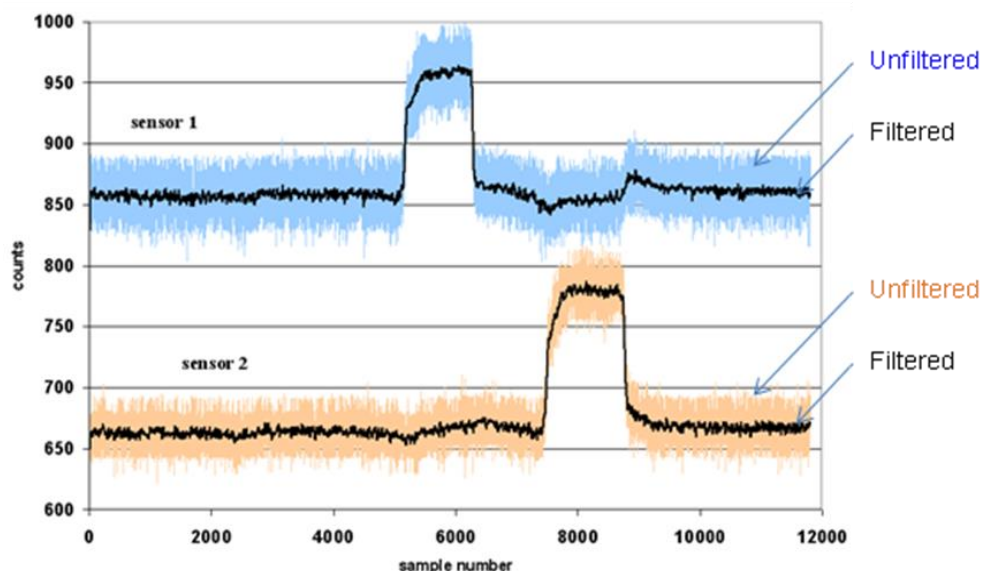


図 3-24. アベレージフィルター (16 サンプル) 適用の指タッチ結果

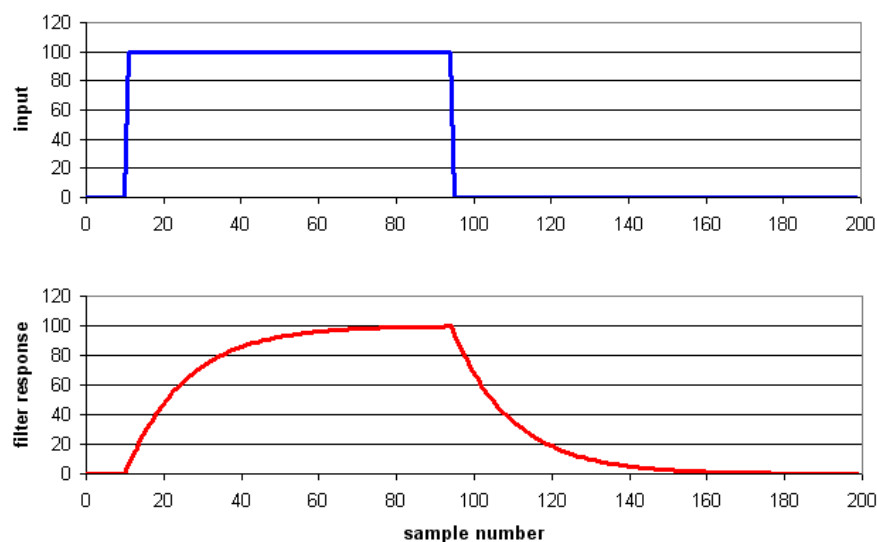


前述の例は、電源ノイズの典型的な例です。ノイズの周期がフィルター長 (N=16) に近い場合、この例ではフィルターはうまく機能します。アベレージ フィルターを実装する詳細については、「CY8C20XX6 の EzI2C スレーブ付き CSA ソフトウェア フィルター」サンプル コードを参照してください。

3.4.2 IIR フィルター

無限インパルス応答フィルター (IIR) は RC フィルターと同様にステップ応答を生じます。IIR フィルターは高周波数ノイズ要素を減衰し、指タッチ応答の波形などの低周波数信号が通過することを許可します。

図 3-25. IIR フィルターのステップ応答



第 1 次 IIR フィルターの一般式は次のとおりです。

$$y[i] = \frac{1}{k} (x[i] + ((k - 1) \times y[i - 1])) \quad \text{式 13}$$

図 3-26 および図 3-27 はフィルター式 (k=16 時) を使用して、実際の CapSense データ上で第 1 次 IIR フィルターの結果を示します。

$$y[i] = \frac{1}{16} (x[i] + (15 \times y[i - 1])) \quad \text{式 14}$$

図 3-26. IIR フィルター ノイズ

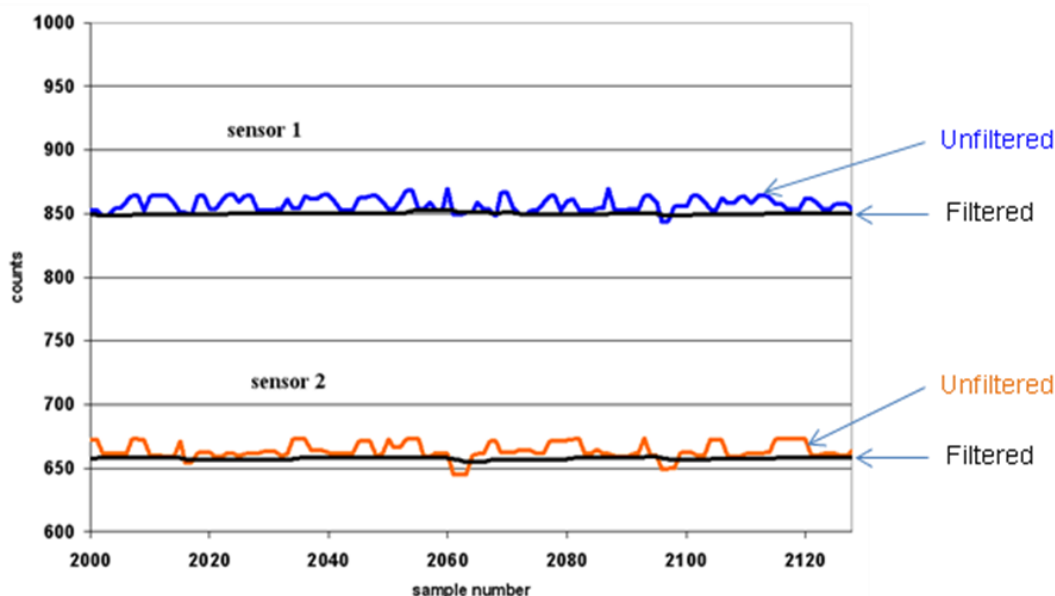
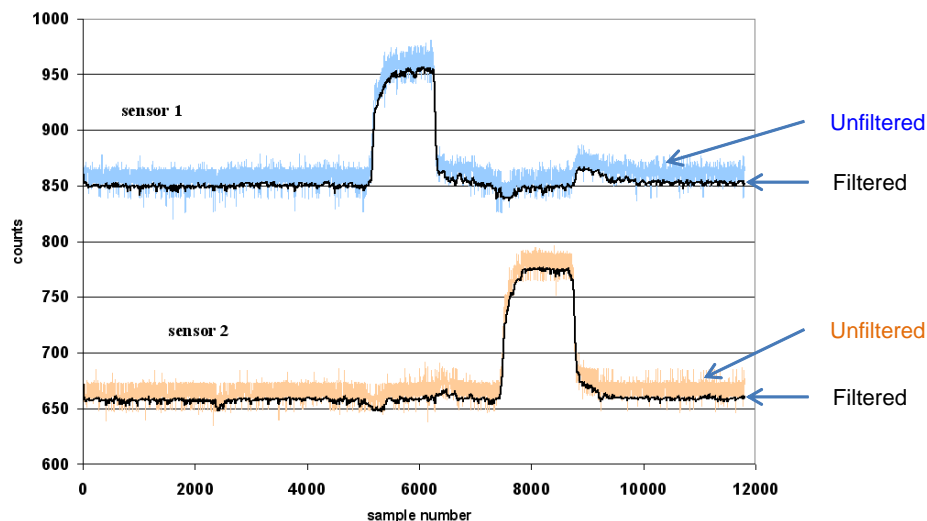


図 3-27. IIR フィルター適用の指タッチ



IIR フィルターを実装する詳細については、「CY8C20XX6 の EzI2C スレーブ付き CSA ソフトウェア フィルター」サンプル コードを参照してください。

3.4.3 メジアン フィルター

メジアン フィルターは、一般的にモーターやスイッチング電源に伴って出るスパイク ノイズを取り除きます。メジアン フィルターでは、サイズ N のバッファは、入力の最新 N 個のサンプルを格納します。次に、2 ステップのプロセスで、メジアンを計算します。最初に、バッファ値は小さいものから大きいものへと並べ替えられ、次に正しく並べられたリストから中央値が選択されます。バッファが更新されるたびに、バッファはスキャンされて、メジアンが求められます。これは非線形フィルターです。メジアンフィルターの一般式は次のとおりです。

$$y[i] = \text{median}(x[i], x[i - 1], \dots, x[i - N + 1]) \quad \text{式 15}$$

図 3-28 と図 3-29 は、一般的なフィルター式 (N=16) を使用して、実際の CapSense データにメジアン フィルターを適用した時の結果を示します。

$$y[i] = \text{median}(x[i], x[i - 1], \dots, x[i - 15]) \quad \text{式 16}$$

図 3-28. メジアン フィルター ノイズ スパイク

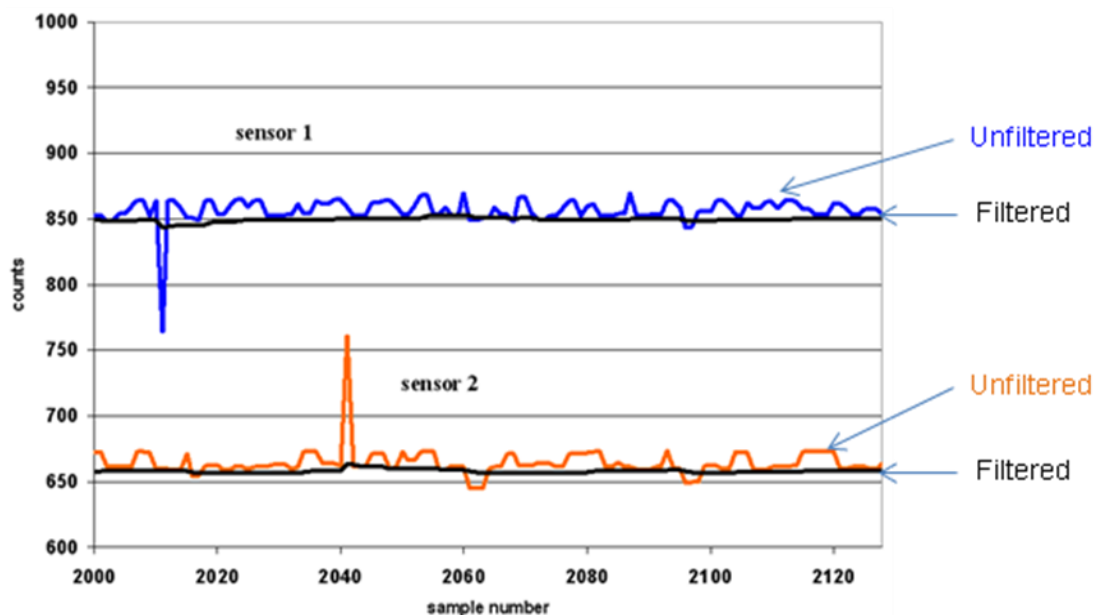
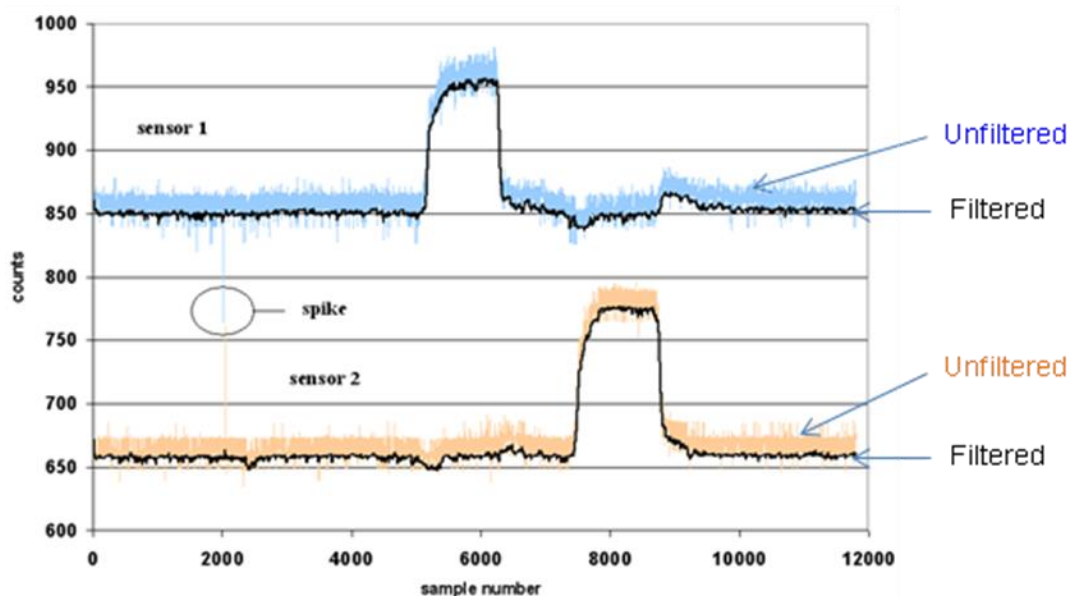


図 3-29. メジアン フィルター (16 サンプル) 適用の指タッチ



メジアン フィルターを実装する詳細については、「CY8C20XX6 の EzI2C スレーブ付き CSA ソフトウェア フィルター」サンプルコードを参照してください。

3.4.4 ジッタ フィルター

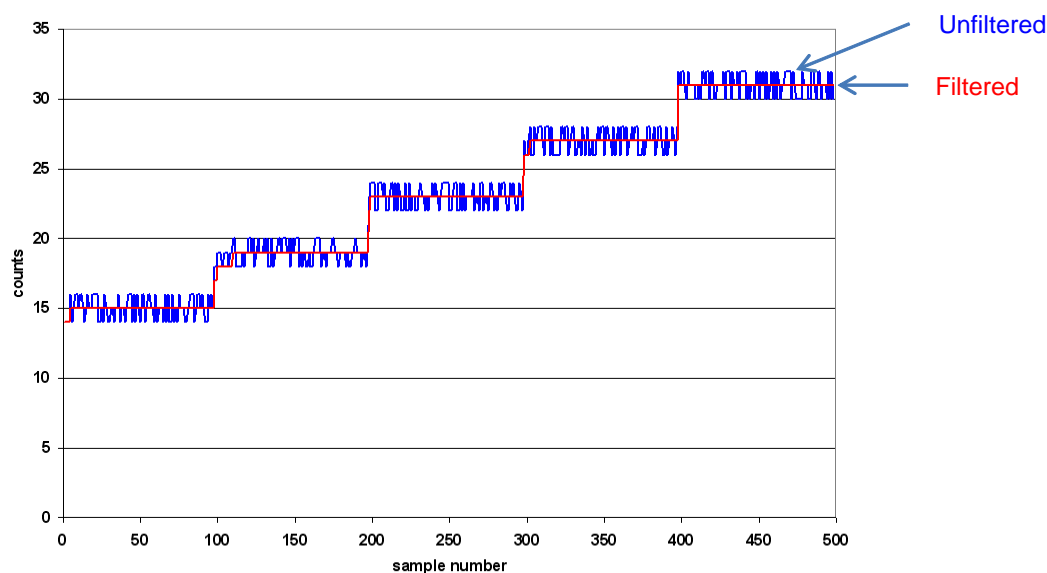
3.4.4.1 ノイズのあるスライダー データ用のジッタ フィルター

セントロイド機能はスライダー上の指の位置を推測するために使用されます。信号レベルが LOW の時 (通常はスライダー上に厚いオーバーレイがあるため)、指位置の推定は、指が固定された位置に置かれた場合でも、揺れているように見えます。このジッタ ノイズはジッタ フィルターを使用して取り除けます。このためには、前の入力がバッファに保存されます。現在の入力が前の出力に比較されます。もし、差が ± 1 より大きい場合、式 21 に示すように、出力は ± 1 変更されます (符号が一致)。これは非線形フィルターです。

$$\begin{aligned}
 y[i] &= x[i] - 1, & \text{if } x[i] > y[i-1] + 1 \\
 y[i] &= x[i] + 1, & \text{if } x[i] < y[i-1] - 1 \\
 y[i] &= y[i-1], & \text{otherwise}
 \end{aligned}
 \tag{式 17}$$

図 3-30 はノイズのあるセントロイド データにジッタ フィルターを適用した結果を示します。

図 3-30. ノイズのあるセントロイド データに適用されたジッタ フィルター



3.4.4.2 raw カウント用ジッタ フィルター

ジッタ フィルターはノイズのあるスライダー データのために意図されていますが、ノイズのあるボタンにも使用されます。もし、現在の入力における変化が設定された閾値を超えた場合、出力は前の入力に加算あるいは減算した閾値量に戻されます。もし、現在の入力が閾値未満で変化した場合、出力は変更されません。ボタンに適用されたジッタ フィルターの一般的な式は次のとおりです。

$$\begin{aligned} y[i] &= x[i] - \text{threshold}, & \text{if } x[i] > y[i-1] + \text{threshold} \\ y[i] &= x[i] + \text{threshold}, & \text{if } x[i] < y[i-1] - \text{threshold} \\ y[i] &= y[i-1], & \text{otherwise} \end{aligned} \quad \text{式 18}$$

図 3-31 と図 3-32 は、周期性ノイズの要素が多い実際のボタン データにジッタ フィルターを適用した時の結果を示します。

図 3-31. ボタン ノイズ処理用のジッタ フィルター

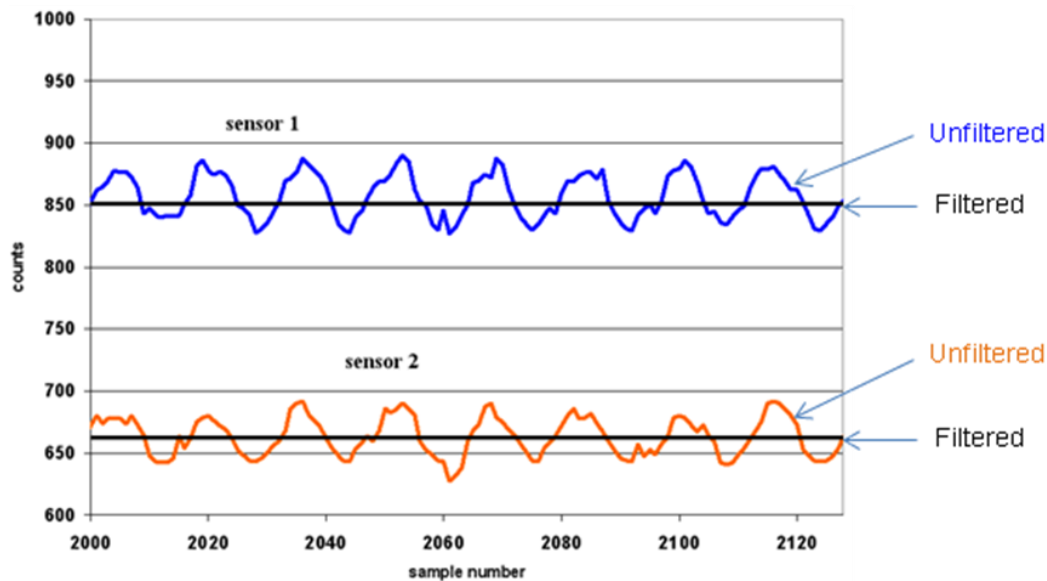
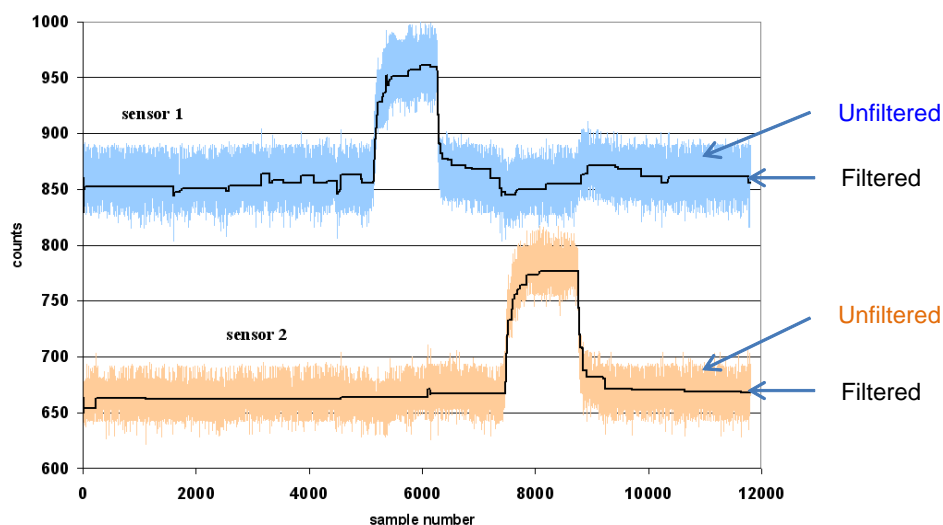


図 3-32. ボタンへの指タッチに対応するジッタ フィルター



ジッタ フィルターを実装する詳細は、「CY8C20XX6 の EzI2C スレーブ付き CSA ソフトウェア フィルター」のサンプルコードを参照してください。

3.4.5 イベントベースのフィルター

イベントベースのフィルターは、センサデータで観察されたパターンが CapSense システムにおける事前定義された応答を生じさせる、特殊なフィルター法を使用しています。データ中のパターンは、ハンドヘルド製品をポケットに入れる、あるいはカメラのフラッシュ回路が充電中に、カメラ フォンの電源供給電圧 (VDD) が突然下がる事件などのイベントによりトリガーされます。次はイベントベースのフィルター使用時の共通応答です。

- パターンが通常に戻るまで CapSense データ伝送を防止すること
- SNR セクションで定義されたベースライン基準レベルをリセットすること
- イベントが発生した時にデータのサンプルを無視すること

イベントベースのフィルターの一例としては、割り込みが発生した時にサンプルを除去する、またはデータを再サンプリングすることです。I²C は CapSense アプリケーションで使用する共通通信プロトコルの 1 つです。I²C 割り込みは、本質的に非同期のため、センサーがスキャンされている間発生する可能性があります。スキャン中に発生する割り込みがノイズを増加させるため、SNR を低減します。このような場合では、割り込みが発生した時、そのスキャンに対応する raw カウント サンプルを無視して再スキャンするようなイベントベースのフィルター処理を実装できます。

3.4.6 ルールベースのフィルター

ルールベースのフィルターは、センサー データで観察されたパターンが CapSense システムにおけるルールベースの応答を生じさせる、もう 1 つの特殊なフィルター法です。イベントベースのフィルターとは異なり、ルールベースのフィルターは、タッチ面の通常操作中に遭遇するセンサー データのパターンで機能します。ルールベースのフィルターを使用する際は、センサーの使用法に関する特殊シナリオを検討する必要があります。

例えば、一連のラジオ チャネル選択ボタンの場合、2 つのボタンを間違えて押すことがあります。1 つのみ選択されます。ルールベースのフィルターは、このような状況を事前定義した方法で取り除きます。もう 1 つの例は、CapSense のアプリケーションで仮想センサーを使用します。仮想センサーは、センサーの通常動作中でトリガーされることが期待されませんが、水が存在したり (例えば、ガード センサーの場合)、システムが RF ノイズを受けるような予想外のシナリオで発生できます。したがって、仮想センサーがトリガーされた時、不要なトリガーが起こらないように、すべての実際のセンサーがオフになります。

3.5 消費電力

消費電力を最小限にすることは、設計上の重要な目標です。多くの CapSense システムにとって、バッテリーの寿命を延ばすことは、製品の成功に不可欠です。バッテリーを使用しないシステムにおいては、消費電力は、経費と PCB 面積を削減するために電源のデザインを最適化する役割を果たしています。

3.5.1 アクティブおよびスリープ電流

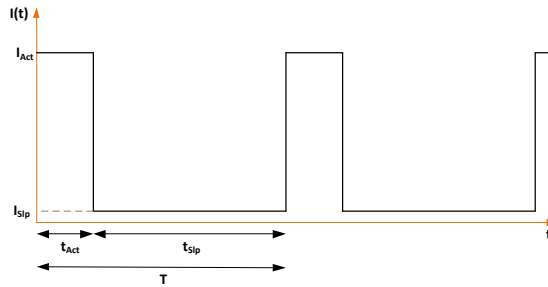
アクティブな電流とは、選択したすべてのアナログおよびデジタル ブロックが有効で、CPU が稼働しているときにデバイスが消費している電流です。通常のアプリケーションにおいて CapSense コントローラーは常にアクティブ状態に入る必要はありません。

デバイスをスリープ状態にして、デバイスの CPU と主要ブロックを停止できます。スリープ状態においてデバイスが消費する電流は、スリープ電流と呼ばれています。スリープ電流はアクティブ電流よりはるかに低いです。

3.5.2 平均電流

通常のアプリケーションにおいて、スリープ状態は消費電力を削減するために、周期的に呼び出せます。つまり、プリセットされている期間中に CapSense コントローラーはスリープ状態から復帰し、アクティブ状態で必要な操作をすべて行い (すべてのセンサーをスキャンし、すべてのベースラインを更新し、センサーが TOUCH 状態にあるかどうか確認することなど)、その後またスリープ状態に戻ります。図 3-33 は、結果として生じる瞬時電流のグラフです。

図 3-33. 瞬時電流



ここではそれぞれ次を示します。

$I(t)$ = 瞬時電流

I_{Act} = アクティブな電流

I_{Slp} = スリープ電流

t_{Act} = アクティブ時間

t_{Slp} = スリープ時間

T = サイクルの期間

長期にわたってデバイスが消費した平均電流は、次の式で計算できます。

$$I_{AVE} = \frac{(I_{Act} \times t_{Act}) + (I_{Slp} \times t_{Slp})}{T} \quad \text{式 19}$$

デバイスの平均消費電力は、次のように計算します。

$$P_{AVE} = V_{DD} \times I_{AVE} \quad \text{式 20}$$

3.5.3 応答時間対消費電力

式 24 に示すように、 I_{AVE} または V_{DD} を低下させて、平均消費電力を削減できます。スリープ時間を増やして、 I_{AVE} を低減することが可能です。スリープ時間を非常に大きい値に上げると、CapSense ボタンの応答時間が遅くなります。応答時間と消費電力は代償を伴うので、アプリケーションの開発者は、システム要件に応じて、慎重にスリープ時間を選択する必要があります。

いかなるアプリケーションにおいても、消費電力と応答時間の両方が考慮すべき重要なパラメーターである場合、連続スキャンとスリープ スキャンモードの両方を包含した最適化された方法を使用できます。この方法では、前節で説明したように、デバイスはセンサーをスキャンしたり、定期的にスリープ モードに入ったりするスリープ スキャン モードに移行して殆どの時間で過ごすため、より少ない電力を消費します。ユーザーがシステムを動作させるためにセンサーに触れると、デバイスは連続スキャン モードにジャンプします。このモードでは、スリープ モードを呼び出さずにセンサーを連続的にスキャンするため、応答時間はすごく速いです。デバイスは、指定されたタイムアウト期間で連続スキャン モードにあります。ユーザーがこのタイムアウト期間中にセンサーを操作しない場合、デバイスはスリープ スキャン モードに戻ります。

3.6 近接センシング設計

ここでは、近接センサーを実装する方法および近接距離に影響する様々な要素を紹介します。設計ガイドラインの詳細については、AN92239 – CapSense での近接センシングを参照してください。

3.6.1 CapSense での近接センシングの実装

図 3-34 は、CapSense ベースの近接センシング システムを設計する手順を示します。

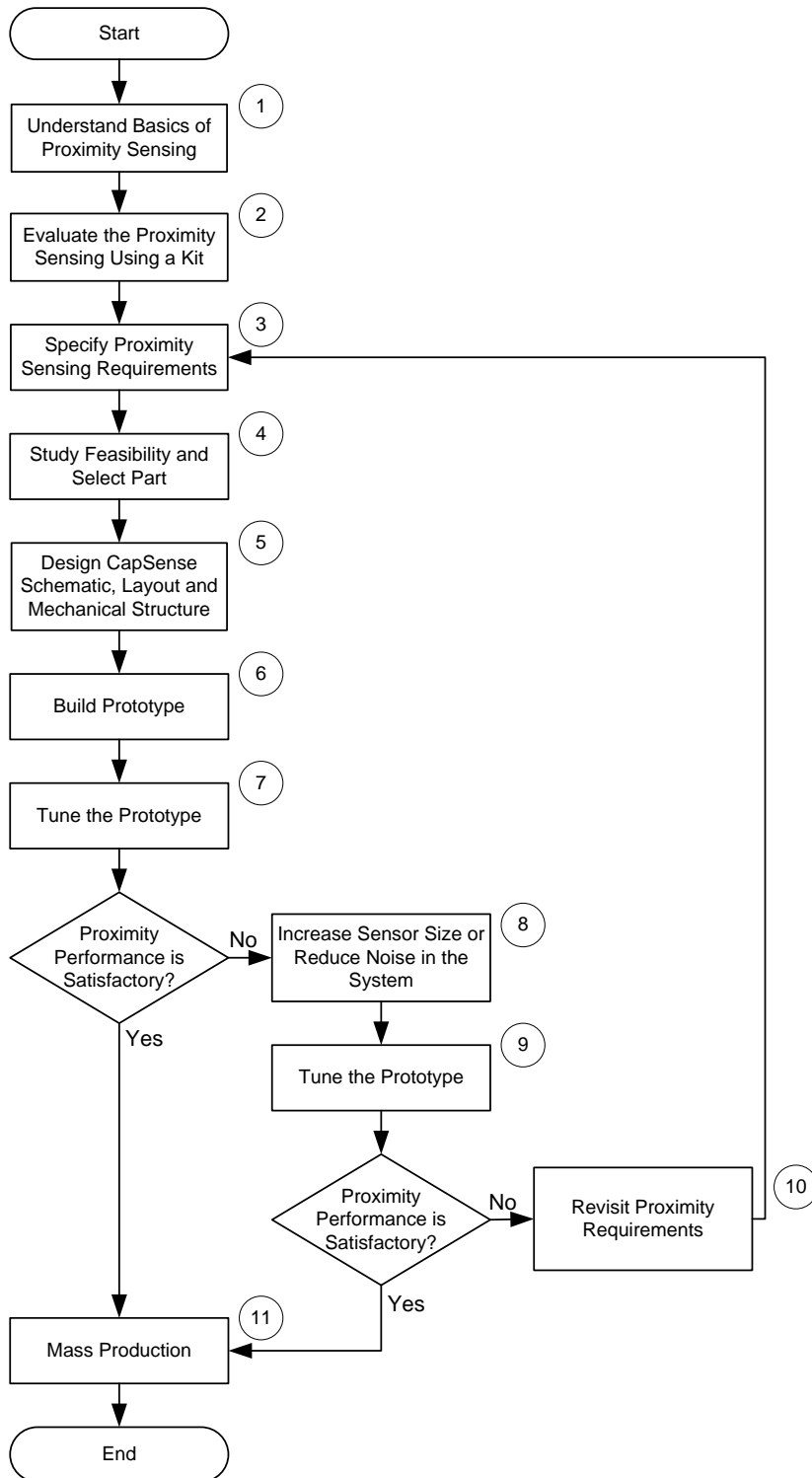
1. **近接センシングの理解:** このデザイン ガイドの「近接センシング」節では、CapSense ベースの近接センシングが動作する方法、および近接センシング距離に影響するパラメーターについて説明します。
2. **近接センシングが動作する方法の評価:** サイプレスの CY8CKIT-024 – CapSense 近接シールドを使用してください。

3. **近接センシング要件の確立:** 近接センサーの性能を評価した後、目標の近接センシング距離、センサー配置のためのプリント基板上の利用可能な面積、システムの消費電力要件、および EMI/ESD 性能などの近接センシング要件を確立します。これらの要件は、正しい CapSense デバイスを選択し、センサーのレイアウトを設計するのに有用です。
4. **適切な CapSense デバイスの選択:** 要件が確立した後、「[CapSense セレクタ ガイド](#)」章を参照して目標の近接センシング距離に応じて適切な CapSense デバイスを選択してください。
5. **回路図とレイアウトの設計:** CapSense デバイスを選択した後、回路図とレイアウトを設計します。回路図を設計するためには「[ピンの割り当て](#)」セクションで説明するガイドラインに従って行ってください。また、回路図設計の詳細については、デバイスのデータシートとデバイス固有の「[CapSense デザイン ガイド](#)」も参照してください。近接センサーの種類やサイズなどの近接センサーのレイアウトのガイドラインについては、「[近接センサーの設計](#)」と「[近接距離に影響を与える要素](#)」節を参照してください。
6. **プロトタイプをビルドする:** 回路図とレイアウトの設計を完成した後、設計が性能要件を満たしているかどうかを確認するために設計のプロトタイプをビルドします。
7. **チューニング:** 目標性能を達成するためにプロトタイプ基板をチューニングします。「[AN92239 – CapSense による近接センシング](#)」とデバイス固有の「[CapSense デザイン ガイド](#)」を参照してください。

センサーをチューニングした後、近接センサーの性能が要件を満たしているかを確認します。要件が満たされている場合は、ステップ 11 に進みます。そうでなければステップ 8 に進みます。
8. **必要に応じて再設計:** 最適なパラメーターを設定した後、近接センサーの性能が目標を達成しない場合、センサーのサイズを大きくするか、ノイズ源からセンサーをシールドすることによりシステム内のノイズを低減してからステップ 9 に進んでください。
9. **再チューニング:** 近接センサーを再設計した後、センサーを再チューニングしてセンサーの性能が要件を満たしているかを確認します。要件が満たされている場合は、ステップ 11 に進みます。そうでなければステップ 10 に進みます。
10. **設計や要件を再考:** 近接センサーの寸法を可能な最大値にし、最適なパラメーターでチューニングしても、センサーが希望の性能を達成しない場合は、要件を再考してください。

希望の近接センシング距離を達成できない場合は、現在のデバイスよりも優れた近接性能を有するデバイスを使用します。最高のデバイスを使用しても希望の近接センシング距離を達成しない場合は、センサーに利用可能な領域や目標の近接センシング距離など、近接センサーの要件を変更して、ステップ 1 から手順を繰り返してください。
11. **大量生産に進む:** 近接センサーが目標の性能を達成する場合は、大量生産段階に進めます。

図 3-34. CapSense ベースの近接センシングの設計フロー

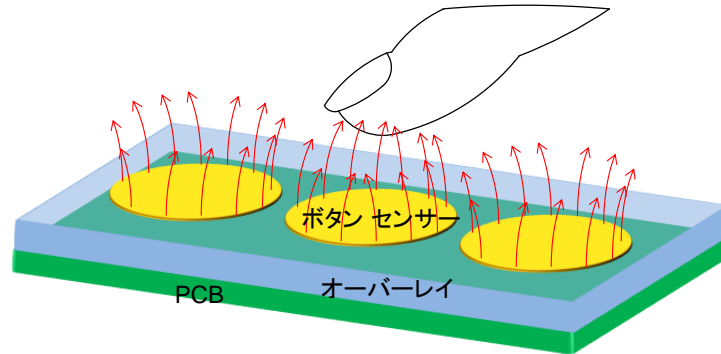


3.6.2 近接センサーの設計

以下の方法のいずれかで静電容量近接センサーを構築できます。

ボタン: 図 3-35 に示すように、ボタン センサーは高感度にチューニングされた時、近接センサーとして使用可能です。近接センシング距離はセンサー領域に正比例します。ボタン センサーの直径が通常 5mm~15mm のため、ボタン センサーで達成する近接センシング距離が他のセンサーでの実装方法と比較すると非常に短いです。

図 3-35. ボタン センサーでの CapSense ベースの近接センシング

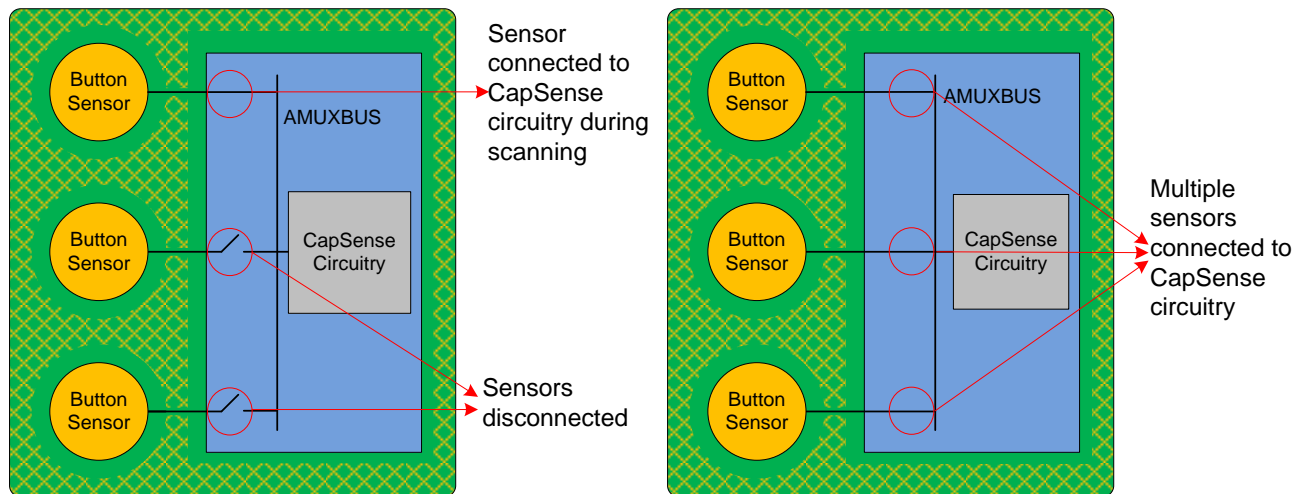


センサー連動 (センサーをグループ化): センサー連動とは、図 3-36 (b) に示すように複数のセンサー (ボタン、近接配線、近接ループ) を CapSense の回路に接続し、単一のセンサーとしてスキャンすることです。複数のセンサーを連動させると、センサーの有効な領域が広くなり、近接センシング距離が拡張されますが、グループ化されたセンサーの C_P が、45 pF の C_P の最大限を越えないように注意する必要があります。センサー連動方式を使用して近接センシングを実装する方法の詳細については、「AN92239」を参照してください。

図 3-36. センサー連動時の CapSense ベースの近接センシング

(a) Only one sensor is connected to AMUXBUS during scanning

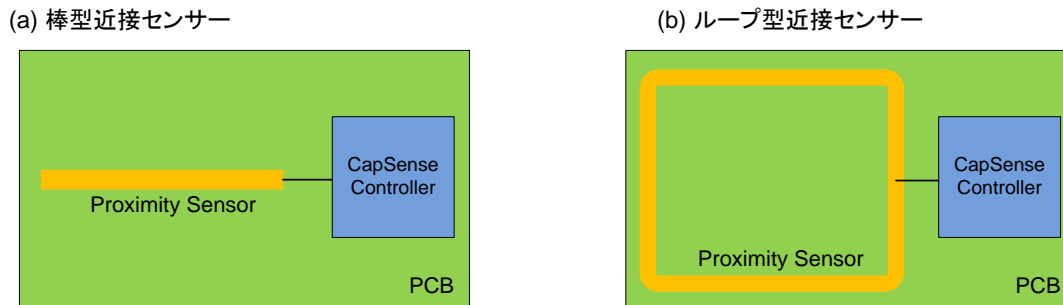
(b) Multiple sensors connected to AMUXBUS at the same time for scanning



プリント基板配線: FR4 またはフレキシブル プリント回路 (FPC) 基板上の長いプリント基板配線の設計により近接センサーを形成できます。配線は、直線 (図 3-37(a)) か、または図 3-37 (b) に示すようにシステムのユーザー インターフェースの周囲を囲む場合があります。プリント基板配線を使って近接センサーを実装する方法は、他のセンサーでの実装方法に比べて以下の利点があります。

- 近接センサー C_P は少ない
- より多くの磁力線が手に接触するため、近接センシング距離がより長い
- 量産により適切

図 3-37. プリント基板配線時の CapSense ベースの近接センシング



- **ワイヤー:** 単一長さのワイヤーは、近接センサーとしてうまく機能します。プリント基板配線に比べて、ワイヤー ループセンサーを使用する時に達成する近接距離ははるかに広いです。しかし、製造コストが高くて設計が複雑のため、ワイヤー センサーの使用は、量産に最適なソリューションではありません。

3.6.3 近接距離に影響を与える要素

近接センシング距離は、以下のハードウェア、ソフトウェアおよびシステム パラメーターに依存します。

- **ハードウェア パラメーター**
 - センサーの種類
 - センサーのサイズ
 - センサーの寄生容量 (C_P)
 - オーバーレイ材料と厚み
 - 隣接した開放/グランド接続の導電性物体
- **ソフトウェア パラメーター**
 - センサーの分解能
 - ファームウェア フィルター
- **システム パラメーター**
 - 消費電力
 - 応答時間
 - EMI/EMC/ESD の性能

3.6.3.1 ハードウェア パラメーター

- **センサーの種類** – 近接センシング距離はセンサーの領域に正比例します。プリント基板配線またはワイヤーを使用して実装した近接センサー (直径 1cm~30cm) と比べると、ボタン センサーから改善された近接センサー (標準直径が 5mm~15mm) は、近接センシング距離が短いです。したがって、目標の近接センシング距離に応じて、近接センサーの種類を選択します。表 3-7 では、特定の近接センサー実装方法を適用する場合を示します。

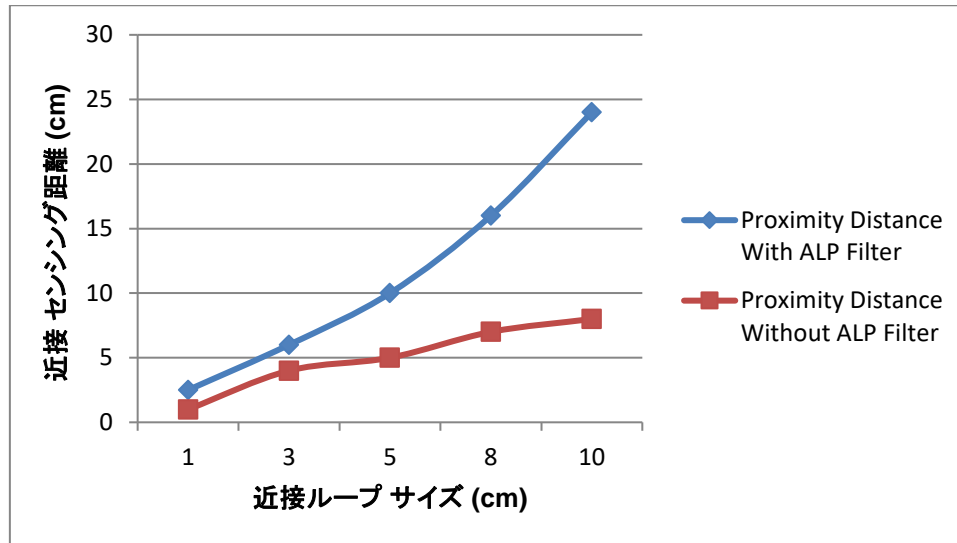
表 3-7. 近接センサーの実装方法の選択

近接センサー種類	使用場合
ボタン センサー	目標の近接センシング距離またはセンサーのセンシング可能な領域が非常に小さい場合はこの方法を使用
センサー連動	プリント基板上には、センサー ピンまたはセンサー領域がなく、近接センサーを実装できない場合、この方法を使用。センサー連動は、ボタン センサーを使用する時と比べて、近接センシング距離がより大きい
プリント基板配線	目標の近接センシング距離が非常に大きい場合、この方法を使用。この方法はほとんどの場合に推奨される
ワイヤー ループ	目標の近接センシング距離が非常に大きい場合、この方法を使用。この方法は、プリント基板配線で実装する方法に比べて、製造コストがより高いという欠点がある

- **センサーのサイズ:** 近接センサーのサイズは、目標の近接センシング距離、ノイズ源の有無、および開放/グランド接続の導電性物体など様々な要因に依存します。ノイズ源と開放/グランド接続の導電性物体が SNR を低減し、近接センシング距離も短縮します。そのため、大型の近接センサーは、設計に必要な近接センシング距離を達成するために不可欠です。

図 3-38 に所与のシステムの近接センサーのループ サイズと、近接センシング距離との関係を示します。センサーの領域が大きいほど、より多くの磁力線が対象の物体につなぎ、センサー信号が増加します。しかし、センサー領域が大きいほど、センサーの C_P とノイズが多く、近接センシング距離が短縮されます。固体充填のセンサーの代わりにループ センサー (図 3-37 (b)) を使用すると、センサーの C_P 、ノイズが低減され、近接センシング距離がより大きくなります。また、ループ センサーは、センサー領域をより少なく必要とするため、プリント基板上には未使用の面積が多く、ほかのコンポーネントを配置できます。

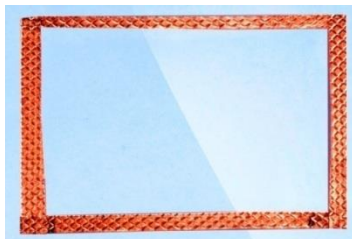
図 3-38. 近接センシング ループ サイズ対近接距離



注: 上のグラフでは、異なるループ サイズに応じた近接センシング距離は実験室内の条件下で測定されました。実際の近接センシング距離は、最終システム環境によって異なります。

センサーのサイズと近接センシング距離との関係を導出することは非常に難しいです。最終システム環境に応じて、近接センシング距離は特定のセンサー サイズによって異なる場合があります。センサーのプロトタイプを作成することで、目標の近接センシング距離を達成するために必要なセンサー サイズが分かります。図 3-39 に示すように、銅箔を使用して、迅速にセンサーのプロトタイプを作って目標の近接センシング距離を達成するために必要なセンサー サイズを判定できます。

図 3-39. 銅テープを使用した近接センサーのプロトタイプ



経験則として、目標の近接センシング距離に等しい最小直径 (円形ループの場合) または対角線 (方形ループの場合) から始まることをお勧めします。ループの直径または対角線が目標の近接センシング距離に等しい状態で希望の近接センシング距離を達成できない場合は、目標の近接センシング距離を達成するまで、センサー ループの直径または対角線を増やせます。

表 3-8 に、近接センサー レイアウトのガイドラインをまとめます。近接センサー用に使用可能な領域が目標の近接センシング距離を達成するために必要な領域よりも小さい場合は、高度なローパス (ALP) フィルターなどのファームウェア フィルターを実装できます。ALP フィルターは、センサーの raw カウントのノイズを減衰させ、SNR を増加します。SNR が増加されると、近接センシング距離も大きくなります。ALP フィルターの詳細については、「AN92239 – CapSense での近接センシング」を参照してください。

表 3-8. 近接センサー レイアウト時の推奨事項

詳細	最小値	推奨値
近接センサーループの直径または対角線	ALP フィルターが無効になっている場合、センサー ループの直径または対角線は、目標の近接センシング距離以上になる必要がある ALP フィルターが有効になっている場合、センサー ループの直径または対角線は、目標の近接センシング距離の半分以上になる必要がある	目標の近接センシング距離に等しいセンサー ループの直径または対角線から始まって、目標の近接センシング距離を達成するまで、直径/対角線を大きくする
近接センサーの配線幅	1.5mm	1.5mm

- **センサーの寄生容量:** 近接センシング距離は C_F の C_P に対する比に依存します。 C_F/C_P の比が増加すると近接センシング距離が大きくなります。所与のセンサー サイズの場合、 C_F の値はセンサーと対象の物体間の距離に依存します。この比を最大にするためには、 C_F を上げ、 C_P を下げる必要があります。最適なセンサー領域を選択し、センサー配線長を短縮し、グランドへのセンサー磁力線の接触距離を最短化することによってセンサーの C_P を最小化できます。

グランドへのセンサー磁力線の接続距離を短縮するためには、被駆動シールド信号でプリント基板の最上層と最下層(面積のある場合) にハッチを駆動してください。被駆動シールド信号に接続されたハッチが「シールド電極」と呼ばれます。被駆動シールド信号は、センサー信号のレプリカです。

シールド電極レイアウトのガイドラインについては、「[シールド電極とガード センサー](#)」を参照してください。

センサー配線長を最小化してセンサーの C_P を最小化するためには、CapSense デバイスをできるだけセンサーの近くに配置します。

- **近接した開放/グランド接続の導電性物体:** 開放/グランド接続の導電性物体が近接する場合、近接センシング距離が大幅に減少します。導電性物体が近接センサーの近くに置かれた時、以下の要因により近接センシング距離は大幅に減少します。
 - センサーの C_P が増加します。より大きいセンサー C_P は、センサーのスイッチング周波数を減少させて、近接センシング距離を減少させることが多いです。
 - [図 3-41](#) に示すように、グランドに接続された導電性物体がセンサーの電界の一部をキャッチして、指など物体により追加された静電容量を低下します。

隣接した導電性物体を除去するか、またはシールド電極を使用して近接センサーを導電性物体から隔離する必要があります。[図 3-42](#) に示すように、近接センサーと金属物体の間にシールド電極を配置することで、センサーへの隣接した金属面の影響を減少できます。シールド電極のレイアウト推奨事項については、「[シールド電極とガード センサー](#)」節を参照してください。

図 3-40. 金属物体のない単一センサー コンフィギュレーションの電界伝播

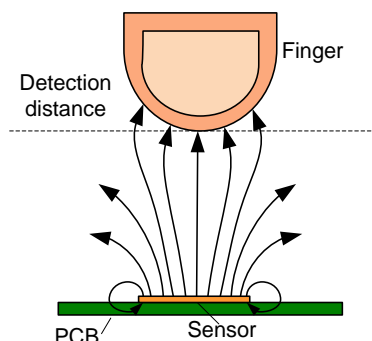


図 3-41. 固体金属物体のある単一センサー コンフィギュレーションの電界伝播

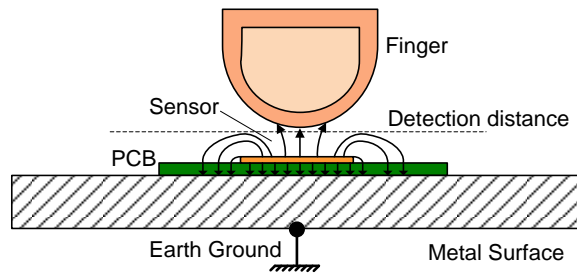
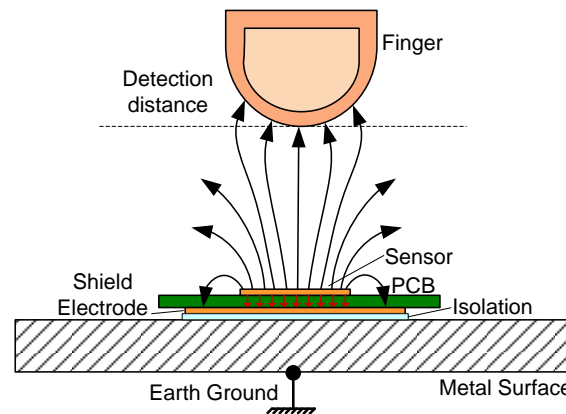


図 3-42. 金属物体の影響を減少させるためのシールド電極の使用



3.6.3.2 ソフトウェア パラメーター

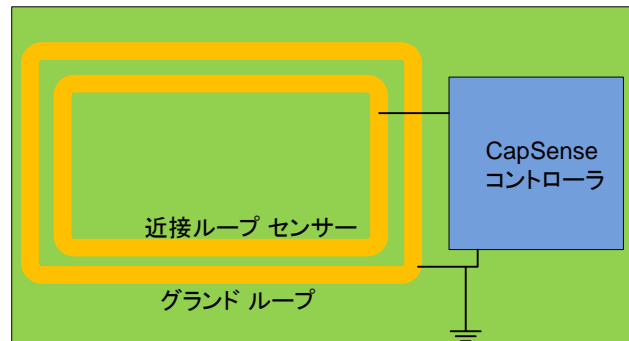
- **CSD の分解能:** 近接センシング距離は CapSense センシング方式の分解能パラメーターに正比例します。分解能の値が高い場合、 C_F の小さな変化は、SNR が「5:1」を超えた時に検出できます。 C_F の小さな変化を検出することは、本質的に大幅な近接センシング距離を達成することを意味します。
- **ファームウェア フィルター:** 近接センサーは、センサー領域が広くて感度が高く設定されるため、ノイズの影響を受けやすいです。ノイズが高くなると、SNR が低下するため、近接センシング距離も短縮されます。ファームウェア フィルターを使用すると、ノイズを低減でき、SNR と近接センシング距離を増加できます。ノイズを低減するためには、IIR、メジアン、アベレージ または ALP フィルターを使用できます。IIR、メジアン、とアベレージ フィルターの詳細については、「[ソフトウェア フィルター](#)」節を参照してください。ALP フィルターの詳細については、[AN92239 アプリケーション ノート](#)を参照してください。

3.6.3.3 システム パラメーター

- **消費電力:** 大きい近接センシング距離を達成するために、近接センサーは高分解能 (15 ビットまたは 16 ビット) でセンサーをスキャンする必要があります。分解能が高ければ高いほど、スキャン時間が長くなり、デバイスのアクティブ時間も長くなって、消費電力が増えます。したがって、近接センシング距離が大きければ大きいほど、必要とする消費電力が高くなります。
- **EMI/EMC/ESD 性能:** 大きな近接センシング距離を達成するためには、近接センサーを高感度に調整しなければなりません。高感度に設定すると EMI/EMC 性能が低下します。そのため、近接センシング距離と EMI/EMC 性能の間にはトレードオフ関係があります。

図 3-43 に示すように、近接センサーの ESD 性能を改善するためには、センサーをグランド ループで囲めます。

図 3-43. ESD 性能の改善のためにセンサーの周りにグラウンド ループ配置



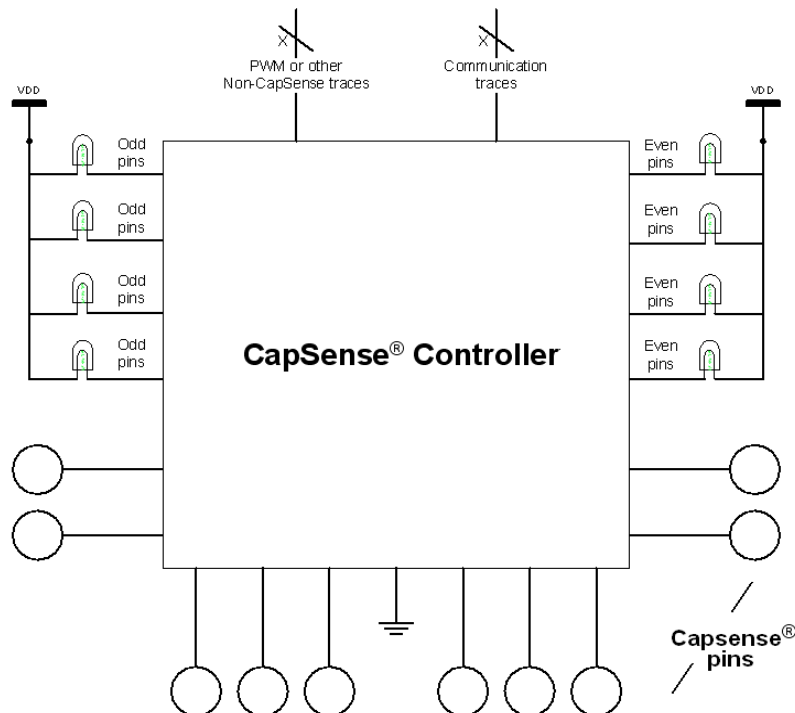
センサーをグラウンド ループで囲むと、近接センサーのノイズが低減し、ESD イベント中にグラウンドへの放電パスが形成されますが、近接センシング距離が短縮されます。そのため、ノイズ耐性と近接センシング距離の間にはトレードオフ関係があります。グラウンド ループの最小推奨幅は 1.5mm で、近接ループとグラウンド ループ間の最小空隙は 1mm です。

注: センサーを小さい配線幅のグラウンド ループ (1.5mm) で囲めば、大きな接地された/浮動している導電性の物体とは異なり、近接距離が大幅に低下することはありません。

3.7 ピンの割り当て

CapSense センサー配線と通信配線と非 CapSense 配線間の相互影響を制限する効果的な方法としては、それぞれをポートの割り当てで隔離することです。図 3-44 は 32 ピン QFN パッケージ用の基本的な隔離方式を示します。それぞれの機能が独立しているので、CapSense コントローラは通信、LED およびセンシング配線が交差しないようにされます。

図 3-44. 推奨: 通信、CapSense と LED のポートによる隔離



CapSense コントローラーのアーキテクチャにより、偶数および奇数のポート ピンに対して、電流のバジェットに制限を設けます。CapSense コントローラーにおいて、奇数のポート ピンの電流バジェットが 100mA の場合、すべての奇数のポート ピンが消費する総電流は 100mA を超えてはいけません。さらに、合計電流バジェットの制限に加えて、各ポート ピンに対する最大電流の限界があります。特定の CapSense コントローラーの仕様については、アプリケーションで使用されている CapSense コントローラーのデータシートを参照してください。

すべての CapSense コントローラーは高電流吸い込みまたは吐き出しが可能なポート ピンを提供します。ポート ピンからの高電流吸い込みまたは吐き出しの方式を適用する場合、ノイズを最小限に制限するためにデバイスのグラウンド ピンに最も近いポートを選択します。

次に 3 つの例で、ピン割り当てによく発生する誤りを示します。図 3-45 では、CapSense と非 CapSense 配線は隔離されておらず、CapSense ピンはグラウンドから遠く離れています。これは不適切なピン割り当ての例です。

図 3-45. 非推奨 — CapSense ピンと非 CapSense ピンが近接

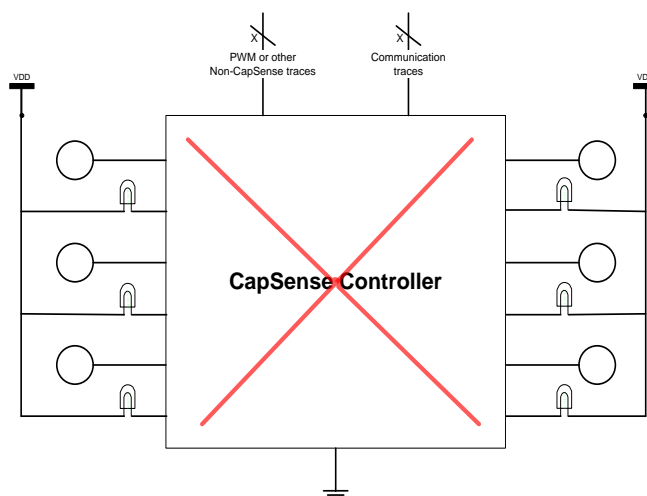
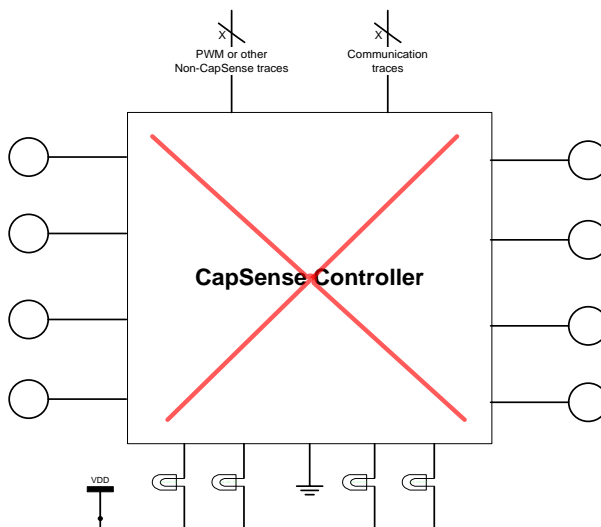


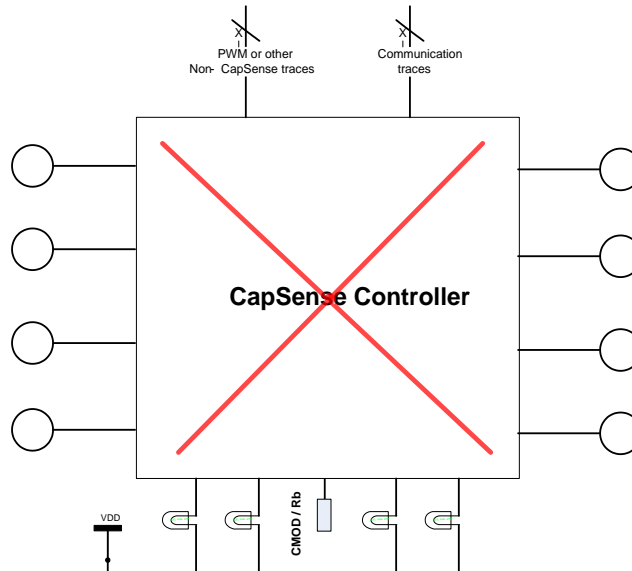
図 3-46 の例は、適切に隔離されていますが、LED がグラウンド ピンの隣に置かれているため、ピンの割り当てが不適切です。CapSense センサーは、グラウンドが含まれていないチップの側面に割り当てられています。CapSense ピンがグラウンド ピンから遠く離れている場合、グラウンド パスのインピーダンスが高くなり、それによりドライブ回路の基準電圧が変化します。この変化はセンサーの誤ったトリガーを発生させます。そういう訳で、CapSense ピンをグラウンドピンの近くに置くことは推奨されません。

図 3-46. 非推奨 — LED とグラウンド ピンが近接



それに、図 3-47 に示すように、クロストークを避けるために、LED を C_{MOD}/R_B ピンの近くに配置しないでください。

図 3-47. 非推奨: C_{MOD}/R_B ピンと LED ピンが近接



PSOC1 では、ピン P1.0、P1.1 を LED と通信用に使用することは推奨されないことに注意してください。これは、ピン P1.0 と P1.1 がプログラミング ラインで、電源投入時に、これらのピンに低パルスがあるからです。詳細は、すべての CapSense デバイスの回路図例を掲載している個別デバイスのデザイン ガイドのウェブページも参照してください。

- [CY8C21X34 デザイン ガイド](#)
- [CY8C20X34 デザイン ガイド](#)
- [CY8C20XX6A デザイン ガイド](#)
- [CY8C20XX7/S デザイン ガイド](#)

PSOC3、PSOC4 と PSOC5LP の同様のガイドラインについては、それぞれのデータシートおよびデザイン ガイドを参照してください。

3.8 プリント基板レイアウトのガイドライン

通常の CapSense アプリケーションにおいて、静電容量センサーは、プリント基板 (PCB) またはフレックス回路の配線により形成されます。CapSense レイアウトのベスト プラクティスに従うと、ユーザーの設計は高いノイズ耐性を持っており、 C_P が低くなり、信号対ノイズ比 (SNR) が高くなります。CapSense 信号は、CapSense 回路の一部としての内部電流ソースの駆動限界のため、高い C_P レベルで下がります。 C_P が高くなると時定数も長くなることは、高い C_P を避けるもう一つの理由です。

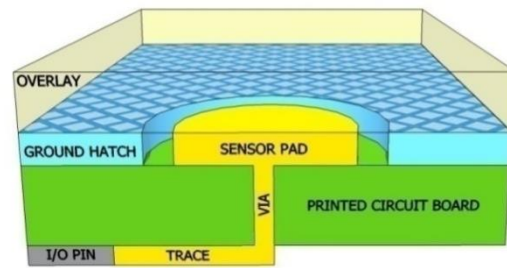
3.8.1 寄生容量 (C_P)

C_P の主要要素は、配線容量とセンサー容量です。 C_P はセンサーの直径、配線長、配線の幅、アニュラリングの要因からなる非線形関数です。 C_P とプリント基板レイアウトの実装の関係は簡単には説明できませんが、一般的な傾向は次のとおりです。センサー サイズ、配線長、配線幅のいずれかが大きくなったり、アニュラリングが小さくなったりすると、 C_P は増加します。 C_P を低減する 1 つの方法は、センサーとグラウンド間の空隙を広げることです。残念ながら、センサーとグラウンド間の隙間を広げると、ノイズ耐性が低下します。

3.8.2 回路基板の層

殆どのアプリケーションは、センサー パッドとハッチング グラウンド面が上面に、他のすべてのコンポーネントが下面に配置される 2 層の回路基板を使用しています。図 3-48 に 2 層積層を示します。基板面積に制限があったり、CapSense の回路が複雑な電気回路を含むプリント基板設計の一部である場合は、4 層のプリント基板が使用されます。

図 3-48. CapSense 基板の 2 層積層



3.8.3 回路基板の厚さ

FR4 ベースの PCB 設計は、回路基板の厚さが 0.020 インチ (0.5mm) ~ 0.063 インチ (1.6mm) の範囲で良く実装できます。フレックス回路は CapSense とうまく機能し、曲面に推奨されます。プリント基板向けのすべてのガイドラインはフレックス回路にも適用できます。フレックス回路は 0.01 インチ (0.25mm) よりも薄くない方が理想的です。フレックス回路に使用される Kapton® 素材の高い絶縁破壊電圧 (290kV/mm) は、CapSense センサーへ内蔵の ESD 保護を提供します。

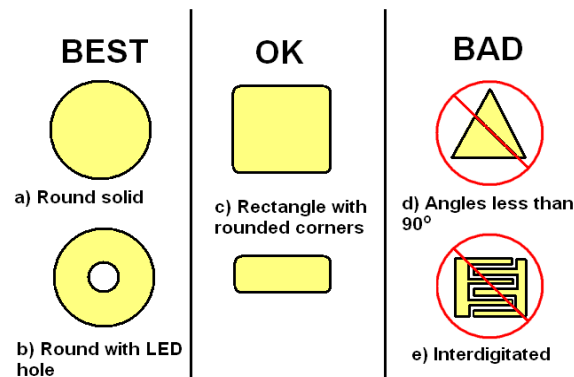
3.8.4 ボタンのデザイン

ここでは自己容量および相互容量ボタンの構造について説明します。

3.8.4.1 自己容量ボタン構造

最良の自己容量ボタンの形状は円形です。角を丸くした長方形でも良いです。尖った先には磁界が集まるため、センサー パッドを設計する際には尖った角 (90° 未満) を避けてください。

図 3-49. 推奨ボタン形状



ボタンの直径は 5mm から 15mm まで可能ですが、多くのアプリケーションでは、10mm が適切です。より大きな直径はより厚いオーバーレイによく対応できます。

アニュラリングのサイズはオーバーレイの厚さと同じであるが、0.5mm から 2mm までの範囲内でなければなりません。例えば、プリント基板レイアウトのアニュラリングは、オーバーレイの厚さが 1mm のデザインでは 1mm、オーバーレイの厚さが 3mm のデザインでは 2mm であるべきです。隣接する 2 つのボタンの間隔は、1 つのボタンを押した時、指が他のボタンのアニュラリングに接触しないほどの広さだったら十分です。

3.8.4.2 相互容量ボタンのフィッシュボーン構造

相互容量センシングは、2 つの電極間の容量結合の変化を測定します。センサーパターンは、指が電極間の電界を最大限に割り込むように設計する必要があります。

プロングまたはフィッシュボーンは、相互静電容量ボタンの標準形状です。Tx は、キーの外側の周りにボックスまたはリングを形成して、Rx をノイズから保護します。2 つの電極間に電界を形成するために、境界の内側にインターレースされた Tx お

よび Rx プロングがあります。図 3-50 に、3 ピンフィッシュボーンセンサー構造の例を示します。Tx 電極の外壁と同一平面上のハッチグラウンドの間のギャップは、Tx および Rx 電極のエアギャップよりも大きくする必要があります。フィッシュボーン構造の参照面 (PCB 最下層) には、図 3-50 に示すように空き領域が必要です。

図 3-50. 相互静電容量ボタンデザインのフィッシュボーンパターン

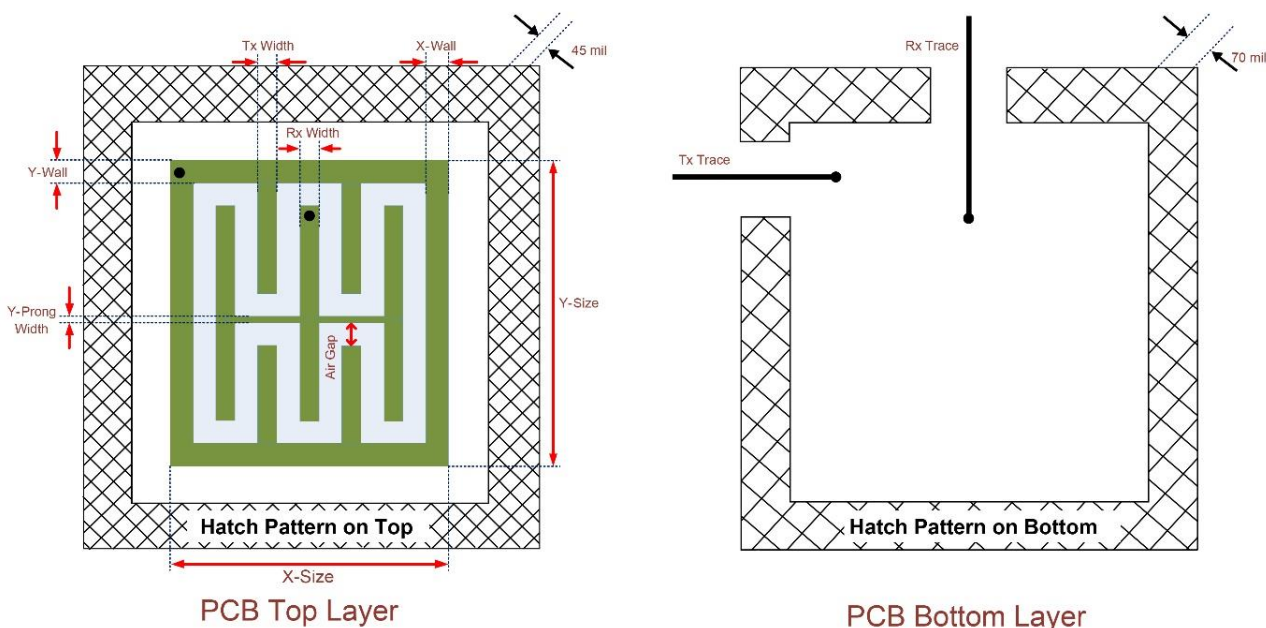


表 3-9. フィッシュボーンボタンの寸法 (すべての単位は mm)

表 3-9 に、一般的なフィッシュボーン構造の寸法の一部を示します。

表 3-9. フィッシュボーンボタンの寸法 (すべての単位は mm)

主要な寸法 (X-Size, Y-Size)	PCB 厚	Rx-prongs 数	Tx と Rx 間の間隔	Tx 幅	Rx 幅	X-Wall 幅	Y-Wall 幅
13, 10	1.5	2	1.4	1.8	1.8	1	1
13, 10	0.1	3	1.2	0.7	1.2	0.4	0.3
20, 13	0.1	2	1.2	2.7	2.7	3	3.55
10, 13	1.5	2	1.2	0.6	0.6	1.7	1.5
10, 10	1.5	2	1.4	1	1	0.7	0.7

表 3-9 に示している主要な寸法は、さまざまなタイプの PCB (FR4、フレックス PCB、ITO ベースのタッチフィルム)、4 mm 厚のオーバーレイ、およびオーバーレイ誘電率値 3.5 で優れた SNR 性能を示すいくつかの実証済みのボタン構造の例です。アプリケーションでカスタムキーパターンを作成する必要がある場合は、サイプレステクニカルサポートチームに連絡してください。

3.8.5 スライダーのデザイン

図 3-51 に、リニア スライダーのための推奨スライダー パターンを示し、表 3-10 に、それぞれのリニア スライダー寸法の推奨値を示します。推奨レイアウトのガイドラインの詳細については、次の節で説明します。

図 3-51. 標準リニア スライダー パターン

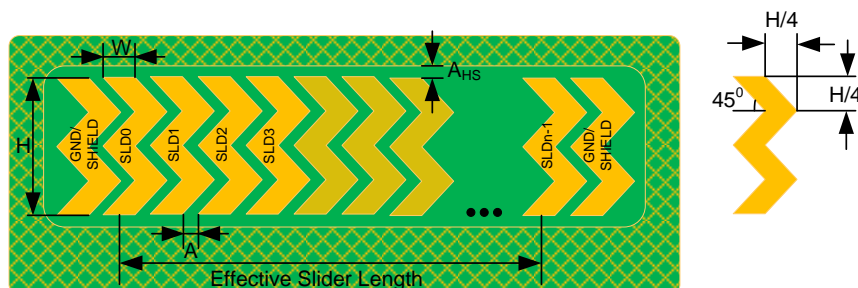


表 3-10. リニア スライダーの寸法

パラメーター	アクリル オーバーレイの厚さ	最小値	最大値	推奨
セグメントの幅 (W)	1mm	2mm	-	8mm ⁶
	3mm	4mm	-	
	4mm	6mm	-	
セグメントの高さ (H)	-	7mm ^b	15mm	12mm
セグメント間のエア ギャップ (A)	-	0.5mm	2mm	0.5mm
ハッチとスライダー間のエア ギャップ (A _{HS})	-	0.5mm	2mm	オーバーレイの厚さに等しい

3.8.5.1 スライダー セグメントの形状、幅、およびエアギャップ

報告した指の位置 (すなわち、セントロイド) 対スライダー上の実際の指の位置のリニア応答を実現するためには、指がスライダー セグメントの真ん中ではなく、セグメント SLD0 の真ん中とセグメント SLDn-1 の真ん中の間の任意の場所に置かれるたびに、正確に 2 つのセンサーが有効な信号を報告するようスライダーを設計することが必要です⁷。指があらゆるスライダー セグメントの真ん中に置かれた場合、隣接するセンサーは、「差分カウント=ノイズ閾値」と報告しなければなりません。そのため、図 3-51 に示すように、二重の山形形状を使用することをお勧めします。この形状は、図 3-52 と図 3-53 に示すように、理想的な応答

⁶ 推奨されるスライダー セグメントの幅は人間の指の平均直径 9mm に基づいて計算したものです。詳細については、3.8.5.1 スライダー セグメントの形状、幅、およびエアギャップ」を参照してください。

^b 推奨されるスライダー セグメントの 7mm という最小の高さは人間の指の 7mm という最小直径に基づいたものです。オーバーレイの厚さと CapSense チューニングにより、指があらゆるセグメントの真ん中に置かれる時に SNR ≥ 5:1 を達成できるという条件で、スライダーの高さを 7mm 未満にできます。

⁷ ここで、有効な信号は所与のスライダー セグメントの差分カウントがノイズ閾値以上であることを意味します。

に近いセントロイド応答を達成するのに有用です。同様の理由で、スライダーセグメント幅とエアギャップ (すなわち図 3-51 でマークされる、それぞれ寸法「W」と「A」) は、式 3-で述べた関係に従うべきです。

図 3-52. 理想的なスライダーセグメント信号と重心応答

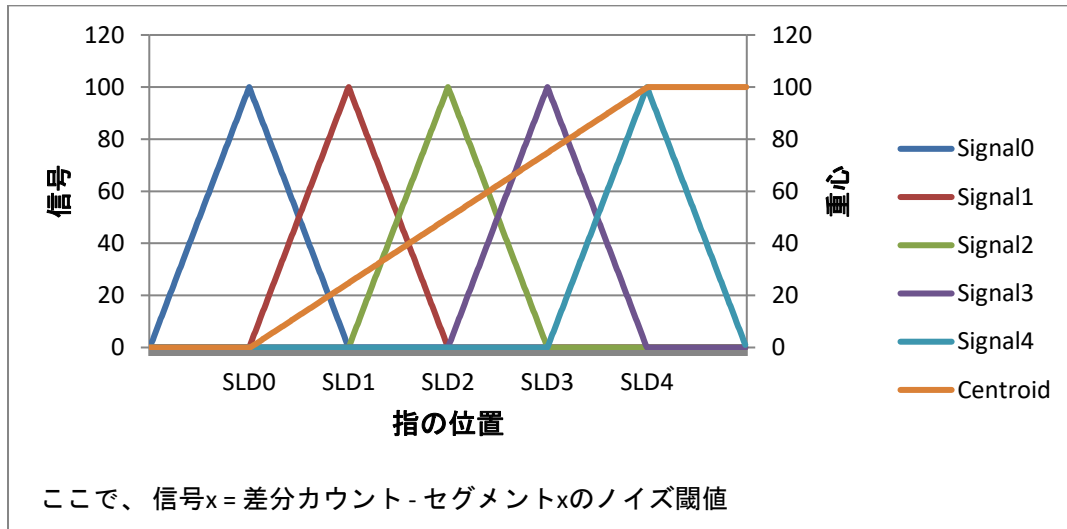
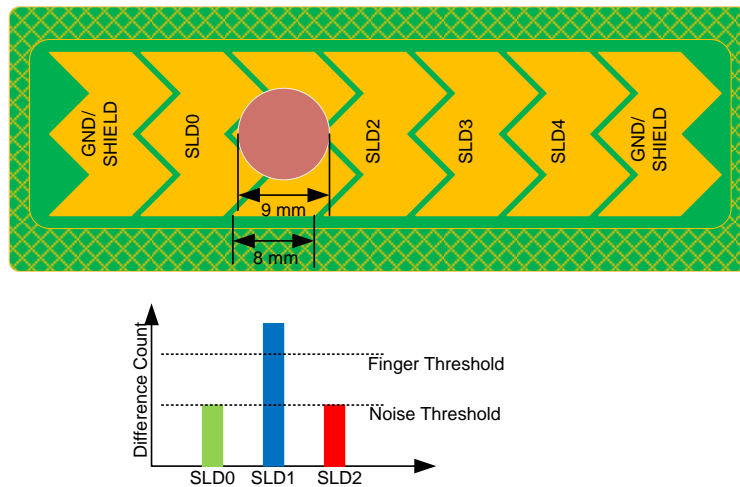


図 3-53. 理想的なスライダー信号



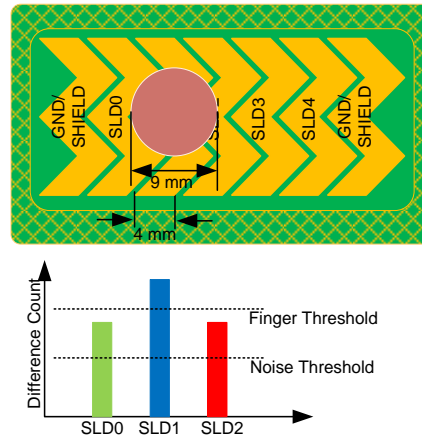
式 3-21. セグメント幅、エアギャップと指の直径の関係

$$W + 2A = \text{finger diameter}$$

一般的には、人間の指の平均直径は約 9mm です。この指の平均直径と式 3-21 に基づいて計算すると、推奨のスライダーセグメント幅とエアギャップはそれぞれ 8mm と 0.5mm になります。

「slider-segment-width + 2 * air-gap」が「finger diameter」よりも小さい場合、式 3-21 に示した関係に応じて、セントロイド応答が非リニアになります。これは、この場合、指をスライダーに置くと、図 3-54 に示すように、いくつかの特定の位置で 2 つ以上のスライダーセグメントに静電容量が追加し、よって有効な信号が発生するためです。このように、式 3-21 によって計算された図心位置は、図 3-54 のように、非線形になります。

図 3-54. スライダーのセグメント幅が推奨値よりも低い時に、指は 3 つ以上のセグメント上で有効な信号を発生



式 3-22. CapSense で使用されるセントロイド アルゴリズム

$$\text{Centroid position} = \left(\frac{S_{x+1} - S_{x-1}}{S_{x+1} + S_{x0} + S_{x-1}} + \text{maximum} \right) * \frac{\text{Resolution}}{(n - 1)}$$

分解能 – カスタマイザーで設定された API 分解能

n – カスタマイザー内のセンサー要素の数

maximum: 最大信号を与える要素のインデックス

Si – 最大位置に隣接した差分カウント (ノイズ閾値を除く)

図 3-55. スライダーセグメント幅が推奨値より低い時の非線形重心応答

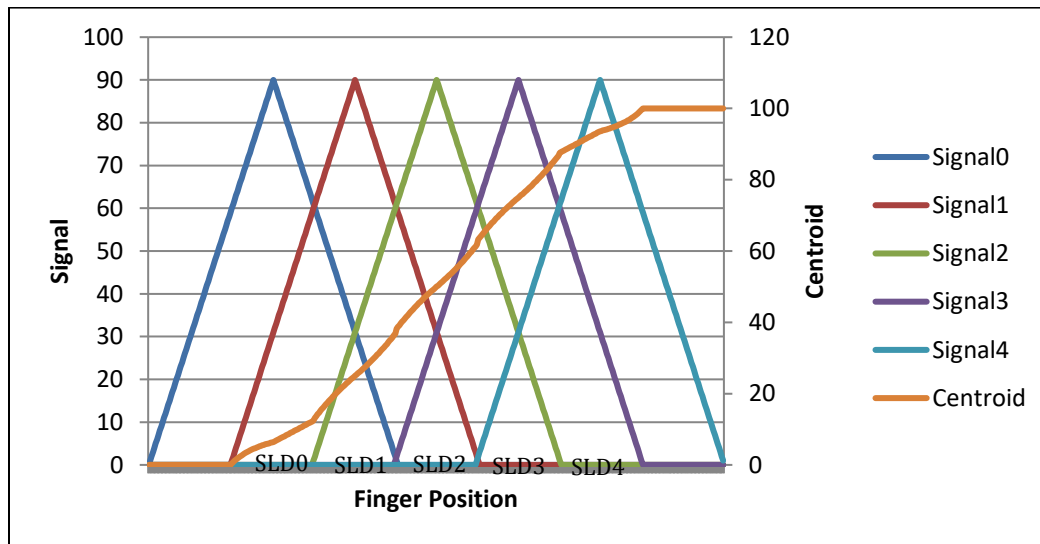
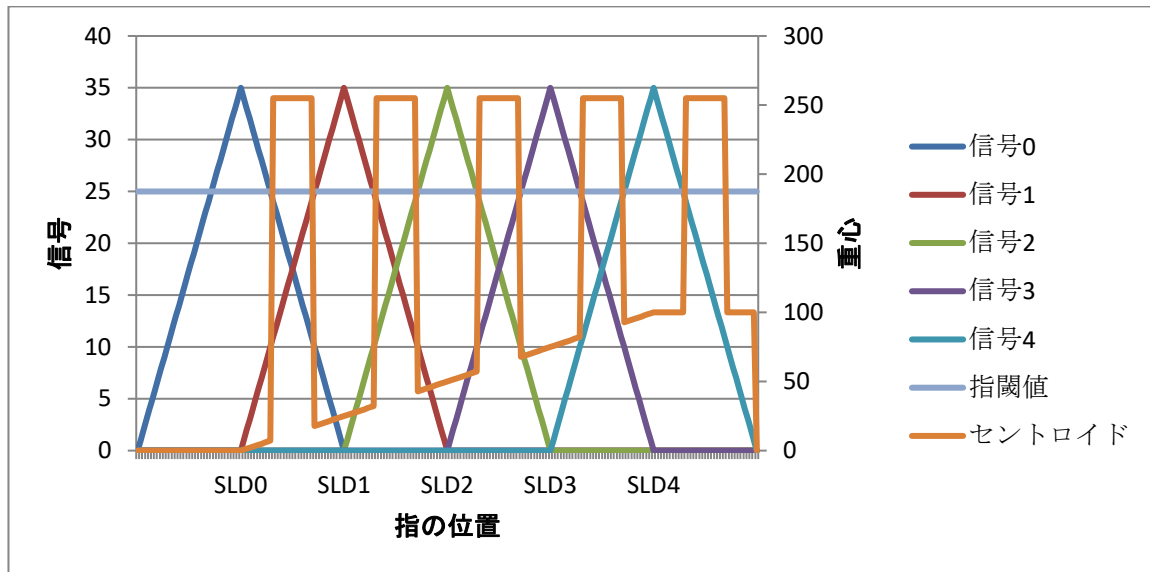


図 3-54 に示すように、*slider-segment-width* の値が *finger diameter* – 2 * *air-gap* よりも小さい場合、セントロイド応答が非線形になりますが、実際の指の位置に対する報告セントロイド応答のリニアリティが重要な役割を果たしていない最終アプリケーションに使用される場合があります。ただし、有効なスライダー長上の任意の位置では、少なくとも 1 つのスライダー セグメントが 5:1 以上の SNR (すなわち、信号が指閾値パラメーター以上) を提供するように、スライダー セグメント幅の最小値はオーバーレイの厚さに基づいて維持されなければなりません。スライダー セグメント幅が小さすぎると、指が静電容量を充分

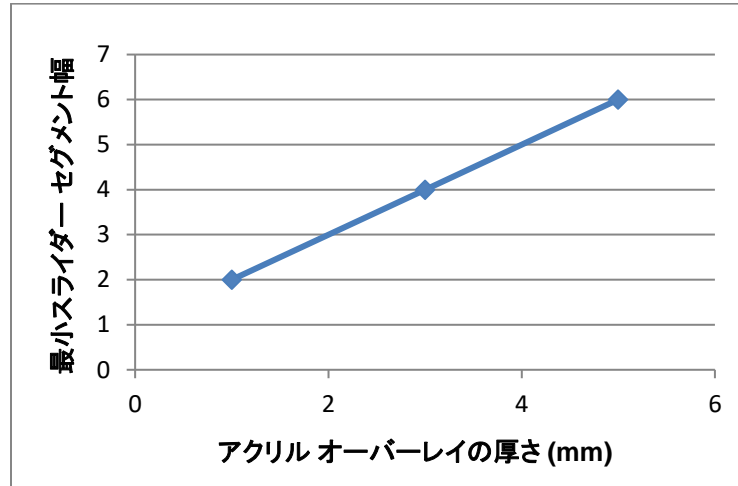
に発生できない場合があるため、どのスライダ セグメントも「5:1」の SNR を達成できません。結果として、[図 3-56](#) に示すように、重心値が 0xFF⁸と報告されます。

図 3-56. スライダ セグメント幅が小さすぎた時に報告された不正なセントロイド



アクリル オーバーレイの場合の、特定のオーバーレイの厚さの値に対応するスライダ セグメント幅の最小値は、[表 3-10](#) に示します。[表 3-10](#)に記載していないアクリルオーバーレイの厚さの値については、[図 3-57](#) を使用して最小スライダ セグメント幅を推定できます。

図 3-57. アクリル オーバーレイの場合のオーバーレイの厚さに対応する最小スライダ セグメント幅



$slider-segment-width + 2 * air-gap$ が $finger\ diameter$ よりも大きい場合には式 3-21 に示した要件に応じて、セントロイド応答はフラットスポットの形になります (すなわち、[図 3-58](#) に示すように指がいずれかのセグメントの中央付近で少し移動しても、

⁸ スライダー上で指が検出されなかった場合、またはスライダ セグメントのいずれにおいても、差分カウント値が指閾値パラメーターを超えない場合、PSoC Creator 内の CapSense コンポーネントはセントロイド値が 0xFF と報告します。

報告されるセントロイド位置が不変)。これは、図 3-59 に示すように、指がスライダー セグメントの真ん中に置かれた場合、指が隣接セグメントに向かって少し移動しても、その部分のみに有効な信号を追加されるためです。

図 3-58. スライダー セグメント幅が推奨値より大きい場合のフラット スポット (非応答セントロイド)

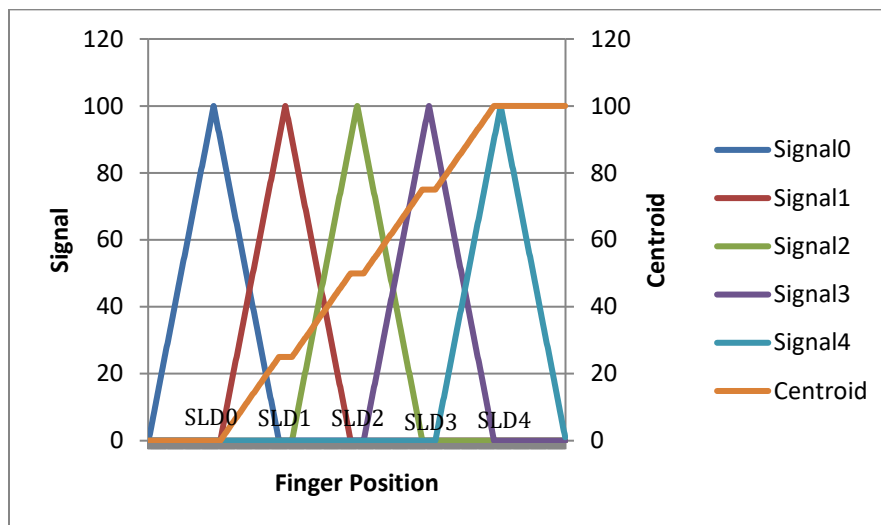
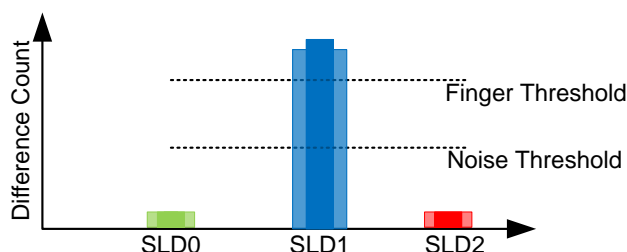
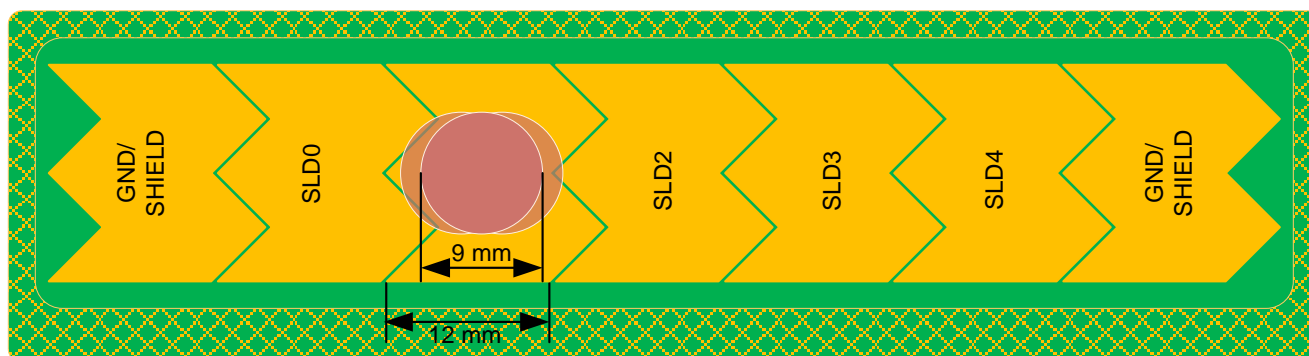


図 3-59. スライダー セグメント幅が推奨値より大きい場合のスライダ セグメント上の信号



$slider-segment-width + 2 * air-gap$ が $finger\ diameter$ よりも大きい場合、指がスライダ セグメントの中央に置かれても、隣接するセンサーは、(図 3-52 に示す要件のように) ノイズ閾値に等しい差分カウント値を報告するように、すべてのスライダ セグメントの感度を向上させ調整できるため、注意してください。しかし、そうすると、ホバー効果が発生します (すなわち、指がただスライダの上に停止しており、スライダにタッチしなくても、スライダはセントロイド位置を報告する場合があります)。

3.8.5.2 スライダーの端部におけるダミー セグメント

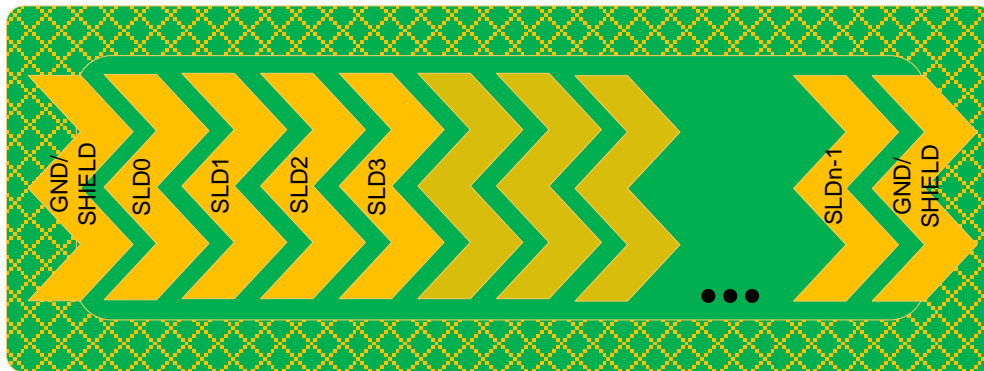
CapSense デザインでは、1 つのセグメントがスキャンされると、隣接するセグメントは、CapSense CSD コンポーネント内の「非アクティブ センサー接続」パラメーターで指定されるオプションに応じてグランドまたは被駆動シールド信号のいずれかに接続されます。リニア セントロイド応答では、スライダーのすべてのセグメントが同じ感度を持つ、すなわち、指をスライダ セ

グメント上に置くすべてのセグメントでの raw カウント (信号) の増加が同じでなければなりません。すべてのスライダー セグメントから均一の信号レベルを維持するためには、スライダーの両端の 2 つのセグメントをグラウンドまたは被駆動シールド信号のいずれかに物理的に接続することを推奨します。グラウンドまたは被駆動シールド信号への接続は、「非アクティブ センサー接続」パラメーターで指定される値に依存します。そのため、アプリケーションが n セグメントのスライダーを必要とする場合、図 3-51 に示すように、「 $n+2$ 」個の物理的セグメントを作成することが推奨されます。

空間の制限のため、スライダーの両端のそれぞれに 1 つのセグメントを配置できない場合は、図 3-60 に示すように、これらのセグメントを最上層のハッチに実装できます。また、使用可能な面積の全領域がまだ制約されている場合にも、これらのセグメントの幅がセグメント SLD0~SLD $n-1$ の幅よりも小さく維持するか、またはこれらのダミー セグメントを除去できます。

スライダーの両端の 2 セグメントが最上層のハッチに接続している場合、最上層のハッチを「非アクティブ センサー接続」パラメーターで指定される信号に接続する必要があります。スライダーに耐液性が必要な場合、スライダー周囲のハッチ、最後の 2 つのセグメント、非アクティブなスライダー セグメントを被駆動シールド信号に接続する必要があります。

図 3-60. 最初と最後のセグメントが最上層のハッチに接続されているリニア スライダーのパターン



3.8.5.3 スライダー寸法の決定

所与のデザインのスライダー寸法は以下の考慮事項に基づいて選択できます。

- アプリケーション要件に基づいて、スライダーの必要な長さ (L) を決定します。これは図 3-51 に示す「有効なスライダー長」と同じです。
- 基板上的の使用可能な面積に応じてセグメントの高さを決定します。基板スペースが対応できる場合、最大許容セグメント高さ (15mm) を使用します。そうでない場合、より低い高さを使用しますが、使用する高さは表 3-10 に指定された最小値より大きいことを保証してください。
- スライダー セグメント幅とスライダー セグメント間のエアギャップの推奨値は表 3-10 に示します。指の平均直径 9mm の場合、推奨スライダー セグメント幅とエアギャップはそれぞれ 8mm と 0.5mm です。
- 所与のスライダー長さ (L) の場合、以下の式を用いて必要なセグメントの数を計算します。

$$\text{Number of segments} = \frac{\text{slider length}}{\text{slider segment width} + \text{air gap}} + 1$$

スライダーを実装するためには少なくとも 2 つのスライダー セグメントが必要であることに注意してください。

特定のアプリケーションでは、CapSense ピンの数が計算されたセグメントの数よりも少し少ない場合は、指定されたピン数で目標のスライダーの長さを達成するために、セグメント幅を増加できます。例えば、10.2cm のスライダーは 13 個のセグメントが必要です。しかし、使用可能なピンが 10 ピンしかない場合、セグメント幅を 10.6 に増やせます。これにより、図 3-58 に示すように応答が非線形になるか、ホバー効果が生じます。しかし、このレイアウトは最終アプリケーションが高い線形性を必要としない場合に使用できます。

図 3-51 に示すようにプリント基板の長さは必要なスライダーの長さより高いため、ご注意ください。プリント基板の長さは、次のようにスライダーの長さに関係できます。

式 3-23. プリント基板の最小長さとスライダーの長さの関係

$$\text{PCB length} = \text{Slider Length} + 3 * \text{slider segment width} + 2 * \text{air gap}$$

プリント基板上の使用可能な面積が上記の式に示す必要な面積よりも小さい場合は、ダミー セグメントを削除できます。

この場合、プリント基板の必要な最小長は次のようになります。

$$\text{PCB length} = \text{Slider Length} + \text{slider segment width}$$

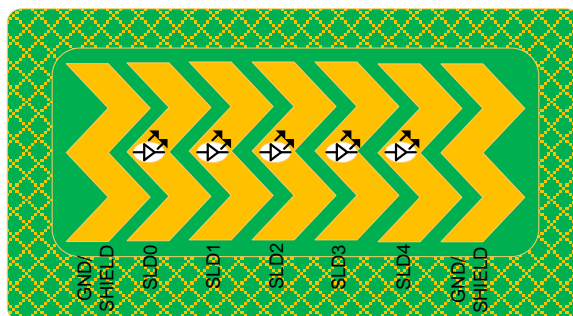
スライダーを設計している時に、次のレイアウトのガイドラインを覚えておいてください。

- すべてのセグメントの形状をできるだけ均一に設計
- セグメントを PSoC デバイスに接続するトレースの幅と長さはすべてのセグメントで同様であることを確保
- センサー/配線とグランド面/ハッチ間に同一のエアギャップを維持

3.8.5.4 LED 付きのスライダー デザイン

いくつかのアプリケーションでは、LED の駆動で指の位置を表示する必要があります。図 3-61 に示すように、スライダー セグメントの上に LED を配置するか、または LED バックライト用にスライダー セグメントの真ん中に穴を開けられます。LED を配置するために穴を開ける時、スライダー セグメントの有効面積が減少します。SNR > 5:1 を達成するためには、スライダー セグメントの幅が LED 穴の大きさよりも大きくなければなりません。所与のオーバーレイ厚さ用に SNR > 5:1 を達成するために必要な最小のスライダー幅については、表 3-10 を参照してください。「クロストークに対するソリューション」節で説明するガイドラインに従って LED 配線をルーティングします。

図 3-61. LED バックライト付きスライダー デザイン



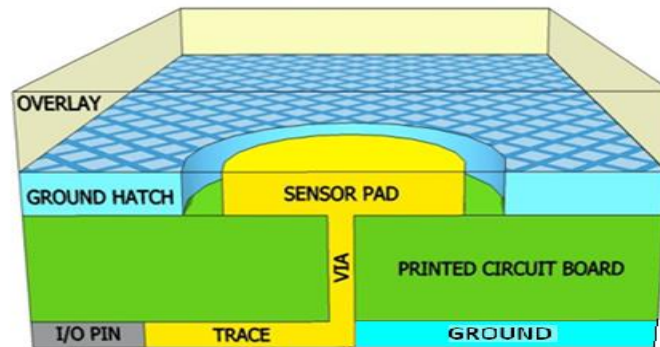
3.8.6 センサーとデバイスの配置

2 層と 4 層のプリント基板上の CapSense 設計では、以下のガイドラインに従ってセンサーとコンポーネントを配置してください。設計が耐液性を必要とする場合、ハードウェア コンポーネントで説明されるガイドラインに従ってください。

3.8.6.1 2 層のプリント基板

- 図 3-62 に示すようにプリント基板の最上層にセンサーを配置してください。
- プリント基板の最下層にコンポーネントを配置し、センサー配線をルーティングしてください。

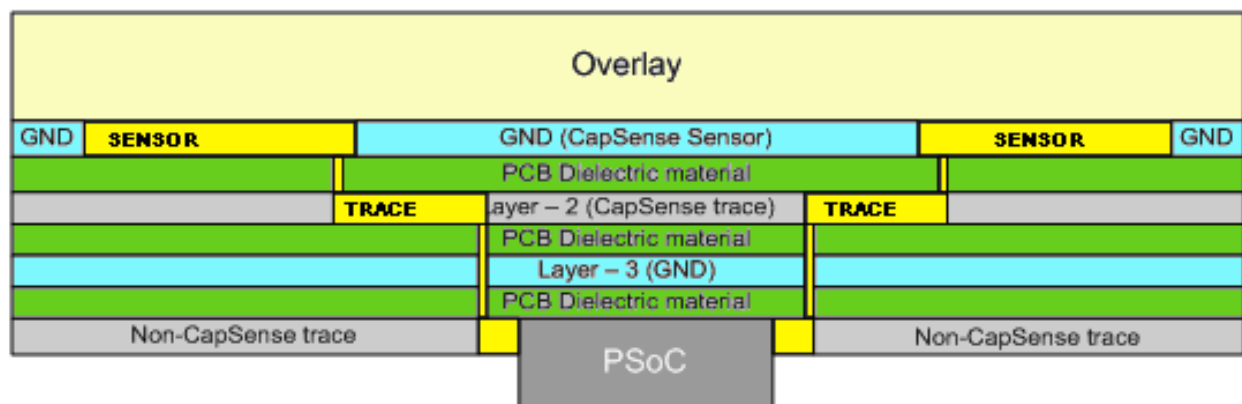
図 3-62. 2 層プリント基板上の CapSense 設計



3.8.6.2 4 層のプリント基板

- プリント基板の最上層にセンサーを配置してください。
- 第 2 層にセンサー配線をルーティングしてください。
- 7mil の配線と 70mil 間隔のハッチを配置し、第 3 層のグラウンドに接続してください。
- 図 3-63 に示すように最下層にコンポーネントを配置してください。未使用の面積は、7mil の配線と 70mil の間隔の銅ハッチで充填でき、グラウンドに接続することが必要です。

図 3-63. 4 層プリント基板上の CapSense 設計



これらのガイドラインに加えて、堅牢、かつ信頼性の高い CapSense 設計を確保するためにベストプラクティスにも従ってください。

- CapSense コントローラー ピンからセンサー パッドまでの配線を最短にし、信号強度を最適化してください。
- RF 干渉を低減し、ESD 保護を備えるために直列抵抗をコントローラー ピンから 10mm 未満離れたところに取り付けてください。
- コントローラーおよび他のコンポーネントをプリント基板の最下層に取り付けてください。
- PWM、I²C 通信ライン、LED などのスイッチング信号をセンサーやセンサー プリント基板配線から隔離。具体的には、クロストークを防止するために、それらを少なくとも 4mm 離して配置し、Capsense 配線と非 Capsense 配線の間にハッチング グランドを埋めてください。
- コネクタの存在により C_P が増え、ノイズ耐性が低下するため、センサーとコントローラー ピンの間にはコネクタを配置しないでください。

3.8.7 配線長と配線幅

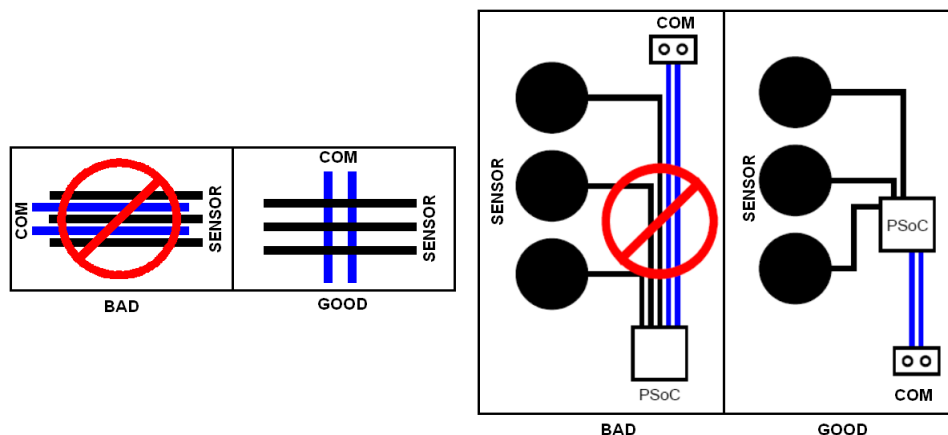
配線とセンサー パッドの寄生容量を最小限にしてください。配線が短くて狭い場合その静電容量が最小限になります。

- 推奨される最大配線長は、標準的なプリント基板の場合は、12 インチ (300mm) で、フレックス回路の場合は 2 インチ (50mm) です。
- 配線幅は 7mil (0.18mm) を超えてはいけません。CapSense の配線をハッチング グランドで囲み、配線とグランド間のエアギャップが 10mil~20mil (0.25mm~0.51mm) です。

3.8.8 配線のルーティング

CapSense センサーへのユーザーの接触だけが有効なセンシング領域になるようにセンサー配線をプリント基板の最下層でルーティングしてください。配線がセンサーに接続していない限り、配線をセンサー パッドの真下でルーティングしないでください。静電容量センシング配線を I²C または SPI マスターなどの通信ラインに近接してルーティングしないでください。通信ラインとセンサー ピンを交差させる必要がある場合は、図 3-64 に示すように交差が直角であることを確認してください。

図 3-64. センシングと通信線のルーティング



3.8.9 クロストークに対するソリューション

パネルの共通バックライト技術は、センサー パッドの下に LED を取り付け、センサーの中央にある穴を通して光ることです。LED をオンまたはオフに切り替える場合、LED を駆動する配線での電圧遷移が容量センサー入力に影響を与えるため、ノイズのあるセンサー データが生成されます。この影響はクロストークと呼ばれます。クロストークを避けるためには、CapSense と非 CapSense の配線を隔離します。CY8C21X34/B の場合、クロストークは LED 電圧遷移と R_B 抵抗のカップリングによって発生することがあります。これを避けるためには、R_B を非 CapSense の配線から隔離します。少なくとも 4mm 離して配置することを推奨します。各配線を隔離するためにハッチング グランド面をそれらの間に配置することもできます。LED 駆動配線と CapSense 配線 (R_B 配線を含む) は、一緒にルーティングしないでください。

図 3-65. 非推奨 - LED と CapSense が近接

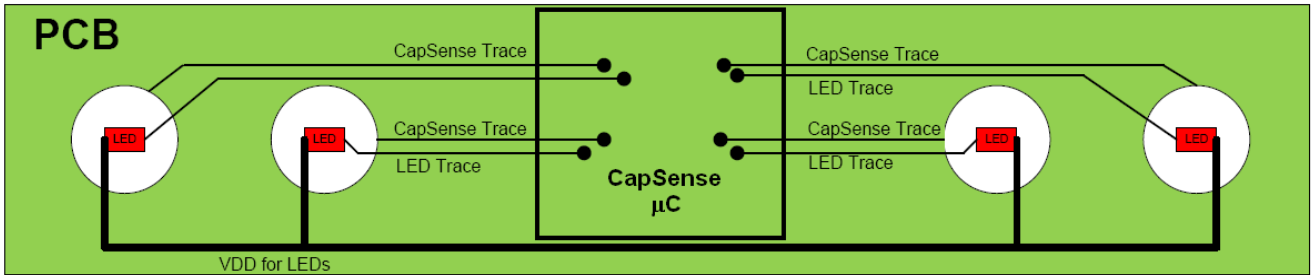
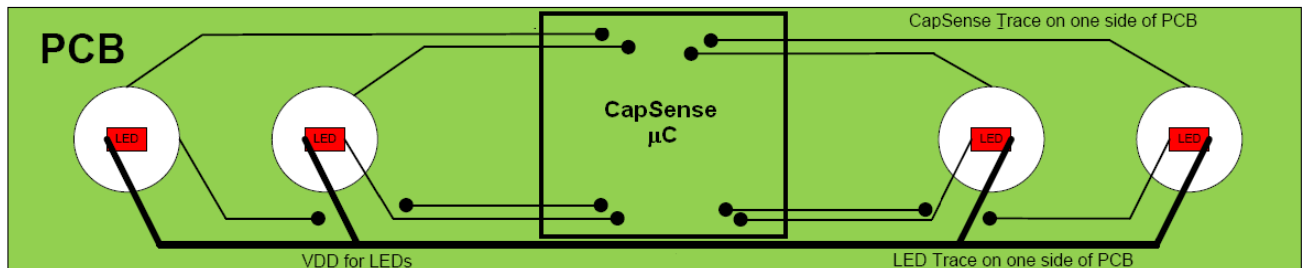
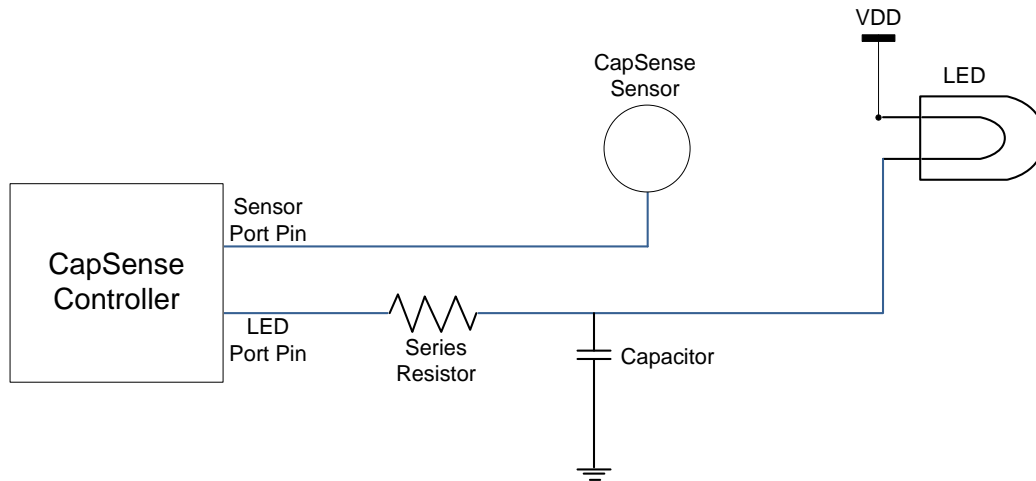


図 3-66. 推奨 - LED と CapSense が遠く隔離



クロストークを制限するための他の方法としては、フィルター コンデンサを使って LED の駆動電圧の立ち上りエッジまたは立ち下りエッジを減速することです。図 3-67 に、このソリューションの例回路を示します。追加コンデンサの値は LED の駆動電流要件に左右されます。ただし、標準値は 0.1μF です。

図 3-67. クロストークに対するフィルター コンデンサの使用によるソリューション



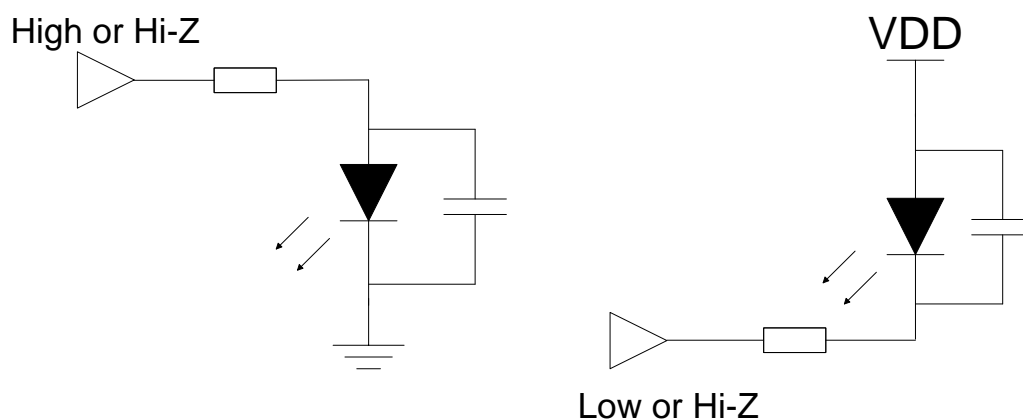
3.8.10 LED と CapSense センサーが近接

LED が CapSense センサーの近くに配置され (4mm 以内の距離)、かつ LED のいずれかの端部が任意の時点で非低インピーダンス状態に変化した場合、センサーの静電容量は LED のオンとオフ状態の間で変化します。LED 駆動回路の出力インピーダンスの変化により、センサーは誤ってトリガーするか、または LED が状態を変更する時に非意図的にオフになることがあります。

センサーの近くに配置した LED の作用を避けるために、標準値が 1nF のコンデンサを使って LED をバイパスする必要があります。この作業は、オンに切り替えるために LED をプル ダウンまたはプル アップするか、または LED をオフに切り替えて開放の状態にされているシナリオで重要です。

バイパス コンデンサの値は、LED の両端でのセンサーに見られるように、100KHz で最小 1kΩ の一定の低インピーダンス経路を提供できるような値にしなければなりません。

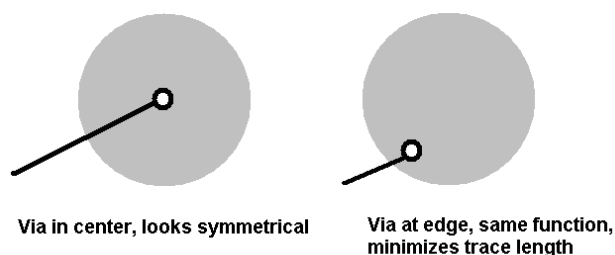
図 3-68. LED 回路



3.8.11 ビア

最少数のビアを使って CapSense 入力をルーティングし、寄生容量を最小限にします。配線長を最短にするためにビアを設計する必要があります。ビアは通常、図 3-69 に示すようにセンサー パッドのエッジに配置されます。

図 3-69. センサー パッド上のビア配置



3.8.12 グランド面

グランド フィルをセンシング基板の最上部と最下部の両方に加えます。グランド フィルを CapSense センサー パッドの近くに加えると、CapSense 信号を高レベルで維持することと、システムのノイズ イミュニティを向上させることの間でトレードオフが生じます。グランド充填の典型的なハッチングは、上部層では 25 パーセント (7mil ライン、45mil 間隔)、下部層では 17 パーセント (7mil ライン、70mil 間隔) です。

図 3-70. ボタンとスライダーの推奨レイアウトの最上層

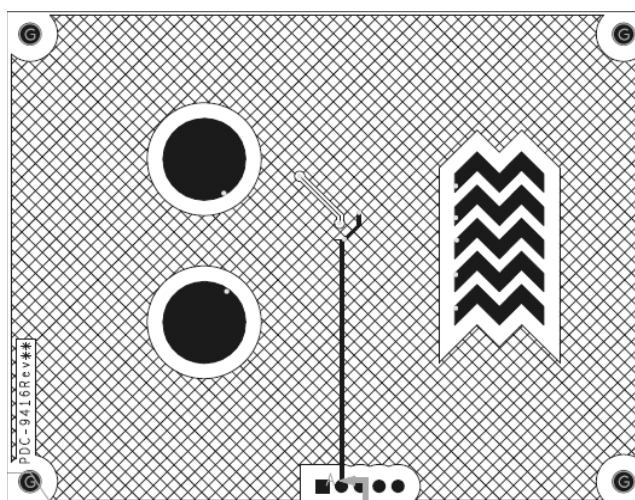
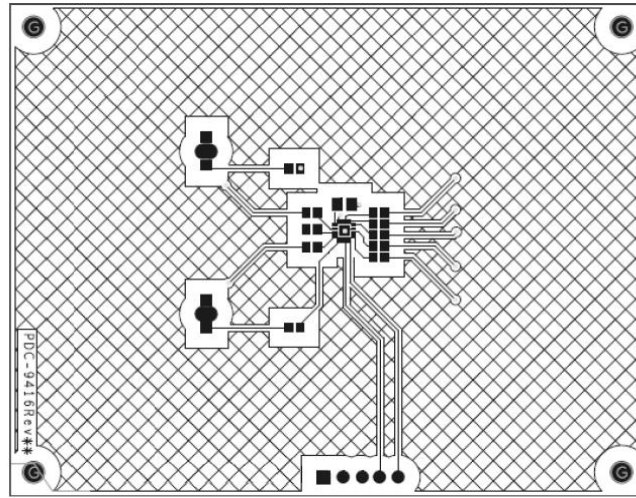


図 3-71. 下部層上のボタンとスライダーの推奨レイアウト



3.8.13 電源レイアウトの推奨事項

不適切なプリント基板レイアウトにより、高感度のセンサー（1mm より厚いオーバーレイを備えた近接センサーとボタンセンサーなど）でノイズが生じます。設計上では、高感度 CapSense センサーでノイズを制限できるために、プリント基板レイアウトを電源配線と配置に関するベストプラクティスに従って設計することは重要です。

1. VDD ピンと VSS ピン間に 2 個のデカップリング コンデンサを接続する必要があります。(コンデンサ仕様: 0.1 μ F と 1 μ F、16V、セラミック、X7R)。
2. CY8CMBR3XXX デバイスでは、VCC ピンと VSS ピン間に 1 個のデカップリング コンデンサを接続する必要があります。(コンデンサ仕様: 0.1 μ F、16V、セラミック、X7R)。
3. E-pad (パドル) のパッケージを使用する時、それを基板 GND に接続する必要があります。
4. グランドと電源配線のインピーダンスを最低にするために、デカップリング コンデンサおよび CMOD コンデンサをできるだけチップと近く隣接させて配置する必要があります。

図 3-72 は、これらの推奨に基づいて設計される回路図を示します。C1、C2、および C4 はデカップリング コンデンサで、C3 は CMOD コンデンサです。

図 3-72. SNR 改善用の例題回路図

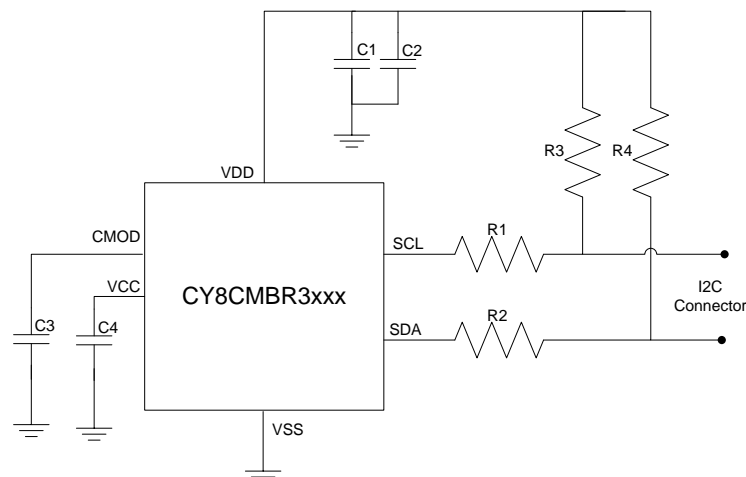
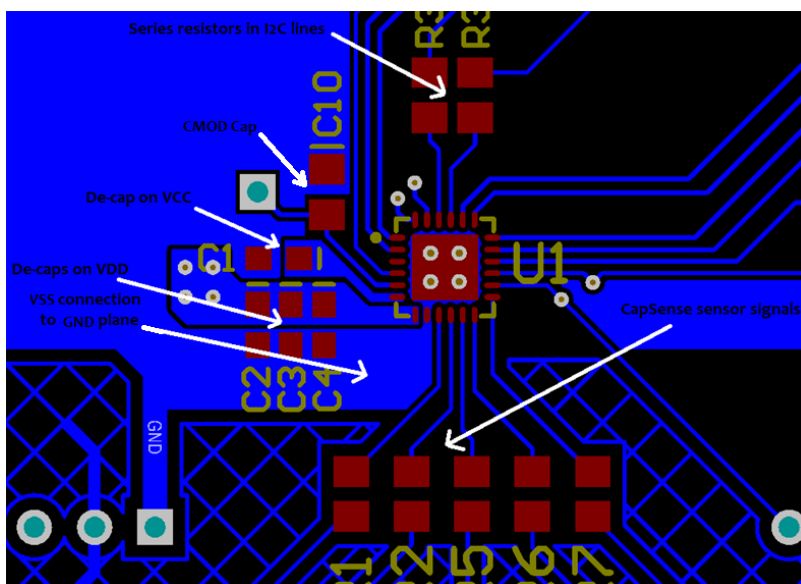


図 3-73 は、デカップリング コンデンサと CMOD コンデンサの配置、グランド ルーティングおよび電源ルーティングを行った基板レイアウト図の例を示します。(図 3-72 内の I²C プルアップはこの図のレイアウトに示されません)。

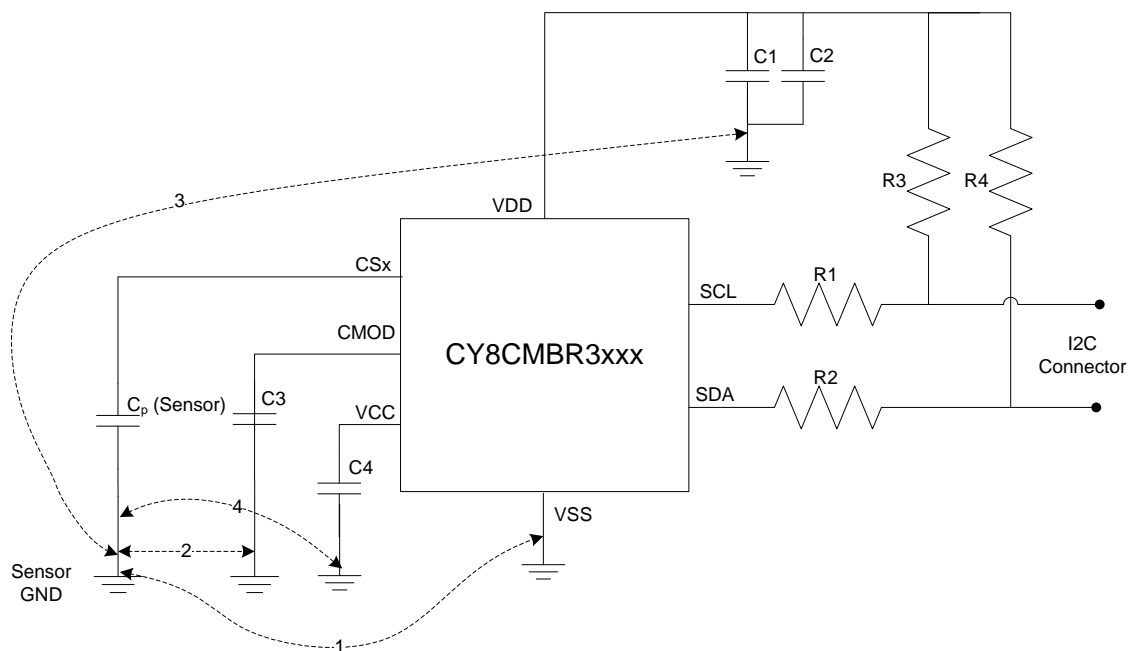
図 3-73. SNR 改善用の例題基板レイアウト



適切な CapSense 回路図は、すべての受動コンポーネントが回路図に示されなければなりません。

上記のプリント基板レイアウトは参考用だけです。最適なレイアウトを設計するために、複数のグラウンド ノード間のインダクタンスが 0.2nH 未満でなければなりません。グラウンド ノードは、図 3-74 の回路図に示します。

図 3-74. CapSense デザイン内の重要なグラウンド ノード



3.8.14 シールド電極とガード センサー

シールド電極はセンサー信号のレプリカである信号で駆動されるハッチです。シールド電極は以下の目的に使用されます。

- **センサー寄生容量 (C_P) の低減:** ほとんどの CapSense アプリケーションでは、プリント基板の最上層と最下層のセンサーとその配線の周囲にハッチを実装することを推奨します。ノイズ耐性を改善するために、このハッチをグランドに接続します。センサーの配線長が大きいほど、センサーの C_P が高いです。センサーの C_P が高いと、センサーの感度が低く、消費電力が増加します。センサーの C_P を低減するためには被駆動シールド信号で最上層と最下層でのハッチを駆動する必要があります。
- **近接距離に影響を与える要素近接の開放/グランド接続の導電性物体からの影響の制限:** 近接距離に影響を与える要素で説明したように、開放/グランド接続した導電性物体の近接距離への影響を制限するためにシールド電極を使用できます。この場合、[図 3-42](#) に示すように、シールド電極を導電性物体と近接センサーの間に配置する必要があります。
- **近接センシングに方向性の付与:** 近接センサーの電界が無指向性であり、あらゆる方向で接近を検出できます。ほとんどのアプリケーションでは、一方向のみからの近接を検出する必要があります。そのような場合は、シールド電極を使用して、近接センサーが、単向で対象物体を検出するようにできます。
- **耐液性の装備:** [耐液性](#) で説明したように、シールド電極は CapSense のセンサー上の液滴の存在による誤ったトリガーを防ぎます。

3.8.14.1 近接センシング用のシールド電極

センサー C_P の低減、隣接した開放/グランド接続の導電性物体の影響の制限、近接センシングへ方向性の付与にシールド電極を使用したい場合は、以下のガイドラインに従ってください。

- センサー C_P を減少させるには、最上層で 0.17mm (7mil) 配線と 1.143mm (45mil グリッド) のハッチを使用し、最下層で 0.17mm (7mil) 配線と 1.778mm (70mil グリッド) のハッチを使用し、このハッチを被駆動シールド信号で駆動してください。
- 隣接した開放/グランド接続の導電性物体の近接センシング距離への影響を制限するには、センサーと導電性物体の間に 0.17mm (7mil) 配線と 1.143mm (45mil グリッド) のハッチを配置し、そのハッチを被駆動シールド信号で駆動してください。
- 近接センシングを単方向にするには、センサーと、近接検出を防止する必要な方向との間に 0.17mm (7mil) 配線と 1.143mm (45mil グリッド) のハッチを配置し、そのハッチを被駆動シールド信号で駆動してください。

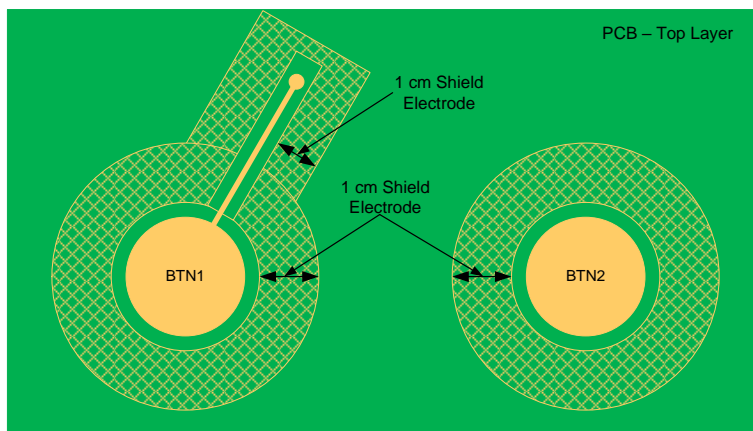
3.8.14.2 耐液性のためのシールド電極設計

[耐液性](#) で説明したように、シールド電極とガード センサーを実装することにより、耐液性の CapSense システムを実現できます。ここでは、シールド電極とガード センサーを実装する方法を示します。

シールド電極の面積は、液滴の大きさ、およびシールド電極を実装するための基板上の利用可能な面積に依存します。シールド電極はセンサー パッドと配線を取り囲み、これらから 1cm 以内に拡散します。シールド電極は、1cm を越えて広げると、システム性能にほとんど影響を及ぼしません。また、シールド電極が大きいと、放射が増加する可能性があります。基板面積が非常に広い場合は、[図 3-75](#) に示すように、1cm のシールド電極の外側の領域は、空のままにする必要があります。耐液性能を向上させるために、プリント基板の最上と最下層にあるハッチや配線をグランドに接続しないでください。グランドに接続されたハッチ (ベタ) や配線があると、液滴がタッチ インターフェースに当たると、センサーに誤ったトリガーを発生させることがあります。センサーとグランド間にシールド電極が配置されていても、シールド電極の効果は完全にマスクされ、センサーは誤ってトリガーする可能性があります。

アプリケーションによっては、プリント基板上の電極シールドの実装に十分な領域がないことがあります。このような場合、シールド電極を 1cm 未満に広げ、シールド電極の最小面積をセンサー実装後の基板上の残りの領域にできます。

図 3-75. センサー配線が最上層と最下層でルーティングされる時のシールド電極の配置



2 層と 4 層プリント基板にシールド電極を実装するためには以下のガイドラインに従ってください。

2 層のプリント基板

- 最上層: 7mil 配線と 45mil グリッドのハッチ (25%フィル)。ハッチは被駆動シールド信号に接続する必要があります。
- 最下層: 7mil 配線と 70mil グリッドのハッチ (17%フィル)。ハッチは被駆動シールド信号に接続する必要があります。

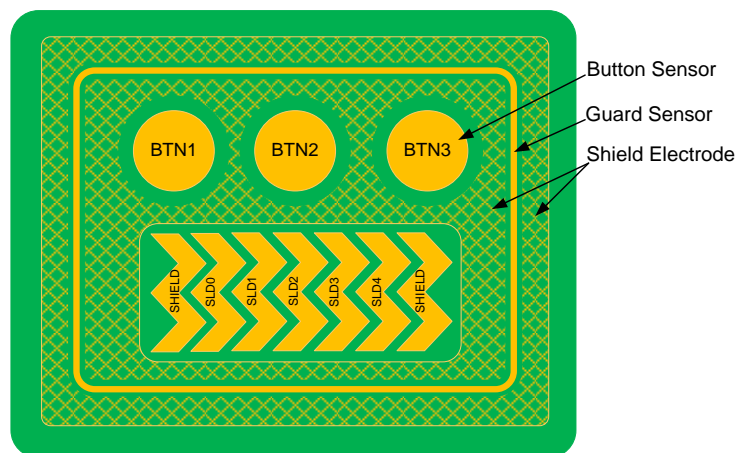
4 層のプリント基板

- 最上層: 7mil 配線と 45mil グリッドのハッチ (25%フィル)。ハッチは被駆動シールド信号に接続する必要があります。
- 第 2 層: 7mil 配線と 70mil グリッドのハッチ (17%フィル)。ハッチは被駆動シールド信号に接続する必要があります。
- 第 3 層: V_{DD} 面
- 最下層: 7mil 配線と 70mil グリッドのハッチ (17%フィル)。ハッチはグラウンドに接続する必要があります。
- センサーとシールド電極間の推奨エアギャップは 1mm です。

3.8.14.3 ガード センサー

耐液性で説明したように、ガード センサーは、図 3-76 に示す、すべてのセンサーを取り囲んでいる銅配線です。

図 3-76. シールド電極とガード センサーを実装したプリント基板のレイアウト



ガード センサーのレイアウトは、以下を実現できるように配置する必要があります。

- ガード センサーは、タッチ面上に液体流が存在する時、最初にオンになるセンサーとなる必要があります。これを実現するためには、図 3-76 に示すように、CapSense システムにおいてガード センサーですべてのセンサーを取り囲みます。

- ガード センサーは、ボタンやスライダー センサーを押している時トリガーされないようにしてください。そうでない場合、ガード センサーがオフになるまでは、ボタン センサーやスライダー センサーのスキャンが無効になり、CapSense システムが非稼動になります。ガード センサーが誤ってトリガーされないように確保するために、ガード センサーをセンサーから 1cm 以上離れているところに配置します。

ガード センサーを実装するためには、以下のガイドラインに従ってください。

- ガード センサーは、角が丸い長方形であり、すべてのセンサーを取り囲む必要があります。
- ガード センサーの推奨厚さは 2mm です。
- ガード センサーとシールド電極間の推奨エアギャップは 1mm です。

プリント基板上にガード センサーを実装するための領域がない場合、ガード センサーの機能は、ファームウェアに実装できません。たとえば、液体の流れを検出するために、異なるセンサーのオン/オフのステータスを使用できます。

以下の条件は、タッチ面上の液体の流れを検出するために使用できます。

- 液体の流れがある時、2 個以上のボタン センサーが一度にアクティブになります。設計がマルチタッチ センシングを必要としない場合、誤ったトリガーを防ぐために、これを検出してすべてのボタン センサーのステータスを拒否できます。
- スライダーでは、オンになっているスライダー セグメントが隣接するセグメントでない場合、スライダー セグメントのステータスをリセットする、または計算されたスライダーのセントロイド値を拒否できます。

3.8.15 単層プリント基板の CapSense システム設計

電子製品メーカーは、システム コストの削減に一定の圧力に直面しています。民生や家電製品の市場を含むいくつかの市場は、必要な製品マージンをサポートするために単層プリント基板に切り替えています。サイプレスの CapSense のコントローラーは単層プリント基板上で堅牢なタッチ センシングを実現し、その被駆動シールド機能は長い配線、近接センシングおよび耐液性を可能にします。CapSense は洗練されたファームウェア アルゴリズムにより、ノイズの多い環境でも正確な接触応答を実現する、IEC (IEC 61000-6-1, IEC 61000-6-2) ノイズに準拠した性能を提供します。単層基板上の CapSense タッチ センシングの実装の詳細については、capsense@cypress.com までお問い合わせください。

CapSense 設計のベスト プラクティスに従っていることを確実にするために設計を開始する前に、[回路図およびレイアウト チェックリスト](#)を参照してください。

3.8.16 ITO を用いた CapSense システム設計

CapSense センサーが透明になる必要がある (センサーがディスプレイ上に配置される) アプリケーションでは、CapSense センサーは ITO を用いて実装できます。ただし、透明なセンサーが不要な場合、銅製パッドを使用することを推奨します。銅製パッドを使用すると、ITO センサーに比べて、歩留まりがより高く、コストを低減でき、良い性能を得るためです。

ITO センサーはガラス基板またはプラスチック フィルム (ポリエチレン テレフタレート) 基板上に実装できます。[ボタンのデザイン](#) (ボタン センサーの場合) と[スライダーのデザイン](#) (スライダー センサーの場合) で推奨したセンサーの形状は ITO を用いるセンサー設計に適用されます。センサーの長さまたは幅 (長さは常に最長の寸法) のアスペクト比が 5/3 を超えないことを確認してください。

全体のセンサー抵抗を低減するため、センサーの配線長を最短にする必要があります。配線抵抗の計算式は次のとおりです。

$$Resistance = Trace\ sheet\ resistance \times Trace\ length \div Trace\ width$$

配線抵抗はセンサー抵抗を基準にして評価されます。センサー抵抗に比べて配線抵抗がより高ければ、タッチ性能を低下させます。そのため、センサー配線長をできるだけ短くすることが推奨されます。ITO センサーのレイアウト ガイドラインは [表 3-11](#) にまとめています。

表 3-11. ITO センサーのレイアウト ガイドライン

カテゴリ	パラメーター	Min	Typ	Max	単位	注釈
ITO	シート抵抗 (ガラス基板)	-	-	120	Ω/sq	-
	シート抵抗 (フィルム基板)	-	-	270	Ω/sq	-
	センサーの最大抵抗	-	1	30	kΩ	エンド ツー エンド
	配線間の間隔	30	50	100	μm	-
	ルーティング チャネル配線幅	10	30	50	μm	-

3.9 回路とレイアウトの例

参照回路図については、選択したデバイスに対応する開発キットの設計ファイルを参照してください。参照レイアウトとセンサー設計については、開発キットを参照してください。キットのレイアウトファイルは、さまざまな PCB スタックアップ、デバイスの配置、ルーティング手順、およびさまざまな CapSense ボタンとスライダーの実装の例です。以下に例を示します。

- [CY8CKIT-149](#) キットは、異なる寸法の相互静電容量ボタンの推奨フィッシュボーン構造が実装されています。
- [PSoC 62S3 Wi-Fi BT Prototyping Kit \(CY8CPROTO-062S3-4343W\)](#) キットは、相互静電容量と自己静電容量ベースのセンシングの両方に最適化されたフィッシュボーンボタン構造を備えています。

すべての設計ファイルにアクセスするには、対応するキットの Web ページを参照してください。

また、すべての CapSense デバイスのサンプルレイアウトについては、個々のデバイス設計ガイドの Web ページを参照してください。

- [CY8C21X34 Design Guide](#)
- [CY8C20X34 Design Guide](#)
- [CY8C20XX6A Design Guide](#)
- [CY8C20XX7/S Design Guide](#)
- [CY8CMBR3XXX CapSense Design Guide](#)
- [PSoC 4 and PSoC 6 MCU CapSense Design Guide](#)

3.10 プリント基板アセンブリおよびはんだ付け

あらゆる CapSense 設計には、プリント基板アセンブリとはんだ付け標準およびガイドラインに従うことが重要です。CapSense のプリント基板アセンブリおよびはんだ付けは専用のガイドラインがありませんが、次の仕様書とアプリケーションノートはそれぞれ標準とガイドラインを提供します。

- [IPC-A-610, Acceptability of Electronic Assemblies](#)
- [AN72845 - Design Guidelines for Cypress Quad Flat No Extended Lead \(QFN\) Packaged Devices](#)
- [AN69061- Design, Manufacturing, and Handling Guidelines for Cypress Wafer Level Chip Scale Packages](#)

4. CapSense セレクタ ガイド



サイプレスは、静電容量センシング技術において世界的なリーダーです。サイプレスの広範なソリューションは、強力なノイズ耐性、市場への参入時間の短縮、システムの拡張性を提供します。この数年で、50 億を超える機械式ボタンの代替に採用されてきました。CapSense ポートフォリオは、シンプルなボタンやスライダーから、その他のシステム部品を統合する、より高度なソリューションに渡り、総 BOM コストとフォーム ファクターを削減します。サイプレスの CapSense コントローラーは、クラス最高の耐水性と静電容量近接検知機能を備え、SmartSense Auto-Tuning (環境条件を常に監視し補正するアルゴリズム) で簡単に実装できます。

以下は主な特徴です。

- サイプレスの高度なセンシング技術を用いてガラス厚 15mm またはプラスチック厚 5mm を通して指を容易に検知
- 革新的で比類のない SmartSense Auto-Tuning アルゴリズム
- 近接センサーや耐水性など先端機能を提供する業界ベスト ソリューション
- 超低消費電力、業界最大の電圧範囲に対応
- WLCSP などの業界トップの小型フォーム ファクター パッケージ (2 mm x 2 mm)

4.1 CapSense 要件の定義

お使いのアプリケーションに最適な CapSense デバイスを選択するには、いくつかの主なシステム要件を考慮する必要があります。

- コンフィギュレーション可能/プログラム可能

簡易かつファームウェア開発せず、市場投入までの時間が早いソリューションを求めているならコンフィギュレーション可能なコントローラーを選択してください。これらのデバイスはホスト コントローラーを問わずに動作できます。チップにより多くの機能を統合し、アプリケーションのフレキシブルな設計を求めているならプログラム可能なコントローラーを選択してください。サイプレスは両方のハードウェア コンフィギュレーション可能とレジスタ コンフィギュレーション可能なコントローラーを提供します。

- コンフィギュレーション インターフェース

コンフィギュレーション可能なコントローラーは、ハードウェア ベースとレジスタ ベースと言った 2 つのコンフィギュレーション インターフェースを用意しています。ハードウェア コンフィギュレーション可能なコントローラーは、異なる機能を構成し、量産段階やシステム動作中にホスト コントローラーからの必要となるコンフィギュレーション ステップを除去するには、外部抵抗が必要になります。一方、レジスタ コンフィギュレーション可能なデバイスはレジスタ ベースのコンフィギュレーションや全体的な状態の報告を、I²C をとおしてサポートします。同じ I²C インターフェースで両方のコンフィギュレーションとホスト通信インターフェースとして対応できます。これらのコントローラーは EEPROM のコンフィギュレーションを維持しながら、チップのホストなしに独立型の動作を可能にすることをサポートします。

- プログラミング インターフェース

PSoC のフレキシブルな設計により、プログラミング ピンを GPIO ピンとして再利用でき、I/O ピン数を低減できます。ただし、設計時に GPIO 機能に必要な外部コンポーネントや長い配線とプログラミング機器とは干渉が生じないことを保証する必要があります。

デバイスのファームウェアをシステム内でホスト コントローラーから更新することは、特に携帯電話のアプリケーションに対して重要な要件です。PSoC コントローラーは次の 2 つのソリューションを提供します。

■ ホストソース シリアル プログラミング (HSSP)

この方法では、専用の PSoC プログラミング インターフェースが使用され、PSoC ファームウェアの変更を要求しません。ただし、PSoC のリセット ピンはホストにより制御する必要があります。この方法で、PSoC をビットバンギングでプログラムする特別なファームウェアがホストにより要求され、プログラミングのためにホスト側に専用の I/O が必要となる場合があります。

■ ブートローダによるプログラミング

この方法では、I²C や UART、および USB などの標準の通信インターフェースを介してプログラミングが行われ、ブートローダが PSoC ファームウェアの一部として実装されなければなりません。

サイプレスは多くの HSSP とブートローダのアプリケーション ノートを提供します。[表 5-1](#) を参照し、詳細を確認してください。

■ 静電容量センサーの数と種類

PSoC 固有の設計では、任意の I/O ピン⁹ がボタン、スライダー セグメント、あるいは近接センサーを含むあらゆる種類の CapSense センサーとして使用されます。これは、静電容量タッチセンシングの様々なアプリケーションの実装に柔軟性をもたらします。センサー用の I/O 要件の他、ほとんどの最新 CapSense デバイスは 1 個の外部コンデンサ (CMOD) のみが必要です。下表に一般的な CapSense アプリケーションを例として取り上げ、必要な I/O 数を計算します。

表 4-1. I/O 要件計算例

要件	I/O ピン数
10 個のボタン センサー	10
1 個の 5 セグメント スライダー	5 (セグメント当たり 1 ピン)
1 個の近接センサー	1
10 個の LED	10
耐液性	シールド電極用に 1 ピン使用 ¹⁰
ブートローダを介する I ² C/プログラミング	2
CMOD ¹¹ コンデンサ	1
合計 I/O 数	30

■ CapSense ブロック数

いくつかの CapSense コントローラーは 2 個の CapSense ブロックを提供し、2 個のセンサーを同時にスキャンするために使用可能です。アプリケーションに数多くのセンサーがあり、応答時間に厳密の要件がある場合にこれらのコントローラーを選択すべきです。

■ 通信インターフェース

CapSense デザインにホスト コントローラーが含まれる場合、通信インターフェースは重要な要件になります。このインターフェースにより、ホスト コントローラーがデバイスをコンフィギュレーションでき、ユーザー インターフェースのデータをシステムに受信できます。I²C は静電容量 タッチ センシングのアプリケーションに一般的なインターフェースです。サイプレス コントローラーはデバイスに応じて I²C、SPI、および UART に対応します。

■ CPU、フラッシュ、および RAM 要件

組込みアプリケーションには Arm が人気の CPU 選択肢です。その理由として、異なるベンダー間の移植性、および複雑なアプリケーション要件の拡張を可能にします。サイプレスは Arm Cortex-M0 ベースの PSoC 4 ファミリー、Arm Cortex-M3

⁹ 一部のデバイスはあらゆる I/O ピン上のセンシングをサポートしません。I/O ピンの機能については、該当するデバイスのデータシート内の「ピン配置」節をご覧ください。

¹⁰ CapSense コントローラーがシールド電極を使って耐液性を有効にする方法については、[耐液性](#)の節を参照してください。

¹¹ CSD の動作のためには CMOD と呼ばれる外部コンデンサが必要です。[CapSense シグマデルタ変調器 \(CSD\) センシング方式](#)を参照してください。

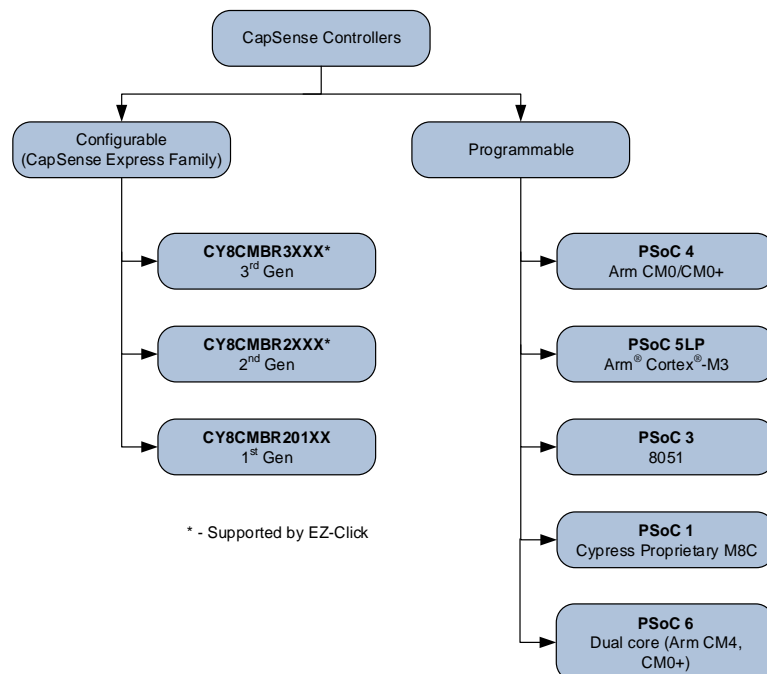
ベースの PSoC 5LP ファミリー、およびデュアルコア (Arm Cortex-M4 と Arm Cortex-M0+) ベースの PSoC 6 ファミリーを、お客様のニーズに対応するためにさまざまなフラッシュと RAM の組合せで提供します。

- 耐液性
耐液性は家電製品や他の高信頼性の用途に対して、製品が濡れた場合の誤タッチを防止できるため、重要な要件です。CapSense コントローラーは駆動シールド¹⁰の技術を介して耐液性に対応します。
- 動作電圧範囲 – CapSense コントローラーは 1.71V ~ 5.5V の広い動作電圧範囲に対応します。
- フィードバック – CapSense ソリューションは標準 I/O の他にブザー、LED、およびハブティクス用の PWM 出力にも対応します。
- パッケージ サイズとピン数 – CapSense コントローラーは様々なパッケージを提供しており、携帯電話、家電製品、および産業機器に適しています。デバイスに応じて使用可能なパッケージは QFN、SSOP、SOIC、TQFP、および LQFP を含んでいます。また、CapSense コントローラーはわずか 2mm x 2mm の小さなチップ スケール パッケージ (CSP) も提供しています。デバイスを選択した後、パッケージの詳細情報のためデータシートを参照してください。
- ADC、PWM、タイマー、LCD ドライバーなどの追加機能、およびオペアンプ、コンパレータなどのアナログ ペリフェラル

4.2 CapSense ポートフォリオ

サイプレスは、設定やプログラムが可能な幅広い CapSense コントローラーを提供しています。図 4-1 に CapSense ポートフォリオの概要を示します。以下では異なる CapSense ファミリーを示します。

図 4-1. CapSense ポートフォリオの概要



4.2.1 コンフィギュレーション可能な CapSense コントローラー (CapSense Express ファミリー)

コンフィギュレーション可能な CapSense コントローラー (CapSense Express コントローラーとも呼ばれる) により、ファームウェア開発作業がなくなり、静電容量タッチの設計作業が容易かつ迅速になります。これらのコントローラーは I²C やハードウェア ストラップ (抵抗)、および SmartSense 自動チューニング機能 (CY8C201xx ファミリー以外) をとおしてコンフィギュレーションされます。この機能によりチューニング処理が不要になり、実行時の環境の変更に補正します。これらのデバイスがサポートする寄生容量 (C_p) は 45pF に制限されます。

- **CY8CMBR3XXX** コントローラーは 3 世代で最新のコンフィギュレーション可能なコントローラーであり、I²C をとおしてコンフィギュレーションされ GUI ベースのコンフィギュレーション ツール [EZ-Click](#) でサポートされるものです。これらの

デバイスは最大 16 個のボタン、8 個の LED、2 個の近接センサー、2 個の 5 セグメント スライダーまでサポートし、対応する動作電圧範囲は 1.71V ~ 5.5V です。このファミリ内の異なるデバイス間の差異については[製品概要](#)を参照してください。これらのコントローラーは旧世代のデバイスに比べ向上したノイズ耐性を持っており、新しいデザインにこれらのコントローラーを推奨します。

- **CY8CMBR2XXX** コントローラーは 2 世代のコンフィギュレーション可能なデバイスであり、両方のハードウェア コンフィギュレーション可能 (CY8CMBR20XX) と I²C コンフィギュレーション可能 (CY8CMBR21XX) なデバイスがあり、I²C コンフィギュレーション可能なデバイスは [EZ-Click](#) ツールによってサポートされます。ハードウェア ベースのコンフィギュレーション、または調光やフェードなどの先端的な LED 効果をアプリケーションに適用する必要がある場合、これらのデバイスを選択してください。これらのデバイスは最大 16 個のボタンまでサポートし、対応する動作電圧範囲は 1.71V ~ 5.5V です。このファミリ内の各製品間の差異については[製品概要](#)を参照してください。
- **CY8C201XX** コントローラーは、I²C インターフェースでコンフィギュレーションする 1 世代のコンフィギュレーション可能なデバイスです。これらのデバイスはボタン、LED、スライダーのために最大 10 本の I/O を用意し、その動作電圧範囲は 2.4V ~ 5.5V です。新しいデザインにこれらのコントローラーを推奨しません。

表 4-2 にコンフィギュレーション可能なカテゴリでの各製品を比較します。

表 4-2. CapSense Express ファミリの特長の比較

機能/ デバイス ファミリ	CY8CMBR3XXX						CY8CMBR2XXX				CY8C201XX
	CY8CMBR 3116	CY8CMBR 3106S	CY8CMBR 3110	CY8CMBR 3108	CY8CMBR 3102	CY8CMBR 3002	CY8CMBR 2016	CY8CMBR 2110	CY8CMBR 2010	CY8CMBR 2044	
データシート	CY8CMBR3XXX						CY8CMBR2016	CY8CMBR2110	CY8CMBR2010	CY8CMBR2044	CY8C201XX
最大センサー数	16	11	10	8	2	2	16	10	10	4	10
ボタン	最大 16	最大 11	最大 10	最大 8	最大 2	2	最大 16	最大 10	最大 10	最大 4	最大 10
スライダー	無	最大 2	無	無	無	無	無	無	無	無	1
近接性	最大 2	最大 2	最大 2	最大 2	最大 2	無	無	無	無	無	無
耐液性	有					無					
LED/GPO	最大 8	0	最大 5	最大 4	最大 1	2	最大 8	最大 10	最大 10	最大 4	最大 10
ブザー	有	有	有	有	無	無	有	有	無	無	無
コンフィギュレーション インターフェース	I2C	I2C	I2C	I2C	I2C	無 (固定機能)	ハードウェア	I2C	ハードウェア	ハードウェア	I2C
通信 インターフェース	I2C/GPO	I2C	I2C/GPO	I2C/GPO	I2C/GPO	GPO	GPO	I2C/GPO	GPO	GPO	I2C/GPO
電源投入時セル フテスト	有										無
動作電圧	1.71~5.5V										2.4V~5.25V
車載用認定済み (AEC-Q100) ¹²	無										
パッケージ	24 ピン QFN	24 ピン QFN	16 ピン SOIC	16 ピン QFN	8 ピン SOIC	8 ピン SOIC	48 ピン QFN	32 ピン QFN	32 ピン QFN	16 ピン QFN	8/16 ピン SOIC、 16 ピン QFN

¹² 製品の最新状態について、サイプレスにお問い合わせください。

4.2.2 プログラマブルな CapSense コントローラー

プログラマブルな CapSense コントローラーは PSoC プラットフォームに基づいたもので、CapSense とともにアナログおよびデジタル周辺機器の豊富なセットを提供します。サイプレスは、ユーザーの PSoC システムの設計時間を短縮するために、多くのあらかじめ構築され、量産対応可能で、GUI 設定可能なファームウェアのコンポーネントを提供します。

- **PSoC 6** ファミリは最大 150MHz までクロック供給される 32 ビットデュアルコア CPU サブシステム (Arm Cortex-M4 および M0+) を備えており、12ビット SAR ADC、最大 2つのオペアンプ、最大 2つのコンパレータ、PWM、USB-FS ホストとデバイス周辺機器、I2S およびオーディオサブシステム向け PDM チャネルなど多くの高度な周辺機器を統合します。表 4-4 に PSoC 6 の異なるサブファミリ間の比較を示します。
- **PSoC 4** ファミリは最大 48MHz までクロック供給される 32 ビット Arm CM0 CPU を備えており、12ビットの SAR ADC、コンパレータ、PWM、Bluetooth Low Energy (BLE)、CAN やセグメント LCD ドライバーなどの高度なペリフェラルを多く統合します。PSoC 4 は最大 54 個のセンサーを備えています。PSoC 4 は、最高の低消費電力混合信号アーキテクチャかつ最も費用効果がよいデバイスファミリです。表 4-4 に PSoC 4 の異なるサブファミリ間の比較を示します。
- **PSoC 5LP** ファミリは最大 80MHz までクロック供給される 32 ビット Arm Cortex-M3 CPU を備えており、CapSense ブロック、20ビットのデルタ シグマ ADC、12ビットの SAR ADC、8ビットの DAC、オペアンプ、コンパレータ、PWM、USB 2.0 フルスピード ペリフェラル、CAN やセグメント LCD ドライバーなどの高度なペリフェラルを多く統合します。PSoC 5LP は最大 62 個のセンサーを備えており、単一のチップでのより高いレベルの統合を必要とする大きくて複雑なシステムに適しています。表 4-5 は PSoC 5LP の異なるサブファミリ間の比較を示します。
- **PSoC 3** ファミリは最大 67MHz までクロックされて、8ビット 8051 シングル サイクル CPU を特徴として、20ビットのデルタ シグマ ADC、8ビットの DAC、オペアンプ、コンパレータ、PWM、USB 2.0 フルスピード ペリフェラル、CAN とセグメント LCD ドライバーなどの高度なペリフェラルを多く統合します。PSoC 3 は最大 62 個のセンサーを備えています。PSoC 5LP が提供する同じ大規模統合度を必要とするが、高性能 CM3 CPU を必要としない場合、PSoC 3 を選んでください。表 4-6 は PSoC 3 の異なるサブファミリ間の比較を示します。
- **PSoC 1** ファミリは最大 24MHz までクロック供給される独自の 8ビット M8C CPU を備えているサイプレスの最初のプログラマブル システムオンチップのソリューションです。このファミリはボタン、スライダー、近接センシングや耐液性などの多くの CapSense 機能を低コストでサポートします。PSoC 1 は最大 44 個のセンサーを備えており、他のデバイス ファミリに比べて多くの車載用認定済み (AEC-Q100) の部品を含んでいます。表 4-7 は PSoC 1 の異なるサブファミリ間の比較を示します。

表 4-3. PSoC 6 ファミリの機能比較

機能/デバイスファミリ	PSoC 61	PSoC 62	PSoC 63	CY8C62xA, CY8C62x8 ¹³	CY8C62x5
データシート	PSoC 61 Datasheet	PSoC 62: CY8C62x6, CY8C62x7 Datasheet	PSoC 63 with BLE Datasheet	PSoC 62: CY8C62x8, CY8C62xA Datasheet	CY8C62x5 Datasheet
CPU	150-MHz Arm Cortex-M4	150-MHz Arm Cortex-M4 および 100-MHz Cortex M0+	150-MHz Arm Cortex-M4 および 100-MHz Cortex M0+	150-MHz Arm Cortex-M4, 100-MHz Cortex-M0+	150-MHz Arm Cortex-M4, 100-MHz Cortex-M0+
フラッシュ	32 KB EEPROM 領域と 32 KB 監視フラッシュを備えた最大 1 MB アプリケーションフラッシュ	32 KB EEPROM 領域と 32 KB 監視フラッシュを備えた 1 MB アプリケーションフラッシュ	32 KB EEPROM 領域と 32 KB 監視フラッシュを備えた最大 1 MB アプリケーションフラッシュ	32 KB EEPROM 領域と 32 KB 監視フラッシュを備えた 2 MB アプリケーションフラッシュ	32 KB EEPROM 領域と 32 KB 監視フラッシュを備えた 512KB アプリケーションフラッシュ
SRAM	最大 288 KB	288 KB	最大 288 KB	1024 KB	256 KB
CapSense アーキテクチャ	第 4 世代 (CSD および CSX に対応)	第 4 世代 (CSD および CSX に対応)	第 4 世代 (CSD および CSX に対応)	第 4 世代 (CSD および CSX に対応)	第 4 世代 (CSD および CSX に対応)
センサごとの CapSense 平均消費電流	37.5 nA~2400 μ A でプログラム可能	37.5 nA~2400 μ A でプログラム可能	37.5 nA~2400 μ A でプログラム可能	37.5 nA~609 μ A でプログラム可能	37.5 nA~609 μ A でプログラム可能
SSC / PRS 機能	有	有	有	有	有
ADC	12-bit 1-Msps SAR ADC	12-bit 1-Msps SAR ADC	12-bit 1-Msps SAR ADC	12-bit 1-Msps SAR ADC	12-bit, 1-Msps SAR ADC
合計 I/O 数	最大 100 ¹⁴	最大 100 ¹⁴	最大 100 ¹⁴	最大 100 ¹⁴	最大 64 ¹⁴
CapSense ブロック数	1	1	1	1	1
センサー寄生容量 (CP) 範囲	5 pF~200 pF	5 pF~200 pF	5 pF~200 pF	5 pF~200 pF	5 pF~200 pF
DAC	1x 12 ビット	1x 12 ビット	1x 12 ビット	0	0
コンパレータ	2	2	2	2	2
オペアンプ	2	2	2	0	0
シリアル通信ブロック (SCB ¹⁵)	9	9	9	13	7
ユニバーサルデジタルブロック (UDB ¹⁶)	12	12	12	0	0
セキュアデジタルホストコントローラ (SDHC) ブロック	0	0	0	2	1

¹³ これらのデバイスは 2MB のフラッシュメモリをサポートし、PSoC 61 (シングル CPU) シリーズと PSoC 62 (デュアル CPU) シリーズの両方に属する MPN を備えています。

¹⁴ PSoC 6 ファミリデバイスでは、CapSense の使用はいくつかのポートに制限されており、他のポートではスイッチングが制限されています。PSoC[®] 4 and PSoC[®] 6 MCU CapSense[®] Design Guide に記載されている推奨事項に従って、最高の CapSense 感度と精度を実現してください。

¹⁵ 各シリアル通信ブロック (SCB) は I²C、SPI、または UART 通信ブロックとして機能できます。また、PSoC Creator はすべてのデバイス用のソフトウェア送信 UART (TX8) コンポーネントを提供します。

¹⁶ ユニバーサルデジタルブロック (UDB) を使用すると、カスタムデジタルロジックを実装できます。PSoC Creator は、I²C、I²S、UART、SPI、PWM、カウンタ/タイマーなど、さまざまな UDB ベースのコンポーネントを提供します。

表 4-4. PsoC 4 ファミリの機能比較

機能/デバイス ファミリ	PSoC 4000 シリーズ	PSoC 4100 シリーズ	PSoC 4200 シリーズ	PSoC 4100 M シリーズ	PSoC 4200 M シリーズ	PSoC 4100 BLE シリーズ	PSoC 4200 BLE シリーズ	PSoC 4200 L シリーズ	PSoC 4000 S シリーズ	PSoC 4100 S シリーズ/ PSoC 4100PS	PSoC 4100S Plus
データシート	CY8C401X	CY8C412X	CY8C424X	CY8C412X-M	CY8C424X-M	PSoC 4xx7_BLE - 128 KB Flash, BLE 4.1 PSoC 4xx8_BLE - 256 KB Flash, BLE 4.1 PSoC 4xx8_BLE 4.2 - 256 KB Flash, BLE 4.2		CY8C424X-L	CY8C40XX-S	CY8C41XX-S CY8C41XX-PS	CY8C41XX-S
CPU	16-MHz Arm Cortex-M0	24 MHz Arm Cortex-M0	48 MHz Arm Cortex-M0	24 MHz Arm Cortex-M0	48 MHz Arm Cortex-M0	24 MHz Arm Cortex-M0	48 MHz Arm Cortex-M0	48 MHz Arm Cortex-M0	48-MHz Arm Cortex-M0+	48-MHz Arm Cortex- M0+	48-MHz Arm Cortex- M0+
フラッシュ/SRAM	最大 16 KB/ 最大 2 KB	最大 32 KB/ 最大 4 KB	最大 32 KB/ 最大 4 KB	最大 128 KB/ 最大 16 KB	最大 128 KB/ 最大 16 KB	最大 256 KB/最大 32 KB		最大 256 KB/ 最大 32 KB	最大 32 KB/ 最大 4 KB	最大 64 KB/ 最大 8 KB (PSoC 4100PS) 最大 32 KB/ 最大 4 KB	最大 128 KB/ 最大 16 KB
合計 I/O 数	最大 20	最大 36	最大 36	最大 55	最大 55	最大 36	最大 36	最大 98	最大 36	最大 36 最大 38 (PSoC 4100PS)	最大 54
CapSense I/O (ボタン、スライダ、 近接、シールド をサポート)	最大 16	最大 35	最大 35	最大 54	最大 54	最大 35	最大 35	最大 97	最大 35	最大 35 最大 33 (For PSoC 4100PS)	最大 53
CapSense アーキテクチャ	第 3 世代	第 3 世代	第 3 世代	第 3 世代	第 3 世代	第 3 世代	第 3 世代	第 3 世代	第 4 世代	第 4 世代	第 4 世代
センサー寄生容 量 (CP)範囲	5pF~60pF	5pF~60pF	5pF~60pF	5pF~60pF	5pF~60pF	5pF~60pF	5pF~60pF	5pF~60pF	5pF~200pF	5pF~200pF	5pF~200pF
CapSense ブロック数	1	1	1	2	2	1	1	2	1	1	1
自己容量および 相互容量の サポート	両方	自己	両方	両方	両方	両方	両方	両方	両方	両方	両方
センサーごとの CapSense 平均消費電流	6 μ A	6 μ A	6 μ A	6 μ A	6 μ A	6 μ A	6 μ A	6 μ A	3 μ A	3 μ A	3 μ A
SSC / PRS 機能	PRS	PRS	PRS	PRS	PRS	PRS	PRS	PRS	SSC および PRS	SSC および PRS	SSC および PRS
耐液性		有									
SmartSense 自 動チューニング	有								無		

機能/デバイス ファミリ	PSoC 4000 シリーズ	PSoC 4100 シリーズ	PSoC 4200 シリーズ	PSoC 4100 M シリーズ	PSoC 4200 M シリーズ	PSoC 4100 BLE シリーズ	PSoC 4200 BLE シリーズ	PSoC 4200 L シリーズ	PSoC 4000 S シリーズ	PSoC 4100 S シリーズ/ PSoC 4100PS	PSoC 4100S Plus
ADC	CSD ADC ¹⁷	12 ビット SAR (806 ksp/s)	12 ビット SAR (1 Msp/s)	12 ビット SAR (806 ksp/s)	12 ビット SAR (1 Msp/s)	12 ビット SAR (806 ksp/s)	12 ビット SAR (1 Msp/s)	12 ビット SAR (1 Msp/s)	10 ビット Slope ADC (46 ksp/s)	10 ビットスロープ ADC (46 ksp/s) およ び 12 ビット SAR ADC (1 Msp/s)	10 ビットスロープ ADC (46 ksp/s) および 12 ビ ット SAR ADC (1 Msp/s)
DAC ¹⁸	1x 8 ビット 1x 7 ビット	1x 8 ビット 1x 7 ビット	1x 8 ビット 1x 7 ビット	2x 8 ビット 2x 7 ビット	2x 8 ビット 2x 7 ビット	1x 8 ビット 1x 7 ビット	1x 8 ビット 1x 7 ビット	2x 8 ビット 2x 7 ビット	2x 7 ビット	2x 7 ビット	2x 7 ビット
コンパレータ	1 (1.2V の固 定の閾値の 時)	最大 4	最大 4	最大 6	最大 6	最大 2	最大 4	最大 6	3	最大 5 最大 7 (PSoC 4100PS)	2
オペアンプ	0	最大 2	最大 2	最大 4	最大 4	2	4	最大 4	0	最大 2 最大 4 Op- Amps/PGAs (PSoC 4100PS)	最大 2
プログラマブル 電圧リファレンス (V _{ref})	無	無	無	無	無	無	無	無	無	無 最大 4 チャンネル (PSoC 4100PS の み)	無
電圧 DAC (VDAC)	無	無	無	無	無	無	無	無	無	無 13 ビット VDAC (PSoC 4100PS の み)	無
シリアル通信 ブロック(SCB ¹⁹)	1 (I2C のみ ²⁰)	2	2	4	4	2	2	4	2	3	5

¹⁷ CapSense ブロックは、0~5V の入力電圧を測定するための ADC として再利用されます (結果の単位が mV です)。この ADC を使用すると、CapSense は静電容量センシングに使用できません。

¹⁸ 電流出力の DAC です (PSoC 4000S と PSoC 4100S を除きます)。各 CSD ブロックは、シングル IDAC モードで 1x8 ビット DAC を、デュアル IDAC モードで 1x 8 ビットおよび 1x 7 ビット IDAC を使用します。これらのモードの詳細については、[PSoC® 4 および PSoC 6 MCU CapSense® デザイン ガイド](#)を参照してください。PSoC4000S および PSoC4100S において、CSD ブロックはシングル IDAC モードでの 1x7 ビット DAC とデュアル IDAC モードでの 2 つの 1x 7 ビット IDACs を使います。

¹⁹ 各シリアル通信ブロック (SCB) は I2C、SPI、または UART 通信ブロックとして機能できます。また、PSoC Creator はすべてのデバイス用のソフトウェア送信 UART (TX8) コンポーネントを提供します。

²⁰ このファミリの 16 ピン QFN デバイスはデバイスの動作電圧と異なる I²C バス電圧をサポートします。

機能/デバイス ファミリ	PSoC 4000 シリーズ	PSoC 4100 シリーズ	PSoC 4200 シリーズ	PSoC 4100 M シリーズ	PSoC 4200 M シリーズ	PSoC 4100 BLE シリーズ	PSoC 4200 BLE シリーズ	PSoC 4200 L シリーズ	PSoC 4000 S シリーズ	PSoC 4100 S シリーズ/ PSoC 4100PS	PSoC 4100S Plus
ユニバーサル デジタル ブロック (UDB ²¹)	0	0	最大 4	0	4	0	4	8	0	0	0
TCPWM ²²	1	4	4	8	8	4	4	8	5	5 8 (PSoC 4100PS)	8
セグメント LCD ドライブ	無	最大 4 commons, 32 segments		最大 4 commons, 51 segments		最大 4 commons, 32 segments		最大 8 commons, 64 segments	最大 8 commons, 36 segments		最大 4 commons, 49 segments
Bluetooth Low Energy (BLE)	無					有		無	無	無	無
CAN 2.0 ²³	無	無	無	無	有	無	無	有	無	無	有
USB	無	無	無	無	無	無	無	有	無	無	無
動作電圧	1.71～5.5 V										
車載用認定済み (AEC-Q100) ²⁴	Yes			No							
パッケージ	8/16 ピン SOIC 16/24 ピン QFN 28 ピン SSOP 16 ピン WLCSP ²⁵	28 ピン SSOP 40 ピン QFN 44 ピン TQFP 48 ピン LQFP 35 ピン WLCSP ²⁵	48 ピン TQFP 64 ピン TQFP 68 ピン QFN	48 ピン TQFP 64 ピン TQFP 68 ピン QFN		56 ピン QFN 68 ピン WLCSP ²⁵ 76 ピン WLCSP ²⁵		124-BGA 68-QFN 64 ピン TQFP 48 ピン TQFP 48 ピン TQFP- USB	8 ピン TQFP 24 ピン QFN 32 ピン QFN 25 ピン WLCSP	48 ピン TQFP, 40 ピン QFN, 32-pin QFN, 35 ピン WLCSP (PSoC 4100S) 28 ピン SSOP, 45 ピン WLCSP, 48 ピン TQFP, 48 ピン QFN (PSoC 4100PS)	44 ピン TQFP 64 ピン TQFP

²¹ ユニバーサル デジタル ブロック (UDB) はカスタム デジタル ロジックを実装できます。PSoC Creator は I²C、I²S、UART、SPI、PWM、およびカウンタ/タイマーなど広範な UDB ベースのコンポーネントを提供しています。

²² タイマー、カウンタ、PWM ブロック

²³ コントローラ エリア ネットワーク

²⁴ これら製品の最新状態について、サイプレスにお問い合わせください。

²⁵ ウェーハレベル チップスケール パッケージ

表 4-5. PSoC 5LP ファミリの機能比較

機能/デバイス ファミリ	PSoC 5200	PSoC 5400	PSoC 5600	PSoC 5800
データシート	CY8C52XX	CY8C54XX	CY8C56XX	CY8C58XX
CPU と速度	最大 80MHz までクロック供給される ARM Cortex-M3			
フラッシュ、SRAM、EEPROM	最大 256KB、最大 64KB、2KB			
合計 I/Os	最大 72			
CapSense I/O (ボタン、スライダ、近接、シールドをサポート)	最大 62			
CapSense ブロック数	2			
耐液性	有			
SmartSense 自動チューニング	有			
ADC	1x 12 ビット SAR	1x 12 ビット SAR または 1x12 ビット デルタ・シグマ	2x 12 ビット SAR または 1x 12 ビット デルタシグマおよび 1x 12 ビット SAR	2x 12 ビット SAR および 1x 20 ビット デルタシグマ
DAC	1x8 ビット	2x8 ビット	4x 8 ビット	4x 8 ビット
コンパレータ	2	4	4	4
オペアンプ	0	2	4	4
SC/ST アナログ ブロック ²⁶	0	2	4	4
ユニバーサル デジタル ブロック (UDB ²⁷)	最大 24			
16 ビット タイマー/PWM	4			
デジタル フィルタ ブロック (DFB ²⁸)	無	無	有	有
セグメント LCD ドライブ	最大 46x16 セグメント			
USB 2.0 フルスピード ペリフェラル	有			
CAN 2.0 ²⁹	無	無	有	有
パッケージ	68 ピン QFN 100 ピン TQFP 99 ピン WLCSP ³⁰			
車載用認定済み (AEC-Q100)	無			
動作電圧	1.71~5.5V			

²⁶ オペアンプ、ユニティ ゲイン バッファ、プログラマブル ゲイン アンプ、および トランスインピーダンス アンプ (TIA) などとして動作するようにプログラムされているスイッチド キャパシタ/連続時間ブロック

²⁷ ユニバーサル デジタル ブロック (UDB) はカスタム デジタル ロジックを実装できます。PSoC Creator は I²C、I²S、UART、SPI、LIN スレーブ、PWM、カウンター/タイマーなど広範な UDB ベース コンポーネントを備えています。

²⁸ デジタル フィルタ ブロック (DFB) は IIR と FIR デジタル フィルタ、および各種のカスタム関数を実行するようにプログラム可能です。最大 64 個のタップおよび 48 ビット シングルサイクル積和演算 (MAC) のフィルタを実装できます。

²⁹ コントローラ エリア ネットワーク

³⁰ ウェハ レベル チップスケール パッケージ

表 4-6. PSoC 3 ファミリの機能比較

機能/デバイス ファミリ	PSoC 3200	PSoC 3400	PSoC 3600	PSoC 3800
データシート	CY8C324X	CY8C346X	CY8C366X	CY8C386X
CPU と速度	シングルサイクル 8051 クロック (最大 50MHz)		シングルサイクル 8051 クロック (最大 67MHz)	
フラッシュ、SRAM、EEPROM	最大 64KB フラッシュ、8KB SRAM、2KB EEPROM			
合計 I/O 数	最大 72 本			
CapSense I/O 数 (ボタン、スライダー、近接、シールドをサポート)	最大 62 本			
CapSense ブロック数	2			
耐液性	有			
SmartSense 自動チューニング	有			
ADC	1x12 ビット デルタ-シグマ	1x12 ビット デルタ-シグマ	1x12 ビット デルタ-シグマ	1x20 ビット デルタ-シグマ
DAC	1x8 ビット	2x8 ビット	最大 4x8 ビット	最大 4x8 ビット
コンパレータ	2	4	最大 4 個	最大 4 個
オペアンプ	0	2	最大 4 個	最大 4 個
SC/ST アナログ ブロック ³¹	0	2	最大 4 個	最大 4 個
ユニバーサル デジタル ブロック (UDB ³²)	最大 24 個			
16 ビット タイマー/PWM	4	4	最大 4 個	4
デジタル フィルター ブロック (DFB ³³)	無	無	有	有
セグメント LCD ドライブ	最大 46x16 セグメント			
USB 2.0 フルスピード ペリフェラル	有			
CAN 2.0 ³⁴	無	有	有	有
動作電圧	1.71~5.5V			
車載用認定済み (AEC-Q100)	無			
パッケージ	48 ピン SSOP 48 ピン QFN 68 ピン QFN 100 ピン TQFP 72 ピン WLCSP ³⁵	48 ピン SSOP 48 ピン QFN 68 ピン QFN 100 ピン TQFP	48 ピン SSOP 48 ピン QFN 68 ピン QFN 100 ピン TQFP 72 ピン WLCSP ³⁵	48 ピン SSOP 48 ピン QFN 68 ピン QFN 100 ピン TQFP 72 ピン WLCSP ³⁵

³¹ オペアンプ、ユニティ ゲイン バッファ、プログラマブル ゲイン アンプ、および トランスインピーダンス アンプ (TIA) などとして動作するようにプログラムされているスイッチド キャパシタ/連続時間ブロック

³² ユニバーサル デジタル ブロック (UDB) はカスタム デジタル ロジックを実装できます。PSoC Creator は I²C、I²S、UART、SPI、LIN スレーブ、PWM、カウンター/タイマーなど広範な UDB ベース コンポーネントを提供しています。

³³ デジタル フィルター ブロック (DFB) は IIR と FIR デジタル フィルター、および各種のカスタム関数を実行するようにプログラム可能です。最大 64 個のタップおよび 48 ビット シングルサイクル積和演算 (MAC) のフィルターを実装できます。

³⁴ コントローラー エリア ネットワーク

³⁵ ウェハー レベル チップスケール パッケージ

表 4-7. PsoC 1 ファミリの機能比較

機能/ デバイス ファミリ	CY8C20XX7/ S	CY8C21X34/ B	CY8C20XX6A/ S	CY8C20XX6 H	CY8C24X94	CY8C22X45	CY8C28XXX	CY8C20X34 ³⁶
データシート	CY8C20XX7/ S	CY8C21X34/ B	CY8C20XX6A/ S	CY8C20XX6 H	CY8C24X94	CY8C22X45	CY8C28XXX	CY8C20X34
CPU と速度	24MHz M8C							12MHz M8C
フラッシュ/SRAM	最大 32KB/ 最大 2KB	8KB/ 512 バイト	最大 32KB/ 最大 2KB	最大 16KB/ 最大 2KB	16KB/1KB	16KB/1KB	16KB/1KB	8KB/512 バイ ト
CapSense I/O 数 (ボタン、スライダー、近 接をサポート)	31	24	33	33	44	37	41	25
CapSense ブロック数	1	1	1	1	1	2	最大 2 個	1
耐液性	有	有	無	無	有	有	有	無
SmartSense 自動チューニング	有 (S 部品の み)	有 (B 部品の み)	有	有	無	有	有	無
コンパレータ	有	有	有	有	-	有	有	有
ADC	-	8 および 10 ビット	8 および 10 ビッ ト	8 および 10 ビッ ト	7~13 ビット	10 ビット SAR	最大 14 ビット	-
DAC	-	-	-	-	6,8 および 9 ビット	8 ビット	最大 9 ビット	-
アンプ	-	-	-	-	有	-	有	-
I2C	マスターおよびスレーブ インターフェース							
SPI								
UART	トランスミッタ - ソフトウェア	UART	トランスミッタ - ソフトウェア	トランスミッタ - ソフトウェア	UART	UART	UART	トランスミッタ - ソフトウェア
USB	-	--	-	フルスピード USB	フルスピード USB	-	-	-
タイマー	16 ビット タイマ ー	8~32 ビット タイマー/ カウンタ	16 ビット タイマ ー	16 ビット タイ マー	8~32 ビット タイマー/ カウンタ	8~32 ビット タ イマー/ カウンタ	8~32 ビット タイマー/ カウンタ	13 ビット タイマー
PWM	-	8~32 ビット デッドバンド オプション	-	-	8~32 ビット	8~32 ビット	8 および 16 ビ ット	-
LCD	16x2 キャラクタ LCD インターフェースおよび最大 4 コモン セグメント LCD ドライブ							
EEPROM	エミュレーション							
ハプティクス	-	-	-	有	-	-	-	-
動作電圧	1.71V~5.5V	2.4V~5.25V	1.71V~5.5V	1.71V~5.5V	3.0V~5.25V	3.0V~5.25V	3.0V~5.25V	2.4V~5.25V
車載用認定済み (AEC-Q100)	無	有	有	無	有	有	無	有
パッケージ	16/24/32/48 ピン QFN 16 ピン SOIC 30 ピン WLCSP ³⁷	16 ピン SOIC 20/28/56 ピン SSOP 32 ピン QFN	16/24/32/ 48 ピン QFN 48 ピン SSOP 30 ピン WLCSP ³⁷	24 ピン QFN 32 ピン QFN	56 ピン QFN 68 ピン QFN	28 ピン SOIC 44 ピン TQFP	20/28 ピン SOP 44 ピン QFP 48 ピン QFN	8/16 ピン SOIC 28 ピン SSOP 16/24/32 ピン QFN 30 ピン WLCSP ³⁷

³⁶ 新規設計用には推奨しません。

³⁷ ウェハー レベル チップスケール パッケージ

5. CapSense リソース



サイプレスは CapSense の設計プロセスを簡略化するために多くのリソースを提供します。豊富な選択から簡単に必要なものを見つけるために、ここでは、CapSense 設計用一般的なワークフローに基づいて、利用可能なドキュメントを構成します。表 5-1 はご希望に応じたドキュメントを見つけるためのクイック リファレンスを表します。

表 5-1. CapSense リソース ナビゲーション

目的	手順
CapSense を評価	<ol style="list-style-type: none">このドキュメントでは、以下のことについて理解できます。<ul style="list-style-type: none">静電容量式タッチセンシング方式CapSense チューニングCapSense ウィジェット耐液性近接センシング開発キットを購入してください。ファームウェアの開発を行わずに CapSense ソリューションを早く開発したい場合、CY3280-MBR3 キットを使用してください。CapSense デバイス ファミリの完全なプログラマビリティを評価したい場合、CY8CKIT-040 を使用してください。開発キットと共に提供されたサンプル コードを確認してください。ユーザー ガイドは、サンプル コードを実行するために、段階を追った手順があります。
CapSense 部品を選択	<ol style="list-style-type: none">このガイドの CapSense セレクタ ガイドを参照してください。部品を選択した後、デバイス固有のデザイン ガイドを参照してください。
CapSense ハードウェアを設計	<ol style="list-style-type: none">CapSense レイアウトのベスト プラクティス ビデオのパート 1 とパート 2 をご覧ください。回路図、レイアウト、オーバーレイ設計ガイドライン、回路図とレイアウトの例、およびその他の設計上の注意点についてはデバイス固有のデザイン ガイドを参照してください。このページで、すべてのサイプレス コントローラーの回路図シンボルとフットプリントを見つけてください。回路図とレイアウトファイルの例については、開発キットにリストされているさまざまな開発キットの Web ページにアクセスしてください。レイアウト設計を容易にするために、ボタン、スライダーなどの Altium デザイナーのセンサー パターンを使用できます。詳細については、このページを参照してください。サイプレスのテクニカル サポートを通じて、作成した設計を提出しレビューされます。テクニカル サポートに繋がるためには、サイプレスのウェブサイト登録してください。サイプレスは、レイアウトの階層情報付き回路図とガーバー ファイルについて PDF の印刷を推奨します。
CapSense MBR ¹ デバイスを設定	<ol style="list-style-type: none">EZ クリック ソフトウェア ツールをダウンロードしてください。設定手順については、デバイス固有のデザイン ガイドを参照してください。デザイン ガイドはその他の設定方法も提供します。

目的	手順
ファームウェアを開発	<p>このステップはプログラマブルな ²CapSense デバイスのみに適用可能です。</p> <ol style="list-style-type: none"> 開発環境をダウンロードしてください。 PSoC 3、PSoC 4、および PSoC 5LP システムには PSoC Creator を使用します。 PSoC 1 システムの場合に PSoC デザイナー を使用します。 PSoC 6 システムの場合には以下を使用します。 <ul style="list-style-type: none"> ■ CY8C62x6, CY8C62x7 デバイスには PSoC Creator または ModusToolbox ■ CY8C63xx デバイスには PSoC Creator または ModusToolbox ■ CY8C62x8, CY8C62xA デバイスには ModusToolbox ■ CY8C62x5 デバイスには ModusToolbox 詳細については、ソフトウェア ツール を参照してください。 サンプル コードを学習してください。 キット および IDE と共に提供したサンプル コードを使用します。 CapSense コントローラー サンプル コード ドキュメントを参照してください。 PSoC 1 ベースの CapSense デバイスの動的再構成を実装します。AN49079 - CapSense Plus: Dynamically Configuring CapSense を参照してください。 CapSense コンポーネント データシート を参照してください。 コードを最適化してください。方法については以下のアプリケーション ノートを参照してください。 AN89610 - PSoC 4 and PSoC 5LP ARM Cortex Code Optimization AN60630 - PSoC 3 8051 Code and Memory Optimization AN60486 - PSoC 1 M8C ImageCraft C Code Optimization
CapSense 設計のチューニング	<ol style="list-style-type: none"> 手動チューニングを削減または排除するために SmartSense³ を有効にします。 デバイス専用の デザイン ガイド の CapSense 手動チューニングのセクションを参照してください。 I²C または UART を介してリアルタイムのセンサー データを監視と記録する方法については、AN2397 – CapSense Data Viewing Tools を参照してください。
CapSense 近接センシングの設計	<ol style="list-style-type: none"> このドキュメントでは、近接センシング について理解できます。 CY8CKIT-024 CapSense 近接シールド を PSoC 4 Pioneer Kit とともに使用して、近接センシングを評価してください。 回路とレイアウトの設計には、この表の上部にある CapSense ハードウェアを設計 を参照してください。 AN92239 - Proximity Sensing with CapSense を参照することで、近接設計ガイドラインに関する追加の情報を得てください。このアプリケーション ノートはサンプル コードも提供します。

目的	手順
CapSense 液体レベルセンシングの設計	<ol style="list-style-type: none"> 1. CY8CKIT-022 CapSense 液体レベル センシング シールドを PSoC 4 Pioneer Kit とともに使用して、液体レベル センシングを評価してください。 2. AN202478 - PSoC 4 - Capacitive Liquid-Level Sensing を参照することで、理論、センサーレイアウトおよびその他のシステム デザイン ガイドラインに関する情報を得てください。 3. CE202479 のサンプル コードを参照してください。
PRoC-CapSense デバイスによる無線タッチソリューションの設計	AN88890 - Adding Touch-Sensing User Interfaces to Wireless HID Products Using PRoC-CS AN86272 - PRoC-CS Hardware Design Guidelines
低消費電力の設計	AN210998 - PSoC 4 Low Power CapSense Design CE95288 - CapSense Low Power with PSoC 4 AN90114 - PSoC 4000 Family Low-Power System Design Techniques AN86233 - PSoC 4 Low-Power Modes and Power Reduction Techniques AN77900 - PSoC 3 and PSoC 5LP Low-power Modes and Power Reduction Techniques AN47310 - PSoC 1 Power Savings Using Sleep Mode PSoC 1 デバイスの CapSense コントローラー サンプル コード 更なる低消費電力の技術については、デバイス専用の デザイン ガイド を参照してください。
ESD、EMC および EFT に関する問題の解決	AN96475 - Design Considerations for Electrical Fast Transient Immunity of a CapSense System AN80994 - Design Considerations for Electrical Fast Transient (EFT) Immunity AN72362 - Reducing Radiated Emissions in Automotive CapSense Applications ESD および EMC に関する設計注意事項については、デバイス専用の デザイン ガイド を参照してください。
クラス B 安全機能の実装	AN89056 - PSoC 4 – IEC 60730 Class B and IEC 61508 SIL Safety Software Library AN78175 - PSoC 3 and PSoC 5LP - IEC 60730 Class B Safety Software Library AN79973 - PSoC 3 and PSoC 5LP CapSense CSD - IEC 60730 Class B Safety Software Library AN81828 - PSoC 1 – IEC 60730 Class B Safety Software Library
外部ホストからの CapSense コントローラーのインシステムのプログラミング	ブートローダによるプログラミング: AN73854 – PSoC 3, PSoC 4, PSoC 5LP Introduction to Bootloaders AN97060 - PSoC 4 BLE and PRoC BLE - Over-The-Air (OTA) Device Firmware Upgrade (DFU) Guide AN2100 - Bootloader: PSoC 1 専用プログラミング インターフェースによるプログラミング: AN84858 – PSoC 4 Programming Using an External Microcontroller AN73054 - PSoC 3 and PSoC 5LP Programming Using an External Microcontroller AN44168 - PSoC 1 Device Programming using External Microcontroller AN59389 - Host Sourced Serial Programming for CY8C20xx6A, CY8C20xx6AS, CY8C20xx6L and CY8C20xx7/S

目的	手順
CapSense 設計のヒントとコツの学習	サイプレス ウェブサイトの豊富な 知識ベース記事 を参照してください。 製品カテゴリーフィルター を使用して結果を絞り込みます。

¹ MBR はメカニカル ボタンの置き換えを意味します。CapSense MBR デバイスは構成可能ですが、ファームウェア開発を必要としません。詳細については [CapSense セレクタ ガイド](#) を参照してください。

² プログラマブル デバイスは CapSense に加えて、様々なプログラム可能なデジタルとアナログ周辺機器をサポートし、ファームウェアの開発を必要とします。詳細については [CapSense セレクタ ガイド](#) を参照してください。

³ サイプレスの SmartSense 自動チューニング アルゴリズムは最適な性能のためにセンシング パラメーターを自動的に設定し、システムや製造および環境の変化を連続的に補正します。

5.1 CapSense デザイン ガイドおよびアプリケーションノート

当社の技術ドキュメントには特別な CapSense デザイン ガイドが含まれています。デザイン ガイドは回路とレイアウト ガイドライン、チューニング ステップ、ESD および EMC の設計上の注意事項などのすべての情報、および特定の製品ファミリによる完全な CapSense 設計に必要なその他の情報が含まれています。以下に、さまざまなデバイスファミリの入門アプリケーションノートも示します。

PSoC 3、PSoC 4 および PSoC 5LP デバイス用デザイン ガイド

- [PSoC® 4 and PSoC® 6 MCU CapSense® Design Guide](#)
- [PSoC® 3 and PSoC® 5LP CapSense® Design Guide](#)

CapSense Express ファミリ用デザイン ガイド

- [CY8CMBR3XXX CapSense® Design Guide](#)
- [CY8CMBR2110 CapSense® Design Guide](#)
- [CY8CMBR2016 CapSense® Design Guide](#)
- [CY8CMBR2010 CapSense® Design Guide](#)
- [CY8CMBR2044 CapSense® Design Guide](#)
- [CapSense® Express™: CY8C201XX Application Notes](#)

PSoC 1 デバイス用デザイン ガイド

- [CY8C20XX7/S Design Guide](#)
- [CY8C20XX6A/H CapSense® Design Guide](#)
- [CY8C21X34/B CapSense® Design Guide](#)
- [CY8C20X34 CapSense® Design Guide](#)

PSoC 1, PSoC 3, PSoC 4, および PSoC 5LP の入門アプリケーションノート

- [AN75320 - Getting Started with PSoC® 1](#)
- [AN54181 - Getting Started with PSoC® 3](#)
- [AN79953 - Getting Started with PSoC® 4](#)
- [AN77759 - Getting Started with PSoC® 5LP](#)

5.2 追加の CapSense リソース

5.2.1 サイプレス ドキュメント マネージャー

[サイプレス ドキュメント マネージャー](#) (CDM) はユーザーがサイプレスのドキュメントを移動、フィルター、検索、表示、および管理できる直感的な Windows ベースのツールです。CDM は pdf ファイルと html ページを直接開けます。このツールにより、ローカルにダウンロードするためにドキュメントを選択し、それらのドキュメントの更新を簡単に確認できます。

5.2.2 ウェブサイト

[サイプレスの CapSense コントローラー ウェブサイト](#)では、データシート、テクニカル リファレンス マニュアル (TRM)、アプリケーション ノートやサンプル コードなどのすべての資料にアクセスできます。[図 5-1](#) に示すように、ウェブ ページの右側にある、「Design Support」下のリソース タイプをクリックします。リソースを検索するためには[サイプレス ウェブサイト](#)の右上にある検索ボックスを使用します。[図 5-2](#) に示すように、希望する資料種類を選択し、キーワードを入力します。

図 5-1. サイプレス ウェブサイトでの設計サポート

CapSense® Controllers



INTRODUCING THE CAPSENSE® MBR3 SOLUTION
 The world's best capacitive sensing solution with industry-leading water tolerance and proximity sensing

Cypress is the world leader in Capacitive Sensing technologies. Our broad range of solutions provide robust noise immunity, enable quick time to market and system scalability, and have replaced more than 5 Billion mechanical buttons over the past several years. The CapSense® portfolio ranges from simple buttons and sliders to more sophisticated solutions integrating other system components to reduce total BOM cost and form factor. Cypress CapSense controllers feature best-in-class liquid tolerance and capacitive proximity sensing, made easy to implement with SmartSense™ Auto-Tuning, an algorithm that constantly monitors and compensates for environmental conditions.

Salient features include:

- Ultra low power with industry's widest voltage range.
- Industry's leading Small form factor packaging such as WLCSP (2mm x 2mm).
- Revolutionary, one of its kind SmartSense Auto-Tuning algorithm.
- Industry's best solutions for advanced features such proximity and water tolerance.

CapSense® Express is easy to use and supports simple button or button / slider designs with up to 16 capacitive buttons or up to 5 capacitive buttons and 1 slider.

CY8CMBR2044, CY8CMBR2016, CY8C201xx, CY8CMBR2010, CY8CMBR2110, CapSense MBR3

CapSense® - supports up to 33 capacitive buttons and 6 sliders and features such as LED effects.

CY8C20x34, CY8C20xx6A, CY8C20xx7

CapSense®Plus our full featured offering handles up to 44 capacitive buttons and 8 sliders. Supporting LED effects, proximity detection, water rejection as well as further system level integration of various analog and digital blocks to reduce total BOM cost

CY8C21x34/B, CY8C21x45, CY8C22x45, CY8C24x94, CY8C20xx6A, CY8C20xx6H, CY8C20xx7, CY8C20xx6A/S

[Download Wearables Catalog](#)


CapSense 1 Billion and Beyond: A Decade of Innovation

DESIGN SUPPORT

RELATED DOCUMENTATION

Product Roadmaps (2)
 Application Notes (29)
 Code Examples (12)
 Datasheets (29)
 Development Kits/Boards (19)

[+ Show More](#)

RELATED RESOURCES

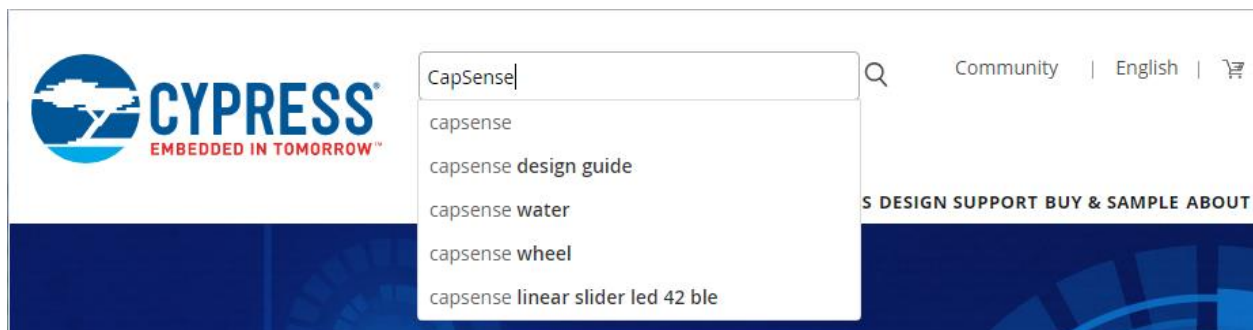
Blogs (2)
 CAD Resources (1)
 Design Partner Solutions (3)
 How Do I Find (1)
 Images/Photos (3)

[+ Show More](#)

SUPPORT

Developer Community (CDC)

図 5-2. サイプレス ウェブでの検索



5.3 ソフトウェア ツール

5.3.1 統合開発環境

5.3.1.1 ModusToolbox

サイプレスは、PSoC 6 ベースの CapSense アプリケーションを開発するための ModusToolbox ソフトウェアスイートを発表しました。ModusToolbox は[こちら](#)からダウンロードできます。このソフトウェアの使用を開始する前に、[Quick Start Guide](#) と [User Guide](#) を読むことを推奨します。システムに ModusToolbox IDE がインストールされている場合は、CapSense アプリケーションを作成できます。[CapSense® Configurator Guide](#) では、簡単な CapSense ボタンの手順とリニアスライダの例を説明しています。CapSense デザインを調整するための [CapSense® Tuner Guide](#) もご覧ください。

以下に関連資料を示します。

- [ModusToolbox Release Notes](#)
- [ModusToolbox Install Guide](#)
- [ModusToolbox User Guide](#)
- [ModusToolbox Quick Start Guide](#)
- [ModusToolbox CapSense Config](#)
- [ModusToolbox CapSense Tuner](#)
- [ModusToolbox Device Config](#)
- [ModusToolbox SmartIO Config](#)

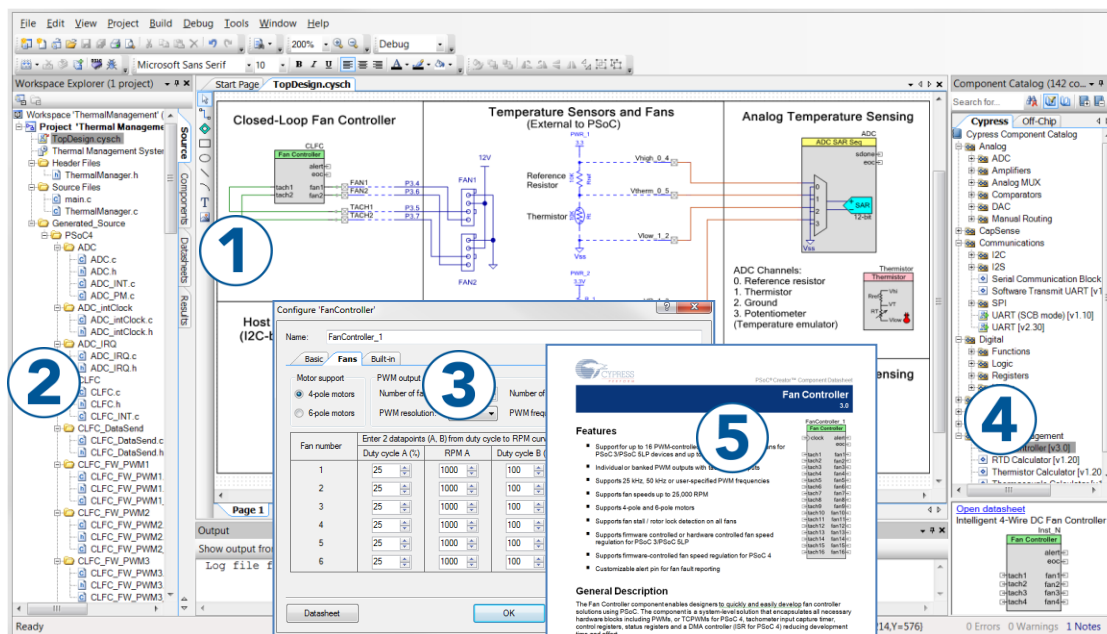
PSoC Creator はすべての PSoC 6 デバイスをサポートしているわけではないことに注意してください。CY8C62x8 および CY8C62xA デバイスファミリは、ModusToolbox でのみサポートされています。CY8C6xx7 デバイスファミリは、ModusToolbox および PSoC Creator 4.2 でサポートされています。

5.3.1.2 PSoC Creator

PSoC Creator は無料の Windows ベースの統合開発環境 (IDE) です。これにより、PSoC 3、PSoC 4 および PSoC 5LP システムについて、ハードウェアとファームウェアの同時並行の設計が可能です。図 5-3 を参照してください。PSoC Creator により、以下のことが可能です。

1. コンポーネントをドラッグ アンド ドロップして、メイン デザイン ワークスペースでハードウェア システム デザインを構築
2. アプリケーションのファームウェアと PSoC ハードウェアの相互設計
3. コンフィギュレーション ツールを用いて、コンポーネントを構成
4. 100 以上のコンポーネントを含むライブラリを利用
5. コンポーネント データシートをレビュー

図 5-3. PSoC Creator の特長



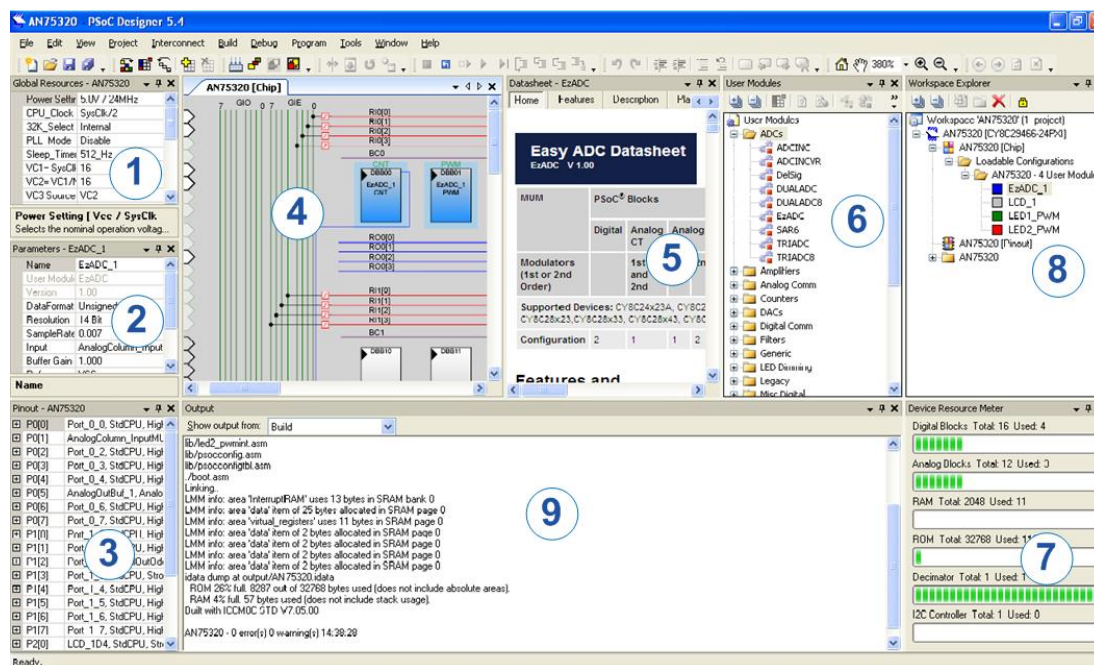
5.3.1.3 PSoC Designer

PSoC Designer は PSoC 1 システムを開発するためにサイプレスが無償で提供する Windows ベースの統合設計環境 (IDE) です。アプリケーション開発は特性化済みのアナログとデジタル ペリフェラルのライブラリを使用し、ドラッグ アンド ドロップの設計環境で行われます。また、API ライブラリ上の動的生成が行えるコードを活用して、設計をカスタマイズすることも可能です。図 5-4 に PSoC Designer ウィンドウを示します。注: これは、デフォルト画面ではありません。

1. グローバル リソース – すべてのデバイス ハードウェアの設定
2. パラメーター – 選択したユーザー モジュールのパラメーター
3. ピン配置 – デバイスのピンに関する情報
4. チップ レベル エディター – 選択したチップで使用可能なリソースの図
5. データシート – 選択したユーザー モジュールのデータシート
6. ユーザー モジュール – 選択したデバイスのすべての使用可能なユーザー モジュール
7. デバイス リソース メーター – 現時点のプロジェクトのコンフィギュレーション用のデバイス リソースの使用率
8. ワークスペース – プロジェクトに関するファイルを表示するツリー レベル図
9. 出力 – プロジェクト ビルドおよびデバッグ処理からの出力

注: PSoC Designer の詳細情報については、**PSoC® Designer> Help>Documentation>Designer Specific Documents > IDE User Guide** に進んでください。

図 5-4. PSoC Designer のレイアウト



5.3.1.4 プログラマ

PSoC Programmer は開発キットに組み込まれた基板搭載のプログラマであるハードウェア ツール Minipro3、MiniProg4、または KitProg を使用して PSoC デバイスをプログラムするための Windows ベースのスタンドアローン アプリケーションです。PSoC Programmer は、サイプレスのプログラマおよびブリッジ デバイスを利用してユーザーのアプリケーションを開発するための C、C#、Perl、および Python 言語の API も提供します。詳細については、*Program Files (x86)\Cypress\Programmer\Documents* フォルダにある PSoC Programmer コンポーネント オブジェクト モデル (COM) インターフェイス ガイドを参照してください。PSoC Creator および PSoC Designer は PSoC Programmer API を順番に呼び出す Windows ベースのプログラミング インターフェイスを提供します。

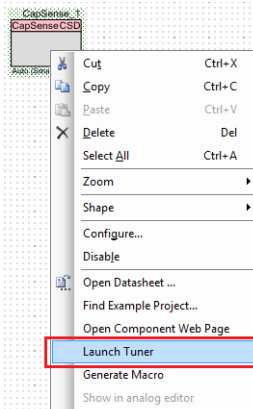
5.3.2 データ監視ツール

これらのツールは CapSense 設計のデバッグ処理、監視およびチューニングに役立ちます。ツールの詳細については、アプリケーション ノート [AN2397 – CapSense Data Viewing Tools](#) を参照してください。

5.3.3 CapSense チューナー

CapSense チューナーは I²C を介して CapSense アプリケーションをデバッグ処理とチューニングするために PSoC Creator に使用可能なグラフィック ユーザー インターフェイス (GUI) ツールです。チューナー GUI を起動するには、図 5-5 に示すように、回路図エディターにある CapSense シンボルを右クリックし、**Launch Tuner** を選択します。

図 5-5. チューナーの起動



5.3.4 EZ-Click™

EZ-ClickはCapSense MBR^aソリューションの開発を可能にするシンプルで強力なソフトウェア ツールです。このツールはリアルタイム センサーの出力を設定、デバッグ処理および監視し、すべてのレジスタ設定可能なCapSense MBRファミリの生産ラインのシステム診断を行うことを可能にします。

5.3.5 ブリッジ コントロール パネル

ブリッジ コントロール パネルはPSoC ProgrammerとともにインストールされるWindowsベースのソフトウェア ツールです。このツールはI²Cスレーブ デバイスからシリアル通信データを監視および記録するために、[MiniProg3](#)または[MiniProg4](#)とともに使用されます。このツールはUARTデバイスからもデータを受信できます。

5.4 開発キット

5.4.1 PSoC 4 開発キット

5.4.1.1 Pioneer Kit

Pioneer Kit は Arduino™ 互換シールドをサポートする安価で使いやすい開発プラットフォームです。

- PSoC 4000 デバイス用 [CY8CKIT-040 Pioneer Kit](#)
- PSoC 4100/4200 デバイス用 [CY8CKIT-042 Pioneer Kit](#)
- PSoC 4 M シリーズのデバイス用 [CY8CKIT-044 Pioneer Kit](#)
- PSoC 4 L シリーズのデバイス用 [CY8CKIT-046 Pioneer Kit](#)
- PSoC 4 S シリーズのデバイス用 [CY8CKIT-041 Pioneer Kit](#)

5.4.1.2 シールド キット

シールド キットは Arduino と互換性があり、かつ PSoC Pioneer Kit とともに動作するように設計されています。

- [CY8CKIT-022 CapSense Liquid Level Sensing Shield](#)
- [CY8CKIT-024 CapSense Proximity Shield](#)

5.4.1.3 プロトタイピングキット

プロトタイピングキットは、PSoC 4 デバイスを使用したプロトタイピング製品用の低コストプラットフォームです。

- [PSoC® 4 CY8CKIT-049 4xxx Prototyping Kits](#)
- [CY8CKIT-043 PSoC® 4 M-Series Prototyping Kit](#)
- [CY8CKIT-145-40XX PSoC® 4000S CapSense Prototyping Kit](#)
- [CY8CKIT-147 PSoC 4100PS Prototyping Kit](#)
- [CY8CKIT-149 PSoC 4100S Plus Prototyping Kit](#)

5.4.2 PSoC 3 および PSoC 5LP 開発キット

- [CY8CKIT-030 PSoC® 3 Development Kit](#)
- [CY8CKIT-050B PSoC® 5LP Development Kit](#)
- [CY8CKIT-059 PSoC® 5LP Prototyping Kit](#)
- [CY8CKIT-001 PSoC® Development Kit](#)

[CY8CKIT-031](#) PSoC CapSense の拡張基板キットは任意の PSoC 3 と PSoC 5LP 開発キットを任意のユニバーサル CapSense モジュール基板に接続します (PSoC 1 開発キットにリストアップされます)。

^a MBR はメカニカル ボタンの置き換えを意味します。CapSense MBR デバイスは CY8CMBR3xxx および CY8CMBR2xxx ファミリを含んでいます。詳細については [CapSense セレクトガイド](#)を参照してください。

5.4.3 CapSense Express 開発キット

- CY8CMBR3xxx ファミリー用 [CY3280-MBR3 評価キット](#)
- CY8CMBR2044 デバイス用 [CY3280-MBR](#)
- CY8C20110^a デバイス用 [CY3218-CAPEXP1](#) CapSense Express キット
- CY8C201A0mm デバイス用 [CY3218-CAPEXP2](#) CapSense Express キット

5.4.4 PSoC 1 開発キット

5.4.4.1 ユニバーサル CapSense コントローラー キット

- CY8C20x34、CY8C21x34 デバイス用 [CY3280-BK1 Universal CapSense Controller - Basic Kit 1](#)
- CY8C20xx6A デバイス用 [CY3280-20x66 Universal CapSense Controller Kit](#)

5.4.4.2 ユニバーサル CapSense モジュール

これらのモジュールは CapSense センサーの異なる種類を実装し、任意のユニバーサル CapSense コントローラー キットおよび PSoC 3/5LP キット (CY8CKIT-031 を利用) とともに使用するように設計されています。

- [CY3280-BSM シンプル ボタン モジュール キット](#) は 10 個のボタンおよび 10 個の LED をサポートします。
- [CY3280-BMM マトリックス ボタン モジュール キット](#) は 8 個の LED と 16 個のボタン (8 本のみの IO を利用して 4x4 マトリックスに配置される) をサポートします。
- [CY3280-SLM リニア スライダー モジュール キット](#) は 5 個のボタン、10 個のセンサーを備えた 1 個のリニア スライダーおよび 5 個の LED をサポートします。
- [CY3280-SRM ラジアル スライダー モジュール キット](#) は 4 個のボタン、10 個のセンサーを備えた 1 個のラジアル スライダーおよび 4 個の LED をサポートします。
- [CY3280-BBM ユニバーサル CapSense プロトタイピング モジュール キット](#) は、任意のユニバーサル CapSense コントローラー キットに接続可能な 44 ピンのコネクタに送信されるすべての信号へのブレッドボード アクセスをサポートします。

5.4.5 PSoC 6 開発キット

- PSoC 6 Wi-Fi BT Prototyping Kit (CY8CPROTO-062-4343W)
- PSoC® 6 BLE Pioneer Kit (CY8CKIT-062-BLE)
- PSoC® 6 Wi-Fi-BT Pioneer Kit (CY8CKIT-062-Wi-Fi-BT)
- PSoC 62S3 Wi-Fi BT Prototyping Kit (CY8CPROTO-062S3-4343W)

5.4.6 プログラミングおよびデバッグ用のキット

5.4.6.1 Minipro3

[CY8CKIT-002 PSoC MiniProg3 Program and Debug Kit](#) は PSoC 1、PSoC 3、PSoC 4 および PSoC 5LP アーキテクチャ用のプログラマ、PSoC 3、PSoC 4 および PSoC 5LP アーキテクチャ用のデバッグ ツール、および PSoC デバイスとの通信用の USB-I2C ブリッジを一体化したものです。プログラミングの目的の他に、このデバイスは主にデータ監視および CapSense ソリューションのチューニングでの USB-I2C ブリッジとして使用されています。

5.4.6.2 CY3215-DK キット

[CY3215-DK](#) キットは PSoC 1 デバイス用のデバッグ ツールであり、PSoC Designer で動作するデバッグ ソフトウェアと PSoC 1 オンチップ デバッグ (OCD) が有効なチップとの間のすべてのエミュレーション通信を管理するインサーキット エミュレータ (ICE) を備えています。このキットは PSoC 1 OCD チップを内蔵するボッド キットと一緒に使用されます。利用可能なボッド キ

^a 新規設計用には推奨しません。詳細については、[コンフィギュレーション可能な CapSense コントローラー \(CapSense Express ファミリー\)](#) を参照してください。

ットは付録 D に一覧を示します。詳細については、アプリケーション ノート「AN73212 – Debugging with PSoC 1」をご参照ください。

5.4.6.3 MiniProg4

CY8CKIT-005 MiniProg4 Program and Debug Kit は、PSoC 4、PSoC 5LP、および PSoC 6 MCU デバイス用のオールインワン開発プログラマおよびデバッガです。MiniProg4 は、サポートされているサイプレスデバイスおよび開発キットのプログラマまたはデバッグプローブとして使用されます。

5.5 設計サポート

サイプレスには、CapSense 設計を確実に成功させるためのいくつかのサポートチャネルがあります。

- [Cypress Developer Community](#) – サイプレスの技術コミュニティとつながり、情報を交換してください。
- [Video Library](#) – チュートリアルビデオで迅速に理解してください。
- [Cypress Design Partner Program](#) – 信頼できる有能なパートナーからのデザインサービスとソリューションへのアクセスをお客様に提供するエンジニアリング機能の拡張。
- [Technical Support](#) – 優れたテクニカルサポートがオンラインで利用できます。
- [Quality and Reliability](#) – サイプレスは完全な顧客満足に取り組んでいます。当社の品質ウェブサイトでは、信頼性と製品認定レポートを見つけることができます。

付録 A. スプリング

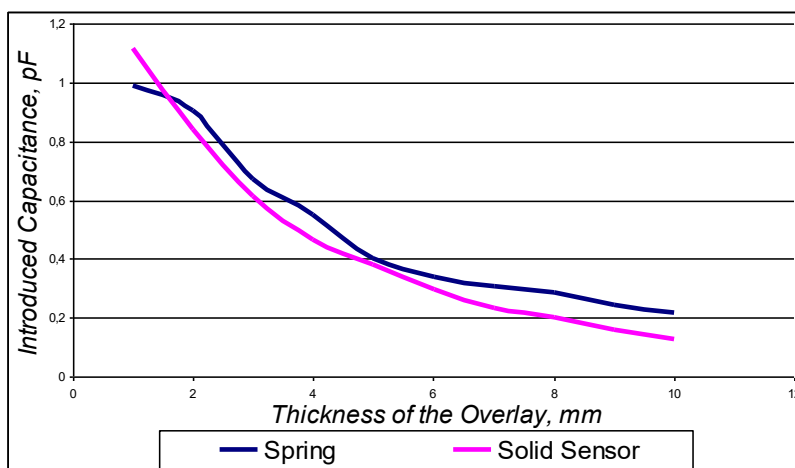


A.1 指操作による静電容量

ここでは、スプリングを用いた CapSense 設計における指操作による静電容量のさまざまな物理パラメーターの影響について説明します。

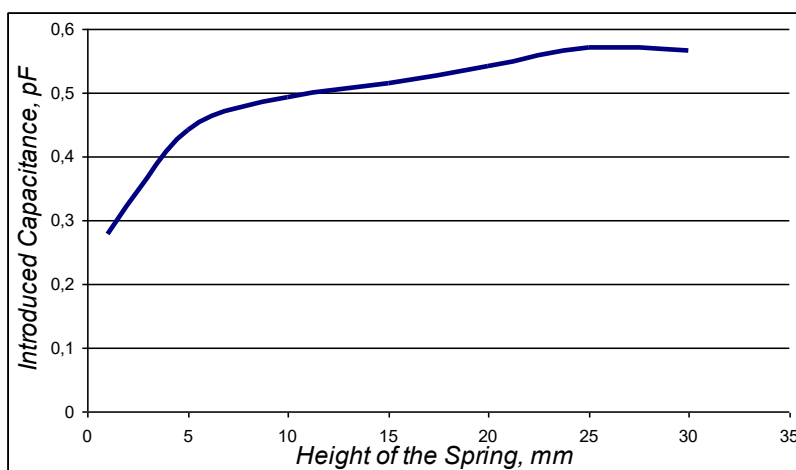
- スプリングを用いた場合は、指タッチにより追加された静電容量 (FTC) に対するオーバーレイの厚さの影響はソリッドセンサーを用いた場合と似ています。

図 5-6. FTC 対オーバーレイの厚さ



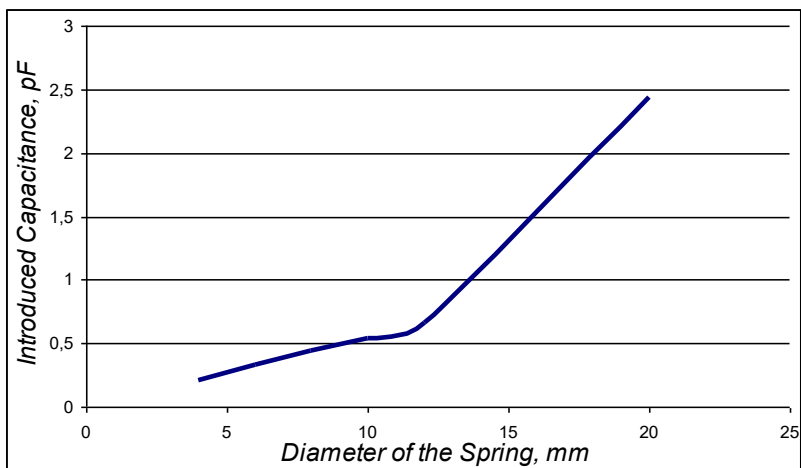
- FTC に対する高さの影響

図 5-7. FTC 対スプリングの高さ



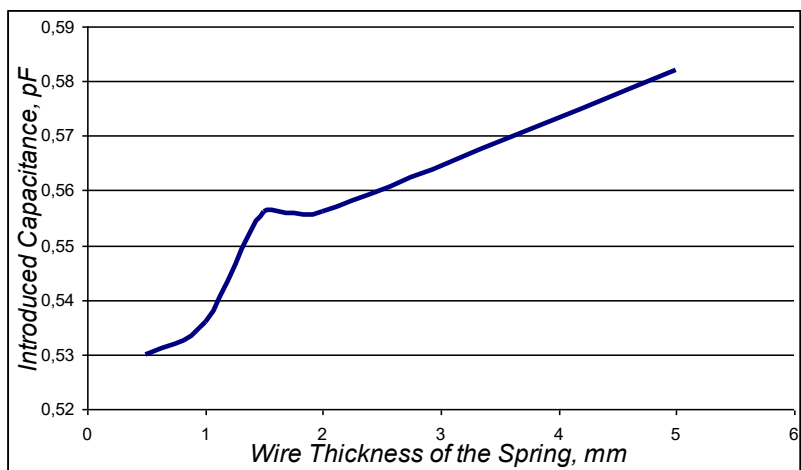
■ FTC に対する直径の影響

図 5-8. FTC 対スプリングの直径



■ FTC に対するスプリングのワイヤーの厚さの影響

図 5-9. FTC 対スプリングのワイヤーの厚さ



A.1.1 プリント基板へのスプリングの取付け

図 5-10 はスプリング取り付けの例です。本節はスプリング センサーの設計方法について説明します。スプリングは側面感度が高いため、隣接するスプリング センサー同士はできるだけ遠ざけ、誤検出を防ぎます。センサーのピッチが小さい場合、比較レベルを追加します。

スプリングの感度が高いエリアの要件は、ベタ ボタンのものと同じです。厚みのあるオーバーレイを使用する時、スプリングの直径はオーバーレイの厚さより少なくとも 2、3 倍大きくする必要があります。プリント基板とオーバーレイ間の距離は 5mm 以上である必要があります。

図 5-10. スプリング取り付け例

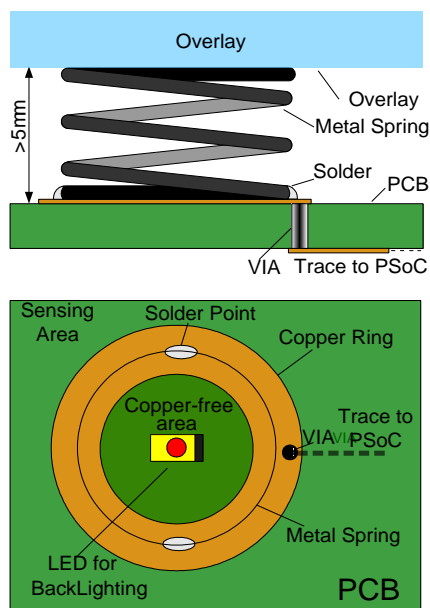
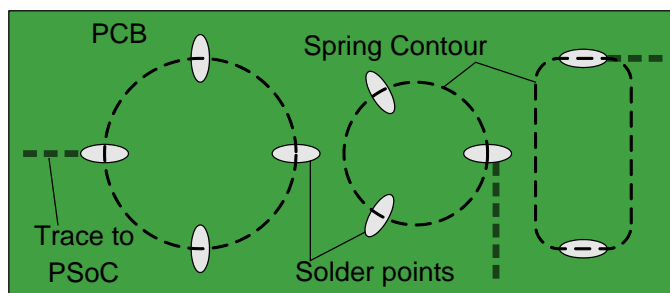


図 5-11 は、スプリング用のフットプリントの例です。グランドハッチで囲まれたプリント基板内の銅製パッドであるボタン センサーと違って、スプリングの表面がプリント基板の上にあるため、スプリングをグランドで囲むことは不可能です。しかし、ボタンセンサーと同じように、スプリングのフットプリントの近くにグランドハッチを配置できますが、センサー リングとグランド間に 1mm のエア ギャップがなければなりません。グランドハッチの詳細については、[グランド面](#)を参照してください。

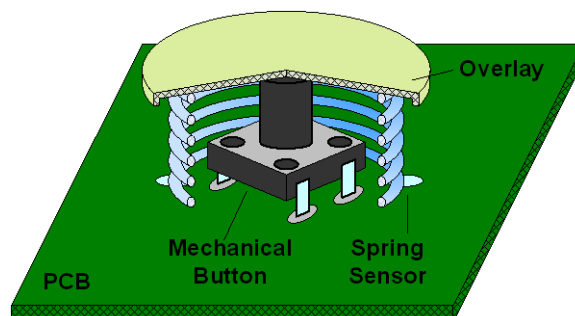
図 5-11. 提案するスプリングのフットプリント



A.2 CapSense とメカニカル ボタンの組合せ

スプリング内の中空は、図 5-12 にあるように、メカニカル ボタンとしても使用できます。

図 5-12. CapSense とメカニカル ボタンの組合せ



ボタンにタッチすると、センサーだけがトリガーされますが、ボタンを押すと、センサーとメカニカル ボタンの両者がアクティブになります。この場合、バックライト、プロンプトの表示などの準備アクションは、センサーが動作している時にのみ可能です。最後のアクションは両方のボタンが作動する時にのみ行われます。例えば、GPS ナビゲーション システムにおいて、ボタンをタッチすると、ヒントだけが示され、ボタンを押すとアクションが開始されます。

A.3 設計例

図 5-13 と図 5-14 は、白物家電のプロジェクト デモ例です。

図 5-13. レンジのデモ

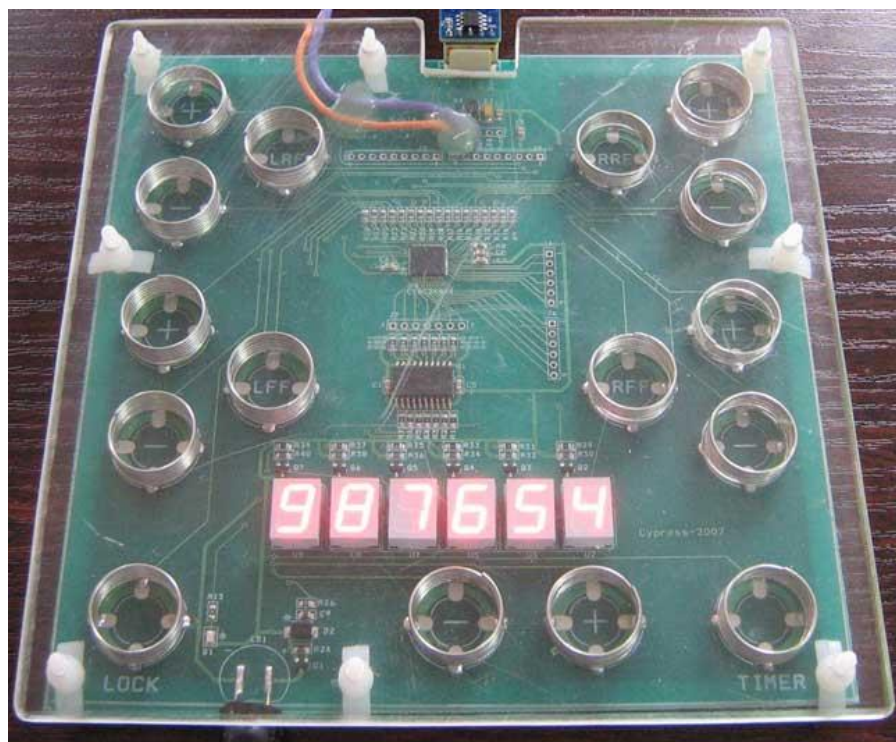
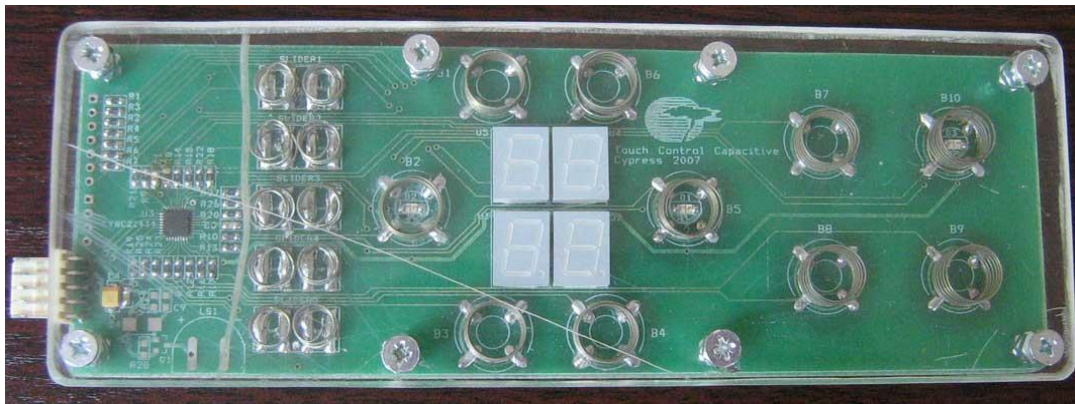


図 5-14. レンジのフロントパネル



付録 B. 回路図およびレイアウト チェックリスト



B.1 回路図の設計チェックリスト

PSoC 3 デバイスについては [PSoC 3 データシート](#) を、PSoC 4 デバイスについては [PSoC 4 データシート](#) を、PSoC 5LP デバイスについては [PSoC 5LP データシート](#) を、PSoC 6 デバイスについては [PSoC 6 データシート](#) を参照してください。

番号	カテゴリ	推奨/注釈
1	デカップリング コンデンサ	0.1 μ F
2	パルク コンデンサ	1 μ F
3	ピンの割り当て	センサーはグラウンドの近くに配置する必要があります。スイッチング信号をセンサーの近くに配置しないでください。
4	CMOD	2.2nF CMOD がスイッチングまたは通信ピンのどれにも隣接していないことを確認してください。
5	C _{INTA} および C _{INTB}	470pF C _{INTA} と C _{INTB} がスイッチングまたは通信ピンのどれにも隣接していないことを確認してください。
6	センサーピン選択	可能なら、スイッチング/通信信号を伝送する GPIO の近くにあるピンは避けてください。LED や I2C ピンなどの DC 負荷を、可能なかぎりフルポートで CapSense ピンから物理的に分離してください。詳細については、Tuning Debug FAQ を参照してください。GPIO が切り替えられたときに Rawcounts がレベルシフトまたはノイズの増加を示します。 注: PSoC 6 ファミリデバイスの場合、最高の CapSense 感度と精度を実現するには、 PSoC® 4 and PSoC® 6 MCU CapSense® Design Guide に記載されている推奨事項に従ってください。
7	RB	RB がスイッチングまたは通信ピンのどれにも隣接していないことを確認
8	CapSense ライン上の直列抵抗	560 Ω
9	通信ライン上の直列抵抗	330 Ω
10	通信ライン上のプルアップ抵抗	4.7k Ω
11	可能であれば、プログラミング ピンを I2C ピンとして使用しない	

B.1.1 デカップリング コンデンサ

詳細については[電源レイアウトの推奨事項](#)を参照してください。

B.1.2 バルク コンデンサ

詳細については[電源レイアウトの推奨事項](#)を参照してください。

B.1.3 ピンの割り当て

- P2[0]、P2[2]や P2[1]、P2[3]などの偶数と奇数のピンの間に均等に LED を分配します。
- LED を CapSense ピンの隣に配置しないようにしてください。
- R_B (必要な場合)、 C_{MOD} 、およびシールド タンク コンデンサ (必要な場合) のためにピンを予約します。
- CapSense ピンをグラウンド ピンの近くに置くことは推奨されます。そうでなければ、グラウンド経路のインピーダンスの増加は、駆動回路のリファレンス電圧が変化することになります。
- LED またはいかなるスイッチング信号は、クロストークを避けるために、 C_{MOD}/R_B ピンの近くに配置しないでください。

詳細については、[ピンの割り当て](#)を参照してください。

B.1.4 C_{MOD}

C_{MOD} は、スイッチング/通信ピンのどれにも隣接しないようにしてください。 C_{MOD} 上にアナログ信号があるため、スイッチング/通信 (デジタル) 信号に囲まれるよりも、CapSense の (アナログ) 信号に囲まれるべきです。 C_{MOD} のグラウンドは、デバイスのグラウンドへのパスを最小限にしてください。

ファミリ	推奨される C_{MOD} 値
CY8C20xx6/A/AS	CSD の場合 2.2nF CSA の場合 1.2nF~5.6nF
CY8C21x34	PRS8 と PRS16 コンフィギュレーションの場合 5.6nF~10nF。 プリスケアラ コンフィギュレーションの場合は 22nF~47nF
CY8C21x34 SmartSense	10nF
CY8C24x94, CY8C22x45	5.6nF~10nF
CY8C20x34	1.2nF~5.6nF
CY8CMBR3xxx, CY8CMBR2xxx, CY8C20xx7A/S, PSoC3/4/5LP	2.2nF

詳細については、ユーザー モジュールおよびコンポーネント データシートを参照してください。PSoC DesignerおよびPSoC Creatorそれぞれをインストールすると、ユーザー モジュールとコンポーネント データシートがダウンロードされます。

B.1.5 R_B

R_B はスイッチング/通信ピンのどれにも隣接しないようにしてください。

ファミリ	推奨される R_B 値
CY8C21x34	最小 2k Ω
CY8C21x34 SmartSense	15k Ω

B.1.6 CapSense ライン上の直列抵抗

CapSense 信号ライン上に 560 Ω の抵抗が配置されます。直列抵抗の値が 560 Ω より大きく設定された場合、スイッチング回路のより遅い時定数が、転送できる電荷の量を制限します。これにより信号レベルが下がり、そして SNR が下がります。小さい値の方が適していますが、RF のブロック効果は低下します。詳細については、[直列抵抗](#)を参照してください。

B.1.7 通信ライン上の直列抵抗

通信ライン上に 330 Ω の抵抗を配置することが推奨されます。これらのライン上に 330 Ω より大きい直列抵抗を配置すれば、電圧レベルは、システム間の電源電圧とレシーバの入ラインピーダンスのワーストケースの組み合わせで仕様範囲外になります。330 Ω の直列抵抗なら、PSoC が LOW 信号を出力すれば、 V_{IL} レベルが 0.3 VDD の I²C 仕様範囲内に維持されるため、I²C の動作には影響を与えません。詳細については、[直列抵抗](#)を参照してください。

B.2 レイアウトのチェックリスト

番号	カテゴリ		Min	Max	推奨事項
1	ボタン	形状	該当なし	該当なし	ベタ円形または角が丸い長方形
		直径/対角	5mm	15mm	10mm
		ボタンとハッチ間のエアギャップ	0.5mm	2mm	オーバーレイの厚さに等しくしてください。ハッチはグラウンドまたはシールドに接続されます。
		いずれかのスイッチング要素の近くの配置	該当なし	該当なし	スイッチング信号をセンサーやセンサーPCB配線から分離してください。
2	スライダー	厚さ1mmのアクリルオーバーレイの場合のセグメント幅	2mm		8mm
		厚さ3mmのアクリルオーバーレイの場合のセグメント幅	4mm		
		厚さ4mmのアクリルオーバーレイの場合のセグメント幅	6mm		
		セグメント間のエアギャップ	0.5mm	2mm	0.5mm
		ハッチとスライダー間のエアギャップ	0.5mm	2mm	オーバーレイの厚さに等しい。ハッチはグラウンドまたはシールドに接続可能
		セグメントの高さ	7mm	15mm	12mm
3	オーバーレイ	種類			導電体を除き比誘電率の高い材料を使用。センサー基板とケーシングのオーバーレイ/フロントパネル間にエアギャップが無いようにしてください。
		アクリルオーバーレイの厚さ		5mm	
		ガラスオーバーレイの厚さ		15mm	オーバーレイの厚さは少なくしてください。これは、ボタンとスライダーの両方に適用可能です。近接センサーの場合、より厚いオーバーレイは、人間の手/指とセンサーのカップリングで発生する静電容量を増加させ、結果として信号を強くします。しかし、寄生容量が少量増加する可能性があります。
4	センサー配線	幅		7mil	
		長さ		基準の(FR4) プリント基板の場合は300mm。 フレックスプリント基板の場合は50mm	
		グラウンドとセンサー配線間のエアギャップ	10mil	20mil	
		曲がり角			尖った曲がり角を避けてください。
		ルーティング			センサーを配置しない側でルーティングしてください。 非 CapSense の配線が CapSense の配線を交差する場合は、それらが互いに直交することを確認してください。
5	センサー上のビア	ビア数	1	2	1 (センサー配線とセンサーパッドを含む)
		ビア直径			10mil

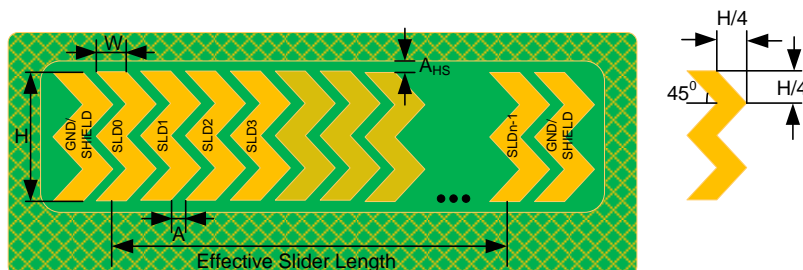
番号	カテゴリ	Min	Max	推奨事項
6	グラウンド			寄生容量が低いハッチグラウンドを使用してください。 一般的なハッチング: 最上層では 25% (7mil ライン、45mil 間隔)、 最下層では 17% (7mil ライン、70mil 間隔)
7	直列抵抗			抵抗を CapSense コントローラー ピンから 10mm 以内に配置してください。
8	シールド電極	シールド フィルのサイズ	センサーの周りのセンサー	図 3-75 を参照してください。アプリケーションに耐液性および近接センシングが必要なアプリケーションなど、必要な場合のみシールドを駆動してください。
		シールド パターン		シールド電極の寄生容量およびエミッションを削減させるために、ベタグラウンドの代わりにハッチグラウンドを使用してください。ハッチング仕様はグラウンドハッチングと同じです。エミッション削減の詳細なガイドラインについては、シールド電極を参照してください。
9	ガードセンサー	形状		角が丸い長方形配線
		厚さ		銅配線の推奨厚さは 2mm で、銅配線からハッチ (グラウンド/シールド) までの推奨間隔は 1mm です。

B.2.1 ボタン

- 最良の CSD ボタン形状は円形です。角を丸くした長方形でも良いです。尖った先は磁界を集めるため、センサーパッドを設計する際には尖った角 (90° 以下) を避けてください。詳細については、図 3-49 を参照してください。
- CSX ボタンを実装するのに最適なジオメトリは、フィッシュボーン構造です。いくつかの一般的なフィッシュボーンパターンのアイデアを得るには、フィッシュボーン構造の相互キャップボタンを参照するか、サイプレスに連絡してください。
- サイズは、5mm~15mm となります。さらに厚いオーバーレイの場合はさらに長い直径にしてください。
- グラウンド、および他のセンサーとのエアギャップのサイズはオーバーレイの厚さと同じですが、0.5mm~2mm の範囲内でなければなりません。隣接する 2 つのボタンの間隔は、1 つのボタンをタッチした時、指が他のボタンのエアギャップに接触しないほどの広さだったら十分です。
- スイッチング要素の近くに配置
 - コントローラーピンからの配線長を短くしてください。
 - 直列抵抗をコントローラーピンから 10mm 以内に配置してください。
 - センサーや他のコントローラーピン間にコネクタを引かないでください。

B.2.2 スライダー

図 B-1. 標準リニア スライダー パターン



- 平均幅 9mm の指に対してセグメント (W) の幅を 8mm にしてください。
- セグメント間のエアギャップ (A) を 0.5mm にしてください。
- セグメントの高さ (H) を 12mm にしてください。
- ハッチとスライダー間のエアギャップ (A_{HS}) をオーバーレイ厚さに等しくしてください。
- 「n」のセグメントを持つスライダーの場合は、「n+2」のセグメントを使用してください。スライダーの最初と最後のセグメントは、アプリケーションに応じてグラウンドに接続するか、またはシールドを付ける必要があります。

詳細については[スライダーのデザイン](#)を参照してください。

B.2.3 オーバーレイ

- 種類 (材料): 導電材料は、電場パターンとの干渉をおこしてしまうため、オーバーレイに使用しないでください。より高い比誘電率を有する材料を選択します。
- 信号を高くするようにオーバーレイの厚さを小さくする必要があります。センサー信号は、指の静電容量に正比例します。指の静電容量は、平行板コンデンサを形成する 2 つの電極 (センサーパッドと指) 間の距離であるオーバーレイの厚さに反比例します。したがって、オーバーレイの厚さを薄くすると、信号が強くなります。
- SmartSense のスライダーは、アクリル オーバーレイの最大厚さは 4mm で、ガラスは 12mm です。

B.2.4 センサー配線

- 配線幅を 7mil (0.18mm) 以下にしてください。
- 最大の配線長は、標準的なプリント基板の場合は 12 インチ (300mm) で、フレックス回路の場合は 2 インチ (50mm) にしてください。
- CapSense 配線とグラウンド間のエアギャップを 10mil~20mil (0.25mm~0.51mm)の範囲内にしてください。
- 尖った (90 度) 曲がり角がノイズを拾い、また電荷が急カーブに集中するため、それを避けてください。
- 配線のルーティング ([配線のルーティング](#)を参照)
 - プリント基板の最下層にセンサー配線をルーティングしてください。
 - センサーと配線が接続されていない限りセンサーの下に配線をルーティングしないでください。
 - センサー配線をノイズの多いクロックや LED ラインと平行にルーティングしないでください。シールドには、センサー配線を取り囲むグラウンドまたはシールドを使用します。
 - センサー配線を I2C または SPI マスターなどの通信ラインに近接してルーティングしないでください。通信ラインをセンサー配線と交差させる必要がある場合は、それらが互いに直交することを確認してください。

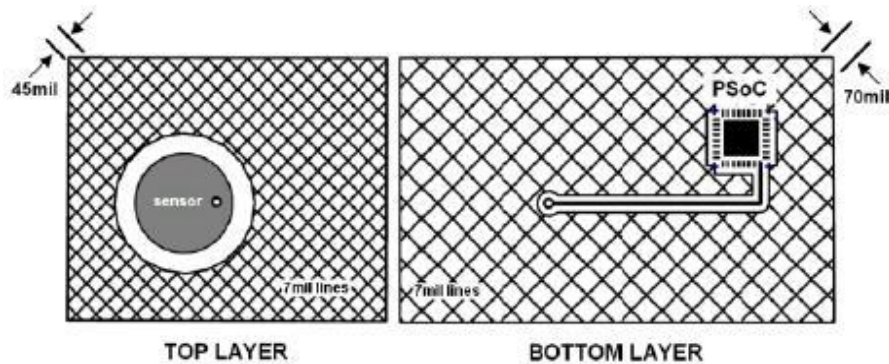
B.2.5 センサー上のビア

- ビアによる C_p の増加を最小限に抑えるために、ビアを CapSense ボタンの端に配置する必要があります。
- 寄生容量を減少させるために、センサーごとのビア数を最大 2 つ (配線とパッド) にしてください。
- センサー配線のビア穴径を 10mil にしてください (詳細は[図 3-69](#)を参照してください)。

B.2.6 グランド面/網

ベタグラウンドをセンサーの周囲に配置し、センサーと周囲のグラウンド間のエアギャップを減少させると、ノイズが減少しますが、寄生容量は増加します。したがって、CapSense の信号とノイズ耐性の間にトレードオフがあります。グラウンドをハッチングすると、グラウンド領域が小さくなり、したがって、寄生容量が減少します。

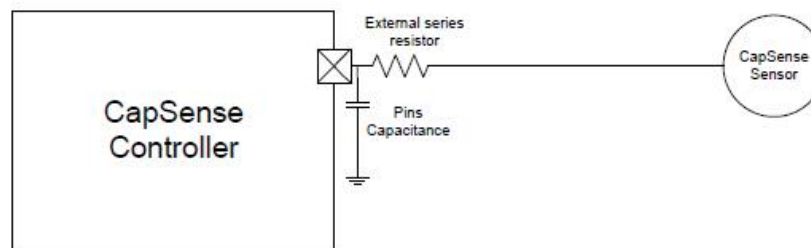
図 B-2. 標準グランド フィル



B.2.7 直列抵抗

直列抵抗を CapSense コントローラー ピンから 10mm 以内に配置してください。外部抵抗を追加すると、ローパス RC フィルターが形成され、RF ノイズ増幅を抑えられます。

図 B-3. 直列抵抗の配置



B.2.8 シールド電極

- シールド フィルのサイズを小さくしてください (センサーから最大1mm)。
- 選択したセンサーのみにシールドを配置してください。
- エミッションを減少させるためにシールド波形のエッジを遅らせてください。
 - シールド電極ポート ピンとグランド間にキャパシタ フィルターを追加するとスルー レートを低減します。
 - 直列抵抗の値を小さくしてください。

エミッション減少用のシールド設計上の考慮事項の詳細については、[シールド](#)を参照してください。

B.2.9 ガードセンサー

- シールド電極はガード センサー パッドと露出している配線を取り囲み、これらから10mm以内に拡散する必要があります。
- ガード センサーの推奨形状は曲線縁のある長方形の配線です。
- 銅配線の推奨厚さは2mmで、銅配線からシールド ハッチまでの推奨距離は1mmです。

付録 C. センサーとグランド間の間隔



図 C-1 に示すように、グランド面は基板上にボタンと同じ層に配置されます。ボタンとグランド面間の間隔はボタンの性能に重要な役割を持ちます。ボタンとグランド面間の電界線を図 C-2 に示します。センサーの寄生容量 (C_P) は電界に関連しています。

図 C-1. CapSense 基板の最上層および最下層

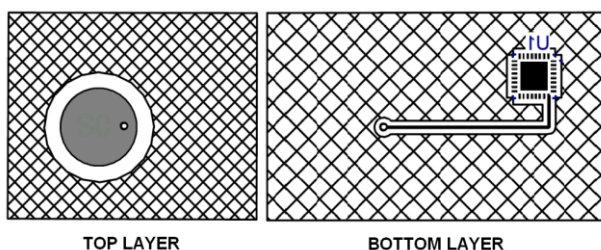
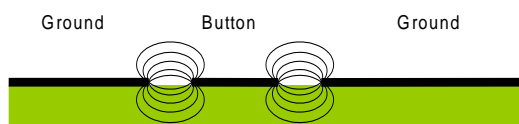


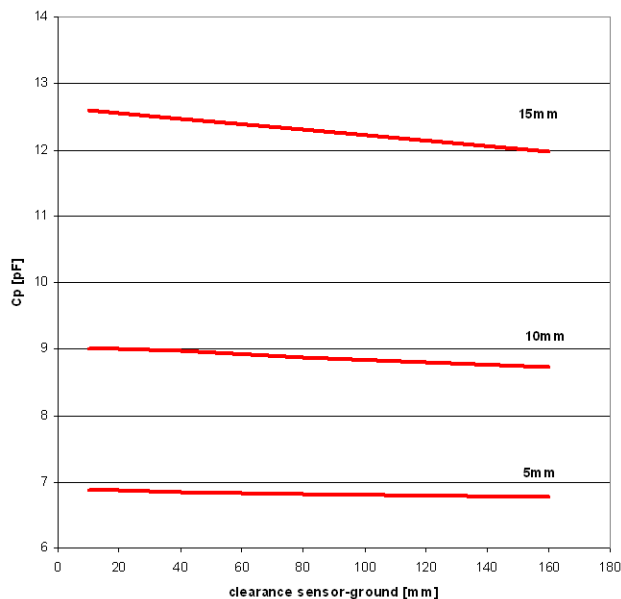
図 C-2. ボタンとグランド面間の電界線



静電容量 (C_P) は、ボタンを取り囲む間隔の増加に伴い減少します。 C_P の間隔への依存性の例を図 C-3～図 C-6 に示します。この図において、基板の材料は厚さが 62mil (1.57mm) の FR4 で、アクリル オーバーレイの厚さは 2mm です。図はそれぞれ 3 つのボタン サイズ (5mm、10mm と 15mm の直径) 用のデータを含んでいます。

図 C-3 での C_P は配線またはビアによる影響を含んでいません。センサーパッドの寄生容量のみです。

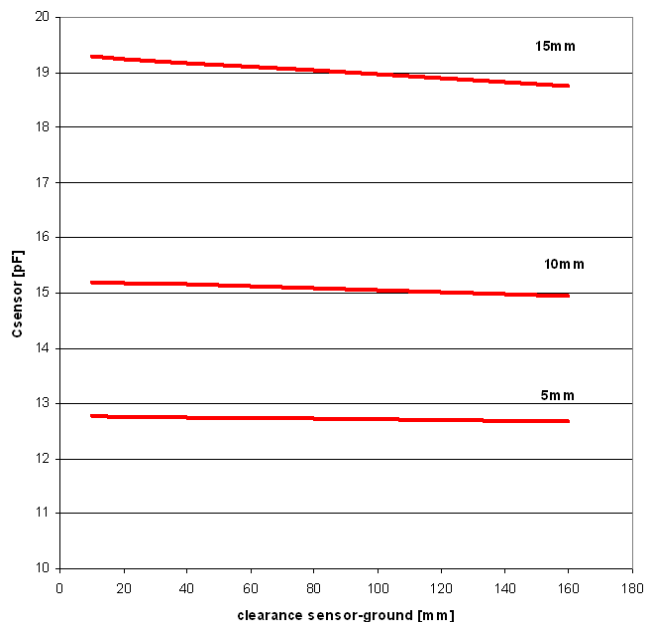
図 C-3. ボタンとグラウンド間の間隔とボタン直径の関数としての寄生容量 (C_P)



注: 指はセンサーの上にはありません。静電容量はセンサー サイズに正比例し、間隔に反比例します。

静電容量 (C_{sensor}) は、指がセンサーの上にはない時のセンサーの総静電容量です。それはセンサー パッド、配線およびビアの影響を含んでいます。図 C-4 に、50mm の配線長、8mil (0.3mm) の配線幅と、20mil (0.8mm) の配線と同一平面上のグラウンド間の間隔でルーティングした基板のセンサー静電容量を示します。

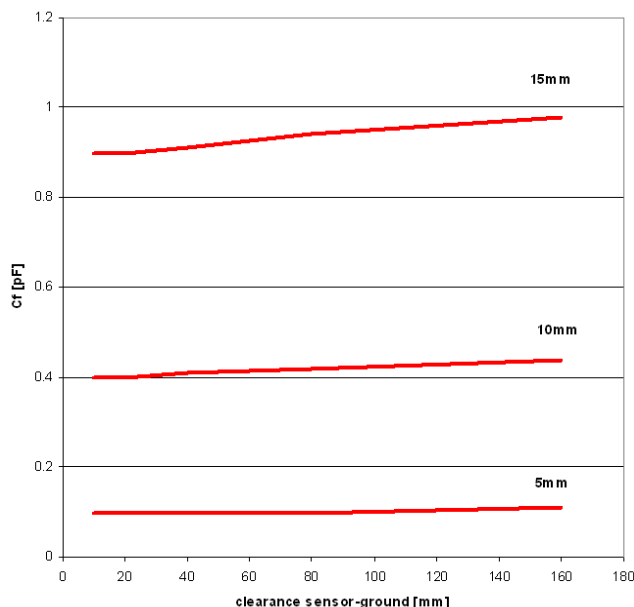
図 C-4. ボタンとグラウンド間の間隔とボタン直径の関数としてのセンサー 静電容量 (C_{sensor})



注: 指はセンサーの上にはありません。センサーの静電容量は間隔に反比例します。

図 C-5 での静電容量 (C_F) は指のタッチにより追加された静電容量です。センサーパッドと指の総静電容量は $C_p + C_f$ です。

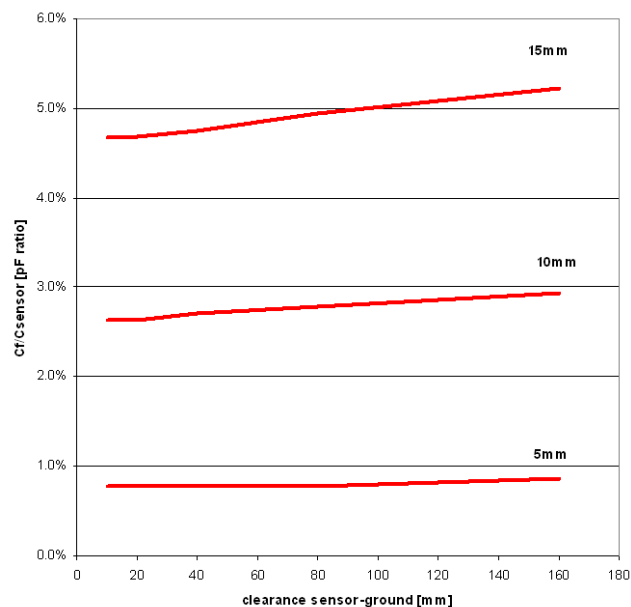
図 C-5. ボタンとグラウンド間の間隔とボタン直径の関数としての指の静電容量 (C_f)



注: 指がセンサーの上にあります。静電容量はセンサーサイズと間隔の両方に正比例します。

図 C-6 に、センサー静電容量に対する指の静電容量比を示します。これはセンサーの感度です。システムの感度は CapSense 配線のルーティングによって変わります。例えば、PSoC とセンサー パッド間の配線長を増加すると、ボタンの感度が低下します。

図 C-6. ボタンとグラウンド間の間隔とボタン直径の関数としての感度 (C_f/C_{sensor})



注: 感度はボタン サイズと間隔の両方に正比例します。

付録 D. PSoC 1 インサーキット エミュレーション (ICE) ポッド



D.1 評価用ポッド

PSoC EvalPods は、[CY3215-DK](#) インサーキット エミュレータ (ICE) キットに接続してデバッグ機能を提供するポッドです。デバッグ機能なしのスタンドアローン デバイスとしても機能できます。EvalPod は 28 ピンの DIP フットプリントが底にあり、開発キットまたはその他のハードウェアに簡単に接続できます。EvalPod の上にプロトタイピング ヘッダーがあり、デバイスのピンに簡単に接続できます。利用可能な評価用ポッドは次のとおりです。

- [CY3210-CY8C20X34](#) PSoC 評価用ポッド (EvalPod)
- [CY3210-CY8C21X34](#) PSoC 評価用ポッド (EvalPod)
- [CY3210-CY8C20X36/46/66](#) PSoC 評価用ポッド (EvalPod)
- [CY3210-CY8C24X94](#) PSoC 評価用ポッド (EvalPod)

D.2 インサーキット エミュレーション (ICE) ポッド キット

ICE ポッドは、[CY3215-DK](#) ICE を、フレックス ケーブルを介してプロトタイプ システム内のターゲット PSoC デバイスに接続するか、またはパッケージ固有のポッド フィートを経由してプリント基板に接続します。ICE キットのユーザー ガイドおよびクイック スタート ガイドは、[ここ](#)から入手できます。以下のポッドが使用可能です。以下のポッド キットのいくつかは在庫ありませんが、その資料にアクセスするためにウェブ ページに掲載されたままであることを注意してください。特定のキットについて支援が必要な場合、サイプレスの[テクニカル サポート](#)に連絡してください。

- QFN CY8C21X34 PSoC デバイスのデバッグ用の [CY3250-21X34QFN](#) ICE ポッド キット
- QFN CY8C24X94 PSoC デバイスのデバッグ用の [CY3250-24X94QFN](#) ICE ポッド キット
- CY8C20236/46A/46AS PSoC デバイスのデバッグ用の [CY3250-20246QFN](#) ICE ポッド キット
- CY8C20336/346A/346AS CapSense PSoC デバイスのデバッグ用の [CY3250-20346QFN](#) ICE ポッド キット
- CY8C20636/646/666A/646AS/666AS CapSense PSoC デバイスのデバッグ用の [CY3250-20666QFN](#) ICE ポッド キット
- CY8C20536/546/566A CapSense PSoC デバイスのデバッグ用の [CY3250-20566](#) ICE ポッド キット
- CY8C20436/46/66/46AS/66AS CapSense PSoC デバイスのデバッグ用の [CY3250-20466QFN](#) ICE ポッド キット
- QFN CY8C20334 PSoC デバイスのデバッグ用の [CY3250-20334QFN](#) ICE ポッド (2)

置き換えの ICE ポッドは、[ここ](#)から入手できます。

AMUXBUS

入出力ピンを複数の内部アナログ信号を接続する PSoC 内のあるアナログ マルチプレクサ バスです。

SmartSense™ 自動チューニング

設計段階後に最適な性能を実現するためにパラメーターを自動的に設定し、システムや製造、環境の変化を連続的に補正する CapSense アルゴリズムです。

ベースライン

センサーの上に人間の指がない場合、Raw カウントの傾向を推定するファームウェア アルゴリズムから生じる値です。ベースラインは、Raw カウントの突然の変化に敏感性が低く、差分カウントを計算するためにリファレンス点を提供します。

ボタンまたはボタン ウィジェット

関連したセンサーを持って、センサーのアクティブ状態または非アクティブ状態（すなわち、2 つだけの状態）を報告するウィジェットです。例えば、センサー上の指のタッチ有りまたはタッチ無しの状態を検出できます。

差分カウント

カウントとベースラインの差分です。差分が負数であるか、またはノイズ閾値未満である場合、差分カウントが常に 0 に設定されます。

静電容量センサー

静電容量の変化によってタッチまたは接近する物体に反応する導電体および基板（プリント基板 (PCB) 上の銅ボタンなど）です。

CapSense®

販売実績で業界をリードするソリューションであるサイプレスのタッチ センシング ユーザー インターフェースのソリューションです。

CapSense メカニカル ボタン リプレースメント (MBR)

メカニカル ボタンを静電容量ボタンに置き換えるためのサイプレスのコンフィギュレーション可能なソリューションです。センサー パラメーターの設定に必要な設計工数を最小限に抑え、ファームウェアの開発も不要です。これらのデバイスは CY8CMBR3XXX および CY8CMBR2XXX ファミリを含んでいます。

重心または重心位置

スライダー分解能の指定した範囲内のスライダー上の指の位置を示す数です。この数は CapSense 重心計算アルゴリズムにより算出されます。

CINTA および CINTB コンデンサ

相互容量センシングモードでの CSX ブロックの動作に必要な 2 つの外部コンデンサです。

補正 IDAC

過剰なセンサー C_P を補正するために CSD により使用されるプログラム可能な定電流源です。この IDAC は、変調 IDAC と違って、CSD ブロックでシグマ-デルタの変調器によって制御されません。

CSD

CapSense シグマ デルタ (CSD) は、サイプレスが特許権を有する、静電容量センシングのアプリケーション用に自己容量を測定する方法です。CSD モードでは、センシング システムは電極の自己容量を測定し、指の存在を識別するために自己容量の変化が検出されます。

CSX

CapSense Crosspoint (CSX) は、静電容量センシングアプリケーションの相互静電容量（相互キャップとも呼ばれる）測定を実行するサイプレス特許取得済みの方法です。CSX モードでは、センシングシステムが 2 つの電極間の静電容量を測定し、静電容量の変化を検出して指の有無を識別します。

デバウンス

タッチが有効になるためにタッチがなければならない連続のスキャンのサンプルの数を定義するパラメーターです。このパラメーターはスプリアス タッチ信号を除去するのに役立ちます。スキャン サンプルの連続したデバウンス数で差分カウントが指の閾値 + ヒステリシスにより大きい場合にのみ、指のタッチが報告されます。

被駆動シールド

耐液性を可能にするために CSD により使用された技術であり、ここで、シールド電極が、センサー スwitching 信号に等しい位相および振幅を持つ信号により駆動されます。

電極

プリント基板、ITO、FPCB 上のパッドや層などの導電材料です。電極は CapSense デバイスのポート ピンに接続され、CapSense センサーとして使用されるか、または CapSense の機能に関連した特定の信号を駆動するために使用されます。

指の閾値

センサーの状態を確定するためにヒステリシスと一緒に使用されるパラメーターです。センサーの状態は、差分カウントが指の閾値 + ヒステリシスを上回る場合、オンとして報告され、差分カウントが指の閾値 - ヒステリシスを下回る場合、オフとして報告されます。

センサー連動

複数のセンサーを連動して、単一のセンサーとしてスキャンする方法です。近接センシング用のセンサーの面積を増大させ、電力消費量を減少するために用いられます。

システムが低消費電力モードにある時に電力を削減するために、すべてのセンサーを個別にスキャンするのではなく、すべてのセンサーを連動して、単一のセンサーとしてスキャンして時間を短縮します。ユーザーがセンサーのいずれかをタッチすると、システムはアクティブ モードに遷移して、アクティブになったセンサーを検出するためにすべてのセンサーを個別にスキャンします。

PSoC はファームウェアによるセンサーの連動をサポートします。すなわち、複数のセンサーをスキャンのために AMUXBUS に同時に接続できます。

ジェスチャー

ジェスチャーはスワイプやピンチ ズームなどのユーザーの行動です。CapSense は事前に定義されたタッチ パターンに基づいて異なるジェスチャーを識別するジェスチャー検出の機能を備えています。CapSense コンポーネントでは、ジェスチャー機能はリニアスライダー、ラジアルスライダー、およびタッチパッド ウィジェットのみによりサポートされます。

ガード センサー

プリント基板上のすべてのセンサーを囲む銅配線であり、ボタン センサーと同じで、液体流を検出するために使用されます。ガード センサーがトリガーされると、ファームウェアは誤ったタッチを回避するために、すべての他のセンサーのスキャンを無効にできます。

ハッチ/ハッチ グランド/ハッチド グランド

静電容量センシングのためにプリント基板を設計する際に、ノイズ耐性を得るために接地した銅面をセンサーの周囲に配置する必要があります。しかし、ベタ グランドを使用すれば、センサーの寄生容量が増加するため、望ましくありません。そのため、グラウンドを特別なハッチ パターンで充填する必要があります。ハッチ パターンは、密接して置かれて、交差してメッシュのように見えるラインを持っており、ラインの幅および 2 本のライン間の間隔は、充填率を決定します。耐液性の場合、このハッチ（シールド電極と呼ばれる）はグラウンドの代わりにシールド信号で駆動されます。

ヒステリシス

システム ノイズに起因してセンサー状態の出力がランダムにトグルすることを回避し、センサーの状態を決定するために指の閾値と一緒に使用されるパラメーターです。[指の閾値](#)をご参照ください。

IDAC (電流出力デジタル-アナログ変換器)

PSoC の内部にあり、CapSense および ADC の動作に使用されるプログラマブルな定電流源です。

耐液性

水滴、液体流や霧が存在する環境でも確実に動作する静電容量センシング システムの能力です。

リニア スライダー

指の物理的な位置 (単一の軸で) を検出するために特定の直線状で配置された複数のセンサーを含むウィジェットです。

低ベースライン リセット

Raw カウントが異常に負のノイズ閾値を下回るスキャン サンプルの最大数を表すパラメーターです。低ベースライン リセット値を超えている場合、ベースラインは現時点の Raw カウントにリセットされます。

手動チューニング

CapSense パラメーターを手動で設定する (または調整する) プロセスです。

マトリックス ボタン

マトリクス状で配置された 2 個以上のセンサーを含んで、垂直方向と水平方向に配置されたセンサーの交点上の人間の指 (タッチ) の存在を検出するために使用されるウィジェットです。

M を水平軸上のセンサーの数と、N を垂直軸上のセンサーの数とすれば、マトリックス ボタン ウィジェットは M + N 本のポートピンのみを使用して合計で M x N 個の交点を監視できます。

CSD センシング方法 (自己容量) を使用する場合、このウィジェットは 1 度に 1 つのみの交差位置で有効なタッチを検出できます。

変調コンデンサ (CMOD)

自己容量センシング モードでの CSD ブロックの動作に必要な外部コンデンサです。

変調器クロック

センサー スキャン中の CSD ブロックからの変調器の出力をサンプリングするために使用されるクロック ソースです。このクロックが Raw カウントのカウンターにも供給されます。スキャン時間 (事前および事後処理時間を除く) は $(2^N - 1) / \text{変調器クロック周波数}$ の式で計算されます (そのうち、N がスキャンの分解能です)。

変調 IDAC

変調 IDAC はプログラム可能な定電流源であり、その出力は CSD ブロック内のシグマ-デルタ変調器の出力によって制御 (オン/オフに) されて、AMUXBUS 電圧を V_{REF} に維持します。この IDAC によって供給される平均電流はセンサー コンデンサが引き出した平均電流に等しいです。

相互容量

ある電極 (例えば、TX) と他の電極 (例えば RX) 間の静電容量は相互容量として知られています。

負のノイズ閾値

負の方向に現れるスプリアス信号から通常のノイズを区別するために使用される閾値です。このパラメーターは、低ベースライン リセット パラメーターと併用されます。

Raw カウントが負のノイズ閾値を超えない (すなわち、ベースラインと Raw カウントの差 (ベースライン - Raw カウント) が負のノイズ閾値未満である) 限り、ベースラインは Raw カウントの変化を追跡するために更新されます。

負の方向でこのようなスプリアス信号をトリガーする可能性があるシナリオは次のとおりです。電源投入時にセンサー上に指が存在する時、センサーの近くに配置された金属の物体を除去する時、耐液性のある CapSense の対応製品を水中から除去する時、や他の急激な環境変化のシナリオです。

ノイズ (CapSense ノイズ)

センサーがオフ状態にある (タッチなし) 時にピークツーピークのカウントとして測定される Raw カウント値の変化です。

ノイズ閾値

センサー用にノイズから信号を識別するために使用されるパラメーターです。Raw カウントからベースラインを引いた値がノイズ閾値より大きい場合、おそらく有効な信号を示しています。差がノイズ閾値より小さい場合、Raw カウントはノイズしか含みません。

オーバーレイ

静電容量センサーをカバーし、タッチ面として機能するプラスチックやガラスなどの非導電性材料です。センサーを備えたプリント基板はオーバーレイの下に直接配置されるか、またはスプリングを介して接続されています。製品のケーシングは多くの場合オーバーレイになります。

寄生容量 (C_P)

寄生容量はプリント基板の配線、センサー パッド、ビアとエアギャップによるセンサー電極の固有容量です。寄生容量は CSD の感度を減らすため、望ましくないものです。

近接センサー

あらゆる物理的な接触なしに近くの物体の存在を検知できるセンサーです。

ラジアル スライダー

指の物理的な位置を検出するために特定の円形の状で配置された複数のセンサーを含むウィジェットです。

Raw カウント

センサーの物理的静電容量を表す CapSense ハードウェア ブロックの未処理のデジタル カウントの出力です。

リフレッシュ間隔

センサーの 2 つの連続スキンの間の時間です。

スキャン分解能

CSD ブロックによって生成される Raw カウントの分解能 (単位はビット) です。

スキャン時間

センサーのスキャンを完了する必要とする時間です。

自己容量

回路のグラウンドと電極間の静電容量です。

感度

センサー静電容量の変化に対応し、カウント/pF で表される raw カウントの変化です。センサーの感度は、基板レイアウト、オーバーレイ特性、センシング方式、およびチューニング パラメーターに依存します。

センス クロック

CSD センシング方式のフロントエンド スイッチキャパシタを実装するためのクロック ソースです。

センサー

[静電容量センサー](#)を参照してください。

センサー自動リセット

システム故障の際、または金属物体がセンサーの近くに連続的に存在する際に、センサーが誤ったタッチ状態を無期限に報告してしまうことを防ぐための設定です。

センサー自動リセット機能が有効になった場合、ベースラインは差分カウントがノイズ閾値を超えても常時更新されます。これはセンサーが無期限の ON 状態を報告しないように防ぎます。センサー自動リセットが無効化されていると、ベースラインは差分カウントがノイズ閾値を下回った場合にのみ更新されます。

センサー連結

センサー連動を参照してください。

シールド電極

センサーの周囲を覆う銅トレースで水分による誤タッチを防止します。シールド電極は CSD ブロックからシールド信号出力によって駆動されます。被駆動シールドを参照してください。

シールド タンク コンデンサ (C_{SH})

外付けオプション コンデンサ (C_{SH} タンク コンデンサ) は、高い寄生容量を持つ大規模なシールド層が存在する場合、CSD シールドの駆動能力を向上するために使用されます。

信号 (CapSense 信号)

差分カウントは信号とも呼ばれます。差分カウントを参照してください。

信号対雑音比 (SNR)

タッチした時のセンサーの信号とタッチしない時のセンサーのノイズ信号との比率です。

スライダー分解能

スライダーが分解された指の位置の総数を定義するパラメーターです。

タッチパッド

特定の水平と垂直な様式で配置された複数のセンサーからなり、タッチの X および Y 位置を検出するウィジェットです。

トラックパッド

タッチパッドを参照してください。

チューニング

CapSense の動作に必要な様々なハードウェアおよびソフトウェアまたは閾値パラメーターの最適値を決定するプロセスです。

V_{REF}

PSoC の内部にプログラマブルな電圧リファレンス ブロックは CapSense および ADC 動作に使用されます。

ウィジェット

単一センサーまたは同様のセンサー グループで構成される CapSense コンポーネント内のユーザー インターフェース要素です。ボタン、近接センサー、リニア スライダー、ラジアル スライダー、マトリックス ボタン、およびタッチパッドはサポートしたウィジェットです。

改訂履歴



改訂履歴

文書名: AN64846 - CapSense®入門

文書番号: 001-92229

版	発行日	変更内容
**	04/21/2014	これは英語版 001-64846 Rev. *M を翻訳した日本語版 001-92229 Rev. **です。
*A	01/23/2015	これは英語版 001-64846 Rev. *O を翻訳した日本語版 001-92229 Rev. *A です。
*B	06/30/2015	これは英語版 001-64846 Rev. *Q を翻訳した日本語版 001-92229 Rev. *B です。
*C	02/25/2016	これは英語版 001-64846 Rev. *S を翻訳した日本語版 001-92229 Rev. *C です。
*D	04/27/2017	更新されたロゴと著作権
*E	12/25/2019	これは英語版 001-64846 Rev. *X を翻訳した日本語版 001-92229 Rev. *E です。
*F	01/28/2020	119 ページのフッタの Typo を修正。
*G	11/30/2020	これは英語版 001-64846 Rev. *Y を翻訳した日本語版 001-92229 Rev. *G です。