

中性子の SER 加速試験と地上における故障率の計算

作成者: Nayan Patel

関連プロジェクト: なし

関連製品ファミリ: CY7Cxxxxx

ソフトウェアバージョン: 非該当

関連アプリケーションノート: なし

改善する提案があれば、ご意見を送信してください: [ここをクリック](#)

このアプリケーション ノートでは、サイプレスの SRAM デバイスの認定の際に適用されている中性子の SER 加速試験手順と試験条件について説明します。ここでは同期式 SRAM、非同期式 SRAM、More Battery Life™ MoBL® SRAM、および不揮発性 SRAM (nvSRAM) について説明しますが、これらの SRAM のソフト エラー率 (SER) のデータについては触れません。同期式 SRAM について中性子による加速試験で得られた故障率は、個々のデータシートに示されています。その他の製品ファミリの SER データは[サイプレス カスタマーサービス](#)に要求することで入手できます。

はじめに

地球の大気は、宇宙から来る各種の原子、原子核、放射線を受け取っています。「soft fails (ソフト故障)」は、放射線の影響によるデジタル情報の自発的な(かつ一時的な)変化を示しています。全ての種類の放射線の中で、高エネルギーの宇宙線中性子が今日の電子機器に最も被害を引き起こすことが報告されています。地球の大気に衝突するこれら宇宙線の起源は、太陽 (エネルギーは最大 1GeV) か等方性を持った銀河系由来粒子 (エネルギー>108 GeV) のいずれかです。これら粒子の流束(フラックス)は、標高と地理的な位置に依存します。これら高エネルギー中性子は、半導体基板内でエネルギーの破裂を起こし、最も支配的なソフト エラー源となります。

表 1 では、どこで SRAM デバイス ファミリのソフトエラー率 (SER) の データを入手できるか示しています。

表 1. 様々な SRAM ファミリの SER データ

SRAM 製品	技術	SER、SEL データが記載されている所
同期式 SRAM	90nm、65nm	データシート
同期式 SRAM	150nm、300nm、400nm	テクニカル サポートに問い合わせ
非同期式 SRAM とその他の SRAM	全てのノード	テクニカル サポートに問い合わせ

SER の不良メカニズム

図 1 と図 2 では、SRAM におけるソフトエラーの影響を示しています。

図 1. CMOS SRAM の部分の断面

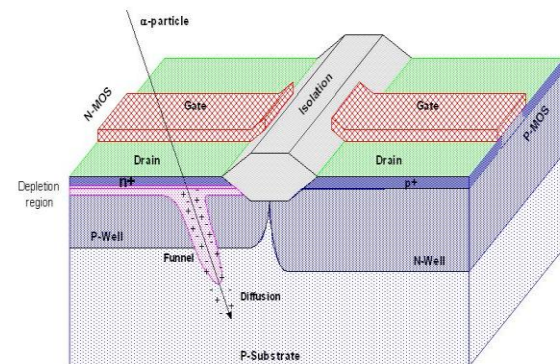


図 2. 6T SRAM セルへの端子の衝突による影響

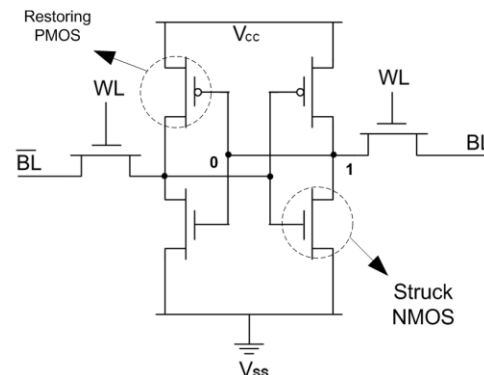


図 2 は、SRAM 内に、粒子が電子-正孔対を直接生成したり (アルファ粒子)、間接的に生成したりする (大量の電荷を一度に生成する高エネルギー中性子) 事象を表しています。空乏層領域内の電界により電荷が接合部により集められ、粒子に衝突された側の MOS 素子 (NMOS) 内に電流異常が生じます。電荷を回復させる側の MOS (PMOS) はバランスを取ろうとしますが、電流駆動能力が有限で、チャネルコンダクタンスがあるために、MOS のドレイン部で電圧異常が引き起こされます。この過渡電圧パルスがセルの閾値電荷の値以上になると、格納されているデータが反転します。

定義

SER は、デバイスが故障する確率として定義されます。通常、それは 10^9 時間当たりの故障数を意味する、時間あたりの故障率 (FIT) の単位で表されます。以下は、シングル イベント効果 (SEE) による主要な現象とそれらについての定義の一覧表です。

- **物理的シングルビット アップセット (PSBU):** この故障タイプは、メモリ アレイ内の 1 つのメモリセルの故障を引き起こす 1 個の粒子に関係しています。
- **物理マルチビット アップセット (PMBU):** この故障タイプは、物理メモリ アレイ内の 1 個以上のメモリセルの故障を引き起こす 1 個以上の粒子に関係しています。それに反して、マルチセル アップセット (MCU) は、イベントだけを記述し、いくつかのビットが反転するかについてはそれ以上示しません。この故障タイプは状態が変わる物理メモリ アレイ内の 1 つ以上のセルに関係しています。これは、粒子に応じて、2 百ビットから数百ビット関係することがあります。
- **論理シングルビット アップセット (LSBU):** これは、シングル イベント (中性子がデバイスに衝突) に起因して故障になったデータワード内のメモリ ビット数を示します。LSBU は、アプリケーション レベルから見られたデバイスの真の故障率を表します。
- **論理マルチビットのアップセット (LMBU):** これは、2 つ以上のビットが単一事象によりデータワードで故障したことを示します。SECDED ECC アルゴリズムは LMBU イベントを修正することができません。
- **シングル イベント ラッチアップ (SEL):** SEL は 1 個の放射線粒子により発生する回路のラッチアップです。SEL は、デバイスへの永久的損傷を引き起こすこともあるし、引き起こさないこともあります。通常の動作を再開するためには、デバイスの電源を切断し、再投入する必要があります。

次の節では、大気中の中性子に対してメモリ デバイスを認定するために、サイプレスが行った試験と分析について詳しく説明します。

試験方法

サイプレスは、すべてのプロセス技術とアーキテクチャに対して、中性子による SER 加速試験を実施します。これらの試験は、IRoC テクノロジー (フランス) または JD インストルメント (米国) のいずれかと共同で実施し、ソフトウェア測定分野における業界の専門家を関与させています。中性子関連試験は、ロスアラモス (米国)、TRIUMF (カナダ)、TSL (スウェーデン) で十分に校正された中性子ビーム施設で行われています。サイプレスの出荷したメモリ デバイスが全て、実際に試験されるわけではありません。一般的に、所与のアーキテクチャの容量が最大のデバイスが試験されます。FIT 率は、アーキテクチャのメモリセルは同一という仮定のもとに、ファミリの残りのデバイスに適用されます。

サイプレスは、ダイナミックな中性子による SER 加速試験に最先端のテスト アルゴリズムを使用しています。アルゴリズムは、SER、SEL イベントなど様々な SEE 現象を識別、分離し、故障のあるアドレスを記録します。図 3 と図 4 で実験装備について説明します。

異なるロットから選ばれた最大 6 つのデバイスの組は、PCB 上に搭載され、中性子ビーム施設において中性子粒子によって一斉に照射を受けます。照射中に、メモリ デバイスは連続的に読み出され、書き込まれます。試験用基板は、正確な遮蔽係数を抽出するために、フラックス校正板により挟まれています。中性子フルエンス (流束) は、薄膜絶縁破壊カウンタ (TFBC) モニタと電離箱を使って測定されます。TFBC モニタは絶対測定で校正されます。電離箱は TFBC モニタで校正されます。フルエンス (流束) は、電離箱のパルスをカウントし、比例係数を適用することによって得られます。この中性子フルエンス (流束) は、その後、故障数をニューヨーク市 (NYC) での FIT 率に、率に応じて減らすために、使用されます。中性子による加速試験の詳細は、JEDEC 規格 [JESD89A](#) (2006 年 1 月発行) に記載されています。

図 3. 加速試験の一般的な実験装置

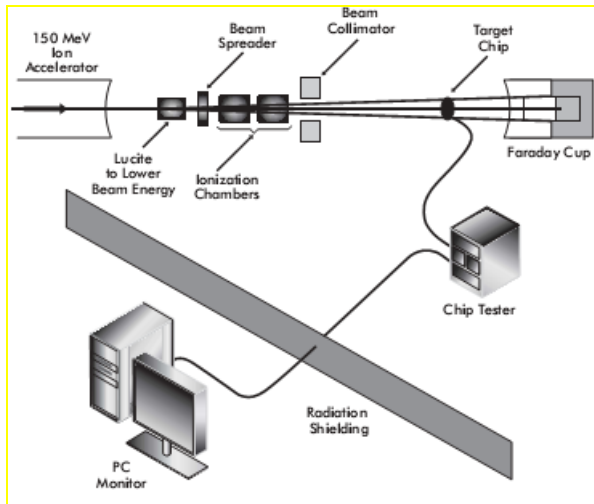


図 4. 校正基板の間に挟まれた試験用基板の写真



テスト条件

試験条件 (表 2) はすべてのフィールドの動作条件下でメモリデバイスを試験するために慎重に選択されます。

表 2. 一般的な中性子実験条件の概要

試験項目	例
施設	TSL, TRIUMF, LANSCE
デバイスの部品番号	CY7C1513AV18
パッケージタイプ	165 BGA
デバイス数	6
電圧範囲	1.7V, 1.8V, 1.9V
温度範囲	25°C, 85°C, 125°C
パターン	CHB, ALL0, ALL1
方向	0°
サイクル時間	50 ナノ秒

温度: 故障率が温度とともに変化するため、温度に応じた SER 感度は、非常に重要なパラメータです。中性子試験中には少なくとも 2 点での温度が適用されます。一般的に、それらの温度は室温と 85°C です。JEDEC は、SEL イベントは高温でデバイスを試験することを勧めています。サイプレスでは、データシートに記載されている温度範囲全体にわたってデバイスを試験します。同期式 SRAM のデータシートには、室温での SER FIT 率と最高温度での SEL の FIT 率が含まれています。次の式により、室内温度と最高温度の間の温度に応じて LSBU 故障率の計算が可能です。

- 90nm SRAM 技術: 同期式, QDR®-II, QDR-II+

$$LSBU[T^{\circ}C] = LSBU[25^{\circ}C] + 1.03 \cdot (T - 25)$$
- 65 nm SRAM 技術: QDR-II, QDR-II+

$$LSBU[T^{\circ}C] = LSBU[25^{\circ}C] + 0.39 \cdot (T - 25)$$

上記の式では、高温での動作温度に対応した Fit 率の調整ができます。上記の温度は周囲温度であることに注意してください。

試験パターン: 試験パターンは通常、その試験場所のテスターの制約により制限されています。標準試験パターンは以下のとおりです:

- (1) チェッカー盤
- (2) 全て「0」
- (3) 全て「1」
- (4) チェッカーパターンの逆パターン

電圧: SER/SEL の故障率は電源電圧に依存しているため、サイプレスは、データシートに規定された V_{CC} の範囲の全体にわたってデバイスを試験します。サイプレスのほぼ全ての SRAM デバイスは、内部で安定化されているため、外部電圧は、故障率の面で重大な差を発生させません。

周波数: メモリ デバイスのデータシートに示しているように試験は最適な試験周波数で行われます。実際のテスト周波数は、試験装置によって制限されているため、標準テスト周波数は 10 から 30MHz までです。

中性子ビームの種類

2 種のビームが中性子による SER 加速試験に使用されます。それらは、準単色中性子線 (QMN) と核破砕中性子線 (または全波長域) です。

QMN ビーム

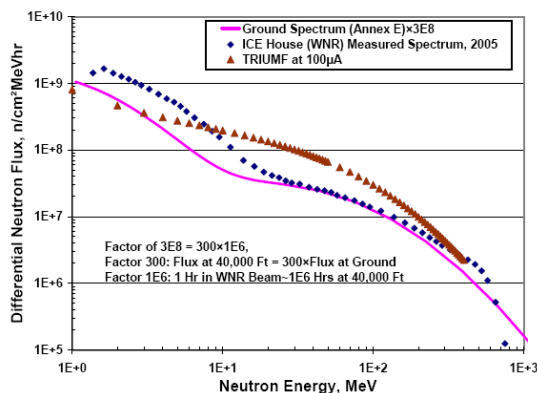
QMN ビームは、特定 スペクトル エネルギーでの中性子からなります。単色ビームは、地上中性子束にできるだけ近いエネルギー積分に調整するのに有利です。しかし、エネルギー レベル毎に試験するため、スペクトル全体にわたって試験するのに非常に時間がかかります。JESD89A (P.44) は、中性子による故障率を正確に推定するための測定は、少なくとも 4 つの異なるエネルギー レベルを用いて、4 箇所のデータポイントで

行われたことを規定しています。スウェーデンのウプサラ大学のスベドベリ ラボ (TSL) での単色中性子ビームでの試験は、一般的に 20MeV、50MeV、100MeV、および 180MeV のエネルギーで実施されます。

核破碎中性子線ビーム

核破碎中性子線ビームは、中性子が中性子スペクトルの全エネルギーに広がった単一ビームです。20MeV と 250 MeV の間の中性子が第一の関心の的です。サイプレスがメモリ デバイスを認定するのに使用しているいくつかのフルスペクトルの中性子ビームはロス アラモス中性子科学センター (LANSCE)、バンクーバー (カナダ) における TRIUMF、ウプサラ (スウェーデン) の TSL での厚いターゲット (ANITA) から発射された大気類似中性子ビームです。LANSCE と ANITA においての中性子ビームは一般的に、中性子の通常のフルエンス (流束量) よりも強く、取得した FIT 率は QMN の FIT 率よりも約 45 から 70 パーセント高くなっています。図 5 に、地上グラウンド スペクトルに対する中性子スペクトルの比較を示します。

図 5. TRIUMF、LANSCE においてのスペクトルと地上スペクトルとの比較



(出所: JESD89A、39 ページ)

FIT 率の計算

通常、SER は FIT 単位で表されます。1FIT はデバイスの 10^9 時間あたりに 1 件の故障を意味します。異なる容量に対して SER を統一するために、全てのデバイスの SER を FITs/Mb または FIT/ビットの単位で表すのは常に良い方法です。さらに、中性子フラックスは、位置と標高に応じて変化するため、JESD89A はニューヨークでの海面がすべての SER FIT 率の基準点であることを指定しています。サイプレスは、JESD89A に概説されているように FIT 率算出手順にきちんと従っています。

信頼限界

この種の試験では、実験者がいつ実験を終了すべきか判定できるように、信頼限界を、観察されたイベント数の関数として計

算することが常識です。JESD89A によれば、これらの試験から得られた故障率に対して 95%信頼限界を計算するために、ガンマ関数の特別な場合であるカイニ乗統計が使用されます。信頼区間を計算する詳細手順は JESD89A で説明されています。SEL、LMBU 測定などのように、故障パラメータ が極端に低い場合は、カイニ乗統計の特別な形が適用されます。95%信頼限界は以下の式で計算されます。

$$LMBU(95\%CL) = \chi^2(0.025, 2) / (2 * Mbit.hrs * 1e^{-9})$$

...M ビット時間は以下のように計算できます:

$$Mbit.hrs = \frac{TotalNeutronFluence}{NYCNeutronFlux} * Density$$

TotalNeutronFluence は、試験実施過程 (総フルエンス) で試験された全てのデバイスが暴露された中性子量を表します。FIT 率は、その後 12 neutrons/cm² hr と仮定された、ニューヨークのフラックス条件にスケーリングされます。

ユーザーは、同じ式を使用して SEL の 95%信頼水準を計算することができます。中性子照射 (フルエンス) がより強くなる、またはより多量のデバイスに対して試験する場合、信頼度はより高くなります。

サイプレスのデータシートまたは LMBU と SEL のパラメータの中性子ソフトウェア耐性の SEL 報告で指定された MAX FIT 率の値は、前述の式を使用して得られた理論上の限界値です。実際 LMBU または SEL イベントは中性子線での加速試験中に観察されません。全試験実施過程において、デバイスは一般的に、2~3 E9 neutrons/cm² に暴露されます。これは、ニューヨークで 10,000 年以上にわたる中性子線への暴露を意味しています。

要約

宇宙線から発生する高エネルギー中性子はソフトウェアの最も主要な原因です。サイプレスは、故障率を正確に測定し、定量化するための最先端の方法論に従っています。SER 故障メカニズムと特定 SRAM のソフトウェア率関連知識を理解することは、システムをより適切に設計するのに役立ちます。

著者について

氏名:	Nayan Patel
役職:	技術開発エンジニア
経歴:	Nayan Patel は、インド科学大学で MSCI の学位を取得

変更履歴

文書名: 加速中性子の SER 試験と地上故障率の計算 – AN54908

文書番号: 001-92733

版	ECN	改版者	発行日	変更内容
**	4395706	HZEN	06/12/2014	これは英語版 001-54908 Rev. *B を翻訳した日本語版 Rev. **です。

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーションページ](#)をご覧ください。

製品

車載用	cypress.com/go/automotive
クロック & バッファ	cypress.com/go/clocks
インターフェース	cypress.com/go/interface
照明 & 電源管理	cypress.com/go/powerpsoc cypress.com/go/plc
メモリ	cypress.com/go/memory
PSoC	cypress.com/go/psoc
タッチセンシング	cypress.com/go/touch
USB コントローラ	cypress.com/go/usb
ワイヤレス/RF	cypress.com/go/wireless

PSoC[®]ソリューション

psoc.cypress.com/solutions
PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

[コミュニティ](#) | [フォーラム](#) | [ブログ](#) | [ビデオ](#) | [トレーニング](#)

テクニカル サポート

cypress.com/go/support

MoBL, QDR, および PSoC はサイプレス セミコンダクタ社の登録商標で、More Battery Life は同社の商標です。本書で言及するその他すべての商標または登録商標は、各社の所有物です。



Cypress Semiconductor Phone : 408-943-2600
198 Champion Court Fax : 408-943-4730
San Jose, CA 95134-1709 Website : www.cypress.com

© Cypress Semiconductor Corporation, 2009–2014. 本文書に記載される情報は、予告なく変更される場合があります。Cypress Semiconductor Corporation (サイプレス セミコンダクタ社)は、サイプレス製品に組み込まれた回路以外のいかなる回路を使用することに対して一切の責任を負いません。サイプレス セミコンダクタ社は、特許またはその他の権利に基づくライセンスを譲渡することも、または含意することはありません。サイプレス製品は、サイプレスとの書面による合意に基づくものでない限り、医療、生命維持、救命、重要な管理、または安全の用途のために使用することを保証するものではなく、また使用することを意図したものでもありません。さらにサイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

このソースコード (ソフトウェアおよび/またはファームウェア) はサイプレス セミコンダクタ社 (以下「サイプレス」) が所有し、全世界の特許権保護 (米国およびその他の国)、米国の著作権法ならびに国際協定の条項により保護され、かつそれらに従います。サイプレスが本書面によりライセンシーに付与するライセンスは、個人的、非独占的かつ譲渡不能のライセンスであり、適用される契約で指定されたサイプレスの集積回路と併用されるライセンシーの製品のみをサポートするカスタムソフトウェアおよび/またはカスタム ファームウェアを作成する目的に限り、サイプレスのソースコードの派生著作物をコピー、使用、変更そして作成するためのライセンス、ならびにサイプレスのソースコードおよび派生著作物をコンパイルするためのライセンスです。上記で指定された場合を除き、サイプレスの書面による明示的な許可なくして本ソースコードを複製、変更、変換、コンパイル、または表示することは全て禁止します。

免責事項: サイプレスは、明示的または黙示的を問わず、本資料に関するいかなる種類の保証も行いません。これには、商品性または特定目的への適合性の黙示的な保証が含まれますが、これに限定されません。サイプレスは、本文書に記載される資料に対して今後予告なく変更を加える権利を留保します。サイプレスは、本文書に記載されるいかなる製品または回路を適用または使用したことによって生ずるいかなる責任も負いません。サイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

ソフトウェアの使用は、適用されるサイプレス ソフトウェア ライセンス契約によって制限され、かつ制約される場合があります。