

## サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

## 文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

## 注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

## OTP メモリプログラミングと NVRAM 開発 - CYW8X373

著者: DK Chen

関連製品ファミリ: CYW8X373

このアプリケーションノートでは、新しいボードデザインのテスト、NVRAM 値の最適、PCIe または SDIO のホストインターフェースを使用した CYW8X373 デバイスのワンタイムプログラマブル (OTP) 不揮発性メモリのプログラミングに使用される *nvrn.txt* ファイルの作成方法について説明します。

### 目次

1 はじめに .....	1	5 OTP メモリのプログラミング .....	14
1.1 IoT リソース .....	1	5.1 OTP メモリへの基本パラメーターのプログラミング .....	14
2 OTP メモリプログラミングの考慮事項 .....	1	5.2 OTP バイナリマップの作成と編集 .....	20
3 NVRAM コンテンツ開発およびメモリプログラミングフロー .....	2	6 iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング .....	23
4 nvrn.txt ファイルのカスタマイズ .....	4	6.1 OTP メモリのプログラミング .....	24
4.1 nvrn.txt ファイルテンプレートの使用 .....	4	7 CYW8X373 OTP BD アドレスのプログラミング .....	28
4.2 nvrn.txt ファイルの編集 .....	13	改訂履歴 .....	29
4.3 nvrn.txt ファイルのファイナライズ .....	13		

## 1 はじめに

サイプレス CYW8X373 は、組込みおよび IoT アプリケーション向けのシングルチップ IEEE 802.11a/b/g/n/ac + BT 5.0 デバイスです。デバイスの WLAN セクションに OTP 不揮発性メモリが含まれており、PCIe ヘッダー、製品 ID、メーカーID、MAC アドレスなどのボード固有の情報を保存します。内部ヘッダー情報を除いて、最大 768 バイトのユーザーアクセス可能な OTP メモリが CYW8X373 で WLAN 情報に利用できます。このアプリケーションノートは、PCIe および SDIO ホストインターフェースの両方の OTP プログラミング情報を提供します。

OTP メモリの内容は、編集可能な NVRAM ファイル (*nvrn.txt* ファイル) とともに、CYW8X373 を初期化および構成するために WLAN デバイスドライバーによって使用されるすべての構成情報を提供します。

### 1.1 IoT リソース

サイプレスは、<http://www.cypress.com/internet-things-iot> で豊富なデータを提供しており、設計に適した IoT デバイスを選択し、デバイスを設計にすばやく効果的に統合するのに役立ちます。サイプレスは、技術ドキュメント、回路図、製品の部品表、PCB レイアウト情報、ソフトウェアアップデートなど、幅広い情報へのアクセスを提供します。お客様は、サイプレスサポートコミュニティ Web サイト (<http://community.cypress.com/>) から技術ドキュメントとソフトウェアを入手できます。

## 2 OTP メモリプログラミングの考慮事項

組込み設計では、ホストとデバイスは恒久的に接続されます。これは通常、ハードワイヤード PCIe または SDIO インターフェースを使用して行われます。OTP メモリにプログラムする必要がある唯一のエントリは、PCIe または SDIO ヘッダーです。これは、ファームウェアと NVRAM がダウンロードされる前に読み出される特定の PCIe または SDIO 機能設定 (低電力の L1 サブステートなど) があるためです。これらの設定を適切に設定するには、PCIe または SDIO ヘッダーを OTP メモリにプログラムする必要があります。

PCIe または SDIO ヘッダー以外のすべての NVRAM パラメーターは、OTP メモリではなくホストの不揮発性メモリに保存できます。さまざまなホストにインストールできる非組み込みデバイスの場合、OTP メモリをプログラムすることで、一意の MAC アドレスを保護することや、最大出力電力などの電力制御パラメーターをエンドユーザーが変更することを防げます。

プログラムされていないデバイスのすべての OTP ビットの初期状態は 0 です。個々のビットは 1 に設定できますが、1 度設定すると、ビットを 0 にリセットできません。PCIe または SDIO ドライバーで提供される w1 コマンドを使用して、OTP アレイ全体を 1 回の書き込みサイクルでプログラムできます。別の方法として、複数の書き込みサイクルを使用して、特定のフィールドを選択的にプログラムできます。ただし、各プログラミングサイクル中に 0 状態にあるビットのみを 1 状態に設定できます。

OTP プログラミングプロセスは元に戻すことができないため、OTP メモリにパラメーターをプログラミングする前に、すべての NVRAM パラメーターを確定することを推奨します。編集可能な *nvr.am.txt* ファイルのみを使用して、ボードとモジュールをテストします。

ドライバーは *nvr.am.txt* ファイルに保存されているパラメーターをオンチップ RAM にロードします。これにより、OTP メモリが PCIe または SDIO ヘッダーでのみプログラムされている場合でも、チップをテストできます。この方法では、ボードのテスト中に RF コンポーネントを調整し、*nvr.am.txt* ファイルの異なるバージョンを使用して重要なパラメーターを変更できます。オプションで、開発中にボードをテストする前に、ボードタイプや MAC アドレスなどのいくつかの基本的なパラメーターを OTP メモリにプログラムできます。

**Note:** パラメーターがオンチップ OTP メモリと *nvr.am.txt* ファイルの両方に存在する場合、OTP メモリの値が *nvr.am.txt* ファイルの値よりも優先されます。

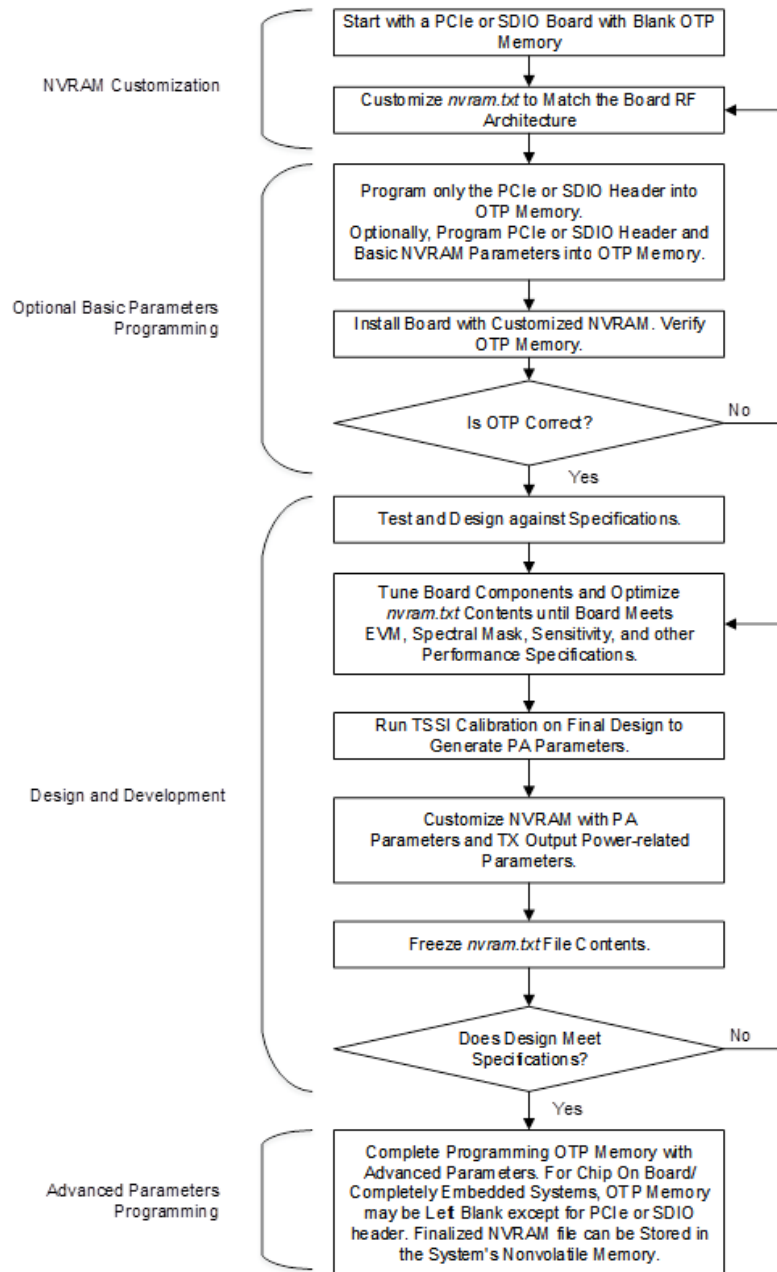
**Note:** OTP メモリのプログラミングプロセスは不可逆的です。サイプレスは、編集可能な *nvr.am.txt* ファイルで提供されるパラメーターを使用してボード上で開発を実施することを強く推奨します。*nvr.am.txt* ファイルの内容が検証され、ファイルが本番用に確定されるまで、OTP メモリをプログラムしないでください。これに対する 1 つの例外は、PCIe または SDIO ヘッダーです。これは、完全な PCIe または SDIO 機能のために OTP メモリにプログラムする必要があります。

### 3 NVRAM コンテンツ開発およびメモリプログラミングフロー

図 1 は、*nvr.am.txt* ファイルのコンテンツ開発と OTP メモリプログラミングフローを示しています。*nvr.am.txt* ファイルのパラメーターは、基本 (表 3 を参照) と詳細 (表 2 を参照) のカテゴリーに分類できます。

**Note:** 製品開発段階では、図 1 に示す NVRAM 開発と OTP プログラミングフローを、より少ないボード/モジュールで実行してください。このプロセスが完了し、*nvr.am.txt* ファイルと OTP メモリファイルの製品版が製品での使用が承認されると、各製造元が定義した大量生産のプログラミングを開始できます。

図 1. OTP メモリの NVRAM 開発およびプログラミングフロー



## 4 nvram.txt ファイルのカスタマイズ

ここでは、OTP メモリプログラミング用の *nvram.txt* ファイルのカスタマイズ、編集、およびファイナライズについて説明します。

### 4.1 nvram.txt ファイルテンプレートの使用

各リファレンスボードデザインについて、サイプレスは特定のボードデザイン用の *nvram.txt* ファイルを提供します。通常、ファイルの名前は、サポートするボードに従って付けられます (たとえば、cyw989373wlpd.txt)。

*nvram.txt* ファイルは、リファレンスボードデザインパッケージまたはドライバリリースに含まれている場合があります。ファイルの最新バージョンは、[サイプレス開発者コミュニティ](#) からダウンロードできます。

表 1 に、デュアルバンド 802.11ac PCIe または SDIO リファレンスデザインボードに共通の一般的な *nvram.txt* ファイルのパラメーターのリストを示します。

*nvram.txt* ファイルのパラメーターは、特定の順序で入力する必要はありません。

**Note:** 表 1 にリストされているパラメーターは、サイプレスによって使用および指定されており、サイプレスによってのみ変更される必要があります。お客様の設計は、開発プロセスの早い段階でサイプレスによってレビューされることが重要です。表 1 の一部のパラメーターは、お客様の設計とそれが導出されたサイプレスリファレンスデザインの RF フロントエンドの違いに対応するために、サイプレスで変更する必要がある場合があります。

表 1. サイプレス固有の NVRAM パラメーター

NVRAM パラメーター	データの例	説明
sromrev	11	802.11ac チップの SROM リビジョン
boardtype	0x84a	これは、同様のサイプレスリファレンスボードデザインからコピーする必要がある重要なパラメーターです。
tssipos2g	1	これは、TSSIに2.4 GHzの正の勾配があるかどうかを表します。CYW8X373の場合、値を1に設定します。
tssipos5g	1	これは、TSSIに5 GHzの正の勾配があるかどうかを表します。CYW8X373の場合、値を1に設定します。
rxchain	1	これは、rxパス (ビットマスク) の数を指定します。CYW8X373の場合、値を1に設定します。
txchain	1	これは、txパス (ビットマスク) の数を指定します。CYW8X373の場合、値を1に設定します。
venid	0x14e4	PCIベンダーID
devid	0x4418	チップID、CYW8X373
manfid	0x2d0	製造メーカーID
nocrc	1	ファームウェアのロード時にCRCエラーを確認する
boardflags boardflags2 boardflags3	0x00000001 0x00000000 0x48202100	電源トポロジー、外部コンポーネント (iPA/iLNA または ePA/eLNA)などを定義するボード構成フラグ
tworangetssi2g tworangetssi5g	0 0	2.4iPA チップがサポートする GHz および 5 GHz TSSI デュアル電力範囲フラグ
xtalfreq	37400	基準発振器周波数を kHz で表します。「37400」は 37.4 MHz を表します
extpagain2g	2	2.4 GHz外部PAをサポートします。iPAボードには2を使用し、ePAボードには0を使用します。
extpagain5g	2	5 GHz外部PAをサポートします。iPAボードには2を使用し、ePAボードには0を使用します。
aa2g, aa5g	1	2.4 GHzおよび5 GHzで使用可能なアンテナの数 それぞれビットマップされたバイナリ形式のバンド： <ul style="list-style-type: none"> <li>1 = 01b (アンテナ1本)</li> <li>3 = 11b (2アンテナの場合)</li> </ul>
subband5gver	0x4	5 GHzサブバンド割り当てを定義します

NVRAM パラメーター	データの例	説明
tempthresh	105	このパラメーターはサイプレス内部でのみ使用されます <b>注:</b> 変更しないでください。
temps_tx duty_lowlimit	0	このパラメーターはサイプレス内部でのみ使用されます <b>注:</b> 変更しないでください。
phycal_tempdelta	15	このパラメーターはサイプレス内部でのみ使用されます <b>注:</b> 変更しないでください。
temps_period	1	このパラメーターはサイプレス内部でのみ使用されます <b>注:</b> 変更しないでください。
temps_hysteresis	20	このパラメーターはサイプレス内部でのみ使用されます <b>注:</b> 変更しないでください。
AvVmid_c0	1, 115, 1, 120, 1, 120, 1, 120, 1, 120	このパラメーターはサイプレス内部でのみ使用されます。 <b>注:</b> 変更しないでください。
swctrlmap_2g, swctrlmap_5g, swctrlmapext_2g/5g	0x00000010, 0x00000050, 0x00000000, 0x00000000	外部 2.4 GHz および 5 GHz FEM (フロントエンドモジュール) または TR-SW を制御する方法について説明します。

表 2 に示す設計変数は、ボードまたはモジュールのテストを開始する前に確認する必要があります。開発段階では、提供されている *nvrn.txt* ファイルに含まれているデフォルトのパワーアンプ (PA) パラメーターから始めます。PA パラメーターは、最終的にはサイプレスの送信信号強度インジケータ (TSSI) キャリブレーションツールを使用して最適化されます。

表 2 のパラメーターは、通常、ボード固有またはモジュール設計ごとに調整する必要があります。これは完全なリストではありません。サイプレスは、ドライバーの RF パフォーマンス関連の属性を制御するために、いつでもパラメーターを追加できます。ボードのカスタマイズ作業を開始する前に、リファレンスデザインの *nvrn.txt* ファイルの最新バージョンをサイプレスに常に確認してください。

**Note:** 予期しない動作結果を回避するには、NVRAM パラメーターを追加する前に、テクニカルサポートの担当者に連絡してください。

表 2. カスタマイズが必要な NVRAM パラメーター

NVRAM パラメーター	データの例	説明
boardrev	0x1107	WLAN ドライバーが使用するボードリビジョン。 例: 0x1107 は P107 に変換されます 0x1203 は P203 に変換されます
ccode	0	規制の国コード。ロードする規制テーブルを指定します。 <b>注:</b> ccode パラメーターと regrev パラメーターと一緒に使用して、国固有の規制要件を満たすために必要な電力とその他の制限を設定します。
regrev	0	規制で使用する規制改訂コード。ロードする規制テーブルを指定します。 <b>注:</b> ccode パラメーターと regrev パラメーターと一緒に使用して、国固有の規制要件を満たすために必要な電力とその他の制限を設定します。
rxgains2gtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (2.4 GHz の場合) を使用する場合は、1 に設定します。
rxgains5gtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。 低サブバンドに適用されます。
rxgains5gmtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。 中間サブバンドに適用されます。

NVRAM パラメーター	データの例	説明
rxgains5ghtrelnabypa0	1	この変数は、送信時に TR スイッチの代わりに外部 LNA バイパスを使用するかどうかを示します。外部 LNA バイパス (5 GHz 用) を使用する場合は、1 に設定します。 高/ X1 サブバンドに適用されます。
rxgains2gelnagaina0	3	この変数は、2.4 GHz eLNA ゲインを定義します。 ゲイン (dB) = $2 \times \text{rxgains2gelnagaina0} + 6$ 。 $\text{rxgains2gelnagaina0} = 3$ の場合、ゲインは 12 dB です。
rxgains2gtrisoa0	6	この変数は、 送信時 TR スイッチ。 アイソレーション (dB) = $2 \times \text{rxgains2gtrisoa0} + 8$ 。 $\text{rxgains2gtrisoa0} = 6$ の場合、アイソレーションは 20 dB です。
rxgains5gelnagaina0	3	この変数は、5 GHz、低サブバンド、eLNA ゲインを定義します。 ゲイン (dB) = $2 \times \text{rxgains5gelnagaina0} + 6$ 。 $\text{rxgains5gelnagaina0} = 3$ の場合、ゲインは 12 dB です。
rxgains5gtrisoa0	6	この変数は、5 GHz の低サブバンド分離を定義します 送信時に TR スイッチによって提供されます。 アイソレーション (dB) = $2 \times \text{rxgains5gtrisoa0} + 8$ 。 $\text{rxgains5gtrisoa0} = 6$ の場合、アイソレーションは 20 dB です。
rxgains5gmelnagaina0	3	この変数は、5 GHz、中間サブバンド、eLNA ゲインを定義します。 ゲイン (dB) = $2 \times \text{rxgains5gmelnagaina0} + 6$ 。 $\text{rxgains5gmelnagaina0} = 3$ の場合、ゲインは 12 dB です。
rxgains5gmtrisoa0	6	この変数は、5 GHz の中間サブバンド分離を定義します 送信時に TR スイッチによって提供されます。 アイソレーション (dB) = $2 \times \text{rxgains5gmtrisoa0} + 8$ 。 $\text{rxgains5gmtrisoa0} = 6$ の場合、アイソレーションは 20 dB です。
rxgains5ghelnagaina0	3	この変数は、5 GHz、高/ X1 サブバンド、eLNA ゲインを定義します。 ゲイン (dB) = $2 \times \text{rxgains5ghelnagaina0} + 6$ 。 $\text{rxgains5ghelnagaina0} = 3$ の場合、ゲインは 12 dB です。
rxgains5ghtrisoa0	6	この変数は、5 GHz の高/ X1 サブバンド分離を定義します 送信時に TR スイッチによって提供されます。 アイソレーション (dB) = $2 \times \text{rxgains5ghtrisoa0} + 8$ 。 $\text{rxgains5ghtrisoa0} = 6$ の場合、アイソレーションは 20 dB です。
agbg0, aga0	0x7f	16 進数をに変換することにより定義されるアンテナゲイン (dBi) 8 ビットバイナリ : (agba0 : 2.4 GHz アンテナゲイン、aga0 : 5 GHz アンテナゲイン) <ul style="list-style-type: none"> <li>下位0~5ビット= dB単位の符号付き2の補数。</li> <li>上位6~7ビット=1/4dB単位の符号なし数値。</li> </ul> 例: $0x82 = 2.5 \text{ dB } (2 + 2 \times 0.25)$ $0x7f = -0.75 \text{ dB } (-1 + 1 \times 0.25)$
pa2ga0	-148, 5828, -679	TSSI に基づく 2.4 GHz 帯域の PA パラメーター calibration. pa2ga0 – OFDM

NVRAM パラメーター	データの例	説明
pa5ga0	83, 6045, -553, 57, 5940, -566, 12, 5919, -605, -17, 5899, -640	TSSIキャリブレーションに基づく5 GHz帯域のPAパラメーター (低/中/高/ X1)。サブバンド周波数範囲。 チャンネル範囲 : <ul style="list-style-type: none"> <li>低い5180から5240 36-48</li> <li>5260~5320半ば52~64</li> <li>高い5500から5700 100-140</li> <li>X1 5745 to 5825 149-165 (pa5ga0)</li> </ul>
pdoffset40ma0	0x0000	2 GHz 補数形式の 5 GHz、40 MHz BW 電力検出 (PD) オフセット (1/4 dB ステップ)。各サブバンドに 4 ビット。 最も重要なニブルは、X1 サブバンドのオフセットです。
pdoffset80ma0	0x0000	5 GHz、80 MHz BW PD オフセット (1/4 dB ステップ)、2 の補数 各サブバンドに対して 4 ビットをフォーマットします。 最も重要なニブルは、X1 サブバンドのオフセットです。
maxp2ga0	0x46	16 進形式の 2.4 GHz 帯域の最大出力電力。0.25 dB の単位。これは、アンテナポートで測定されるすべての相補コードキーイング (CCK) レートに適用されます。CCK パケットの dBm 単位の公称目標電力は (10 進数で $0.25 \times \text{maxp2ga0}$ ) - 1.5 dB です。 値は、16 進数または 10 進数の形式で入力できます。 0 x 46 の例では、最大出力電力は $(16 \times 4 + 6) / 4 = 17.5$ dBm であり、公称電力は $17.5 - 1.5$ です。 = 16.0 dBm。
cckbw202gpo	0x0000	20 MHz の CCK 符号なしパワーオフセット (1/2 dB ステップ) レート (11, 5.5, 2, 1 Mbps)。最も重要なニブルは、11 Mbps のオフセットです。
cckbw20ul2gpo	0x0000	20 U / L レートの 1/2 dB ステップの CCK 符号なしパワーオフセット (11, 5.5, 2, 1 Mbps)。最も重要なニブルは 11 Mbps のオフセットです
pdoffsetcckma0	0x4	コア 0 2g CCK PD オフセット (1/4 dB ステップ) -2 の補数形式 - たとえば、1dB の削減が必要な場合、値は 0x4 ですが、1dB 高いオフセットが必要な場合、0xc です。
dot11agofdmhrbw202gpo	0x6666	54、48、36、および24 Mbpsの1/2 dBステップのOFDM符号なし電力オフセット。最も重要なニブルは、54 Mbpsのレートオフセットです。
ofdmrlbw202gpo	0x0033	OFDM 2.4 GHz、1/2 dBステップの符号なし電力オフセット : <ul style="list-style-type: none"> <li>MCS1およびMCS2 : 11nおよび11ac 40 MHz BW</li> <li>(最も重要なニブル)</li> <li>MCS1およびMCS2 : 11nおよび11ac 20 MHz BW</li> <li>12および18 Mbps : 11g</li> <li>6および9 Mbps : 11g</li> </ul>
mcsbw202gpo	0xAA886664	11n / ac MCS0 / 1 / 2、3-7、C8、C9 2.4 MHz符号なし電力オフセット、1/2 dBステップ- C9 / C8 / M7 / M6 / M5 / M4 / M3 / M0-2。 (MCS1とMCS2を別々に制御する必要がある場合は、ofdmrlbw202gpo を使用してください)。
maxp5ga0	0x4A, (低) 0x4A, (中) 0x4A, (高) 0x4A (X1)	5 GHz帯域の最大出力電力 (16進形式)。0.25 dBの単位。これは、アンテナポートで測定されたすべてのレガシー直交周波数分割多重 (OFDM) レートに適用されます。dBm単位の公称目標電力は (10進数で $0.25 \times \text{maxp5ga0}$ ) - 1.5 dB です。値は16進数または10進数形式です。

NVRAM パラメーター	データの例	説明
mcslr5glpo	0x0000	5 GHz帯域の低サブバンド12/18 MbpsおよびMCS1 / 2、1 / 2 dBステップの符号なし電力オフセット： <ul style="list-style-type: none"> <li>• (0) 20 MHz (最下位ニブル)</li> <li>• (1) 40 MHz</li> <li>• (2) 80 MHz</li> <li>• (3) 160 MHz</li> </ul>
mcsbw205glpo	0xAA886662	5 GHz、低サブバンド、11n / ac、20 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcsbw405glpo	0xAA886664	5 GHz、低サブバンド、11n / ac、40 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcsbw805glpo	0xAA886664	5 GHz、低サブバンド、11n/ac、80 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcslr5gmpo	0x0000	5 GHz、ミッドサブバンド、11ag/11n/11ac、QPSK、BPSKに関する1/2 dBステップの符号なし電力オフセット：MCS0/1/2に関するMCS1/2、および6iに関する12/18 Mbps / 9 Mbps。 <ul style="list-style-type: none"> <li>• (0) 20 MHz (最下位ニブル)</li> <li>• (1) 40 MHz</li> <li>• (2) 80 MHz</li> <li>• (3) 160 MHz</li> </ul>
mcsbw205gmpo	0xAA886664	5 GHz、ミッドサブバンド、11n/ac、20 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9のパワーオフセットで、最も重要でないニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcsbw405gmpo	0xAA886664	5 GHz、ミッドサブバンド、11n/ac、40 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcsbw805gmpo	0xAA886664	5 GHz、ミッドサブバンド、11n/ac、80 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcslr5ghpo	0x0000	5 GHz、高/X1バンド11ag/11n/11ac、QPSK、BPSKに関する1/2 dBステップの符号なし電力オフセット：MCS0/1/2に関するMCS1 / 2、および6iに関する12/18 Mbps / 9 Mbps。 <ul style="list-style-type: none"> <li>• (0) 20 MHz (最下位ニブル)</li> <li>• (1) 40 MHz</li> <li>• (2) 80 MHz</li> <li>• (3) 160 MHz</li> </ul>
mcsbw205ghpo	0xAA886664	5 GHz、高/X1サブバンド、11n/ac、20 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>• - C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>

NVRAM パラメーター	データの例	説明
mcsbw405ghpo	0xAA886664	5 GHz、high/X1サブバンド、11n/ac、40 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>- C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
mcsbw805ghpo	0xAA886664	5 GHz、高/X1サブバンド、11n/ac、80 MHz、1/2 dBステップの符号なし電力オフセット。 最も重要なニブルはMCS9の電力オフセットで、最下位のニブルはMCS0-2です。 <ul style="list-style-type: none"> <li>- C9/C8/M7/M6/M5/M4/M3/M0-2</li> </ul>
sb20in40hrpo	0	64 QAM以上の場合、20in20を基準にした20in40 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 2.4 GHz帯域</li> <li>(1) 5 GHz低サブバンド</li> <li>(2) 5 GHzミッドサブバンド</li> <li>(3) 5 GHz高/ X1サブバンド</li> </ul>
sb20in80and160hr5glpo	0	64 QAM以上の場合、20in20を基準にした20in40 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 2.4 GHz帯域</li> <li>(1) 5 GHz低サブバンド</li> <li>(2) 5 GHzミッドサブバンド</li> <li>(3) 5 GHz高/ X1サブバンド</li> </ul>
sb20in80and160hr5glpo	0	64 QAM以上の5 GHz低サブバンド20in80、20in160 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20Iに対して20in80</li> <li>(1) 20in20Iに対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80hr5glpo	0	64 QAM以上の5 GHz低サブバンド40in80、40in160 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40Iに対して40in80</li> <li>(1) 40in40Iに対して40in160</li> <li>(2) 80in80Iに対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>
sb20in80and160hr5gmpo	0	5 GHzミッドサブバンド20in80、20in160 OFDM符号付き電力オフセット(1/2 dBステップ)、64 QAM以上。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20Iに対して20in80</li> <li>(1) 20in20Iに対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80hr5gmpo	0	5 GHz ミッドサブバンド 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40Iに対して40in80</li> <li>(1) 40in40Iに対して40in160</li> <li>(2) 80in80Iに対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>

NVRAM パラメーター	データの例	説明
sb20in80and160hr5ghpo	0	5 GHz 高/ X1 サブバンド 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80hr5ghpo	0	5 GHz 高/ X1 サブバンド 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40に対して40in80</li> <li>(1) 40in40に対して40in160</li> <li>(2) 80in80に対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>
sb20in40lrpo	0	16 QAM 以下の場合、20in20 を基準にした 20in40 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 2.4 GHz帯域</li> <li>(1) 5 GHz低サブバンド</li> <li>(2) 5 GHzミッドサブバンド</li> <li>(3) 5 GHz高/ X1サブバンド</li> </ul>
sb20in80and160lr5glpo	0	16 QAM 以下の 5 GHz 低サブバンド 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80lr5glpo	0	5 GHz ミッドサブバンド 20in80、20in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80hr5gmpo	0	5 GHz ミッドサブバンド 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40に対して40in80</li> <li>(1) 40in40に対して40in160</li> <li>(2) 80in80に対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>
sb20in80and160hr5ghpo	0	5 GHz 高/ X1 サブバンド 20in80、20in160 OFDM 符号付き電力 64 QAM 以上のオフセット (1/2 dB ステップ)。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80hr5ghpo	0	5 GHz 高/ X1 サブバンド 40in80、40in160 OFDM 符号付き電力オフセット (1/2 dB ステップ)、64 QAM 以上。LSB ニブルから MSB ニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40に対して40in80</li> <li>(1) 40in40に対して40in160</li> <li>(2) 80in80に対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>

NVRAM パラメーター	データの例	説明
sb20in40lrpo	0	16 QAM以下の場合、20in20を基準にした20in40 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 2.4 GHz帯域</li> <li>(1) 5 GHz低サブバンド</li> <li>(2) 5 GHzミッドサブバンド</li> <li>(3) 5 GHz高/ X1サブバンド</li> </ul>
sb20in80and160lr5glpo	0	16 QAM以下の5 GHz低サブバンド20in80、20in160 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80lr5glpo	0	16 QAM以下の5 GHz低サブバンド40in80、40in160 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40に対して40in80</li> <li>(1) 40in40に対して40in160</li> <li>(2) 80in80に対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>
sb20in80and160lr5gmpo	0	16 QAM以下の5 GHzミッドサブバンド20in80、20in160 OFDM符号付き電力オフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80lr5gmpo	0	5 GHzミッドサブバンド40in80、40in160 OFDM符号付き電力 16 QAM以下のオフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40に対して40in80</li> <li>(1) 40in40に対して40in160</li> <li>(2) 80in80に対して80in160</li> <li>(3) 40LU / ULに対して40in160 -40LL / UU</li> </ul>
sb20in80and160lr5ghpo	0	5 GHz高/ X1サブバンド20in80、20in160 OFDM符号付き電力 16 QAM以下のオフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 20in20に対して20in80</li> <li>(1) 20in20に対して20in160</li> <li>(2) 20in80-20LU / ULに対して20LL / UU</li> <li>(3) 20in160-他の20in160サブバンドに対する20LLL / UUU</li> </ul>
sb40and80lr5ghpo	0	5 GHz高/ X1サブバンド40in80、40in160 OFDM符号付き電力 16 QAM以下のオフセット (1/2 dBステップ)。LSBニブルからMSBニブルへ： <ul style="list-style-type: none"> <li>(0) 40in40に対して40in80</li> <li>(1) 40in40に対して40in160</li> <li>(2) 80in80に対して80in160</li> <li>(3) 40in160-40LU / ULに対して40LL / UU</li> </ul>

NVRAM パラメーター	データの例	説明
dot11agduphrpo	0	64 QAMの11a / g複製モードの符号付き電力オフセット (1/2 dBステップ)。40in40 11n / 11acに関するDup40、Dup40in80、およびDup40in160の共通の電力オフセット。11ac80in80に関するQuad80およびQuad80in160、11ac 160in160に関するOct160。LSBからMSBニブル： <ul style="list-style-type: none"> <li>(0) 2.4 GHz帯域</li> <li>(1) 5 GHz低サブバンド</li> <li>(2) 5 GHzミッドサブバンド</li> <li>(3) 5 GHz高/ X1サブバンド</li> </ul>
dot11agduplrpo	0	16 QAM以下の場合、ビット11a / g複製モードの符号付き電力オフセット(1/2 dBステップ)。40in40 11n / 11acに関するDup40、Dup40in80、およびDup40in160の共通の電力オフセット。11ac80in80に関するQuad80およびQuad80in160、11ac 160in160に関するOct160。LSBからMSBニブル： <ul style="list-style-type: none"> <li>(0) 2.4 GHz帯域</li> <li>(1) 5 GHz低サブバンド</li> <li>(2) 5 GHzミッドサブバンド</li> <li>(3) 5 GHz高/ X1サブバンド</li> </ul>
mux_enab	0x11	帯域外 (OOB) 割り込みのGPIOピンを指定します。
btc_mode	1	BT-COEXモードを指定します。sLNA構成でのみ必要です。
ltectxmux	0x534201	LTE Coex設定を指定します。
cckdigfiltype	4	11bモードのフィルタータイプを指定します。
rss_delta_2g_c0	-1, -1, -1, -1	2G (推奨チャネル6) のキャリブレーション中に期待される電力 (1 dBステップ) から測定されたデルタの配列。最初の2つは20 MHzで、次の2つは40 MHzです。各帯域幅モードには、gi 1と4の2つがあります。LSBからMSBニブル： <ul style="list-style-type: none"> <li>(0) 40MHz BW、-70dBm基準信号電力</li> <li>(1) 40MHz BW、-25dBm基準信号電力</li> <li>(2) 20MHz BW、-70dBm基準信号電力</li> <li>(3) 20MHz BW、-25dBm基準信号電力</li> </ul>
rss_delta_5gl_c0	-2, -2, -4, -4, -3, -3	5Gの校正中に期待される電力 (1 dBステップ) から測定されたデルタの配列 (下位のサブバンド、推奨チャネル5180 MHz)。最初の2つは20 MHz、次の2つは40 MHz、最後の2つは80 MHzです。各帯域幅モードには、gi 1と4の2つがあります。LSBからMSBへのニブル： <ul style="list-style-type: none"> <li>(0) 80MHz BW、-70dBm基準信号電力</li> <li>(1) 80MHz BW、-25dBm基準信号電力</li> <li>(2) 40MHz BW、-70dBm基準信号電力</li> <li>(3) 40MHz BW、-25dBm基準信号電力</li> <li>(4) 20MHz BW、-70dBm基準信号電力</li> <li>(5) 20MHz BW、-25dBm基準信号電力</li> </ul>
rss_delta_5gml_c0	-2, -2, -4, -4, -4, -4	5G (中低サブバンド、推奨チャネル5500 MHz) の校正中に期待される電力 (1 dBステップ) から測定されたデルタの配列。最初の2つは20 MHz、次の2つは40 MHz、最後の2つは80 MHzです。各帯域幅モードには、gi 1と4の2つがあります。LSBからMSBへのニブル： <ul style="list-style-type: none"> <li>(0) 80MHz BW、-70dBm基準信号電力</li> <li>(1) 80MHz BW、-25dBm基準信号電力</li> <li>(2) 40MHz BW、-70dBm基準信号電力</li> <li>(3) 40MHz BW、-25dBm基準信号電力</li> <li>(4) 20MHz BW、-70dBm基準信号電力</li> <li>(5) 20MHz BW、-25dBm基準信号電力</li> </ul>

NVRAM パラメーター	データの例	説明
rss_delta_5gmu_c0	-2, -2, -4, -4, -2, -2	5Gのキャリブレーション中に期待される電力 (1 dBステップ) から測定されたデルタの配列 (中高帯域、推奨チャネル5640 MHz)。最初の2つは20 MHz、次の2つは40 MHz、最後の2つは80 MHzです。各帯域幅モードには、gi 1と4の2つがあります。LSBからMSBニブル： <ul style="list-style-type: none"> <li>• (0) 80MHz BW、-70dBm基準信号電力</li> <li>• (1) 80MHz BW、-25dBm基準信号電力</li> <li>• (2) 40MHz BW、-70dBm基準信号電力</li> <li>• (3) 40MHz BW、-25dBm基準信号電力</li> <li>• (4) 20MHz BW、-70dBm基準信号電力</li> <li>• (5) 20MHz BW、-25dBm基準信号電力</li> </ul>
rss_delta_5gh_c0	-2, -2, -3, -3, -2, -2	5G (上部サブバンド、推奨チャネル5795 MHz) の校正中に期待される電力 (1 dBステップ) から測定されたデルタの配列。最初の2つは20 MHz、次の2つは40 MHz、最後の2つは80 MHzです。各帯域幅モードには、gi 1と4の2つがあります。LSBからMSBへのニブル： <ul style="list-style-type: none"> <li>• (0) 80MHz BW、-70dBm基準信号電力</li> <li>• (1) 80MHz BW、-25dBm基準信号電力</li> <li>• (2) 40MHz BW、-70dBm基準信号電力</li> <li>• (3) 40MHz BW、-25dBm基準信号電力</li> <li>• (4) 20MHz BW、-70dBm基準信号電力</li> <li>• (5) 20MHz BW、-25dBm基準信号電力</li> </ul>
powoffs2gtna0	-3, -2, 0, 0, 0, 0, 0, 0, 0, 0, 0, -5, -5	2.4 GHzのチャンネルごとの電力オフセットを指定します (チャンネル1~13)。

## 4.2 nvram.txt ファイルの編集

Notepad++やWordPad++などの適切にフォーマットされたテキストエディターを使用して *nvram.txt* ファイルを編集し、ファイルの元のフォーマットを保持します。メモ帳などのフォーマットされていないテキストエディターを使用すると、NVRAM マップのフォーマットが破損し、ドライバーが *nvram.txt* ファイルを誤って読み出す可能性があります。

## 4.3 nvram.txt ファイルのファイナライズ

最終的な PA パラメーターが生成されたら、*nvram.txt* ファイルを編集し、サイプレス TSSI ツールを使用して導出された PA パラメーターを更新し、ファイル内の Tx 出力電力関連パラメーターを調整します。更新された *nvram.txt* ファイルを使用して、出力電力テストを実行し、パラメーターが正しい出力電力を提供していることを確認します。また、RF パフォーマンス (EVM、スペクトルマスクなど) が設計仕様を満たしていることを確認します。

サイプレスは、帯域幅の制限に違反せずに必要な出力電力を供給できることを確認するために、規制の事前スキャンを実行することを推奨します。帯域エッジの制限を満たせない場合は、帯域エッジチャンネルでの出力電力を減らす必要がある場合があります。

すべてのプロトタイプテストに合格し、すべての *nvram.txt* ファイル パラメーターが最適化および確定されたら、必要なパラメーターを選択し、OTP メモリを生産用にプログラムできます。

**Note:** CYW8X373 の OTP メモリには、ユーザーデータ用に利用可能な 368 バイトのスペースがあり、これは Wifi 専用です (CIS ダンプ)。合計 OTP コンテンツは 768 バイトです (OTP ダンプ)。OTP メモリのスペースが限られているため、*nvram.txt* ファイル全体を OTP メモリにプログラムすることはできません。OTP メモリに入力する必要なパラメーターのみを選択していることを確認してください。

通常、OTP メモリに入るパラメーターは、ボードに固有のパラメーター (MAC アドレスなど) とローカルの規制要件を満たすために必要なパラメーターです。これらは通常、最大出力電力、レートあたりの出力オフセット、PA パラメーター、および国コードなどの出力電力関連パラメーターです。あるいは、多くの組み込みシステムでは、さまざまな NVRAM 変数が OTP メモリではなく、システムの不揮発性メモリに格納されます。

## 5 OTP メモリのプログラミング

OTP メモリに必要な 1 つのアイテムは、PCIe または SDIO ヘッダーです。CYW8X373 で PCIe または SDIO インターフェースを使用する場合、ファームウェアと NVRAM がダウンロードされる前に読み出される特定の PCIe または SDIO 機能設定 (低電力用の L1 サブステートなど) があります。これらの設定を正しく設定するには、PCIe または SDIO ヘッダーを OTP (1 回限りのプログラム可能な不揮発性メモリ) にプログラムする必要があります。

PCIe または SDIO ヘッダーは、サイプレスとお客様の間のコラボレーションとして作成する必要があることに注意してください。PCIe または SDIO ヘッダーフィールドの大部分は、ジェネリック (および変更する必要がない) またはサイプレス固有のものです。顧客固有のフィールドがいくつかあります。設計をサポートするサイプレスハードウェアアプリケーションチームと調整して、適切な PCIe または SDIO ヘッダーを確認します。PCIe または SDIO ヘッダーは、所定の順序のデータのセットブロックであることに注意してください。タブルは使用しません。

### 5.1 OTP メモリへの基本パラメーターのプログラミング

OTP メモリにプログラムされる *nvr.am.txt* ファイルのパラメーターは、PCIe または SDIO ヘッダーの後に OTP バイナリマップに入力する必要があります。CIS タブルは、CIS 構造の各パラメーターに必要です。*nvr.am.txt* ファイルのほとんどのパラメーターには、CIS タブルタグと呼ばれる一意の識別子があります。ドライバーは、タグ番号によって各 CIS タブルを認識し、解析します。

**Note:** PCIe または SDIO ヘッダーはタブルを使用しませんが、特定の順序のデータのセットブロックです。

表 3 に、基本的な NVRAM パラメーター、関連するタグ番号、および各パラメーターが OTP メモリで占めるバイト数を示します。基本的なパラメーターは通常、特定のデバイスまたはボードに固有の固定値を持ちます。これらのパラメーターの値は、多くの場合、デバイス/ボードの寿命を通じて保持されます。このため、一般的には、これらの基本的なパラメーターを、開発の早い段階で、設計が完成する前に OTP メモリにプログラムできます。

表 3. 基本的な NVRAM パラメーターと CIS タブルタグ

NVRAM パラメーター	CIS タブルタグ	値の長さ (バイト単位)
sromrev	0x00	1
boardrev	0x02	2
broadtype	0x1b	2
macaddr	0x19	6
ccode <sup>1</sup>	0x0a	2
subband5gver	0x8A	2
subband5gver, maxp2ga0, pa2ga0, maxp5ga0, pa5ga0	0x59	38

OTP バイナリマップでは、各タブルは、表 4 で説明されている 4 つのフラグメントによって形成されます。

表 4. CIS タブル形式

フラグメント	説明
80	新しいタブルの始まりを示します。0x80 はサイプレスのタブルサブタグに固有です。
長さ	タグの合計サイズ (バイト単位) と、OTP メモリ空間を占有するタブルの値を定義します。
タグ	<i>nvr.am.txt</i> ファイル内のパラメーターを識別します。タグは通常、メモリ内で 1 バイトを使用します。
値	パラメーターの値をリトルエンディアン形式で指定します (最初のバイトは最下位バイトです)。

<sup>1</sup> *nvr.am.txt* ファイルの *ccode* の値は ASCII 形式です。この値は、OTP バイナリマップに入力する前に 16 進形式に変換する必要があります (たとえば、「US」=「0x55 0x53」)。

たとえば、タプルは次のフラグメントによって定義されます。

80	03	02	07	11
----	----	----	----	----

- 80 – 新しいタプルの始まり。
- 03 – タグ (1 バイト) と値 (2 バイト) は、OTP メモリで 3 バイト (合計) を占めます。
- 02 – 0x02 のタグは、*nvr.am.txt* ファイル内の boardrev の識別子です。
- 07 11 – 逆 16 進バイトまたは 0x1107 での boardrev の値。

表 5 および表 6 に、PCIW または SDIO ヘッダーと、表 3 にリストされている *nvr.am.txt* ファイルパラメータの一部を含む CYW8X373 の OTP バイナリマップの例を示します。

**Note:** 各タプルは一意の識別子で始まるため、CIS タプルを任意の順序でリストする必要はありません。

**Note:** OTP バイトは一度だけ書き込めます。ブランクおよびゼロプログラムされたバイトのみが、後続の書き込みサイクル中にプログラムできます。

**Note:** PCIe または SDIO ヘッダーは、所定の順序のデータのセットブロックです。PCIe または SDIO ヘッダーの順序では、タプルを使用しないでください。タプルは、すべての PCIe または SDIO 機能 (L1SS など) が正しく動作するように OTP メモリにプログラムする必要があります。

表 5. PCIe の CYW8X373 OTP マップ (OTP で必要)

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	0f	38	00	38 <sup>(1)</sup>	51	7 <sup>(2)</sup>	e4	14 <sup>(3)</sup>	1c	02	7e	1b	00	8a	00	00
00000010	00	00	00	00	00	00	00	00	54	00	3c	21	64	21	03	32
00000020	5f	18	05	96	28	9f	ビット 6	79	80	80	03	0c	00	40	40	32
00000030	00	5f	f4	75	90	80	00	ee	00	84	08	F0	0b	00 <sup>(4)</sup>	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	18	44 <sup>(5)</sup>	00	80	02	00	00	00	f5	3f	00	18	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	80	02	00	0b	80	03	02	07	11	80	03	1b	4a	08	80	07
00000090	19	66	55	44	33	22	11	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000160	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

PCIeヘッダー (OTPで必須)

その他のNVRAM変数 (OTPではオプション)

macaddr=66:55:44:33:22:11

boardtype = 0x084a

boardrev = 0x1107

sromrev = 11

OTP終了

**CYW8X373 OTP ヘッダー**

<b>00</b>	<b>38</b> <sup>(1)</sup>	XTAL 周波数。37.4 MHz の場合は 0x3800
<b>51</b>	<b>7</b> <sup>(2)</sup>	PCI サブシステム ID、ベンダー固有。不明な場合は 0x0000 を使用
<b>e4</b>	<b>14</b> <sup>(3)</sup>	PCI サブシステムのベンダーID。0x14e4 はサイプレスのベンダーID です
<b>0b</b>	<b>00</b> <sup>(4)</sup>	電源投入の時間。指定されていない限り、デフォルトの 50μS には 0x000b を使用
<b>18</b>	<b>44</b> <sup>(5)</sup>	デバイス ID。0x4418 は CYW8X373 のデバイス ID です

**最大 WLAN SW / HW 領域サイズ= 368 バイト**

表 6. SDIO の 73 OTP マップ

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	4b	00	ff	ff	00	00	20	04	d0	02	73	43	80	07	19	66
00000010	55	44	33	22	11	80	03	02	07	11	80	02	00	0b	80	03
00000020	1b	4a	08	00	00	00	00	00	00	00	00	00	00	00	00	00
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000160	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

	SDIO HW ヘッダー
	macaddr=66:55:44:33:22:11
	sromrev=11
	boardrev=0x1107
	boardtype=0x084a
	OTP 終了

最大 WLAN SW / HW 領域サイズ= 368 バイト

## 5.2 OTP バイナリマップの作成と編集

16 進数のテキストエディターを使用して、OTP バイナリマップを作成および編集します。16 進数のテキストエディターは、*nvr.am.txt* ファイルのフォーマットを保持します。OTP メモリへの書き込みには、OTP メモリ空間に収まる bin ファイルが必要です。

CYW8X373 の場合、OTP メモリの最大サイズは 368 バイトです。

**Note:** メモ帳を使用して *nvr.am.txt* ファイルを編集しないでください。Notepad++や WordPad++などの適切にフォーマットされたテキストエディターを使用して *nvr.am.txt* ファイルを編集し、ファイルの元のフォーマットを保持します。メモ帳などのフォーマットされていないテキストエディターを使用すると、NVRAM マップのフォーマットが破損し、ドライバーが *nvr.am.txt* ファイルを誤って読み出す可能性があります。

1. OTP バイナリマップの各バイトを追加または編集して、PCIe ハードウェアヘッダーと CIS タプルにデータを入力します。これについては、「OTP メモリへの基本パラメーターのプログラミング」にある OTP バイナリマップの説明を参照してください。

**Note:** OTP バイナリマップファイル (表 7 および表 8 を参照) は、表 5 および表 6 で説明されている CYW8X373 OTP バイナリマップの例と一致するように編集されています。

2. OTP バイナリマップをバイナリイメージファイル (拡張子.bin) として、wl ファイルを含むディレクトリに保存します。

**Note:** .bin ファイル拡張子を付けてファイルを保存し、そこに含まれるデータを OTP メモリにプログラムできるようにします。このアプリケーションノートでは、このファイルは 8X373\_OTP.bin と呼ばれます。

表 7 および表 8 に、それぞれ CYW8X373 PCIe リビジョンと SDIO リビジョンの 16 進 OTP バイナリマップテンプレートを示します。

表 7. CYW8X373 PCIe 16 進 OTP バイナリマップテンプレート

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	0f	38	00	38	51	07	e4	14	1c	02	7e	1b	00	8a	00	00
00000010	00	00	00	00	00	00	00	00	54	00	3c	21	64	21	03	32
00000020	5f	18	05	96	28	9f	b6	79	80	80	03	0c	00	40	40	32
00000030	00	5f	f4	75	90	80	00	ee	00	84	08	f0	0b	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	18	44	00	80	02	00	00	00	f5	3f	00	18	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	80	02	00	0b	80	03	02	07	11	80	03	1b	4a	08	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000160	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

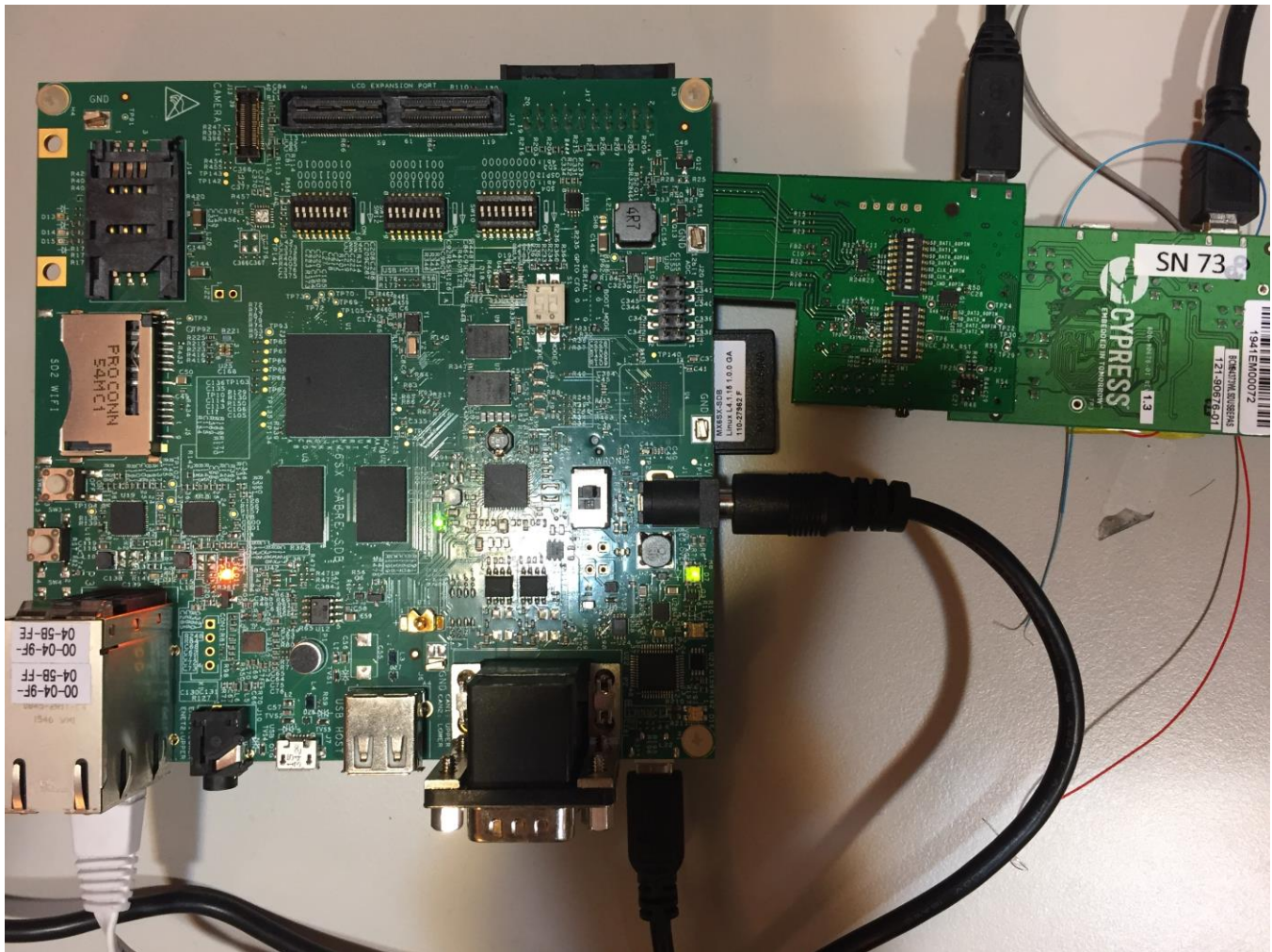
表 8. CYW8X373 SDIO 16 進 OTP バイナリマップテンプレート

オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000000	4b	00	ff	ff	00	00	20	04	d0	02	73	43	80	07	19	66
00000010	55	44	33	22	11	80	03	02	07	11	80	02	00	0b	80	03
00000020	1b	4a	08	00	00	00	00	00	00	00	00	00	00	00	00	00
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000130	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000140	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000150	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000160	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

## 6 iMAX6sx を使用した CYW8X373 OTP メモリのプログラミング

ここでは、iMAX6sx FMACシステムPCを使用してCYW8X373デバイスのOTPにPCIeヘッダーをプログラムする手順の概要を説明します

図 2. iMAX6sx FMAC システムの例



必要なハードウェアは以下のとおりです。

- 1x X373 SDIO ボード – これが「DUT」です
- SD カードに FMAC カーネル (4.14.0 以降) がインストールされたサイプレスイメージを搭載した 1x iMAX6sx システム
- 1x イーサネットケーブル
- 1x 9SDIOAD\_1 インターポーザーカード (iMAX6sx の SD3 スロットに挿入)

必要なソフトウェアは以下のとおりです。

- FMAC (4.14.0) プラットフォームの CYW8x373 用のドライバー ファイルを含むサイプレス PCIe MFG ドライバー パッケージ (通常はサイプレスが提供)。
- CYW8X373 PCIe または SDIO ヘッダー情報を含む *OTP.bin* ファイル。[OTP メモリのプログラミング](#)の手順に従って、*OTP\_bin* ファイルを使用して OTP メモ리를 プログラミングします。

## 6.1 OTP メモリのプログラミング

MFG ファームウェアを使用し、以下の手順に従って OTP メモリをプログラムしてください。

1. 電源がオフの状態、iMAX6sx をイーサネットに接続してください。
2. DUT を iMAX6sx にある 60 ピンコネクタに接続してください。
3. 電源を iMAX6sx に差し込んでください。iMAX6sx システムが自動的にオンになります。
4. プロンプトで、iMAX6sx の特定の COM ポートを使用して、「root」としてログインしてください。
5. CYW8X373 ドライバーファイルと *OTP.bin* ファイルを目的のディレクトリにコピーしてください。
6. CYW8X373 ドライバーファイルをコピーしたディレクトリに移動してください。FMAC システムで通常行うように、ドライバーロードコマンドを発行してください。

```
> insmod compat.ko
> insmod mmc_core.ko
> modprobe sdhci-pci
> modprobe rfkill
> insmod cfg80211.ko
> insmod brcmutil.ko
> insmod brcmfmac.ko debug=0x100004
> ifconfig wlan0 192.168.1.101 up
> ./wl ver
```

**Note:** ドライバーが正常にロードされると、コマンド `wl ver` は WL バージョンとドライバーバージョンを返します。

7. ドライバーが正常に読み出されると、OTP をプログラムする準備が整います。
  - a. 次のコマンドを実行して、OTP の CIS ダンプを確認します。

```
> ./wl cisdump
```

- b. CYW8X373 デバイスが OTP の PCIe または SDIO ヘッダーでプログラムされたことがない場合は、cisdump が次のようになっているかどうかを確認してください。

Source: 2 (Internal OTP)

Maximum length: 368 bytes

```
Byte 0: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 8: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 16: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 24: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 32: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 40: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 48: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 56: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 64: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 72: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 80: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 88: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 96: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 104: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 112: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 120: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 128: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 136: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 144: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 152: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 160: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 168: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 176: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 184: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 192: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 200: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 208: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 216: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 224: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 232: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 240: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 248: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 256: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 264: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 272: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

```

Byte 280: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 288: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 296: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 304: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 312: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 320: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 328: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 336: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 344: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 352: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 360: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00

```

- c. CYW8X373 デバイスがプログラムされたことがないことを確認できる場合、デバイスには空白の CIS があ  
 り、プログラムする準備ができています。OTP.bin ファイルをコピーしたディレクトリに移動します。

PCIe の場合、次のコマンドを実行してください。

```
>./wl ciswrite -p OTP.bin
```

SDIO の場合、次のコマンドを実行してください。

```
>./wl ciswrite OTP.bin
```

- d. プログラミングが完了したら、CIS を再度ダンプして OTP を確認してください。

```
>./wl cisdump
```

プログラミングが成功すると、次のようなダンプが表示されます (PCIe OTP の場合)。

**Note:** .bin ファイルの内容によっては、CIS ダンプが異なる場合があります。

```

Source: 2 (Internal OTP)
Maximum length: 368 bytes
Byte 0: 0x0f 0x38 0x00 0x38 0x51 0x07 0xe4 0x14
Byte 8: 0x1c 0x02 0x7e 0x1b 0x00 0x8a 0x00 0x00
Byte 16: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 24: 0x54 0x00 0x3c 0x21 0x64 0x21 0x03 0x32
Byte 32: 0x5f 0x18 0x05 0x96 0x28 0x9f 0xb6 0x79
Byte 40: 0x80 0x80 0x03 0x0c 0x00 0x40 0x40 0x32
Byte 48: 0x00 0x5f 0xf4 0x75 0x90 0x80 0x00 0xee
Byte 56: 0x00 0x84 0x08 0xf0 0x0b 0x00 0x00 0x00
Byte 64: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 72: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 80: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 88: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 96: 0x18 0x44 0x00 0x80 0x02 0x00 0x00 0x00
Byte 104: 0xf5 0x3f 0x00 0x18 0x00 0x00 0x00 0x00
Byte 112: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00

```

```
Byte 120: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 128: 0x80 0x02 0x00 0x0b 0x80 0x03 0x02 0x07
Byte 136: 0x11 0x80 0x03 0x1b 0x4a 0x08 0x00 0x00
Byte 144: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 152: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 160: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 168: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 176: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 184: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 192: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 200: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 208: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 216: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 224: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 232: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 240: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 248: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 256: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 264: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 272: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 280: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 288: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 296: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 304: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 312: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 320: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 328: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 336: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 344: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 352: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
Byte 360: 0x00 0x00 0x00 0x00 0x00 0x00 0x00 0x00
```

CIS ダンプが OTP.bin ファイルと一致する場合、OTP プログラミングは成功しており、PCIe または SDIO ヘッダーが CYW8X373 デバイスに正しくプログラムされています。

**Note:** 電源を入れ直す前に、PCIe または SDIO スロットからデバイスを取り外したことを確認してください。

## 7 CYW8X373 OTP BD アドレスのプログラミング

### コマンド:

```
#./wl otprow <bitoffset> <length> <value>
```

### ビットオフセット:

OTP パッチが変更されると、BD アドレスのオフセットが変更されます。次の手順に従って、ビットオフセットを動的に計算することを推奨します。

1. 16 ビットオフセット 0x0228 の値を確認してください。値が 0x4f50 (署名) の場合、OTP の内容は有効です。
2. 8 ビットオフセット 0x022a の値を確認してください。値が 0xab の場合、OTP パッチを示します。
3. 8 ビットのオフセット 0x022b の値を確認してください。この値は、OTP パッチの長さを示します。
4. OTP BD アドレスのビットオフセット = 0x022b + OTP パッチの長さ + 0x01。

例えば

16 ビットオフセット 0x0228 の値は 0x4f50 です。

8 ビットオフセット 0x022a の値は 0xab です。

8 ビットオフセット 0x022b の値は 0x4e です。

OTP BD アドレスのビットオフセット = 0x022b + 0x4e + 0x01 = 0x027a。

### 長さ:

"64"

### 値:

10 // ヘッダー。0x10 の固定値を使用します。

06 // このバイト自体の後の OTP のサイズ。BD ADDR のみをプログラムする必要がある場合は、サイズ値 0x06 を使用してください。

ff // BDADDR、6 バイト。BD アドレスが 0xaabbccddeeff で、ビットオフセットが 0x027a (= 5072 ビット) であると仮定します。

ee // BDADDR, 6 バイト

dd // BDADDR, 6 バイト

cc // BDADDR, 6 バイト

bb // BDADDR, 6 バイト

aa // BDADDR, 6 バイト

ビット オフセット:	0x027a	0x027b	0x027c	0x027d	0x027e	0x027f	0x0280	0x0281
値:	10	06	ff	ee	dd	cc	bb	aa

### コマンドの例:

```
#./wl otprow 5072 64 0xaabbccddeeff0610
```

## 改訂履歴

文書名: AN229472 – OTP メモリプログラミングと NVRAM 開発 – CYW8X373

文書番号: 002-32490

版数	変更内容
**	本版は英語版 002-29472 Rev. *Aについて、CYPRESS DEVELOPER COMMUNITYの参画者によって日本語に翻訳されたドキュメントです。

## セールス、ソリューションおよび法律情報

### ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーションページ](#)をご覧ください。

### 製品

Arm® Cortex® Microcontrollers	<a href="http://cypress.com/arm">cypress.com/arm</a>
車載用	<a href="http://cypress.com/automotive">cypress.com/automotive</a>
クロック&バッファ	<a href="http://cypress.com/clocks">cypress.com/clocks</a>
インターフェース	<a href="http://cypress.com/interface">cypress.com/interface</a>
IoT (モノのインターネット)	<a href="http://cypress.com/iot">cypress.com/iot</a>
メモリ	<a href="http://cypress.com/memory">cypress.com/memory</a>
マイクロコントローラ	<a href="http://cypress.com/mcu">cypress.com/mcu</a>
PSoC	<a href="http://cypress.com/psoc">cypress.com/psoc</a>
電源用 IC	<a href="http://cypress.com/pmuc">cypress.com/pmuc</a>
タッチセンシング	<a href="http://cypress.com/touch">cypress.com/touch</a>
USB コントローラー	<a href="http://cypress.com/usb">cypress.com/usb</a>
ワイヤレス	<a href="http://cypress.com/wireless">cypress.com/wireless</a>

### PSoC®ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

### サイプレス開発者コミュニティ

[コミュニティ](#) | [サンプルコード](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

### テクニカルサポート

[cypress.com/support](http://cypress.com/support)

本書で言及するその他すべての商標または登録商標は、それぞれの所有者に帰属します。



Cypress Semiconductor  
An Infineon Technologies Company  
198 Champion Court  
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2020-2021. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。)) を含む) は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、かつ組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

**適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示をとわず、いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。**いかなるコンピューティングデバイスも絶対に安全ということはない。従って、Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず、Cypress は、Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて、本書面に記載された製品には、エラーと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり、公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、WICED、PSoC、CapSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、[cypress.com](http://cypress.com) を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。