

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™ を備えた S26HL-T/S26HS-T SEMPER™フラッシュ への移行

本書について

適用範囲と目的

このアプリケーションノートは、65nm KL/KS-S HYPERFLASH™製品ファミリから 45nm HL/HS-T SEMPER™フラッシュ製品ファミリへの移行のガイドラインを提供します。シームレスな移行を促進するために、類似点および相違点について説明します。

目次

本書について.....	1
目次	1
1 はじめに	2
2 機能比較	3
3 新機能セットのまとめ.....	5
3.1 シリアルフラッシュ検出可能パラメーター (SFDP).....	5
3.2 オートブート.....	5
3.3 インターフェース CRC.....	5
3.4 Endurance flex アーキテクチャ.....	5
3.5 レガシー (x1) SPI ブート モード.....	5
4 コマンドセット比較	6
4.1 シリアルフラッシュ検出可能パラメーター	19
4.2 固有 ID.....	20
4.3 ステータスおよびコンフィギュレーションレジスタ	20
4.4 ECC ステータスレジスタ	20
4.5 データ保護レジスタ.....	20
4.6 オートブートレジスタ.....	21
4.7 セクタ消去カウントレジスタ	21
4.8 インターフェース CRC レジスタ.....	21
4.9 Endurance flex アーキテクチャ (ウェアレベリング) レジスタ	22
5 ハードウェア比較.....	23
5.1 ハードウェアリセット	23
5.2 DC パラメーター	23
5.3 ピン静電容量値.....	24
5.4 AC パラメーター	25
5.5 組込みアルゴリズム性能.....	26
6 結論.....	27
関連資料	28
改訂履歴	29
免責事項	30

はじめに

1 はじめに

本書は S26KL/KS-S HYPERFLASH™製品ファミリーから S26HL/HS-T SEMPER™製品ファミリーへの移行のガイドラインを提供します。移行の際に起こりうる既知の問題をすべて説明します。

S26KL/KS-S HYPERFLASH™デバイスは HYPERBUS™インターフェースを備えた 3.0 V/1.8 V NOR フラッシュメモリであり、65 nm MIRRORBIT™プロセス技術をベースに開発されています。S26HL/HS-T SEMPER™フラッシュデバイスも HYPERBUS™およびレガシー (x1) SPI インターフェースを備えた 3.0 V/1.8 V NOR フラッシュメモリですが、先進の 45 nm MIRRORBIT™プロセス技術をベースに開発されています。技術進歩の中には高い周波数による高い速度 (200 MHz、400 MB/s)、インターフェース CRC によるインターフェースデータ整合性、および Endurance flex アーキテクチャ (ウェアレベリングを使用するメモリアレイ分割) による強化された耐久性/データ保持があります。新機能の詳細説明は S26HL/HS-T データシートを参照してください。

機能比較

2 機能比較

S26HL/HS-T は S26KL/KS-S 機能セットのスーパーセットをサポートします。Table 1 に機能の類似点および相違点をまとめます。新機能セットのまとめでは、これらの相違点を詳細に説明します。

Table 1 機能比較

機能/パラメーター	S26HL/HS-T	S26KL/KS-S
技術ノード	45 nm MIRRORBIT™	65 nm MIRRORBIT™
アーキテクチャ	NOR フラッシュ	NOR フラッシュ
メモリ容量	512 Mb, 01 Gb	512 Mb
インターフェース幅	x1, x8	x8
電源電圧	1.70 V ~ 2.00 V 2.70 V ~ 3.60 V	1.70 V ~ 1.95 V 2.70 V ~ 3.60 V
読み出し (DDR) バンド幅 (1.8 V)	400 MB/s (200 MHz)	333 MB/s (166 MHz)
読み出し (DDR) バンド幅 (3.0 V)	332 MB/s (166 MHz)	200 MB/s (100 MHz)
プログラムバッファサイズ	256 B または 512 B	512 B
セクタ消去サイズ	4 KB および 256 KB	4 KB または 256 KB
パラメーターセクタサイズ	4 KB	4 KB
パラメーターセクタ数	32	8
セキュアシリコン領域 (SSR)	1024 B	1024 B
高度セクタ保護 (ASP)	有	有
一時停止/再開	消去/プログラム	消去/プログラム/メモリアレイ CRC
アドレス指定	HYPERBUS™ - 6 バイト SPI - 3 または 4 バイト	HYPERBUS™ - 6 バイト
ハードウェアリセット	有	有
産業用 温度	-40°C ~ +85°C	-40°C ~ +85°C
産業用 プラス 温度	-40°C ~ +105°C	-40°C ~ +105°C
車載用 AEC-Q100 グレード 3 温度	-40°C ~ +85°C	-40°C ~ +85°C
車載用 AEC-Q100 グレード 2 温度	-40°C ~ +105°C	-40°C ~ +105°C
車載用 AEC-Q100 グレード 1 温度	-40°C ~ +125°C	-40°C ~ +125°C
ディープ パワーダウン	有	有
デバイス ID	有	有
共通フラッシュ インターフェース	無	有
シリアルフラッシュ検出可能 パラメーター (SFDP)	有	無
固有 ID	有	無
オートブート	有	無
メモリアレイ CRC	有	有
インターフェース CRC	有	無
Endurance flex アーキテクチャ	有	無
エラー訂正コード (ECC - SECDED)	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



機能比較

機能/パラメーター	S26HL/HS-T	S26KL/KS-S
パッケージ 512 Mb	24 ボール BGA (6×8 mm, 5×5 ボール)	24 ボール BGA (6×8 mm, 5×5 ボール)
1 Gb	24 ボール BGA (8×8 mm, 5×5 ボール)	
レガシー シングル SPI ブート モード	有	無

3 新機能セットのまとめ

S26HL/HS-T デバイスの新しい機能をまとめます。詳細はデバイス データシートを参照してください。

3.1 シリアルフラッシュ検出可能パラメーター (SFDP)

シリアルフラッシュ検出可能パラメーター (SFDP) は JEDEC 規格であり、内部パラメーター テーブルの標準的な一式を使用してシリアルフラッシュ デバイスの機能と特長を記述する一貫性のある方法を提供します。ホストシステムソフトウェアはこれらのパラメーター テーブルを問い合わせ、異なるベンダーからの異なる機能に対応するために必要な調整ができます。

インフィニオンはすべての SPINOR フラッシュ デバイスで SFDP に対応します。

3.2 オートブート

HYPERBUS™プロトコルは、読み出しコマンドを開始するためにコマンドとアドレスのシフトに 3 クロック サイクル (48 ビット) を必要とします。ブートコードを読み出すために、ホストメモリコントローラーまたはプロセッサは固定されたステートマシンまたは内部 ROM コードから読み出しコマンドを提供する必要があります。オートブートを使用し、リセット後に読み出しコマンドを発行する必要がなく、ホストメモリコントローラーはブートコードを S26HL/HS-T デバイスから直ちに受信できます。これにより 3 クロック サイクルを節約でき、ブートコード読み出しの開始に必要なロジックを簡単にします。

3.3 インターフェース CRC

ホストとスレーブ デバイス間の通信の最も重要な側面の 1 つは、転送される情報の整合性を確保することです。巡回冗長検査 (CRC) は、デバイスで生データへの故意でない変更を検出するために一般的に使用されるエラー検出コードです。インターフェース CRC に対応したスレーブ デバイスは、(ホストからスレーブへまたはスレーブからホストへ) 転送されるデータ ブロックごとに CRC チェックサムと呼ばれる固定長のバイナリシーケンスを計算します。ホスト デバイスも、転送される同じデータ ブロックでそれ自体の CRC チェックサムを計算する必要があります。ホストによって計算された CRC チェックサムがスレーブによって生成されたチェックサムと一致しない場合、転送されるブロックにデータエラーが発生したことを示します。ホスト デバイスはデータブロックの再送要求などの訂正措置を取れます。

S26HL/HS-T はインターフェース CRC 機能をサポートします。すべてのインターフェース データ (命令、アドレス、およびデータ) の CRC チェックサムを計算し、ホストがアクセスできるレジスタにチェックサムを保存します。これにより、エラー発生時にホストは適切な措置を行えます。

3.4 Endurance flex アーキテクチャ

フラッシュ デバイスに対して多数のプログラム/消去サイクルが行われる場合、データ保持期間が短縮し、デバイスの寿命が短くなる可能性があります。ユーザーは S26HL/HS-T デバイスの Endurance flex アーキテクチャ技術を使用し、信頼性を向上させるためにメモリアレイを高耐久性または長期データ保持のパーティションに設定できます。高耐久性パーティションでのプログラム/消去サイクルを強化するために、高耐久性パーティションに含まれるセクタ間でプログラム/消去サイクルを均等に分配するウェアレベリングが使用されます。

3.5 レガシー (x1) SPI ブートモード

S26HL/HS-T SEMPER™フラッシュ デバイスは、SFDP を読み出し、メモリアレイのアクセス (ブートコード読み出し)、デバイス設定、および HYPERBUS™インターフェースモードへの移行を可能にする限られた命令セットに対応するレガシー (x1) シングル SPI (1S-1S-1S) インターフェースモードに対応します。

Note: サポートされる SPI 命令の詳細はデバイス データシートを参照してください。

コマンドセット比較

4 コマンドセット比較

Table 2 に各デバイスでサポートされるコマンドをまとめます。相違点は以降のセクションで説明します。

Table 2 コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
RDMARY_1_0	読み出しトランザクションはメモリアレイデータを特定のアドレスで読み出し、それを DQ[7:0]に配置します。	1	有	有
ENSPIM_3_0	SPI 開始トランザクションはデバイスインターフェースを HYPERBUS™ からレガシー(x1) SPI に変更します。	3	有	無
SRASOE_1_0	ソフトウェアリセット/ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。また、デバイスがビジーでないとき、またはトランザクションシーケンス中、または ASO に入ったときに SR0[5,4,3,1,0]をクリアします。	1	有	有
ENTDPD_3_0	ディープパワーダウンモード開始トランザクションはデバイスを最低消費電力モードに移行させます。	3	有	有
RDVSTR_2_0	ステータスレジスタ読み出しトランザクションはステータスレジスタ内容を読み出し、DQ[7:0]にデータを配置します。	2	有	有
CLVSTR_1_0	ステータスレジスタ失敗フラグクリアトランザクションは報告中の失敗フラグをすべてリセットします。	1	有	有
PRNPOR_4_0	不揮発性 POR タイマーレジスタプログラムトランザクションは、 t_{POR_CK} (25~42 μ s) の倍数である値を 16 ビット POR タイマーレジスタにプログラムし、 t_{VCS} が経過した後の RSTO#パルスの拡張長さを定義し、DQ[7:0]にデータを配置します。	4	有	有
RDNPOR_4_0	不揮発性 POR タイマーレジスタ読み出しトランザクションは 16 ビット POR タイマーレジスタの内容を読み出し、それを DQ[7:0]に配置します。	4	有	有
PGVINC_4_0	揮発性割込みコンフィギュレーションレジスタプログラムトランザクションは、DQ[7:0]に配置されたデータで 16 ビット割込みコンフィギュレーションレジスタをプログラムします。	4	有	有
RDVINC_4_0	揮発性割込みコンフィギュレーションレジスタ読み出しトランザクションは 16 ビット割込みコンフィギュレーションレジスタの内容を読み出し、それを DQ[7:0]に配置します。	4	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
PGVINS_4_0	揮発性割込みステータスレジスタプログラムトランザクションは、DQ[7:0]に配置されたデータで16ビット割込みステータスレジスタをプログラムします。	4	有	有
RDVINS_4_0	揮発性割込みステータスレジスタ読み出しトランザクションは16ビット割込みステータスレジスタの内容を読み出し、それをDQ[7:0]に配置します。	4	有	有
PGVCR1_4_0	揮発性コンフィギュレーションレジスタプログラム1トランザクションは、DQ[7:0]に配置されたデータで16ビット揮発性コンフィギュレーションレジスタ0をプログラムします。	4	有	有
PGVCR2_4_0	揮発性コンフィギュレーションレジスタプログラム2トランザクションは、DQ[7:0]に配置されたデータで16ビット揮発性コンフィギュレーションレジスタ1をプログラムします。	4	有	有
RDVCR1_4_0	揮発性コンフィギュレーションレジスタ読み出し1トランザクションは16ビット揮発性コンフィギュレーションレジスタ0の内容を読み出し、それをDQ[7:0]に配置します。	4	有	有
RDVCR2_4_0	揮発性コンフィギュレーションレジスタ読み出し2トランザクションは16ビット揮発性コンフィギュレーションレジスタ1の内容を読み出し、それをDQ[7:0]に配置します。	4	有	有
PGNCR1_4_0	不揮発性コンフィギュレーションレジスタプログラム1トランザクションは、DQ[7:0]に配置されたデータで16ビット不揮発性コンフィギュレーションレジスタ0をプログラムします。	4	有	有
PGNCR2_4_0	不揮発性コンフィギュレーションレジスタプログラム2トランザクションは、DQ[7:0]に配置されたデータで16ビット不揮発性コンフィギュレーションレジスタ1をプログラムします。	4	有	有
ERNC12_3_0	不揮発性コンフィギュレーションレジスタ消去1と2トランザクションは2つの16ビット不揮発性コンフィギュレーションレジスタ(0、1)の内容を消去します。	3	有	有
RDNCR1_4_0	不揮発性コンフィギュレーションレジスタ読み出し1トランザクションは16ビット不揮発性コンフィギュレーションレジスタ0の内容を読み出し、それをDQ[7:0]に配置します。	4	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
RDNCR2_4_0	不揮発性コンフィギュレーションレジスタ読み出し2トランザクションは16ビット不揮発性コンフィギュレーションレジスタ1の内容を読み出し、それをDQ[7:0]に配置します。	4	有	有
PGWORD_4_0	ワードプログラムトランザクションは、DQ[7:0]で供給されたデータワード(全ビット0)をアドレス指定されたメモリアレイにプログラムします。	4	有	有
LDBUFR_6_0	書き込みバッファロードトランザクションは、DQ[7:0]で供給された最大256/512バイトのデータ(全ビット0)を書き込みバッファにロードします。	6	有	有
PGBFCM_1_0	書き込みバッファプログラム確認トランザクションはデバイスに、書き込みバッファにロードされたデータをアドレス指定されたメモリアレイにプログラムさせます。	1	有	有
RSTWBA_3_0	バッファ書き込み中止リセットトランザクションはステータスレジスタのバッファ書き込み中止ステータスフラグ(WRBFAB-STRV[3])をリセットします。	3	有	有
ERCHIP_6_0	チップ消去トランザクションは、フラッシュメモリアレイ全体のすべてのビットを1にセットします(全バイトはFFhです)。	6	有	有
ERSCTR_6_0	セクタ消去トランザクションはアドレス指定された256KBセクタまたは4KBセクタのすべてのビットを1にセットします(全バイトはFFhです)。	6	有	有
BLKCHK_1_0	ブランクチェックトランザクションは選択されたフラッシュメモリアレイセクタが完全に消去されたかどうかを確認します。ERSERR(STRV[5]-ステータスレジスタのビット5)が、セクタが消去された場合は0にクリアされ、セクタが消去されていない場合は1にセットされます。	1	有	有
EVERST_1_0	消去ステータス判定トランザクションは、アドレス指定されたセクタの前の消去動作が正常に完了したかを確認します。選択されたセクタが正常に消去された場合、SESTAT(STRV[5]-ステータスレジスタのビット0)が1にセットされます。	1	有	有
SPERSE_1_0	消去一時停止トランザクションはシステムに消去動作を中断させます。	1	有	有
RSERSE_1_0	消去再開トランザクションはシステムに消去動作を再開させます。	1	有	有
SPPROG_1_0	プログラム一時停止トランザクションはシステムにプログラム動作を中断させます。	1	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S	
RSPROG_1_0	プログラム再開トランザクションはシステムにプログラム動作を再開させます。	1	有	有	
IDSFE1_3_1	ASO デバイス ID 固有 ID SFDP	ID/固有 ID/SFDP ASO 開始 1 トランザクションはデバイス ID, 固有 ID, および SFDP パラメータを読み出します。この開始トランザクションはコマンド内のセクタアドレス (SA) を使用し、どのセクタを重ねるかを決定します。	3	有	有
IDSFE2_1_1		ID/固有 ID/SFDP ASO 開始 2 トランザクションはデバイス ID, 固有 ID, および SFDP パラメータを読み出します。この開始トランザクションはコマンド内のセクタアドレス (SA) を使用し、どのセクタを重ねるかを決定します。	1	有	有
RDIDSF_1_1		ID/固有 ID/SFDP 読み出しトランザクションは特定のアドレスでデバイス ID, 固有 ID, および SFDP パラメータを読み出し、それを DQ[7:0] に配置します。	1	有	有
ASOEXT_1_1		ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有	有
SSRENT_3_1	ASO セキュア シリコン 領域	セキュアシリコン領域 ASO 開始トランザクションはセキュアシリコン領域へのアクセスを許可します。この開始トランザクションはコマンド内のセクタアドレス (SA) を使用し、どのセクタを重ねるかを決定します。	3	有	有
RD_SSR_1_1		セキュアシリコン領域読み出しトランザクションは特定のアドレスでセキュアシリコン領域のデータを読み出し、それを DQ[7:0] に配置します。	1	有	有
PG_SSR_4_1		セキュアシリコン領域ワードプログラムトランザクションは、DQ[7:0] で供給されたデータワー	4	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
LDBSSR_5_1		ド (全ビット 0) をアドレス指定されたセキュアシリコン領域にプログラムします。		
		セキュアシリコン領域バッファロードトランザクションは、DQ[7:0]で供給された最大 256/512 バイトのデータ (全ビット 0) を書き込みバッファにロードします。	5	有
PGCSSR_1_1		セキュアシリコン領域バッファプログラム確認トランザクションはデバイスに、書き込みバッファにロードされたデータをアドレス指定されたセキュアシリコン領域にプログラムさせます。	1	有
RSWSSR_3_1		バッファ書き込み中止リセットトランザクションはステータスレジスタのバッファ書き込み中止ステータスフラグ (WRBFAB-STRV[3]) をリセットします。	3	有
ASOEXT_1_1		ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有
ASPENT_3_1	ASO 高度セクタ保護	高度セクタ保護 ASO 開始トランザクションは高度セクタ保護コンフィギュレーションレジスタへのアクセスを許可します。この開始トランザクションは重ね合わせるために開始トランザクションからのセクタアドレスを使用しません。ASP コンフィギュレーションレジスタはデバイスアドレス空間のワード位置 0 に現れます。	3	有
PGOASP_2_1		ワンタイム プログラマブル高度セクタ保護レジスタプログラムトランザクションは、DQ[7:0]に配置されたデータで 16 ビット OTP ASP コンフィギュレーションレジスタをプログラムします。	2	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S	
RDOASP_1_1		ワンタイム プログラマブル高度セクタ保護レジスタ読み出しトランザクションはデバイスアドレス 0 での 16 ビット OTP ASP コンフィギュレーションレジスタの内容を読み出し、それを DQ[7:0]に配置します。	1	有	有
ASOEXT_1_1		ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有	有
PWDENT_3_1	ASO パスワード	パスワード ASO 開始トランザクションは 64 ビットパスワードへのアクセスを許可します。この開始トランザクションは重ね合わせるために開始トランザクションからのセクタアドレスを使用しません。パスワードは、デバイスアドレス空間のワード位置 0~3 に現れます。	3	有	有
PGNPWD_2_1		不揮発性パスワード プログラムトランザクションは、DQ[7:0]に配置されたデータで 64 ビットパスワードをプログラムします。	2	有	有
RDNPWD_1_1		不揮発性パスワード読み出しトランザクションはデバイスアドレス 0~3 での 64 ビットパスワードの内容を読み出し、それを DQ[7:0]に配置します。	1	有	有
ULNPWD_7_1		不揮発性パスワードロック解除トランザクションはデバイスアクセスをロック解除するために DQ[7:0]での 64 ビットパスワードを入力します。	7	有	有
ASOEXT_1_1		ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために	1	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S	
	ASO 終了コマンドを発行する必要があります。				
PPBENT_3_1	ASO 持続的保護ビット	持続的保護ビット ASO 開始トランザクションはセクタに対応する持続的保護ビット (PPB) へのアクセスを許可します。この開始トランザクションは重ね合わせるために開始トランザクションからのセクタアドレスを使用しません。セクタの PPB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	3	有	有
PGNPPB_2_1		不揮発性持続的保護ビットプログラムトランザクションは、DQ[7:0]に配置されたデータでセクタに対応する PPB ビットをプログラムします。セクタの PPB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	2	有	有
ERNPPB_2_1		不揮発性持続的保護ビット消去トランザクションはすべての PPB ビットを消去します。	2	有	有
RSWPPB_3_1		バッファ書き込み中止リセットトランザクションは、PPB プログラム失敗に起因したステータスレジスタのバッファ書き込み中止ステータスフラグ (WRBFAB - STRV[3]) をリセットします。	3	有	有
RDNPPB_1_1		不揮発性持続的保護ビット読み出しトランザクションはセクタに対応する PPB ビットを読み出し、それを DQ[7:0]に配置します。セクタの PPB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	1	有	有
PRTSTS_2_1		セクタ保護ステータストランザクションはアドレス指定されたセクタの保護ステータスを提供します。SA 保護ステータス読み出し中のデータ出力は、指定されたセクタがビット 0~2 で保護されているかどうかを示します。 ビット 0: 指定されたセクタが保護されるかどうかを示します (0= 保護、1= 非保護)。	2	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
	<p>ビット 1: セクタの DYB ビットにより保護されます (0=保護、1=非保護)。</p> <p>ビット 2: セクタの PPB ビットにより保護されます (0=保護、1=非保護)。</p> <p>ビット 3~15 はすべて 1 です。</p>			
ASOEXT_1_1		1	有	有
PPLENT_3_1		3	有	有
CLVPPL_2_1		2	有	有
RDVPPL_1_1		1	有	有
ASOEXT_1_1		1	有	有
	ASO PPB ロック			

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S	
DYBENT_3_1	ASO ダイナミック保護 ビット	ダイナミック保護ビット ASO 開始トランザクションはセクタに対応するダイナミック保護ビット (DYB) へのアクセスを許可します。この開始トランザクションは重ね合わせるために開始トランザクションからのセクタアドレスを使用しません。セクタの DYBB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	3	有	有
STVDYB_2_1		揮発性ダイナミック保護ビットセットトランザクションは、DQ[7:0]に配置されたデータでセクタに対応する DYB ビットをセットします。セクタの DYB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	2	有	有
CLVDYB_2_1		揮発性ダイナミック保護ビットクリアトランザクションは、DQ[7:0]に配置されたデータでセクタに対応する DYB ビットをクリアします。セクタの DYB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	2	有	有
RDVDYB_1_1		揮発性ダイナミック保護ビット読み出しトランザクションはセクタに対応する DYB ビットを読み出し、それを DQ[7:0]に配置します。セクタの DYB ビットはセクタ内のすべてのワード位置のビット 0 に現れます。	1	有	有
PRTSTS_2_1		セクタ保護ステータストランザクションはアドレス指定されたセクタの保護ステータスを提供します。SA 保護ステータス読み出し中のデータ出力は、指定されたセクタがビット 0~2 で保護されているかどうかを示します。 ビット 0: 指定されたセクタが保護されるかどうかを示します (0=保護、1=非保護)。 ビット 1: セクタの DYB ビットにより保護されます (0=保護、1=非保護)。 ビット 2: セクタの PPB ビットにより保護されます (0=保護、1=	2	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
ASOEXT_1_1	非保護)。 ビット 3~15 はすべて 1 です。 ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有	有
ECCENT_3_1	エラー訂正 (ECC) ASO 開始トランザクションはフラッシュメモリアレイの任意のハーフページのエラー訂正アクション (ECC ステータス) へのアクセスを許可します。	3	有	有
RDECST_1_1	エラー訂正 (ECC) ステータス読み出しトランザクションはアドレス指定されたハーフページの ECC ステータス値を DQ[7:0] に提供します。ステータスの単一ワードはハーフページ内の任意のワード位置に現れます。	1	有	有
RDADTL_2_1	アドレストラップレジスタ下位ワード読み出しトランザクションは、DQ[7:0] でのアドレストラップレジスタ (32 ビット) に格納されたエラー訂正アクション (ECC) 関連のアドレス値の下位 16 ビットを提供します。	2	有	有
RDADTU_2_1	アドレストラップレジスタ上位ワード読み出しトランザクションは、DQ[7:0] でのアドレストラップレジスタ (32 ビット) に格納されたエラー訂正アクション (ECC) 関連のアドレス値の上位 16 ビットを提供します。	2	有	有
RDCONT_2_1	ECC カウント値レジスタ読み出しトランザクションはエラー訂正アクション数の ECC カウントを DQ[7:0] に提供します。	2	有	有
CLRECC_1_1	ECC エラー ステータス失敗フラグクリアトランザクションは報告中の失敗フラグと割り込みをすべてリセットします。	1	有	有
ASOEXT_1_1	ASO 終了トランザクションはデバイスが ASO に入ったときにデ	1	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
	バイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。			
ICRCEN_3_1	ASO インター フェース CRC	インターフェース CRC レジスタ ASO 開始トランザクションはインターフェース CRC レジスタの内容へのアクセスを許可します。インターフェース CRC レジスタ ASO を終了すると、インターフェース CRC レジスタはクリアされます。	有	無
RDICRC_1_1		揮発性インターフェース CRC レジスタ読み出しトランザクションはインターフェース CRC レジスタの内容を DQ[7:0]に提供します。アドレス 0x00 と 0x01 は下位と上位の 16 ビットインターフェース CRC レジスタ値を定義します。	有	無
ASOEXT_1_1		ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	有	無
DICREN_3_1	ASO データ整 合性 CRC	データ整合性 CRC レジスタ ASO 開始トランザクションはデータ整合性 CRC チェックサムへのアクセスを許可します。データ整合性 CRC 計算が一時停止されない間、データ整合性 CRC ASO はフラッシュメモリアレイ全体を重ね合わせます。CRC 計算が一時停止されたとき、フラッシュメモリアレイは読み出し可能になります。	有	有
LDSTAD_1_1		開始アドレスロードトランザクションはデータ整合性 CRC の開始アドレス位置をロードします。	有	有

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S	
LDENAD_1_1	終了アドレスロードトランザクションはデータ整合性CRCの終了アドレス位置をロードします。	1	有	有	
SP_DIC_1_1	データ整合性CRC一時停止トランザクションはシステムにデータ整合性CRC計算動作を中断させます。	1	有	有	
RDCMRY_1_1	データ整合性CRC一時停止中のメモリアレイ読み出しトランザクションは特定のアドレスでメモリアレイデータを読み出し、それをDQ[7:0]に配置します。	1	有	有	
RS_DIC_1_1	データ整合性CRC再開トランザクションはシステムに一時停止中のデータ整合性CRC計算動作を再開させます。	1	有	有	
RDDICL_2_1	データ整合性CRCレジスタ下位ワード読み出しトランザクションはデータ整合性CRCチェックサムの下位16ビットをDQ[7:0]に提供します。	2	有	有	
RDDICU_2_1	データ整合性CRCレジスタ上位ワード読み出しトランザクションはデータ整合性CRCチェックサムの上位16ビットをDQ[7:0]に提供します。	2	有	有	
ASOEXT_1_1	ASO終了トランザクションはデバイスがASOに入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかのASO開始コマンドが発行されると、デバイスを読み出しモードにリセットするためにASO終了コマンドを発行する必要があります。	1	有	有	
ATBNEN_3_1	ASO オート ブート	不揮発性オートブートレジスタASO開始トランザクションはオートブートレジスタへのアクセスを許可します。この開始トランザクションからのセクタアドレスを使用しません。	3	有	無
PGNATB_2_1		不揮発性オートブートレジスタプログラムトランザクションは、DQ[7:0]に配置されたデータで16ビット不揮発性オートブー	2	有	無

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S
	トレジスタをプログラムします。			
RDATBN_1_0	不揮発性オートブートレジスタ読み出しトランザクションは 32 ビット不揮発性オートブートレジスタの内容を読み出し、それを DQ[7:0]に配置します。アドレス 0x00 と 0x01 は下位と上位の 16 ビットオートブートレジスタ値を定義します。	1	有	無
ASOEXT_1_1	ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有	無
SECTEN_3_1	セクタ消去カウント揮発性レジスタ ASO 開始トランザクションはセクタ消去カウントレジスタへのアクセスを許可します。この開始トランザクションは開始トランザクションからのセクタアドレスを使用しません。	3	有	無
LDSRAD_2_1	セクタ アドレス ロード トランザクションは消去カウントが対象となるセクタアドレスをロードします。	2	有	無
RDSECV_1_0	揮発性セクタ消去カウントレジスタ読み出しトランザクションは 16 ビット揮発性セクタ消去カウントレジスタの内容を読み出し、それを DQ[7:0]に配置します。	1	有	無
ASOEXT_1_1	ASO 終了トランザクションはデバイスが ASO に入ったときにデバイスをメモリアレイデータ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有	無
ENX_EN_3_1	Endurance flex ポインタ選択 (パーティション) ワンタイム プログラマブル レジスタ ASO 開始ト	3	有	無

コマンドセット比較

トランザクション	説明	サイクル	S26HL/HS-T	S26KL/KS-S	
	ランザクションは Endurance flex ポインタ レジスタへのアクセスを許可します。この開始トランザクションは開始トランザクションからのセクタアドレスを使用しません。				
PGOENX_2_1	ASO Endurance Flex	ワンタイム プログラマブル Endurance flex レジスタ[4:0] プログラム トランザクションは、DQ[7:0]に配置されたデータでワンタイム プログラマブル Endurance flex レジスタ[3:0]をプログラムします。アドレス 0x00, 0x01, 0x02, 0x03, および 0x04 は 4 つの Endurance flex レジスタ値を定義します。	2	有	無
RDOENX_1_1	ワンタイム プログラマブル Endurance flex レジスタ[4:0] 読み出し トランザクションはワンタイム プログラマブル Endurance flex レジスタ[3:0]を読み出し、それを DQ[7:0]に配置します。アドレス 0x00, 0x01, 0x02, 0x03, および 0x04 は 4 つの Endurance flex レジスタ値を定義します。	1	有	無	
ASOEXT_1_1	ASO 終了 トランザクションはデバイスが ASO に入ったときにデバイスをメモリ アレイ データ読み出しモードに戻します。いずれかの ASO 開始コマンドが発行されると、デバイスを読み出しモードにリセットするために ASO 終了コマンドを発行する必要があります。	1	有	無	

4.1 シリアルフラッシュ検出可能パラメーター

S26KL/KS-S でサポートされるメーカー/デバイス ID および共通フラッシュ インターフェース (CFI) テーブルに加えて、S26HL/HS-T はシリアルフラッシュ検出可能パラメーター (SFDP) もサポートします。SFDP は JEDEC (JEDEC-216B) によって定義され、SFDP パラメーターを識別するヘッダ テーブルを含みます。Table 3 に両方のデバイス ファミリのアドレス マップの概要を示します。

コマンドセット比較

Table 3 S26HL/HS-T および S26KL/KS-S の SFDP, ID, CFI アドレス マップの概要

開始ワード アドレス	S26HL/HS-T	S26KL/KS-S
(SA) + 0000h ~ 0000Fh	-	デバイス ID
(SA) + 0010h ~ 00079h	-	CFI データ
(SA) + 0000h	SFDP	-
(SA) + 0800h	デバイス ID	-

4.2 固有 ID

S26HL/HS-T では、デバイスごとに 64 ビット固有番号があります。S26KL/KS-S は固有 ID をサポートしません。Table 4 に S26HL/HS-T の固有 ID のアドレス マップを示します。

Table 4 S26HL/HS-T の固有 ID アドレス マップの概要

開始ワード アドレス	S26HL/HS-T	S26KL/KS-S
(SA) + 0200h	固有 ID	-

4.3 ステータスおよびコンフィギュレーションレジスタ

S26HL/HS-T と S26KL/KS-S デバイスの動作状態は内部コンフィギュレーションレジスタによって設定されます。一方、ステータスレジスタはデバイスの組込みアルゴリズム動作中のステータスを提供します。Table 5 に各デバイスにサポートされるレジスタをまとめます。

Table 5 ステータスおよびコンフィギュレーションレジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
ステータスレジスタ	有	有	有
コンフィギュレーションレジスタ 1	有	有	無
コンフィギュレーションレジスタ 2	有	-	該当なし

各コンフィギュレーション/ステータスビットのタイプおよび機能はデバイスデータシートを参照してください。

4.4 ECC ステータスレジスタ

S26HL/HS-T と S26KL/KS-S の両方のデバイスは ECC 保護メモリ コアを持ち、ECC ステータス報告用のレジスタを提供します。Table 6 に各デバイスにサポートされるレジスタをまとめます。

Table 6 ECC レジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
ECC ステータス	有	有	無
アドレストラップレジスタ	有	有	有
ECC カウントレジスタ	有	有	有

各レジスタビットのタイプおよび機能はデバイスデータシートを参照してください。

4.5 データ保護レジスタ

S26HL/HS-T と S26KL/KS-S の両方のデバイスはデータを消去/プログラムから保護する高度セクタ保護 (ASP) をサポートします。Table 7 に各デバイスにサポートされるレジスタをまとめます。

コマンドセット比較

Table 7 ASP レジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
高度セクタ保護レジスタ	有	有	無
パスワードレジスタ	有	有	有
PPB ロックレジスタ	有	有	有
PPB アクセスレジスタ	有	有	有
DYB アクセスレジスタ	有	有	有

各レジスタビットのタイプおよび機能はデバイスデータシートを参照してください。

4.6 オートブートレジスタ

S26HL/HS-T は、リセット (POR, ハードウェアリセット, ソフトウェアリセット, デフォルト回復) の後に読み出し命令を発行する必要がなく、ホストマスターコントローラーがすぐにブートコードを実行できるオートブート機能をサポートします。S26KL/KS-S はオートブートをサポートしません。Table 8 に各デバイスにサポートされるレジスタをまとめます。

Table 8 オートブートレジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
オートブートレジスタ	有	-	該当なし

各レジスタビットのタイプおよび機能はデバイスデータシートを参照してください。

4.7 セクタ消去カウントレジスタ

S26HL/HS-T は、各セクタが消去された回数を読み出すセクタ消去カウント (SEC) 機能をサポートします。SEC コマンドは、アドレス指定されたセクタの正常な消去サイクル数を出力します。S26KL/KS-S は SEC をサポートしません。Table 9 に各デバイスにサポートされるレジスタをまとめます。

Table 9 SEC レジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
セクタ消去カウントレジスタ	有	-	該当なし

各レジスタビットのタイプおよび機能はデバイスデータシートを参照してください。

4.8 インターフェース CRC レジスタ

S26HL/HS-T は、デバイスがインターフェースデータブロックごとに CRC チェックサムと呼ばれる固定長のバイナリシーケンスを計算してから、それらをインターフェース整合性のために BCRC レジスタに保存するインターフェース CRC (ICRC) 機能をサポートします。S26KL/KS-S は BCRC をサポートしません。Table 10 に各デバイスにサポートされるレジスタをまとめます。

Table 10 BCRC レジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
インターフェース CRC レジスタ	有	-	該当なし

各レジスタビットのタイプおよび機能はデバイスデータシートを参照してください。

4.9 Endurance flex アーキテクチャ (ウェアレベリング) レジスタ

S26HL/HS-T は、ウェアレベリングによってデータ耐久性を向上させる Endurance flex アーキテクチャ機能をサポートします。ウェアレベリングは、デバイスのウェアレベリングプールの一部であるすべてのセクタ間にプログラム/消去サイクルを均等に分布させます。S26KL/KS-S は Endurance flex アーキテクチャをサポートしません。Table 11 に各デバイスにサポートされるレジスタをまとめます。

Table 11 Endurance flex レジスタセット比較

レジスタタイプ	S26HL/HS-T	S26KL/KS-S	同じか?
Endurance flex レジスタ 0	有	-	該当なし
Endurance flex レジスタ 1	有	-	該当なし
Endurance flex レジスタ 2	有	-	該当なし
Endurance flex レジスタ 3	有	-	該当なし
Endurance flex レジスタ 4	有	-	該当なし

各レジスタビットのタイプおよび機能はデバイスデータシートを参照してください。

ハードウェア比較

5 ハードウェア比較

5.1 ハードウェアリセット

S26HL/HS-T のハードウェアリセットピン (RESET#) の動作は S26KL/KS-S と異なります。S26HL/HS-T では、RESET#が開始されたとき、ハードウェアリセットはパワーオンリセット (POR) と同じシーケンスを持っています。S26KL/KS-S では、RESET#の動作は POR シーケンスのサブセットです。つまり、すべてのブロックは初期化されません。

5.2 DC パラメーター

Table 12 に S26HL/HS-T と S26KL/KS-S の DC パラメーターの比較を示します。ほとんどのパラメーターの違いが移行時に性能の問題を発生させませんが、潜在的な影響のためにすべてのパラメーターの違いを慎重に確認することを強く推奨します。

Table 12 DC パラメーター比較

パラメーター	説明/テスト条件	S26HL/HS-T			S26KL/KS-S			単位
		Min	Typ	Max	Min	Typ	Max	
V _{IH}	入力電圧 HIGH 閾値、GPIO、CMOS コンフィギュレーション	V _{CCQ} × 0.65	-	V _{CCQ} × 1.15	V _{CCQ} × 0.7	-	V _{CCQ} + 0.4	V
V _{IL}	入力電圧 LOW 閾値、GPIO、CMOS コンフィギュレーション	V _{CCQ} × 0.15	-	V _{CCQ} × 0.35	-0.50	-	V _{CCQ} × 0.3	V
V _{OH}	出力 HIGH 電圧 条件: -0.1 mA	V _{CCQ} - 0.2	-		V _{CCQ} - 0.2	-	-	V
V _{OL}	出力 LOW 電圧 条件: 0.1 mA	-	-	0.20	-	-	V _{CCQ} * 0.15	V
I _{LI}	入力リーク電流 条件: V _{CCQ} =MAX、V _{IN} =V _{IH} または V _{SS} 、CS#=V _{IH}	-	-	±4	-	-	-	µA
I _{LO}	出力リーク電流 条件: V _{CCQ} =MAX、V _{IN} =V _{IH} または V _{SS} 、CS#=V _{IH}	-	-	±4	-	-	-	µA
I _{CC1}	V _{CC} アクティブ読み出し電流 (コア電流のみ。I/O スイッチング電流なし) CS#=V _{IL} 、200 MHz、V _{CC} =1.95 V	-	156	173	-	130	180	mA
I _{CC1}	V _{CC} アクティブ読み出し電流 (コア電流のみ、I/O スイッチング電流なし) CS#=V _{IL} 、200 MHz、V _{CC} =3.6 V	-	75	130	-	80	100	mA
I _{IO1}	I/O の V _{CCQ} アクティブ読み出し電流 CS#=V _{IL} 、200 MHz、V _{CCQ} =1.95 V、C _{LOAD} =15 pF	-	-	-	-	80	100	mA
I _{IO1}	I/O の V _{CCQ} アクティブ読み出し電流 CS#=V _{IL} 、200 MHz、V _{CCQ} =3.6 V、C _{LOAD} =15 pF	-	-	-	-	80	100	mA
I _{CC2}	アクティブ ページ プログラム電流 条件: CS#=V _{IH} 、V _{CC} =max	-	50	58	-	60	100	mA

ハードウェア比較

パラメーター	説明/テスト条件	S26HL/HS-T			S26KL/KS-S			単位
		Min	Typ	Max	Min	Typ	Max	
I _{CC4}	アクティブセクタ消去 (256 KB) 条件: CS#=V _{IH} 、V _{CC} =max	-	50	55	-	60	100	mA
I _{SB1}	スタンバイ電流 (-40°C~+85°C) 条件: CS#=V _{IH} 、RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	14 / 11	113	-	25	100	μA
I _{SB2}	スタンバイ電流 (-40°C~+105°C) 条件: CS#=V _{IH} 、RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	14 / 11	188	-	25	300	μA
I _{SB3}	スタンバイ電流 (-40°C~+125°C) 条件: CS#=V _{IH} 、RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	14 / 11	340	-	25	300	μA
I _{DPD1}	ディープパワーダウン電流 (-40°C~+85°C) 条件: CS#=V _{IH} 、CS#=V _{IH} 、RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	2.2 / 1.3	18	-	30	50	μA
I _{DPD2}	ディープパワーダウン電流 (-40°C~+105°C) 条件: CS#=V _{IH} 、CS#=V _{IH} 、RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	2.2 / 1.3	18	-	95	150	μA
I _{DPD3}	ディープパワーダウン電流 (-40°C~+125°C) 条件: CS#=V _{IH} 、CS#=V _{IH} 、RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	2.2 / 1.3	31	-	150	250	μA
I _{RESET}	リセット電流 条件: CS#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	-	80	-	10	20	mA
I _{CLKSTOP1}	アクティブクロック停止モード (V _{CC} =1.95 V) 条件: CS#=V _{IH} 、IO3/RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	-	-	-	6	12	mA
I _{CLKSTOP2}	アクティブクロック停止モード (V _{CC} =3.6 V) 条件: CS#=V _{IH} 、IO3/RESET#=V _{IH} 、全 I/O=V _{IH} またはV _{SS}	-	-	-	-	6	12	mA

5.3 ピン静電容量値

Table 13 に S26HL/HS-T と S26KL/KS-S のピン静電容量値の比較を示します。ほとんどのパラメーターの違いで移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強く推奨します。

ハードウェア比較

Table 13 ピン静電容量値比較

CAP パラメーター	説明	S26HL/HS-T			S26KL/KS-S			単位
		Min	Typ	Max	Min	Typ	Max	
CI	入力静電容量 (CK, CK#, CS#, PSC, PSC#)	-	3	7.5	3.5	-	4.5	pF
CID	デルタ入力静電容量 (CK, CK#, CS#, PSC, PSC#)	-	-	-	-	-	0.25	pF
CO	出力静電容量 (RWDS)	-	6.5	7.5	5	-	6	pF
CIO	I/O ピン静電容量 (DQx)	-	6.5	7.5	5	-	6	pF
CIOD	I/O ピン静電容量デルタ (DQx)	-	-	-	-	-	0.8	pF
COP	INT#, RSTO# ピン静電容量	-	6.5	7.5	5	-	6	pF
CIP	WP#, RESET# ピン静電容量	-	6.5	7.5	6.5	-	9	pF

5.4 AC パラメーター

Table 14 に S26HL/HS-T と S26KL/KS-S の AC パラメーターの比較を示します。ほとんどのパラメーターの違いで移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強く推奨します。

Table 14 AC パラメーター比較

AC パラメーター	説明/テスト条件	S26HL/HS-T			S26KL/KS-S			単位
		Min	Typ	Max	Min	Typ	Max	
f _{SCK}	SPI クロック周波数	0	-	166 / 200	-	-	166	MHz
P _{SCK}	SCK 周期	1/f _{SCK}	-	-	6	-	-	ns
t _{CSHI}	トランザクション間のチップセレクト HIGH 時間	7.5	-	-	6	-	-	ns
t _{CSS}	CS#アクティブセットアップ時間 (SCK に対して)	4	-	-	3	-	-	ns
t _{DSV}	データストロブ有効時間	-	-	5	-	-	12	ns
t _{IS} (t _{SU})	入力データセットアップ時間 (SCK に対して)	0.6 / 0.5	-	-	0.6	-	-	ns
t _{IH} (t _{HD})	入力データホールド時間 (SCK に対して)	0.6 / 0.5	-	-	0.6	-	-	ns
t _{ACC}	初期アクセス読み出し時間	-	-	-	-	-	96	ns
t _{DQLZ}	クロックから DQ Low Z までの時間	0	-	-	0	-	-	ns
t _{CKD} (t _v)	CK 遷移から DQ 有効までの時間	2	-	7.25 / 5.45	1	-	5.5	ns
t _{CKDI}	CK 遷移から DQ 無効までの時間	-	-	7.5 / 6	0	-	4.6	ns
t _{CKDS}	CK 遷移から RWDS 有効までの時間	2	-	7.25 / 5.45	1	-	5.5	ns
t _{DSS}	RWDS 遷移から DQ 有効までの時間	-0.4	-	0.4	-0.45	-	0.45	ns
t _{DSH}	RWDS 遷移から DQ 無効までの時間	-0.4	-	0.4	-0.45	-	0.45	ns

ハードウェア比較

AC パラメーター	説明/テスト条件	S26HL/HS-T			S26KL/KS-S			単位
		Min	Typ	Max	Min	Typ	Max	
t _{CSH0}	CK 立ち下りエッジ後のチップセレクト ホールド時間	4	-	-	0	-	-	ns
t _{DSZ}	チップセレクト非アクティブから RWDS High-Z までの時間	-	-	7.5 / 6	-	-	6	ns
t _{OZ}	チップセレクト非アクティブから DQ High-Z までの時間	-	-	7.5 / 6	-	-	6	ns

5.5 組込みアルゴリズム性能

Table 15 に S26HL/HS-T と S26KL/KS-S の組込みアルゴリズムパラメーターの比較を示します。ほとんどのパラメーターの違いで移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強く推奨します。

Table 15 組込みアルゴリズム性能パラメーター比較

組込みパラメーター	説明/テスト条件	S26HL/HS-T			S26KL/KS-S			単位
		Min	Typ	Max	Min	Typ	Max	
t _w	不揮発性レジスタ書き込み時間	-	44	357.5	-	-	-	ms
t _{PP1}	ページプログラム時間 (256 バイト)	-	480	1700	-	-	-	μs
t _{PP2}	ページプログラム時間 (512 バイト)	-	570	1700	-	475	2000	μs
t _{SE1}	セクタ消去時間 (4K バイト)	-	42	335	-	240	725	ms
t _{SE2}	セクタ消去時間 (256K バイト)	-	773	5869	-	930	2900	ms
t _{BE1}	バルク消去時間 (512M ビット)	-	201	696	-	220	462	s
t _{EES1}	消去ステータス判定時間 (4 KB セクタ)	-	45	51	-	70	100	μs
t _{EES2}	消去ステータス判定時間 (256 KB セクタ)	-	45	56	-	70	100	μs
t _{DIS_SETUP}	ECRC 計算セットアップ時間	-	17	-	-	10	-	μs
t _{SEC}	セクタ消去カウント時間	-	55	63	-	-	-	μs
t _{ESL}	消去一時停止/再開	-	-	-	-	-	50	μs
t _{PSL}	消去一時停止/再開	-	-	-	-	-	50	μs
t _{CSL}	データ整合性 CRC 一時停止/再開時間	-	-	-	-	-	50	μs
t _{PSWD}	有効な 64 ビットパスワードがデバイスに与えられた後の PPB ロックビットの設定時間	80	100	120	80	100	120	μs

6 結論

S26KL/KS-S から S26HL/HS-T への移行は簡単で、システムソフトウェアまたはハードウェアに最小限の調整が必要です。また、調整が行われた後、必要な場合に HL/HS-T SEMPER™フラッシュではより大容量のデバイスを使用でき、既存のシステムでより高い性能を提供します。

関連資料

関連資料

- [1] S26KL/KS-S ファミリ
 - **001-99198**: S26KL512S/S26KS512S/S26KL256S/S26KS256S/S26KL128S/S26KS128S, 512 Mbit (64 Mbyte)/256 Mbit (32 Mbyte)/128 Mbit (16 Mbyte), 1.8V/3.0V HYPERFLASH™ family
- [2] S26HL/HS-T ファミリ
 - 002-12337: S26HS512T / S26HS01GT / S26HL512T / S26HL01GT, 512-MB (64-MB), 1-GB (128-MB), HS-T (1.8-V), HL-T (3.0-V) SEMPER™ flash with HYPERBUS™ interface

S26KL-S/S26KS-S HYPERFLASH™から HYPERBUS™を備えた S26HL-T/S26HS-T SEMPER™フラッシュへの移行



改訂履歴

改訂履歴

版数	発行日	変更内容
**	2019-06-28	これは英語版 002-23680 Rev. **を翻訳した日本語版 002-27352 Rev. **です。
*A	2023-01-06	これは英語版 002-23680 Rev. *D を翻訳した日本語版 002-27352 Rev. *A です。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2023-01-06

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2023 Infineon Technologies AG.

All Rights Reserved.

Do you have a question about this document?

Go to www.infineon.com/support

Document reference

002-27352 Rev. *A

重要事項

本手引書に記載された本製品の使用に関する手引きとして提供されるものであり、いかなる場合も、本製品における特定の機能性能や品質について保証するものではありません。本製品の使用前に、当該手引書の受領者は実際の使用環境の下であらゆる本製品の機能及びその他本手引書に記された一切の技術的情報について確認する義務が有ります。インフィニオンテクノロジーズはここに当該手引書内で記される情報につき、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。