

AN217010

S25FL164K シリアル NOR フラッシュから S25FL064L シリアル NOR フラッシュへの移行

著者: Bryan Hancock
関連製品ファミリ: S25FL-L
関連サンプルコード: なし
関連アプリケーション ノート: なし

本アプリケーション ノート (AN217010) はサイプレスのシリアル NOR フラッシュ S25FL164K ファミリからシリアル NOR フラッシュ S25FL064L ファミリへの移行ガイドラインを提供いたします。本書は、置き換えを容易にするために、これらの間の仕様の類似点および相違点について説明します。

目次

1 はじめに.....	1	4.1 ホールド機能.....	9
2 機能比較.....	2	4.2 ソフトウェア リセット.....	9
3 コマンド セットの比較.....	3	4.3 DC パラメーター.....	10
3.1 デバイス ID.....	5	4.4 シングル データ レート (SDR) AC パラメーター.....	11
3.2 個別 ID.....	6	4.5 組み込みアルゴリズム性能.....	12
3.3 拡張アドレッシング.....	6	5 まとめ.....	12
3.4 ステータスおよびコンフィギュレーション レジスタ.....	8	6 関連資料.....	12
3.5 ディープ パワーダウン モード.....	8	改訂履歴.....	13
3.6 セキュリティ領域/セキュリティ レジスタ.....	8	ワールドワイド販売と設計サポート.....	14
3.7 ダブル データ レート (DDR) 読み出しコマンド.....	8	製品.....	14
3.8 データ保護.....	9	PSoC [®] ソリューション.....	14
3.9 消去およびプログラムの一時停止/再開の動作.....	9	サイプレス開発者コミュニティ.....	14
4 ハードウェア比較.....	9	テクニカル サポート.....	14

1 はじめに

本書はサイプレスのシリアル NOR フラッシュ S25FL164K ファミリからシリアル NOR フラッシュ S25FL064L ファミリへの移行ガイドラインを提供いたします。この置き換えをする際に発生し得る既知の問題について説明します。

S25FL164K は 90nm フローティング ゲート技術に基づく 3.0V 単一電源フラッシュ メモリ デバイスです。S25FL064L も 3.0V 単一電源フラッシュ メモリ デバイスですが、高度な 65nm フローティング ゲート プロセス技術をベースにしています。S25FL064L フラッシュは、拡張 4 バイト アドレッシング、アレイ保護、個別および領域保護、任意のレジスタの読み出し/書き込み、ダブル データ レート (DDR) およびクアッド ペリフェラル インターフェース (QPI) などの追加機能を提供します。新規の特長と機能の詳細な説明については、[S25FL064L](#) のデータシートをご参照ください。

2 機能比較

S25FL064L は S25FL164K の機能のスーパーセットをサポートします。表 1 は、機能の類似点と相違点をまとめたもので、後で詳しく説明します。

表 1. 機能比較

機能/パラメーター	S25FL064L	S25FL164K
技術ノード	65nm NOR フラッシュ	90nm NOR フラッシュ
アーキテクチャ	フローティング ゲート	フローティング ゲート
メモリ容量	64Mb	64Mb
バス幅	x1、x2、x4	x1、x2、x4
電源電圧	2.7V~3.6V	2.7V~3.6V
通常読み出し速度 (SIO)	6.25MBps (50MHz)	6.25MBps (50MHz)
高速読み出し速度 (SIO)	13.5MBps (108MHz)	13.5MBps (108MHz)
デュアル読み出し速度 (DIO)	27MBps (108MHz)	27MBps (108MHz)
クアッド読み出し速度 (QIO)	52MBps (108MHz)	52MBps (108MHz)
クアッド読み出し速度 (QIO-DDR)	54MBps (54MHz)	-
プログラム バッファ サイズ	256 バイト	256 バイト
消去セクタ/ブロック サイズ	4KB/32KB/64KB	4KB/64KB
パラメーター セクタ サイズ	-	4KB
セキュリティレジスタ	256 バイト x 4	256 バイト x 3
データ保護	レガシー ブロック 個別のブロック ロック ポインター領域	レガシー ブロック ポインター領域
一時停止/再開	消去/プログラム	消去/プログラム
アドレス指定	3/4 バイト + バンク	3 バイト
ハードウェア リセット	有	無
動作温度	-40°C~+85°C	-40°C~+85°C
	-40°C~+105°C	-40°C~+105°C
	-40°C~+125°C	無
ディープ パワー ダウン	有 - 2µA (Typ)	有 - 2µA (Typ)
ID および SFDP インターフェース	有	有
パッケージ	8 リード SOIC (208mil)	8 リード SOIC (208mil)
	USON (4x4mm)	8 コンタクト WSON (5x6mm)
	24 ボール FBGA (6x8mm)	24 ボール FBGA (6x8mm)
	-	16 リード SOIC (300mil)

3 コマンドセットの比較

表 2 に、各デバイスでサポートするコマンドをまとめます。相違点は後の節で説明します。

表 2. コマンド セットの比較

機能	コマンド	説明	S25FL064L	S25FL164K
デバイス ID 読み出し	RDID	ID (JEDEC 準拠のメーカーID) 読み出し	9Fh	9Fh
	RSFDP	JEDEC シリアル フラッシュ ディスカパラブル パラメーター 読み出し	5Ah	5Ah
	RDQID	クアッド ID 読み出し	AFh	–
	RUID	固有 ID 読み出し	4Bh	5Ah
	READ_ID	メーカーおよびデバイス ID 読み出し	–	90h
レジスタ アクセス	RDSR1	ステータス レジスタ 1 読み出し	05h	05h
	RDSR2	ステータス レジスタ 2 読み出し	07h	–
	RDCR1/RDSR2	コンフィギュレーション レジスタ 1/ステータス レジスタ 2 読み出し	35h	35h
	RDCR2	コンフィギュレーション レジスタ 2 読み出し	15h	–
	RDCR3/RDSR3	コンフィギュレーション レジスタ 3/ステータス レジスタ 3 読み出し	33h	33h
	RDAR	任意レジスタ読み出し	65h	–
	WRR	レジスタ (ステータス 1 およびコンフィギュレーション 1、2、3) / (ステータス 1、2、3) 書き込み	01h	01h
	WRDI	書き込みディセーブル	04h	04h
	WREN	不揮発性データ変更の書き込みイネーブル	06h	06h
	WRENV	揮発性ステータスおよびコンフィギュレーション レジスタの書き込みイネーブル	50h	50h
	WRAR	任意レジスタ書き込み	71h	–
	CLSR	ステータス レジスタ クリア	30h	–
	4BEN	4 バイト アドレス モード開始	B7h	–
	4BEX	4 バイト アドレス モード終了	E9h	–
	SBL	バースト長セット	77h	77h
	QPIEN	QPI 開始	38h	–
	QPIEX	QPI 終了	F5h	–
	DLPRD	データ ラーニング パターン読み出し	41h	–
	PDLRNV	不揮発性データ ラーニング レジスタ プログラム	43h	–
	WDLRV	揮発性データ ラーニング レジスタ書き込み	4Ah	–
フラッシュ アレイ 読み出し	READ	読み出し	03h	03h
	4READ	読み出し (4 バイト アドレス)	13h	–
	FAST_READ	高速読み出し	0Bh	0Bh
	4FAST_READ	高速読み出し (4 バイト アドレス)	0Ch	–

機能	コマンド	説明	S25FL064L	S25FL164K
	DOR	デュアル出力読み出し	3Bh	3Bh
	4DOR	デュアル出力読み出し (4 バイト アドレス)	3Ch	–
	QOR	クアッド出力読み出し	6Bh	6Bh
	4QOR	デュアル出力読み出し (4 バイト アドレス)	6Ch	–
	DIOR	デュアル I/O 読み出し	BBh	BBh
	4DIOR	デュアル I/O 読み出し (4 バイト アドレス)	BCh	–
	QIOR	クアッド I/O 読み出し	EBh	EBh
	4QIOR	クアッド I/O 読み出し (4 バイト アドレス)	ECh	–
	DDRQIOR	DDR クアッド I/O 読み出し	EDh	–
	4DDRQIOR	DDR クアッド I/O 読み出し (4 バイト アドレス)	Eeh	–
フラッシュ アレイ プログラム	PP	ページ プログラム	02h	02h
	4PP	ページ プログラム (4 バイト アドレス)	12h	–
	QPP	クアッド ページ プログラム	32h	–
	4QPP	クアッド ページ プログラム (4 バイト アドレス)	34h	–
フラッシュ アレイ 消去	SE	セクタ消去	20h	20h
	4SE	セクタ消去 (4 バイト アドレス)	21h	–
	HBE	ハーフ ブロック消去	52h	–
	4HBE	ハーフ ブロック消去 (4 バイト アドレス)	53h	–
	BE	ブロック消去	D8h	D8h
	4BE	ブロック消去 (4 バイト アドレス)	DCh	–
	CE	チップ消去/バルク消去	60h	60h
	CE	チップ消去/バルク消去 (代替命令)	C7h	C7h
消去/プログラムの 一時停止/再開	EPS	消去/プログラムの一時停止	75h	75h
	EPR	消去/プログラムの再開	7Ah	7Ah
セキュリティ 領域アレイ	SECRE	セキュリティ領域消去	44h	44h
	SECRP	セキュリティ領域プログラム	42h	42h
	SECRR	セキュリティ領域読み出し	48h	48h
アレイ保護	IBLRD	IBL 読み出し	3Dh	–
	4IBLRD	IBL 読み出し (4 バイト アドレス)	E0h	–
	IBL	IBL ロック	36h	–
	4IBL	IBL ロック (4 バイト アドレス)	E1h	–
	IBUL	IBL ロック解除	39h	–
	4IBUL	IBL ロック解除 (4 バイト アドレス)	E2h	–
	GBL	グローバル IBL ロック	7Eh	–
	GBUL	グローバル IBL ロック解除	98h	–

機能	コマンド	説明	S25FL064L	S25FL164K
	SPRP	ポインター領域保護セット	FBh	39h
	4SPRP	ポインター領域保護セット (4 バイト アドレス)	E3h	–
個別および領域保護	IRPRD	IRP レジスタ読み出し	2Bh	–
	IRPP	IRP レジスタ プログラム	2Fh	–
	PRRD	保護レジスタ読み出し	A7h	–
	PRL	保護レジスタ ロック (NVLOCK ビット書き込み)	A6h	–
	PASSRD	パスワード読み出し	E7h	–
	PASSP	パスワード プログラム	E8h	–
	PASSU	パスワード ロック解除	EAh	–
リセット	RSTEN	ソフトウェア リセット イネーブル	66h	66h
	RST	ソフトウェア リセット	99h	99h
	MBR	モード ビットリセット	FFh	FFh
ディープ パワー ダウン	DPD	ディープ パワー ダウン	B9h	B9h
	RES	ディープ パワー ダウンからの解放/デバイス ID	ABh	ABh

S25FL164K から S25FL064L への移行の主な懸念事項は、AC/DC 仕様の違いおよびパッケージ/ピン配置の違いです。S25FL064L フラッシュは、拡張 4 バイト アドレッシング、アレイ保護、個別および領域保護、任意のレジスタの読み出し/書き込み、DDR および QPI などの追加機能を提供します。

3.1 デバイス ID

S25FL164K では、メーカー/デバイス ID (90h) コマンドは 1 バイトのメーカー ID、続いて 1 バイトのデバイス ID を出力します。表 3 は、コマンドによって出力されたメーカーおよびデバイス ID の値を示すバイト シーケンスを示しています。S25F064L にはメーカー/デバイス ID コマンドがありません。

表 3. S25FL164K メーカー/デバイス ID コマンド バイト シーケンス

デバイス	コマンド	ダミー	ダミー	00h	メーカー	デバイス ID
	バイト 1	バイト 2	バイト 3	バイト 4	バイト 5	バイト 6
S25FL164K	90h	XXh	XXh	00h	01h	16h

S25FL164K 用の JEDEC ID (9Fh) コマンドは、S25FL064L では「RDID (9Fh) コマンド」と呼ばれ、1 バイトのメーカー ID、続いて 2 バイトのデバイス ID を出力します。表 4 はバイト シーケンスを提供し、コマンドによって出力された ID 値を示します。

表 4. S25FL164K と S25FL064L の JEDEC ID コマンド バイト シーケンス

デバイス	コマンド	メーカー	デバイス ID	容量
	バイト 1	バイト 2	バイト 3	バイト 4
S25FL164K	9Fh	01h	40h	17h
S25FL064L	9Fh	01h	60h	17h

シリアル フラッシュ ディスカバラブル パラメーター (SFDP) は両方のデバイスに提供され、5Ah コマンド (S25FL164K の SFDP レジスタ読み出し/ユニーク ID 番号の読み出し、S25FL064L の RSFPD) によってアクセスされます。アドレス ベースの SFDP は JEDEC-216B 仕様で定義され、SFDP を識別するヘッダ テーブルで構成されます。SFDP のアドレス/バイト シーケンスは表 5 をご参照ください。SFDP データフォーマットの詳細はデータシートをご参照ください。

表 5. SFDP ヘッダおよびパラメーター アドレス マップ

デバイス	SFDP ヘッダ			SFDP パラメーター		
	開始アドレス	-	終了アドレス	開始アドレス	-	終了アドレス
S25FL164K	0000h	-	007Fh	0080h	-	00BFh
S25FL064L	0000h	-	02FFh	0300h	-	05FFh

3.2 個別 ID

個別 ID は各デバイスに個別の 64 ビット番号を提供します。S25FL164K は、RSFDP コマンド (5Ah) で F8h~FFh アドレスの個別 ID 番号を読み出すことができます。S25FL064L は専用の RUID コマンド (4Bh) を提供します。両方のデバイスの個別 ID のためのアドレス マップを表 6 と表 7 に示します。

表 6. S25FL164K 個別 ID アドレス マップ

デバイス	UID		
	アドレス F8h	-	アドレス FFh
S25FL164K	UID_Byte0	-	UID_Byte7

表 7. S25FL064L 個別 ID アドレス マップ

デバイス	UID			追加 UID バイト		
	アドレス 00h	-	アドレス 07h	アドレス 08h	-	アドレス 0Fh
S25FL064L	UID_Byte0	-	UID_Byte7	UID_Byte8	-	UID_Byte15

3.3 拡張アドレッシング

S25FL164K は最大 16MB のフラッシュ アドレス空間にアクセスするために 3 バイト (24 ビット) アドレスを使用します。S25FL164K の 64Mb の空間が 8MB のフラッシュ アドレス空間に相当するため、3 バイト アドレッシング方式で十分です。しかし、マルチ チップ パッケージで 16MB を超える領域に対応するために、S25FL064L は次の 2 つの節で説明する追加アドレッシング オプションをサポートしています。

3.3.1 従来の命令による拡張アドレッシング

S25FL064L は、有効な場合にすべての 3 バイト アドレス コマンドを 4 バイト アドレス コマンドに変更するコンフィギュレーション ビットを提供します。表 8 に、アドレス コンフィギュレーション ビットが CR2NV[1]=ADP_NV=1 または CR2V[1]=ADP=1 に設定されている場合、4 バイト アドレッシングを必要とするすべての従来のコマンドを示します。

表 8. CR2NV[1]=ADP_NV が設定される場合、POR 後の 4 バイト アドレッシングを必要とする従来のコマンド

機能	コマンド	説明	S25FL064L
デバイス ID 読み出し	RSFDP	JEDEC シリアル フラッシュ ディスカバラブル パラメーター 読み出し	5Ah
レジスタ アクセス	RDAR	任意レジスタ読み出し	65h
	WRAR	任意レジスタ書き込み	71h
フラッシュ アレイ 読み出し	READ	読み出し	03h
	FAST_READ	高速読み出し	0Bh
	DOR	デュアル出力読み出し	3Bh
	QOR	クアッド出力読み出し	6Bh

機能	コマンド	説明	S25FL064L
	DIOR	デュアル I/O 読み出し	BBh
	QIOR	クアッド I/O 読み出し	EBh
	DDRQIOR	DDR クアッド I/O 読み出し	EDh
フラッシュ アレイ プログラム	PP	ページ プログラム	02h
	QPP	クアッド ページ プログラム	32h
フラッシュ アレイ消去	SE	セクタ消去	20h
	HBE	ハーフ ブロック消去	52h
	BE	ブロック消去	D8h
セキュリティ領域アレイ	SECRE	セキュリティ領域消去	44h
	SECRP	セキュリティ領域プログラム	42h
	SECRR	セキュリティ領域読み出し	48h
アレイ保護	IBLRD	IBL 読み出し	3Dh
	IBL	IBL ロック	36h
	IBUL	IBL ロック解除	39h
	SPRP	ポインター領域保護セット	FBh

3.3.2 新しい 4 バイト命令による拡張アドレッシング

S25FL064L は 4 バイト アドレスを常に必要とする新しい命令があります。表 9 にすべての 4 バイト コマンドを示します。

表 9. 4 バイト アドレッシングを必要とする新コマンド

機能	コマンド	説明	S25FL064L
フラッシュ アレイ 読み出し	4READ	読み出し (4 バイト アドレス)	13h
	4FAST_READ	高速読み出し (4 バイト アドレス)	0Ch
	4DOR	デュアル出力読み出し (4 バイト アドレス)	3Ch
	4QOR	クアッド出力読み出し (4 バイト アドレス)	6Ch
	4DIOR	デュアル I/O 読み出し (4 バイト アドレス)	BCh
	4QIOR	クアッド I/O 読み出し (4 バイト アドレス)	ECh
	4DDRQIOR	DDR クアッド I/O 読み出し (4 バイト アドレス)	EEh
フラッシュ アレイ プログラム	4PP	ページ プログラム (4 バイト アドレス)	12h
	4QPP	クアッド ページ プログラム (4 バイト アドレス)	34h
フラッシュ アレイ消去	4SE	セクタ消去 (4 バイト アドレス)	21h
	4HBE	ハーフ ブロック消去 (4 バイト アドレス)	53h
	4BE	ブロック消去 (4 バイト アドレス)	DCh
アレイ保護	4IBLRD	IBL 読み出し (4 バイト アドレス)	E0h
	4IBL	IBL ロック (4 バイト アドレス)	E1h
	4IBUL	IBL ロック解除 (4 バイト アドレス)	E2h
	4SPRP	ポインター領域保護セット (4 バイト アドレス)	E3h

3.4 ステータスおよびコンフィギュレーション レジスタ

S25FL164K および S25FL064L デバイスの初期電源投入および電源投入後のコンフィギュレーションは、内部コンフィギュレーション レジスタでのコンフィギュレーション ビットによって決まります。ステータス レジスタは、いくつかのコンフィギュレーション ビットの格納に加えて、組み込み動作の状態を示します。表 10 に、各デバイスのサポートされるレジスタを示します。

表 10. レジスタ セットの比較／一致

S25FL064L レジスタ	S25FL164K レジスタ
ステータス レジスタ 1	ステータス レジスタ 1
ステータス レジスタ 2	
コンフィギュレーション レジスタ 1	ステータス レジスタ 2
コンフィギュレーション レジスタ 2	
コンフィギュレーション レジスタ 3	ステータス レジスタ 3
個別および領域保護レジスタ	
パスワードレジスタ	
個別ブロック ロック アクセス レジスタ	
ポインター領域保護レジスタ	
DDR データ ラーニング レジスタ	

各コンフィギュレーション／ステータス ビットのタイプと機能については、各デバイスのデータシートをご参照ください。

3.5 ディープ パワーダウン モード

S25FL164K および S25FL064L の両方は、ディープ パワーダウン モードをサポートします。同じコマンドがデバイスの電子 ID 番号を読み出すために使用できます。

3.6 セキュリティ領域／セキュリティ レジスタ

S25FL164K および S25FL064L は、メイン フラッシュ メモリ アレイから個別にアドレス指定可能な 4 つの 256 バイト領域からなるセキュリティ領域をサポートしています。S25FL164K の領域 0 は、SFDP 情報を保存および保護するために使用します。SFDP のために使用されないセキュリティ領域は個別に消去、プログラミングおよび保護することができます。表 11 に 2 つのデバイスのアドレス空間領域を示します。

表 11. セキュア領域定義

セキュリティ領域	アドレス (S25FL164K)	アドレス (S25FL064L)
0 (S25FL164K 用 SFDP)	0000h~00FFh	0000h~00FFh
1	1000h~10FFh	0100h~01FFh
2	2000h~20FFh	0200h~02FFh
3	3000h~30FFh	0300h~03FFh

3.7 ダブル データ レート (DDR) 読み出しコマンド

S25FL064L は DDR クアッド I/O 読み出しコマンドをサポートします。このコマンドの 4 バイト アドレスのバージョンも利用可能です。S25FL164K はどの DDR 読み出しコマンドもありません。

3.8 データ保護

S25FL164K および S25FL064L フラッシュ デバイスは、プログラムおよび消去の動作を保護するデータ保護スキームを実装しています。表 12 に、各デバイスでサポートされているデータ保護スキームを示します。保護スキームの詳細はそれぞれのデバイスのデータシートをご参照ください。

表 12. サポートされるデータ保護スキーム

デバイス タイプ	ブロック 保護	個別ブロック ロック 保護	ポインター 保護	領域 保護
S25FL164K	有	-	有	有
S25FL064L	有	有	有	有

3.9 消去およびプログラムの一時停止／再開の動作

S25FL164K および S25FL064L は、プログラムと消去の一時停止／再開のコマンドをサポートしており、プログラムや消去の動作を個別に一時停止 (EPS:75h) および再開 (EPR:7Ah) でき、変更中でないブロックのデータにアクセスできます。S25FL064L では、ステータス レジスタ 2 は特定の動作が一時停止しているかどうかをホスト ソフトウェアが判断するために備えています。また、ステータス レジスタ 2 読み出し (RDSR2:07h) コマンドはこの新しいレジスタにアクセスするために用意されています。

4 ハードウェア比較

関連するハードウェアの相違点は後の節で説明します。

4.1 ホールド機能

S25FL164K は HOLD#ピンを介してシリアル通信ホールド (停止) をサポートします。HOLD#は、IO3 としてクワッド通信中に使用される多重化ピンです。S25FL064L はホールド機能がありません。その代わりに、HOLD#は RESET#に置き換えられ、CS#が HIGH の場合に、ハードウェア リセットのように動作します。RESET#も多重化ピンで、クアッド モードで IO3 として使用されます。

4.2 ソフトウェア リセット

S25FL164K および S25FL064L は、デバイスを初期電源投入時の状態に戻すソフトウェア リセット コマンド (RSTEN:66h、RESET:99h) をサポートします。

4.3 DC パラメーター

表 13 に S25FL164K と S25FL064L の DC パラメーターの比較を示します。ほとんどのパラメーターの違いで、移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強くお勧めします。

表 13. DC パラメーターの比較

記号	パラメーター 動作温度範囲 -40°C~+105°C	S25FL064L			S25FL164K			単位
		Min	Typ	Max	Min	Typ	Max	
V _{DD}	電源電圧	2.7	3	3.6	2.7	3	3.6	V
V _{DD (min)}	V _{DD} (最小の動作電圧)	2.7			2.7			V
V _{DD (カットオフ)}	V _{DD} (再初期化が必要となるカットオフ)	2.4			2.4			V
V _{DD (low)}	V _{DD} (初期化が必要となる低電圧)	1			1			V
V _{IL}	入力 LOW 電圧	-0.5		0.3 x V _{DD}	-0.5		0.3 x V _{DD}	V
V _{IH}	入力 HIGH 電圧	0.7 x V _{DD}		V _{DD} + 0.4	0.7 x V _{DD}		V _{DD} + 0.4	V
V _{OL}	出力 LOW 電圧			0.2			0.2	V
V _{OH}	出力 HIGH 電圧	V _{DD} - 0.2			V _{DD} - 0.2			V
I _{LI}	入力リーク電流			±4			±2	μA
I _{LO}	出力リーク電流			±4			±2	μA
I _{CC1}	アクティブ電源供給電流 (読み出し) – シリアル SDR		25	35		9	13.5	mA
	アクティブ電源供給電流 (読み出し) – シリアル DDR		30	35				
I _{CC2}	アクティブ電源供給電流 (ページプログラム)		40	50		20	25	mA
I _{CC3}	アクティブ電源供給電流 (WRR または WRAR)		40	50		8	12	
I _{CC4}	アクティブ電源供給電流 (SE)		40	50		20	25	mA
I _{CC5}	アクティブ電源供給電流 (HBE、BE)		40	50		20	25	
I _{SB}	スタンバイ電流		20	40		15	25	μA
I _{DPD}	ディープ パワーダウン電流		2	20		2	8	μA
I _{POR}	パワーオンリセット電流		15	20				mA

4.4 シングル データ レート (SDR) AC パラメーター

表 14 に S25FL164K と S25FL064L の AC パラメーターの比較を示します。ほとんどのパラメーターの違いで、移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強くお勧めします。

表 14. SDR AC パラメーターの比較

記号	パラメーター 動作温度範囲 -40°C~+105°C	S25FL064L			S25FL164K			単位
		Min	Typ	Max	Min	Typ	Max	
f _{SCK} - 1	デュアルおよびクアド コマンド用 SCK クロック周波数			108			108	MHz
f _{SCK} - 2	READ および 4READ 命令用 SCK クロック周波数			50			50	MHz
P _{SCK}	SCK クロック周期	1/f _{SCK}			9.25			
t _{WH} 、t _{CH}	クロック HIGH 時間	50% P _{SCK} -5%			3.3			ns
t _{WL} 、t _{CL}	クロック LOW 時間	50% P _{SCK} -5%			4.3			ns
t _{CRT} 、t _{CLCH}	クロック立ち上がり時間 (スルー レート)	0.1			0.1			V/ns
t _{CFT} 、t _{CHCL}	クロック立ち下がり時間 (スルー レート)	0.1			0.1			V/ns
t _{CS}	CS# HIGH 時間 (任意の読み出し命令)	20			7			ns
	CS# HIGH 時間 (読み出し以外のすべての命令)	50			40			ns
t _{CSS}	CS#アクティブ セットアップ時間 (SCK を基準とする)	3			5			ns
t _{CSH}	CS#アクティブ ホールド時間 (SCK を基準とする)	5			5			ns
t _{SU}	データ入力セットアップ時間	3			2			ns
t _{HD}	データ入力ホールド時間	2			5			ns
t _V	クロック LOW から出力有効までの時間			8			7	ns
t _{HO}	出力ホールド時間	1			2			ns
t _{DIS}	出力ディセーブル時間			8			7	ns
t _{WPS}	WP#セットアップ時間	20			20			ns
t _{WPH}	WP#ホールド時間	100			100			ns
t _{DP}	CS# HIGH からディープ パワーダウン モードまでの時間			3			3	μs
t _{RES}	CS# HIGH からディープ パワー ダウン モードからの解放までの時間			5			3	μs
t _{QEN}	QIO または QPI モード移行時間 (次のコマンドを発行するのに要する時間)			1.5				μs
t _{QEXN}	QIO または QPI モード終了時間 (次のコマンドを発行するのに要する時間)			1				μs

4.5 組み込みアルゴリズム性能

表 15 に S25FL164K と S25FL064L の組み込みアルゴリズム性能パラメーターの比較を示します。ほとんどのパラメーターの違いで、移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強くお勧めします。

表 15. 組み込みアルゴリズム性能パラメーター比較

記号	パラメーター 動作温度範囲 -40°C~+105°C	S25FL064L			S25FL164K			単位
		Min	Typ	Max	Min	Typ	Max	
t _W	不揮発性レジスタ書き込み時間		220	1200		2	85	ms
t _{PP}	ページ プログラム時間 (256 バイト)		450	1350		700	3000	μs
t _{BP1}	バイト プログラム時間 (最初のバイト)		75	90		15	50	μs
t _{BP2}	追加バイト プログラム時間 (最初のバイトの後)		10	30		2.5	12	μs
t _{SE}	セクタ消去時間 (4KB 物理セクタ)		65	270		50	450	ms
t _{HBE}	ハーフ ブロック消去時間 (32KB 物理セクタ)		300	600				ms
t _{BE}	ブロック消去時間 (64KB 物理セクタ)		450	1150		500	2000	ms
t _{CE}	チップ消去時間		55	150		64	256	s

5 まとめ

S25FL164K から S25FL064L への移行は、シンプルでシステム ソフトウェアまたはハードウェアに関する最小限の調整しか必要としません。調整が完了した後、S25FL064L フラッシュは、既存のシステムでの高性能な高容量デバイスの使用、拡張 4 バイト アドレッシング、アレイ保護、個別および領域保護、任意のレジスタの読み出し/書き込み、DDR および QPI の追加機能を可能にします。

6 関連資料

表 16. サイプレス SPI NOR フラッシュ製品のデータシート

製品ファミリ	文書番号	文書名
FL1-K ファミリ	002-00497	S25FL116K, S25FL132K, S25FL164K 16 Mbit (2 Mbyte), 32 Mbit (4 Mbyte), 64 Mbit (8 Mbyte) 3.0V SPI Flash Memory
FL-L ファミリ	002-12878	S25FL064L Flash Datasheet – 64-Mbit (8-Mbyte) 3.0 V FL-L SPI Flash Memory

改訂履歴

文書名: AN217010 – S25FL164K シリアル NOR フラッシュから S25FL064L シリアル NOR フラッシュへの移行

文書番号: 002-18057

版	ECN	変更者	発行日	変更内容
**	5579887	HZEN	01/10/2017	これは英語版 002-17010 Rev. **を翻訳した日本語版 002-18057 Rev. **です。

ワールドワイド販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを持っています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

ARM® Cortex® マイクロコントローラー	cypress.com/arm
車載用	cypress.com/automotive
クロック & バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
モノのインターネット	cypress.com/iot
照明 & 電力制御	cypress.com/powerpsoc
メモリ	cypress.com/memory
PSoC	cypress.com/psoc
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス/RF	cypress.com/wireless

PSoC®ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

サイプレス開発者コミュニティ

[フォーラム](#) | [プロジェクト](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [コンポーネント](#)

テクニカル サポート

cypress.com/support



Cypress Semiconductor Phone : 408-943-2600
198 Champion Court Fax : 408-943-4730
San Jose, CA 95134-1709 Website : www.cypress.com

© Cypress Semiconductor Corporation, 2016 - 2017. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下、「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア (以下、「本ソフトウェア」という。)) を含む) は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が伴っておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、(1)本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためのみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためのみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用法により許容される範囲において、Cypress は、本書面又はいかなる本ソフトウェアに関しても、明示又は黙示をとわず、いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。適用法により許容される範囲において、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のあるいかなる製品又は回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計し、プログラムし、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分として用いるため、又はシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせることになるその他の使用 (以下、「本目的外使用」という) のためには、設計、意図又は承認されていない。重要な構成部分とは、装置又はシステムのその構成部分の不具合が、その装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できる、機器又はシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ、あなたは Cypress をそれら一切から免除するものとし、本書により免除する。あなたは、Cypress 製品の目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から Cypress を免責補償する。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、WICED、PSoC、CapSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、cypress.com を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。