

## Traveo™ Family BootROM インタフェース設定方法

Author: Hiroto Nishihata

Associated Part Family: Traveo™ Family  
S6J3110/3120/3200/3310/3320/3330/3340/3350/3360/3370/3400 Series

Related Documents: For a complete list, see [参照ドキュメント](#).

本アプリケーションノートでは、Traveo™ family S6J3110/S6J3120/S6J3200/S6J3300/S6J3350/S6J3360/S6J3370/S6J3400 series の BootROM インタフェースの設定方法を説明します。

### 1 はじめに

このアプリケーションノートは、Traveo family S6J3110/ S6J3120/ S6J3200/ S6J3300/ S6J3350/ S6J3360/ S6J3370/ S6J3400 series MCU のユーザを対象としています。BootROM インタフェースの設定方法を説明します。

### 2 BootROM インタフェース

Traveo family S6J3110/S6J3120/S6J3200/S6J3300/S6J3350/S6J3360/S6J3370/S6J3400 series MCU は、2 つの BootROM インタフェースを実装しています。

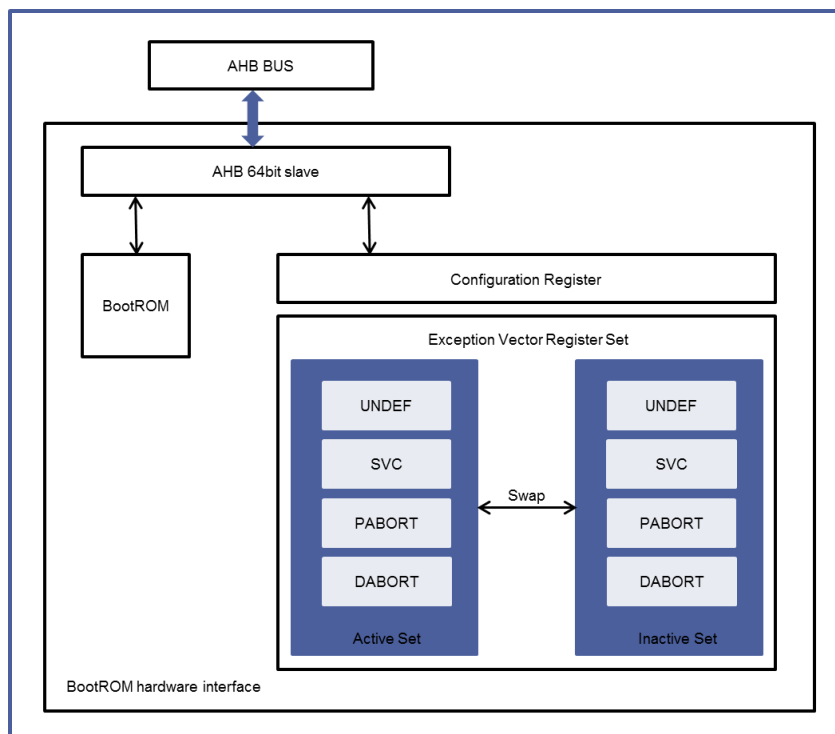
- BootROM ハードウェアインタフェース
- BootROM ソフトウェアインタフェース

#### 2.1 BootROM ハードウェアインタフェース

BootROM ハードウェアインタフェースは、ユーザ定義の例外ハンドラの設定レジスタを設定するために使用します。BootROM ハードウェアインタフェースは、アクティブな例外ベクタレジスタセットと非アクティブな例外ベクタレジスタセットを持ちます。図 1 に BootROM ハードウェアインタフェースのブロックダイヤグラムを示します。

アクティブな例外ベクタレジスタセットがマップされるアドレス位置は、例外発生時に BootROM の例外エントリが参照するアクティブな位置にあります。非アクティブな例外ベクタレジスタセットマップされるアドレスは非アクティブな位置にあり、設定変更を行えます。EXCFG 設定レジスタの例外ベクタレジスタセットスワップビット (EXCFG\_CNFG:SWAP) に“1”を書込むことにより、スワップが発生し、アクティブな例外ベクタレジスタセットと非アクティブな例外ベクタレジスタセットの内容が入れ替わります。これによりアクティブセットの設定変更を行います。

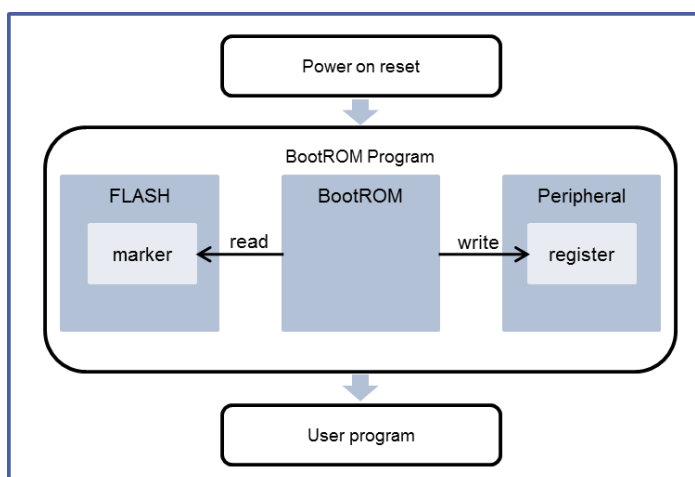
図 1. BootROM ハードウェアインタフェースブロックダイアグラム



## 2.2 BootROM ソフトウェアインタフェース

BootROM ソフトウェアインタフェースは、リセット後からユーザプログラムが実行される前に自動実行されるプログラムです。図 2 に BootROM ソフトウェアインタフェースを示します。

図 2. BootROM ソフトウェアインタフェースイメージ



BootROM ソフトウェアは、以下のことを行います。

- モード判定
- セキュリティ設定
- ハードウェアウォッチドッグタイマ設定
- BootROM マーカを読み出し、ハードウェア動作を決定

## 2.3 BootROM マーカ

BootROM マーカは TCFLASH 上に存在するレジスタです。図 3 と図 4 に BootROM マーカの構成を示します。

BootROM マーカは通常のレジスタと異なり、レジスタ値は直接ハードウェアを制御しません。BootROM マーカは、BootROM ソフトウェアに読み出され、BootROM ソフトウェアの処理によりハードウェアの機能を制御します。

図 3. S6J3110/S6J3120/S6J3200 Series の BootROM マーカ構成

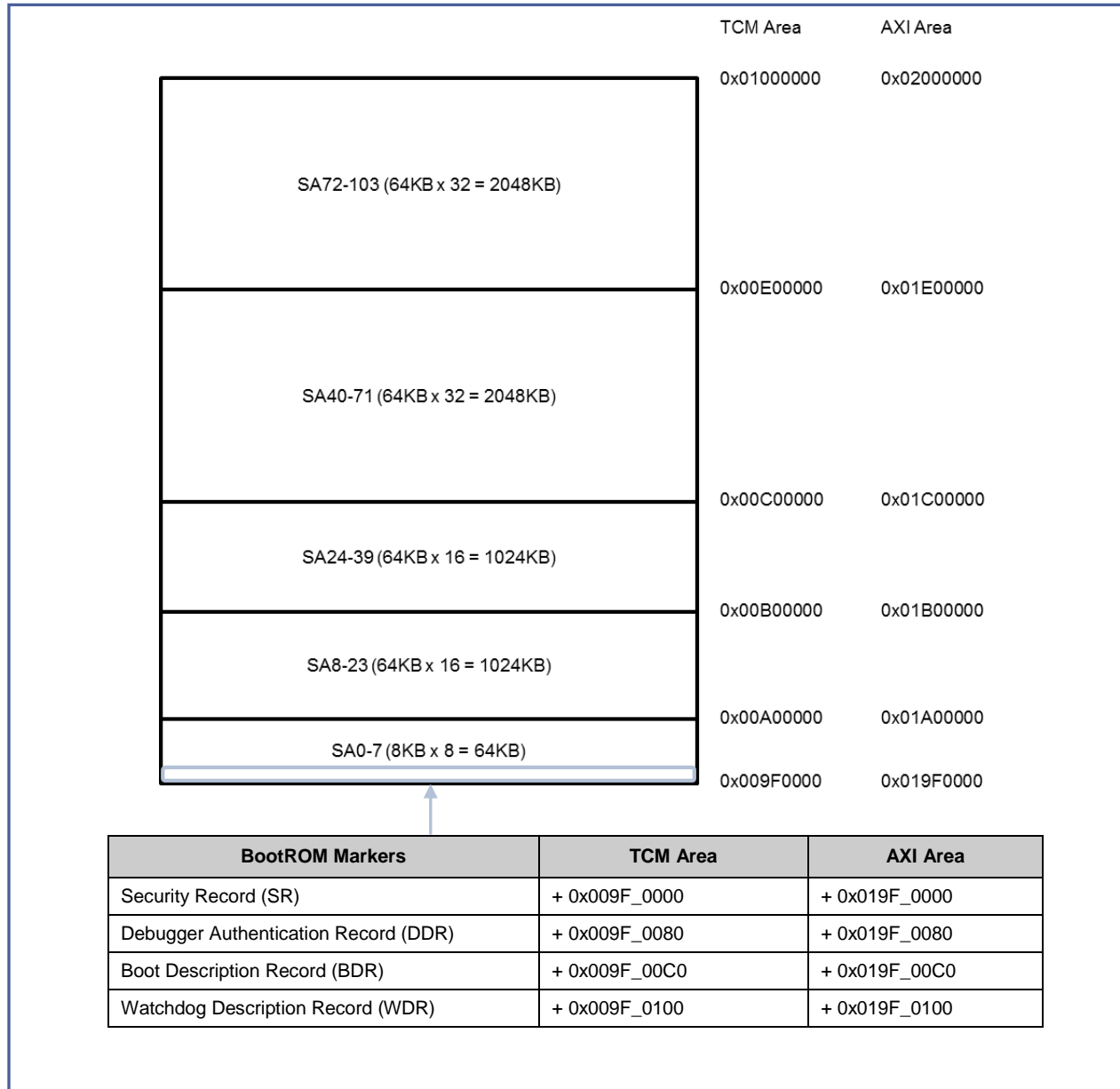
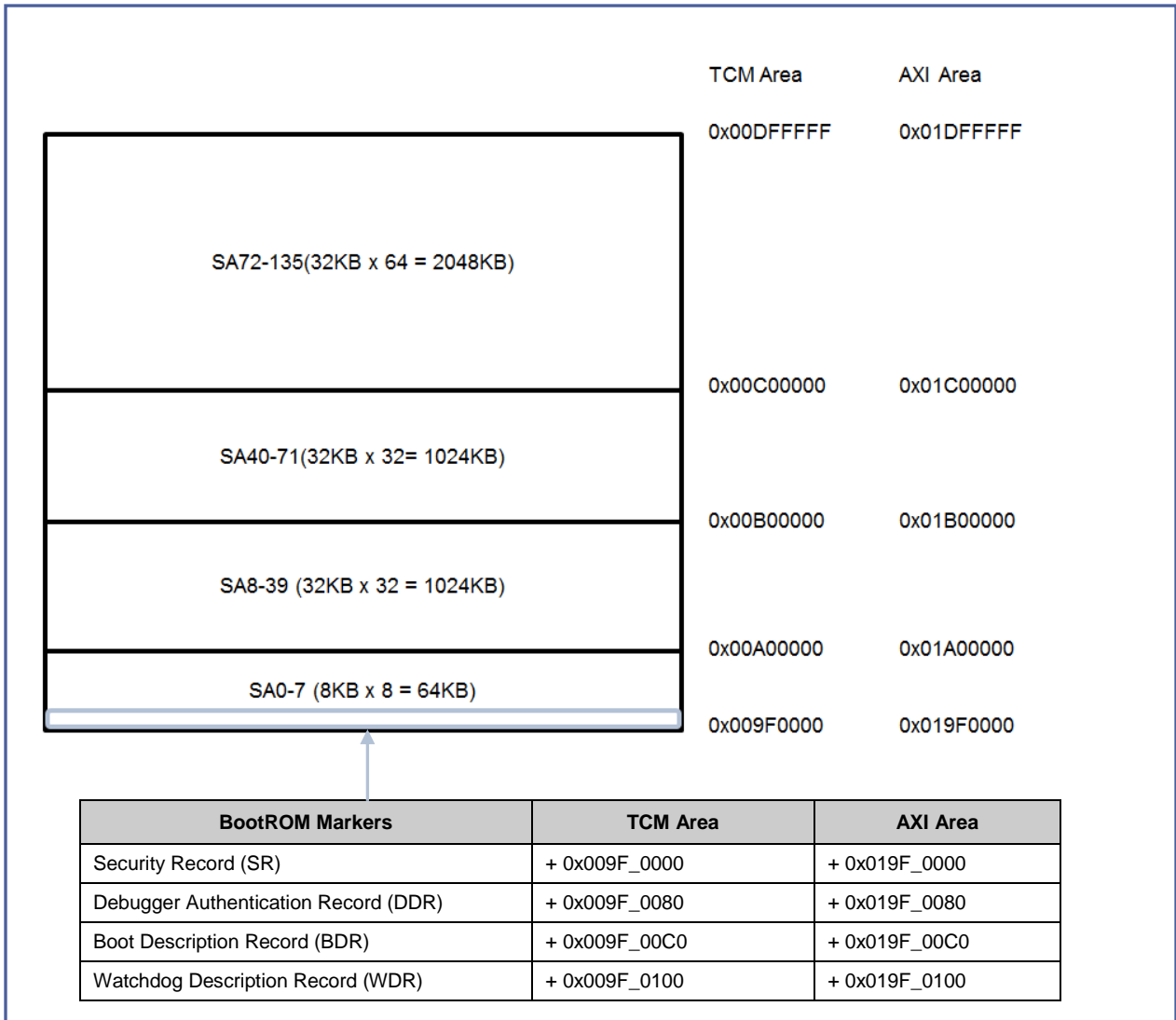


図 4. S6J3300/S6J3350/S6J3360/S6J3370/S6J3400 Series の BootROM マーカ構成



### 2.3.1 BootROM マーカの種類

BootROM マーカの種類は 4 種類あります。

- Security Record (SR): このマーカはセキュリティ設定を構成するために使用されます。(例 セキュリティ許可, チップイレース許可, ワーク/コード フラッシュセクタ書き込み許可)
- Debugger Authentication Record (DDR): このマーカはデバuggの接続設定を行うマーカです。(例 デバugg接続許可, デバuggセキュリティキー設定)
- Boot Description Record (BDR): このマーカは起動設定を行うマーカです。(例 SHE セキュアポートモード設定, 代替ブートベクタ許可設定)
- Watchdog Description Record (WDR): このマーカはハードウェアウォッチドッグタイマの設定を行うマーカです。(例 ハードウェアウォッチドッグ割込み, トリガ, 上限/下限値設定)

## 3 BootROM インタフェース設定

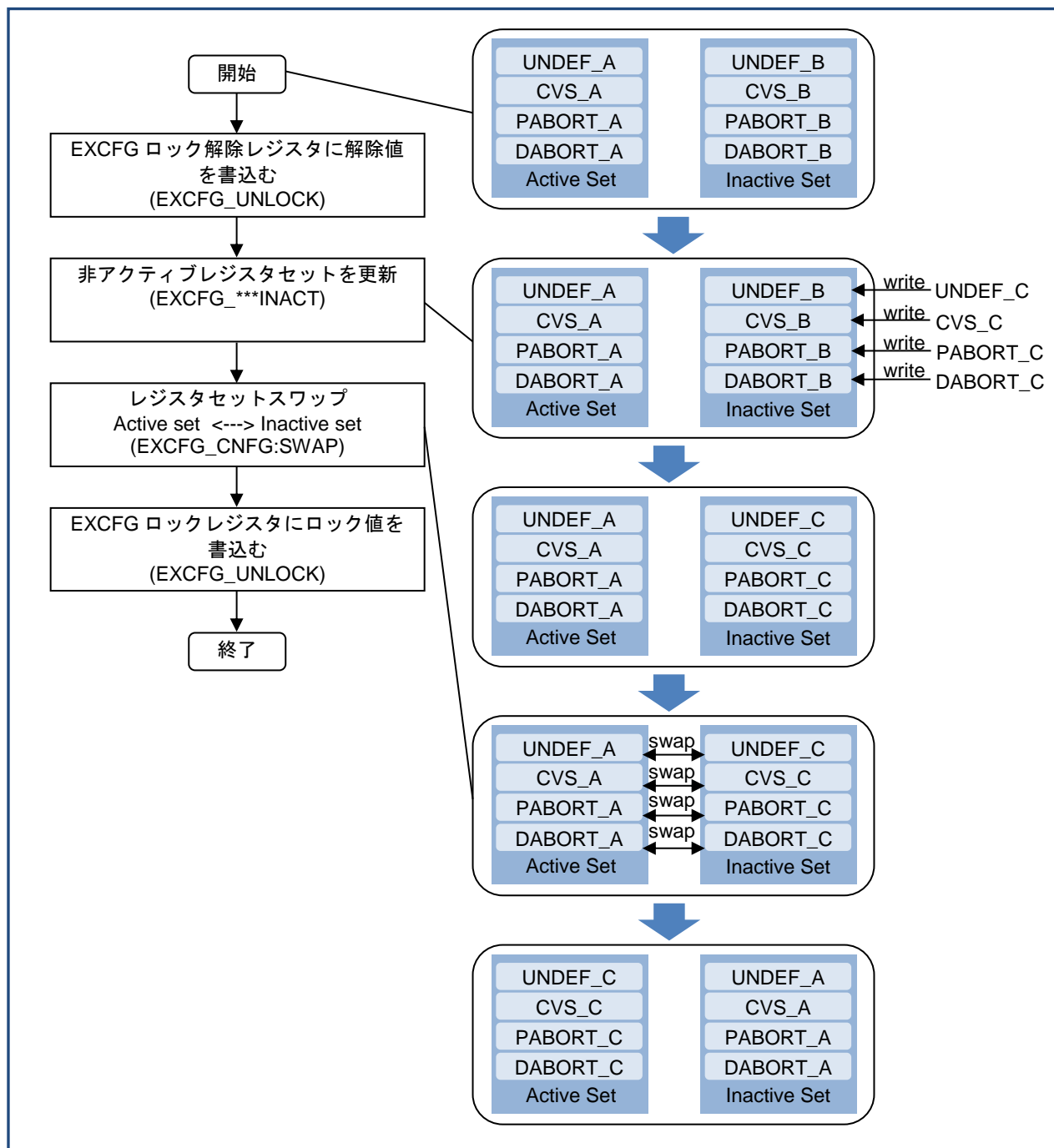
S6J3110/ S6J3120/ S6J3200/ S6J3300/ S6J3350/ S6J3360/ S6J3370/ S6J3400 series MCU の BootROM インタフェースを設定するためには固有の手順が必要になります。この章では、BootROM ハードウェアインタフェースと BootROM ソフトウェアインタフェースの設定方法について説明します。

### 3.1 BootROM ハードウェアインタフェース設定

BootROM ハードウェアインタフェースを使用すると、ユーザ定義の例外ハンドラを設定することができます。BootROM ハードウェアインタフェースは、例外ベクタレジスタのアクティブおよび非アクティブセットの両方が含まれています。これらのレジスタは、未定義命令例外、スーパーバイザコール例外、プリフェッチアポート例外、データアポート例外のための例外ハンドラの開始アドレスを設定するために使用します。設定レジスタの例外ベクタレジスタセットスワップビット(EXCFG\_CNFG:SWAP)に"1"を書込むことにより、スワップが発生し、アクティブセットと非アクティブセットの内容が入れ替わります。これによりアクティブセットの設定変更を行います。

図 5 に BootROM ハードウェアインタフェース設定フロー例を示します。

図 5. BootROM ハードウェアインタフェース設定フロー例



1. BootROM ハードウェアインタフェースのプロテクション解除のために、EXCFG ロック解除レジスタに解除値 (0xACC5B007)を書込む。
2. 例外ベクタレジスタの非アクティブレジスタセットを更新。
3. 例外ベクタレジスタセットスワップビット(EXCFG\_CNFG:SWAP)に"1"を書込むことにより、スワップが発生し、アクティブセットと非アクティブセットの内容を入れ替え。

4. BootROM ハードウェアインタフェースのプロテクションロックのため、EXCFG ロックレジスタにロック値(0xB007ECF6)を書込む。

BootROM ハードウェアインタフェースを使用するためには、表 1 に示すレジスタを設定する必要があります。

表 1.BootROM ハードウェアインタフェースレジスタ

レジスタ名	ビット名	説明
EXCFG_UNLOCK	UNLOCK	レジスタに対する書き込みロックを制御します。
EXCFG_CNFG	SWAP	例外ベクタレジスタの内容をスワップします。
EXCFG_UNDEFINACT	UNDEFVEC	未定義命令例外に対する例外ハンドラ開始アドレスを設定します。 (非アクティブセット)
EXCFG_SVCINACT	SVCVEC	スーパーバイザコール例外に対する例外ハンドラ開始アドレスを設定します。 (非アクティブセット)
EXCFG_PABORTINACT	PABORTVEC	プリフェッチアポート例外に対する例外ハンドラ開始アドレスを設定します。 (非アクティブセット)
EXCFG_DABORTINACT	DABORTVEC	データアポート例外に対する例外ハンドラ開始アドレスを設定します。 (非アクティブセット)
EXCFG_UNDEFAC	UNDEFVEC	未定義命令例外に対する例外ハンドラ開始アドレスを設定します。 (アクティブセット)
EXCFG_SVCACT	SVCVEC	スーパーバイザコール例外に対する例外ハンドラ開始アドレスを設定します。 (アクティブセット)
EXCFG_PABORTACT	PABORTVEC	プリフェッチアポート例外に対する例外ハンドラ開始アドレスを設定します。 (アクティブセット)
EXCFG_DABORTACT	DABORTVEC	データアポート例外に対する例外ハンドラ開始アドレスを設定します。 (アクティブセット)

### 3.2 BootROM ソフトウェアインタフェース設定

BootROM ソフトウェアインタフェースを使用することで、セキュリティ設定、ハードウェアウォッチドッグタイマ設定を BootROM マーカによって設定する事が可能です。BootROM マーカは、TCFLASH の小セクタ SA0 領域の先頭に配置されるレジスタです。表 2 に記載されているように、該当アドレスに対して各マーカの設定値を書込みます。表 3 は、Security Record(SR)の設定例です。

表 2.BootROM マーカアドレス

BootROM Marker	TCM Area	AXI Area
Security Record (SR)	+ 0x009F_0000	+ 0x019F_0000
Debugger Authentication Record (DDR)	+ 0x009F_0080	+ 0x019F_0080
Boot Description Record (BDR)	+ 0x009F_00C0	+ 0x019F_00C0
Watchdog Description Record (WDR)	+ 0x009F_0100	+ 0x019F_0100

表 3.Security Record (SR) 設定例

Address	Setting Value for Flash Protection
0x019F_0000 (MK_SER)	0x00000001
0x019F_0004	0xFFFFFFFF

Address	Setting Value for Flash Protection
0x019F_0008 (MK_SSR)	0xFFFFFFFF
0x019F_000C	0xFFFFFFFF

次の章では、各マーカの設定値について説明します。

### 3.2.1 Security Record (SR) 設定

表 4 に記載したように、このマーカはセキュリティ設定を構成するために使用します。

表 4.Security Record 設定

レジスタ名	ビット名	説明
MK_SER (common parameter)	SER	このマーカはセキュリティ機能を有効にするために使用します。 設定値が 0x00000001 の時、セキュリティは有効になります。設定値が 0xFFFFFFFF の時、セキュリティは無効になります。その他の値は設定禁止です。
MK_SSR (common parameter)	SSR	このマーカは、セキュリティスコープを設定するために使用します。 設定値が 0xFFFFFFFF の時、セキュリティスコープは"Flash protection" です。0xFFFFFFFF 以外の時、セキュリティスコープは"Device protection"です。
MK_SOER (common parameter)	SOER	このマーカは、セキュリティレジスタの上書きを設定するために使用します。 設定値が、0xFFFFFFFF の時、セキュリティのレジスタ設定の上書き許可になります。 0xFFFFFFFF 以外の時、セキュリティ設定レジスタの書込みは無効になります。
MK_SWPOER (common parameter)	SWPOER	このマーカは、セクタ書込み許可の上書きを設定するために使用されます。 設定値が、0xFFFFFFFF の時、セクタ書込み権限の上書きが許可になります。0xFFFFFFFF 以外の時、セクタ書込み権限の上書きが無効になります。
MK_WSWPR (S6J3110/S6J3120/S6J3200)	WSWP	このマーカは、WorkFlash SA0-SA13 のセクタ書込み許可を設定するために使用します。 設定値が 0 の場合、WorkFlash SA0-SA13 はプログラムまたは消去することはできません。 1 の場合、WorkFlash SA0-SA13 はプログラムまたは消去することができます。
MK_C0SWPR (S6J3110/S6J3120/S6J3200)	C0SWP	このマーカは、TCFlash SA0-SA7 の小セクタ書込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA0-SA7 はプログラムまたは消去することはできません。1 の場合、TCFlash SA0-SA7 はプログラムまたは消去することができます。
MK_C1SWPR (S6J3110/S6J3120/S6J3200)	C1SWP	このマーカは、TCFlash SA8-SA39 の大セクタ書込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA8-SA39 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA8-SA39 はプログラムまたは消去することができます。
MK_C2SWPR (S6J3110/S6J3120/S6J3200)	C2SWP	このマーカは、TCFlash SA40-SA71 の大セクタ書込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA40-SA71 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA40-SA71 はプログラムまたは消去することができます。
MK_CSWP0 (S6J3300/S6J3350/S6J3360/ S6J3370/S6J3400)	CSWP0	このマーカは、TCFlash SA0-SA7 の小セクタ書込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA0-SA7 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA0-SA7 はプログラムまたは消去することができます。
MK_CSWP1 (S6J3300/S6J3350/S6J3360/ S6J3370/S6J3400)	CSWP1	このマーカは、TCFlash SA8-SA39 の大セクタ書込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA8-SA39 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA8-SA39 はプログラムまたは消去することができます。
MK_CSWP2 (S6J3300/S6J3350/S6J3360/ S6J3370/S6J3400)	CSWP2	このマーカは、TCFlash SA40-SA71 の大セクタ書込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA40-SA71 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA40-SA71 はプログラムまたは消去することができます。



レジスタ名	ビット名	説明
MK_CSWP3 (S6J3300/S6J3350/S6J3360/ S6J3370/S6J3400)	CSWP3	このマーカは、TCFlash SA72-SA103 の大セクタ書き込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA72-SA103 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA72-SA103 はプログラムまたは消去することができます。
MK_CSWP4 (S6J3300/S6J3350/S6J3360/ S6J3370/S6J3400)	CSWP4	このマーカは、TCFlash SA104-SA135 の大セクタ書き込み許可を設定するために使用します。 設定値が 0 の場合、TCFlash SA104-SA135 はプログラムまたは消去することはできません。 1 の場合、TCFlash SA104-SA135 はプログラムまたは消去することができます。
MK_WSWP0 (S6J3300/S6J3350/S6J3360/ S6J3370/S6J3400)	WSWP0	このマーカは、WorkFlash SA0-SA27 のセクタ書き込み許可を設定するために使用します。 設定値が 0 の場合、WorkFlash SA0-SA27 はプログラムまたは消去することはできません。 1 の場合、WorkFlash SA0-SA27 はプログラムまたは消去することができます。

### 3.2.2 Debugger Authentication Record (DDR) 設定

表 5 に記載したように、このマーカは、デバッグ接続許可とその認証キーの設定をするために使用します。

表 5. Debugger Authentication Record 設定

レジスタ名	ビット名	説明
DDR_DSM	DSEM	このマーカは、デバッグ接続を許可するために使用します。設定値が 0x59F71234 の時、デバッグ接続が許可になります。0x59F71234 以外の時、デバッグ接続禁止になります。
DDR_DSKM[0-3]	DSKM	このマーカは、DDR_DSM によってデバッグ接続を許可した場合、デバッグ接続時の認証用 128 ビットキーを設定するために使用します。

SR レジスタ(MK\_SER)にてセキュリティ無効に設定した場合、デバッグ接続時に認証用 128 ビットキーは不要となります。

### 3.2.3 Boot Description Record (BDR) 設定

このマーカは、SHE セキュアブートの動作を決定するために使用することができます。表 6 に記載したように、これらのマーカは、SHE セキュアブートモード、SHE で検証すべきプログラム領域のサイズ、SHE で検証すべきプログラムのスタートアドレスを設定するために使用します。

表 6. Boot Description Record 設定

レジスタ名	ビット名	説明
BDR_SBMM	SBMM	このマーカは、セキュアブートのモードを設定します。設定値が 0x00000000 の場合、“Measuring during application”モードを選択します。0x00000000 以外の場合、“Measuring before application”モードを選択します。
BDR_SBSM	SBSM	このマーカは、SHE で検証すべきプログラム領域のサイズを設定します。
BDR_DWEM	DWEM	このマーカは、ハードリセット解除後におけるデバッグ接続するための待機の有無を設定します。設定値が 0x292D3A7B の場合、ハードリセット解除後におけるデバッグ接続待機を許可しない。0x292D3A7B 以外の場合、ハードリセット解除後におけるデバッグ接続待機を許可します。
BDR_ABVM	ABVM	このマーカは、ユーザプログラムの開始アドレスを設定します。
BDR_ABVEM	ABVEM	このマーカは、ユーザプログラムの開始アドレスを設定することを許可します。 設定値が、0x292D3A7B の場合、ユーザプログラム開始アドレスは代替ブートペクタマーカ(BDR_ABVM)の設定値になります。0x292D3A7B 以外の場合、0x00A00000 (固定アドレス)になります。

### 3.2.4 Watchdog Description Record (WDR) 設定

表 7 に記載するように、このマーカは、ハードウェアウォッチドッグタイマの設定を行うために使用します。

WDR\_CEM が許可された場合、ハードウェアウォッチドッグタイマは WDR において定義した設定によって起動します。WDR\_CEM が許可されていない場合、ハードウェアウォッチドッグタイマは、デフォルト設定によって起動します。

表 7. Watchdog Description Record 設定

レジスタ名	ビット名	説明
WDR_INTM	RSTENM	このマーカは、ウォッチドッグタイマエラー時に出力を制御します。 設定値が 0 の場合、NMI (Non Maskable Interrupt) を生成します。1 の場合、リセットを生成します。
	IRQENM	このマーカは、事前警告割込みを許可します。 設定値が 0 の場合、事前警告割込みを許可しない。1 の場合、事前警告割込みを許可します。
WDR_TRG0CFG	WDGTRG0CFG	このマーカは、カウンタクリア値を設定します。
WDR_TRG1CFG	WDGTRG1CFG	このマーカは、カウンタクリア値を設定します。
WDR_RUNLLM	WDGRUNLLM	このマーカは、RUN モードのウィンドウ下限値を設定します。ウォッチドッグカウンタをクリアすることがきる範囲の下限値をこのマーカで設定します。 設定値が 0 の場合、ウィンドウ機能は無効です。
WDR_RUNULM	WDGRUNULM	このマーカは、RUN モードのウィンドウ上限値を設定します。ウォッチドッグカウンタをクリアすることがきる範囲の上限値をこのマーカで設定します。
WDR_PSSLLM	WDGPSSLLM	このマーカは、PSS モードのウィンドウ下限値を設定します。ウォッチドッグカウンタをクリアすることがきる範囲の下限値をこのマーカで設定します。 設定値が 0 の場合、ウィンドウ機能は無効です。
WDR_PSSULM	WDGPSSULM	このマーカは、PSS モードのウィンドウ上限値を設定します。ウォッチドッグカウンタをクリアすることがきる範囲の上限値をこのマーカで設定します。
WDR_RSTDLYM	WDGRSTDLYM	このマーカは、ウォッチドッグリセット要求またはウォッチドッグ割込み要求 (NMI) を生成する前に、挿入される遅延時間のサイクル数を設定します。
WDR_CFGM	OBSSELM	このマーカは、ウォッチドッグカウンタ監視ビット出力として、ウォッチドッグカウンタ (32 ビット) のいずれか 1 ビットを選択します。
	CLKSELM	このマーカは、ウォッチドッグカウンタのソースクロックを選択します。設定値が 0 の場合、高速 CR クロックを選択します。1 の場合、低速 CR クロックを選択します。
WDR_CEM	CEM	このマーカは、ハードウェアウォッチドッグタイマの各種マーカを有効にします。 設定値が 0x292D3A7B の場合、WDR において定義した設定によってハードウェアウォッチドッグを起動します。0x292D3A7B 以外の場合、ハードウェアウォッチドッグはデフォルト設定によって起動します。

## 4 まとめ

BootROM インタフェースは、MCU の起動時に初期値を変更することができます。このアプリケーションノートでは、S6J3110/S6J3120/S6J3200/S6J3300/S6J3350/S6J3360/S6J3370/S6J3400 series の BootROM インタフェースの設定方法をガイドします。

## 5 参照ドキュメント

Traveo family データシートとハードウェアマニュアル :

- [S6J311E/D/C/B Series Datasheet \(Doc. No.002-05681\)](#)
- [S6J311A/9/8 Series Datasheet \(Doc. No.002-04632\)](#)
- [S6J3110 Series Hardware Manual \(Doc.No.002-10667\)](#)
- [S6J3120 Series Datasheet \(Doc.No.002-04863\)](#)
- [S6J3120 Series Hardware Manual \(Doc.No.002-04855\)](#)
- [S6J3200 Series Datasheet \(Doc.No.002-05682\)](#)
- [S6J3200 Series Hardware Manual \(Doc.No.002-04852\)](#)
- [S6J32E/F/G Series Datasheet \(Doc.No.002-10689\)](#)
- [S6J32E/F/G Series Hardware Manual \(Doc.No.002-12500\)](#)
- [Traveo Family Hardware Manual Platform Part for S6J3200 Series \(Doc.No.002-04854\)](#)
- [S6J3310/20/30/40 Series Datasheet \(Doc.No.002-10635\)](#)
- [S6J3350 Series Datasheet \(Doc.No.002-10634\)](#)
- [S6J3310/20/30/40/50 Series Hardware Manual \(Doc.No.002-10185\)](#)
- [Traveo Family HardwareManual Platform Part for S6J3310/3320/3330/3340/3350 Series \(Doc.No.002-07884\)](#)
- [S6J3360/70 Series Datasheet \(Doc.No.002-03359\)](#)
- [S6J3360/70 Series Hardware Manual \(Doc.No.002-18302\)](#)
- [Traveo Family HardwareManual Platform Part for S6J3360/3370 Series \(Doc.No.002-07884\)](#)
- [S6J3400 Series Datasheet \(Doc.No.001-97829\)](#)
- [S6J3400 Series Hardware Manual \(Doc.No.002-09919\)](#)
- [Traveo Family Hardware Manual Platform Part for S6J3400 Series \(Doc.No.002-07884\)](#)

## 改版履歴

Document Title: AN209716 – Traveo™ Family BootROM インタフェース設定方法

Document Number: 002-16877

版数	ECN 番号	変更者	発行日	変更内容
**	5478047	HNIS	10/17/2016	英語版 002-09716 Rev. *A の日本語版です。
*A	5764783	HNIS	06/06/2017	英語版 002-09716 Rev. *B の日本語版です。

## セールス、ソリューションおよび法律情報

### ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

## Products

ARM® Cortex® Microcontrollers	<a href="http://cypress.com/arm">cypress.com/arm</a>
車載用	<a href="http://cypress.com/automotive">cypress.com/automotive</a>
クロック&バッファ	<a href="http://cypress.com/clocks">cypress.com/clocks</a>
インターフェース	<a href="http://cypress.com/interface">cypress.com/interface</a>
IoT (モノのインターネット)	<a href="http://cypress.com/iot">cypress.com/iot</a>
メモリ	<a href="http://cypress.com/memory">cypress.com/memory</a>
マイクロコントローラ	<a href="http://cypress.com/mcu">cypress.com/mcu</a>
PSoC	<a href="http://cypress.com/psoc">cypress.com/psoc</a>
電源用 IC	<a href="http://cypress.com/pmhc">cypress.com/pmhc</a>
タッチ センシング	<a href="http://cypress.com/touch">cypress.com/touch</a>
USB コントローラー	<a href="http://cypress.com/usb">cypress.com/usb</a>
ワイヤレス/RF	<a href="http://cypress.com/wireless">cypress.com/wireless</a>

## PSoC® ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6](#)

## サイプレス開発者コミュニティ

[フォーラム](#) | [WICED IOT Forums](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

## テクニカルサポート

[cypress.com/support](http://cypress.com/support)



Cypress Semiconductor  
198 Champion Court  
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2016-2017. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下、「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア（以下、「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が伴っておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、（1）本ソフトウェアの著作権に基づき、（a）ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに（b）Cypress のハードウェア製品ユニットに用いるためにのみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに（2）本ソフトウェア（Cypress により提供され、修正がなされていないもの）に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェアに関しても、明示又は黙示をとわず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のあるいかなる製品又は回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計し、プログラムし、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分として用いるため、又はシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせることになるその他の使用（以下、「本目的外使用」という。）のためには、設計、意図又は承認されていない。重要な構成部分とは、装置又はシステムのその構成部分の不具合が、その装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できる、機器又はシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ、あなたは Cypress をそれら一切から免除するものとし、本書により免除する。あなたは、Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から Cypress を免責補償する。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、WICED、PSoC、Capsense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、[cypress.com](http://cypress.com) を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。