

サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。



THIS SPEC IS OBSOLETE

Spec No: 002-04328

Spec Title: AN204329 - ICS FOR MONITORING POWER
VOLTAGE POWER SUPPLY ASSP
APPLICATION NOTES (JA)

Replaced by: NONE

電源電圧監視用 IC

関連製品: MB3761, MB3771, MB3773, MB3790, MB3793

このアプリケーションノートは、データシートの補足情報としてお問い合わせの多い項目を記載します。

Contents

本書の目的と対象読者.....	1	4 MB3790 アプリケーション.....	58
電源電圧監視用 IC の機能展開.....	1	5 MB3793 アプリケーション.....	78
1 MB3761 アプリケーション.....	2	改訂履歴.....	90
2 MB3771 アプリケーション.....	24	ワールドワイドな販売と設計サポート.....	91
3 MB3773 アプリケーション.....	43		

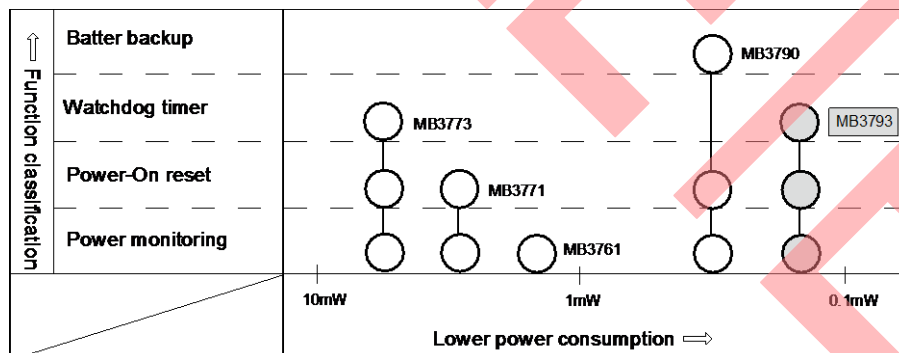
本書の目的と対象読者

本書は、ユーザの方に「Cypress の IC は使いやすい」と感じて頂くために作成したアプリケーションノートです。データシートの補足説明として、特に問い合わせの多い項目、データをまとめて記載しています。できるだけ分かりやすく解説し、より上手く使いこなせるように例術したつもりです。本書が、弊社の電源電圧監視用 IC をご使用されるユーザの方の一助になれば幸いです。

なお、記載されている回路図、データや数値は、参考値であり保証値ではございませんのでご注意ください。

本書は、実際に電源電圧監視用 IC を使用して製品を開発される記述者の方を対象としています。本書をご一読ください。

電源電圧監視用 IC の機能展開



1 MB3761 アプリケーション

1.1 ヒステリシスの作成方法

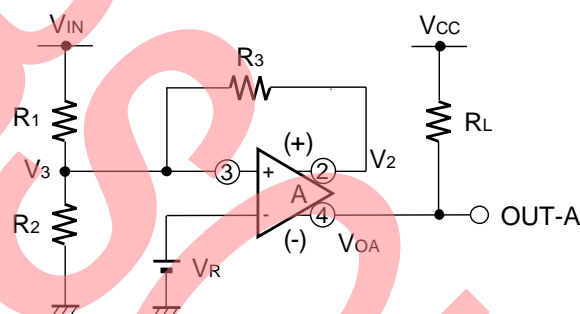
MB3761 に内蔵されているコンパレータ A (Comp.A) とコンパレータ B (Comp.B) には、外付け回路によりヒステリシスを付加することができます。

関連データシート項目:「動作概要」

1.1.1 Comp.A のヒステリシス

Comp.A の場合は、 R_3 に電流が流れているかいないかにより、検出値が異なります (図 1 を参照してください)。

図 1. Comp.A 等価回路



V_{IN} 立上り時

図 1 のように回路を設定します。3 ピンの端子電圧 V_3 が V_R よりも低い場合、内部回路の動作は図 3 のようになり、2 ピンと 4 ピンのトランジスタ (Tr) は OFF しています。このとき、4 ピンは R_L でプルアップされていますので、出力は“H”となります (図 2 の[1]の範囲)。

また、ポイント P には電流が流れませんので、②ピンからも電流は流れ出しません。したがって、 R_3 には電流が流れませんので、図 1 は図 4 と等価になります。

図 2. Comp.A 出力動作 (V_{IN} 立上り時)

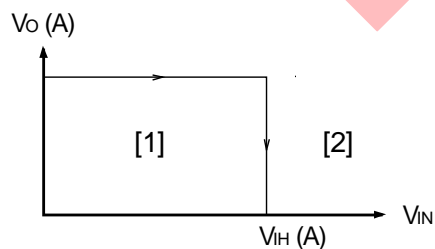
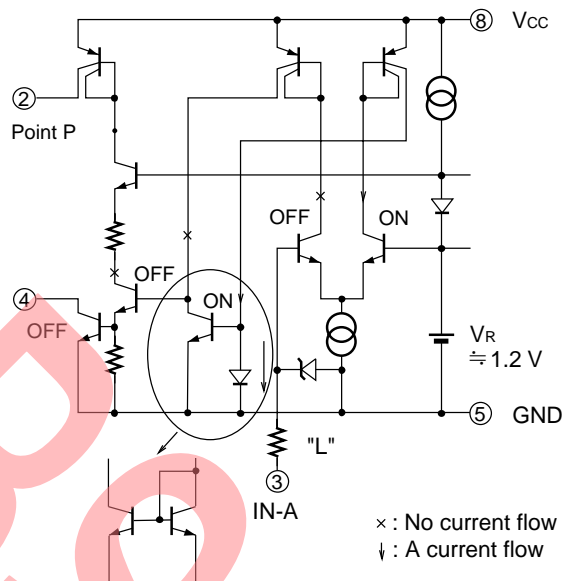
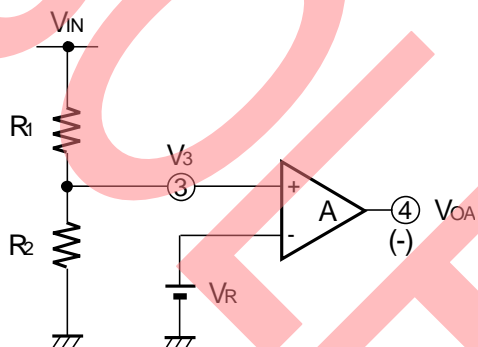


図 3. 3ピン端子電圧が V_R よりも低い場合の回路動作 (Comp.A)

 図 4. $V_3 < V_R$ 時の等価回路 (Comp.A)


3ピンの端子電圧 V_3 は、次式ようになります。

$$V_3 = \frac{R_2}{R_1 + R_2} V_{IN}$$

V_{IN} を徐々に上げていったときの検出電圧 $V_{IH}(A)$ は、 $V_3 = V_R$ のときの V_{IN} になりますので、次式ようになります。

$$\begin{aligned} V_{IH}(A) &= \frac{R_1 + R_2}{R_2} V_R \\ &= \left(1 + \frac{R_1}{R_2}\right) V_R \end{aligned}$$

これにより出力が反転して、図 2 の[2]の範囲になります。

V_{IN} 立下り時

V_{IN}を徐々に下げていった場合の動作は、3ピン端子電圧が V_Rよりも高いとき (図 5 の[3]のとき)、内部回路動作は、図 6 のようになり2ピンと4ピンの内部 Tr は ON します。このとき、4ピン出力は “L” となり、2ピン端子から電流が流れ出します (図 7 を参照してください)。

図 5. Comp.A 出力動作 (V_{IN} 立下り時)

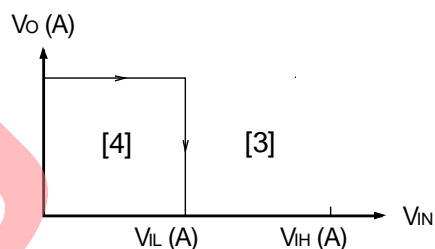


図 6. 3ピン端子電圧が V_Rよりも高い場合の回路動作 (Comp.A)

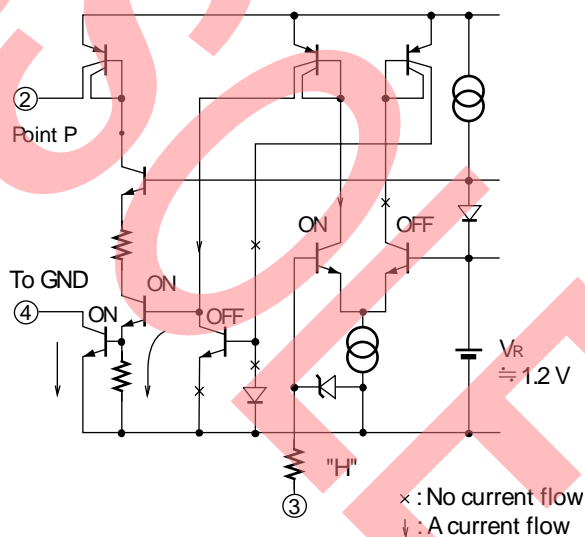


図 7. V₃ > V_R 時の等価回路 (Comp.A)

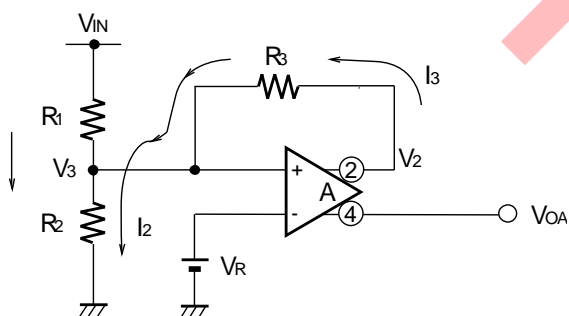


図 7 に示すように、R₃を通して流れ出る I₃が発生するため、R₂に流れる電流 I₂が増加します。これにより、R₂の電圧降下が増加して、V₃の電圧レベルが上昇します。V₃の電圧レベルが上昇すると、図 2 に示す [1] → [2] のときの V_{IN}よりも、さらに低い V_{IN}でないと V₃ = V_Rになりません (→ヒステリシス)。

このとき、次式が成り立ちます。

$$\frac{V_2 - V_3}{R_3} + \frac{V_{IN} - V_3}{R_1} = \frac{V_3}{R_2} \quad \text{--- (a)}$$

$$V_2 \doteq V_{CC} \quad \text{--- (b)}$$

(b) を (a) に代入して V_{IN} を求めます。

$$V_{IN} = V_3 \left(1 + \frac{R_1}{R_2 // R_3}\right) - \frac{R_1}{R_3} V_{CC}$$

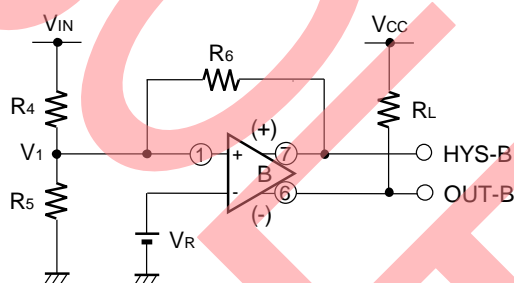
検出電圧 $V_{IL(A)}$ は、 $V_3 = V_R$ のときの V_{IN} となりますので、次式が成り立ちます。

$$V_{IL(A)} = V_R \left(1 + \frac{R_1}{R_2 // R_3}\right) - \frac{R_1}{R_3} V_{CC}$$

1.1.2 Comp.B のヒステリシス

Comp.B の場合は、 R_6 に電流が流れているかいないかにより、検出値が異なります (図 8 を参照してください)。

図 8. Comp. B 等価回路



V_{IN} 立下り時

図 8 のように回路を設定します。1 ピンの端子電圧 V_1 が V_R よりも高い場合、内部回路の動作は図 10 のようになり、6 の Tr は ON し、 $V_O(B)$ は “L” を出力します (図 9 の [1] の範囲)。

また、7 ピンの Tr は OFF しますので、 R_6 にはポイント P には電流が流れません。このとき、図 8 の等価回路は図 11 のようになります。

図 9. Comp. B 出力動作 (V_{IN} 立下り時)

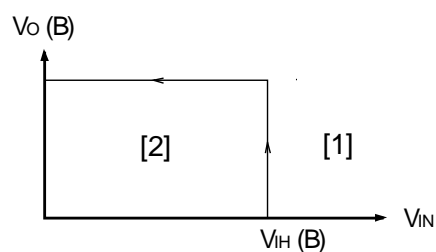


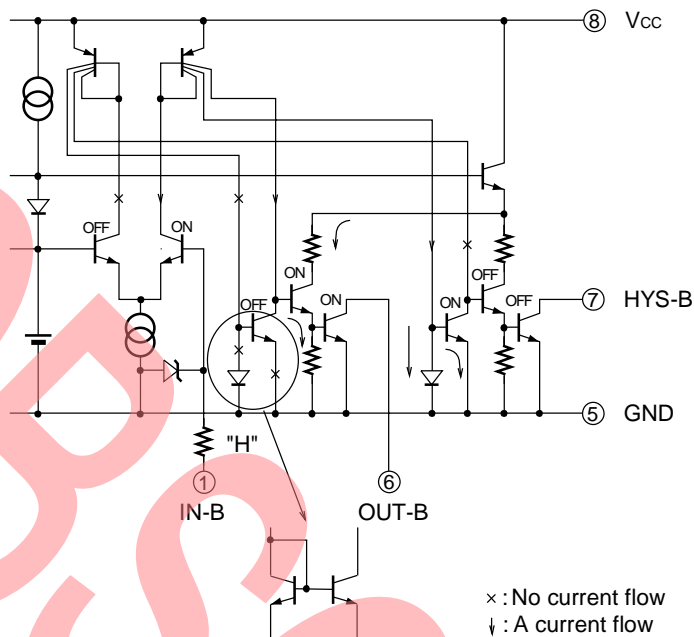
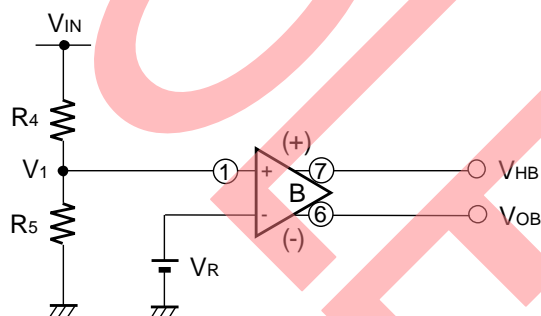
図 10. 1 ピン端子電圧が V_R よりも高い場合の回路動作 (Comp.B)

図 11. $V_1 > V_R$ 時の等価回路 (Comp.B)


図 11 より、スレッショールド電圧 $V_{IL}(B)$ は、次式のようにになります。

$$V_{IL}(B) = (1 + \frac{R_4}{R_5})V_R$$

V_{IN} 立上り時

V_{IN} を徐々に上げていった場合の動作は、1 ピン端子電圧が V_R よりも低いとき (図 12 の[3]のとき)、内部回路動作は図 13 のようになり、6 ピンの内部 Tr は OFF し、7 ピンの内部 Tr は ON します。このとき、図 8 の等価回路は図 14 のようになります。

図 12. Comp. B 出力動作 (V_{IN} 立上り時)

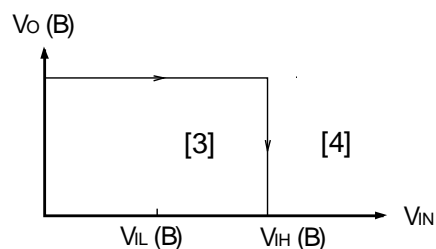


図 13. 1 ピン端子電圧が V_R よりも低い場合の回路動作 (Comp. B)

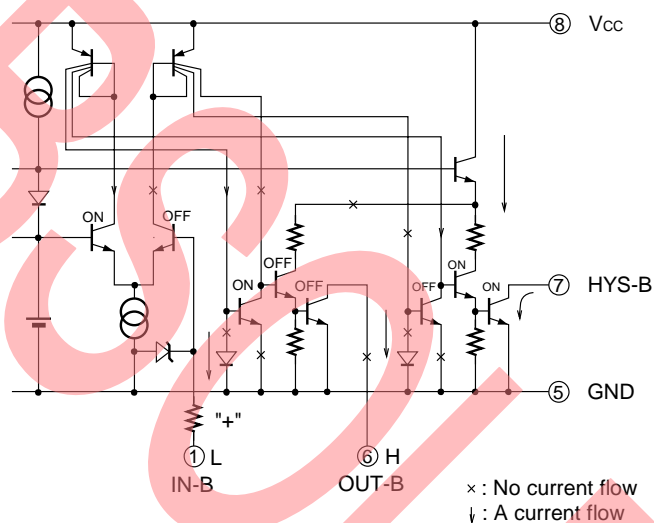


図 14. $V_1 < V_R$ 時の等価回路 (Comp. B)

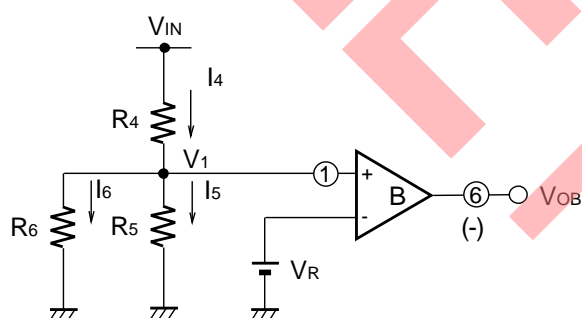


図 14 に示すように、 R_4 を流れる電流 I_4 は 7 ピンが “L” になったことにより、 R_6 に流れる電流 I_6 と R_5 に流れる電流 I_5 とに分流されます。これにより、 R_5 による電圧降下が I_6 の分小さくなり、 V_1 の電圧レベルが低下します。

再び、 $V_1 > V_R$ として出力を反転させるには、図 9 に示す [1] → [2] のときの V_{IN} よりも、さらに高い V_{IN} でないと反転 ($V_1 = V_R$ となる) しません (→ ヒステリシス)。

このとき、次式が成り立ちます。

$$\frac{V_{IN} - V_1}{R_4} = \frac{V_1}{R_6} + \frac{V_1}{R_5}$$

$V_1 = V_R$ となったときの V_{IN} が、 $V_{IN} = V_{IH} (B)$ です。したがって、 V_{IN} を徐々に上げていったときの検出電圧 $V_{IH} (B)$ は、次式のようになります。

$$V_{IH} (B) = \left(1 + \frac{R_4}{R_5 // R_6} \right) * V_R$$

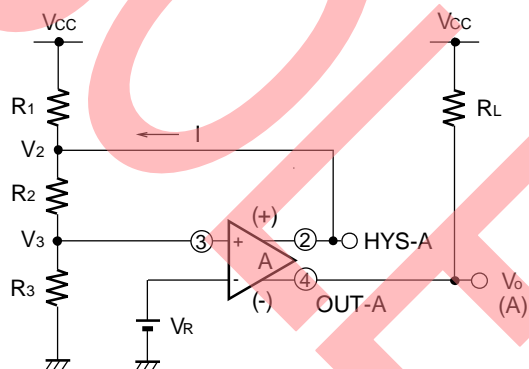
1.2 ヒステリシスの付加方法

MB3761 に内蔵されているコンパレータ A (Comp.A) とコンパレータ B (Comp.B) には、ヒステリシスを付加することができます。

関連データシート項目:「応用回路例 1 ヒステリシス付加方法」

1.2.1 Comp.A へのヒステリシス付加方法

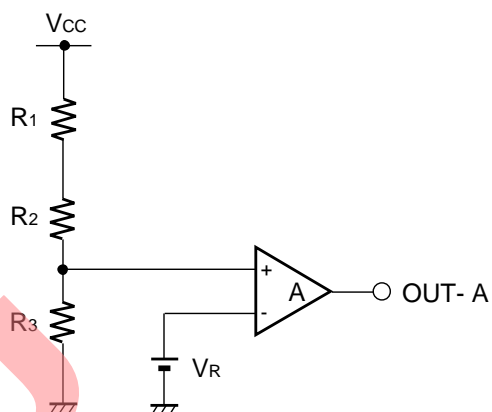
図 15. ヒステリシスの追加 (Comp. A)



$V_3 < V_R$ のとき

図 15 に示す②ピン内部の T_r は OFF しているため、②ピンから流れ出る電流はありません。したがって、等価回路は図 16 のようになります。検出電圧は次式のようになります。

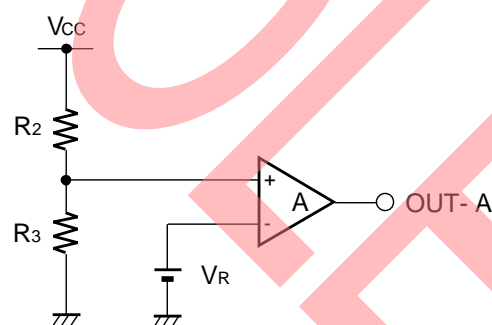
$$V_{IH}(A) = \left(1 + \frac{R_1 + R_2}{R_3} \right) V_R$$

図 16. $V_3 < V_R$ 時の等価回路 (Comp. A)


$V_3 > V_R$ のとき

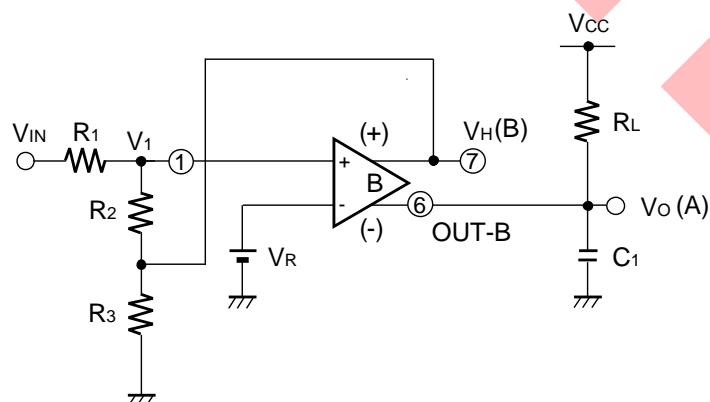
図 15 に示す②ピン内部の Tr は ON し、 $V_2 \div V_{CC}$ となります。したがって、等価回路は図 17 のようになり、検出電圧は次式のようになります。

$$V_{IL}(A) = \left(1 + \frac{R_2}{R_3}\right) V_R$$

図 17. $V_3 > V_R$ 時の等価回路 (Comp. A)


1.2.2 Comp. B へのヒステリシス付加方法

図 18. ヒステリシスの追加 (Comp. B)



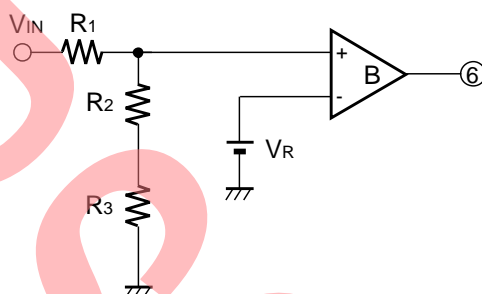
$V_1 > V_R$ のとき

図 18 に示す⑦ピン内部の Tr は OFF しており、等価回路は図 19 のようになります。また、⑥ピン内部の出力 Tr は ON で、出力レベルは “L” となります。

検出電圧は次式ようになります。

$$V_{IL}(B) = (1 + \frac{R_1}{R_2 + R_3})V_R$$

図 19. $V_1 > V_R$ 時の等価回路 (Comp. B)



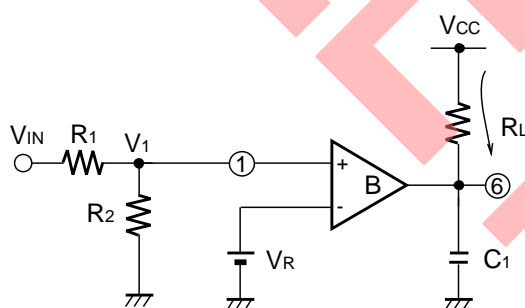
$V_1 < V_R$ のとき

図 18 に示す⑦ピン内部の Tr は ON しており、出力レベルは “L” となります。等価回路は図 20 のようになります。また、⑥ピン内部の出力 Tr は OFF で、出力レベルは “H” となります。

検出電圧は次式ようになります。

$$V_{IH}(B) = (1 + \frac{R_1}{R_2})V_R$$

図 20. $V_1 < V_R$ 時の等価回路 (Comp. B)

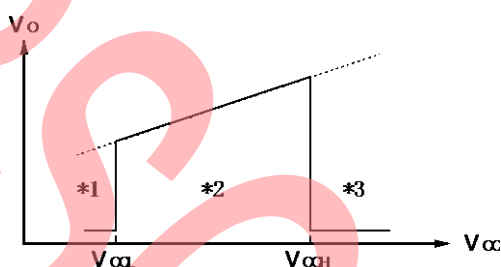
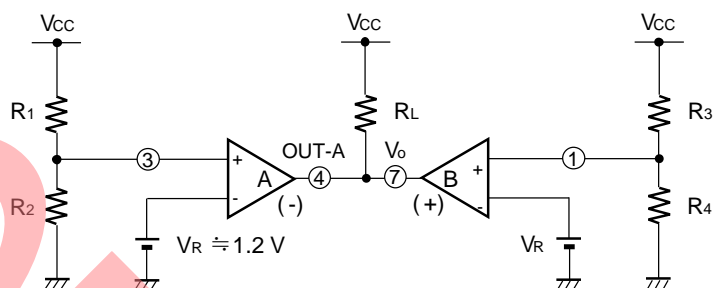


1.3 電源電圧の異常検出方法 [1]

MB3761 を使用した電源電圧の異常検出方法について説明します。

関連データシート項目: 「応用回路例 2 電源電圧異常検出」

電源電圧の異常検出方法 [1]



*1: $V_{CC} < V_{CCL}$ のとき

Comp.A の ④ピン出力 “H” → V_O は “L”

Comp.B の ⑦ピン出力 “L” → V_O は “L”

Comp.B の検出電圧は V_{CCL} は次式のようにになります。

$$V_{CCL} = \left(1 + \frac{R_3}{R_4}\right) V_R$$

*2: $V_{CC} < V_{CCL} < V_{CCH}$ のとき

Comp.A の ④ピン出力 “H” → V_O は “H”

Comp.B の ⑦ピン出力 “H” → V_O は “H”

*3: $V_{CC} > V_{CCH}$ のとき

Comp.A の ④ピン出力 “L” → V_O は “L”

Comp.B の ⑦ピン出力 “H” → V_O は “L”

Comp.A の検出電圧は V_{CCH} は次式のようにになります。

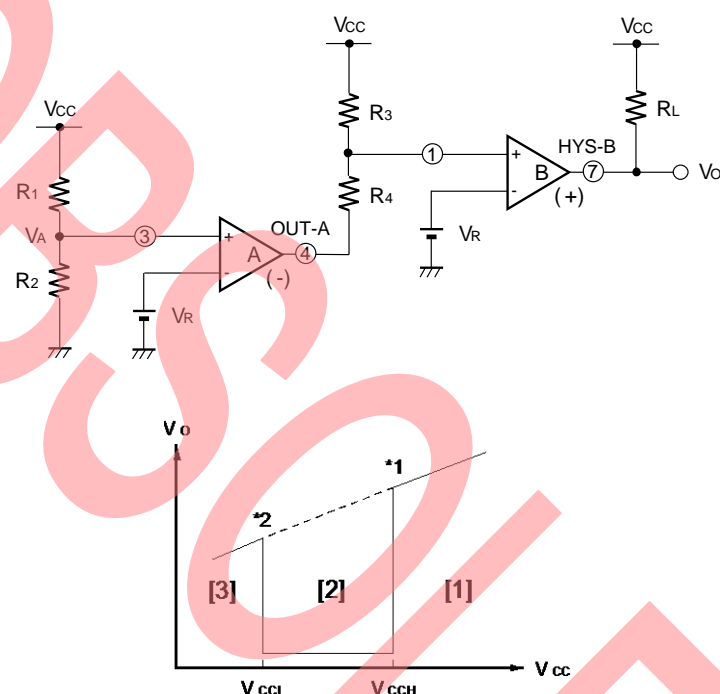
$$V_{CCH} = \left(1 + \frac{R_1}{R_2}\right) V_R$$

1.4 電源電圧の異常検出方法 [2]

MB3761 を使用した電源電圧の異常検出方法について説明します。

関連データシート項目:「応用回路例 3 電源電圧異常検出」

電源電圧の異常検出方法 [2]



[1]: V_{CC} が高く、 $V_R < V_A$ のとき、Comp.A の出力は “L” レベルになり、 V_B は R_3 と R_4 の分圧で決まります。

[2]: $V_B < V_R$ となると、Comp.B の出力は “L” レベルになります。

[3]: V_{CC} がさらに小さくなり、 $V_R > V_A$ となった場合は、OUT-A の出力は “H” となり、Comp.B の出力も “H” となります。

[Comp. B の働き]

OUT-A (④ピン) が “L” レベルのとき

*1: $V_{CC} > \frac{R_3+R_4}{R_4} \cdot V_R$ --- The output V_o changes to the H level.

*1: $V_{CC} < \frac{R_3+R_4}{R_4} \cdot V_R$ --- The output V_o changes to the L level.

OUT-A (④ピン) が “H” レベルのとき

出力 V_o は “H” となります。

[Comp. A の働き]

*2: $V_{CC} > \frac{R_1+R_2}{R_2} \cdot V_R$ --- The OUT - A output changes to the L level.

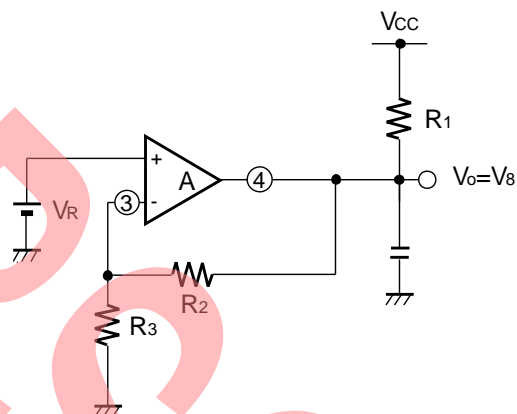
*2: $V_{CC} < \frac{R_1+R_2}{R_2} \cdot V_R$ --- The OUT - A output changes to the H level.

1.5 プログラマブルツェナ

MB3761 を使用したプログラマブルツェナについて説明します。

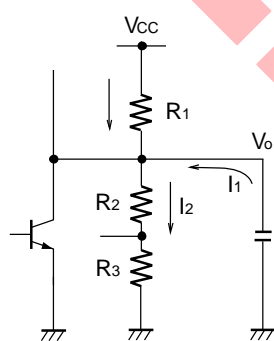
関連データシート項目:「応用回路例 4 プログラマブルツェナ」

プログラマブルツェナ



$$V_O = \frac{R_2 + R_3}{R_3} \cdot V_R$$

$$= \left(1 + \frac{R_2}{R_3}\right) \cdot V_R$$



$$6\text{mA}^* > I_1 > I_2$$

*: Because of transistor capability

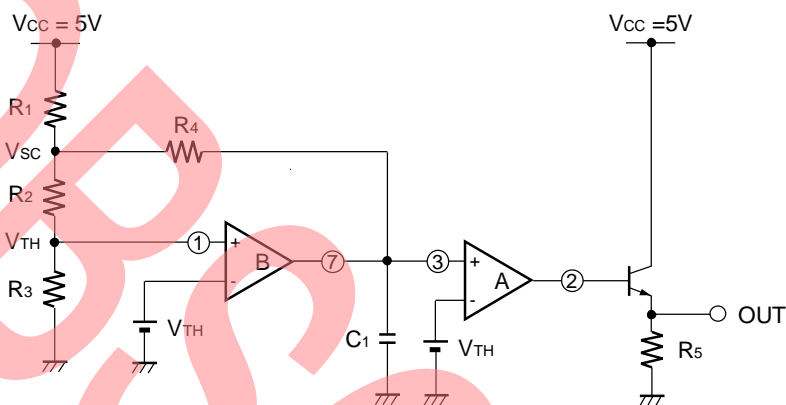
1.6 減電圧リセット回路例の算出式

MB3761 を使用した減電圧リセット回路例の算出式について説明します。

関連データシート項目:「応用回路例 5 減電圧リセット回路例」

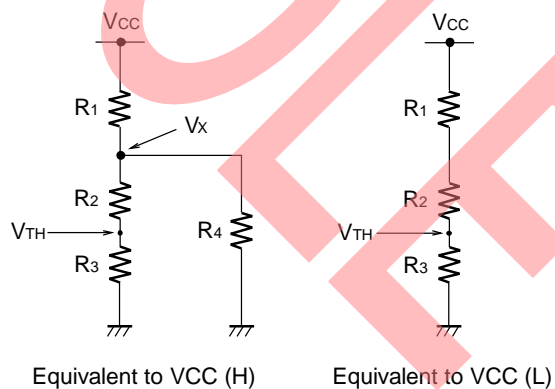
減電圧リセット回路例の算出式

図 21. 減電圧リセットの等価回路例



[V_{CC} (H) と V_{CC} (L) の算出]

図 22. V_{CC} (H) と V_{CC} (L) の等価回路



V_{CC} (H) の算出:

$$\frac{(R_2 + R_3) // R_4}{R_1 + (R_2 + R_3) // R_4} V_{CC} = V_X \quad \text{--- (a)}$$

$$\frac{R_3}{R_2 + R_3} V_X = V_{TH} \quad \text{--- (b)}$$

From (a) and (b), you get the following equation

$$\begin{aligned} \frac{\frac{(R_2 + R_3) R_4}{R_2 + R_3 + R_4}}{R_1 + \frac{(R_2 + R_3) R_4}{R_2 + R_3 + R_4}} V_{CC} &= \frac{R_2 + R_3}{R_3} V_{TH} \\ \frac{(R_2 + R_3) R_4}{R_1(R_2 + R_3 + R_4) + (R_2 + R_3) R_4} V_{CC} &= \frac{R_2 + R_3}{R_3} V_{TH} \\ V_{CC(H)} &= \frac{R_1(R_2 + R_3 + R_4) + (R_2 + R_3) R_4}{R_3 R_4} V_{TH} \\ &= \frac{R_1(R_2 + R_3)}{R_3 R_4} V_{TH} + \frac{(R_1 + R_2 + R_3) R_4}{R_3 R_4} V_{TH} \\ &= \frac{R_1(R_2 + R_3)}{R_3 R_4} V_{TH} + V_{CC(L)} \end{aligned}$$

$V_{CC(L)}$ の算出:

$$\frac{R_3}{R_1 + R_2 + R_3} V_{CC} = V_{TH} \quad \text{--- (c)}$$

From (c), you get the following equation

$$V_{CC(L)} = \frac{R_1 + R_2 + R_3}{R_3} V_{TH}$$

1.7 ヒステリシス付き電源電圧の異常検出方法 [1]

MB3761 を使用したヒステリシス付き電源電圧の異常検出方法について説明します。

関連データシート項目: 「動作概要」

「応用回路例 2 電源電圧異常検出」

ヒステリシス付き電源電圧の異常検出方法 [1]

図 22 は、データシートに記載されている「動作概要」の回路図と「応用回路例 2 電源電圧異常検出」の回路図を組み合わせたものです。検出電圧は次式のようになります。

$$V_{IL}(B) = (1 + \frac{R_4}{R_5}) \times V_R$$

$$V_{IL}(B) = (1 + \frac{R_4}{R_5 // R_6}) \times V_R$$

$$V_{IL}(A) = (1 + \frac{R_4}{R_2 // R_3}) \times V_R - \frac{R_4}{R_3} \times V_{CC}$$

$$V_{IL}(A) = (1 + \frac{R_1}{R_2}) \times V_R$$

注意事項:

実際にご使用になる際は、消費電流や各端子の最大定格、推奨動作条件などを考慮のうえ、動作確認をして抵抗値を設定してください。

図 23. ヒステリシス付き電源電圧の異常検出回路例 [1]

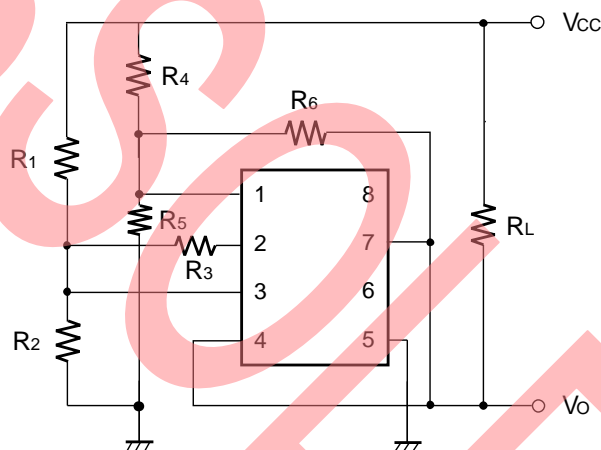


図 24. ヒステリシス付き電源電圧の異常検出回路例 [1] の出力動作

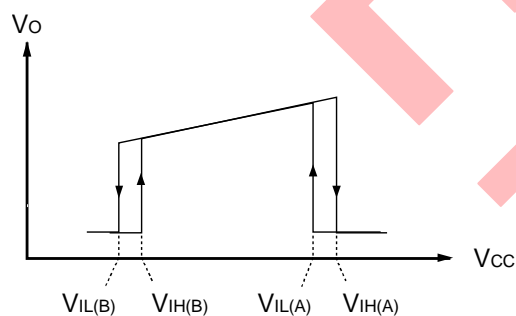
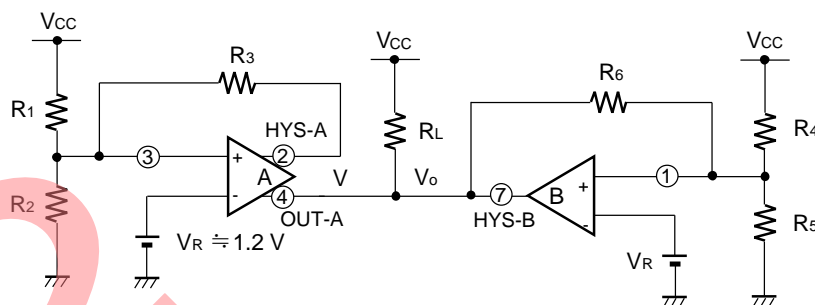


図 25. ヒステリシス付き電源電圧の異常検出回路例 [1] の等価回路



1.8 ヒステリシス付き電源電圧の異常検出方法 [2]

MB3761 を使用したヒステリシス付き電源電圧の異常検出方法について説明します。

関連データシート項目: 「応用回路例 1 ヒステリシス付加方法」

「応用回路例 3 電源電圧異常検出」

ヒステリシス付き電源電圧の異常検出方法 [2]

図 26 は、データシートに記載されている「応用回路例 1 ヒステリシス付加方法」の回路図と「応用回路例 3 電源電圧異常検出」の回路図を応用したものです。Comp.A が V_{CCL1} , V_{CCL2} を Comp.B が V_{CCH3} , V_{CCH4} をそれぞれ検出します。

検出電圧は次式のようにになります。

$$V_{CCL1} = \left(1 + \frac{R_2}{R_3}\right) \times V_R$$

$$V_{CCL2} = \left(1 + \frac{R_1 + R_2}{R_3}\right) \times V_R$$

$$V_{CCH3} = \left(1 + \frac{R_4}{R_5 + R_6}\right) \times V_R$$

$$V_{CCH4} = \left(1 + \frac{R_4}{R_5}\right) \times V_R$$

注意事項:

ここで紹介した方法は、ご希望の検出電圧が高めになりますと、抵抗比により、⑦ピンの電圧が小さくなります。その小さい電圧値をシステム側が“H”として検出できない場合は、ご使用になれません。

詳細は、「1.2 ヒステリシスの付加方法」および「1.4 電源電圧の異常検出方法 [2]」を参照してください。

図 26. ヒステリシス付き電源電圧の異常検出回路例 [2]

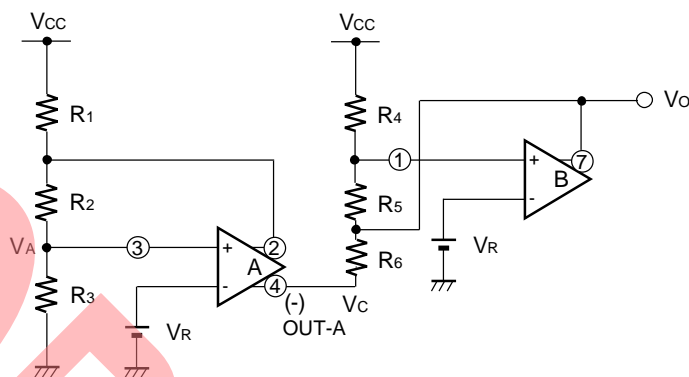
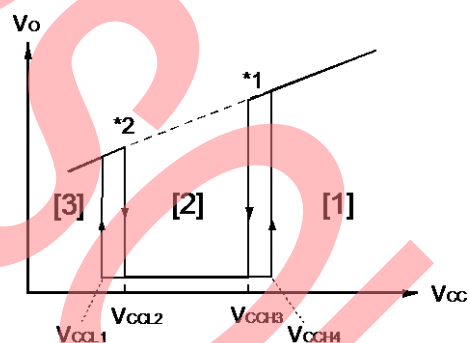


図 27. ヒステリシス付き電源電圧の異常検出回路例 [2] の出力動作



1.9 MB3761 のトラブルシューティング

MB3761 のトラブルシューティングについて記載します。

MB3761 のトラブルシューティング

1. 出力がばたついてしまう場合
 - 入力変化スピードが遅い場合、出力にばたつきが発生することがあります。詳細は、「[1.9.1 出力がばたついてしまう場合](#)」を参照してください。
2. ヒステリシスがうまくとれない場合
 - 抵抗値の設定によっては、低い方の検出電圧の実測値が設定値よりも高くなる場合があります。詳細は、「[1.9.2 ヒステリシスがうまくとれない場合](#)」を参照してください。

1.9.1 出力がばたついてしまう場合

入力変化スピードが遅い場合、出力にばたつきが発生することがあります。

出力がばたついてしまう場合

[原因]

1. コンパレータ B (Comp.B) の出力 OUT-B、HYS-B 間のオフセットのために、入力 (IN-B) 立下がり時に、HYS-B が “L” となる前に OUT-B が “H” となることがあります。この状態のときに、IN-B へのノイズまたは、2) の要因により、OUT-B の出力が不安定となります。なお、コンパレータ A (Comp.A) は、回路構成上、出力にオフセットを生じにくくなっています。

2. Comp.B または Comp.A の出力が切り換わる際に、IC 内部の共通インピーダンスのために IN-B または IN-A のごくわずかな電圧範囲で、内部基準電圧もしくはコンパレータのオフセットがわずかに変動します。

【対策】

1. 出力不安定が生じる電圧範囲は、入力のみならず電圧範囲です。そのため、入力の変化スピードが遅いときには不安定現象はみられません (図 28 を参照してください)。入力の変化スピードが遅いときには、Comp.A のご使用を推奨します (【原因】の 1) を参照してください)。ただし、Comp.A でも、あまりスピードが遅いと同様の現象が発生します。十分な実験・確認をお願いします。
2. 入力の変化スピードが遅い信号で Comp.B を使用する場合は、OUT-B を外付けトランジスタで一旦反転させて、ヒステリシス用にご使用くださることを推奨します (図 29 を参照してください)。

図 28. 出力不安定の対策方法 [1]

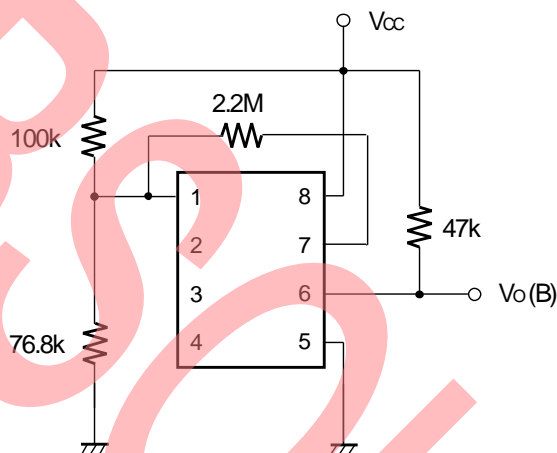
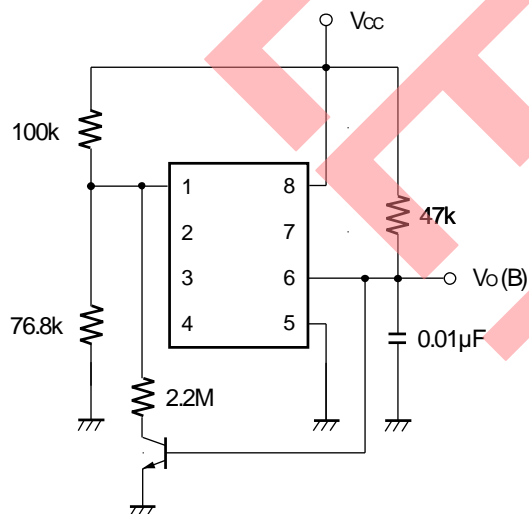


図 29. 出力不安定の対策方法 [2]



3. “【原因】の 2” による不安定対策としては、ヒステリシスが動作するのに十分な時間の確保と出力不安定の解消をするために、出力に容量を挿入することを推奨します。

1.9.2 ヒステリシスがうまくとれない場合

データシートの「応用回路例 1」に従い抵抗値を設定した場合、抵抗値の設定によっては低い方の検出電圧の実測値が設定値よりも高くなる場合があります。

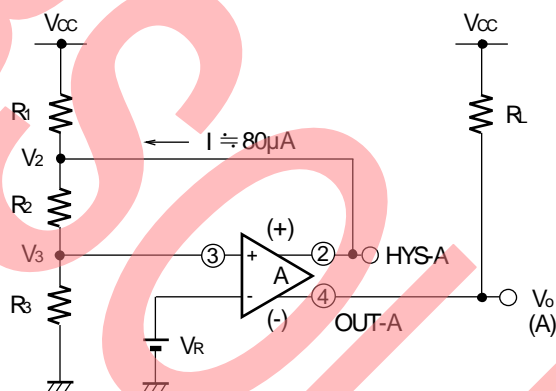
関連データシート項目:「応用回路例 1 ヒステリシス付加方法」

ヒステリシスがうまくとれない場合

[原因と対策]

データシートの「応用回路例 1」のコンパレータ A (Comp.A) 側の原理を図 30 に示します。図 30 のように、2 ピンからの電流 I があるかないかで、 V_2 の電圧が換わり、ヒステリシスを作っています。 $V_{IL}(A)$ の式 (データシートに記載) は、 R_1 の電圧降下を無視しています。しかし、電流 I は 80 μA 程度ありますので、抵抗値によっては R_1 の電圧降下が無視できず、計測値と実測値が異なる場合があります (つまり、 $V_3 > V_R$ のとき、②ピン内部の Tr は ON し、 $V_2 \approx V_{CC}$ として、 $V_{IL}(A)$ の計算式を出していますが、実際には V_2 と V_{CC} は全く同じではないため誤差が生じるということです)。

図 30. ヒステリシスの追加 (Comp.A)



参考:

検出値を $V_{IH}(A) = 36\text{ V}$, $V_{IL}(A) = 30\text{ V}$ に設定した場合の、抵抗の選択による検出実測値の違いを図 31, 図 32 に示します。抵抗値によって、ヒステリシス幅が小さくなっていきます。

図 31. ほぼ設定値とおりの結果

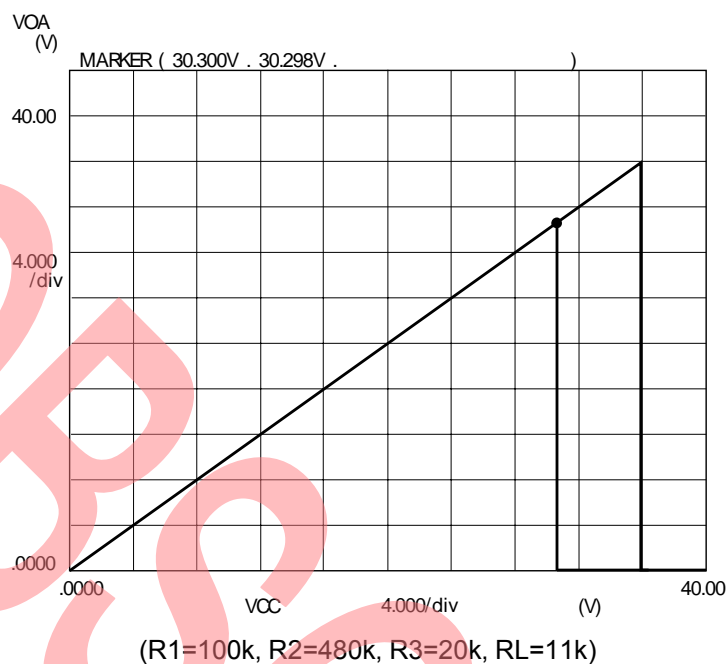
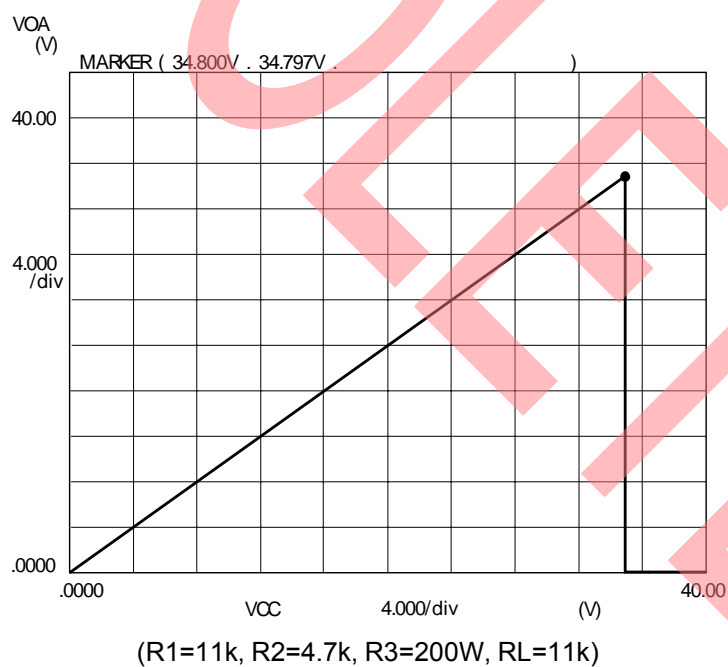


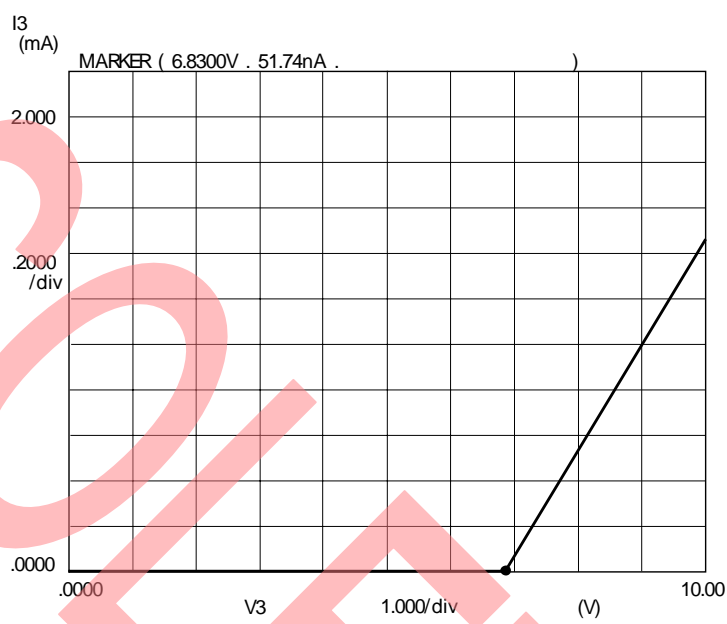
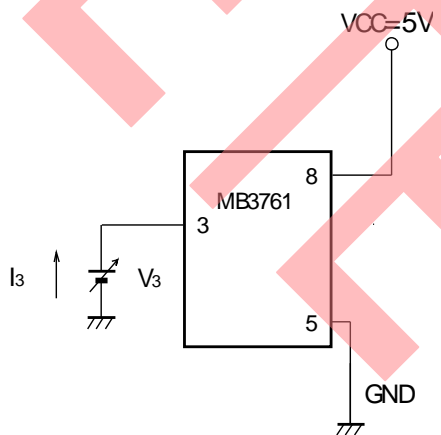
図 32. 設定値とおりにならない例



1.10 MB3761 の Q&A 集

MB3761 の Q&A を以下に示します。

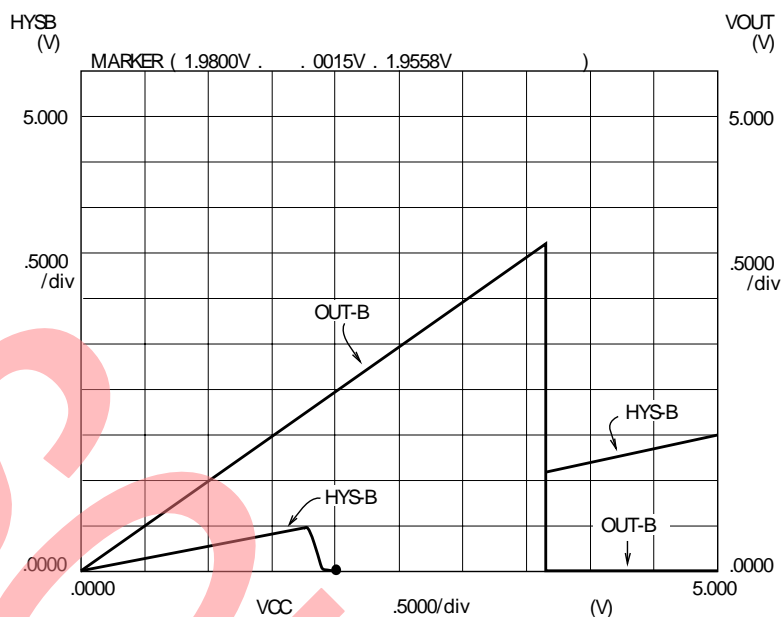
MB3761 の Q&A 集

MB3761 に関する Q&A			
Q1	<p>V_{CC} が 40V 時でも、入力電圧は 6.5V (最大) なのか?</p> <p>また、3 ピンについている保護ダイオードのクランプ電圧はどの位か?</p>	A1	<p>入力電圧は 6.5V (最大) です。</p> <p>3 ピンのクランプ電圧は約 6.5V 程度です (下図を参照)。また、入力ピンに大きな電流を流せるようには設計されていません。</p> <div data-bbox="690 609 1412 1228">  </div> <p>[測定回路]</p> <div data-bbox="836 1312 1274 1743">  </div>

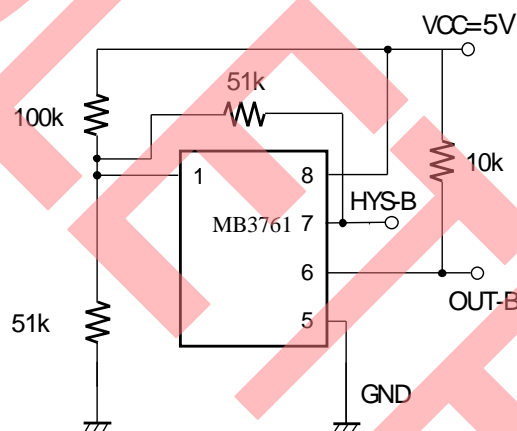
MB3761 に関する Q&A

Q2 MB3771 は電源電圧が 0.8V あればリセットが "L" を出力するが、MB3761 ではどうか？

A2 MB3761 の "L" レベル保証電源電圧は 2.5V です。
実力データを下图に示します。



[測定回路]



2 MB3771 アプリケーション

2.1 外部微調整型の算出式

V_{SA} の検出電圧は、外部から調整することができます。

関連データシート項目:「応用回路例 2. 5V 電源電圧監視 (外部微調整型)」

2.1.1 外部微調整型の算出式

図 33. 外部微調整型の等価回路図

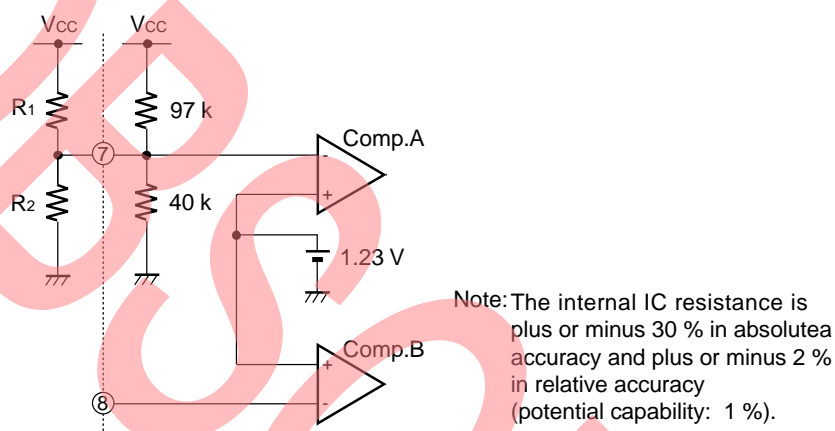


図 33 おいて、97 k Ω の抵抗と外付け抵抗 R_1 の合成抵抗を R_A 、40 k Ω の抵抗と外付け抵抗 R_2 の合成抵抗を R_B とします。

$$R_A = R_1 \times 97 \text{ k}\Omega / (R_1 + 97 \text{ k}\Omega) [\Omega]$$

$$R_B = R_2 \times 40 \text{ k}\Omega / (R_2 + 40 \text{ k}\Omega) [\Omega]$$

検出電圧の算出式は、次のようになります。

Detection voltage $V_{SAL} = \frac{R_A + R_B}{R_B} \times V_{SB} \quad [V]$	(At a falling value of V_{CC})
---	-----------------------------------

Detection voltage $V_{SAH} = \frac{R_A + R_B}{R_B} \times (V_{SB} + V_{HYSB}) \quad [V]$	(At a rising value of V_{CC})
--	----------------------------------

ただし、コンパレータ B のスレッショルドレベルを V_{SB} (= 1.230 V Typ.), ヒステリシス幅を V_{HYSB} (= 28 mV Typ.) とします。

ここで、 $R_1 \ll 97 \text{ k}$, $R_2 \ll 40 \text{ k}$ となるような R_1 , R_2 を選ぶと、検出電圧の算出式は次のようになります。

Detection voltage $V_{SAL} \doteq \frac{R_A + R_B}{R_B} \times V_{SB} \quad [V] \quad (\text{At a falling value of } V_{CC})$

Detection voltage $V_{SAH} \doteq \frac{R_A + R_B}{R_B} \times (V_{SB} + V_{HYSB}) \quad [V] \quad (\text{At a rising value of } V_{CC})$

注意事項:

MB3771 の電源電圧の最小値は 3.5 V です。したがって、検出電圧は 3.5 V より高い値を設定してください。また、 R_1 , R_2 のどちらか一方だけで外部調整する方法は、検出電圧の精度が悪くなるため推奨しません。

2.1.2 外部微調整型の詳細計算値 (最大値の算出)

表 1. 外部微調整型の詳細計算値 (最大値の算出)

算出項目		Typ.	最大値計算に使用する数値
抵抗値	R_1	9.1 k	9.191 k (+1 %)
	R_2	3.3 k	3.267 k (-1 %)
	R'	97 k	126.1 k (30 %)
	R''	40 k	51.2 k (28 %): 相対精度 2 %より
合成抵抗値	$R_A = \frac{R_1 \cdot R'}{R_2 + R'}$ *1	8.3195	$\frac{9.191 \cdot 126.1}{9.191 + 126.1} = 8.5666$
	$R_B = \frac{R_2 \cdot R''}{R_2 + R''}$ *2	3.0485	$\frac{3.267 \cdot 51.2}{3.267 + 51.2} = 3.0710$
	$\frac{R_A + R_B}{R_B}$ *3	3.7290	$\frac{8.5666 + 3.0710}{3.0710} = 3.7895$
基準電圧値	V_{SB} (リファレンス)	1.230 V	1.248 V (規格)
	V_{HYSB} (ヒステリシス)	0.028 V	0.042 V (規格)
検出電圧値 *4	V_{SAL}	4.59 V	$3.7895 \times 1.248 = 4.729$ V
	V_{SAH}	4.69 V	$3.7895 \times (1.248 + 0.042) = 4.888$ V

*1: R_1 と R' が最大のとき、 R_A が最大になります。

*2: R_2 と R'' が最小のとき、 R_B が最小になります。

*3: R_A が最大で R_B が最小のとき、 $(R_A + R_B) / R_B$ が最大になります。

*4: リファレンス, ヒステリシスのばらつきを含めない場合の V_{SAL} と V_{SAH} は、次のようになります。

$$V_{SAL} = 3.7895 \times 1.23 = 4.66 \text{ V}$$

$$V_{SAH} = 3.7895 \times (1.23 + 0.028) = 4.77 \text{ V}$$

2.2 任意電源電圧監視 ($V_{CC} \leq 18$ V の監視)

MB3771 を使用した $V_{CC} \leq 18$ V の電源電圧の監視方法について説明します。ここで、説明する方法では、 $V_{CC} = 4.45$ V を境に、7 ピンの処理方法が異なります。

関連データシート項目: 「応用回路例 3. 任意電源電圧監視 (1) $V_{CC} \leq 18$ V の監視」

任意電源電圧監視 ($V_{CC} \leq 18$ V の監視)

The circuit diagram illustrates a 4-bit counter using two comparators (Comp.A and Comp.B), a 4-to-1 multiplexer (Comp.D), and an SR flip-flop. The input signals are $V_{SA} \approx 1.23V$ and $V_{SB} \approx 1.23V$. The output of the counter is Q , which is connected to the output of the multiplexer. The output of the multiplexer is connected to the output of the flip-flop, which is also connected to the output of the counter. The output of the counter is Q , which is connected to the output of the flip-flop, which is also connected to the output of the counter.

Reset output condition:

c	d	R
0	0	0
0	1	1
1	0	0
1	1	0

Truth Table:

a	b	c
0	0	0
0	1	1
1	0	1
1	1	0

検出電圧の算出式は、次のようになります。

At a rising value of V_{CC} 1.23 V (Typ.) + 28 mV (Hysteresis equivalent)

26

図 35. 定電圧出力の等価回路図

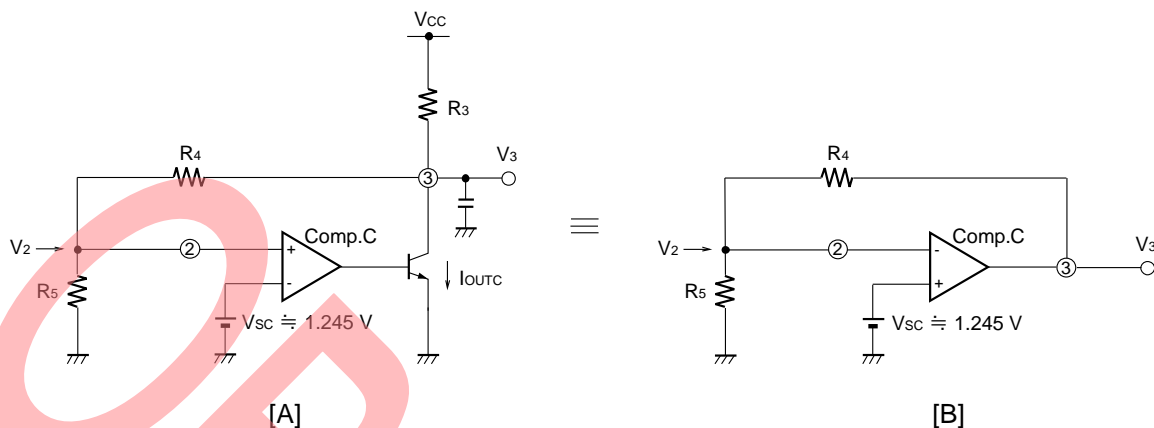


図 35 [A] においては、コンパレータ C (Comp.C) をオペアンプとして使用し、定電圧出力を実現しています。トランジスタ (Tr) はオープンコレクタ出力のため、 R_3 でプルアップします。また、出力の容量はリップル低減のために必要です。

図 35 [B] は、[A] の等価回路で定電圧電源回路です (2 ピン電圧 $> V_{SC}$ 時、3 ピンは "L" レベルを出力するという意味での等価です)。2 ピンの電圧を V_2 、3 ピンの電圧を V_3 とすると次式が成り立ちます。

$$V_3 = V_2 \times \left(1 + \frac{R_4}{R_5}\right) \quad [V]$$

$R_4 = 100 \text{ k}\Omega$, $R_5 = 100 \text{ k}\Omega$ とすると、 $V_3 \approx 5 \text{ V}$ になります。

この V_3 を MB3771 の電源電圧として使用します。

R_3 の決定方法 ($V_{CC} = 140 \text{ V}$ の場合)

図 35 [A] の Tr の出力電流 I_{OUTC} は、最大 6 mA と規定しています。 V_{CC} が最大のときでも、この値を超えないような抵抗値を設定する必要があります。

$$(140 \text{ V} - 5 \text{ V}) / 6 \text{ mA} \approx 22.5 \text{ [k}\Omega\text{]}$$

したがって、 R_3 は $22.5 \text{ k}\Omega$ 以上にしてください。

また、抵抗の最大値は出力電流に依存しますので、負荷条件を考慮して最適値を設定してください。

$R_3 = 110 \text{ k}\Omega$ とすると、 R_3 を流れる電流は、次のようになります。

$$(140 \text{ V} - 5 \text{ V}) / 110 \text{ k}\Omega \approx 1.2 \text{ [mA]}$$

この場合、安定な定電圧供給のために、 I_{OUTC} と I_{CC} を考慮し、3 ピンより外部へ取り出す電流は 0.2 mA 以下としてください。

2.4 5 V, 12 V 電源電圧監視

MB3771 を使用した 5 V, 12 V 電源電圧の監視方法について説明します。

関連データシート項目: 「ブロックダイアグラム」

「応用回路例 5. 5 V, 12 V 電源電圧監視」

12 V 電源電圧監視

図 36. 12 V 電源電圧監視の等価回路 (2 ピン電圧 > 1.245 V の場合)

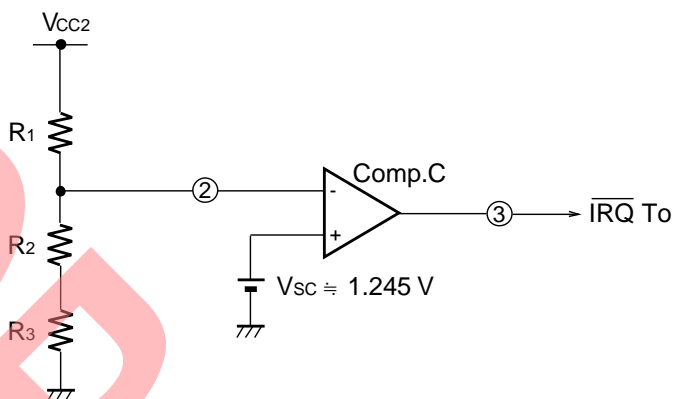
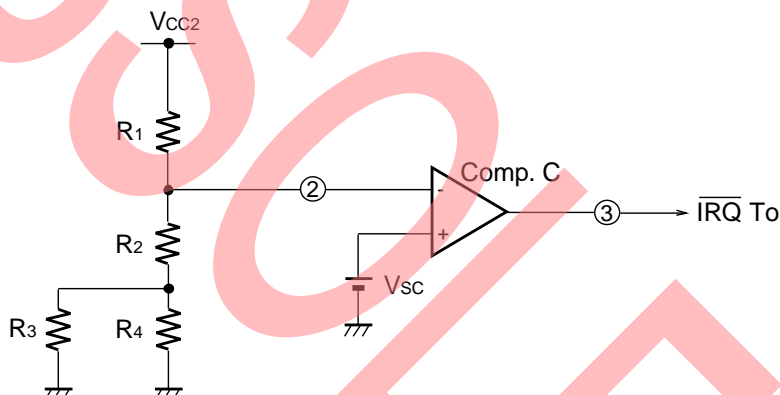


図 37. 12 V 電源電圧監視の等価回路 (2 ピン電圧 < 1.245 V の場合)



2 ピン電圧 > 1.245 V になると、データシートに記載した「ダイアグラム」の Comp.C の出力は "H" となり、3 ピンの内部 Tr は ON しますので 3 ピン出力は "L" となります。このとき、データシートに記載した「応用回路例 5.」の外付け Tr は OFF しますので、図 36 のような等価回路になります。

このときの検出電圧は、次式のようにになります。

$$V_{SCL} = \frac{R1 + R2 + R3}{R2 + R3} \times V_{sc}$$

2 ピン電圧 < 1.245 V になると、データシートに記載した「ダイアグラム」の Comp.C の出力は "L" となり、3 ピンの内部 Tr は OFF しますので 3 ピン出力は "H" となります。このとき、データシートに記載した「応用回路例 5.」の外付け Tr は ON しますので、図 37 のような等価回路になります。

このときの検出電圧は、次式のようにになります。

$$V_{SCH} = \frac{R1 + R2 + R3 // R4}{R2 + R3 // R4} \times V_{sc}$$

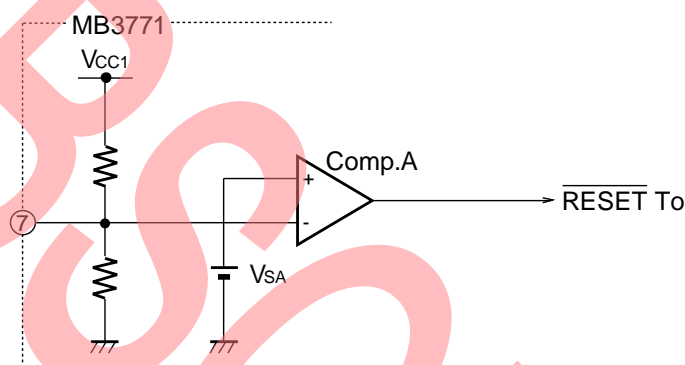
ヒステリシス幅 V_{HYSC} は、次式のようにになります。

$$\begin{aligned} V_{HYSC} &= V_{SCH} - V_{SCL} \\ &= \frac{R_4 (R_3 - R_3 // R_4)}{(R_1 + R_2) (R_2 + R_3 // R_4)} \times V_{SC} \end{aligned}$$

5 V 電源電圧監視

5 V 電源電圧監視は、Comp. A で監視しています。

図 38. 5 V 電源電圧監視の等価回路



2.5 ディレイド・トリガによる電源電圧監視

MB3771 を使用したディレイド・トリガによる電源電圧の監視方法について説明します。

関連データシート項目: 「応用回路例 8. ディレイド・トリガによる電源電圧監視」

ディレイド・トリガによる電源電圧監視

図 39. ディレイド・トリガによる電源電圧監視の等価回路

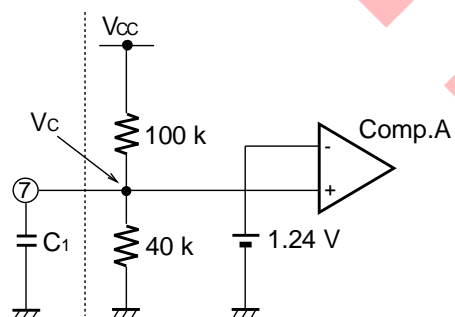
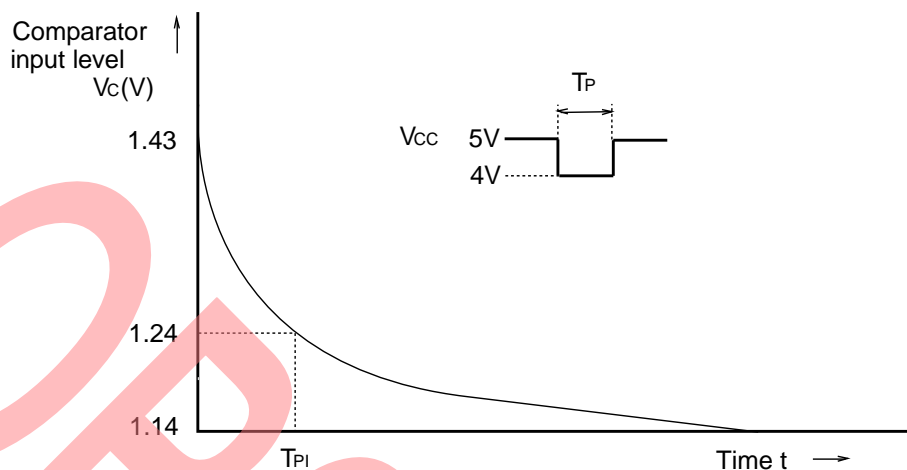


図 40. 7 ピンの電圧レベルの変化



V_{CC} が 5 V \rightarrow 4 V に変化したとき、容量 C に蓄積された電荷の一部が 40 k Ω 抵抗を通して GND に放電されます (図 39 を参照)。このとき、7 ピンの電圧レベルの変化は、図 40 のようになります。検出時間 T_{PI} は (b) 式で求められます。コンパレータの入力電圧 V_C は、(a) 式から算出できます。

$$V_C = \left(\frac{40 \text{ k}}{100 \text{ k} + 40 \text{ k}} \times 5 \text{ V} - \frac{40 \text{ k}}{100 \text{ k} + 40 \text{ k}} \times 4 \text{ V} \right) \times e^{-t_{PI} / 40 \text{ k} \cdot C_1} + \frac{40 \text{ k}}{100 \text{ k} + 40 \text{ k}} \times 4 \text{ V} \quad \text{--- (a)}$$

(a) 式より、 T_{PI} は (b) 式のようにになります。

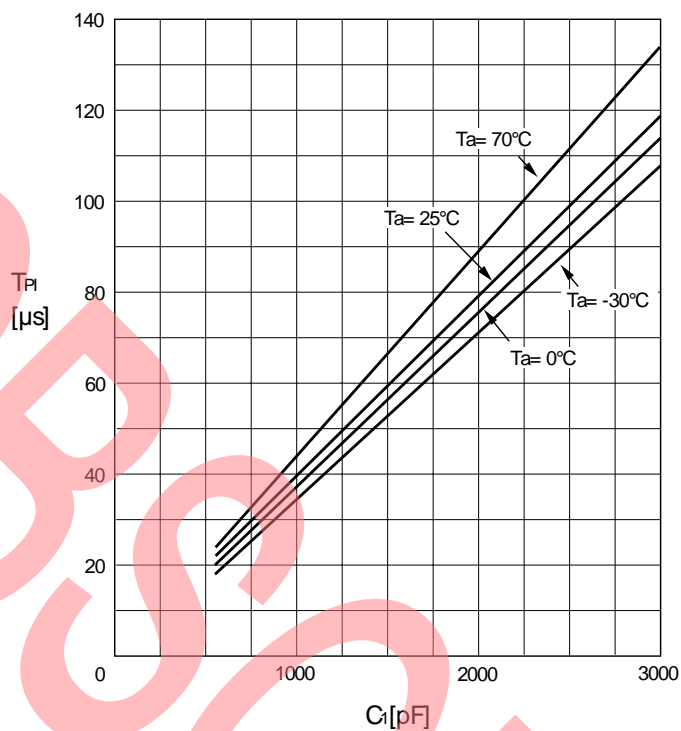
$$T_{PI} [\mu\text{s}] \approx 4 \times 10^{-2} \times C_1 \quad \text{--- (b)}$$

[例]

$C_1 = 1000 \text{ pF}$ のとき、 $T_{PI} = 40 \mu\text{s}$ 。

参考:

検出時間 T_{PI} の実測データをに示します。なお、ここに示した値は参考値です。保証するものではありません (実力的に、拡散抵抗ばらつき $\pm 20 \%$ 、基準電圧ばらつき $\pm 5 \%$ 程度ありますので、 C_1 のばらつき以外に T_{PI} には $\pm 30 \%$ 程度のばらつきを考慮してください)。

図 41. 検出時間 T_{PI} の実測データ (参考値)


2.6 負電源監視

MB3771 を使用した負電源の監視方法について説明します。

関連データシート項目: 「応用回路例 9. (正負) 2 電源電圧監視」

負電源監視

図 42. 負電源監視の等価回路 [1]

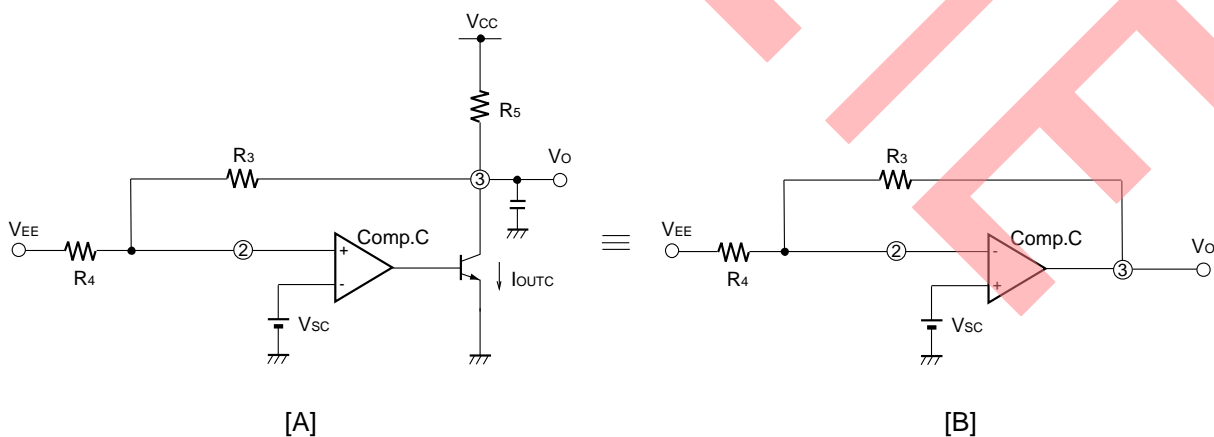


図 43. 負電源監視の等価回路 [2]

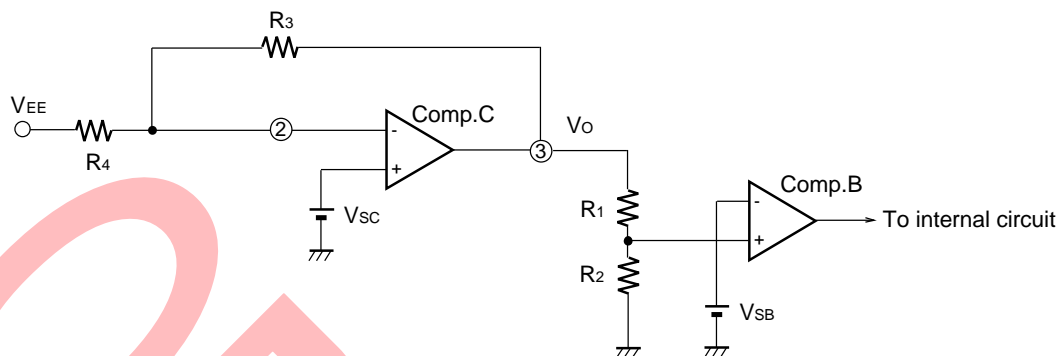


図 42 [A]において、Comp.C はオペアンプとして使用しています。Tr はオープンコレクタ出力のため、R₅でプルアップします。出力の容量はリップル低減のために必要です。

図 42 [B]は、[A]の等価回路で反転増幅回路です。Comp.C のスレッショルド電圧を V_{SC}とし、負電源 V_{EE} の検出値を V_{SL}とすると、Comp.C の出力 V_O (3 ピン電圧) は、次式ようになります。

$$V_O = V_{SC} - \frac{(V_{SL} - V_{SC})}{R_4} \times R_3 \text{ [V]} \quad \text{--- (a)}$$

図 43 のように V_Oを、R₁と R₂で分圧して Comp.B で検出します。Comp.B のスレッショルド電圧を V_{SB}とすると、V_Oは次式ようになります。

$$V_O = \frac{R_1 + R_2}{R_2} \times V_{SB} \text{ [V]} \quad \text{--- (b)}$$

ここで、V_{SB} ≡ V_{SC}, R₁ = R₂ = R₃とすると (a), (b)式より、V_{SL}は次式ようになります。

$$V_{SL} = V_{SB} (1 - R_4 / R_3) \text{ [V]}$$

V_{SB} : At a falling value of V_{CC} 1.23 V
At a rising value of V_{CC} 1.23 V + 28 mV

[例]

R₁ = R₂ = R₃ = 20 kΩ, R₄ = 183 kΩ, V_{SB} = 1.23 V とすると、検出電圧 V_{SL} = -10 V となります。

2.7 基準電圧出力と電圧低下監視 [1]

MB3771 を使用した基準電圧出力と電圧低下の監視方法について説明します。

関連データシート項目: 「応用回路例 10. 基準電圧出力と電圧低下監視 (1) 9 V 出力, 5V, 9V 監視」

「応用回路例 10. 基準電圧出力と電圧低下監視 (2) 5 V 出力, 5V 監視 (No. 1)」

2.7.1 9 V 出力, 5 V, 9 V 監視

図 44. 基準電圧出力と電圧低下監視の等価回路 [1] (9 V 出力, 5 V, 9 V 監視)

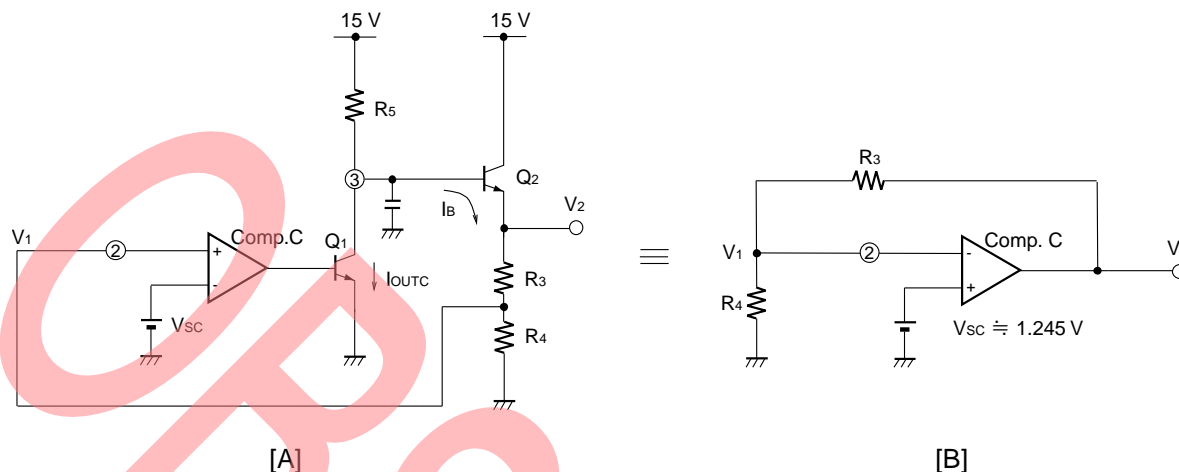


図 45. 基準電圧出力と電圧低下監視の等価回路 [2] (9 V 出力, 5 V, 9 V 監視)

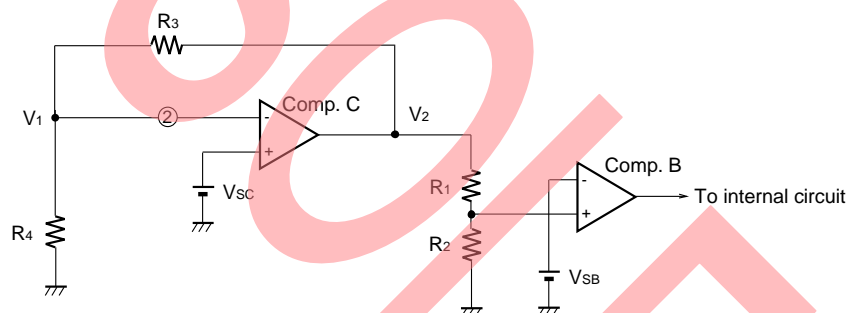


図 44 [A] において、Comp.C はオペアンプとして使用し、定電圧出力をしています。3 ピン内部 Tr (Q1) はオープンコレクタ出力のため、R5 でプルアップします。3 ピンの外付け容量はリップル低減のためです。

I_{OUTC} は、最大 6 mA と規定しています。したがって、R5 は 15 V/6 mA = 25 kΩ 以上の抵抗にしてください。

図 44 [B] は、[A] をさらに簡略化した等価回路で、低電圧電源回路です。2 ピンの電圧を V₁、出力電圧を V₂ とすると、次式が成り立ちます。

$$V_2 = V_1 \cdot (1 + R_3 / R_4) [V]$$

[例]

R₃ = 7.5 kΩ, R₄ = 1.2 kΩ, V_{SC} = 1.245 V とすると、V₂ ≒ 9 V となり、V₂ から 9 V 出力が得られます。

図 45 は、図 44 [B] に示した定電圧電源回路の出力 V₂ の分圧を、Comp.B で検出しています。V₂ の検出電圧 V_{2SL} は、次式のようになります。

$$V_{2SL} = (R_1 + R_2) \cdot V_{SB} / R_2 [V]$$

[例]

$R_1 = 300 \text{ k}\Omega$, $R_2 = 60 \text{ k}\Omega$ とすると、 $V_{2SL} \cong 7.2 \text{ V}$ となります。

出力電流に関して

3ピン電圧は、 V_2 電圧 (9 V) + Q_2 の V_{BE} 電圧 ($\cong 0.7 \text{ V}$ とする) $\cong 9.7 \text{ V}$ です。

これにより、 R_5 の電圧降下は以下ようになります。

$$15 \text{ V} - 9.7 \text{ V} = 5.3 \text{ [V]}$$

$R_5 (= 3 \text{ k}\Omega)$ を流れる電流は、 $5.3 \text{ V} / 3 \text{ k}\Omega = 1.7 \text{ mA}$ となります。したがって、 V_2 から取り出せる電流は、次式から算出できます。

$$V_2 \text{ の出力電流} \cong Q_2 \text{ のベース電流 } I_B \times Q_2 \text{ の } h_{FE} = V_2 / (R_3 + R_4) - V_2 / (R_1 + R_2)$$

Q_2 の $h_{FE} \cong 100$ とすると、 V_2 の出力電流は次のようになります。

$$V_2 \text{ の出力電流} \cong 1.76 \text{ mA} \times 100 - 9 \text{ V} / (8.7 \text{ k}\Omega) - 9 \text{ V} / (62.3 \text{ k}\Omega) \cong 175 \text{ [mA]}$$

注意事項:

V_2 の出力電流は、安定供給のために、外付けトランジスタ Q_2 のばらつきを考慮し、50 mA までとしてください。

2.7.2 5 V 出力, 5 V 監視 (No. 1)

「2.7.1 9 V 出力, 5 V, 9 V 監視」の説明において、 $R_3 = 3.6 \text{ k}\Omega$, $R_4 = 3.6 \text{ k}\Omega$ とすると、 V_2 は 5 V 出力となります。

注意事項:

V_2 の出力電流は、安定供給のために、外付けトランジスタ Q_2 のばらつきを考慮し、50 mA までとしてください。

2.8 基準電圧出力と電圧低下監視 [2]

MB3771 を使用した基準電圧出力と電圧低下の監視方法について説明しています。

関連データシート項目: 「応用回路例 10. 基準電圧出力と電圧低下監視 (3) 5 V 出力, 5 V 監視 (No. 2)」

「応用回路例 10. 基準電圧出力と電圧低下監視 (4) 5 V 監視, 1.245 V 出力」

2.8.1 5 V 出力, 5 V 監視 (No. 2)

図 46. 基準電圧出力と電圧低下監視の等価回路 [1] (5 V 出力, 5 V 監視)

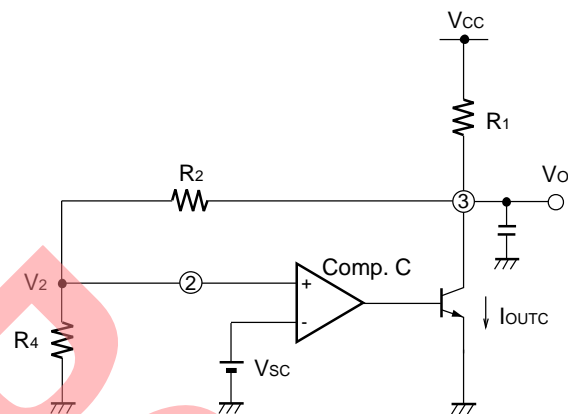


図 47. 基準電圧出力と電圧低下監視の等価回路 [2] (5 V 監視, 1.245 V 出力)

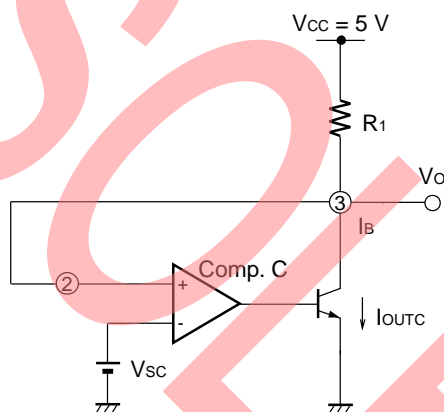


図 46 において、Comp.C はオペアンプとして使用し、定電圧出力をしています。Tr はオープンコレクタ出力のため、R₁ でプルアップします。出力の容量はリップル低減のためです。

2 ピンの電圧を V₂、出力電圧を V_o とすると、次式が成り立ちます。

$$V_o = V_2 \cdot (1 + R_2 / R_3) \text{ [V]}$$

R₂ = 100 kΩ, R₃ = 33 kΩ, V_{sc} = 1.245 V とすると、V₂ ≒ 5 V (∵ V_{sc} ≒ V₂) となります。

[例]

I_{outC} の規格は、最大 6 mA です。V_{cc} = 40 V の場合、R₁ はつぎのようになります。

$$R_1 \geq (40 \text{ V} - 5 \text{ V}) / 6 \text{ mA} \approx 5.8 \text{ [k}\Omega\text{]}$$

マージンをみて、R₁ = 11 kΩ とすると、そのときの出力電流 I は次のようになります。

$$I = (40 \text{ V} - 5 \text{ V}) / 6 \text{ k}\Omega \approx 3.2 \text{ [mA]}$$

安定供給のために、I < 1.6 mA となるような出力電流にします。

2.8.2 5 V 監視, 1.245 V 出力

図 47 は、電圧フォロワ回路で、出力 $V_O = V_{SC}$ となります。

[例]

I_{OUTC} の規格は、最大 6 mA です。 $V_{CC} = 5 V$ の場合、 R_1 はつぎのようになります。

$$R_1 \geq (5 V - 1.245 V) / 6 mA \approx 0.6 [k\Omega]$$

注意事項:

データシートの「応用回路例 10. 基準電圧出力と電圧低下監視 (4) 5 V 監視, 1.245 V 出力」に記載した図の 3 ピンについている 0.47 μF のコンデンサはリップル低減用です。容量は、システムに応じて最適な値にしてください。

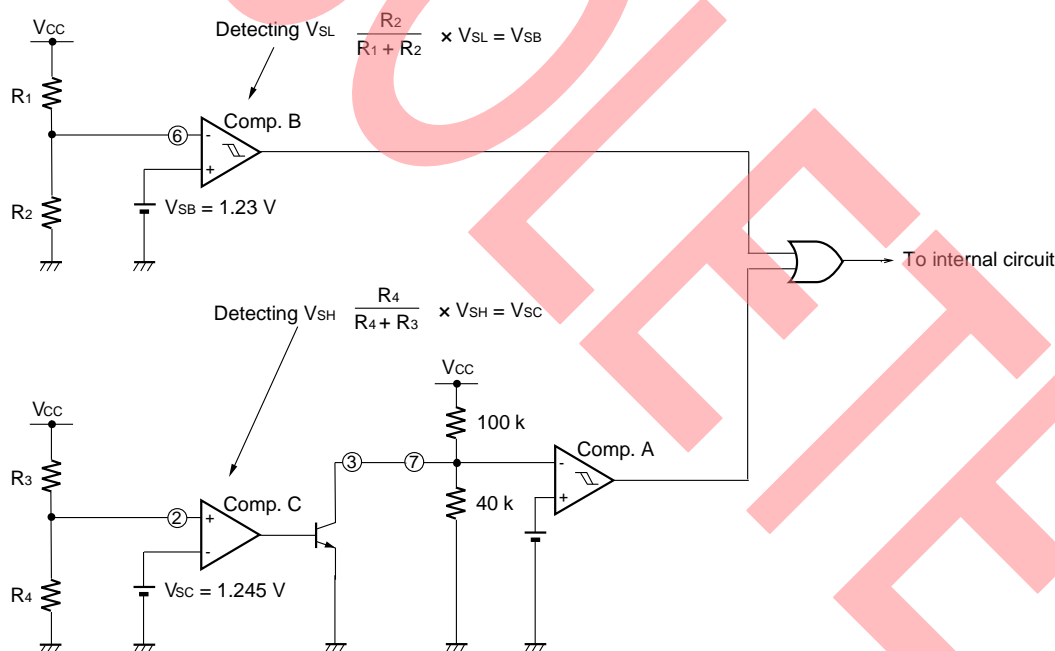
2.9 低電圧, 過電圧検出

MB3771 を使用した低電圧, 過電圧の検出方法について説明します。

関連データシート項目: 「応用回路例 11. 低電圧, 過電圧検出 ($V_{CC} = 5 V$)」

低電圧, 過電圧検出

図 48. 低電圧, 過電圧検出の等価回路



R_1, R_2 で V_{SL} の値を、 R_3, R_4 で V_{SH} の値をそれぞれ設定します。

Comp.C はヒステリシスをもたないため、 V_{SH} にヒステリシスは付きません。

Comp.A, Comp.B の出力が共に "L" のとき、リセットは "H" を出力します。それは、 $V_{SL} < V_{CC} < V_{SH}$ の範囲です。

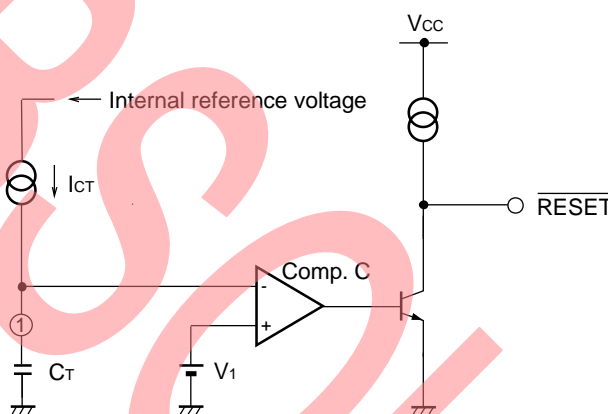
Comp.C は、 V_{CC} が V_{SH} 以上になると、3 ピンの Tr を ON して、7 ピンを約 GND まで低下させ、Comp.A の出力を反転させて、リセットを "L" にします。 V_{SH} 以下のときは、3 ピンの Tr は OFF となるので、7 ピンはオープンと同じです。したがって、 V_{CC} 立上り時、 V_{SL} の値を 100 k と 40 k で検出する V_{CC} (Typ. 4.2 V) より小さくする場合は、注意が必要です。

2.10 リセット出力

リセット出力の時間設定の算出式とばらつきについて説明します。

リセット出力

図 49. リセット内部等価回路



\overline{RESET} 出力パルス幅 T_{PO} は、次式より求められます。

$$T_{PO} = C_T \cdot V_1 / I_{CT}$$

Typ. 値 (スレッシュホールド電圧: $V_1 \doteq 1.24$ V, C_T 充電電流: $I_{CT} \doteq 12$ μ A) を代入すると次式になります。

$$T_{PO} [\text{ms}] \approx 100 \cdot C_T [\mu\text{F}]$$

上式より、 C_T を一定とすれば、 T_{PO} のばらつきは充放電電流 I_{CT} とスレッシュホールド電圧 V_1 によって決定されます。充放電電流のばらつきは、主に IC 内部の拡散抵抗 R と基準電圧のばらつき、およびカレント・ミラーを構成する Tr の h_{fe} の誤差などに依存します。

また、スレッシュホールド電圧のばらつきは、主に抵抗ばらつきと基準電圧ばらつきに依存します。一般的に IC の抵抗ばらつきは、 $T_a = 25^\circ\text{C}$ で $\pm 20\% \sim 30\%$ 、 $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$ で $\pm 40\%$ 程度で、 Tr の h_{fe} の相対誤差は約 $\pm 10\%$ です。MB3771 の基準電圧ばらつきは、 $T_a = 25^\circ\text{C}$ で $\pm 1.6\%$ 、 $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$ で $\pm 3.2\%$ 程度です。

C_T の値を一定とすると、 T_{PO} は次式のようにになります。

$$T_{PO} (\text{min.}) [\text{ms}] \approx (100 \cdot 0.5) \cdot C_T [\mu\text{F}]$$

$$T_{PO} (\text{max.}) [\text{ms}] \approx (100 \cdot 1.5) \cdot C_T [\mu\text{F}]$$

±20 % のばらつきがある C_T を使用すると、 T_{PO} は次のようになります。

$$T_{PO} (\text{min.}) [\text{ms}] \approx (100 \cdot 0.5) \cdot (C_T \cdot 0.8) [\mu\text{F}]$$

$$T_{PO} (\text{max.}) [\text{ms}] \approx (100 \cdot 1.5) \cdot (C_T \cdot 1.2) [\mu\text{F}]$$

注意事項:

C_T の値を小さくして設定時間を短くした場合、IC 内部の遅延時間 (約 2 μs) の影響が無視できなくなります。遅延時間の影響のない領域に、 C_T の値を選んでご使用ください。

2.11 未使用端子の処理

MB3771 の実生端子の処理方法を、表 2 に示します。

未使用端子の処理

表 2. MB3771 の未使用端子の処理

端子名	未使用端子の処理
C_T 端子	OPEN
V_{SC} 端子	GND
OUT_C 端子	OPEN
V_{SA} / $\overline{\text{RESIN}}$ 端子	V_{CC}
V_{SA} 端子	OPEN
$\overline{\text{RESET}}$ 端子	OPEN

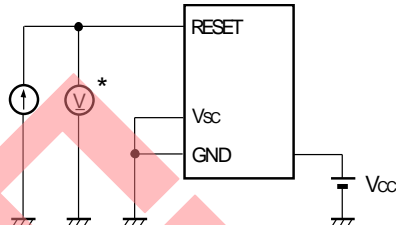
2.12 MB3771 の Q&A 集

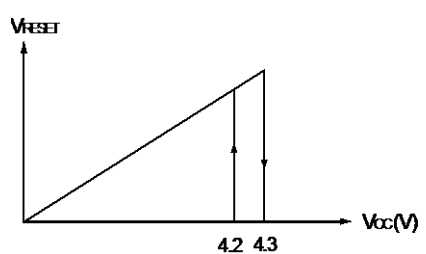
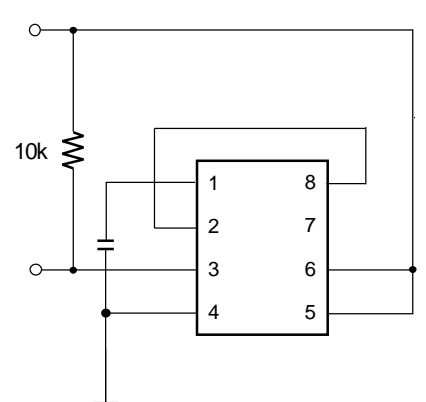
MB3771 の Q&A を以下に示します。

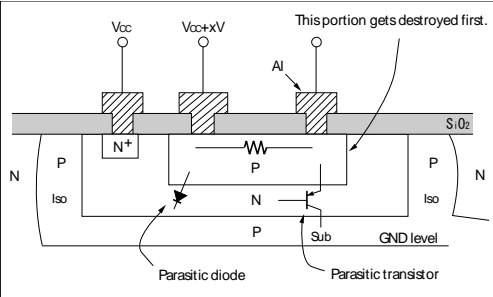
MB3771 の Q&A 集

MB3771 に関する Q&A			
Q1	V_{CC} 入力がない状態で、 V_{SB} 、 V_{SC} 端子に電圧がかかる場合がある。IC は故障しないのか？	A1	V_{SB} 、 V_{SC} 端子は電源電圧とは無関係で、最大定格 - 0.3V ~ +20V です。20V まで印加しても、IC の故障・破壊は生じません。ただし、 V_{SA} については、 $V_{CC} + 0.3V$ 以上の電圧や 20V 以上の電圧を印加すると破壊の原因になります。
Q2	V_{CC} 入力がない状態で、 OUT_C 端子に電圧がかかる場合がある。IC は故障しないのか？	A2	特に規格は設けておりませんが、18V までは耐圧があります。
Q3	I_{RESET} の規格は、20mA (max.) であるが、突入電流により、一瞬 20mA 以上の電流が流れる。IC は故障しないのか？	A3	瞬時では推奨動作条件の 2 倍程度の実力はあります。瞬時短絡に対して、破壊などは生じません。ただし、電流値や時定数の規格、保証はしていません。

MB3771 に関する Q&A

Q4	出力シンク電流の定義がわからない。推奨動作条件では I_{RESET} は 20mA (max.) と規定されているのに、電気的特性では、20mA (min.), 40mA (Typ.) となっているのはなぜか？ また、 I_{OUTC} も推奨動作条件では 6mA (max.), 電気的特性では 15mA (Typ.) となっているのはなぜか？	A4	I_{RESET} の電気的特性は、「RESET」端子に 1 V の電源をショートした場合、流れ込む電流値は、標準で 40mA あります。」という意味です。推奨動作条件は、定常的には、20mA まで流せるという意味であり、それ以上流した場合には、信頼性、特性上問題が生じます。 I_{OUTC} についても同じです。															
Q5	入力電流 I_{ILB} は、 V_{SB} 端子に 0 V が印加されたときに、IC から流れ出す電流だと思われるが、20nA (Typ.) 流れ込む規格になっているのはなぜか？ また I_{ILC} も、50nA (Typ.) 流れ込む規格になっているのはなぜか？	A5	流れ出しの規格です。次のようにお考えください。 <table><tr><th>記号</th><th>最小</th><th>標準</th><th>最大</th><th>単位</th></tr><tr><td>I_{ILB}</td><td>-250</td><td>-20</td><td>-</td><td>nA</td></tr><tr><td>I_{ILC}</td><td>-500</td><td>-50</td><td>-</td><td>nA</td></tr></table>	記号	最小	標準	最大	単位	I_{ILB}	-250	-20	-	nA	I_{ILC}	-500	-50	-	nA
記号	最小	標準	最大	単位														
I_{ILB}	-250	-20	-	nA														
I_{ILC}	-500	-50	-	nA														
Q6	V_{SA} の出力遅延時間はどれくらいか？	A6	V_{SB} と同じ 2 μs (typ.), 10 μs (max.) です。															
Q7	V_{CC} が 0.8V 以下になると出力や IC の内部動作はどうなるのか？	A7	V_{CC} が 3.5V 以下になるとリセット “L” 出力以外の動作は保証していません。内部動作がどうなっているかもわかりません。リセット “L” 出力は、 V_{CC} が 1.2V までは保証しています。 V_{CC} が 1.2V 以下では、RESET 端子はハイインピーダンス状態となり、出力電圧は不定となります。ただし、下記の回路図の実験においては、 V_{CC} が 0.8V (Typ.) で、RESET 端子電圧 $\approx V_{\text{CC}}$ となります (条件は下図のとおりです。データシートの「標準特性曲線 出力 (RESET) 電圧 - 電源電圧特性」をご参照ください)。  V_{CCL} : 図中の*部分が 0.4V になったときの V_{CC} の値。															
Q8	電源電圧 0V の場合、RESET 端子はどのような状態になるのか？	A8	電源電圧 0V の場合、RESET 端子は 0V (高インピーダンス状態) です。 V_{CC} が 0.8V 位 (1.2mA max.) に上昇するまで、RESET 端子も V_{CC} に合わせて上昇します (V_{CC} が低すぎると、内部 Tr が ON しきれないため)。															
Q9	RESET 端子の “L” 出力レベルの規格はどうなっているのか？	A9	V_{OLR} です。データシートの「標準特性曲線 出力 (RESET) 電圧 - 出力電流特性 (V_{OLR} - I_{RESET})」をご参照ください。															
Q10	出力遅延時間 t_{PD} の測定方法はどのようなものか？ また、実力値はどれくらいか？	A10	データシートの「応用回路例 6. 強制リセット使用時」を用いて、6 ピンを ON/OFF させることでリセット出力の遅れを測定することができます。 実力値は、-50%~100% (1 μs ~4 μs) でばらつきます。															
Q11	データシートの「応用回路例 6. 強制リセット使用時」の t_{PO} はどうなるのか？	A11	電源 ON 時と強制リセット時 (V_{SB} 端子使用) は、共に同じ時間の t_{PO} が出力されます。 $T_{\text{PO}} [\text{ms}] = C_{\text{T}} [\mu\text{s}] \times 10^2$															

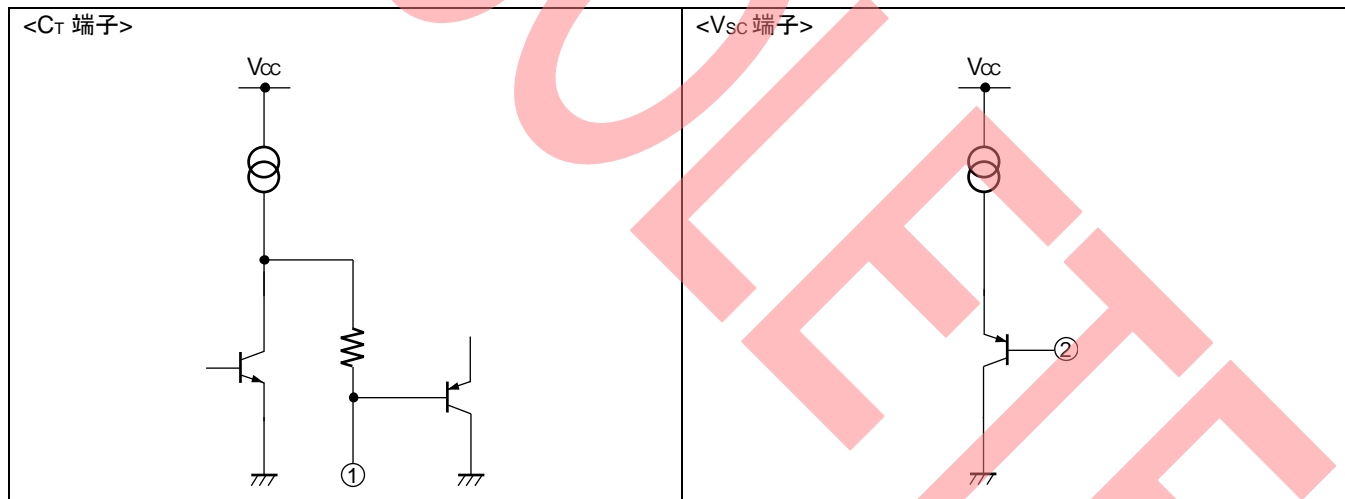
MB3771 に関する Q&A			
Q12	データシートの「応用回路例 7. 非反転リセット出力」のリセット出力はどうなるのか？	A12	<p>8 ピンはデータシートの「基本動作説明」の動作と同じです。3 ピンは 8 ピンに対して、逆の出力をします。</p>  
Q13	「非反転リセット出力」を使用するとき、遅れ時間はどうか？	A13	Comp. A の遅延時間に、Comp. C の遅延時間が加わります。
Q14	MB3771 と GND が絶縁されている別電源の監視は可能か？	A14	MB3771 は自身の GND を基準にして、コンパレータ入力電位を監視しています。GND が共通でない電源の監視はできません。
Q15	検出電圧はなぜ 4.2V に設定したのか？	A15	マイコンは、電源電圧 $5V \pm 10\%$ という推奨動作条件が多く、4.5V でリセットが出力されてはならないため、 V_{SAH} の上限値は 4.5V 以下となります。これに合わせたマージン設定と、マイコン自体が 4.2V 程度の実力はあるだろうという推定の元に値を設定しました。外付け抵抗で、システムに合わせた設定を行ってください。
Q16	IC 単体では正常動作するのに、システムに組み込むと RESET 端子が “L” のまま (または不安定) になってしまう。考えられる原因とその対策はどうすればよいのか？	A16	<p>1) システム側のリセット端子のインピーダンスが小さいため、電流を引っ張り過ぎている可能性があります (データシートの「標準特性曲線 出力 (RESET) 電圧 - 出力電流特性 ($V_{OLH} - I_{OH}$ 特性)」をご参照ください)。この場合は、RESET 端子を抵抗でプルアップすることで対処できます。抵抗値はリセット出力トランジスタの電流能力により決まります。20mA (max.) を超えないような抵抗とします。</p> <p>2) 1) の他、マイコン等の発生する電源ノイズの影響で、誤動作が生じている可能性があります。</p> <p>この場合は、ノイズによる瞬時電圧低下対策として、ディレイド・トリガ方式とする方法や本 IC の電源端子間にバイパスコンデンサ (0.1μF 程度) を挿入する対策が考えられます。</p>

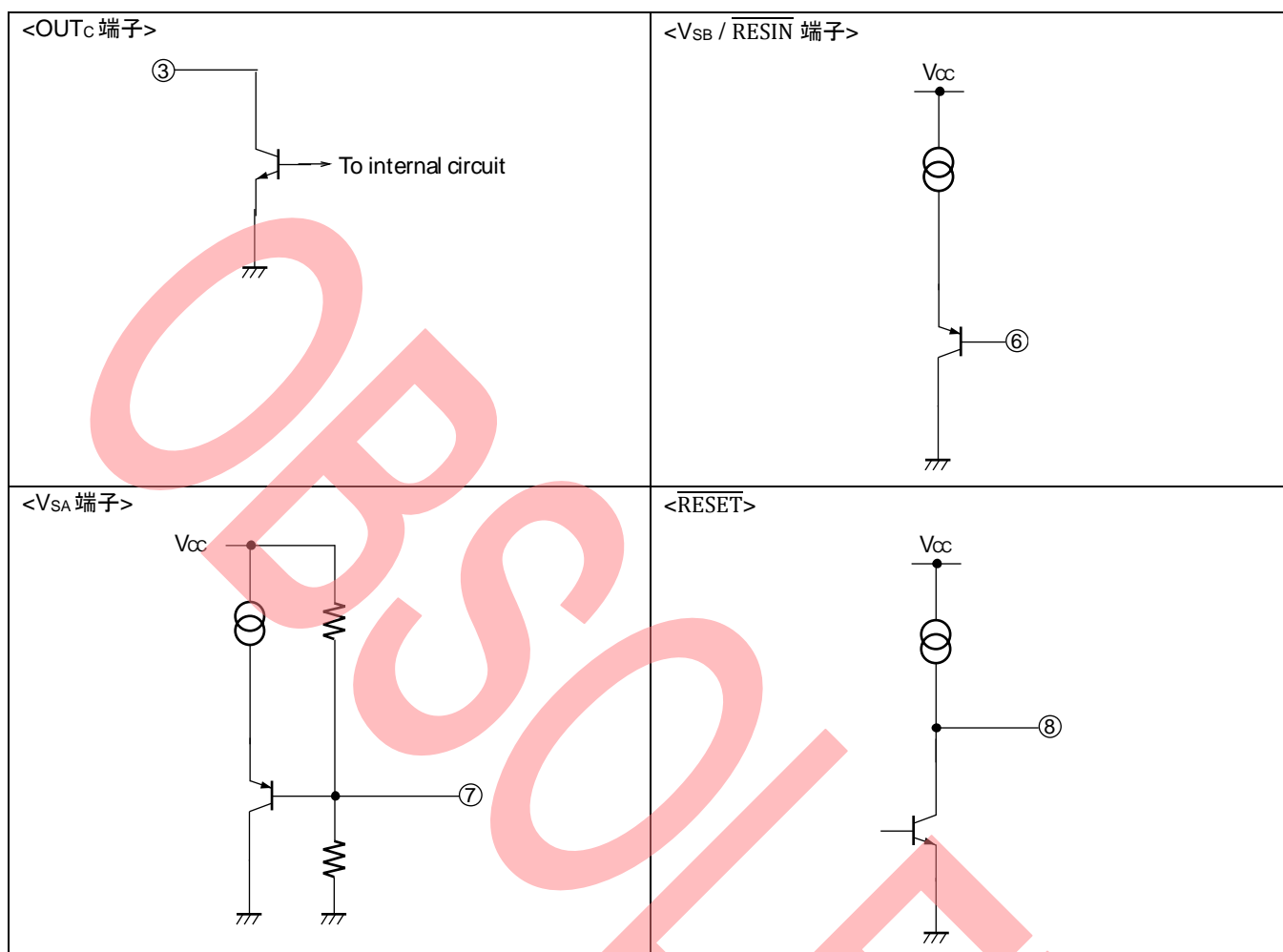
MB3771 に関する Q&A			
Q17	V_{SA} に V_{CC} 以上の電圧を印加するとどうなるのか？	A17	<p>V_{SA} 端子は V_{CC} を抵抗で分圧しています。抵抗部分に V_{CC} 以上の電圧が印加されると、接合分離が損なわれて、V_{CC} に向かって順方向の電流が流れます。IC の故障の原因となりますので、注意してください。</p> 

2.13 MB3771 の入出力部等価回路

MB3771 の入出力部の等価回路図を以下に示します。

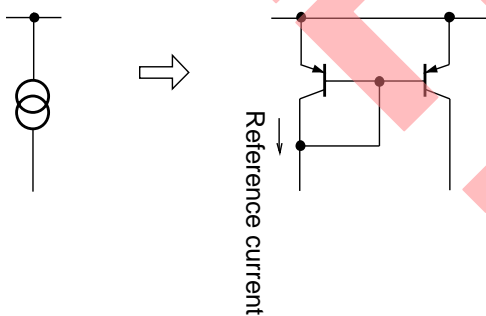
MB3771 の入出力部等価回路





注意事項:

電流記号で表わしている回路は、下図のように PNP トランジスタを使用したカレントミラー方式の定電流回路となっています。



3 MB3773 アプリケーション

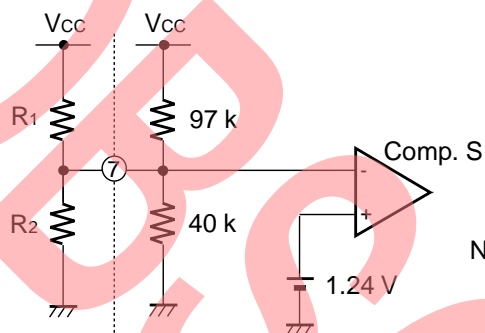
3.1 外部微調整型の算出式

V_{SA} の検出電圧は、外部から調整することができます。

関連データシート項目: 「応用回路例 2.5 V 電源電圧監視 (外部微調整型)」

外部微調整型の算出式

図 50. 外部微調整型の等価回路図



Note: The internal IC resistance is plus or minus 30 % in absolute accuracy and plus or minus 2 % in relative accuracy (potential capability: 1 %).

図 50 において、97 k Ω の抵抗と外付け抵抗 R_1 の合成抵抗を R_A 、40 k Ω の抵抗と外付け抵抗 R_2 の合成抵抗を R_B とします。

$$R_A = R_1 \cdot 97 \text{ k}\Omega / (R_1 + 97 \text{ k}\Omega) [\Omega]$$

$$R_B = R_2 \cdot 40 \text{ k}\Omega / (R_2 + 40 \text{ k}\Omega) [\Omega]$$

検出電圧の算出式は、次のようになります。

$$\text{Detection voltage } V_{SL} = \frac{R_A + R_B}{R_B} \times V_S \quad [V] \quad (\text{At a falling value of } V_{CC})$$

$$\text{Detection voltage } V_{SH} = \frac{R_A + R_B}{R_B} \times (V_S + V_{HYS}) \quad [V] \quad (\text{At a rising value of } V_{CC})$$

ただし、コンパレータ S のスレッショルドレベルを V_S (= 1.23 V Typ.)、ヒステリシス幅を V_{HYS} (= 28 mV Typ.) とします。

ここで、 $R_1 \ll 97 \text{ k}$ 、 $R_2 \ll 40 \text{ k}$ となるような R_1 、 R_2 を選ぶと、検出電圧の算出式は次のようになります。

$$\text{Detection voltage } V_{SL} \doteq \frac{R_1 + R_2}{R_2} \times V_S \quad [V] \quad (\text{At a falling value of } V_{CC})$$

$$\text{Detection voltage } V_{SH} \doteq \frac{R_1 + R_2}{R_2} \times (V_S + V_{HYS}) \quad [V] \quad (\text{At a rising value of } V_{CC})$$

注意事項:

MB3773 の電源電圧の最小値は 3.5 V です。したがって、検出電圧は 3.5 V より高い値を設定してください。また、 R_1 、 R_2 のどちらか一方だけで外部調整する方法は、検出電圧の精度が悪くなるため、推奨致しません。

3.2 ディレイド・トリガによる電源電圧監視

MB3773 を使用したディレイド・トリガによる電源電圧の監視方法について説明します。

関連データシート項目: 「応用回路例 7. ディレイド・トリガによる電源電圧監視」

ディレイド・トリガによる電源電圧監視

図 51. ディレイド・トリガによる電源電圧監視の等価回路

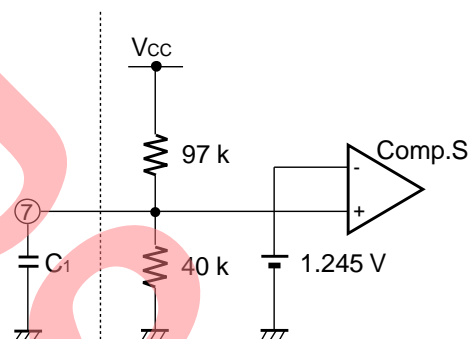
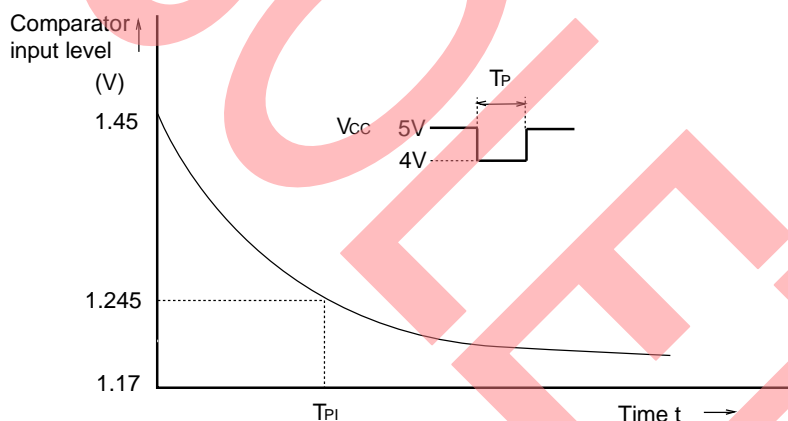


図 52. 7 ピンの電圧レベルの変化



V_{CC} が 5 V → 4 V に変化したとき、容量 C に蓄積された電荷の一部が 40 kΩ 抵抗を通して GND に放電されます (図 51 参照)。このとき、7 ピンの電圧レベルの変化は、図 52 のようになります。検出時間 T_{PI} は次式で求められます。

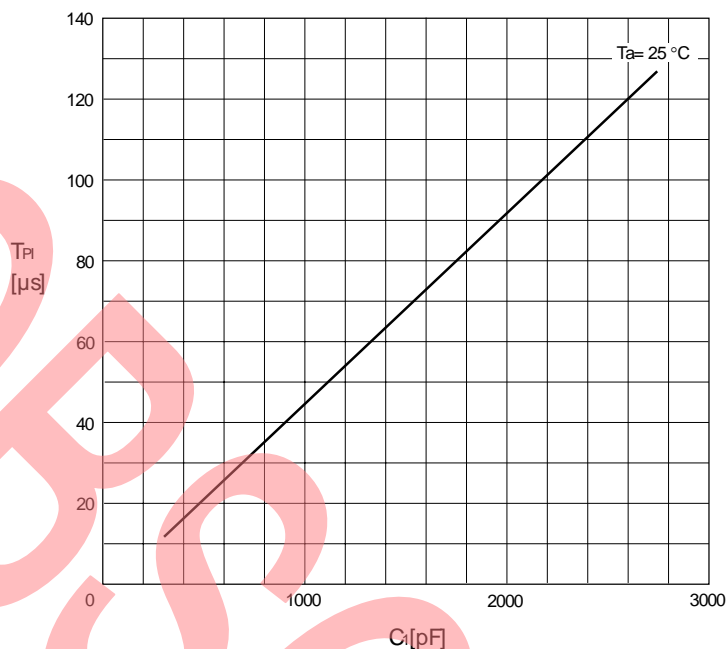
$$T_{PI} [\mu s] \approx 5 \cdot 10^{-2} \cdot C_1 [pF]$$

【例】

$C_1 = 1000 \text{ pF}$ のとき、 $T_{PI} = 50 \mu s$ 。

参考:

検出時間 T_{PI} の実測データをに示します。なお、ここに示した値は参考値です。保証するものではありません。

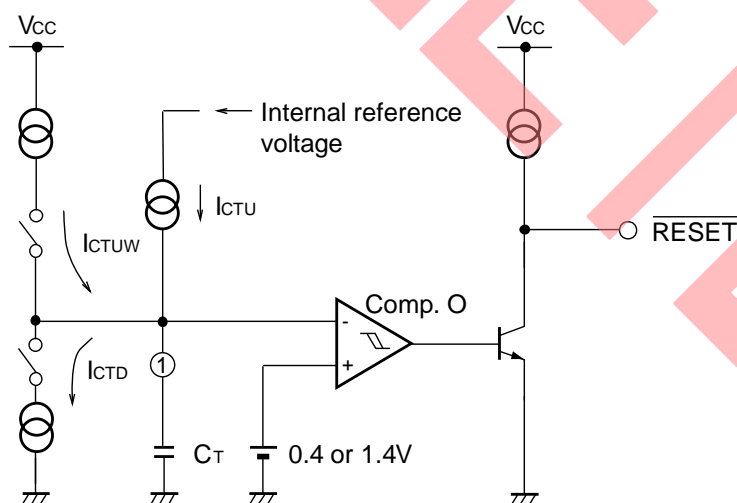
図 53. 検出時間 T_{PI} の実測データ (参考値)


3.3 時間設定の算出式とばらつき

電源立上り時リセットホールド時間 (T_{PR}), ウォッチドッグタイマ監視時間 (T_{WD}), およびウォッチドッグタイマのリセット時間 (T_{WR}) の算出式とばらつきについて説明します。

時間設定の算出式とばらつき

図 54. リセット内部等価回路



T_{PR} , T_{WD} , T_{WR} は、次式より求められます。

$$T_{PR} = C_T \times V_1 / I_{CTU}$$

$$T_{WD} = C_T \times (V_1 - V_2) / I_{CTD}$$

$$T_{WR} = C_T \times (V_1 - V_2) / I_{CTUW}$$

それぞれ 表 3 の T_{yp} 値を代入すると次式になります。

$$T_{PR} [\text{ms}] \doteq 1000 \times C_T [\mu\text{F}]$$

$$T_{WD} [\text{ms}] \doteq 100 \times C_T [\mu\text{F}]$$

$$T_{WR} [\text{ms}] \doteq 20 \times C_T [\mu\text{F}]$$

表 3. T_{yp} 値

項目	T_{yp} 値
立上りスレッシュホールド電圧	$V_1 = 1.4 \text{ V}$
立下りスレッシュホールド電圧	$V_2 = 0.4 \text{ V}$
パワーオンリセット充電電流	$I_{CTU} = 1.2 \mu\text{A}$
ウォッチドッグタイマ放電電流	$I_{CTD} = 10 \mu\text{A}$
ウォッチドッグタイマ充電電流	$I_{CTUW} = 50 \mu\text{A}$

上式より、 C_T を一定とすれば、 T_{PR} , T_{WD} , T_{WR} のばらつきは充放電電流 I_{CTU} , I_{CTD} , I_{CTUW} およびスレッシュホールド電圧 V_1 , V_2 によって決定されます。充放電電流のばらつきは、主に IC 内部の拡散抵抗 R と基準電圧のばらつき、およびカレント・ミラーを構成する T_r の h_{fe} の誤差等に依存します。

また、スレッシュホールド電圧のばらつきは、主に抵抗ばらつきと基準電圧ばらつきに依存します。

一般的に IC の抵抗ばらつきは、 $T_a = 25^\circ\text{C}$ で $\pm 20\% \sim 30\%$ 、 $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$ で $\pm 40\%$ 程度で、 T_r の h_{fe} の相対誤差は約 $\pm 10\%$ です。MB3773 の基準電圧ばらつきは、 $T_a = 25^\circ\text{C}$ で $\pm 1.5\%$ 、 $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$ で $\pm 2.5\%$ 程度です。

$\pm 20\%$ のばらつきがある C_T を使用すると、 T_{PR} は次のようになります。

$$T_{PR} (\text{min.}) [\text{ms}] \doteq (1000 \times 0.5) \times (C_T \times 0.8) [\mu\text{F}]$$

$$T_{PR} (\text{max.}) [\text{ms}] \doteq (1000 \times 1.5) \times (C_T \times 1.2) [\mu\text{F}]$$

なお、 T_{WD} , T_{WR} についても、同様に計算されます。

注意事項:

C_T の値を小さくして設定時間を短くした場合、IC 内部の遅延時間 (約 $2 \mu\text{s}$) の影響が無視できなくなります。遅延時間の影響のない領域に、 C_T の値を選んでご使用ください。

3.4 CK 入力回路部の構成

MB3773 の CK 入力回路部の構成を以下に示します。

CK 入力回路部の構成

図 55 に CK 信号入力部の立下りエッジ検出等価回路を示します。この回路は、CK の立下りを検出して、そのパルスを伝達します。

CK 入力パルス幅 T_{CKW} の規格値は、3 μ s 以上としています。

図 55. CK 信号入力部の立下りエッジ検出等価回路

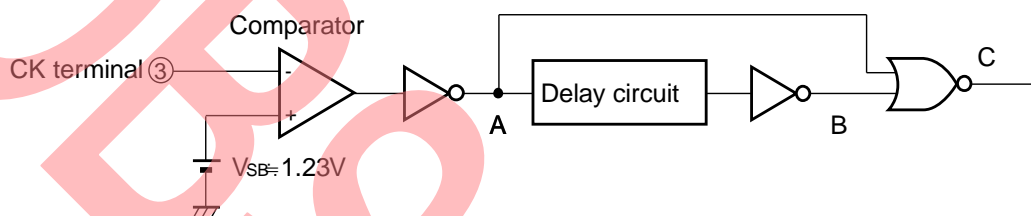
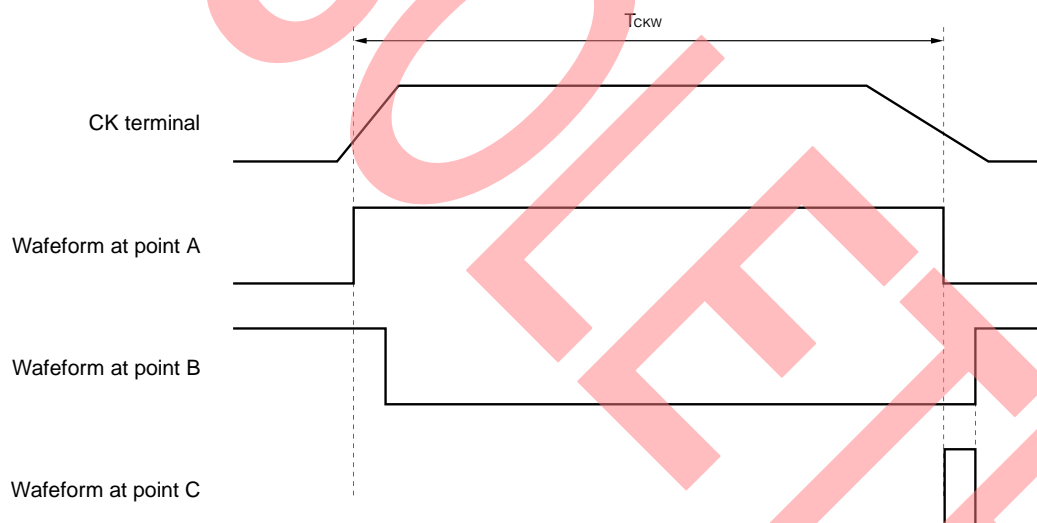


図 56. CK 信号入力部の立下りエッジ検出等価回路 (各部の波形)



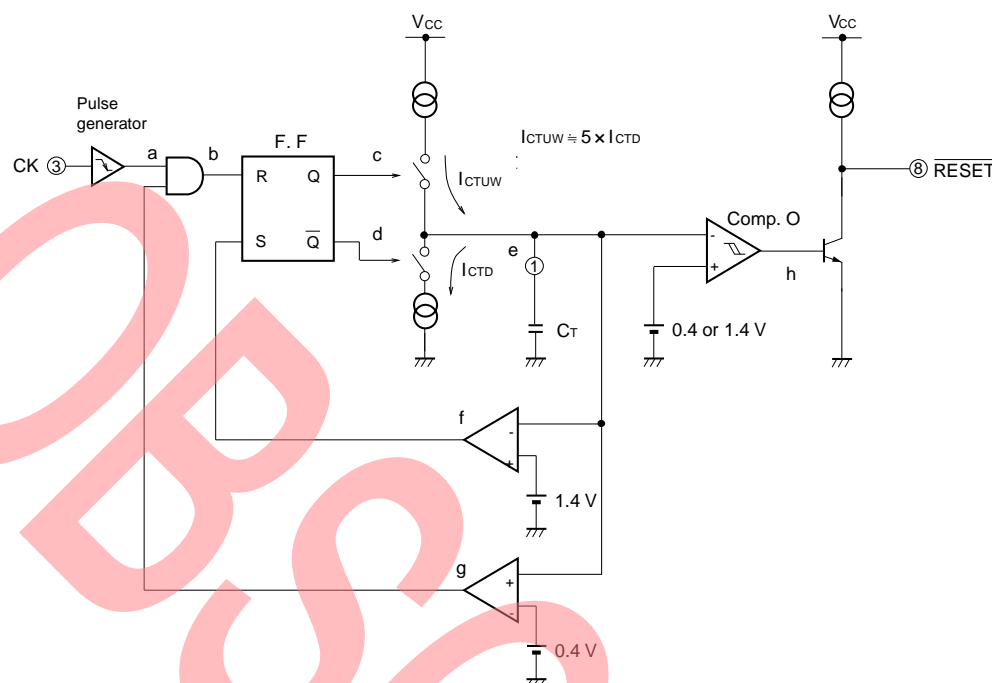
3.5 ウォッチドッグタイマの動作原理

MB3773 のウォッチドッグタイマの動作原理を示します。

ウォッチドッグタイマの動作原理

図 57 に、ウォッチドッグタイマの等価回路を示します。

図 57. ウォッチドッグタイマの等価回路



ウォッチドッグタイマの動作は、次のようになります。

1. クロック入力パルスが“H” → “L”になると、c 点 (F.F の Q 出力) が “L” → “H” になり、上側のスイッチは ON、下側のスイッチは OFF します。このとき、 I_{CTUW} が流れ、 C_T を充電します。
2. e 点の電圧 (C_T の電圧) が 1.4 V 以上になると、f 点が “L” になり、下側スイッチが ON、上側スイッチが OFF します。このとき、 I_{CTD} により C_T は充電します。
3. 一定期間クロックパルスが入らずに、 C_T が放電し続けて e 点の電圧が 0.4 V 以下になると、e 点が “L” になり、 C_T は充電に切り替わります。また、そのとき Comp.C は “H” を出力 (h 点) して Tr を ON させ、RESET は “L” となります。
4. 充電電流 I_{CTUW} により、e 点の電圧が 1.4 V 以上になると h 点は “L” となり、リセットが解除されます。

ウォッチドッグタイマのタイミングチャートを図 58 に示します。

Output from the pulse generator due to the microcomputer's CK signal



関連データシート項目: 「応用回路例 8. ウォッチドッグタイマ停止方法」

ウォッチドッグタイマの停止方法

図 59. ウォッチドッグタイマの停止方法 (NPNトランジスタ使用)

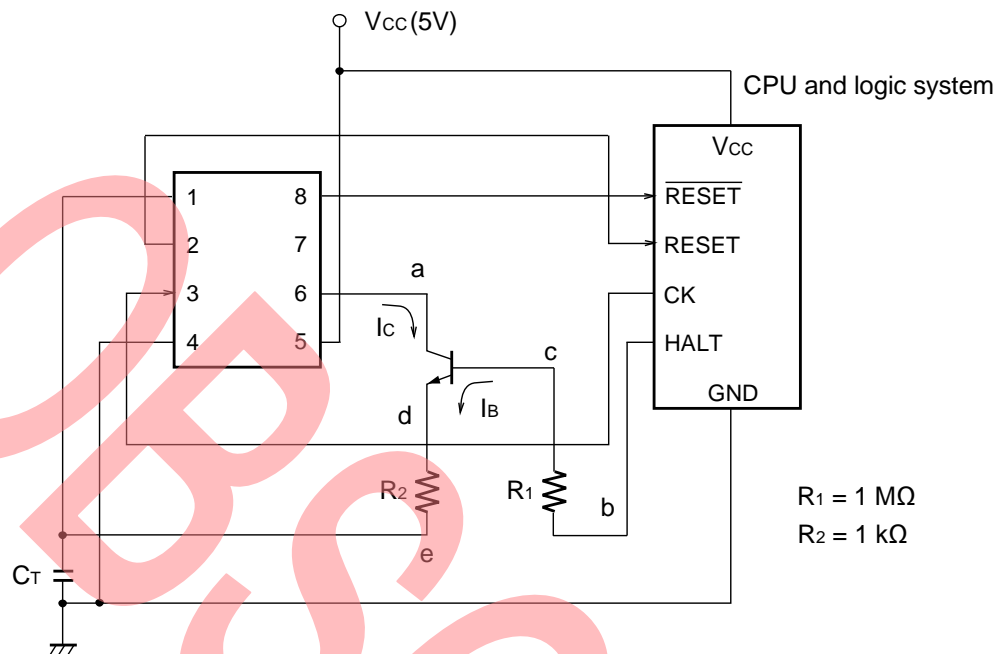


図 59 において、ロジック系 HALT 出力が “H” のとき、ウォッチドッグタイマ動作が停止します。

a 点: $V_{REF} \cong 1.24 \text{ V}$, b 点: ロジック出力 $\cong 5 \text{ V}$ とすると、b 点が 5 V のとき Tr は ON し、充電電流 I_c が流れます。

e 点 (C_T レベル) は、充電電流 I_c より上昇します。($I_c \gg I_{CTD} \cong 10 \mu\text{A}$ を前提とします)。e 点の上昇により d 点も上昇し、Tr の V_{CE} が飽和する点で上昇は止まります。

$V_{CE} \cong 0.1 \text{ V}$ とすると、a 点の電圧 $\cong 1.24 \text{ V}$ により、d 点の電圧は次のようになります。

d 点の電圧 = a 点の電圧 - $V_{CE} = 1.4 \text{ V}$

そのとき、 I_c は止まり、 R_2 の電圧降下のなくなります。

通常の動作では、マイコンからのクロックが途絶えると e 点の電圧レベルが徐々に下がり、 $e \leq 0.4 \text{ V}$ となったときに、リセットを出力します。HALT = “H” のとき、e 点の電圧 $\cong 1.14 \text{ V}$ に保たれるため、ウォッチドッグタイマ動作は停止します。

3.7 ウォッチドッグタイマの停止回路の注意点 [1]

データシートに記載したウォッチドッグタイマの停止回路例 (a ~ d 図) は、システムの違いに応じて選択します。

関連データシート項目: 「応用回路例 8. ウォッチドッグタイマ停止方法」

3.7.1 ウォッチドッグタイマの停止回路の注意点 [1]

データシート掲載の回路例 (a 図, b 図) に関して

a 図, b 図は、電源立上げおよび瞬低により、パワーオンリセットがかかっている間は、ウォッチドッグタイマを動作状態にしてください。

a 図, b 図は、「パワーオンリセット時は、HALT からウォッチドッグタイマ停止信号を出力しない」というシステム条件下でのみ使用可能な回路例です。これは、パワーオンリセット時に HALT からウォッチドッグタイマ停止信号を入力すると、 C_T 端子レベルがリセット解除電

圧 (1.4 V) に到達するまえに V_{REF} (1.24 V) 以下のレベルに保持されてしまい、リセットが解除されない状態になるためです (詳細は、「3.8 ウォッチドッグタイマの停止回路の注意点 [2]」を参照してください)。

データシート掲載の回路例 (c 図, d 図) に関して

c 図, d 図は、2 入力 NAND を追加するとにより、a 図, b 図の条件を考慮しなくても使用できる回路例です。

c 図は、パワーオンリセット時に HALT からウォッチドッグタイマ停止信号 “H” レベルが出力された場合でも、NAND のもう一方の端子にはパワーオンリセットが終了するまで “L” レベルが入力され続け、 T_r を OFF します。このため、パワーオンリセット終了以前に、 C_T 端子が V_{REF} 以下のレベルに保持されることはありません。パワーオンリセットとウォッチドッグタイマのタイミング条件を気にせずに使用することができます。

3.8 ウォッチドッグタイマの停止回路の注意点 [2]

ウォッチドッグタイマを停止させて電圧監視だけをしたい場合は、データシートに記載したウォッチドッグタイマの停止回路例 (a~d 図) を使用します。

関連データシート項目: 「応用回路例 8. ウォッチドッグタイマ停止方法」

3.8.1 ウォッチドッグタイマの停止回路の注意点 [2]

データシート掲載の回路例 (a 図, b 図) では、 T_r を使用しなくても図 60 のような回路で動作するようにみえますが、この回路はスイッチの制御なしには正常な電圧検出はできません。

図 60. 電圧検出できない回路例

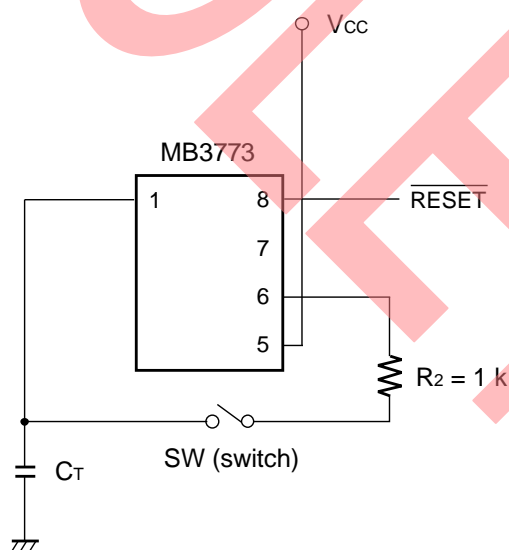


図 60 の回路を使用した場合の現象

1. スwitchが ON 状態で V_{CC} を上げた場合、 \overline{RESET} は “L” のまま立ち上がりません。

- 電源 5 V 時、スイッチを ON させるとウォッチドッグタイマは停止します。その状態で V_{CC} が低下すると、 $\overline{\text{RESET}}$ は “L” を出力しますが、再び V_{CC} が復帰しても $\overline{\text{RESET}}$ は “L” のまま立ち上がりません。

図 60 の回路を使用した場合の現象が起こる原因

これらの現象は、以下の原因により起こります。

- 図 61 に実際の回路図を示します。1 ピンの IC 内部に抵抗 r があり、1 ピン内部の Tr が ON すると、外付け抵抗 R_2 と 1 ピン内部抵抗 r とで基準電圧 ($\approx 1.24 \text{ V}$) を分圧した値が C_T 端子に表われます (あるサンプルでは、 0.8 V でした)。8 ピンは、a 点電圧が 1.4 V 以上にならないと “H” を出力しないため、 Tr が ON している間は “L” のまま立ち上がりません。
- 図 62 にスイッチ ON 状態で V_{CC} が低下したときの内部動作のタイミングを示します。1 ピン内部の Tr は、通常 V_{CC} が V_{SL} 以下で ON、 V_{SH} 以上で OFF しますが、1 ピン電圧 (C_T 端子電圧) が 0.25 V 以下にならないとフリップフロップのリセット入力が行われません。このため、 V_{CC} が V_{SH} 以上になっても 1 ピン内部 Tr は ON 状態を続けます (スイッチ ON 状態で V_{CC} が低下したときの動作タイミングの詳細については、「3.9 コンパレータとラッチの働き」を参照してください)。
- “1.”、“2.” のことから、図 60 の回路を使用する場合には、スイッチの制御が必要です。 V_{CC} が V_{SL} 以下で OFF、 V_{SH} 以上で ON になるようにしてください。

図 61. 実際の回路

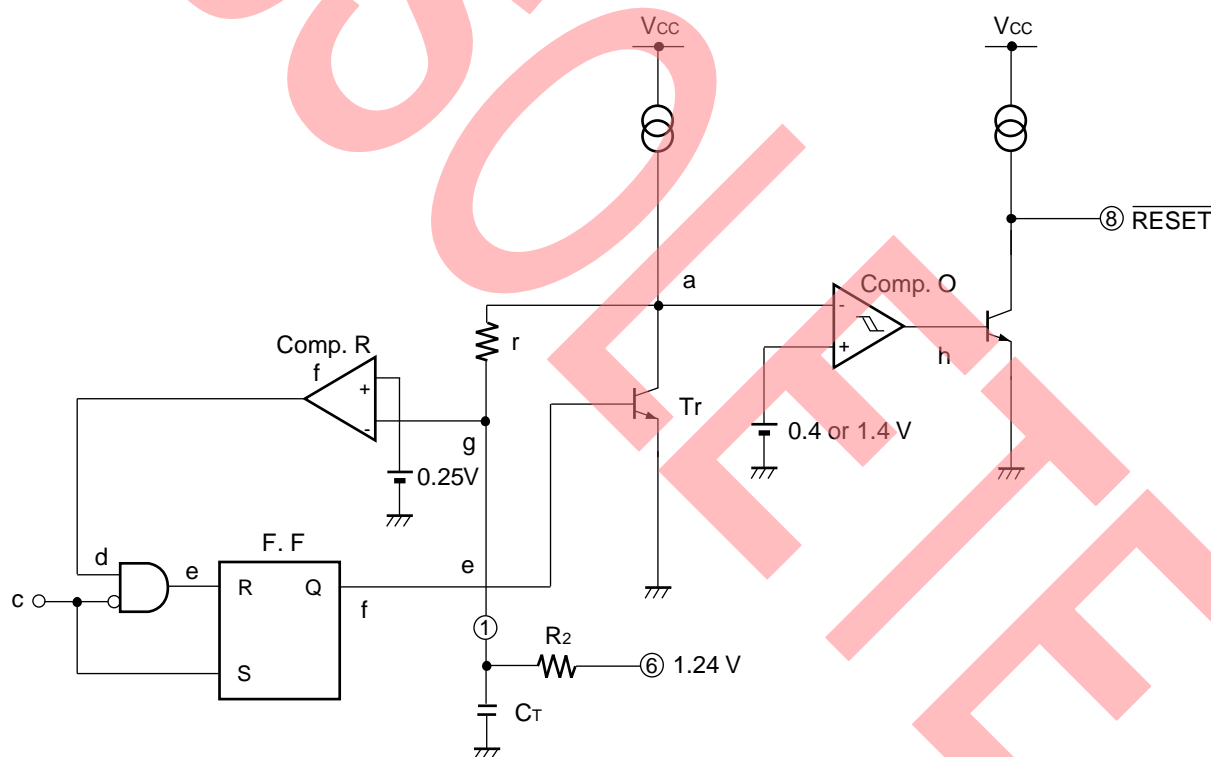
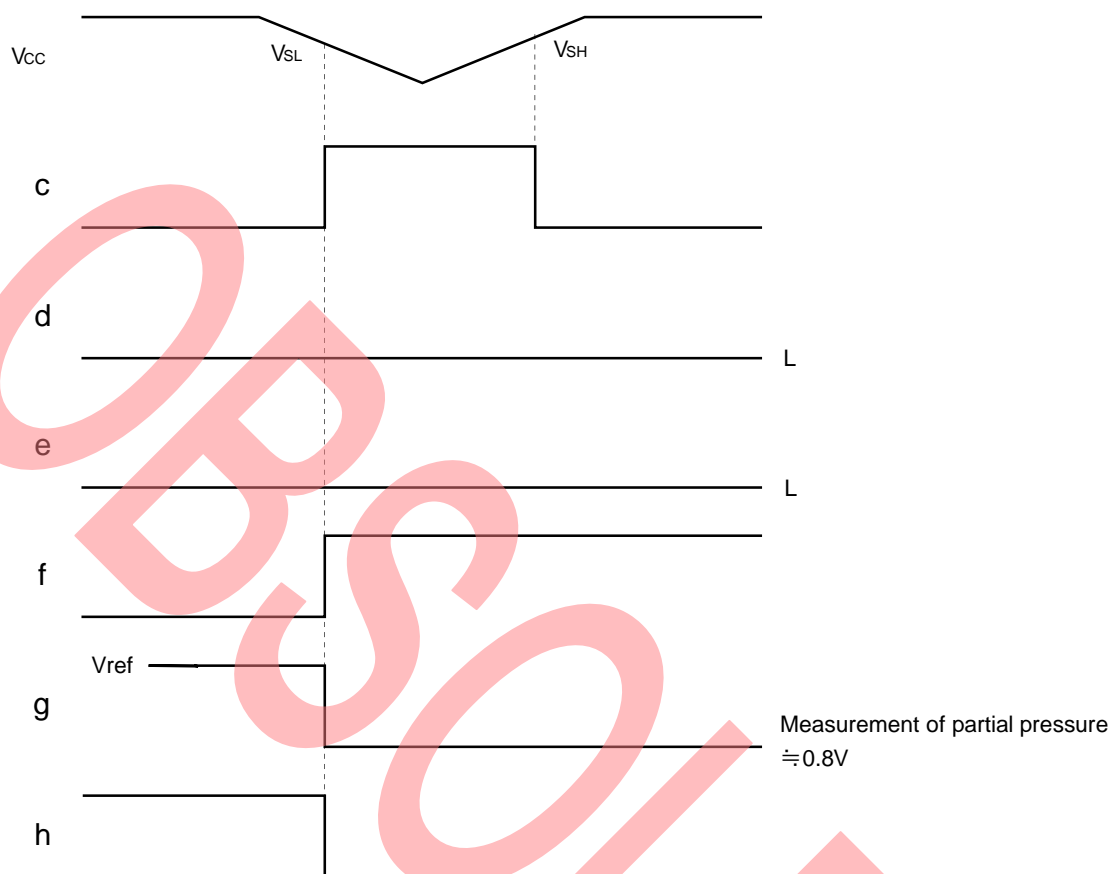


図 62. スイッチ ON 状態で V_{CC} が低下したときの内部動作


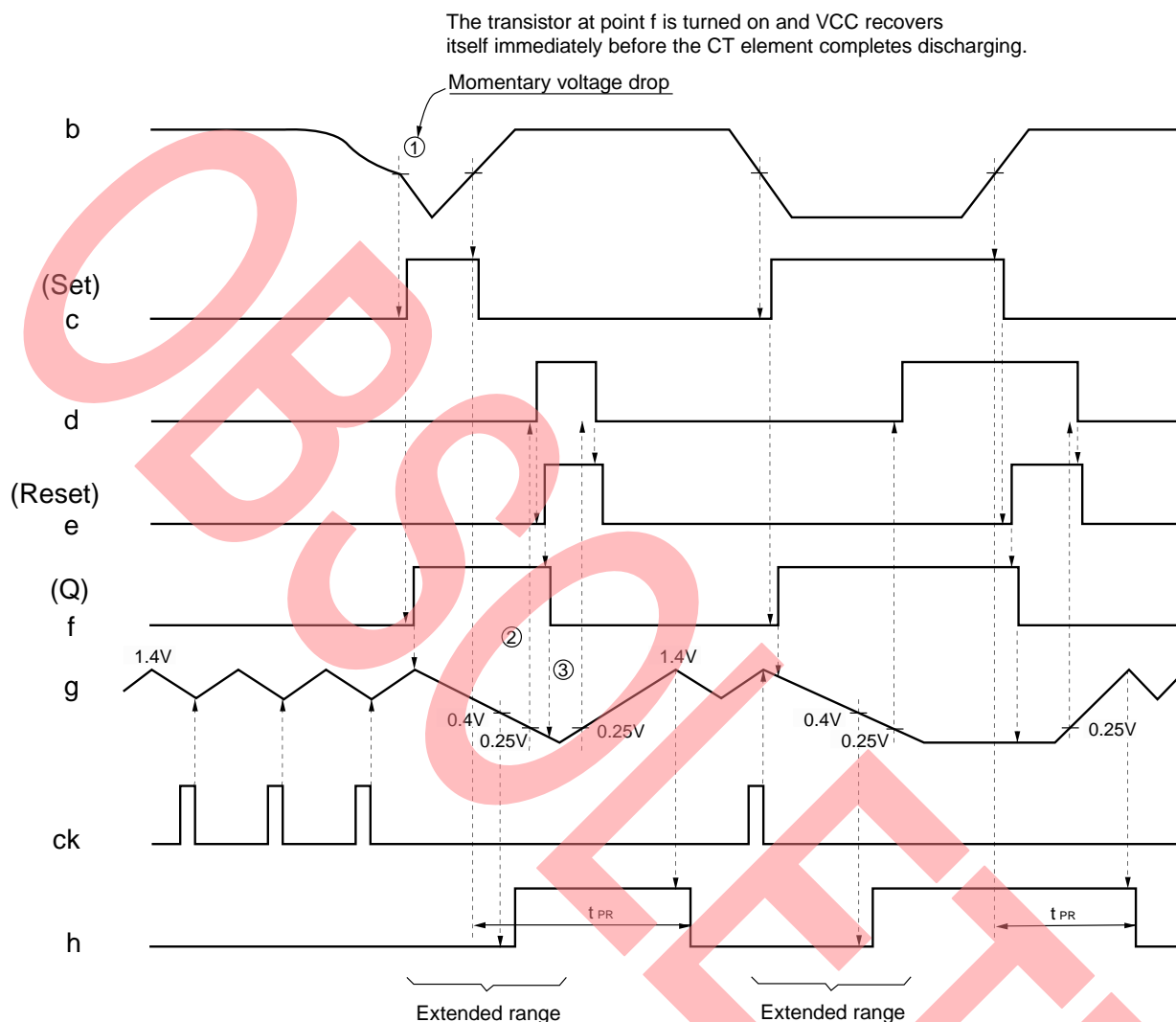
3.9 コンパレータとラッチの働き

コンパレータ (Comp.) とラッチの働きを示します。

コンパレータとラッチの働き

図 63 にコンパレータとラッチの動作タイミングを示します (回路図については、図 61 を参照してください)。

図 63. コンパレータとラッチの動作タイミング

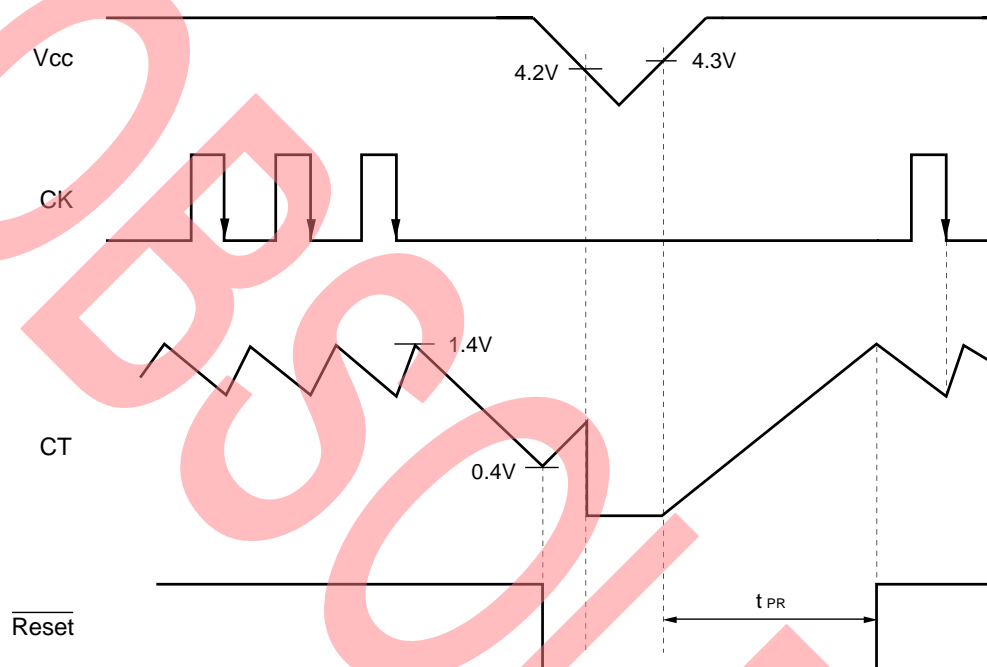


1. 電源電圧が低下すると C_T の放電が始まります。
2. C_T 電圧が内部 Comp. の V_{TH} ($\cong 0.25\text{ V}$) より低下するとラッチが反転します。
3. "2." により、 C_T は充電に切り替わります (図 63 のような瞬低の場合)。
4. Comp.R とラッチの働きは、 C_T が十分に放電を終えないうちに V_{CC} が復帰しても、 C_T レベルがいったん V_{TH} ($\cong 0.25\text{ V}$) に到達するまで放電を継続させることです。この働きにより、電源瞬低時でも所要の t_{PR} 時間を保つことができます。

3.10 ウォッチドッグタイマのリセット時の電源低下

ウォッチドッグタイマのリセットがかかっている間に電源が低下すると、リセット出力のホールド時間は、下図のようになります。

ウォッチドッグタイマのリセット時の電源低下



3.11 未使用端子の処理

MB3773 の未使用端子の処理方法を、表 4 に示します。

未使用端子の処理

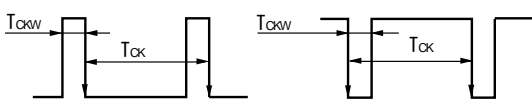
表 4. MB3773 の未使用端子の処理

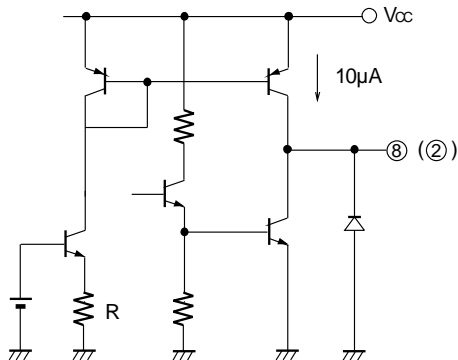
端子名	未使用端子の処理
C _T 端子	OPEN
RESET 端子	OPEN
CK 端子	OPEN
V _{REF} 端子	OPEN
V _S 端子	OPEN
RESET 端子	OPEN

3.12 MB3773 の Q&A 集

MB3773 の Q&A を以下に示します。

MB3773 の Q&A 集

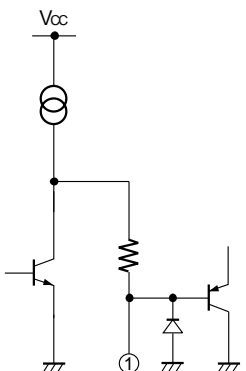
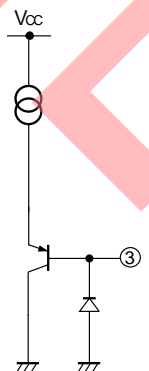
MB3773 に関する Q&A			
Q1	電源電流 I_{CC} は「ウォッチドッグタイマ動作中」という測定条件が、動作中でなければどのくらいか？	A1	バイポーラ IC のため、ウォッチドッグタイマ動作中のときとほとんど変わりません。
Q2	CK 入力パルス幅 T_{CKW} と入力周期 T_{CK} はどこを指すのか？	A2	下図のとおりです。 
Q3	CK が $3\mu s$ 以下になったときの動作はどうなるのか？	A3	パルス発生器がクロックスピードに追従できなくなります。つまり、幅 $3\mu s$ 以下のクロック信号は無視されます。規格では「CK 入力パルス幅」として、最小 $3\mu s$ を規定していますが、実力的には幅 $1\mu s$ 以上はクロックに対してパルスが発生します。
Q4	C_T 端子、 V_{REF} 端子を V_{CC} 端子にショートしてよいのか？	A4	C_T 端子、 V_{REF} 端子の最大定格は特に規定していませんが、 V_{CC} 電圧をかけて IC がただちに破壊されることはありません。ただし、連続使用すると特性劣化に可能性がありますので推奨できません。 C_T 端子は V_{REF} 電圧以下にし、 V_{REF} 端子には電圧をかけないでください。
Q5	V_S 端子 (7ピン) を、プルアップして電圧低下検出をさせないようにした場合、電源が何 V まで RESET 端子 (2ピン) の “L” レベルは保証されるのか？	A5	$3.5V$ までです。電源電圧が $3.5V$ 以下になると内部のコンパレータの正常動作は保証されません。したがって、検出電圧も $3.5V$ より高く設定してください。リセット保証の最小電源電圧 $1.2V$ (max.) の規格とは異なります。
Q6	リセット保証の最小電源電圧は $1.2V$ (max.) とあるが、最小 $1.2V$ まで設定できると考えてよいのか？	A6	検出電圧は $3.5V$ より高く設定してください。 リセット出力部のみ、電源電圧が $1.2V$ まで下がっても “L” レベルは保証されます。そのとき、内部基準電圧は $1.24V$ を保っておらず、コンパレータも正常動作しておりません。したがって、電圧検出はできません。
Q7	外付け抵抗にて検出電圧を調整する場合に関して 1. 計算式の V_{REF} は $1.24V$ 固定でよいのか？ 2. ばらつきの原因は何か？ 温度特性のグラフをみてもそれ程変化するようにはみえない。 3. 外付け抵抗に金属皮膜抵抗 ($\pm 1\%$ 程度) を用いて検出電圧を最小 $4.5V$ 、最大 $4.7V$ 以内に抑えることは可能か？	A7	1. $1.215V \sim 1.275V$ までばらつきます。 2. 基準電圧のばらつきは、IC 内部の拡散抵抗のばらつきやカレント ミラーを構成する T_r の h_{fe} の相対誤差など、実際の回路のデバイスパラメータや回路構成の影響に依存します。MB3773 の基準電圧回路はバンドギャップリファレンス方式で構成していますので、実力的にはデータシートに記載した「標準特性曲線」のようにあまり変化はみられません。ただし、出荷試験において、温度試験は実施していないので、マージンを多くとっています。 3. 抵抗のばらつきがないとした場合のみ、 V_{SL} 、 V_{SH} のばらつきは現行規格の許容範囲と同等程度に収まると考えます。

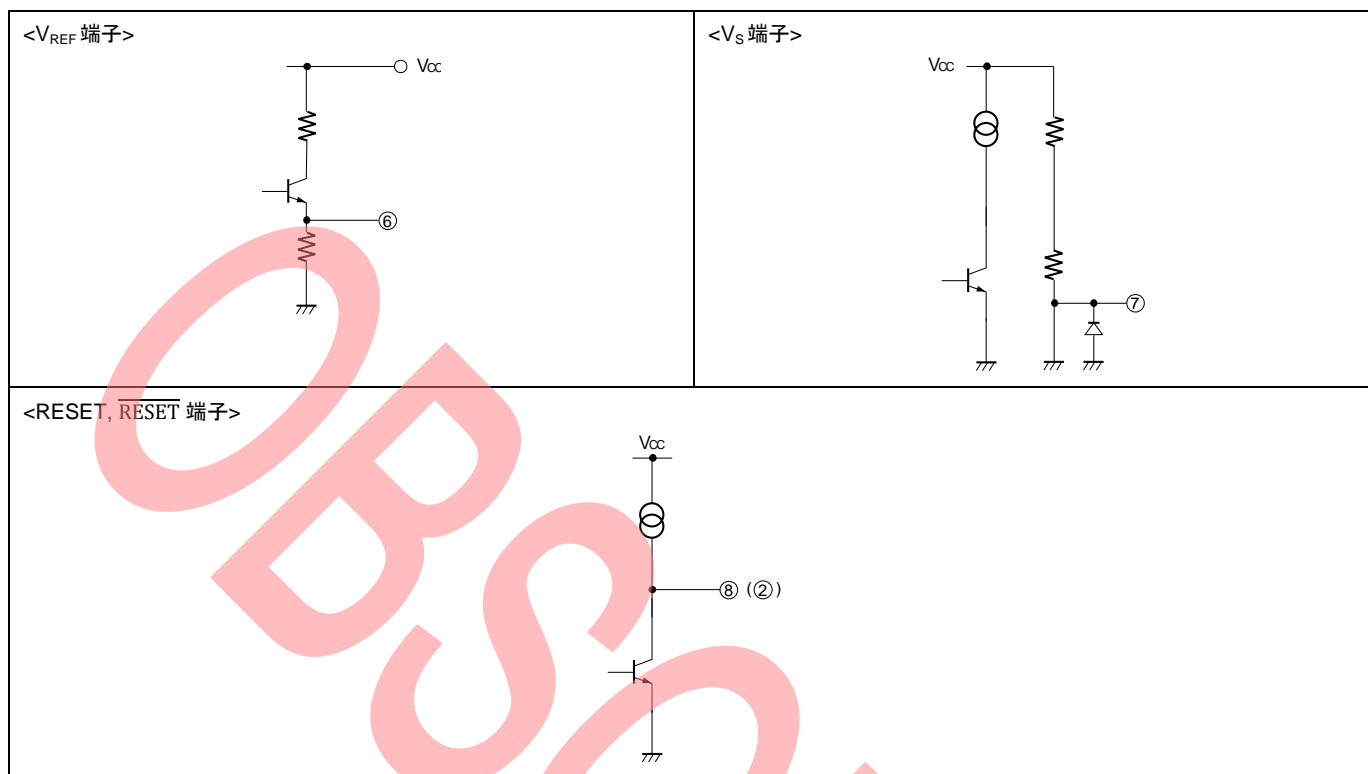
MB3773 に関する Q&A			
Q8	リセット端子出力電流 10 μ A のばらつき程度と原因は?	A8	<p>電流ばらつきは$\pm 50\%$程度の見込みです。</p> <p>リセット端子の内部プルアップ回路は、PNP トランジスタを使用したカレントミラー方式の定電流回路です。</p> <p>電流のばらつき要因には、抵抗 R の相対誤差、抵抗 R の上端電位の誤差、PNP トランジスタ電流の誤差などがあり、合わせ -50~100%程度 (参考値: 5μA~20μA) です。</p> 
Q9	IC 単体では正常動作するのに、システムに組み込むとリセット端子が“L”のまま (または不安定) になってしまう。考えられる原因とその対策はどうすればよいのか?	A9	<ol style="list-style-type: none"> 1. システム側のリセット端子のインピーダンスが小さいため、電流を引っ張り過ぎている可能性があります (データシートの「標準特性曲線 ハイレベル出力電圧 - ハイレベル出力電流特性」をご参照ください)。この場合は、リセット端子を抵抗でプルアップすることで対処できます。抵抗値はリセット出力トランジスタの電流能力により決まります。20mA (max.) を超えないような抵抗とします。 2. “1” の他、マイコンなどの発生する電源ノイズの影響で、誤動作が生じている可能性があります。この場合は、ノイズによる瞬時電圧低下対策として、ディレイド・トリガ方式とする方法や本 IC の電源端子間にバイパスコンデンサ (0.1μF 程度) を挿入する対策が考えられます。

3.13 MB3773 の入出力部等価回路

MB3773 の入出力部の等価回路図を以下に示します。

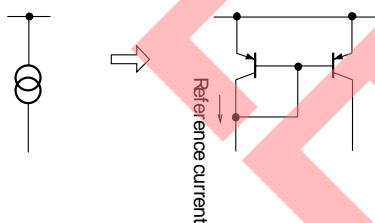
MB3773 の入出力部等価回路

<p><C_T 端子></p> 	<p><C_K 端子></p> 
---	---



注意:

電流記号で表わしている回路は、下図のように PNP トランジスタを使用したカレントミラー方式の定電流回路となっています。



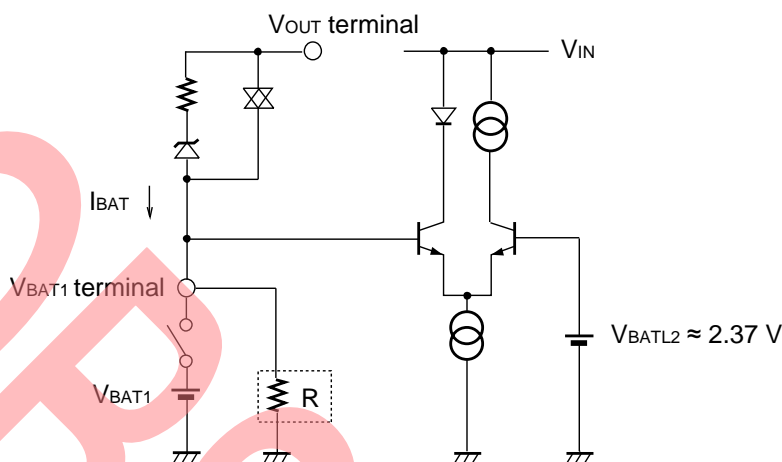
4 MB3790 アプリケーション

4.1 電池交換時にアラームを出力させる方法

MB3790 を使用して電池交換時にアラームを出力させる方法について説明します。

4.1.1 電池交換時にアラームを出力させる方法

図 64. 等価回路図 (電池交換時のアラーム出力)



電池交換などで、 V_{BAT1} 端子が開放状態になるとアラーム出力が不定となります。

開放状態のときに電池のレベル低下時と同様にアラームを出力させるためには、 V_{BAT1} 端子に電池と並列に抵抗 R をプルダウンさせる方法があります。そのときの R 値は、電池の消費電流の増加を抑えるために、大きくする方が望ましくなります。その最大値の考え方を次に示します。

$V_{IN} = 5\text{ V}$ 時

V_{BAT1} 端子から流れ出す電流 I_{BAT1} の規格値は、 $V_{BAT1} = 3\text{ V}$ 時、 $T_a = 25^\circ\text{C}$ で最大 100 nA です (データシート上の I_{BAT} のことです。温度が上昇すると、増加していく特性を持ちます)。

$V_{BAT1} = 0\text{ V}$ 時、 $V_{BAT1} =$ 端子から流れ出す電流を I_{BAT1} とすると (規格はありません)、図 64 のように外付け抵抗 R を V_{BAT1} に接続した場合、 R は I_{BAT1} による R の電圧上昇分が V_{BAT2} ($= 2.37\text{ V}$) を超えないような値にする必要があります。

$$\begin{aligned} R \times I_{BAT1} &< V_{BAT2} \\ R &< V_{BAT2} / I_{BAT1} \end{aligned}$$

ここで、 $I_{BAT1} = 100\text{ nA}$ 程度だった場合には、次のようになります。

$$\begin{aligned} R &< 2.37\text{ V} / 100 \cdot 10^{-9}\text{ A} \\ R &< 23.7\text{ M}\Omega \end{aligned}$$

最大抵抗値は、 $T_a = 25^\circ\text{C}$ で $10\text{ M}\Omega$ 以下と考えます (保証値ではなく、参考値です)。

$V_{IN} = 0\text{ V}$ 時

コンパレータが動作しないため、アラームは出力されません。

4.2 アナログスイッチ

アナログスイッチについて説明します。

4.2.1 アナログスイッチ

図 65. 等価回路図 (一次電池と二次電池)

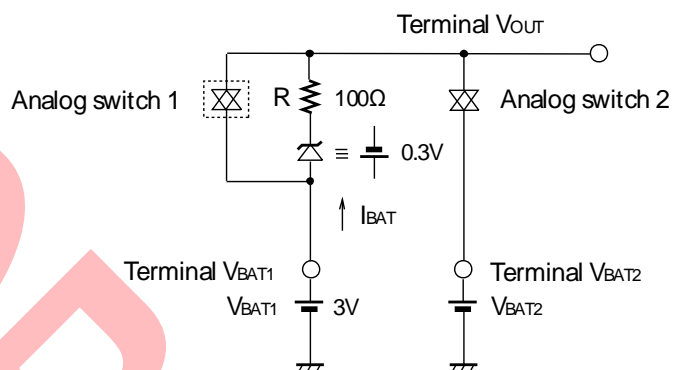
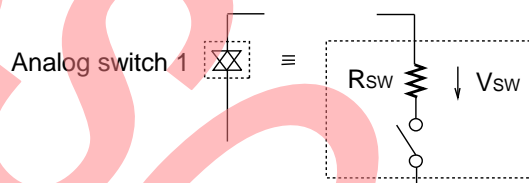


図 66. アナログスイッチ 1 の等価回路図



At analog switch 1, the ON resistance R_{SW} is nearly equal to 10 k Ω .
 V_{SW} stands for the voltage drop at R_{SW} .

一次電池と二次電池を併用する場合 (CONTROL 端子 = “H”)

二次電池から一次電池へ電流が流れ込まないように、アナログスイッチは OFF にしてください。

一次電池のみ使用する場合 (CONTROL 端子 = “L”)

- 図 65 では、アナログスイッチとダイオードを並列接続することにより、入出力間電圧差の特性を良くしています (つまり、SBD は IC 内部での電圧降下をなるべく小さくするためにあります)。

- ・ アナログスイッチの経路: 10 k Ω 抵抗 (ON 時)
- ・ ダイオード経路: 0.3 V + 100 k Ω 抵抗

- 図 66 に、アナログスイッチ 1 が ON したときの等価回路を示します。バッテリー 1 入力電流 I_{BAT} が微少で、アナログスイッチ 1 の ON 抵抗 R_{SW} による電圧降下が 0.3 V 以下のとき、 I_{BAT} はすべてアナログスイッチを流れます。 I_{BAT} が増えて、 R_{SW} の電圧降下が 0.3 V 以上になるとダイオード側にも流れ始め、次式を維持するように分流します。

$$R_{SW} \text{ の電圧降下} = 100 \Omega \text{ 抵抗の電圧降下} + 0.3 \text{ V}$$

- 規格に「バッテリー 1 出力電圧差 DV_{B1} 」という項目があります。 $I_{BAT} = 10 \mu\text{A}$ と微少電流のときは、SBD は OFF しており、 $10 \mu\text{A} \times 10 \text{ k}\Omega = 0.1 \text{ V}$ の電位差が V_{OUT} 端子 - V_{BAT1} 端子間に現れます。 $I_{BAT} = 100 \mu\text{A}$ になると、その電流はアナログスイッチ 1 側に約 30 μA 、SBD + 100 Ω 側に約 70 μA と分流され、 V_{OUT} 端子 - V_{BAT1} 端子間電圧差は約 0.3 V となります。この場合、電流が 100 倍になっても電圧差は、3 倍ですんでいることになります。

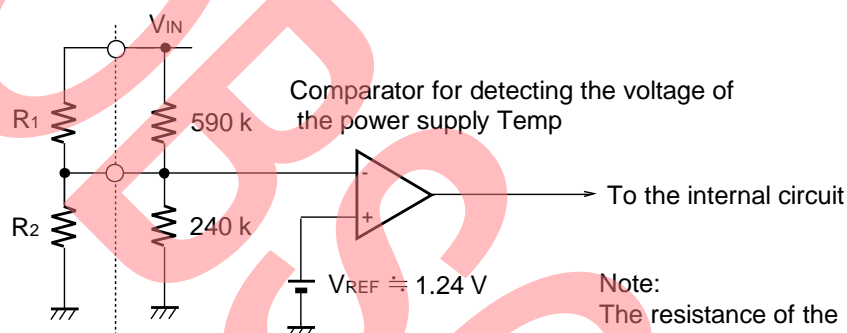
4. V_{BAT2} 端子はオープンにしてください。

4.3 電源電圧検出レベルの微調整方法

電源電圧検出レベルの微調整方法について説明します。

電源電圧検出レベルの微調整方法

図 67. 等価回路図 (電源電圧検出レベルの微調整)



Note:
The resistance of the IC-internal resistors is provided with a absolute accuracy of plus or minus 30 % and a relative accuracy of plus or minus 2 % (however, this is only an empirical value and we can not guarantee it).

図 67 において、590 kΩ の抵抗と外付け抵抗 R₁ の合成抵抗を R_A, 240 kΩ の抵抗と外付け抵抗 R₂ の合成高を R_B とします。

$$R_A = R_1 \cdot 590 \text{ k}\Omega / (R_1 + 590 \text{ k}\Omega) \text{ } [\Omega]$$

$$R_B = R_2 \cdot 240 \text{ k}\Omega / (R_2 + 240 \text{ k}\Omega) \text{ } [\Omega]$$

検出電圧の算出式は、次のようになります。

$$\text{Detection voltage } V_{INL} = (R_A + R_B) / R_B \times (V_{REF} - \Delta V) \text{ } [V]$$

(For a falling value of V_{CC})

$$\text{Detection voltage } V_{INH} = (R_A + R_B) / R_B \times V_{REF} \text{ } [V]$$

(For a rising value of V_{CC})

ただし、コンパレータのスレッシヨルドレベルを V_{REF} (≒ 1.24 V Typ.), ヒステリシス幅を ΔV (= 29 mV Typ.) とします。

$$[\Delta V = DV_{IN} \times 240 / (590 + 240)]$$

ここで、R₁ << 590 k, R₂ << 240 k となるような R₁, R₂ を選ぶと、検出電圧の算出式は次のようになります。

$$\text{Detection voltage } V_{INL} \approx (R_1 + R_2) / R_2 \times (V_{REF} - \Delta V) \text{ } [V] \quad (\text{For a falling value of } V_{CC})$$

$$\text{Detection voltage } V_{INH} \approx (R_1 + R_2) / R_2 \times V_{REF} \text{ } [V] \quad (\text{For a rising value of } V_{CC})$$

注意事項:

MB3790 の入力電圧の最小値は 4.0 V です。したがって、検出電圧は 4.0 V より高い値を設定してください。

4.4 C_T 端子に接続する容量

C_T 端子に接続する容量は、リークが小さいものをご使用ください。容量のリークが大きいと、C_T 端子が V_{th} (= 3 V) を超えず、リセットが解除されない場合があります。

C_T 端子に接続する容量

C_T 端子への充電電流は、3 μ A 程度です。電解コンデンサなど、漏れ電流の大きいコンデンサを使用すると、 t_{PO} が長くなったり、C_T 端子の充電がされなかったりしますので、リークが小さい容量をご使用ください。

参考データとして、C_T 端子電圧のスレッシュホールド V_{th} を図 68 に、漏れ電流と C_T 端子電圧の関係を図 69 に示します (いずれもサンプル 1 個の実測値です)。

図 68 は C_T 端子が V_{th} (このサンプルの場合は 3.28 V) を超えないとリセットが解除されないことを示し、図 69 は C_T 端子から 3 μ A 程度の電流を引くと C_T 端子電圧は低下し、コンデンサに充電されないことを示します。

図 68. C_T 端子電圧のスレッシュホールド V_{th}

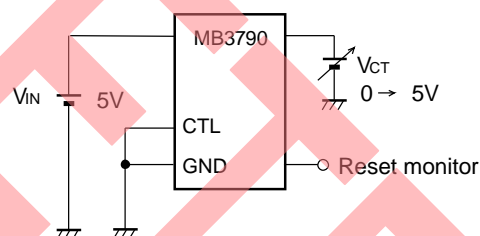
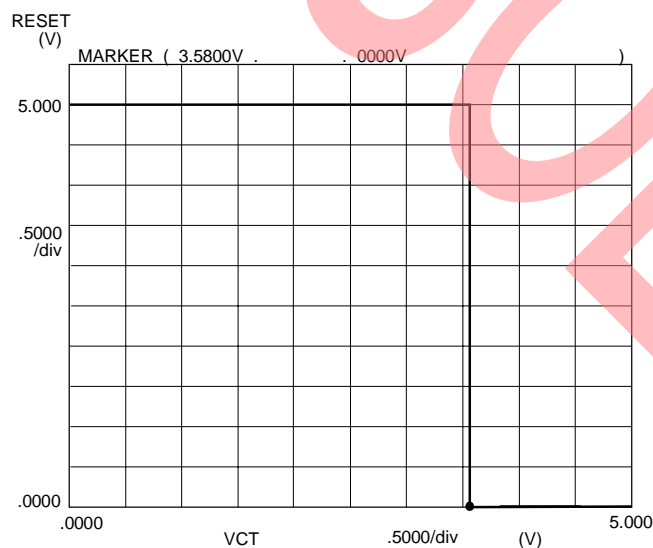
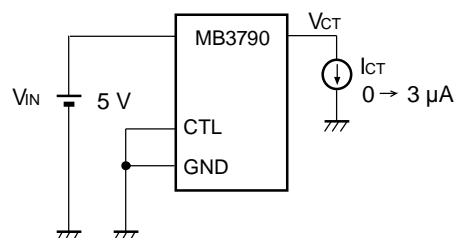
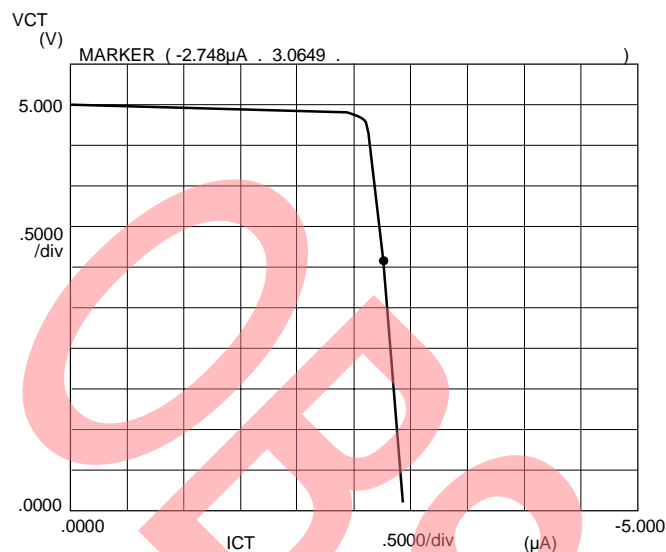


図 69. 漏れ電流と C_T 端子電圧の関係


4.5 電源電圧検出レベル設定時間の調整方法

電源電圧検出レベル設定時間の調整方法について説明します。

関連データシート項目: 「アプリケーション 3. 電源電圧検出レベル設定時間の調整方法」

電源電圧検出レベル設定時間の調整方法

図 70. 等価回路図 (電源電圧検出レベル設定時間の調整方法)

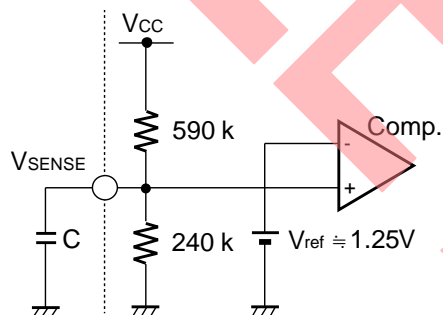
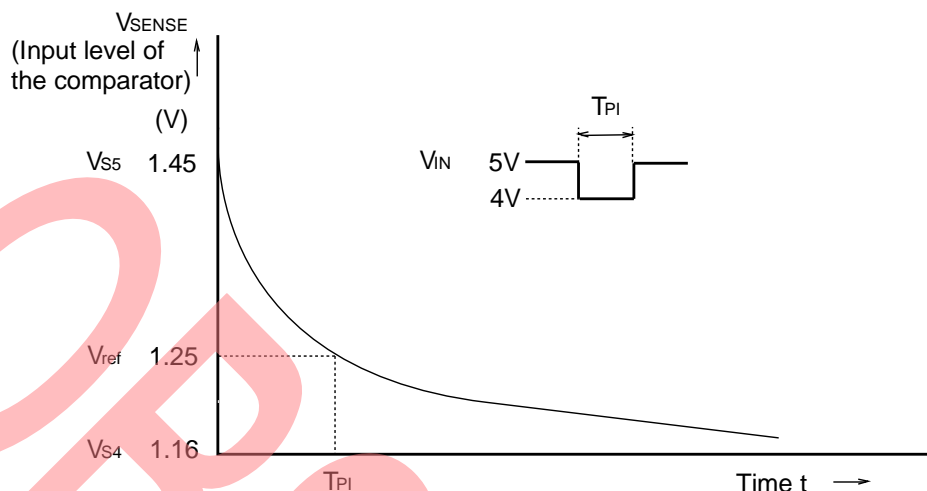


図 71. V_{SENSE} 端子の電圧レベルの変化


V_{IN} が 5 V → 4 V に変化したとき、容量 C に蓄積された電荷の一部が、240 kΩ 抵抗を通して GND に放電されます (図 70 を参照)。

このとき、V_{SENSE} 電圧レベルの変化は、図 71 のようになります。検出電圧 t_{PI} は、次式で求められます。V_{IN} が 5 V のときの V_{SENSE} 端子電圧を V_{S5}、V_{IN} が 4 V のときの V_{SENSE} 端子電圧を V_{S4} とすると、次のようになります。

$$(V_{\text{ref}} - V_{S4}) = (V_{S5} - V_{S4}) \times e^{-t_{PI} / CR}$$

入力パルス幅 t_{PI} は、次のようになります。

$$\begin{aligned} t_{PI} &= -C \times R \times \ln \frac{(V_{\text{ref}} - V_{S4})}{(V_{S5} - V_{S4})} \\ &= 2.8 \times 10^5 \times C \end{aligned}$$

$$t_{PI} [\mu\text{s}] \approx 0.28 \times C [\text{pF}]$$

【例】

C = 1,000 pF のとき、t_{PI} ≒ 280 μs

注意事項:

1. 上述の式は、V_{IN} の波形によって変わります。
2. 一般に抵抗の絶対誤差は ±30 %、相対誤差は ±2 % 程度です。

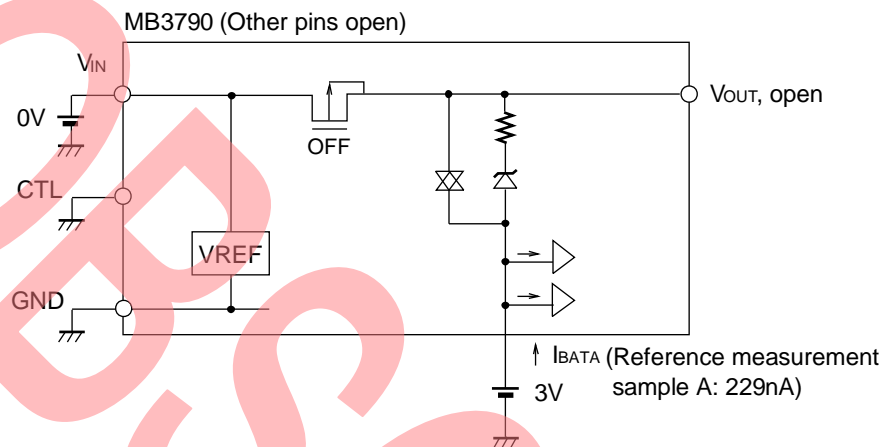
実際の t_{PI} は実験確認の上、ご検討ください。

4.6 一次電池の消費電流 (I_{BATA}, I_{BATB})

データシートに記載されている電気的特性の中に、「バッテリー 1 入力電流 I_{BATA}, I_{BATB}」という項目があります。その定義について説明します。

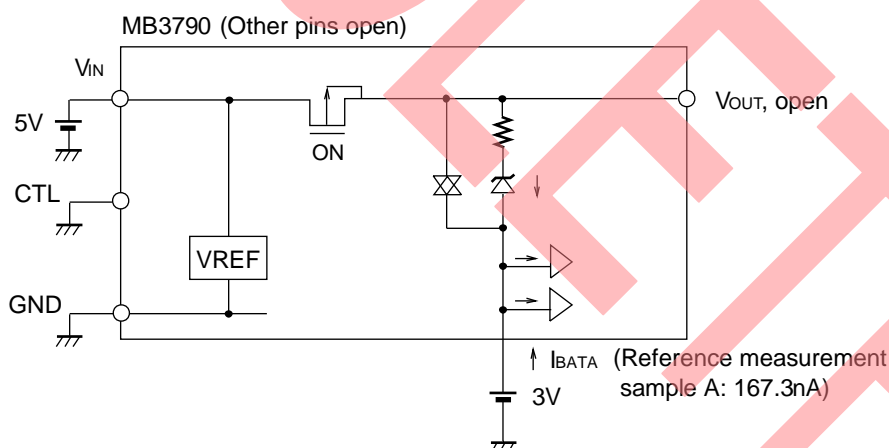
4.6.1 一次電池の消費電流 (I_{BATA} , I_{BATB})

I_{BATA} : 下図に示す回路において、 $V_{IN} = 0\text{ V}$ 時に一次電池から入り込む電流値です。つまり、バックアップ時の IC 自体の消費電流のことです。コンパレータの入力バイアス電流が主要な要因となります。電流は、IC への流れ込みとなり、最大 500 nA と規定しています。



I_{BATB} : 下図に示す回路において、バッテリー 1 から入り込む電流値です。

コンパレータの入力バイアス電流の他、SBD の漏れ電流が発生し、 I_{BAT} 端子からの流れ出し要因となります。規格では流れ込みが最大 500 nA、流れ出しが最大 100 nA と規定しています。



注意事項:

V_{BAT1} にリチウム一次電池を使用する場合は、電池への逆流電流に十分ご注意ください。

参考:

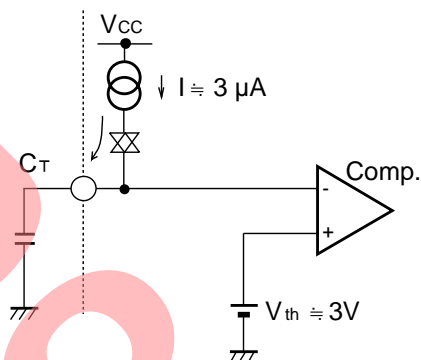
上記規格 (I_{BATA} , I_{BATB}) は、 V_{OUT} 端子に負荷がない場合に IC 内で消費する電流を規定しています。負荷を付けて V_{OUT} の出力電流が発生させた場合は、 I_{BAT} も増加します。

4.7 リセットパルス幅 (t_{PO}) の算出式

リセットパルス幅 (t_{PO}) の算出式について説明します。

リセットパルス幅 (t_{PO}) の算出式

図 72. 等価回路図 [リセットパルス幅 (t_{PO}) の算出式]



V_{OUT} が V_{INH} 以上になると、 C_T 端子に接続したコンデンサに $3 \mu A$ の定電流源が充電を始めます。コンパレータのスレッシュホールド電圧 V_{th} まで充電するとリセットが解除されます (図 72 を参照してください)。

C_T 端子が $3 V$ まで充電する時間が、リセットパルス幅 t_{PO} です。次式で求められます。

$$I \times t_{PO} = C_T \times V_{th}$$

$$t_{PO} [ms] = \frac{V_{th}}{I} \times C_T$$

Typ.値として、 $V_{th} \cong 3 V$ 、 $I \cong 3 \mu A$ を代入すると次式ようになります。

$$t_{PO} [ms] \cong 10^{-3} \times C_T [pF]$$

[例]

$C_T = 1000 pF$ のとき、 $t_{PO} \cong 1 ms$

注意事項:

データシートに記載されている t_{PO} の規格値 50%~200%は、外付け容量 C_T のばらつきは考慮していません。

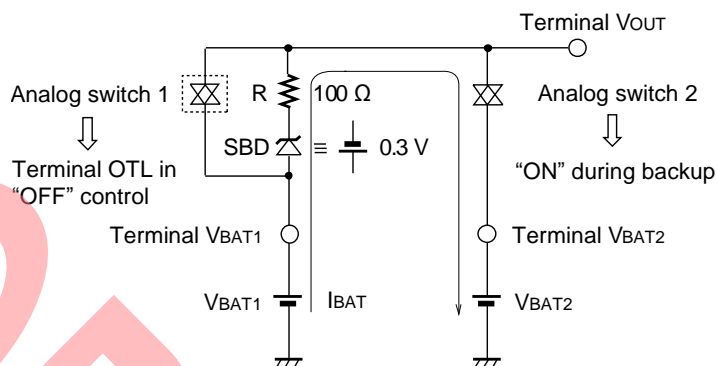
4.8 一次電池から二次電池への充電

ここでは、二次電池が $0 V$ 時、二次電池へ一次電池から充電されて、一次電池が減少するかどうかについて検討します。

一次電池から二次電池への充電

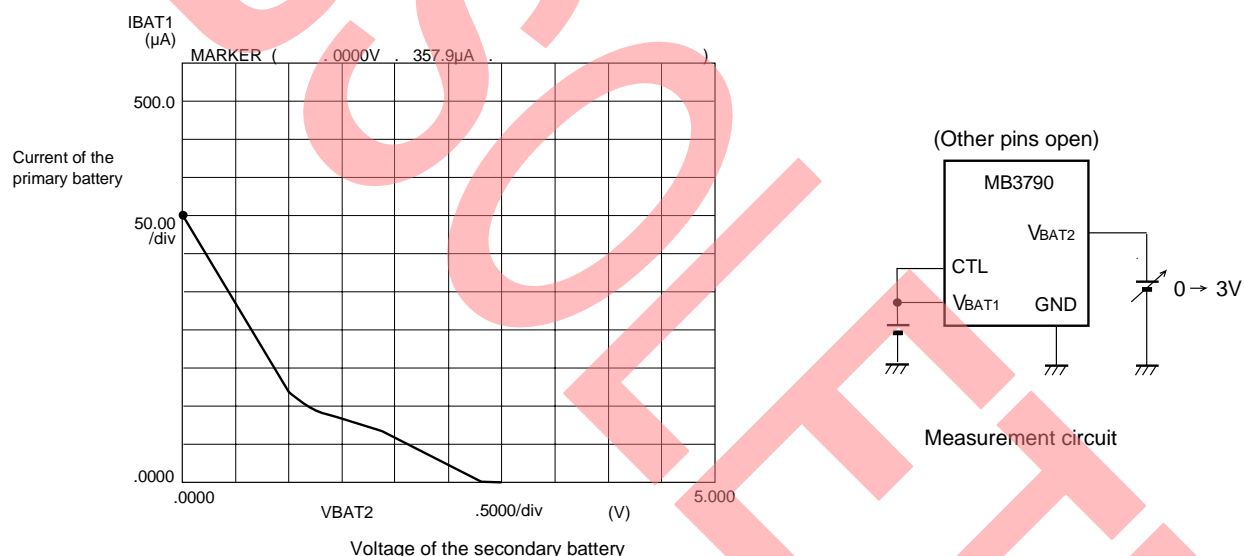
V_{IN} が OPEN 時、放電状態の二次電池を接続すると、一次電池から二次電池へ電流が流れ込みます (図 73 を参照してください)。

図 73. アナログスイッチ (一次電池から二次電池への充電)



一次電池から二次電池への充電時のデータを図 74 に示します。

図 74. 一次電池から二次電池への充電時のデータ



一次電池が 3 V、二次電池が 0 V のとき、一次電池からの電流が二次電池へ流れ込みます。V_{BAT1} = 3 V、V_{BAT2} = 0 V のとき、V_{BAT1} と V_{BAT2} の間には、100 Ω 抵抗とアナログスイッチ (スイッチ抵抗を 10 kΩ とします) があるため、その電流は次のようになります。

$$I_{BAT1} \doteq \frac{3V}{10k\Omega + 100\Omega} \doteq 300\mu A$$

図 74 は、実測データです (実測サンプルでは 357 μA でした)。

この放電は、二次電池が一次電池とほぼ同じ電圧になるまで止まりません。最終的に半分になります (一次電池の電圧 +0.3 V ≐ 二次電池の電圧となると止まります)。放電が止まるまでの時間は、一次電池の容量と放電特性によりますので、一次電池のメーカーにお問い合わせください。

放電状態で出荷される二次電池を最初に使用される場合は、二次電池を接続したら直ぐにシステム側から充電するような仕様とする必要があります。小容量の一次電池を交換する場合も、二次電池の充電を行ってからの方がよいと考えます。また、リークの大きい二次電池は、一次電池の電荷を減少させる原因になりますので注意が必要です。

4.9 電池のドロップが大きい原因

ここでは、バックアップ時に電池は 3 V あるのに、 V_{OUT} からは 2 V 程度の出力しか得られない原因について検討します。

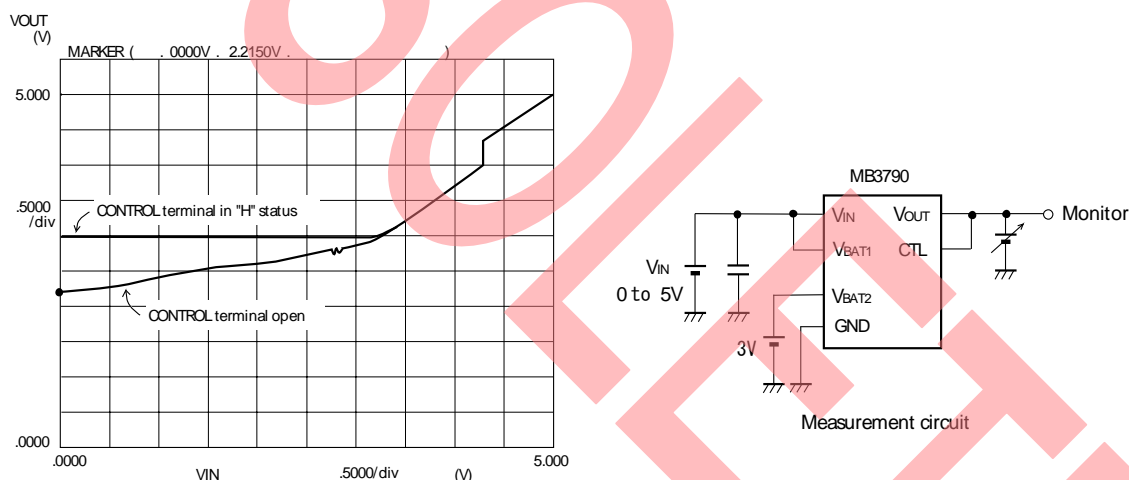
4.9.1 電池のドロップが大きい原因

IC が故障していないとすると、原因としては次の 2 つが考えられます。

CONTROL 端子がオープンになっている場合

CONTROL 端子がオープンになっていると、回路的に不安定となり、電池が 3 V あっても V_{OUT} が低下して 2 V 程度しか出力しません (図 75 を参照してください)。

図 75. V_{OUT} - V_{IN} 特性



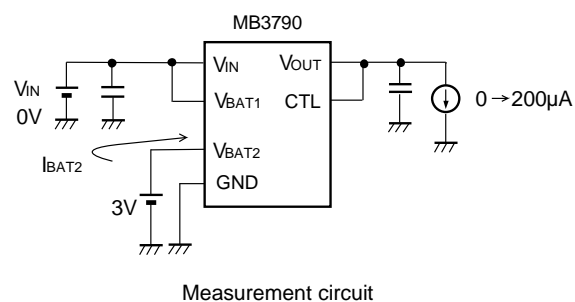
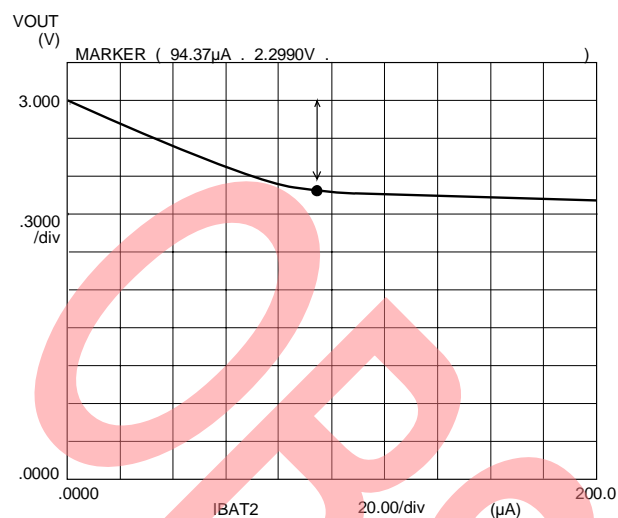
電流を引っ張り過ぎている場合

特に V_{OUT} 端子が SRAM だけではなく、他のロジックにも接続されている場合、 V_{OUT} 端子から何 A の電流を引っ張っているかをご確認ください (規格は、500 μ A までです)。

図 76 は、 V_{IN} 電圧を 0 V、 V_{BAT2} を 3 V とし、バックアップ状態にして、 V_{OUT} より 0 \rightarrow 200 μ A まで取り出したときの、 V_{OUT} 電圧を測定したものです。 V_{OUT} より取り出す電流により、どれくらいの電圧降下があるかの参考としてください。

注意事項:

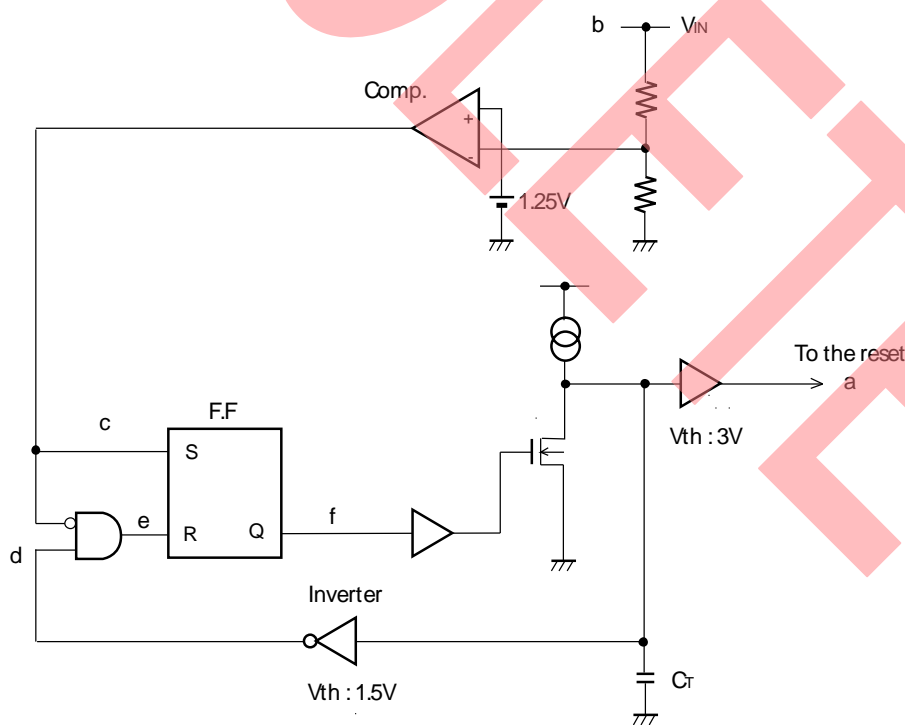
リセット端子も内部で V_{OUT} に接続されているため、電流を取り出すと、同様に V_{OUT} 電圧の低下が起こりますので注意してください。

図 76. V_{OUT} - I_{BAT2} 特性


4.10 入力パルス幅 (t_{PI}) が 5 μs 未満時の動作

t_{PI} が 5 μs 未満時の動作について説明します。

入力パルス幅 (t_{PI}) が 5 μs 未満時の動作

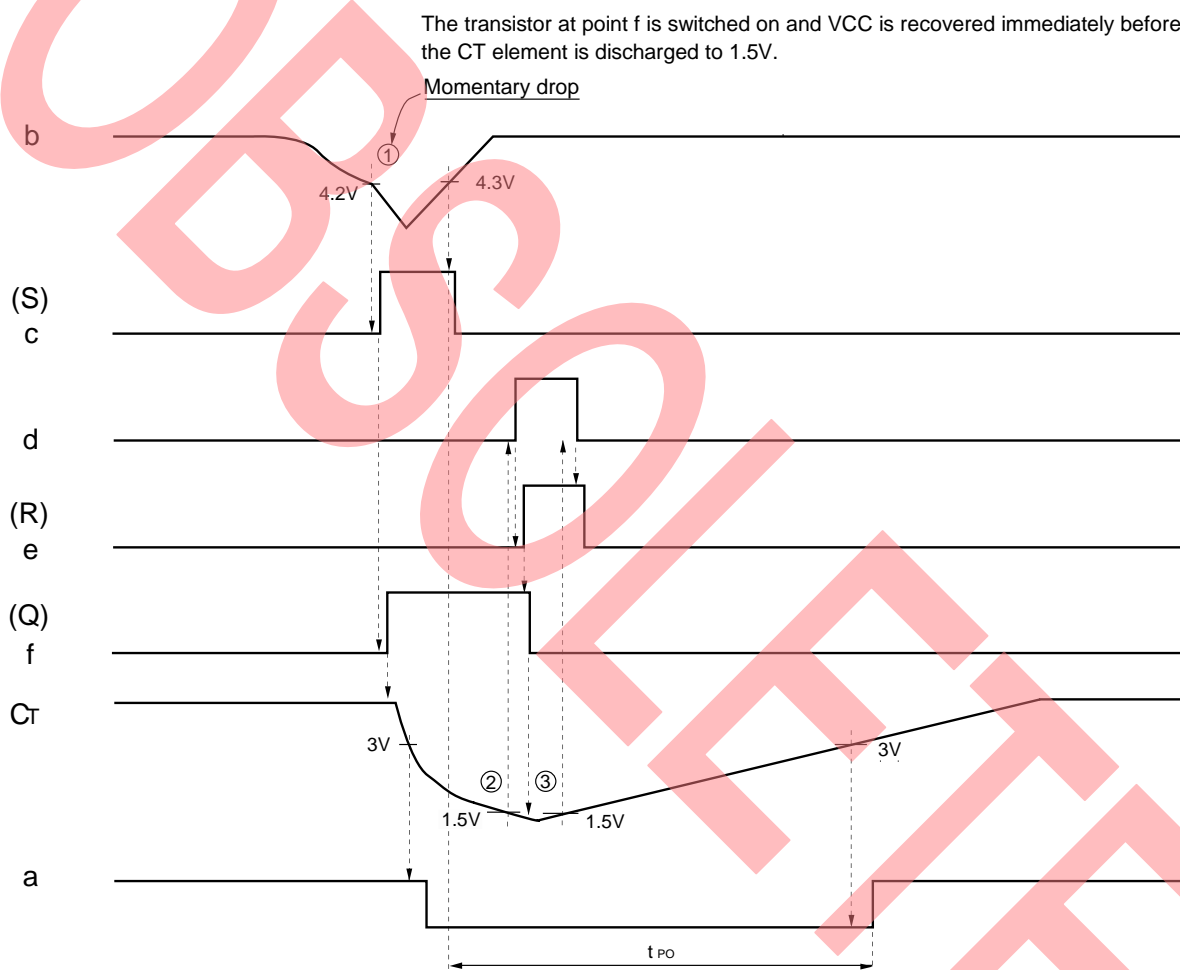
図 77. ブロック図 [入力パルス幅 (t_{PI}) が 5 μs 未満時の動作]


t_{PI} が 5 μs 未満時、リセット出力は不定です。ただし、中途半端なリセット出力はしません。リセット出力したとすると、それはほぼ C_T で設定した t_{PO} となります。 t_{PI} の実力値 (リセット出力するための最小の t_{PI}) は、各サンプルによって異なりますが、保証は 5 μs です (5 μs 未満だとリセット出力は、絶対にないという意味ではなく、5 μs 以上なら必ずリセット出力するという意味です)。

内部にラッチ回路を内蔵しているため、 C_T が放電しきらないうちに直ぐに V_{CC} が復帰しても、放電は C_T 電圧が約 1.5 V に低下するまで続けます。したがって、一度 V_{CC} の低下を検出すると必ず正常なリセット出力をします。

図 77 のブロック図の動作波形を、図 78 に示します。なお、 V_{SENSE} 端子に容量 C を接続して、 t_{PI} を大きくする応用例 (「4.5 電源電圧検出レベル設定時間の調整方法」参照) を示しましたが、容量 C は t_{PO} には無関係です。また、 t_{PI} を小さくするような応用回路はありません。

図 78. V_{CC} が瞬低の場合の波形



1. 電源電圧が低下すると C_T の放電が始まります。
2. C_T 電圧が内部インバータの V_{TH} ($\cong 1.5$ V) より低下するとラッチが反転します。
3. “2.” により、 C_T は充電に切り替わります (図 78 のような瞬低の場合)。
4. インバータとラッチの働きは、 C_T が十分に放電を終えないうちに V_{CC} が復帰しても、 C_T レベルがいったん V_{TH} ($\cong 0.25$ V) に到達するまで放電を継続させることです。この働きにより、電源瞬低時でも所要の t_{PR} 時間を保つことができます。

4.11 バックアップ (V_{OUT} 端子にスーパーキャパシタを付加する方法)

V_{OUT} 端子にスーパーキャパシタを付加してバックアップする方法について説明します。

バックアップ (V_{OUT} 端子にスーパーキャパシタを付加する方法)

図 79. 等価回路図 [1] [バックアップ (V_{OUT} 端子にスーパーキャパシタを付加する方法)]

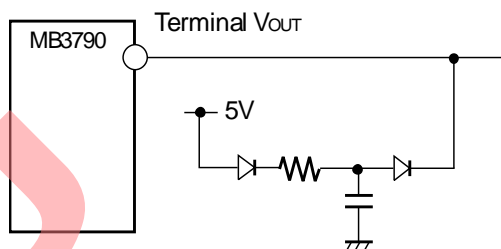


図 80. 等価回路図 [2] [バックアップ (V_{OUT} 端子にスーパーキャパシタを付加する方法)]

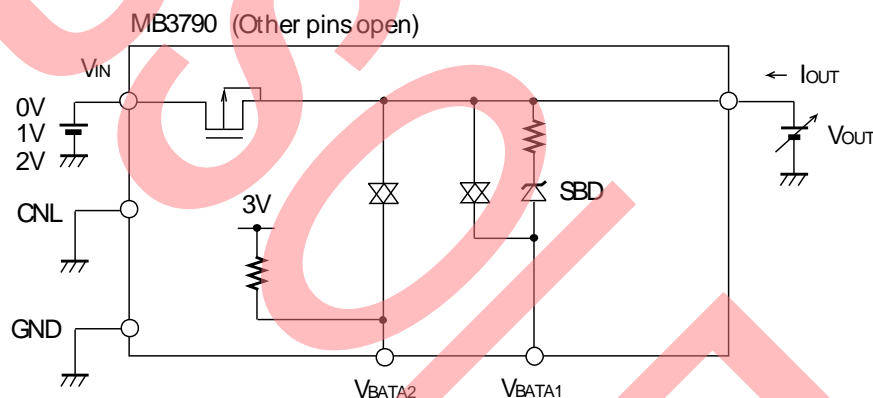
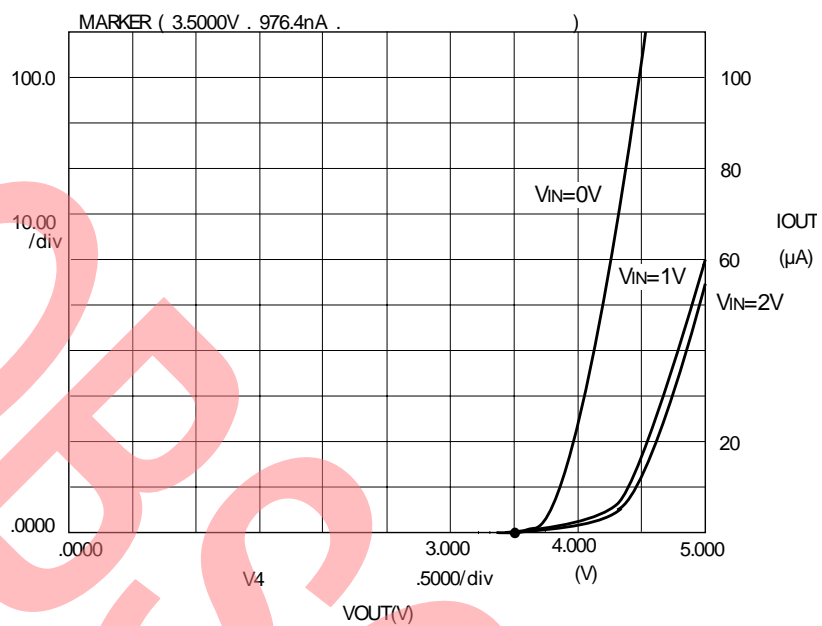
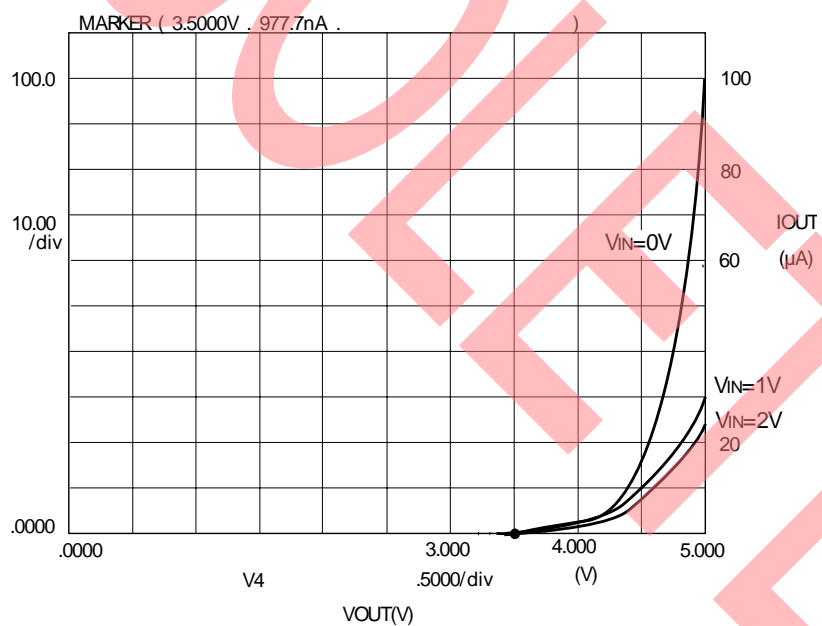


図 79 のように、 V_{OUT} 端子に容量を接続して、バックアップする方法があります。抵抗値は接続した容量とダイオードに依存しますので、適切な値を設定してください。

V_{OUT} は、最大定格を規定していませんが、耐圧は、 V_{BAT} と同様に 6 V 程度あります。 V_{OUT} の電圧が 3.5 V を超えるあたりから、リーク電流が発生します。増加の程度は V_{IN} レベルにより異なり、またサンプルばらつきがあります。図 79 の回路では、 V_{OUT} 端子レベルは 3.8 V 程度とされますので、若干バックアップ時間に影響します。

図 81、図 82 は、 V_{IN} 入力時の V_{OUT} リーク電流 (I_{OUT}) の実測データです。図 81 と 図 82 の違いは、サンプルの違いです。

図 81. V_{IN} 入力時の V_{OUT} リーク電流 (I_{OUT}) の実測データ [1]

図 82. V_{IN} 入力時の V_{OUT} リーク電流 (I_{OUT}) の実測データ [2]


4.12 二次電池を 3 V 以上充電する方法

二次電池を 3V 以上充電する方法について説明します。

二次電池を 3 V 以上充電する方法

図 83. 等価回路図 (二次電池を 3 V 以上充電する方法)

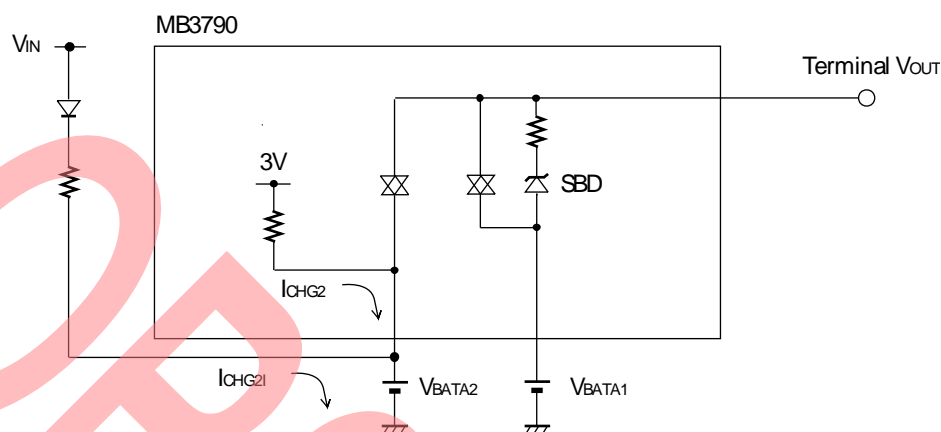
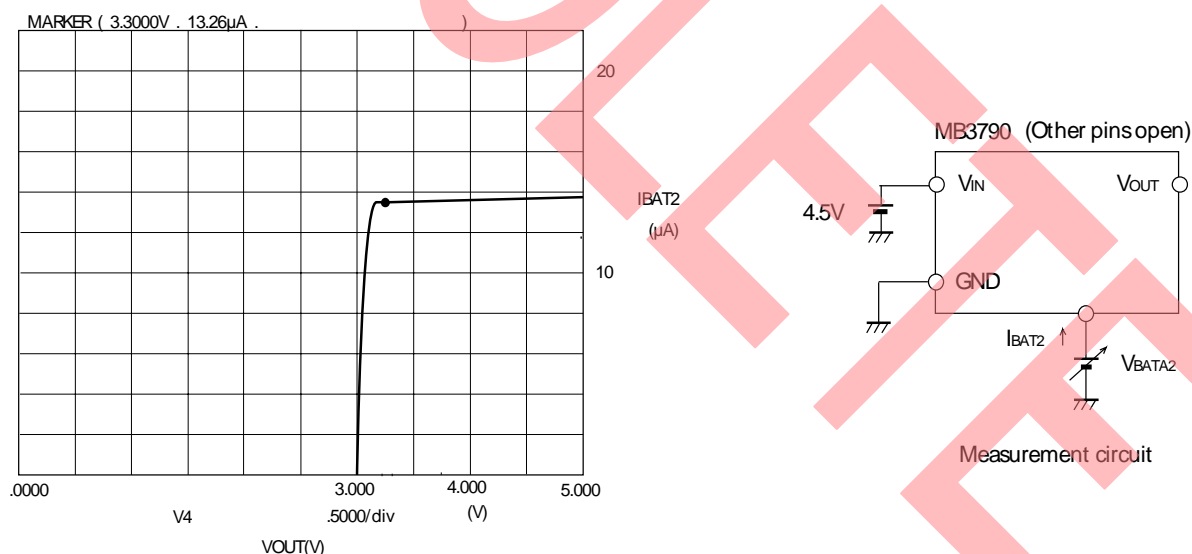


図 83 のように V_{IN} より、ダイオード、抵抗 R を通して V_{BAT} を充電する方法があります。抵抗値は V_{BAT} の容量とダイオードに依存しますので、適切な値を設定してください。

ただし、IC に流れ込むリーク電流 I_{BAT} によって、バックアップ時間が短縮されてしまいます。

図 84 は $V_{IN} > 4.2\text{ V}$ 時の V_{BAT2} リーク電流の実測データです。 V_{BAT2} の電圧が 3 V を超えるとリーク電流が発生し、3.3 V 以上では 13 μA 程度となります。

図 84. $V_{IN} > 4.2\text{ V}$ 時の V_{BAT2} リーク電流の実測データ



4.13 容量の大きさと出力遅延時間の関係

C_T 端子に接続する容量が大きいと放電時間が長くなります。ここでは、放電時間が長くなった場合、リセット遅延時間にどのような影響を与えるのかについて説明します。

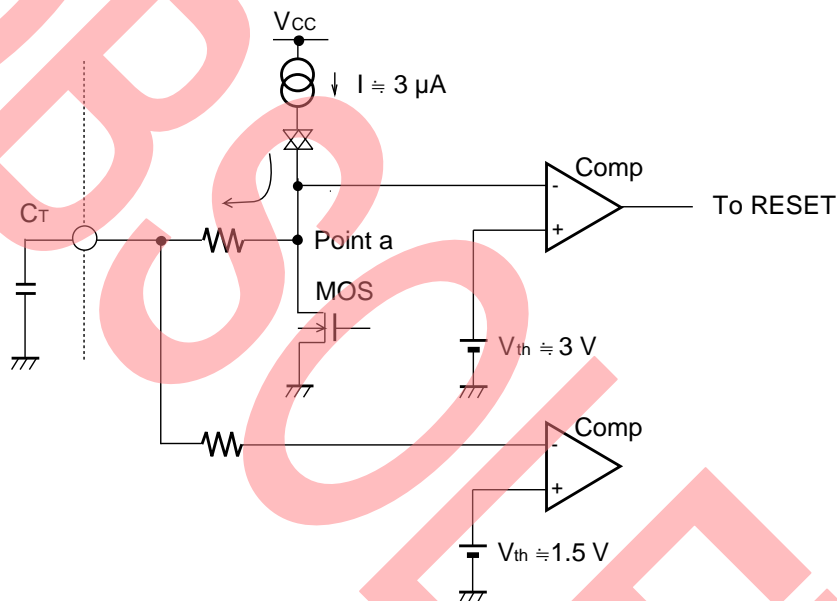
容量の大きさと出力遅延時間の関係

MB3790 は、 C_T 端子に接続する容量の大きさが、リセット出力遅延時間に影響しないような回路構成になっています。データシートに記載されているブロックダイアグラムでは、 C_T 端子の電圧が直接、 $V_{th}: 3\text{ V}$ のコンパレータに入力されていますが、実際には図 85 のように C_T 端子の内部に抵抗があります。したがって、 $V_{th}: 3\text{ V}$ のコンパレータが検知する電圧は a 点の電圧です。

MOS トランジスタは、 V_{CC} (または V_{SENSE} 端子) の低下を検出すると ON し、 $V_{th}: 3\text{ V}$ のコンパレータは a 点の電圧を検出して、 C_T の放電を待たずにリセット出力をします。

規格では、リセット出力遅延時間 t_{pdR} は、最大 $10\text{ }\mu$ としています。ただし、 V_{CC} が 0 V まで急激に低下してしまった場合は、MOS トランジスタが放電能力を失い (ON 抵抗が大きくなる)、 C_T の大きさによってリセット出力に遅延が生じますのでご注意ください。

図 85. 等価回路図 (容量の大きさと出力遅延時間の関係)



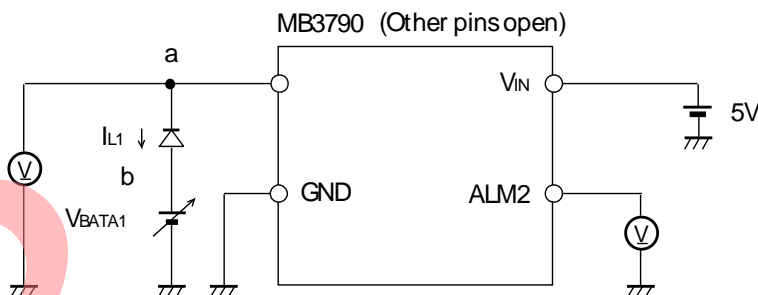
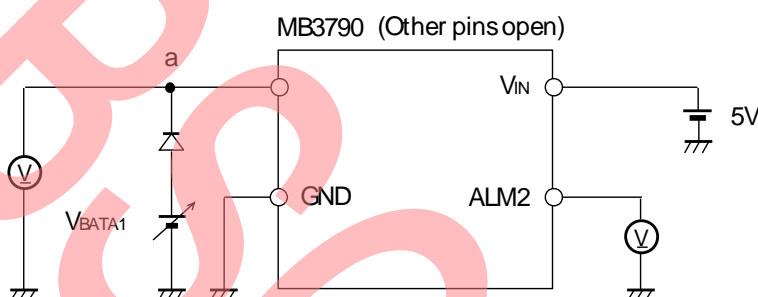
4.14 電源保護用に V_{OUT} 端子へダイオードを接続するときの注意点

電源保護用に V_{OUT} 端子へダイオードを接続するときの注意点を示します。

電源保護用に V_{OUT} 端子へダイオードを接続するときの注意点

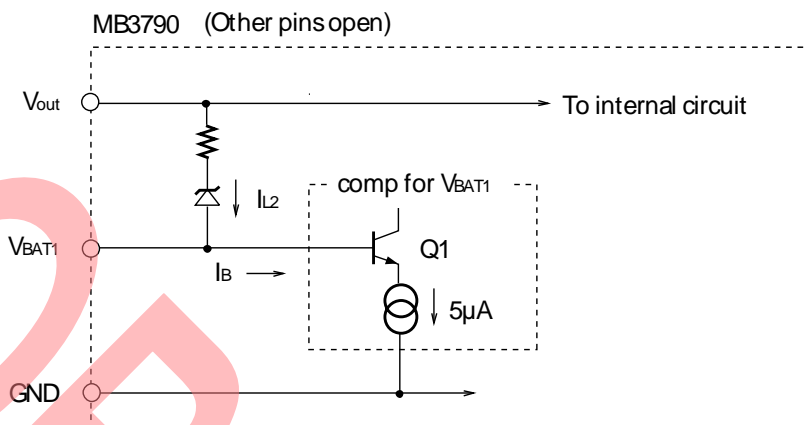
[現象]

- 図 86 のように V_{BAT1} 端子にダイオードを接続した場合、高温になって一次電池の電圧が低下しても、 V_{BAT1} 端子の電圧 (図 86 の a 点電圧) が低下せずに、アラームが出力されない現象が起こる可能性があります。
- 図 87 のようにダイオードなしの場合は、高温時でもアラームが出力されます。

図 86. 測定回路図 [1] (電源保護用に V_{OUT} 端子へダイオードを接続する場合)

 図 87. 測定回路図 [2] (電源保護用に V_{OUT} 端子へダイオードを接続する場合)


[原因]

1. V_{BAT1} 端子入力部は、図 88 のよう回路になっています。 V_{BAT1} 端子が OPEN 時には、SBD に逆バイアスが印加されているため、SBD のリーク電流 I_{L2} が流れます。この I_{L2} により、Q1 の NPN トランジスタにベース電流が供給されます。
2. 通常、 I_{L2} に対して、Q1 の NPN トランジスタが動作するベース電流が大きいため、Q1 は動作せず、アラームが出力されます。
3. しかし、温度が高くなると I_{L2} が増加して Q1 が動作し、アラーム出力されない可能性が大きくなります。
4. MB3790 は高温時に、 I_{L2} が増加する傾向があります。常温では 20 nA 程度ですが、高温になると増加する傾向があります (データシートの標準特性曲線「リーク電流 - 周囲温度特性」を参照してください)。
5. 温度上昇により I_{L2} が増加すると V_{BAT1} 端子電圧が上昇します。これは、 I_{L2} の増加により、Q1 の NPN トランジスタのベース電流 I_B が増加し、 I_B が一定以上流れると V_{BAT1} 端子が飽和電圧まで上昇するためです。この飽和電圧は、NPN トランジスタの特性に影響されますので、プロセスのロットにより異なります (3 V ~ 5 V)。
6. 図 86 のように V_{BAT1} 端子にダイオードを接続すると、そのダイオードにはリーク電流 $I_{L1} = I_{L2} - I_B$ が流れます。常温において V_{BAT1} を 0 V にしても a 点に飽和電圧が発生し、アラームが “H” のままとなります。

図 88. 等価回路図 (V_{BAT1} 端子入力部)


[対策]

V_{BAT1} (a 点) と GND 間に高抵抗を挿入してください。抵抗値としては、 $T_a = 25^\circ\text{C}$ で、10 M Ω 程度以下です。ご使用の温度が高いほど、抵抗を小さくしてください。

注意事項:

ダイオードなしの場合、高温時にリーク電流により、電池が破裂する可能性がありますので注意してください。リーク耐量は、電池メーカーにお問い合わせください。

4.15 未使用端子の処理

MB3790 の未使用端子の処理方法を、表 5 に示します。

未使用端子の処理

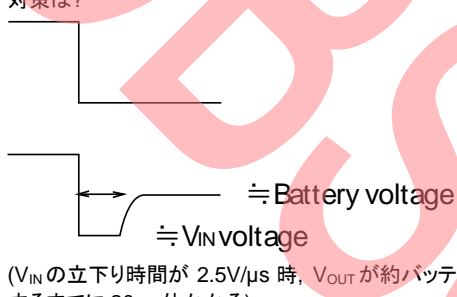
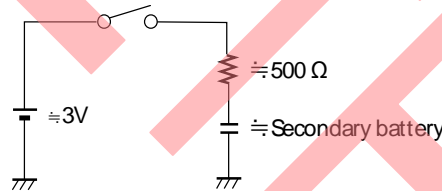
表 5. MB3790 の未使用端子の処理

端子名	未使用端子の処理
V_{BAT1} 端子	GND または V_{IN} (実験的に未使用なら OPEN で可ですが、アラーム出力は不定となります。)
V_{BAT2} 端子	OPEN
$\overline{\text{ALARM1}} / \overline{\text{ALARM2}}$ 端子	OPEN
$\overline{\text{RESET}} / \text{RESET}$ 端子	OPEN
V_{SENSE} 端子	OPEN
CTP 端子	-
CONTROL 端子	OPEN

4.16 MB3790 の Q&A 集

MB3790 の Q&A を以下に示します。

MB3790 の Q&A 集

MB3790 に関する Q&A			
Q1	一次電池と MB3790 の間にはダイオード、または抵抗などは必要ないのか？ MB3790 が故障した場合を考えて、保護回路を入れた方がよいのか？	A1	電池にもよりますが、MB3790 の故障モードが確定できないため、保護回路を入れた方が無難です。また、電池メーカーにもお問い合わせください。特に当社から推奨する回路はありません。
Q2	V_{IN} が低下すると V_{OUT} 出力は、 V_{IN} 電圧からバッテリーに切り換えて出力するが、 V_{IN} を急激に低下させると切り換えに時間がかかり V_{IN} が低下してしばらくの間 V_{OUT} は V_{IN} の電圧を出力する。対策は？ 	A2	V_{IN} が低下した場合、IC 内部のトランジスタの ON/OFF タイミング差によって、 V_{OUT} が V_{IN} に追従してしまいます。 V_{IN} - GND 間の容量を大きくするなど、 V_{IN} の立下り時間を長くしてください（瞬時停電時のバックアップ動作を保証するために、 V_{IN} の 5V から 0V までの立下り時間は、50μs 以上必要です）。
Q3	SRAM の CS 端子に、RESET 端子を接続したいが、データシートを見ると、バックアップ時の RESET 出力電圧は、最大 0.4V となっている。多くの SRAM がデータ保持電源電流を CS が 0.2V 以下の条件で規定されているが、そのまま接続して問題ないか？	A3	最大 0.4V といっても、RESET 端子に 3mA の電流を流れ込ませた場合です（データシートの「標準特性曲線 RESET 端子の V_{OL} 特性」を参照してください）。実力的には 5mA の入力電流がないと 0.2V になりません。 ご使用回路の入力電流によって設計してください。
Q4	バッテリー 2 充電電流 I_{CHG2} について、「条件 $V_{CHG} = 3.3V$ 時」となっているが、バッテリー 2 出力 V_{CHG} は 2.8V（最大 2.95V）となっている。矛盾しないか？	A4	強制的に、 V_{BAT2} 端子に 3.3V の電池を接続したときのリークを規定しています。
Q5	二次電池の充電時間はどの位か？	A5	下記回路で充電したときの充電時間をご使用になる電池メーカーにお問い合わせください。 
Q6	データシートに記載されている「アプリケーション 2. リセット信号の強制出力方法」では、 V_{SENSE} 端子が OPEN か GND かのモードだが、「H」か「L」かのモードは使用できないのか？（「H」: V_{IN} 電圧）	A6	使用できません。 V_{IN} と V_{SENSE} 端子を直接接続（ショート）すると、「 V_{IN} が 1.24V 以下にならないと RESET が "H" にならない構造」になります（コンパレータ入力に直接 V_{IN} がかかるため）。しかも V_{IN} が 1.24V になったときには、基準電圧が低下しています（1.24V を保持していない）。つまり電源電圧監視ができなくなります。
Q7	アラーム端子の以上動作について、 $V_{BAT1} = 3.3$ 時のアラームが本来 "H" を出力すべきところ、"L" を出力するのはなぜか？	A7	データシートに記載されている「標準接続例」とおり、 V_{IN} - GND 間および V_{OUT} - GND 間に 0.022μF の容量を接続してください。 この容量がないと動作が不安定となり、異常動作を起こすことがあります。

4.17 MB3780A と MB3790 の比較

MB3780A と MB3790 の比較一覧を 表 6 に示します。

MB3780A と MB3790 の比較

表 6. MB3780A と MB3790 の比較一覧

項目		バッテリーバックアップ用 IC	
		MB3780A	MB3790
入力電圧範囲		0 ~ 6 V	0 ~ 5.5 V
プロセス		バイポーラ	Bi-CMOS
入力減電圧検出値		4.2 V / 4.3 V	
無負荷時入力回路電流		1 mA (標準)	50 μ A (標準)
出力駆動電流		200 mA	
入出力間電圧差		200 mV	(RON=0.5 Ω)
バックアップ時出力電流		0.5 mA (最大)	
バックアップ時リーク電流		0.5 μ A 以下	
パワーオンリセット	論理	正論理	正論理 / 負論理
	出力形式	オープンコレクタ	CMOS
一次電池減電圧検出機能		2.65 V / 2.37 V	
二次電池充電機能		内蔵	
薄型パッケージ対応		SSOP20	

(注) 表中の項目の網掛けは、MB3780A と MB3790 とで違いがあることを示します。

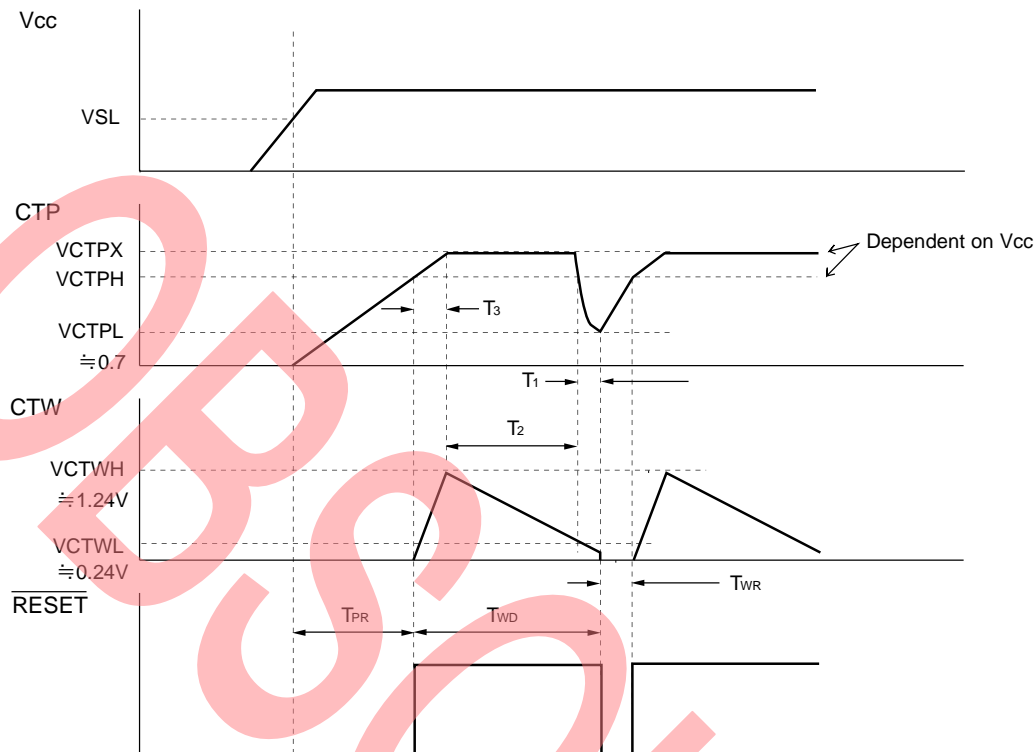
5 MB3793 アプリケーション

5.1 A~D 値の意味

データシートの「標準接続図」に A~D の値が記載されています。各時間設定の算出に使用する数値ですが、電源電圧依存性がありシリーズによって数値が異なります。ここでは、A~D はどこからでてきた値なのかを考えてみます。

5.1.1 A~D 値の意味

V_{CC} , CTP, CTW, $\overline{\text{RESET}}$ のタイミングチャートを 図 89 に示します。

図 89. V_{CC} , CTP, CTW, $\overline{\text{RESET}}$ のタイミングチャート


各関係式は、次に示すとおりです。

パワーオンリセット時間 T_{PR}

容量 CTP を定電流 I_{ctp1} にて、電圧 VCTPH まで充電する時間です。

$$T_{PR} = \frac{VCTPH}{I_{ctp1}} \times CTP \doteq A \times CTP$$

ウォッチドッグタイマ監視時間 T_{WD}

容量 CTW を定電流 I_{ctw1} にて、電圧 VCTWH から VCTWL まで放電する時間 T_1 と容量 CTP を電圧 VCTPX から VCTPL まで自然放電させる時間 T_2 、および VCTPH から VCTPX まで定電流 I_{ctp1} で充電させる時間を合計した時間です。

$$\begin{aligned} T_{PR} &\approx T_1 + T_2 + T_3 \\ &\approx \frac{(VCTWH - VCTWL)}{I_{ctw1}} \times CTW + CTP \times R \times \log(VCTPX / VCTPL) + CTP \times \frac{(VCTPX - VCTPH)}{I_{ctp1}} \\ &\approx B \times CTW + C \times CTP \end{aligned}$$

ただし、R は MOSトランジスタの抵抗です。また、型格に - A の付いている品種は $C = 0$ で計算できる回路になっています。

ウォッチドッグタイマリセット時間 T_{WR}

容量 CTP を定電流 I_{ctp1} の約 10 倍で電圧 VCTPL から VCTPH まで充電時間です。

$$T_{WR} = \frac{(VCTPH - VCTPL)}{10 \times I_{ctp1}} \times CTP \approx D \times CTP$$

5.2 クロックタイミング

クロックタイミングについて説明します。

関連データシート項目: 「タイミングチャート 1. 基本動作」

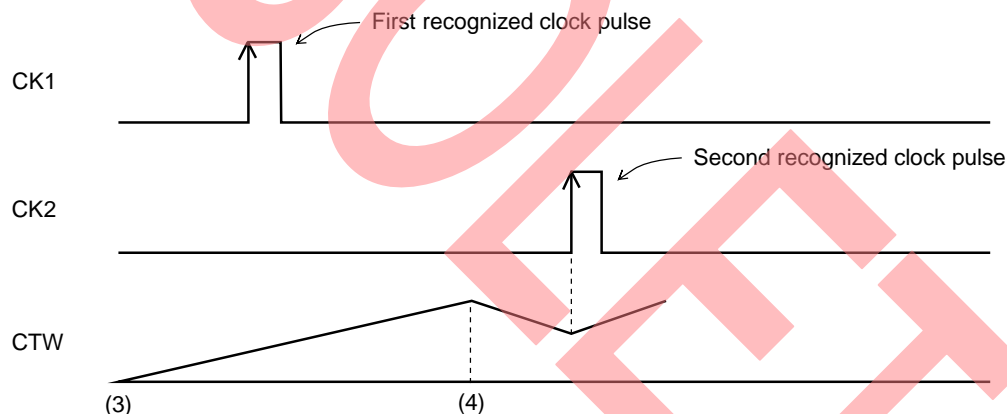
5.2.1 クロックタイミング

CK 端子 (CK1, CK2) には立上りを認識するようなラッチ回路があります。したがって、"H" にしたままでは動作しません。

また、ラッチ回路は CK1, CK2 を交互に読むようになっています。まず CK1 を読み、次に CK2 を読みます。

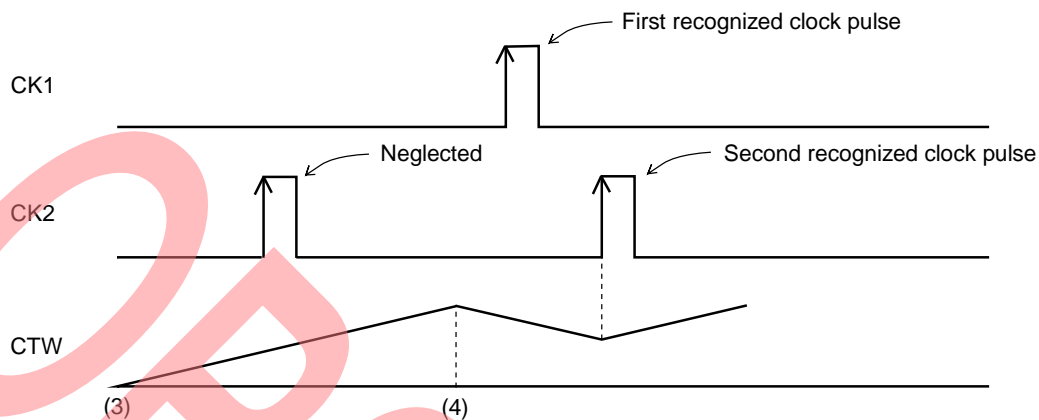
CTW の (3) ~ (4) 間にクロックが入った場合の動作を次に示します。

CK1 に 1 個入った場合



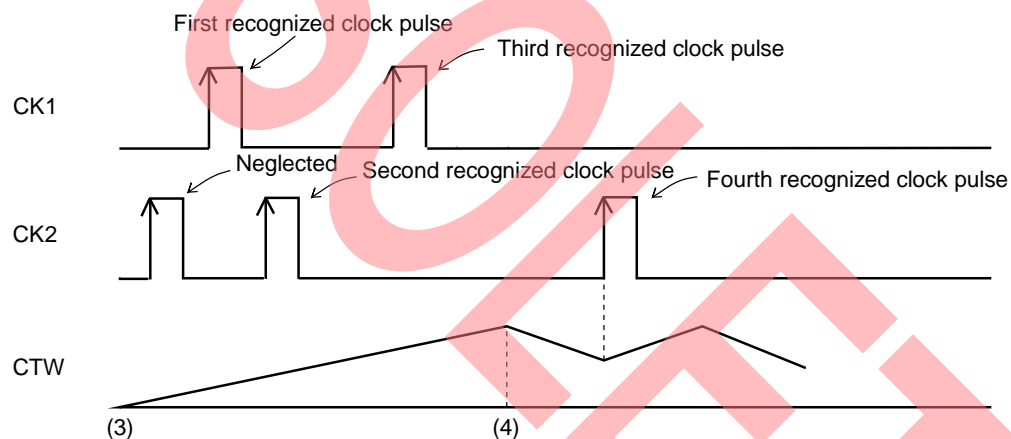
CK2 に 1 個入った場合

必ず CK1 から数え始めます。



複数入った場合

2 個目で充電しますが元々充電なので変化はありません。



INH 立下り後の最初の CK は、CK2 なので無視され、次の CK1 から数えます。

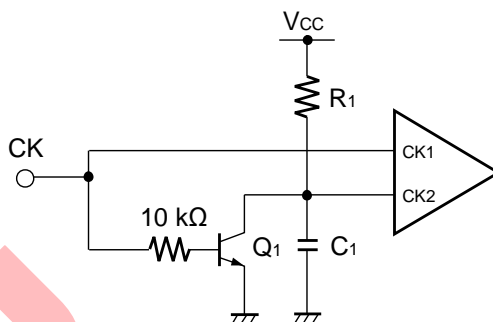
また、データシートに記載されている「タイミングチャート 1. 基本動作」の (7) ~ (8) の間も同様に CK1 から数えます。

5.3 f_{\max} 制限推奨回路

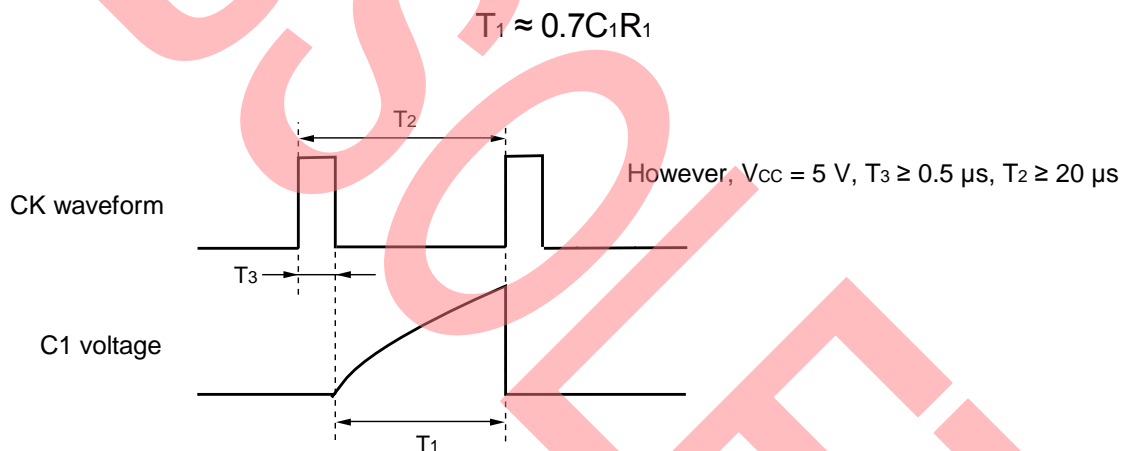
f_{\max} 制限推奨回路について説明します。

f_{max} 制限推奨回路

図 90. 等価回路 (f_{max} 制限推奨回路)



CK 端子下図のクロックを入力する場合に T_2 が短すぎると C_1 電圧がクロック入力スレッショルド電圧 (~ 1.9 V) に達しなくなるため、リセット信号を出力します。 T_1 は次式で表わされます。



また、ばらつきにより $\approx 0.33C_1R_1 \leq T_1 \leq (\approx 0.7C_1R_1)$ の間は不定となります。

[設定例]

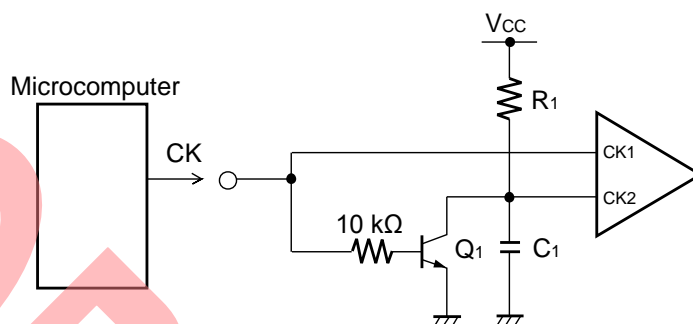
C	R	T ₁
0.01 μF	10 kΩ	70 μs
0.1 μF	10 kΩ	700 μs

5.4 f_{max} 制限回路タイミング

f_{max} 制限回路タイミングについて説明します。

f_{max} 制限回路タイミング

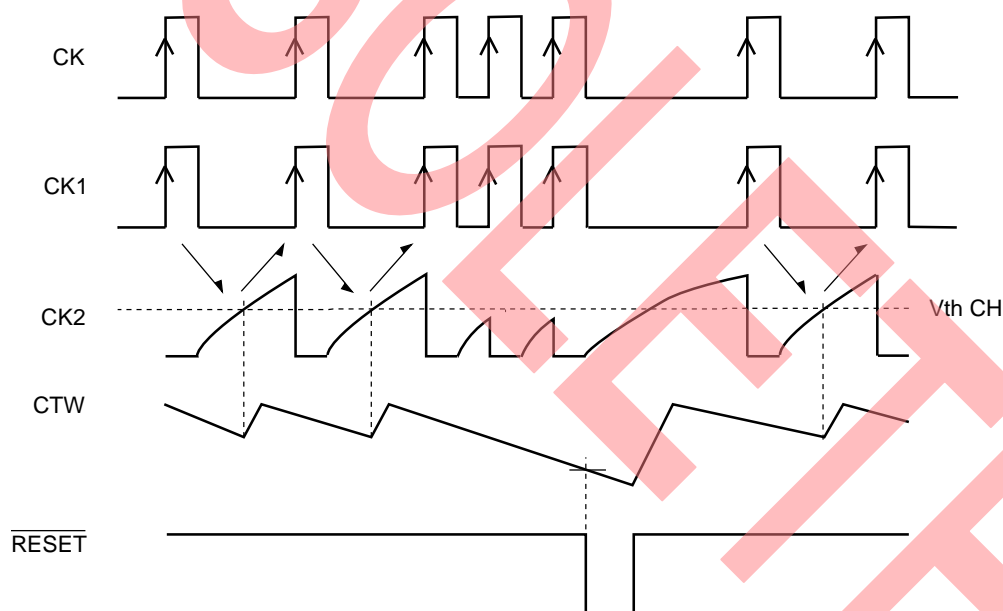
図 91. 等価回路 (f_{max} 制限回路タイミング)



マイコン側から見ると 1 系統の CK 監視ですが、MB3793 から見ると 2 系統の CK 監視です。したがって、CK2 の立上がりごとに CTW が充電に切り換わります。

データシートの「タイミングチャート 3. 1 クロック入力監視」では、マイコンからの CK を 1 個飛ばしに CTW が充電に切り換わりますのでご注意ください。

図 92. f_{max} 制限回路タイミング



5.5 未使用端子の処理

MB3793 の未使用端子の処理方法を表 7 に示します。

未使用端子の処理

表 7. MB3793 の未使用端子の処理

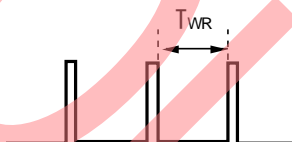
端子名	未使用端子の処理
RESET 端子	OPEN
CTW 端子	GND
CTP 端子	OPEN
INH 端子	GND
CK1 端子	GND または V_{CC}
CK2 端子	GND または V_{CC} (CK1 端子のみ使用する場合は、CK1 端子へ接続)

[1. CTW 端子が OPEN の場合の動作]

リセット出力は不定となります。

不定とは:

“H” になるか “L” になるか、またはどのような電圧レベルを出力するか分からない状態のことです。サンプルばらつきや周辺回路によって状態が異なります。一般に MOS プロセスを使用した入力端子は、OPEN にすると出力が不定となります。参考までに手持ちサンプルで実験したところ、端子内部の容量があるために t_{WR} の周期で “H”、“L” を繰り返していました。これは、クロック入力の有無にかかわらず同様の結果でした。ただし、下図の動作は保証できません。



[2. CTW 端子が GND の場合の動作]

リセット端子は “H” となります。INH 端子を “H” にしたときと同様の動作です。

[3. CTP 端子が OPEN の場合の動作]

リセット端子は “H” となります (CTP 端子は約 V_{CC} 電圧のレベルになっています)。しかし t_{PR} がなくなり、 V_{CC} 立上り時に電圧が 4.3 V 以上になると、いきなりリセットが解除されます。また t_{WR} もなくなりクロックがなくてもリセット端子は “H” 固定です。

[4. CTP 端子が GND の場合の動作]

リセット端子は “L” 固定となります (CTP 端子が立上がれないと IC は動作しません)。

[5. INT 端子が OPEN の場合の動作]

リセット出力は不定となります (手持ちサンプルで実験したところ “H” になったり “L” になったり不安定です)。

[6. Vcc 端子または GND 端子が OPEN の場合の動作]

リセット端子は“L”となります。CK 端子や INT 端子に電圧がかかっていても同様です (なお、リセット端子は CMOS 出力バッファのため、プルアップ抵抗は必要ありません)。

「1.」～「6.」のような状態は、特に IC に過大な負担がかかって故障することはありませんが、使用方法としては推奨致しません。「2.」についてのみ、MB3793 を電源監視としてのみ使用する場合 (ウォッチドッグタイマをまったく使用しない場合) に有効で使えます (「5.6 電源監視のみで使用する場合の回路例」を参照してください)。

5.6 電源監視のみで使用する場合の回路例

MB3793 を電源電圧監視のみで使用する場合 (このときウォッチドッグタイマは別 IC を使用するなどの対処が必要) の応用例を図 93 に、そのタイミングを図 94 に示します。

電源監視のみで使用する場合の回路例

図 93. 電源電圧監視のみで使用する場合の回路例

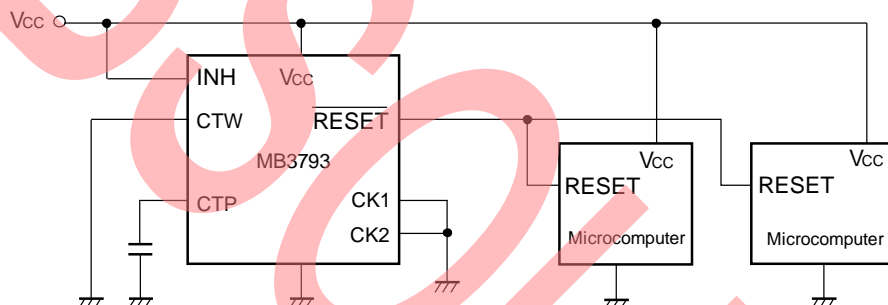
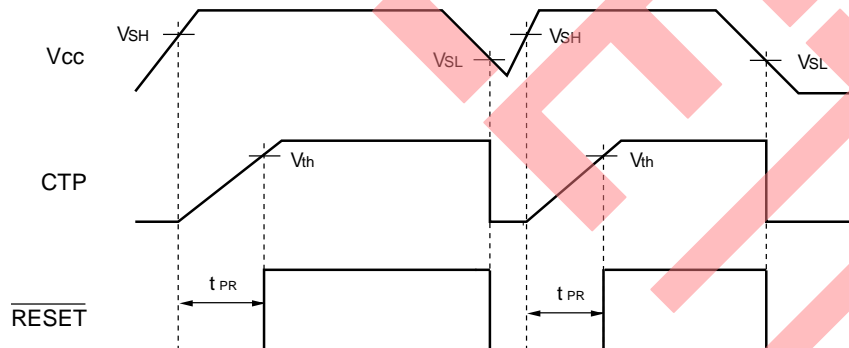


図 94. タイミング図 (電源電圧監視のみで使用する場合)

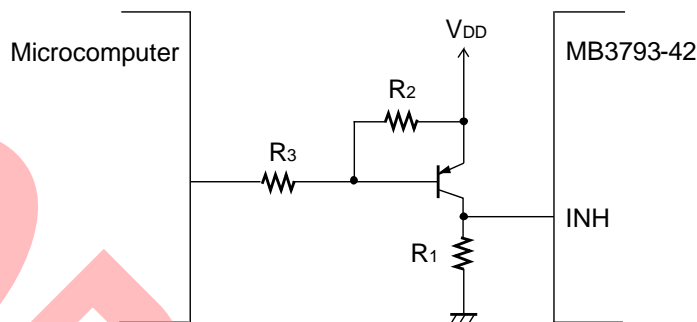


5.7 MB3793-42 外付け回路の具体的な確認方法

INH 入力を図 95 のようなインタフェースとする場合の抵抗の推奨値について検討します。R₂と R₃はマイコンとトランジスタ (Tr) によって決定されますので、ここでは R₁ の検討をします。

5.7.1 MB3793-42 外付け回路の具体的な確認方法

図 95. INH 入力外付け回路例



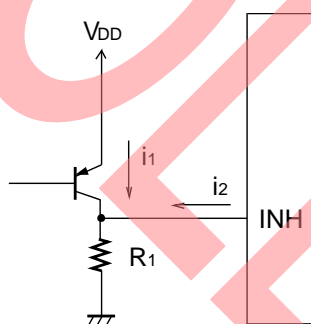
以下に示す「1.」で R_1 の最小値, 「2.」で R_1 の最大値が算出できます。消費電流なども含め最適値を決定してください。

[1. INH を "L" にする場合 (Tr は OFF 状態)]

Tr のリーク電流を i_1 , INH からのリーク電流を i_2 , INH のスレッショルドの最小値を $V_{th}(\text{min.})$ とした場合、 R_1 の値は次の条件を満たすように選びます。

$$(i_1 + i_2) \times R_1 < V_{th}(\text{min.})$$

($T_a = 25^\circ\text{C}$ 時, $i_2(\text{max.})$ は $1\mu\text{A}$, $V_{th}(\text{min.})$ は 0.8V です。)



[2. INH を "H" にする場合 (Tr は ON 状態)]

INH の入力インピーダンスは r となります。

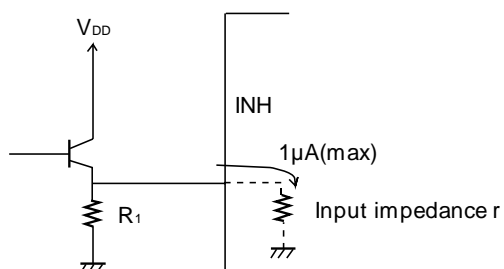
INH = 5V 印加時、入力電流が $1\mu\text{A}(\text{max.})$ の場合、 r は次のように求められます。

$$r = \frac{5\text{V}}{1\mu\text{A}}$$

R_1 と r の合成抵抗を IR , Tr の ON 抵抗を R_{ec} , INH のスレッショルドの最大値を $V_{th}(\text{max.})$ とした場合、 R_1 の値は次の条件を満たすように選びます。

$$\frac{IR}{IR + R_{ec}} > V_{th}(\text{max.})$$

($T_a = 25^\circ\text{C}$ 時, $V_{th}(\text{max.})$ は 3.5V , r は約 $5\text{M}\Omega$ です。)

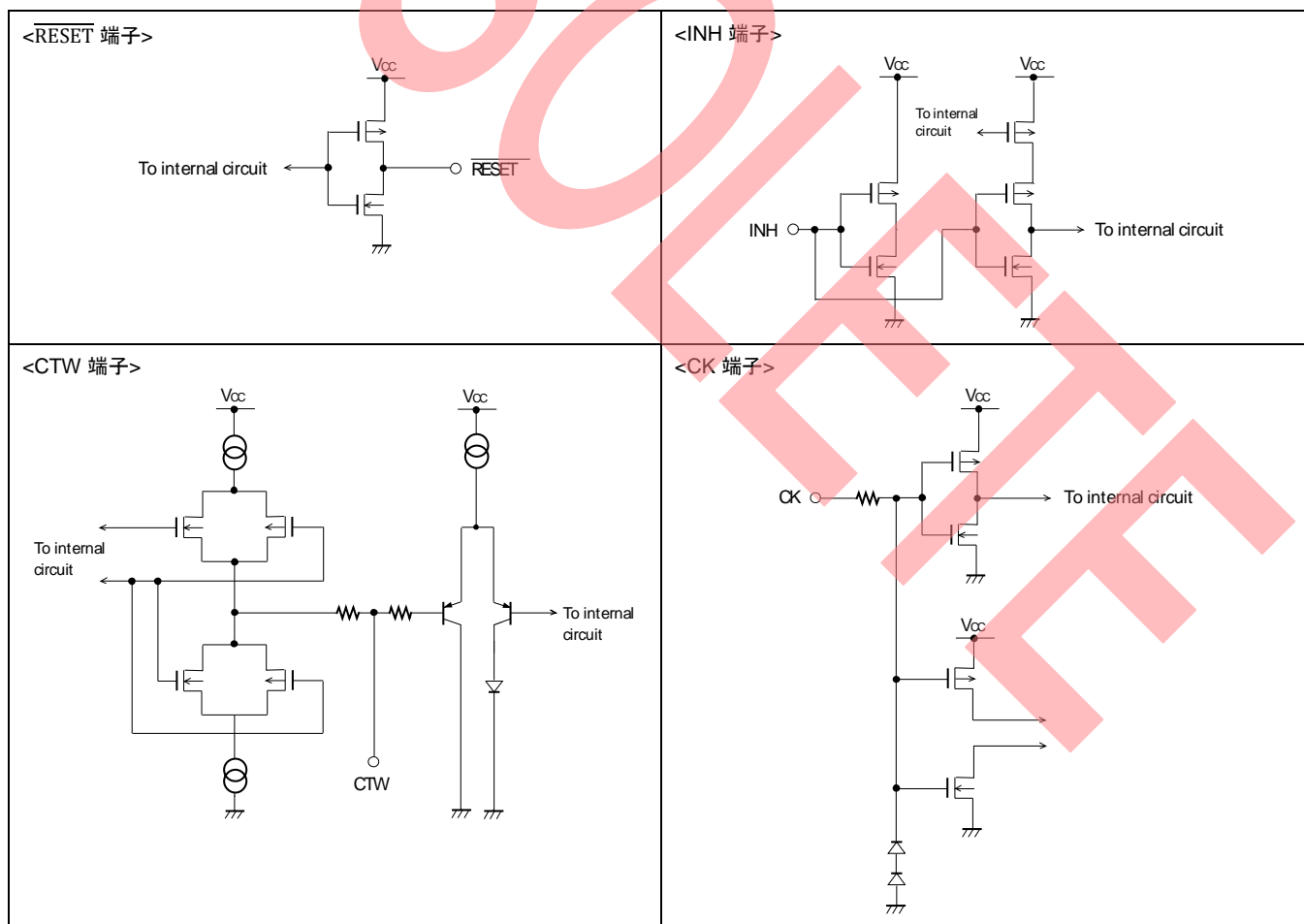

参考:

INH のリークは少ないため、マイコンから直接 INH に接続することも考えられます。ただし、オープンドレインは不可です。

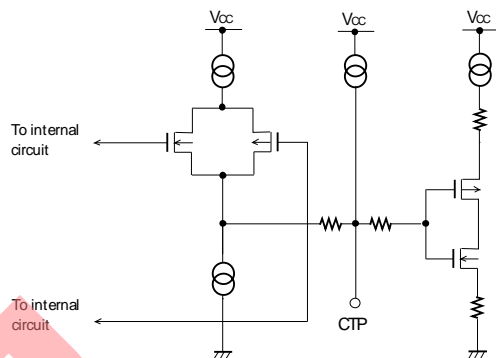
5.8 MB3793 の入出力部等価回路

MB3793 の入出力部の等価回路図を以下に示します。

MB3793 の入出力部等価回路

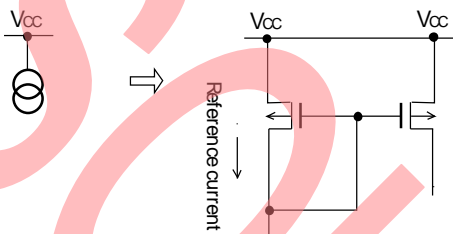


<CTP 端子>



注意事項:

電流記号で表している回路は、下図のように PNP トランジスタを使用したカレントミラー方式の定電流回路となっています。



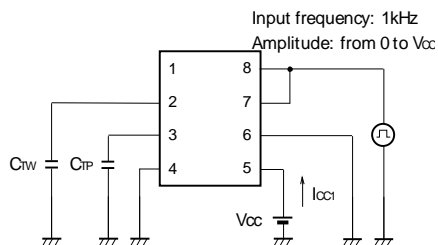
5.9 MB3793-42 の電氣的特性測定回路

MB3793-42 の電氣的特性測定回路を以下に示します。

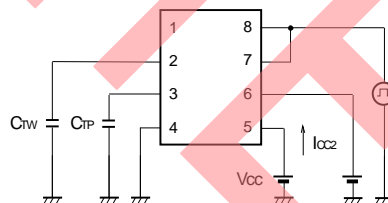
■ MB3793-42 の電氣的特性測定回路

$V_{CC} = 5\text{ V}$ (MB3793-42) $T_a = 25^\circ\text{C}$ $C_{TP} = 0.1\text{ }\mu\text{F}$ $C_{TW} = 0.01\text{ }\mu\text{F}$

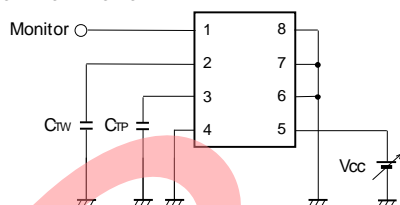
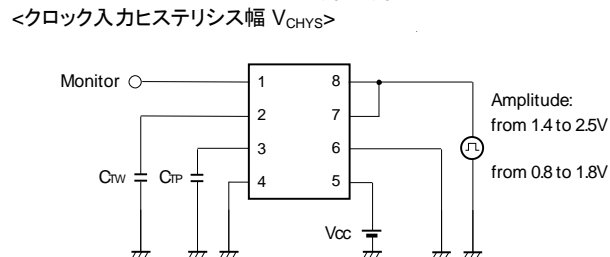
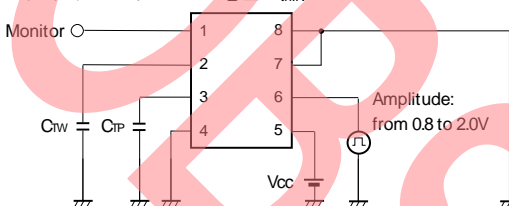
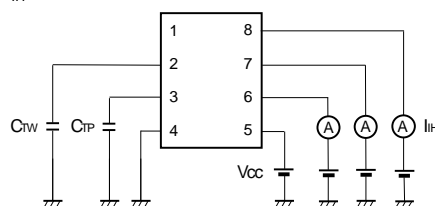
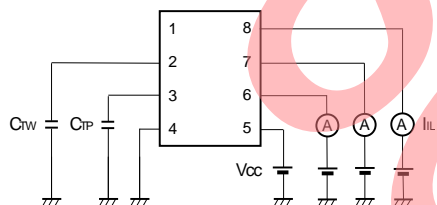
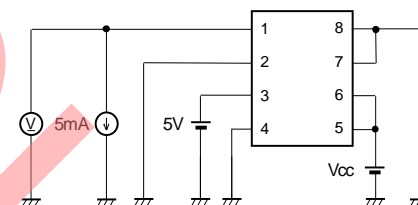
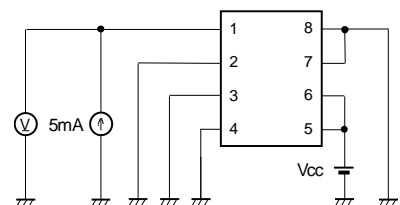
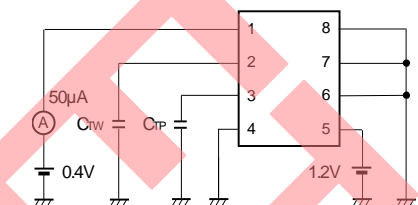
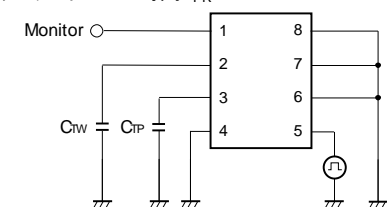
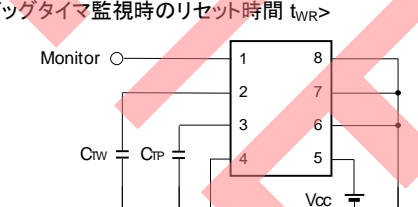
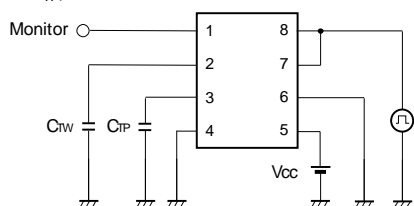
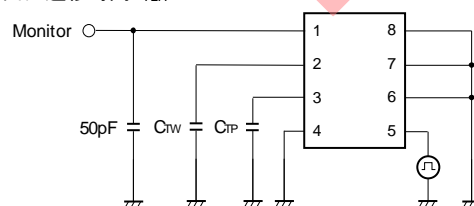
<電源電流 I_{CC1} >



<電源電流 I_{CC2} >



$V_{CC} = 5\text{ V}$ (MB3793-42) $T_a = 25^\circ\text{C}$ $C_{TP} = 0.1\text{ }\mu\text{F}$ $C_{TW} = 0.01\text{ }\mu\text{F}$

 <検出電圧 $V_{SL}/V_{SH}/V_{SHYS}$ >

 <クロック入力スレッショルド電圧 V_{thCH}/V_{thCL} >

 <インヒビット入力スレッショルド電圧 V_{thIN} >

 <入力電流 I_{IH} >

 <入力電流 I_{IL} >

 <リセット出力電圧 V_{OH} >

 <リセット出力電圧 V_{OL} >

 <リセット出力最小電源電圧 V_{CCL} >

 <パワーオンリセットホールド時間 t_{PR} >

 <ウォッチドッグタイム監視時間 t_{WP} >
 <ウォッチドッグタイム監視時のリセット時間 t_{WR} >

 <CK 入力パルス幅 t_{CKW} >

 <リセット出力遷移時間 t_{TLH} >


改訂履歴

文書名: AN204329 - 電源電圧監視用 IC

文書番号: 002-04328

版	ECN	変更者	発行日	変更内容
**	-	TAOA	04/19/1999	新版。 スパンション AM41-10101-1 をサイプレスドキュメント 002-04328 として登録しました。 本版での内容の変更はありません。
*A	5872861	TAOA	09/06/2017	サイプレスフォーマットへ変更。 本版は英語版 002-04329 Rev. *A の日本語版です。
*B	6400986	YOST	12/04/2018	Obsoleted.

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

ARM® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス	cypress.com/wireless

PSoC®ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6](#)

サイプレス開発者コミュニティ

[フォーラム](#) | [WICED IOT Forums](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

テクニカル サポート

cypress.com/support

本書で言及するその他すべての商標または登録商標は、それぞれの所有者に帰属します。



© Cypress Semiconductor Corporation, 1999-2018. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア（以下「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためののみ、かつ組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためののみ、（直接又は再販売者及び販売代理店を介して間接のいずれかで）本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア（Cypress により提供され、修正がなされていないもの）が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためののみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示を問わず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用（以下「本目的外使用」という。）のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部を問わず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本来目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ、WICED, PSoC, Capsense, EZ-USB, F-RAM, 及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、cypress.com を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。