

AN202493

SPI nvSRAM から SPI F-RAM™ への置き換え

著者: Shivendra Singh

関連製品ファミリー: SPI nvSRAM、SPI F-RAM

関連サンプルコード: なし

関連アプリケーション ノート: AN304、AN89659

AN202493 は SPI nvSRAM から SPI F-RAM™ への置き換えのガイドラインを提供します。それは等価の SPI F-RAM デバイスを推奨し、パッケージと機能の相違点を記述し、そして置き換えを首尾よく行うためのハードウェアとファームウェアの修正点を説明します。

目次

1	はじめに	1	4	ファームウェアの互換性	14
2	SPI nvSRAM と SPI F-RAM の互換性	3	4.1	スリープ モード (SLEEP) コマンド	14
2.1	ピンの互換性	3	4.2	デバイス ID 読み出し (RDID) コマンド	15
2.2	パッケージの互換性	3	4.3	シリアル番号読み出し (RDSN、SNR) コマンド	15
2.3	コマンド (オペコード) の互換性	6	4.4	nvSRAM の特別な機能	16
2.4	ステータス レジスタの互換性	8	5	まとめ	16
2.5	デバイス仕様の互換性	9		改訂履歴	17
3	ハードウェアの互換性	12		ワールドワイド販売と設計サポート	18
3.1	WPを持つ SPI nvSRAM (CY14xxxxQ1 と CY14xxxxQ1A) ピン レイアウト	12		製品	18
3.2	V _{CAP} (AutoStore) を持つ SPI nvSRAM (CY14xxxxQ2 と CY14xxxxQ2A) ピン レイアウト	13		PSoC®ソリューション	18
3.3	SPI F-RAM ピン レイアウト	13		サイプレス開発者コミュニティ	18
				テクニカルサポート	18

1 はじめに

F-RAM (強誘電体ランダム アクセス メモリ) は強誘電体コンデンサを使ってデータを格納する不揮発性メモリです。F-RAM に書き込まれたデータは瞬時に不揮発性になります。EEPROM およびフラッシュと違って、F-RAM はバス速度でデータを不揮発性メモリに書き込みます。

nvSRAM は、メモリ セルごとに不揮発性素子を組み込んだ SRAM メモリです。組み込んだ不揮発性素子はシリコン - 酸化物 - 窒化物 - 酸化物 - シリコン (SONOS) 量子トラップ技術を利用します。SRAM が回数に制限のない読み出しと書き込みサイクルを提供し、一方量子トラップセルが高い信頼性の不揮発性データ記憶を実現します。電源切断時には SRAM から不揮発性要素へのデータ転送 (STORE 動作) が自動的に実行されます。起動時には、不揮発性メモリから SRAM にデータが復元されます (RECALL 動作)。

サイプレスは、NRND (新しい設計に推奨されない) 状態の数個の SPI nvSRAM デバイスを提供してきており、SPI F-RAM 製品でこれらのデバイスを置き換えるオプションを提供しています。本アプリケーション ノートは SPI nvSRAM から SPI F-RAM への置き換えに際しての詳細な情報を提供します。それは、パッケージ、機能とタイミングの相違点、および置き換えを首尾よく行うためのハードウェアとファームウェアに求められる修正点を説明します。表 1 に、SPI nvSRAM に対して推奨する置き換えの SPI F-RAM 製品を示します。

SPI F-RAM 設計ガイドラインとファームウェア用例については、[AN304 – SPI Guide for F-RAM™](#)および [AN89659 – Interfacing SPI F-RAM with PSoC®](#)アプリケーション ノートをご参照ください。

本アプリケーション ノートでは、CY14xxxQ1x および CY14xxxQ2x の総称的な製品番号を使用し、初版 SPI nvSRAM シリコン (リビジョン**) を使って構築された 8 ピン DFN パッケージでの SPI nvSRAM 製品のオプションを表しています。同様に、CY14xxxQ1xA および CY14xxxQ2xA 製品番号は、新版 SPI nvSRAM シリコン (リビジョン A) を使って構築された 8 ピン SOIC パッケージでの SPI nvSRAM 製品のオプションを表すために使用されます。

表 1. SPI nvSRAM から SPI F-RAM™ への置き換えオプション

メモリ容量	パッケージ	nvSRAM 製品				推奨する F-RAM (置き換えの) 製品			
		製品番号	SPI 周波数	電圧	温度	製品番号	SPI 周波数	電圧	温度
64Kb	8 ピン SOIC	CY14MB064Q2B	40MHz	2.7V~ 3.6V	-40°C~ +85°C	FM25CL64B	20MHz	2.7V~ 3.65V	-40°C~ +85°C
	8 ピン SOIC	CY14MB064Q2A	40MHz	2.7V~ 3.6V	-40°C~ +105°C	FM25CL64B	16MHz	3.0V~ 3.6V	-40°C~ +125°C
	8 ピン SOIC	CY14ME064Q2A	40MHz	4.5V~ 5.5V	-40°C~ +105°C	FM25640B	4MHz	4.5V~ 5.5V	-40°C~ +125°C
256Kb	8 ピン DFN	CY14B256Q2	40MHz	2.7V~ 3.6V	-40°C~ +85°C	FM25V02A	40MHz	2.0V~ 3.6V	-40°C~ +85°C
	8 ピン SOIC	CY14B256Q2A	40MHz	2.7V~ 3.6V	-40°C~ +85°C	FM25V02A	40MHz	2.0V~ 3.6V	-40°C~ +85°C
	8 ピン SOIC	CY14E256Q5A	40MHz	4.5V~ 5.5V	-40°C~ +105°C	推奨する置き換えの製品がない			
512Kb	8 ピン SOIC	CY14B512Q2A	40MHz	2.7V~ 3.6V	-40°C~ +85°C	FM25V05	40MHz	2.0V~ 3.6V	-40°C~ +85°C
1024Kb	8 ピン DFN	CY14B101Q2	40MHz	2.7V~ 3.6V	-40°C~ +85°C	FM25V20A	40MHz	2.0V~ 3.6V	-40°C~ +85°C
	8 ピン SOIC	CY14B101Q2A	40MHz	2.7V~ 3.6V	-40°C~ +85°C	FM25VN10 FM25V10	40MHz	2.0V~ 3.6V	-40°C~ +85°C
	16 ピン SOIC	CY14V101Q3	40MHz	V _{CC} = 2.7V ~3.6V V _{CCQ} = 1.65V ~1.95V	-40°C~ +85°C	推奨する置き換えの製品がない			

推奨する SPI F-RAM 製品は SPI nvSRAM 製品と機能とアクセス プロトコル、動作条件、容量、およびパッケージ タイプは同様ですが、同一のものではなく、ピンフォービンの簡便な取替えではありません。そのため、SPI nvSRAM を SPI F-RAM に置き換える際には、相違点を知る必要があります。本アプリケーション ノートは、両方のデバイスの類似点および相違点について説明し、置き換え時にお客様を支援します。

2 SPI nvSRAM と SPI F-RAM の互換性

本セクションでは、SPI nvSRAM と SPI F-RAM 間のピンとパッケージ、コマンド（オペコード）、機能と仕様、ハードウェアおよびファームウェアなどの特質の類似点と相違点について説明します。これらの特質を確認し、ユーザーの設計に必要な変更を行います。

2.1 ピンの互換性

表 2 に示すように、nvSRAM と F-RAM は、ピン 3 を除いてすべての I/O ピンが一致します。ピン 3 は、SPI F-RAM で書き込み保護（WP）ピンで、一方 CY14xxxxQ2x/CY14xxxxQ2xA パッケージの SPI nvSRAM では V_{CAP} ピンです。CY14xxxxQ1x/CY14xxxxQ1xA パッケージの SPI nvSRAM のピン配置は 8 ピン パッケージの SPI F-RAM のピン配置と同一です。

表 2. ピンの比較

ピン番号	nvSRAM ピン (CY14xxxxQ1x/ CY14xxxxQ1xA)	nvSRAM ピン (CY14xxxxQ2x/ CY14xxxxQ2xA)	F-RAM ピン (FM25xxxx)	ピンの説明
1	\overline{CS}	\overline{CS}	\overline{CS}	チップ セレクト: LOW にプルダウンされた時に、デバイスを有効化。このピンを HIGH に駆動すると、デバイスが低消費電力スタンバイ モードに入る
2	SO	SO	SO	シリアル出力: SPI 経由のデータの出力ピン
3	\overline{WP}	V_{CAP}	\overline{WP}	書き込み保護: SPI にハードウェア書き込み保護を実装 AutoStore コンデンサ: 電力喪失時に nvSRAM に電源を供給し、SRAM から不揮発性素子にデータを格納する。AutoStore が必要でない場合は、 V_{CAP} ピンを NC（未接続）の状態にしなければならない。これは絶対にグランドに接続しないでください
4	V_{SS}	V_{SS}	V_{SS}	グランド
5	SI	SI	SI	シリアル入力: すべての SPI 命令とデータの入力ピン
6	SCK	SCK	SCK	シリアル クロック: SPI クロック周波数 (f_{SCK}) の最大値までの速度で動作。シリアル入力はクロックの立ち上がりエッジでラッチされる。シリアル出力はクロックの立ち下がりエッジで駆動される
7	\overline{HOLD}	\overline{HOLD}	\overline{HOLD}	HOLD ピン: シリアル動作を一時停止
8	V_{CC}	V_{CC}	V_{DD}	電源供給

2.2 パッケージの互換性

本セクションでは、置き換える際の SPI nvSRAM と SPI F-RAM パッケージの互換性について説明します。表 3 に、SPI nvSRAM と SPI F-RAM のパッケージ、パッケージの寸法および応用性を示します。

表 3. パッケージの比較

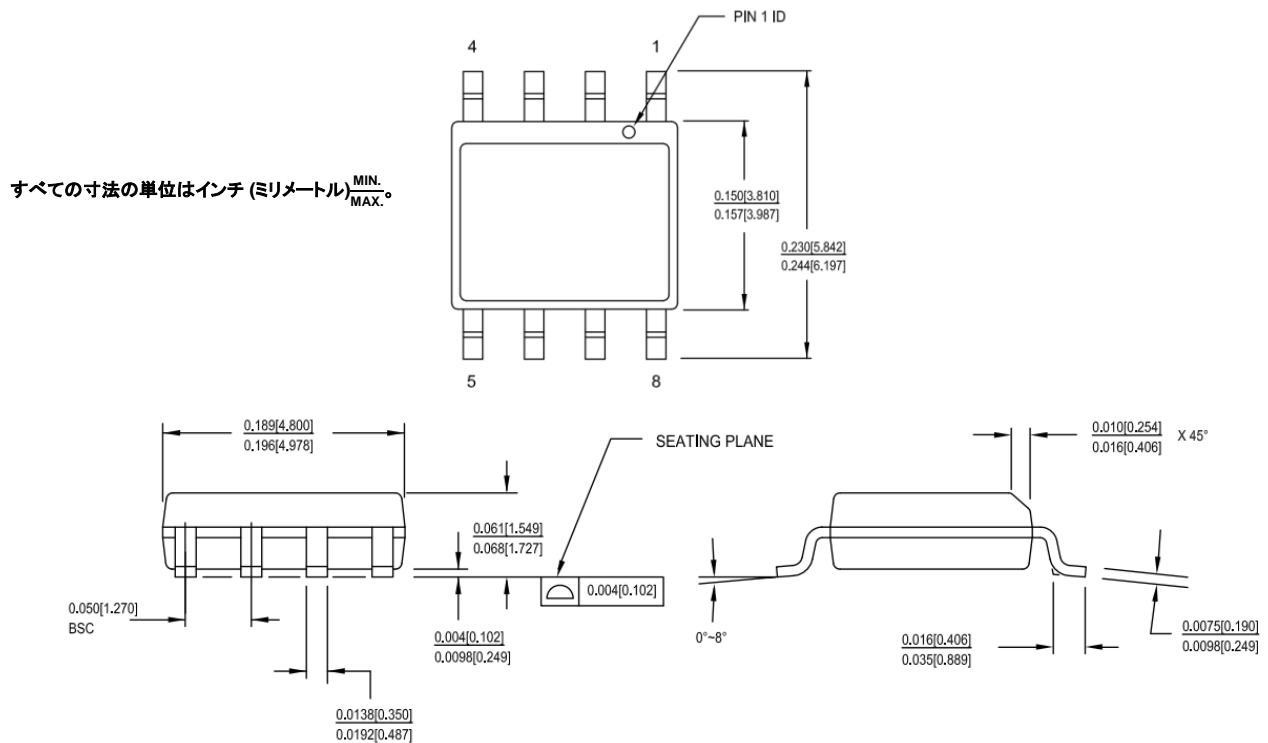
パッケージ、仕様番号	長さ (mm)	幅 (mm)	高さ (mm)	ピッチ (mm)	エクスポーズドパッド (mm)	SPI nvSRAM	SPI F-RAM
8 ピン SOIC、51-85066	4.89 ± 0.09	6.02 ± 0.18	1.64 ± 0.09	1.27	該当なし	√	√

パッケージ、仕様番号	長さ (mm)	幅 (mm)	高さ (mm)	ピッチ (mm)	エクスポーズドパッド (mm)	SPI nvSRAM	SPI F-RAM
8ピン DFN、001-85260	4.5 ± 0.10	6.0 ± 0.10	0.75 ± 0.05	0.95	L = 3.6 ± 0.10 W = 2.6 ± 0.10	該当なし	√
8ピン DFN、001-85579	5.0 ± 0.10	6.0 ± 0.10	0.75 ± 0.05	1.27	L = 4.0 ± 0.10 W = 2.3 ± 0.10	該当なし	√
8ピン DFN、001-50671	5.0 ± 0.10	6.0 ± 0.10	0.75 ± 0.05	1.27	L = 4.0 ± 0.10 W = 3.0 ± 0.10	√	該当なし

2.2.1 8ピン SOIC パッケージ

すべての SPI nvSRAM の 8ピン SOIC パッケージの寸法 (図 1 を参照) は SPI F-RAM の 8ピン パッケージの寸法と同一です。そのため、SPI nvSRAM から SPI F-RAM への置き換えは、プリント基板レイアウト上のパッケージのフットプリント変更を必要としません。

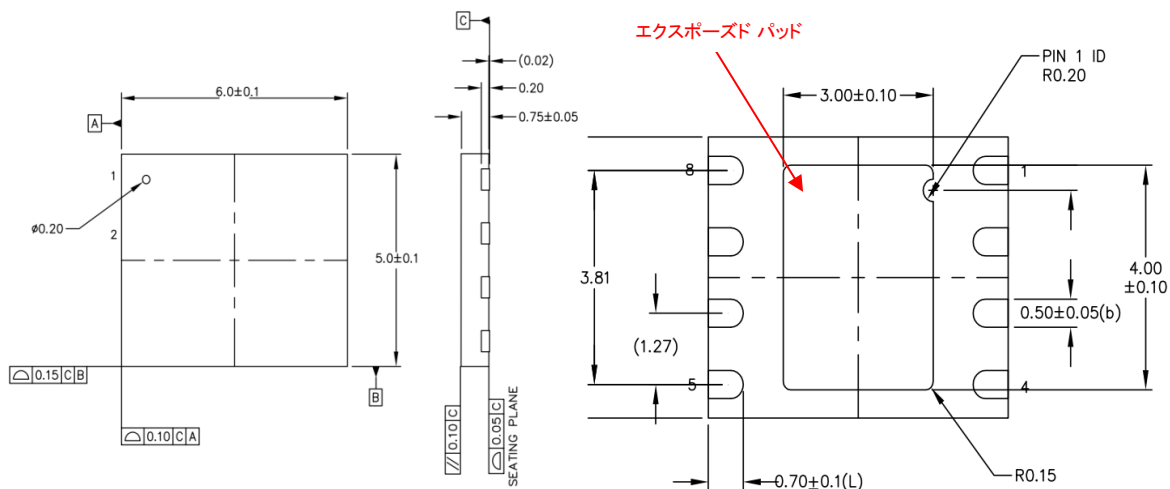
図 1. 8ピン SOIC (150Mil) パッケージ図、51-85066



2.2.2 8ピン DFN パッケージ

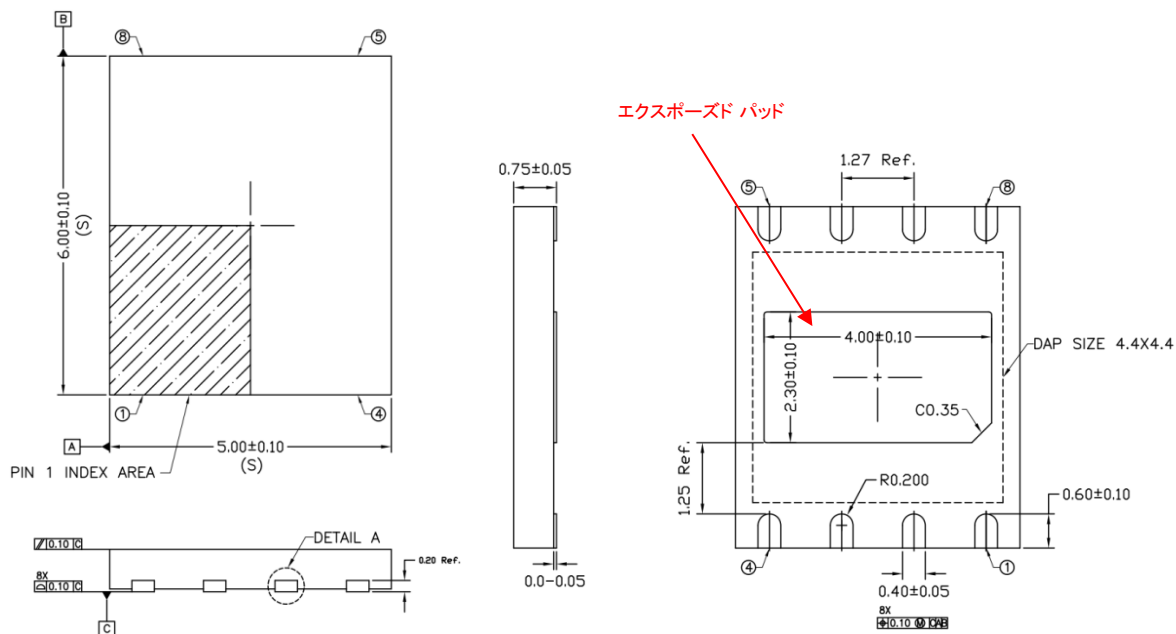
SPI nvSRAM の 8ピン DFN パッケージ (図 2 を参照) と SPI F-RAM の 8ピン DFN パッケージ (図 3 と図 4 を参照) の寸法は、すべての容量オプションに対して同一ということではありません。そのため、SPI nvSRAM を SPI F-RAM に置き換える際、プリント基板レイアウトのパッケージ フットプリントの変更を必要とする場合があります。SPI nvSRAM と推奨する置き換えの SPI F-RAM 製品間の DFN パッケージ フットプリントの違いについては、表 3 をご参照ください。

図 2. SPI nvSRAM 8 ピン DFN (5 × 6 × 0.85mm) パッケージ図、001-50671



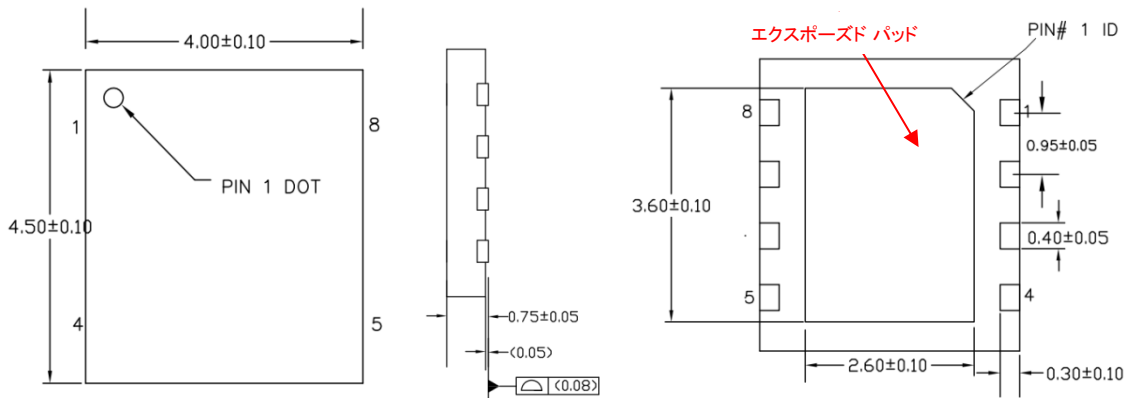
すべての寸法の単位はミリメートル。

図 3. SPI F-RAM の 8 ピン DFN (5 × 6 × 0.75mm) パッケージ図、001-85579



すべての寸法の単位はミリメートル。

図 4. F-RAM の 8 ピン DFN (4.0 × 4.5 × 0.8mm) パッケージ図、001-85260



すべての寸法の単位はミリメートル。

注: SPI F-RAM のエクスポーズド パッドはダイに接続されないため、開放のままにする必要があります。置き換える際に、SPI F-RAM DFN パッケージのエクスポーズド パッドはプリント基板にはんだづけされていないことをご確認ください。はんだづけすると、SPI F-RAM ダイが過度の熱にさらされ、ビット不良やマージンの損失を引き起こす可能性があります。

2.3 コマンド (オペコード) の互換性

表 4 に、SPI nvSRAM と SPI F-RAM オペコードの比較を示します。

表 4. コマンド (オペコード) の互換性

コマンド	オペコード (HEX)	コマンドの説明	SPI nvSRAM	SPI F-RAM	コメント
WREN	06h	書き込みイネーブルラッチのセット	√	√	SPI nvSRAM と SPI F-RAM 間の同一機能
WRDI	04h	書き込みイネーブルラッチのリセット	√	√	
RDSR	05h	ステータスレジスタの読み出し	√	√	
WRSR	01h	ステータスレジスタの書き込み	√	√	
READ	03h	メモリデータの読み出し	√	√	
WRITE	02h	メモリデータの書き込み	√	√	
FSTRD	0Bh	メモリデータの高速読み出し	√	√	すべての 128Kb 以上容量の F-RAM でサポート SPI nvSRAM CY14xxxxQxA のリビジョン「A」シリコンでサポート (SPI アクセス速度が 40MHz 以上)

コマンド	オペコード (HEX)	コマンドの説明	SPI nvSRAM	SPI F-RAM	コメント
SLEEP	B9h	スリープ モードへの移行	√	√	すべての 128Kb 以上容量の F-RAM でサポート SPI nvSRAM CY14xxxxQxA のリビジョン「A」シリコンでサポート SPI nvSRAM と SPI F-RAM の SLEEP コマンドの違いの詳細については、 スリープ モード (SLEEP) コマンド セクションをご参照ください
RDID	9Fh	デバイス ID の読み出し	√	√	すべての 128Kb 以上容量の F-RAM でサポート SPI nvSRAM CY14xxxxQxA のリビジョン「A」シリコンでサポート SPI nvSRAM と SPI F-RAM の RDID コマンドの違いの詳細については、 デバイス ID 読み出し (RDID) コマンド セクションをご参照ください
RDSN/ SNR	C3h	シリアル番号の読み出し	√	√	固有のシリアル番号の機能がある F-RAM (FM25VN10) のみでサポート SPI nvSRAM CY14xxxxQxA のリビジョン「A」シリコンでサポート SPI nvSRAM と SPI F-RAM の RDSN コマンドの違いの詳細については、 シリアル番号読み出し (RDSN、SNR) コマンド セクションをご参照ください
WRSN	C2h	書き込みシリアル番号	√	X	SPI nvSRAM CY14xxxxQxA のリビジョン「A」シリコンでサポート。SPI F-RAM でサポートされていない SPI nvSRAM でシリアル番号書き込み (WRSN) 機能を使用するアプリケーションは SPI F-RAM に置き換えられない メイン メモリ アレイに 8 バイトのメモリ空間を予約することにより、シリアル番号書き込みを実行可能。しかし、SPI nvSRAM の場合と違って、ステータス レジスタの SNL ビットをセットしてシリアル番号を読み出し専用にするのではなく、この予約した空間を「読み出し専用」にすることはできない
STORE	3CH	ソフトウェア STORE	√	X	これらは SPI nvSRAM 特有のコマンド。これらは SPI F-RAM に対して未定義オペコードとなり、実行時に無視される SPI F-RAM に置き換える際、これらのコマンドおよびその使用の注意事項の詳細については、 nvSRAM の特別な機能 セクションをご参照ください
RECALL	60h	ソフトウェア RECALL	√	X	
ASENB	59h	AutoStore イネーブル	√	X	
ASDISB	19H	AutoStore ディスエーブル	√	X	
FAST_RDSR	09h	ステータス レジスタの高速読み出し	√	X	SPI nvSRAM CY14xxxxQxA のリビジョン「A」シリコンでサポート (SPI アクセス速度が 40MHz 以上) これらは SPI F-RAM に対して未定義オペコードとなり、実行時に無視される
FAST_RDID	99H	デバイス ID の高速読み出し	√	X	
FAST_RDSN	C9h	シリアル番号の高速読み出し	√	X	

2.4 ステータス レジスタの互換性

SPI nvSRAM および SPI F-RAM のステータス レジスタのアクセスは同一です。しかし、いくつかの「ドント ケア」ビットは SPI nvSRAM では書き込み可能ですが、それらは SPI F-RAM では読み出し専用ビットです。表 5 に、2 つの製品のステータス レジスタビットの定義およびそれらの互換性を示します。

表 5. ステータス レジスタ比較

ステータス レジスタ	SPI nvSRAM	SPI F-RAM	コメント
Bit0	RDY#	ドント ケア	読み出し専用ビットは、デバイスがメモリ アクセスの実行に対してレディ状態であることを示す。STORE またはソフトウェア RECALL サイクルの進行中、このビットはデバイスによって「1」に設定される このビットは SPI F-RAM でドント ケア ビット
Bit1	WEN	WEL	SPI nvSRAM と SPI F-RAM で同一動作
Bit 2	BP0	BP0	
Bit3	BP1	BP1	
Bit4	ドント ケア	ドント ケア	SPI nvSRAM (リビジョン「A」シリコン) と SPI F-RAM で同一動作。これらのビットは読み出し専用ビットであり、読み出す時に常に「0」を返す。
Bit5	ドント ケア	ドント ケア	ビットは書き込み可能で SPI nvSRAM の最初のリビジョン (CY14xxxQx) で揮発性である。電源投入時、ビットは「0」に書き込まれる
Bit6	SNL	ドント ケア	SPI nvSRAM CY14xxxQxA のリビジョン「A」シリコンで特別な WRSN コマンドを使用して書き込まれたシリアル番号をロックするために、「1」にセット このビットは書き込み可能で、SPI nvSRAM の最初のリビジョン (CY14xxxQx) で揮発性である。電源投入時、このビットは「0」に書き込まれる このビットは 256Kb SPI F-RAM で読み出し専用ビットで、読み出す時に常に「0」を返す。512KB 以上の容量の SPI F-RAM は読み出す時に「1」を返す
ビット 7	WPEN	WPEN	SPI nvSRAM と SPI F-RAM で同一動作

注: SPI F-RAM でビット 4~6 はドント ケアビットです。SPI nvSRAM から SPI F-RAM に置き換える際、この 3 ビットのデフォルト値を無視することが可能です。

2.5 デバイス仕様の互換性

表 6、表 7 および表 8 に、2 つの製品のすべての仕様の相違点を示します。いくつかのパラメーターは SPI nvSRAM から SPI F-RAM に置き換える前にシステム レベルの分析を保証します。これらは、出力負荷、起動時間および電源電圧（電源投入および電源切断）を含みます。図 5 および図 6 に、SPI nvSRAM と SPI F-RAM のパワー サイクル タイミングをそれぞれ示します。

表 6. DC パラメーター比較

パラメーター	説明	SPI nvSRAM	SPI F-RAM	コメント
V_{DD}	電源電圧	2.7V~3.6V 4.5V~5.5V	2.0V~3.60V 2.7V~3.65V 4.5V~5.5V	SPI F-RAM の動作範囲は SPI nvSRAM より広い。そのため、SPI nvSRAM から SPI F-RAM への置き換えは電源電圧の変更を必要としない
V_{IH}	入力 HIGH 電圧	2.0V~ $V_{CC} + 0.5 V$	$0.7 \times V_{DD} \sim$ $V_{DD} + 0.3V$	SPI F-RAM の V_{IH} (Min) は CMOS 論理レベルに従い、入力電源電圧 (V_{DD}) に比例。SPI nvSRAM の V_{IH} (Min) は最小 2.0V の固定レベルである。そのため、SPI F-RAM に置き換える際は、 V_{IH} (Min) の互換性の評価が必要 SPI F-RAM の V_{IH} (Max) は $V_{DD} + 0.3V$ であるが、SPI nvSRAM では $V_{CC} + 0.5V$ である。これは、SPI F-RAM 入力ピンでのオーバーシュート電圧を制限し、置き換える時には調整を必要とする
V_{IL}	入力 LOW 電圧	-0.5V~0.8V	-0.3V~0.3 x V_{DD}	SPI F-RAM の V_{IL} (Max) は CMOS 論理レベルに従い、入力電源電圧 (V_{DD}) に比例。SPI nvSRAM の V_{IL} (Max) は最大 0.8V で固定レベルである。そのため、SPI F-RAM に置き換える際は、 V_{IL} (Max) の互換性の評価が必要 V_{IL} (Min) は SPI F-RAM では -0.3V であるが、SPI nvSRAM では -0.5V である。これは、SPI F-RAM 入力ピンでのアンダーシュート電圧を制限し、置き換える時には調整が必要
V_{OH}	出力 HIGH 電圧	CY14xxxxQ1/ CY14xxxxQ2: 2.0V (Min) $I_{OUT} = -2mA$ CY14xxxxQ1A/ CY14xxxxQ2A: 2.4V (Min) $V_{CC} = 3V$ (Typ) の場合 $I_{OUT} = -2mA$ $V_{CC} - 0.4V$ (Min) $V_{CC} = 5V$ (Typ) の場合 $I_{OUT} = -2mA$	2.4V (Min) $I_{OH} = -1mA$ $V_{DD} - 0.8V$ (Min) $I_{OH} = -2mA$ $V_{DD} - 0.2V$ (Min) $I_{OH} = -100\mu A$	一般的なシステム コンフィギュレーションで SPI nvSRAM から SPI F-RAM に置き換えるとき、変更は不要 ただし、システム バスの負荷が高い場合には、 V_{OH} が入力の論理レベルの範囲内にあることを確認する必要がある
V_{OL}	出力 LOW 電圧	0.4V (Max) $I_{OUT} = 4.0mA$	0.4V (Max) $I_{OL} = +2mA$ 0.2V (Max) $I_{OL} = +150\mu A$	一般的なシステム コンフィギュレーションで SPI nvSRAM から SPI F-RAM に置き換えるとき、変更は不要 ただし、システム バスの負荷が高い場合には、 V_{OL} が入力の論理レベルの範囲内にあることを確認する必要がある

パラメーター	説明	SPI nvSRAM	SPI F-RAM	コメント
$V_{V_{CAP}}$	ストレージコンデンサ	42 μ F~180 μ F	該当なし	これは AutoStore 動作の nvSRAM 特有のピン。このピン／機能および関連するパラメーターは、SPI F-RAM に適用できない
$V_{V_{CAP}}$	デバイスで V_{CAP} ピン上に駆動された最大電圧	3V (Typ) の場合の V_{CC} (Max) 5V (Typ) の場合の $V_{CC} - 0.5V$ (Max)	該当なし	

注: 表 6 に示されない他のすべてのパラメーター (電流パラメーターを除く) は同等です。F-RAM はエネルギー効率が高い不揮発性メモリ技術であるため、SPI F-RAM のすべての DC 電流仕様は SPI nvSRAM より良いです。

表 7. AC パラメーター比較

パラメーターの説明	SPI nvSRAM			SPI F-RAM			単位	コメント
	パラメーター	Min	Max	パラメーター	Min	Max		
クロック周波数、SCK	f_{SCK}		40	f_{SCK}		40	MHz	同一
クロック HIGH 時間	t_{CH}	11		t_{CH}	11		ns	
クロック LOW 時間	t_{CL}	11		t_{CL}	11		ns	
チップ セレクトのセットアップ時間	t_{CSS}	10		t_{CSU}	10		ns	
チップ セレクト ホールド時間	t_{CSH}	10		t_{CH}	10		ns	
出力ディセーブル時間	t_{HZCS}		20	t_{OD}		12	ns	SPI F-RAM の出力は SPI nvSRAM の出力よりも速くディセーブルになる。SPI F-RAM に置き換えるとき、影響はない
出力データ有効時間	t_{CO}		9	t_{ODV}		9	ns	同一
出力ホールド時間	t_{OH}	0		t_{OH}	0		ns	同一
\overline{CS} HIGH 時間	t_{CS}	20		t_D	40		ns	SPI F-RAM ではこの時間がより長い。SPI F-RAM に置き換えるとき、このパラメーターを評価し、それに応じて調整する必要がある
立ち上がり時間におけるデータ	未指定			t_R		50	ns	SPI nvSRAM ではこのパラメーターが指定されない。SPI F-RAM に置き換えるとき、このパラメーターを評価し、それに応じて調整する必要がある
データ入力 立ち下がり時間				t_F		50	ns	
データ セットアップ時間	t_{SD}	5		t_{SU}	5		ns	同一
データ ホールド時間	t_{HD}	5		t_H	5		ns	同一
HOLD セットアップ時間	t_{SH}	5		t_{HS}	10		ns	SPI F-RAM ではこの時間がより長い。SPI F-RAM に置き換えるとき、このパ
\overline{HOLD} 時間	t_{HH}	5		t_{HH}	10		ns	

パラメーターの説明	SPI nvSRAM			SPI F-RAM			単位	コメント
	パラメーター	Min	Max	パラメーター	Min	Max		
HOLD LOW から HI-Z まで	t_{HHZ}		15	t_{HZ}		20	ns	ラメーターを評価し、それに応じて調整する必要がある
HOLD HIGH からデータ アクティブまで	t_{HLZ}		15	t_{LZ}		20	ns	

表 8. 電力パラメーター比較

パラメーターの説明	SPI nvSRAM			SPI F-RAM			単位	コメント
	パラメーター	Min	Max	パラメーター	Min	Max		
電源投入 RECALL 期間	t_{FA}		20	t_{PU}		1	ms	SPI F-RAM に置き換えるとき、影響はない。システムは、性能を向上させるためにファームウェアを最適化することが可能
STORE サイクル期間	t_{STORE}		8				ms	これらは nvSRAM 特有のパラメーターで、SPI F-RAM に適用できない
SRAM 書き込みサイクルを完了するのに許容される時間	t_{DELAY}		25				ms	
低電圧トリガ レベル	V_{SWITCH} (3V)		2.65				V	SPI F-RAM に置き換えるとき、影響はない。システムは、性能を向上させるためにファームウェアを最適化することが可能
	V_{SWITCH} (5V)		4.4				V	
V_{CC} 立ち上がり時間	t_{VCCRIS}	150		未指定			μs	この仕様は、間接的に SPI F-RAM t_{VR} 仕様に関連
V_{DD} 電源投入時ランプレート	未指定			t_{VR}		50	$\mu s/V$	SPI nvSRAM は V_{CC} ランプレートに制限を設けない
V_{DD} 電源切断時ランプレート				t_{VF}		100	$\mu s/V$	SPI F-RAM に置き換える際、SPI F-RAM V_{DD} 電源ランプレートは、指定された制限の範囲内であることを確認する必要がある
最後のアクセス ($\overline{CS}HIGH$) から電源切断 (V_{DD} (Min)) までの時間				t_{PD}		0	$\mu s/V$	SPI F-RAM に置き換えるとき、影響はない
nvSRAM が SLEEP モードからウェイクアップする時間	t_{WAKE}		20	t_{REC} (t_{RDP})		0.45	ms	SPI F-RAM に置き換えるとき、影響はない。システムは、性能を向上させるためにファームウェアを最適化することが可能
SLEEP 命令が発行されてからスリープ モードに入るまでの時間	t_{SLEEP}		8	該当なし			ms	SPI F-RAM は、 \overline{CS} SLEEP コマンドが入力した後に LOW から HIGH にトグルすると、直ぐにスリープ モードに入る
$\overline{CS}HIGH$ になってからスタンバイ モードに入るまでの時間	t_{SB}		100	未指定			μs	SPI F-RAM に置き換えるとき、影響はない

図 5. SPI nvSRAM パワー サイクル タイミング

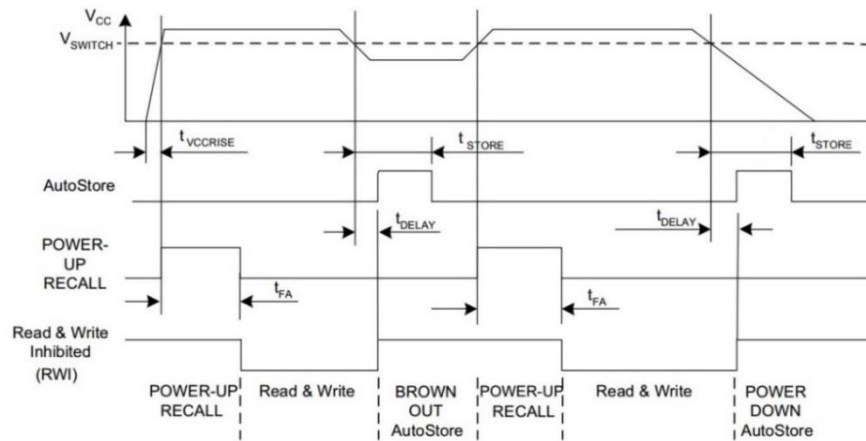
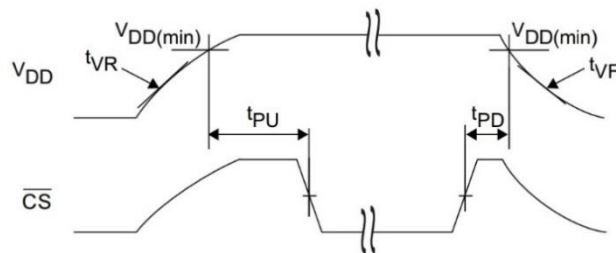


図 6. SPI F-RAM パワー サイクル タイミング



3 ハードウェアの互換性

図 7 と図 8 に示すように、SPI nvSRAM は 8 ピン SOIC および 8 ピン DFN パッケージ用に 2 つのピン コンフィギュレーションをサポートします。

3.1 WPを持つ SPI nvSRAM (CY14xxxxQ1 と CY14xxxxQ1A) ピン レイアウト

図 7 に示す 2 つの SPI nvSRAM パッケージのピン レイアウトは SPI F-RAM のピン レイアウトと同一です。図 9 に示される SPI F-RAM のピン レイアウトは SPI nvSRAM から SPI F-RAM に置き換えるとき、ピンフォーピンでドロップイン代替えできます。

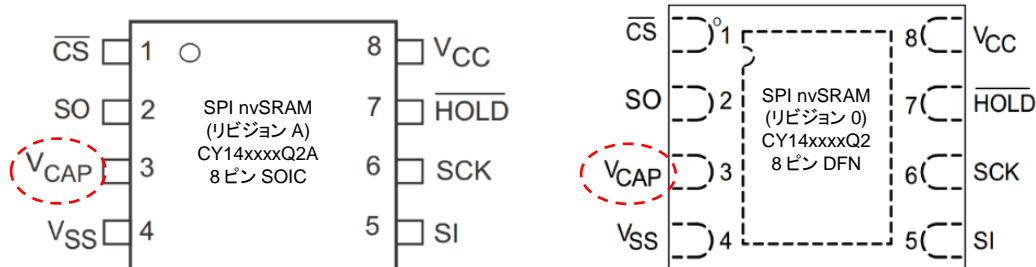
図 7. WPを持つ SPI nvSRAM (CY14xxxxQ1 と CY14xxxxQ1A)



3.2 V_{CAP} (AutoStore) を持つ SPI nvSRAM (CY14xxxxQ2 と CY14xxxxQ2A) ピンレイアウト

図 8 に示す 2 つの SPI nvSRAM パッケージのピン レイアウトは (V_{CAP} ピンを除いて)、SPI F-RAM のピン レイアウトと同一です。SPI F-RAM ピン レイアウトは図 9 に示されます。

図 8. AutoStore を持つ SPI nvSRAM (CY14xxxxQ1 および CY14xxxxQ1A)



SPI nvSRAM から SPI F-RAM に置き換えるとき、(V_{CAP} ピンを除いて) ピンフォーピンでドロップインで代替できます。SPI nvSRAM パッケージの V_{CAP} ピンは SPI F-RAM ではハードウェア書き込み保護 (WP) ピンです。WP ピンは入力ピンであり、内部でバイアスされないため、プリント基板に接続されない時、開放のままです。同じフットプリントで SPI F-RAM に置き換えるとき、正常な動作のために WP ピンが適切にバイアスされることを確認する必要があります。WP がロジック HIGH にバイアスされる場合は、ステータス レジスタへの書き込みを有効にします。WP ピンがロジック LOW にバイアスされる場合は、ステータス レジスタの WPEN ビットも「1」にセットされると、ステータス レジスタへの書き込みを無効にします (書き込み保護)。

3.3 SPI F-RAM ピン レイアウト

図 9 に示すように、SPI F-RAM は 8 ピン SOIC および 8 ピン DFN の両方のパッケージ用に 1 つのピン配置オプションだけを提供します。

図 9. SPI F-RAM ピン レイアウト



SPI F-RAM の 8 ピン SOIC パッケージのフットプリントは SPI nvSRAM のフットプリントと同一です。そのため、SPI F-RAM に置き換える際、プリント基板レイアウトのパッケージフットプリントの変更を要しません。

パッケージの互換性節で説明したように、SPI F-RAM の 8 ピン DFN パッケージの寸法は SPI nvSRAM の 8 ピン DFN パッケージの寸法と異なることがあります。そのため、SPI nvSRAM 8 ピン DFN から SPI F-RAM 8 ピン DFN に置き換えることは常にドロップイン置き換えというわけではなく、パッケージの寸法が異なる場合にはプリント基板レイアウトの変更が必要です。

注: V_{CAP} オプションを持つ SPI nvSRAM の置き換えには、ハードウェア回路図およびレイアウトを変更する必要があります。それはコントローラ I/O を接続して SPI F-RAM の WP ピンを制御するか、または WP の外部プルアップを接続してピンを HIGH に維持して書き込み保護 (使用されない場合) を無効にするためです。

4 ファームウェアの互換性

SPI nvSRAM アクセス用の SPI ホスト コントローラー ファームウェアは、nvSRAM の特別な機能を除き、SPI F-RAM の場合と同様に機能します。AutoStore、AutoStore イネーブル、AutoStore ディスエーブル、ソフトウェア STORE やソフトウェア RECALL などの nvSRAM の特別な機能は SPI F-RAM に適用不可です。nvSRAM では、データはまず SRAM に書き込まれ、そのあと、AutoStore またはソフトウェア STORE の処理中に不揮発性セルに転送されます。F-RAM では、データは瞬時に不揮発性になるため、これらの機能は無関係です。

4.1 スリープ モード (SLEEP) コマンド

小容量の SPI F-RAM (64KB 以下) で、スタンバイ電流は SPI nvSRAM のスリープ モード電流 (SPI のスリープ モード電流 (I_{ZZ})) に等しいか、またはより低いです。そのため、小容量の SPI F-RAM デバイスでスリープ モードは提供されません。スリープ モードは容量が 128KB 以上の SPI F-RAM で提供され、スリープ モード (SLEEP) コマンドの実行は SPI nvSRAM の SLEEP コマンドの場合と同様です。しかし、図 10 と図 11 に示すように、スリープ モードへの移行時間およびウェイクアップ時間は二つのデバイスの間に違いがあります。

図 10. SPI nvSRAM SLEEP コマンド

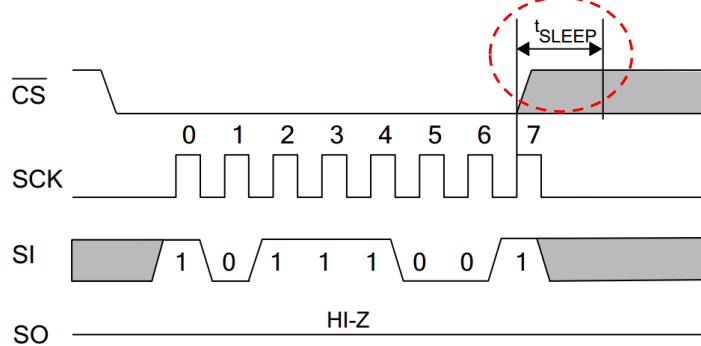
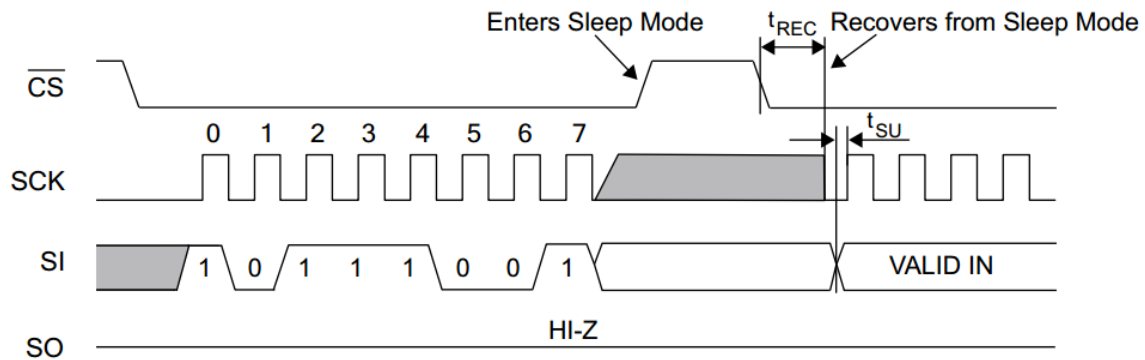


図 11. SPI F-RAM SLEEP コマンド



注:

- SPI nvSRAM では、SLEEP コマンドが入力した後スリープ モードに移行するのに、約 8ms ($t_{SLEEP, Max}$) かかります。SPI F-RAM はCS立ち上がりエッジでスリープ モードに移行します。SPI F-RAM では 8ms の t_{SLEEP} 待機時間が必要ではありません。これは SPI nvSRAM から SPI F-RAM に置き換える際の改善点となります。
- SPI nvSRAM ではCSが LOW にトグルした後スリープ モードからウェイクアップするために約 20ms ($t_{WAKE, Max}$) かかります。SPI F-RAM はCSが LOW にトグルした後、スリープ モードからウェイクアップするために約 450μs ($t_{REC, Max}$) かかります。SPI F-RAM のウェイクアップ性能は SPI nvSRAM より優れ、これは SPI nvSRAM から SPI F-RAM に置き換える際の改善点となります。

4.2 デバイス ID 読み出し (RDID) コマンド

デバイス ID の読み出し機能は容量が 64Kb 以下の SPI F-RAM で利用不可です。これらのデバイスは、他のすべてのサポートしない SPI コマンドのようにデバイス ID 読み出し (RDID) コマンドを無視します。容量が 128Kb 以上の SPI F-RAM は SPI nvSRAM と同様にデバイス ID 読み出しコマンドをサポートします。しかし、二つのデバイス間で RDID 出力は異なります。SPI nvSRAM は 4 バイトの ID を返しますが、SPI F-RAM は 9 バイトの ID を返します。SPI nvSRAM から SPI F-RAM に置き換える際、ファームウェアは SPI F-RAM から 9 バイト ID を読み出すために更新される必要があります。詳細については、[図 12](#) および [図 13](#) をご参照ください。

図 12. SPI nvSRAM でのデバイス ID の読み出し

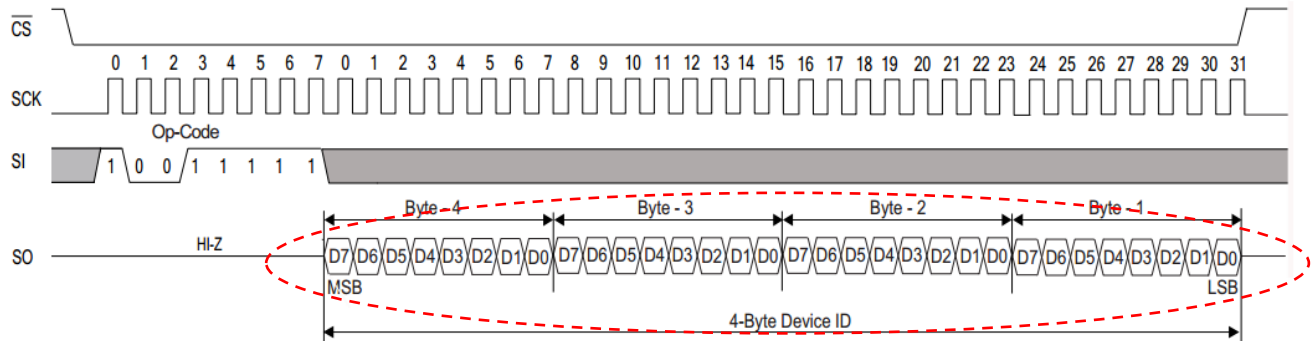
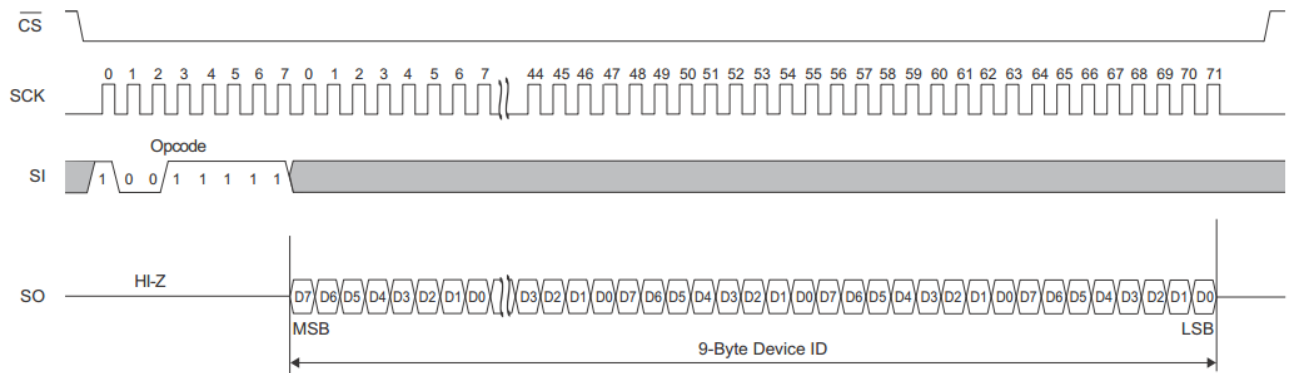


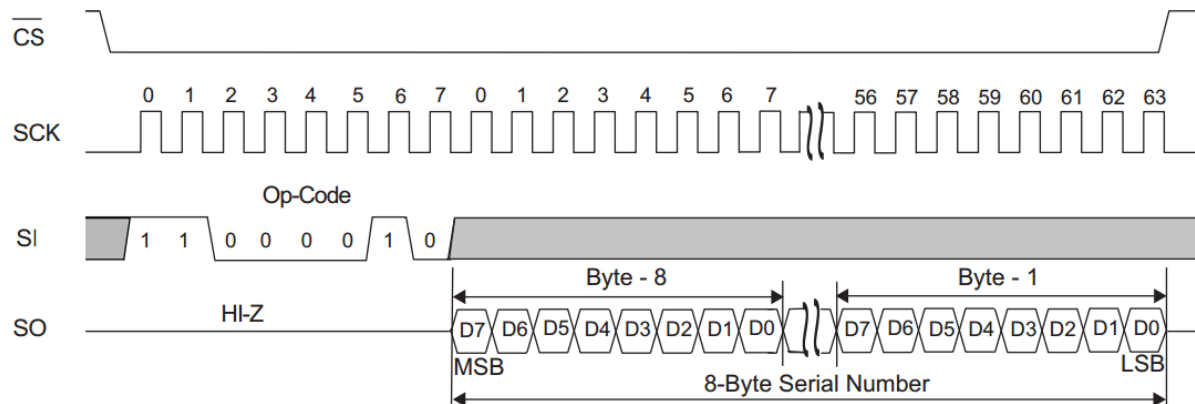
図 13. SPI F-RAM でのデバイス ID の読み出し



4.3 シリアル番号読み出し (RDSN、SNR) コマンド

シリアル番号の読み出し (SNR) 機能は 1Mb、3V SPI F-RAM (FM25VN10) にのみあります。その他の F-RAM は、他のすべてのサポートしない SPI コマンドのように、SNR 読み出しコマンドを無視します。nvSRAM のシリアル番号はシリアル番号書き込み (WRSN) コマンドでユーザーが書き込み可能ですが、SPI F-RAM では、工場出荷時プログラム済みの読み出し専用番号です。[図 14](#) に示すように、両方のデバイスの間でシリアル番号を読み出す命令は同一です。SPI nvSRAM から SPI F-RAM に置き換える際、ファームウェアの変更を必要としません。

図 14. シリアル番号読み出し (SPI nvSRAM および SPI F-RAM)



4.4 nvSRAM の特別な機能

SPI nvSRAM 用のファームウェアは AutoStore、ソフトウェア STORE、ソフトウェア RECALL、AutoStore イネーブルや AutoStore ディスエーブルなどの nvSRAM 特有の機能により追加の論理を含むことがあります。SPI F-RAM に置き換える際、この論理を除去できます。

4.4.1 AutoStore

AutoStore は、パワーダウン時に SRAM データを SONOS セルに自動的に格納する nvSRAM 独自の機能です。この STORE 処理は外付けコンデンサ (V_{CAP}) を使用して、デバイスが電源切断時に不揮発性メモリへ安全にデータを保存できるようにします。SPI F-RAM に置き換える際、 V_{CAP} ピンのコンデンサを SPI F-RAM の \overline{WP} ピンに置き換えられます。SPI F-RAM に置き換える際、ファームウェアの更新を必要としません。

4.4.2 ソフトウェア STORE

ソフトウェア STORE は、特別な SPI 命令を通じて STORE 動作をトリガーする nvSRAM 独自の機能です。不揮発性 STORE 動作は、STORE 命令を実行することによって開始されます。この機能は nvSRAM AutoStore が特別な ASDISB コマンドにより無効化された場合に使用され、システムは要求に応じてソフトウェア STORE コマンドを使用して SRAM データを不揮発性メモリに保存します。この nvSRAM の特別な機能を使用するシステムは、SPI F-RAM に置き換えられません。しかし、大多数のアプリケーションはデータ ロギングのために nvSRAM AutoStore 機能を使用します。

4.4.3 ソフトウェア RECALL

ソフトウェア RECALL は、RECALL 動作を開始して不揮発性メモリの内容を SRAM に復元できる nvSRAM 独自の機能です。これは、RECALL 命令を発行することによって実行されます。この機能はソフト エラーが発生する可能性が高いアプリケーションで使用され、システムは RECALL 命令を使用して、影響を受けた SRAM コンテンツに正しいデータを上書きします。SPI F-RAM のソフト エラー率 (SER) の性能は SPI nvSRAM のそれより優れているため、SPI F-RAM に置き換えるとき、ファームウェアを変更しなくても同様な SER 性能を得ることができます。SPI F-RAM はソフトウェア RECALL コマンドを無視します。

4.4.4 AutoStore イネーブルおよび AutoStore ディスエーブル

AutoStore イネーブル (ASENB) と AutoStore ディスエーブル (ASDISB) は SPI nvSRAM の AutoStore 動作を有効化および無効化する SPI コマンドです。SPI F-RAM は AutoStore 機能をサポートしないため、この 2 つのコマンドは SPI F-RAM に対してドント ケア コマンドになり、無視されます。SPI nvSRAM から SPI F-RAM に置き換える際、この 2 つの機能に対してはファームウェア変更を必要としません。

5 まとめ

本アプリケーション ノートでは、SPI nvSRAM から SPI F-RAM デバイスへの置き換えオプションについて説明しました。置き換える際、パッケージ パラメーター、機能、オペコード、および電氣的パラメーターなど二つのデバイスの間のいくつかの相違点を考慮する必要があります。指定された SPI nvSRAM デバイスを使用する大多数のデザインではハードウェアおよびソフトウェアの少しの変更で SPI F-RAM に置き換えることができます。

改訂履歴

文書名: AN202493- SPI nvSRAM から SPI F-RAM™ への置き換え

文書番号: 002-11744

版	ECN	変更者	発行日	変更内容
**	5211768	HZEN	04/11/2016	これは英語版 002-02493 Rev. **を翻訳した日本語版 002-11744 Rev. **です。

ワールドワイド販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

車載用	cypress.com/go/automotive
クロック & バッファ	cypress.com/go/clocks
インターフェース	cypress.com/go/interface
照明 & 電源管理	cypress.com/go/powerpsoc
メモリ	cypress.com/go/memory
PSoC	cypress.com/go/psoc
タッチ センシング	cypress.com/go/touch
USB コントローラー	cypress.com/go/usb
ワイヤレス/RF	cypress.com/go/wireless

PSoC®ソリューション

psoc.cypress.com/solutions

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

[コミュニティ](#) | [フォーラム](#) | [ブログ](#) | [ビデオ](#) | [トレーニング](#)

テクニカルサポート

cypress.com/go/support

PSoC はサイプレス セミコンダクタ社の登録商標であり、F-RAM は同社の商標です。本書で言及するその他のすべての商標または登録商標は各社の所有物です。



Cypress Semiconductor Phone : 408-943-2600
198 Champion Court Fax : 408-943-4730
San Jose, CA 95134-1709 Website : www.cypress.com

© Cypress Semiconductor Corporation, 2015 - 2016. 本文書に記載される情報は予告なく変更される場合があります。Cypress Semiconductor Corporation (サイプレス セミコンダクタ社) は、サイプレス製品に組み込まれた回路以外のいかなる回路を使用することに対して一切の責任を負いません。サイプレス セミコンダクタ社は、特許またはその他の権利に基づくライセンスを譲渡することも、含意することはありません。サイプレス製品は、サイプレスとの書面による合意に基づくものでない限り、医療、生命維持、救命、重要な管理、または安全の用途のために使用することを保証するものではなく、また使用することを意図したものでもありません。さらにサイプレスは、誤作動や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

このソースコード (ソフトウェアおよび/またはファームウェア) はサイプレス セミコンダクタ社 (以下「サイプレス」) が所有し、全世界の特許権保護 (米国およびその他の国)、米国の著作権法ならびに国際協定の条項により保護され、かつそれらに従います。サイプレスが本書面によりライセンシーに付与するライセンスは、個人的、非独占的かつ譲渡不能のライセンスであり、適用される契約で指定されたサイプレスの集積回路と併用されるライセンシーの製品のみをサポートするカスタム ソフトウェアおよび/またはカスタム ファームウェアを作成する目的に限って、サイプレスのソース コードの派生著作物をコピー、使用、変更そして作成するためのライセンス、ならびにサイプレスのソース コードおよび派生著作物をコンパイルするためのライセンスです。上記で指定された場合を除き、サイプレスの書面による明示的な許可なくして本ソース コードを複製、変更、変換、コンパイル、または表示することはすべて禁止します。

免責条項: サイプレスは、明示的または黙示的を問わず、本資料に関するいかなる種類の保証も行いません。これには、商品性または特定目的への適合性の黙示的な保証が含まれますが、これに限定されません。サイプレスは、本文書に記載される資料に対して今後予告なく変更を加える権利を留保します。サイプレスは、本文書に記載されるいかなる製品または回路を適用または使用したことによって生ずるいかなる責任も負いません。サイプレスは、誤作動や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

ソフトウェアの使用は、適用されるサイプレス ソフトウェア ライセンス契約によって制限され、かつ制約される場合があります。