



本ドキュメントはCypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、仕様の開発元企業として「スパンション」, 「Spansion」, 「富士通」または「Fujitsu」の名が記載されておりますが、これらの製品は Cypress が新規および既存のお客様に引き続き提供してまいります。

商品仕様の継続性について

Cypress 製品として提供することに伴う商品仕様としての変更はなく、ドキュメントとしての変更もありません。また本ページのお知らせは、変更情報として追記いたしません。本ドキュメントに変更情報が記載されている場合、それは本お知らせを除いた前版からの変更点です。なお、今後改訂は必要に応じて行われますが、その際の変更内容は改訂後のドキュメントに記載いたします。

オーダ型格および品名について

Cypress は既存のオーダ型格および品名を引き続きサポートいたします。これらの製品をご注文の際は、このドキュメントに記載されているオーダ型格および品名をご使用ください。

詳しいお問い合わせ先

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

サイプレスについて

サイプレス (銘柄コード: CY) は、車載や産業機器、ネットワーキング プラットフォームから高機能民生機器およびモバイル機器まで、今日の最先端組み込みシステム向けに高性能で高品質のソリューションを提供します。NOR フラッシュ メモリや F-RAMTM、SRAM、TraveoTM マイクロコントローラー、業界唯一の PSoC[®] プログラマブル システムオンチップ ソリューション、アナログおよび PMIC Power Management IC、CapSense[®] 静電容量タッチセンシング コントローラー、Wireless BLE Bluetooth[®] Low-Energy、USB コネクティビティ ソリューションなど、幅広い差別化製品ポートフォリオを、一貫した革新性と業界最高クラスの技術サポート、比類のないシステム バリューとともにグローバルに提供します。

F²MC-8FX Family
8-BIT MICROCONTROLLER

割込み端子選択機能の使い方

注意事項

- 本資料の記載内容は、予告なしに変更することがありますので、ご用命の際は営業部門にご確認ください。
- 本資料に記載された動作概要や応用回路例は、半導体デバイスの標準的な動作や使い方を示したもので、実際に使用する機器での動作を保証するものではありません。従いまして、これらを使用するにあたってはお客様の責任において機器の設計を行ってください。これらの使用に起因する損害などについては、当社はその責任を負いません。
- 本資料に記載された動作概要・回路図を含む技術情報は、当社もしくは第三者の特許権、著作権等の知的財産権やその他の権利の使用権または実施権の許諾を意味するものではありません。また、これらの使用について、第三者の知的財産権やその他の権利の実施ができることの保証を行うものではありません。したがって、これらの使用に起因する第三者の知的財産権やその他の権利の侵害について、当社はその責任を負いません。
- 本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途（原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御をいう）、ならびに極めて高い信頼性が要求される用途（海底中継器、宇宙衛星をいう）に使用されるよう設計・製造されたものではありません。したがって、これらの用途にご使用をお考えのお客様は、必ず事前に営業部門までご相談ください。ご相談なく使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。
- 半導体デバイスはある確率で故障が発生します。当社半導体デバイスが故障しても、結果的に人身事故、火災事故、社会的な損害を生じさせないように、お客様は、装置の冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願いします。
- 本資料に記載された製品を輸出または提供する場合は、外国為替及び外国貿易法および米国輸出管理関連法規等の規制をご確認の上、必要な手続きをおとりください。
- 本書に記載されている社名および製品名などの固有名詞は、各社の商標または登録商標です。

Copyright© 2008 FUJITSU MICROELECTRONICS LIMITED all rights reserved

改版履歴

版数	日付	内容
1.0 版	2007.9.12	新規作成

目次

注意事項	1
改版履歴	2
目次	3
1 はじめに	4
2 外部割込みと併用できる周辺機能（端子）	5
3 割込み端子選択機能の使い方	6
3.1 ソフトウェアのダウンロード	6
3.2 割込み端子選択回路制御レジスタ（WICR）の設定	6
4 割込み端子選択で複数の端子を設定する場合の注意事項	9

1 はじめに

割込み端子選択機能とは、複数の周辺機能入力端子から外部割込み端子機能を割り当てる機能です。これによって、タイマ入力やシリアルデータ受信端子を、外部割込み(INT00)端子としても併用することが可能となり、スタンバイ状態のマイコンをこれら周辺機能の入力で復帰させることが可能です。

また、外部割込み INT00 機能を持たせる端子をソフトウェアで選択することで、INT00 端子を最適なピン位置に配置することが可能です。

2 外部割込みと併用できる周辺機能（端子）

外部割込み端子と併用できる周辺機能（併用できる周辺機能の入力端子）をTable 1に示します。

Table 1: 割込み端子と併用できる周辺機能

周辺機能入力端子名	周辺機能名
INT00	外部割込み INT00
TRG0/ADTG	16 ビット PPG タイマトリガ入力 8/10 ビット AD コンバータトリガ入力
UCK0	UART/SIO クロック入出力
UI0	UART/SIO データ入力
EC0	8/16 ビット複合タイマイイベント入力
SCK	LIN-UART クロック入出力
SIN	LIN-UART データ入力

3 割込み端子選択機能の使い方

ここでは INT00 端子を EC0 に割り当てて、8/16 ビット複合タイマイベント入力として扱うと同時に、もともと INT00 と兼用になっている AN0 端子を、アナログ入力として独立に使用する方法を説明します。

例では、下記の設定を行っています。

- ・ EC0 端子の機能（8/16 ビット複合タイマ イベント入力）は使用せずに、INT00（外部割込み入力）機能を割り当て使用します。
- ・ INT00 端子と兼用されている AN0（アナログ入力回路 0 チャンネル）を使用します。

3.1 ソフトウェアのダウンロード

ソフトウェアをダウンロードしてお使いください。

3.2 割込み端子選択回路制御レジスタ（WICR）の設定

INT00 を EC0 に割り当てる場合、WICR レジスタの bit3 をセットする必要があります。メイン関数 main.c の 37 行目でこの設定を行っています。

また、外部割込み INT00 を許可し、両エッジ検出を設定するために、EIC00 レジスタの bit0, 1, 2 をセットする必要があります。メイン関数 main.c の 38 行目でこの設定を行っています。

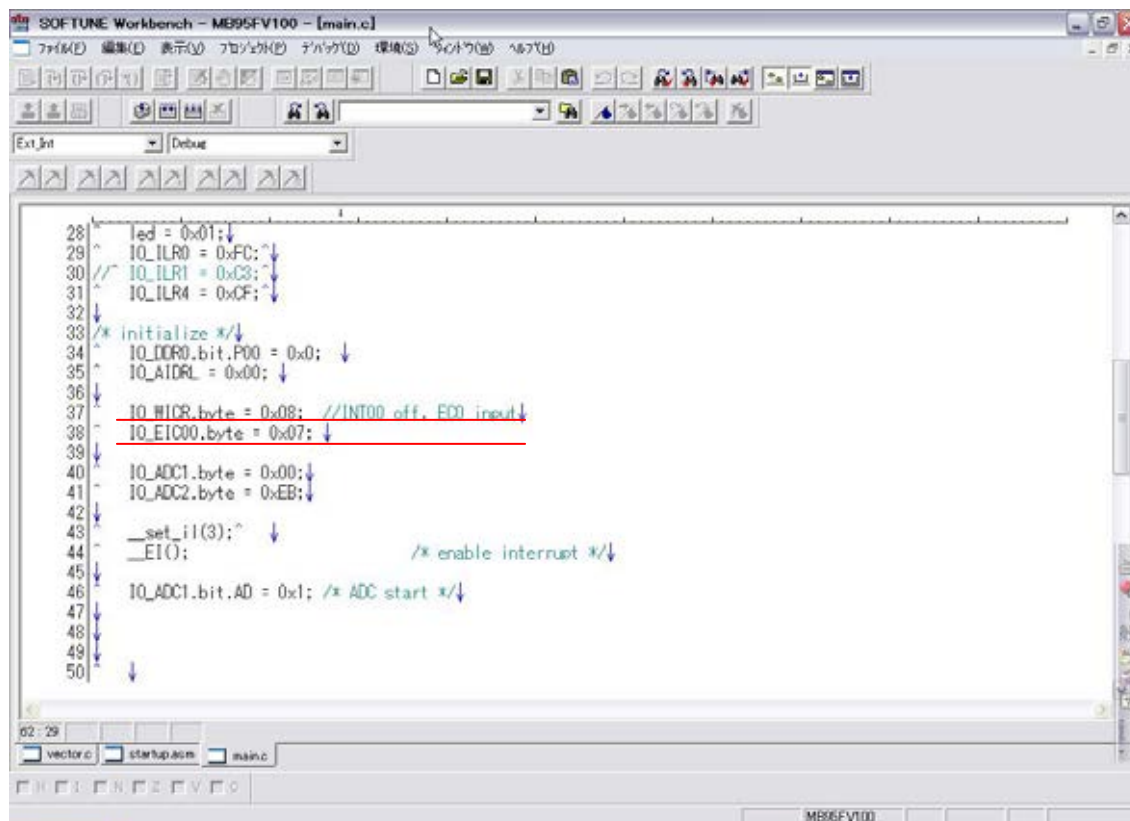


Figure 1: WICR と EIC00 の設定 (Softune 画面上)

これらの設定によって、初期値では AN0（アナログ入力回路 0 チャンネル）の端子と兼用されている外部割込み INT00 が、EC0 端子に配置されます。

この設定では、AN0 および INT00 は独立に機能します。サンプルプログラムでは、それぞれの動作が独立であることを確認するために、ADコンバータ（ADC）によるアナログ入力変換割込みと INT00 外部割込みを、Figure 2に示すようにそれぞれ別に行っています。ADCの割込みが発生した場合はP60～P67に8ビットの変換結果を出力します。INT00の外部割込みが発生した場合はP60～P67を全てHighレベル出力します。

```

59  __interrupt void INT00(void)↓
60  {↓
61  ^  __DI();↓
62  ^  IO_EIC00.bit.EIR0 = 0x0;↓
63  ^  ↓
64  ^  IO_PDR6.byte = 0xFF;↓
65  ^  IO_DDR6.byte = 0xFF; //PDR6 = all High↓
66  ^  ↓
67  ^  __EI();↓
68  }↓
69  ↓
70  ↓
71  ↓
72  __interrupt void ADC(void)↓
73  {↓
74  unsigned char result;↓
75  ↓
76  ^  __DI();↓
77  ^  IO_ADC1.bit.ADI = 0x0; /* ADC interrupt flag clear */↓
78  ^  ↓
79  ^  result = IO_ADD.byte.ADDL;↓
80  ^  IO_PDR6.byte = result;↓

```

Figure 2: ADC と INT00 の割込みハンドラ

4 割込み端子選択で複数の端子を設定する場合の注意事項

割込み端子選択機能は、外部割込み INT00 を複数の端子に割り当てて設定することが可能です。しかし、割込み端子選択回路は割り当てられた端子レベルの OR を取って外部割込み回路に信号を伝播させるため、選択された端子のうちひとつでも H レベルのものがある場合、他の端子状態が変化した場合でも INT00 にはレベル変化がなく、常に High 状態であることを示します。

例えば、ADTG 端子と SIN 端子に INT00 を選択した場合、SIN 端子はシリアルデータ入力端子ですので、データ送受信がない場合はプルアップされ High レベルが保持されていることがあります。この状態で ADTG 端子にレベル変化があっても、割込み端子選択回路は SIN と ADTG の“or”を出力するため、レベル変化は伝播されません。よってこの場合、外部割込み INT00 はエッジ検出が出来ず、割込み機能は使えなくなります。詳細は回路図とともにマニュアルに記載されていますので、参照してください。