



本ドキュメントはCypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、仕様の開発元企業として「スパンション」, 「Spansion」, 「富士通」または「Fujitsu」の名が記載されておりますが、これらの製品は Cypress が新規および既存のお客様に引き続き提供してまいります。

商品仕様の継続性について

Cypress 製品として提供することに伴う商品仕様としての変更はなく、ドキュメントとしての変更もありません。また本ページのお知らせは、変更情報として追記いたしません。本ドキュメントに変更情報が記載されている場合、それは本お知らせを除いた前版からの変更点です。なお、今後改訂は必要に応じて行われますが、その際の変更内容は改訂後のドキュメントに記載いたします。

オーダ型格および品名について

Cypress は既存のオーダ型格および品名を引き続きサポートいたします。これらの製品をご注文の際は、このドキュメントに記載されているオーダ型格および品名をご使用ください。

詳しいお問い合わせ先

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

サイプレスについて

サイプレス (銘柄コード: CY) は、車載や産業機器、ネットワーキング プラットフォームから高機能民生機器およびモバイル機器まで、今日の最先端組み込みシステム向けに高性能で高品質のソリューションを提供します。NOR フラッシュ メモリや F-RAMTM、SRAM、TraveoTM マイクロコントローラー、業界唯一の PSoC[®] プログラマブル システムオンチップ ソリューション、アナログおよび PMIC Power Management IC、CapSense[®] 静電容量タッチセンシング コントローラー、Wireless BLE Bluetooth[®] Low-Energy、USB コネクティビティ ソリューションなど、幅広い差別化製品ポートフォリオを、一貫した革新性と業界最高クラスの技術サポート、比類のないシステム バリューとともにグローバルに提供します。

8 ビット・マイクロコントローラ

CMOS

F²MC-8FX MB95150M シリーズ

MB95156M/F156M/F156N/F156J/FV100D-103

■ 概 要

MB95150M シリーズは、コンパクトな命令体系に加えて、豊富な周辺機能を内蔵した汎用ワンチップマイクロコントローラです。

(注意事項) F²MC は FUJITSU Flexible Microcontroller の略で、富士通マイクロエレクトロニクス株式会社の登録商標です。

■ 特 長

- ・ F²MC-8FX CPU コア
コントローラに最適な命令体系
- ・ 乗除算命令
- ・ 16 ビット演算
- ・ ビットテストによるブランチ命令
- ・ ビット操作命令など
- ・ クロック
- ・ メインクロック
- ・ メイン PLL クロック
- ・ サブクロック
- ・ サブ PLL クロック
- ・ タイマ
- ・ 8/16 ビット複合タイマ × 2 チャンネル
インターバルタイマ、PWC タイマ、PWM タイマおよびインプットキャプチャとして使用可能
- ・ 8/16 ビット PPG × 2 チャンネル
- ・ 16 ビット PPG × 1 チャンネル
- ・ タイムベースタイマ × 1 チャンネル
- ・ 時計プリスケラ × 1 チャンネル
- ・ LIN-UART × 1 チャンネル
- ・ LIN 機能、クロック非同期 (UART) またはクロック同期 (SIO) のシリアルデータ転送可能
- ・ 全二重ダブルバッファ
- ・ UART/SIO × 1 チャンネル
- ・ クロック非同期 (UART) またはクロック同期 (SIO) のシリアルデータ転送可能
- ・ 全二重ダブルバッファ

(続 く)

富士通マイクロエレクトロニクスのマイコンを効率的に開発するための情報を下記 URL にてご紹介いたします。
ご採用を検討中、またはご採用いただいたお客様に有益な情報を公開しています。

開発における最新の注意事項に関しては、「デザインレビューシート」を参照してください。
「デザインレビューシート」はシステム開発において、問題を未然に防ぐことを目的として、最低限必要と思われる
チェック項目をリストにしたものです。

<http://edevicе.fujitsu.com/micom/jp-support/>

MB95150M シリーズ

(続き)

- ・ 外部割込み × 8 チャンネル
- ・ エッジ検出による割込み (立上り , 立下りまたは両エッジから選択可能)
- ・ 低消費電力 (スタンバイ) モードからの解除としても使用可能
- ・ 8/10 ビット A/D コンバータ × 8 チャンネル
8 ビットまたは 10 ビット分解能の選択が可能
- ・ LCD コントローラ (LCDC)
- ・ 16 SEG × 4 COM (最大 64 画素)
- ・ ブリンキング機能あり
- ・ 低消費電力 (スタンバイ) モード
- ・ ストップモード
- ・ スリープモード
- ・ 時計モード
- ・ タイムベースタイマモード
- ・ I/O ポート最大 39 本
- ・ 汎用入出力ポート (CMOS) : 39 本
- ・ ポートの入力電圧レベルを変更可能
オートモーティブ入力レベル / CMOS 入力レベル / ヒステリシス入力レベル
- ・ フラッシュメモリセキュリティ機能
フラッシュメモリ内容を保護 (フラッシュメモリデバイスのみ)

MB95150M シリーズ

■ 品種構成

| 項目 \ 品種 | | MB95156M | MB95F156M | MB95F156N | MB95F156J |
|--------------------------------|--|--|-----------|-----------|-----------|
| 分類 | | マスク ROM 品 | フラッシュメモリ品 | | |
| ROM 容量 | | 32 K バイト | | | |
| RAM 容量 | | 1 K バイト | | | |
| リセット出力 | | あり / なし選択可能 | あり | | なし |
| * オ プ シ ョ ン | クロック系統 | 2 系統 | | | |
| | 低電圧検出しリセット | あり / なし選択可能 | なし | あり | |
| | クロック スーパバイザ | あり / なし選択可能 | なし | | あり |
| CPU 機能 | | 基本命令数 : 136 命令 命令ビット長 : 8 ビット 命令長 : 1 ~ 3 バイト データビット長 : 1, 8, 16 ビット長 最小命令実行時間 : 61.5 ns (マシクロック周波数 16.25 MHz 時) 割込み処理時間 : 0.6 μs (マシクロック周波数 16.25 MHz 時) | | | |
| 周 辺 機 能 | ポート (最大 39 本) | 汎用入出力ポート (CMOS) : 39 本 ポートの入力電圧レベルを変更可能 オートモーティブ入力レベル / CMOS 入力レベル / ヒステリシス入力レベル | | | |
| | タイムベースタイマ (1 チャンネル) | 割込み周期 0.5 ms, 2.1 ms, 8.2 ms, 32.8 ms (メイン発振クロック 4 MHz 時) | | | |
| | ウォッチドッグ タイマ | リセット発生周期 メイン発振クロック 10 MHz 時 : 最小 105 ms サブ発振クロック 32.768 kHz 時 : 最小 250 ms | | | |
| | ワイルドレジスタ | 3 バイト分の ROM データ置換え可能 | | | |
| | UART/SIO (1 チャンネル) | UART/SIO でのデータ転送可能 全二重ダブルバッファ, 可変データ長 (5/6/7/8 ビット), ボーレートジェネレータ内蔵 NRZ 方式転送フォーマット, エラー検出機能 LSB ファースト /MSB ファースト選択可能 クロック非同期 (UART) またはクロック同期 (SIO) のシリアルデータ転送可能 | | | |
| | LIN-UART (1 チャンネル) | 専用リロードタイマによって広範囲の通信速度設定が可能, 全二重ダブルバッファ クロック非同期 (UART) またはクロック同期 (SIO) のシリアルデータ転送可能 LIN 機能は LIN マスタまたは LIN スレーブとして使用可能 | | | |
| | 8/10 ビット A/D コンバータ (8 チャンネル) | 8 ビットまたは 10 ビット分解能の選択が可能 | | | |
| | LCD コントローラ (LCDC) | COM 出力 : 4 (最大) SEG 出力 : 16 (最大) LCD 駆動電源 (バイアス) 端子 : 4 16 SEG × 4 COM : 64 画素表示可能 デューティ LCD モード LCD スタンバイモード時でも動作可能 プリンキング機能あり LCD 駆動用分割抵抗内蔵 | | | |
| 8/16 ビット 複合タイマ (2 チャンネル) | タイマ 1 チャンネルにつき 8 ビットタイマ × 2 チャンネルまたは, 16 ビットタイマ × 1 チャンネル として使用可能 タイマ機能, PWC 機能, PWM 機能, キャプチャ機能内蔵, 方形波出力あり カウントクロック : 内部クロック 7 種類および外部クロックから選択可能 | | | | |

(続く)

MB95150M シリーズ

(続き)

| 項目 \ 品種 | | MB95156M | MB95F156M | MB95F156N | MB95F156J |
|----------|------------------------|--|-----------|-----------|-----------|
| 周辺機能 | 16 ビット PPG (1 チャンネル) | PWM モードまたはワンショットモードを選択可能 カウンタ動作クロック : 8 種類のクロックソースから選択可能 外部トリガ起動対応 | | | |
| | 8/16 ビット PPG (2 チャンネル) | PPG 1 チャンネルにつき 8 ビット PPG × 2 チャンネルまたは, 16 ビット PPG × 1 チャンネルとして使用可能 カウンタ動作クロック : 8 種類のクロックソースから選択可能 | | | |
| | 時計カウンタ | カウントクロック : 4 種類のクロックソース (125 ms, 250 ms, 500 ms, 1 s) から選択可能 カウンタ値は 0 から 63 まで設定可能 (クロックソース 1 秒を選択し, カウンタ値を 60 に設定した場合, 1 分カウント可能) | | | |
| | 時計プリスケラ (1 チャンネル) | 4 種類のインターバル時間 (125 ms, 250 ms, 500 ms, 1 s) から選択可能 | | | |
| | 外部割込み (8 チャンネル) | エッジ検出による割込み (立上り, 立下りまたは両エッジから選択可能) スタンバイモードからの解除としても使用可能 | | | |
| | フラッシュメモリ | 自動プログラミング, Embedded Algorithm 書込み / 消去 / 消去一時停止 / 消去再開コマンドをサポート アルゴリズム完了を示すフラグ 書込み / 消去回数 (最小) : 10000 回 データ保持期間 : 20 年間 ブートブロック構成 各ブロックで消去を実行可能 外部プログラミング電圧によるブロック保護 フラッシュメモリセキュリティ | | | |
| スタンバイモード | | スリープ, ストップ, 時計, タイムベースタイマ | | | |

* : オプションの詳細については, 「 マスクオプション」を参照してください。

(注意事項) MB95150M シリーズの評価用品の品種名は, MB95FV100D-103 です。ご使用の際には MCU ボード (MB2146-303A-E) が必要となります。

■ 発振安定待ち時間

メインクロック発振安定待ち時間の初期値は最大値に固定されています。最大値を以下に示します。

| 発振安定待ち時間 | 備考 |
|-------------------------|-------------------------------|
| $(2^{14} - 2) / F_{CH}$ | 約 4.10 ms (メイン発振クロック 4 MHz 時) |

■ パッケージと品種対応

| パッケージ \ 品種 | MB95156M | MB95F156M/F156N/F156J | MB95FV100D-103 |
|--------------|----------|-----------------------|----------------|
| FPT-48P-M26 | | | × |
| FPT-52P-M01 | | | × |
| BGA-224P-M08 | × | × | |

: 使用可能

× : 使用不可能

■ 品種間の相違点と品種選択時の注意事項

・評価用品使用時の注意

評価用品は F²MC-8FX ファミリの複数のシリーズおよび品種のソフトウェア開発をサポートするため、MB95150M シリーズの機能だけでなくほかの品種の機能も搭載しています。このため MB95150M シリーズで使用しない周辺機能の I/O アドレスはアクセス禁止になっています。このアクセス禁止アドレスに対して読み書きを行うと、本来使用しない周辺機能が動作する場合があります、ハードウェアやソフトウェアの予想外の誤動作を招く危険があります。

特に、奇数バイトのアクセス禁止領域に対して、ワードアクセスを行わないでください(行った場合、意図しない読み書きが行われることがあります)。また、評価用品と、フラッシュメモリ品またはマスク ROM 品では禁止アドレスの読出し値が異なりますので、その値をプログラムで使用しないでください。

マスク ROM 品、評価用品の品種によっては、1 バイトのレジスタの中で一部のビットの機能がサポートされていない場合があります。これらのビットに対して、読み書き動作を行ってもハードウェアの誤動作は発生しません。また評価用品、フラッシュメモリ品、マスク ROM 品でもまったく同じハードウェアとソフトウェアの動作を行うようになっています。

・メモリ空間の相違

評価用品と、フラッシュメモリ品またはマスク ROM 品で搭載するメモリ容量が異なる場合は、実際に使用する品種との容量の差をよく確認の上、ソフトウェア開発を行ってください。

メモリ空間の詳細は、「 CPU コア」を参照してください。

・消費電流

フラッシュメモリ品の消費電流は、マスク ROM 品より多くなります。

消費電流の詳細は、「 電気的特性」を参照してください。

・パッケージ

各パッケージの詳細は、「 パッケージと品種対応」および「 パッケージ・外形寸法図」を参照してください。

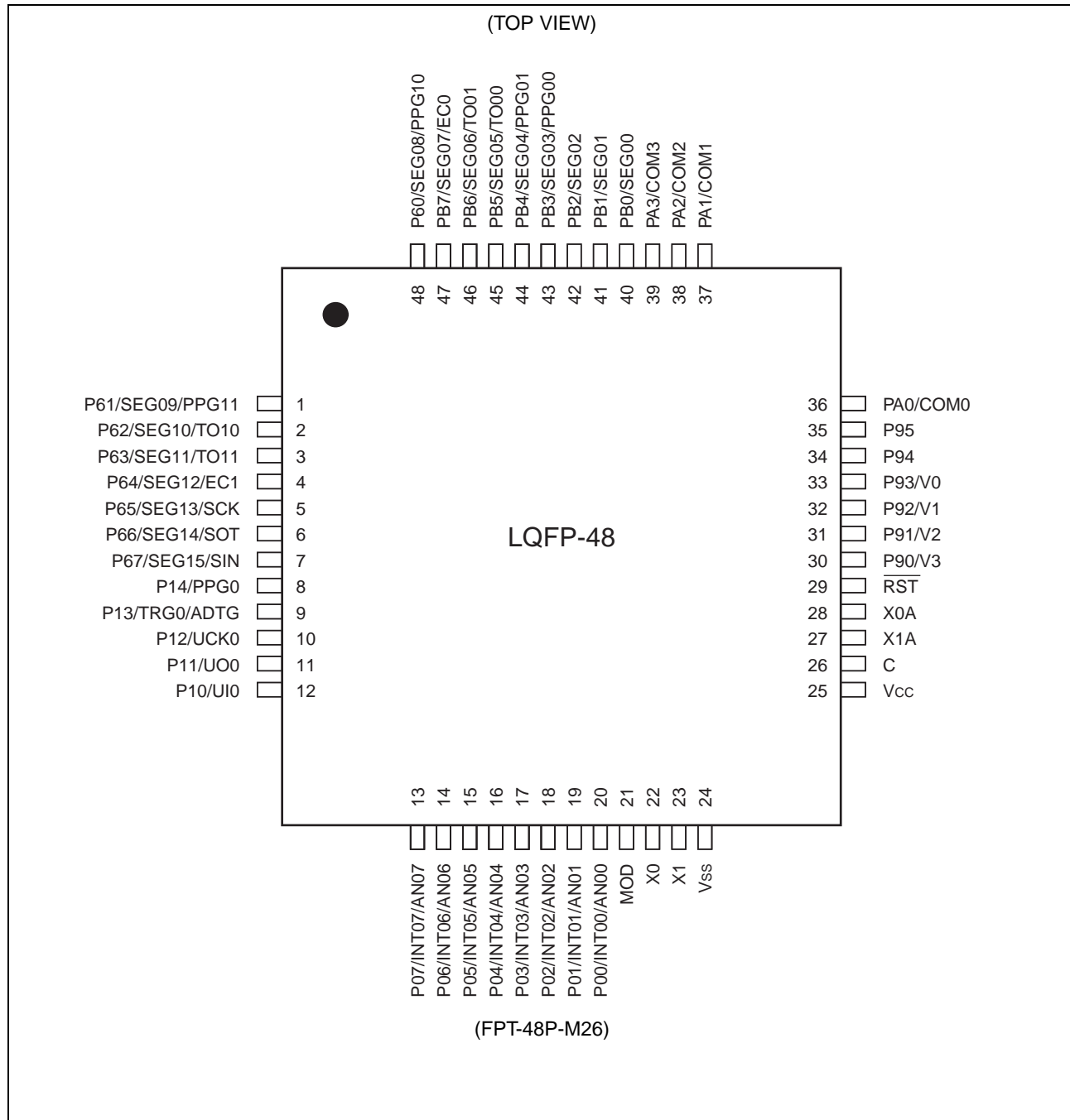
・動作電圧

動作電圧は、評価用品、フラッシュメモリ品、マスク ROM 品で異なります。

動作電圧の詳細は、「 電気的特性」を参照してください。

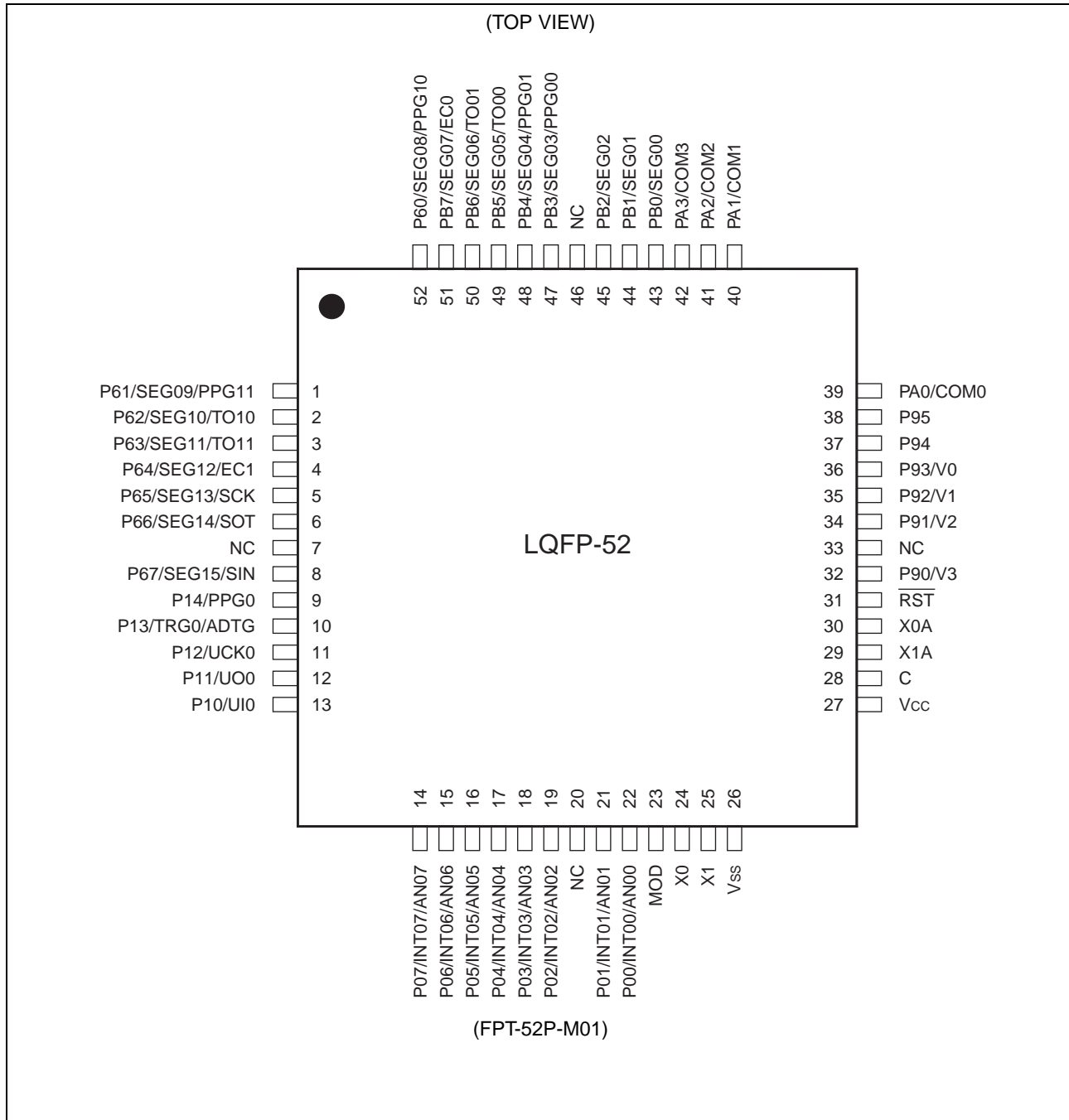
MB95150M シリーズ

■ 端子配列図



(続く)

(続き)



MB95150M シリーズ

■ 端子機能説明

| 端子番号 | | 端子名 | 入出力 回路形式 *3 | 機能 |
|--------|--------|---------------------|----------------|---|
| LQFP*1 | LQFP*2 | | | |
| 1 | 1 | P61/SEG09/ PPG11 | M | 汎用入出力ポートです。 LCDC SEG 出力 (SEG09) と 8/16 ビット PPG ch.1 出力 (PPG11) との兼用端子となります。 |
| 2 | 2 | P62/SEG10/TO10 | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG10, SEG11) と 8/16 ビット複合タイマ ch.1 出力 (TO10, TO11) との兼用端子となります。 |
| 3 | 3 | P63/SEG11/TO11 | | |
| 4 | 4 | P64/SEG12/EC1 | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG12) と 8/16 ビット複合タイマ ch.1 クロック入力 (EC1) との兼用端子となります。 |
| 5 | 5 | P65/SEG13/SCK | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG13) と LIN-UART クロック入出力 (SCK) との兼用端子となります。 |
| 6 | 6 | P66/SEG14/SOT | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG14) と LIN-UART データ出力 (SOT) との兼用端子となります。 |
| 7 | 8 | P67/SEG15/SIN | N | 汎用入出力ポートです。 LCDC SEG 出力 (SEG15) と LIN-UART データ入力 (SIN) との兼用端子となります。 |
| 8 | 9 | P14/PPG0 | H | 汎用入出力ポートです。 16 ビット PPG ch.0 出力 (PPG0) との兼用端子となります。 |
| 9 | 10 | P13/TRG0/ADTG | | 汎用入出力ポートです。 16 ビット PPG ch.0 トリガ入力 (TRG0) と A/D コンバータトリガ入力 (ADTG) との兼用端子となります。 |
| 10 | 11 | P12/UCK0 | | 汎用入出力ポートです。 UART/SIO ch.0 クロック入出力 (UCK0) との兼用端子となります。 |
| 11 | 12 | P11/UO0 | | 汎用入出力ポートです。 UART/SIO ch.0 データ出力 (UO0) との兼用端子となります。 |
| 12 | 13 | P10/UI0 | G | 汎用入出力ポートです。 UART/SIO ch.0 データ入力 (UI0) との兼用端子となります。 |
| 13 | 14 | P07/INT07/AN07 | D | 汎用入出力ポートです。 外部割込み入力 (INT00 ~ INT07) と A/D コンバータアナログ入力 (AN00 ~ AN07) との兼用端子となります。 |
| 14 | 15 | P06/INT06/AN06 | | |
| 15 | 16 | P05/INT05/AN05 | | |
| 16 | 17 | P04/INT04/AN04 | | |
| 17 | 18 | P03/INT03/AN03 | | |
| 18 | 19 | P02/INT02/AN02 | | |
| 19 | 21 | P01/INT01/AN01 | | |
| 20 | 22 | P00/INT00/AN00 | | |
| 21 | 23 | MOD | B | 動作モード指定用端子です。 |
| 22 | 24 | X0 | A | メインクロック用発振端子です。 |
| 23 | 25 | X1 | | |
| 24 | 26 | Vss | — | 電源 (GND) 端子です。 |
| 25 | 27 | Vcc | — | 電源端子です。 |
| 26 | 28 | C | — | 容量接続端子です。 |

(続く)

MB95150M シリーズ

(続き)

| 端子番号 | | 端子名 | 入出力 回路形式 *3 | 機能 |
|--------|------------------|-------------------------|----------------|--|
| LQFP*1 | LQFP*2 | | | |
| 27 | 29 | X1A | A | サブクロック用発振端子です (32 kHz)。 |
| 28 | 30 | X0A | | |
| 29 | 31 | $\overline{\text{RST}}$ | B' | リセット端子です。 |
| 30 | 32 | P90/V3 | R | 汎用入出力ポートです。 LCDC 駆動用電源 (V0 ~ V3) との兼用端子となります。 |
| 31 | 34 | P91/V2 | | |
| 32 | 35 | P92/V1 | | |
| 33 | 36 | P93/V0 | | |
| 34 | 37 | P94 | S | 汎用入出力ポートです。 |
| 35 | 38 | P95 | | |
| 36 | 39 | PA0/COM0 | M | 汎用入出力ポートです。 LCDC COM 出力 (COM0 ~ COM3) との兼用端子となります。 |
| 37 | 40 | PA1/COM1 | | |
| 38 | 41 | PA2/COM2 | | |
| 39 | 42 | PA3/COM3 | | |
| 40 | 43 | PB0/SEG00 | M | 汎用入出力ポートです。 LCDC SEG 出力 (SEG00 ~ SEG02) との兼用端子となります。 |
| 41 | 44 | PB1/SEG01 | | |
| 42 | 45 | PB2/SEG02 | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG03, SEG04) と 8/16 ビット PPG ch.0 出力 (PPG00, PPG01) との兼用端子となります。 |
| 43 | 47 | PB3/SEG03/ PPG00 | | |
| 44 | 48 | PB4/SEG04/ PPG01 | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG05, SEG06) と 8/16 ビット複合タイマ ch.0 出力 (TO00, TO01) との兼用端子となります。 |
| 45 | 49 | PB5/SEG05/TO00 | | |
| 46 | 50 | PB6/SEG06/TO01 | | 汎用入出力ポートです。 LCDC SEG 出力 (SEG07) と 8/16 ビット複合タイマ ch.0 クロック 入力 (EC0) との兼用端子となります。 |
| 47 | 51 | PB7/SEG07/EC0 | | |
| 48 | 52 | P60/SEG08/ PPG10 | M | 汎用入出力ポートです。 LCDC SEG 出力 (SEG08) と 8/16 ビット PPG ch.1 出力 (PPG10) との兼用端子となります。 |
| — | 7, 20, 33, 46 | NC | — | 内部接続端子です。 必ず開放にしてください。 |

* 1 : FPT-48P-M26

* 2 : FPT-52P-M01

* 3 : 入出力回路形式については、「■ 入出力回路形式」を参照してください。

MB95150M シリーズ

■ 入出力回路形式

| 分類 | 回路 | 備考 |
|----|--|--|
| A | <p>クロック入力</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・発振回路 ・高速側 帰還抵抗：約 1 MΩ ・低速側 帰還抵抗：約 10 MΩ |
| B | <p>モード入力</p> | <ul style="list-style-type: none"> ・入力専用 ・ヒステリシス入力 |
| B' | <p>リセット入力</p> <p>リセット出力</p> <p>N-ch</p> | <ul style="list-style-type: none"> ・ヒステリシス入力 ・リセット出力 |
| D | <p>プルアップ制御</p> <p>デジタル出力</p> <p>デジタル出力</p> <p>アナログ入力</p> <p>オートモーティブ入力</p> <p>ヒステリシス入力</p> <p>A/D 制御</p> <p>スタンバイ制御</p> <p>外部割込み制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・ヒステリシス入力 ・アナログ入力 ・プルアップ制御あり ・オートモーティブ入力 |
| G | <p>プルアップ制御</p> <p>デジタル出力</p> <p>デジタル出力</p> <p>CMOS 入力</p> <p>ヒステリシス入力</p> <p>オートモーティブ入力</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・CMOS 入力 ・ヒステリシス入力 ・プルアップ制御あり ・オートモーティブ入力 |
| H | <p>プルアップ制御</p> <p>デジタル出力</p> <p>デジタル出力</p> <p>ヒステリシス入力</p> <p>オートモーティブ入力</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・ヒステリシス入力 ・プルアップ制御あり ・オートモーティブ入力 |

(続く)

(続き)

| 分類 | 回路 | 備考 |
|----|---|---|
| M | <p>デジタル出力</p> <p>デジタル出力</p> <p>LCD 出力</p> <p>ヒステリシス入力</p> <p>オートモーティブ入力</p> <p>LCD 制御</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・LCD 出力 ・ヒステリシス入力 ・オートモーティブ入力 |
| N | <p>デジタル出力</p> <p>デジタル出力</p> <p>LCD 出力</p> <p>CMOS 入力</p> <p>ヒステリシス入力</p> <p>オートモーティブ入力</p> <p>LCD 制御</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・LCD 出力 ・CMOS 入力 ・ヒステリシス入力 ・オートモーティブ入力 |
| R | <p>デジタル出力</p> <p>デジタル出力</p> <p>LCD 内蔵分割抵抗入出力</p> <p>ヒステリシス入力</p> <p>オートモーティブ入力</p> <p>LCD 制御</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・LCD 電源 ・ヒステリシス入力 ・オートモーティブ入力 |
| S | <p>デジタル出力</p> <p>デジタル出力</p> <p>ヒステリシス入力</p> <p>オートモーティブ入力</p> <p>スタンバイ制御</p> | <ul style="list-style-type: none"> ・CMOS 出力 ・ヒステリシス入力 ・オートモーティブ入力 |

■ デバイス使用上の注意

・ ラッチアップの防止

使用に際して、最大定格電圧を超えることのないようにしてください。

CMOS IC では、中・高耐圧以外の入力端子や出力端子に V_{CC} より高い電圧や V_{SS} より低い電圧が印加された場合、または V_{CC} 端子と V_{SS} 端子の間に定格を超える電圧が印加された場合、ラッチアップ現象が発生することがあります。

ラッチアップ現象が発生すると電源電流が激増し、素子が熱破壊する恐れがあります。

・ 供給電圧の安定化

供給電圧は、安定させてください。

V_{CC} 電源電圧の動作保証範囲内において、電源電圧の急激な変化があると誤動作を生じることがあります。

安定化の基準として、商用周波数 (50/60 Hz) での V_{CC} リプル変動 (P-P 値) は、標準 V_{CC} 値の 10% 以下に、また電源の切換え時などの瞬時変化においては、過渡変動率が 0.1 V/ms 以下になるよう電圧変動を抑えてください。

・ 外部クロック使用時の注意

外部クロック使用時において、パワーオンリセット、サブクロックモードまたはストップモード解除時には、発振安定待ち時間が発生します。

・ シリアル通信について

シリアル通信においては、ノイズなどにより間違ったデータを受信する可能性があります。

そのため、ノイズを抑えるボードの設計をしてください。

また、万が一ノイズなどの影響により、誤ったデータを受信した場合を考慮して最後にデータのチェックサムなどを付加してエラーが発生した場合には再送を行うなどの処理をしてください。

■ 端子接続について

・ 未使用端子の処理

入力に用いる未使用端子を開放のままにしておくと、誤動作およびラッチアップ現象による永久破壊の原因になることがあります。使用していない入力端子は $2\text{k}\Omega$ 以上の抵抗を介してプルアップまたはプルダウンの処理をしてください。

使用していない入出力端子は、出力状態に設定して開放とするか、入力状態に設定して入力端子と同じ処理をしてください。使用していない出力端子は、開放としてください。

・ 電源端子

V_{CC} 端子または V_{SS} 端子が複数ある場合、デバイス設計上はラッチアップなどの誤動作を防止するためにデバイス内部で同電位にすべきものどうしを接続してあります。不要輻射の低減、グラウンドレベルの上昇によるストローク信号の誤動作の防止、総出力電流規格を遵守などのために、必ずすべての V_{CC} 端子と V_{SS} 端子を外部で電源とグラウンドに接続してください。また、電流供給源と本デバイスの V_{CC} 端子と V_{SS} 端子は低インピーダンスで接続してください。

本デバイスの近くで、 V_{CC} 端子と V_{SS} 端子の間に $0.1\mu\text{F}$ 程度のセラミックコンデンサをバイパスコンデンサとして接続することをお勧めいたします。

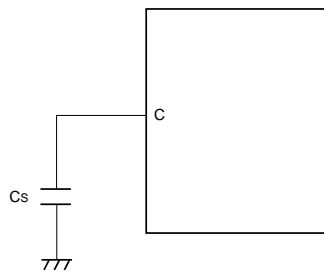
・ モード端子 (MOD)

MOD 端子を V_{CC} 端子または V_{SS} 端子に直接接続してください。

ノイズによってデバイスが意図せずにテストモードに入るのを防止するため、MOD 端子から V_{CC} 端子または V_{SS} 端子への距離を最小にし、低インピーダンスで接続するようにプリント基板を配置してください。

セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 V_{CC} 端子のバイパスコンデンサは C_S より大きい容量値のコンデンサを接続してください。平滑コンデンサ C_S の接続は下図を参照してください。

・ C 端子接続図



・ NC 端子の処理

NC (内部接続) 端子は、必ず開放にして使用してください。

MB95150M シリーズ

■ パラレルライターによるフラッシュメモリマイコンの書込みについて

・対応パラレルライターとアダプタ

| パッケージ | 適合アダプタ型格 | パラレルライター |
|-------------|-------------------|---|
| FPT-48P-M26 | TEF110-95F156HPFV | AF9708 (Ver 02.35G 以上) |
| FPT-52P-M01 | TEF110-95F156HPMC | AF9709/B (Ver 02.35G 以上) AF9723+AF9834 (Ver 02.08E 以上) |

(注意事項) 適合アダプタ型格とパラレルライターについてのお問い合わせ先は下記のとおりです。

フラッシュサポートグループ株式会社 TEL : 053-428-8380

・セクタ構成

CPU によるアクセス時とパラレルライター使用時の各セクタに対応するアドレスを下記に示します。

・MB95F156M/F156N/F156J

| フラッシュメモリ | CPU アドレス | ライターアドレス * |
|----------|-------------------|--------------------|
| 32 K バイト | 8000 _H | 18000 _H |
| | FFFF _H | 1FFFF _H |

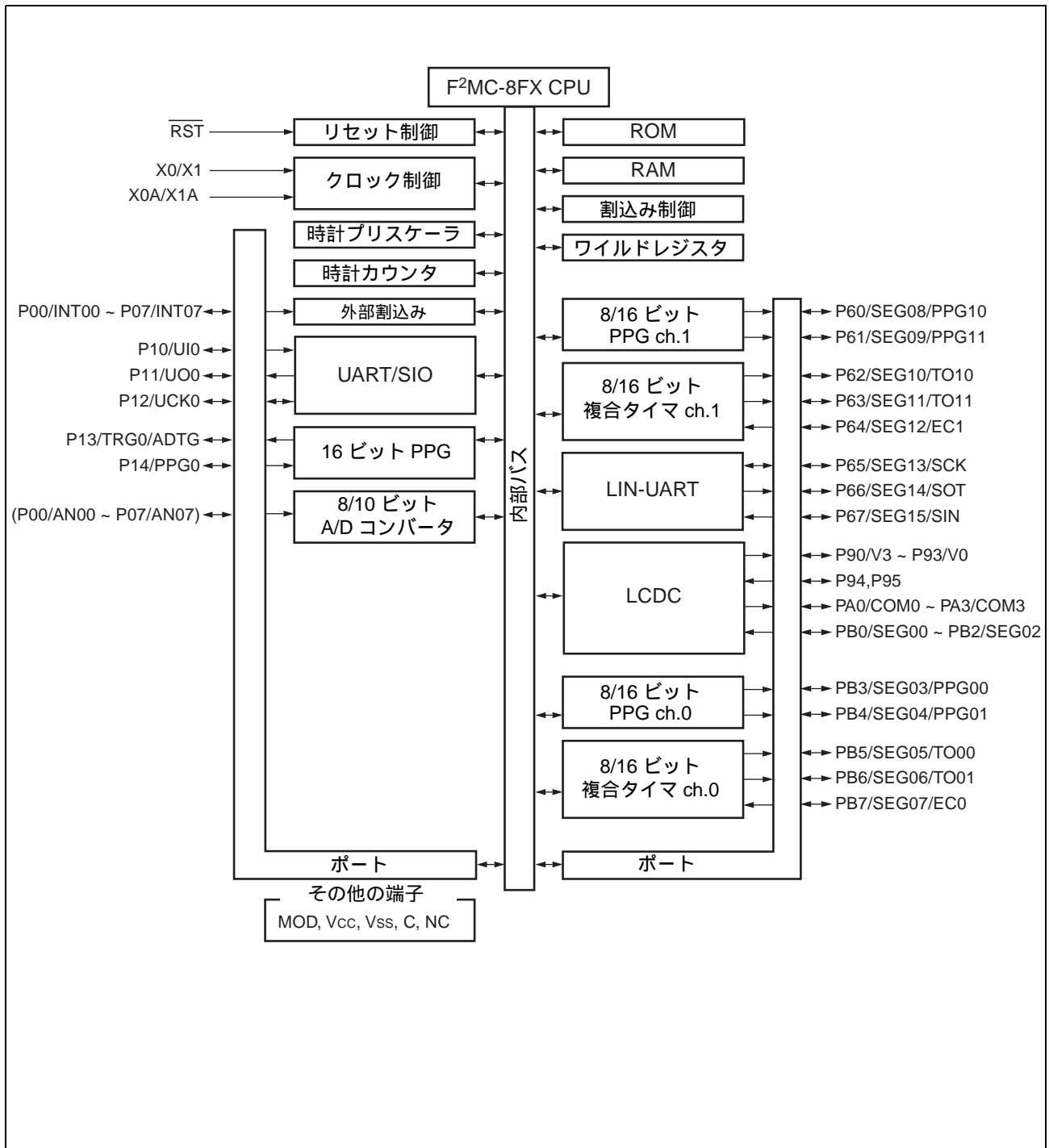
* : ライターアドレスとは、フラッシュメモリにパラレルライターでデータを書き込む場合、CPU アドレスに対応するアドレスです。

パラレルライターを使用し書込み / 消去を行う場合、このライターアドレスで書込み / 消去を行います。

・書込み方法

- 1) パラレルライターのタイプコードを “17222” に設定してください。
- 2) プログラムデータをパラレルライターの 18000_H ~ 1FFFF_H にロードしてください。
- 3) パラレルライターで書き込んでください。

■ ブロックダイアグラム



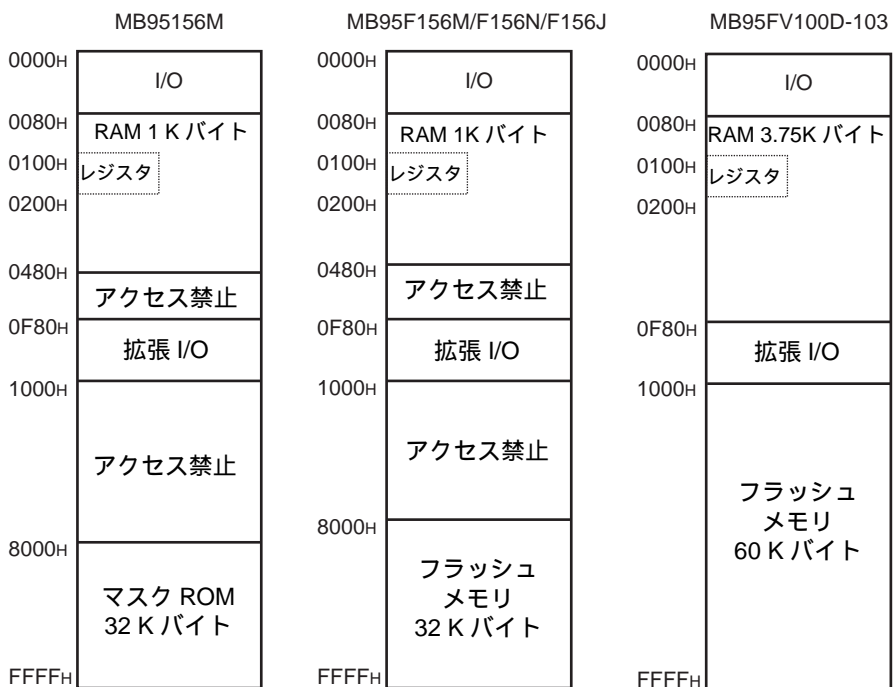
MB95150M シリーズ

■ CPU コア

1. メモリ空間

MB95150M シリーズのメモリ空間は 64 K バイトで、I/O 領域、データ領域とプログラム領域によって構成されます。メモリ空間の中には汎用レジスタ、ベクタテーブルなど特定の用途に使用される領域があります。MB95150M シリーズのメモリマップを以下に示します。

・メモリマップ



2. レジスタ

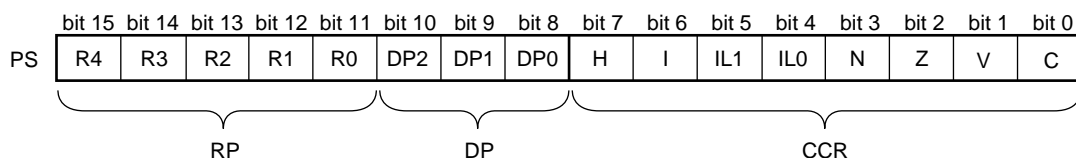
MB95150M シリーズには、CPU 内にある用途専用のレジスタとメモリ上にある汎用レジスタの 2 種類のレジスタがあります。専用レジスタは以下のものが該当します。

| | |
|-----------------|--|
| プログラムカウンタ (PC) | : 16 ビット長、命令格納位置を示します。 |
| アキュムレータ (A) | : 16 ビット長、演算などの一時記憶レジスタで 8 ビットデータ処理命令では下位側の 1 バイトを使用します。 |
| テンポリアキュムレータ (T) | : 16 ビット長、アキュムレータとの間で演算を行います。 8 ビットデータ処理命令では下位側の 1 バイトを使用します。 |
| インデックスレジスタ (IX) | : 16 ビット長、インデックス修正を行うレジスタです。 |
| エクストラポインタ (EP) | : 16 ビット長、メモリアドレスを示すポインタです。 |
| スタックポインタ (SP) | : 16 ビット長、スタック領域を示します。 |
| プログラムステータス (PS) | : 16 ビット長、レジスタバンクポインタ、ダイレクトバンクポインタおよびコンディションコードレジスタを格納するレジスタです。 |

| 16 ビット | | 初期値 |
|--------|---------------|-------------------|
| PC | : プログラムカウンタ | FFFD _H |
| AH AL | : アキュムレータ | 0000 _H |
| TH TL | : テンポリアキュムレータ | 0000 _H |
| IX | : インデックスレジスタ | 0000 _H |
| EP | : エクストラポインタ | 0000 _H |
| SP | : スタックポインタ | 0000 _H |
| PS | : プログラムステータス | 0030 _H |

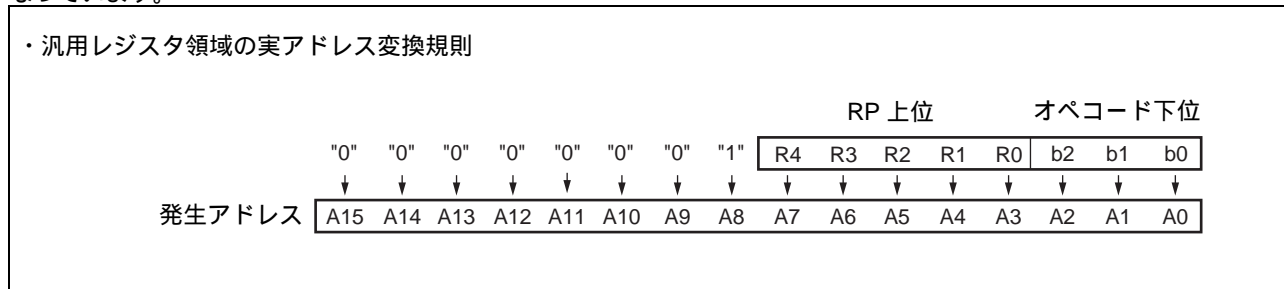
さらに、PS は上位 8 ビットがレジスタバンクポインタ (RP) とダイレクトバンクポインタ (DP) から構成され、下位 8 ビットがコンディションコードレジスタ (CCR) となります (下図を参照してください)。

・プログラムステータスの構造



MB95150M シリーズ

RP は現在使用しているレジスタバンクのアドレスを示します。RP の内容と実アドレスの関係は下図に示す変換規則になっています。



DP は 0080_H ~ 00FF_H へのダイレクトアドレスを用いた命令 (MOV A, dir など 16 種類) をマッピングする領域を指定します。

| ダイレクトバンクポインタ (DP2 ~ DP0) | 指定アドレス領域 | マッピング領域 |
|---------------------------------|---------------------------------------|---|
| XXX _B (マッピングに影響しません) | 0000 _H ~ 007F _H | 0000 _H ~ 007F _H (マッピングなし) |
| 000 _B (初期値) | 0080 _H ~ 00FF _H | 0080 _H ~ 00FF _H (マッピングなし) |
| 001 _B | | 0100 _H ~ 017F _H |
| 010 _B | | 0180 _H ~ 01FF _H |
| 011 _B | | 0200 _H ~ 027F _H |
| 100 _B | | 0280 _H ~ 02FF _H |
| 101 _B | | 0300 _H ~ 037F _H |
| 110 _B | | 0380 _H ~ 03FF _H |
| 111 _B | | 0400 _H ~ 047F _H |

CCR は演算の結果や転送データの内容を示すビットと、割り込み時の CPU の動作を制御するビットがあります。

H フラグ : 演算の結果, bit3 から bit4 への繰上げ (キャリ) や借越し (ボロー) が発生した場合, “1” にセットされ, それ以外の場合は “0” にクリアされます。このフラグは 10 進補正命令用です。

I フラグ : このフラグが “1” の場合, 割り込みを許可し, “0” の場合, 割り込みを禁止します。リセット時に “0” になります。

IL1, IL0 : 現在許可している割り込みのレベルを示します。このビットが示す値より強い割り込み要求があった場合のみ, 割り込み処理を行います。

| IL1 | IL0 | 割り込みレベル | 優先順位 |
|-----|-----|---------|--|
| 0 | 0 | 0 | <div style="text-align: center;"> 高い ↑ ↓ 低い (割り込みなし) </div> |
| 0 | 1 | 1 | |
| 1 | 0 | 2 | |
| 1 | 1 | 3 | |

N フラグ : 演算の結果, 最上位ビットが “1” の場合, “1” にセットされ, “0” の場合は “0” にクリアされます。

Z フラグ : 演算の結果, “0” であれば “1” にセットされ, それ以外の場合は “0” にクリアされます。

V フラグ : 演算の結果, 2 の補数のオーバーフローが発生した場合, “1” にセットされ, それ以外の場合は “0” にクリアされます。

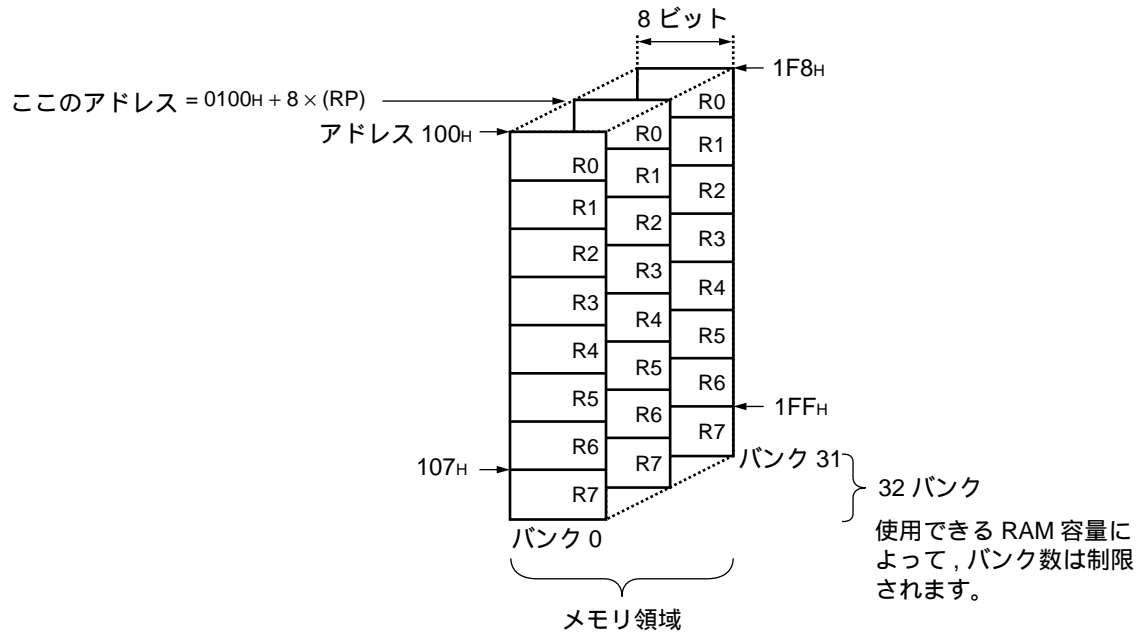
C フラグ : 演算の結果, bit7 から繰上げ (キャリ) や借越し (ボロー) が発生した場合, “1” にセットされ, それ以外の場合は “0” にクリアされます。また, シフト命令ではシフトアウトした値になります。

また、汎用レジスタとして、以下のものがあります。

汎用レジスタ: 8 ビット長、データを格納するレジスタ

汎用レジスタは 8 ビット長のレジスタで、メモリ上のレジスタバンク内にあります。1 バンクあたり 8 個のレジスタがあり、MB95150M シリーズでは全部で 32 バンクまで使用することができます。現在使用しているバンクは、レジスタバンクポインタ (RP) で指定され、オペコードの下位 3 ビットが汎用レジスタ 0 (R0) ~ 汎用レジスタ 7 (R7) を示します。

・レジスタバンク構成



MB95150M シリーズ

■ I/O マップ

| アドレス | レジスタ略称 | レジスタ名称 | R/W | 初期値 |
|---------------------|--------|-------------------------------------|-----|------------|
| 0000H | PDR0 | ポート 0 データレジスタ | R/W | 00000000B |
| 0001H | DDR0 | ポート 0 方向レジスタ | R/W | 00000000B |
| 0002H | PDR1 | ポート 1 データレジスタ | R/W | 00000000B |
| 0003H | DDR1 | ポート 1 方向レジスタ | R/W | 00000000B |
| 0004H | — | (使用禁止) | — | — |
| 0005H | WATR | 発振安定待ち時間設定レジスタ | R/W | 11111111B |
| 0006H | PLLC | PLL 制御レジスタ | R/W | 00000000B |
| 0007H | SYCC | システムクロック制御レジスタ | R/W | 1010X011B |
| 0008H | STBC | スタンバイ制御レジスタ | R/W | 00000000B |
| 0009H | RSRR | リセット要因レジスタ | R/W | XXXXXXXXXB |
| 000AH | TBTC | タイムベースタイマ制御レジスタ | R/W | 00000000B |
| 000BH | WPCR | 時計プリスケラ制御レジスタ | R/W | 00000000B |
| 000CH | WDTC | ウォッチドッグタイマ制御レジスタ | R/W | 00000000B |
| 000DH ~ 0015H | — | (使用禁止) | — | — |
| 0016H | PDR6 | ポート 6 データレジスタ | R/W | 00000000B |
| 0017H | DDR6 | ポート 6 方向レジスタ | R/W | 00000000B |
| 0018H ~ 001BH | — | (使用禁止) | — | — |
| 001CH | PDR9 | ポート 9 データレジスタ | R/W | 00000000B |
| 001DH | DDR9 | ポート 9 方向レジスタ | R/W | 00000000B |
| 001EH | PDRA | ポート A データレジスタ | R/W | 00000000B |
| 001FH | DDRA | ポート A 方向レジスタ | R/W | 00000000B |
| 0020H | PDRB | ポート B データレジスタ | R/W | 00000000B |
| 0021H | DDRB | ポート B 方向レジスタ | R/W | 00000000B |
| 0022H ~ 002BH | — | (使用禁止) | — | — |
| 002CH | PUL0 | ポート 0 プルアップレジスタ | R/W | 00000000B |
| 002DH | PUL1 | ポート 1 プルアップレジスタ | R/W | 00000000B |
| 002EH ~ 0035H | — | (使用禁止) | — | — |
| 0036H | T01CR1 | 8/16 ビット複合タイマ 01 制御ステータスレジスタ 1 ch.0 | R/W | 00000000B |
| 0037H | T00CR1 | 8/16 ビット複合タイマ 00 制御ステータスレジスタ 1 ch.0 | R/W | 00000000B |
| 0038H | T11CR1 | 8/16 ビット複合タイマ 11 制御ステータスレジスタ 1 ch.1 | R/W | 00000000B |
| 0039H | T10CR1 | 8/16 ビット複合タイマ 10 制御ステータスレジスタ 1 ch.1 | R/W | 00000000B |
| 003AH | PC01 | 8/16 ビット PPG1 制御レジスタ ch.0 | R/W | 00000000B |
| 003BH | PC00 | 8/16 ビット PPG0 制御レジスタ ch.0 | R/W | 00000000B |

(続く)

MB95150M シリーズ

| アドレス | レジスタ略称 | レジスタ名称 | R/W | 初期値 |
|---------------------|---------|-------------------------------|-----|-----------------------|
| 003CH | PC11 | 8/16 ビット PPG1 制御レジスタ ch.1 | R/W | 00000000 _B |
| 003DH | PC10 | 8/16 ビット PPG0 制御レジスタ ch.1 | R/W | 00000000 _B |
| 003EH ~ 0041H | — | (使用禁止) | — | — |
| 0042H | PCNTH0 | 16 ビット PPG 状態制御レジスタ上位 ch.0 | R/W | 00000000 _B |
| 0043H | PCNTL0 | 16 ビット PPG 状態制御レジスタ下位 ch.0 | R/W | 00000000 _B |
| 0044H ~ 0047H | — | (使用禁止) | — | — |
| 0048H | EIC00 | 外部割込み回路制御レジスタ ch.0/ch.1 | R/W | 00000000 _B |
| 0049H | EIC10 | 外部割込み回路制御レジスタ ch.2/ch.3 | R/W | 00000000 _B |
| 004AH | EIC20 | 外部割込み回路制御レジスタ ch.4/ch.5 | R/W | 00000000 _B |
| 004BH | EIC30 | 外部割込み回路制御レジスタ ch.6/ch.7 | R/W | 00000000 _B |
| 004CH ~ 004FH | — | (使用禁止) | — | — |
| 0050H | SCR | LIN-UART シリアル制御レジスタ | R/W | 00000000 _B |
| 0051H | SMR | LIN-UART シリアルモードレジスタ | R/W | 00000000 _B |
| 0052H | SSR | LIN-UART シリアルステータスレジスタ | R/W | 00001000 _B |
| 0053H | RDR/TDR | LIN-UART 受 / 送信データレジスタ | R/W | 00000000 _B |
| 0054H | ESCR | LIN-UART 拡張ステータス制御レジスタ | R/W | 00000100 _B |
| 0055H | ECCR | LIN-UART 拡張通信制御レジスタ | R/W | 000000XX _B |
| 0056H | SMC10 | UART/SIO シリアルモード制御レジスタ 1 ch.0 | R/W | 00000000 _B |
| 0057H | SMC20 | UART/SIO シリアルモード制御レジスタ 2 ch.0 | R/W | 00100000 _B |
| 0058H | SSR0 | UART/SIO シリアルステータスレジスタ ch.0 | R/W | 00000001 _B |
| 0059H | TDR0 | UART/SIO シリアル出力データレジスタ ch.0 | R/W | 00000000 _B |
| 005AH | RDR0 | UART/SIO シリアル入力データレジスタ ch.0 | R | 00000000 _B |
| 005BH ~ 006BH | — | (使用禁止) | — | — |
| 006CH | ADC1 | 8/10 ビット A/D コンバータ制御レジスタ 1 | R/W | 00000000 _B |
| 006DH | ADC2 | 8/10 ビット A/D コンバータ制御レジスタ 2 | R/W | 00000000 _B |
| 006EH | ADDH | 8/10 ビット A/D コンバータデータレジスタ上位 | R/W | 00000000 _B |
| 006FH | ADDL | 8/10 ビット A/D コンバータデータレジスタ下位 | R/W | 00000000 _B |
| 0070H | WCSR | 時計カウンタステータスレジスタ | R/W | 00000000 _B |
| 0071H | — | (使用禁止) | — | — |
| 0072H | FSR | フラッシュメモリステータスレジスタ | R/W | 000X0000 _B |
| 0073H | SWRE0 | フラッシュメモリセクタ書込み制御レジスタ 0 | R/W | 00000000 _B |
| 0074H | SWRE1 | フラッシュメモリセクタ書込み制御レジスタ 1 | R/W | 00000000 _B |
| 0075H | — | (使用禁止) | — | — |
| 0076H | WREN | ワイルドレジスタアドレス比較許可レジスタ | R/W | 00000000 _B |

(続く)

MB95150M シリーズ

| アドレス | レジスタ略称 | レジスタ名称 | R/W | 初期値 |
|---------------------|--------|--|-----|-----------|
| 0077H | WROR | ワイルドレジスタデータテスト設定レジスタ | R/W | 00000000B |
| 0078H | — | レジスタバンクポインタ (RP), ダイレクトバンクポインタ (P) のミラー | — | — |
| 0079H | ILR0 | 割込みレベル設定レジスタ 0 | R/W | 11111111B |
| 007AH | ILR1 | 割込みレベル設定レジスタ 1 | R/W | 11111111B |
| 007BH | ILR2 | 割込みレベル設定レジスタ 2 | R/W | 11111111B |
| 007CH | ILR3 | 割込みレベル設定レジスタ 3 | R/W | 11111111B |
| 007DH | ILR4 | 割込みレベル設定レジスタ 4 | R/W | 11111111B |
| 007EH | ILR5 | 割込みレベル設定レジスタ 5 | R/W | 11111111B |
| 007FH | — | (使用禁止) | — | — |
| 0F80H | WRARH0 | ワイルドレジスタアドレス設定レジスタ上位 ch.0 | R/W | 00000000B |
| 0F81H | WRARL0 | ワイルドレジスタアドレス設定レジスタ下位 ch.0 | R/W | 00000000B |
| 0F82H | WRDR0 | ワイルドレジスタデータ設定レジスタ ch.0 | R/W | 00000000B |
| 0F83H | WRARH1 | ワイルドレジスタアドレス設定レジスタ上位 ch.1 | R/W | 00000000B |
| 0F84H | WRARL1 | ワイルドレジスタアドレス設定レジスタ下位 ch.1 | R/W | 00000000B |
| 0F85H | WRDR1 | ワイルドレジスタデータ設定レジスタ ch.1 | R/W | 00000000B |
| 0F86H | WRARH2 | ワイルドレジスタアドレス設定レジスタ上位 ch.2 | R/W | 00000000B |
| 0F87H | WRARL2 | ワイルドレジスタアドレス設定レジスタ下位 ch.2 | R/W | 00000000B |
| 0F88H | WRDR2 | ワイルドレジスタデータ設定レジスタ ch.2 | R/W | 00000000B |
| 0F89H ~ 0F91H | — | (使用禁止) | — | — |
| 0F92H | T01CR0 | 8/16 ビット複合タイマ 01 制御ステータスレジスタ 0 ch.0 | R/W | 00000000B |
| 0F93H | T00CR0 | 8/16 ビット複合タイマ 00 制御ステータスレジスタ 0 ch.0 | R/W | 00000000B |
| 0F94H | T01DR | 8/16 ビット複合タイマ 01 データレジスタ ch.0 | R/W | 00000000B |
| 0F95H | T00DR | 8/16 ビット複合タイマ 00 データレジスタ ch.0 | R/W | 00000000B |
| 0F96H | TMCR0 | 8/16 ビット複合タイマ 00/01 タイマモード制御レジスタ ch.0 | R/W | 00000000B |
| 0F97H | T11CR0 | 8/16 ビット複合タイマ 11 制御ステータスレジスタ 0 ch.1 | R/W | 00000000B |
| 0F98H | T10CR0 | 8/16 ビット複合タイマ 10 制御ステータスレジスタ 0 ch.1 | R/W | 00000000B |
| 0F99H | T11DR | 8/16 ビット複合タイマ 11 データレジスタ ch.1 | R/W | 00000000B |
| 0F9AH | T10DR | 8/16 ビット複合タイマ 10 データレジスタ ch.1 | R/W | 00000000B |
| 0F9BH | TMCR1 | 8/16 ビット複合タイマ 10/11 タイマモード制御レジスタ ch.1 | R/W | 00000000B |
| 0F9CH | PPS01 | 8/16 ビット PPG1 周期設定バッファレジスタ ch.0 | R/W | 11111111B |
| 0F9DH | PPS00 | 8/16 ビット PPG0 周期設定バッファレジスタ ch.0 | R/W | 11111111B |
| 0F9EH | PDS01 | 8/16 ビット PPG1 デューティ設定バッファレジスタ ch.0 | R/W | 11111111B |
| 0F9FH | PDS00 | 8/16 ビット PPG0 デューティ設定バッファレジスタ ch.0 | R/W | 11111111B |
| 0FA0H | PPS11 | 8/16 ビット PPG1 周期設定バッファレジスタ ch.1 | R/W | 11111111B |
| 0FA1H | PPS10 | 8/16 ビット PPG0 周期設定バッファレジスタ ch.1 | R/W | 11111111B |
| 0FA2H | PDS11 | 8/16 ビット PPG1 デューティ設定バッファレジスタ ch.1 | R/W | 11111111B |
| 0FA3H | PDS10 | 8/16 ビット PPG0 デューティ設定バッファレジスタ ch.1 | R/W | 11111111B |

(続く)

MB95150M シリーズ

| アドレス | レジスタ略称 | レジスタ名称 | R/W | 初期値 |
|---------------------|--------|---|-----|-----------|
| 0FA4H | PPGS | 8/16 ビット PPG 起動レジスタ | R/W | 00000000B |
| 0FA5H | REVC | 8/16 ビット PPG 出力反転レジスタ | R/W | 00000000B |
| 0FA6H ~ 0FA9H | — | (使用禁止) | — | — |
| 0FAAH | PDCRH0 | 16 ビット PPG ダウンカウンタレジスタ上位 ch.0 | R | 00000000B |
| 0FABH | PDCRL0 | 16 ビット PPG ダウンカウンタレジスタ下位 ch.0 | R | 00000000B |
| 0FACH | PCSRH0 | 16 ビット PPG 周期設定バッファレジスタ上位 ch.0 | R/W | 11111111B |
| 0FADH | PCSRL0 | 16 ビット PPG 周期設定バッファレジスタ下位 ch.0 | R/W | 11111111B |
| 0FAEH | PDUTH0 | 16 ビット PPG デューティ設定バッファレジスタ上位 ch.0 | R/W | 11111111B |
| 0FAFH | PDUTL0 | 16 ビット PPG デューティ設定バッファレジスタ下位 ch.0 | R/W | 11111111B |
| 0FB0H ~ 0FBBH | — | (使用禁止) | — | — |
| 0FBCH | BGR1 | LIN-UART ボーレートジェネレータレジスタ 1 | R/W | 00000000B |
| 0FBDH | BGR0 | LIN-UART ボーレートジェネレータレジスタ 0 | R/W | 00000000B |
| 0FBEH | PSSR0 | UART/SIO 専用ボーレートジェネレータプリスケール 選択レジスタ ch.0 | R/W | 00000000B |
| 0FBFH | BRSR0 | UART/SIO 専用ボーレートジェネレータボーレート 設定レジスタ ch.0 | R/W | 00000000B |
| 0FC0H ~ 0FC2H | — | (使用禁止) | — | — |
| 0FC3H | AIDRL | A/D 入力禁止レジスタ下位 | R/W | 00000000B |
| 0FC4H | LCDCC | LCDC 制御レジスタ | R/W | 00010000B |
| 0FC5H | LCDCE1 | LCDC 許可レジスタ 1 | R/W | 00110000B |
| 0FC6H | LCDCE2 | LCDC 許可レジスタ 2 | R/W | 00000000B |
| 0FC7H | LCDCE3 | LCDC 許可レジスタ 3 | R/W | 00000000B |
| 0FC8H ~ 0FCAH | — | (使用禁止) | — | — |
| 0FCBH | LDCB1 | LCDC プリンキング設定レジスタ 1 | R/W | 00000000B |
| 0FCCH | LDCB2 | LCDC プリンキング設定レジスタ 2 | R/W | 00000000B |
| 0FCDH ~ 0FD4H | LCDRAM | LCDC 表示 RAM | R/W | 00000000B |
| 0FD5H ~ 0FE2H | — | (使用禁止) | — | — |
| 0FE3H | WCDR | 時計カウンタデータレジスタ | R/W | 00111111B |
| 0FE4H ~ 0FE6H | — | (使用禁止) | — | — |

(続く)

MB95150M シリーズ

(続き)

| アドレス | レジスタ略称 | レジスタ名称 | R/W | 初期値 |
|---|--------|------------------|-----|-----------------------|
| 0FE7 _H | ILSR2 | 入力レベル選択 レジスタ 2 | R/W | 00000000 _B |
| 0FE8 _H , 0FE9 _H | — | (使用禁止) | — | — |
| 0FEA _H | CSVCR | クロックスーパバイザ制御レジスタ | R/W | 00011100 _B |
| 0FEB _H ~ 0FED _H | — | (使用禁止) | — | — |
| 0FEE _H | ILSR | 入力レベル選択レジスタ | R/W | 00000000 _B |
| 0FEF _H | WICR | 割込み端子選択回路制御レジスタ | R/W | 01000000 _B |
| 0FF0 _H ~ 0FFF _H | — | (使用禁止) | — | — |

・ R/W についての説明

R/W : リード / ライト可能

R : リードオンリ

W : ライトオンリ

・ 初期値についての説明

0 : このビットの初期値は “0” です。

1 : このビットの初期値は “1” です。

X : このビットの初期値は不定です。

(注意事項) “ (使用禁止) ” への書込みは行わないでください。“ (使用禁止) ” を読み出した場合 , 不定が読み出されます。

■ 割込み要因のテーブル

| 割込み要因 | 割込み 要求番号 | ベクタテーブルの アドレス | | 割込みレベル 設定レジスタ のビット名 | 同一レベル 優先順位 (同時発生時) |
|---------------------------|-------------|-------------------|-------------------|---------------------------|---|
| | | 上位 | 下位 | | |
| 外部割込み ch.0 | IRQ0 | FFFA _H | FFFB _H | L00 [1 : 0] | <div>高い</div> <div>↑</div> <div>↓</div> <div>低い</div> |
| 外部割込み ch.4 | | | | | |
| 外部割込み ch.1 | IRQ1 | FFF8 _H | FFF9 _H | L01 [1 : 0] | |
| 外部割込み ch.5 | | | | | |
| 外部割込み ch.2 | IRQ2 | FFF6 _H | FFF7 _H | L02 [1 : 0] | |
| 外部割込み ch.6 | | | | | |
| 外部割込み ch.3 | IRQ3 | FFF4 _H | FFF5 _H | L03 [1 : 0] | |
| 外部割込み ch.7 | | | | | |
| UART/SIO ch.0 | IRQ4 | FFF2 _H | FFF3 _H | L04 [1 : 0] | |
| 8/16 ビット複合タイマ ch.0 (下位) | IRQ5 | FFF0 _H | FFF1 _H | L05 [1 : 0] | |
| 8/16 ビット複合タイマ ch.0 (上位) | IRQ6 | FFEE _H | FFEF _H | L06 [1 : 0] | |
| LIN-UART (受信) | IRQ7 | FFEC _H | FFED _H | L07 [1 : 0] | |
| LIN-UART (送信) | IRQ8 | FFEA _H | FFEB _H | L08 [1 : 0] | |
| 8/16 ビット PPG ch.1 (下位) | IRQ9 | FFE8 _H | FFE9 _H | L09 [1 : 0] | |
| 8/16 ビット PPG ch.1 (上位) | IRQ10 | FFE6 _H | FFE7 _H | L10 [1 : 0] | |
| (未使用) | IRQ11 | FFE4 _H | FFE5 _H | L11 [1 : 0] | |
| 8/16 ビット PPG ch.0 (上位) | IRQ12 | FFE2 _H | FFE3 _H | L12 [1 : 0] | |
| 8/16 ビット PPG ch.0 (下位) | IRQ13 | FFE0 _H | FFE1 _H | L13 [1 : 0] | |
| 8/16 ビット複合タイマ ch.1 (上位) | IRQ14 | FFDE _H | FFDF _H | L14 [1 : 0] | |
| 16 ビット PPG ch.0 | IRQ15 | FFDC _H | FFDD _H | L15 [1 : 0] | |
| (未使用) | IRQ16 | FFDA _H | FFDB _H | L16 [1 : 0] | |
| (未使用) | IRQ17 | FFD8 _H | FFD9 _H | L17 [1 : 0] | |
| 8/10 ビット A/D コンバータ | IRQ18 | FFD6 _H | FFD7 _H | L18 [1 : 0] | |
| タイムベースタイマ | IRQ19 | FFD4 _H | FFD5 _H | L19 [1 : 0] | |
| 時計プリスケラ / 時計カウンタ | IRQ20 | FFD2 _H | FFD3 _H | L20 [1 : 0] | |
| (未使用) | IRQ21 | FFD0 _H | FFD1 _H | L21 [1 : 0] | |
| 8/16 ビット複合タイマ ch.1 (下位) | IRQ22 | FFCE _H | FFCF _H | L22 [1 : 0] | |
| フラッシュメモリ | IRQ23 | FFCCH | FFCD _H | L23 [1 : 0] | |

MB95150M シリーズ

■ 電気的特性

1. 絶対最大定格

| 項目 | 記号 | 定格値 | | 単位 | 備考 |
|----------------|---------------------------------|-----------------------|-----------------------|----|--|
| | | 最小 | 最大 | | |
| 電源電圧 *1 | V _{CC} | V _{SS} - 0.3 | V _{SS} + 6.0 | V | |
| LCD 用電源電圧 | V ₀ ~ V ₃ | V _{SS} - 0.3 | V _{SS} + 6.0 | V | *2 |
| 入力電圧 *1 | V _I | V _{SS} - 0.3 | V _{SS} + 6.0 | V | *3 |
| 出力電圧 *1 | V _O | V _{SS} - 0.3 | V _{SS} + 6.0 | V | *3 |
| 最大クランプ電流 | I _{CLAMP} | - 2.0 | + 2.0 | mA | 該当端子 *4 |
| 最大総クランプ電流 | Σ I _{CLAMP} | — | 20 | mA | 該当端子 *4 |
| “L” レベル最大出力電流 | I _{OL} | — | 15 | mA | 該当端子 *4 |
| “L” レベル平均電流 | I _{OLAV} | — | 4 | mA | 該当端子 *4 平均出力電流 = 動作電流 × 動作率 (端子 1 本) |
| “L” レベル最大総出力電流 | ΣI _{OL} | — | 100 | mA | |
| “L” レベル平均総出力電流 | ΣI _{OLAV} | — | 50 | mA | 平均総出力電流 = 動作電流 × 動作率 (端子の総和) |
| “H” レベル最大出力電流 | I _{OH} | — | - 15 | mA | 該当端子 *4 |
| “H” レベル平均電流 | I _{OHAV} | — | - 4 | mA | 該当端子 *4 平均出力電流 = 動作電流 × 動作率 (端子 1 本) |
| “H” レベル最大総出力電流 | ΣI _{OH} | — | - 100 | mA | |
| “H” レベル平均総出力電流 | ΣI _{OHAV} | — | - 50 | mA | 平均総出力電流 = 動作電流 × 動作率 (端子の総和) |
| 消費電力 | P _d | — | 320 | mW | |
| 動作温度 | T _A | - 40 | + 85 | °C | |
| 保存温度 | T _{stg} | - 55 | + 150 | °C | |

* 1 : V_{SS} = 0.0 V を基準にしています。

* 2 : V₀ ~ V₃ は V_{CC} + 0.3 V を超えてはいけません。

* 3 : V_I, V_O は V_{CC} + 0.3 V を超えてはいけません。V_I は定格電圧を超えてはいけません。ただし、外部の部品を使用して入力への電流または入力からの電流の最大値を制限する場合は、V_I 定格に代わって I_{CLAMP} 定格が適用されます。

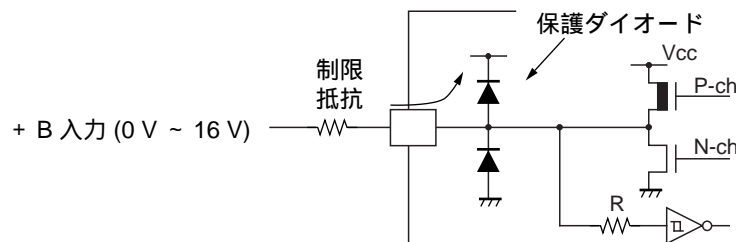
(続く)

(続き)

* 4 : 該当端子 : P00 ~ P07, P10 ~ P14, P60 ~ P67, P90 ~ P95, PA0 ~ PA3, PB0 ~ PB7

- ・推奨動作条件内で使用してください。
- ・直流電圧 (電流) で使用してください。
- ・ + B 信号は, V_{CC} 電圧を超える入力信号です。 + B 信号とマイクロコントローラの間には, 必ず制限抵抗を接続し + B 信号を印加してください。
- ・ + B 入力時にマイクロコントローラ端子に入力される電流が, 瞬時・定常を問わず規格値以下になるように制限抵抗の値を設定してください。
- ・低消費電力モードなど, マイクロコントローラの駆動電流が少ない動作状態では, + B 入力電位が保護ダイオードを通して V_{CC} 端子の電位を上昇させ, 他の機器へ影響を及ぼします。
- ・マイクロコントローラ電源が OFF 時 (0 V に固定していない場合) に + B 入力がある場合は, 端子から電源が供給されているため, 不完全な動作を行う可能性があります。
- ・電源投入時に + B 入力がある場合は, 端子から電源が供給されているため, パワーオンリセットが動作しない電源電圧になる可能性があります。
- ・ + B 入力端子は, 開放状態にならないようにしてください。
- ・ A/D 入力端子を除くアナログ系入出力端子 (LCD 駆動端子など) は, + B 入力ができません。
- ・推奨回路例

・入出力等価回路



< 注意事項 > 絶対最大定格を超えるストレス (電圧, 電流, 温度など) の印加は, 半導体デバイスを破壊する可能性があります。したがって, 定格を一項目でも超えることのないようご注意ください。

MB95150M シリーズ

2. 推奨動作条件

(V_{SS} = 0.0 V)

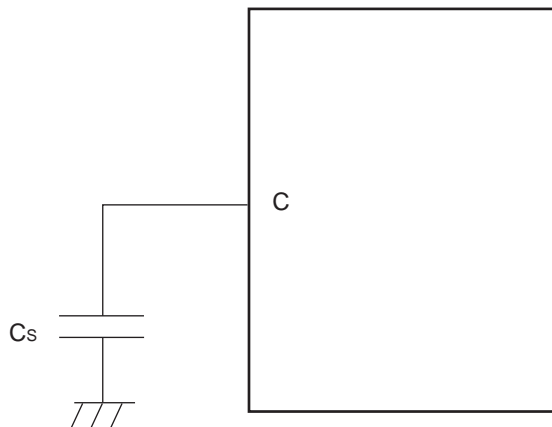
| 項目 | 記号 | 条件 | 規格値 | | 単位 | 備考 | |
|---------------|-----------------|----|-----------------|-----------------|----|---------------------------------------|----------------------|
| | | | 最小 | 最大 | | | |
| 電源電圧 | V _{CC} | — | 2.4*1, *2 | 5.5*1 | V | 通常動作の場合 | MB95FV100D-103 以外 |
| | | | 2.3 | 5.5 | | ストップモードでの 状態保持 | |
| | | | 2.7 | 5.5 | | 通常動作の場合 | MB95FV100D-103 |
| | | | 2.3 | 5.5 | | ストップモードでの 状態保持 | |
| LCD 用 電源電圧 | V0 ~ V3 | | V _{SS} | V _{CC} | V | 液晶電源範囲（最適値は、使用する液晶表示 素子によって決まります。） | |
| 平滑コンデンサ | C _S | | 0.1 | 1.0 | μF | * 3 | |
| 動作温度 | T _A | | - 40 | + 85 | °C | MB95FV100D-103 以外 | |
| | | | + 5 | + 35 | °C | MB95FV100D-103 | |

* 1 : 動作周波数, マシクロック, アナログ保証範囲により異なります。

* 2 : 低電圧検出リセット使用時は, 低電圧が検出されている期間はリセットが発生します。低電圧検出に関しては,
「4. 交流規格」の「(8) 低電圧検出」を参照してください。

* 3 : セラミックコンデンサ, または同程度の周波数特性のコンデンサを使用してください。V_{CC} 端子のバイパスコンデ
ンサは C_S より大きい容量値のものを接続してください。平滑コンデンサ C_S の接続は下図を参照してください。

・ C 端子接続図



< 注意事項 > 推奨動作条件は, 半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は, すべてこの条
件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると, 信頼
性に悪影響を及ぼすことがあります。

データシートに記載されていない項目, 使用条件, 論理の組合せでの使用は, 保証していません。記載され
ている以外の条件での使用をお考えの場合は, 必ず事前に営業部門までご相談ください。

MB95150M シリーズ

3. 直流規格

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|-----------------------------------|------------|--|--------------------------------|----------------|-----|----------------|---------------|------------------------------------|
| | | | | 最小 | 標準 | 最大 | | |
| “H” レベル 入力電圧 | V_{IH1} | P10, P67 | * 1 | $0.7 V_{CC}$ | — | $V_{CC} + 0.3$ | V | CMOS 入力レベル選択 の場合 |
| | V_{IHA} | P00 ~ P07, P10 ~ P14, P60 ~ P67, P90 ~ P95, | — | $0.8 V_{CC}$ | — | $V_{CC} + 0.3$ | V | オートモーティブ入力 レベルが選択された場 合の端子入力 |
| | V_{IHS1} | PA0 ~ PA3, PB0 ~ PB7 | * 1 | $0.8 V_{CC}$ | — | $V_{CC} + 0.3$ | V | ヒステリシス入力 |
| | V_{IHM} | $\overline{\text{RST}}$, MOD | — | $0.8 V_{CC}$ | — | $V_{CC} + 0.3$ | V | ヒステリシス入力 |
| “L” レベル 入力電圧 | V_{IL} | P10, P67 | * 1 | $V_{SS} - 0.3$ | — | $0.3 V_{CC}$ | V | CMOS 入力レベル選択 の場合 (ヒステリシス入力) |
| | V_{ILA} | P00 ~ P07, P10 ~ P14, P60 ~ P67, P90 ~ P95, | — | $V_{SS} - 0.3$ | — | $0.5 V_{CC}$ | V | オートモーティブ入力 レベルが選択された場 合の端子入力 |
| | V_{ILS} | PA0 ~ PA3, PB0 ~ PB7 | * 1 | $V_{SS} - 0.3$ | — | $0.2 V_{CC}$ | V | ヒステリシス入力 |
| | V_{ILM} | $\overline{\text{RST}}$, MOD | — | $V_{SS} - 0.3$ | — | $0.2 V_{CC}$ | V | ヒステリシス入力 |
| “H” レベル 出力電圧 | V_{OH} | 全出力端子 | $I_{OH} = -4.0 \text{ mA}$ | $V_{CC} - 0.5$ | — | | V | |
| “L” レベル 出力電圧 | V_{OL} | 全出力端子, $\overline{\text{RST}}$ *2 | $I_{OL} = 4.0 \text{ mA}$ | — | — | 0.4 | V | |
| 入力リーク 電流 (Hi-Z 出力リーク 電流) | I_{LI} | P00 ~ P07, P10 ~ P14 以外の ポート | $0.0 \text{ V} < V_I < V_{CC}$ | - 5 | — | + 5 | μA | プルアップ禁止設定の 場合 |
| プルアップ 抵抗 | R_{PULL} | P00 ~ P07, P10 ~ P14 | $V_I = 0.0 \text{ V}$ | 25 | 50 | 100 | k Ω | プルアップ許可設定の 場合 |
| プルダウン 抵抗 | R_{MOD} | MOD | $V_I = V_{CC}$ | 50 | 100 | 200 | k Ω | マスク ROM 品のみ |

(続く)

MB95150M シリーズ

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|---------|------------------|---------------------------------|--|-----|------|------|----|---------------------------------------|
| | | | | 最小 | 標準 | 最大 | | |
| 電源電流 *3 | I _{CC} | V _{CC} (外部クロック動作) | V _{CC} = 5.5 V, F _{CH} = 20 MHz, F _{MP} = 10 MHz メインクロック モード (2 分周) | — | 9.5 | 12.5 | mA | フラッシュメモリ品 (フラッシュメモリ書込み, 消去以外の場合) |
| | | | | — | 30 | 35 | mA | フラッシュメモリ品 (フラッシュメモリ書込み, 消去の場合) |
| | | | | — | 11.9 | 17.2 | mA | フラッシュメモリ品 (A/D 変換の場合) |
| | | | | — | 7.2 | 9.5 | mA | マスク ROM 品 |
| | | | | — | 9.6 | 14.2 | mA | マスク ROM 品 (A/D 変換の場合) |
| | | | V _{CC} = 5.5 V, F _{CH} = 32 MHz, F _{MP} = 16 MHz メインクロック モード (2 分周) | — | 15.2 | 20.0 | mA | フラッシュメモリ品 (フラッシュメモリ書込み, 消去以外の場合) |
| | | | | — | 35.7 | 42.5 | mA | フラッシュメモリ品 (フラッシュメモリ書込み, 消去の場合) |
| | | | | — | 19.0 | 27.5 | mA | フラッシュメモリ品 (A/D 変換の場合) |
| | | | | — | 11.6 | 15.2 | mA | マスク ROM 品 |
| | | | | — | 15.4 | 22.7 | mA | マスク ROM 品 (A/D 変換の場合) |
| | I _{CCS} | | V _{CC} = 5.5 V, F _{CH} = 20 MHz, F _{MP} = 10 MHz メインスリープ モード (2 分周) | — | 4.5 | 7.5 | mA | |
| | | | V _{CC} = 5.5 V, F _{CH} = 32 MHz, F _{MP} = 16 MHz メインスリープ モード (2 分周) | — | 7.2 | 12.0 | mA | |
| | I _{CCL} | | V _{CC} = 5.5 V, F _{CL} = 32 kHz, F _{MPL} = 16 kHz サブクロック モード (2 分周), T _A = + 25 °C | — | 45 | 100 | μA | |

(続く)

MB95150M シリーズ

(続き)

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|-------------------------|--|---|---|-----|------|------|----|---------------|
| | | | | 最小 | 標準 | 最大 | | |
| 電源電流 *3 | ICCLS | Vcc (外部クロック動作) | VCC = 5.5 V, FCL = 32 kHz, FMPL = 16 kHz サブスリープモード (2 分周), TA = + 25 °C | — | 10 | 81 | μA | |
| | ICCT | | VCC = 5.5 V, FCL = 32 kHz 時計モード メインストップモード TA = + 25 °C | — | 4.6 | 27.0 | μA | |
| | ICCMPLL | | VCC = 5.5 V, FCH = 4 MHz, FMP = 10 MHz メイン PLL モード (2.5 通倍) | — | 9.3 | 12.5 | mA | フラッシュ メモリ品 |
| | | | | — | 7.0 | 9.5 | mA | マスク ROM 品 |
| | | | VCC = 5.5 V, FCH = 6.4 MHz, FMP = 16 MHz メイン PLL モード (2.5 通倍) | — | 14.9 | 20.0 | mA | フラッシュ メモリ品 |
| | | | | — | 11.2 | 15.2 | mA | マスク ROM 品 |
| | ICCSPLL | | VCC = 5.5 V, FCL = 32 kHz, FMPL = 128 kHz サブ PLL モード (4 通倍) TA = + 25 °C | — | 160 | 400 | μA | |
| | ICTS | | VCC = 5.5 V, FCH = 10 MHz タイムベースタイマモード TA = + 25 °C | — | 0.40 | 1.10 | mA | |
| ICCH | VCC = 5.5 V サブストップモード TA = + 25 °C | — | 3.5 | 20 | μA | | | |
| LCD 内部分割抵抗 | RLCD | — | V3 と VSS の間 | — | 300 | — | kΩ | |
| COM0 ~ COM3 出力インピーダンス | RVCOM | COM0 ~ COM3 | V1 ~ V3 = 5.0V | — | — | 5 | kΩ | |
| SEG00 ~ SEG15 出力インピーダンス | RVSEG | SEG00 ~ SEG15 | | — | — | 7 | kΩ | |
| LCD リーク電流 | ILCDL | V0 ~ V3 COM0 ~ COM3 SEG00 ~ SEG15 | — | - 1 | — | + 1 | μA | |
| 入力容量 | CIN | Vcc, Vss 以外 | f = 1 MHz | — | 5 | 15 | pF | |

* 1 : P10, P67 は, 入力レベルを“CMOS 入力レベル”もしくは“ヒステリシス入力レベル”に切り換えることができます。
入力レベルの切換えは, 入力レベル選択レジスタ (ILSR) で設定します。

* 2 : クロックスーパーバイザなし品のみ

* 3 : ・ 電源電流は外部クロックで規定されています。また, 低電圧検出およびクロックスーパーバイザのオプションを
選択された場合は, 低電圧検出回路の消費電流 (I_{LVD}) および内蔵 CR 発振器の消費電流 (I_{CSV}) それぞれの値を電源
電流値に足してご検討くださるようお願いいたします。

・ F_{CH} , F_{CL} は, 「4. 交流規格 (1) クロックタイミング」を参照してください。

・ F_{MP} , F_{MPL} は, 「4. 交流規格 (2) ソースクロック / マシンクロック」を参照してください。

MB95150M シリーズ

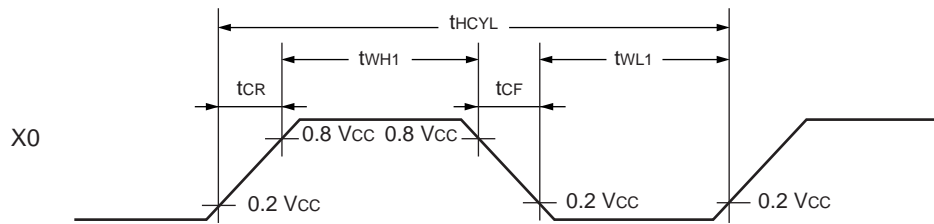
4. 交流規格

(1) クロックタイミング

(V_{CC} = 2.4 V ~ 5.5 V, V_{SS} = 0.0 V, T_A = - 40 °C ~ + 85 °C)

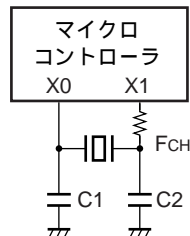
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | | 単位 | 備考 |
|----------------------|--------------------------------------|----------|----|------|--------|-------|-----|--|
| | | | | 最小 | 標準 | 最大 | | |
| クロック周波数 | F _{CH} | X0, X1 | — | 1.00 | | 16.25 | MHz | メイン発振回路使用の場合 |
| | | | | 1.00 | | 32.50 | MHz | 外部クロック使用の場合 |
| | | | | 3.00 | | 10.00 | MHz | メイン PLL1 通倍 |
| | | | | 3.00 | | 8.13 | MHz | メイン PLL2 通倍 |
| | | | | 3.00 | | 6.50 | MHz | メイン PLL2.5 通倍 |
| | | | | 3.00 | | 4.06 | MHz | メイン PLL4 通倍 |
| | F _{CL} | X0A, X1A | | | 32.768 | | kHz | サブ発振回路使用の場合 |
| | | | | | 32.768 | | kHz | サブ PLL 使用の場合 |
| クロックサイクルタイム | t _H CYL | X0, X1 | | 61.5 | — | 1000 | ns | 発振回路使用の場合 |
| | t _L CYL | X0A, X1A | | 30.8 | — | 1000 | ns | 外部クロック使用の場合 |
| | | | | — | 30.5 | — | μs | サブクロック使用の場合 |
| 入力クロックパルス幅 | t _{WH1} t _{WL1} | X0 | | 61.5 | — | — | ns | 外部クロック使用時 デューティ比 30% ~ 70%を 目安としてください。 |
| | t _{WH2} t _{WL2} | X0A | | — | 15.2 | — | μs | |
| 入力クロック立上り , 立下り時間 | t _{CR} t _{CF} | X0, X0A | | — | — | 5 | ns | 外部クロック使用の場合 |

・外部クロック使用の場合の入力波形 (メインクロック)

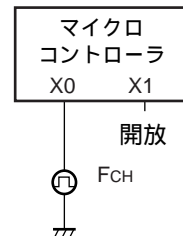


・メインクロック入力ポート外部接続図

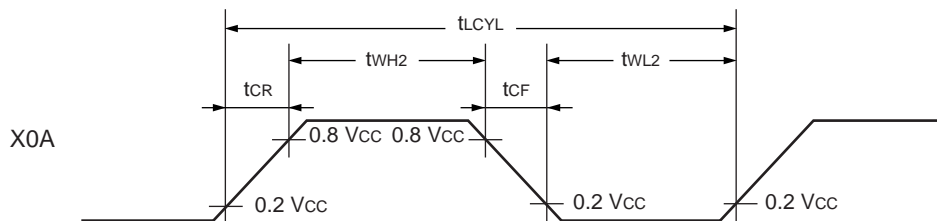
水晶振動子使用時
または
セラミック振動子使用時



外部クロック使用時

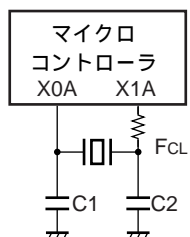


・外部クロック使用の場合の入力波形 (サブクロック)

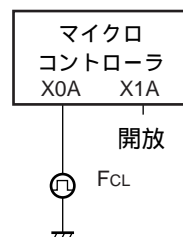


・サブクロック入力ポート外部接続図

水晶振動子使用時
または
セラミック振動子使用時



外部クロック使用時



MB95150M シリーズ

(2) ソースクロック / マシニングクロック

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 条件 | 規格値 | | | 単位 | 備考 |
|---------------------------------------|-------|----|--------|----|---------|---------------|---|
| | | | 最小 | 標準 | 最大 | | |
| ソースクロック サイクルタイム *1 (分周設定前のクロック) | tSCLK | — | 61.5 | — | 2000 | ns | メインクロック使用の場合 最小: $F_{CH} = 8.125 \text{ MHz}$, PLL2 通倍 最大: $F_{CH} = 1 \text{ MHz}$, 2 分周 |
| | | | 7.6 | — | 61.0 | μs | サブクロック使用の場合 最小: $F_{CL} = 32 \text{ kHz}$, PLL4 通倍 最大: $F_{CL} = 32 \text{ kHz}$, 2 分周 |
| ソースクロック周波数 | FSP | — | 0.50 | — | 16.25 | MHz | メインクロック使用の場合 |
| | F SPL | | 16.384 | — | 131.072 | kHz | サブクロック使用の場合 |
| マシニングクロック サイクルタイム *2 (最小命令実行時間) | tMCLK | — | 61.5 | — | 32000 | ns | メインクロック使用の場合 最小: $F_{SP} = 16.25 \text{ MHz}$, 分周なし 最大: $F_{SP} = 0.5 \text{ MHz}$, 16 分周 |
| | | | 7.6 | — | 976.5 | μs | サブクロック使用の場合 最小: $F_{SPL} = 131 \text{ kHz}$, 分周なし 最大: $F_{SPL} = 16 \text{ kHz}$, 16 分周 |
| マシニングクロック周波数 | FMP | — | 0.031 | — | 16.250 | MHz | メインクロック使用の場合 |
| | F MPL | | 1.024 | — | 131.072 | kHz | サブクロック使用の場合 |

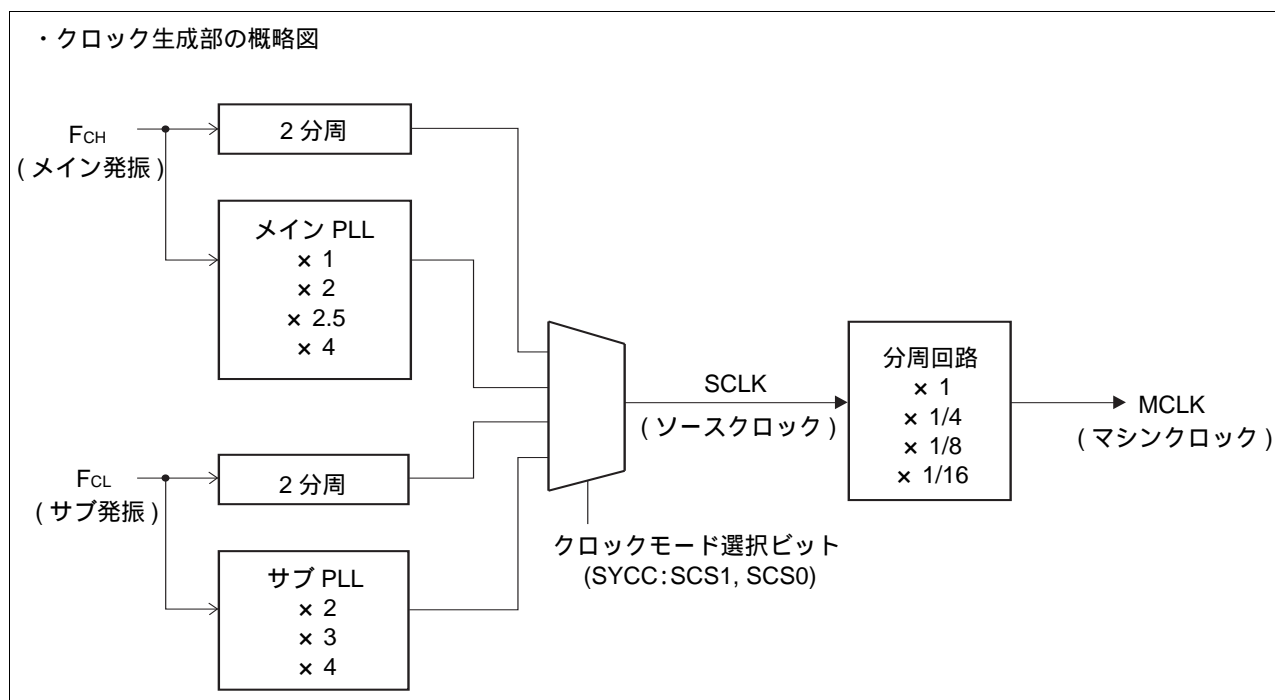
* 1: マシニングクロック分周比選択ビット (SYCC: DIV1, DIV0) による分周設定前のクロックです。本ソースクロックがマシニングクロック分周比選択ビット (SYCC: DIV1, DIV0) により分周され、マシニングクロックとなります。なお、ソースクロックは、以下から選択が可能です。

- ・メインクロックの 2 分周
- ・メインクロックの PLL 通倍 (1, 2, 2.5, 4 通倍から選択)
- ・サブクロックの 2 分周
- ・サブクロックの PLL 通倍 (2, 3, 4 通倍から選択)

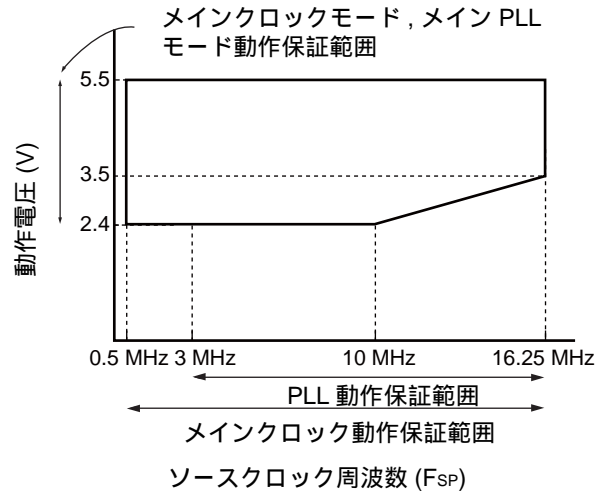
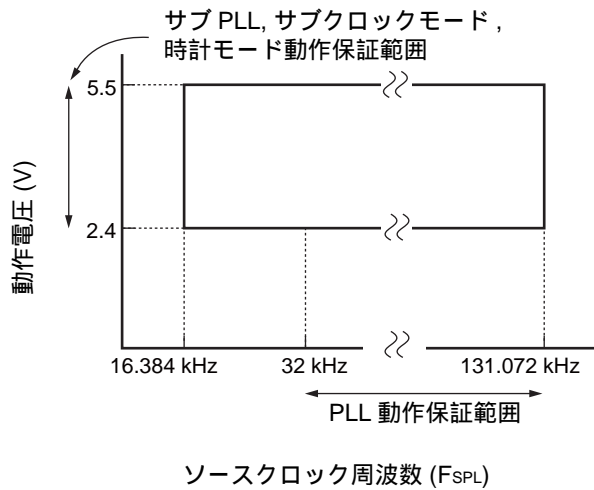
* 2: マイクロコントローラの動作クロックです。マシニングクロックは、以下から選択が可能です。

- ・ソースクロック (分周なし)
- ・ソースクロックの 4 分周
- ・ソースクロックの 8 分周
- ・ソースクロックの 16 分周

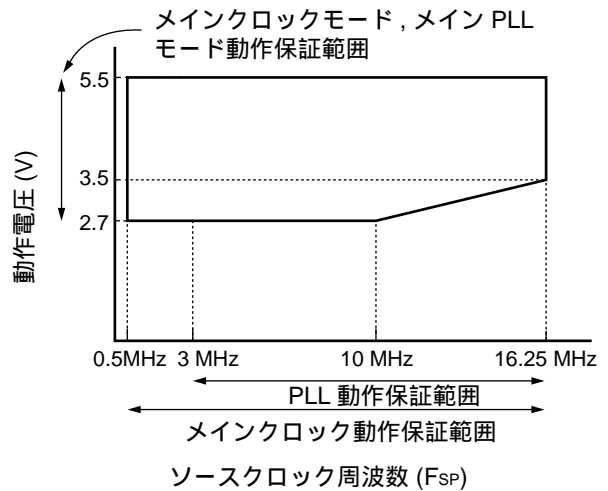
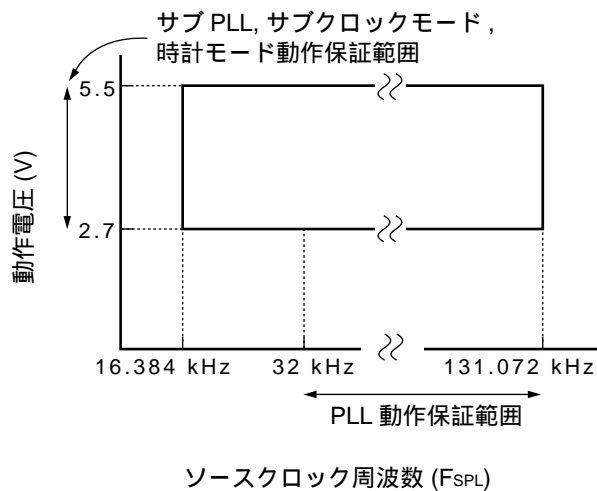
・クロック生成部の概略図



- 動作電圧 - 動作周波数 ($T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)
- MB95156M/F156M/F156N/F156J

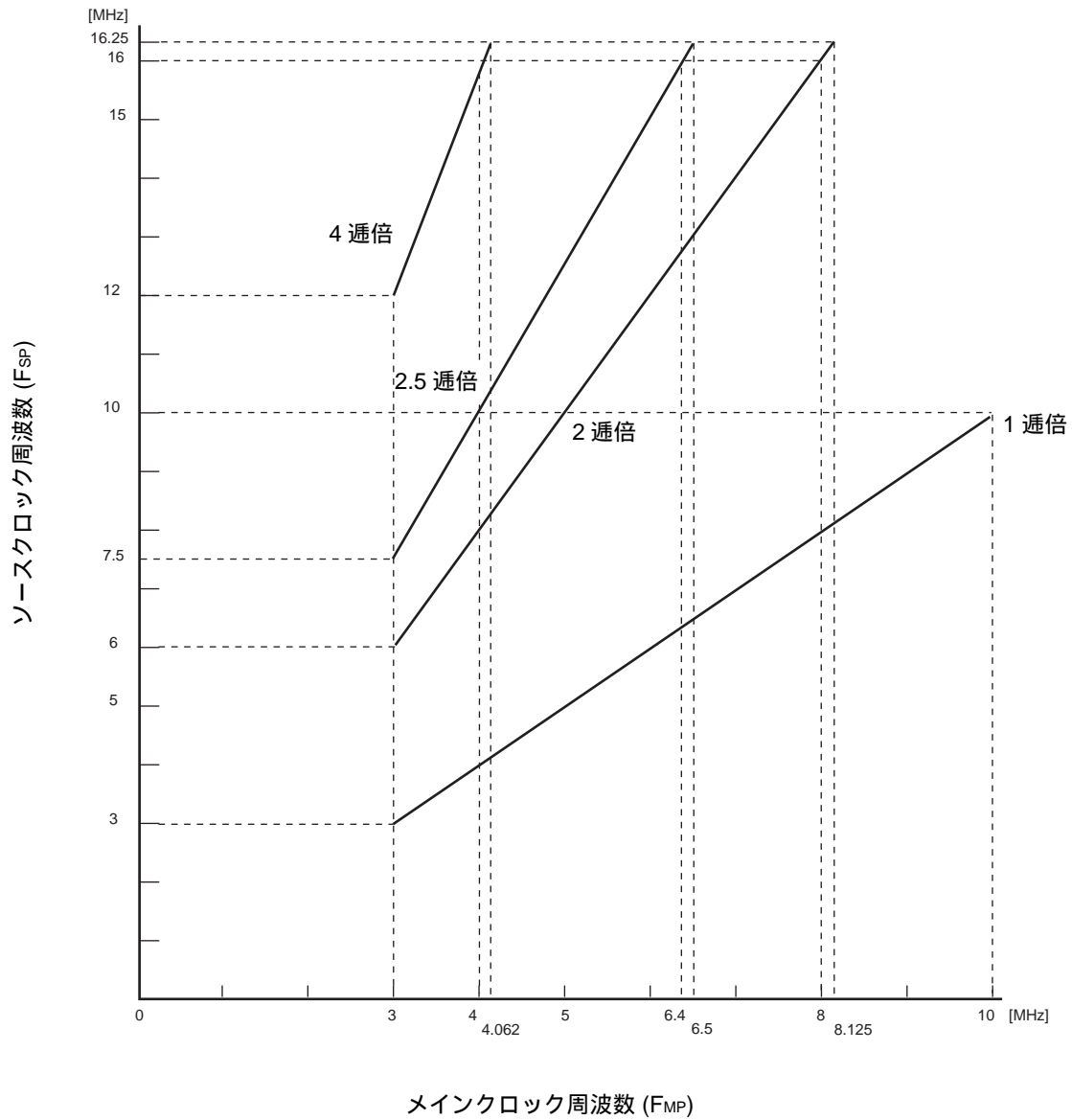


- 動作電圧 - 動作周波数 ($T_A = +5^\circ\text{C} \sim +35^\circ\text{C}$)
- MB95FV100D-103



MB95150M シリーズ

・メイン PLL 動作周波数



(3) 外部リセット

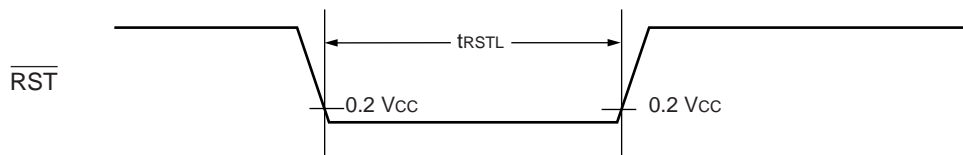
($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---|-------------------|-------------------------|----|---------------------------------|----|---------------|--|
| | | | | 最小 | 最大 | | |
| $\overline{\text{RST}}$ “L” レベル パルス幅 | t_{RSTL} | $\overline{\text{RST}}$ | — | $2 t_{\text{MCLK}}^{*1}$ | — | ns | 通常動作の場合 |
| | | | | 振動子の発振時間 ^{*2} + 100 | — | μs | ストップモード, サブクロックモード, サブスリープモード, 時計モードの場合 |
| | | | | 100 | — | μs | タイムベースタイマ モードの場合 |

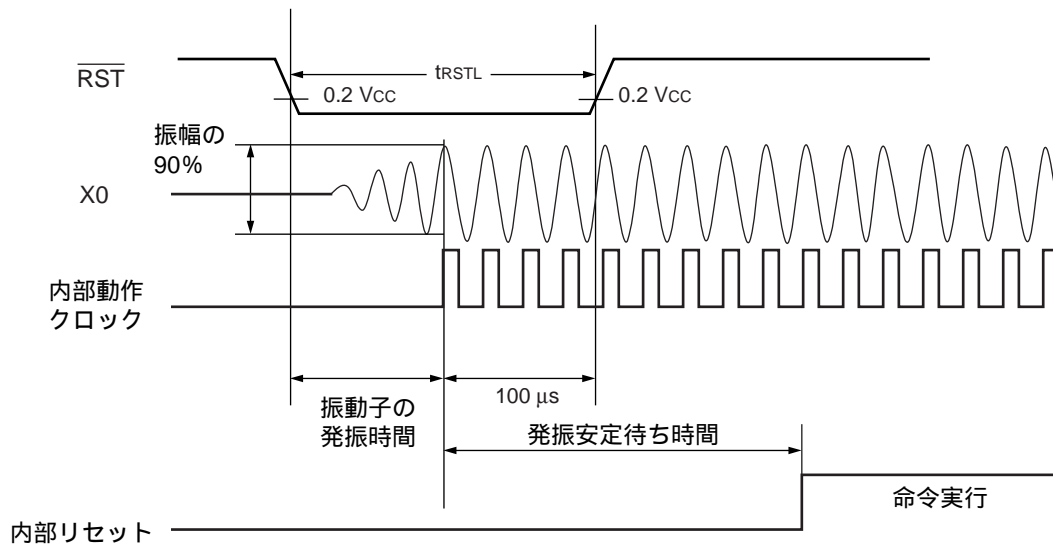
* 1: t_{MCLK} については「(2) ソースクロック / マシンクロック」を参照してください。

* 2: 振動子の発振時間は、振幅の 90% に達した時間です。水晶振動子は数 ms ~ 数十 ms、セラミック振動子は数百 μs ~ 数 ms、外部クロックは 0 ms となります。

・通常動作の場合



・ストップモード、サブクロックモード、サブスリープモード、時計モード、電源投入の場合

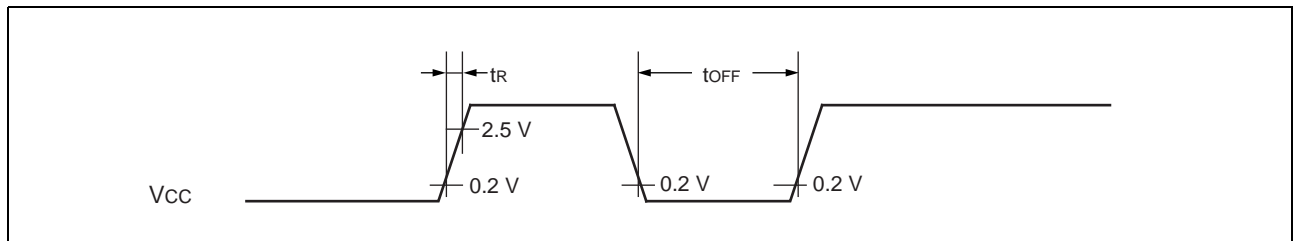


MB95150M シリーズ

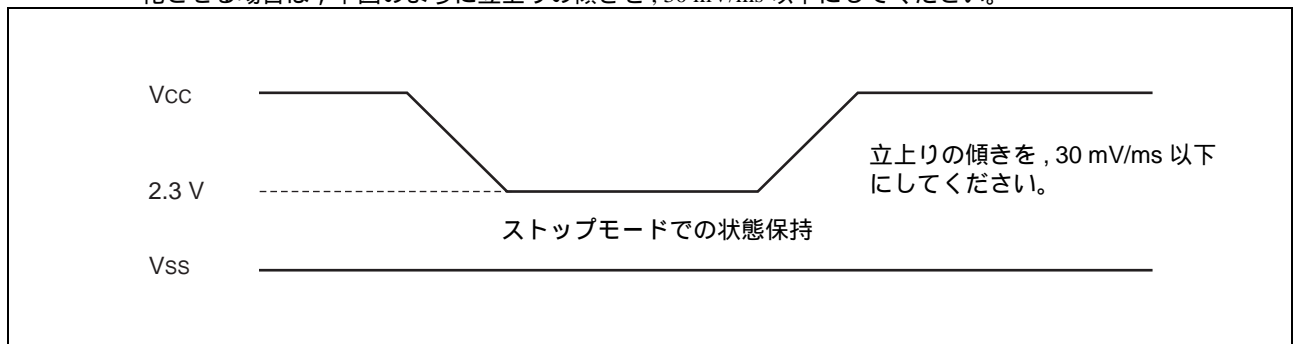
(4) パワーオンリセット

($V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 | 備考 |
|---------|-----------|----------|----|-----|----|----|-------------|
| | | | | 最小 | 最大 | | |
| 電源立上り時間 | t_R | V_{CC} | — | — | 50 | ms | 電源投入までの待ち時間 |
| 電源断時間 | t_{OFF} | | | 1 | — | ms | |



(注意事項) 電源電圧を急激に変化させると、パワーオンリセットが起動される場合があります。動作中に電源電圧を変化させる場合は、下図のように立上りの傾きを、 30 mV/ms 以下にしてください。

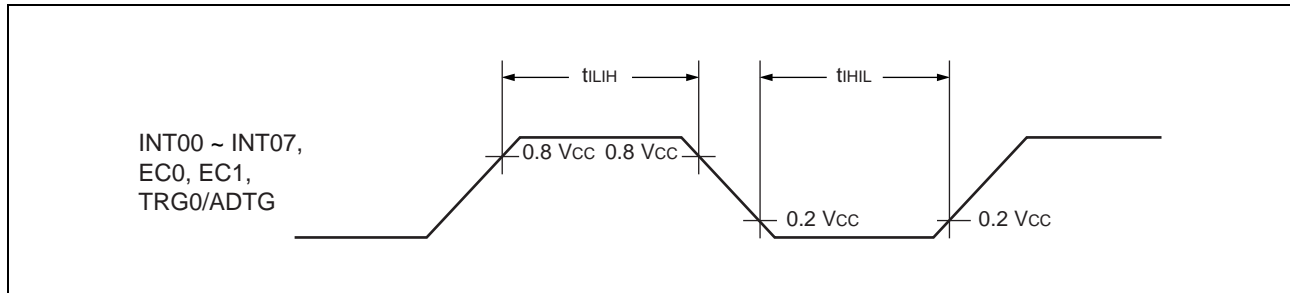


(5) 周辺入力タイミング

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 |
|-------------|----------|---------------------------------------|----|----------------|----|----|
| | | | | 最小 | 最大 | |
| 周辺入力“H”パルス幅 | t_{LH} | INT00 ~ INT07, EC0, EC1, TRG0/ADTG | — | $2 t_{MCLK}^*$ | — | ns |
| 周辺入力“L”パルス幅 | t_{HL} | | | $2 t_{MCLK}^*$ | — | ns |

* : t_{MCLK} については, 「(2) ソースクロック / マシンクロック」を参照してください。



MB95150M シリーズ

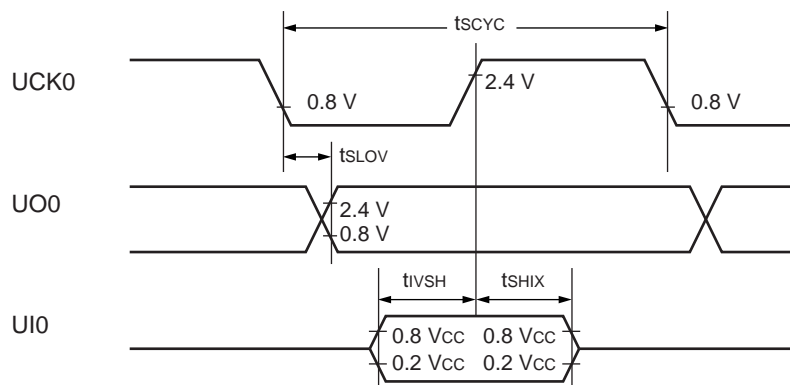
(6) UART/SIO シリアル I/O タイミング

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

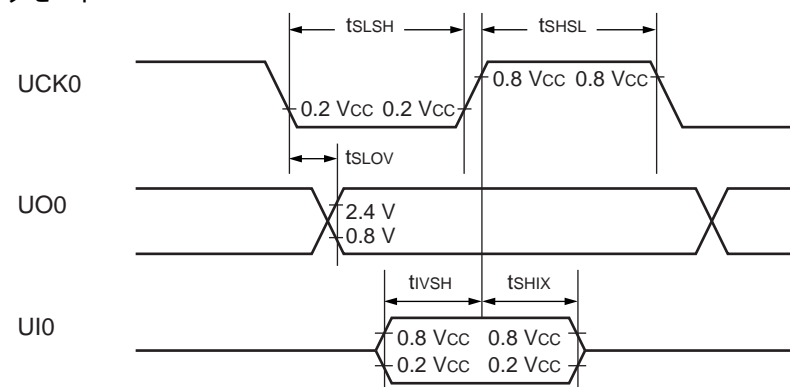
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 |
|-------------------|-------|-----------|---|----------|-------|----|
| | | | | 最小 | 最大 | |
| シリアルクロックサイクルタイム | tSCYC | UCK0 | 内部 クロック 動作 出力端子 : $C_L = 80 \text{ pF}$ $+ 1 \text{ TTL.}$ | 4 tMCLK* | — | ns |
| UCK UO 時間 | tSLOV | UCK0, UO0 | | - 190 | + 190 | ns |
| 有効 UI UCK | tIVSH | UCK0, UI0 | | 2 tMCLK* | — | ns |
| UCK 有効 UI ホールド時間 | tSHIX | UCK0, UI0 | | 2 tMCLK* | — | ns |
| シリアルクロック “H” パルス幅 | tSHSL | UCK0 | 外部 クロック 動作 出力端子 : $C_L = 80 \text{ pF}$ $+ 1 \text{ TTL.}$ | 4 tMCLK* | — | ns |
| シリアルクロック “L” パルス幅 | tSLSH | UCK0 | | 4 tMCLK* | — | ns |
| UCK UO 時間 | tSLOV | UCK0, UO0 | | — | 190 | ns |
| 有効 UI UCK | tIVSH | UCK0, UI0 | | 2 tMCLK* | — | ns |
| UCK 有効 UI ホールド時間 | tSHIX | UCK0, UI0 | | 2 tMCLK* | — | ns |

* : tMCLK については, 「(2) ソースクロック / マシンクロック」を参照してください。

・内部シフトクロックモード



・外部シフトクロックモード



(7) LIN-UART タイミング

サンプリングクロックの立上りエッジでサンプリング^{*1}, シリアルクロック遅延禁止^{*2}

(ESCR レジスタ : SCES ビット = 0, ECCR レジスタ : SCDE ビット = 0)

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

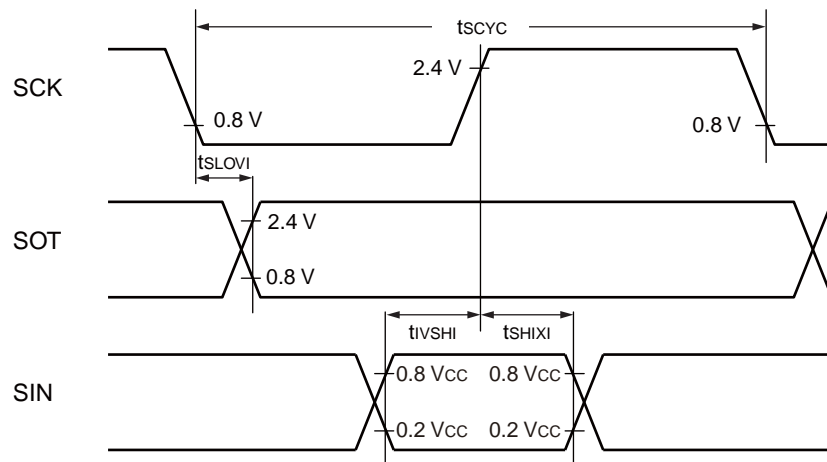
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 |
|-------------------|--------|----------|---|-------------------------|------------------------|----|
| | | | | 最小 | 最大 | |
| シリアルクロックサイクルタイム | tSCYC | SCK | 内部クロック動作 出力端子 : $C_L = 80 \text{ pF} + 1 \text{ TTL}$ | $5 t_{MCLK}^{*3}$ | — | ns |
| SCK SOT 遅延時間 | tSLOVI | SCK, SOT | | - 95 | + 95 | ns |
| 有効 SIN SCK | tIVSHI | SCK, SIN | | $t_{MCLK}^{*3} + 190$ | — | ns |
| SCK 有効 SIN ホールド時間 | tSHIXI | SCK, SIN | | 0 | — | ns |
| シリアルクロック“L”パルス幅 | tLSH | SCK | 外部クロック動作 出力端子 : $C_L = 80 \text{ pF} + 1 \text{ TTL}$ | $3 t_{MCLK}^{*3} - t_r$ | — | ns |
| シリアルクロック“H”パルス幅 | tHSL | SCK | | $t_{MCLK}^{*3} + 95$ | — | ns |
| SCK SOT 遅延時間 | tSLOVE | SCK, SOT | | — | $2 t_{MCLK}^{*3} + 95$ | ns |
| 有効 SIN SCK | tIVSHE | SCK, SIN | | 190 | — | ns |
| SCK 有効 SIN ホールド時間 | tSHIXE | SCK, SIN | | $t_{MCLK}^{*3} + 95$ | — | ns |
| SCK 立下り時間 | tF | SCK | | — | 10 | ns |
| SCK 立上り時間 | tR | SCK | | — | 10 | ns |

* 1 : 受信データのサンプリングをシリアルクロックの立上りで行うか、立下りで行うかを切り換える機能です。

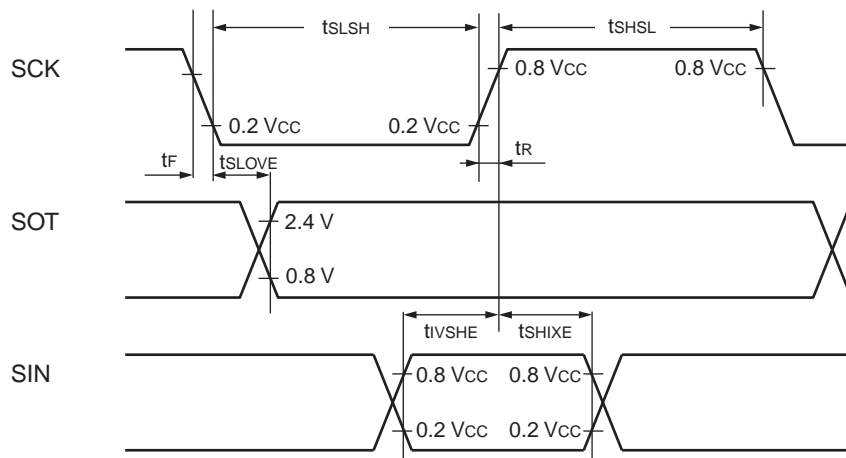
* 2 : シリアルクロック遅延機能は、シリアルクロックの出力信号を半クロック遅延させる機能です。

* 3 : t_{MCLK} については、「(2) ソースクロック / マシンクロック」を参照してください。

・内部シフトクロックモード



・外部シフトクロックモード



MB95150M シリーズ

サンプリングクロックの立下りエッジでサンプリング *1, シリアルクロック遅延禁止 *2

(ESCR レジスタ : SCES ビット = 1, ECCR レジスタ : SCDE ビット = 0)

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

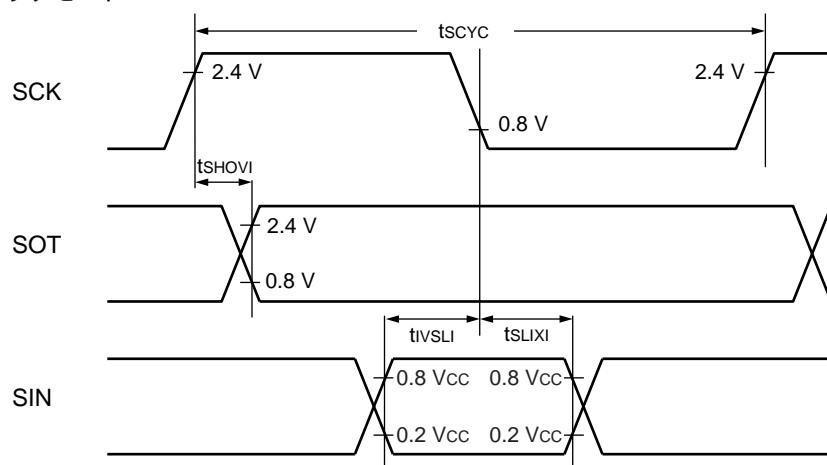
| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 |
|-------------------|--------|----------|---|-------------------------|------------------------|----|
| | | | | 最小 | 最大 | |
| シリアルクロックサイクルタイム | tSCYC | SCK | 内部クロック動作 出力端子 : $C_L = 80 \text{ pF} + 1 \text{ TTL}$. | $5 t_{MCLK}^{*3}$ | — | ns |
| SCK SOT 遅延時間 | tSHOVI | SCK, SOT | | - 95 | + 95 | ns |
| 有効 SIN SCK | tIVSLI | SCK, SIN | | $t_{MCLK}^{*3} + 190$ | — | ns |
| SCK 有効 SIN ホールド時間 | tSLIXI | SCK, SIN | | 0 | — | ns |
| シリアルクロック “H” パルス幅 | tSHSL | SCK | 外部クロック動作 出力端子 : $C_L = 80 \text{ pF} + 1 \text{ TTL}$. | $3 t_{MCLK}^{*3} - t_r$ | — | ns |
| シリアルクロック “L” パルス幅 | tSLSH | SCK | | $t_{MCLK}^{*3} + 95$ | — | ns |
| SCK SOT 遅延時間 | tSHOVE | SCK, SOT | | — | $2 t_{MCLK}^{*3} + 95$ | ns |
| 有効 SIN SCK | tIVSLE | SCK, SIN | | 190 | — | ns |
| SCK 有効 SIN ホールド時間 | tSLIXE | SCK, SIN | | $t_{MCLK}^{*3} + 95$ | — | ns |
| SCK 立下り時間 | tF | SCK | | — | 10 | ns |
| SCK 立上り時間 | tR | SCK | | — | 10 | ns |

* 1 : 受信データのサンプリングをシリアルクロックの立上りで行うか, 立下りで行うかを切り換える機能です。

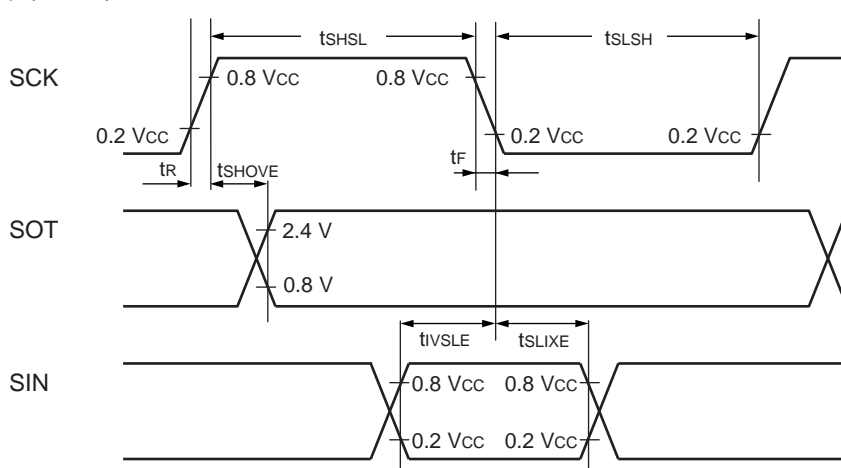
* 2 : シリアルクロック遅延機能は, シリアルクロックの出力信号を半クロック遅延させる機能です。

* 3 : t_{MCLK} については, 「(2) ソースクロック / マシンクロック」を参照してください。

・内部シフトクロックモード



・外部シフトクロックモード



MB95150M シリーズ

サンプリングクロックの立上りエッジでサンプリング^{*1}, シリアルクロック遅延許可^{*2}
(ESCR レジスタ : SCES ビット = 0, ECCR レジスタ : SCDE ビット = 1)

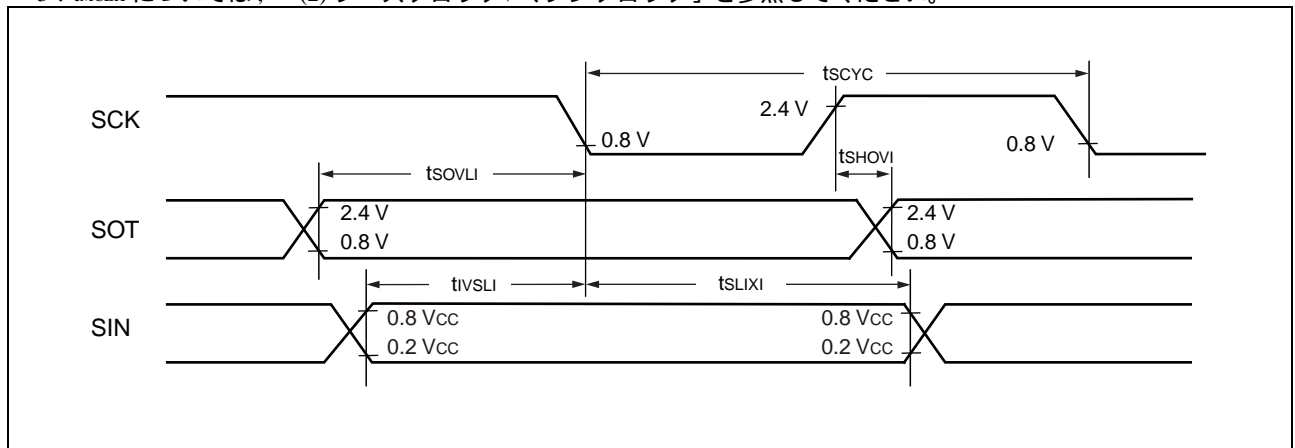
($V_{CC} = 5.0\text{ V} \pm 10\%$, $V_{SS} = 0.0\text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 |
|-------------------|--------|----------|---|---------------------------|-----------------------|----|
| | | | | 最小 | 最大 | |
| シリアルクロックサイクルタイム | tscyc | SCK | 内部クロック動作 出力端子 : $C_L = 80\text{ pF} + 1\text{ TTL}$. | 5 tMCLK^{*3} | — | ns |
| SCK SOT 遅延時間 | tshovi | SCK, SOT | | - 95 | + 95 | ns |
| 有効 SIN SCK | tivsl | SCK, SIN | | $\text{tMCLK}^{*3} + 190$ | — | ns |
| SCK 有効 SIN ホールド時間 | tslxi | SCK, SIN | | 0 | — | ns |
| SOT SCK 遅延時間 | tsovli | SCK, SOT | | — | 4 tMCLK^{*3} | ns |

* 1 : 受信データのサンプリングをシリアルクロックの立上りで行うか, 立下りで行うかを切り換える機能です。

* 2 : シリアルクロック遅延機能は, シリアルクロックの出力信号を半クロック遅延させる機能です。

* 3 : tMCLK については, 「(2) ソースクロック / マシンクロック」を参照してください。



MB95150M シリーズ

サンプリングクロックの立下りエッジでサンプリング*¹, シリアルクロック遅延許可*²

(ESCR レジスタ : SCES ビット = 1, ECCR レジスタ : SCDE ビット = 1)

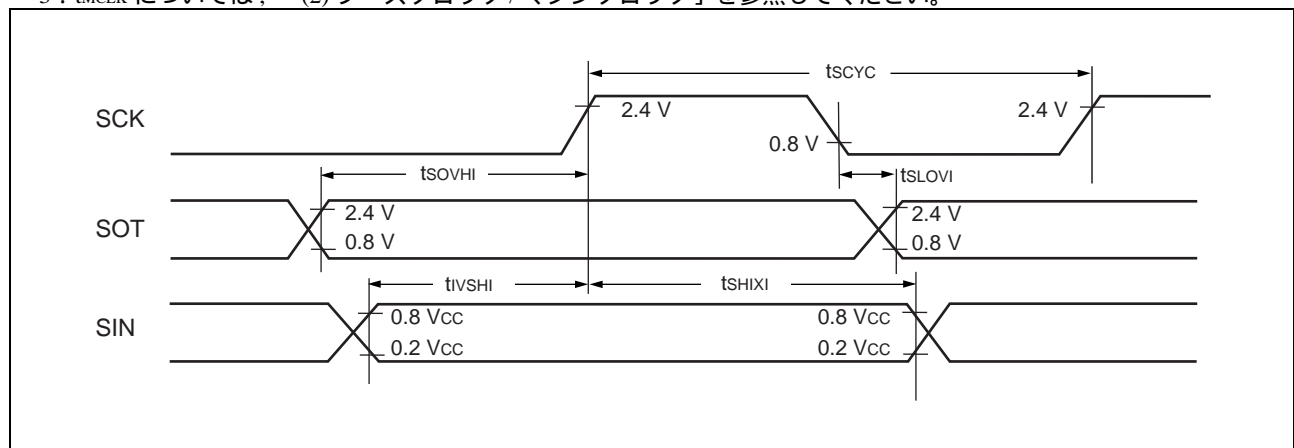
($V_{CC} = 5.0\text{ V} \pm 10\%$, $V_{SS} = 0.0\text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 端子名 | 条件 | 規格値 | | 単位 |
|-------------------|--------|----------|--|---------------------------|-----------------------|----|
| | | | | 最小 | 最大 | |
| シリアルクロックサイクルタイム | tSCYC | SCK | 内部クロック動作 出力端子 : $C_L = 80\text{ pF} + 1\text{ TTL.}$ | 5 tMCLK^{*3} | — | ns |
| SCK SOT 遅延時間 | tSLOVI | SCK, SOT | | - 95 | + 95 | ns |
| 有効 SIN SCK | tIVSHI | SCK, SIN | | $\text{tMCLK}^{*3} + 190$ | — | ns |
| SCK 有効 SIN ホールド時間 | tSHIXI | SCK, SIN | | 0 | — | ns |
| SOT SCK 遅延時間 | tSOVHI | SCK, SOT | | — | 4 tMCLK^{*3} | ns |

* 1 : 受信データのサンプリングをシリアルクロックの立上りで行うか, 立下りで行うかを切り換える機能です。

* 2 : シリアルクロック遅延機能は, シリアルクロックの出力信号を半クロック遅延させる機能です。

* 3 : tMCLK については, 「(2) ソースクロック / マシンクロック」を参照してください。

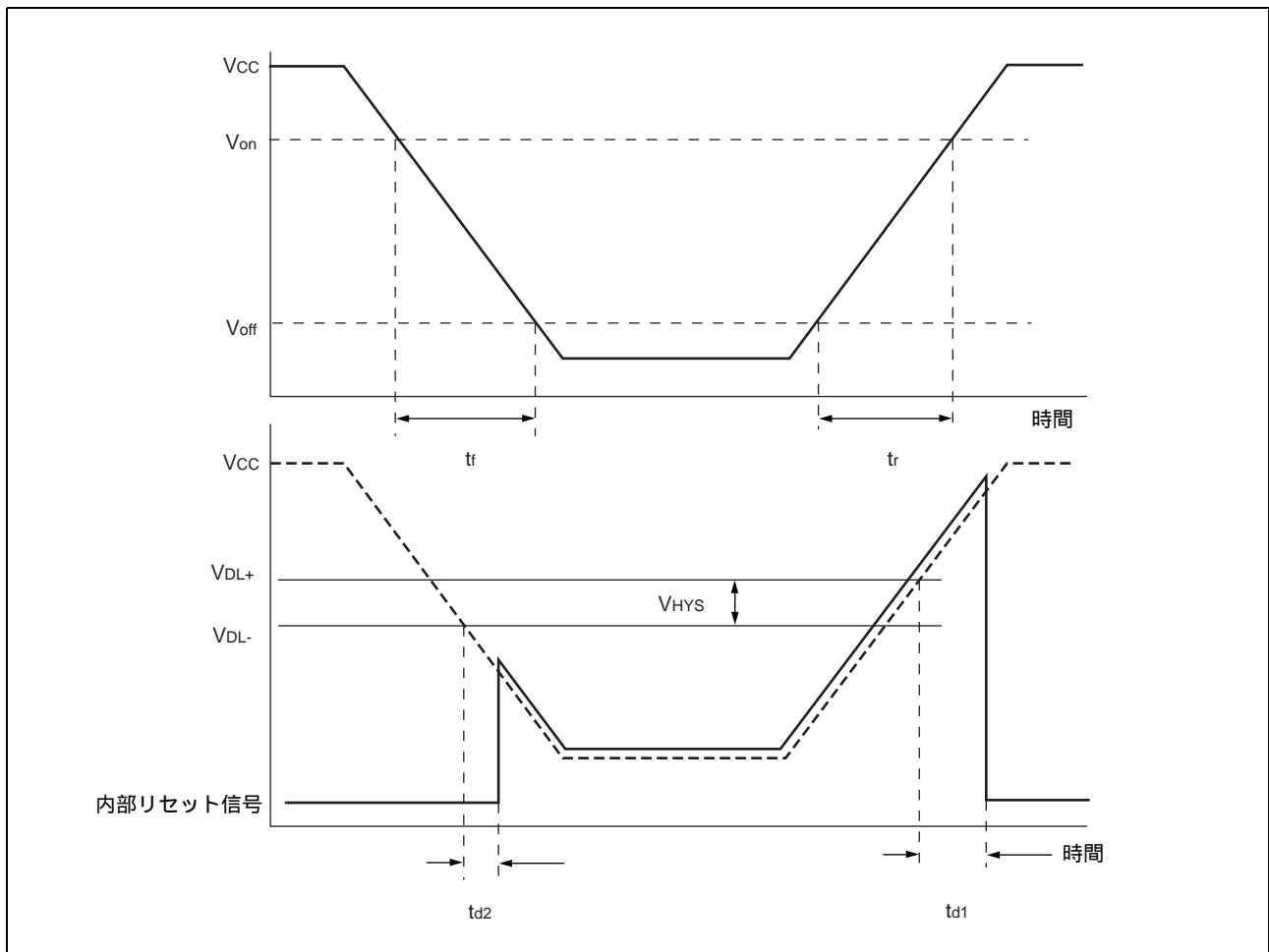


MB95150M シリーズ

(8) 低電圧検出

($V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 条件 | 規格値 | | | 単位 | 備考 |
|-----------------------|------------------|----|------|------|------|----------------|---|
| | | | 最小 | 標準 | 最大 | | |
| 解除電圧 | V _{DL+} | — | 2.52 | 2.70 | 2.88 | V | 電源上昇の場合 |
| 検出電圧 | V _{DL-} | | 2.42 | 2.60 | 2.78 | V | 電源降下の場合 |
| ヒステリシス幅 | V _{HYS} | | 70 | 100 | — | mV | |
| 電源開始電圧 | V _{off} | | — | — | 2.3 | V | |
| 電源到達電圧 | V _{on} | | 4.9 | — | — | V | |
| 電源電圧変化時間 (電源上昇の場合) | tr | | 0.3 | — | — | μs | リセット解除信号が発生する電源の傾き |
| | | | — | 3000 | — | μs | リセット解除信号が規格内 (V _{DL+}) で発生する電源の傾き |
| 電源電圧変化時間 (電源降下の場合) | tr | | 300 | — | — | μs | リセット検出信号が発生する電源の傾き |
| | | | — | 300 | — | μs | リセット検出信号が規格内 (V _{DL-}) で発生する電源の傾き |
| リセット解除遅延時間 | td1 | | — | — | 400 | μs | |
| リセット検出遅延時間 | td2 | — | — | 30 | μs | | |
| 消費電流 | I _{LVD} | — | 38 | 50 | μA | 低電圧検出回路のみの消費電流 | |



MB95150M シリーズ

(9) クロックスーパーバイザクロック

($V_{CC} = 5\text{ V} \pm 10\%$, $V_{SS} = 0.0\text{ V}$, $T_A = -40\text{ }^{\circ}\text{C} \sim +85\text{ }^{\circ}\text{C}$)

| 項目 | 記号 | 条件 | 規格値 | | | 単位 | 備考 |
|--------|-----------|----|-----|-----|-----|---------------|---------------------------------|
| | | | 最小 | 標準 | 最大 | | |
| 発振周波数 | f_{OUT} | — | 50 | 100 | 200 | kHz | |
| 発振起動時間 | t_{WK} | | — | — | 10 | μs | |
| 消費電流 | I_{CSV} | | — | 20 | 36 | μA | 内蔵 CR 発振器の消費電流 100 kHz 発振の場合 |

5. A/D 変換部

(1) A/D 変換部電気的特性

($V_{CC} = 4.0 \text{ V} \sim 5.5 \text{ V}$, $V_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$)

| 項目 | 記号 | 規格値 | | | 単位 | 備考 |
|---------------------|-----------|----------------------------|----------------------------|----------------------------|---------------|---|
| | | 最小 | 標準 | 最大 | | |
| 分解能 | — | — | — | 10 | bit | |
| 総合誤差 | | - 3.0 | — | + 3.0 | LSB | |
| 直線性誤差 | | - 2.5 | — | + 2.5 | LSB | |
| 微分直線性誤差 | | - 1.9 | — | + 1.9 | LSB | |
| ゼロトランジション 電圧 | V_{OT} | $V_{SS} - 1.5 \text{ LSB}$ | $V_{SS} + 0.5 \text{ LSB}$ | $V_{SS} + 2.5 \text{ LSB}$ | V | |
| フルスケール トランジション電圧 | V_{FST} | $V_{CC} - 3.5 \text{ LSB}$ | $V_{CC} - 1.5 \text{ LSB}$ | $V_{CC} + 0.5 \text{ LSB}$ | V | |
| コンペア時間 | — | 0.9 | — | 16500 | μs | 4.5 V V_{CC} 5.5 V |
| | | 1.8 | — | 16500 | μs | 4.0 V $V_{CC} < 4.5 \text{ V}$ |
| サンプリング時間 | — | 0.6 | — | | μs | 4.5 V V_{CC} 5.5 V, 外部インピーダンス < 5.4 k Ω の場合 |
| | | 1.2 | — | | μs | 4.0 V $V_{CC} < 4.5 \text{ V}$, 外部インピーダンス < 2.4 k Ω の場合 |
| アナログ入力電流 | I_{AIN} | - 0.3 | — | + 0.3 | μA | |
| アナログ入力電圧範囲 | V_{AIN} | V_{SS} | — | V_{CC} | V | |

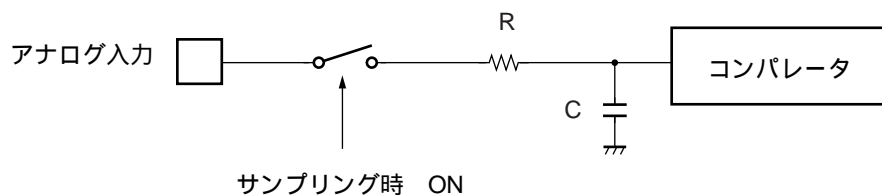
MB95150M シリーズ

(2) A/D 変換部の注意事項

・アナログ入力の外部インピーダンスとサンプリング時間について

サンプルホールド付き A/D コンバータです。外部インピーダンスが高くサンプリング時間を十分に確保できない場合には、内部サンプルホールド用コンデンサに十分にアナログ電圧が充電されず、A/D 変換精度に影響を及ぼします。したがって、A/D 変換精度規格を満足するために、外部インピーダンスと最小サンプリング時間の関係から、サンプリング時間を最小値より長くなるように、レジスタ値と動作周波数を調整するか、外部インピーダンスを下げてご使用ください。また、サンプリング時間を十分に確保できない場合は、アナログ入力端子に 0.1 μF 程度のコンデンサを接続してください。

・アナログ入力等価回路

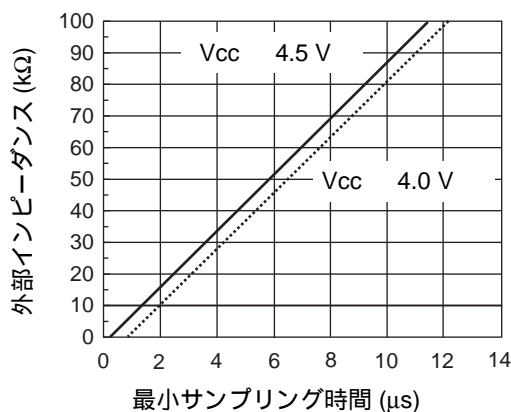


| | | | R | C |
|-------|--------------------------|-------|---------------------|------------|
| 4.5 V | V_{CC} | 5.5 V | 2.0 k Ω (最大) | 16 pF (最大) |
| 4.0 V | $V_{CC} < 4.5 \text{ V}$ | | 8.2 k Ω (最大) | 16 pF (最大) |

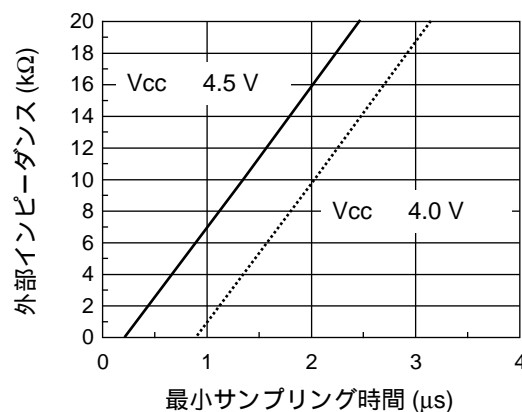
(注意事項) 数値は参考値です。

・外部インピーダンスと最小サンプリング時間の関係

(外部インピーダンス = 0 k Ω ~ 100 k Ω の場合)



(外部インピーダンス = 0 k Ω ~ 20 k Ω の場合)



・誤差について

$|V_{CC} - V_{SS}|$ が小さくなるに従って、相対的な誤差は大きくなります。

(3) A/D コンバータの用語の定義

・ 分解能

A/D コンバータにより識別可能なアナログ変化

10 ビットなら、アナログ電圧を $2^{10} = 1024$ の部分に分解することが可能

・ 直線性誤差 (単位:LSB)

デバイスのゼロトランジション点 (“00 0000 0000” “00 0000 0001”) とフルスケールトランジション点

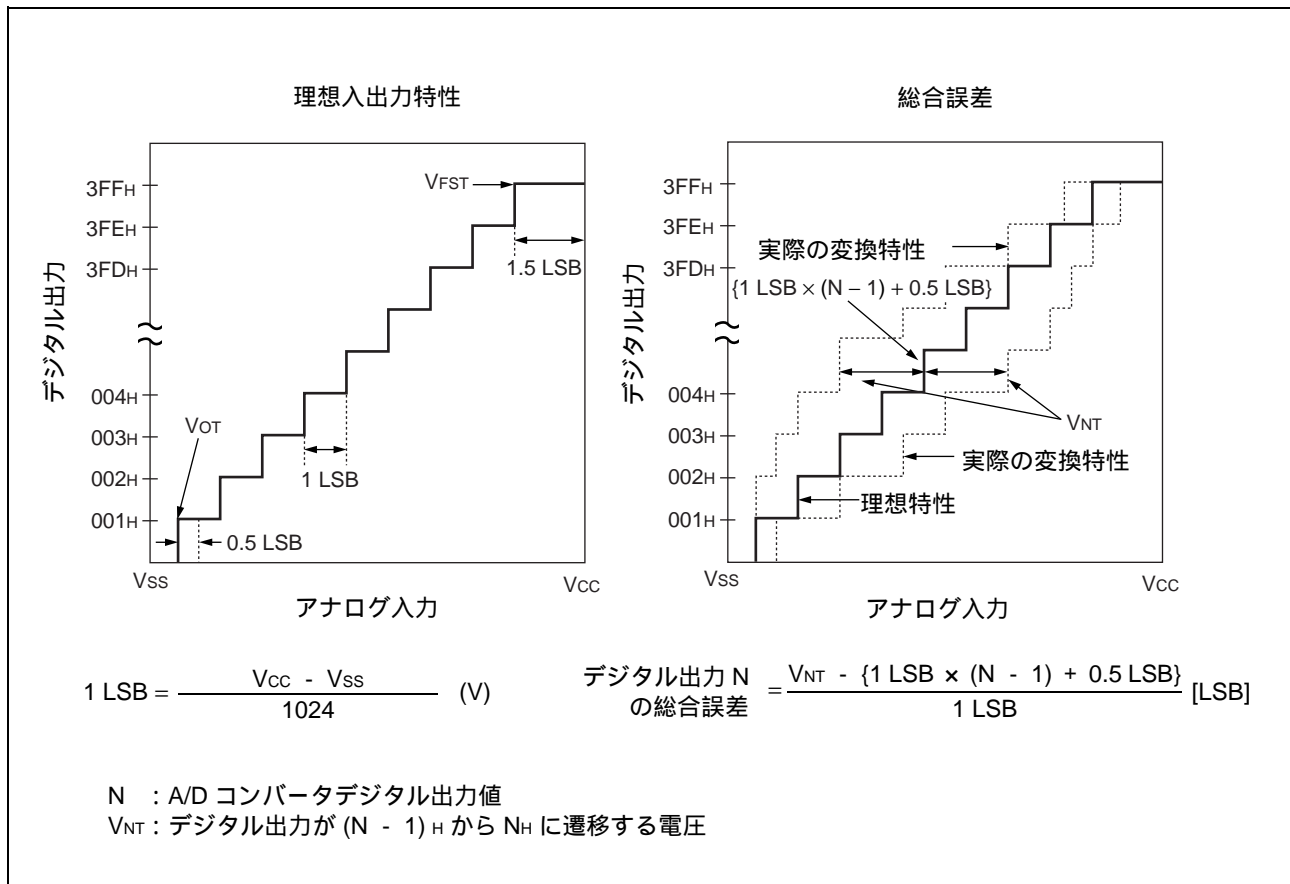
(“11 1111 1111” “11 1111 1110”) とを結んだ直線と、実際の特性との誤差

・ 微分直線性誤差 (単位:LSB)

出力コードを 1 LSB 変化させるのに必要な入力電圧の理想値からの偏差

・ 総合誤差 (単位:LSB)

実際の値と理論値との差を言い、ゼロトランジション誤差 / フルスケールトランジション誤差 / 直線性誤差 / 量子誤差および雑音に起因する誤差

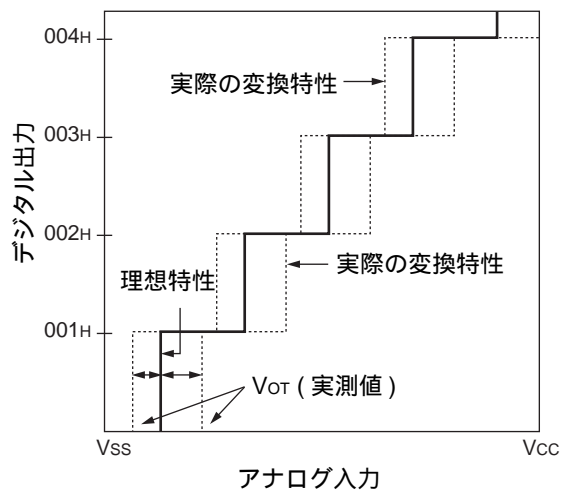


(続く)

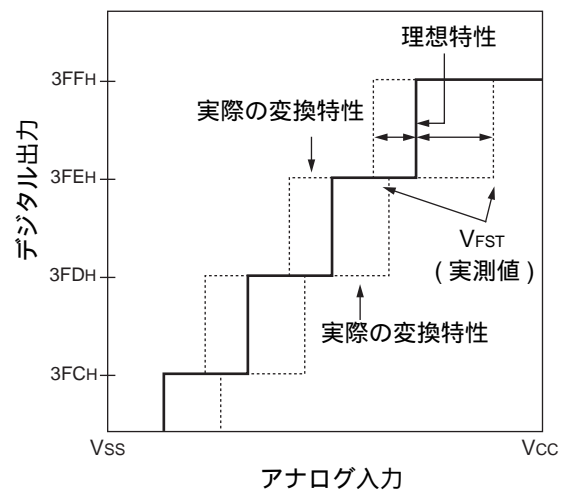
MB95150M シリーズ

(続き)

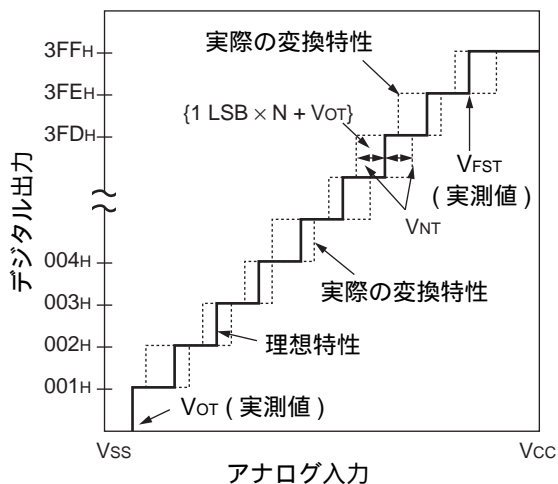
ゼロトランジション誤差



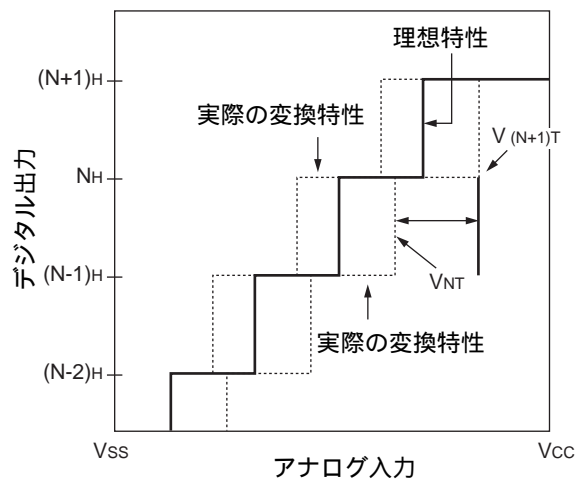
フルスケールトランジション誤差



直線性誤差



微分直線性誤差



$$\text{デジタル出力 } N \text{ の直線性誤差} = \frac{V_{NT} - \{1 \text{ LSB} \times N + V_{OT}\}}{1 \text{ LSB}}$$

$$\text{デジタル出力 } N \text{ の微分直線性誤差} = \frac{V_{(N+1)T} - V_{NT}}{1 \text{ LSB}} - 1$$

N : A/D コンバータデジタル出力値

V_{NT} : デジタル出力が (N - 1) H から NH に遷移する電圧

V_{OT} (理想値) = $V_{SS} + 0.5 \text{ LSB [V]}$

V_{FST} (理想値) = $V_{CC} - 1.5 \text{ LSB [V]}$

6. フラッシュメモリ書込み / 消去特性

| 項目 | 規格値 | | | 単位 | 備考 |
|-----------------|------------------|-------------------|--------------------|-------|-----------------------------|
| | 最小 | 標準 | 最大 | | |
| チップ消去時間 | — | 1.0 ^{*1} | 15.0 ^{*2} | s | 内部での消去前書込み時間は除く。 |
| バイト書込み時間 | — | 32 | 3600 | μs | システムレベルのオーバーヘッド時間は除く。 |
| 消去 / 書込みサイクル | 10000 | — | — | cycle | |
| 消去 / 書込み時の電源電圧 | 4.5 | — | 5.5 | V | |
| フラッシュメモリデータ保持時間 | 20 ^{*3} | — | — | year | 平均 T _A = + 85 °C |

* 1 : T_A = + 25 °C, V_{CC} = 5.0 V, 10000 サイクル

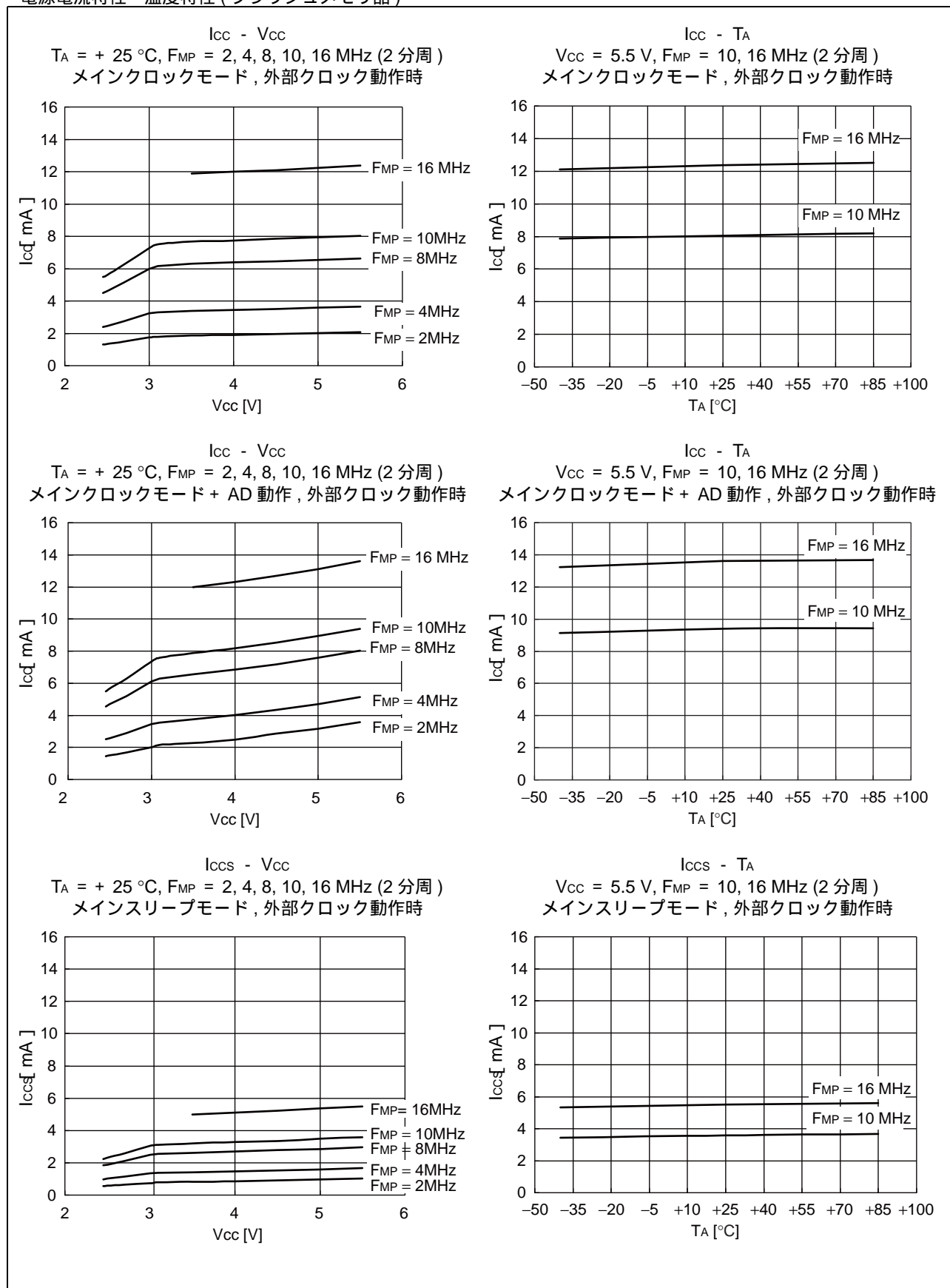
* 2 : T_A = + 85 °C, V_{CC} = 4.5 V, 10000 サイクル

* 3 : テクノロジ信頼性評価結果からの換算値です (アレニウスの式を使用し, 高温加速試験結果を平均温度 + 85 °C へ換算しています)。

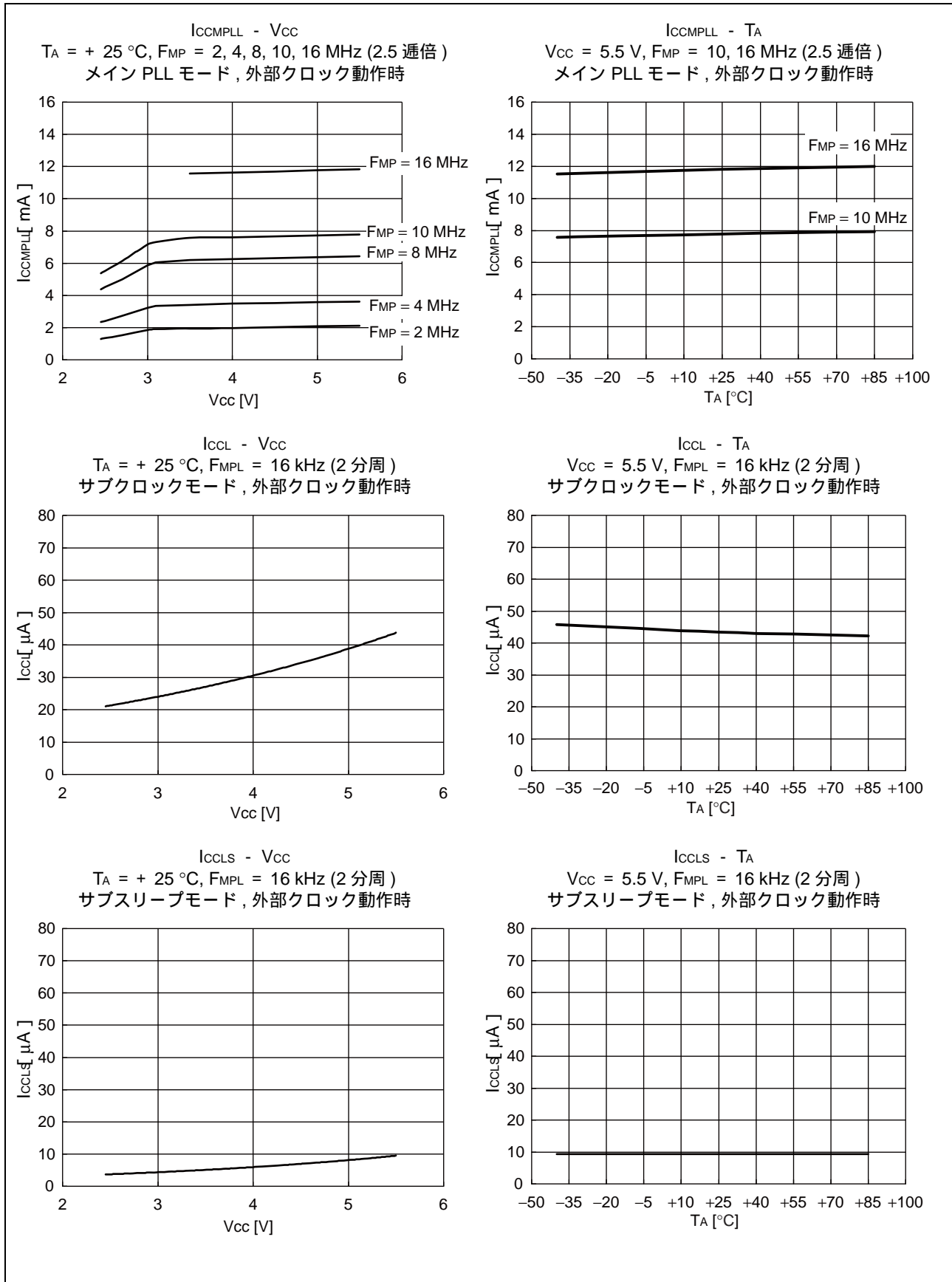
MB95150M シリーズ

■ 特性例

・ 電源電流特性・温度特性 (フラッシュメモリ品)

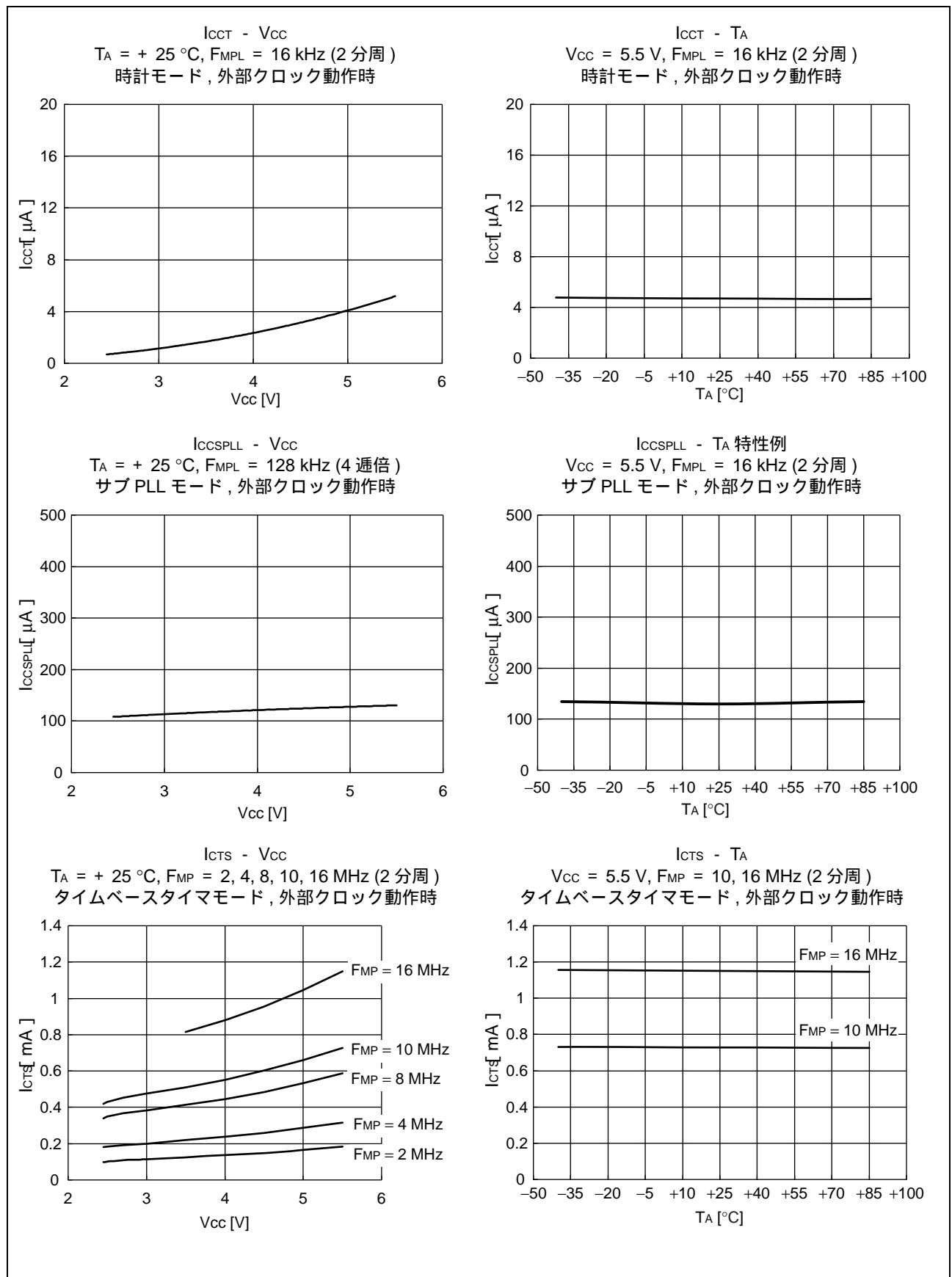


(続く)



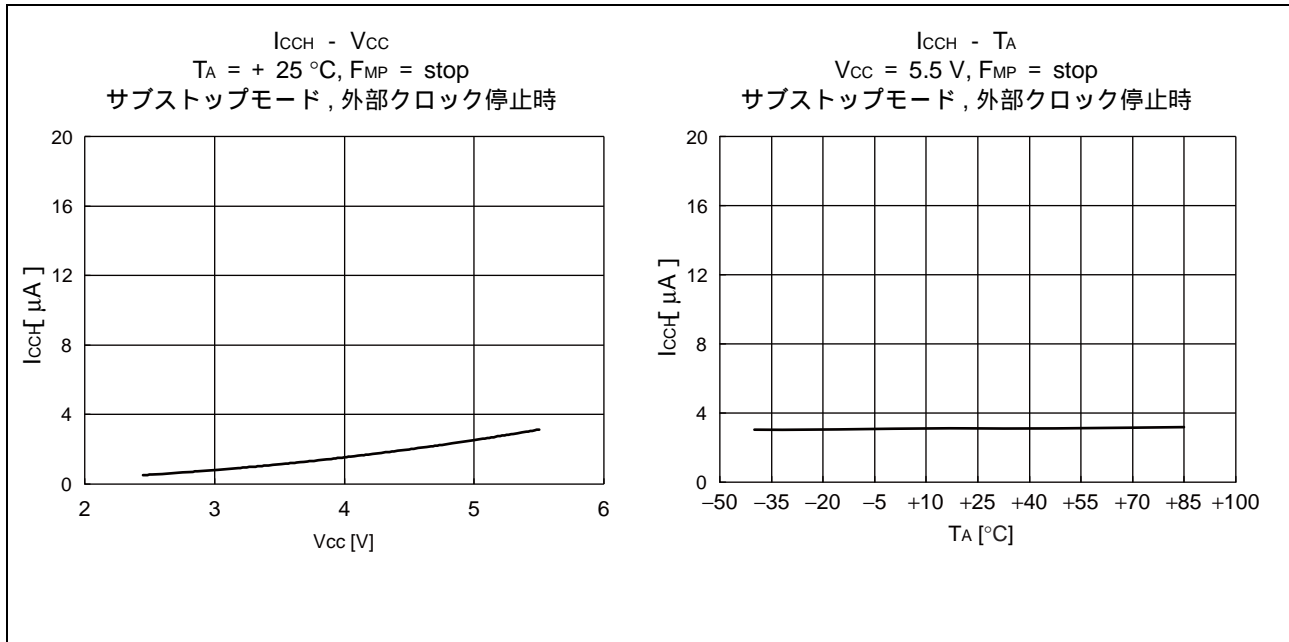
(続く)

MB95150M シリーズ



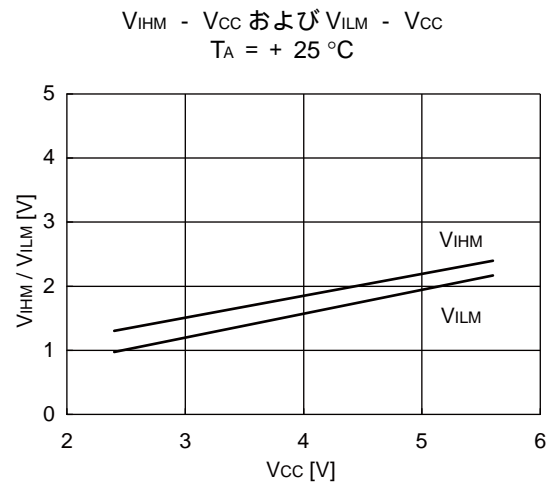
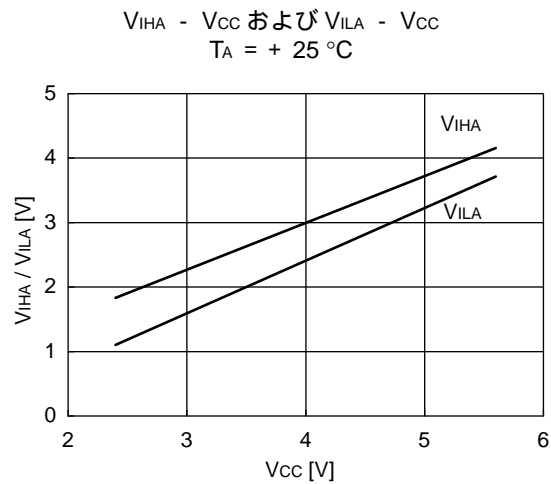
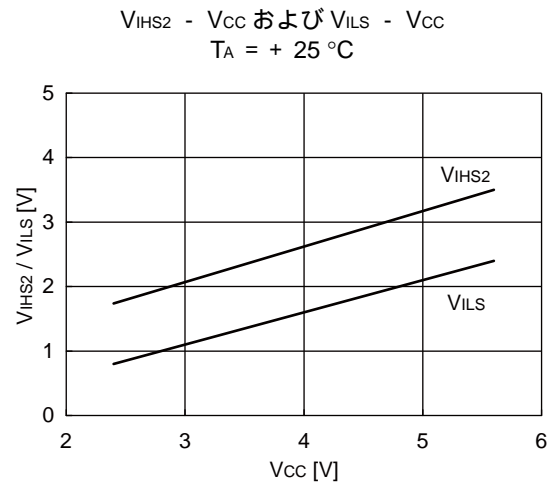
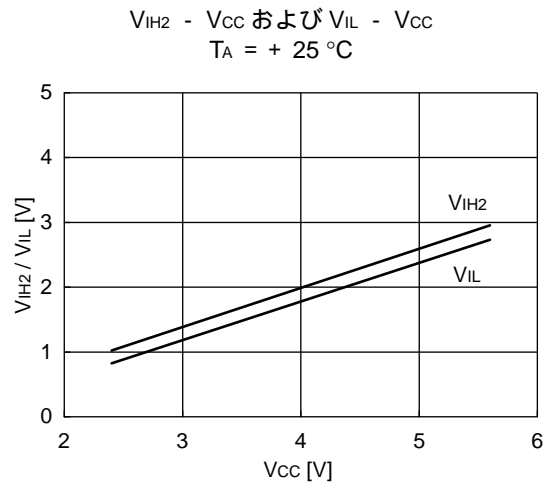
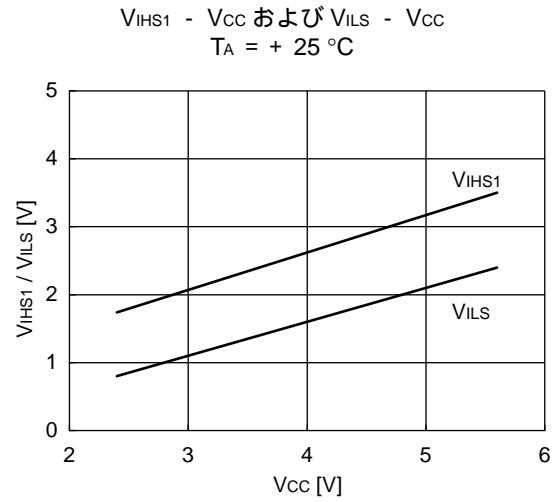
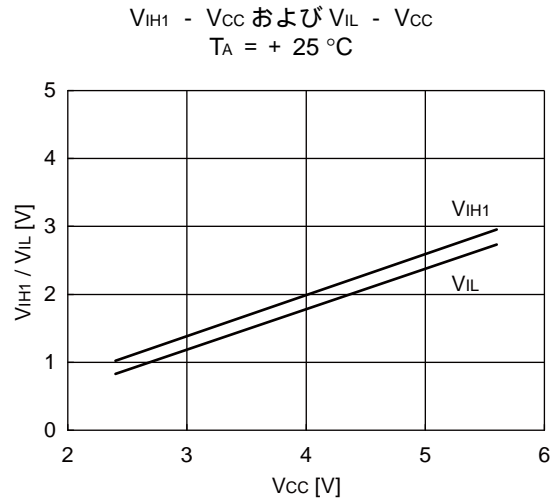
(続く)

(続き)

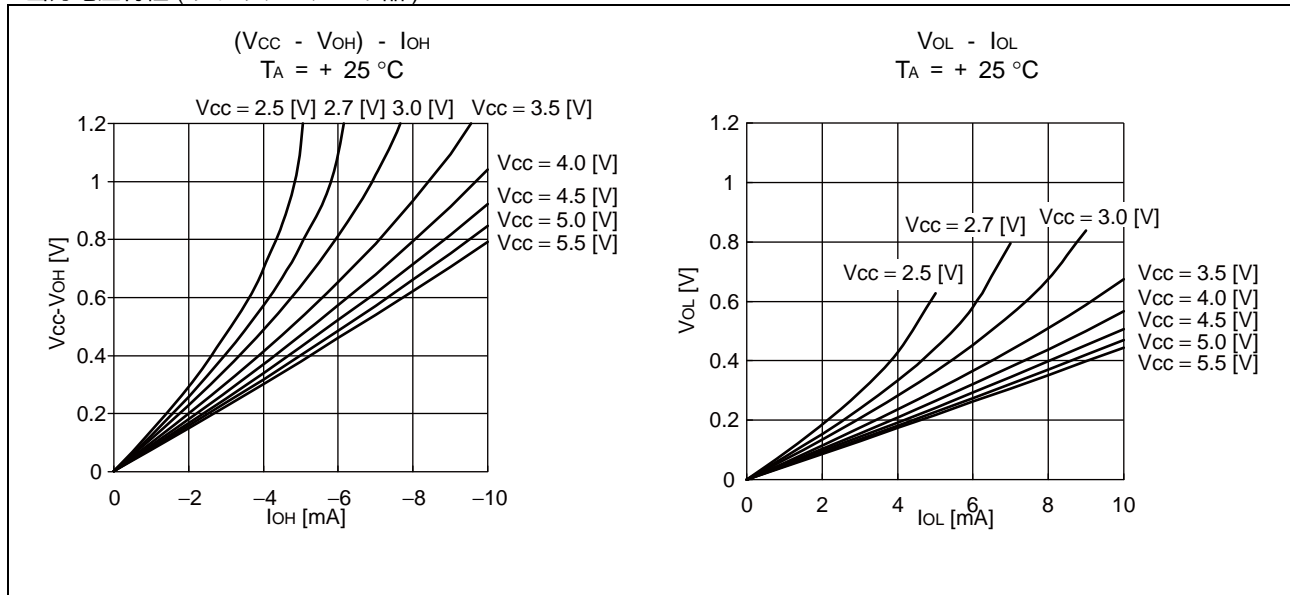


MB95150M シリーズ

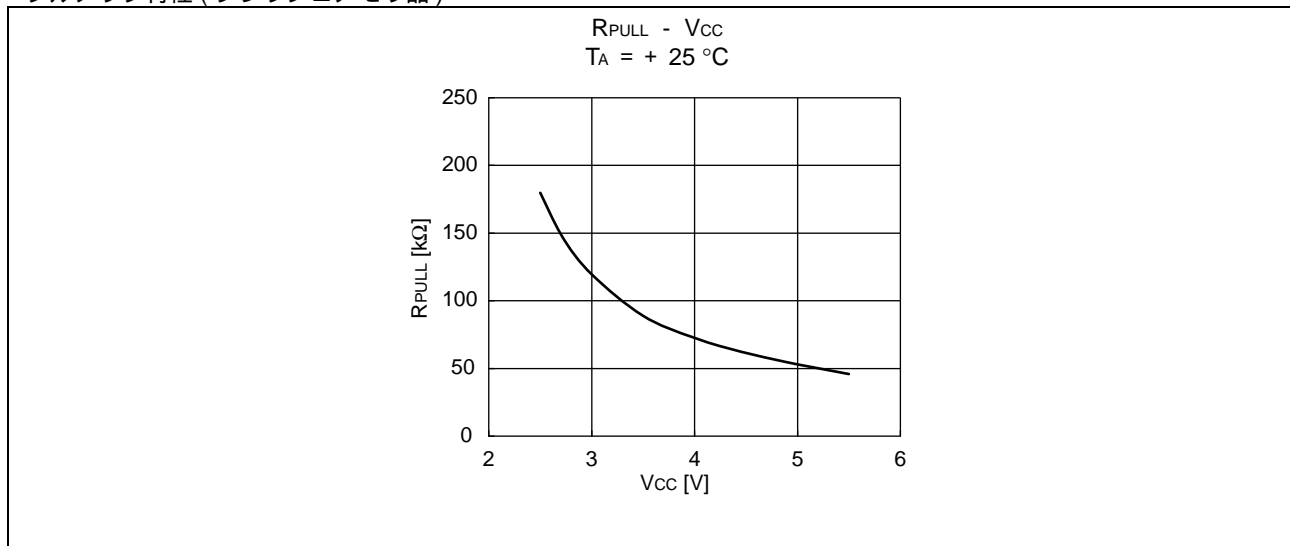
・入力電圧特性 (フラッシュメモリ品)



・出力電圧特性 (フラッシュメモリ品)



・プルアップ特性 (フラッシュメモリ品)



MB95150M シリーズ

■ マスクオプション

| No. | 品種名 | MB95156M | MB95F156M MB95F156N MB95F156J | MB95FV100D-103 |
|-----|---|--|--|--|
| | 指定方法 | マスク発注時に指定 | 設定不可 | 設定不可 |
| 1 | クロックモード選択 ・ 1 系統クロックモード ・ 2 系統クロックモード | 2 系統 クロックモード | 2 系統 クロックモード | MCU ボード上のスイッチ で切換え |
| 2 | 低電圧検出リセット* ・ 低電圧検出リセット あり ・ 低電圧検出リセット なし | マスク発注時に 指定 | 型格で指定 | MCU ボード上のスイッチ で切換え |
| 3 | クロックスーパバイザ* ・ クロックスーパバイザ あり ・ クロックスーパバイザ なし | マスク発注時に 指定 | 型格で指定 | MCU ボード上のスイッチ で切換え |
| 4 | リセット出力* ・ リセット出力あり ・ リセット出力なし | マスク発注時に指定 | 型格で指定 | MCU ボードスイッチは次 のように切換え ・ スーパバイザあり: リセット出力なし ・ スーパバイザなし: リセット出力あり |
| 5 | 発振安定待ち時間 | $(2^{14} - 2) / F_{CH}$ の発振安定待 ち時間に固定 | $(2^{14} - 2) / F_{CH}$ の発振安定待 ち時間に固定 | $(2^{14} - 2) / F_{CH}$ の発振安定待 ち時間に固定 |

* : クロックモード選択, 低電圧検出リセット, クロックスーパバイザの選択およびリセット出力については,
下表を参照してください。

| 品種名 | クロックモード選択 | 低電圧検出リセット | クロックスーパバイザ | リセット出力 |
|----------------|-----------|-----------|------------|--------|
| MB95156M | 2 系統 | なし | なし | あり |
| | | あり | なし | あり |
| | | あり | あり | なし |
| MB95F156M | 2 系統 | なし | なし | あり |
| MB95F156N | | あり | なし | あり |
| MB95F156J | | あり | あり | なし |
| MB95FV100D-103 | 1 系統 | なし | なし | あり |
| | | あり | なし | あり |
| | | あり | あり | なし |
| | 2 系統 | なし | なし | あり |
| | | あり | なし | あり |
| | | あり | あり | なし |

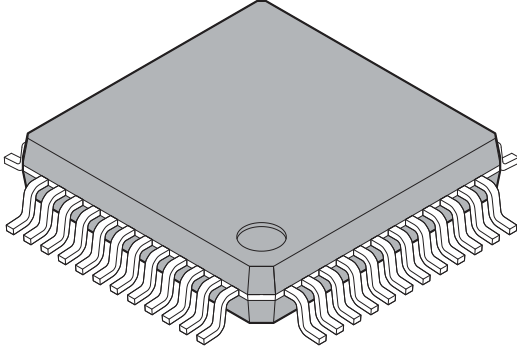
MB95150M シリーズ

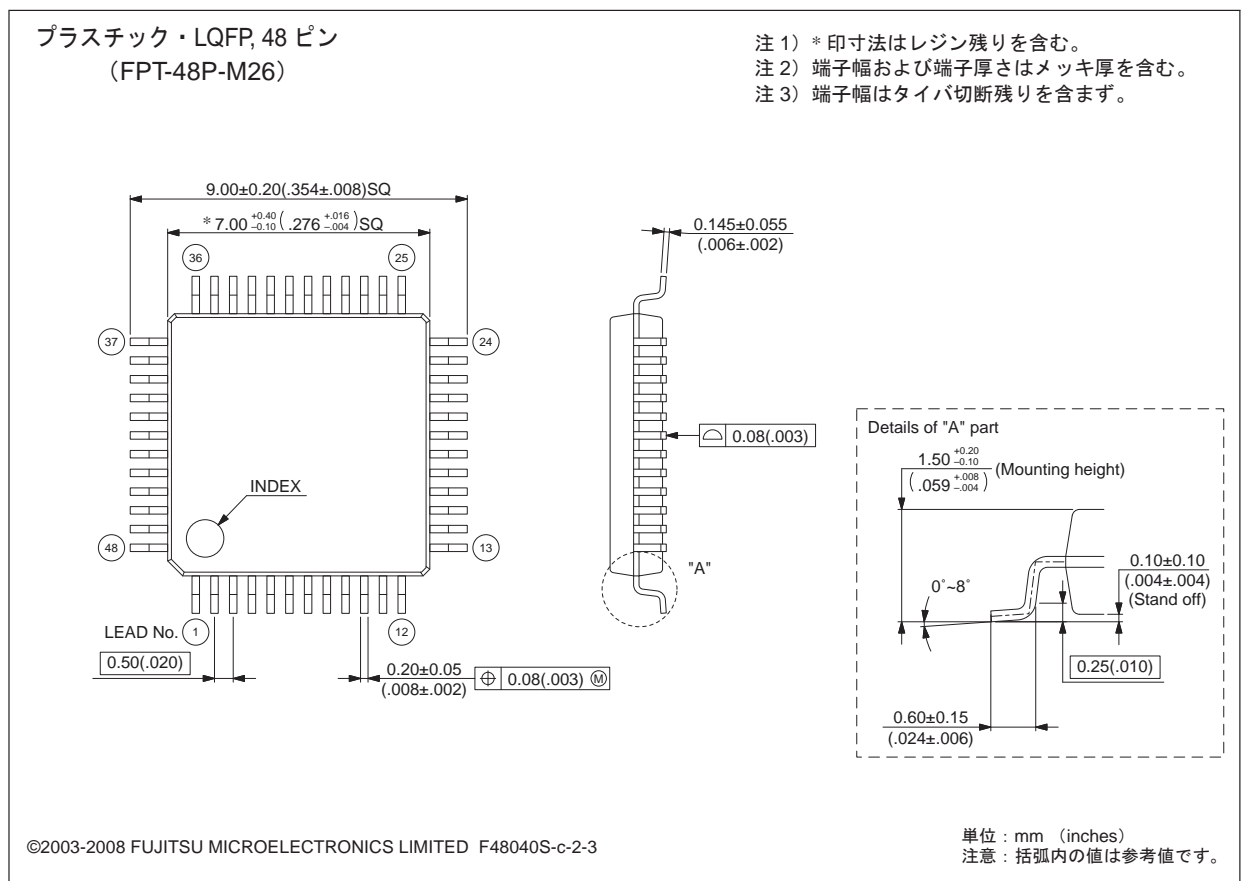
■ オーダ型格

| 品種名 | パッケージ |
|---|---|
| MB95156MPMT MB95F156MPMT MB95F156NPMT MB95F156JPMT | プラスチック・LQFP, 48 ピン (FPT-48P-M26) |
| MB95156MPMC MB95F156MPMC MB95F156NPMC MB95F156JPMC | プラスチック・LQFP, 52 ピン (FPT-52P-M01) |
| MB2146-303A-E (MB95FV100D-103PBT 搭載) | MCU ボード (プラスチック・PFBGA, 224 ピン) (BGA-224P-M08) |

MB95150M シリーズ

■ パッケージ・外形寸法図

| | | |
|--|--------------------|--------------------|
| <p>プラスチック・LQFP, 48 ピン</p>  <p>(FPT-48P-M26)</p> | リードピッチ | 0.50mm |
| | パッケージ幅× パッケージ長さ | 7 × 7mm |
| | リード形状 | ガルウイング |
| | 封止方法 | プラスチックモールド |
| | 取付け高さ | 1.70mm MAX |
| | 質量 | 0.17g |
| | コード (参考) | P-LFQFP48-7×7-0.50 |

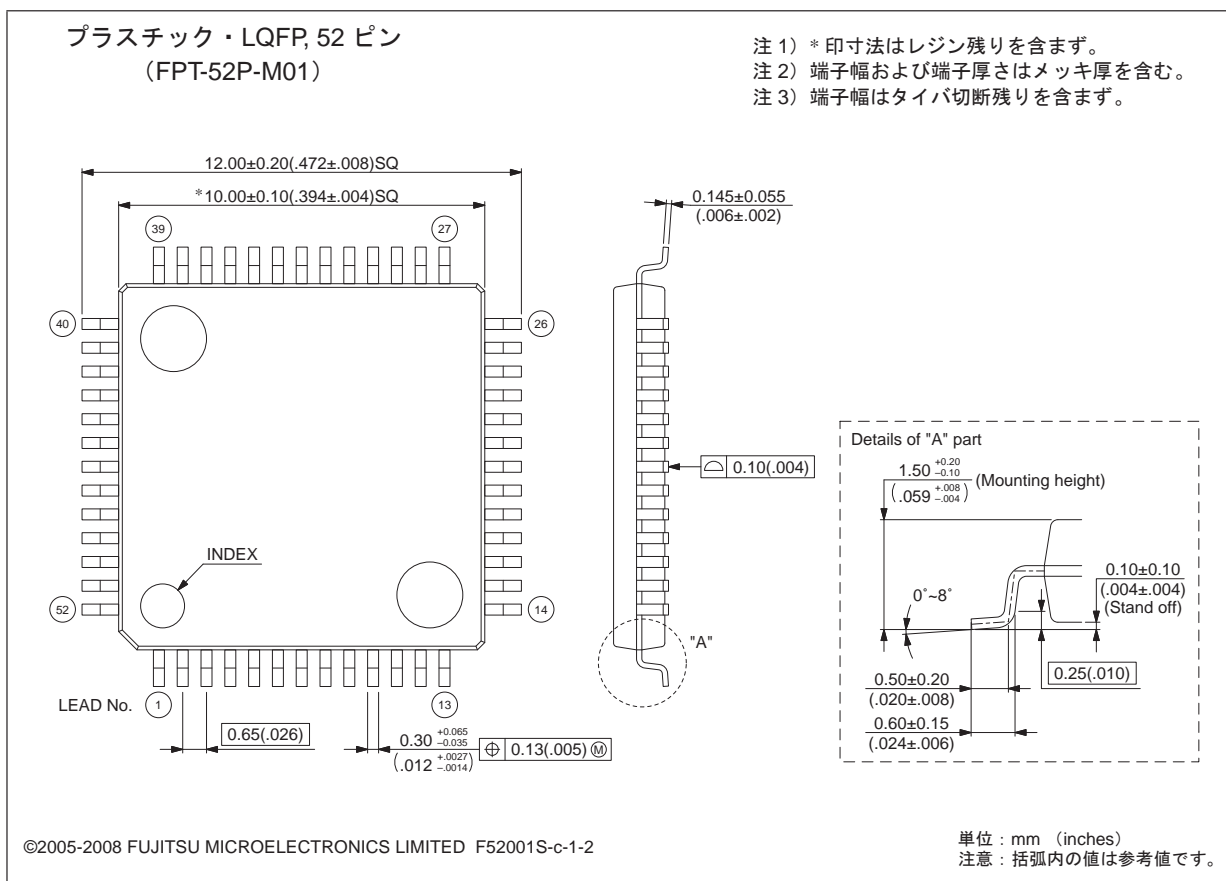
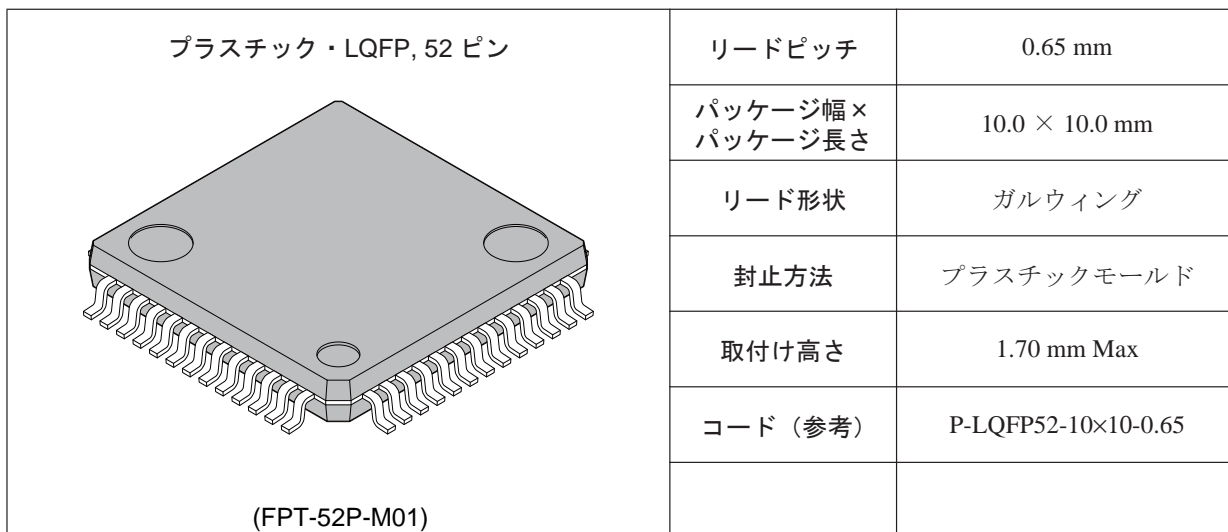


最新の外形寸法図については、下記 URL にてご確認ください。
<http://edevice.fujitsu.com/package/jp-search/>

(続 く)

MB95150M シリーズ

(続き)



最新の外形寸法図については、下記 URL にてご確認ください。
<http://edevise.fujitsu.com/package/jp-search/>

MB95150M シリーズ

■ 本版での主な変更内容

| ページ | 場所 | 変更箇所 |
|-----|----------------------|---|
| 4 | ■ 品種構成 | (注意事項) を変更 (MB2146-303A MB2146-303A-E) |
| 12 | ■ デバイス使用上の注意 | 「 ・ シリアル通信について 」 を追加 |
| 28 | ■ 電気的特性 2. 推奨動作条件 | 表下注釈文 *2 を変更 |
| 59 | ■ オーダ型格 | 品種名を変更 (MB2146-303A MB2146-303A-E) |

変更箇所は、本文中のページ左側の | によって示しています。

MEMO

MB95150M シリーズ

富士通マイクロエレクトロニクス株式会社

〒 163-0722 東京都新宿区西新宿 2-7-1 新宿第一生命ビル
<http://jp.fujitsu.com/fml/>

お問い合わせ先

富士通エレクトロニクス株式会社

〒 163-0731 東京都新宿区西新宿 2-7-1 新宿第一生命ビル
<http://jp.fujitsu.com/fei/>

電子デバイス製品に関するお問い合わせは、こちらまで、

 **0120-198-610**

受付時間：平日 9 時～ 17 時（土・日・祝日、年末年始を除きます）
携帯電話・PHS からもお問い合わせができます。
電話番号はお間違えないよう、お確かめのうえおかけください。

本資料の記載内容は、予告なしに変更することがありますので、ご用命の際は営業部門にご確認ください。

本資料に記載された動作概要や応用回路例は、半導体デバイスの標準的な動作や使い方を示したもので、実際に使用する機器での動作を保証するものではありません。従いまして、これらを使用するにあたってはお客様の責任において機器の設計を行ってください。これらの使用に起因する損害などについては、当社はその責任を負いません。

本資料に記載された動作概要・回路図を含む技術情報は、当社もしくは第三者の特許権、著作権等の知的財産権やその他の権利の使用権または実施権の許諾を意味するものではありません。また、これらの使用について、第三者の知的財産権やその他の権利の実施ができることの保証を行うものではありません。したがって、これらの使用に起因する第三者の知的財産権やその他の権利の侵害について、当社はその責任を負いません。

本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的な用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途（原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御をいう）、ならびに極めて高い信頼性が要求される用途（海底中継器、宇宙衛星をいう）に使用されるよう設計・製造されたものではありません。したがって、これらの用途にご使用をお考えのお客様は、必ず事前に営業部門までご相談ください。ご相談なく使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

半導体デバイスはある確率で故障が発生します。当社半導体デバイスが故障しても、結果的に人身事故、火災事故、社会的な損害を生じさせないよう、お客様は、装置の冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願いします。

本資料に記載された製品を輸出または提供する場合は、外国為替及び外国貿易法および米国輸出管理関連法規等の規制をご確認の上、必要な手続きをおとりください。

本書に記載されている社名および製品名などの固有名詞は、各社の商標または登録商標です。