



本ドキュメントはCypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、仕様の開発元企業として「スパンション」, 「Spansion」, 「富士通」または「Fujitsu」の名が記載されておりますが、これらの製品は Cypress が新規および既存のお客様に引き続き提供してまいります。

商品仕様の継続性について

Cypress 製品として提供することに伴う商品仕様としての変更はなく、ドキュメントとしての変更もありません。また本ページのお知らせは、変更情報として追記いたしません。本ドキュメントに変更情報が記載されている場合、それは本お知らせを除いた前版からの変更点です。なお、今後改訂は必要に応じて行われますが、その際の変更内容は改訂後のドキュメントに記載いたします。

オーダ型格および品名について

Cypress は既存のオーダ型格および品名を引き続きサポートいたします。これらの製品をご注文の際は、このドキュメントに記載されているオーダ型格および品名をご使用ください。

詳しいお問い合わせ先

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

サイプレスについて

サイプレス (銘柄コード: CY) は、車載や産業機器、ネットワーキング プラットフォームから高機能民生機器およびモバイル機器まで、今日の最先端組み込みシステム向けに高性能で高品質のソリューションを提供します。NOR フラッシュ メモリや F-RAMTM、SRAM、TraveoTM マイクロコントローラー、業界唯一の PSoC[®] プログラマブル システムオンチップ ソリューション、アナログおよび PMIC Power Management IC、CapSense[®] 静電容量タッチセンシング コントローラー、Wireless BLE Bluetooth[®] Low-Energy、USB コネクティビティ ソリューションなど、幅広い差別化製品ポートフォリオを、一貫した革新性と業界最高クラスの技術サポート、比類のないシステム バリューとともにグローバルに提供します。

16 ビット・マイクロコントローラ

CMOS

F²MC-16LX MB90930 シリーズ

MB90931/931S/F931/F931S /V930-101/V930-102

■ 概要

MB90930 シリーズは、車載メータ制御用途向けなどに設計された汎用の富士通セミコンダクター16 ビットマイクロコントローラです。

命令体系は、F²MC-8L および F²MC-16L ファミリの AT アーキテクチャを継承し、高級言語命令への対応、アドレッシングモードの拡張、乗除算計算（符号付き）の強化、ビット処理の充実化などの改善が加えられています。さらに、32 ビットアキュムレータの搭載により、ロングワード処理が可能です。

（注意事項）F²MC は FUJITSU Flexible Microcontroller の略で、富士通セミコンダクター株式会社の登録商標です。

■ 特長

・クロック

PLL クロック逡倍回路内蔵

発振クロックの2分周または発振クロックの1～8逡倍（発振クロック4 MHz の場合、4 MHz～32 MHz）のマシンクロック（PLL クロック）を選択可能

サブクロックによる動作可能（最大50 kHz：発振クロック100 kHzを2分周で動作した場合）

・16 ビットインプットキャプチャ（8 チャンネル）

立上り、立下り、または両エッジを検出

16 ビットキャプチャレジスタ×8

端子入力エッジ検出により、16 ビットフリーランタイムカウンタ値をラッチし割込み要求を発生

・16 ビットリロードタイマ（4 チャンネル）

16 ビットのリロードタイマ動作（トグル出力またはワンショット出力を選択）

イベントカウンタ機能が選択可能

・リアルタイム時計タイマ（メインクロック）

発振クロックから直接動作

秒/分/時/日数カウンタオーバーフローにより割込み発生が可能

（続く）

富士通セミコンダクターのマイコンを効率的に開発するための情報を下記 URL にてご紹介いたします。
ご採用を検討中、またはご採用いただいたお客様に有益な情報を公開しています。

開発における最新の注意事項に関しては、「デザインレビューシート」を参照してください。
「デザインレビューシート」はシステム開発において、問題を未然に防ぐことを目的として、最低限必要と思われるチェック項目をリストにしたものです。

<http://edevise.fujitsu.com/micom/jp-support/>

MB90930 シリーズ

(続き)

- ・ PPG タイマ (6 チャンネル)
出力端子 (6 チャンネル) , 外部トリガ入力端子 (1 チャンネル)
動作クロック周波数: f_{CP} , $f_{CP}/2^2$, $f_{CP}/2^4$, $f_{CP}/2^6$
- ・ 遅延割込み
タスク切換え用の割込みを発生
ソフトウェアの設定により, CPU への割込みを発生または削除可能
- ・ 外部割込み (8 チャンネル)
8 チャンネルの独立動作
割込み要因の設定が可能: “L” “H” エッジ / “H” “L” エッジ / “L” レベル / “H” レベル
- ・ 8/10 ビット A/D コンバータ (24 チャンネル)
変換時間: 3 μ s (f_{CP} = 32 MHz の場合)
外部トリガによる起動が可能 (P50/INT0/ADTG)
内部タイマによる起動が可能 (16 ビットリロードタイマ 1)
- ・ UART (LIN/SCI) (4 チャンネル)
全二重ダブルバッファを搭載
クロック非同期またはクロック同期のシリアル転送が可能
- ・ CAN インタフェース (1 チャンネル)
CAN 規格バージョン 2.0 パート A および B 準拠
エラー発生時, 自動的に再送信
リモートフレームに応答した自動転送
データおよび ID 用の, 優先順位のある 16 個のメッセージバッファ
複数のメッセージをサポート
受信フィルタリングの柔軟な構成: フルビットコンペア / フルビットマスク / パーシャルビットマスク 2 個
最大 1 Mbps までサポート
CAN ウェークアップ機能 (RX を内部的に INT0 に接続)
- ・ LCD コントローラ / ドライバ (32 セグメント \times 4 コモン)
LCD パネル (ディスプレイ) 直接駆動機能を備えたセグメントドライバおよびコマンドドライバ
- ・ 低電圧 / プログラムループ検出によるリセット
低電圧検出時に自動リセット
プログラムループの検出機能
- ・ ステッピングモータコントローラ (4 チャンネル)
各チャンネルへの高電流出力 \times 4 本
各チャンネルへの同期化された 8/10 ビット PWM \times 2 本
- ・ サウンドジェネレータ (2 チャンネル)
8 ビットリロードカウンタからのトーン周波数と混合された 8 ビット PWM 信号
PWM 周波数: 125 kHz, 62.5 kHz, 31.2 kHz, 15.6 kHz (f_{CP} = 32 MHz の場合)
トーン周波数: PWM 周波数 / 2 / (リロード周波数 + 1) で分周
- ・ 入出力ポート
汎用入出力ポート (CMOS 出力) 93 本
- ・ ポート入力レベル選択機能
Automotive/CMOS シュミット
- ・ フラッシュメモリセキュリティ機能
フラッシュメモリの内容を保護 (フラッシュメモリ品のみ)

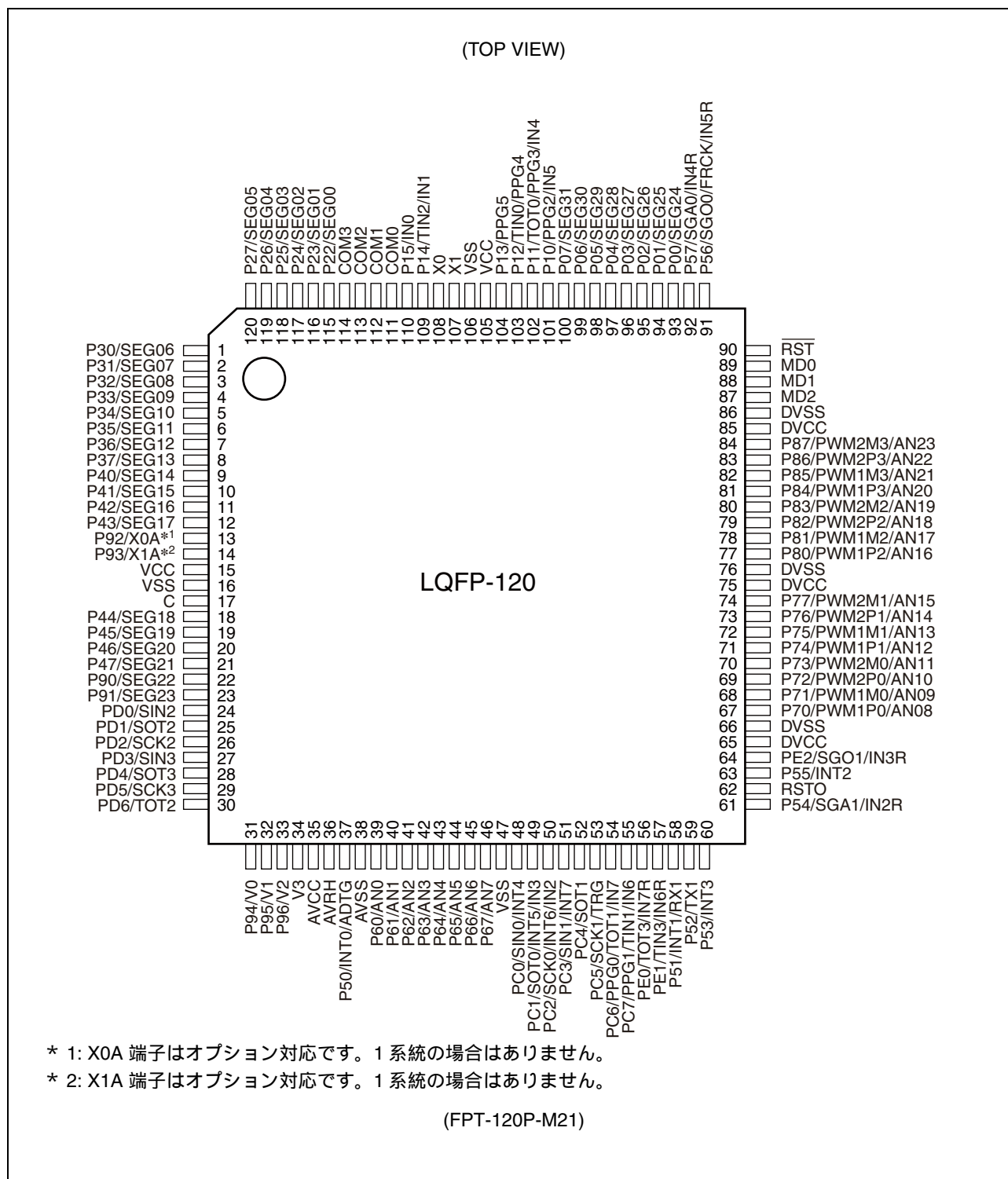
MB90930 シリーズ

■ 品種構成

<div>品名</div> <div>項目</div>	MB90F931	MB90F931S	MB90931	MB90931S	MB90V930-102	MB90V930-101
構成	フラッシュメモリ品		マスク ROM 品		評価用品	
CPU	F ² MC-16LX CPU					
システムクロック	PLL クロック逡倍回路 (× 1, × 2, × 3, × 4, × 6, × 8, PLL 停止時は 1/2) 最小命令実行時間 31.25 ns (発振クロック 4 MHz × 8)					
サブクロック端子 (X0A, X1A)	あり	なし	あり	なし	あり	なし
ROM	フラッシュメモリ 128 K バイト		マスク ROM 128 K バイト		外部	
RAM	8 K バイト				30 K バイト	
I/O ポート	91 ポート	93 ポート	91 ポート	93 ポート	91 ポート	93 ポート
LCD コントローラ	32 セグメント × 4 コモン					
LIN-UART	UART (LIN/SCI) 4 チャンネル					
CAN インタフェース	1 チャンネル					
16 ビット インプット キャプチャ	8 チャンネル					
16 ビット リロードタイマ	4 チャンネル					
16 ビット フリーランタイマ	1 チャンネル					
リアルタイム時計 タイマ	1 チャンネル					
16 ビット PPG タイマ	6 チャンネル					
外部割込み	8 チャンネル					
8/10 ビット A/D コンバータ	24 チャンネル					
低電圧 /CPU 動作 検出しリセット	あり				なし	
ステッピングモータ コントローラ	4 チャンネル					
サウンド ジェネレータ	2 チャンネル					
フラッシュメモリの セキュリティ	あり		-			
動作電圧	3.7 V ~ 5.5 V				4.5 V ~ 5.5 V	
パッケージ	LQFP-120				PGA-299	

MB90930 シリーズ

■ 端子配列図



■ 端子機能説明

端子番号	端子名	入出力 回路形式 *1	機能
108	X0	A	高速発振入力端子
107	X1		高速発振出力端子
13	X0A	B	低速発振入力端子
	P92	I	汎用入出力ポート
14	X1A	B	低速発振出力端子
	P93	I	汎用入出力ポート
90	RST	C	リセット入力端子
93	P00	F	汎用入出力ポート
	SEG24		LCD コントローラ / ドライバのセグメント出力端子
94	P01	F	汎用入出力ポート
	SEG25		LCD コントローラ / ドライバのセグメント出力端子
95	P02	F	汎用入出力ポート
	SEG26		LCD コントローラ / ドライバのセグメント出力端子
96	P03	F	汎用入出力ポート
	SEG27		LCD コントローラ / ドライバのセグメント出力端子
97	P04	F	汎用入出力ポート
	SEG28		LCD コントローラ / ドライバのセグメント出力端子
98	P05	F	汎用入出力ポート
	SEG29		LCD コントローラ / ドライバのセグメント出力端子
99	P06	F	汎用入出力ポート
	SEG30		LCD コントローラ / ドライバのセグメント出力端子
100	P07	F	汎用入出力ポート
	SEG31		LCD コントローラ / ドライバのセグメント出力端子
101	P10	I	汎用入出力ポート
	PPG2		16 ビット PPG ch.2 の出力端子
	IN5		インプットキャプチャ ch.5 のトリガ入力端子
102	P11	I	汎用入出力ポート
	TOT0		16 ビットリロードタイマ ch.0 の TOT 出力端子
	PPG3		16 ビット PPG ch.3 の出力端子
	IN4		インプットキャプチャ ch.4 のトリガ入力端子
103	P12	I	汎用入出力ポート
	TIN0		16 ビットリロードタイマ ch.0 の TIN 入力端子
	PPG4		16 ビット PPG ch.4 の出力端子
104	P13	I	汎用入出力ポート
	PPG5		16 ビット PPG ch.5 の出力端子
109	P14	I	汎用入出力ポート
	TIN2		16 ビットリロードタイマ ch.2 の TIN 入力端子
	IN1		インプットキャプチャ ch.1 のトリガ入力端子
110	P15	I	汎用入出力ポート
	IN0		インプットキャプチャ ch.0 のトリガ入力端子

(続く)

MB90930 シリーズ

端子番号	端子名	入出力 回路形式 *1	機能
111	COM0	P	LCD コントローラ / ドライバのコモン出力端子
112	COM1	P	LCD コントローラ / ドライバのコモン出力端子
113	COM2	P	LCD コントローラ / ドライバのコモン出力端子
114	COM3	P	LCD コントローラ / ドライバのコモン出力端子
115	P22	F	汎用入出力ポート
	SEG00		LCD コントローラ / ドライバのセグメント出力端子
116	P23	F	汎用入出力ポート
	SEG01		LCD コントローラ / ドライバのセグメント出力端子
117	P24	F	汎用入出力ポート
	SEG02		LCD コントローラ / ドライバのセグメント出力端子
118	P25	F	汎用入出力ポート
	SEG03		LCD コントローラ / ドライバのセグメント出力端子
119	P26	F	汎用入出力ポート
	SEG04		LCD コントローラ / ドライバのセグメント出力端子
120	P27	F	汎用入出力ポート
	SEG05		LCD コントローラ / ドライバのセグメント出力端子
1	P30	F	汎用入出力ポート
	SEG06		LCD コントローラ / ドライバのセグメント出力端子
2	P31	F	汎用入出力ポート
	SEG07		LCD コントローラ / ドライバのセグメント出力端子
3	P32	F	汎用入出力ポート
	SEG08		LCD コントローラ / ドライバのセグメント出力端子
4	P33	F	汎用入出力ポート
	SEG09		LCD コントローラ / ドライバのセグメント出力端子
5	P34	F	汎用入出力ポート
	SEG10		LCD コントローラ / ドライバのセグメント出力端子
6	P35	F	汎用入出力ポート
	SEG11		LCD コントローラ / ドライバのセグメント出力端子
7	P36	F	汎用入出力ポート
	SEG12		LCD コントローラ / ドライバのセグメント出力端子
8	P37	F	汎用入出力ポート
	SEG13		LCD コントローラ / ドライバのセグメント出力端子
9	P40	F	汎用入出力ポート
	SEG14		LCD コントローラ / ドライバのセグメント出力端子
10	P41	F	汎用入出力ポート
	SEG15		LCD コントローラ / ドライバのセグメント出力端子
11	P42	F	汎用入出力ポート
	SEG16		LCD コントローラ / ドライバのセグメント出力端子
12	P43	F	汎用入出力ポート
	SEG17		LCD コントローラ / ドライバのセグメント出力端子

(続く)

MB90930 シリーズ

端子番号	端子名	入出力 回路形式 *1	機能
18	P44	F	汎用入出力ポート
	SEG18		LCD コントローラ / ドライバのセグメント出力端子
19	P45	F	汎用入出力ポート
	SEG19		LCD コントローラ / ドライバのセグメント出力端子
20	P46	F	汎用入出力ポート
	SEG20		LCD コントローラ / ドライバのセグメント出力端子
21	P47	F	汎用入出力ポート
	SEG21		LCD コントローラ / ドライバのセグメント出力端子
37	P50	I	汎用入出力ポート
	INT0		INT0 の外部割込み入力端子
	ADTG		A/D コンバータの外部トリガ入力端子
58	P51	I	汎用入出力ポート
	INT1		INT1 の外部割込み入力端子
	RX1		CAN インタフェース 1 の RX 入力端子
59	P52	I	汎用入出力ポート
	TX1		CAN インタフェース 1 の TX 出力端子
60	P53	I	汎用入出力ポート
	INT3		INT3 の外部割込み入力端子
61	P54	I	汎用入出力ポート
	SGA1		サウンドジェネレータ ch.1 の SGA 出力端子
	IN2R		インプットキャプチャ ch.2 のトリガ入力端子
63	P55	I	汎用入出力ポート
	INT2		INT2 の外部割込み入力端子
91	P56	I	汎用入出力ポート
	SGO0		サウンドジェネレータ ch.0 の SGO 出力端子
	FRCK		フリーランタイマのクロック入力端子
	IN5R		インプットキャプチャ ch.5 のトリガ入力端子
92	P57	I	汎用入出力ポート
	SGA0		サウンドジェネレータ ch.0 の SGA 出力端子
	IN4R		インプットキャプチャ ch.4 のトリガ入力端子
39	P60	H	汎用入出力ポート
	AN0		A/D コンバータの入力端子
40	P61	H	汎用入出力ポート
	AN1		A/D コンバータの入力端子
41	P62	H	汎用入出力ポート
	AN2		A/D コンバータの入力端子

(続く)

MB90930 シリーズ

端子番号	端子名	入出力 回路形式 *1	機能
42	P63	H	汎用入出力ポート
	AN3		A/D コンバータの入力端子
43	P64	H	汎用入出力ポート
	AN4		A/D コンバータの入力端子
44	P65	H	汎用入出力ポート
	AN5		A/D コンバータの入力端子
45	P66	H	汎用入出力ポート
	AN6		A/D コンバータの入力端子
46	P67	H	汎用入出力ポート
	AN7		A/D コンバータの入力端子
67	P70	L	汎用出力専用ポート
	PWM1P0		ステッピングモータコントローラ ch.0 の出力端子
	AN08		A/D コンバータ入力端子
68	P71	L	汎用出力専用ポート
	PWM1M0		ステッピングモータコントローラ ch.0 の出力端子
	AN09		A/D コンバータ入力端子
69	P72	L	汎用出力専用ポート
	PWM2P0		ステッピングモータコントローラ ch.0 の出力端子
	AN10		A/D コンバータ入力端子
70	P73	L	汎用出力専用ポート
	PWM2M0		ステッピングモータコントローラ ch.0 の出力端子
	AN11		A/D コンバータ入力端子
71	P74	L	汎用出力専用ポート
	PWM1P1		ステッピングモータコントローラ ch.1 の出力端子
	AN12		A/D コンバータ入力端子
72	P75	L	汎用出力専用ポート
	PWM1M1		ステッピングモータコントローラ ch.1 の出力端子
	AN13		A/D コンバータ入力端子
73	P76	L	汎用出力専用ポート
	PWM2P1		ステッピングモータコントローラ ch.1 の出力端子
	AN14		A/D コンバータ入力端子
74	P77	L	汎用出力専用ポート
	PWM2M1		ステッピングモータコントローラ ch.1 の出力端子
	AN15		A/D コンバータ入力端子

(続く)

MB90930 シリーズ

端子番号	端子名	入出力 回路形式 *1	機能
77	P80	L	汎用出力専用ポート
	PWM1P2		ステッピングモータコントローラ ch.2 の出力端子
	AN16		A/D コンバータ入力端子
78	P81	L	汎用出力専用ポート
	PWM1M2		ステッピングモータコントローラ ch.2 の出力端子
	AN17		A/D コンバータ入力端子
79	P82	L	汎用出力専用ポート
	PWM2P2		ステッピングモータコントローラ ch.2 の出力端子
	AN18		A/D コンバータ入力端子
80	P83	L	汎用出力専用ポート
	PWM2M2		ステッピングモータコントローラ ch.2 の出力端子
	AN19		A/D コンバータ入力端子
81	P84	L	汎用出力専用ポート
	PWM1P3		ステッピングモータコントローラ ch.3 の出力端子
	AN20		A/D コンバータ入力端子
82	P85	L	汎用出力専用ポート
	PWM1M3		ステッピングモータコントローラ ch.3 の出力端子
	AN21		A/D コンバータ入力端子
83	P86	L	汎用出力専用ポート
	PWM2P3		ステッピングモータコントローラ ch.3 の出力端子
	AN22		A/D コンバータ入力端子
84	P87	L	汎用出力専用ポート
	PWM2M3		ステッピングモータコントローラ ch.3 の出力端子
	AN23		A/D コンバータ入力端子
22	P90	F	汎用入出力ポート
	SEG22		LCD コントローラ / ドライバのセグメント出力端子
23	P91	F	汎用入出力ポート
	SEG23		LCD コントローラ / ドライバのセグメント出力端子
31	P94	G	汎用入出力ポート
	V0		LCD コントローラ / ドライバの基準電源端子
32	P95	G	汎用入出力ポート
	V1		LCD コントローラ / ドライバの基準電源端子
33	P96	G	汎用入出力ポート
	V2		LCD コントローラ / ドライバの基準電源端子
34	V3	—	LCD コントローラ / ドライバの基準電源端子
48	PC0	J	汎用入出力ポート
	SIN0		UART ch.0 のシリアルデータ入力端子
	INT4		INT4 の外部割込み入力端子

(続く)

MB90930 シリーズ

端子番号	端子名	入出力 回路形式 *1	機能
49	PC1	I	汎用入出力ポート
	SOT0		UART ch.0 のシリアルデータ出力端子
	INT5		INT5 の外部割込み入力端子
	IN3		インプットキャプチャ ch.3 のトリガ入力端子
50	PC2	I	汎用入出力ポート
	SCK0		UART ch.0 のシリアルクロック入出力端子
	INT6		INT6 の外部割込み入力端子
	IN2		インプットキャプチャ ch.2 のトリガ入力端子
51	PC3	J	汎用入出力ポート
	SIN1		UART ch.1 のシリアルデータ入力端子
	INT7		INT7 の外部割込み入力端子
52	PC4	I	汎用入出力ポート
	SOT1		UART ch.1 のシリアルデータ出力端子
53	PC5	I	汎用入出力ポート
	SCK1		UART ch.1 のシリアルクロック入出力端子
	TRG		16 ビット PPG ch.0 ~ ch.5 の外部トリガ入力端子
54	PC6	I	汎用入出力ポート
	PPG0		16 ビット PPG ch.0 の出力端子
	TOT1		16 ビットリロードタイマ ch.1 の TOT 出力端子
	IN7		インプットキャプチャ ch.7 のトリガ入力端子
55	PC7	I	汎用入出力ポート
	PPG1		16 ビット PPG ch.1 の出力端子
	TIN1		16 ビットリロードタイマ ch.1 の TIN 入力端子
	IN6		インプットキャプチャ ch.6 のトリガ入力端子
24	PD0	J	汎用入出力ポート
	SIN2		UART ch.2 のシリアルデータ入力端子
25	PD1	I	汎用入出力ポート
	SOT2		UART ch.2 のシリアルデータ出力端子
26	PD2	F	汎用入出力ポート
	SCK2		UART ch.2 のシリアルクロック入出力端子
27	PD3	J	汎用入出力ポート
	SIN3		UART ch.3 のシリアルデータ入力端子
28	PD4	I	汎用入出力ポート
	SOT3		UART ch.3 のシリアルデータ出力端子
29	PD5	F	汎用入出力ポート
	SCK3		UART ch.3 のシリアルクロック入出力端子
30	PD6	I	汎用入出力ポート
	TOT2		16 ビットリロードタイマ ch.2 の TOT 出力端子

(続く)

(続き)

端子番号	端子名	入出力回路形式 *1	機能
56	PE0	I	汎用入出力ポート
	TOT3		16 ビットリロードタイマ ch.3 の TOT 出力端子
	IN7R		インプットキャプチャ ch.7 のトリガ入力端子
57	PE1	I	汎用入出力ポート
	TIN3		16 ビットリロードタイマ ch.3 の TIN 入力端子
	IN6R		インプットキャプチャ ch.6 のトリガ入力端子
64	PE2	I	汎用入出力ポート
	SGO1		サウンドジェネレータ ch.1 の SGO 出力端子
	IN3R		インプットキャプチャ ch.3 のトリガ入力端子
62	RSTO	N	内部リセット信号の出力端子
65, 75, 85	DVCC	—	高電流出力バッファの専用電源入力端子
66, 76, 86	DVSS	—	高電流出力バッファの専用 GND 電源端子
35	AVCC	—	A/D コンバータの専用電源入力端子
38	AVSS	—	A/D コンバータの専用 GND 電源端子
36	AVRH	—	A/D コンバータの V_{ref+} 入力端子です。 V_{ref-} は AVSS 固定です。
89	MD0	D	モード設定用入力端子です。VCC に接続してください。
88	MD1	D	モード設定用入力端子です。VCC に接続してください。
87	MD2	D/E * 2	モード設定用入力端子です。VSS に接続してください。
17	C	—	外部コンデンサ用の端子です。0.1 μ F のコンデンサを、この端子と VSS に接続してください。
15, 105	VCC	—	電源入力端子
16, 47, 106	VSS	—	GND 電源端子

* 1 : 入出力回路形式については、「入出力回路形式」を参照してください。

* 2 : 入出力回路形式は、フラッシュメモリ品 / マスク ROM 品は D, 評価用品は E を使用します。

MB90930 シリーズ

■ 入出力回路形式

分類	回路	備考
A		高速発振端子 (フラッシュメモリ品 / マスク ROM 品) 発振帰還抵抗: 約 1 MΩ
		高速発振端子 (評価用品) 発振帰還抵抗: 約 1 MΩ
B		低速発振端子 発振帰還抵抗: 約 10 MΩ
C		入力専用端子 (プルアップ抵抗付き) ・プルアップ抵抗付き: 約 50 kΩ ・CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$)
D		入力専用端子 CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) (注意事項) フラッシュメモリ品の MD2 端子は、この回路形式を使用します。
E		入力専用端子 (プルダウン抵抗付き) ・プルダウン抵抗付き: 約 50 kΩ ・CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) (注意事項) マスク ROM 品と評価用品のみ MD2 端子は、この回路形式を使用します。

(続く)

分類	回路	備考
F	<p> P-ch N-ch Pout Nout LCD 入力 CMOS ヒステリシス入力 スタンバイ制御信号 または LCD 入力許可信号 Automotive 入力 スタンバイ制御信号 または LCD 入力許可信号 </p>	LCD 出力兼用汎用ポート ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)
G	<p> P-ch N-ch Pout Nout LCDC 基準電源入力 CMOS ヒステリシス入力 スタンバイ制御信号 または LCD 出力切換え信号 Automotive 入力 スタンバイ制御信号 または LCD 出力切換え信号 </p>	LCDC 基準電源兼用汎用ポート ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)
H	<p> P-ch N-ch Pout Nout アナログ入力 CMOS ヒステリシス入力 スタンバイ制御信号 または アナログ入力許可信号 Automotive 入力 スタンバイ制御信号 または アナログ入力許可信号 </p>	A/D コンバータ入力兼用汎用ポート ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)

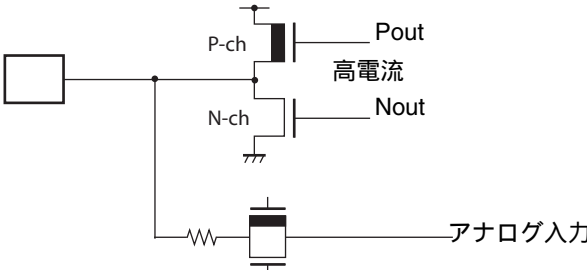
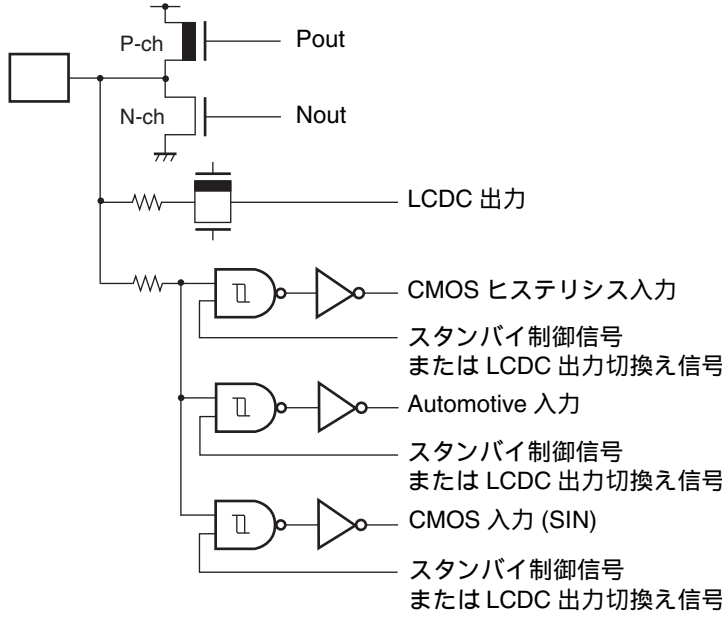
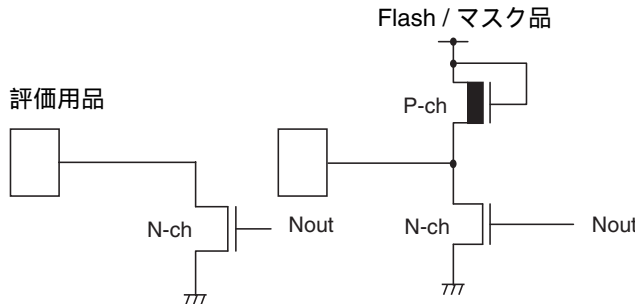

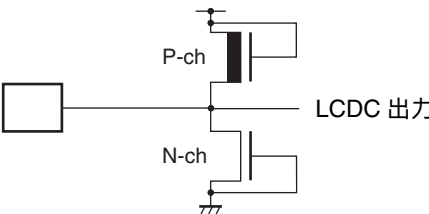
(続く)

MB90930 シリーズ

分類	回路	備考
I		汎用ポート ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)
J		汎用ポート (シリアル入力) ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ CMOS 入力 (SIN) ($V_{IH}/V_{IL} = 0.7V_{CC}/0.3V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)
K		A/D コンバータ入力兼用汎用ポート (シリアル入力) ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ CMOS 入力 (SIN) ($V_{IH}/V_{IL} = 0.7V_{CC}/0.3V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)

(続く)

(続き)

分類	回路	備考
L	 <p>高電流</p> <p>アナログ入力</p>	A/D コンバータ入力コモン, 高電流出力ポート (SMC 端子) CMOS 出力 ($I_{OH}/I_{OL} = \pm 30 \text{ mA}$)
M	 <p>LCD C 出力</p> <p>CMOS ヒステリシス入力</p> <p>スタンバイ制御信号 または LCD C 出力切換え信号</p> <p>Automotive 入力</p> <p>スタンバイ制御信号 または LCD C 出力切換え信号</p> <p>CMOS 入力 (SIN)</p> <p>スタンバイ制御信号 または LCD C 出力切換え信号</p>	LCD C 出力兼用汎用ポート (シリアル入力) ・ CMOS 出力 ($I_{OH}/I_{OL} = \pm 4 \text{ mA}$) ・ CMOS ヒステリシス入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.2V_{CC}$) ・ CMOS 入力 (SIN) ($V_{IH}/V_{IL} = 0.7V_{CC}/0.3V_{CC}$) ・ Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)
N	 <p>Flash / マスク品</p> <p>評価用品</p>	N-ch オープンドレイン端子 $I_{OL} = 4 \text{ mA}$
O	 <p>Automotive 入力</p>	入力専用端子 Automotive 入力 ($V_{IH}/V_{IL} = 0.8V_{CC}/0.5V_{CC}$)
P	 <p>LCD C 出力</p>	LCD C 出力端子 (COM 端子)

MB90930 シリーズ

■ デバイス使用上の注意

・最大定格電圧の厳守 (ラッチアップの防止)

CMOS IC では、中・高耐圧以外の入力端子や出力端子に V_{CC} より高い電圧や V_{SS} より低い電圧が印加された場合、または V_{CC} 端子と V_{SS} 端子の間に定格を超える電圧が印加された場合、ラッチアップ現象が発生することがあります。ラッチアップ現象が発生すると電源電流が激増し、素子が熱破壊する恐れがあります。使用に際して、最大定格を超えることのないよう十分注意してください。

また、アナログ系の電源投入時、および切断時においてもアナログ電源 (AV_{CC} , AV_{RH}) とアナログ入力電圧および高電流出力バッファ端子用電源電圧 (DV_{CC}) は、デジタル電源電圧 (V_{CC}) を超えないように注意してください。

デジタル電源電圧 (V_{CC}) を切断した後、アナログ電源 (AV_{CC}/AV_{RH}) および高電流出力バッファ端子用電源電圧 (DV_{CC}) は、任意の順序で電源投入できます。

・供給電圧の安定化

V_{CC} 電源電圧の動作保証範囲内においても、電源電圧の急激な変化があると誤動作を生じることがあります。安定化の基準として、商用周波数 (50 Hz/60 Hz) でのリプル変動 (P-P 値) は、標準 V_{CC} 値の 10 % 以下に、また電源切換え時などの瞬時変化においては、過渡変動率が 0.1 V/ms 以下になるように抑制することを推奨します。

・電源投入時の注意

内蔵している降圧回路の誤動作を防ぐために、電源投入時における電圧の立上り時間 (0.2 V と 2.7 V の間) は 50 μ s 以内にしてください。

・未使用端子の処理について

使用していない入力端子を開放のままにしておくと、誤動作およびラッチアップによる永久破壊の原因になることがありますので、2 k Ω 以上の抵抗を介して、プルアップ、またはプルダウンの処置をしてください。

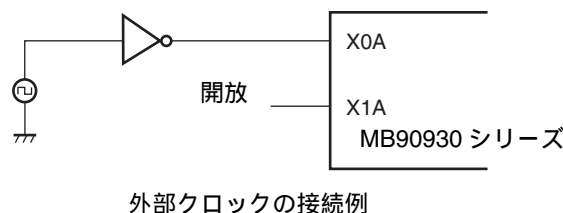
また、使用していない入出力端子がある場合は、出力状態に設定して開放とするか、入力状態に設定して 2 k Ω 以上の抵抗を介して、プルアップ、またはプルダウンの処置をしてください。

・A/D コンバータの電源端子の処理について

A/D コンバータを使用しない場合においても、 $AV_{CC} = V_{CC}$, $AV_{SS} = AV_{RH} = V_{SS}$ となるように接続してください。

・外部クロック使用時の注意

外部クロック使用時において、サブクロックモードまたはストップモードからの解除やパワーオンリセットには、発振安定待ち時間がとられます。また、下図に示すように、外部クロックを使用する際には、X0A 端子のみを駆動し、X1A 端子は開放としてください。高速発振端子 (X0, X1) は、外部クロック入力には使用できません。



・PLL クロックモード動作中の注意

本マイクロコントローラで PLL クロックを選択しているときに、水晶発振子が外れた場合、本マイクロコントローラは PLL 内部の自励発振回路の自走周波数で動作を継続し続ける場合があります。この動作は保証外の動作です。

・水晶発振回路

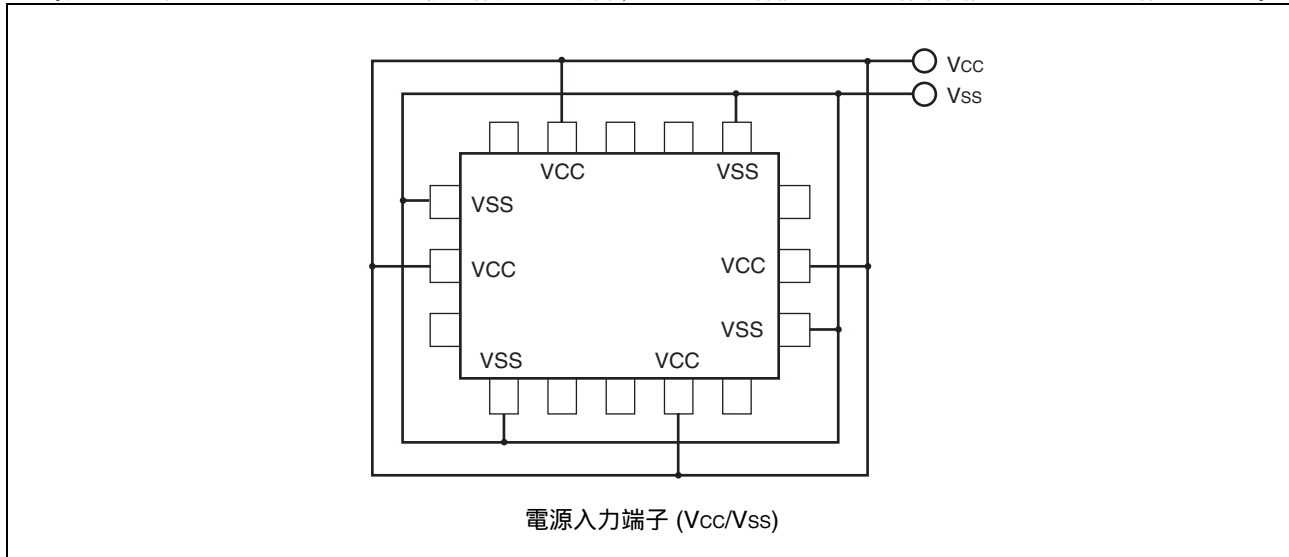
X0/X1 端子の周辺のノイズは、このデバイスの誤動作の原因となります。X0/X1 端子および水晶発振子（あるいはセラミック振動子）さらにグラウンドへのバイパスコンデンサはできるだけ近くなるように配慮し、また、水晶発振子の配線はほかの回路の配線とできる限り交差しないようにしてください。また、X0, X1 端子の回りをグラウンドで囲むようなプリント基板アートワークは、安定した動作を期待できますので、強くお勧めします。

各量産品において、ご使用される発振子メーカーに発振評価依頼をしてください。

・電源端子

VCC 端子、VSS 端子が複数ある場合、デバイス設計上はラッチアップなどの誤動作を防止するために、同電位にすべき端子はデバイス内部で接続してあります。ただし、不要輻射の低減、グラウンドレベルの上昇によるストロブ信号の誤動作防止、総出力電流規格の遵守などのために、必ず外部で VCC 端子は電源に、VSS 端子はグラウンドに接続してください。

次図に示すように、すべての VCC 端子は必ず同電位にしてください。また、すべての VSS 端子も必ず同電位にしてください。異なる電位の VCC または VSS が複数存在する場合、デバイスは保証された動作範囲内でも正しく動作しません。



また、電流供給源からできるだけ低インピーダンスでこのデバイスの VCC 端子や VSS 端子に接続するように配慮してください。このデバイスの VCC 端子と VSS 端子の近くに、1.0 μ F 程度のバイパスコンデンサを接続することをお勧めします。

・A/D コンバータの電源、アナログ入力の投入順序

必ず、デジタル電源 (Vcc) の投入後に A/D コンバータの電源 (AVcc, AVRH) およびアナログ入力 (AN0 ~ AN23) を印加してください。また、電源切断時は A/D コンバータの電源およびアナログ入力切断の後で、デジタル電源 (Vcc) を切断してください。その際、AVRH は AVcc を超えないように投入、切断してください。アナログ入力端子と兼用している端子を入力ポートとして使用する場合においても、入力電圧は AVcc を超えないようにしてください。(アナログ電源とデジタル電源を同時に投入、切断をすることは問題ありません。)

・高電流出力バッファ端子用電源 (DVCC, DVSS) の取扱い

・フラッシュメモリ品 / マスク ROM 品 (MB90F931/MB90F931S/MB90931/MB90931S)

フラッシュメモリ品 / マスク ROM 品は高電流出力バッファ用電源 (DVCC, DVSS) とデジタル電源 (Vcc) を分離しているため、DVcc は Vcc より高い電位に設定できます。

ただし、高電流出力バッファ端子用電源 (DVCC, DVSS) が、デジタル電源 (Vcc) より先に投入された場合、DVcc の立上り中にステッピングモータ出力用ポート 7、ポート 8 から一瞬“H”か“L”のどちらかが出力される可能性がありますのでご注意ください。これを防ぐため、デジタル電源 (Vcc) は高電流出力バッファ端子用電源より先に投入してください。

また、高電流出力バッファ端子を汎用ポートとして使用する場合も、高電流出力バッファ端子用電源 (DVCC, DVSS) を印加してください。

・評価用品 (MB90V930-102/MB90V930-101)

評価用品は高電流出力バッファ用電源 (DVCC, DVSS) とデジタル電源 (Vcc) が離れていないため、DVcc は Vcc と同電位か Vcc より低い電位に設定してください。高電流出力バッファ端子用電源 (DVCC, DVSS) の印加は必ずデジタル電源 (Vcc) の投入後に行い、デジタル電源 (Vcc) 切断時は高電流出力バッファ端子用電源 (DVCC, DVSS) の切断後に行ってください (高電流出力バッファ端子用電源とデジタル電源を同時に投入 / 切断をすることは問題ありません)。

また、高電流出力バッファ端子を汎用ポートとして使用する場合も、高電流出力バッファ端子用電源 (DVCC, DVSS) を印加してください。

・プルアップ / プルダウン抵抗

MB90930 シリーズは、内蔵のプルアップ / プルダウン抵抗をサポートしていません。必要に応じて、外付けのプルアップ / プルダウン抵抗を使用してください。

MB90930 シリーズ

- ・サブクロック信号を使用しない場合の注意

X0A 端子, X1A 端子に振動子を接続しない場合は, X0A 端子にはプルダウン処理し, X1A 端子は開放にしてください。

- ・フラッシュセキュリティ機能

フラッシュメモリの領域内にセキュリティビットが配置されています。セキュリティビットに保護コード 01_H を書き込むことによりセキュリティがかかりますので, セキュリティ機能を使用しない場合は, このアドレスに 01_H を書き込まないでください。

セキュリティビットのアドレスは, 下表を参照してください。

	フラッシュメモリサイズ	セキュリティビットのアドレス
MB90F931 MB90F931S	1 M ビットフラッシュメモリ搭載	FE0001 _H

- ・シリアル通信について

シリアル通信においては, ノイズなどにより間違ったデータを受信する可能性があります。そのため, ノイズを抑えるボードの設計をしてください。

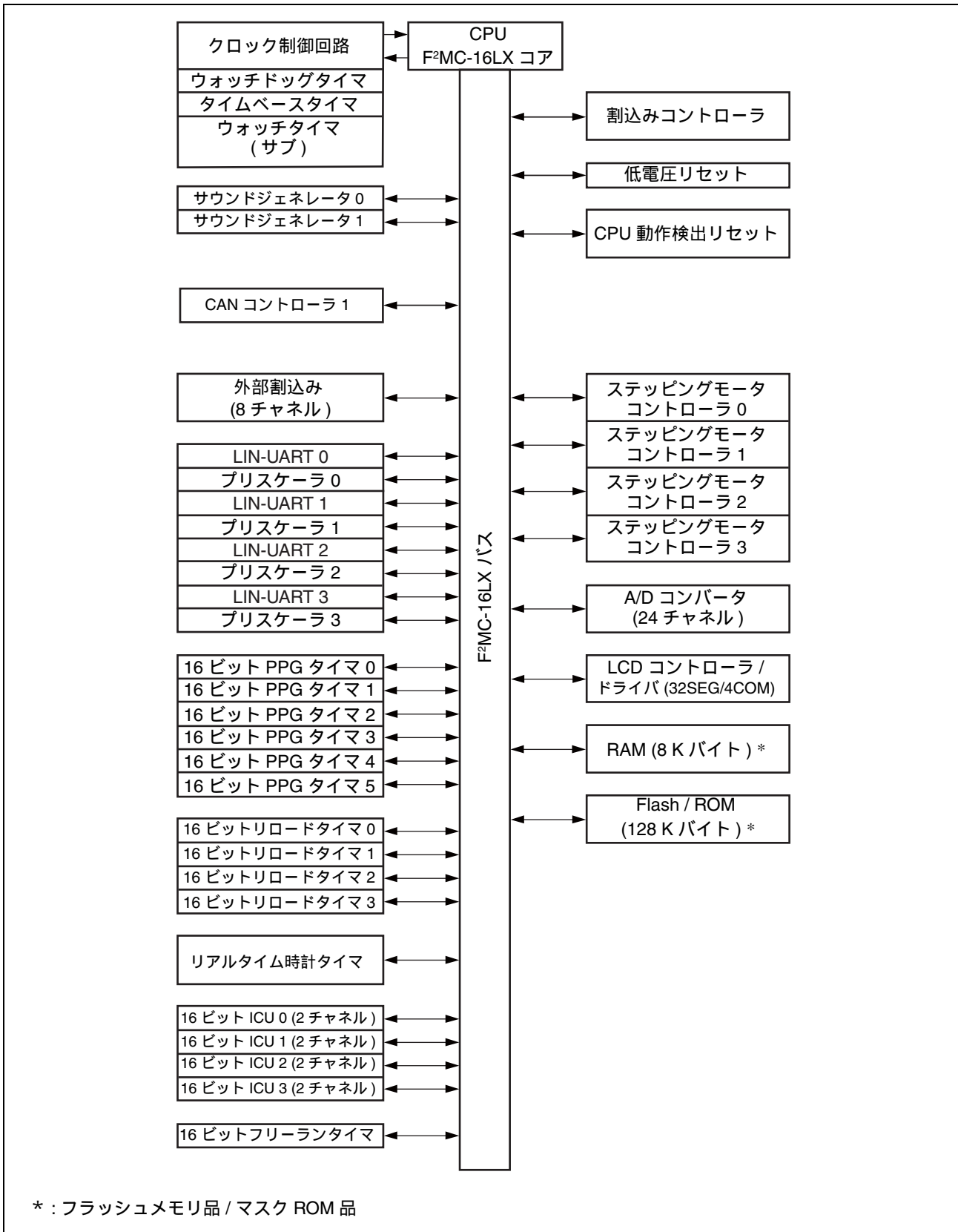
また, 万が一ノイズなどの影響により誤ったデータを受信した場合を考慮し, 最後にデータのチェックサムなどを付加してエラー検出を行ってください。エラーが検出された場合には, 再送を行うなどの処理をしてください。

- ・フラッシュメモリ品とマスク ROM 品の特性差について

フラッシュメモリ品とマスク ROM 品では, チップレイアウトやメモリ構造の違いにより消費電流や ESD, ラッチアップ, ノイズ特性, 発振特性等を含めた電気的特性が異なります。

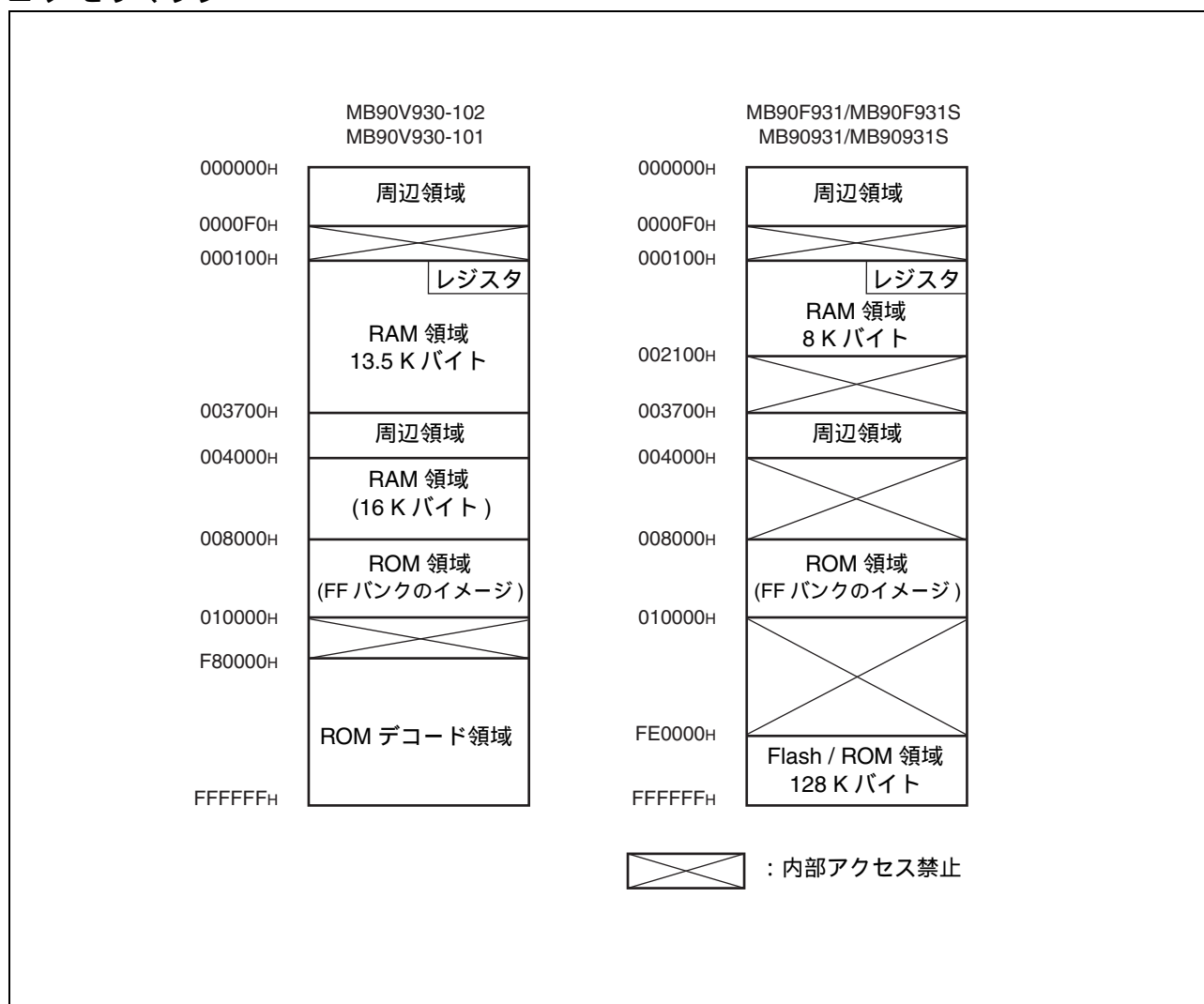
同一シリーズの別製品に切り替えて使用する際は, 電気的特性の再評価を行ってください。

■ ブロックダイアグラム



MB90930 シリーズ

■ メモリマップ



(注意事項) ROM ミラー機能を持たないモデルを選択するには、ハードウェアマニュアルの「ROM ミラー機能選択モジュール」を参照してください。C コンパイラのsmallモデルを有効に生かせるように、FF バンク内のROMデータのイメージが、00 バンクの上位側に表示されます。FF バンクの下位 16 ビットアドレスと 00 バンクの下位 16 ビットアドレスには同じアドレスが割り当てられるため、ポインタで far 指定を宣言しなくても、ROM 内のテーブルを参照できます。たとえばアドレス 00C000H にアクセスした場合、実際には、ROM のアドレス FFC000H へアクセスすることになります。ここで、FF バンクの ROM 領域は 32 K バイトを超えているため、00 バンクのイメージに領域全体を表示することができません。したがって、FF8000H ~ FFFFFFFH の ROM データは 008000H ~ 00FFFFH のイメージに表示されるため、ROM データテーブルを FF8000H ~ FFFFFFFH の領域に保存することをお勧めします。

■ I/O マップ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
000000H	ポート 0 データレジスタ	PDR0	R/W	ポート 0	XXXXXXXXXB
000001H	ポート 1 データレジスタ	PDR1	R/W	ポート 1	XXXXXXXXXB
000002H	ポート 2 データレジスタ	PDR2	R/W	ポート 2	XXXXXXXXXB
000003H	ポート 3 データレジスタ	PDR3	R/W	ポート 3	XXXXXXXXXB
000004H	ポート 4 データレジスタ	PDR4	R/W	ポート 4	XXXXXXXXXB
000005H	ポート 5 データレジスタ	PDR5	R/W	ポート 5	XXXXXXXXXB
000006H	ポート 6 データレジスタ	PDR6	R/W	ポート 6	XXXXXXXXXB
000007H	ポート 7 データレジスタ	PDR7	R/W	ポート 7	XXXXXXXXXB
000008H	ポート 8 データレジスタ	PDR8	R/W	ポート 8	XXXXXXXXXB
000009H	ポート 9 データレジスタ	PDR9	R/W	ポート 9	XXXXXXXXXB
00000AH, 00000BH	(使用禁止)				
00000CH	ポート C データレジスタ	PDR C	R/W	ポート C	XXXXXXXXXB
00000DH	ポート D データレジスタ	PDR D	R/W	ポート D	XXXXXXXXXB
00000EH	ポート E データレジスタ	PDR E	R/W	ポート E	XXXXXXXXXB
00000FH	(使用禁止)				
000010H	ポート 0 方向レジスタ	DDR0	R/W	ポート 0	00000000B
000011H	ポート 1 方向レジスタ	DDR1	R/W	ポート 1	XX000000B
000012H	ポート 2 方向レジスタ	DDR2	R/W	ポート 2	000000XXB
000013H	ポート 3 方向レジスタ	DDR3	R/W	ポート 3	00000000B
000014H	ポート 4 方向レジスタ	DDR4	R/W	ポート 4	00000000B
000015H	ポート 5 方向レジスタ	DDR5	R/W	ポート 5	00000000B
000016H	ポート 6 方向レジスタ	DDR6	R/W	ポート 6	00000000B
000017H	ポート 7 方向レジスタ	DDR7	R/W	ポート 7	00000000B
000018H	ポート 8 方向レジスタ	DDR8	R/W	ポート 8	00000000B
000019H	ポート 9 方向レジスタ	DDR9	R/W	ポート 9	X0000000B
00001AH	アナログ入力許可	ADER6	R/W	ポート 6, A/D	11111111B
00001BH	アナログ入力許可	ADER7	R/W	ポート 7, A/D	11111111B
00001CH	ポート C 方向レジスタ	DDRC	R/W	ポート C	00000000B
00001DH	ポート D 方向レジスタ	DDRD	R/W	ポート D	X0000000B
00001EH	ポート E 方向レジスタ	DDRE	R/W	ポート E	XXXXXX000B
00001FH	アナログ入力許可	ADER8	R/W	ポート 8, A/D	11111111B
000020H	A/D 制御ステータスレジスタ下位	ADCS0	R/W	A/D コンバータ	000XXXX0B
000021H	A/D 制御ステータスレジスタ上位	ADCS1	R/W		0000000XB
000022H	A/D データレジスタ下位	ADCR0	R		00000000B
000023H	A/D データレジスタ上位	ADCR1	R		XXXXXX000B

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
000024 _H	コンペアクリアレジスタ	CPCLR	R/W	16ビット フリーランタイム	XXXXXXXX _B
000025 _H			R/W		XXXXXXXX _B
000026 _H	タイマデータレジスタ	TCDT	R/W		00000000 _B
000027 _H			R/W		00000000 _B
000028 _H	タイマ制御ステータスレジスタ下位	TCCSL	R/W		00000000 _B
000029 _H	タイマ制御ステータスレジスタ上位	TCCSH	R/W		01X00000 _B
00002A _H	PPG0 制御ステータスレジスタ下位	PCNTL0	R/W	16ビット PPG0	00000000 _B
00002B _H	PPG0 制御ステータスレジスタ上位	PCNTH0	R/W		00000001 _B
00002C _H	PPG1 制御ステータスレジスタ下位	PCNTL1	R/W	16ビット PPG1	00000000 _B
00002D _H	PPG1 制御ステータスレジスタ上位	PCNTH1	R/W		00000001 _B
00002E _H	PPG2 制御ステータスレジスタ下位	PCNTL2	R/W	16ビット PPG2	00000000 _B
00002F _H	PPG2 制御ステータスレジスタ上位	PCNTH2	R/W		00000001 _B
000030 _H	外部割込み許可	ENIR	R/W	外部割込み	00000000 _B
000031 _H	外部割込み要因	EIRR	R/W		00000000 _B
000032 _H	外部割込みレベル下位	ELVRL	R/W		00000000 _B
000033 _H	外部割込みレベル上位	ELVRH	R/W		00000000 _B
000034 _H	シリアルモードレジスタ 0	SMR0	R/W, W	UART (LIN/SCI) 0	00000000 _B
000035 _H	シリアル制御レジスタ 0	SCR0	R/W, W		00000000 _B
000036 _H	送受信データレジスタ 0	RDR0/ TDR0	R/W		00000000 _B
000037 _H	シリアルステータスレジスタ 0	SSR0	R/W, R		00001000 _B
000038 _H	拡張通信制御レジスタ 0	ECCR0	R/W, R		000000XX _B
000039 _H	拡張ステータス制御レジスタ 0	ESCR0	R/W		00000100 _B
00003A _H	ボーレート発生レジスタ 00	BGR00	R/W		00000000 _B
00003B _H	ボーレート発生レジスタ 01	BGR01	R/W, R		00000000 _B
00003C _H ～ 000047 _H	(使用禁止)				
000048 _H	インプットキャプチャ入力選択レジスタ	ICISR	R/W	インプット キャプチャ 0/1/2/3/4/5/6/7	00000000 _B
000049 _H	(使用禁止)				
00004A _H ～ 00004F _H	(使用禁止)				
000050 _H	タイマコントロールステータスレジスタ 0 下位	TMCSR0L	R/W	16ビット リロードタイマ 0	00000000 _B
000051 _H	タイマコントロールステータスレジスタ 0 上位	TMCSR0H	R/W		XXX10000 _B
000052 _H	タイマレジスタ 0/ リロードレジスタ 0	TMR0/ TMRLR0	R/W		XXXXXXXX _B
000053 _H					XXXXXXXX _B

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
000054 _H	タイマコントロールステータス レジスタ 1 下位	TMCSR1L	R/W	16 ビット リロードタイマ 1	00000000 _B
000055 _H	タイマコントロールステータス レジスタ 1 上位	TMCSR1H	R/W		XXX10000 _B
000056 _H	タイマレジスタ 1/ リロードレジスタ 1	TMR1/ TMRLR1	R/W		XXXXXXXX _B
000057 _H					XXXXXXXX _B
000058 _H	LCD 出力制御レジスタ 1	LOCR1	R/W	LCDC	11111111 _B
000059 _H	LCD 出力制御レジスタ 2	LOCR2	R/W		00000000 _B
00005A _H	サウンド制御レジスタ 0 下位	SGCRL0	R/W	サウンド ジェネレータ 0	00000000 _B
00005B _H	サウンド制御レジスタ 0 上位	SGCRH0	R/W		0XXXX100 _B
00005C _H	周波数データレジスタ 0	SGFR0	R/W		XXXXXXXX _B
00005D _H	振幅データレジスタ 0	SGAR0	R/W		00000000 _B
00005E _H	デクリメントグレードレジスタ 0	SGDR0	R/W		XXXXXXXX _B
00005F _H	トーンカウントレジスタ 0	SGTR0	R/W		XXXXXXXX _B
000060 _H	インプットキャプチャレジスタ 0	IPCP0	R	インプット キャプチャ 0/1	XXXXXXXX _B
000061 _H					XXXXXXXX _B
000062 _H	インプットキャプチャレジスタ 1	IPCP1	R		XXXXXXXX _B
000063 _H					XXXXXXXX _B
000064 _H	インプットキャプチャレジスタ 2	IPCP2	R	インプット キャプチャ 2/3	XXXXXXXX _B
000065 _H					XXXXXXXX _B
000066 _H	インプットキャプチャレジスタ 3	IPCP3	R		XXXXXXXX _B
000067 _H					XXXXXXXX _B
000068 _H	インプットキャプチャ制御ステータス 0/1	ICS01	R/W	インプット キャプチャ 0/1	00000000 _B
000069 _H	インプットキャプチャエッジレジスタ 0/1	ICE01	R/W		XXX0X0XX _B
00006A _H	インプットキャプチャ制御ステータス 2/3	ICS23	R/W	インプット キャプチャ 2/3	00000000 _B
00006B _H	インプットキャプチャエッジレジスタ 2/3	ICE23	R/W		XXXXXXXX _B
00006C _H	LCD 制御レジスタ下位	LCRL	R/W	LCD 制御 / ドライバ	00010000 _B
00006D _H	LCD 制御レジスタ上位	LCRH	R/W		00000000 _B
00006E _H	低電圧 /CPU 動作検出リセット制御 レジスタ	LVRC	R/W	低電圧 /CPU 動作 検出リセット	00111000 _B
00006F _H	ROM ミラー	ROMM	W	ROM ミラー	XXXXXXXX1 _B
000070 _H ~ 00007F _H	CAN コントローラ 1 用予約領域 (「CAN コントローラ」を参照)				

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
000080 _H	PWM 制御レジスタ 0	PWC0	R/W	ステッピング モータ コントローラ 0	000000X0 _B
000081 _H	(使用禁止)				
000082 _H	PWM 制御レジスタ 1	PWC1	R/W	ステッピング モータ コントローラ 1	000000X0 _B
000083 _H	(使用禁止)				
000084 _H	PWM 制御レジスタ 2	PWC2	R/W	ステッピング モータ コントローラ 2	000000X0 _B
000085 _H	(使用禁止)				
000086 _H	PWM 制御レジスタ 3	PWC3	R/W	ステッピング モータ コントローラ 3	000000X0 _B
000087 _H	(使用禁止)				
000088 _H	LCD 出力制御レジスタ 3	LOC3	R/W	LCDC	XXXXXX111 _B
000089 _H	(使用禁止)				
00008A _H	A/D セットアップレジスタ 0	ADSR0	R/W	A/D コンバータ	00000000 _B
00008B _H	A/D セットアップレジスタ 1	ADSR1	R/W		00000000 _B
00008C _H	ポート入力レベル選択 0	PIL0	R/W	ポート入力レベル 選択	00000000 _B
00008D _H	ポート入力レベル選択 1	PIL1	R/W		XXXX0000 _B
00008E _H	ポート入力レベル選択 2	PIL2	R/W		XXXX0000 _B
00008F _H ~ 00009D _H	(使用禁止)				
00009E _H	プログラムアドレス検出コントロール レジスタ	PACSR	R/W	アドレス一致検出	XXXXX0X0 _B
00009F _H	遅延割込み要因発生 / 解除レジスタ	DIRR	R/W	遅延割込み	XXXXXXXX0 _B
0000A0 _H	低消費電力モード制御レジスタ	LPMCR	R/W	低消費電力 制御回路	00011000 _B
0000A1 _H	クロック選択レジスタ	CKSCR	R/W, R		11111100 _B
0000A2 _H ~ 0000A7 _H	(使用禁止)				
0000A8 _H	ウォッチドッグタイマ制御レジスタ	WDTC	R, W	ウォッチドッグ タイマ	XXXXXX111 _B
0000A9 _H	タイムベースタイマ制御レジスタ	TBTC	R/W, W	タイムベース タイマ	1XX00100 _B
0000AA _H	時計タイマ制御レジスタ	WTC	R/W, W, R	時計タイマ (サブクロック)	10001000 _B
0000AB _H ~ 0000AD _H	(使用禁止)				
0000AE _H	フラッシュメモリコントロール ステータスレジスタ	FMCS	R/W	フラッシュ インタフェース	000X0000 _B
0000AF _H	(使用禁止)				

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
0000B0 _H	割込み制御レジスタ 00	ICR00	R/W	割込み制御	00000111 _B
0000B1 _H	割込み制御レジスタ 01	ICR01	R/W		00000111 _B
0000B2 _H	割込み制御レジスタ 02	ICR02	R/W		00000111 _B
0000B3 _H	割込み制御レジスタ 03	ICR03	R/W		00000111 _B
0000B4 _H	割込み制御レジスタ 04	ICR04	R/W		00000111 _B
0000B5 _H	割込み制御レジスタ 05	ICR05	R/W		00000111 _B
0000B6 _H	割込み制御レジスタ 06	ICR06	R/W		00000111 _B
0000B7 _H	割込み制御レジスタ 07	ICR07	R/W		00000111 _B
0000B8 _H	割込み制御レジスタ 08	ICR08	R/W		00000111 _B
0000B9 _H	割込み制御レジスタ 09	ICR09	R/W		00000111 _B
0000BA _H	割込み制御レジスタ 10	ICR10	R/W		00000111 _B
0000BB _H	割込み制御レジスタ 11	ICR11	R/W		00000111 _B
0000BC _H	割込み制御レジスタ 12	ICR12	R/W		00000111 _B
0000BD _H	割込み制御レジスタ 13	ICR13	R/W		00000111 _B
0000BE _H	割込み制御レジスタ 14	ICR14	R/W		00000111 _B
0000BF _H	割込み制御レジスタ 15	ICR15	R/W		00000111 _B
0000C0 _H ~ 0000C3 _H	(使用禁止)				
0000C4 _H	シリアルモードレジスタ 1	SMR1	R/W, W	UART (LIN/SCI) 1	00000000 _B
0000C5 _H	シリアル制御レジスタ 1	SCR1	R/W, W		00000000 _B
0000C6 _H	送受信データレジスタ 1	RDR1/TDR1	R/W		00000000 _B
0000C7 _H	シリアルステータスレジスタ 1	SSR1	R/W, R		00001000 _B
0000C8 _H	拡張通信制御レジスタ 1	ECCR1	R/W, R		000000XX _B
0000C9 _H	拡張ステータス制御レジスタ 1	ESCR1	R/W		00000100 _B
0000CA _H	ボーレート発生レジスタ 10	BGR10	R/W		00000000 _B
0000CB _H	ボーレート発生レジスタ 11	BGR11	R/W, R		00000000 _B
0000CC _H	時計タイマ制御レジスタ下位	WTCRL	R/W	リアルタイム 時計タイマ	000XXXX0 _B
0000CD _H	時計タイマ制御レジスタ中位	WTCRM	R/W		00000000 _B
0000CE _H	時計タイマ制御レジスタ上位	WTCRH	R/W		XXXXXX00 _B
0000CF _H	PLL/ サブクロック制御レジスタ	PSCCR	W	PLL/ サブ クロック	XXXX0000 _B
0000D0 _H	インプットキャプチャ制御ステータス 4/5	ICS45	R/W	インプット キャプチャ 4/5	00000000 _B
0000D1 _H	インプットキャプチャエッジレジスタ 4/5	ICE45	R/W, R		XXXXXXXX _B
0000D2 _H	インプットキャプチャ制御ステータス 6/7	ICS67	R/W	インプット キャプチャ 6/7	00000000 _B
0000D3 _H	インプットキャプチャエッジレジスタ 6/7	ICE67	R/W, R		XXX0X0XX _B
0000D4 _H	タイマコントロールステータス レジスタ 2 下位	TMCSR2L	R/W	16 ビット リロードタイマ 2	00000000 _B
0000D5 _H	タイマコントロールステータス レジスタ 2 上位	TMCSR2H	R/W		XXX10000 _B

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
0000D6 _H	タイマコントロールステータスレジスタ 3 下位	TMCSR3L	R/W	16 ビット リロードタイマ 3	00000000 _B
0000D7 _H	タイマコントロールステータスレジスタ 3 上位	TMCSR3H	R/W		XXX10000 _B
0000D8 _H	サウンド制御レジスタ 1 下位	SGCRL1	R/W	サウンド ジェネレータ 1	00000000 _B
0000D9 _H	サウンド制御レジスタ 1 上位	SGCRH1	R/W		0XXXX100 _B
0000DA _H	PPG3 制御ステータスレジスタ下位	PCNTL3	R/W	16 ビット PPG3	00000000 _B
0000DB _H	PPG3 制御ステータスレジスタ上位	PCNTH3	R/W		00000001 _B
0000DC _H	PPG4 制御ステータスレジスタ下位	PCNTL4	R/W	16 ビット PPG4	00000000 _B
0000DD _H	PPG4 制御ステータスレジスタ上位	PCNTH4	R/W		00000001 _B
0000DE _H	PPG5 制御ステータスレジスタ下位	PCNTL5	R/W	16 ビット PPG5	00000000 _B
0000DF _H	PPG5 制御ステータスレジスタ上位	PCNTH5	R/W		00000001 _B
0000E0 _H	シリアルモードレジスタ 2	SMR2	R/W, W	UART (LIN/SCI) 2	00000000 _B
0000E1 _H	シリアル制御レジスタ 2	SCR2	R/W, W		00000000 _B
0000E2 _H	送受信データレジスタ 2	RDR2/TDR2	R/W		00000000 _B
0000E3 _H	シリアルステータスレジスタ 2	SSR2	R/W, R		00001000 _B
0000E4 _H	拡張通信制御レジスタ 2	ECCR2	R/W, R		000000XX _B
0000E5 _H	拡張ステータス制御レジスタ 2	ESCR2	R/W		00000100 _B
0000E6 _H	ボーレート発生レジスタ 20	BGR20	R/W		00000000 _B
0000E7 _H	ボーレート発生レジスタ 21	BGR21	R/W, R		00000000 _B
0000E8 _H	シリアルモードレジスタ 3	SMR3	R/W, W	UART (LIN/SCI) 3	00000000 _B
0000E9 _H	シリアル制御レジスタ 3	SCR3	R/W, W		00000000 _B
0000EA _H	送受信データレジスタ 3	RDR3/TDR3	R/W		00000000 _B
0000EB _H	シリアルステータスレジスタ 3	SSR3	R/W, R		00001000 _B
0000EC _H	拡張通信制御レジスタ 3	ECCR3	R/W, R		000000XX _B
0000ED _H	拡張ステータス制御レジスタ 3	ESCR3	R/W		00000100 _B
0000EE _H	ボーレート発生レジスタ 30	BGR30	R/W		00000000 _B
0000EF _H	ボーレート発生レジスタ 31	BGR31	R/W, R		00000000 _B
001FF0 _H	プログラムアドレス検出レジスタ 0	PADR0	R/W	アドレス一致検出	XXXXXXXX _B
001FF1 _H	プログラムアドレス検出レジスタ 1	PADR0	R/W		XXXXXXXX _B
001FF2 _H	プログラムアドレス検出レジスタ 2	PADR0	R/W		XXXXXXXX _B
001FF3 _H	プログラムアドレス検出レジスタ 3	PADR1	R/W		XXXXXXXX _B
001FF4 _H	プログラムアドレス検出レジスタ 4	PADR1	R/W		XXXXXXXX _B
001FF5 _H	プログラムアドレス検出レジスタ 5	PADR1	R/W		XXXXXXXX _B
003700 _H ～ 0037FF _H	(使用禁止)				
003800 _H ～ 0038FF _H	(使用禁止)				
003900 _H ～ 00391F _H	(使用禁止)				

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
003920 _H	PPG0 ダウンカウンタレジスタ	PDCR0	R	16 ビット PPG0	11111111 _B
003921 _H					11111111 _B
003922 _H	PPG0 周期設定レジスタ	PCSR0	W		11111111 _B
003923 _H					11111111 _B
003924 _H	PPG0 デューティ設定レジスタ	PDUT0	W		00000000 _B
003925 _H					00000000 _B
003926 _H	PPG0 出力分周設定レジスタ	PPGDIV0	R/W, R		11111100 _B
003927 _H	(使用禁止)				
003928 _H	PPG1 ダウンカウンタレジスタ	PDCR1	R	16 ビット PPG1	11111111 _B
003929 _H					11111111 _B
00392A _H	PPG1 周期設定レジスタ	PCSR1	W		11111111 _B
00392B _H					11111111 _B
00392C _H	PPG1 デューティ設定レジスタ	PDUT1	W		00000000 _B
00392D _H					00000000 _B
00392E _H	PPG1 出力分周設定レジスタ	PPGDIV1	R/W, R		11111100 _B
00392F _H	(使用禁止)				
003930 _H	PPG2 ダウンカウンタレジスタ	PDCR2	R	16 ビット PPG2	11111111 _B
003931 _H					11111111 _B
003932 _H	PPG2 周期設定レジスタ	PCSR2	W		11111111 _B
003933 _H					11111111 _B
003934 _H	PPG2 デューティ設定レジスタ	PDUT2	W		00000000 _B
003935 _H					00000000 _B
003936 _H	PPG2 出力分周設定レジスタ	PPGDIV2	R/W, R		11111100 _B
003937 _H ~ 00393F _H	(使用禁止)				
003940 _H	インプットキャプチャレジスタ 4	IPCP4	R	インプット キャプチャ 4/5	XXXXXXXX _B
003941 _H					XXXXXXXX _B
003942 _H	インプットキャプチャレジスタ 5	IPCP5	R		XXXXXXXX _B
003943 _H					XXXXXXXX _B
003944 _H	インプットキャプチャレジスタ 6	IPCP6	R	インプット キャプチャ 6/7	XXXXXXXX _B
003945 _H					XXXXXXXX _B
003946 _H	インプットキャプチャレジスタ 7	IPCP7	R		XXXXXXXX _B
003947 _H					XXXXXXXX _B
003948 _H ~ 00394F _H	(使用禁止)				
003950 _H	タイマレジスタ 2/ リロードレジスタ 2	TMR2/ TMRLR2	R/W	16 ビット リロードタイマ 2	XXXXXXXX _B
003951 _H					XXXXXXXX _B
003952 _H	タイマレジスタ 3/ リロードレジスタ 3	TMR3/ TMRLR3	R/W	16 ビット リロードタイマ 3	XXXXXXXX _B
003953 _H					XXXXXXXX _B
003954 _H ~ 003957 _H	(使用禁止)				

(続く)

MB90930 シリーズ

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
003958 _H	サブ秒データレジスタ	WTBR	R/W	リアルタイム 時計タイマ	XXXXXXXX _B
003959 _H					XXXXXXXX _B
00395A _H					XXXXXXXX _B
00395B _H	秒データレジスタ	WTSR	R/W		XX000000 _B
00395C _H	分データレジスタ	WTMR	R/W		XX000000 _B
00395D _H	時間データレジスタ	WTHR	R/W		XXX00000 _B
00395E _H	日数データレジスタ	WTDR	R/W		00X00001 _B
00395F _H	(使用禁止)				
003960 _H	LCD 表示 RAM	VRAM	R/W	LCD コントローラ / ドライバ	XXXXXXXX _B
003961 _H					XXXXXXXX _B
003962 _H					XXXXXXXX _B
003963 _H					XXXXXXXX _B
003964 _H					XXXXXXXX _B
003965 _H					XXXXXXXX _B
003966 _H					XXXXXXXX _B
003967 _H					XXXXXXXX _B
003968 _H					XXXXXXXX _B
003969 _H					XXXXXXXX _B
00396A _H					XXXXXXXX _B
00396B _H					XXXXXXXX _B
00396C _H					XXXXXXXX _B
00396D _H					XXXXXXXX _B
00396E _H					XXXXXXXX _B
00396F _H					XXXXXXXX _B
003970 _H ~ 003973 _H	(使用禁止)				
003974 _H	周波数データレジスタ 1	SGFR1	R/W	サウンド ジェネレータ 1	XXXXXXXX _B
003975 _H	振幅データレジスタ 1	SGAR1	R/W		00000000 _B
003976 _H	デクリメントグレードレジスタ 1	SGDR1	R/W		XXXXXXXX _B
003977 _H	トーンカウントレジスタ 1	SGTR1	R/W		XXXXXXXX _B
003978 _H ~ 00397F _H	(使用禁止)				
003980 _H	PWM1 コンペアレジスタ 0	PWC10	R/W	ステッピング モータ コントローラ 0	XXXXXXXX _B
003981 _H					XXXXXXXX _B
003982 _H	PWM2 コンペアレジスタ 0	PWC20	R/W		XXXXXXXX _B
003983 _H					XXXXXXXX _B
003984 _H	PWM1 選択レジスタ 0	PWS10	R/W		00000000 _B
003985 _H	PWM2 選択レジスタ 0	PWS20	R/W		X0000000 _B
003986 _H , 003987 _H	(使用禁止)				

(続く)

MB90930 シリーズ

(続き)

アドレス	レジスタ名	略名	アクセス	周辺機能	初期値
003988 _H	PWM1 コンペアレジスタ 1	PWC11	R/W	ステッピング モータ コントローラ 1	XXXXXXXX _B
003989 _H					XXXXXXXX _B
00398A _H	PWM2 コンペアレジスタ 1	PWC21	R/W		XXXXXXXX _B
00398B _H					XXXXXXXX _B
00398C _H	PWM1 選択レジスタ 1	PWS11	R/W		00000000 _B
00398D _H	PWM2 選択レジスタ 1	PWS21	R/W		X0000000 _B
00398E _H , 00398F _H	(使用禁止)				
003990 _H	PWM1 コンペアレジスタ 2	PWC12	R/W	ステッピング モータ コントローラ 2	XXXXXXXX _B
003991 _H					XXXXXXXX _B
003992 _H	PWM2 コンペアレジスタ 2	PWC22	R/W		XXXXXXXX _B
003993 _H					XXXXXXXX _B
003994 _H	PWM1 選択レジスタ 2	PWS12	R/W		00000000 _B
003995 _H	PWM2 選択レジスタ 2	PWS22	R/W		X0000000 _B
003996 _H , 003997 _H	(使用禁止)				
003998 _H	PWM1 コンペアレジスタ 3	PWC13	R/W	ステッピング モータ コントローラ 3	XXXXXXXX _B
003999 _H					XXXXXXXX _B
00399A _H	PWM2 コンペアレジスタ 3	PWC23	R/W		XXXXXXXX _B
00399B _H					XXXXXXXX _B
00399C _H	PWM1 選択レジスタ 3	PWS13	R/W		00000000 _B
00399D _H	PWM2 選択レジスタ 3	PWS23	R/W		X0000000 _B
00399E _H ~ 0039A5 _H	(使用禁止)				
0039A6 _H	フラッシュ書込みコントロール レジスタ 0	FWR0	R/W	フラッシュ I/F	00000000 _B
0039A7 _H	フラッシュ書込みコントロール レジスタ 1	FWR1			00000000 _B
0039A8 _H ~ 0039BF _H	(使用禁止)				
0039C0 _H ~ 0039DF _H	(使用禁止)				
0039E0 _H ~ 0039FF _H	(使用禁止)				
003A00 _H ~ 003AFF _H	(使用禁止)				
003B00 _H ~ 003BFF _H	CAN コントローラ 1 用予約領域 (「 CAN コントローラ」を参照)				
003C00 _H ~ 003CFF _H	(使用禁止)				
003D00 _H ~ 003DFF _H	CAN コントローラ 1 用予約領域 (「 CAN コントローラ」を参照)				
003E00 _H ~ 003EFF _H	(使用禁止)				
003F00 _H ~ 003FFF _H	(使用禁止)				

■ CAN コントローラ

CAN コントローラの特長:

- CAN 規格バージョン 2.0, パート A および B 準拠
 - 標準フレームフォーマットおよび拡張フレームフォーマットでの送信 / 受信機能をサポート
- リモートフレームを受信することによるデータ・フレーム送信機能をサポート
- 16 本のメッセージ送信 / 受信バッファ
 - 29 ビット ID および 8 バイトデータ
 - マルチレベルメッセージバッファ構成
- 各メッセージバッファにおいて, ID アクセプタンスマスクとしてフルビットコンペア, フルビットマスク, アクセプタンスレジスタ 0/ アクセプタンスレジスタ 1 を提供
 - 標準フレームフォーマットまたは拡張フレームフォーマットでの 2 個のアクセプタンスマスクレジスタ
- ビット伝送速度は 10 kbps ~ 2 Mbps の範囲内でプログラミング可能 (入力クロックが 16 MHz の場合)

コントロールレジスタ一覧 (1)

アドレス	レジスタ	略称	アクセス	初期値
CAN1				
003D00H	制御ステータスレジスタ	CSR	R/W, R	0 0 --- 0 0 0B
003D01H				0 ---- 0 - 1B
003D02H	ラストイベント表示レジスタ	LEIR	R/W	----- B
003D03H				0 0 0 - 0 0 0 0B
003D04H	受信 / 送信エラーカウンタ	RTEC	R	0 0 0 0 0 0 0 0B
003D05H				0 0 0 0 0 0 0 0B
003D06H	ビットタイミングレジスタ	BTR	R/W	- 1 1 1 1 1 1 1B
003D07H				1 1 1 1 1 1 1B

コントロールレジスタ一覧 (2)

アドレス	レジスタ	略称	アクセス	初期値
CAN1				
000070 _H	メッセージバッファ有効 レジスタ	BVALR	R/W	00000000 _B
000071 _H				00000000 _B
000072 _H	送信要求レジスタ	TREQR	R/W	00000000 _B
000073 _H				00000000 _B
000074 _H	送信解除レジスタ	TCANR	W	00000000 _B
000075 _H				00000000 _B
000076 _H	送信完了レジスタ	TCR	R/W	00000000 _B
000077 _H				00000000 _B
000078 _H	受信完了レジスタ	RCR	R/W	00000000 _B
000079 _H				00000000 _B
00007A _H	リモート要求受信レジスタ	RRTRR	R/W	00000000 _B
00007B _H				00000000 _B
00007C _H	受信オーバーランレジスタ	ROVRR	R/W	00000000 _B
00007D _H				00000000 _B
00007E _H	受信割込み許可レジスタ	RIER	R/W	00000000 _B
00007F _H				00000000 _B
003D08 _H	IDE レジスタ	IDER	R/W	XXXXXXXX _B
003D09 _H				XXXXXXXX _B
003D0A _H	送信 RTR レジスタ	TRTRR	R/W	00000000 _B
003D0B _H				00000000 _B
003D0C _H	リモートフレーム受信待機 レジスタ	RFWTR	R/W	XXXXXXXX _B
003D0D _H				XXXXXXXX _B
003D0E _H	送信割込み許可レジスタ	TIER	R/W	00000000 _B
003D0F _H				00000000 _B
003D10 _H	アクセプタンスマスク選択 レジスタ	AMSR	R/W	XXXXXXXX _B
003D11 _H				XXXXXXXX _B
003D12 _H				XXXXXXXX _B
003D13 _H				XXXXXXXX _B
003D14 _H	アクセプタンスマスク レジスタ 0	AMR0	R/W	XXXXXXXX _B
003D15 _H				XXXXXXXX _B
003D16 _H				XXXXXX- - -B
003D17 _H				XXXXXXXX _B
003D18 _H	アクセプタンスマスク レジスタ 1	AMR1	R/W	XXXXXXXX _B
003D19 _H				XXXXXXXX _B
003D1A _H				XXXXXX- - -B
003D1B _H				XXXXXXXX _B

MB90930 シリーズ

メッセージバッファ (ID レジスタ) の一覧

アドレス CAN1	レジスタ	略称	アクセス	初期値
003B00H ~ 003B1FH	汎用 RAM	—	R/W	XXXXXXXX _B ~ XXXXXXXX _B
003B20H 003B21H 003B22H 003B23H	ID レジスタ 0	IDR0	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B24H 003B25H 003B26H 003B27H	ID レジスタ 1	IDR1	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B28H 003B29H 003B2AH 003B2BH	ID レジスタ 2	IDR2	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B2CH 003B2DH 003B2EH 003B2FH	ID レジスタ 3	IDR3	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B30H 003B31H 003B32H 003B33H	ID レジスタ 4	IDR4	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B34H 003B35H 003B36H 003B37H	ID レジスタ 5	IDR5	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B38H 003B39H 003B3AH 003B3BH	ID レジスタ 6	IDR6	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B
003B3CH 003B3DH 003B3EH 003B3FH	ID レジスタ 7	IDR7	R/W	XXXXXXXX _B XXXXXXXX _B XXXXXX - - _B XXXXXXXX _B

(続く)

(続き)

アドレス	レジスタ	略称	アクセス	初期値
CAN1				
003B40H	ID レジスタ 8	IDR8	R/W	XXXXXXXXXB
003B41H				XXXXXXXXXB
003B42H				XXXXXX- -B
003B43H				XXXXXXXXXB
003B44H	ID レジスタ 9	IDR9	R/W	XXXXXXXXXB
003B45H				XXXXXXXXXB
003B46H				XXXXXX- -B
003B47H				XXXXXXXXXB
003B48H	ID レジスタ 10	IDR10	R/W	XXXXXXXXXB
003B49H				XXXXXXXXXB
003B4AH				XXXXXX- -B
003B4BH				XXXXXXXXXB
003B4CH	ID レジスタ 11	IDR11	R/W	XXXXXXXXXB
003B4DH				XXXXXXXXXB
003B4EH				XXXXXX- -B
003B4FH				XXXXXXXXXB
003B50H	ID レジスタ 12	IDR12	R/W	XXXXXXXXXB
003B51H				XXXXXXXXXB
003B52H				XXXXXX- -B
003B53H				XXXXXXXXXB
003B54H	ID レジスタ 13	IDR13	R/W	XXXXXXXXXB
003B55H				XXXXXXXXXB
003B56H				XXXXXX- -B
003B57H				XXXXXXXXXB
003B58H	ID レジスタ 14	IDR14	R/W	XXXXXXXXXB
003B59H				XXXXXXXXXB
003B5AH				XXXXXX- -B
003B5BH				XXXXXXXXXB
003B5CH	ID レジスタ 15	IDR15	R/W	XXXXXXXXXB
003B5DH				XXXXXXXXXB
003B5EH				XXXXXX- -B
003B5FH				XXXXXXXXXB

MB90930 シリーズ

メッセージバッファ (DLC レジスタ) の一覧

アドレス	レジスタ	略称	アクセス	初期値
CAN1				
003B60 _H	DLC レジスタ 0	DLCR0	R/W	--- -XXXX _B
003B61 _H				
003B62 _H	DLC レジスタ 1	DLCR1	R/W	--- -XXXX _B
003B63 _H				
003B64 _H	DLC レジスタ 2	DLCR2	R/W	--- -XXXX _B
003B65 _H				
003B66 _H	DLC レジスタ 3	DLCR3	R/W	--- -XXXX _B
003B67 _H				
003B68 _H	DLC レジスタ 4	DLCR4	R/W	--- -XXXX _B
003B69 _H				
003B6A _H	DLC レジスタ 5	DLCR5	R/W	--- -XXXX _B
003B6B _H				
003B6C _H	DLC レジスタ 6	DLCR6	R/W	--- -XXXX _B
003B6D _H				
003B6E _H	DLC レジスタ 7	DLCR7	R/W	--- -XXXX _B
003B6F _H				
003B70 _H	DLC レジスタ 8	DLCR8	R/W	--- -XXXX _B
003B71 _H				
003B72 _H	DLC レジスタ 9	DLCR9	R/W	--- -XXXX _B
003B73 _H				
003B74 _H	DLC レジスタ 10	DLCR10	R/W	--- -XXXX _B
003B75 _H				
003B76 _H	DLC レジスタ 11	DLCR11	R/W	--- -XXXX _B
003B77 _H				
003B78 _H	DLC レジスタ 12	DLCR12	R/W	--- -XXXX _B
003B79 _H				
003B7A _H	DLC レジスタ 13	DLCR13	R/W	--- -XXXX _B
003B7B _H				
003B7C _H	DLC レジスタ 14	DLCR14	R/W	--- -XXXX _B
003B7D _H				
003B7E _H	DLC レジスタ 15	DLCR15	R/W	--- -XXXX _B
003B7F _H				

メッセージバッファ (データレジスタ) の一覧

アドレス CAN1	レジスタ	略称	アクセス	初期値
003B80H ~ 003B87H	データレジスタ 0 (8 バイト)	DTR0	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003B88H ~ 003B8FH	データレジスタ 1 (8 バイト)	DTR1	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003B90H ~ 003B97H	データレジスタ 2 (8 バイト)	DTR2	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003B98H ~ 003B9FH	データレジスタ 3 (8 バイト)	DTR3	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BA0H ~ 003BA7H	データレジスタ 4 (8 バイト)	DTR4	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BA8H ~ 003BAFH	データレジスタ 5 (8 バイト)	DTR5	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BB0H ~ 003BB7H	データレジスタ 6 (8 バイト)	DTR6	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BB8H ~ 003BBFH	データレジスタ 7 (8 バイト)	DTR7	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BC0H ~ 003BC7H	データレジスタ 8 (8 バイト)	DTR8	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BC8H ~ 003BCFH	データレジスタ 9 (8 バイト)	DTR9	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BD0H ~ 003BD7H	データレジスタ 10 (8 バイト)	DTR10	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BD8H ~ 003BDFH	データレジスタ 11 (8 バイト)	DTR11	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BE0H ~ 003BE7H	データレジスタ 12 (8 バイト)	DTR12	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BE8H ~ 003BEFH	データレジスタ 13 (8 バイト)	DTR13	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BF0H ~ 003BF7H	データレジスタ 14 (8 バイト)	DTR14	R/W	XXXXXXXXXB ~ XXXXXXXXXB
003BF8H ~ 003BFFH	データレジスタ 15 (8 バイト)	DTR15	R/W	XXXXXXXXXB ~ XXXXXXXXXB

MB90930 シリーズ

■ 割込み要因と割込みベクタ，割込み制御レジスタ

割込み要因	EI ² OS 対応	割込みベクタ		割込み制御レジスタ		優先度 ※2	
		番号	アドレス	ICR	アドレス		
リセット	×	#08	08 _H	FFFFDC _H	—	—	高 ↑

(続く)

(続き)

◎ : 使用可能 , 拡張インテリジェント I/O サービス (EP²OS) 停止機能付

○ : 使用可能

△ : ICR を共有する割込み要因を使用しない場合に使用可能

× : 使用不可

* 1 : ・ICR レジスタを共有している周辺機能は , 割込みレベルが同一になります。

・ ICR レジスタを共有している周辺機能で拡張インテリジェント I/O サービス (EP²OS) を使用する場合は , どちらか一方しか使用できません。

・ ICR レジスタを共有している周辺機能の場合 , 片方で拡張インテリジェント I/O サービス (EP²OS) を指定すると , もう一方の機能からの割込みは使用できなくなります。

* 2 : 優先順位が適用されるのは , 同じレベルの割込みが発生した場合です。

MB90930 シリーズ

■ 電気的特性

1. 絶対最大定格

項目	記号	定格値		単位	備考
		最小	最大		
電源電圧 ^{*1}	V _{CC}	V _{SS} - 0.3	V _{SS} + 6.0	V	
	AV _{CC}	V _{SS} - 0.3	V _{SS} + 6.0	V	AV _{CC} = V _{CC} ^{*2}
	AV _{RH}	V _{SS} - 0.3	V _{SS} + 6.0	V	AV _{CC} AV _{RH} ^{*2}
	DV _{CC}	V _{SS} - 0.3	V _{SS} + 6.0	V	DV _{CC} = V _{CC} ^{*2}
入力電圧 ^{*1}	V _I	V _{SS} - 0.3	V _{CC} + 0.3	V	^{*3}
出力電圧 ^{*1}	V _O	V _{SS} - 0.3	V _{CC} + 0.3	V	
最大クランプ電流	I _{CLAMP}	- 4	+ 4	mA	^{*7}
最大総クランプ電流	Σ I _{CLAMP}	—	40	mA	^{*7}
“L” レベル最大出力電流 ^{*4}	I _{OL1}	—	15	mA	P70 ~ P77 と P80 ~ P87 以外
	I _{OL2}	—	40	mA	P70 ~ P77 と P80 ~ P87
“L” レベル平均出力電流 ^{*5}	I _{OLAV1}	—	4	mA	P70 ~ P77 と P80 ~ P87 以外
	I _{OLAV2}	—	30	mA	P70 ~ P77 と P80 ~ P87
“L” レベル最大総出力電流	ΣI _{OL1}	—	100	mA	P70 ~ P77 と P80 ~ P87 以外
	ΣI _{OL2}	—	330	mA	P70 ~ P77 と P80 ~ P87
“L” レベル平均総出力電流	ΣI _{OLAV1}	—	50	mA	P70 ~ P77 と P80 ~ P87 以外
	ΣI _{OLAV2}	—	250	mA	P70 ~ P77 と P80 ~ P87
“H” レベル最大出力電流	I _{OH1} ^{*4}	—	- 15	mA	P70 ~ P77 と P80 ~ P87 以外
	I _{OH2} ^{*4}	—	- 40	mA	P70 ~ P77 と P80 ~ P87
“H” レベル平均出力電流	I _{OHAV1} ^{*5}	—	- 4	mA	P70 ~ P77 と P80 ~ P87 以外
	I _{OHAV2} ^{*5}	—	- 30	mA	P70 ~ P77 と P80 ~ P87
“H” レベル最大総出力電流	ΣI _{OH1}	—	- 100	mA	P70 ~ P77 と P80 ~ P87 以外
	ΣI _{OH2}	—	- 330	mA	P70 ~ P77 と P80 ~ P87
“H” レベル平均総出力電流	ΣI _{OHAV1} ^{*6}	—	- 50	mA	P70 ~ P77 と P80 ~ P87 以外
	ΣI _{OHAV2} ^{*6}	—	- 250	mA	P70 ~ P77 と P80 ~ P87
消費電力	P _D	—	490	mW	
動作温度	T _A	- 40	+ 105	°C	
保存温度	T _{STG}	- 55	+ 150	°C	

^{*1} : V_{SS} = AV_{SS} = DV_{SS} = 0.0 V を基準にしています。

^{*2} : AV_{CC} と AV_{RH} は、V_{CC} を超えてはいけません。また、AV_{RH} は AV_{CC} を超えてもいけません。

評価用品使用時、DV_{CC} は V_{CC} を超えてはいけません（フラッシュメモリ品 / マスク ROM 品使用時、DV_{CC} を V_{CC} より高い電位に設定することができます）。

^{*3} : 外部の部品を使用して入力電流または入力電流の最大値を制御する場合、V_I に変って I_{CLAMP} が定格として適用されます。

^{*4} : 最大出力電流は、該当する端子 1 本のピーク電流値を規定します。

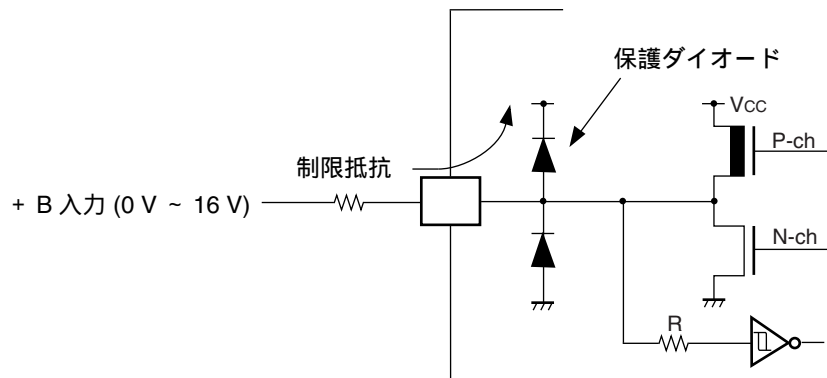
^{*5} : 平均出力電流は、該当する端子 1 本に流れる電流の 100 ms の期間内の平均値を規定します。「平均値」は、「動作電流」に「動作係数」を乗算することにより算出できます。

（続く）

(続き)

- * 6 : 平均総出力電流は、該当するすべての端子すべてに流れる電流の 100 ms の期間内での平均電流を規定します。「平均値」は、「動作電流」に「動作係数」を乗算することにより算出できます。
- * 7 : 該当端子 : P00 ~ P07, P10 ~ P15, P22 ~ P27, P30 ~ P37, P40 ~ P47, P50 ~ P57, P70 ~ P77, P80 ~ P87
 - ・推奨動作条件内でご使用ください。
 - ・直流電圧 (電流) でご使用ください。
 - ・ + B 信号とマイクロコントローラの間には、必ず制限抵抗を接続し、+ B 信号を印加してください。
 - ・ + B 信号印加時、マイクロコントローラ端子への入力電流は、瞬時・長期を問わず、規格値を超えないように、制限抵抗値を設定してください。
 - ・低消費電力モードなどマイクロコントローラ駆動電流が少ない動作状態では、+ B 入力電位が保護ダイオードを通して VCC 端子の電位を上昇させ、他の機器へ影響を及ぼす可能性がありますので、ご注意ください。
 - ・マイクロコントローラ電源が OFF 時 (0 V に固定されていない場合) に + B 入力がある場合、端子から電源が供給されるため、不完全な動作を行う可能性がありますので、ご注意ください。
 - ・電源投入時に + B 入力がある場合は、端子から電源が供給されるため、パワーオンリセットが動作しない電源電圧になる可能性がありますのでご注意ください。
 - ・ + B 入力端子は、オープン状態にならないようにご注意ください。
 - ・アナログ系入出力端子 (LCD コモン端子、コンパレータ入力端子など) は、+ B 入力できません。
 - ・推奨回路例

・入出力等価回路



< 注意事項 > 絶対最大定格を超えるストレス (電圧、電流、温度など) の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。

MB90930 シリーズ

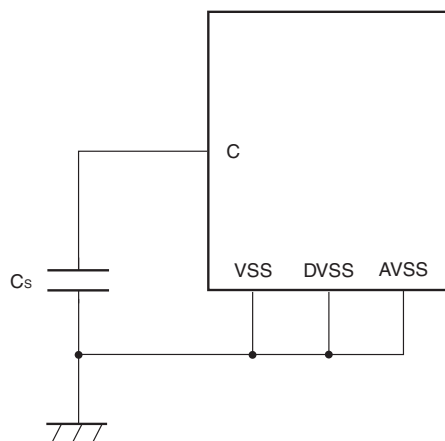
2. 推奨動作条件

($V_{SS} = DV_{SS} = AV_{SS} = 0.0\text{ V}$)

項目	記号	規格値		単位	備考
		最小	最大		
電源電圧	V_{CC} ,	3.7	5.5	V	電源電圧が $4.0\text{ V} \pm 0.3\text{ V}$ になると、低電圧検出しリセットが動作します。
	AV_{CC} , DV_{CC}	3.7	5.5	V	ストップ動作状態の保持 電源電圧が $4.0\text{ V} \pm 0.3\text{ V}$ になると、低電圧検出しリセットが動作します。
平滑 コンデンサ*	C_S	0.1	1.0	μF	セラミックコンデンサまたは同程度の周波数特性を持つコンデンサを使用してください。 V_{CC} 端子のバイパスコンデンサは、このコンデンサより大きな容量のものを使用してください。
動作温度	T_A	- 40	+ 105	$^{\circ}\text{C}$	

* : 平滑コンデンサ C_S の接続は、次図を参照してください。

・C 端子接続図



<注意事項> 推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。

データシートに記載されていない項目、使用条件、論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

3. 直流規格

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = DV_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
“H” レベル 入力電圧	V_{IHA}	—	—	$0.8 V_{CC}$	—	—	V	Automotive 入力レベル が選択された場合の端 子入力
	V_{IHS}	—	—	$0.8 V_{CC}$	—	—	V	CMOS ヒステリシス入 力レベルが選択された 場合の端子入力
	V_{IHC}	—	—	$0.7 V_{CC}$	—	—	V	RST入力端子 (CMOSヒ ステリシス)
“L” レベル 入力電圧	V_{ILA}	—	—	—	—	$0.5 V_{CC}$	V	Automotive 入力レベル が選択された場合の端 子入力
	V_{ILS}	—	—	—	—	$0.2 V_{CC}$	V	CMOS ヒステリシス入 力レベルが選択された 場合の端子入力
	V_{ILR}	—	—	—	—	$0.3 V_{CC}$	V	RST入力端子 (CMOSヒ ステリシス)
電源電流*	I_{CC}	V_{CC}	最大動作周波数 $F_{CP} = 32 \text{ MHz}$, 通常動作	—	30	40	mA	
			最大動作周波数 $F_{CP} = 32 \text{ MHz}$, フラッシュメモリ 書き込み時	—	40	55	mA	
	I_{CCS}		動作周波数 $F_{CP} = 32 \text{ MHz}$, スリープモード時	—	12	20	mA	
	I_{CTS}		動作周波数 $F_{CP} = 2 \text{ MHz}$, タイムベースタイマ モード時	—	0.6	1.0	mA	
	I_{CTSPLL}		動作周波数 $F_{CP} = 32 \text{ MHz}$, PLL タイマモード時, 外部周波数 = 4 MHz	—	2.5	4	mA	
	I_{CCL}		動作周波数 $F_{CP} = 8 \text{ kHz}$, $T_A = +25^\circ\text{C}$, サブクロック動作時	—	170	340	μA	
	I_{CCLS}		動作周波数 $F_{CP} = 8 \text{ kHz}$, $T_A = +25^\circ\text{C}$, サブスリープ動作時	—	—	270	μA	
	I_{CCT}		動作周波数 $F_{CP} = 8 \text{ kHz}$, $T_A = +25^\circ\text{C}$, 時計モード時	—	—	250	μA	
	I_{CCH}		$T_A = +25^\circ\text{C}$, ストップモード時	—	—	170	μA	

(続く)

MB90930 シリーズ

(続き)

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = DV_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
入力リーク電流	I_{IL}	全入力端子	$V_{CC} = DV_{CC} = AV_{CC} = 5.5 \text{ V}$, $V_{SS} < V_I < V_{CC}$	—	—	10	μA	
入力容量 1	C_{IN1}	V_{CC} , V_{SS} , DV_{CC} , DV_{SS} , AV_{CC} , AV_{SS} , C, P70 ~ P77, P80 ~ P87 以外	—	—	—	15	pF	
入力容量 2	C_{IN2}	P70 ~ P77, P80 ~ P87	—	—	—	45	pF	
プルアップ抵抗	R_{UP}	\overline{RST}	—	—	—	100	k Ω	
プルダウン抵抗	R_{DOWN}	MD2	—	—	—	100	k Ω	フラッシュメモリ品を除く
汎用出力 “H” 電圧	V_{OH1}	P70 ~ P77, P80 ~ P87 以外	$V_{CC} = 4.5 \text{ V}$, $I_{OH} = -4.0 \text{ mA}$	$V_{CC} - 0.5$	—	—	V	
ステッピングモータ出力 “H” 電圧	V_{OH2}	P70 ~ P77, P80 ~ P87	$V_{CC} = 4.5 \text{ V}$, $I_{OH} = -30.0 \text{ mA}$	$V_{CC} - 0.5$	—	—	V	
汎用出力 “L” 電圧	V_{OL1}	P70 ~ P77, P80 ~ P87 以外	$V_{CC} = 4.5 \text{ V}$, $I_{OL} = 4.0 \text{ mA}$	—	—	0.4	V	
ステッピングモータ出力 “L” 電圧	V_{OL2}	P70 ~ P77, P80 ~ P87	$V_{CC} = 4.5 \text{ V}$, $I_{OL} = 30.0 \text{ mA}$	—	—	0.55	V	
ステッピングモータ出力相関偏差 “H”	ΔV_{OH}	PWM1Pn, PWM1Mn, PWM2Pn, PWM2Mn, $n = 0 \sim 3$	$V_{CC} = 4.5 \text{ V}$, $I_{OH} = -30.0 \text{ mA}$, V_{OH2} の最大偏差	—	—	90	mV	
ステッピングモータ出力相関偏差 “L”	ΔV_{OL}	PWM1Pn, PWM1Mn, PWM2Pn, PWM2Mn, $n = 0 \sim 3$	$V_{CC} = 4.5 \text{ V}$, $I_{OL} = 30.0 \text{ mA}$, V_{OL2} の最大偏差	—	—	90	mV	
LCD 内部分割抵抗	R_{LCD}	V0 と V1 の間 V1 と V2 の間 V2 と V3 の間	—	6.25	12.5	25	k Ω	評価用品
				8.75	12.5	17.0	k Ω	フラッシュメモリ品 / マスク ROM 品
LCDC リーク電流	I_{LCDC}	V0 ~ V3 COMm ($m = 0 \sim 3$) SEGn ($n = 00 \sim 31$)	—	—	—	5.0	μA	
LCD 出力インピーダンス	R_{vcom}	COMn ($n = 0 \sim 3$)	—	—	—	4.5	k Ω	
	R_{vseg}	SEGn ($n = 00 \sim 31$)	—	—	—	17	k Ω	

* : 電源電流値は X1 端子から提供される外部クロックで規定されています。外部クロックが使われているか、振動子が使われているかによって、電源電流レベルが異なります。

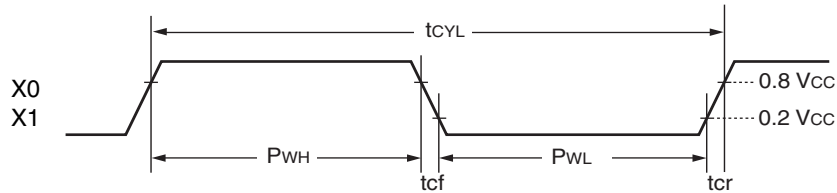
4. 交流規格

(1) クロックタイミング

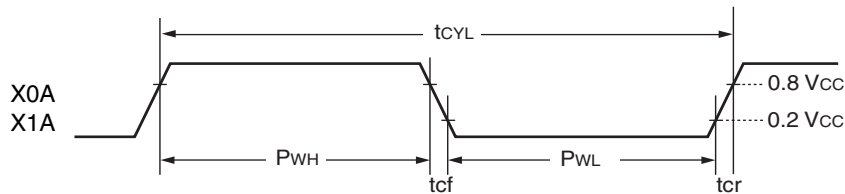
($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = DV_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
クロック周波数	Fc	X0, X1	—	3	—	16	MHz	1/2 (PLL 停止時) 発振回路使用時
				4	—	32	MHz	PLL 1 通倍
				3	—	16	MHz	PLL 2 通倍
				3	—	10.7	MHz	PLL 3 通倍
				3	—	8	MHz	PLL 4 通倍
				3	—	5.33	MHz	PLL 6 通倍
				3	—	4	MHz	PLL 8 通倍
	FLC	X0A, X1A	—	—	32.768	—	kHz	
クロックサイクルタイム	tcYL	X0, X1	—	62.5	—	333	ns	
	tLCYL	X0A, X1A	—	—	30.5	—	μs	
内部動作クロック周波数	FCP	—	—	1.5	—	32	MHz	メインクロック (PLL クロック) 使用時
	FLCP	—	—	—	8.192	—	kHz	サブクロック使用時
内部動作クロックサイクルタイム	tCP	—	—	31.25	—	666	ns	メインクロック (PLL クロック) 使用時
	tLCP	—	—	—	122.1	—	μs	サブクロック使用時

・ X0, X1 クロックタイミング

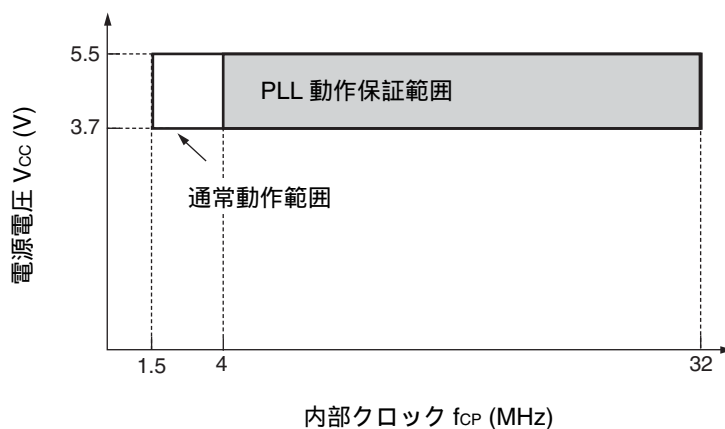


・ X0A, X1A クロックタイミング



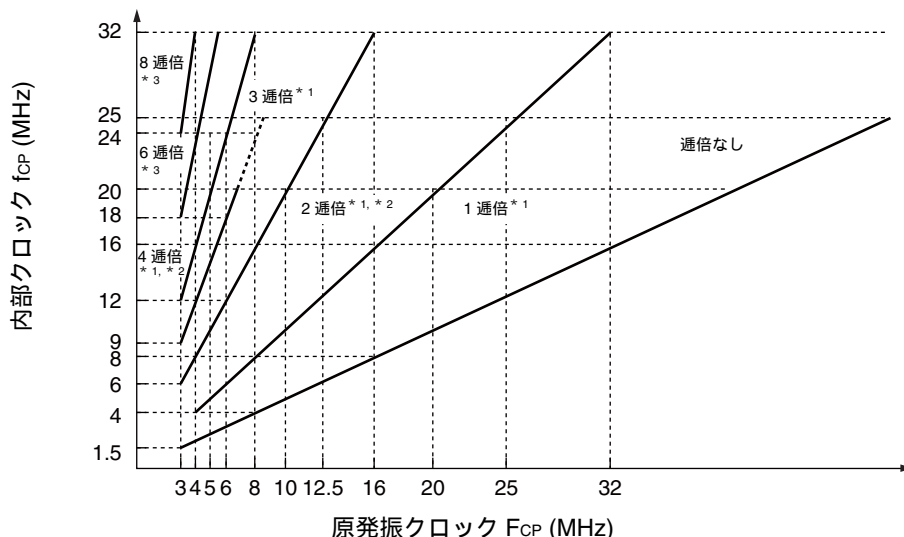
・ PLL 動作保証範囲

内部動作クロック周波数と電源電圧の関係



- (注意事項) ・ PLL1 通倍のみ, $f_{CP} = 4 \text{ MHz}$ 以上で使用してください。
 ・ A/D 動作周波数は「5. A/D 変換部 (1) 電気的特性」を参照してください。

原発振周波数と内部動作クロック周波数の関係



- * 1 : PLL1, 2, 3, 4 通倍設定で, 内部クロックを $20 \text{ MHz} < f_{CP} \leq 32 \text{ MHz}$ で使用する場合, PSCCR レジスタを DIV2 ビット = "1"*⁴, CS2 ビット = "1" に設定してください。
- 例 原発振周波数 24 MHz PLL1 通倍で使用する場合:
 CKSCR レジスタ CS1 ビット = "0", CS0 ビット = "0"
 PSCCR レジスタ DIV2 ビット = "1"*⁴, CS2 ビット = "1"
- 例 原発振周波数 6 MHz PLL3 通倍で使用する場合:
 CKSCR レジスタ CS1 ビット = "1", CS0 ビット = "0"
 PSCCR レジスタ DIV2 ビット = "1"*⁴, CS2 ビット = "1"
- * 2 : PLL2, 4 通倍設定で, 内部クロックを $20 \text{ MHz} < f_{CP} \leq 32 \text{ MHz}$ で使用する場合, 以下の設定でも対応可能です。
- PLL2 通倍 : CKSCR レジスタ CS1 ビット = "0", CS0 ビット = "0"
 PSCCR レジスタ DIV2 ビット = "0"*⁴, CS2 ビット = "0"
- PLL4 通倍 : CKSCR レジスタ CS1 ビット = "0", CS0 ビット = "1"
 PSCCR レジスタ DIV2 ビット = "0"*⁴, CS2 ビット = "0"
- * 3 : PLL6 通倍, 8 通倍設定で使用する場合, PSCCR レジスタを DIV2 ビット = "0"*⁴, CS2 ビット = "1", PLL2 ビット = "1" に設定してください。
- 例 原発振周波数 4 MHz PLL6 通倍で使用する場合:
 CKSCR レジスタ CS1 ビット = "1", CS0 ビット = "0"
 PSCCR レジスタ DIV2 ビット = "0"*⁴, CS2 ビット = "1"
- 例 原発振周波数 3 MHz PLL8 通倍で使用する場合:
 CKSCR レジスタ CS1 ビット = "1", CS0 ビット = "1"
 PSCCR レジスタ DIV2 ビット = "0"*⁴, CS2 ビット = "1"
- (注意事項) DIV2 ビットは PSCCR レジスタの bit9, CS2 ビットは PSCCR レジスタの bit8 にアサインされており, いずれの初期値も "0" です。

(2) リセット入力

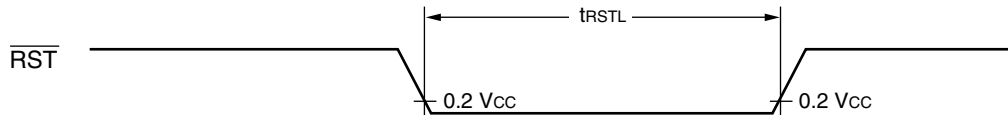
($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	規格値		単位	備考
			最小	最大		
リセット入力時間	tRSTL	$\overline{\text{RST}}$	10	—	μs	通常動作時の場合
			振動子の発振時間 * + 100 μs	—	ms	ストップモードの場合
			100	—	μs	タイムベースタイマモードの場合
リセット入力解除幅			1		μs	

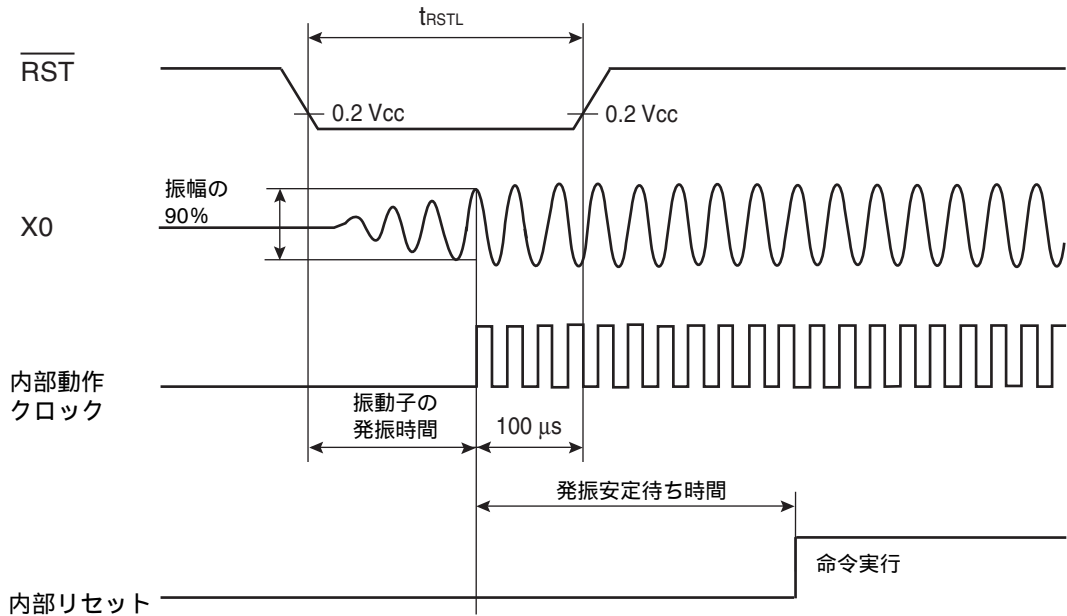
* : 振動子の発振時間は、振幅の 90% に達するまでの時間です。水晶発振子の場合は数 ms ~ 数十 ms, セラミック発振子は数百 μs ~ 数 ms, 外部クロックは 0 ms となります。

(注意事項) t_{CP} は、内部動作クロックサイクルタイム (単位: ns) です。

・通常動作時



・ストップモード時、電源投入時

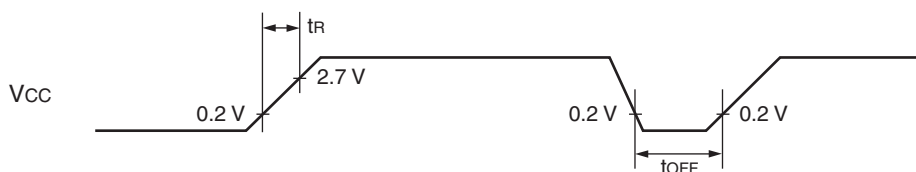


MB90930 シリーズ

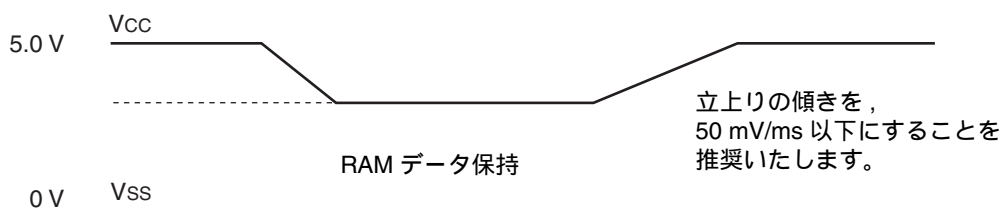
(3) 電源投入規格 (パワーオンリセット)

($V_{CC} = 2.7\text{ V} \sim 3.6\text{ V}$, $V_{SS} = 0.0\text{ V}$, $T_A = -40\text{ }^{\circ}\text{C} \sim +105\text{ }^{\circ}\text{C}$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
電源立上り時間	t_R	VCC	—	0.05	30	ms	電源投入までの待ち時間
電源切断時間	t_{OFF}			1	—	ms	



(注意事項) 電源電圧を急激に変化させると、パワーオンリセットが起動されることがあります。動作中に電源電圧を変化させる場合は、下図のように電圧の変動をおさえて滑らかに立ち上げることを推奨します。また、この場合にはデバイスの PLL クロックを使用していない状態で行ってください。ただし、電圧降下 1 V/s 以内であれば PLL クロック使用中でも動作可能です。



MB90930 シリーズ

(4) UART0/1/2/3 (LIN/SCI)

ビット設定 : ESCR0/1/2/3 : SCES=0, ECCR0/1/2/3 : SCDE=0

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

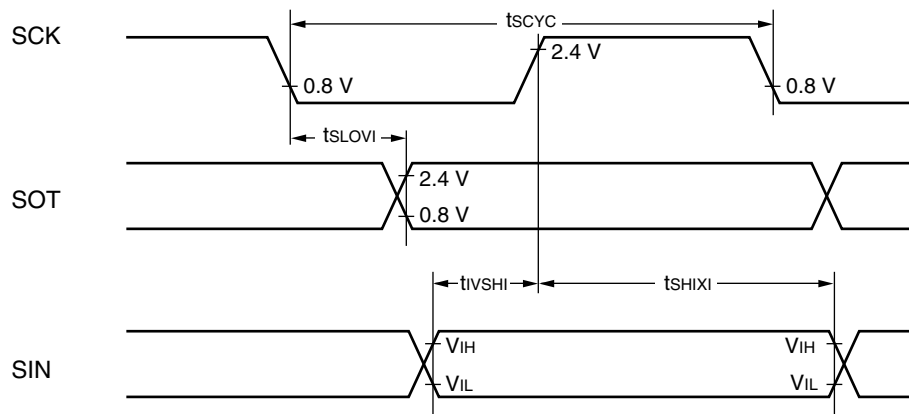
項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロックサイクルタイム	tSCYC	SCK0 ~ SCK3	内部シフトクロック モード出力端子は CL = 80 pF + 1TTL	5 tCP	—	ns
SCK SOT 遅延時間	tSLOVI	SCK0 ~ SCK3, SOT0 ~ SOT3		- 50	+ 50	ns
有効 SIN SCK	tIVSHI	SCK0 ~ SCK3, SIN0 ~ SIN3		tCP + 80	—	ns
SCK 有効 SIN ホールド時間	tSHIXI	SIN0 ~ SIN3		0	—	ns
シリアルクロック “L” パルス幅	tLSH	SCK0 ~ SCK3	外部シフトクロック モード出力端子は CL = 80 pF + 1TTL	3 tCP - tR	—	ns
シリアルクロック “H” パルス幅	tSHSL			tCP + 10	—	ns
SCK SOT 遅延時間	tSLOVE	SCK0 ~ SCK3, SOT0 ~ SOT3		—	2 tCP + 60	ns
有効 SIN SCK	tIVSHE	SCK0 ~ SCK3, SIN0 ~ SIN3		30	—	ns
SCK 有効 SIN ホールド時間	tSHIXE	SIN0 ~ SIN3		tCP + 30	—	ns
SCK 時間	tF	SCK0 ~ SCK3		—	10	ns
SCK 時間	tR			—	10	ns

(注意事項)・使用するマシンのクロック周波数によっては、最大ボーレートは、一部のパラメータにより制限を受けることがあります。このようなパラメータは、『MB90930 シリーズ ハードウェアマニュアル』を参照してください。

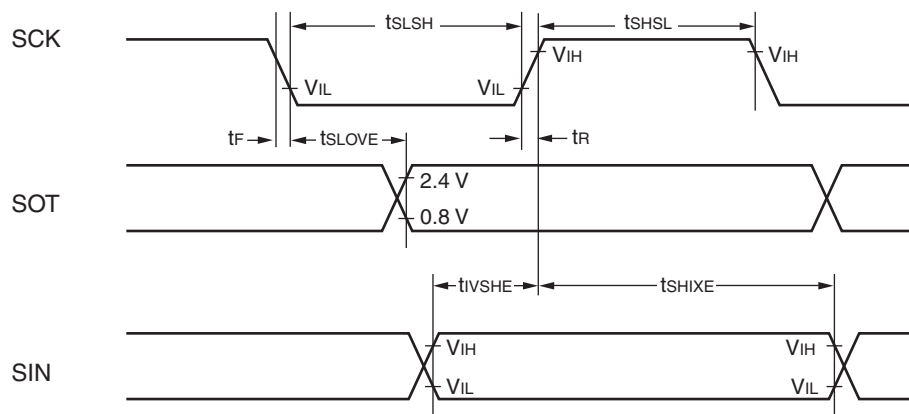
・ C_L は、テスト時の端子に付けられる負荷容量値です。

・tCP は、内部動作クロックサイクルタイムです。「(1) クロックタイミング」を参照してください。

・内部シフトクロックモード



・外部シフトクロックモード



MB90930 シリーズ

ビット設定 : ESCR0/1/2/3 : SCES=1, ECCR0/1/2/3 : SCDE=0

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

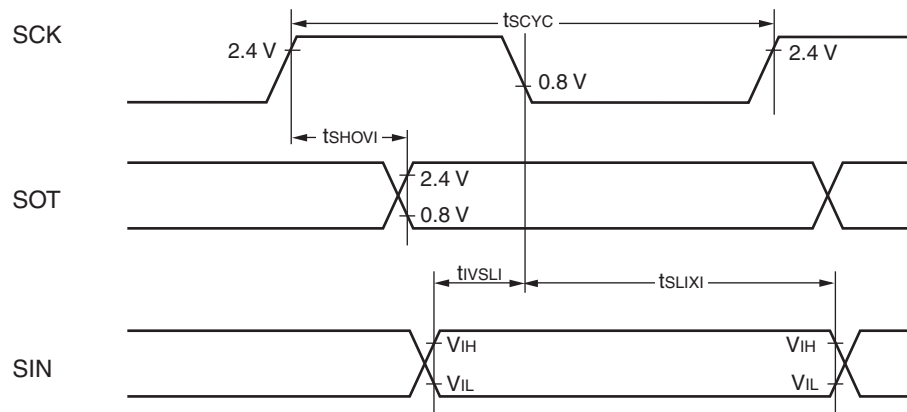
項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロックサイクルタイム	tSCYC	SCK0 ~ SCK3	内部シフトクロックモード 出力端子は C _L = 80 pF + 1TTL	5 tCP	—	ns
SCK SOT 遅延時間	tSHOVI	SCK0 ~ SCK3, SOT0 ~ SOT3		- 50	+ 50	ns
有効 SIN SCK	tIVSLI	SCK0 ~ SCK3, SIN0 ~ SIN3		tCP + 80	—	ns
SCK 有効 SIN ホールド時間	tSLIXI			0	—	ns
シリアルクロック “H” パルス幅	tSHSL	SCK0 ~ SCK3	外部シフトクロックモード 出力端子は C _L = 80 pF + 1TTL	3 tCP - tR	—	ns
シリアルクロック “L” パルス幅	tSLSH			tCP + 10	—	ns
SCK SOT 遅延時間	tSHOVE	SCK0 ~ SCK3, SOT0 ~ SOT3		—	2 tCP + 60	ns
有効 SIN SCK	tIVSLE	SCK0 ~ SCK3, SIN0 ~ SIN3		30	—	ns
SCK 有効 SIN ホールド時間	tSLIXE			tCP + 30	—	ns
SCK 時間	tF	SCK0 ~ SCK3		—	10	ns
SCK 時間	tR			—	10	ns

(注意事項)・使用するマシンのクロック周波数によっては、最大ボーレートが一部のパラメータにより制限を受けることがあります。このようなパラメータは、『MB90930 シリーズ ハードウェアマニュアル』を参照してください。

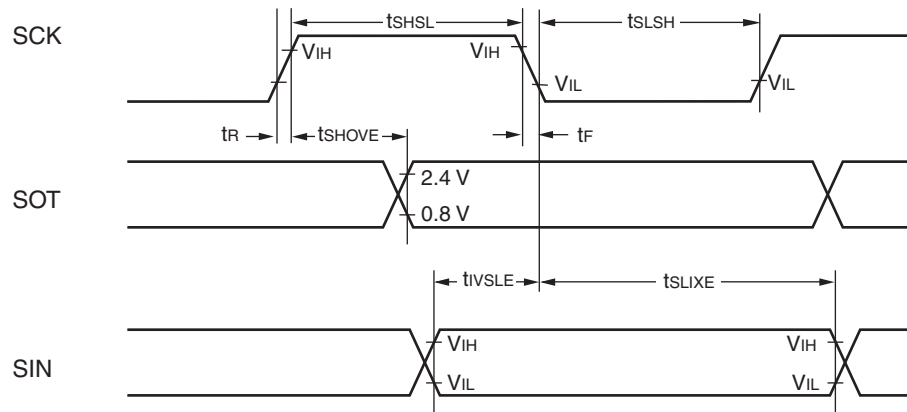
・ C_L は、テスト時の端子に付けられる負荷容量値です。

・tCP は、内部動作クロックサイクルタイムです。「(1) クロックタイミング」を参照してください。

・内部シフトクロックモード



・外部シフトクロックモード



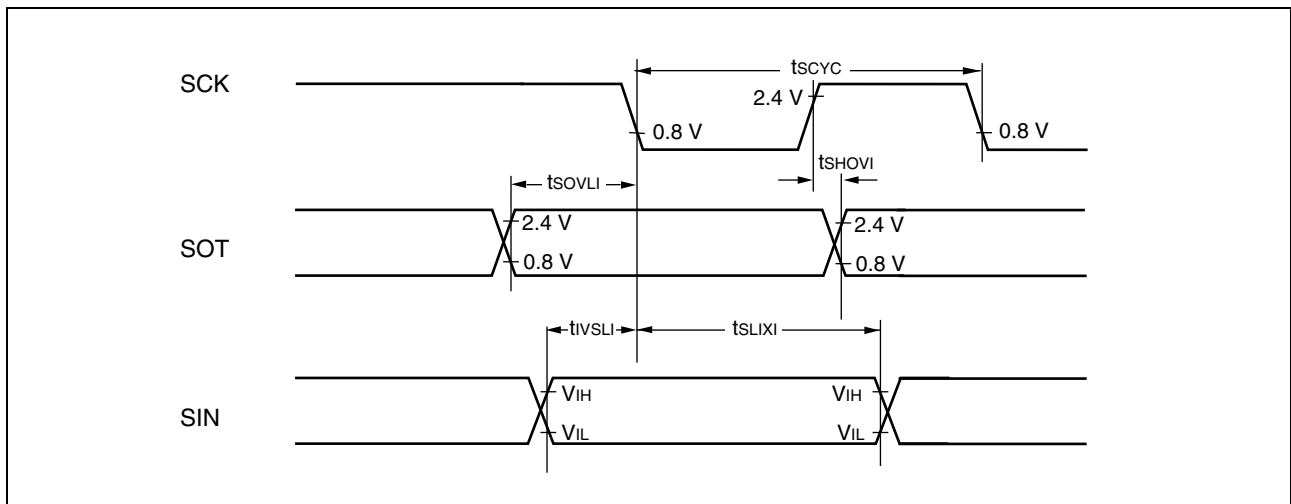
ビット設定 : ESCR0/1/2/3 : SCES=0, ECCR0/1/2/3 : SCDE=1

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロックサイクルタイム	tSCYC	SCK0 ~ SCK3	内部シフトクロックモード 出力端子は CL = 80 pF + 1TTL	5 tCP	—	ns
SCK SOT 遅延時間	tSHOVI	SCK0 ~ SCK3, SOT0 ~ SOT3		- 50	+ 50	ns
有効 SIN SCK	tIVSLI	SCK0 ~ SCK3, SIN0 ~ SIN3		tCP + 80	—	ns
SCK 有効 SIN ホールド時間	tSLIXI			0	—	ns
SOT SCK 遅延時間	tSOVLI	SCK0 ~ SCK3, SOT0 ~ SOT3		3 tCP - 70	—	ns

(注意事項)・使用するマシンのクロック周波数によっては、最大ボーレートは、一部のパラメータにより制限を受けることがあります。このようなパラメータは、『MB90930 シリーズ ハードウェアマニュアル』を参照してください。

- ・ C_L は、テスト時の端子に付けられる負荷容量値です。
- ・ tCP は、内部動作クロックサイクルタイムです。「(1) クロックタイミング」を参照してください。



MB90930 シリーズ

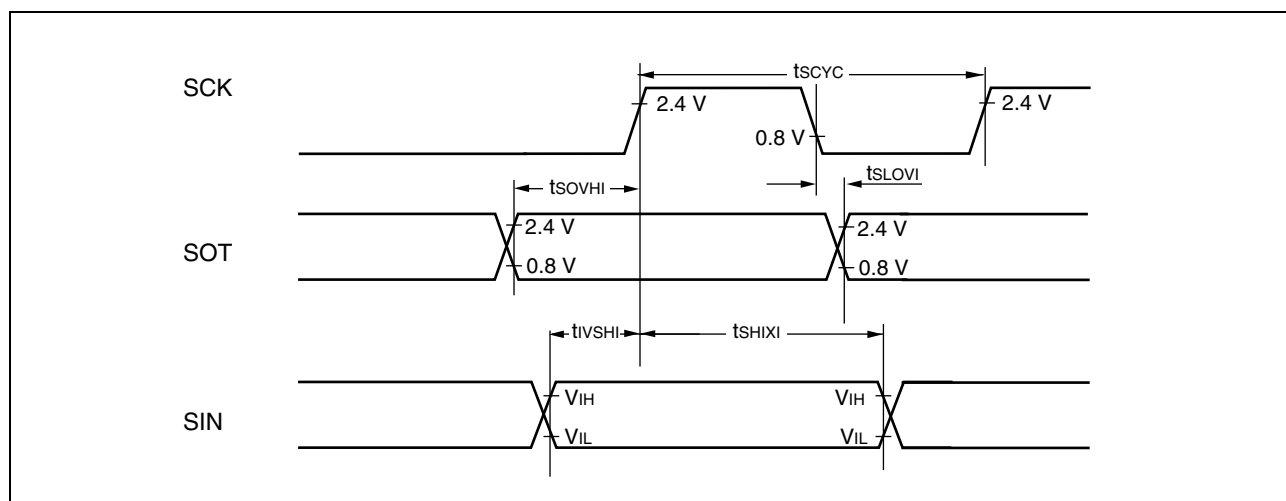
ビット設定 : ESCR0/1/2/3 : SCES=1, ECCR0/1/2/3 : SCDE=1

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
シリアルクロックサイクルタイム	tSCYC	SCK0 ~ SCK3	内部シフトクロックモード 出力端子は CL = 80 pF + 1TTL	5 tCP	—	ns
SCK SOT 遅延時間	tSLOVI	SCK0 ~ SCK3, SOT0 ~ SOT3		- 50	+ 50	ns
有効 SIN SCK	tIVSHI	SCK0 ~ SCK3, SIN0 ~ SIN3		tCP + 80	—	ns
SCK 有効 SIN ホールド時間	tSHIXI			0	—	ns
SOT SCK 遅延時間	tSOVHI	SCK0 ~ SCK3, SOT0 ~ SOT3		3 tCP - 70	—	ns

(注意事項)・使用するマシンのクロック周波数によっては、最大ボーレートは、一部のパラメータにより制限を受けることがあります。このようなパラメータは、『MB90930 シリーズ ハードウェアマニュアル』を参照してください。

- ・ C_L は、テスト時の端子に付けられる負荷容量値です。
- ・ tCP は、内部動作クロックサイクルタイムです。「(1) クロックタイミング」を参照してください。



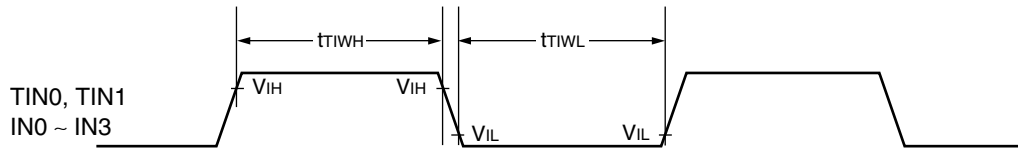
(5) タイマ入力タイミング

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値		単位
				最小	最大	
入力パルス幅	t_{TIWH} t_{TIWL}	TIN0, TIN1, IN0 ~ IN3	—	4 t_{CP}	—	ns

(注意事項) t_{CP} は、内部動作クロックサイクルタイムです。「(1) クロックタイミング」を参照してください。

・タイマ入力タイミング



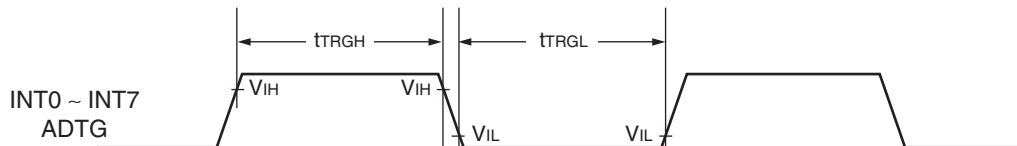
(6) トリガ入力タイミング

($V_{CC} = 5.0 \text{ V} \pm 10\%$, $V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値		単位	備考
				最小	最大		
入力パルス幅	t_{TRGH} ,	INT0 ~ INT7	—	200	—	ns	通常動作時
	t_{TRGL}	ADTG	—	$t_{CP} + 200$	—	ns	

(注意事項) t_{CP} は、内部動作クロックサイクルタイムです。「(1) クロックタイミング」を参照してください。

・トリガ入力タイミング

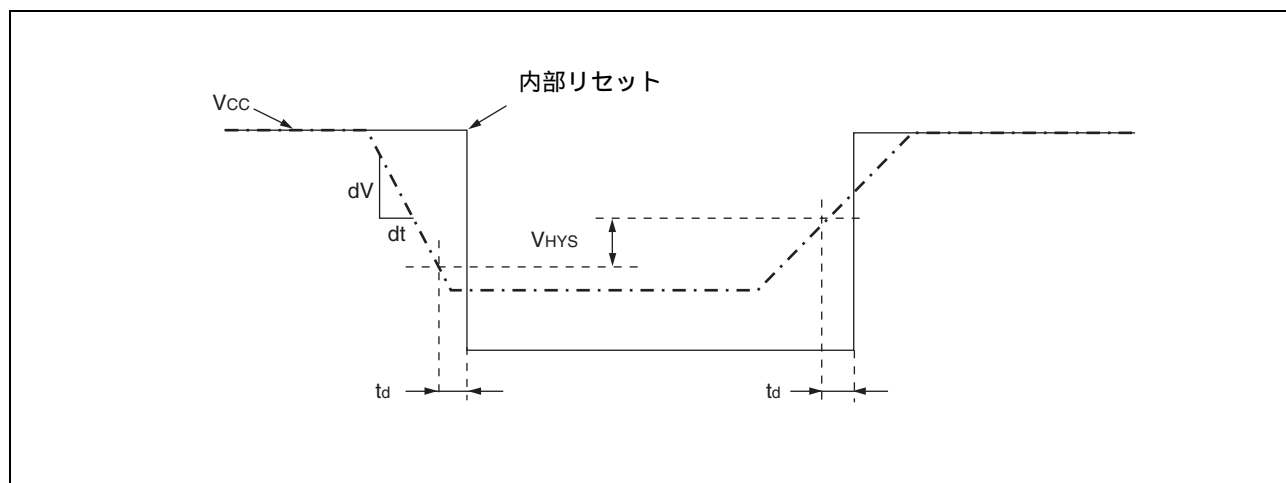


MB90930 シリーズ

(7) 低電圧検出

($V_{SS} = AV_{SS} = 0.0 \text{ V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$)

項目	記号	端子名	条件	規格値			単位	備考
				最小	標準	最大		
検出電圧	V_{DL}	VCC	—	3.7	4.0	4.3	V	フラッシュメモリ品 / マスク ROM 品, 電圧降下の場合
ヒステリシス幅	V_{HYS}	VCC	—	169	—	—	mV	フラッシュメモリ品 / マスク ROM 品, 電圧上昇の場合
電源電圧変化率	dV/dt	VCC	—	- 0.1	—	+ 0.1	V/ μs	フラッシュメモリ品 / マスク ROM 品, 低電圧リセットが発生する dV/dt
				- 0.004	—	+ 0.004	V/ μs	フラッシュメモリ品 / マスク ROM 品, 低電圧検出 / 解除電圧が規格内となる dV/dt
検出遅延時間	t_d	—	—	—	—	3.2	μs	フラッシュメモリ品 / マスク ROM 品, $dV/dt = 0.004 \text{ V}/\mu\text{s}$ 時



5. A/D 変換部

(1) 電気的特性

($V_{CC} = AV_{CC} = AVR_H = 4.0\text{ V} \sim 5.5\text{ V}$, $V_{SS} = AV_{SS} = 0.0\text{ V}$, $T_A = -40\text{ }^{\circ}\text{C} \sim +105\text{ }^{\circ}\text{C}$)

項目	記号	端子名	規格値			単位	備考
			最小	標準	最大		
分解能	—	—	—	—	10	bit	
総合誤差	—	—	- 3.0	—	+ 3.0	LSB	
非直線性誤差	—	—	- 2.5	—	+ 2.5	LSB	
微分直線性誤差	—	—	- 1.9	—	+ 1.9	LSB	
ゼロ トランジション 電圧	V_{OT}	AN0 ~ AN23	$AV_{SS} - 1.5\text{ LSB}$	$AV_{SS} + 0.5\text{ LSB}$	$AV_{SS} + 2.5\text{ LSB}$	V	1 LSB = ($AVR_H - AV_{SS}$) / 1024
フルスケール トランジション電圧	V_{FST}	AN0 ~ AN23	$AVR_H - 3.5\text{ LSB}$	$AVR_H - 1.5\text{ LSB}$	$AVR_H + 0.5\text{ LSB}$	V	
サンプリング時間	t_{SMP}	—	0.4	—	16500	μs	4.5 V AV_{CC} 5.5 V
			1.0				4.0 V AV_{CC} 4.5 V
コンペア時間	t_{CMP}	—	0.66	—	—	μs	4.5 V AV_{CC} 5.5 V
			2.2				4.0 V AV_{CC} 4.5 V
A/D 変換時間	t_{CNV}	—	1.44	—	—	μs	* 1
アナログポート 入力電流	I_{AIN}	AN0 ~ AN23	- 1.0	—	+ 1.0	μA	
アナログ入力電圧	V_{AIN}	AN0 ~ AN23	0	—	AVR_H	V	
基準電圧	$AV +$	AVR_H	$AV_{SS} + 2.7$	—	AV_{CC}	V	
電源電流	I_A	AV_{CC}	—	2.3	6.0	mA	
	I_{AH}		—	—	5	μA	* 2
基準電圧供給電流	I_R	AVR_H	—	—	900	μA	$V_{AVR_H} = 5.0\text{ V}$
	I_{RH}		—	—	5	μA	* 2
チャンネル間ばらつき	—	AN0 ~ AN23	—	—	4	LSB	

* 1 : 1 チャンネルあたりの時間です (4.5 V AV_{CC} 5.5 V, 内部動作周波数 32 MHz 時)。

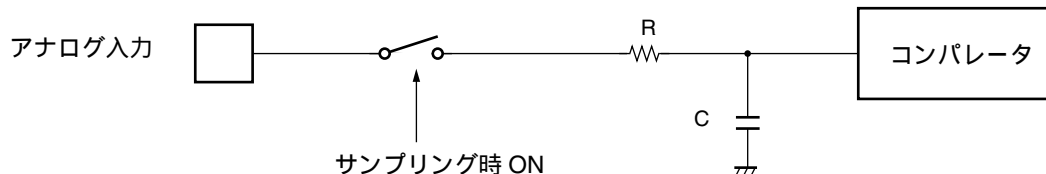
* 2 : A/D コンバータ非動作時は, CPU を停止させたときの電流 ($V_{CC} = AV_{CC} = AVR_H = 5.0\text{ V}$) です。

MB90930 シリーズ

・アナログ入力の外部インピーダンスとサンプリング時間について

サンプルホールド回路付き A/D コンバータです。外部インピーダンスが高くサンプリング時間を十分に確保できない場合には、内部サンプルホールド用コンデンサに十分にアナログ電圧が充電されず、A/D 変換精度に影響を及ぼします。したがって、A/D 変換精度規格を満足するために、外部インピーダンスと最小サンプリング時間の関係を考慮して、サンプリング時間が最小値より長くなるように、レジスタ値と動作周波数を調整するか、外部インピーダンスを下げてください。また、サンプリング時間を十分に確保できない場合は、アナログ入力端子に 0.1 μF 程度のコンデンサを接続してください。

・アナログ入力等価回路



MB90F931/MB90F931S/MB90931/MB90931S

R

C

4.5 V AVcc 5.5 V : 2.6 k Ω (最大) 8.5 pF (最大)

4.0 V AVcc 4.5 V : 12.1 k Ω (最大) 8.5 pF (最大)

MB90V930-102/MB90V930-101

4.5 V AVcc 5.5 V : 2.0 k Ω (最大) 14.4 pF (最大)

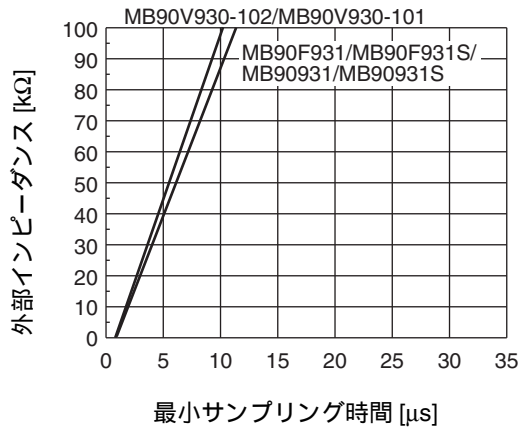
4.0 V AVcc 4.5 V : 8.2 k Ω (最大) 14.4 pF (最大)

(注意事項) 数値は参考値です。

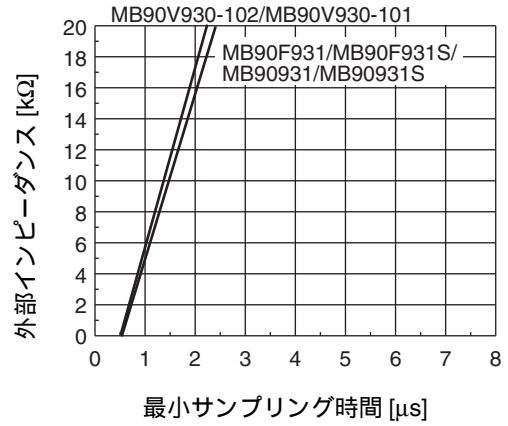
・ 外部インピーダンスと最小サンプリング時間の関係

・ 4.5 V AV_{CC} 5.5 V

(外部インピーダンス = 0 k Ω ~ 100 k Ω の場合)

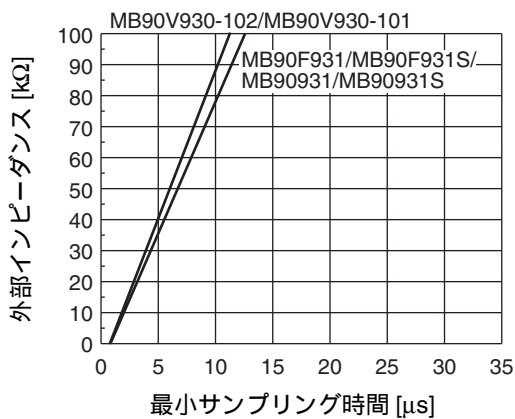


(外部インピーダンス = 0 k Ω ~ 20 k Ω の場合)

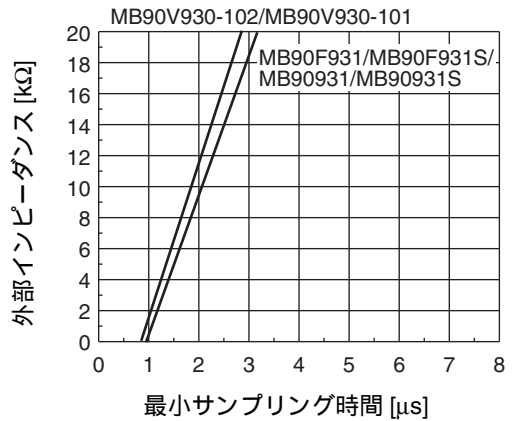


・ 4.0 V AV_{CC} 4.5 V

(外部インピーダンス = 0 k Ω ~ 100 k Ω の場合)



(外部インピーダンス = 0 k Ω ~ 20 k Ω の場合)

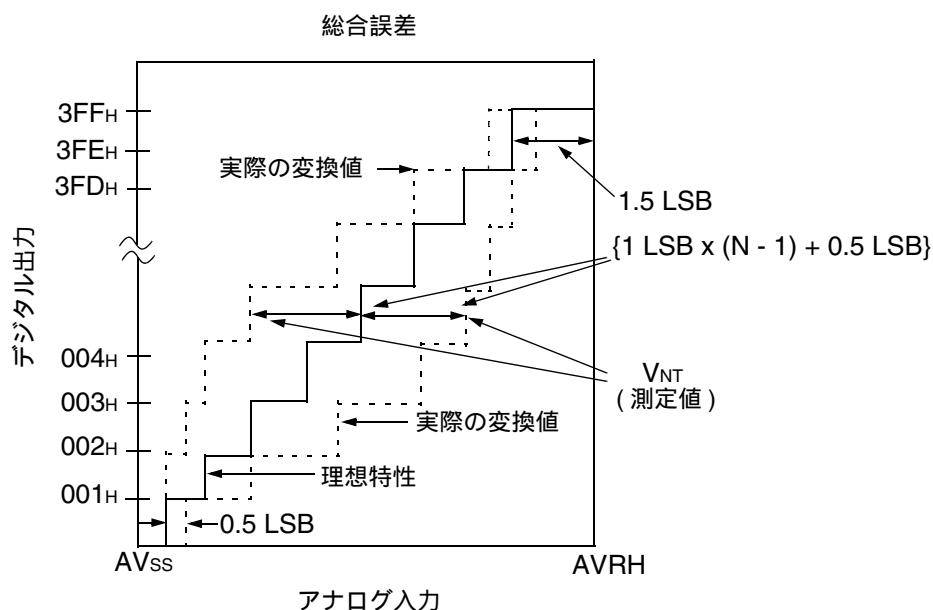


・ 誤差について

$|AV_{RH} - AV_{SS}|$ が小さくなるに従って、相対的な誤差は大きくなります。

(2) 用語の定義

- 分解能: A/D コンバータにより識別可能なアナログ変化
- 非直線性誤差: トランジション点 (“00 0000 0000” ↔ “00 0000 0001”) とフルスケールトランジション点 (“11 1111 1110” ↔ “11 1111 1111”) とを結んだ線と実際の変換特性との誤差
- 微分直線性誤差: 出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差
- 総合誤差: 実際の値と理論値との差をいい、トランジション誤差 / フルスケールトランジション誤差 / 直線性誤差を含む誤差



$$\text{デジタル出力 "N" の総合誤差} = \frac{V_{NT} - \{1 \text{ LSB} \times (N - 1) + 0.5 \text{ LSB}\}}{1 \text{ LSB}} \text{ [LSB]}$$

$$1 \text{ LSB (理想値)} = \frac{AVRH - AVSS}{1024} \text{ [V]}$$

N : A/D コンバータデジタル出力値

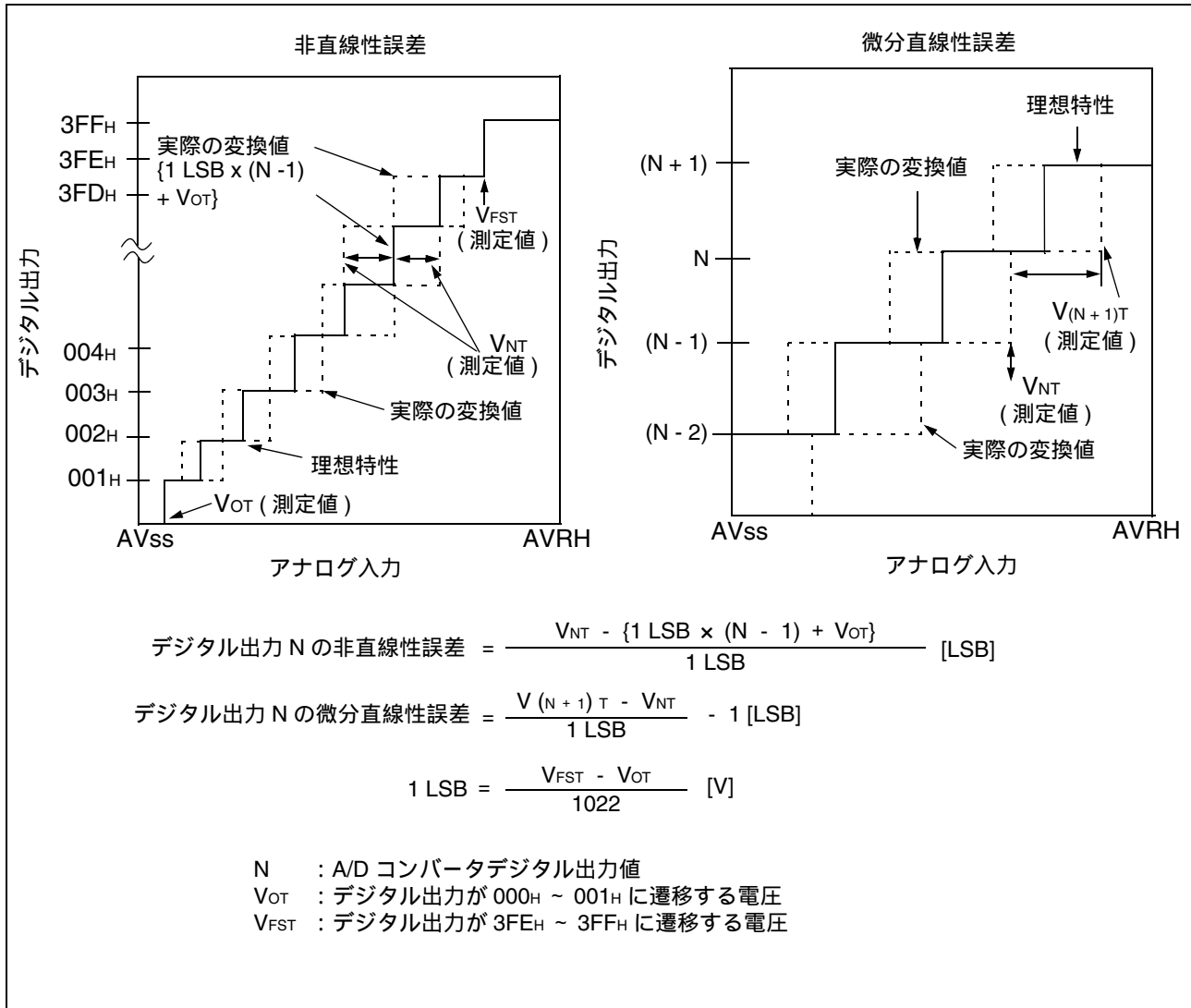
$$V_{OT} \text{ (理想値)} = AVSS + 0.5 \text{ LSB [V]}$$

$$V_{FST} \text{ (理想値)} = AVRH - 1.5 \text{ LSB [V]}$$

V_{NT} : デジタル出力が (N - 1) から N に遷移する電圧

(続く)

(続き)



MB90930 シリーズ

6. フラッシュメモリ書込み / 消去特性

項目	条件	規格値			単位	備考
		最小	標準	最大		
セクタ消去時間	T _A = + 25 °C, V _{CC} = 5.0 V	—	0.9	3.6	s	消去前のプレプログラミングを除く
ワード (16 ビット幅) プログラミング時間		—	23	370	μs	システムレベルのオーバーヘッド時間を除く
チッププログラミング時間	T _A = + 25 °C, V _{CC} = 5.0 V	—	3.4	55	s	
消去 / プログラム回数	—	10000	—	—	cycle	
フラッシュメモリデータ保持時間	平均 T _A = + 85 °C	20	—	—	year	*

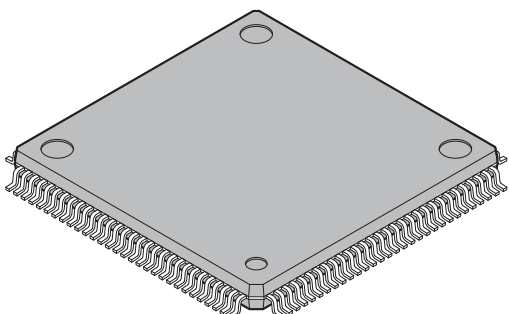
* : テクノロジ信頼性評価結果からの換算値です (アレニウスの式を使用し, 高温測定結果を + 85 °C での標準値へ変換しています)。

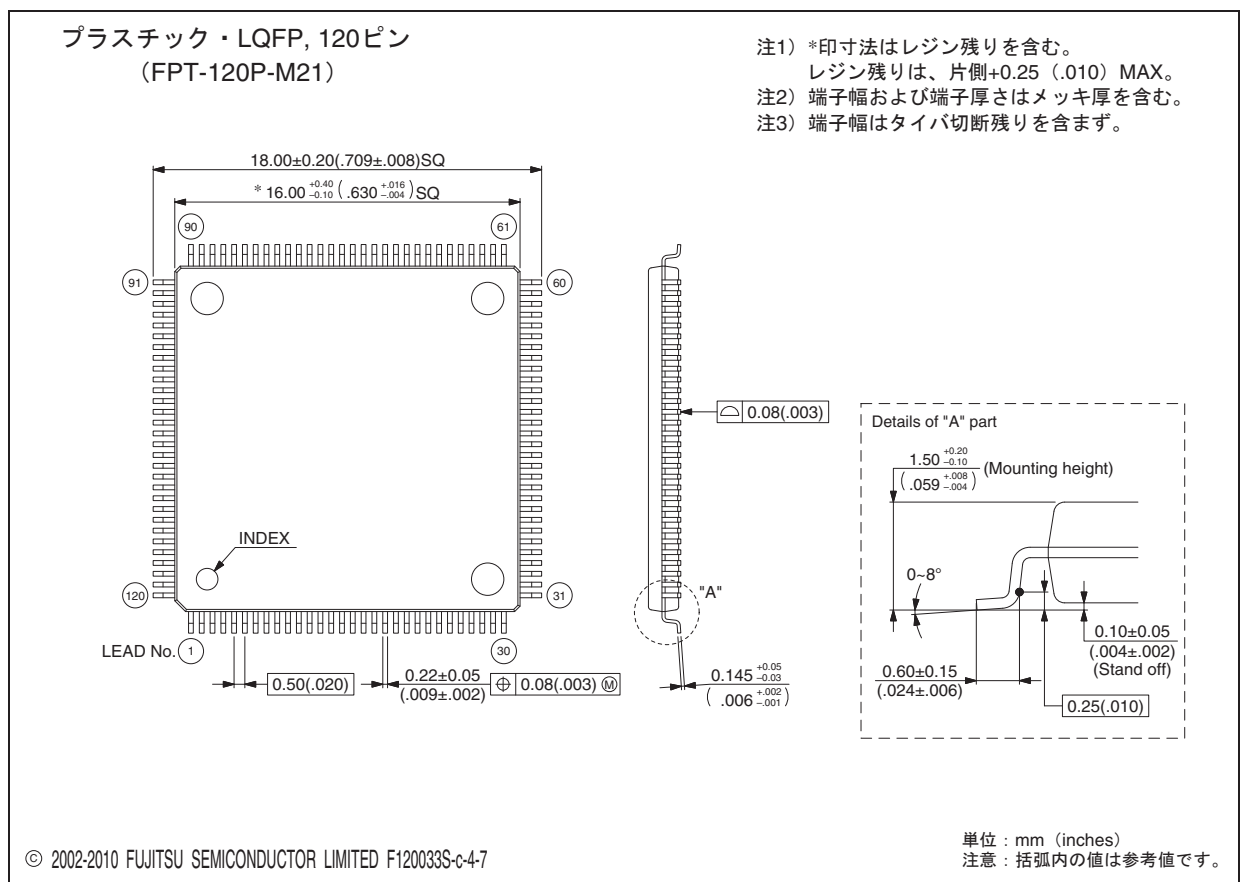
■ オーダ型格

型格	パッケージ	備考
MB90F931PMC MB90F931SPMC MB90931PMC MB90931SPMC	プラスチック・LQFP, 120 ピン (FPT-120P-M21)	
MB90V930-102 MB90V930-101	セラミック・PGA, 299 ピン (PGA-299C-A01)	評価用品

MB90930 シリーズ

■ パッケージ・外形寸法図

<p>プラスチック・LQFP, 120ピン</p>  <p>(FPT-120P-M21)</p>	リードピッチ	0.50 mm
	パッケージ幅× パッケージ長さ	16.0 × 16.0 mm
	リード形状	ガルウィング
	封止方法	プラスチックモールド
	取付け高さ	1.70 mm MAX
	質量	0.88 g
	コード (参考)	P-LFQFP120-16×16-0.50



最新の外形寸法図については、下記 URL にてご確認ください。
<http://edevice.fujitsu.com/package/jp-search/>

■ 本版での主な変更内容

ページ	場所	変更内容
1	特長	記述を訂正 リアルタイム時計タイマ リアルタイム時計タイマ (メインクロック)
12	入出力回路形式	分類 A, B の回路を訂正
18	デバイス使用上の注意	以下の項目を追加 ・ シリアル通信について ・ フラッシュメモリ品とマスク ROM 品の特性差について
42	電气的特性 3. 直流規格	「LCD 出力インピーダンス」の項目を追加

変更箇所は、本文中のページ左側の | によって示しています。

MB90930 シリーズ

富士通セミコンダクター株式会社

〒 222-0033

神奈川県横浜市港北区新横浜 2-10-23 野村不動産新横浜ビル
<http://jp.fujitsu.com/fsl/>

電子デバイス製品に関するお問い合わせ先



0120-198-610

受付時間: 平日 9 時 ~ 17 時 (土・日・祝日, 年末年始を除きます)
携帯電話・PHS からお問い合わせができます。

電話番号はお間違えないよう、お確かめのうえおかけください。

本資料の記載内容は、予告なしに変更することがありますので、ご用命の際は営業部門にご確認ください。

本資料に記載された動作概要や応用回路例は、半導体デバイスの標準的な動作や使い方を示したもので、実際に使用する機器での動作を保証するものではありません。従いまして、これらを使用するにあたってはお客様の責任において機器の設計を行ってください。これらの使用に起因する損害などについては、当社はその責任を負いません。

本資料に記載された動作概要・回路図を含む技術情報は、当社もしくは第三者の特許権、著作権等の知的財産権やその他の権利の使用権または実施権の許諾を意味するものではありません。また、これらの使用について、第三者の知的財産権やその他の権利の実施ができることの保証を行うものではありません。したがって、これらの使用に起因する第三者の知的財産権やその他の権利の侵害について、当社はその責任を負いません。

本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的な用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途(原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御をいう)、ならびに極めて高い信頼性が要求される用途(海底中継器、宇宙衛星をいう)に使用されるよう設計・製造されたものではありません。したがって、これらの用途にご使用をお考えのお客様は、必ず事前に営業部門までご相談ください。ご相談なく使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

半導体デバイスはある確率で故障が発生します。当社半導体デバイスが故障しても、結果的に人身事故、火災事故、社会的な損害を生じさせないよう、お客様は、装置の冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願いします。

本資料に記載された製品を輸出または提供する場合は、外国為替及び外国貿易法および米国輸出管理関連法規等の規制をご確認の上、必要な手続きをおとりください。

本書に記載されている社名および製品名などの固有名詞は、各社の商標または登録商標です。