

アプリケーション・ノート : AN-1152

Dual 5x6 Power QFN テクノロジー 検査とフットプリント／推奨ステンシル アプリケーション・ノート

著 Behnia Barzegarian

目次

| | 頁 |
|----------------------|----|
| 検査テクニック | 2 |
| 適切に実装されたデバイスの例 | 3 |
| 実装のズレと結果 | 3 |
| 起こりうる問題 | 5 |
| 結論 | 7 |
| 付録A | 8 |
| 改版履歴 | 10 |

Dual Power QFNは効率性の高いシングル出力のパワー・モジュールで、小さなDual 5x6 Power QFNパッケージ内に同期バック構成のMOSFETを2つ搭載しています。このパッケージは鉛フリー（PbF）でのみ提供されており、部品番号の後にPbFが付けられています（例：IRFH7911PbF）。JEDEC JESD30Eガイドラインに基づく命名法が用いられており、HV-PQFN/5x6はヒート・スプレッダを備えた非常に薄いプラスチック製のQFN 5x6パッケージであることを示します。このアプリケーション・ノートには、フットプリントとステンシル・デザインに関するガイダンスが記載されています。また、付録Aには、デュアル5x6 PQFN パッケージのデバイスの概要、フットプリント設計、ステンシル・デザインが記載されています。基板実装を簡素化して信頼性を高めるために、IR社ではパワーQFNデバイスを厳格な規格に合わせて製造しています。これらの高度な規格は、さまざまな材料と設計の評価を通じて発展してきたものです。このような評価は良好な結果を生み出していますが、このアプリケーション・ノートの推奨事項は特定の製品環境に適合するように調整する必要があります。

はじめに

パワー-QFN (PQFN) は表面実装の半導体テクノロジーで、主に基板実装のパワー・アプリケーションを対象として設計されています。これには、高度なPQFNパッケージによるHEXFETパワーMOSFETシリコン・テクノロジーも含まれています。このパッケージ・デザインには熱的および電氣的に優れており、他の同等のパッケージと比べてより高い電力処理能力が実現できます。パッケージ・デザインの詳細については、図1および2を参照してください。ゲート・パッドには、ゲート配線の長さを最小限にするよう最適化された設計が施されており、ICに直接接続できるようになっています。なお、NCパッドはテスト・ピンとして予定していましたが、接続はされませんでした。

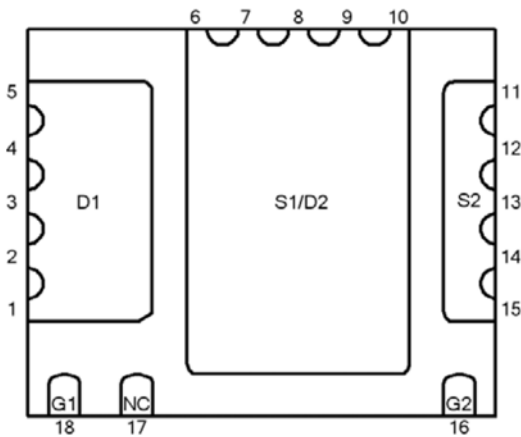


図1. デュアル5x6 PQFN接続パッド (底部)

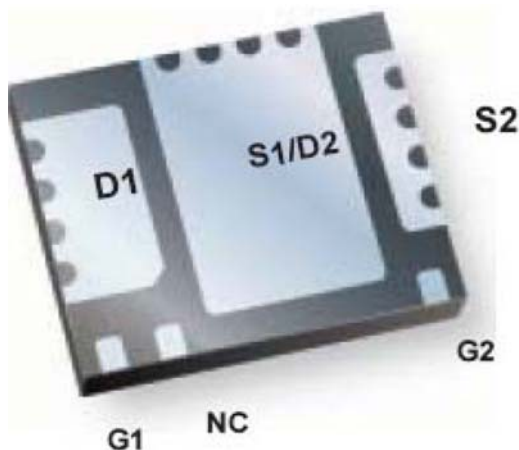


図2. デュアル5x6 PQFNデバイス底面図

この設計では、検査方法においてSO-8などの通常の表面実装デバイス (SMD) とは異なるアプローチが必要となります。デバイス・パッドとPCBとのはんだ接合の検査は、X線マイクロスコップ (X線) に

よって判定されます。PCBレイアウトも、目視による検査が可能ないように設計されています。平面図で見ると、PQFNパッケージではデバイスの底部にパッドがあり、SO-8の通常的设计に見られるような突き出た端子による接続は行われません。このため、PCBレイアウト/フットプリントはデバイスの実装後にパッド部を検査できるように設計されています。また、このアプローチでは、実装が完了したらその場でただちに検査を実施することが可能になり、実際の目視による検査以外に特に機器を用意する必要はありません。このような検査はX線による時間のかかる検査よりもはるかに速く低コストなため、有効性の高い方法となります。目視による検査では、はんだ接合の不良を必ずしも検出できるとは限りません。PCBとデバイス・パッドの接合部に、はんだが適切に流し込まれることで良好なデバイス実装が行われていることを示していることがあります。もしデバイスの外周部が適切な接合状態でない場合でもその部品がパッド接合部の下では適切に接続されているかもしれません。これは、はんだの量が不足している場合に起こります。その場合は、リフロー後で目視用PCBパッドの外周部にはんだがありません。

このアプリケーション・ノートでは、PCBとデバイス・パッド間のはんだ接合について説明しています。また、見過ごされがちな重要ポイントとして、リフロー後の位置合わせがあります。これは、はんだが溶けた後でデバイスがどのように移動して、パッドの許容範囲内に位置合わせするかです。ここでは、さまざまなレベルで理想の位置から外れているあらゆる配置のズレについて検討しました。表に、配置のズレとその結果を示します。ここでは、それぞれのステップでX線と通常の写真 (顕微鏡を使用) を、PCB基板上のはんだの配置、スプリット・ビーム・マシンを使用してデバイスを実装した (プレ・リフロー) 後、最終的なデバイスのリフロー (ポスト・リフロー) 後の各ステップで撮りました。スプリット・ビーム・マシンを使用すると、5~6mil以内の精度で実装することができます。ただし、ここでの検討では、このフットプリント/ステンシル・デザインを使用したデバイスの制限と挙動を規定するために正確なズレの位置にデバイスを置きました。

検査テクニック

目視検査とX線検査の2つの検査テクニックについて説明します。目視による検査で、はんだによる適切な接合部が形成されていることを確認します。ただし、既に述べたように、はんだ接合が不適切であることが、必ずしもパッドの下のはんだ接合が不適切であることを意味しない場合もあります。これについては、もう一方の検査方法、つまりX線による検

査で確認します。この検査により、PCBとデバイス・パッド間で形成されたはんだ接合の状態を確認することができます。また、はんだのボイド、平面の傾き、さらには、はんだの量が適切であるにもかかわらず不適切な接合が形成されていないかなどが分かります。以下に、分かりやすい例をいくつか示します。

適切に実装されたデバイスの例

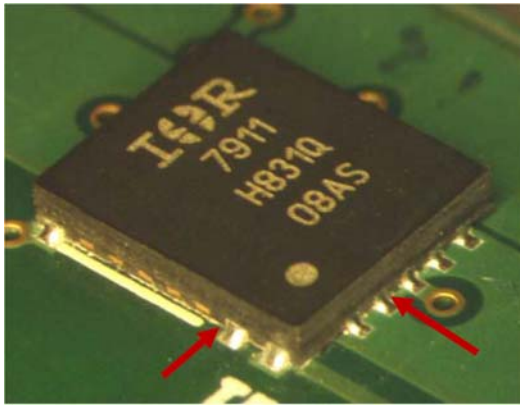


図3. 実装されたデバイスの写真

PCBパッドからデバイス・パッドの下面へのはんだ接合が適切であることに注目してください。

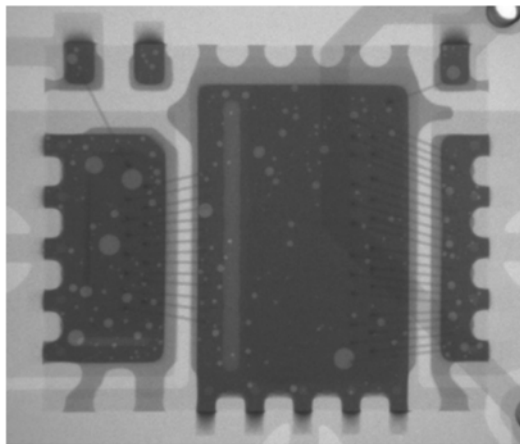


図4. 適切に実装されたデバイスのX線写真

完全に接合されている黒い部分と、最小限のボイドに注目してください。これはPCBとデバイス・パッド間のはんだ接合領域です。領域の形状が明確であることから、はんだのフローと接合が適切であることが分かります。次の図で、領域の状態をさらに詳しく確認できます。

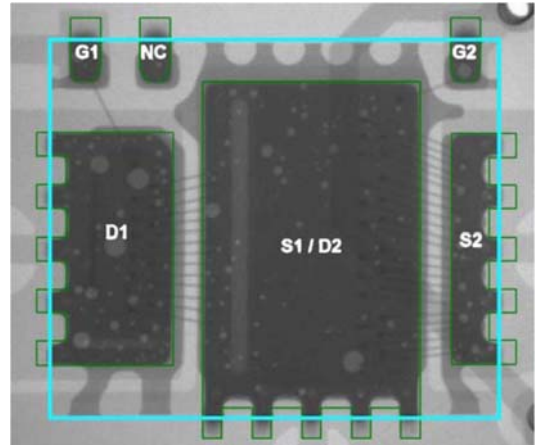


図5. 領域の詳細

青い線はデバイスの輪郭です。緑の線はドレイン1パッド、ソース1/ドレイン2パッド、ソース2パッド、ゲート1、ゲート2、無接続 (NC) パッドの接合面です。黒い領域はデバイス・パッド (下面) です。

実装のズレと結果

リフロー後、dut#10のデバイスの位置はdut#1 (下記のA1*参照) の位置と正確に一致していましたが、他のデバイスは0.020mmほどわずかに左にズレています。これは<0.8milです (下記のA2*を参照)。次の頁の図8と9を参照してください。

| dut# | はんだ付け | 歪みのタイプ | 位置合わせ |
|------|-------|----------|----------------|
| 1 | 普通 | 理想的 | 良好 |
| 2 | 普通 | 50% D 下 | A1*, #1 と同様 |
| 3 | 並以下 | 50% D 下 | A1*, #1 と同様 |
| 4 | 並以下 | 理想的 | A1*, #1 と同様 |
| 5 | 普通 | 75% D 下 | A1*, #1 と同様 |
| 6 | 普通 | 100% D 下 | A2*, 0.8mil オフ |
| 7 | 普通 | 1 D パッド下 | A1*, #1 と同様 |
| 8 | 普通 | D 左端合わせ | A2*, 0.8mil オフ |
| 9 | 普通 | 50% DS 右 | A1*, #1 と同様 |
| 10 | 普通 | 理想的 | A2*, 0.8mil オフ |
| 11 | 普通 | S 右端合わせ | A1*, #1 と同様 |
| 12 | 普通 | 50% G 下 | A2*, 0.8mil オフ |
| 13 | 普通 | 理想的 | A1*, #1 と同様 |
| 14 | 普通 | 手作業による実装 | A2*, 0.8mil オフ |
| 15 | 普通 | 手作業による実装 | A1*, #1 と同様 |

表 1 さまざまな実装のズレと結果

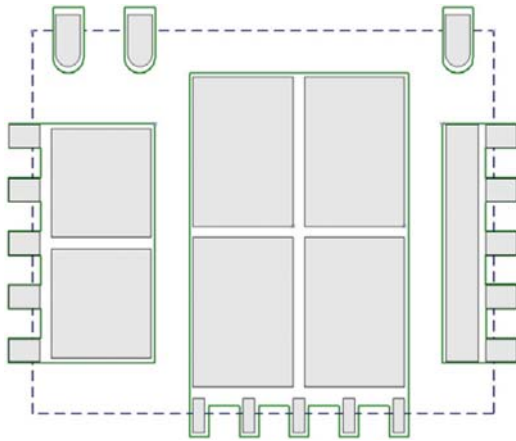


図6. 理想的な実装図（プレ・リフロー）

デバイスは、接合面（緑の線）とステンシル・デザイン（灰色の領域）上で均等なスペースになるように配置されています。デバイスの輪郭は点線で示されています。ポスト・リフローの結果を図8に示します。

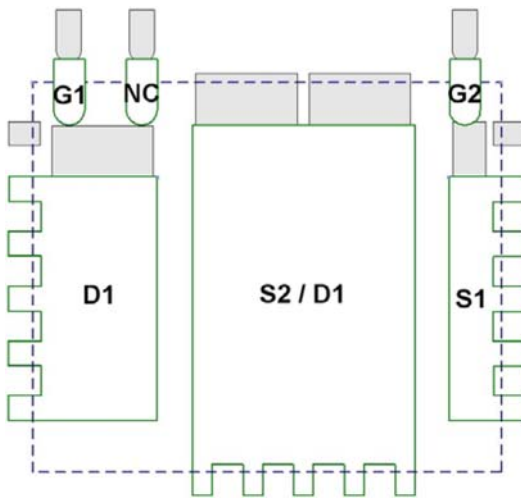


図7. (大きく) ズれた実装図（プレ・リフロー）

この例では、デバイスはちょうどD1の端子1つ分下にズレています（dut#7）。これは、位置合わせを評価するための不適切な実装の極端な例です。この検討では、より極端な配置を行って、同じセルフ位置合わせ機能により良好な結果が得られました。

図6と7のリフロー後のX線写真の結果は、上記の図4と同じ（または図8と同じ）です。両方のデバイスの配置は正確に同じ位置に合わせられるため、必要なのは1つの写真だけです（上記の表1参照）。

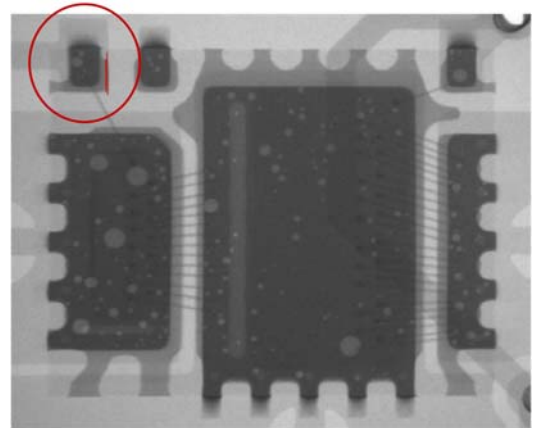


図8. 理想的な実装（dut#13）：ゲート1は、パッド端（赤）から0.025mm (< 1mil) のスペース

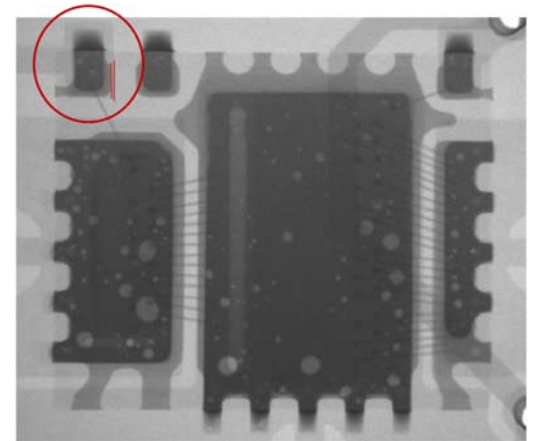


図9. ズれた実装（dut #12）：ゲート1は、パッド端（赤）から0.045mmのスペース

この極端なズレを伴うテストでさえ、部品的位置は左から0.020mm (0.8mil未満) ズれているだけです。これは、差異の検出に特化した精密な検査以外では検知することが事実上困難なレベルです。二者間のプレ・リフロー配置が大きく異なっている場合であっても、ポスト・リフロー配置はほとんど同じであり、このわずかな違いによる影響はまったくありません。これは、付録Aに記載されているフットプリントデザインによるこのデバイスのセルフ位置合わせ機能によるものです。

これらのデバイスをすべて観察することで、すべてのパッドの明確な形状が明らかになります。ただし、PCBパッド張り出し部の外周部には、はんだ付けのための領域がさらに必要で、はんだがデバイスの輪郭の外側に流れ、PCB基板上でそれが確認できなければなりません。これにより、良好なはんだ接合によるデバイスの実装が確認されます。このニーズに対応して、ステンシル・デザインが更新されています。

起こりうる問題

ステンシルによるはんだ付け

はんだ接合を適切に行うには、ステンシル・デザインが重要です。小さすぎるデザインの場合は、はんだが不足してはんだ接合が不完全なものとなり、はんだのボイドが増加します。一方、大きすぎるデザインの場合は、はんだが多すぎて玉状になり、ショートを引き起こす場合があります。テストの結果、使用するステンシルは良好な結果を生み出すことが確認されています。手作業によるはんだペーストの塗布は、ボイドができないように十分な量のはんだがきれいに付けられるよう注意して行う必要があります。はんだペーストの塗布の向きによっては、端子部に塗布されるはんだの量が異なります。はんだペーストを塗布する際、スキージを垂直方向に移動する場合は（図10参照）、S1/D2の端子部に適切な量のはんだが塗布されますが、D1の端子とS2の端子部にははんだがきれいに塗布されません。スキージを水平方向に移動する場合は、D1の端子とS2の端子部にははんだが塗布されますが、S1/D2の端子には最小限のはんだしか塗布されません。これは、S1/D2の端子部の開口部が小さいため、ステンシルの開口部をはんだペーストで完全に埋めることが困難なためです。これは不適切な方法のように見えますが、大きなS1/D2パッドには十分な量のはんだを付ける余裕があります。はんだが溶けたら、銅パッドと接着しはんだが端子部広がるのに十分な量となります。はんだの量を増やすと目視による検査は容易になりますが、サンプルでは、大きなパッド自体が目視検査に合格するのに十分な量のはんだを提供することが示されています。可能であれば、スキージは水平方向移動して半田ペーストを塗布するようにしてください。

他の2つの大きなパッドであるD1（左側）とS2（右側）は領域が小さく、大きな端子部が付いています。したがって、ここでも適切なはんだペースト塗布が重要となります。問題を改善するには、これらの端子のステンシル・デザインが100%（フットプリントの端子がステンシルの端子と等しい、図6参照）であることが求められます。

ゲート・パッドは十分な大きさであり、ステンシルは1つの長方形だけになります。したがって、はんだは一方方向にのみ溶けるため、はんだの充填に関する問題は生じません。

最終的な結果として、ステンシル・デザインがこれらの問題の改善に重要であり、それにより十分な量のはんだが塗布の方向に関係なく塗布されるようになりました。このアプリケーション・ノートでは、

プレ・リフローではんだ付け中にわずかな瑕疵が見られるものの、ポスト・リフローのX線写真が良好なはんだの形状と接合を示しているため、それは無視できます。

はんだのボイド

前章に続き、ボイドについて説明します。はんだのボイドはデバイスの実装中に通常発生するものですが、基準内にとどまります。IPC-A-610の基準では、ボイドの合計が25%未満であることが規定されています。はんだの量が適切に管理されていれば、ボイドは少ないはずですが、ただし、フラックスが過剰な場合はボイドの割合が増加するため、はんだのタイプを考慮する必要があります。このサンプルでは、鉛ペースト（Sn63 Pb37）を使用してボイドが基準内であることを確認しました。

接合部の不良

これは、領域内のボイドやフラックスに起因するはんだのボイドとは異なり、はんだの量が十分でないことです。そのことで、はんだが溶けてパッド部に広がる際、はんだがパッドの端まで届かずパッド部にはんだがない状態になることによるものです。これもボイドのある領域と見なされますが、同じ円形の外観にはなりません。

はんだの量が不足している場合は、はんだのボイドまたは接合部の不良により好ましくない接合状態になります。次の頁の図 10 を参照してください。S2パッドには計5本の端子があり、内部でリードフレームに接続されているために、端子4と5が外部で完全に接続されていなくても、このボイド領域は問題とはなりません。しかし、アプリケーションでセンシング機能が必要で、その端子がその機能を割り当てられた場合には問題となるため、この状態は許されません。したがって、接合部が常に完全に形成されることが不可欠となりますが、基準内の通常の円形のボイドについては許容されます。

繰り返しになりますが、この問題に対応してこのパッドの垂直方向の長さとしてステンシルの端子を100%とします。（フットプリントの端子がステンシルの端子と等しい）

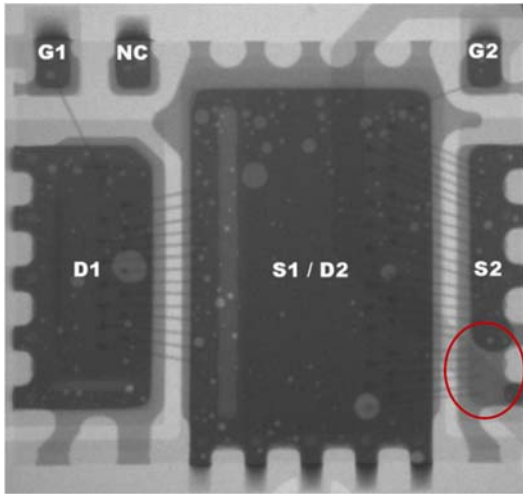


図10. はんだの不足、ボイドによる接続不良

パッド間のはんだブリッジ

これは、提供されるフットプリントとステンシルを用いてデバイスを使用する場合は問題となりません。はんだ付の量が多すぎる場合は、2本の端子の溶けたはんだが結合して、1つの大きな塊となる場合があります。はんだが溶けると、端子の間隔と大きなパッドによってはんだが引き寄せられて、PCBパッドに適切に接合されます。これらのサンプルではショートは起きませんでした。

空間および平面の傾き

これは小さなサイズのサンプルで、X線写真では分からない問題も考慮されています。どのサンプルにも空間的な傾きはありません。基板上のデバイスの側面に空間または3次元の傾きが見られても、実質的に水平で均等にバランスが取れている場合は、1つの端から別の端の間でその下にさらにはんだがあります。これらのサンプルには傾きはありませんでした。

もう1つの検討事項として、デバイスがわずかにねじれているように見える平面または2次元の傾きがあります。デバイスを上から見ると、パッド面に垂直になっているのではなく、わずかに傾いているかねじれていることがわかります。ただし、2つの理由で、これらのサンプルにはこのような傾きやねじれは見られません。1つの理由は、PCBレイアウトにデバイスが傾くだけの空間的余裕がないこと、もう1つの理由は、さまざまな大型のデバイス・パッドの位置が合わせられており、良好な位置に配置されているように見えることです（次のパラグラフを参照）。

関連する重要項目の1つは位置合わせです。ただし、さまざまな大型パッドにより、デバイスを繰り返し同じ位置に固定することができます。

デバイスが極端なズレのテストを経たものであれ、理想的なズレのテストを経たものであれ、どちらもほぼ正確な位置に合わせられています。これがこのフットプリント/ステンシル・デザインの明らかな特徴で、お客様は高い信頼性と再現性で正確な配置を容易に実現することができます。位置合わせの検討事項に関する詳細については、以下の図を参照してください。

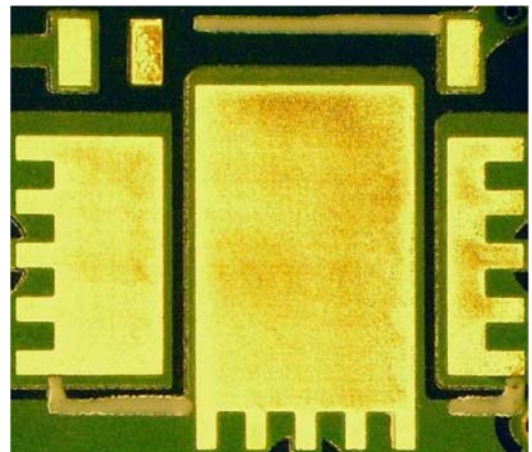


図11. 試験基板の実際のフットプリントレイアウト（黄色）

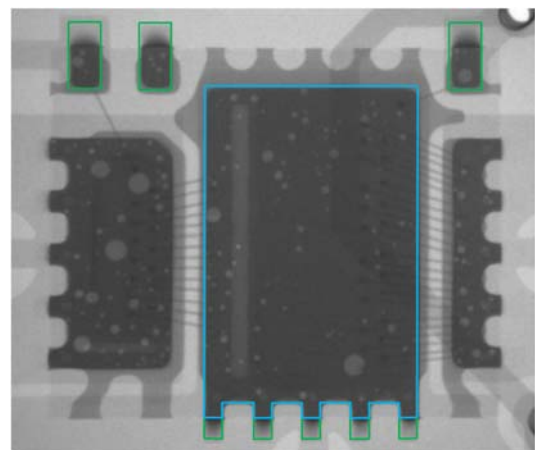


図12. デバイスの大型パッドのPCBパッド端に対する位置合わせ

緑の輪郭はPCBパッド（フットプリント）で、図11の黄色のブロックと一致します。また、青い線はデバイスの底面からのパッドを示します。緑と青の線が重なっていることから、デバイスがPCBフットプリントのデザインに正確に合っていることがわかります。部品が適切に配置されていない場合でも、接合力によりドレインがドレイン端に引き寄せられます。このデバイスの場合は、3つの大きな領域でこのセルフ位置合わせにより、ほぼ同じ位置にデバイ

スが配置されています。

結論

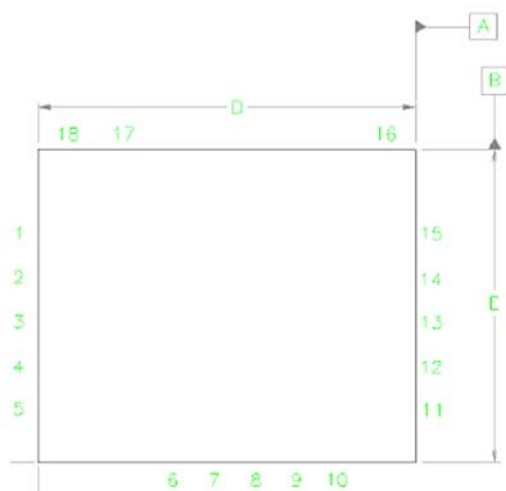
付録Aのフットプリントとステンシルのデザインは推奨事項として記載されているもので、個別の要件に応じて調整が必要となる場合もあります。サンプルによる検討内容では、これらのデザインがデバイスの配置において高い信頼性と再現性を備えていることが示されており、お客様は容易に実装を行うことができます。

付録 A

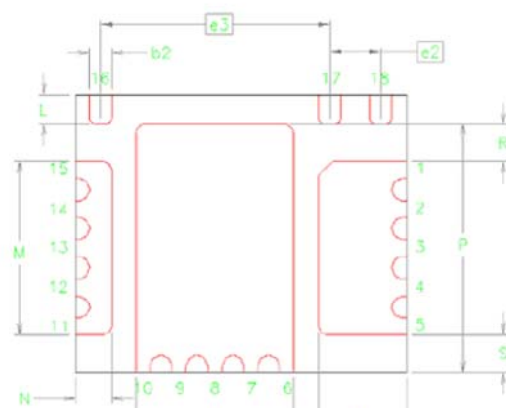
この付録には、デュアル5x6パワー-QFNディスクリー
ート・デバイスに関する以下の情報が記載されてい
ます。

- デバイスの外観図（データシートごと）
- 推奨PCB／フットプリントレイアウト
- 推奨ステンシル・デザイン

デバイスの外観



平面図



底面図

図 A.1 デバイスの外観、平面図および底面図

PQFN 5x6 C の外形寸法

| 寸法 | インチ | | ミリメートル | |
|----|------------|-------|------------|-------|
| | 最小 | 最大 | 最小 | 最大 |
| A | .0315 | .0394 | 0.800 | 1.000 |
| A1 | .0000 | .0020 | 0.000 | 0.050 |
| b | .0098 | .0138 | 0.250 | 0.350 |
| b1 | .0079 | .0118 | 0.200 | 0.300 |
| b2 | .0138 | .0177 | 0.350 | 0.450 |
| c | .0080 (参照) | | 0.203 (参照) | |
| D | .2362 (基本) | | 6.000 (基本) | |
| E | .1969 (基本) | | 5.000 (基本) | |
| e | .0276 (基本) | | 0.700 (基本) | |
| e1 | .0256 (基本) | | 0.650 (基本) | |
| e2 | .0365 (基本) | | 0.926 (基本) | |
| e3 | .1630 (基本) | | 4.140 (基本) | |
| L | .0197 | .0238 | 0.500 | 0.600 |
| M | .1201 | .1240 | 3.050 | 3.150 |
| N | .0243 | .0282 | .617 | .717 |
| O | .1102 | .1142 | 2.800 | 2.900 |
| P | .1732 | .1772 | 4.400 | 4.500 |
| Q | .0607 | .0647 | 1.543 | 1.643 |
| R | .0266 (参照) | | 0.675 (参照) | |
| S | .0266 (参照) | | 0.675 (参照) | |

図 A.2 デバイスの寸法

実際のパッケージの外観図と寸法については、関
連する製品のデータシートを参照してください。

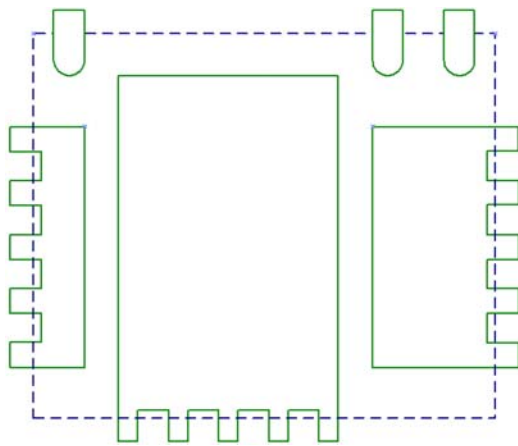


図 A.3推奨フットプリント

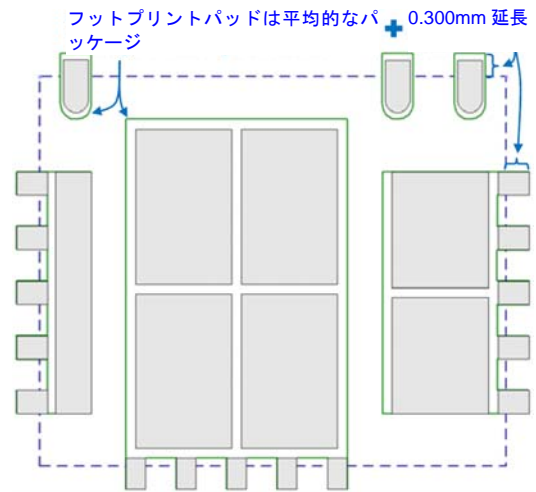


図 A.4フットプリントの全体図、ステンシル
およびデバイスの外観

フットプリントは上の図のパッケージ寸法の100%で設計されており、各端子部は0.300mm延長（上の図A.4で青で図示）されています。これにより、必要に応じて、はんだ接合が適切であるかどうかと信号をプローブする検査をすることができます。

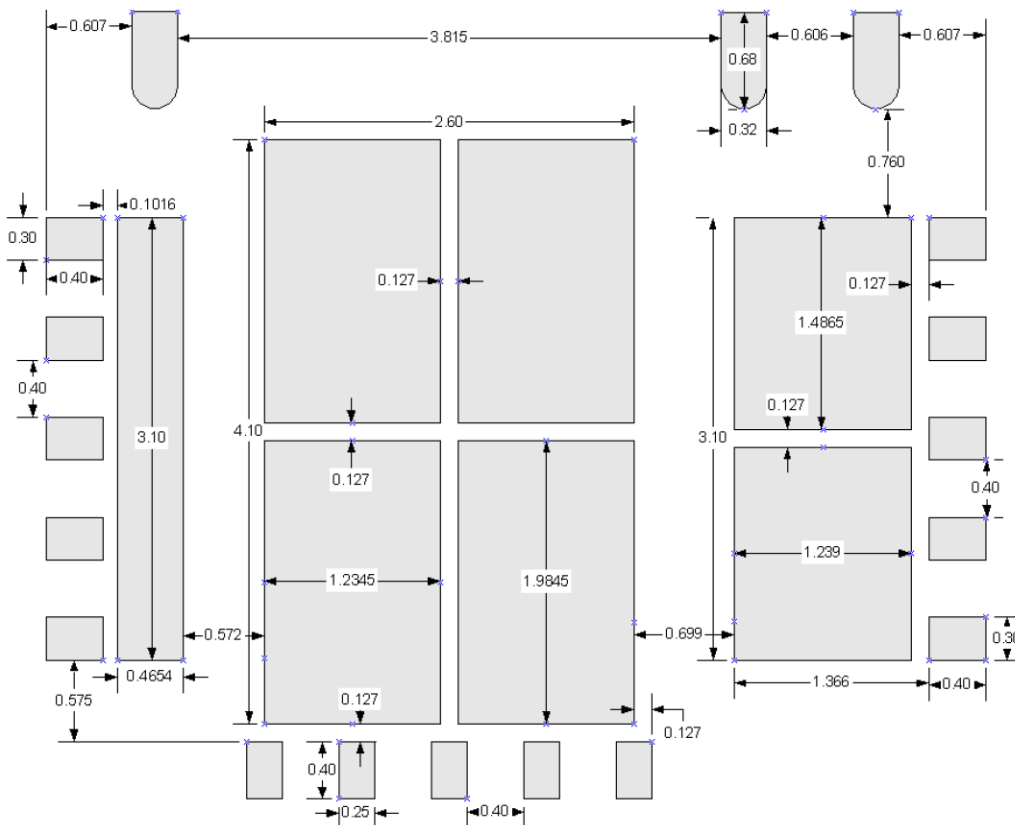


図 A.5ステンシル・デザインと寸法

ここでは、ステンシルは5milの厚さにすることになっています。デザインは最適化され、はんだ接合が不十分、はんだのボイドが過剰、またははんだペーストの塗布方向等の問題を取り除くように最適化しています。このデザインにより、どちらの方向でもはんだペーストの塗布を行うことができます。

改版履歴

| 日付 | 版 | 内容 |
|----------|---|---------------------------------|
| 7/14/09 | - | オリジナル文書に概要を記載 |
| 8/26/09 | 1 | ステンシルの図 A.4 および A.5 を更新、改版履歴に記載 |
| 12/19/09 | 2 | 図 1 を更新 |

表2. アプリケーション・ノートの改版履歴