

アプリケーション・ノート: AN-1005

パワーMOSFETアバランシェ 設計ガイドライン

著者 Tim McDonald, Marco Soldano, Anthony Murray, Teodor Avram

目次

ページ	
はじめに	2
概要	2
アバランシェモードの定義	2
インダストリーアプリケーションでのアバランシェ発生	2
フライバックコンバータの例	2
自動車用燃料インジェクタコイルの例	3
アバランシェ故障モード	3
パワーMOSFETデバイスの物理的要素	3
高耐久性MOSFET	4
アバランシェ試験の詳細	6
単一パルスの非クランプインダクティブスイッチング	6
分離 V_{DD} 電源	7
アバランシェ耐量規定	8
E_{AS} 温度限界アプローチ	8
単一パルス	8
繰り返しパルス	10
統計的アプローチ	13
購入時の注意点	14
おわりに	14

本書は、IR HEXFET™ パワーMOSFET の理解と活用を深めることを目的としています。重要なのは、アバランシェ降伏の背景にある理論を知り、高耐久な MOSFET の設計および定格を理解することです。本書では、いくつかの異なるアバランシェ定格について、その有用性と設計上の制限事項を説明します。

はじめに

概要

International Rectifier社（以下、IR社という）では、約20年に渡って、高耐久なパワーMOSFETを提供してきました。IR HEXFET™パワーMOSFETの理解と活用を深めるには、アバランシェ降伏の背景にある理論を知り、高耐久なMOSFETの設計および定格を理解することが重要です。本書では、いくつかの異なるアバランシェ定格について、その有用性と設計上の制限事項を説明しています。

アバランシェモードの定義

すべての半導体デバイスは、一定の最大逆電圧（パワーMOSFETでは BV_{DSS} ）が規定されています。この閾値を超えると、逆バイアスが加えられたp-n接合部に高電界領域が形成されます。衝突による電離で、高電界領域に電子正孔対が生成され、増倍作用によって電流が増大します。デバイスを通して逆方向へ電流が流れることにより、大電力の消費、温度の上昇、およびデバイス破壊の可能性が生じます。

インダストリーアプリケーションでのアバランシェ発生

フライバックコンバータの例

設計者によっては、アバランシェの動作を考慮に入れず、代わりに、定格 BV_{DSS} と V_{DD} の間でデレーティングする場合があります（通常、90%以下）。ただし、予想外に大きな電圧ノイズが生じることがあるため、どんなに優れた設計でも、まれにアバランシェ動作が起きることがあります。フライバックコンバータの例を図1から図3に示します。

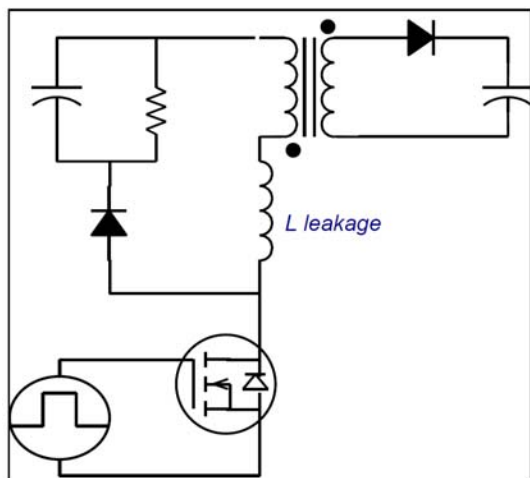


図1：フライバックコンバータ回路

フライバックコンバータのMOSFETが動作している間、エネルギーはリーケージインダクタンスに蓄えられます。インダクタンスが正しくクランプされていないと、MOSFETターンオフ中にリーケージインダクタンスによって一次スイッチを通して放電が起き、図2と図3（ $V_{DS}/I_D/V_{GS}$ 対時間の波形）に示すようなアバランシェ動作が起きる場合があります。

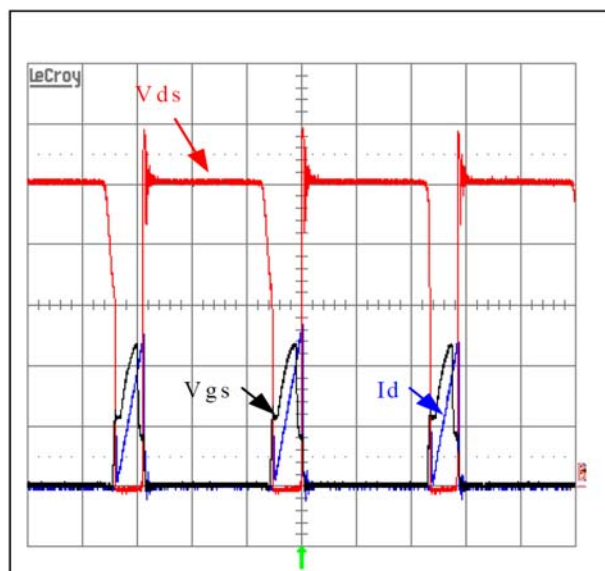


図2：フライバックコンバータ回路でのアバランシェ波形

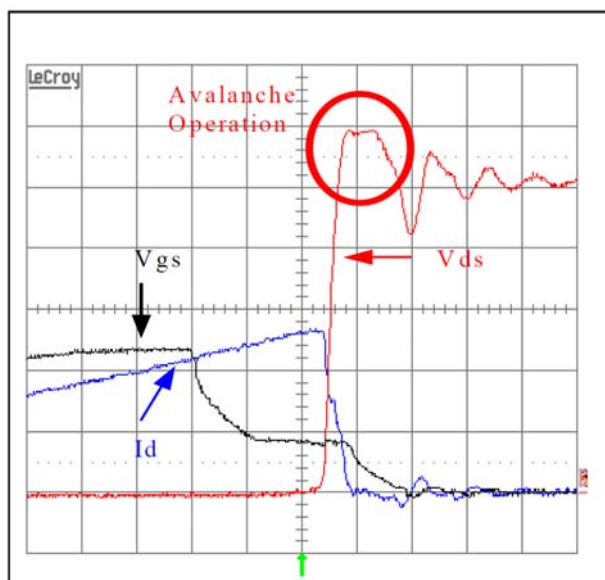


図3：フライバックコンバータ回路でのアバランシェ波形（詳細）

注：赤（ V_{DS} ）、青（ I_D ）、黒（ V_{GS} ）

このアプリケーションでは、パワーMOSFETにアバランシェ能力を持たせることにより、回路動作で生じる可能性がある電圧のオーバーストレスからデバイスが保護されます。

自動車用燃料インジェクタコイルの例

自動車用燃料噴射装置など他のアプリケーションでは、設計にアバランシェが考慮されています。インジェクタコイルの回路例を以下に示します。

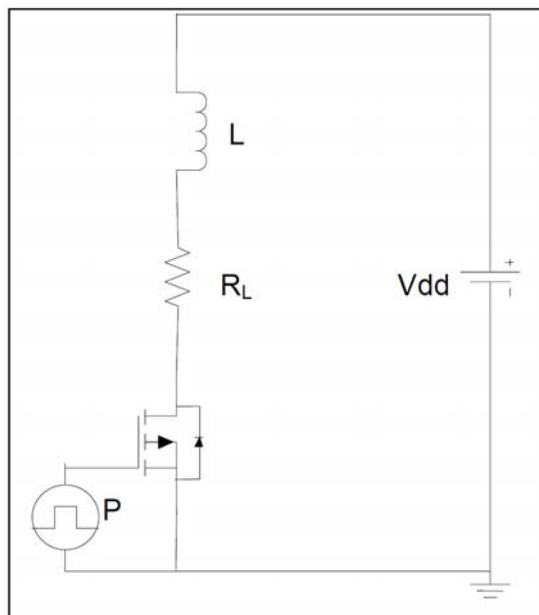


図 4：車載用インジェクタコイル回路

スイッチ動作中、エネルギーはソレノイドのインダクタンスに蓄えられます。その後のスイッチターンオフで、インダクタによって一次スイッチで放電が起きることにより、図 5 に示すようなアバランシェ動作が生じます。

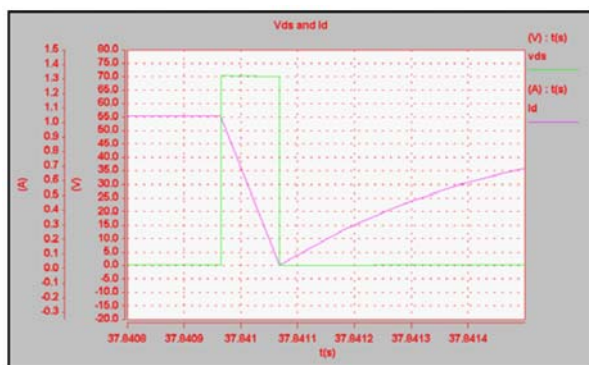


図 5：アバランシェ波形下の車載用インジェクタコイル

このアプリケーションでは、高信頼性の回路動作を維持するために、アバランシェ試験済みでアバランシェ耐量保証型のデバイスが必要です。

アバランシェ故障モード

電力用半導体デバイスには、一定量のアバランシェ電流に一時的に耐えられるよう設計された「アバランシェ耐量保証型」のものがあ

ります。証型でない場合、アバランシェの直後に故障になります。性能の差は、個々のデバイスの物理的要素、設計、および製造工程によります。

パワーMOSFET デバイスの物理的要素

半導体デバイスには、デバイスの物理的設計に固有の寄生成分が含まれています。パワーMOSFETでは、寄生成分として、p、n 領域間の容量、材料の抵抗率による抵抗、n-エピ層内に形成された p+ボディ拡散によるボディダイオード、および n+ソースコンタクトにより形成された NPN 型のバイポーラ接合トランジスタ（以降、BJT）があります。

これらの寄生成分を記載したパワーMOSFET の断面図を図 6 に示し、デバイスの回路モデルを図 7 に示します。

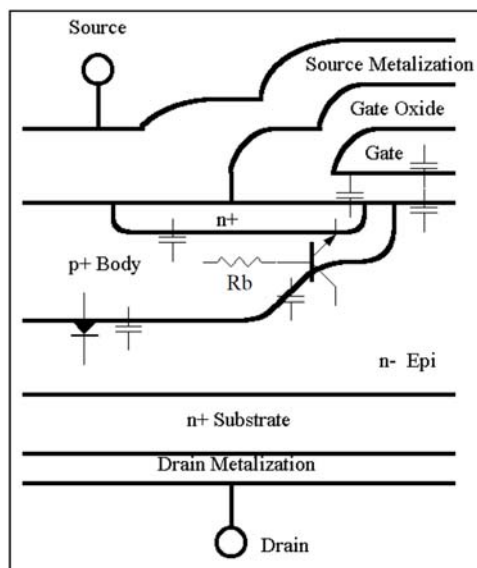


図 6：パワーMOSFET の断面図

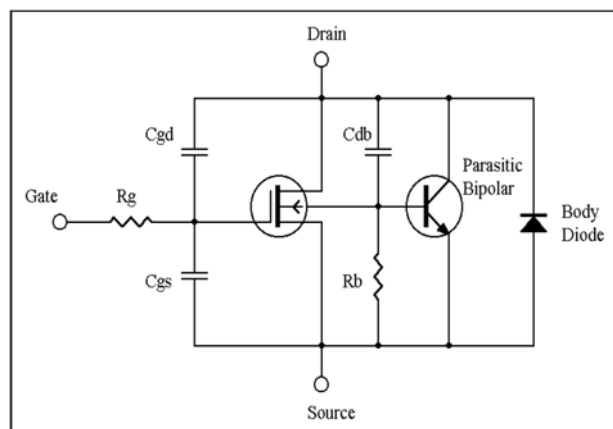


図 7：パワーMOSFET の回路モデル

アバランシェでは、p-n 接合部はダイオードとして動作し、電圧を遮断しません。高電圧を印加すると、衝突による電離が限りなく大きくなり、アバランシェ増倍によってキャリア濃度が増加します。デバイス内の電界は、接合部が曲がっている部分で最も高くなります。図 8 に示すように、この強力な電界によって、寄生 BJT に極めて近い部分で最大電流が発生します。電力損失によって温度が上昇するため、温度とともにシリコン抵抗率が上がり、 R_b も増加します。オームの法則から分かるとおり、定電流で抵抗を増やすと、抵抗を介して電圧降下量が増大します。寄生 BJT に順バイアスをかけるのに十分な電圧降下量になると、BJT がターンオンし、重大な障害が起きる場合があります。

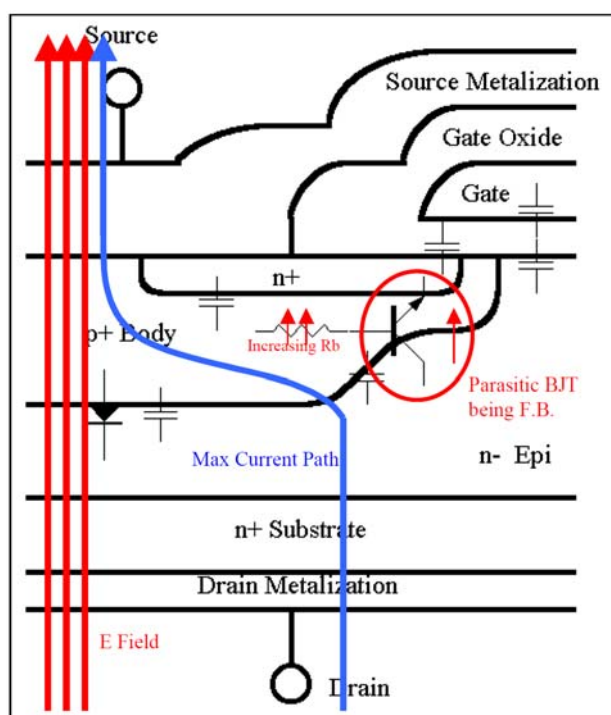


図 8：アバランシェ現象下でのパワー-MOSFET の断面図

最新のパワー-MOSFET では、図 9 に示すように、多数の同一トレンチ、セル、またはストリップが並列に配置され、1 つのデバイスが形成されています。したがって、高耐久性な設計を実現するには、多数のセル/ストリップ間でアバランシェ電流を均等に分担しなければなりません。均等に分担しないと、高温になった単一セルで障害がランダムが発生します。脆弱な設計では、破壊電界へ達するのに必要な電圧量が、あるデバイス領域（セルグループ）だけ他の領域に比べて小さい場合、その領域は簡単に臨界温度へ到達し障害が発生します。

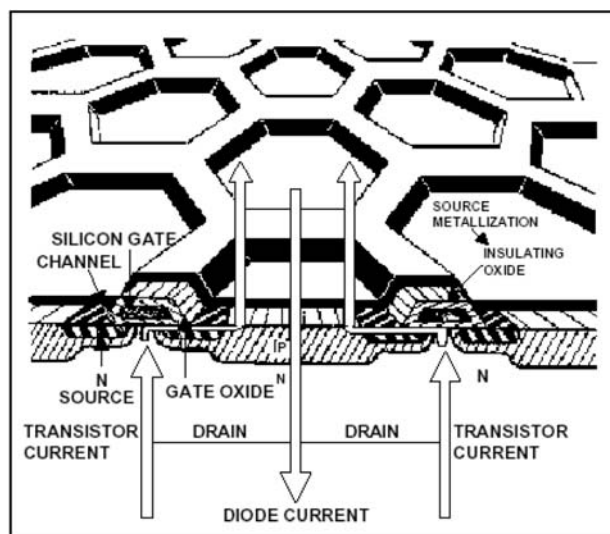


図 9：HEXFET の基本構造

高耐久性 MOSFET

1980 年代半ばに初めて導入されたアバランシェ高耐久性 MOSFET では、超高温になったり、非常に高いアバランシェ電流が発生したりしない限り、寄生 BJT をターンオンしないよう設計されています。これは、以下のことにより達成されます。

- 高ドーピングにより p+ 領域の抵抗を小さくする
- セル/ラインの配置を最適化して R_b の「長さ」を最小化する

これにより、実質的に R_b が減少するため、寄生 BJT へ順バイアスをかけるのに十分な電圧降下は、より高い電流や温度でしか起こらなくなります。

アバランシェ高耐久性 MOSFET では、いつも特定の領域が脆弱にならないよう設計されているため、アクティブエリア内で障害がランダムに起きない限り、デバイス表面に渡ってアバランシェが均一に発生します。セルを並列設計すると、アバランシェ電流は多数のセル間で分担されるため、脆弱な単一セルを含む設計に比べて、より高い電流でしか障害が発生しなくなります。耐久性を十分考慮して設計されたパワー-MOSFET は、温度が定格 T_{JMAX} を大幅に超えたときにしか故障になりません。

各種 IR デバイスの破壊解析から、故障はアクティブエリアでランダムに発生するという結果がでています。図 10 にいくつかの例を示します。

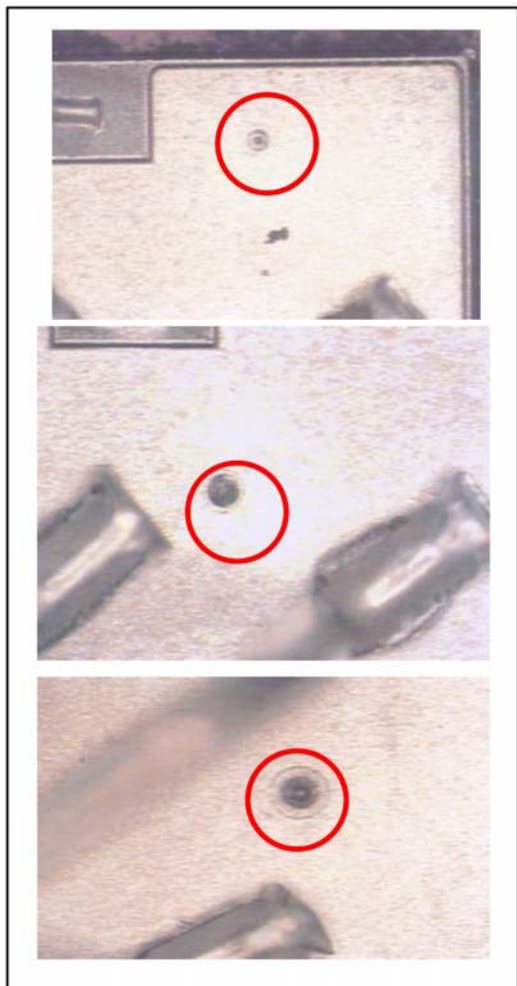


図 10 : パワーMOSFET デバイスでランダムに発生する不具合箇所

製造工程で「脆弱セル」が生じるリスクは常に存在します。図 11 上側の断面 SEM 写真は、そのような例を示しています。ソースメタルは表面近くの n^+ 層と接続していますが、 p^+ 層とは接続していません。結果として、BJT のベースはフローティングとなり、トリガしやすくなります。良い接続の例を図 11 下側の断面 SEM 写真に示します。この場合、ソースメタルは n^+ 層と p^+ 層に接続されショートされているため、寄生 BJT の動作が抑制されます。

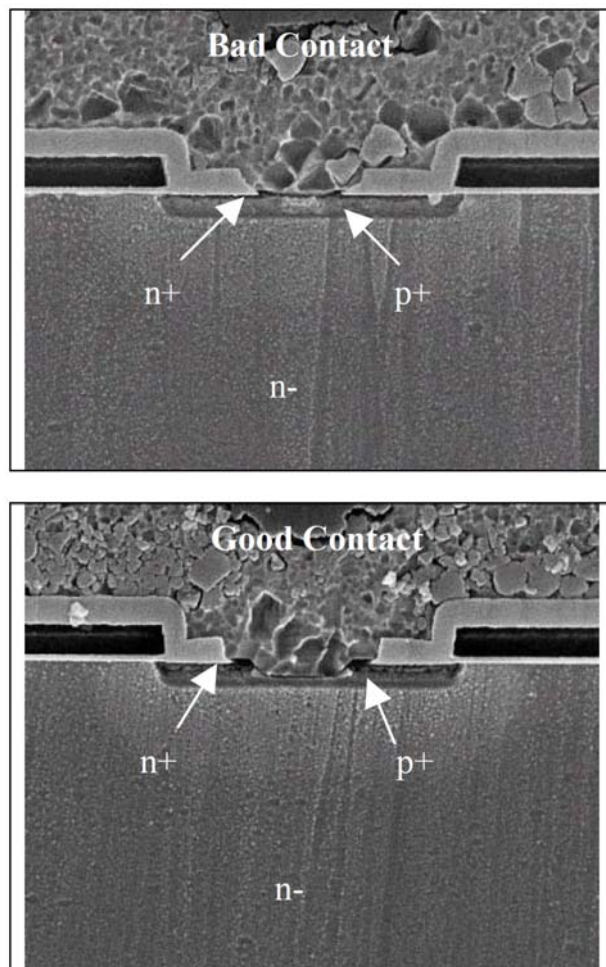


図 11 : 良いソースコンタクト vs 悪いソースコンタクトの比較

図 11 の上側に示すように、脆弱セルがある部分は、製造工程で行う 100%アバランシェ (E_{AS}) 負荷テストで母集団から取り除くことができます。

IR 社では、 E_{AS} 保証付きデバイスの耐久性を確立するために、20 年以上に渡る経験を通して、設計および製造の分野でパワーMOSFET を常に進化させてきました。現在 IR 社では、設計工程で以下の「三脚アプローチ (three-legged approach)」を用いています。

- 1) 統計的に有意な設計候補のサンプルを使って、温度および電流ストレスで極値へ到達するよう条件を設定し、故障に至るまで試験を行います。ここでは、DOE から代表的な部品をテストし、重要なプロセスステップで予想される変動にわたって、アバランシェ破壊が均一に起きることを確かめます。

2) T_{JMAX} をかなり超える温度で外挿法により推定する故障電流がゼロになるということを立証するために、各設計に対して、温度とインダクタ(アバランシェ時間)に渡って故障に至るまでの試験を行います(図 12「故障時の I_{AS} 対 T_{START} 」を参照してください)。

3) 最終設計のサンプルに対して、接合温度を T_{JMAX} へ上昇させる値の連続アバランシェパルスを使って、負荷テストを行います。

この「三脚」ソリューションは、設計が高耐久性かつアバランシェ耐量保証型であることを確かめるのに役立ちます。

要約すると、IR 社では、次の要因を考慮し、アバランシェ高耐久性 MOSFET を提供しています。

デバイス設計の改善:

- R_b を減少させることによって寄生 BJT を動作させない
- レイアウトの特定位置にある脆弱セルの影響を排除する(例: ガードリング部やゲートバスに沿ったセルなど)

も、この回路は従来型の製品データシートで使用されています。

製造工程の改善:

- より多くの均一セルを確保する
- 不完全セルや奇形セルの発生頻度を減らす

デバイス特性化の改善:

- 広範囲の I_D に渡って一様にデバイスの故障が起こるようにする

温度:

- 非常に高い温度(外挿法による推定)でデバイス故障が起こるようにする
- 定格最大接合部温度に達してもデバイスが複数のアバランシェサイクルに耐えられるようにする

100%アバランシェ負荷テスト

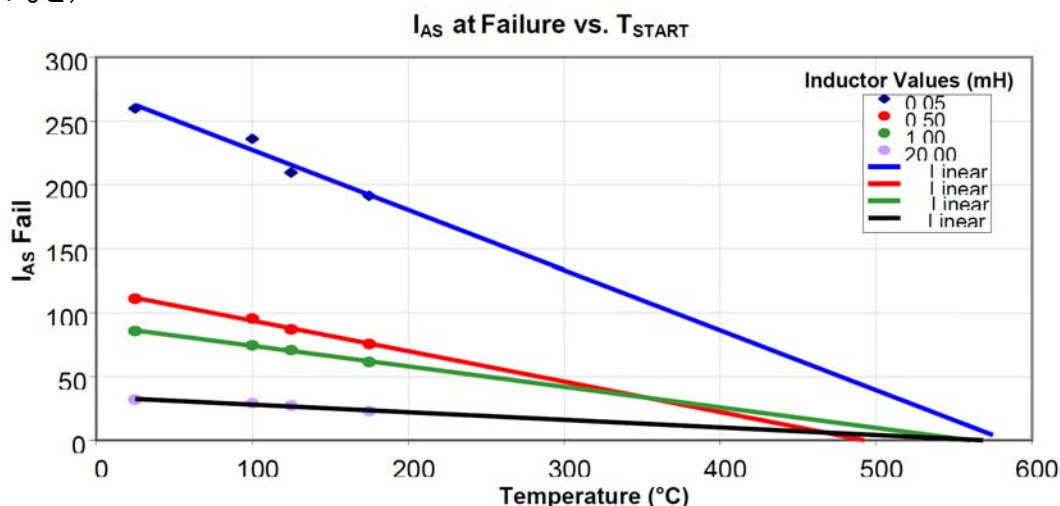


図 12: 故障時の I_A vs 試験開始温度

アバランシェ試験の詳細

IR 社では、新規設計がアバランシェ耐量保証を備えていることを確認したり、部品の高耐久性を検証したり、脆弱デバイスが存在しないかどうか検査したりする目的で、自社の電力用半導体デバイスに対してアバランシェ負荷テストを実施します。

単一パルスの非クランプインダクティブスイッチング

1980 年代半ば、IR 社は初めて単一パルスの非クランプインダクティブスイッチング試験回路を使ってアバランシェ試験を実施しました(図 13 と図 14 を参照)。現在で

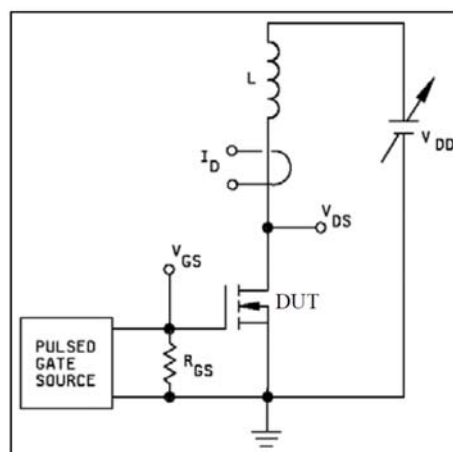


図 13: 単一パルス非クランプインダクティブスイッチングのテスト回路

図 13 から、単一パルスのアバランシェエネルギー (E_{AS}) は次の式で求められます。

$$E_{AS} = \frac{L \cdot I_{AS}^2}{2} \cdot \frac{V_{DS}}{V_{DS} - V_{DD}} \quad (1)$$

測定されたエネルギー値は、アバランシェ降状電圧によって異なり、放電期間中に温度の上昇に伴って変化する傾向があります。また、低電圧デバイスでは、 $V_{DSS} - V_{DD}$ の値が非常に小さく、試験の誤差が大きくなり、この回路の使用は限られることに注意してください。

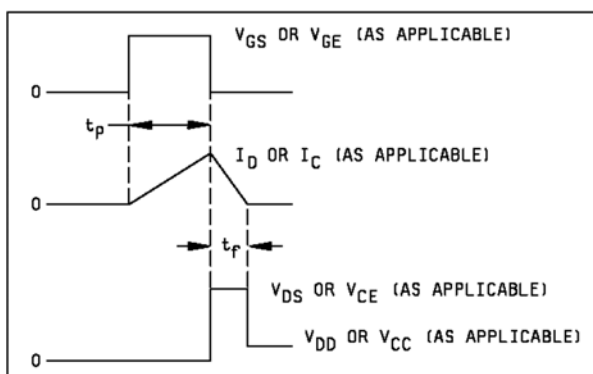


図 14：単一パルス非クランプインダクティブスイッチングのテスト回路の出力波形

分離 V_{DD} 電源

単一パルスの非クランプインダクティブスイッチングの試験回路の制限を乗り越えるために、IR 社では 1980 年代半ばから後半にかけて、図 15 と図 16 に示す分離 V_{DD} 電源の使用を開始しました。

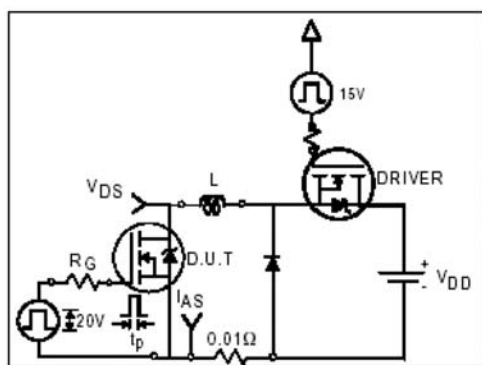


図 15：分離 V_{DD} 電源によるテスト回路モデル

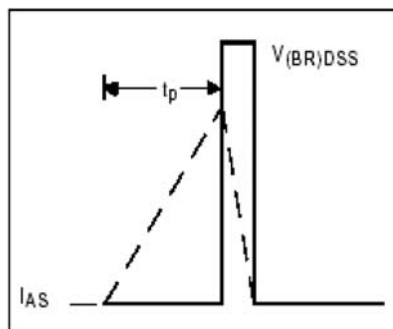


図 16：分離 V_{DD} 電源によるテスト回路の波形

ここで、ドライバ FET とフライホイールダイオードを追加することにより、アバランシェ動作中にインダクタを通して降下する電圧がアバランシェ電圧に等しくなります。この回路（インダクタの角 ESR は無視する）では、エネルギーは次の式から簡単に求められます。

$$E_{AS} = \frac{1}{2} L \cdot I_{AS}^2 \quad (2)$$

また、デバイスの瞬時電圧と瞬時電流を測定し、次の式に示す計算によってより正確なアバランシェエネルギー値が求められます。

$$E_{AS} = \int_{t_1}^{t_2} v_{(AV)DSS}(t) \cdot i_{AS}(t) \cdot dt \quad (3)$$

さらに、図 17 と図 18 に、理想的なアバランシェ波形と実際のアバランシェ波形をそれぞれ示します。

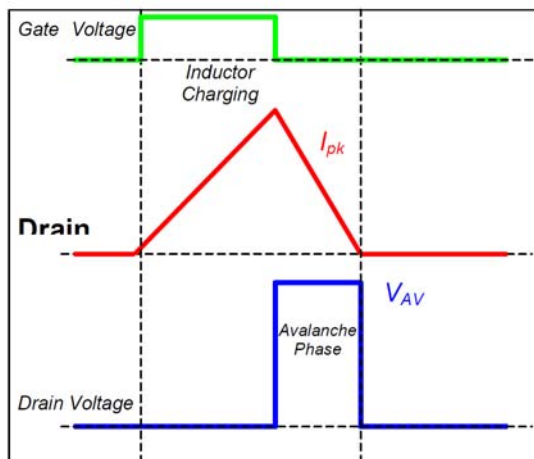


Figure 17: Typical Simulated Avalanche Waveforms

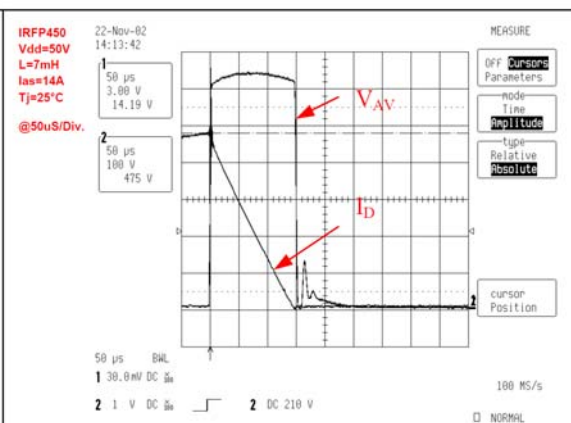


Figure 18: IRFP450 (500V Rated) Device Avalanche Waveforms

図 17： 代表的なシミュレーションによるアバランシェ波形

図 18： IRFP450（500V 定格）デバイスのアバランシェ波形

ピークアバランシェ電圧 V_{AV} は、デバイス定格の約 1.3 倍または 650 ボルトです。本書では、 $V_{(BR)DSS}$ と V_{AV} は同じ意味で使用されています。

アバランシェ耐量規定

一般的に、デバイスのアバランシェ耐量を規定するには、次の 3 つのアプローチがあります。

1. 温度限界アプローチ： デバイスは、接合部温度を最大 T_{JMAX} まで上昇させるエネルギーの値 E_{AS} によって規定されます。IR 社の E_{AS} アバランシェ耐量を規定する MOSFET は、このような方法で評価されています。
2. 統計的アプローチ： デバイスは故障点に達するまでテストされます。このアプローチでは、故障分布に適用される統計ツール（例：Average (E_{AS}) -6σ ）を使って規定が行われます。IR 社の一部の部品はこの方法で評価され、温度限界の規定に加えて、「 E_{AS} （試験済み）」と明示されます。ただし、MOSFET メーカーによっては、自社のデータシート上にこの規定しか提示していない場合があります。
3. 一切規定なし。

アバランシェエネルギーの規定は最初の 2 つのアプローチによって得られますが、設計者は、以下に概略を説明するような重要な違いに気をつける必要があります。

E_{AS} 温度限界アプローチ

単一パルス

単一パルスのアバランシェ耐量規定 (E_{AS}) は、最大

許容接合部温度を超えないという条件で、どのような条件下でもアバランシェ動作を十分持続できる耐久性があることを前提としています。通常、データシート上のアバランシェ規定量は、ケース温度が 25°C 時の I_D の値を前提に（通常 25°C 時の I_D の 60% 規定に設定）、接合部温度が 25°C から T_{JMAX} へ上昇する際のエネルギー値です。

たとえば、下のデータシートで引用されている IR 社の 500V 32A デバイスについて考えてみます。

V_{DS}		$R_{DS(on)typ.}$	I_D
500V		0.135 Ω	32A

$P_D @ T_C = 25^\circ C$	Power Dissipation	460	W
--------------------------	-------------------	-----	---

Avalanche Characteristics

Symbol	Parameter	Typ.	Max.	Units
E_{AS}	Single Pulse Avalanche Energy②	—	450	mJ
I_{AR}	Avalanche Current①	—	32	A
E_{AR}	Repetitive Avalanche Energy①	—	46	mJ

② Starting $T_J = 25^\circ C$, $L = 0.87mH$, $R_G = 25\Omega$, $I_{AS} = 32A$.

① Repetitive rating; pulse width limited by max. junction temperature.

T_J	Operating Junction and Storage Temperature Range	-55 to +150	°C
T_{SOL}	Soldering Temperature, for 10 seconds (1.6mm from case)	300	

図 19 : IRFP32N50K のデータシート抜粋

このデバイスには以下の初期条件があります。

- 単一パルスのアバランシェ電流: $I_{AS} = I_D = 32 A$
- 開始温度: $25^\circ C$
- インダクタ値: $0.87mH$

アバランシェの電力損失による温度上昇を計算するには、オームの法則と同等の熱モデルを使用します。結果の式は次のとおりです。

$$\Delta T = Z_{TH} * P_{AV} \quad (4)$$

アバランシェ動作中に消費した電力の平均は、次の式で求められます。

$$P_{AV} = \frac{1}{2} \frac{V_{AV} \cdot I_{AS} \cdot t_{av}}{t_{av}} = 0.5 \cdot 650V \cdot 32A = 10kW \quad (5)$$

アバランシェ電圧は、次の式で推定します。

$$V_{AV} \cong 1.3 \cdot BV_{DSS} = 1.3 \cdot 500V = 650V \quad (6)$$

(2)の式から、次の計算が行えます。

$$E_{AS} = \frac{1}{2} L \cdot I_{AS}^2 = 0.5 \cdot 0.87mH \cdot 32^2 = 445mJ$$

これは、データシート上の数値と上の丸めた値とが一致します。

インダクタが定電圧で放電していると仮定すると、アバランシェ電力パルスの持続時間は、次のように求められます。

$$t_{av} \cong L \frac{I_{pk}}{V_{AV}} = 0.87mH \cdot \frac{32A}{650V} \cong 43\mu s \quad (7)$$

このパルス幅の熱インピーダンス (Z_{TH}) は、データシートに記載される「Transient Thermal Impedance Plot (過渡熱インピーダンスプロット図)」(図 20 参照) から読み取ることができます。

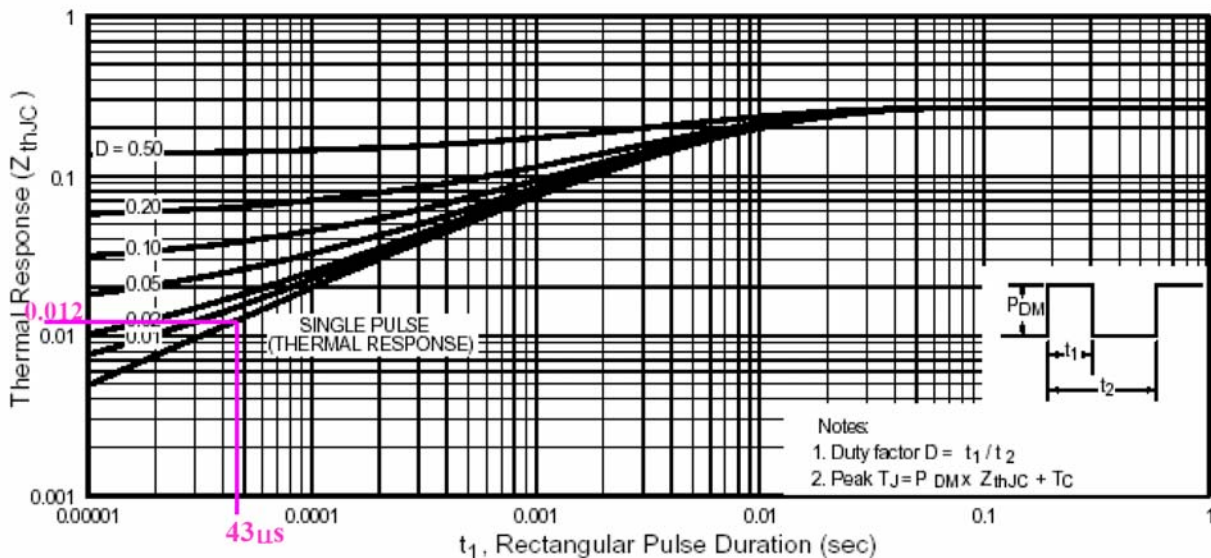


図 20 : 過渡熱抵抗プロット (ジャンクション・ケース間)

アバランシェにより温度は上昇するため、最終接合部温度は式(4)で求められます。

$$\Delta T = Z_{TH} \cdot P_{AVG} = 0.012 \cdot 10kW = 120^{\circ}C$$

$$T_J = T_{start} + \Delta T = 145^{\circ}C \leq T_{JMAX} = 150^{\circ}C \quad (8)$$

図 20 から読み取った Z_{TH} のわずかな誤差範囲内で、算出された T_{JMAX} とデータシート上の定格が一致することが分かります。

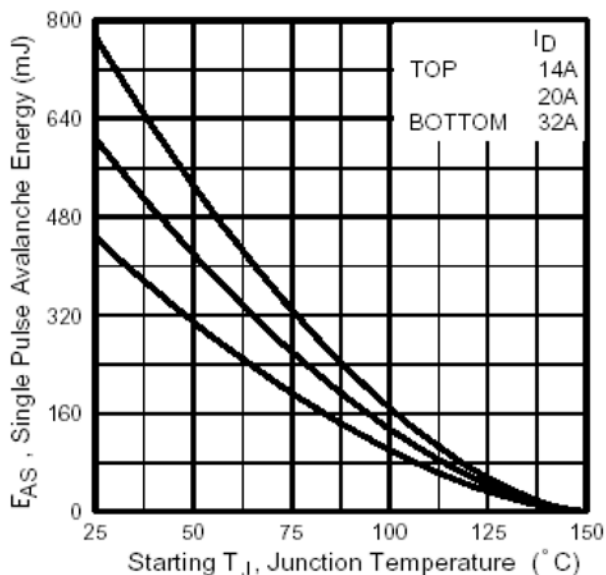


図 21：最大アバランシェエネルギー
vs 開始接合部温度

図 21 は、 E_{AS} が規定された部品のデータシートに記載されており、さまざまな開始 T_J と I_D に対して多くの E_{AS} 値が示されています。曲線上の各点は、温度が T_{JMAX} へ上昇するのに必要なエネルギーを表します。

この曲線は、データシートの E_{AS} の値と同等であると見ながちなので注意してください。電流や温度を変えることによって、 E_{AS} の値は 800 倍の範囲で変わり、より小さい I_D 値で E_{AS} を指定すると、デバイスストレス (T_J) が同じでも、 E_{AS} は大きくなります。

繰り返しパルス

これまで IR 社では、 $25^{\circ}C$ 時の P_D の 10000 分の 1 で繰り返しパルスのアバランシェエネルギー (E_{AR}) を規定してきましたが、現在、新製品には最大 T_{JMAX} のアバランシェ動作という明確な方法で規定を行っています。

この新しい規定方法を用いたデータシートには、次のものも含まれています。

E_{AS} : 単一パルス定格

Z_{TH} グラフ: 様々なデューティサイクルに対する Z_{TH} と

時間のグラフ(図 20 の例と説明)

E_{AS} グラフ: 様々な I_D に対する E_{AS} 対 T_{start} のグラフ(図 21 の例および後続の説明)

E_{AR} グラフ: 様々なデューティサイクルに対する E_{AS} 対 T_{start} のグラフ(例および後続の説明)

I_{AR} グラフ: 様々なデューティサイクルに対する標準的なアバランシェ電流とパルス幅のグラフ(例および後続の説明)

E_{AR} グラフは、与えられた電流とさまざまなデューティサイクル下で、接合部温度が開始温度から T_{JMAX} へ上昇するのに必要なアバランシェエネルギーを示します。 E_{AR} グラフの例を図 22 に示します。上の曲線は 125A での単一パルス動作を表し、下の曲線は 125A (10% デューティサイクル) での繰り返しパルス動作を表します。繰り返しパルス動作では、接合部温度を周囲温度まで下げるのに十分な時間がありません。デューティサイクルを大きくすると、次のパルス印加時に接合部温度が高くなっています。したがって、デューティサイクルを大きくすると、接合部温度が開始温度から T_{JMAX} へ上昇するのに必要なアバランシェエネルギーは小さくなります。

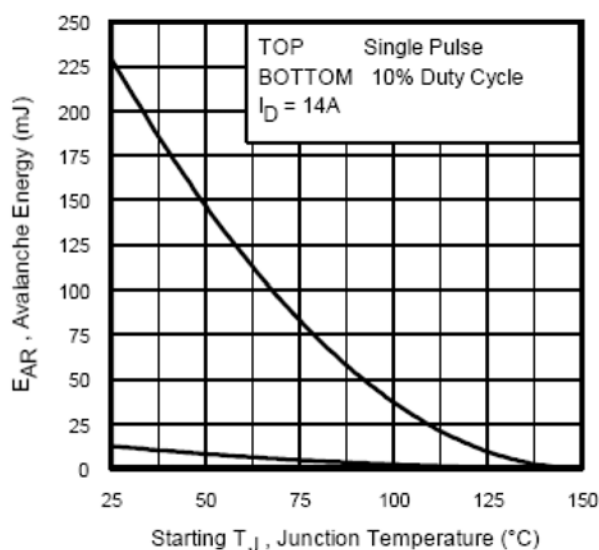


図 22 : IRF7484 の E_{AR} vs 開始接合部温度（単一パルス、1%デューティサイクル）

I_{AR} グラフ(図 23 を参照)では、アバランシェ損失による $\Delta T = 25^\circ\text{C}$ としたときに、アバランシェパルス幅とデューティサイクルによりアバランシェ電流がどのように変化するかを示しています。 E_{AR} グラフでも同様です。繰り返しパルス動作では、パルス間で接合部温度を周囲温度へ下げるのに十分な時間がありません。結果として、後続パルスの開始温度は周囲温度よりも高くなります。したがって、アバランシェエネルギー量が小さくても(つまり、アバランシェ電流が小さい)、後続パルスに

より接合部温度は T_{JMAX} へ向かって上昇します。デューティサイクルを増やすと、接合部温度を 25°C 上げるのに必要なアバランシェ電流は減少します。

連続アバランシェ動作をどのように設計するかについて、詳細な例を次に示します。この例では、40V 14A IRF7484 MOSFET(図 24)を使用し自動車用燃料インジェクタコイルの回路を使用します。

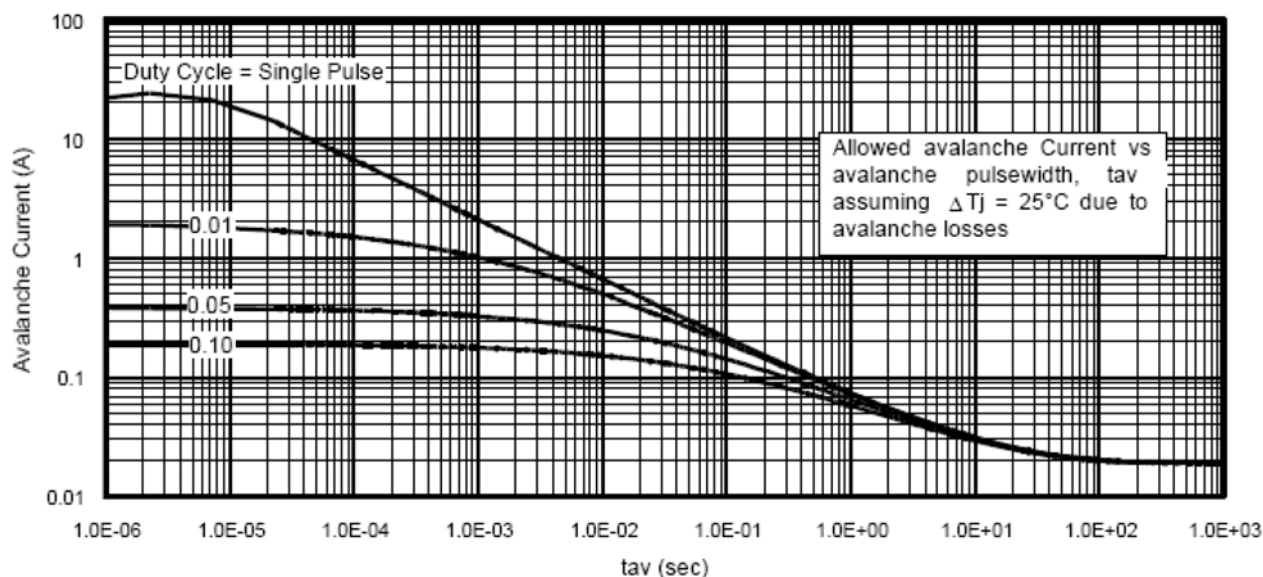


図 23 : IRF7484 のアバランシェ電流 vs パルス幅

IRF7484 のデータは、データシートから引用されています。

V_{DSS}	$R_{DS(on)}$ max (m Ω)	I_D
40V	10@ $V_{GS} = 7.0V$	14A

Absolute Maximum Ratings

	Parameter	Max.	Units
T_J, T_{STG}	Junction and Storage Temperature Range	-55 to +150	$^{\circ}C$

Thermal Resistance

Symbol	Parameter	Typ.	Max.	Units
$R_{\theta JL}$	Junction-to-Drain Lead	---	20	$^{\circ}C/W$
$R_{\theta JA}$	Junction-to-Ambient ③	---	50	

Electrical Characteristics @ $T_J = 25^{\circ}C$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	---	---	10	m Ω	$V_{GS} = 7.0V, I_D = 14A$ ②

図 24 : IRF7484 のデータシート抜粋

初期条件は次のとおりです。

- 周囲温度: $T_a = 120^{\circ}C$
- ソレノイドインダクタンス: $L = 5mH$
- ソレノイド抵抗: $R_L = 15\Omega$
- パルス周波数: $f = 125Hz$
- 供給電圧: $V_{DD} = 14.5V$

燃料インジェクタコイルの回路にキルヒホッフの法則を適用することによって、次の式が得られます。

$$V_{DD} = L \frac{di(t)}{dt} + R_L i(t) + V_{AV} \quad (9)$$

境界条件 $t = 0, i(t) = I_L = I_{AR}$ を使って、時間に関して以下の一般解が得られます。

$$i(t) = I_{AR} e^{\left(-\frac{R_L}{L}t\right)} + \frac{V_{AV} - V_{DD}}{R_L} \left[e^{\left(-\frac{R_L}{L}t\right)} - 1 \right] \quad (10)$$

$i(t_{av}) = 0$ と仮定してアバランシェパルス幅 (t_{av}) を解くと、次のようになります。

$$t_{av} = \frac{L}{R_L} \ln \left[1 + \frac{I_{AR} R_L}{V_{AV} - V_{DD}} \right] = \frac{5mH}{15\Omega} \ln \left[1 + \frac{0.966A \cdot 15\Omega}{52V - 14.5V} \right] = 109\mu s \quad (11)$$

アバランシェ電圧は、測定結果から得るか、式(6)を使って IRF7484 データシートから次のように推定します。

$$V_{AV} \approx 1.3 \cdot BV_{DSS} = 1.3 \cdot 40V = 52V,$$

アバランシェ電流は、次のように算出できます。

$$I_L = I_{AR} = \frac{V_{DD}}{R_L + R_{DS(on)}} = \frac{14.5V}{15\Omega + 10m\Omega} = 0.966A \quad (12)$$

繰返しアバランシェエネルギーは、次のように算出できます。

$$E_{AR} = \frac{I_{AR} \cdot V_{AV} \cdot t_{av}}{2} = \frac{0.966A \cdot 52V \cdot 109\mu s}{2} = 2.74mJ \quad (13)$$

平均アバランシェ、および導通電力値は、次のように算出できます。

$$P_{AV} = \frac{E_{AR}}{t_{av}} = \frac{2.74mJ}{109\mu s} = 25.1W, \quad (14)$$

$$P_{ave} = E_{AR} \cdot f = 2.74mJ \cdot 125Hz = 343mW, \quad (15)$$

$$P_{cond} = I_L^2 \cdot R_{DS(on)} \cdot D = (0.966A)^2 \cdot 10m\Omega \cdot 0.013 = 121\mu W \quad (16)$$

アバランシェデューティサイクルは、次のように算出できます。

$$D = t_{av} \cdot f = 109\mu s \cdot 125Hz = 0.013 \quad (17)$$

平均接合温度は、次のように算出できます。

$$T_{SS} = (P_{ave} + P_{cond}) R_{\theta} + T_a = (343mW + 121\mu W) \cdot 50^{\circ}C/W + 120^{\circ}C = 137.2^{\circ}C \quad (18)$$

各アバランシェパルスによるピーク接合部温度は、次により求められます

$$\Delta T = P_{AV} \cdot Z_{TH} = 25.1W \cdot 0.18^{\circ}C/W = 4.5^{\circ}C \quad (19)$$

ここで、熱インピーダンス(Z_{TH})は、データシート上の図 25 に示す過渡熱インピーダンスプロット図から推定します。

$$T_{SS} + \Delta T = 137.2 + 4.5 = 141.7^\circ\text{C} < T_{JMAX}$$

統計的アプローチ

サンプルデバイスを使って、最大接合部温度を T_{JMAX} に制限せずに故障に至るまで試験を行います。試験では、規定した I_{AS} で各デバイスが故障に至るまでインダクタンス値を増加させます。図 26 に示すように、 I_{AS} 曲線下の領域として定義されているエネルギーは、負荷インダクタンス値とともに直線的に上昇します。 L を固定してデバイスが故障に至るまで I_{AS} を増加させても同様の結果が得られます。各デバイスの故障に至ったエネルギー値を記録し、プロットすると、図 27 に示すような、

故障分布および E_{AS} が得られます。

統計的アプローチによって決定された E_{AS} 値は、アバランシェ動作を考慮した実際の設計には使えないことに注意してください。これは、特定の状況での動作を表すもので、その他の状況には当てはめることができません。さらに、統計的アプローチで規定された E_{AS} 値は、デバイスが認識された通常動作の範囲外にある場合がほとんどです。

IR 社では、製品スクリーニング試験の数値を特定できるように、統計的アプローチに基づいた E_{AS} を熱的制限による値とともに提供しています。メーカーによっては、統計的アプローチで得られた値のみ提供している場合もあります。

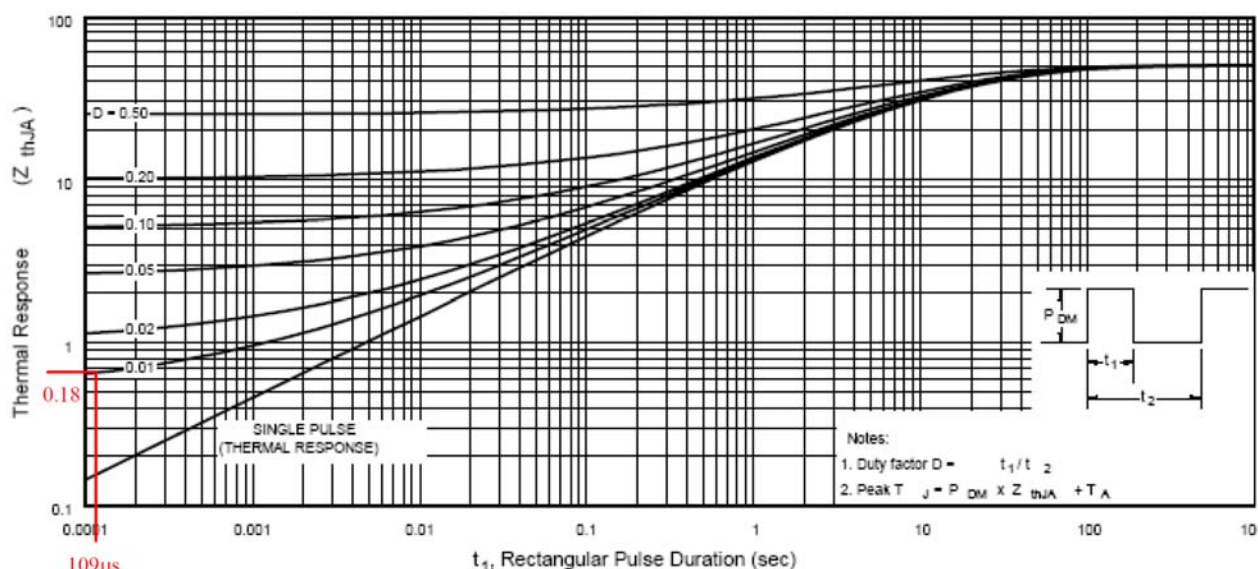


図 25 : IRF7484 過渡熱インピーダンス (ジャンクション・周囲間)

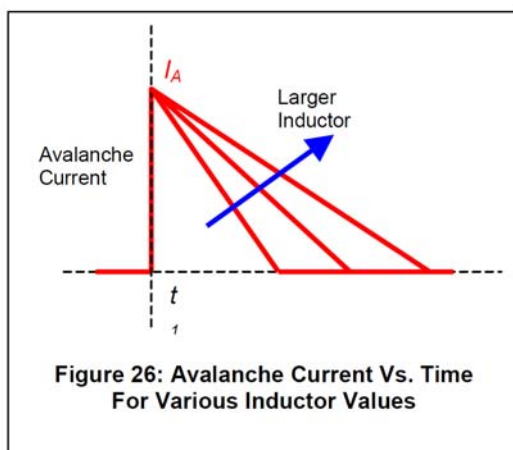


Figure 26: Avalanche Current Vs. Time For Various Inductor Values

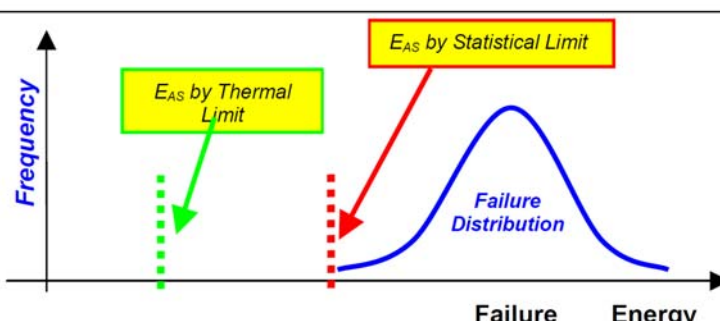


Figure 27: Failure Energy Distribution

図 26 : アバランシェ電流 vs 時間

図 27 : 故障エネルギー分布

購入時の注意点

パワーMOSFET アバランシェ能力について、全回路またはテスト条件の詳細を提供せず、データシート上に 1 つの数値でのみ規定しているメーカーが数多くあります。このような場合、購入者は注意が必要です。購入者は、データシートの表に記載されているアバランシェエネルギーの数値を比較するだけでは不十分です。ここでは、このような落とし穴の例を説明します。

Example 1	Example 2
<p>Pulse:</p> $I_{AS} = 32A$ $L = 0.87mH$ <p>Result:</p> $E_{AS} = \frac{1}{2} L \cdot I_{AS}^2 = 445mJ$ $t_{av} = L \frac{I_{pk}}{V_{(AV)DSS}} \cong 43\mu s$ $Z_{TH} = 0.012^{\circ}C / W$ $\Delta T = 120^{\circ}C$ $T_J = 145^{\circ}C < T_{Jmax}$	<p>Pulse:</p> $I_{AS} = 16A$ $L = 3.48mH$ <p>Result:</p> $E_{AS} = \frac{1}{2} L \cdot I_{AS}^2 = 445mJ$ $t_{av} = L \frac{I_{pk}}{V_{(AV)DSS}} \cong 86\mu s$ $Z_{TH} = 0.02^{\circ}C / W$ $\Delta T = 200^{\circ}C$ $T_J = 225^{\circ}C > T_{Jmax}$

例 1 と例 2 ではどちらも同じエネルギーですが、インダクタ値が異なるため、接合部温度も異なります。一方の接合部温度は T_{JMAX} の範囲内ですが、他方の接合部温度は T_{JMAX} を超えています。

また、「 E_{AS} 」と規定された IR 社のパワーMOSFETでは、一定の接合部温度になるエネルギー値を示すグラフが提供されています。図 22 の例にある上側の曲線を見てください。エネルギーのどの値を、他のメーカーのパワーMOSFET と比較すべきでしょうか。

一般的に、ドレイン電流とのトレードオフとして、アバランシェの許容時間を表す曲線に基づいてアバランシェ能力が規定されてきました。このような曲線は、図 12 に示すような故障データ試験に裏付けされているにすぎません。しかし、接合部温度はまったく考慮せず、統計的アプローチによって決められた制限に基づいています。結果として、規定された許容条件での T_J の温度計算(例 1 と 2 を参照)では、 T_{JMAX} よりも高い状態での信頼性評価試験データなしに T_{JMAX} を超えるかも知れません。繰り返しになりますが、購入者は注意してください。

アバランシェエネルギーはインダクタ値と開始電流に依存するため、エネルギーが同じでも形状の異なる 2 つのパルスの可能性があります。それらのパルスによって 2 つの異なる接合部温度が生じます。この現象を以下の例で説明します。

おわりに

IR 社では、20 年以上に渡って進化し続ける技術を生かして、アバランシェ動作中に耐久性と信頼性の高い動作を保証するために、パワーMOSFETS を設計し、特性化して規定しています。IR 社では、次の 3 つのアバランシェ規定を行っています。

- 熱アプローチでは、 $IDMAX$ と定格 T_{JMAX} のどちらも超えない限り、単一パルスおよび繰り返しパルスのアバランシェ動作が可能です。アバランシェ動作によるエネルギー損失は、その他の電力損失の要因として分析できます。熱アプローチによって規定されたデバイスは、IR により「 E_{AS} 」規定と記載され、また最近では、連続アバランシェ SOA グラフ 9 も記載しています。(例については、図 22 と図 23 を参照)。
- 統計ベースのアバランシェ規定は、サンプルによる故障統計に基づいて設定されます。IR 社で、「 E_{AS} (テスト済み)」というラベルが付けられるこの規定は、製造試験でのスクリーニングリミット値に相当します。統計的アプローチでは、一般的に高いエネルギー値を使用するものの、データシートとは異なる状態でアバランシェ機能を評価するといった実用的な方法を提供するものではありません。回路設計者の条件は通常大きく異なることから、アバランシェ動作をどのように設計するのかについては、統

計的アプローチでは明確なアイデアは得られません。

- IR 社の従来製品には、アバランシェ耐量保証型でない設計もありました。データシート上でアバランシェ耐量保証型でないと明示されているデバイスは、アバランシェ状態が見られる回路では、いかなる動作モードでも使用すべきではありません。ただし、そのような設計のほとんどは、特別な措置によってアバランシェ耐量保証型に変えることができます。詳細は、IR 社の担当者へお問い合わせください。
- パワーMOSFET のユーザーは、さまざまなメーカーが提供するアバランシェ耐量保証の規定の違いを理解することが重要です。「アバランシェ高耐久性」でないデバイスの場合、予期せぬ回路障害や、原因不明の回路障害が起きる可能性があります。メーカーによっては、自社 MOSFET のアバランシェをまったく規定しない場合もあります。あるいは、IR 社が「 E_{AS} 保証付き」デバイスに適用するような詳しい評価や規定と同等の高耐久性動作保証ではなく、単に統計的アプローチによって規定を行うメーカーもあります。つまり、「the devil is in the details (物事は細部に罠がある)」という言葉のとおり、単にデータシート上のアバランシェエネルギー値を比較するだけでは、デバイスの高耐久性の違いを正確に知ることはできません。