

시뮬레이션을 사용해

전력반도체에서 다이-접합 온도 측정하기

전기 엔지니어링에서 사실상의 표준 시뮬레이터인 Spice는 매크로 모델에 열 래퍼를 구현할 수 있다. 보편적인 비-Spice 시뮬레이터는 매크로 모델과 함께 열 래퍼를 구현할 수 있다. 이러한 모든 시뮬레이터는 매크로 모델을 이용할 수 있기 때문에, 이 글은 한 예로써 파워 MOSFET을 접근하고 모델하는 방법에 초점을 맞출 것이다.

글 : 데이비드 디빈스 (David Divins) / 인터내셔널렉티파이어
www.irf.com

오늘날의 전력 소모 제품을 설계할 때 가장 어려운 문제들 가운데 하나는 시스템 열 예산을 관리하는 것이다. 대부분의 전기 장비들은 전력 변환 형태를 갖추고 있기 때문에, 설계의 열 제약을 이해하는 것이 필수적이며, 이것은 수많은 설계 결정을 위한 환경을 형성한다.

설계 엔지니어는 열 문제를 완화시키기 위해 수많은 트레이드오프를 주도한다. 이들 가운데에는 전력 변환 토폴로지, 스위칭 주파수, 반도체 패키징, 반도체 유형, 히트 싱크, 변환 회로의 위치, 회로 보드 소재, 비용의 선택 등이 있다. 문제를 악화시키는 것은 갑작스런 대기 기류(forced-air convection) 또는 고전력 밀도 애플리케이션인 액체 쿨링(liquid cooling)에 관련한 문제들이다. 선택 및 제약 리스트에서 온

도 추정은 설계를 사전에 마무리할 때 다양한 선택의 영향을 결정하기 위해 필수적이다.

대부분의 전력 변환 회로에서 가장 논란이 가열되고 있는 요소들은 다이오드, MOSFET, IGBT 등의 전력반도체이다. 주어진 회로 토폴로지의 경우, 이러한 부품들은 적용된 전압, 부하 전류, 스위칭 주파수, 게이트 구동 회로, 패키징 유형, 실장 등의 기능으로 점점 뜨거워진다. 물론 처음 4개는 열 소스로써 전력을 소모하고 모델화시키며, 나머지 2개는 열 싱크로 모델된다. 그 이유는 시스템에서 열을 제거시킬 수 있기 때문이다.

스위치 모드 회로에서 전력반도체 전력 소비의 우수한 1차 추정값은 $P=DVI$ 이다. 여기서 I 는 전력반도체를 통해 평균

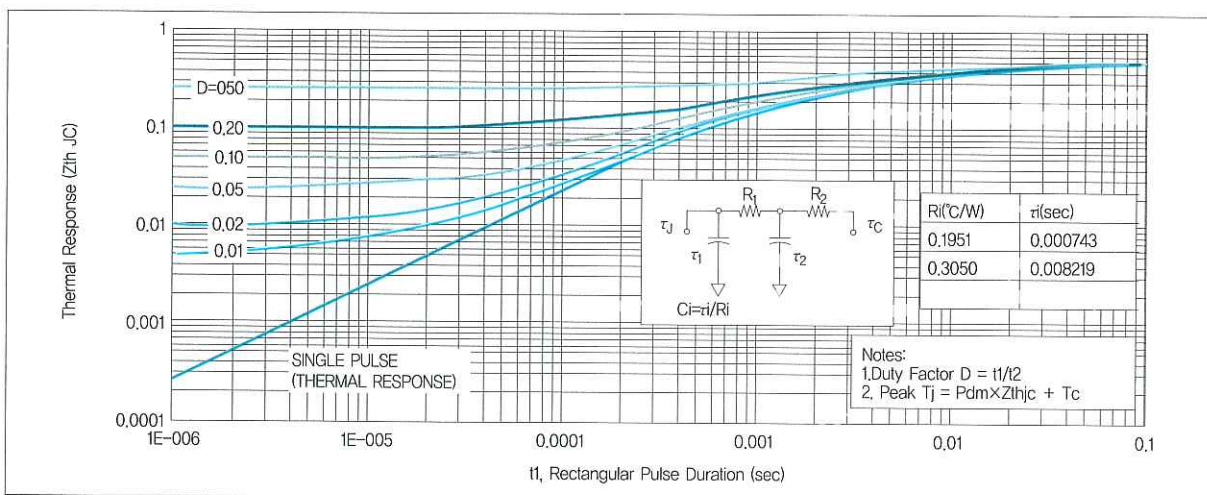


그림 1. 전력반도체의 데이터시트는 열 반응 곡선을 제공하며, 이 자료에서 스위치 모드를 동작시킬 때 케이스 온도 이상의 디바이스 온도 상승을 계산할 수 있다.

전도-사이클 전류이며, V 는 다이아드에 걸쳐 평균 유도-사이클 전압이며, D 는 듀티 사이클이다. 물리적 회로에서 전류는 회로 동작의 함수이다. 전압은 전류, 다이아드 유형, 접합 온도, 반도체 제어 기법의 함수이다. 예를 들어, 다이아드에 대한 순방향 전압은 전류와 온도의 함수이다. 온 스테이트에서 MOSFET에 대한 전압은 $I_D R_{DS(on)}$ 으로 드레인 전류와 채널 저항의 산물이다. 차례로 $R_{DS(on)}$ 은 I_D , 게이트 드라이브 및 온도의 함수이다. 온 스테이트에서 IGBT에 대한 전압 $V = V_{CE(sat)}$ 은 전류, 게이트 드라이브 온도의 함수이다.

반도체의 온도 상승을 결정하는 것은 소비 전력과 열 임피던스를 곱셈하는 것이다. 이 같은 분석을 이용한 한계는 전력 계산을 단순화시켜 주고 과도 상태를 설명하지 않는다. 전력 다이아드의 데이터 시트는 열 반응 곡선을 제공한다. 그러나 이를 통해 한계를 극복할 수 있다(그림 1).

이 곡선은 듀티 사이클 D 를 갖춘 시간 t 동안 진폭 P 의 직사각형 전력 펄스를 가정하자. 펄스 기간과 상응한 수평 축을 따라 포인트에 회로의 듀티 사이클에 적절한 곡선을 따라가 보자. 수직 축에서 이에 상응한 열 반응을 관측하고 케이스에서 접합에 이르는 온도 상승에 도착할 수 있는 소비 전력과 값을 곱셈해 보자.

열 반응 곡선은 케이스-투-접합 온도 상승을 다루기만 한다. 이 곡선들은 이 케이스의 실장 기법들을 설명할 수 없으며, 이것은 완벽한 열-스택 온도가 나타나기 때문에 대기 이상으로 상승하는 원인이 된다(그림 2).

이 문제를 하나씩 접근하는 대신, 각각의 문제를 해결할 수 있는 서로 다른 툴과 데이터 소스를 사용하는 회로 시뮬레이터는 총 열 반응을 계산할 수 있다. 시뮬레이터를 통해 여러분은 회로 파라미터 성능에서 열 성능의 효과를 관찰할 수 있으며, 이것은 펜과 종이나 스프레드시트 분석에서 추론하는 것이 어렵다.

회로 시뮬레이션은 부품 모델과 네트워크 분석을 사용하며, 이것은 회로의 각 다이아드에 대한 동작 조건을 근접하게 어렵잡는다. 이 시뮬레이터는 게이트 드라이브, 스위칭 변환, 다이아드 역-복구를 포함해 회로 및 다이아드의 전체 동작 범위를 고려하는 전력 다이아드의 소비 전력을 자동으

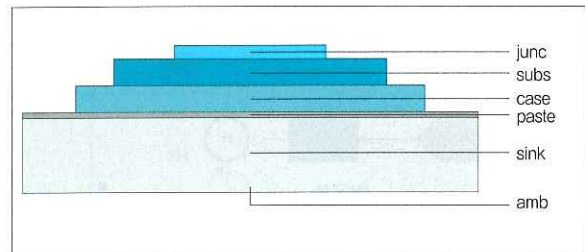


그림 2. 전력반도체의 열 스택은 접합, 기판, 케이스, 열 페이스 혹은 기타 열 인터페이스 소재, 히트 싱크, 대기를 포함한다.

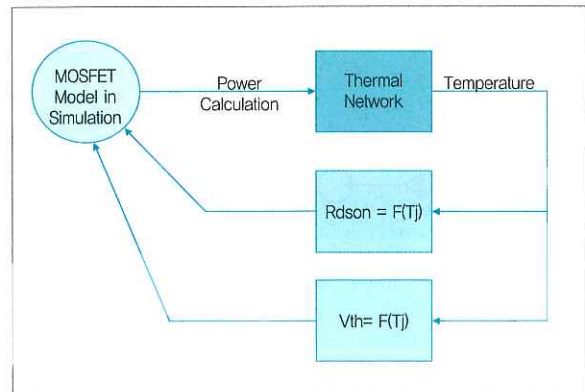


그림 3. Quasi-dynamic thermal wrapper 모델은 온도에 의존하는 전력 다이아드의 기생을 설명한다.

로 계산한다. 그러나 전통적인 회로 시뮬레이터는 정적 열 모델에 기반 해 전력을 계산한다. 즉 전통적인 회로 시뮬레이터는 온도와 관련된 다이아드 동작을 수정한다. 이것은 저 전력 IC 시뮬레이션에 적합하다. 그 이유는 이러한 회로에서 다이아드 자체가 열을 방출하지 않는다고 보기 때문이다. 그러나 전력반도체는 스스로 열을 발생시키고, 정확한 시뮬레이션은 다이아드 동작의 온도 의존성을 설명해야 한다. 퀴시-다이내믹 열 래퍼(Quasi-dynamic thermal wrapper) 모델을 정적 25°C 다이아드 모델에 추가하는 것은 이 한계를 극복시킨다(그림 3).

전기 엔지니어링에서 사실상의 표준 시뮬레이터인 Spice는 매크로 모델에 열 래퍼를 구현할 수 있다. 보편적인 비-Spice 시뮬레이터는 매크로 모델과 함께 열 래퍼를 구현할 수 있다. 대안적으로 이 시뮬레이터들은 안소프트(Ansoft)의 Simplorer를 위한 VHDL-AMS 및 시놉시스(Specter) 시

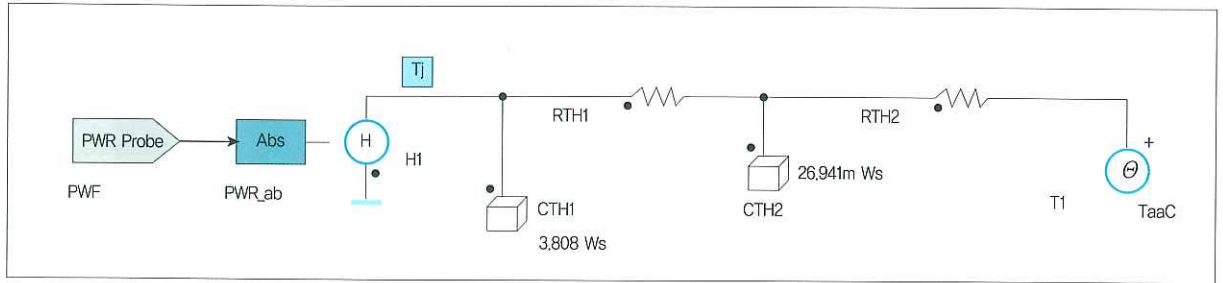


그림 4. 동시 발생의 전력 시뮬레이터 계산은 열 네트워크에 대한 전류 소스로 나타난다.

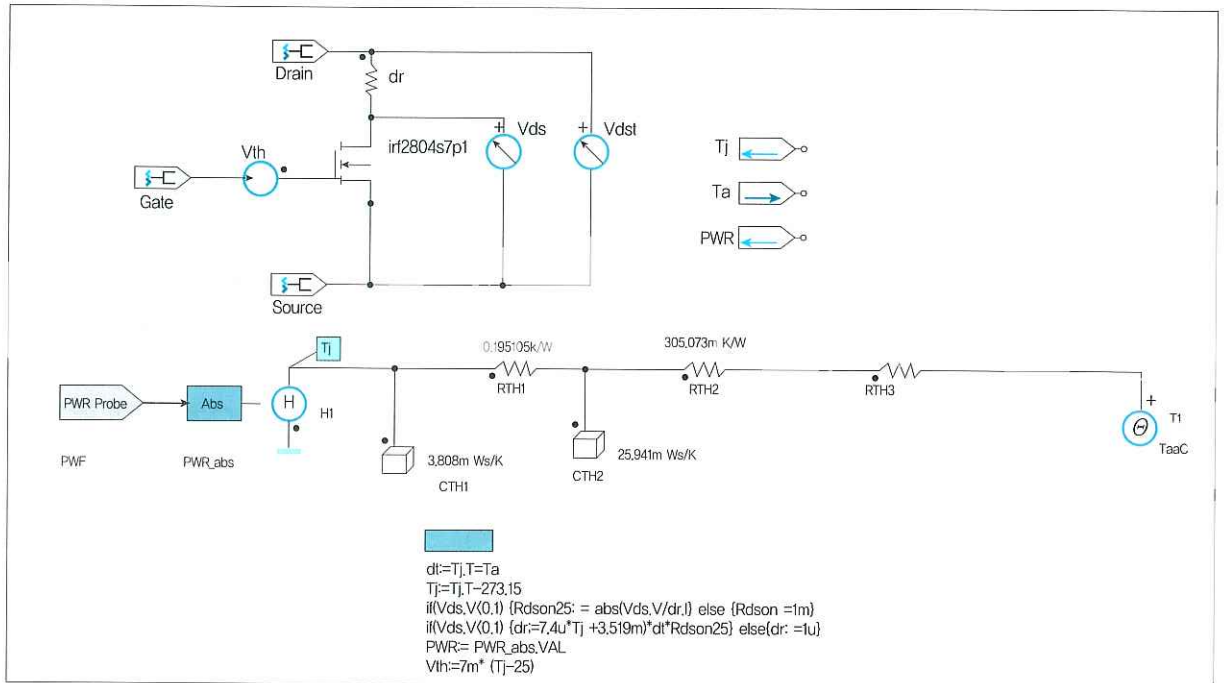


그림 5. 통합형 쿼시-다이내믹 열 래퍼 시뮬레이션 모델은 고정 온도 시뮬레이션과 수동식의 열 분석이 제공할 수 없는 통찰력을 제시한다.

물레이터를 위한 베리로그(Verilog)와 같은 하드웨어 기술 언어로 열 래퍼를 구현할 수 있다. 이러한 모든 시뮬레이터는 매크로 모델을 이용할 수 있기 때문에, 이 글은 한 예로써 파워 MOSFET을 접근하고 모델하는 방법에 초점을 맞출 것이다.

우리의 사례에서 열 래퍼는 전압 V_{TH} 과 완전히 향상된 채널 저항 $R_{DS(on)}$ 인 2가지의 온도 종속적인 MOSFET 파라미터를 구현해야 한다. V_{TH} 의 온도 계수는 약 $-7 \text{ mV/}^{\circ}\text{C}$ 이다. $R_{DS(on)}$ 의 온도 의존도는 2차 방정식과 합리적으로 모델된다. 수학적인 관계식 구현은 쉽다. 이러한 함수를 이끄는 동작 온도를 도출하는 것이 어려운 문제이다.

열 시스템은 그림 1에서 보듯 단일-펄스 곡선을 닮은 스텝 반응과 R_s 및 C_s 로 구성된 래더 네트워크(ladder network)로 모델된다. 대부분의 새로운 MOSFET 데이터시트는 그림 1에서 보는 것처럼 래더 네트워크를 포함한다. 더욱 오래된 데이터시트는 곡선만 제공한다. 이 래더 모델에서, 전력은 전류와 유사하며 온도는 전압과 유사하다. 열-래퍼 모델을 획득할 수 있는 첫 번째 아이템은 온도 함수 $R_{DS(on)}(T_j)$ 로써 채널 저항이다. 이러한 모든 MOSFET 데이터시트는 특징적인 곡선의 형태로 제공된다. 간단한 2차식의 곡선-피팅 루틴은 모델이 필요한 형식에서 3개의 계수를 제공할 수 있다.

$$R_{DS(on)}(T_J) = R_{DS(on)}(25^\circ\text{C})(aT_J^2 + bT_J + c)$$

시뮬레이터는 디바이스의 스파이스 모델에서 $R_{DS(on)}(25^\circ\text{C})$ 의 값을 연산한다. 온도 관점에서 채널 저항의 파생을 채택하는 것은 $R_{DS(on)}$ 에 대한 셀프-히트 효과를 나타낸다.


$dR_{DS(on)}(T_J) + R_{DS(on)}(25^\circ\text{C})(2aT_J + b)dT_J$, MOSFET의 드레인과 직렬로 레지스터 $dR_{DS(on)}$ 에 추가한다.

다음 단계는 MOSFET의 동시에 발생하는 전력에서 T_J 를 계산한다. 게이트-인터커넥트 저항 R_G 에서 스위칭 손실을 간과하면, $p = I_D V_{DS}$ 로 간단해진다. 이 전력 조건은 열 래더 네트워크로 소스됨으로써 제공된다(그림 4). 이 그림에서 절대값 블록이 필수적이라는 것을 기억하자. 그 이유는 소비 전력이 전압이나 전류의 신호에 상관없이 시스템에 열을 부가하기 때문이다. 마지막으로 명목 25°C 임계값과 비교되는 V_{TH} 의 변경은 간단하다:

$$dV_{TH}(T_J) = -7 \frac{\text{mV}}{^\circ\text{C}} (T_J - 25^\circ\text{C})$$

이 조건은 MOSFET의 게이트 터미널과 직렬로 유동 전압 소스로 나타난다.

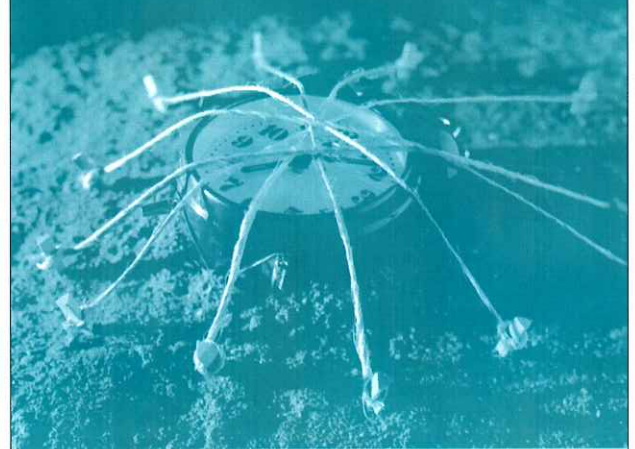
진행 중인 특성화된 등식을 이용하기 때문에 모델을 생성하는 것은 간단하다. 제조업체로부터 MOSFET의 데이터시트, Spice 모델, 열 네트워크를 얻어보자. 더욱 새로운 MOSFET 데이터시트는 열 네트워크를 포함한다. $R_{DS(on)}$ 의 온도 계수를 기술하는 2차식 계수를 얻거나 계산해 보자. 마지막으로 $dR_{DS(on)}(T_J)$ 의 등식, 동시에 발생하는 전력의 절대값, $dV_{TH}(T_J)$ 를 포함해 매크로 모델을 구현해보자(그림 5).

그림 5에서 그 외의 방식들은 시뮬레이션 기간 동안 MOSFET 상태의 원인이 된다. V_{DS} 는 100mV보다 이상일 경우라면, 1-microhm 저항은 채널에 부가된다. 모델은 V_{DS} 가 100mV 미만이고 온도에 의존적인 $dR_{DS(on)}$ 을 추가한다면 MOSFET이 완전히 켜졌다고 추정한다. 이 간단한 모델에서, T_a 는 케이스 온도이다. 그러나 히트 싱크의 성능 및 시스템에 대한 영향력을 포함하기 위해 열 네트워크를 확장하는 것은 쉽다. 

Saving Your Time

전자부품 웹진은 제작비용, 및 유통비용, 판매가격이 상대적으로 인쇄책자보다 저렴하며 수정 및 재가공이 가능합니다. 또한 멀티미디어 기능이 있어 표현이 다양하고 광고효과가 뛰어난 장점을 지니고 있습니다.

전자부품을 www.EPNC.co.kr에서 이용하시려면 Adobe Acrobat eBook Reader를 설치해야 합니다. (eBook Service 참조)



» 인터넷에서 읽는 전자부품
e-Magazine

02-2026-5700
www.epnc.co.kr