CoolSiC™ 1200 V SiC MOSFET アプリケーションノート

About this document

Scope and purpose

ワイドバンド ギャップの炭化ケイ素 (SiC) 半導体の利点は、絶縁破壊電界強度、熱伝導率、電子飽和速度、固有キャリア濃度がシリコン (Si) よりも優れていることに起因します。こうした SiC 材料の利点に基づき、SiC MOSFET は、ソーラー インバーターや電気自動車 (EV) のオフボード充電器などの高出力アプリケーション用の魅力的なスイッチング トランジスタになりつつあります。このアプリケーションノートでは、CoolSiC™トレンチ MOSFET を紹介し、この SiC MOSFET の製品、特性、ゲート酸化膜の信頼性、アプリケーション設計について説明します。また、CoolSiC™ MOSFET の一般的な特徴とアプリケーションについて説明しており、この新しいトランジスタを使用した効果的なパワー システム設計を支援します。

Intended audience

本アプリケーションノートは、CoolSiC™ 1200V SiC MOSFET の導入を検討されている方を対象としています。

Table of contents

About this document **1**
Table of contents **1**
1 インフィニオン 1200 V SiC Trench CoolSiC™ MOSFET **3**
2 CoolSiC™ MOSFET の特徴 **4**
2.1 静的特性化 4
2.1.1 ブロッキング機能 4
2.1.2 出力特性 4
2.1.3 オン抵抗 $R_{DS(on)}$ vs. ジャンクション温度 T_j 5
2.1.4 しきい値電圧 5
2.1.5 伝達特性と小信号のキャパシタンス 6
2.1.6 第 3 象限の動作モード 7
2.2 ダイナミック キャラクタリゼーション 8
2.2.1 スイッチング特性 8
2.2.2 ボディ ダイオードの逆回復特性 10
2.2.3 ショート サーキット (SC) 機能 11
2.2.4 ゲート電荷 11
3 ドライバー設計ガイドライン **13**
3.1 ゲートドライブの設計上の注意点 13
3.2 ゲート駆動回路と PCB レイアウト 14
4 CoolSiC™ MOSFET の優位性 **17**
4.1 1200 V Si IGBT とのスイッチング損失の比較 17
4.2 1200 V Si IGBT との導通損失の比較 17

Table of contents

4.3 ボディ ダイオードの整流の比較 18
4.4 CoolSiC™ MOSFET と代替 SiC スイッチの比較 19
4.5 CoolSiC™ MOSFET のゲート酸化膜の信頼性 19
5 CoolSiC™ MOSFET パワー モジュールの基礎知識 21
5.1.1 寄生 インダクタンス 21
6 結論 23
7 用語集 24
8 リファレンス 26
改訂履歴 27

1 インフィニオン 1200 V SiC Trench CoolSiC™ MOSFET

炭化ケイ素 (SiC) は、ケイ素 (Si) と炭素 (C) からなる化合物半導体材料です。現在、パワー デバイスには、特に垂直 C 軸方向のキャリア移動度が高い 4H-SiC が好んで用いられています。

Table 1 は、Si と SiC の物理的特性の違いをまとめたものです[1]。経験則から言うと、SiC は絶縁破壊電界強度が 10 倍であるため、パワー デバイスの高いブロッキング電圧を支えるエピタキシャル層を薄くすることができます。たとえば、4500 V のパワー デバイスにおいて、シリコンでは 500 µm 近くになるのに対し、SiC で必要なのは 40 µm～50 µm のドリフト層のみです。ドリフト層が薄く、高濃度にドープされていることで、ドリフト抵抗が大幅に減少し、高いブロッキング電圧を維持しながら、低順方向電圧と低伝導損失を実現しています。また、SiC の熱伝導率は 3.7 W/cm/K で、効率的な熱管理が可能です。さらに、SiC は高い絶縁破壊電界強度を持つため、特に MOSFET やショットキー ダイオードなどの高電圧ユニポーラ デバイスに使用することができ、低スイッチング損失を実現します。

高出力、高電圧化が進む今日のパワー トランジスタでは、通常の Si ベースの MOSFET をユニポーラ デバイスとして使用した場合、オン時の損失が増大するために不利になります。そのため、約 1000 V を超える電圧では、バイポーラ デバイスの Si IGBT が好まれていました。さらに、バイポーラ デバイスとしての Si IGBT は、高電圧の Si MOSFET よりもオン状態の損失が小さいものの、注入された正孔のダイナミクスが制限されているため高速で動作できず、テール電流などでスイッチング損失が大きくなるという大きな欠点があります。一方、SiC では絶縁破壊が起きる臨界電界が高いため、同じ絶縁破壊電圧であれば、シリコンベースの部品に比べてドリフト領域の抵抗値を大幅に低減することができます。さらに、SiC の MOSFET は、ユニポーラ デバイスであるため、Si の IGBT よりも高速なスイッチングが可能であり、スイッチング動作の制御性も高いという利点があります。このように、SiC MOSFET は非常に魅力的なデバイスです。

インフィニオンは、CoolSiC™ MOSFET という商標名で、トレンチ技術を用いた真の「ノーマリー オフ」SiC MOSFET を開発しました。以下の章では、この CoolSiC™ MOSFET について、その基本的な性能、利点、およびアプリケーション設計ガイドラインを紹介します。

Table 1 基本的な半導体材料の物理的特性の比較[1]

物理的性質	4H-SiC	Si
バンド ギャップ [eV]	3.23	1.124
絶縁破壊電界強度 [MV/cm]	2.5	0.25
熱伝導率 [W/cm/K]	3.7	1.5
理想的な電子移動度 [cm2/Vs]	1000	1420
電子飽和速度 [cm/s]	$2x10^7$	$1.05x10^7$

2 CoolSiC™ MOSFET の特徴

この章では、CoolSiC™ MOSFET の静的および動的特性の結果を紹介します。この章で使用されているデータは、ディスクリートの 1200 V 45 mΩ デバイスを使用して取得したもので、型番 IMW120R045M1 (TO-247 3pin) および IMZ120R045M1 (TO-247 4pin) に相当します。一般的な動作は、CoolSiC™ MOSFET 技術を使用した他のパッケージやチップに適用することができます。CoolSiC™ MOSFET 製品は Figure 1 のようなベアチップ、ディスクリート、モジュールの形態で提供されており、現在リリースされているパワーモジュールでは、45 mΩ のチップも使用されていますが、そのほとんどは並列接続されています。



Figure 1 1200 V の CoolSiC™ MOSFET を使ったソリューション

2.1 静的特性化

静的特性には、ブロッキング特性、出力特性、$R_{DS\,(on)}$ vs. T_j、しきい値電圧 $V_{GS(th)}$、伝達特性、接合部容量、ボディ ダイオードの I-V 特性などがあります。

2.1.1 ブロッキング機能

CoolSiC™ MOSFET のリーク電流 I_{DSS} は、ゲート端子とソース端子を短絡させて (V_{GS}=0V)、デバイスをオフにした状態で、1200 V のブロッキング電圧における温度上昇とともに測定されます。1200 V のブロッキング電圧では、デバイスのリーク電流 I_{DSS} は、通常 25°Cで 2 µA、175°Cで 4 µA です。

2.1.2 出力特性

各 MOSFET の I-V カーブ (出力特性) は、それぞれ 25°Cと 175°Cの異なるジャンクション温度で、パルスモードで測定したものです。Figure 2 (左) は、ゲートソース間電圧 V_{GS} を変えたときのドレイン電流を、ドレイン-ソース間電圧 V_{DS} の関数として表したものです。黒の実線は 25°Cにおける典型的な結果であり、赤の破線は最大接合温度 175°Cにおける結果です。このデバイスは、Si IGBT で一般的な+15 V のオン状態のゲート電圧で設計されています。このデバイスの典型的なオン抵抗は、V_{GS} =+15 V、定格電流 I_{DS} =20 A で決定され、T_j =25°C で $R_{DS\,(on)}$=45 mΩ となります。

SiC MOSFET は電圧制御デバイスであるため、ゲートソース間の電圧が上昇すると段階的にオンになります。ゲート電圧がスレッショルド レベルより高いほど、特定のドレイン電圧でのドレイン電流は大きくなります。Figure 2 の曲線は、ゲートソース間電圧が 13 V 以上であれば、ドレイン電流が約 30 A になるまでほぼ直線的になります。ドレイン電流が大きい場合やゲートソース電圧が低い場合には、V_{DS} の増加に伴って電流の傾きが着実に低下する顕著な曲線が見られます。これは、深い p+ウエルによって形成された接合型電界効果トランジスタ (JFET) が内蔵されていることに起因します。p+ウエルはソースにつながっているため、JFET の接合チャネルはドレイン ソース間の電圧降下によって制御さます。そのため、V_{DS} の増加に伴い、JFET のチャネルは狭くなります。この特徴は、非常に高いドレイン電圧 V_{DS} に対して飽和電流を制限することで、短絡耐量を向上させています。

また、I-V 特性の温度挙動も温度に依存します。ゲート電圧が 13 V を超えると、温度とともにドレイン電流が減少し、複数のデバイスを並列接続する際の性能が向上します。ゲート電圧が 13 V 以下になると、ドレイン電流は温度とともに増加します。オン状態で V_{GS} が+13 V 以下になることは推奨されませ

ん。一般的には、ゲートソース間電圧を 15 V よりも高くすることで、デバイスを駆動することができ、15 V よりも高いゲートソース間電圧で駆動することで、オン状態の動作をさらに改善します。しかし、ゲート酸化物のストレスが高くなるため、ゲート酸化物の寿命が短くなり、デバイスの経年劣化が促進されてしまいます。インフィニオンは、CoolSiC™ MOSFET のオンステート動作について、V_{GS} =+15 V を推奨しています。このオン状態の動作電圧では、長期信頼性と低順方向電圧 V_{DS} のトレードオフがうまくバランスしています。特定範囲を超える動作条件下での FIT レートへの影響については、インフィニオンに確認してください。

2.1.3 オン抵抗 $R_{DS\,(on)}$ vs. ジャンクション温度 T_j

オン抵抗 $R_{DS\,(on)}$は、ドレイン-ソース間電流 I_{DS} をパラメーターとして、ジャンクション温度 T_j の関数として下の Figure 2 (右) に示されています。20A、25°Cの場合、V_{GS} =+15V で $R_{DS\,(on)}$の典型的な値は 45mΩ です。

CoolSiC™ MOSFET の $R_{DS\,(on)}$は、主に以下の要因によって決定されます。MOSFET のチャネル、固有の JFET、デバイス内のドリフト領域であり、これらはすべて温度に依存します。MOSFET のチャネルは界面状態の挙動により負の温度特性を持ち、ドリフト領域と固有の JFET は正の温度特性を持ちます。界面欠陥の密度が低い、好ましい結晶面に沿った有利なチャネル配向のため、CoolSiC™ MOSFET の総 $R_{DS\,(on)}$は、MOSFET のチャネル抵抗に支配されないため、総 $R_{DS\,(on)}$は全温度範囲で正の温度係数を示します。この挙動は、並列デバイスの電流分布のバランスをとるのに有益です。

さらに、高温になると $R_{DS\,(on)}$を大きくして最高の飽和電流を制限することで、デバイスの短絡耐久性は向上します。

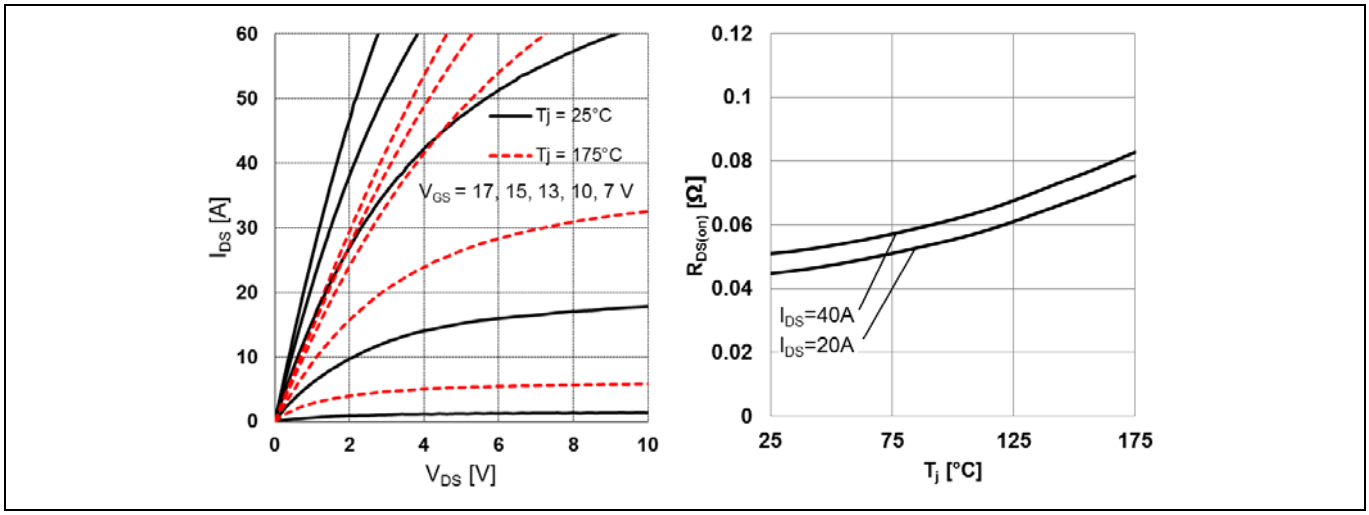


Figure 2 (左) 典型的な出力特性、V_{GS} をパラメーターとする、T_j =25°C および T_j =175°C(右) 典型的なオン抵抗対ジャンクション温度、I_{DS} をパラメーターとする (V_{GS} =15V)

2.1.4 しきい値電圧

しきい値電圧 $V_{GS\,(th)}$は、特定のドレイン ソース間電流において、デバイスのチャネルに電流が流れ始めるために必要なゲートソース間電圧です。Figure 3 の左側は、I_{DS} =10mA のときのしきい値電圧と温度の関係を示しています。このしきい値電圧 $V_{GS\,(th)}$は、まず前提条件として V_{GS} =+20 V で 1 ms のパルスゲート電圧を 1 回印加して測定し[10]、その後、I_{DS} =10 mA の電流を強制的に流して V_{GS} = V_{DS} でしきい値電圧 $V_{GS\,(th)}$を読み出したものです。その結果、しきい値電圧 $V_{GS\,(th)}$は、25°C、I_{DS} =10 mA で 4.5 V となり、寄生ターンオンに対する耐ノイズ性が高く、使いやすいデバイスとわかります。

一般的に SiC の MOSFET は、ドレイン電圧が高くなるとしきい値電圧が低下するショート チャネル効果があります。この効果は DIBL (Drain-induced Barrier Lowering) と呼ばれ、低電圧の Si パワーMOSFET です

でに知られています。CoolSiC™ MOSFET では、ブロッキング V_{DS} 電圧が上昇すると、$V_{GS\,(th)}$が低下することが下図に示されています。ドレイン電流 $_{IDS}$=10 mA での Figure 3 の右側の図。DC 電圧が通常の最大動作電圧である 1000 V の場合、CoolSiC™ MOSFET の $V_{GS\,(th)}$は、最大ジャンクション温度 175°C で通常 2 V を超えています。

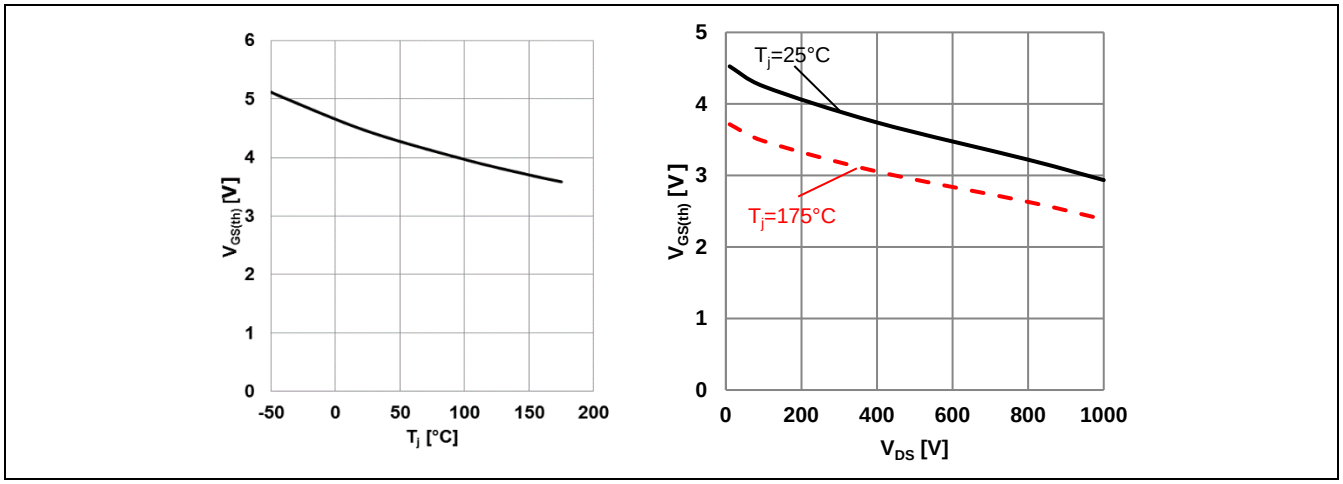


Figure 3　(左) ジャンクション温度に対する代表的なゲートソース間のしきい値電圧 (I_{DS}=10 mA、V_{GS} = V_{DS});(右) ドレイン-ソース間の電圧に対する代表的なゲートソース間のしきい値電圧 (I_{DS}=10 mA)

2.1.5　伝達特性と小信号のキャパシタンス

CoolSiC™ MOSFET の伝達特性は、ドレイン-ソース間電圧 (V_{DS} =20 V) を固定した状態で、ゲートソース間電圧を 0 V から $V_{GS\,max}$ まで上昇させたときのドレイン電流を測定して得られたもので、Figure 4 の左側に示されています。この伝達曲線の傾きは、MOSFET のトランス コンダクタンス gfs と呼ばれています。これは、V_{GS} =15 V に交点があることを示しています。ゲートソース間電圧の増加に伴い、温度依存性は減少し、15 V 以上では、温度とともに電流が減少するため、短絡時の飽和電流を抑制するのに有効です。

CoolSiC™ MOSFET の低信号用静電容量は、Figure 4 の右側に示されているように、室温でドレイン-ソース間電圧を 1000 V まで上昇させた状態で測定されます。このデバイスの設計は、ゲートソース間のキャパシタ Cgs に対するミラー キャパシタ C_{rss} の比率が非常に小さくなるように最適化されています。これは、ブリッジトポロジーやミラー キャパシタの寄生によるターンオンの問題を避けるためです。ここで、キャパシタ C_{iss} は C_{gs}+C_{gd} の入力容量、出力キャパシタ C_{oss} は C_{gd}+C_{ds} に相当し、C_{rss} は帰還容量と呼ばれるミラー キャパシタです。

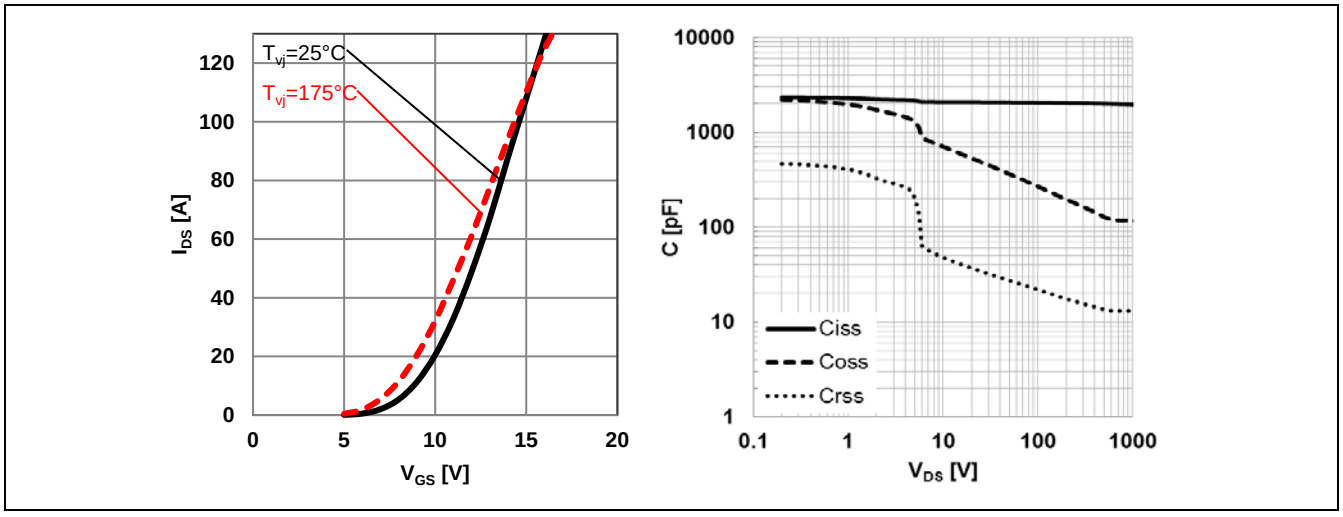


Figure 4 **(左) 代表的な伝達特性 (V_{DS} =20 V)、(右) ドレインソース間電圧に対する代表的な静電容量特性**

2.1.6 第 3 象限の動作モード

他の MOSFET と同様に、CoolSiC™ MOSFET は、p-n 接合の動作を持つ固有のボディ ダイオードも集積しています。Figure 5 に示すように、固有のバイポーラ ボディ ダイオードは、ゲート電圧が 0 V から-5 V の間であれば、シリコン部品に比べて比較的高い順方向電圧 $_{VSD}$ (20 A で約 4.1 V) を有しています。これは、炭化ケイ素材料のワイドバンド ギャップ特性によるものです。また、順方向電圧 V_{SD} は、標準的な Si p-n 接合ダイオードと同様に負の温度係数を持っています。そのため、ボディ ダイオードで長時間電流を流すのは効果的ではありません。幸いなことに、SiC の MOSFET は IGBT と異なり、ゲートに正のバイアスをかければ、ソースからドレインへチャネルを介して逆電流を流すことができます。この動作モードは同期整流 (または第 3 象限動作) と呼ばれ、ゲートに通常+15 V の正電圧をかけることで実現します。Figure 5 に示すように、伝導損失を抑えるためには、この同期整流モードを強く推奨します。また、同期整流を適用すると、$R_{DS\,on}$ の温度係数が正になるため、電流の分配が可能になるという利点もあります。

しかし、ブリッジ トポロジーなどでハイサイドとローサイドの両方の MOSFET がオフになるデッドタイム動作時には、ボディ ダイオードによるオン状態の導通損失を抑えるために、ボディ ダイオードを動作させる必要があります。そのため、デッドタイム期間をできるだけ短く設計する必要があります (同期整流モード)。デッドタイム期間、トポロジーや設計回路によって異なり、たとえば、ハード スイッチングかソフト スイッチングか、プリント基板のレイアウト、ゲートドライブ IC の選択などがあります。時間間隔は、100 ナノ秒から数百ナノ秒まで可能です。

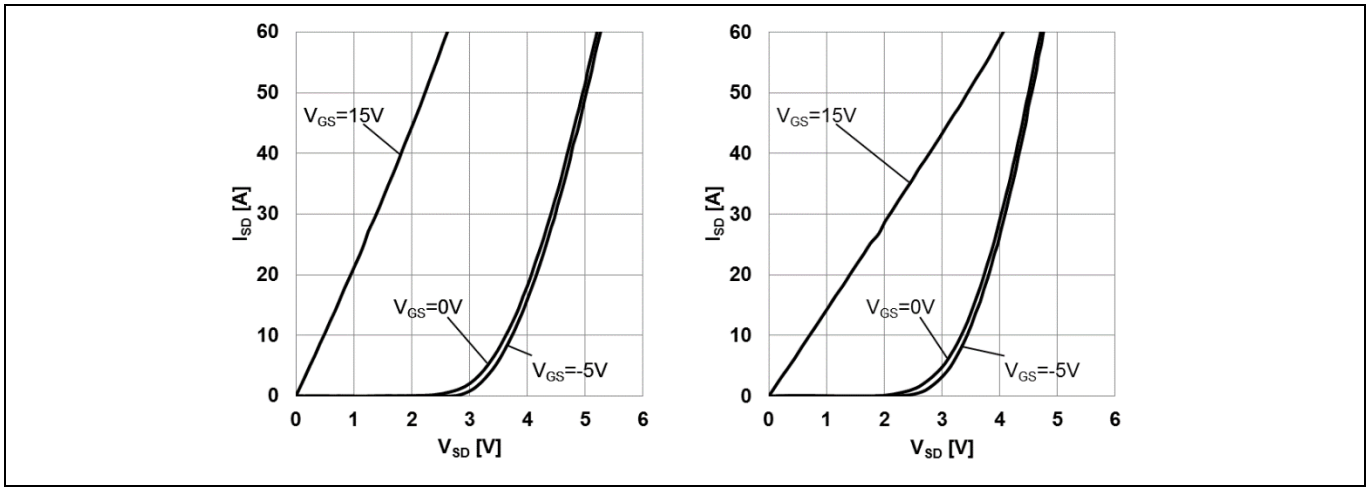


Figure 5　異なるゲート電圧と温度における電圧の関数としての逆電流 I_{SD} T_j=25℃ (左)、T_j=175℃ (右)

2.2　ダイナミック キャラクタリゼーション

ダイナミック特性としては、スイッチング特性、ボディ ダイオードの逆回復電荷、短絡電荷、ゲート電荷などが挙げられます。

2.2.1　スイッチング特性

Figure 6 に示すように、クランプ式ダブルパルス試験回路を用いて、TO-247 3pin と TO-247 4pin の両方について、175°Cにおけるスイッチング損失を測定します。ハイサイド フリーホイール ダイオードには、20 A 1200 V G5 SiC ショットキー ダイオード (品番：IDH20G120C5) を使用します。外部ゲート抵抗 R_G は 2Ω、V_{GS} はターンオン時に+15 V、ターンオフ時に-5 V となっています。TO-247 3 ピン、TO-247 4 ピンともに、Si 製のものに比べてスイッチング損失が大幅に減少しています。また、TO-247 4 ピンはゲート ソース端子と電源端子を分離できるため (ケルビン接続)、ドレイン電流 40 A で Eon を 40%低減、Eoff を 10%程度低減することが可能です。スイッチする電流が大きいほど、TO-247 の 4 ピン パッケージのメリットは大きくなります。

ハード スイッチング トポロジーでは、スイッチング損失やリンギングを低減するために、TO-247 の 4 ピン パッケージを使用することを推奨します。

CoolSiC™ MOSFET の特徴

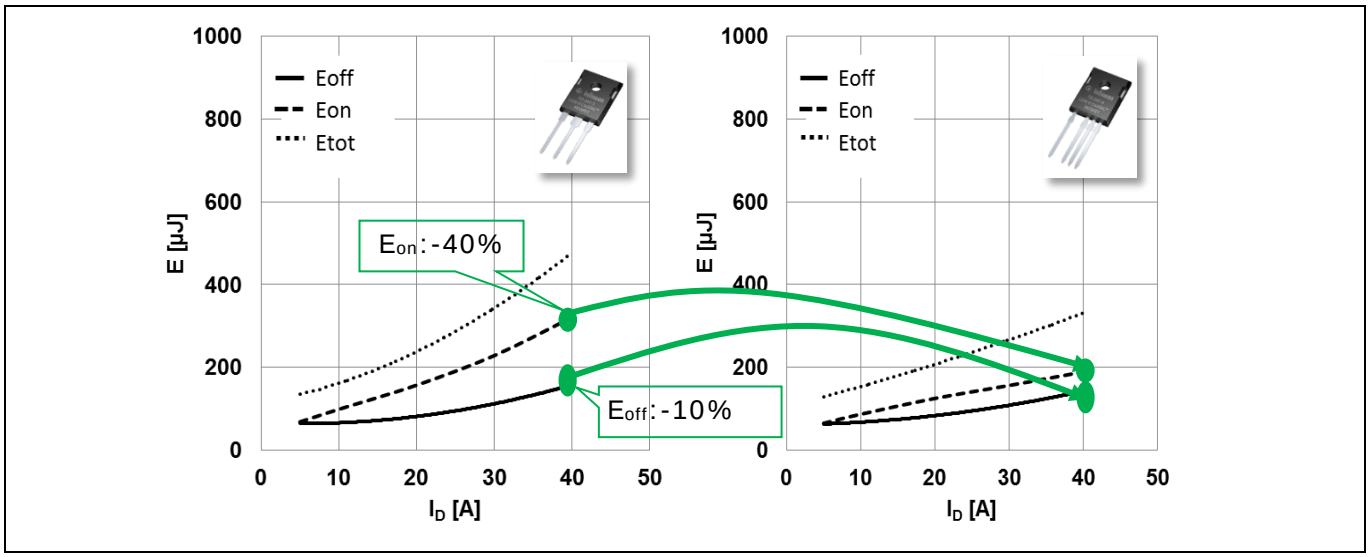


Figure 6　典型的なスイッチング エネルギー損失のドレイン ソース電流依存性 (T_j =175°C); IMW120R045M1 (TO-247 3 ピン、左) と IMZ120R045M1 (TO-247 4 ピン、右)

Figure 7 は、TO-247 3 ピン CoolSiC™ MOSFET IMW120R045M1 の DC800 V、175°Cにおける典型的なターンオン/ターンオフ波形を示しています。このテストは、自身のボディ ダイオードをフリー ホイール ダイオードとして使用したダブル パルス テストです。これは、本 SiC MOSFET が、ドレイン ソース間のスルーレート dv/dt および di/dt を調整することで、スパイクやリンギングの緩和を実現していることを示しています。これは、CoolSiC™ MOSFET が、ゲート抵抗値によってスイッチング過渡応答をうまく制御できることを示しています。外部ゲート抵抗を 4Ω から 15Ω まで変化させると、ドレイン ソース間のスルーレート dv/dt は減少しますが、スイッチング損失が増加するというデメリットがあります。外付けゲート抵抗を 4Ω から 15Ω に変化させた場合、ドレイン ソースのリンギング電圧を抑制することができ、ターンオン/ターンオフ過渡時のゲートソース間電圧 V_{GS} のリンギングをさらに低減することができます。

Figure 8 に示すように、外付けのゲート抵抗 R_G を変更することで、スルーレート dv/dt とスイッチング損失を完全に制御することができます。これは、このデバイスがスルーレート dv/dt とスイッチング損失をトレードオフする R_G による明確な制御性を持っていることを証明しています。R_G を高くすると EMI の問題が少なくなり、低くするとスイッチング損失が小さくなります。また、ゲートソース間の静電容量 C_{gs} に対するミラー静電容量 C_{rss} の比率が良好なため、ゲート抵抗を変えても、ゲートソース間の V_{GS} 波形はスムーズに推移しています。

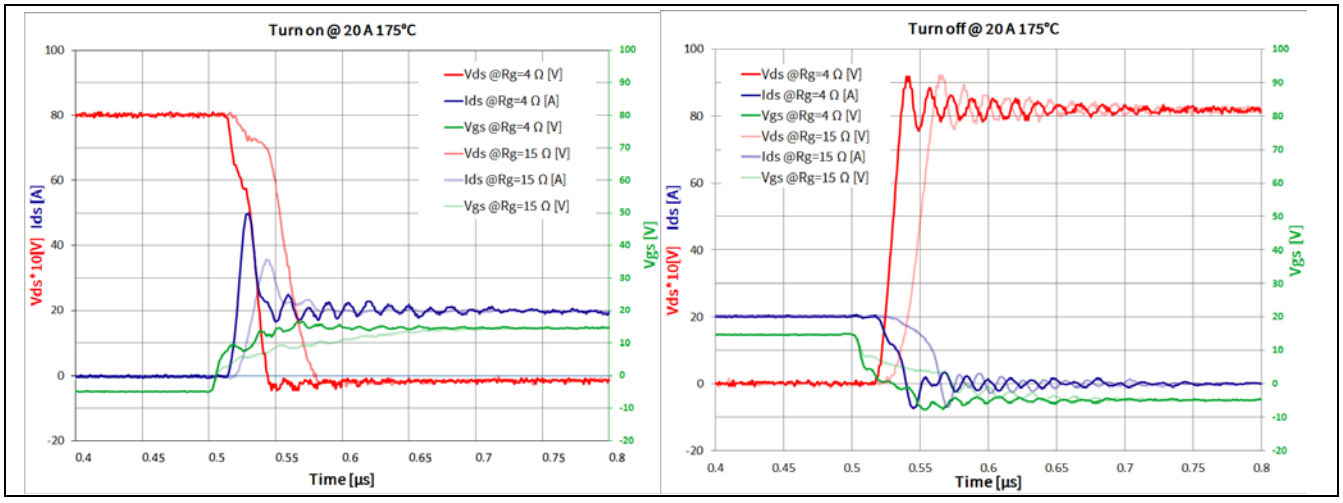


Figure 7　IMW120R045M1 (TO-247 3 ピン) の典型的なスイッチングのオン/オフ波形

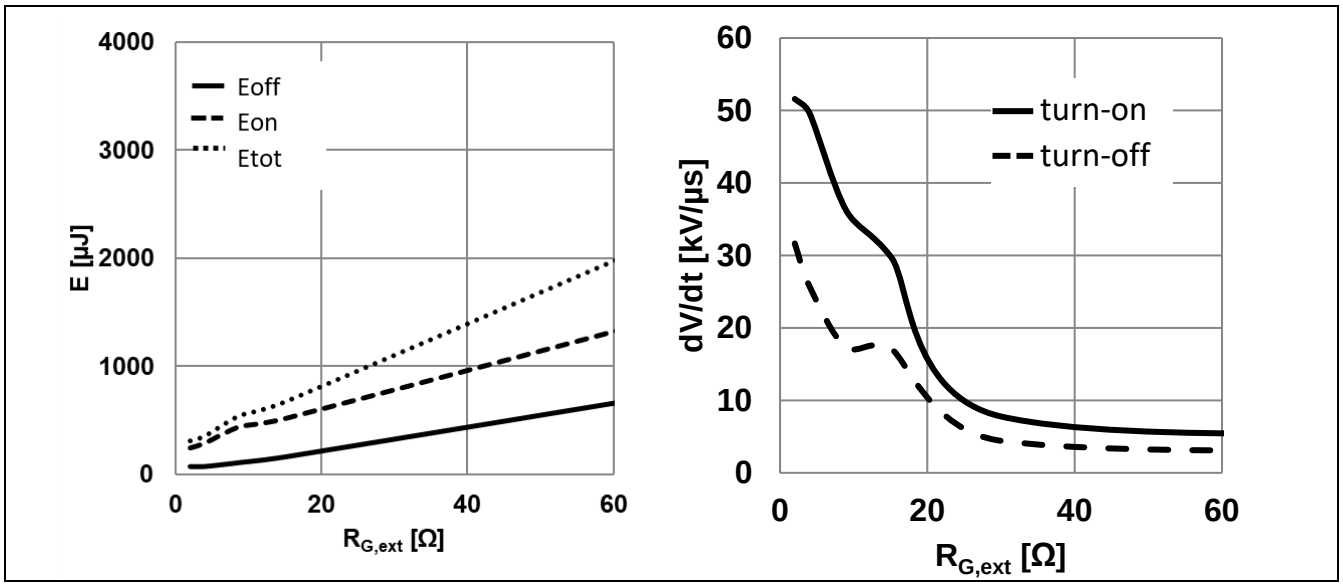


Figure 8 典型的なスイッチング エネルギー損失 (左) と最大 dv/dt 値 (右) vs. 外部ゲート抵抗 R_G @ V_{DS} =800 V、I_{DS} =40 A、V_{GS} =+15/-5 V、175°C、IMW120R045M1 のハーフ ブリッジ構成の場合

2.2.2 ボディ ダイオードの逆回復特性

Figure 9 に示すように、SiC ショットキー ダイオードとは異なり、逆回復電荷は温度に依存しています。温度が高いほど、逆回復電荷は大きくなります。これは、順方向にバイアスされた固有の pn 接合から注入された少数キャリアが逆回復電荷を発生させていることによる効果であることは明らかです。幸いなことに、定格電流での絶対値はまだかなり低く、CoolSiC™ MOSFET の逆回復損失はかなり低く、ほとんど無視できるレベルであることがわかります。

ボディ ダイオード Q_{rr} は、ハード コミュテーションのブリッジ トポロジーにとって重要なパラメーターです。ブリッジ トポロジーのデッドタイム期間中、ボディ ダイオードは、対応するトランジスタがオンになる前に、電流を自由に放出しています。このトランジスタがオンになると、ボディ ダイオードの逆回復電流が対応するトランジスタを短時間で通過します。CoolSiC™ MOSFET は Q_{rr} が低いため、スイッチング損失を最小限に抑えることができ、スイッチング周波数の向上が可能となります。

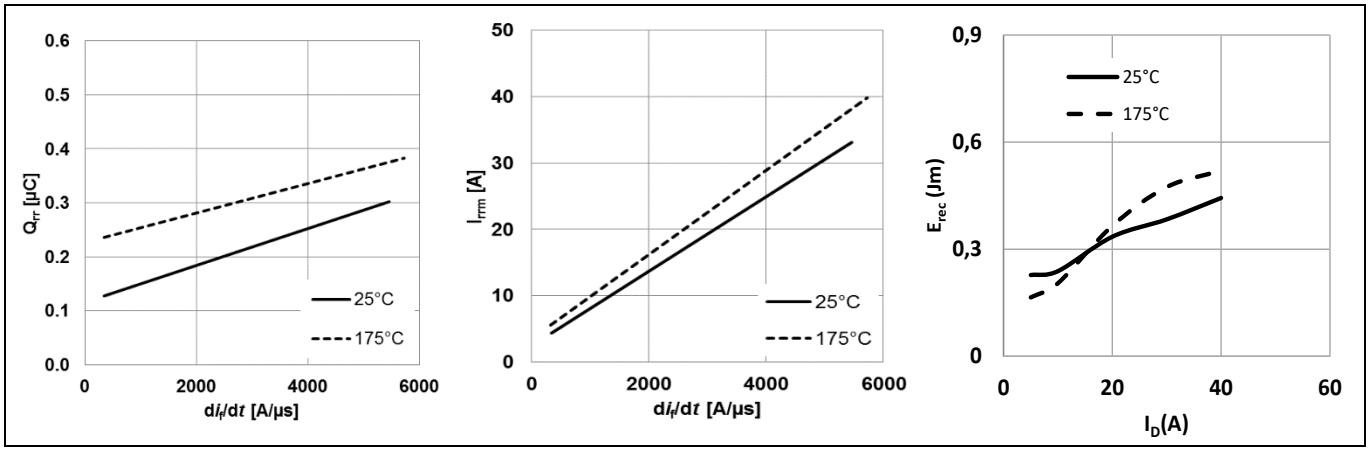


Figure 9 IMW120R045M1 の逆回復電流 (左)、逆回復電荷 (中)、逆回復エネギー (右) のダイオードの電流スロープに対する代表値

2.2.3 ショート サーキット (SC) 機能

TO-247 4 ピン (IMZ120R045M1) と TO-247 3 ピン (IMW120R045M1) の V_{GS} =5 V/+15 V、直流電圧 V_{DD} =800 V の場合の短絡波形を Figure 10 に示します。ケルビン ソース設計による高速ターンオンのため、TO-247 4 ピンでは電流の立ち上がりが速く、300 A を超える高ピーク電流の SC イベントの初期に自己発熱が少ないのに対し、TO-247 3 ピンではピーク電流が小さくなります。その主な理由は、3 ピンの場合、印加された V_{GS} に対する di/dt によって負帰還が発生するためです。ケルビン接続のソリューションでは、この効果が排除され、より高速なスイッチングが可能になるため、飽和効果が起こる前に、4 ピンのデバイスでも電流が高い値まで上昇します。

ピーク電流の後、ドレイン電流は大幅に減少し、約 150A となります。これは、温度上昇と自己発熱に伴うキャリア移動度の低下と JFET 効果によるものです。テスト波形はクリーンで堅牢な動作を示しており、パッケージ化された TO-247 CoolSiC™ MOSFET とパワー モジュールの両方において、典型的な 2 µs の SC 能力 (10 倍) を証明しています。

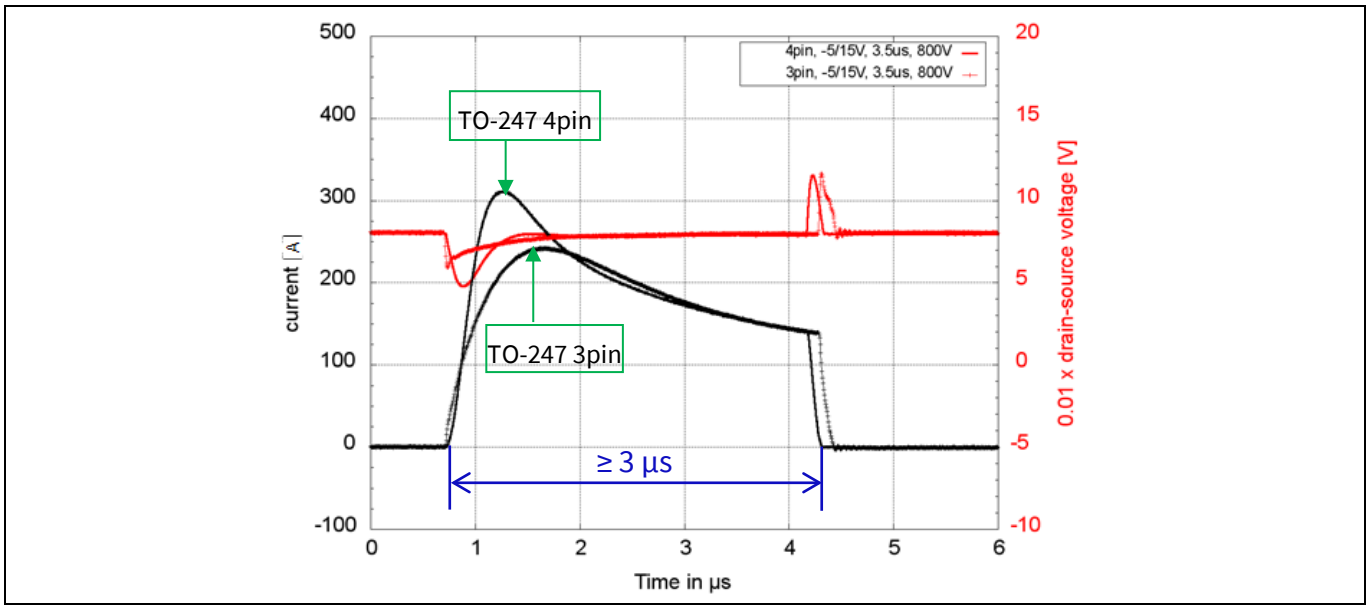


Figure 10 典型的な短絡 (25°Cにおける継続時間の関数)

2.2.4 ゲート電荷

Figure 11 は、I_{DS} =20 A、V_{DS} =800 V でのゲート チャージ波形を、V_{DS} の低下を基準にして示したものです。CoolSiC™ MOSFET のミラー プラトーは、ミラー ランプと呼ばれるフラットではないタイプで、MOSFET のゲートソース間電圧が、ドレイン ソース間電圧が降下および上昇中は一定ではなく変化することを意味しています。典型的な平坦なミラー プラトーが存在しないため、Q_{GD} は単純にプラトー/ランプ相の長さを用いて抽出することはできません。このランプ フェーズでは、CoolSiC™ MOSFET の C_{gs} も充電されます (V_{GS} が上昇します)。そこで、より実用的な Q_{GD} を推定するために、V_{DS} 波形を Q_G 波形に重ね合わせ、V_{DS}=97%から V_{DS}=10%の間で Q_{GD} を抽出します。これもまた、C_{rss} の積分値とうまく一致します。したがって、上記の定義によれば、Q_{GD} の典型的な値は 13 nC となります。$Q_{GS,pl}$ は、原点 (V_{GS}=-5 V) からランプの開始点までの電荷として定義され、ここでは $Q_{GS,pl}$ の典型的な値は 23 nC であり、総ゲート電荷 Q_G は、やはり原点 (V_{GS}=-5 V) から、駆動電圧がデバイスの実際のゲートソース間電圧 (V_{GS}=15 V) と等しくなる曲線上の点までの電荷として定義され、ここでは Q_G の典型的な値は 62 nC です。

CoolSiC™ MOSFET の特徴

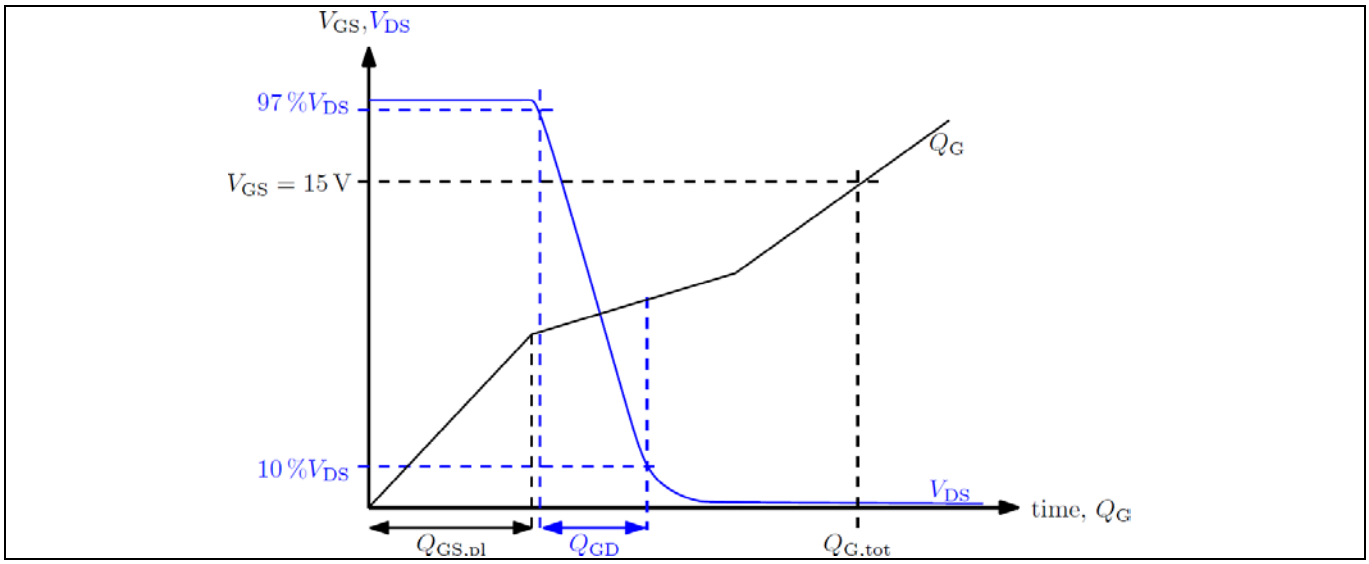


Figure 11　典型的なゲート電荷、V_{GS}=f(QG)、I_{DS}=20 A、V_{DS}=800 V、ターンオンパルス

3 ドライバー設計ガイドライン

この章では、ゲートドライブ設計の検討事項を紹介し、ディスクリートの TO-247 4 ピン CoolSiC™ MOSFET を並列接続するための設計上のヒントを紹介します。

3.1 ゲートドライブの設計上の注意点

CoolSiC™ MOSFET のゲートドライブ設計では、まずゲートソース間の V_{GS} 電圧のオン状態とオフ状態を考慮する必要があります。第 2 章で述べたように、オンステート動作のターンオン V_{GS} 電圧については、長期信頼性と低順方向電圧のトレードオフの観点から、+15 V を推奨します。これは、現在の Si IGBT では一般的なターンオン電圧でもあります。低伝導損失を確保するために、ゲートドライバーの電源は、オン状態の V_{GS} を理想的には 15 V に保つように調整する必要があります。オフ状態動作のターンオフ V_{GS} 電圧については、しきい値電圧 $V_{GS(th)}$ の高い堅牢性により CoolSiC™ MOSFET 自体が真の「ノーマリーオフ」デバイスであるため、ターンオフ時に V_{GS} =0 V を許容し、多くのアプリケーションで負のターンオフ電圧なしに動作させることができます。しかしながら、この SiC MOSFET は非常に高速でスイッチングすることができます。電圧のスルーレートは、1 ナノ秒あたり数十から数百ボルトの範囲になります。また、ハード スイッチング トポロジーでは、ゲートからソースへのターンオフ電圧を負にすることで、ターンオフ時の損失をさらに低減することができます。ターンオフ V_{GS} の値は、実際のシステム設計に応じて微調整することができますが、ターンオフ V_{GS} を-5 V より低くすることは推奨されません。長期ライフタイムにおける安定動作を考慮した好ましい選択についての詳細は、AN2018-09[14]を参照してください。

ゲート駆動回路によるアクティブ ミラー クランプがあれば、最終的なアプリケーションの条件によっては、ターンオフ時に負の V_{GS} を必要としない場合もあります。

CoolSiC™ MOSFET の TO-247 パッケージを用いたゲートドライブ基準回路を Figure 12 に示します。この回路は一般的に、絶縁された DC 電源と絶縁ゲート駆動 IC を含んでいます。ゲートドライブ IC の供給電源 VCC2 は、絶縁された DC 電源から供給されます。DC 電源の共通接続はソース端子を基準としているため、VCC2 がターンオン電圧を決定し、GND2 がターンオフ電圧を決定します。

ドライブ IC の選択には、いくつかの基準があります。

- CoolSiC™ MOSFET の最大 V_{GS} は-10 V/+20 V ですが、リンギングによる電圧スパイクを考慮し、V_{GS} ドライバーの推奨設計電圧範囲は-5 V/+15 V としています。dv/dt が大きい場合は、ゲートドライブ IC の最大定格電圧に対する設計マージンを大きくとる必要があります。Si-MOSFET 用に設計された多くのドライバーでは、十分な定格電圧が得られません。一般的には、最大定格電圧が 28 V 以上のゲートドライブ IC を選択することが好ましいです。実際の動作条件によっては、負の $V_{GS(off)}$ のさらなる制限が適用される場合があります (AN 2018-09 [14]を参照)。
- このデバイスの高い dv/dt スルーレートでは、信号分離のために高い CMTI (コモン モード トランジェント イミュニティ) 定格を強く推奨します。、信号アイソレータの誤動作によるゲート誤作動の可能性がある為です。
- 短い立ち上がり時間と立ち下がり時間を実現するためには、ドライバーIC の高電流能力が必要です。これにより、CoolSiC™ MOSFET の高速スイッチング性能を高い dv/dt スルーレートで実現します。
- ゲートドライブ IC の伝搬遅延と遅延時間のマッチングは重要なパラメーターで、できるだけ短くすることが求められます。遅延時間とそのマッチングが短ければ、ブリッジ トポロジーのデッドタイムを短縮し、スイッチング周波数をさらに向上させることができます。

CoolSiC™パワーMOSFET の駆動に推奨されるインフィニオン社のゲートドライバ IC はいくつかあります。これらの IC は、特定のアプリケーションに合わせた幅広い機能を備えています。EiceDRIVER™のアプリケーションノートの参考設計例では、1200 V のコアレス トランス テクノロジーを採用したコンパクト ドライバーIC が選択されており、CoolSiC™ MOSFET をターンオン時に+15 V、ターンオフ時に-5 V を推奨して駆動しています。ゲートドライブ IC には、電流耐量の異なる 2 種類のタイプがあります。

ドライバー設計ガイドライン

1EDI60N12AF は、典型的な 9.4 A のピーク電流駆動能力を有しており 1EDI20N12AF は、典型的な 3.5 A のピーク電流駆動能力を有しています。

どちらの部品も、伝搬遅延が小さく (通常 105 ns 以下、40 ns の入力フィルタ時間)、100 kV/µs 以上の高い CMTI 堅牢性を備えており、ディスクリートの CoolSiC™ MOSFET の駆動に使用できます。EiceDRIVER™ を使用した SiC MOSFET の高度なゲートドライブ オプションは、インフィニオンのアプリケーション ノート AN2017-04[12]を参照してください。

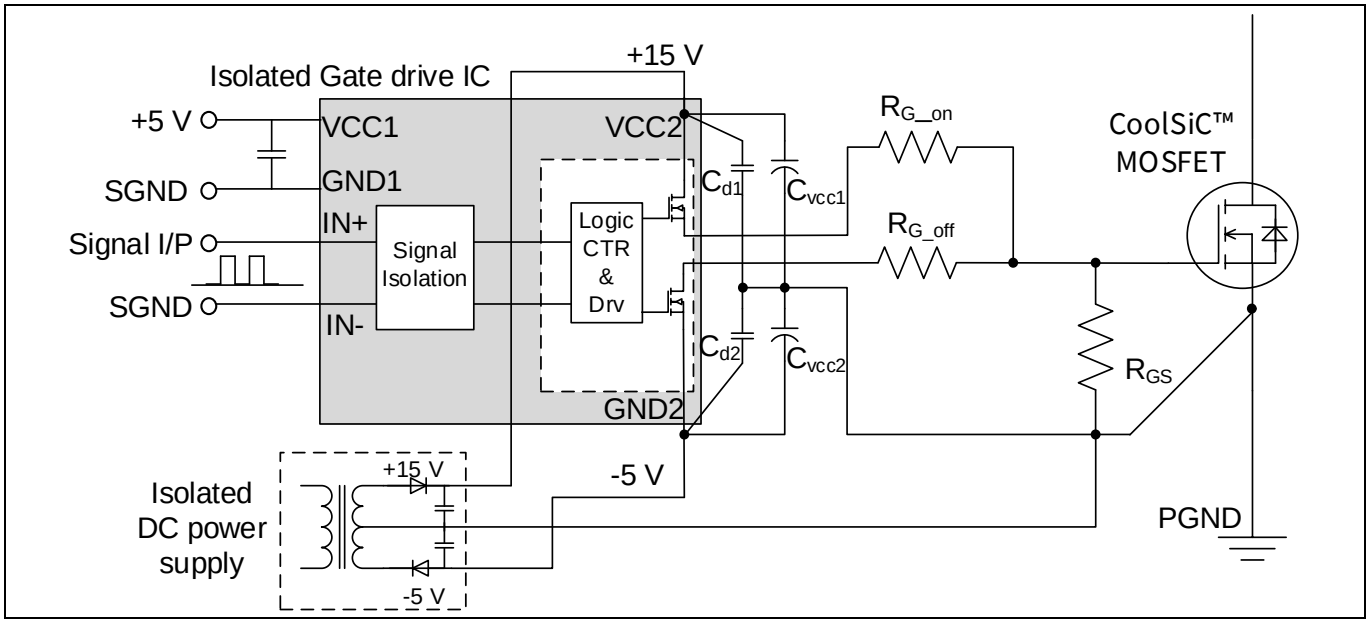


Figure 12　ディスクリートの CoolSiC™ MOSFET のゲートドライブ デザイン リファレンス

ここでは、CoolSiC™ MOSFET の TO-247 パッケージに関する設計上のヒントを紹介します。

- ゲート抵抗 (R_G) を 2 つの経路 R_{G_on} と R_{G_off} に分離することでスルーレートをより制御しやすくし、スイッチング損失の増加を防ぐことができます。通常、ターンオフ抵抗 R_{G_off} はターンオン抵抗 R_{G_on} よりも低い値を選択することで、立ち下がり時間が短くなり、寄生ターンオンのリスクを減らすことができます。
- ディスクリート構成の複数 MOSFET を並列に配置した場合、MOSFET のミラー キャパシタ間のノイズ発振により、リンギングが発生することがあります。この場合、各パッケージの MOSFET ごとに別のゲート抵抗 R_G を設けて、各デバイス間のノイズ振動を抑制することを推奨します。
- ゲートドライブ IC の VCC2 -GND2 間に 1 uF～2.2 uF のキャパシタ (C_{VCC1}、 C_{VCC2}) を配置し、高速スイッチング動作に必要なピーク エネルギーを確保してください。
- 関連するドライブ IC の電源端子の近くに 10 nF～0.1 uF のデカップリング キャパシタ (C_{d1}、C_{d2}) を配置してください。デカップリング キャパシタは、電源電圧とゲート駆動信号との間のノイズ干渉を避けることを目的に、電源電圧からのノイズを電源グランドにバイパスするために使用されます。デカップリング キャパシタの値は、ノイズ周波数によるインピーダンス特性の違いに応じて、異なる値を選択することができます。キャパシタ C_{d2} は、ソース出力 PGND とゲートドライバーIC のグランド GND2 に非常に近い位置に配置して、両者を非常に緊密に結合させることで、ゲート ループ上の浮遊インダクタンスを最小限に抑えることができます。

3.2　ゲート駆動回路と PCB レイアウト

Figure 13 は IMZ120R045M1 (TO-247 4 ピン) を 2 個並列に配置した場合のゲートドライブ参考回路と基板のレイアウトを示します。この回路では、絶縁ドライブ IC U1 1EDI60N12AF を使用しています。一次側の+12 V 入力を二次側の+18 V 出力に変換するために、絶縁型 DC-DC コンバーターU2 が 1 個使用されて

います。この+18 V をターンオン時には+15 V に、ターンオフ時には-3 V に分けるために、SOD-123 パッケージの 3 V ツェナー ダイオード ZD2 が使用されています。

プリント基板のレイアウトでは、ゲート信号へのノイズ干渉を避けるために、ゲートソースと電源のトラックを分離する必要があります。これは、TO-247 の 3 ピンと 4 ピンの両パッケージに適用されます。通常、ゲート ソース トラックは狭い幅でゲート信号を処理し、広い幅で大電流　大電力の伝導を処理する電源トラックです。これにより、プリント基板上でのケルビン接続が可能となります。

整流ループのインダクタンスを低減するために、パワー ソースとドレインのトラックをできるだけ短く設計します。ゲート ループの寄生インダクタンスを低減するために、ゲート抵抗やドライバーIC を対応する MOSFET の近くに配置します。TO-247 の 4 ピンパッケージを並列接続する場合は、ゲート抵抗の一部をケルビン ソースに分けることを推奨します (下図の回路の R_3 と R_7 を参照)。これにより、各デバイスの電源からケルビン ソースまでの間に形成される可能性のある循環電流[9]が制限されます。

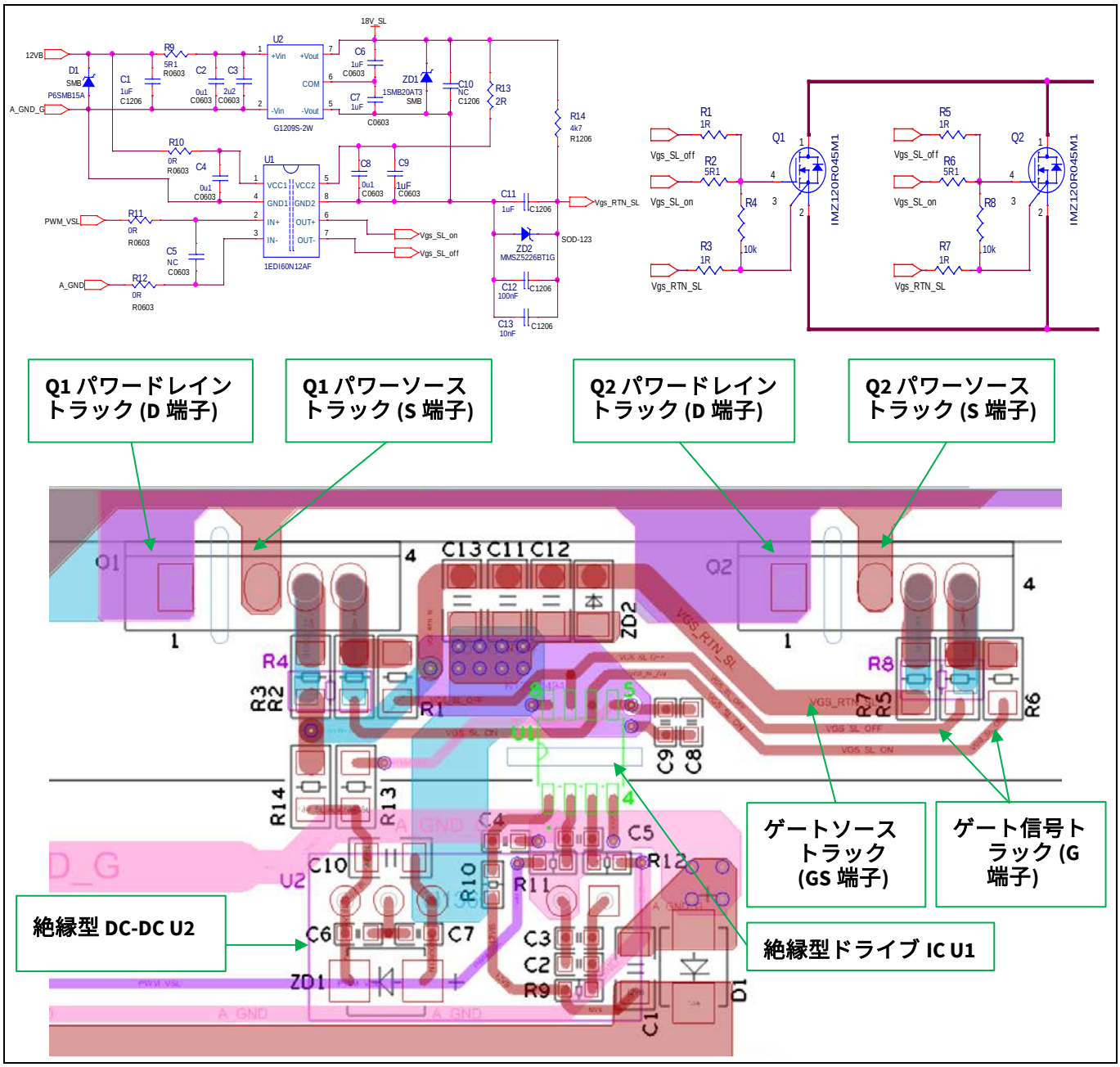


Figure 13　TO-247 4 ピン パッケージの IMZ120R045M1 を 2 台使用した場合のドライブ回路と基板レイアウト例

ドライバー設計ガイドライン

高いスルーレート dv/dt の結果、ミラー容量 (C_{gd}) に高いスイッチング電流 I_{GD} が流れることがあります。ドライバーが適切に設計されていない場合その影響により、オフにするつもりが誤ってオンになってしまう、いわゆる寄生ターンオン ノイズが発生することがあります。従来のハード スイッチ、ハーフ ブリッジ トポロジーのアプリケーションでは、このターンオン誘導ノイズにより、不要な損失の原因となるシュート スルー電流が発生するリスクが高まり、安全定格を超えてデバイスが破損する可能性があります。そのため、駆動条件や速度条件を満たすだけでなく、低インピーダンスの経路を持つドライバーを設計することが重要です。

インフィニオンの CoolSiC™ MOSFET は、通常 4.5 V という高い $V_{GS\,(th)}$ を持ち、ゲートソース間容量 C_{gs} に対するミラー容量 C_{rss} の比率が小さく (C_{rss} / C_{gs}) なっています。これにより、寄生ターンオンに対する高い堅牢性を実現しています。この他にも次に示す通り、ターンオン ノイズを最小限に抑えるための実用的なアプローチがあります。

- ドライバーをゲートとソースのセンス パッドにできるだけ近づけることで、ゲート ループ インダクタンスを最小にします。
- プルダウン出力インピーダンスが低いドライバーを選択してください。インピーダンスが低ければ、I_{GD} をグランドにバイパスすることができます。スルーレート制御にゲート抵抗を使用する場合は、ターンオフ時のインピーダンスを最小にするために、ターンオフ ゲート抵抗を別に使用することを検討してください。ターンオフ抵抗を小さくすると、プルダウン インピーダンスが小さくなり、I_{GD} を直接グランドにバイパスすることができます。
- dv/dt を抑えるためにターンオン速度を最適化します。これは、ターンオン抵抗を増やすことで実現できますが、この場合、スイッチング損失の増加に伴い、効率改善が犠牲になります。「アクティブ ミラー クランプ」[12]と呼ばれるより高度な技術を用いれば、ターンオフ時のスルーレート制御を損なうことなく、低インピーダンスのパスを提供することができます。

4 CoolSiC™ MOSFET の優位性

この章では、CoolSiC™ MOSFET の利点を概説し、他の SiC スイッチデバイスと比較した CoolSiC™ MOSFET の利点について解説します。

4.1 1200 V Si IGBT とのスイッチング損失の比較

Figure 14 は、1200 V の H3 IGBT (IGW40N120H3) と CoolSiC™ MOSFET (IMW120R045T1) のスイッチング比較を示しています。同じダブルパルス試験回路を用いて、DC800 V、R_G =2.2Ω、推奨 V_{GS} =+15 V/-5 V の条件で実施しています。

テストセットアップでは、ハイサイドに 1200 V/20 A G5 の SiC ショットキー ダイオード (IDH20G120C5) を使用した同じフリー ホイール ダイオードを使用しています。明らかに CoolSiC™ MOSFET は、室温から高温までの温度依存性が Si IGBT よりも大幅に低くなっています。特にターンオフ損失については、Si IGBT はバイポーラの性質を持っているので、175°Cではターンオフ損失が約 10 倍、25°Cでは 5 倍になります。ターンオン損失については、CoolSiC™ MOSFET は、ドレイン電流 ID に応じて、Si IGBT よりも 25%～50%程度低いターンオン損失を実現しています。

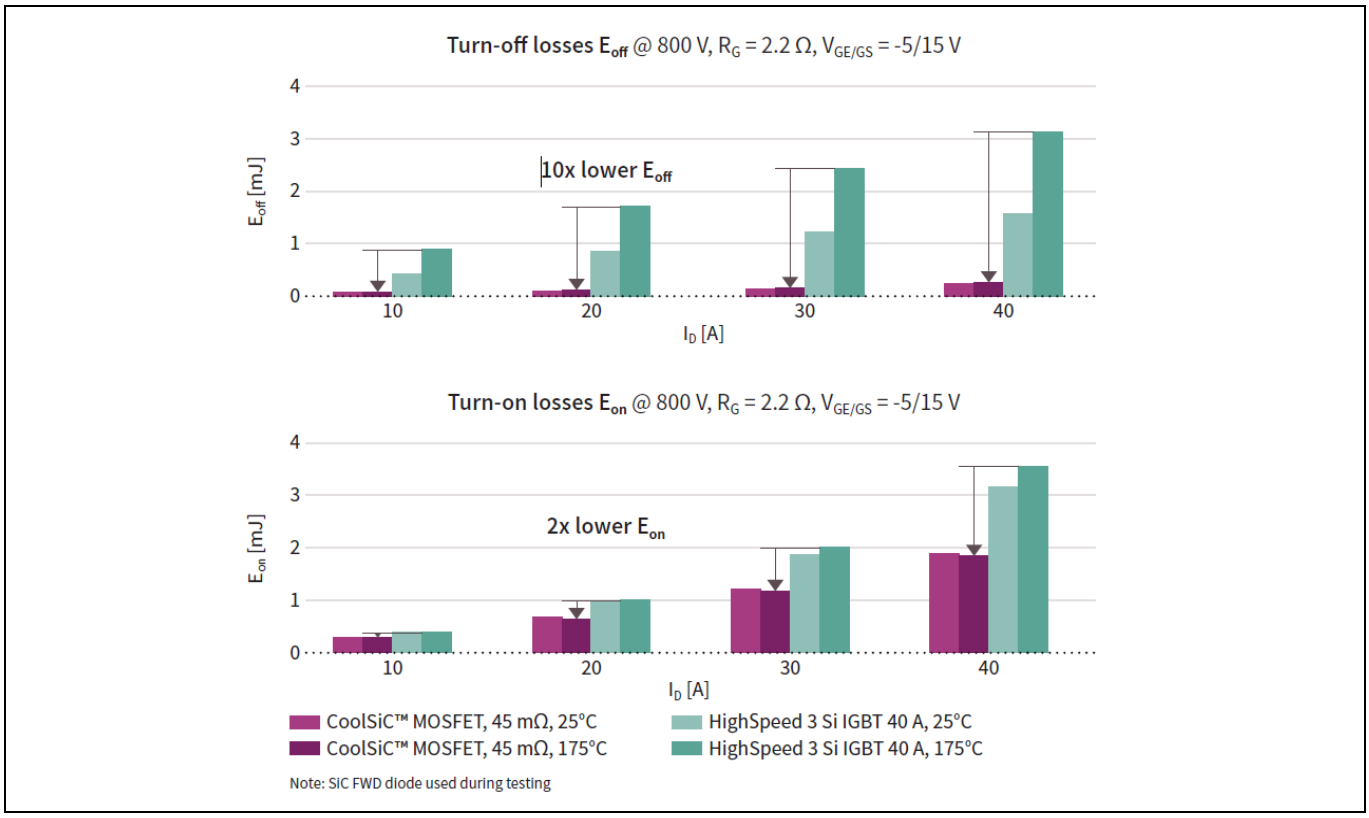


Figure 14 1200 V H3 IGBT と CoolSiC™ MOSFET のスイッチング Eoff および Eon の比較

4.2 1200 V Si IGBT との導通損失の比較

Figure 15 は、1200 V の H3 型 IGBT (IKW40N120H3) と CoolSiC™の MOSFET (IMW120R045M1) の出力特性を示したものです。25°Cで 40 A の定格電流を流すと、両デバイスの順方向電圧は同じです。しかしながら、CoolSiC™ MOSFET は、定格電流以下ではほぼ抵抗性の出力特性となっています。一方、Si IGBT は、緑色の線で示したように、電流の対数でのみ増加する、典型的にはダイオードのように 1 V～ 2V ほどの電圧降下があります。実際のアプリケーションでは、デバイスを流れる実際の電流は通常、デバイスの公称定格電流よりも低くなります。たとえば、動作 RMS 電流を 15 A と仮定した場合、室温では、CoolSiC™ MOSFET の順方向電圧は Si IGBT の半分となります。

CoolSiC™ MOSFET の優位性

これにより、CoolSiC™ MOSFET は、実際のアプリケーション条件において、同じ定格の Si IGBT よりも伝導損失が低いと結論づけられます。

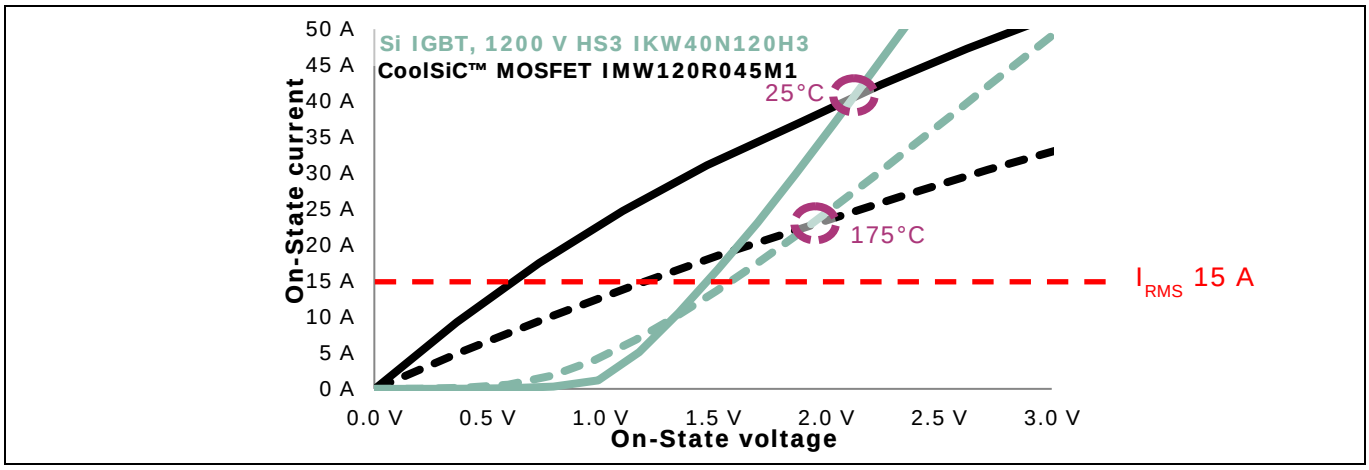


Figure 15　1200 V H3 IGBT と CoolSiC™ MOSFET の出力特性比較

4.3　ボディ ダイオードの整流の比較

CoolSiC™ MOSFET の固有のボディ ダイオードは、逆回復電荷 Q_{rr} の低い SiC ショットキー ダイオードと同様の性能を発揮します。25°Cでは、定格電流 1200 V G5 の SiC ショットキー ダイオードとほぼ同じ Q_{rr} を示します。しかし、逆回復時間を持つ本質的な pn 接合構造のため、Q_{rr} は接合温度の上昇とともに増加します。Figure 16(左) に示すように、CoolSiC™ MOSFET のボディ ダイオードは、175°Cの高温において、1200 V 20 A の SiC G5 ショットキー ダイオードよりもわずかに高い Q_{rr} になります。最大ジャンクション温度においても、全体の性能に与える影響は非常に小さいです。

また、Figure 16 (右) は、高速回復ボディ ダイオードを集積した 650 V の 41 mΩ Si MOSFET と CoolSiC™ MOSFET の Q_{rr} を比較したものです。これは、1200 V の CoolSiC™ MOSFET のボディ ダイオードの Q_{rr} は、室温および高温環境下で 650 V の Si MOSFET の Q_{rr} の 10%以下であることが証明されています。

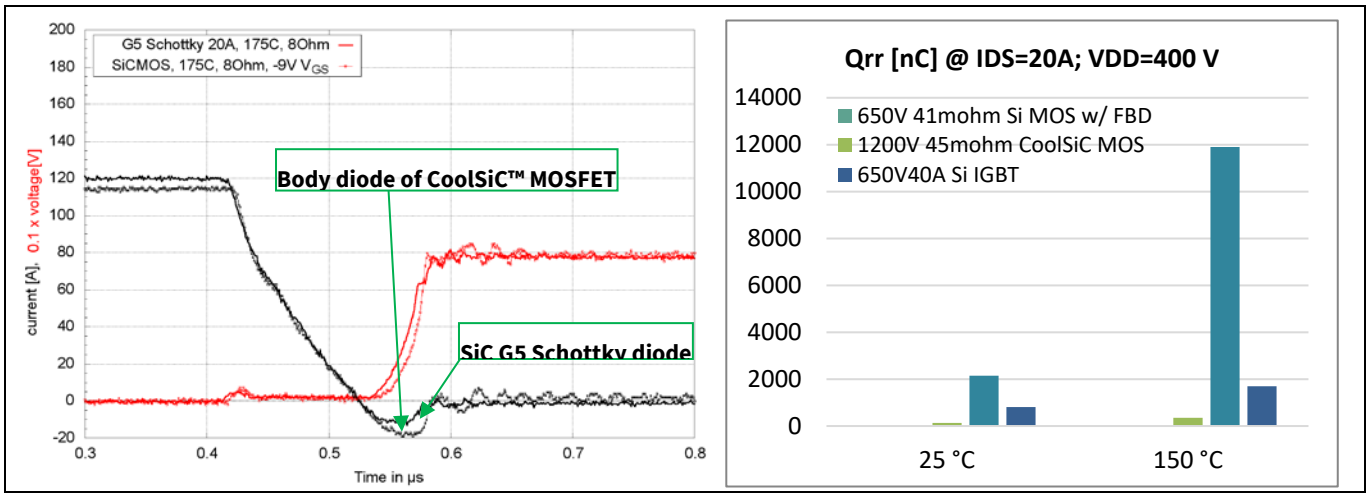


Figure 16　ボディ ダイオード整流とボディ ダイオード Qrr の高速ボディ ダイオードを搭載した 650 V Si MOSFET との比較

4.4 CoolSiC™ MOSFET と代替 SiC スイッチの比較

第 1 章で述べた SiC 材料の利点からもわかる通り、ノーマリー オフ トランジスタである SiC MOSFET には研究開発に大規模な投資が行われています。

SiC MOSFET の初期製造は、主に SiC/SiO_2 界面の品質によって妨げられました。これは、SiC 表面と酸化物の境界の質が悪いと反転層の移動度が低くなり、ブロッキング モードで SiC 内に発生する高電界がゲート酸化物の劣化を引き起こし、ゲート酸化物の寿命や信頼性に影響を与えるためです。近年、こうした問題は改善されつつありますが、従来の Si トランジスタと同等のゲート酸化膜の信頼性を維持しつつ、チャネルの移動度を向上させるには、考慮すべき点が多くあります。

標準的なプレーナー型の SiC MOSFET と比較して、SiC トレンチ MOSFET は、反転層チャネルに結晶格子面を使用しており、チャネル移動度が高く、それにより SiC MOSFET のゲート酸化膜を厚くすることができ、堅牢性が向上します。しかし、SiC デバイスは、高いドレイン誘起電界を伴うブロッキング モードで動作するため、トレンチ コーナーでゲート絶縁膜に生じる電界を制限することが課題となっています。CoolSiC™ 1200 V トレンチ MOSFET は、良好なトレンチ構造を使用してチャネル移動性を向上させています。このデバイスはさらに、トレンチ構造の一部に隣接し、実際のトレンチの深さよりもはるかに低い位置に達する深い埋設 p 型領域によって実現されており、オフ状態の誘導電界を低減しています。CoolSiC™ MOSFET には、MOS チャネルが a 面に配置されたトレンチ構造が含まれており、チャネル移動度を最適化し、Vth スプレッドを低減しています。最後に、上記の深い p 領域は、オーミック コンタクトによってソースに効果的に接続されており、強力なボディ ダイオードとして機能します。

他の SiC MOSFET と同様の高い性能を持つ CoolSiC™ MOSFET には、以下のようなユニークな利点があります。

- CoolSiC™ MOSFET は、臨界電界が十分に制限された非常に信頼性の高いゲート酸化物を有しているため、完全なゲート酸化物の信頼性を保証します。
- CoolSiC™ MOSFET は Si IGBT との互換性を確保しているため、+15 V の典型的なターンオンおよびゲート ソース間電圧 V_{GS} と、T_j =25°C、I_{DS} =10 mA でのベンチマークのゲートしきい値電圧 $V_{GS\,(th)}$ 4.5 V と組み合わせて容易に設計できるようになっています。
- CoolSiC™ MOSFET 構造は、ミラー容量 C_{rss} とゲート ソース間容量 C_{gs} の良好な比率を有しており、制御可能なスイッチング速度と寄生ターンオンに対する耐性の間で優れたトレードオフを実現しています。
- p エミッター側の面積が大きいため、高整流の堅牢性と低い逆回復電荷 Q_{rr} を持つ高速フリーホイール ダイオードとして使用することができます。
- CoolSiC™ MOSFET 技術は、さまざまなアプリケーション向けにチップやディスクリート デバイス、モジュール製品を提供しています。ディスクリート MOSFET は、定評ある TO-247 だけでなく、スイッチング損失をさらに低減するケルビン ソース接続を追加した TO-247 の 4 ピン パッケージでも提供されます。MOSFET モジュールでは、さまざまなパワー アプリケーションに対応できるように、異なるパッケージ タイプ (Easy 1B、Easy 2B、62 mm など) で提供しています。

前述のような利点を持つ CoolSiC™ MOSFET は、高い信頼性や効率性の向上など、システム設計に多くのメリットをもたらします。高いスイッチング周波数と高い電力密度を可能にし、システムの複雑さとシステムコストを削減します。

4.5 CoolSiC™ MOSFET のゲート酸化膜の信頼性

CoolSiC™ MOSFET は通常、高周波および高電圧の高出力アプリケーションを対象としており、最高の信頼性が要求されます。標準的な信頼性以外に、SiC MOSFET にとってゲート酸化膜は最重要事項の 1 つです[6][7]。

市販の SiC MOSFET は、チャネル抵抗を下げるためにゲート酸化膜が比較的薄くなっています。そのため、ゲート酸化膜が薄くなった分、高ゲート電圧に対する信頼性を検討する必要があります。SiC

CoolSiC™ MOSFET の優位性

MOSFET の場合、これまではシリコン部品と比べて印加される電界が異なるため、逆バイアス ストレスに対する安定性に主眼が置かれていました。しかし、既存の MOSFET は酸化膜が薄いため、実際のアプリケーションでは酸化膜にかかるオン状態のストレスがより厳しいものとなります。市販の MOSFET をテストした結果、この問題は産業用システムに応用する上で、依然として深刻な問題であることがわかりました。

CoolSiC™ MOSFET は、独自のトレンチ構造により、チャネル移動性を向上させるとともに、ゲート酸化膜の信頼性を向上させることができます。SiC MOSFET デバイスのゲート酸化膜の信頼性に関する課題は、所定の動作条件下で、期待された寿命を通して、外部欠陥も含めて十分に低い故障率を確保することです。そこで、多数の CoolSiC™ MOSFET を用いた長期試験を行い、[2]を参照して外因性ゲート酸化物故障率を調査しました。この試験では、1,000 個のディスクリート デバイスを 2 つのグループに分け、150℃で一定のゲート バイアス ストレス下で 100 日間を 3 回実行しました。その結果、それぞれ 100 日後にゲート ソース間電圧を+5 V 上昇させたところ、故障統計は線形 E モデルのようになりました。こうした結果から、デバイス動作寿命を 20 年と推定すると、V_{GS} =+15 V のオンステート動作で 0.2 ppm の故障率が予測されます。この実験により、CoolSiC™ MOSFET がゲート酸化膜の IGBT のような信頼性を持つことが証明されました。これは産業市場の代表的な要求に適しています。

5 CoolSiC™ MOSFET パワー モジュールの基礎知識

半導体パワー モジュールは、電力密度、熱管理、製造性、信頼性の面でいくつかの利点があります。Figure 17 は、半導体パワー モジュールの構造を示しています。

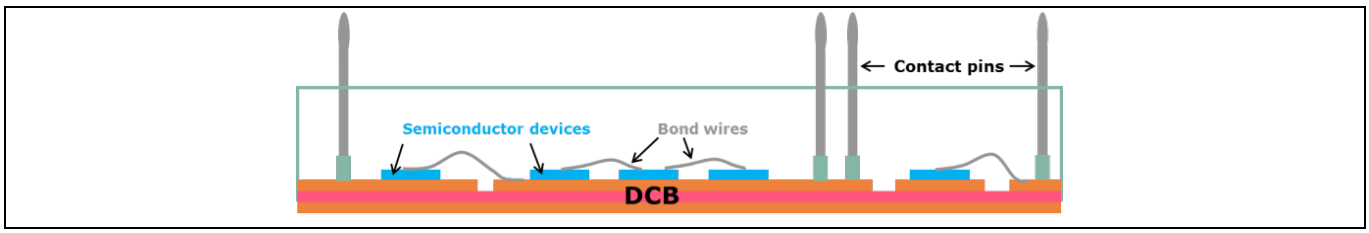


Figure 17 半導体パワー モジュールの構造

半導体パワー デバイスは、基板上に組み立てられています。パワー モジュール基板にはいくつかの機能があります。

- パワー デバイスをヒートシンク/ベースプレートから分離する
- パワー デバイスの熱をヒートシンクに伝える
- 複数のパワー デバイスを回路または並列アセンブリで接続する

パワー モジュール半導体チップをシステムへ接続するには、パワー モジュールの上部にある端子を介して行われます。インフィニオンのパワー モジュールでは、ハンダ付けや PressFIT ピンのほか、ネジ端子も使用されています。熱や内部回路構成上 DCB で結線できない接続には、、ボンド ワイヤーを使用します。よく知られているベース プレート付きの標準パッケージとは対照的に、Easy-Module プラットフォームでは、高い対称性と低誘導性の設計が可能です。このため、広く採用されている柔軟性の高い Easy1B パワー モジュールは、最初の CoolSiC™ MOSFET ソリューションの実装に使用されています。Easy モジュールの柔軟なピン グリッドは、PCB レイアウトを簡素化し、10 nH 以下の浮遊インダクタンスを提供します。62 mm のパッケージで低用され、中電力範囲のシステムにおける低インダクタンス接続を可能にします。

組み立ておよび実装方法については、Easy PressFIT モジュールはインフィニオンのアプリケーションノート AN2009-01 を、62 mm モジュールは AN2012-05 を参照してください。

5.1.1 寄生 インダクタンス

パワー エレクトロニクス アプリケーションの開発で考慮しなければならない最も重要な寄生物質は、浮遊インダクタンスでしょう。浮遊インダクタンスは、半導体デバイスとパワー エレクトロニクス システムとの間の内部および外部接続の結果として生じます。

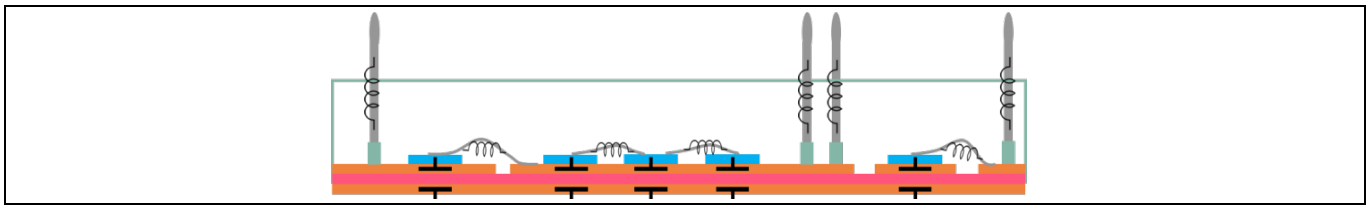


Figure 18 等価寄生パラメーターを持つ半導体パワー モジュールの構造

スイッチング時には、次の式に従ってインダクターに沿って電圧が降下します。

$\Delta V = L \times di/dt.$

この電圧降下は、パワー デバイスのターンオンおよびターンオフ動作に影響を与えます。Figure 19 は、FF11MR12W1M1_B11 の CoolSiC™パワー モジュールのターンオン、ターンオフ波形を示しています。

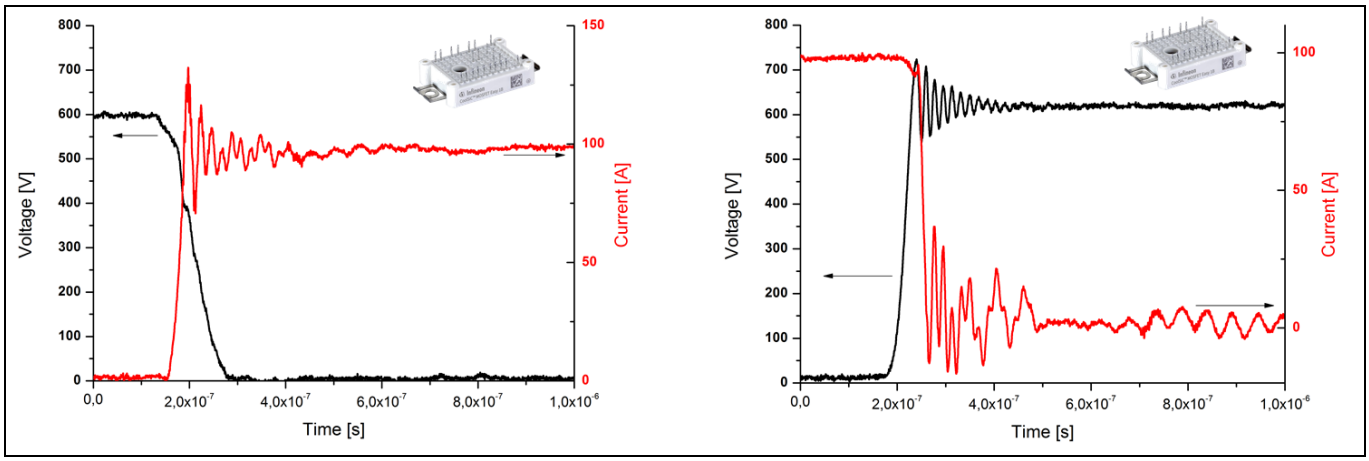


Figure 19　SiC モジュール (FF23MR12W1M1_B11) のスイッチング波形

ターンオン時の電圧低下は V_{DS} の低下につながり、ターンオン エネルギーを強制的に低下させます。デバイスのターンオフ時には、電圧がスパイク状に上昇します。この電圧上昇がデバイスのブレークダウン電圧よりも大きい場合、デバイスは故障し、パワー モジュールは破壊されます。したがって、パワー モジュールの浮遊インダクタンスはパワー デバイスのターンオフの重要な要素となります。

CoolSiC™ MOSFET は同じ電圧クラスの IGBT よりもはるかに高速であるため、大きな浮遊インダクタンス (>20 nH) を持つパワー モジュールは、最大許容スイッチング速度および/または印加電圧に関して CoolSiC™ MOSFET パワー モジュールの使用を制限しています。CoolSiC™ MOSFET モジュールが浮遊インダクタンスを可能な限り低減しなければならない理由はこのためです。

インフィニオンは、25 年以上の低誘導型パワー モジュール開発経験があります。低誘導型モジュールの一例として、Figure 20 に示す EasyPACK™を提供しています。

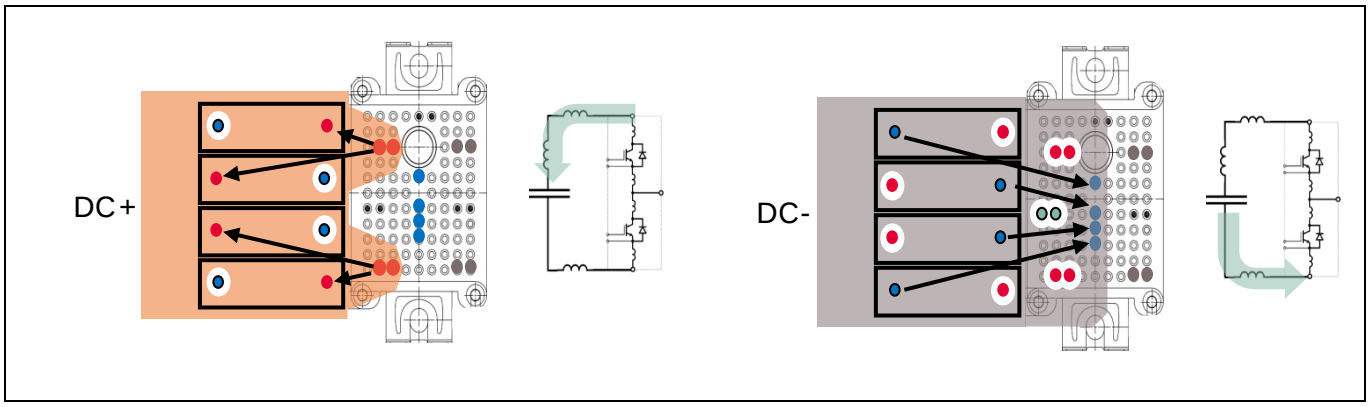


Figure 20　CoolSiC™ MOSFET EasyPACK™モジュール

ここで示しているモジュールは、薄型パッケージでストリップライン方式を採用しており、寄生 インダクタンスが低く抑えられています。このアプローチとスマートなモジュール設計を採用して、ハーフ ブリッジ モジュールの FF11MR12W1M1_B11 やブースター モジュールの DF11MR12W1M1_B11 など CoolSiC™ MOSFET パワー モジュールが開発され、これら製品はわずか 9 nH の浮遊インダクタンスを実現しています。この浮遊インダクタンスの低さにより、高電圧時の高速スイッチングを実現しますが、その一例が DF11MR12W1M1_B11 を搭載した 1100 V のソーラー インバーターの MPPT 昇圧です。
FF11MR12W1M1_B11 を搭載したハーフ ブリッジ モジュールは、太陽光発電、EV 充電器、UPS、その他の高スイッチング周波数コンバーターをターゲットとした異なるインバーターまたは整流器トポロジーに構成することができます。

6 結論

このアプリケーションノートでは、CoolSiC™ 1200 V の SiC MOSFET について、性能評価の結果とその特徴を紹介しています。また、CoolSiC™ MOSFET をパワー システム内で設計するための一般的な実用設計ガイドラインが紹介されています。

7 用語集

$R_{DS\,(on)}$ データシート電流 I_{DS} で与えられる実際のジャンクション温度での抵抗値

T_j 放電が行われるチップ上面の温度 (ジャンクション→ pn ジャンクション)

$V_{GS\,(th)}$ V_{GS} = V_{DS}、I_{DS} =10 mA で定義される、電流が流れ始めるゲートソース間の電圧: このしきい値電圧は、デバイスを規定の状態にした後必ず測定する必要があります。V_{GS} =+20 V の測定後は、たとえば IGSS@20 V です。測定しなければ、ヒステリシス効果によりこの値は異なります

I_{DSS} この I_{DSS} の値 (DSS＝ドレイン-ソース短絡時のゲートソース電圧＝0 V) は、V_{GS}＝0 V、V_{DS} ＝1200 V で

スイッチがオフの時のリーク電流

V_{GS} ドレイン ソース間のバイアスで、IGBT の V_{ge} に相当

I_{DS} ドレイン ソース間に流れる負荷電流を考慮すると、データシート電流は次のように計算されます:

$$I_{D,max} = \sqrt{\frac{T_{vj,max} - T_C}{R_{th(vj-c),max}} \frac{1}{R_{DS,on}}}$$

V_{DS} ドレイン ソース間のバイアス、IGBT では V_{ce} に相当します

C_{rss} この値は、ゲート ドレイン間の有効なキャパシタンスとして定義されます。アプリケーションの典型的な DC リンク電圧である 800 V で測定されます。ゲートドレイン間の静電容量に相当します

C_{gs} ソース ゲート間の実効的な静電容量

C_{iss} この値は、ゲートソース間の有効なキャパシタンスとして定義されます。アプリケーションにおける典型的な DC リンク電圧である 800 V で測定されます。ゲートソース間のキャパシタンスとゲート ドレイン間のキャパシタンスの合計に相当します。

C_{gd} ドレイン ゲート間の実効容量

C_{oss} この値は、ソース ドレイン間の有効なキャパシタンスとして定義されます。アプリケーションにおける典型的な DC リンク電圧である 800 V で測定されます。ゲート ドレイン間の容量とゲートソース間の容量の合計に相当します。

C_{ds} ソース ドレイン間の実効容量

R_{G_int} 分散型ゲートネットワークの抵抗値の合計である実効内部ゲート抵抗値とゲートパッドに追加された抵抗

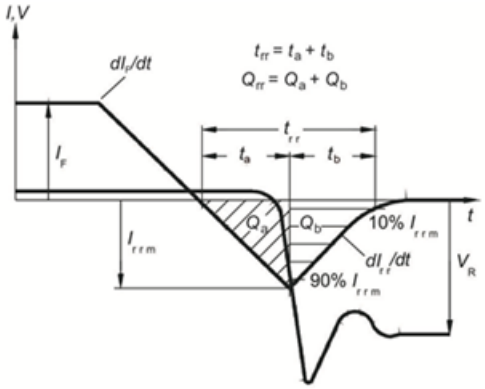
E_{on} IGBT のガイドラインに基づいて測定されたターンオン時の損失エネルギー

E_{off} ターンオフ時の損失エネルギー、IGBT のガイドラインに沿って測定

E_{tot} E_{on} と E_{off} の合計である総損失エネルギー

Q_{rr} シリコン ピン ダイオードのガイドラインに沿って測定された逆回復電荷

用語集



I_{rrm} 逆回復電流、上の写真参照

Q_{GD} 典型的なミラー領域の通過に必要なゲート電荷

Q_G トータル ゲート チャージ

$Q_{GS,pl}$ オフ状態の V_{GS} からミラーに到達するために必要なゲート電荷

R_G 外部から印加されるゲート抵抗、R_{G_int} に追加

R_{G_on} ドライバー回路/IC のシンク出力とソース出力が分離している場合のターンオン用外付けゲート抵抗、R_{G_int} に追加

R_{G_off} ドライバー回路/IC のシンク出力とソース出力が分離している場合のターンオフ用外付けゲート抵抗、R_{G_int} に追加

8 リファレンス

[1] J.Lutz, H. Schlangenotto, U. Scheuermann, R.D. Doncker.半導体パワー デバイス - 物理、特性、信頼性.Springer Verlag, 2011.

[2] D.Peters et.al:The new CoolSiCTM Trench MOSFET Technology for Low Gate Oxide Stress and High Performance」、2017 年 5 月、Proc.PCIM 2017、ニュルンベルク

[3] D.Heer, D. Domes, D. Peters:Switching performance of a 1200 V SiC-Trench-MOSFET in a low-power module, May 2016, Proc.PCIM 2016、ニュルンベルク

[4] K.Sobe et.al:Experimental study of Si- and SiC-based Voltage Source Inverters, May 2017, Proc.PCIM 2017、ニュルンベルク

[5] Jong-Pil Lee et.al:入力-直列-出力-並列接続 DC/DC Converter for a Photovoltaic PCS with High Efficiency under a Wide Load Range, in Journal of Power Electronics, Vol.10, No.1, January 2010, pp.9-13.

[6] Thanh-That Nguyen et.al:Gate Oxide Reliability Issues of SiC MOSFETs under Short-Circuit Operation, IEEE transactions on Power Electronics, Vol.30, No.5, May 2015, pp.2445-2455.

[7] メニア　バイヤー　モビウスほか 1.2kV の SiC-MOSFET の高温　高ゲート電圧下でのゲート酸化膜の破壊、2016 年 5 月、Proc.PCIM 2016, Nuremberg.

[8] A.Elasser; T.P.Chow:パワーエレクトロニクス回路およびシステムにおける炭化ケイ素の利点と優位性, Volume: 90, Issue: 6, Jun 2002, Proceedings of the IEEE.

[9] Infineon Technologies AG: TRENCHSTOPTM 5 IGBT in a Kelvin Emitter Configuration.リバーション 1.0、2014 年 10 月。インフィニオンのアプリケーションノート。

[10] トーマス　アイヒンガーほか SiC MOSFET のしきい値電圧の特異性とバイアス温度の不安定性.80 (2018) 68-78, Journal of Microelectronics Reliability.

[11] J.J. R. Pinheiro and I. Barbi:3 レベル ZVS PWM コンバータ-高電圧 DC-DC 変換における新しいコンセプト.IEEE IECON, 1992, pp.173-178.

[12] インフィニオン テクノロジーズ AG：EiceDRIVERTM を使用した炭化ケイ素（SiC）製 MOSFET の高度なゲート駆動オプション。AN2017-04、2017 年 3 月。

[13] Infineon Technologies AG: 1200V CoolSiCTM MOSFET in TO-247 3/4pin Evaluation Board User Manual.AN2017-45、2017 年 11 月

[14] Infineon Technologies AG: CoolSiCTM MOSFET ゲートドライブ電圧ウィンドウのガイドライン。AN2018-09、2018 年 5 月

改訂履歴

Document version	Date of release	Description of changes
1.01	2021-10-22	本版は英語版 AN2017-46 CoolSiC™ 1200 V SiC MOSFET Application Note Revision 1.1, 2018-07-01 について、日本語に翻訳されたドキュメントです。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

Edition 2021-10-22
Published by
Infineon Technologies AG
81726 Munich, Germany

© 2021 Infineon Technologies AG. All Rights Reserved.

Do you have a question about this document?
Go to www.cypress.com/support

Document reference
Revision 1.01

重要事項
本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。本文に記された一切の事例、手引き、もしくは一般的価値、および／または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

本製品、技術、納品条件、および価格についての詳しい情報は、インフィニオンの最寄りの営業所までお問い合わせください（**www.infineon.com**）。

警告事項
技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。