AN91445

アンテナ設計および RF レイアウトのガイドライン

著者: Tapan Pattnayak、Guhapriyan Thanikachalam

関連製品ファミリ: CY8C4XXX-BL、CYBL1XXXX、CY8C6XXXXX-BL

関連アプリケーション ノート: 完全な一覧を表示するには、こちらをクリックしてください。

本アプリケーション ノートの最新版または関連ガーバー ファイルについては、http://www.cypress.com/go/AN91445 をご覧ください。

このアプリケーション ノートは情報を提供するためのものです。アンテナ設計は、最適性能を実現するには適切な検証機器およびノウハウが必要とされます。アンテナの設計・配置を専門とする企業のプロフェッショナル サービスを追求することを強く推奨します。要請があれば、サイプレスは適切なアンテナ設計企業の一覧を提供できます。

AN91445 はアンテナ設計を分かりやすく説明し、RF コンポーネント選択、整合回路設計、およびレイアウト設計のガイドラインを提供します。また、このアプリケーション ノートは、サイプレスの PSoC®および PRoC™ファミリの製品である Bluetooth Low Energy (BLE) ソリューションと併用するために非常に低コストで導入できるサイプレスで検証済みの 2 種の PCB アンテナを推奨します。WICED Smart BLE ソリューションの詳細については、WICED コミュニティの製品ガイドページを参照してください。Bluetooth Low Energy (BLE) 接続 2.4GHz ラジオを備えた PRoC BLE、PSoC 4 BLE および PSoC 6 MCU は、最適な性能を得るために慎重にアンテナに適合する必要があります。

目次

1 はじめに 2
2 アンテナの基本知識 3
3 アンテナの種類 4
4 アンテナの選択 5
5 アンテナ パラメーター 6
6 サイプレス PRoC/PSoC BLE 向けのアンテナ 9
7 サイプレス独自の PCB アンテナ 9
7.1 変形逆 F アンテナ (MIFA) 10
7.2 アンテナ フィードの注意事項 11
7.3 アンテナ長の注意事項 14
7.4 逆 F アンテナ (IFA) 15
8 チップ アンテナ 17
9 ワイヤー アンテナ 19
10 アンテナの比較 20
11 アンテナ性能への筐体とグランド面の影響 21
11.1 グランド面の影響 21
11.2 筐体の影響 22
12 アンテナの配置、筐体、およびグラウンド面のガイドライン 23
13 RF の概念と専門用語 24
13.1 スミス チャート 27
14 インピーダンス整合 29
14.1 整合回路トポロジ 31
14.2 整合回路のヒント 35
15 アンテナ チューニング 35
15.1 チューニング手順 36
16 RF 給電線 43
16.1 マイクロストリップ線路 43
16.2 CPWG (下層グランド面あり) 44
16.3 RF 配線レイアウトの注意事項 44
17 基板の構成 46
17.1 4 層 PCB 46
17.2 2 層 PCB 46
18 グランド層 47
18.1 グランド層の注意事項 47
19 電源デカップリング 47
19.1 電源供給デカップリング レイアウトの注意事項 48
20 ビア 48
21 コンデンサおよびインダクタ 49
21.1 コンデンサ 49
21.2 インダクタ 51
22 テスト容易化設計 52
23 外部の電力アンプ／低ノイズ アンプ／RF フロント エンドのサポート 53
24 Wi-Fi との共存のサポート 53
24.1 空間的分離 53
24.2 周波数分離 54
24.3 時間的分離 55
25 要約 55
26 関連アプリケーション ノート 56
Appendix A. チェックリスト 57
Appendix B. 参考資料 58
改訂履歴 59

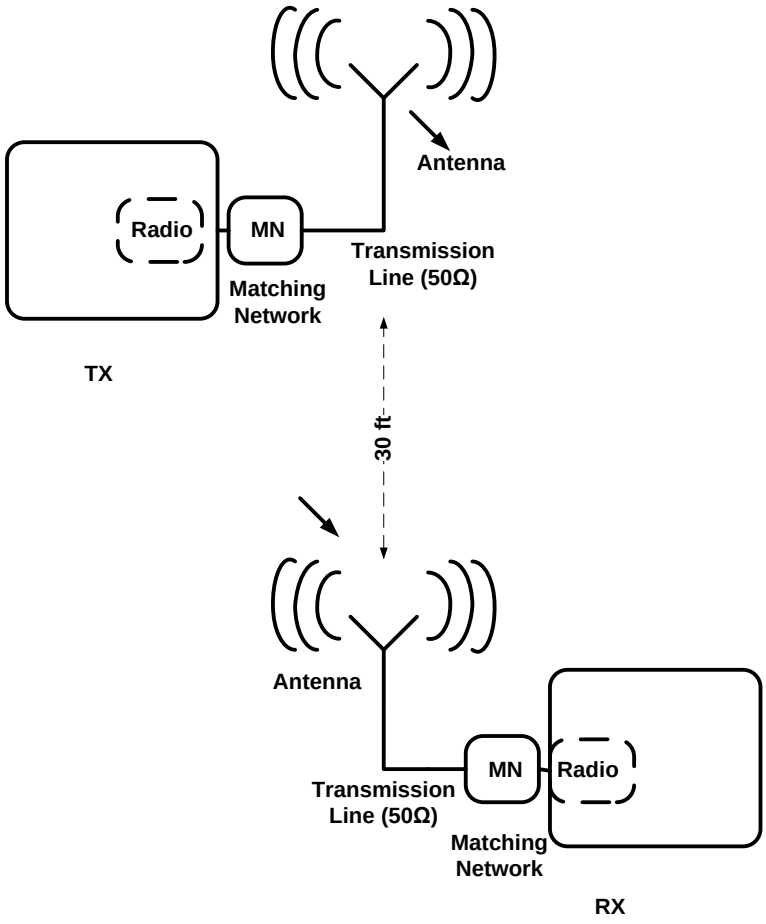
1 はじめに

アンテナ設計と RF レイアウトは空中で電磁放射を送受信する無線システムにおいて重要な要素です。コイン型電池など電流に制限される電源の RF 製品でエンドユーザーが得られる無線の到達距離は、アンテナ設計、筐体および良い PCB レイアウトによって大きく左右されます。

同じシリコンと同じ電源を利用しても、レイアウトやアンテナ設計方法が異なる設計では RF 範囲に大きな違いが生じることは珍しいことではありません。このアプリケーション ノートでは、一定の電力で最も広い RF 範囲を取得するためのベスト プラクティス、レイアウト ガイドラインおよびアンテナ チューニング手順について説明します。RF 配線、電源供給デカップリング、ビア ホール、PCB スタックアップおよびアンテナ接地のレイアウトに関する重要かつ一般的な注意事項についても記載します。インダクタやコンデンサなどの RF 受動素子の選択は詳細に説明されます。各トピックの最後には、そのトピックに関連する設計項目のヒントまたはチェックリストがあります。

図 1 は無線システムのトランスミッター (TX) およびレシーバー (RX) での重要なコンポーネントを示します。

図 1. 典型的な短距離無線システム



良く設計されたアンテナは無線製品の最適な動作距離を実現します。所定のパケット誤り率 (PER) および受信機の感度では、ラジオから伝送される電力が多いほど、放射範囲が広くなります。同様に、レシーバー側でよくチューニングされたラジオはアンテナの最小限の放射線事故に対応できます。ラジオからのほとんどの電力がアンテナに到達できるように (逆の場合も)、RF レイアウトおよび整合回路は適切に設計される必要があります。

2 アンテナの基本知識

アンテナは基本的に空中に露出した導体です。長さが信号の波長に比例または信号の波長の倍数である場合[1]、導体はアンテナになります。アンテナに供給された電気エネルギーが空中に放射された状態を「共振」と呼びます。

図 2. ダイポール アンテナの基本

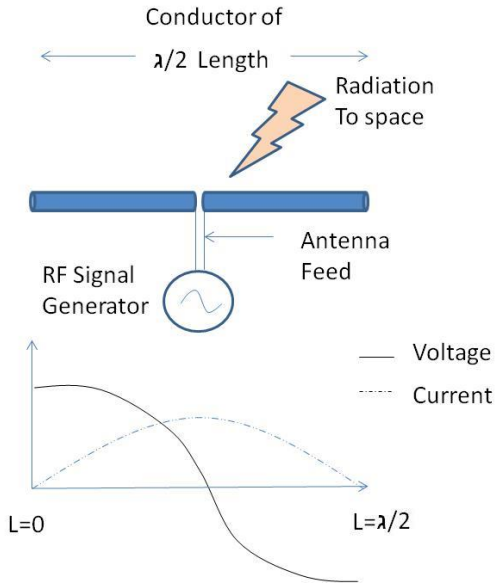


図 2 では、導体の長さはλ/2、λは電気信号の波長です。信号発生器は「アンテナ フィード」と呼ばれる給電線によりアンテナの中心点に給電します。図 2 に示すように、この長さでは、電圧と電流の定常波は導体の長さ全体にわたって形成されます。

アンテナに入力された電気エネルギーは、その周波数で電磁放射線の形で空中に放射されます。アンテナはインピーダンスが 50Ω のアンテナ フィードにより給電され、インピーダンスが 377Ω[2]の空中に信号を送信します。

そのため、アンテナ形状には 2 つの重要な注意事項があります。

1. アンテナの長さ
2. アンテナ フィード

図 2 に示すλ/2 波長のアンテナはダイポール アンテナと呼びます。しかし、ほとんどのプリント基板のアンテナは特定の方法でλ/4 波長の導体で同じ性能を実現できます。図 3 を参照してください。

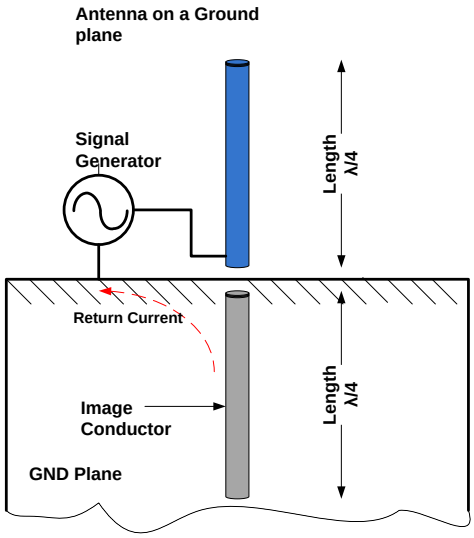
導体の下から少し離れた所にグランドを配置することにより、同じ長さ (λ/4) の導体のイメージが作られます。組み合わせるとダイポール アンテナとして機能します。この類は 1/4 波長 (λ/4) モノポール アンテナと呼ばれます。PCB 上のほとんどのアンテナは銅製グランド面上に 1/4 波長アンテナとして実装されます。この場合、信号はシングル エンドとなり、グランド面はリターン経路として動作することに注意してください。[3]

[1] 「高調波アンテナ動作」を参照してください。

[2] 近くに物体がない場合の空中のインピーダンス

[3] このリターン経路の効果は後ほど説明します。これはアンテナとアンテナ フィードの PCB レイアウトにおいて重要な側面です。

図 3. 1/4 波長アンテナ



一般の PCB で使用されている 1/4 波長アンテナの最も重要な注意事項は、以下になります。

1. アンテナの長さ
2. アンテナ フィード
3. グランド面およびリターン経路の形状とサイズ

3 アンテナの種類

前述したように、適切な給電線のあるλ/4 波長の任意の導体はグランド面上で空中に露出されると効果的なアンテナとなる可能性があります。波長に応じて、アンテナは自動車の FM アンテナまたはビーコンの小さな配線と同じぐらいの長さになります。2.4GHz アプリケーションでは、ほとんどの PCB アンテナは以下の種類に分けられます。

1. **ワイヤー アンテナ**: これはグランド面上で PCB から空中に突き出る長さλ/4 の針金 1 本です。これは通常 50Ω[4]の給電線によって給電されます。ワイヤー アンテナはその寸法と 3 次元の露出によって最高の性能と RF 範囲を実現します。ワイヤーは直線、螺旋、またはループです。これは PCB の表面から 4～5mm の高さまで空中に突き出るアンテナの 3 次元 (3D) 構造です。

4: ワイヤー アンテナ

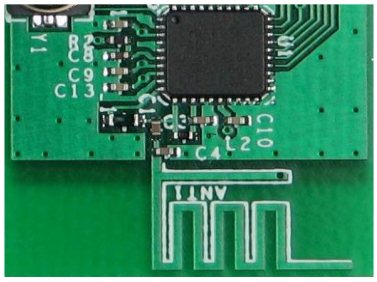


[4] 給電は通常、低消費電力の無線アプリケーション向けのほとんどの RF PCB では 50Ω です。ただし、他のインピーダンス値も可能です。

2. **PCB アンテナ**: これは PCB 上の配線です。これはアンテナの種類と空間の制約によって、直線の配線、逆 F 型配線、蛇行跡、円形配線、またはウィグルの曲線となる可能性があります。PCB アンテナは PCB と同じ表面で 2 次元 (2D) 構造です (図 5 を参照してください)。

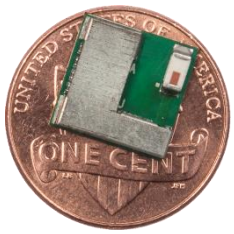
   空中に露出された 3 次元アンテナを 2 次元 PCB 配線として PCB 面に配置する際はいくつかのガイドライン[5]に従わなければなりません。PCB アンテナはより大きな PCB 面積を必要とし、ワイヤー アンテナよりも効率が低いが、安価です。製造しやすく、BLE アプリケーションでは許容できる無線の到達範囲を提供します。

図 5. PCB アンテナ



3. **チップ アンテナ**: これは導体が詰め込まれる小型の IC に内蔵されたアンテナです。これは PCB アンテナをプリントするまたは 3D ワイヤー アンテナに対応するための空間が制限された場合に有用です。図 6 はチップ アンテナを搭載する Bluetooth モジュールです。以下にアンテナとモジュールのサイズを 1 セント硬貨のサイズと比較します。

図 6. チップ アンテナを搭載するサイプレスの EZ BLE モジュール (10mm × 10mm)



4 アンテナの選択

どのアンテナを選択するかは、アプリケーション、利用可能な基板サイズ、コスト、RF 範囲および指向性次第です。

無線式マウスのような Bluetooth Low Energy (BLE) アプリケーションは、わずか 10 フィートの RF 範囲と数 kbps のデータ速度だけを必要とします。しかし、音声認識リモコン アプリケーションでは、RF 範囲が室内 20 フィートでデータ速度が 64kbps のアンテナが必要です。

[5] ページ 9 の「MIFA および IFA」節を参照してください。

5 アンテナ パラメーター

以下にアンテナのいくつかの主な性能パラメーターを挙げます。

- **反射損失**: アンテナの反射損失はアンテナがどのくらい 50Ωの給電線 (TL) (図 7 には信号供給線として示されている) に整合するかを表します。TL の特性インピーダンスは通常 50Ωであるが、他の値であっても良いです。市販のアンテナと検証機器のインピーダンスは業界標準的には 50Ωであるため、この値を使用するのが最も便利です。
  反射損失は不整合によりアンテナがどのぐらいの入射電力を反射するかを示します (式 1)。完全に整合された理想的なアンテナは反射することなく、全部のエネルギーを放射します。

  図 7 に示すように、反射損失が無限の場合、アンテナは TL に完全に整合されていると言えます。S_{11} はデシベル単位の反射損失の負の値です。ほとんどの場合、10dB 以上の反射損失 (即ち、$S_{11} \leq -10dB$) が十分だと考えられます。表 1 は反射損失 (dB) とアンテナから反射される電力 (%) との関係を示します。10dB の反射損失は入射電力の 90%がアンテナの放射に使用されることを意味します。

式 1 $$反射損失\,(dB) = 10\log\left(\frac{P_{入射電力}}{P_{放射電力}}\right)$$

図 7. 反射損失

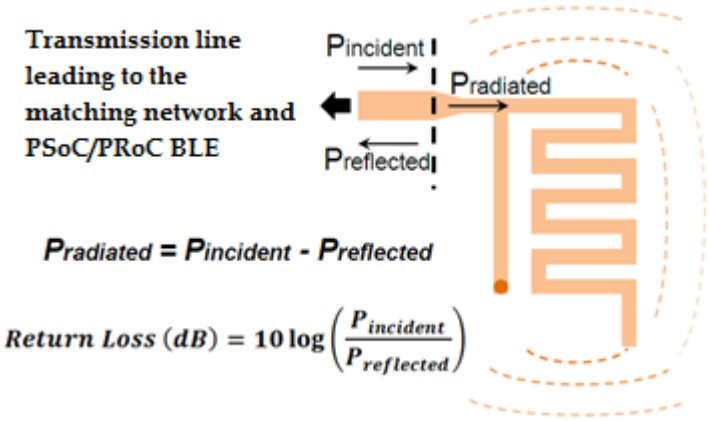


表 1. 反射損失およびアンテナから反射される電力

S_{11} (dB)	反射損失 (dB)	$P_{反射電力} / P_{入射電力}$ (%)	$P_{放射電力} / P_{入射電力}$ (%)
-20	20	1	99
-10	10	10	90
-3	3	50	50
–1	1	79	21

- **帯域幅**: 帯域幅はアンテナの周波数応答を示します。これは特定の帯域 (BLE アプリケーションの場合は 2.40GHz～2.48GHz) にわたってアンテナがどのくらい 50Ω の給電線に整合するかを示します。

図 8. 帯域幅

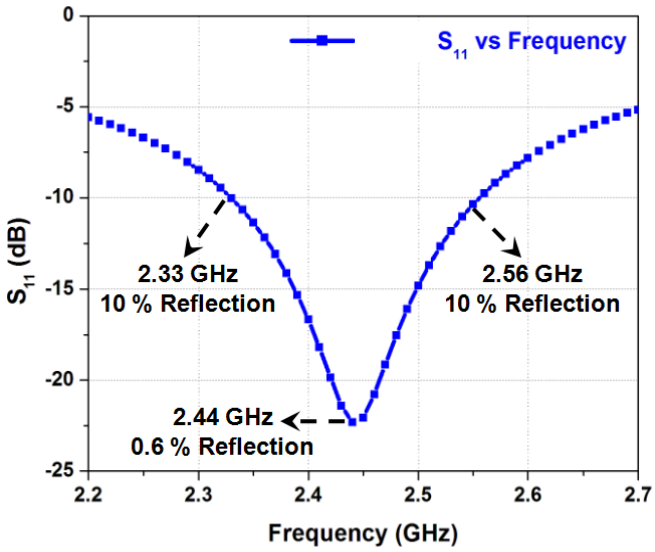
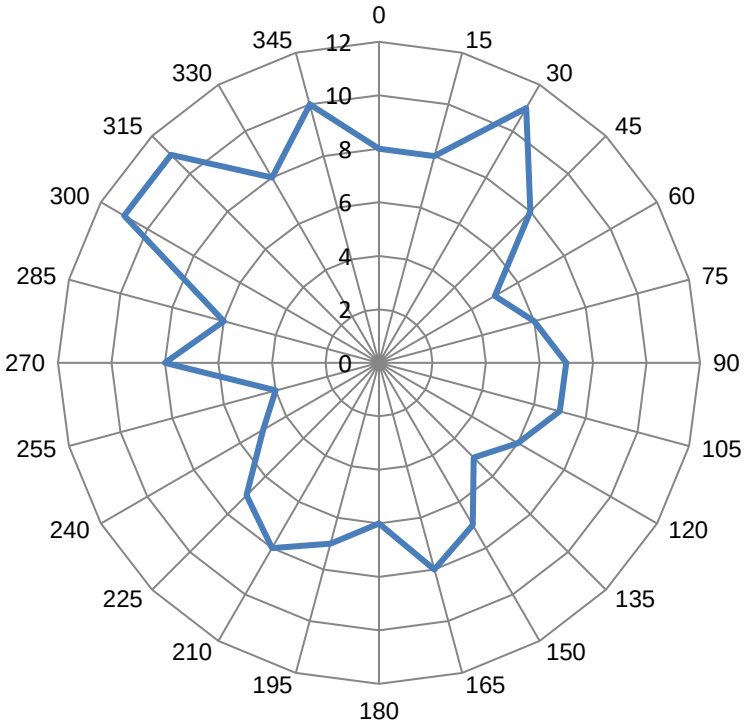


図 8 に示すように、2.33GHz～2.55GHz では反射損失は 10dB より高いです。したがって、この場合の帯域幅は約 200MHz です。多くの場合、広い帯域幅の方が好まれます。なぜかというと、製品の実際の使用 (例えば、木/金属/プラスチック製のテーブルにマウスを置く場合やマウスの周りに手を置く場合など) で、アンテナ周辺の環境の変化に起因する離調の影響を最小限に抑えるからです。

- **放射効率**: 非反射電力の一部 (図 7 を参照) は熱またはアンテナの熱損失として消散します。熱損失は FR4 基板の誘電損失と銅配線内の導体損失によるものです。これは放射効率として定義されます。100%の放射効率は、すべての非反射電力が空中に放射されたことを示します。小型の PCB では熱損失が最小です。
- **放射パターン**: 放射パターンは放射指向特性、即ち放射が方向によってどのように変化するかを表します。この情報はアプリケーションでアンテナの方向を適切に調整するのに役立ちます。

等方性ダイポール アンテナは、アンテナ軸に垂直な平面で全方向に均等に放射します。しかし、ほとんどのアンテナはこの理想的な動作から逸脱します。例としては、図 9 に示す PCB アンテナの放射パターンを参照してください。各データ点はレシーバー内の受信信号強度インジケータ (RSSI) によって測定される RF 電界強度を表します。予想どおり、アンテナが等方性ではないため、輪郭は完全な円形ではありません。

図 9. 放射パターン



- **利得**: 利得は全方向に均一に放射する等方性アンテナと比較して、一定方向への放射を示します。これは dBi で表され、即ち理想的な等方性アンテナに比べて放射場がどのくらい強いかを意味します。

6 サイプレス PRoC/PSoC BLE 向けのアンテナ

サイプレス BLE 製品の一つの目標は、チューニング用に多くとも 2 個の外部コンポーネントのみを必要とする狭い面積内にアンテナを設計することです。チューニングとは、動作周波数帯にわたって電力を伝送している最中にほぼ最大限の電力がアンテナに送信されるようにするプロセスです。これはその帯域の反射損失を 10dB より大きくすることで実現されます。アンテナのインピーダンスとチップの出力インピーダンスが同じになると、アンテナに伝送される電力は最大です。このルールは受信側にも当てはまります。アンテナ チューニングはアンテナのインピーダンスが 50Ω になるようにします。ラジオ チューニングはチップが受信モードにある時、チップのインピーダンスが 50Ω になるようにします。

PRoC/PSoC BLE に内蔵するバランのインピーダンスが正確に 50Ω でなく、チューニングのために 2 個のコンポーネントを必要とすることがあります。データ速度が低いかつ RF 範囲が狭いアプリケーションでは、サイプレスが推奨する PCB アンテナはアンテナ チューニング用のコンポーネントを全く必要としません。

音声認識リモコンなどデータ速度が高いアプリケーションでは、整合回路用に少なくとも 4 個のコンポーネントが推奨されます。その中の 2 個はラジオ チューニングに、残りの 2 個はアンテナ チューニングに使用されます。帯域幅が許容範囲にある場合、2 個のコンポーネントでチューニングを行えます。[6]追加のコンポーネント フットプリントを設置することは将来新製品で[7]の EMI 放射を低減するための賢明な設計です。それらのコンポーネントを使用して、帯域外動作のために、フィルターを実装できます。

サイプレスの PRoC/PSoC デバイスはまた、室内配置やスマート ホーム、 スマート電化製品、センサー ハブなどのアプリケーションにも採用されます。これらのアプリケーションには空間の制限がないため、より良い RF 範囲と放射パターンでアンテナを利用できます。ワイヤー アンテナは、ID (工業デザイン) でワイヤーに適合する高さを持つアプリケーションには最適です。

ウェアラブルなどのいくつかのアプリケーションでは、超小型フォーム ファクタが必要とされます。チップ アンテナは PCB アンテナと比べてより少ない空間を占めるため、このアプリケーション カテゴリで一般的に使われます。サイプレスは超小型のチップ アンテナを使用するためのいくつかのガイドラインを推奨します。

無線接続用にサイプレスのモジュールを直接ホスト PCB に組み込むアプリケーションが多くあります。そのようなアプリケーションでは、非常に低コスト、FCC 通過かつ小さなモジュールが望まれます。それらのアプリケーションに対応するためにサイプレスは EZ-BLE モジュールを開発しています。サイプレスの EZ-BLE モジュールは Johansson 社製のチップ アンテナ 2450AT18B100E を使用します。

2.4GHz 帯で使用できるアンテナが数多くありますが、ほとんどの BLE アプリケーションはサイプレス独自の PCB アンテナで対応されています。サイプレスは、BLE アプリケーション用に特性付けられ、広く模倣されたサイプレス独自の 2 種の PCB アンテナ (変形逆 F アンテナ (MIFA) と逆 F アンテナ (IFA)) を推奨します。特に MIFA はほとんどのアプリケーションに役立ちます。

ただし、お使いのアプリケーションの要件に応じて本書で説明するアンテナの中から任意のものを選択して良いです。

7 サイプレス独自の PCB アンテナ

サイプレスは IFA および MIFA の PCB アンテナを推奨します。BLE アプリケーションの低データ速度および標準的な RF 範囲の要件では、これらのアンテナは非常に有用です。これらは PCB の一部であるため手頃な価格で容易に設計でき、150～250MHz 帯域幅で高性能を実現します。

MIFA は無線式マウスやプレゼンタなど最小の PCB 面積を要するアプリケーションに推奨されます。IFA は心拍数モニタなどアンテナの一方の長さが他方よりも大いに短いことを必要とするアプリケーションに推奨されます。ほとんどの BLE アプリケーションは MIFA アンテナで対応されています。

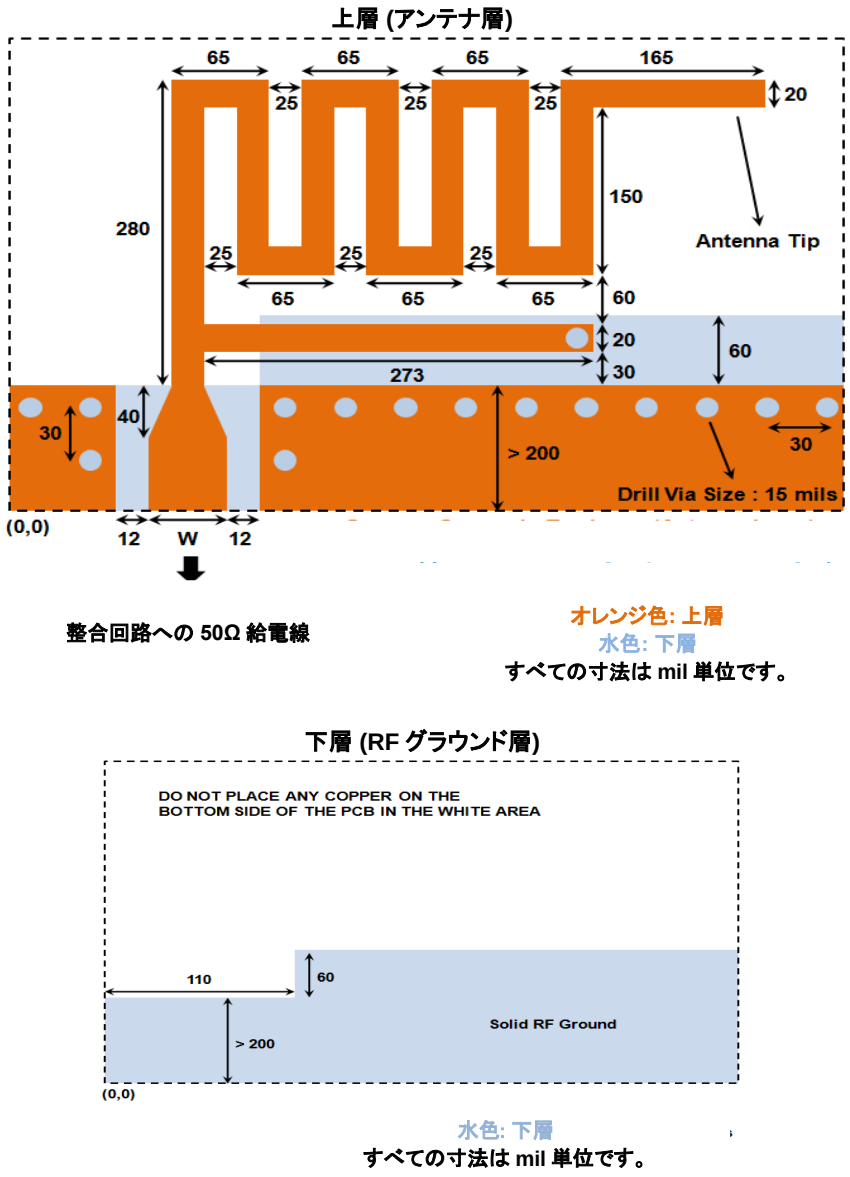
[6] アンテナの前にコンポーネントを追加することは将来 EMI を削減するためのフィルター実装に役立つ推奨されるプラクティスです。

[7] EMI は電磁干渉の規定であり、公共衛生のために放射電力を制限します。

7.1 変形逆 F アンテナ (MIFA)

MIFA は小さな PCB 面積を占めるため、ヒューマン インターフェース デバイス (HID) で広く使用されている一般的なアンテナです。サイプレスは、小型フォーム ファクタで優れた性能を実現する堅牢な MIFA を設計しました。このアンテナのサイズは 7.2mm × 11.1mm (284mil × 437mil) であり、無線式マウス、キーボード、プレゼンタなどの HID アプリケーションに最適です。図 10 は、2 層 PCB の上層と下層両方で推奨される MIFA の詳細なレイアウトを示します。アンテナの配線幅は基板全体で 20mil です。PCB スタック間隔によって変わる主なパラメーターは RF 配線 (給電線) の幅「W」値です。

図 10. MIFA レイアウト



注: 厚さ 1.6mm の FR4 PCB 向けのガーバー ファイルと*.brd* ファイルは *AN91445.zip* ファイル (www.cypress.com/go/AN91445) に含まれます。

注: (グランドと禁止領域に対する) アンテナ パターンの変動は問題ないです。唯一の影響は放射パターンの回転です。

7.2 アンテナ フィードの注意事項

表 2 は同一平面導波路モデルの 2 層 FR4 基板 (比誘電率 = 4.3) の上層と下層間の異なる PCB の厚さに対応する「W」値を示します。上層はアンテナ配線を、下層はそれに隣接したベタ RF グランド面を含みます。下層の残りの PCB エリアは信号グランド面 (PRoC/PSoC およびその他の回路用) として使用できます。図 11 には標準的な 2 層 PCB の厚さと「W」値の関係を示します。1

表 2. FR4 PCB の「W」値: アンテナ層と隣接した RF グラウンド層間の厚さ

厚さ (mil)	W (mil)
60	65
50	59
40	52
30	44
20	33

図 11. PCB の厚さの明確化



アンテナを給電する長さの短い PCB 配線は幅の要件を緩和できます。アンテナ配線とアンテナ フィード接続線を同じ幅にしてください。図 12 は、アンテナを給電する配線の幅が表 2 の推奨値より小さい例を示します。

図 12. 長さが短いアンテナ フィード配線の幅



ただし、整合回路からアンテナまで、または PRoC/PSoC デバイスの ANT ピンへの戻りが約 1cm の長い給電線の場合、サイプレスは給電用に下層グランド面上に特定の幅「W」の給電線 (TLine 型) を配置するように推奨します。

注: 同一平面上の給電線の幅を計算する方法については、付録 B の共平面導波路の計算ガイドを参照してください。

図 13 は MIFA の S11 をプロットしたものです。MIFA の帯域幅 (S11 ≤ –10dB の場合) は 2.44GHz ± 230MHz です。

図 13. MIFA の S_{11} (反射損失 = $–S_{11}$)

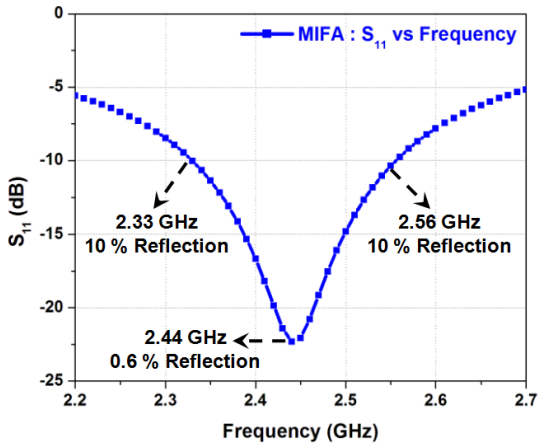
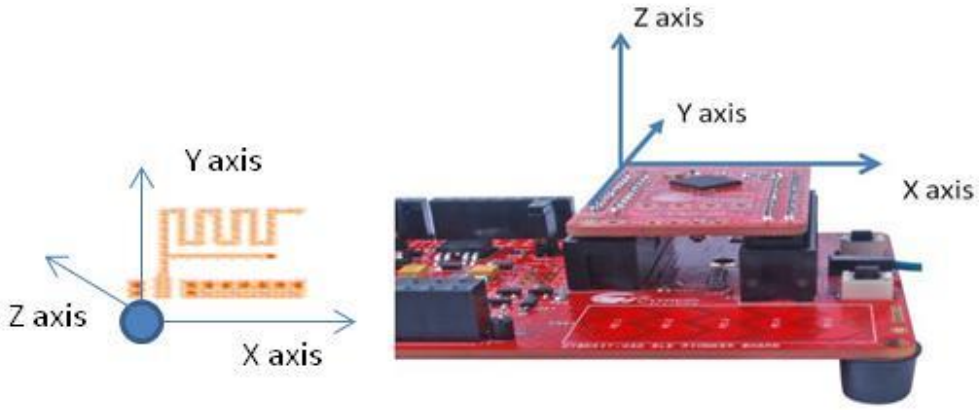
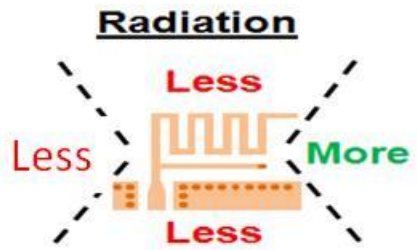
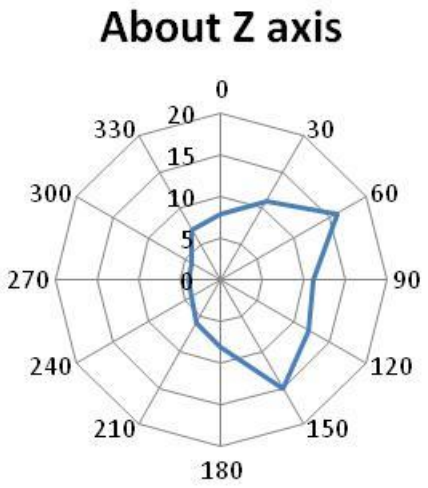


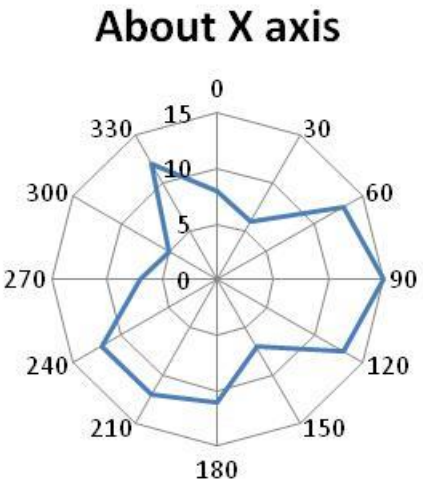
図 14 は 2.44GHz での MIFA の完全な 3D 放射利得パターンを示します。この情報は望みの方向への放射を最大限にするためにカスタム アプリケーションで MIFA を設置するのに役立ちます。この図ではアンテナは XY 面上にあり、Z 軸はそれに対して垂直です。

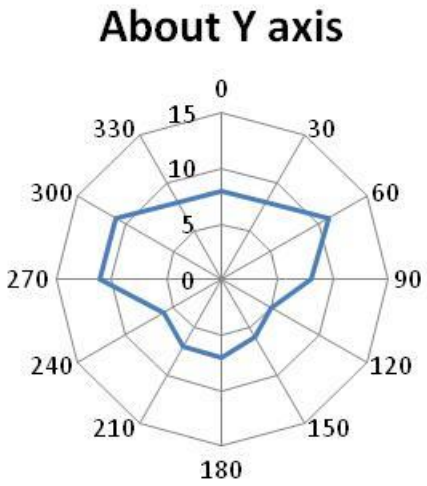
図 14. MIFA の 3D 放射利得パターン











放射パターンは MIFA アンテナ モジュールを持つ Pioneer ボードで 30 度の角度分解能により検証されます。接続ヘッダは金属です。ベア基板では、放射パターンは示されているものと異なります。これはあくまでもアンテナを PCB に配置する方法を図解するためのものです。アンテナの最適な位置を決定するために最終製品のアセンブリで同様のパターンを測定することを推奨します。

7.3 アンテナ長の注意事項

PCB の厚さに応じて、MIFA アンテナの長さを調整して、アンテナ放射インピーダンスと周波数選択性を調整する必要があります。サイプレスは、様々な基板の厚さに応じて表 3 にリストアップしているアンテナ長の値を推奨します。

図 15. MIFA の長さ

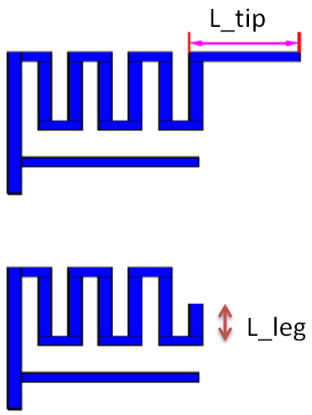


表 3. 脚部と頂点の長さ

PCB の厚さ	アンテナの L_Tip／L_leg
16mil	L_tip= 353Mil
31mil	L_tip= 165Mil
47mil	L_tip= 125Mil
62mil	L_leg= 115Mil

図 15 は 2 つの異なる基板の厚さに対応する 2 つの MIFA アンテナを示します。アンテナの設計者は表 3 を参照して、特定の基板の厚さに合わせて MIFA アンテナの長さを調整する必要があります。

元のアンテナは元の長さから始まるべきことに注意してください。基板の厚さに応じてアンテナの長さを調整する必要があります。基板では長さを減らすことに比べて伸ばすことは簡単にできません。表 3 は基板の所定の厚さに対するアンテナの正確な長さというより、むしろアンテナの最終的な長さを確認するガイドラインを示します。

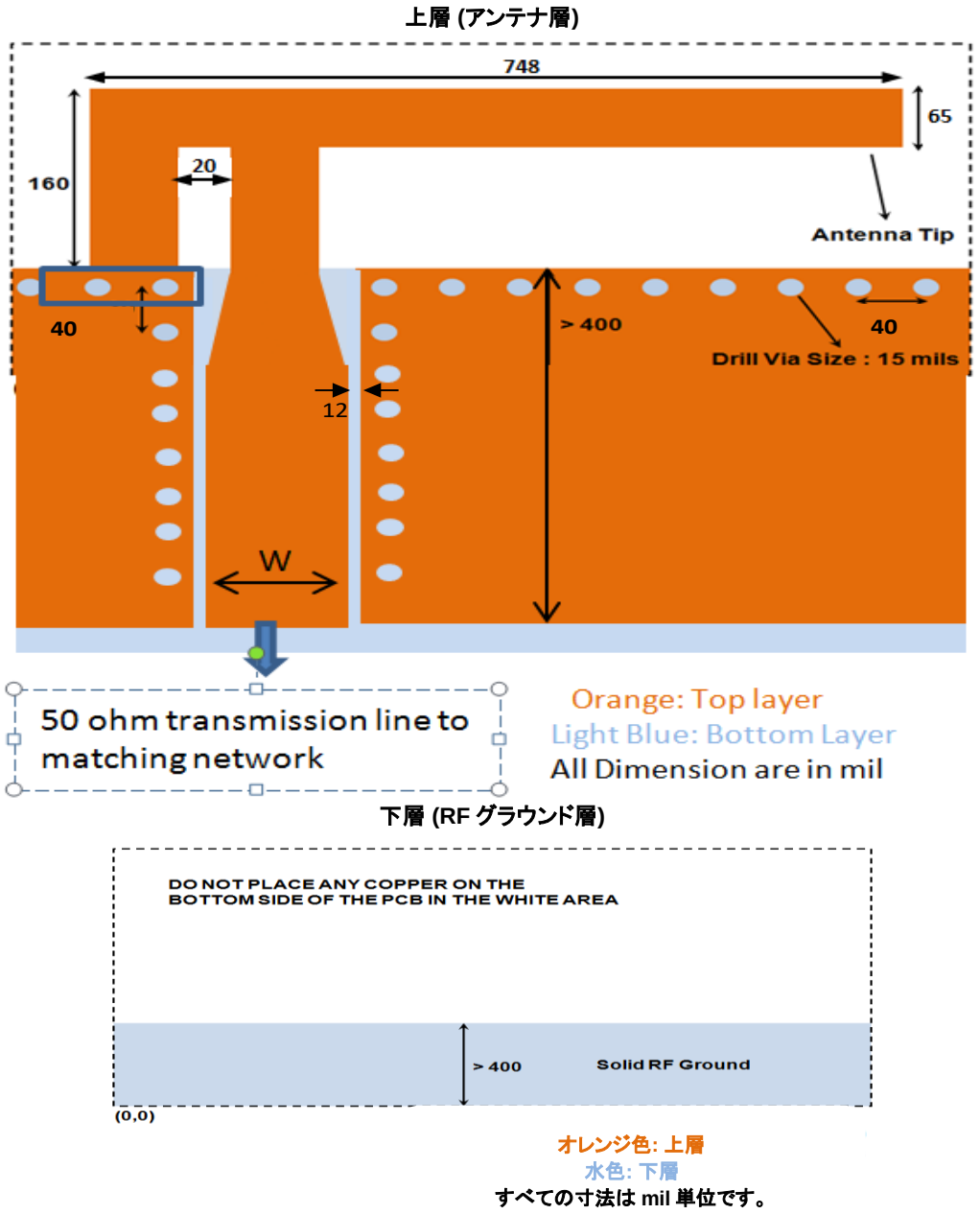
長さを短くすることはアンテナをチューニングするための迅速な方法です。整合回路のコンポーネントを配置する空間、およびアンテナをチューニングする能力がある場合は、長さを調整する代わりに整合回路を設置するようにサイプレスは推奨します。

7.4 逆 F アンテナ (IFA)

放射性については IFA は MIFA に比べてより優れたアンテナです。空間が既定した場合では IFA は MIFA より良いアンテナです。より良い効率をもたらします。ただし、MIFA よりも多くの面積を必要とします。

IFA は心拍数モニタなど、アンテナの一方の長さが制限されるアプリケーションに推奨されます。図 16 は、2 層 PCB の上層と下層両方で推奨される IFA の詳細なレイアウトを示します。配線幅は 24mil です。厚さ 1.6mm の FR4 PCB では IFA は 4mm×20.5mm (157.5mil×807mil) のサイズに設計されます。IFA は MIFA に比べてアスペクト比 (幅対高さ) が大きいです。

図 16. IFA レイアウト



注: 厚さ 1.6mm の FR4 PCB 向けのガーバー ファイル (および *.brd* ファイル) は、www.cypress.com/go/AN91445 の *AN91445.zip* ファイルにあります。

MIFA アンテナで説明したとおり、給電線の幅「W」は製品の PCB 構成に依存します。表 4 は同一平面導波路モデルの FR4 基板 (比誘電率 = 4.3) の上層 (アンテナ層) と下層 (隣接した RF グランド層) 間の異なる PCB の厚さに対応する「W」値を示します。

表 4. FR4 PCB の「W」値: 50Ω インピーダンスのアンテナ層と隣接した RF グランド層間の厚さ

厚さ (mil)	W (mil)
60	65
50	59
40	52
30	44
20	33

3mm 未満の短い配線では、アンテナ フィードの配線幅の要件を緩和できます。図 12 のように、アンテナ フィードとアンテナ配線は同じ幅であることが可能です。同一平面上の給電線の幅を計算する方法については、付録 B の共平面導波路の計算ガイドを参照してください。

図 17 に示すように、IFA の帯域幅 (S_{11} ≤ –10dB の場合) は 2.44GHz ± 220MHz です。

図 17. IFA の S_{11} (反射損失 = -S_{11})

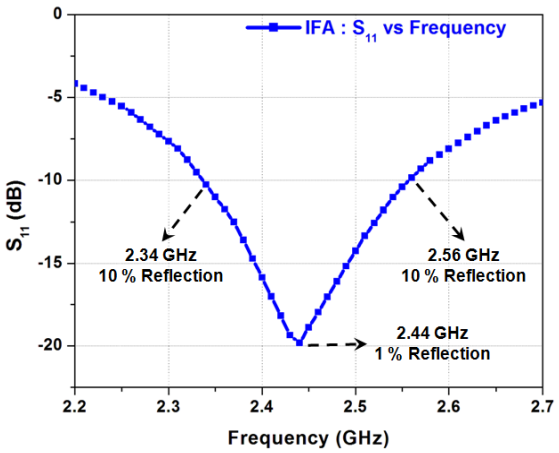
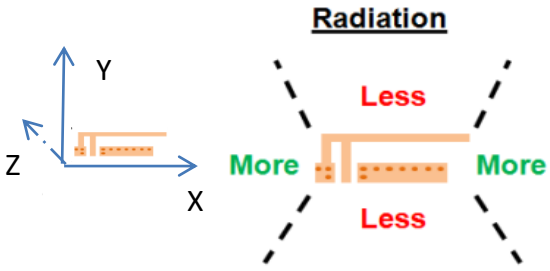


図 18 は XY 面上の IFA の定性的な放射パターンを示します。この情報は望みの方向への放射を最大限にするためにカスタム アプリケーションで IFA を適切に設置するのに役立ちます。簡単にするために、定性的な放射の 1 つの方向のみを示します。すべての XY、YZ および ZX 表面上の詳細な放射パターンについては、サイプレスのテクニカル サポートまでお問い合わせください。

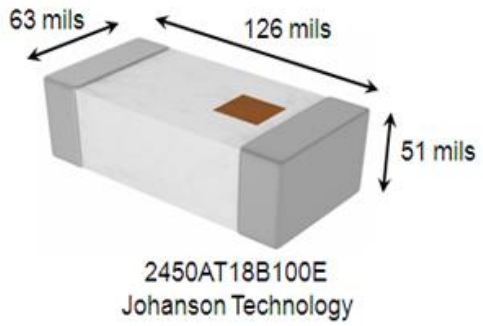
図 18. IFA の定性的な 2D 放射利得パターン



8 チップ アンテナ

PCB のサイズが極めて小さなアプリケーションでは、チップ アンテナが良いソリューションです (図 19)。これは最小限の PCB 面積を占め、適度な性能を実現する市販のアンテナです。しかし、チップ アンテナは購入し組み立てる必要がある外部コンポーネントであるため、BOM や組み立て費用を増加させます。通常、チップ アンテナの価格は寸法と性能に応じて 10～50 セントです。

図 19. チップ アンテナ



チップ アンテナを使用するにあたって注意すべきもう一つの重要な点は、チップ アンテナが RF グランド サイズに影響を受け易いことです。グランド サイズを検討する時、メーカーの推奨事項に従う必要があります。PCB アンテナと違って、チップ アンテナはアンテナ長を変更することでチューニングできません。アンテナ チューニング用に追加の整合回路を必要とするため、BOM 費用をさらに増加させます。

サイプレスは極めて小さな PCB 面積を要する専用アプリケーションのみにチップ アンテナを提案します。それらのアプリケーションに対しては、サイプレスは次の Johanson Technology 社製のアンテナを推奨します。

1. 2450AT18B100E
2. 2450AT42B100E

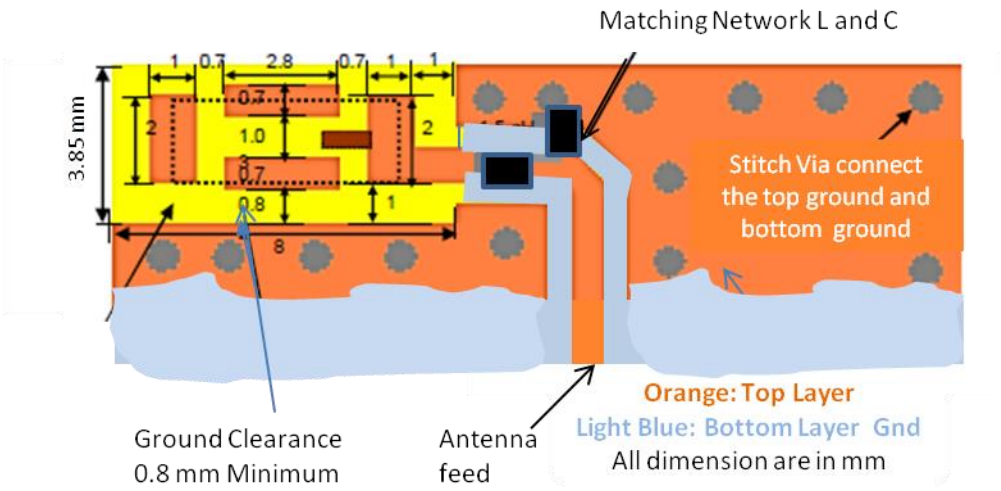
2450AT18B100E の寸法は 63mil×126mil であり、2450AT42B100E はより大きな寸法 118mil×196mil ですが、その分だけ優れた RF 性能を提供します。

サイプレス BLE モジュール CYBLE-022001-00 は 2450AT18B100E アンテナを使用し、RF 性能用の広範な特性化および適合性の事前検証を行いました。両方のチップ アンテナとも最適な RF 性能のためにいくつかのレイアウト ガイドラインを必要とします。以下はチップ アンテナの配置、レイアウト及び RF 性能の主要な注意事項です。

1. アンテナ周囲のグランド間隔
2. 最適な放射のためのアンテナ配置
3. アンテナ フィードの注意事項
4. 帯域拡張のためのアンテナ整合回路

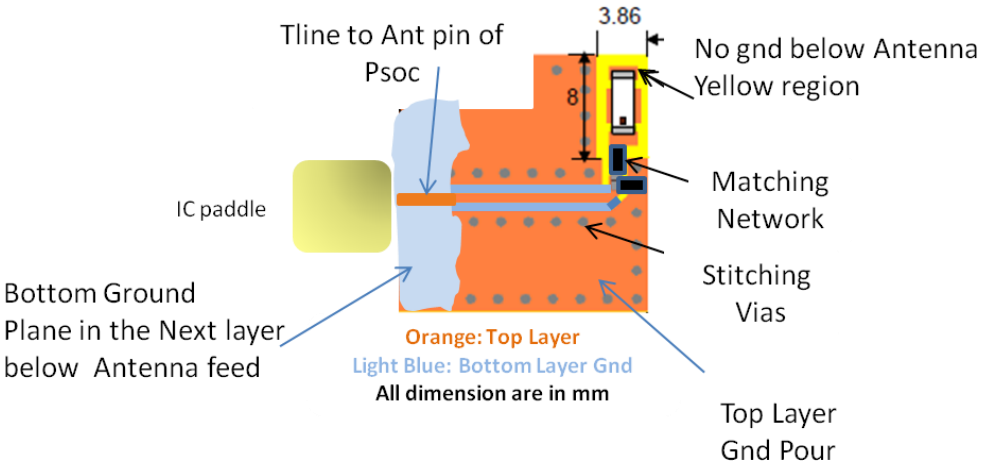
図 20 と図 21 に Johanson Technology 社製の 2450AT42B100E チップ アンテナのレイアウト ガイドラインを示します。これらのアンテナの詳細なガイドラインについては、同社のウェブサイトをご覧ください。

図 20. Johanson 社製の 2450AT42B100E チップ アンテナのレイアウト ガイドライン



このレイアウトには、50Ω 給電線の給電および整合コンポーネントも示します。給電線の幅は基板の厚さに依存します。正確な幅は表 4 で判定します。

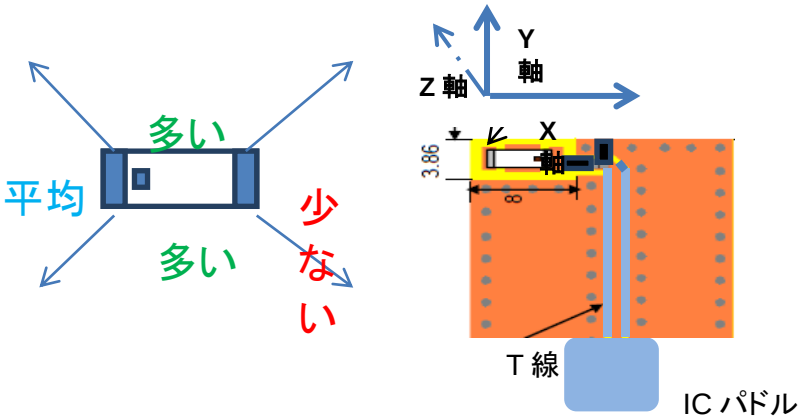
図 21. Johanson 社製の 24AT42B100E アンテナのレイアウト ガイドライン



チップ アンテナの性能はグランド面に依存します。一般的には、これらのアンテナはより大きなグランド面と広い空間を必要とします。図 21 に示した 2450AT42B100E 製品のアンテナ エッジからグランド エッジまでの最小のグランド間隔は 0.8mm です。間隔が 2～3mm の場合、反射損失が改善されることが確認されます。

チップ アンテナは完全に等方的ではありません。放射の優先方向がいくつかあります。最大限に放射する方向はグラウンド間隔とプラスチックの組み立てによって異なります。図 22 は Johanson 社製のチップ アンテナ (2450AT42B100E) の一般的な指向性を示します。

図 22. チップ アンテナの放射パターン



サイプレスはナノ Bluetooth ドングルや超小型モジュールなど極めて小さな PCB 面積を必要とする専用アプリケーションのみにチップ アンテナを提案します。Johansson 社製のアンテナは、サイプレス EZ-BLE モジュールの RF 性能のためにサイプレスにより特性評価および事前適合確認が行われました。Murata、Vishay、Pulse および Taoglas などのベンダーが提供する他のチップ アンテナを利用できます。[8]

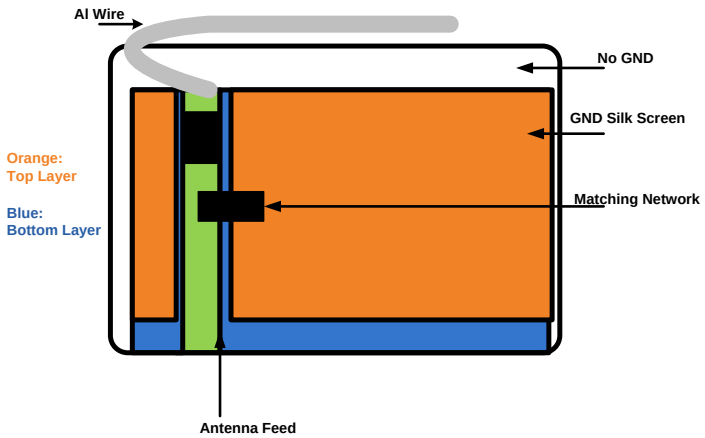
9 ワイヤー アンテナ

ワイヤー アンテナは長さが 1/4 波長である古典的なアンテナです。PCB に固定されますが、PCB 面から表出し、グラウンド面を貫いて空中に突き出ます。

3D アンテナのように空中に露出されるため、優れた RF 性能を実現します。このアンテナは最良の RF 範囲および最も等方性のある放射パターンを提供します。

多くの面積を占め、垂直方向の高さも高いため、小型フォーム ファクタを必要とする BLE アプリケーションには推奨されません。しかし、面積が問題ではない場合、RF 範囲、指向性および放射パターンの面から見るとこれは最適なアンテナです。壁に差し込むスマート ホーム コントローラーなど一般的なアプリケーションではこのようなアンテナ タイプを使用できます。特定の工業デザイン (ID) のためにワイヤーの形状とサイズを最適化する必要があります。ワイヤーは筐体によって曲げることがあります。ワイヤー アンテナが筐体によって様々な形状になることがあるので、ワイヤー アンテナを製造する際に特別な配慮が必要とされます。

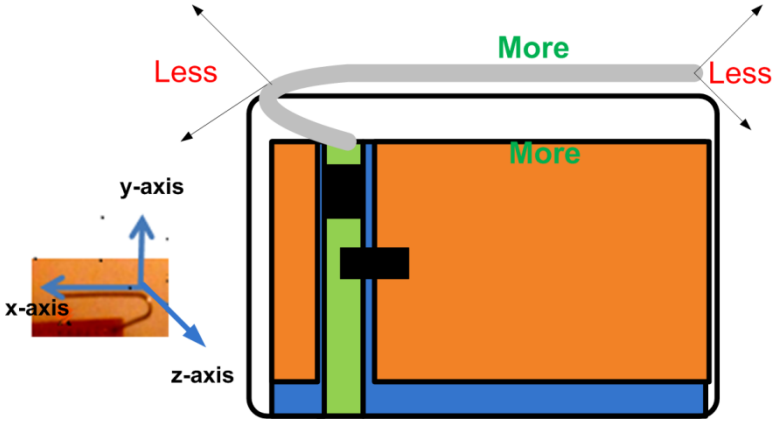
図 23. ワイヤー アンテナのレイアウト



[8] 特性評価されたのは Johansson 社製のアンテナのみです。

ワイヤー アンテナの RF 性能は最良です。他のアンテナと比較して最高の効率と指向性を実現します。図 24 はワイヤー アンテナの等方的放射パターンを示します。

図 24. ワイヤー アンテナの等方的放射パターン



10 アンテナの比較

お使いのアプリケーションに適切なアンテナを選択する際は、表 5 をクリック リファレンスとして使用してください。

表 5. MIFA、IFA、チップおよびワイヤー アンテナの比較

2.44GHz 帯での特性	MIFA	IFA	チップ アンテナ	ワイヤー アンテナ
外観				
推奨アプリケーション	小さな面積 (マウス、キーボード、プリゼンタ)	高さの制限あり (心拍数モニタ)	小さな面積 (ナノドングル、BLE モジュール)	もっと高い (6mm) (3D) (センサー ハブ)
寸法 (mm)	7.2 × 11.1	4 × 20.5	3.2 × 1.6	6 × 30
寸法 (mil)	284 × 437	157.5 × 807	126 × 63	250 × 1200
ガーバー ファイル	ウェブ	ウェブ	データシート参照	
費用 (US$)	最小	最小	0.1～0.5	0.1
帯域幅 (MHz) ($S_{11} \leq -10$ dB)	230	220	200	200
利得 (dBi)	1.6	1.1	0.5	2

11 アンテナ性能への筐体とグランド面の影響

民生製品で使用するアンテナは PCB RF のグランド サイズおよび製品のプラスチック筐体に影響を受けやすいです。アンテナは L (インダクタンス) または C (静電容量) のいずれかが増加すると共振周波数が低くなる LC 共振回路としてモデル化できます。大きな RF グランド面とプラスチック筐体は有効な静電容量を増加させ、その結果、共振周波数を低下させます。

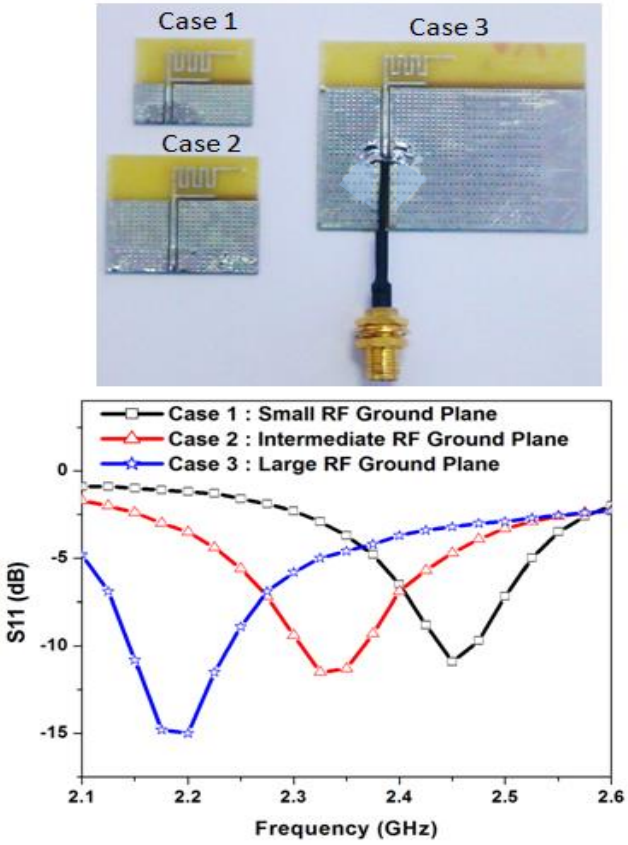
11.1 グランド面の影響

前述のとおり、モノポール PCB アンテナは適切な動作のためにグランド面を必要とします。

図 25 は MIFA がグランド面の異なるサイズで PCB 上に配置されている例を示します。PCB サイズは 20mm × 20mm～50mm × 50mm です。

曲線は大きい RF グランド面が共振周波数を低下させ、良いグランド配置が反射損失を改善することを示します。これは優れた PCB レイアウトの重要な要因です。1/4 波長アンテナを配置するグランドが良いほど、理論的動作との相互関係が改善されます。これはグランド間隔が十分に取れない小型モジュールのアンテナ設計に重要な概念です。

図 25. PCB グランド面のサイズの影響



11.2 筐体の影響

図 26 に示すように、グランド面の影響と同様に、製品のプラスチック筐体に対するアンテナの感度を数値化するために無線式マウスで実験を行いました。サイプレスの MIFA アンテナを無線式マウスのプラスチック筐体内に配置して放射パターンおよび反射損失を測定しました。

図 26. プラスチック筐体の影響

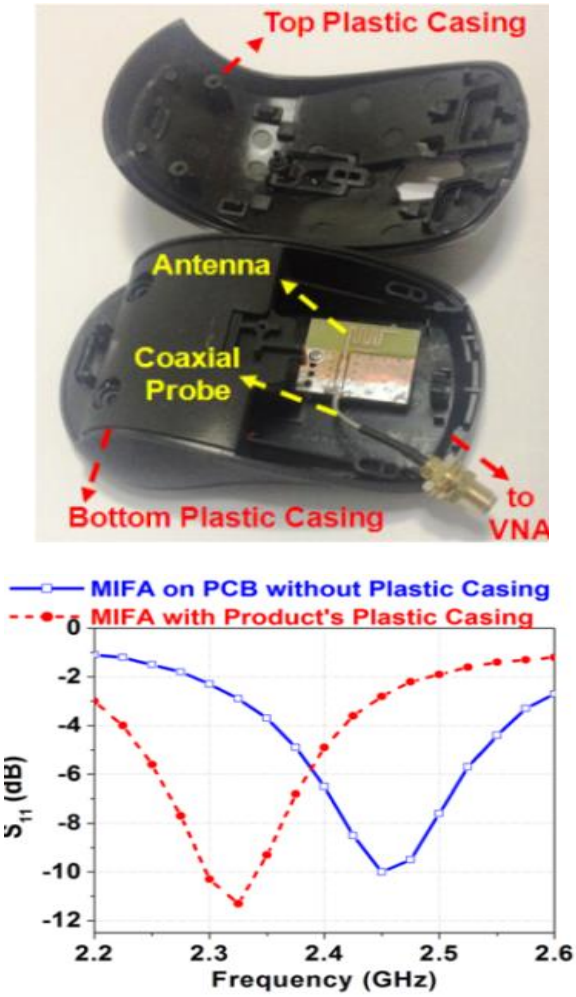


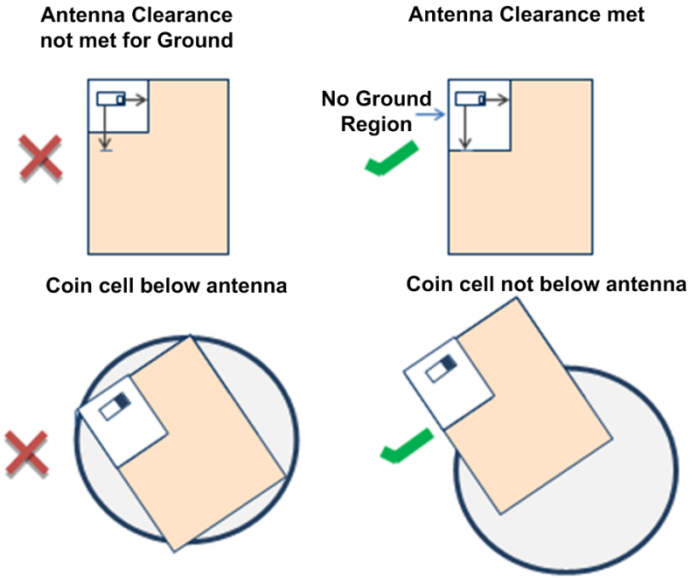
図 25 と図 26 はいくつかの重要な観察結果を示します。

- アンテナをプラスチック筐体の近くに配置すると、共振周波数は低くなります。
- 共振周波数の変動範囲は約 100MHz～200MHz です。所望の帯域にするためにはアンテナを再チューニングする必要があります。アンテナのチューニングについては、アンテナの配置、筐体、およびグラウンド面のガイドラインを参照してください。

結論で言うと、グランド面のサイズ増加とプラスチック筐体はアンテナの共振周波数をおよそ 100MHz～200MHz 低下させます。

12 アンテナの配置、筐体、およびグラウンド面のガイドライン

- 常にアンテナを回路の他の部分から十分な間隔を置いて PCB の角に配置してください。
- 常にアンテナの設計者やメーカーが推奨するグランド パターンに従ってください。一般的に使用される PCB アンテナはモノポール アンテナの変形です。モノポール アンテナの正常動作のためにベタ グランドが必要です。
- すべての層においてアンテナの禁止領域にコンポーネント、面、取り付けねじ、または配線を配置しないでください。実際の禁止領域は使用されるアンテナによって異なります。
- 工業デザインではアンテナをプラスチックの近くに配置しないでください。プラスチックは空気より高い比誘電率を有します。アンテナをプラスチックの近くに配置すると、そのアンテナの比誘電率はより高くなります。これはアンテナ配線の電気長が増加し、共振周波数が低下することに繋がります。
- バッテリ ケーブルやマイク ケーブルはアンテナ配線と交差させないでください。
- アンテナは金属製筐体で完全に覆われてはいけません。製品が金属性の筐体やシールドを備えている場合、その筐体はアンテナを覆ってはなりません。アンテナの近くには金属を絶対使用しないでください。
- アンテナが望みの方向に最大限に放射できるように、アンテナの向きを最終製品の向きと同じにしてください。
- アンテナの直下にグラウンド面を設けてはいけません。図 14 をご覧ください。
- アンテナから離れた距離 (グランド間隔) に十分なグランドを確保してください。また、このグランド面の幅は最小限にしてください。図 10、図 15 および図 20 を参照してください。
- アンテナの近くにある多くのパラメーター (プラスチック、グランドのばらつき、基板の違いおよびその他のコンポーネントなど) がアンテナのインピーダンスを変化させ、アンテナの再チューニングを必要とする可能性があるため、アンテナ整合回路を用意するよう計画してください。アンテナのインピーダンスが不明の場合は、3 つのコンポーネントからなる PI 型または T 型回路を用意し、直列コンポーネントに 0Ω を実装し、シャント コンポーネントに負荷をかけないことを推奨します。これにより、後で整合回路に必要なトポロジを設定できるようになります。
- アンテナ メーカーが提供した整合回路の値を使用する場合、メーカーのデータシートまたはリファレンス デザインで指定したとおりに、アンテナから整合回路までの配線長を使用するようにしてください。
- 常に一般的なユース ケースのシナリオに沿ってプラスチック筐体されている状態でアンテナ整合回路を検証してください。例えば、プラスチック部分が手に当たり、マウス パッド、プラスチック、木材、金属、または床等の上に置かれた状態でマウスを検証します。



13 RF の概念と専門用語

RF レイアウトおよびアンテナのチューニングは、RF 特有の概念を理解し、従来の回路レイアウトよりもっと注意することを必要とします。ここでは、RF 設計、給電線および特性インピーダンスの基本知識を紹介します。

以下の概念と専門用語は効果的な RF レイアウトを設計するのに必要なものです。

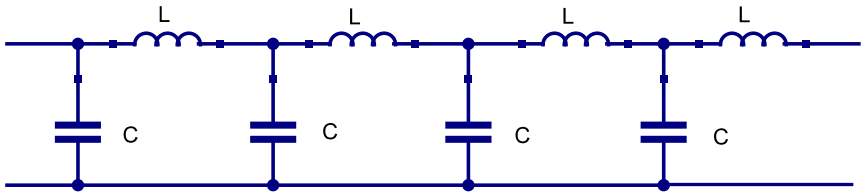
- 給電線
- 特性インピーダンス
- 反射損失
- 挿入損失
- インピーダンス整合

アナログ設計と対比して RF 設計に影響を与える重要な要素は、RF 回路のインピーダンスです。低周波数では、配線上の負荷から異なる距離で測定する場合、負荷のインピーダンスは変わらないままです。また、ほとんどのアプリケーションは配線幅またはその幅の均一性に依存しません。したがって、低周波での配線は単に接点として現されます。しかし、高周波では、負荷から異なる距離で測定する場合、RF 回路のインピーダンス (Z) は変化します。その変化は使用される基板および RF 配線の寸法にも依存します。そのため、配線もまた RF 回路図の 1 つの設計要素です。

給電線は定義された経路を通って電磁エネルギーを運ぶメディアです。同軸ケーブル、導波路および RF ピンとアンテナの間を結ぶ RF 配線は給電線です。ほとんどの RF 配線はマイクロストリップ線や同一平面導波路のようなタイプの給電線です。

給電の重要な特性は、特性インピーダンス (Z_0) であり、これは無損失の給電線を通る波の伝搬である電圧と電流の比です。BLE など 2.45GHz のアプリケーションでは、50Ω の特性インピーダンスは RF 配線によく使用されます。

図 27. 給電線の等価モデル



Z_0 は実数ですが、RF 配線の抵抗値ではありません。理想的な給電は特性インピーダンスによりエネルギーを放散または損失することはありません。給電線の等価モデルは図 27 に示します。これは給電線に分布される直列インダクタンス対シャント静電容量の比率を表す属性です。

$$Z_0 = \sqrt{\frac{L}{C}}$$

ここでの L と C はそれぞれ、任意長の給電線に沿って分布されるインダクタンスと静電容量です。

特性インピーダンス (Z_0) は、PCB の素材、基板の厚さ、配線の幅と厚さおよび RF 配線とグランド フィルとの間隔に依存します。これらのパラメーターは従来のレイアウトおよび設計では無視されがちですが、RF 設計では重要な役割を果たします。

図 28. インピーダンス測定の設定

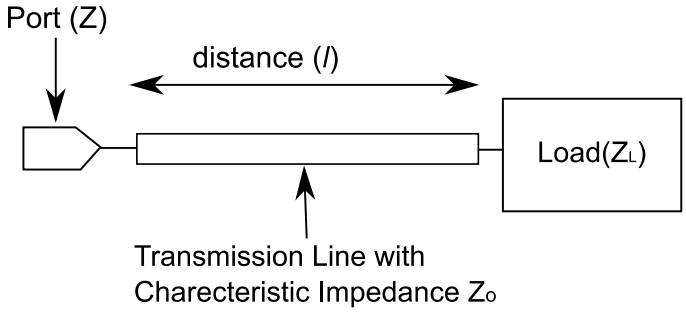


図 28 は RF 回路のインピーダンスを測定するための一般的な設定を示します。RF 配線上のある点でのインピーダンスは、配線の特性インピーダンス、負荷からの距離、および負荷インピーダンスに関係します。これは次の式にまとめられます。

$$Z = Z_0 \frac{(Z_L + jZ_0 tan\beta l)}{(Z_0 + jZ_L tan\beta l)}$$

そのうち、Z は負荷からの距離 *l* で測定されたインピーダンス、Z_L は負荷 (*l* = 0) で測定されたインピーダンス、Z_0 は給電線の特性インピーダンス、そして β は位相定数です。J はインピーダンスの反応性成分です。

インピーダンスは特定のシナリオでどのように変化するかを確認してみましょう。

負荷で測定する、即ち *l* = 0 の場合、Z は Z_L に等しいです。

Z_L = 0 かつ *l* = λ/4 の場合、Z = ∞です。

Z_L = ∞ かつ *l* = λ/4 の場合、Z = 0 です。

したがって、波長 4 分の 1 (λ/4) の距離で測定する場合、短絡であっても開回路として見なされ、逆の場合も同様です。従来の回路設計では、配線長は決して λ/4 にはなれないため、このようなことは見受けられません。

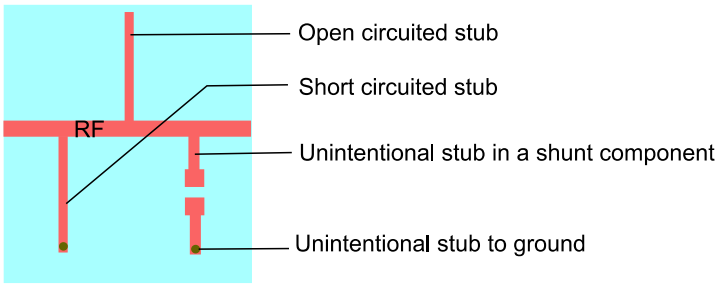
Z_L= Z_0 の場合、l の値に関係なく、常に Z = Z_0 です。

したがって、負荷インピーダンス (Z_L) が特性インピーダンス (Z_0) と等しい場合、負荷からどのくらい離れた距離 (*l*) で測定しても、インピーダンス (Z) は依然として Z_0 に等しいです。この理由で、他のデバイスに RF 配線を使用する前に、整合回路を使って任意の RF デバイスのインピーダンスを Z_0 に変換するのが一般的です。

整合回路は任意のインピーダンスを (通常) RF 配線の特性インピーダンスに変換するために使用される受動回路です。RF 回路を介して最大電力をソースから負荷に伝送するためには、ソース側のインピーダンスと負荷側のインピーダンスを整合させる必要があります。

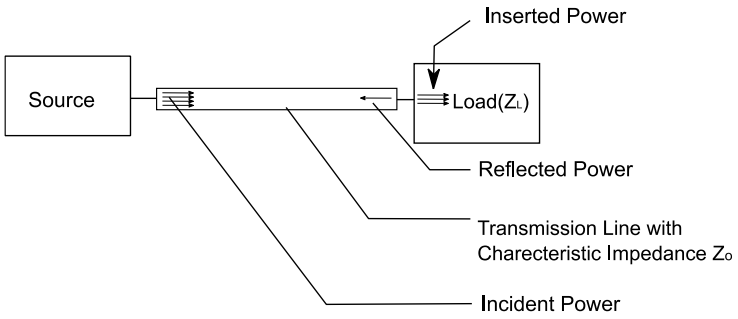
回路のインピーダンスが回路からの距離と共に変化するため、インピーダンスを整合するためのコンポーネント配置は整合対象となる回路からの距離にも依存します。RF 配線での小さなスタブでもコンデンサまたはインダクタとして動作し、インピーダンスの変化を起こします。スタブの例については図 29 を参照してください。

図 29. スタブの例



長さが λ/4 未満の開回路スタブはコンデンサと同等であり、長さが λ/4 未満の短絡回路はインダクタと同等です。そのため、スタブは RF 周波数での狭帯域アプリケーション用のコンポーネントの代わりに使用できます。しかし、意図的に設計されていない限り、RF 配線でのスタブまたは分岐はインピーダンス整合に影響を与え、RF 性能を低下させます。

図 30. RF 回路でのソース・負荷および給電線の図解



整合回路の有効性は反射損失および挿入損失のパラメーターで測定されます。図 30 は、RF 電力を伝送するソース側および RF 電力のほとんどを受け取り、RF 電力の一部を反射する負荷側を持つ一般的な RF 回路を示します。反射損失は反射電力に対する入射電力の比です。挿入損失は次のステージに達する前に回路を通じて失う電力の割合を示します。

$$\text{反射損失 (dB)} = 10 * \log\left(\frac{\text{入射電力}}{\text{反射電力}}\right)$$

$$\text{挿入損失 (dB)} = 10 * \log\left(\frac{\text{挿入電力}}{\text{入射電力}}\right)$$

理想的な整合回路では、電力は反射されることなく、全部次のステージに伝送されます。これにより、挿入損失がゼロで、反射損失が無限大になります。実際の回路では、所望の反射損失はアプリケーションおよびユース ケースに応じて 6dB～30dB 以内にあります。表 6 に示すように、整合回路では反射損失が挿入損失に変換されます。

表 6. 反射損失と挿入損失

反射損失 (dB)	反射電力の割合	挿入電力の割合	挿入損失 (dB)
0.01	99.77	0.23	26.38
0.1	97.72	2.28	16.42
1	79.43	20.57	6.87
2	63.1	36.9	4.33
3	50.12	49.88	3.02
4	39.81	60.19	2.2
5	31.62	68.38	1.65
6	25.12	74.88	1.26
7	19.95	80.05	0.97
8	15.85	84.15	0.75
9	12.59	87.41	0.58
10	10	90	0.46
15	3.16	96.84	0.14
20	1	99	0.04
30	0.1	99.9	0

13.1 スミス チャート

RF 設計では複素インピーダンスを表すグラフィカル ツールであるスミス チャート (図 31) を理解し、使用することも重要です。このツールは整合回路の設計にも有用です。このツールを使用することにより、アドミタンス、反射損失、挿入損失、反射係数、電圧定在波比 (VSWR) および透過係数などのパラメーターを複素インピーダンスから直ちに計算できます。また、負荷からの距離の変化に応じてインピーダンスを算出することも可能です。スミス チャートがあれば、RF スタブまたは RF 受動素子を使用した整合回路を直ぐに設計できます。

図の下記の点をご注意ください。

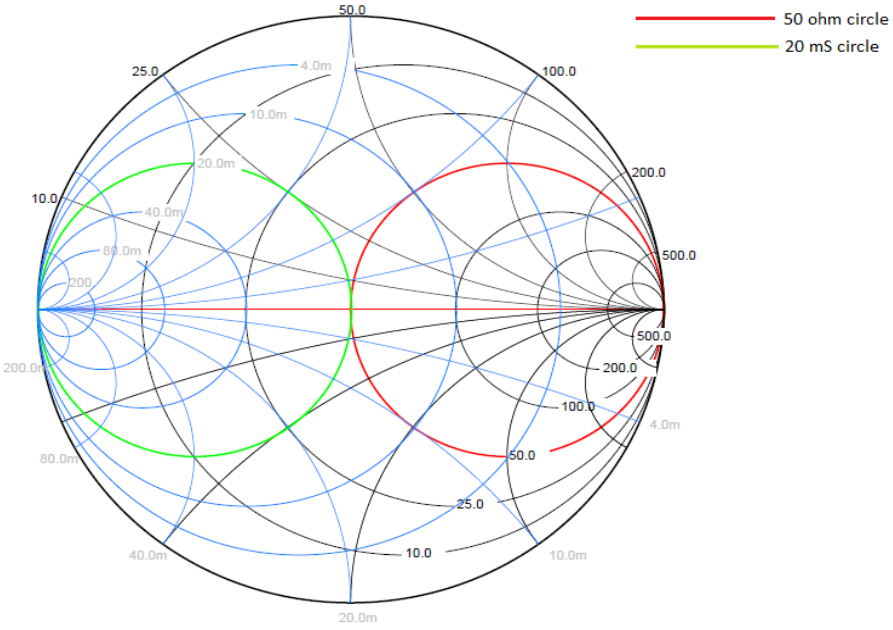
1. スミス チャートの最左端はゼロ オームを、最右端は開回路を示します。
2. 最右端に触れている円形は定抵抗円です。
3. インピーダンスの実数部は定抵抗円内のすべての点で一定です。
4. スミス チャートの最右端と周辺の間を結ぶ曲線は定リアクタンス円です。
5. インピーダンスの虚数部は定リアクタンス曲線に沿ってすべての点で一定です。
6. 最左端に触れているスミス チャートの円形は定コンダクタンス円です。
7. アドミッタンスの実数部は定コンダクタンス円に沿って一定です。
8. スミス チャートの最左端と周辺の間を結ぶ曲線は定サセプタンス曲線です。
9. アドミッタンスの虚数部は定サセプタンス曲線に沿って一定です。
10. 円形の中心は Z_0 点です。この場合では、Z_0 = 50Ω です。これも 20 ミリジーメンス (mS) 点です。
11. 50Ω の円形および 20mS の円形は 2 つの特別な円形です。

インピーダンス整合の最初のステップは 50Ω 円形または 20ms 円形に当たるようにインピーダンスを変換することです。次のステップはその 2 つの円形のいずれかのインピーダンスを 50Ω の点に移動させることです。また、整合回路のトポロジはインピーダンスがこれらの円形の内部にあるか外部にあるかによって異なります。

本アプリケーション ノートでは、整合回路についての節でスミス チャートを使用した整合回路の設計方法を説明します。スミス チャートの詳細については、オンラインで利用可能なユーザー ガイドおよびチュートリアルを参照してください。リンクは以下のとおりです。

- http://www.microwaves101.com/encyclopedias/smith-chart-basics
- https://www.youtube.com/watch?v=vDU5XnvZXwc

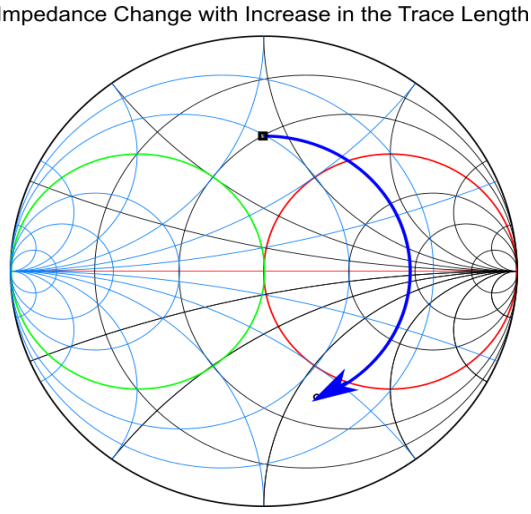
図 31. インピーダンス円およびアドミッタンス円のスミス チャート



14 インピーダンス整合

インピーダンス整合は RF ソースから負荷へ最大電力が供給されることを確保するために必要です。PRoC BLE/PSoC BLE を使用した一般的なサンプルでは、送信中に PSoC BLE はソースになり、アンテナは負荷になります。受信中にアンテナはソースになり、PSoC BLE は負荷になります。PSoC BLE およびアンテナのインピーダンスが 50Ω ではない場合、それらを 50Ω に整合させる必要があります。RF 周波数では、測定されるインピーダンスは負荷／ソースからの距離によって変わります (負荷／ソースから離れていく時、インピーダンスは RF 配線の特性インピーダンスを中心にスミス チャート上で時計回りに回転します)。図 32 は、配線長に伴ったインピーダンスの変化を示します。

図 32. 配線長に伴ったインピーダンスの変化を示すスミス チャート



したがって、整合回路もソースまたは負荷からの距離に応じて変更する必要があります。測定されたインピーダンスは特性インピーダンスに等しい場合、ソースまたは負荷からの距離に伴って変化しません。ソース付近にある整合回路を使用して複素ソース インピーダンスを特性インピーダンスに整合させ、負荷付近にある整合回路を使用して負荷インピーダンスを特性インピーダンスに整合させることを推奨します。この方法により、ソースの整合回路がソースの近くに、負荷の整合回路が負荷の近くに配置する限り、整合回路のコンポーネントの値は配線の長さによって変化しないことが保証されます。

2.4GHz の場合、利用可能なデバイスのほとんどは 50Ω のインピーダンスに整合されます。この理由で、サイプレスは RF 配線用に 50Ω の特性インピーダンスを使用し、推奨します。

任意のインピーダンス (短絡と断線を除く) は 2 つの反応的な受動素子 (インダクタおよびコンデンサ) で 50Ω に整合できます。RF スタブを使用してインダクタンスおよび静電容量を達成することが可能ですが、通常 PCB 上の追加空間が必要です。サイズの制約から、インピーダンス整合のためにコンデンサとインダクタを使用することが望ましいです。

図 33 に示すように、直列インダクタを追加することでインピーダンスは定抵抗円に沿って時計回りに移動します。スミス チャートでリアクタンスを X_L の係数で移動させるのに必要なインダクタの値は次式で計算されます。

$$L = \frac{X_L}{2\pi f}$$

直列インダクタを追加することでインピーダンスは定抵抗円に沿って反時計回りに移動します。スミス チャートでリアクタンスを X_C の係数で移動させるのに必要なインダクタの値は次式で計算されます。

$$C = \frac{-1}{2\pi f X_C}$$

シャント インダクタを追加することでインピーダンスは定コンダクタンス円に沿って反時計回りに移動します。Y_L でコンダクタンスを移動させるのに必要なインダクタ値は次式で計算されます。

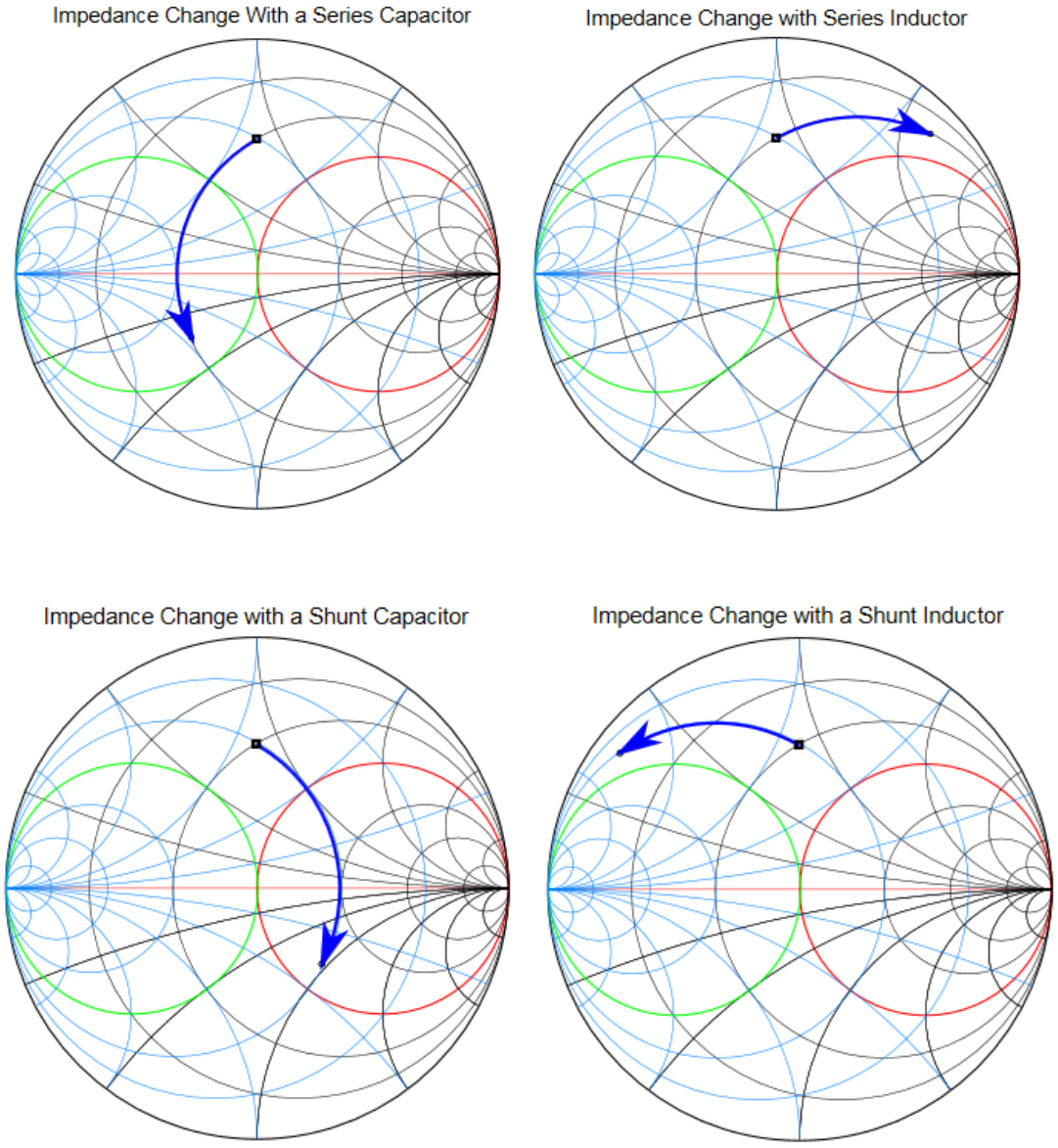
$$L = \frac{-1}{2\pi f Y_L}$$

シャント コンデンサを追加することでインピーダンスは定コンダクタンス円に沿って時計回りに移動します。Y_C でコンダクタンスを移動させるのに必要なコンデンサ値は次式で計算されます。

$$C = \frac{Y_C}{2\pi f}$$

最初のステップはインピーダンスを 50Ω 円形または 20mS 円形にすることです。次のステップはインピーダンスを 50Ω の点に移動させることです。この基本的な情報でスミス チャートを使用してコンデンサおよびインダクタでインピーダンスを 50Ω の点に移動させる整合回路を設計できます。

図 33. リアクタンスの追加に伴ったインピーダンス変更のスミス チャート



14.1 整合回路トポロジ

特定のインピーダンスを 50Ω に変換するのに必要なコンポーネントのトポロジは、測定されたインピーダンスに依存します。インピーダンスはベクタ回路アナライザーを用いることで測定されます。インピーダンスは可能な限り整合回路に近い点で測定しなければなりません。

図 34 に示すように、測定されたインピーダンスがスミス チャートの 50Ω の円形内に収まる場合は、負荷からシャント インダクタ (後に直列インダクタが続く)、またはシャント コンデンサ (後に直列コンデンサが続く) が必要です。シャントの要素はインピーダンスを 50Ω 円形に当たるようにします。直列の要素はインピーダンスを 50Ω の点に移動させるのに使用されます。

図 34. インピーダンスが 50Ω の円形内にある際に使用する整合回路トポロジ

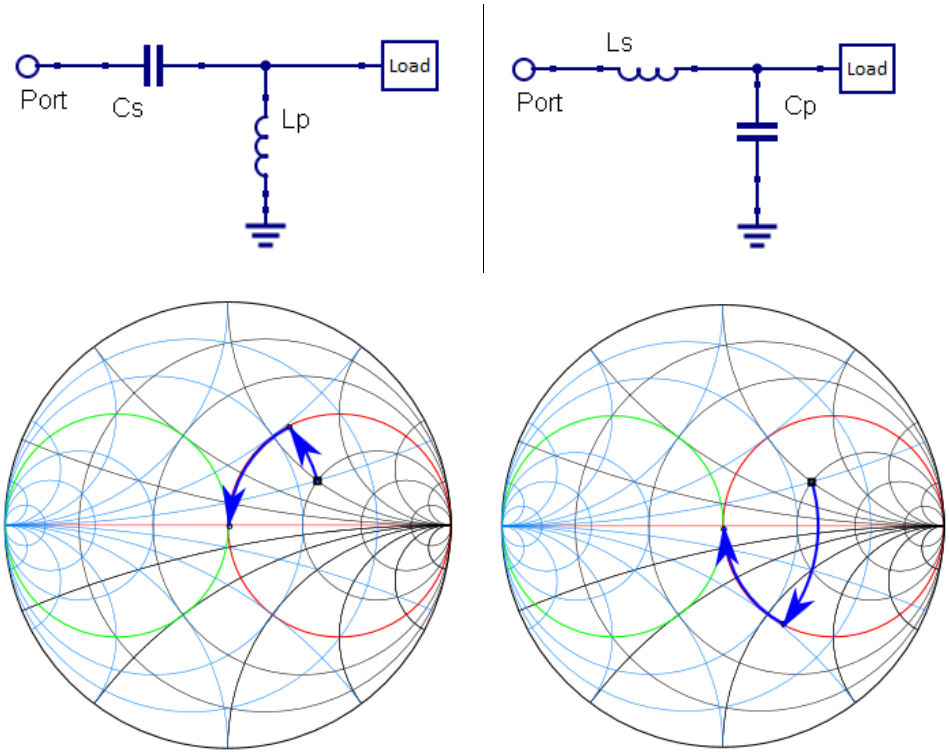


図 35 に示すように、測定されたインピーダンスがスミス チャートの 20 ミリジーメンス (mS) の円形内に収まる場合は、負荷から直列コンデンサ (後にシャント インダクタが続く)、または直列インダクタ (後にシャント コンデンサが続く) が必要とります。直列のコンポーネントはインピーダンスを 20mS の円形に当たるようにします。そして、シャントのコンポーネントはインピーダンスを 20mS (50Ω) の点に移動させます。

図 35. インピーダンスが 20mS の円形内にある際に使用する整合回路トポロジ

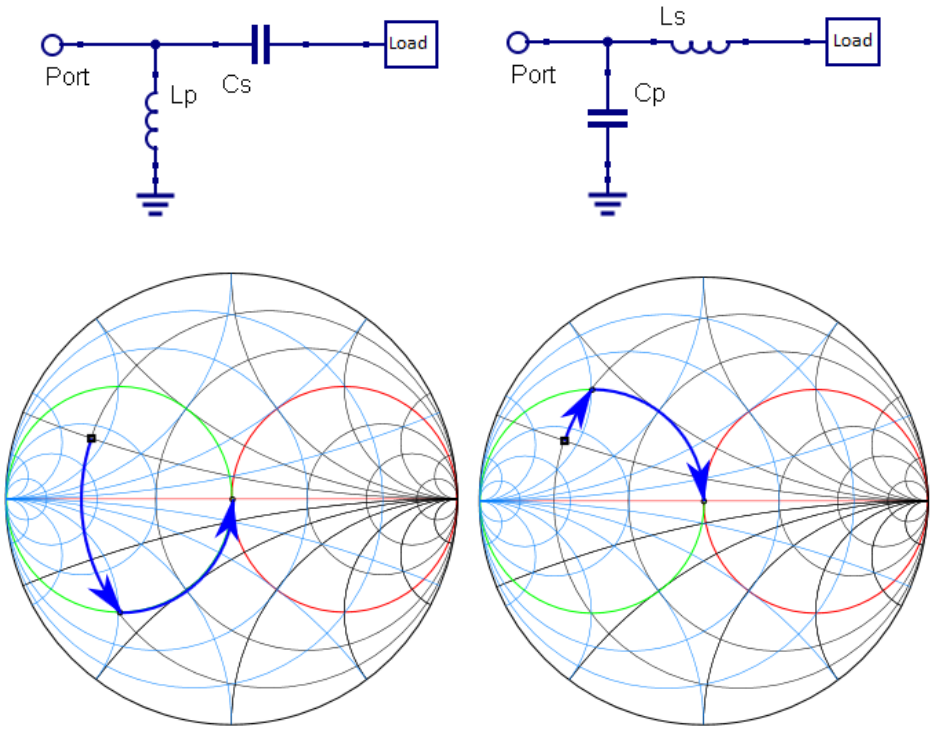


図 36 に示すように、測定されたインピーダンスが上記の 2 つの円形の外側でスミス チャートの正の半分にある場合は、負荷から直列コンデンサ (後にシャント インダクタかコンデンサが続く)、または、シャント コンデンサ (後に直列インダクタかコンデンサが続く) を使用することで整合できます。

図 36. インピーダンスが上記の 2 つの円形の外側でスミス チャットの正の半分にある場合に使用する整合回路トポロジ

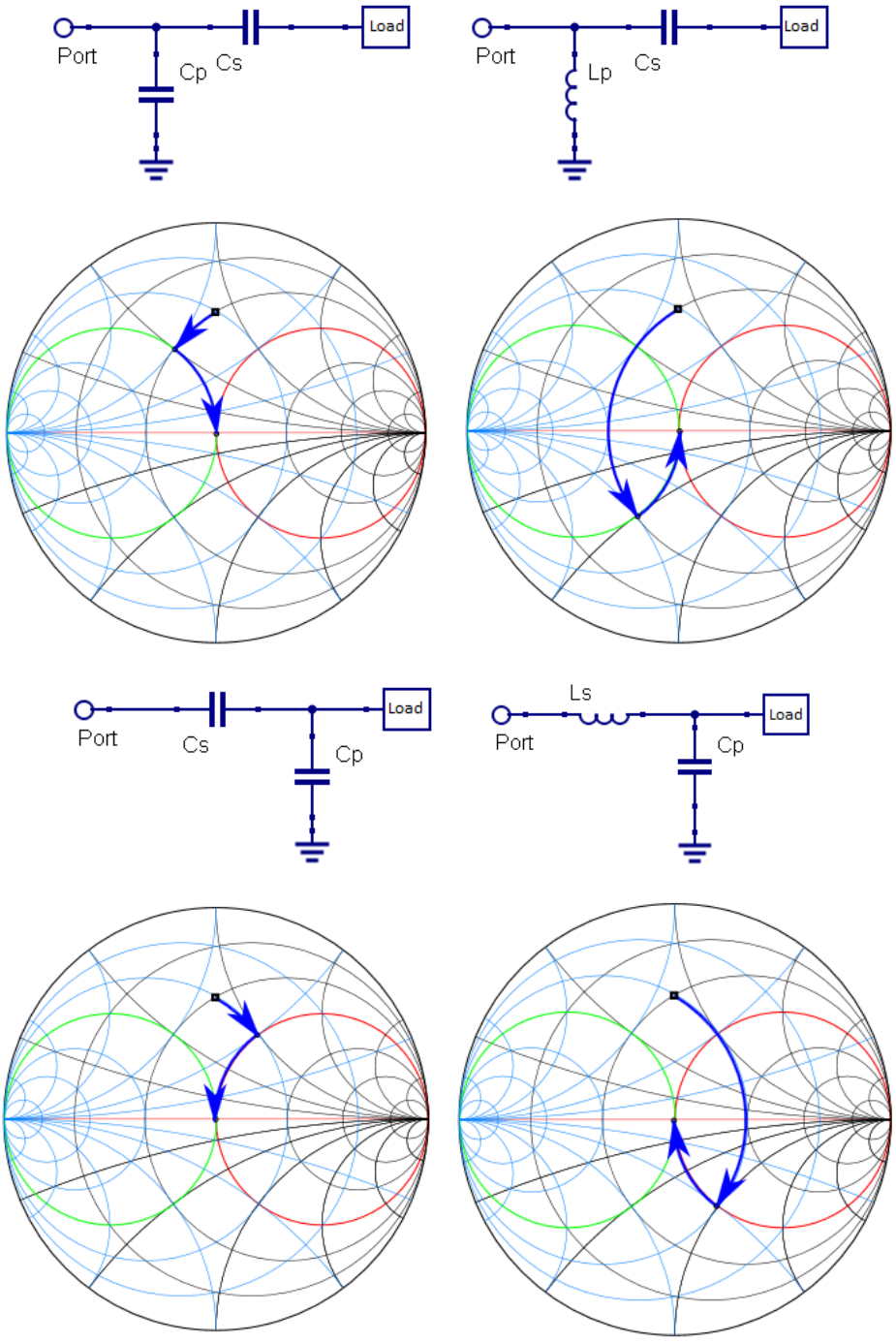
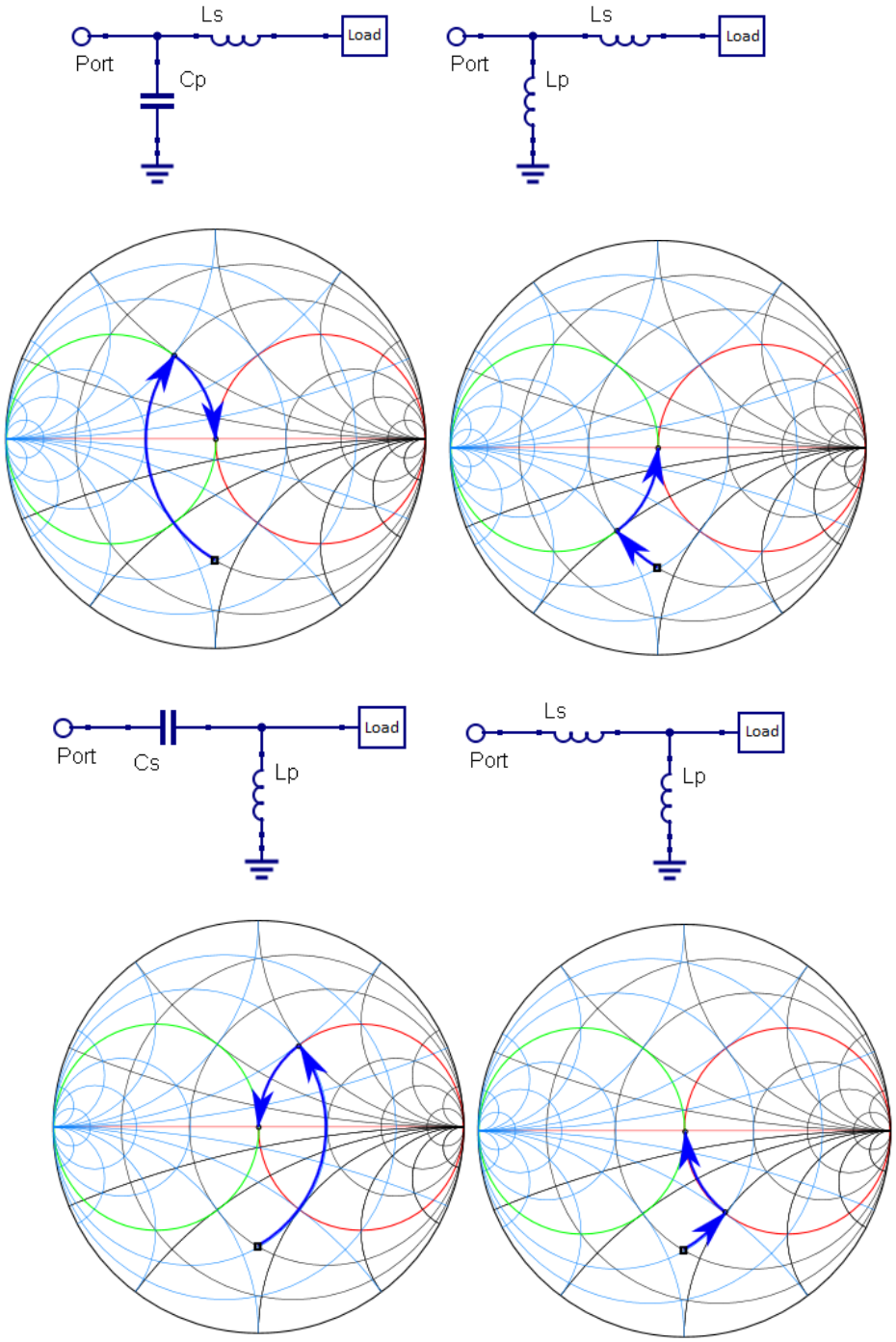


図 37 に示すように、測定されたインピーダンスが上記の 2 つの円形の外側でスミス チャートの負の半分にある場合は、負荷から直列インダクタ (後にシャント インダクタかシャント コンデンサが続く)、または、シャント インダクタ (後に直列インダクタかコンデンサが続く) を使用することで整合できます。

図 37. インピーダンスが上記の 2 つの円形の外側でスミス チャットの負の半分にある場合に使用する整合回路トポロジ



14.2 整合回路のヒント

整合回路の設計における理論と実際とのギャップを最小限にするために、次のヒントを参考にしてください。

- コンポーネントを配置すべき同じ点でインピーダンスを測定します。
- ケーブルおよびコネクタを備えたネットワーク アナライザの設定をインピーダンスの測定点まで校正します。
- RF 配線自体にシャント コンポーネントを配置します。シャント コンポーネントに接続するために長い配線を使用しないでください。
- 動作周波数の 2 倍以上の直列共振周波数を持つコンデンサを選択します。
- 動作周波数の 2 倍以上の共振周波数を持つインダクタを選択します。
- 寄生インピーダンス データがデータシートで使用可能な場合、そのコンポーネントにより達成可能な実際のリアクタンスを得るのに使用してください。
- コンデンサおよびインダクタの両方に対して高 Q コンポーネントのみを使用してください。

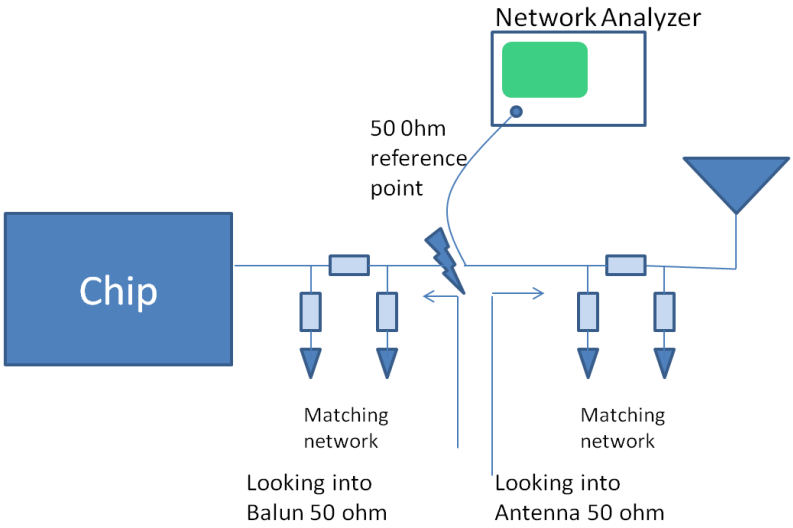
通常、設計段階ではインピーダンスは不明のため、Π 型または T 型の 3 つのコンポーネントを設計しておくことで、後で利用可能なすべてのトポロジを使用できます。

15 アンテナ チューニング

アンテナ チューニングは所望の周波数帯域ではチップの出力から見るアンテナの反射損失が 10dB を超えることを確保するプロセスです。ラジオの場合も受信モードでインピーダンスが 50Ω になるように同じチューニング手順を採用しなければなりません。10dB 以上の反射損失はチップから出力する電力の 90%がアンテナに伝送されることを保証します。同様に、受信モードで受信電力の 90%がラジオに供給されることを保証します。アンテナのチューニングおよびラジオのチューニングの両方ともアンテナ チューニングと呼ばれます。

ラジオの出力インピーダンスがアンテナ インピーダンスの複素共役であれば、伝達される電力が最大になります。ほとんどのアンテナ チューニングは、整合回路コンポーネントとして知られている受動素子を介してアンテナのインピーダンスとバランを 50Ω に変換することで実現できます。整合回路の設計における初歩知識については節 14 をご覧ください。整合回路設計の詳細については、付録 B を参照してください。

図 38. チューニングおよび整合回路の参照



50Ω リファレンス点はネットワーク アナライザのポートに接続されます。アンテナをチューニングする時は、バラン整合のコンポーネントを取り外し、チップとの接続を切断します。ラジオをチューニングする時は、アンテナ整合のコンポーネントを取り外します。ほとんどの標準的な機器は 50Ω のポート インピーダンスに適しているため、50Ω のリファレンス点を設けることは便利です。

図 38 には 6 つのコンポーネントも示されますが、2 つのコンポーネントさえあればアンテナをチューニングできます。PCB の長さでアンテナをチューニングする設計では、コンポーネントを必要としません。ラジオでは 50Ω のインピーダンスを得るためには 2 つのコンポーネントのみ必要です。サイプレスの MIFA を使用するほとんどのアプリケーションでは、アンテナは正しい長さで 50Ω に作られます。ラジオは受信モードで 50Ω を得るために最大 2 つのコンポーネントを使用します。50Ω 以外のチップ アンテナを使用するアプリケーションでは、アンテナが 50Ω になるために 2 つ以上のコンポーネントが必要になる場合があります (チップ アンテナ メーカーの推奨に従う)。ラジオの場合、50Ω を得るには 2 つのコンポーネントが必要とされます。

以下の節では、ネットワーク アナライザを使ったアンテナ チューニングの手順を段階的に説明します。アンテナ チューニングについては、アンテナの方を見る必要があります。

15.1 チューニング手順

節 11 で説明したように、筐体とグラウンドの影響によりアンテナは所望の帯域から外れ、反射損失も影響されます。そのため、アンテナ チューニングは 2 段階のプロセスです。第 1 段階では、ベア PCB を希望の帯域に調整します。工業設計が終了した後の第 2 段階では、プラスチック筐体と人体の接触でチューニングを確認します。

ネットワーク アナライザでアンテナをチューニングするためには、スミス チャートの基本知識を熟知しておく必要があります。読者は一般的な知識を得るためにスミス チャートについて読むことが推奨されます。アンテナ チューニングはネットワーク アナライザで確認されます。ネットワーク アナライザは S11 や S21 などの s パラメーターを特性付けるための装置です。S11 は反射損失を示し、S21 は順方向伝達比率です。興味のある方は下記のいずれかのリンクを参照してください。

最初の段階では、ネットワーク アナライザを校正し、その次は整合回路のコンポーネントを調整することでアンテナをチューニングして、そのチューニング結果をスミス チャートで検証します。

以下は、チューニング手順で使用される装置です。

- Agilent 8714ES ネットワーク アナライザ (校正済み)
- DUT (試験対象) として取り扱われるサイプレス CY5682 キット マウス
- 最大 5GHz の 50Ω 特性インピーダンスのセミリジッド ケーブル
- 高 Q の RF コンポーネント (このサンプルは Johanson キット P/N: L402DC を使用)

アンテナをチューニングするために次の主な手順を取る必要があります。

1. ID の準備
2. ネットワーク アナライザの設定および校正
3. ベア PCB アンテナのチューニング
4. プラスチックと人体接触によるアンテナのチューニング
5. チップを受信モードに移行してラジオをチューニング

15.1.1 ID の準備

同軸ケーブルの配置により S_{11} は最大 3dB までばらつくことがあるため、これは非常に重要なステップです。同軸ケーブルのシールドのグランド接続はできるだけ給電線のリターン経路の近くに配置する必要があります。ID 準備の基本手順は下記のとおりです。

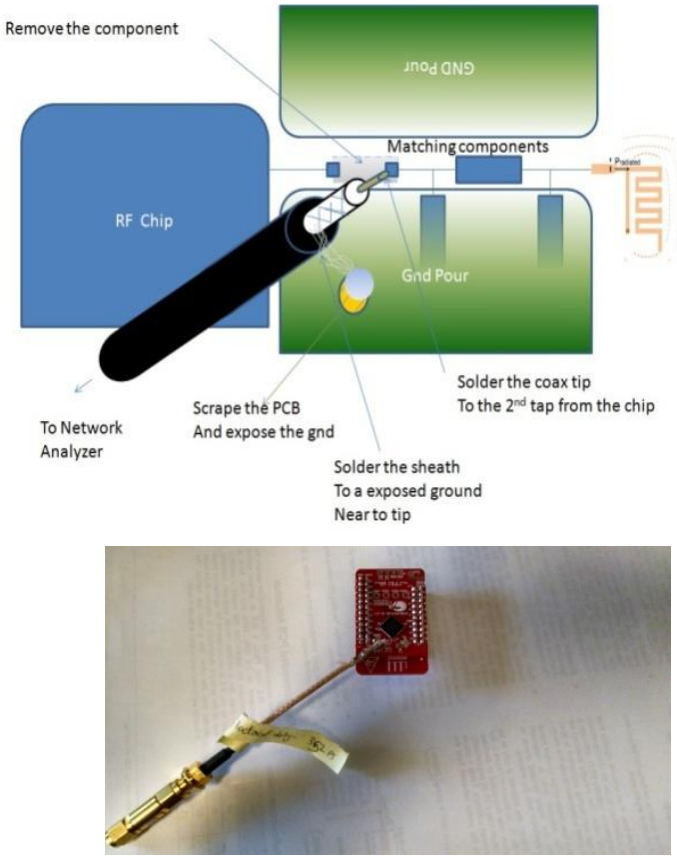
1. プラスチック筐体を外して、バッテリや電源を取り外します。
2. 同軸ケーブルをチップの RF 出力ピンの近くに接続します。チップとの接続を除去します。そうしないと、バランはアンテナに加えて同軸ケーブルをも負荷します。図 39 を参照してください。
3. 同軸ケーブルの近くにグランドが露出していることを確認します。ケーブルのシースまたはシールドをグランドに接続します。

シース／シールドをグランドに接続する際は、その間隔をできるだけ最小限にします。間隔が短いほど、チューニング精度が高くなります。同軸ケーブルがグランドのどこに接続されるかによって測定される反射損失の差は 3dB になることもあります。

4. 50Ω リファレンス点から行く最初のパッドからアンテナ先に 10pF のコンデンサを接続します。

   同軸ケーブルとアンテナの間には常にコンデンサが必要です。このコンデンサはネットワーク アナライザとの DC をブロックします。

図 39. 同軸の接続点



15.1.2 ネットワーク アナライザの設定および校正

1. 校正用に 3.5mm の校正キットを接続し、ネットワーク アナライザの校正キット オプションを 3.5mm に設定した後に Agilent 8714ES ネットワーク アナライザ上の「cal」ボタンを押します。N タイプの校正キットなど他の任意の校正キットを使用できます。
2. 周波数ボタンを押して、開始周波数と終了周波数をそれぞれ 2GHz と 3GHz に設定し、スミス チャートの形式を指定します。
3. マーカー ボタンを押して、マーカーを 2.402GHz、2.44GHz、2.48GHz にマークします。
4. 「cal」ボタンを押して、ネットワーク アナライザ上の S_{11} を選択して、それを「user 1 port calibration」に設定します。
5. 「open」負荷を接続するように指示されたら、「Open fixture」を VNA に接続して、「Measure Standard」ボタンを押下します。
6. 「Short Fixture」 を接続して、「Measure Standard」ボタンを押します。
7. 「Broadband load」フィクスチャを接続して、「Measure Standard」ボタンを押します。その後、ネットワーク アナライザは係数を算出し、50Ω 負荷を「50,0」と正確にマークされたスミス チャート上の 1 点として表示します。
8. チューニング用の同軸ケーブルを接続してから、「Scale」ボタンを押下し、電気的遅延を正しく設定します。

15.1.3 ベア PCB アンテナのチューニング

アンテナを 50Ω 近くにチューニングするには 2 つの方法があります。

1. PCB 配線またはワイヤー アンテナの場合、余分な長さを切り捨てて、アンテナの長さを調整します。
2. 整合回路を使用します(推奨のプラクティス)。

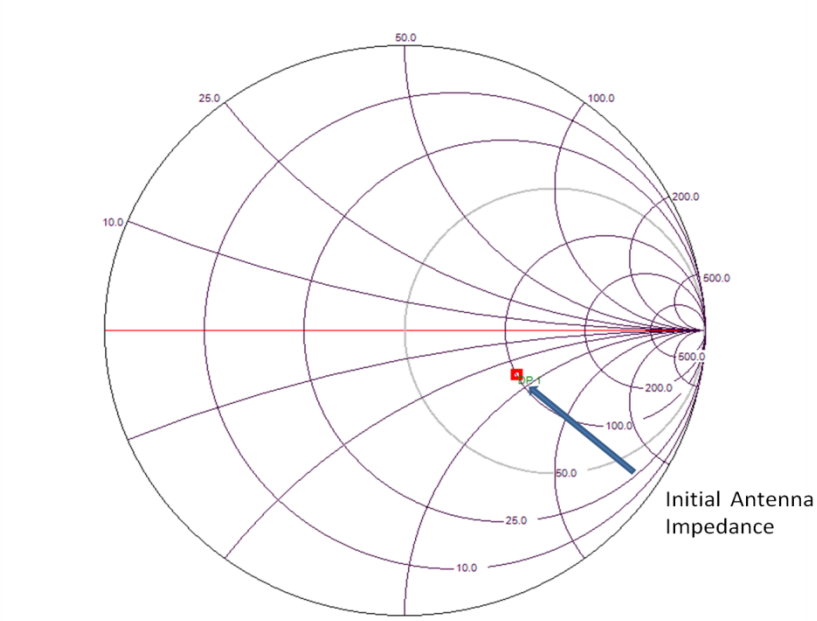
PCB 配線アンテナまたはワイヤー アンテナの場合、アンテナ配線の終端の余分のところを切り捨てることにより PCB アンテナの長さを容易に調整できます。これに対して、アンテナの長さをサイプレスが推奨した長さよりも少し長めにしておいて、後で共振を約 2.4GHz にするために長さを短くすることを推奨します。これは粗雑な方法であり、追加コンポーネントを必要としません。

しかし、整合回路を使用する方法は、将来 EMI/EMC を通過するために追加のフィルタリングを実装する柔軟性とより良い再現性を実現するため、最も広く使用されている方法です。ただし、この方法は専門知識を要します。大量生産でチューニングのサポートが必要な場合はサイプレスのテクニカル サポートまでお問い合わせください。整合回路を使用してベア PCB をチューニングするためには下記の手順を実施してください。

付録 B はインピーダンスが測定された前提で、整合回路を設計するための体系的な方法を提供します。下記の節は整合回路コンポーネントを使用したアンテナまたはラジオのチューニング例を説明します。読者がスミス チャートに詳しいことを想定しています。

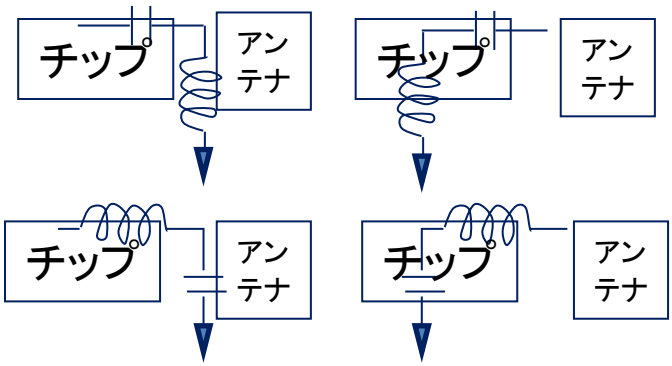
1. 8.2pF または 10pF のコンデンサをアンテナと直列に接続します。対象の帯域では、このコンデンサの抵抗は 0Ω です。これにより、アンテナにインピーダンスが生じます。アンテナのインピーダンスは (100.36 –j34.82) であり、スミス チャート上の 1 点として示されます。

図 40. アンテナ専用のスミス チャート



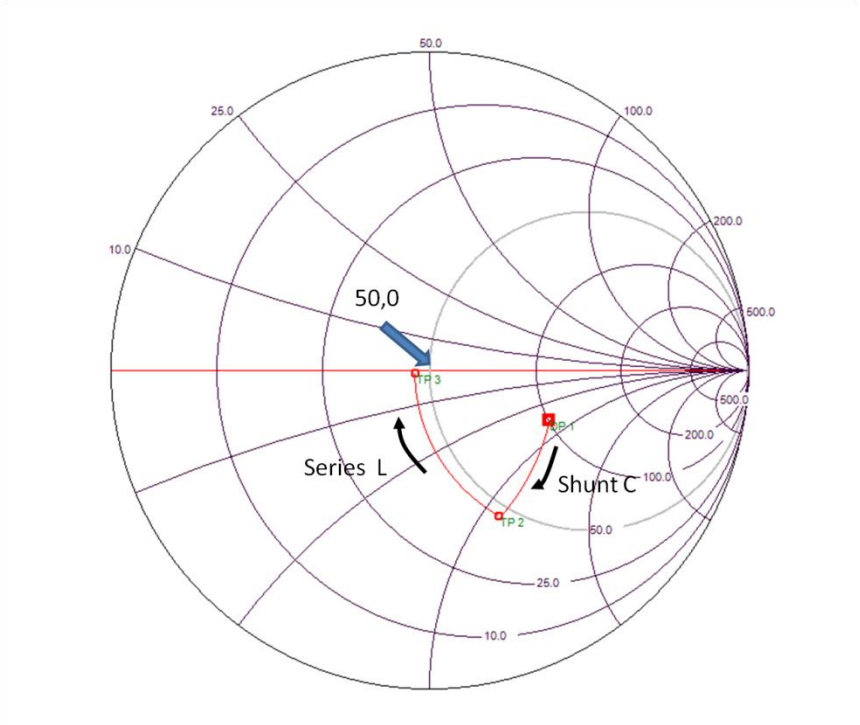
2. アンテナのインピーダンスを判定した後、L-C コンポーネントを使ってインピーダンスを変換することでそのインピーダンスを 50Ω にします。
3. インピーダンス変換回路は電力を消費せずに、あるインピーダンス値を所望のインピーダンス値に変換するための回路です。L および C 共振回路のインピーダンス変換プロパティを参照してください。整合回路の詳細を考慮しない限り、サイプレスの MIFA または IFA 用のほとんどの整合回路 (図 41) は 2 つのコンポーネントで対応できます。

図 41. 整合回路



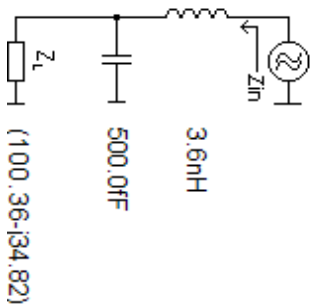
整合回路のコンポーネントは、ベルン研究所で開発されたスミス V3.10 などの標準オープンソース ツールでシミュレーションできます。0.45pF のシャント コンデンサと 3.6NH の直列インダクタをアンテナに接続することにより、インピーダンスは 50Ω に変換され、虚数部の大部分は対象の帯域において除去されます。正確な値がないため、0.5pF のシャント コンデンサと 3.6nH の直列インダクタを選択します。

図 42. スミス チャートにおける 50Ω へのシフト



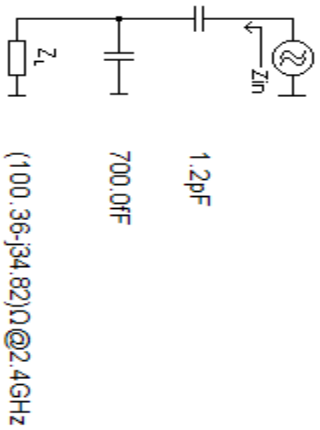
整合回路の最終回路図は以下のとおりです。Z_L は 0Ω の抵抗を介して得られる単独のアンテナのインピーダンスを示します。Z_{in} は、出力インピーダンスが 50Ω のネットワーク アナライザで確認されるインピーダンスです。

図 43. 論理上の整合回路



シミュレーション ソフトウェアはコンポーネントの適切な値を決めるヒントです。しかし、実際のコンポーネントの値はシミュレーションされた値と大きく異なります。なぜかというと、2.4GHz では静電容量のリード インダクタンス、パッドの寄生負荷、およびグランドのリターン経路により、スミス チャートを一変させる余分の寄生容量が発生するからです。このアプリケーションでは、共振を得るためには 0.7pF のコンデンサと 1.2pF の直列コンデンサを選択しなければなりません。これは、標準コンポーネントを使用した 2.4GHz RF チューニングでは非常に一般的です。

図 44. 実際の整合回路



下記にこの動作を説明します。

アンテナのインピーダンスは 0Ω と想定された 8.2pF のコンデンサを介して確認されます。しかし、2.4GHz の場合、リードインダクタンスの寄生容量はこの数値に追加されます。その上、グランドのリターン経路はアンテナの直後に配置されます。しかし、整合コンポーネントを実装すると、グラウンドのリターン経路は寄生容量を増加させます。そのため、アンテナは既に十分なインダクタンスを持ちます。それを調整するために少量の静電容量が追加されます。これは、理論と実際が掛け離れているアンテナ チューニングにおける古典的な問題です。すなわち、静電容量を追加したのに、スミス チャートではインダクタンスを追加したかのような方向に移動します。図 45 に実際のコンポーネントを使用した最終のスミス チャートを示します。

図 45. 実際のコンポーネントを使用したスミス チャート

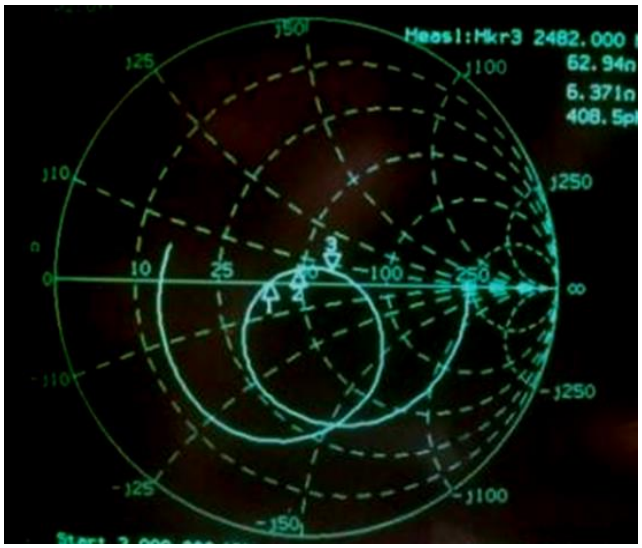


図 45 を見て分かるように、2402MHz、2440MHz、2480MHz を示すマーカー ポイント 1、2、3 はどれもスミス チャートの (50,0) 点に近いことが明らかです。これは、良い整合を示します。

以下のグラフは実際のコンポーネント値に対応する反射損失を示します。15dB を超えた反射損失は、このアプリケーションには十分です。

図 46. 実際のコンポーネント使用時の反射損失

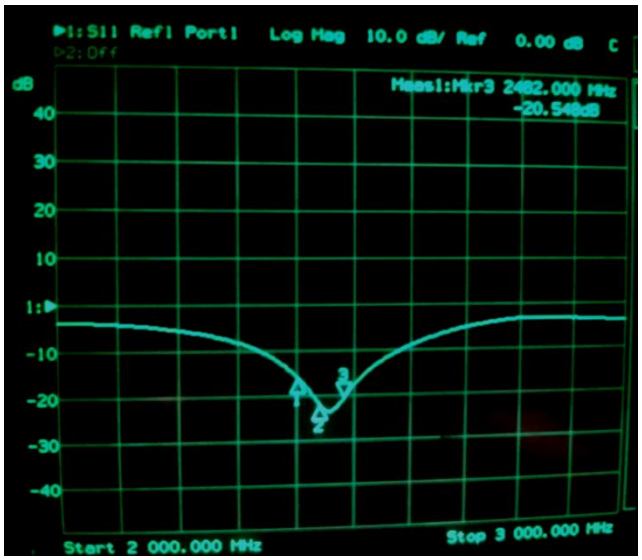


図 46 に示すように、反射損失はマーカー1、2、3 では 15dB を超えます。

15.1.4 プラスチックと人体接触によるアンテナのチューニング

PCB 上のプラスチック筐体はアンテナのチューニングに影響を与えます。すべてのアンテナは、近接場にある物体から影響を受けることがあります。近接場は電界や磁界がまだ形成されていないアンテナに近い領域です。磁界および電界は互いに直交していません。放射性電界と磁界が正確に形成されるために、アンテナから最大 4mm の距離が必要です。その先からは遠距離場になります。遠距離場では磁界および電界は互いに直交します。遠距離場での放射パターンは、角度位置に関して同じままです。近接場にある障害物はアンテナ性能を劣化させ、アンテナの放射を妨げる恐れがあります。狭帯域のアンテナの場合、近接場における物体がアンテナを妨害する可能性は非常に高いです。

プラスチック筐体や隣接したバッテリ ケーブルによりアンテナ性能が完全に劣化することがあります。対象の帯域範囲が 2.402GHz～2.482GHz にある場合、アンテナの反射損失が 10dB 未満になることもあります。そのため、ベア PCB をチューニングした後、PCB をプラスチック筐体に入れたままでデバイスに手を触れて再びチューニングを確認することが必要です。これは、特に同軸ケーブルがプラスチック アセンブリから出ている場合は煩雑な作業です。ID にドリルで小さな穴を開けることにより同軸ケーブルを引き出せます。最後に、筐体に入れたままで、手でプラスチック部分を触ってユーザーの操作をシミュレーションすることによりチューニングを確認します。反射損失への影響は最小であることが確認できました。

図 47. プラスチック アセンブリ使用時のスミス チャートおよび ID との接続時の実例



15.1.5 チップを受信モードに移行してラジオをチューニング

13.1.3 節で説明したように、ラジオのチューニングはベア PCB のチューニングに似ています。ラジオ チューニングの場合、アンテナ側を切断し、ネットワーク アナライザを 50Ω のリファレンス点に接続します。チップは電源供給され、連続の受信モードに入ります。整合コンポーネントは、スミス チャートを使用することにより、ネットワーク アナライザからチップを見て 50Ω を得るように調整されます。

その結果、リファレンス点でアンテナの方を見る時とリファレンス点からチップの方を見る時は 50Ω になります。したがって、2 つの側が互いに複素共役であることを保証することによって、最大電力の伝達を確保します。

16 RF 給電線

RF 給電線は構造されたパスを介して、RF 電力をソースから負荷に伝送するメディアです。給電線は電力が最小の損失でソースから負荷に伝達されるように、一定の規則に従う必要があります。給電線の種類がいくつかありますが、PCB では最も一般的な種類は次の 2 つです。

- マイクロストリップ線路
- 同一平面導波路 (CPWG)

構成方法が異なりますが両方とも PCB 配線です。これらの給電線は、単純で費用効果が高く、電気的パラメーターを計算するためのツールが多く備えているため、高周波数では一般的に使われます。給電線では、RF 電力の伝送は低周波数での電流とは対照的に電磁場として発生します。これらの給電線の両方において、電磁場の一部は空中に、一部は基板にあります。空気の比誘電率は 1 であるのに対して基板の比誘電率は 1 より大きいです。そのため、給電線の有効な比誘電率は基板自体の比誘電率より低いです。

PCB 設計者として、給電線が使用する RF 配線の特性インピーダンスが 50Ω であることを確認する必要があります。いくつかのレイアウトおよび設計ソフトウェア パッケージには、インピーダンス計算ツールが含まれます。 AppCAD や Qucs など特性インピーダンスを PCB パラメーターから計算できる無料ツールもいくつかあります。以下はインピーダンス計算用のいくつかの無料オンライン ツールへのリンクです。

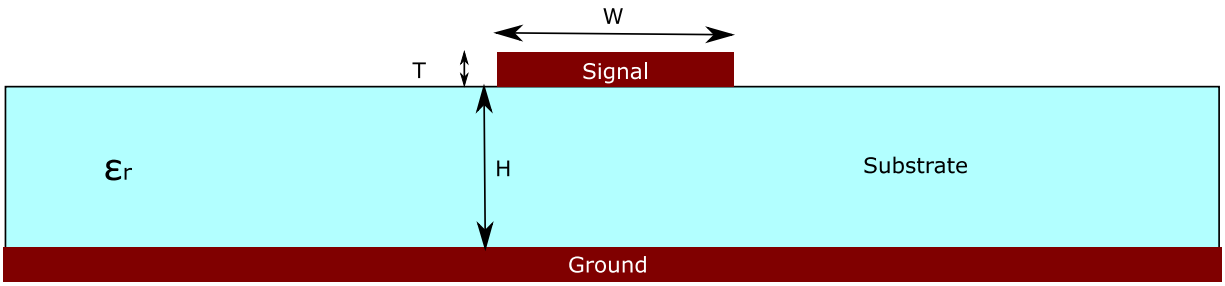
- http://www.eeweb.com/toolbox/microstrip-impedance
- http://www.mantaro.com/resources/impedance_calculator.htm

16.1 マイクロストリップ線路

マイクロストリップ線路は、基板の上部に信号線があり、基板の下部にグランド面があります。図 48 はマイクロストリップ線路の横断面のスナップショットを示します。以下はマイクロストリップ線路の特性インピーダンスに影響を与える主な要素です。

- 基板の高さ (H)
- 基板の比誘電率 (εr)
- 配線の幅 (W)
- RF 配線の厚さ (T)

図 48. マイクロストリップ線路の断面図

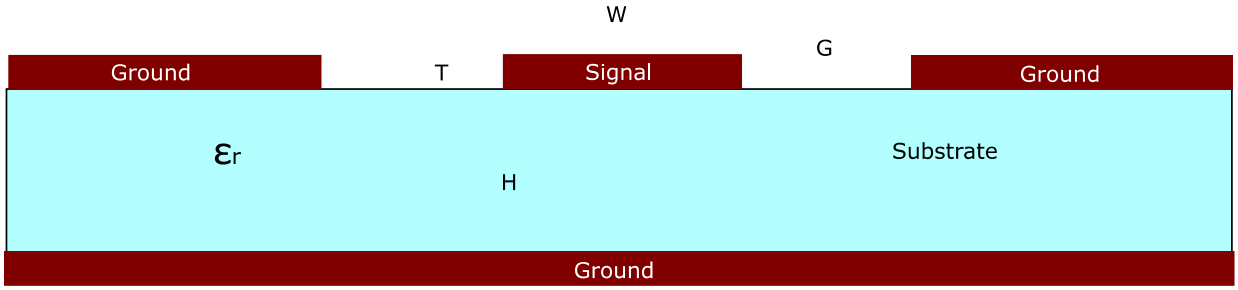


マイクロストリップは構成、シミュレーション、および製造が簡単です。特定の基板では、マイクロストリップの有効な比誘電率は同一平面導波路のより大きいです。これらは同一平面導波路に比べて、比較的コンパクトなレイアウトに繋がります。

16.2 CPWG (下層グランド面あり)

図 49 に示すように、CPWG はマイクロストリップに似ていますが、RF 配線の両側に銅が充填され、その間にギャップがあります。

図 49. 下層グランド面付き CPWG の断面図



CPWG の特性インピーダンスは以下の要素に依存します。

- 基板の高さ (H)
- 基板の比誘電率 (ε_r)
- 配線の幅 (W)
- 配線と隣接するグランド フィル間のギャップ (G)
- RF 配線の厚さ (T)

以下の理由により、CPWG がマイクロストリップよりも好ましい場合があります。

- RF 配線のより良い分離と更なる高い EMI 性能を実現します。
- RF 配線におけるシャント要素の接地への対応が容易です。
- 他の配線とのクロストークを低減させます。
- マイクロストリップ線路に比べて、超高周波数での損失が低いです。

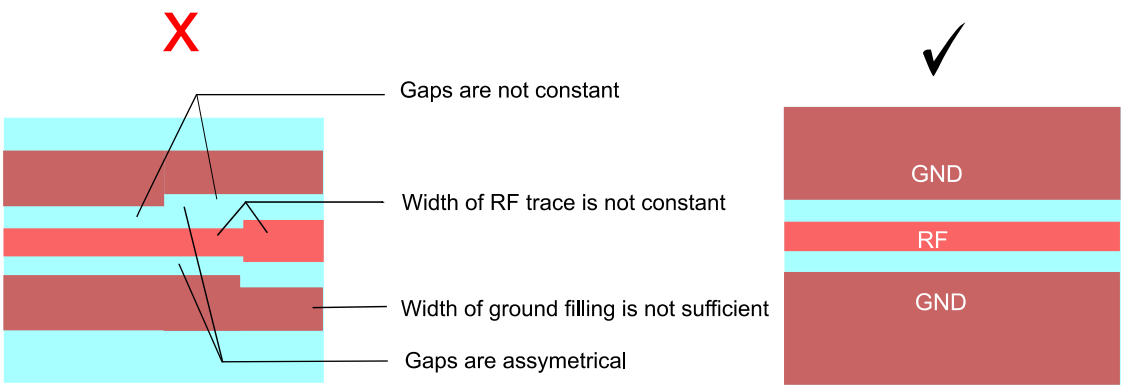
16.3 RF 配線レイアウトの注意事項

以下は RF 配線設計のガイドラインです。

- 50Ω の特性インピーダンスに必要な配線幅を計算する時は、適切な種類の給電線 (マイクロストリップまたは CPWG) を選択してください。
- RF 配線の特性インピーダンスが 50Ω であることを確認します。インピーダンス計算機を使用して特定の層構成に必要な配線幅とギャップを算出します。
- 特性インピーダンスは配線全体にわたって定数である必要があります。したがって、RF 配線に対して一定の幅を維持してください。CPWG の場合、RF 配線と隣接したグラウンドとの間に一定のギャップを維持してください。
- CPWG の場合、最上層のグラウンド間のギャップが基板の高さより小さくしてください。 そうしないと、配線は主にマイクロストリップになります。
- CPWG の場合、配線の両側にあるグランド エリアがグランド間のギャップよりも広いことを確認してください。

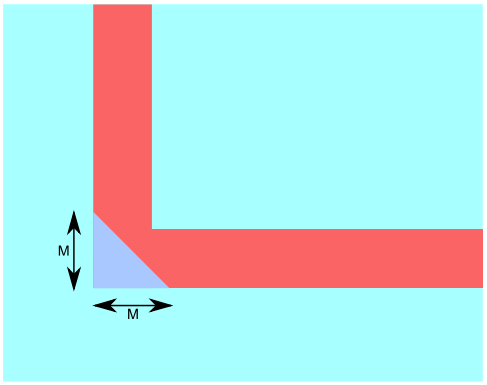
図 50 および図 52 は RF 配線でよくある設計ミスとその解決方法を示します。

図 50. RF 配線でよくある設計ミス



- RF 電流の適切なリターン経路を可能にするために、RF 配線の下に清潔で途切れないグランドがあること、RF 配線に交差する他の配線がないことを確認します。
- 配線および基板は長さに比例して RF 信号を劣化させるため、可能な限り RF 配線の最短の長さを維持します。
- RF 配線の曲がりを避けます。どうしても曲がりが避けられない場合は、鋭角ではなく角張らない形状にして均一な幅を維持します。図 51 に示すように、直角配線の場合、角を削り取れます。

図 51. 直角配線の削り取り



これはインピーダンスが直角部分で変わらないようにします。

$$M = W(1.04 + 1.3 * e^{-1.35\frac{W}{H}})$$

ここで

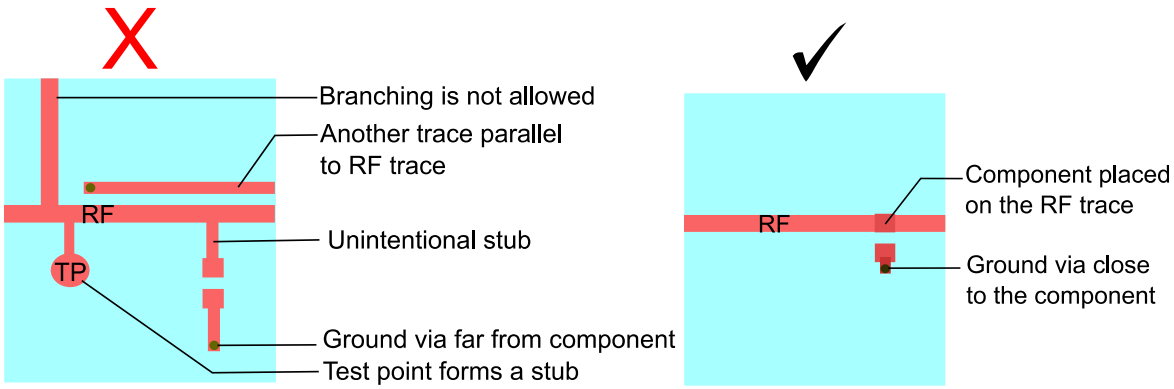
M は削り取りの幅

W は RF 配線の幅

H は基板の高さ

- RF 配線でのスタブまたは分岐を避けます。スタブは無効インピーダンスがあるため、インピーダンス整合に影響を与えます。リファレンス デザインに示されたように、コンポーネントが RF 配線に正確に配置されていることを確認してください。例えば、シャント コンポーネントを配置するために RF 配線から分岐を取ることはインピーダンス整合に変化を生じさせます。その場合、リファレンス デザインと同じコンポーネント値を使用しても新設計では動作しない可能性があります。
- RF 配線の近くに平行な配線を置かないでください。これは配線間の信号の相互結合を引き起こす原因になります。
- RF 配線上にテスト ポイントを置かないでください。それらのテスト ポイントはスタブのように動作するためインピーダンス整合に影響を及ぼします。

図 52. スタブ、テスト ポイントおよび平行配線



17 基板の構成

17.1 4 層 PCB

サイプレスはすべての RF 設計に 4 層基板の使用を強く推奨します。4 層 PCB は完全なグラウンド層と電源層およびより簡単な信号配線を提供します。4 層 PCB 用に以下の層構成を使用してください。

上層	RF IC とコンポーネント、RF 配線、アンテナ、デカップリング コンデンサ、および他の信号
第 2 層	グラウンド層
第 3 層	電源層
下層	非 RF コンポーネントと信号

完全な電源層は低抵抗およびグランド層と共に分配されるデカップリング容量を提供します。50Ω の特性インピーダンスの RF 配線幅は、RF 配線とその下のグラウンド層との間の基板の厚さに依存します。同じ厚さの PCB は、メーカーによって金属層間の間隔が異なることがあります。設計する前に PCB ベンダーと相談し、層構成を得ることを推奨します。PCB ベンダーを変更する時、もし新しいベンダーが同じ層構成を提供していない場合、新しい層構成で 50Ω インピーダンスを得るのに必要は RF 配線の幅を算出し、レイアウト上の RF 配線幅をその値に修正する必要があります。

17.2 2 層 PCB

2 層基板は通常、よりシンプルで費用重視のアプリケーションに選択されます。所与の特性インピーダンスに対応する RF 配線幅は基板の高さに比例するため、2 層基板を使用する場合は、可能な限り板厚が薄い基板にする必要があります。そのため、PCB が厚いほど (0.8mm 超) RF 配線幅が広くなり、信号配線が困難になります。広い RF 配線はまた、スプリアス寄生波モードをトリガーします。

電源供給を配線するために、厚い配線を上層のみに使用します。

2 層基板には以下の構成を使用してください。

上層	RF IC、全コンポーネント、RF 配線、アンテナ、デカップリング コンデンサ、電源および他の信号
下層	ベタ グラウンド層

最下層に完全なグランド面を設けられない場合は、全体の無線部分の下に完全なグランド面が配置するようにしてください。

18 グランド層

グランド層は RF PCB の設計では非常に重要です。RF 信号のリターン経路は RF 配線下のグランド層にあります。良好な RF 性能を実現するために、リターン経路は中断されず可能な限り広くしてください。グラウンド層が中断された場合、リターン電流はその中断されたところの周りに最小のパスを探索します。これは電流ループを形成し、望ましくないインダクタンスを引き起こし、ラジオとアンテナ間のインピーダンス整合に影響を与え、RF 信号を大幅に減衰させます。RF 配線下のグランド層が狭い場合、それはマイクロスクリップのように動作せず、信号漏れが多くなることがあります。

18.1 グランド層の注意事項

- グランド層では RF 配線と交差する配線が無いようにしてください。2 層 PCB の場合でも、完全にグラウンド専用の層を設けた方が良いです。
- 上層と下層の未使用領域をグランドで満たし、多くのビアで動作周波数の波長の 20 分の 1 以下の間隔を開けてグランド層と接続します。
- 信号を第 2 層を介して引き出す必要があるため、2 層基板の使用は CSP パッケージに推奨されません。中断されないグランド層の設計は RF 信号を妨害させる原因になります。
- グラウンド層においてリターン経路で電流ループが生じないことが保証できない限り、分割されたグラウンドを使用しないでください。
- RF 配線の下に広いグランド面を設けます。狭いグラウンド面は、伝送の寄生モードを可能にし、漏れを増加させます。
- 下層のグラウンド面、上層のグラウンド面、および両方のグラウンド面間のビアはすべての配線が適切にシールドされていることを確保します。この構成は EMI および EMC 性能を大幅に改善します。
- 電源層の両側をグラウンド層と接続するビア ホールで電源層のコーナーを覆うことを推奨します。これは、電源層から基板のエッジを介して放射される望ましくない EMI を吸収するのに役立ちます。

19 電源デカップリング

電源供給は IC からのノイズをフィルターしてノイズが他のデバイスに入り込むこと (逆の場合も) を防止するために、デカップリング コンデンサを必要とします。ラジオの電源ノイズは周波数シンセサイザの位相ノイズを増加させ、信号品質を低下させる可能性があります。これは RF 出力の不安定を招き、望ましくない干渉と規制限度を超えたスプリアス放射を発生させる原因になります。受信側ではパケット エラーを増やし、受信感度を低下させます。

異なる周波数でノイズを除去するために、いくつかの並列接続のコンデンサが必要とされることがあります。コンデンサは自己共振周波数 (SRF) で最小のインピーダンスを有します。そのため、コンデンサはそれらの SRF の周辺で最も効果的です。ノイズを最大限除去するためには、すべてのノイズ周波数成分を特定し、コンデンサのデータシートを参照しながらがそれらの周波数に近い SRF を持つコンデンサを選択すると良いです。

さらに、IC の急な突入電流 (RF 送信または受信の開始時など) の要求に耐えられる大きなコンデンサを提供する方が良いです。コンデンサの値は、突入電流と許容される電圧降下の量によって異なります。期間「dt」で電圧降下「dV」に対して突入電流「I」に対応するのに必要な静電容量 (C) は次の式で算出できます。

C = I / (dV/dt)

例えば、15µs で電圧が 3.3V から最大 300mV 降下する、20mA の突入電流に対応するためには、1µF の静電容量が必要です。

PSoC 4 BLE／PRoC BLE では、すべての電源ピンに 0.1µF のコンデンサを、ネットごとに 1µF のバルク コンデンサ (VDDD、VDDA、VDDR それぞれ 1 個ずつ) を使用するように推奨します。さらに、電源供給での PLL ノイズをフィルターするために、QFN パッケージではピン 15、CSP パッケージではピン J6 に 10pF のデカップリング コンデンサを追加することを推奨します。

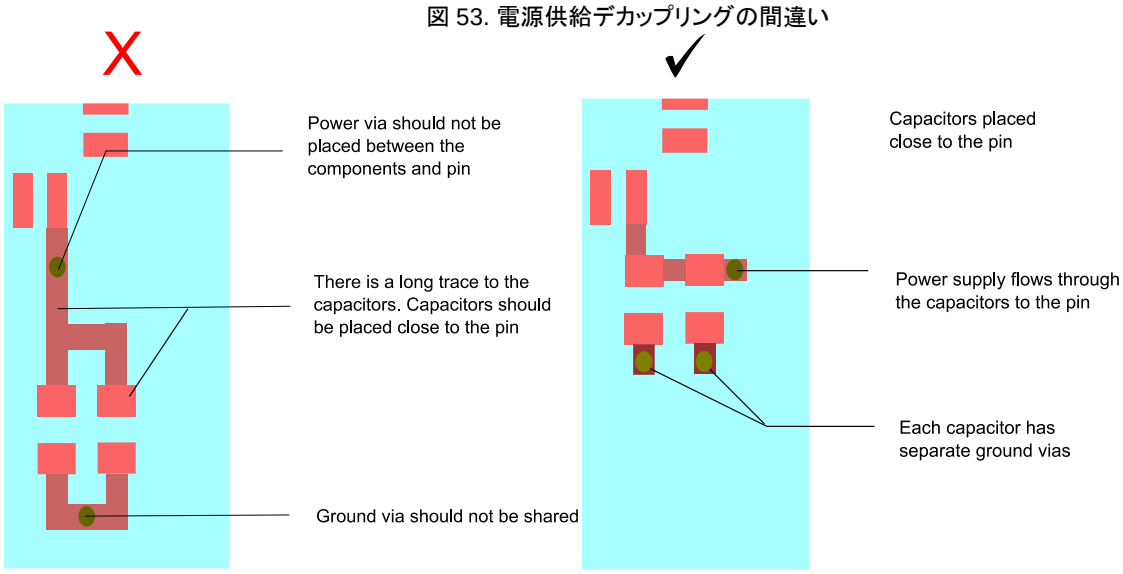
Bluetooth Low Energy (BLE) 接続を備えた PSoC 6 MCU の場合、VRF には 3.3µF コンデンサ、VDCDC には 2.2µF コンデンサ、VBUCK1 には 4.7µF コンデンサ、VDD_NS には 10µF デカップリング コンデンサ付きの 0.1µF コンデンサを使用することを推奨します。Bluetooth Low Energy (BLE) 接続を備えた PSoC 6 MCU の他のすべての電源ピンに対しては、1µF および 0.1µF コンデンサが推奨されます。効果的なデカップリングを行うためには、ESR が低いコンデンサを使用してください。

19.1 電源供給デカップリング レイアウトの注意事項

電源供給の配線をレイアウトする際は以下のベスト プラクティスを検討してください。

- コンポーネントはできるだけ電源ピンの近くに配置します。
- 最小値のコンデンサは電源ピンの最も近くに配置します。
- デカップリング コンデンサは IC と同じ層に配置します。もしすべてのコンデンサを同じ層に配置できない場合は、値が小さいコンデンサを優先してください。
- 電源はデカップリング コンデンサを介して IC の電源ピンに供給する必要があります。コンポーネントとピンとの間に電源ビアの使用を避けてください。
- デカップリング コンデンサごとにグランドへは個別のビアを使用してください。ビアを共有しないでください。
- 別々の電源層を備えた 4 層基板では、電源層への各電源ピンに個別のビアを使用しください。ビアを共有しないように推奨します。
- 図 53 は電源供給デカップリングに関するいくつかの一般的なレイアウトの問題を示します。

図 53. 電源供給デカップリングの間違い



20 ビア

ビアは、多層基板の層間で信号接続を可能にする上で重要です。しかし、正しく使用しないと、寄生性が高くなり、RF 周波数で損害を引き起こす恐れがあります。例えば、回路の 2 つの異なるセクション間でビアを共有すると、それらの間のコモン モード ノイズが増加します。シャント コンポーネントから遠く離れて配置されたグランド ビアは、配線で確認されるコンポーネントのインピーダンスを変化させ、その結果、インピーダンスの不整合が発生します。高周波では、寄生インダクタンスはビアに相当なインピーダンスを加えます。

以下のガイドラインは適切な RF レイアウトに役立ちます。

- 最上層と内側のグランド層でグランド間に RF 信号波長の 20 分の 1 以下の間隔で配置された数多くのビアを使用します。
- グランド ビアは最上層のピン／パッドのすぐ隣に配置します。可能な限り多くのビアを配置します。平行に配置するビアが多いほど寄生インダクタンスが減少します。
- 複数のピンやパッドにビアを共有しないでください。それぞれのピンやパッドには個別のビアを使用します。
- 異なる層に RF 配線を配線するためにビアを使用しないでください。
- QFN パッケージの中央グランド パッドでは十分なビア数を使用します。これにより、寄生インダクタンスが最小限に抑えられ、IC は基板の残りの部分と同じグランドに見えます。
- 可能であれば、ビアを使用して RF セクションの周りにグランド フェンシングを形成し、RF セクションを回路の他の部分と分離してください。

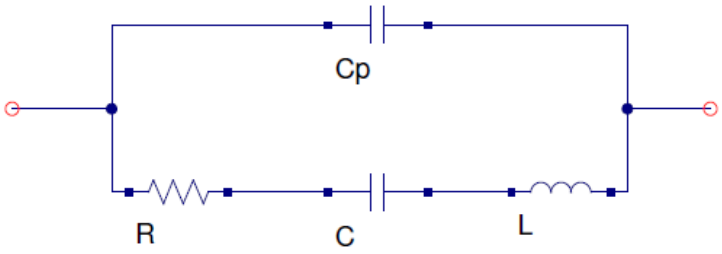
21 コンデンサおよびインダクタ

ここでは、高周波でのコンデンサやインダクタの非理想的な動作について説明し、整合回路、DC ブロック、水晶、電源供給デカップリングなどのアプリケーションに適したコンデンサとインダクタを選択する手助けになります。

21.1 コンデンサ

すべてのコンデンサには、想定した静電容量以外に寄生抵抗、寄生容量、および寄生インダクタンスが含まれます。図 54 は一般的なコンデンサの理論モデルを示します。

図 54. コンデンサ モデル



C は設計されたコンデンサの静電容量です。静電容量 (C) によるリアクタンス (Xc) および寄生容量 (Cp) によるリアクタンス (X_{Cp}) は次のとおりです。

$$X_C = \frac{-1}{2\pi fC};\ X_{Cp} = \frac{-1}{2\pi fCp};$$

方程式から分かるように、静電容量のリアクタンスは周波数の増加に伴って低下します。Cp は寄生静電容量で、通常は極めて小さな値です。結果として、 低周波ではこのコンポーネントのリアクタンスは非常に高くなります。このコンポーネントが主静電容量と並列になっているため、低周波では Cp の影響がありません。

コンデンサを通る電流の変化はコンデンサの周りの磁場を変化させ、その一部は導体によって誘導され、その結果、電流の変化を抵抗する EMF は寄生インダクタンスを生じます。この寄生インダクタンスのリアクタンスは以下のとおりです。

$$X_L = 2\pi fL$$

寄生インダクタンスのリアクタンスは周波数と共に増加します。通常、L はコンデンサの中で非常に小さい値のため、低周波数では X_L はごくわずかです。

R はコンデンサの等価直列抵抗です。これは通常非常に小さな値です。

コンデンサの実効インピーダンスは次のとおりです。

$$X_{eff} = \frac{((X_L + X_C + R) * X_{Cp})}{(X_L + X_C + R + X_{Cp})}$$

低周波では X_{Cp} が非常に高くなり、実効インピーダンスは以下のとおりです。

$$X_{eff} = X_L + X_C + R$$

低周波数では、回路は主に容量性です。X_{eff} はほぼ X_C と同じです。ただし、周波数が高くなると、X_C は減り続け、X_L は増え続けます。最終的に、一部の周波数では、X_L は X_C に等しくなり、コンデンサのインピーダンスは R に等しいです。この周波数はコンデンサの直列共振周波数 (SRF) です。

インピーダンス整合の目的にコンデンサを選択する際は、SRF が動作周波数よりもはるかに高いことを確認してください。これはコンデンサのリアクタンスが主に公開された容量値によって生じたもので、実効リアクタンスが寄生インダクタンスによって減少されないことを保証します。

デカップリングの目的にコンデンサを選択する際は、デカップリングされるノイズ周波数に近い SRF を持つ値を選ぶことを推奨します。これはノイズが低インピーダンス経路を通ってグラウンドに落ちることを保証します。

より高い周波数では、リアクタンス X_{Cp} はもう一方のリアクタンスに等しくなります (現在 X_L とほぼ同じです)。この周波数ではコンデンサは開回路のように動作します。この周波数は並列共振周波数です。コンデンサをその並列共振周波数で使用しないでください。

コンデンサの Q 係数

コンデンサ (C) の品質係数 (Q) は、所定の周波数 (f) におけるコンデンサのリアクタンスとその抵抗 (R) の比です。

$$Q = \frac{1}{2\pi fCR}$$

Q が高いコンデンサは望ましくない抵抗が少ないです。RF 回路の動作周波数で Q 値が高いコンデンサを使用するようにしてください。さもなければ、RF エネルギーは、コンデンサの抵抗の熱として消散する可能性があります。

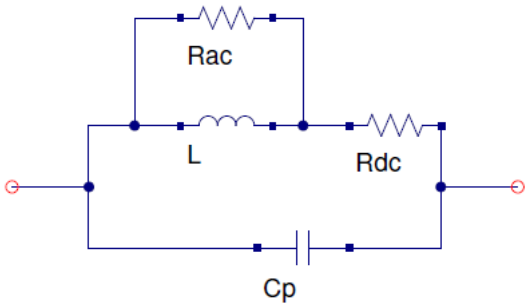
21.1.1 コンデンサに対する推奨事項

- 整合回路のコンポーネントには C0G/NP0 コンデンサのみを使用してください。これは整合回路が温度によって変化しないことを保証します。
- 水晶負荷の場合、C0G/NP0 コンデンサのみを使用してください。これはクロック タイミングと RF 周波数が温度によって変化しないことを保証します。水晶の詳細については、AN95089 – PSoC 4/PRoC BLE Crystal Oscillator Selection and Tuning Techniques を参照してください。
- 整合回路では、それらの SRF でうまく動作するコンデンサを選択します。
- RF 回路には高 Q コンデンサのみを使用します。
- デカップリング コンデンサの場合、C0G コンデンサの精度は必要ない場合があります。X5R または X7R コンデンサ (温度範囲次第) を使用するのが一般的です。デカップリングを効果的に行うためには、低 ESR コンデンサを使用します。
- デカップリング コンデンサの場合、ノイズ周波数で SRF を持つコンポーネント値を選択します。
- 寄生リアクタンスがより少ない小さなコンポーネント (0402 または 0201)を使用することを推奨します。
- 既に整合されている RF 配線に DC ブロックを追加する際は、SRF でコンデンサの実効リアクタンスがゼロになるため、動作周波数に近い SRF と低い ESR を持つコンデンサを使用する方が良いです。そうすれば、インピーダンス整合が変更しません。

21.2 インダクタ

インダクタもまた、インダクタンスとは別に寄生容量と寄生抵抗を含んでいます。図 55 は実際のインダクタのモデルを示します。

図 55. インダクタ モデル



Rdc はインダクタの有限伝導性によるオームの抵抗です。Rac はインダクタ コアの損失を表す周波数依存抵抗です。寄生容量はインダクタ内の巻線間の容量によって生じたものです。Rac は低周波数で非常に高くなり、通常は無視されがちです。インダクタのの実効インピーダンスは以下のとおりです。

$$X_{eff} = \frac{X_{Cp} * (X_L + Rdc)}{X_{Cp} + X_L + Rdc}$$

インダクタに並列になるため、寄生容量は低周波では非常に高いインピーダンスを持ち、全体のインピーダンスにほとんど影響しません。周波数が高くなると、静電容量に起因するインピーダンス (X_{Cp}) は低下し、インダクタンスに起因するインピーダンス (X_L) は増加します。X_L と X_{Cp}XL と XCp は最終的にある周波数では同じ大きさになります。この周波数はインダクタの自己共振周波数 (SRF) です。Rdc が通常非常に低いため、インダクタはこの周波数で開回路または高インピーダンスのように動作します。

整合回路で使用されるインダクタ (インダクタンス値が非常に重要な場合) は、動作周波数よりはるかに高い SRF を持つ必要があります。インダクタを電源フィルタリングに使用する場合は、ノイズ周波数に近い SRF でインダクタ値を選択することを推奨します。

インダクタの Q 係数

インダクタ (L) の品質係数 (Q) は、所定の周波数 (f) におけるインダクタのリアクタンスとその抵抗 (R) の比です。

$$Q = \frac{2\pi fL}{R}$$

整合回路で使用するには、動作周波数で Q 係数が高いことが重要です。Q が低いインダクタには多くの抵抗があります。低 Q コンポーネントを使用した整合回路では、エネルギーの大部分が負荷側に伝送されず、抵抗の中で熱として消費されるため、インピーダンス整合が良くない場合でも、S11 が良好であると誤解されがちです。

21.2.1 インダクタに対する推奨事項

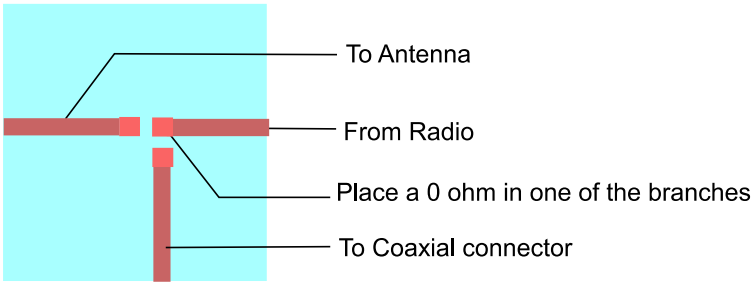
- 整合回路では、動作周波数より十分高い SRF を持つ高 Q インダクタのみを使用してください。
- 電源フィルタリングの場合は、ノイズ周波数に近い SRF のインダクタを使用してください。
- インダクタは互いに平行に接近して配置しないでください。それらの間の相互インダクタンスはクロストークを引き起こします。インダクタまたは無関係のセクションは相互に直交するように配置してください。
- RF セラミック インダクタは費用効果が高く、高い SRF を持ちますが、特に値が高いインダクタは Q 値と電流容量がより低くなります。使用する前にインダクタのデータシートを参照して、2.4GHz では Q 値が十分であるかどうか判断してください。
- 巻線型インダクタは、低 DC 抵抗を備えているため、高い Q 値と電流容量が得られます。高い値のインダクタに関しては、セラミック インダクタより巻線型インダクタの方が好ましいです。

22 テスト容易化設計

部品の組立ての妥当性を検証するために、送信電力レベル、受信感度またはパケット誤り率 (PER) などの RF パラメーターを測定します。ただし、RF 配線上にテスト ポイントを配置することが推奨されないため、回路検証などで使用するような従来の方法では RF セクションを検証できません。

- Anritsu MT8852B または R&S CBT 等の BLE テスターを用いて RF パラメーターを測定することにより、無線経路全体を間接的に検証できます。
- より安価な代替手段は、ゴールデン ボード (GB) をテスターとして使用し、受信電力レベルを許容可能な感度限界にする予め較正した減衰器で PER を測定することです。両方向 (DUT から GB へ、および GB から DUT へ) で PER の測定を実行することは受信機と送信機の両方とも良好であることを保証します。
- すべての放射性検証では、送信機と受信機をファラデー ケージやシールド ルームのような制御された環境に保つことを推奨します。空間やケーブルを介した損失は検証機器で設定する必要があります。トランスミッターとレシーバー間の距離および互いの向きは、すべてのデバイスで維持してください。
- 規定の検証は実施済検証を含み、コネクタ (U-FL、MMCX または SMA) が提供されている場合は役立つことがあります。このコネクタは最終製造時に装着する必要はありません。適切な計画があれば、このコネクタは整合回路の検証にも役立ちます。
- RF コネクタ用に分岐を作成する際は、アンテナに向かう配線と分岐に向かう配線のどちらかを分離したとしても残りの配線はスタブとして動作しないようにレイアウトを工夫します。例を図 56 に示します。

図 56. 分岐の例

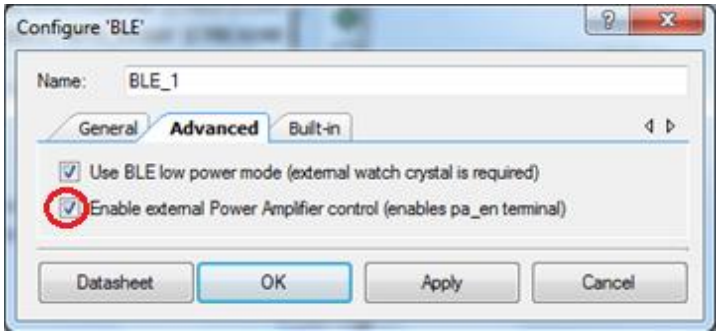


23 外部の電力アンプ／低ノイズ アンプ／RF フロント エンドのサポート

アプリケーションによっては、通常チップセットでサポートされているものより高い範囲を必要とする場合があります。そのような場合、リンク バジェットを向上させるために、外部の電力アンプまたは低ノイズ アンプのいずれかが使用されます。2.4GHz では、電力アンプ、低ノイズ アンプおよびそれらを制御するために必要なスイッチとコントロールを含むフロントエンド IC がたくさんあります。これらのコントロールは実際の送受信タイミングに合わせて正確に時間調整する必要があります。製品が BLE に準拠する必要がある場合は、送信電力レベルが 10dBm を超えないようにしてください。

PSoC 4 BLE/PRoC BLE は、追加の範囲を必要とするアプリケーション用に外部の電源アンプを制御するための制御信号を備えています。ポート 5.0 で使用可能な信号 EXT_PA_EN は、送信中にはアクティブ HIGH で、それ以外の場合は LOW です。この信号は電力アンプを有効にし、送信経路か受信経路を選択するために使用されます。これは、BLE コンポーネントの「Advanced」タブで有効にできます。

図 57. BLE コンポーネントにおける外部 PA/LNA 制御信号の有効化



Bluetooth Low Energy (BLE) 接続を備えた PSoC 6 MCU をサポートする外部の電力アンプ／低ノイズ アンプの詳細設定については、アプリケーション ノート「AN218241 – PSoC 6 MCU ハードウェア設計の注意事項」を 参照してください。

24 Wi-Fi との共存のサポート

他のラジオからの干渉を免れる能力は、無線機同士がどれだけよく分離されているかとラジオのブロッキング特性に依存します。

ラジオが共存している中で最高の性能を実現するためには、空間、周波数および時間的に可能な限り最大の分離が得られるようにしてください。

24.1 空間的分離

アンテナは無線の送受信要素です。共存する無線機間の干渉を最小限に抑えるために、可能な限りアンテナを分離させる必要があります。アンテナ間の間隔を増加させるには、以下のガイドラインに従ってください。この目標を達成するには、アンテナの知識が必要です。

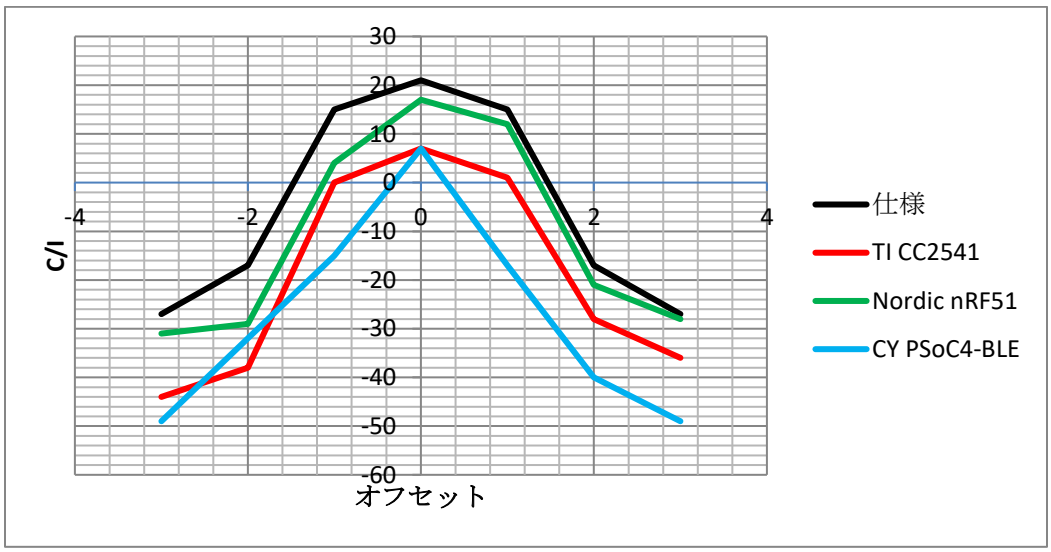
- BLE アンテナと Wi-Fi アンテナはできるだけ離してください。
- 直線偏光アンテナの場合、互いに電気的に直交するようにアンテナの向きを調整してください。
- 可能であれば、アンテナのヌルの方向が同一線上になるようにしてください。
- PCB を通る漏れを最小限に抑えるために、基板の BLE 部分と Wi-Fi 部分の間にフェンスを配置します。

24.2 周波数分離

BLE は適応型周波数ホッピングを実行します。周波数ホッピングにより、BLE パケットは異なるチャネルで異なる時間に送信され、単一チャネルで動作するラジオ (Wi-Fi、ZigBee など) に比較して優れた耐性が実現します。適応型周波数ホッピングは、より高い干渉を有するチャネルが回避され、周波数ホッピングは干渉の少ないチャネルのサブセットにおいてのみ起こることを保証します。

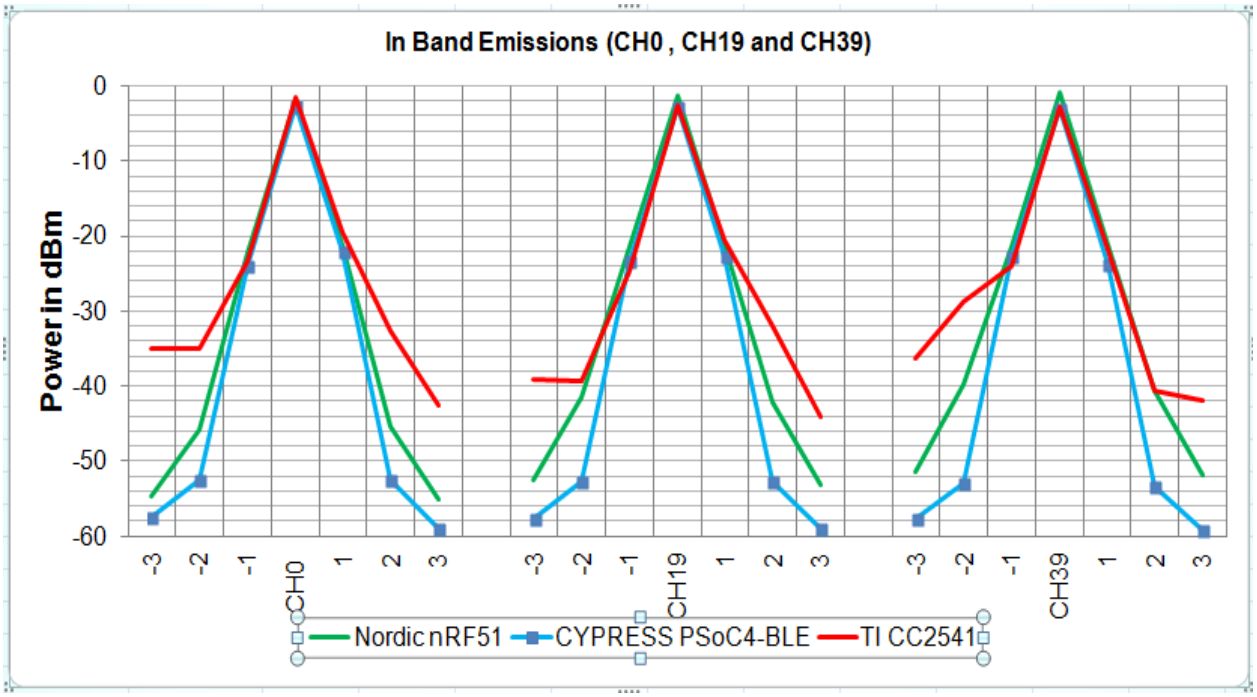
適応型周波数ホッピングは、BLE ラジオのレシーバーが 2.4GHz 帯内で良好な選択性／ブロッキング特性を持っている場合にのみ有効です。PRoC BLE/PSoC 4 BLE は、BLE 市場で最も優れたブロッキング仕様を提供し、干渉がある場合や他のラジオと共存する場合は最高の性能を実現します。一般的な BLE IC との比較については、図 58 を参照してください。

図 58. PSoC 4 BLE/PRoC BLE および他の BLE チップセットとの C/I 性能の比較



PSoC 4 BLE/PRoC BLE はまた、BLE 市場で最も低い帯域内スプリアス発射を提供します。低い帯域内スプリアス発射は、BLE 送信による共存 Wi-Fi での受信が受ける影響が最小限に抑えられることを保証します。他の製品との比較については図 59 を参照してください。

図 59. BLE PSoC 4 BLE/PRoC BLE および他の BLE チップセットとの帯域内スプリアス発射の比較



24.3 時間的分離

ほとんどの Wi-Fi チップセットは、特定の制御信号によって他のラジオとの共存のための制御をサポートします。PSoC 4 BLE/PRoC BLE は、基板上の Wi-Fi ラジオを制御し、共存するためにこれらの制御信号を生成できます。Wi-Fi との共存を図るサンプル プロジェクトは、 IEEE 802.15.2-2003 標準の第 15.2 パーツ (無許可周波数帯で動作する他の無線機器との無線パーソナル エリア ネットワークの共存) に準拠した 3 線式インターフェースを使用します。使用される 3 つの信号は以下のとおりです。

BT_REQ: 出力ピン: Wi-Fi に Bluetooth の送信または受信を許可するように要求する

BT_PRI: 出力ピン: Bluetooth の送信または受信の優先順位を示す

WL_ACT: 入力ピン: BT_REQ に対する Wi-Fi チップセットからのレスポンス

当プロジェクトは https://github.com/yourskp/BLE/tree/master/BLE%20Coexistence で利用可能です。

25 要約

本アプリケーション ノートは、PSoC BLE/PRoC BLE を使用したカスタム製品向けに最適なアンテナを容易に設計する方法について説明しました。また、このアプリケーション ノートは、PSoC BLE/PRoC BLE 用の基板設計を成功させるために RF 概念の紹介および設計とレイアウト チェックリストを提供します。さらに、テスト容易化設計、外部電力アンプの使用、同一システムにおける Wi-Fi との共存など、いくつかのシステム要件に応じた設計上の注意事項をドキュメント化しました。

26 関連アプリケーション ノート

- AN48610 – Design and Layout Guidelines for Matching Network and Antenna for WirelessUSB™ LP Family
- AN64285 – WirelessUSB NL Low Power Radio Recommended Usage and PCB Layout
- AN5033 – WirelessUSB Dual Antenna Design Layout Guidelines
- AN48399 – WirelessUSB LP/LPstar Transceiver PCB Layout Guidelines
- AN91267 – Getting Started with PSoC 4 BLE
- AN88619– PSoC 4 Hardware Design Considerations
- AN91184 – PSoC 4 BLE – Designing BLE Applications
- AN95089 – PSoC 4/PRoC BLE Crystal Oscillator Selection and Tuning Techniques
- AN218241 – PSoC 6 MCU Hardware Design Considerations
- AN210781 – Getting Started with PSoC 6 MCU with Bluetooth Low Energy (BLE) Connectivity

著者について

氏名: Tapan Pattnayak

役職: シニア システム エンジニア

経歴: Tapan は 2002 年にインド工科大学 (IIT Kharagpur) で電気工学技術の理学士号を取得しました。彼は現在、米国サンノゼの Cypress Semiconductor 社に勤務しています。

氏名: Guhapriyan Thanikachalam

役職: シニア アプリケーション エンジニア

経歴: Guhapriya は電子通信工学の BE 学位を取得し、2002 年にトリッチーの地域工科大学を卒業しました。彼は現在、サイプレスの BLE 製品開発に携わっています。

Appendix A. チェックリスト

アンテナを設計する際は、表 7 に示すチェックリストを使って進度を確認できます。

表 7. 最適なアンテナ設計用チェックリスト

チェック	手順
	手元のアプリケーションに応じて PCB アンテナの種類 (MIFA、IFA、ワイヤー アンテナ、またはチップ アンテナ) を決定する。 表 5 を参照。
	選択したアンテナのレイアウト (寸法) を確認する。www.cypress.com/go/AN91445 よりガーバー ファイルをダウンロードする。
	所望の方向に最大放射が得られるようにアンテナを適切に配置する。 MIFA の場合、図 14 を参照。 IFA の場合、図 18 を参照。
	PCB の厚さ (スタック) に応じてアンテナ レイアウトに使用する「W」値を判定する。 表 2 と表 4 を参照。
	MIFA アンテナの脚部と頂点の長さを選択(図 15)
	グランドを確認する！これは重要なポイント。MIFA、IFA、またはチップ アンテナのグランド間隔を確認する。より良好な S11 を得るためには最下層の最小のグラウンド間隔を確認してください。レイアウト図をご覧ください。
	アンテナ フィードの下にベタ グランド面が設けられることを確認。チップの RF 出力が T 型に配線されることを確認してください。
	アンテナ用の ID 準備
	VNA 校正 (1 ポート校正が十分)
	製品が完全に筐体された状態で S_{11} (dB) を測定する。 図 46 を参照する。
	ベア PCB と完全に筐体された製品で S_{11} (dip) が 2.44GHz にシフトするように整合回路によるチューニングを実行する。 図 47 を参照。
	アンテナの最終の整合回路コンポーネントを書き出して、大量生産に使用する。

Appendix B. 参考資料

更なる詳細情報については、以下の参考資料を参照してください。

アンテナの基本

- Constantine A. Balanis, *Antenna Theory: Analysis and Design*, 3rd edition. Wiley - Interscience, 2005 (Chapters 2 and 5).
- Antenna with multiple fold, Philip Pak-Lin Kwan, Paul Beard, US Patent 7936318 B2
- AN48610, Cypress Semiconductor, *Design and Layout Guidelines for Matching Network and Antenna for WirelessUSB LP Family*

スミス チャートの基本

- David M. Pozar, *Microwave Engineering*, 4th edition, Wiley, 2011 (Chapters 2, 4, and 5).
- Christopher Bowick, John Blyler, Cheryl Ajluni, *RF Circuit Design*, 2nd edition, Newnes, 2007 (Chapter 4).
- Smith v3.10, Bern Institute

無料の有用なオンライン ソフトウェア

- 給電線計算機: グランド接続の CPW (エア ギャップ = 12mil、ε_r = 4.3 (FR4 の場合))
  www1.sphere.ne.jp/i-lab/ilab/tool/cpw_g_e.htm
- スミス チャート ベースの整合: L または Pi の整合
  http://cgi.www.telestrian.co.uk/cgi-bin/www.telestrian.co.uk/smiths.pl
- ベルン研究所のスミス チャート
  http://www.fritz.dellsperger.net/

チップ アンテナのレイアウト

- http://www.johansontechnology.com/datasheets/antennas/2450AT42B100.pdf

改訂履歴

文書名: AN91445 – アンテナ設計および RF レイアウトのガイドライン

文書番号: 002-23475

版	ECN	発行日	変更内容
**	6214761	07/05/2018	これは英語版 001-91445 Rev. *G を翻訳した日本語版 Rev. **です。
*A	6865707	04/28/2020	これは英語版 001-91445 Rev. *H を翻訳した日本語版 Rev. *A です。

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

Arm® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック & バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス	cypress.com/wireless

PSoC®ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6 MCU

サイプレス開発者コミュニティ

コミュニティ | サンプルコード | Projects | ビデオ | ブログ | トレーニング | Components

テクニカル サポート

cypress.com/support

本書で言及するその他すべての商標または登録商標は、それぞれの所有者に帰属します。

Cypress Semiconductor
An Infineon Technologies Company
198 Champion Court
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2014-2020. 本書面は, Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。) を含む) は, アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し, 本段落で特に記載されているものを除き, その特許権, 著作権, 商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず, かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合, Cypress は, (1) 本ソフトウェアの著作権に基づき, (a) ソースコード形式で提供されている本ソフトウェアについて, Cypress ハードウェア製品と共に用いるためにのみ, かつ組織内部でのみ, 本ソフトウェアの修正及び複製を行うこと, 並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ, (直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること, 並びに (2) 本ソフトウェア (Cypress により提供され, 修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき, Cypress ハードウェア製品と共に用いるためにのみ, 本ソフトウェアの作成, 利用, 配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用, 複製, 修正, 変換又はコンパイルを禁止する。

適用される法律により許される範囲内で, Cypress は, 本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても, 明示又は黙示をとわず, いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って, Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず, Cypress は, Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて, 本書面に記載された製品には, エラッタと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり, 公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で, Cypress は, 別途通知することなく, 本書面を変更する権利を留保する。Cypress は, 本書面に記載のある, いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は, 参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計, プログラム, かつテストすることは, 本書面のユーザーの責任において行われるものとする。Cypress 製品は, 兵器, 兵器システム, 原子力施設, 生命維持装置若しくは生命維持システム, 蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム, 汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用, 又は装置若しくはシステムの不具合が人身傷害, 死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計, 意図又は承認されていない。重要な構成部分とは, それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ, 若しくは本目的外使用に関連するいかなる請求, 損害又はその他の責任についても, Cypress はその全部又は一部をとわず一切の責任を負わず, かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求, 費用, 損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapSense, EZ-USB, F-RAM, 及び Traveo は, 米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは, cypress.com を参照すること。その他の名称及びブランドは, それぞれの権利者の財産として権利主張がなされている可能性がある。