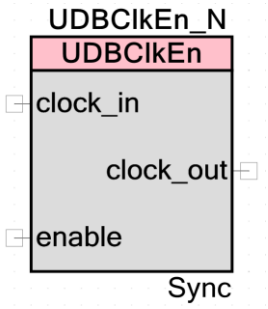
UDB 时钟使能（UDBClkEn）

1.0



特性

- 支持时钟使能
- 需要时在时钟上添加同步

概述

通用数字模块（UDB）时钟使能（ClkEn）组件支持对时钟操作的精确控制。

何时使用 UDBClkEn

UDBClkEn 组件可用于以下操作：

- 将电平敏感的使能信号应用于任意时钟信号。
- 强制时钟信号与 BUS_CLK 同步。

  如果输入时钟已处于同步状态，无需变化。如果输入时钟处于异步状态，插入逻辑以与 BUS_CLK 同步。
- 表示时钟信号可以是异步的。

  通常必须以同步时钟对多个 UDB 元件（控制寄存器、状态寄存器和数据通路）提供时钟。如果时钟来自异步模式下的 UDBClkEn 组件，PSoC Creator 才允许以异步时钟对这些组件提供时钟。只有分析潜在时钟与在 BUS_CLK 时钟域上执行操作的 CPU 进行通信时所存在的问题后，才可以使用此功能。

输入/输出连接

本节介绍了 UDBClkEn 组件的各种输入和输出连接。

enable — 输入

电平敏感的时钟使能信号根据输入时钟产生输出时钟。如果使能信号与 clock_in 信号并不同步，将自动实现一个同步器。另外，如果使能信号与 clock_in 信号并不同步，使能信号的脉冲宽度必须至少为一个 clock_in 的周期加上 2 ns。

clock_in — 输入

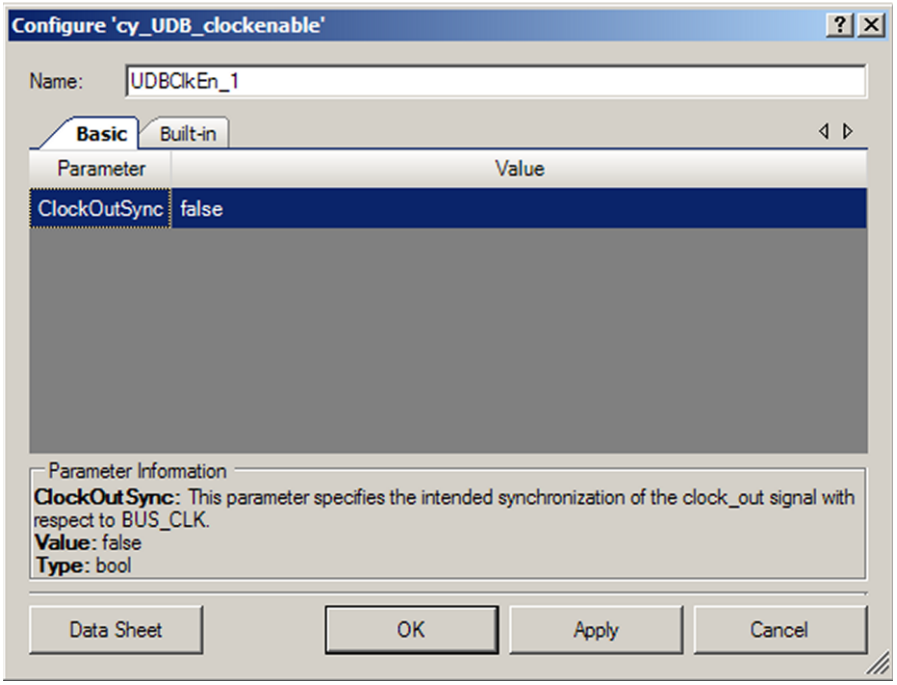
输入时钟信号。

clock_out — 输出

符合同步设置特性的使能信号和 clock_in 信号所产生的时钟信号。只能将该信号连接到已经注册组件的时钟输入端。

组件参数

将一个 UDBClkEn 组件拖放到你的设计内，然后双击它，以打开 Configure（配置）对话框。



UDBClkEn 组件提供了以下参数。

ClockOutSync

该参数指定了 clock_out 信号对 BUS_CLK 的预期同步。如果 clock_in 信号尚未与 BUS_CLK 时钟同步，那么将该参数设置为 True（真）可以强制该时钟与之同步。将该参数设置为 false（假）会使 clock_in 信号保持同步状态。

功能说明

每个 UDB 都有四个时钟控制模块。这些模块被用做两个 PLD、数据通路和状态/控制寄存器。时钟控制模块选择时钟信号以及可选的时钟使能信号。该时钟使能信号直接支持 UDBClkEn 组件的使能功能。

如果 clock_in 输入与 BUS_CLK 处于异步状态，并且 **ClockOutSync** 已被设置为真，那么需要对该输入进行同步。在这种情况下，将时钟作为时钟控制模块的输入前，状态寄存器的双同步器模式（又称为同步单元）适用于同步时钟信号。

资源

当 clock_in 与 BUS_CLK（PSoC 4 的 SYS_CLK）异步，且 **ClockOutSync** 被设为真时，UDBClkEn 组件会占用一个同步单元。如果在这种情况下使用了一个使能信号，那么 UDBClkEn 组件将占用一个额外的宏单元。

如果该使能信号与 clock_in 异步，那么无论 ClockOutSync 或 clock_in 配置如何，UDBClkEn 组件都会占用一个同步模块。有关高级用法的更多信息，请参考 *PSoC Creator 组件创建指南*。

组件更新

版本	更新内容	更改原因/影响
1.0.d	扩展了功能说明的内容并在资源部分中添加了资源信息。 对数据手册进行了少量编辑。	阐明了所使用的实际资源。
1.0.c	将时序信息添加到使能输入说明部分中	
1.0.b	少量更新	
1.0.a	移除了放置和API部分	与此组件不相关的部分
1.0	UDBClkEn组件首次发行版本	

©赛普拉斯半导体公司，2014-2015。此处，所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯不保证产品能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

PSoC®是赛普拉斯半导体公司的注册商标，PSoC Creator™和 Programmable System-on-Chip™是赛普拉斯半导体公司的商标。该处引用的所有其它商标或注册商标归其各自所有者所有。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯明确的书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不仅限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于合理预计可能发生运转异常和故障，并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用于赛普拉斯软件许可协议的限制。