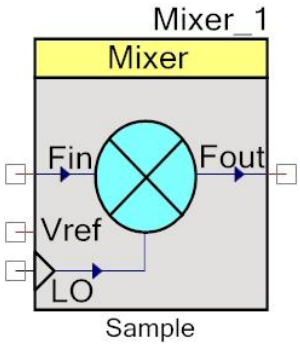
混频器
2.0



特性

- 单端混频器
- 连续时间上变频混频：
  - 输入频率高达 500 kHz
  - 采样时钟频率高达 1 MHz
- 离散时间、采样与保持下变频混频：
  - 输入频率高达 14 kHz
  - 采样时钟频率高达 4 MHz
- 可调功耗设置
- 可选参考电压

概述

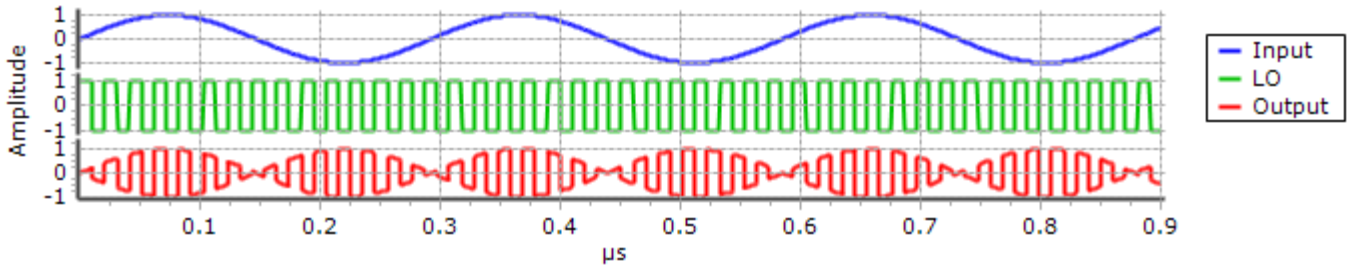
该混频器（混频器）组件提供了一个单端调制器。通过将固定的本机振荡器（LO）信号作为采样时钟使用，混频器组件可用于转换输入信号的频率。混频器所执行的信号频率操作可用于移动各频带间的信号，或对信号进行编码及解码。通过混频器，可将一个频率的信号功率转换到另一个频率的信号功率，从而使信号处理更加容易，通常将较高的频率转移到基带。使用片外滤波器过滤所需的信号谐波，可以获得最佳的混频器输出。另外，通过内部布线，该输出还可用于驱动片上 ADC。该组件提供了两种配置：

- 上变频混频器，连续时间平衡混频器，作为开关型乘法器工作。
- 下变频混频器、离散时间、采样与保持混频器

该组件接收两个频率不同的信号作为混频信号的输入，它在多个频率下输出了一个信号的混频，包括输入信号与本机振荡器信号的和频和差频。通常，可以通过滤波器滤除输出信号中不需要的频率成分。几个示例说明了混频器在不同模式下的操作。

上变频混频器：LO 频率大于信号频率

图示为 100 kHz 的正弦波输入，通过 1.0 MHz 本机振荡器调制。

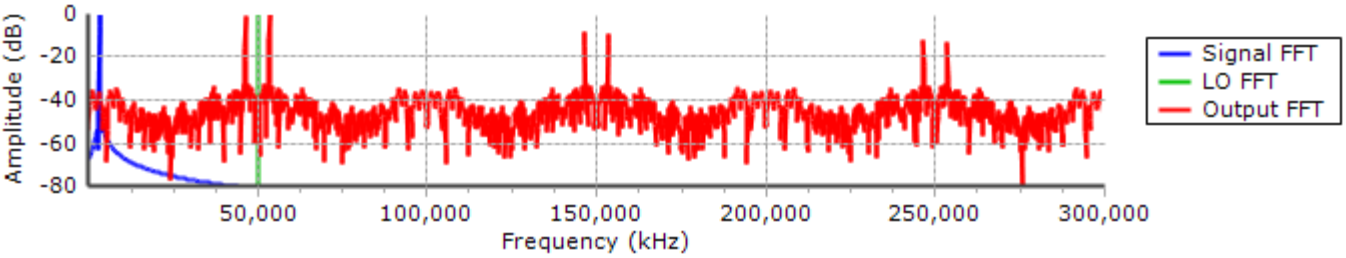


上变频混频器是一个乘法器。当信号频率等于 F_{SIG} 并且时钟频率等于 F_{LO} 时，上变频混频器将生成一个调制信号，它是输入信号与 LO 的乘积。由于 LO 为方波，包含了所需信号的所有谐波，因此可按以下公式计算得出输出频率：

$$F_{MOD}(t) = \sin(2\pi F_{SIG}) \sum_{n=odd} \frac{1}{n} \sin(2\pi F_{LO} t)$$

$$F_{MOD}(t) = \frac{1}{2} \sum [\cos(2\pi(nF_{LO} - F_{SIG})) - \cos(2\pi(nF_{LO} + F_{SIG}))]$$

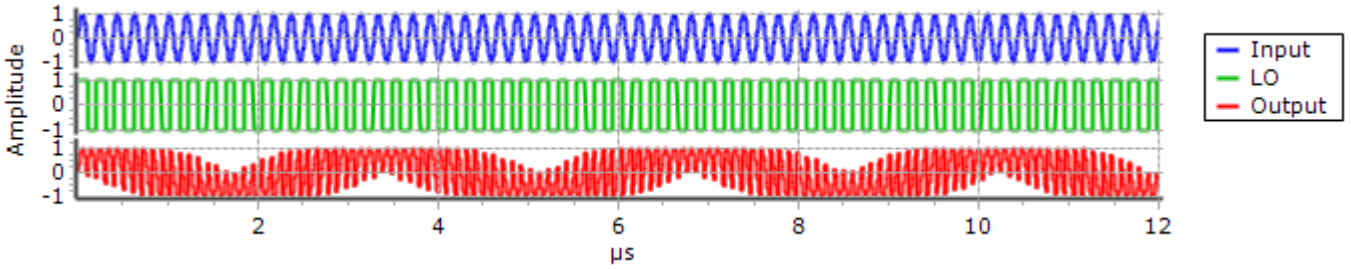
在此情况下，预计的输出频率为 $F_{LO} + F_{SIG}$ 和 $F_{LO} – F_{SIG}$，如以下 FFT 所示。



如果需要特定的边带（例如，$F_{LO} + F_{SIG}$），那么可通过使用板上运算放大器组成的有源 RC 滤波器过滤掉不需要的边带。对混频器输出波形进行数字化处理后，还可以使用滤波器组件。

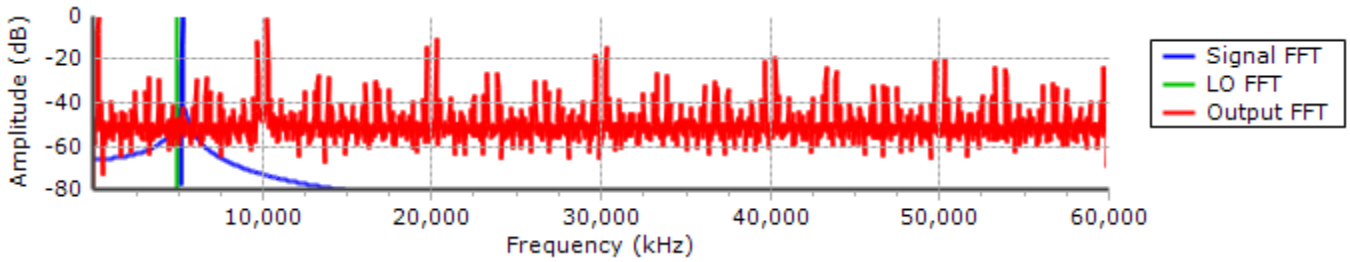
上变频混频器：LO 频率小于信号频率

图示为 455 kHz 的输入频率以及 430 kHz 的 LO 频率，用以生成 25 kHz 的标定输出。25 kHz 的正弦波显示得不明显，因为在 455 kHz 的信号与在 430 kHz 的 LO 信号的和频具有相同的强度。



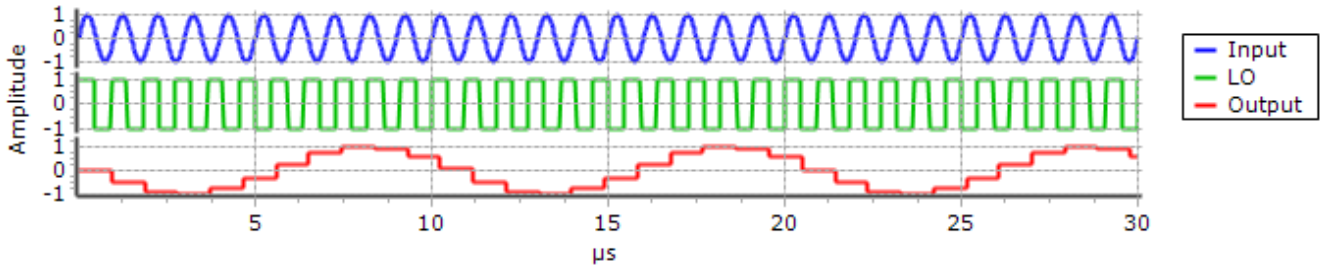
这些波形的 FFT 清楚地表明：输入频率为 455 kHz，输出信号的预期差频为 25 kHz，且信号与一次 LO 谐波的和频输出为 885 kHz。在一次谐波和频输出以下出现的是 $3 \times F_{LO} – F_{SIG}$ 输出项或 835 kHz。该模式在 $3 \times F_{LO} + F_{SIG}$ 下面的 $5 \times F_{LO} – F_{SIG}$ 中重复出现。在这些众所周知的频谱线之间各

种“填充”是 FFT 的函数，窗口计算过程和采样过程的 sin(x)/x 特性。这些信号的外观可能不同，取决于所用频谱分析仪的类型（扫描频谱与 FFT）。



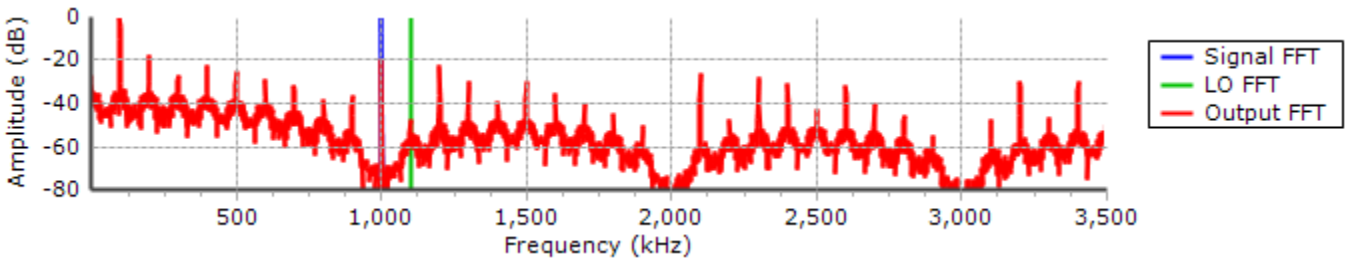
下变频混频器：LO 频率接近 F_{SIG}

当 LO 频率接近于信号频率时，与乘法混频器相比，采样混频器更具有优势。时域图显示很少有混频器的高频谐波分量。在 LO 采样速率的步骤是显而易见的。LO 频率可高于或低于信号频率，但 LO > F_{SIG} 的频率分布恰好与 LO < F_{SIG} 的频率分布相反。



混频乘积项与 Sin(x)/x 相关，因此当采样频率（LO）接近于信号频率时，‘x’将接近于 π。这些项与乘法混频器的 1/n 谐波特性截然不同。生成的谐波分量非常低，这意味着高次谐波项很容易被过滤和去除。

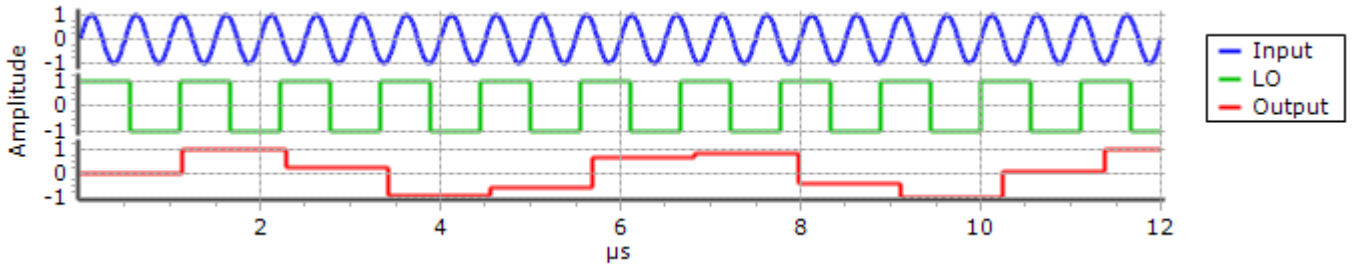
信号与 LO 之间的差频在 FFT 中显示得很清晰。接近于信号频率的混频乘积项比乘法混频器的略高，但所有的高次谐波项也很大。



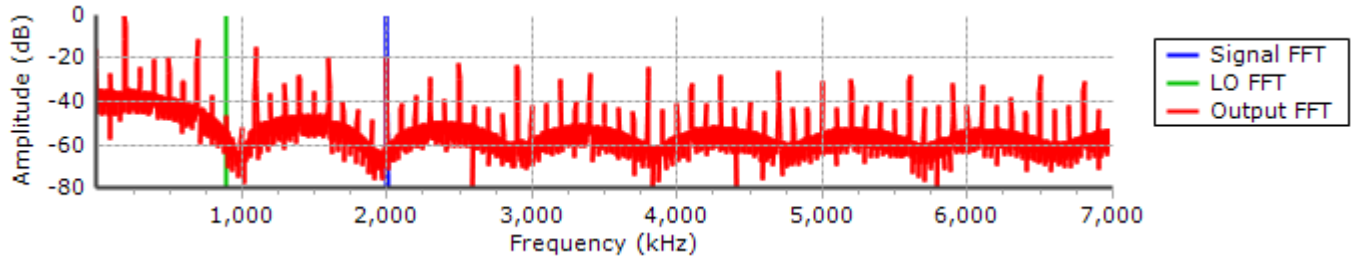
当 LO 频率高于 F_{SIG} ÷ 2 或低于 F_{SIG} × 1.5 时，混频乘积项分量较大，混频器失去其实际效用，难以从混频乘积项中分离所需的差频。

下变频混频器：LO 频率小于 $F_{SIG}/2$

这个称为二次采样（subsampling）混频器。当 LO 频率小于信号频率的一半时，主输出频率为 $F_{SIG} – n \times F_{LO}$，其中‘n’为使 $n \times F_{LO}$ 小于 F_{SIG} 的最大整数。F_{SIG} = 455 kHz，并且 F_{LO} = 143.3 kHz （= 430 kHz ÷ 3）时的波形显示了主输出频率为 25 kHz。与高频 LO 的波形相比，该波形较“粗糙”，但在较高频率对该信号进行采样时，输出频率与其相同。



二次采样混频器的优点是能保持在允许的输入信号频率范围。通常使用 4 作为二次采样的因子，这样可以采用 3.2 MHz 频率对 13.57 MHz 频率进行采样，以生成 770 kHz 的主输出频率。



过采样（oversampling）混频器（例如，F_{SIG} = 455 kHz 和 LO = 820 kHz）会导致混频器乘积项类似于乘法混频器的乘积项。这些乘积项可能更难从所需波形中滤出。

输入/输出连接

本节介绍混频器组件的输入和输出连接。I/O 列表中的星号（*）表示，在 I/O 说明部分中所列出的特定条件下，该 I/O 可能不可见。

Fin — 模拟

Fin 是输入信号端。Fin 信号与本机振荡器时钟信号混频，以生成 Fout 信号。Fin 频率受以下限制：

- 乘法（上变频）混频器　　Fin < 500 kHz
- 采样（下变频）混频器　　Fin < 14 MHz

LO — 数字

LO 是本机振荡器信号端。此信号作为混频器的采样时钟使用。LO 信号与 Fin 信号混频生成 Fout 信号。对于乘法混频器模式而言，LO 时钟信号必须具有 50%的占空比。

LO 频率的限制如下：

- 乘法（上变频）混频器 LO < 1 MHz
- 采样（下变频）混频器 LO < 4 MHz

Vref — 模拟

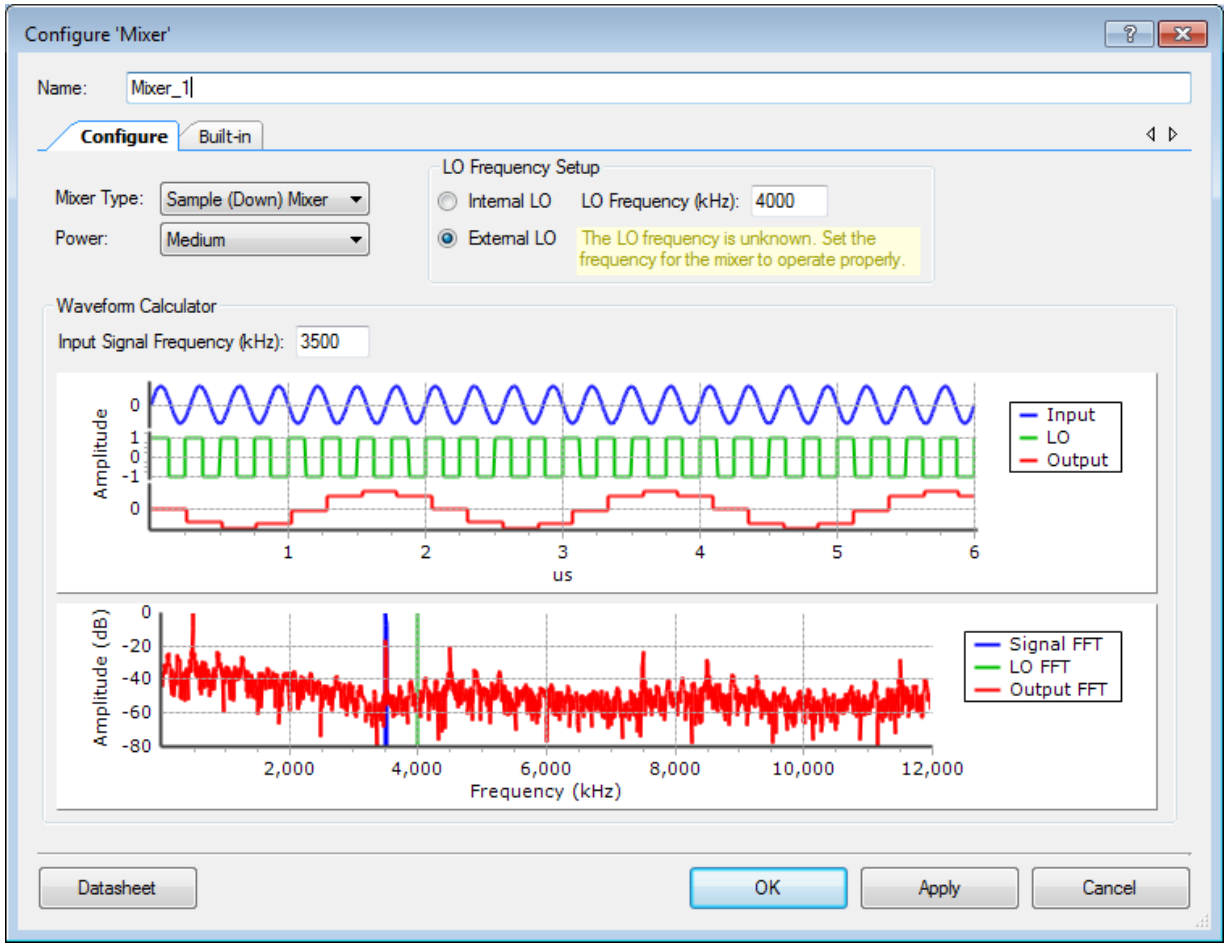
Vref 是参考电压的输入端。该参考电压可能是一个 PSoC 内部参考源、内部 VDAC 值或外部信号。

Fout — 模拟

Fout 是输出信号端。Fout 信号是 Fin 和 LO 信号混频后得到的信号。

组件参数

将混频器组件拖入您的设计中，双击该组件，打开 **Configure** 对话框。



Mixer Type（混频器类型）

该参数用于确定混频器 SC/CT 模块的配置模式。该组件支持两个混频器模式：**Multiply (Up) Mixer**（乘法（上变频）混频器）以及 **Sample (Down) Mixer**（采样（下变频）混频器）。

Power（功耗）

该参数用于设置混频器的初始驱动功耗。功耗决定了混频器响应输入信号变化的速度。功耗设置共有四种：**Minimum**（最低功耗）、**Low**（低功耗）、**Medium**（中等功耗 — 默认）和 **High**（高功耗）。**Low** 功耗设置会使响应时间最长；**High** 功耗设置则能使响应时间最短。

LO Frequency Setup（LO 频率设置）

混频器可以连接到组件外部时钟源（**External LO**），或配置自己的时钟（**Internal LO**）。如果 LO 是外部信号，必须向上变频混频器提供一个 50%占空比的信号（下变频混频器没有这个要求）。如果 LO 是内部信号，则组件衍生出占空比为 50%的所需时钟频率给上变频混频器。这会影响时钟分频器的计算。当将一个混频器从上变频改为下变频（或相反）时，您需要改变时钟参数，从而保持混频器在上变频模式下正常工作。

LO Frequency（LO 频率）

当 **LO Frequency Setup** 被设为 **Internal LO** 时，该参数会设置时钟频率。在上变频模式，混频器终端电阻值的切换取决于工作频率，其可以优化其性能。较低的 **LO Frequency** 值允许使用较高的内部电阻值，从而使调制器性能更加良好。

当 **LO Source** 被设置为 **External LO** 时，必须在外部时钟中设置频率（无论是时钟源或数字模块源）。

应用编程接口

通过应用编程接口（API）子程序，您可以使用软件对组件进行配置。下表列出了各个子程序，并提供简要的功能描述。以下各节将对每个函数加以说明。

默认情况下，PSoC Creator 将实例名称“Mixer_1”分配给指定设计中组件的第一个实例。您可以将其重命名为遵循标识符语法规则的任何唯一值。实例名称成为关联组件的每个全局函数名称、变量和常量符号的前缀。为了便于阅读，下表中使用的实例名称为“Mixer”。

函数	说明
Mixer_Start()	混频器上电。
Mixer_Stop()	混频器断电。
Mixer_SetPower()	将驱动功耗设置为四个级别中的一个。
Mixer_Sleep()	停止并保存用户配置。
Mixer_Wakeup()	恢复并使能用户配置。
Mixer_Init()	初始化或恢复默认的混频器配置。
Mixer_Enable()	使能混频器。
Mixer_SaveConfig()	空函数。预留以备将来使用。
Mixer_RestoreConfig()	空函数。预留以备将来使用。

全局变量

变量	说明
Mixer_initVar	表示混频器是否已初始化。变量初始化为0，并在第一次调用Mixer_Start()时设置为1。这样，第一次调用Mixer_Start()子程序后，组件不用重新初始化即可重新重启。 如果需要重新初始化组件，那么在调用Mixer_Start()或Mixer_Enable()函数前，先调用Mixer_Init()函数。

void Mixer_Start(void)

说明： 执行组件所有要求的初始化，并给模块上电。第一次执行子程序时，针对设计中所选的工作模式配置输入及反馈电阻值。当调用Mixer_Stop()后调用该函数以重启混频器时，当前组件的参数设置会保留。

参数： 无

返回值： 无

其他影响： 无

void Mixer_Stop(void)

说明： 关闭混频器模块。

参数： 无

返回值： 无

其他影响： 不影响混频器类型或功耗设置。

void Mixer_SetPower(uint8 power)

说明： 将驱动功耗设为四种设置之一：最低、低、中等或高。

参数： uint8 power：有关有效功耗设置，请参见下表。

功耗设置	注释
Mixer_MINPOWER	有效功耗最低，反应时间最长
Mixer_LOWPOWER	功耗低，速度慢
Mixer_MEDPOWER	功耗中等，速度中等
Mixer_HIGHPOWER	有效功耗最高，反应时间最短

返回值： 无

其他影响： 无

void Mixer_Sleep(void)

说明： 这是让组件进入睡眠时首选的API。Mixer_Sleep() API保存当前组件状态。随后调用Mixer_Stop()函数，并调用 Mixer_SaveConfig()以保存硬件配置。

调用CyPmSleep()或CyPmHibernate()函数前，先调用Mixer_Sleep()函数。欲了解更多有关功耗管理函数的详细信息，请参考*《系统参考指南》*中“PSoC Creator”章节的内容。

参数： 无

返回值： 无

其他影响： 无

void Mixer_Wakeup(void)

说明： 这是用来将组件恢复到调用Mixer_Sleep()状态时首选的API。Mixer_Wakeup()函数将调用Mixer_RestoreConfig()函数，以恢复该配置。如果调用Mixer_Sleep()前使能该组件，则Mixer_Wakeup()函数也会重新使能该组件。

参数： 无

返回值： 无

其他影响： 如果调用Mixer_Wakeup()函数前未调用Mixer_Sleep()或Mixer_SaveConfig()函数，可能会产生不可预料的行为。

void Mixer_Init(void)

说明： 根据自定义程序“Configure”对话框设置初始化或恢复组件。无需调用Mixer_Init()，因为Mixer_Start() API会调用该函数，这是开始组件操作的首选方法。

参数： 无

返回值： 无

其他影响： 根据自定义程序“Configure”对话框中的内容设置所有寄存器。

void Mixer_Enable(void)

说明： 激活硬件并开始执行组件操作。无需调用Mixer_Enable()，因为Mixer_Start() API会调用该函数，这是开始组件操作的首选方法。

参数： 无

返回值： 无

其他影响： 无

void Mixer_SaveConfig(void)

说明： 空函数。预留以备将来使用。

参数： 无

返回值： 无

其他影响： 无

void Mixer_RestoreConfig(void)

说明： 空函数。预留以备将来使用。

参数： 无

返回值： 无

其他影响： 无

MISRA 合规性

本节介绍了MISRA-C:2004合规性和本器件的偏差情况。定义了下面两种类型的偏差：

- 项目偏差 — 适用于所有 PSoC Creator 组件的偏差
- 特定偏差 — 仅适用于该组件的偏差

本节提供了有关组件特定偏差的信息。在*系统参考指南*的“MISRA 合规性”章节中介绍了项目偏差以及有关 MISRA 合规性验证环境的信息。

尚未根据 MISRA-C:2004 编码准则合规性验证混频器组件源代码。

固件源代码示例

PSoC Creator 在“Find Example Project”（查找示例项目）对话框中提供了多种包括原理图和代码示例的示例工程。要查看特定组件示例，请打开“Component Catalog”中的对话框或原理图中的组件实例。要查看通用示例，请打开“Start Page”或 **File** 菜单中的对话框。根据要求，可以通过使用对话框中的 **Filter Options** 选项来限定可选的项目列表。

更多有关信息，请参考《PSoC Creator 帮助》部分中主题为“查找示例项目”的内容。

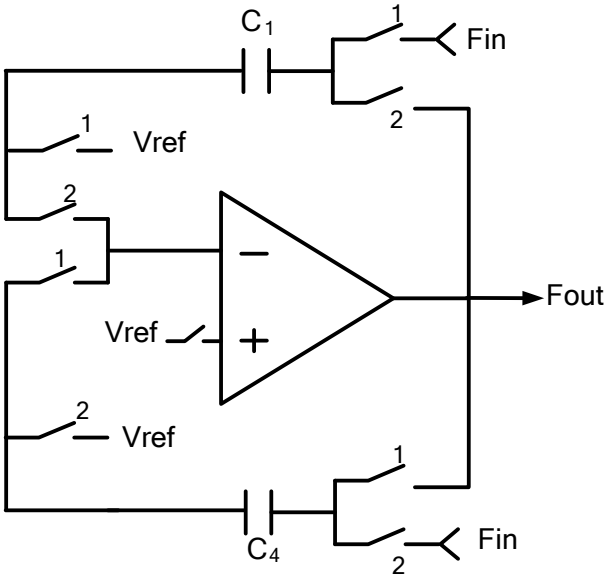
功能说明

使用 PSoC SC/CT 模块实现混频器的功能。使用开关电容模式实现离散时间下变频混频器。乘法（上变频）混频器使用连续时间模块模式。

离散时间下变频混频器

离散时间混频器的内部配置原理图如图 1 所示。

图 1. 离散时间采样与保持混频器原理图



通过在两个电容器之间切换积分电容来实现非归零采样与保持功能。在图 1 中，C_1 或 C_4 始终采样输入信号，而另一个在放大器上进行积分。Fin 信号进行采样的频率低于 F_{IN} 信号频率。配置混频器组件，使得 F_{OUT} 在输入时钟上升沿积分为新值。

当 LO 采样时钟频率大于 1/2 F_{IN} 信号频率时，输出为输入频率与 LO 频率之差，再加上混叠分量。当采样时钟频率小于 F_{IN} 信号频率的 1/2 时，输出为输入频率与 LO 频率最大整数倍（它小于 F_{IN} 信号频率）之差。

对于指定的输入载波频率 F_{IN}，可以选择采样 LO 时钟频率 F_{CLK}，以为系统提供所需的输出频率 F_{OUT}。

假定 F_{CLK} 小于 4 MHz，且 F_{IN} 小于 14 MHz：

如果 $\frac{2N-1}{2}F_{CLK} < F_{IN} < N \times F_{CLK}$，则 $F_{OUT} = N \times F_{CLK} - F_{IN}$ 公式 1

如果 $N \times F_{CLK} < F_{IN} < \frac{2N+1}{2}F_{CLK}$，则 $F_{OUT} = F_{IN} - N \times F_{CLK}$ 公式 2

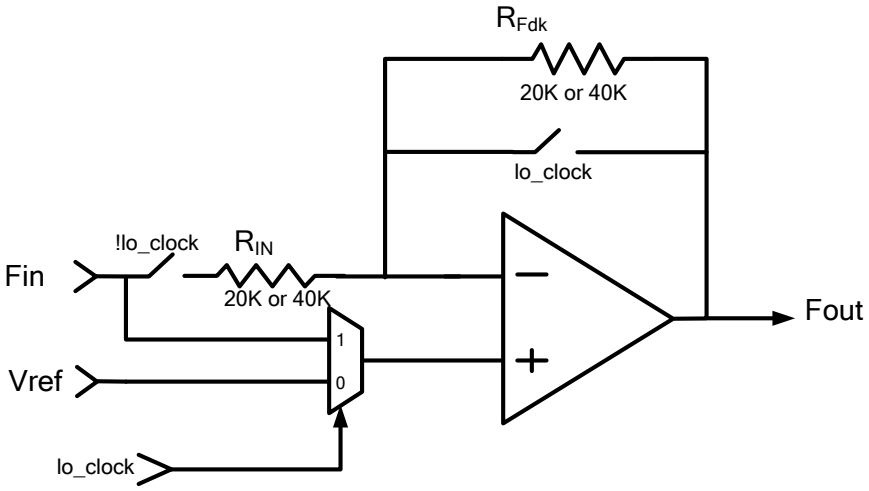
公式 1 和公式 2 可以概括为：

$$F_{OUT} = abs(N \times F_{CLK} - F_{IN}) \quad \text{公式 3}$$

连续时间上变频混频器

图 2 显示的是连续时间混频器的内部配置原理图。

图 2. 连续时间混频器配置原理图



在此模式下，运算放大器配置为 PGA，从而可以使用 LO 输入信号在增益为 1 的反相 PGA 与非反相单位增益缓冲器之间进行切换。输出信号包括频率分量 $F_{CLK} \pm F_{IN}$ 加上 LO 频率奇数谐波 ± 输入信号频率：$3 \times F_{CLK} \pm F_{IN}$、$5 \times F_{CLK} \pm F_{IN}$、$7 \times F_{CLK} \pm F_{IN}$，等等。

$$F_{OUT} = N \times F_{CLK} \pm F_{IN} \quad \text{N 保持奇数值} \quad \text{公式 4}$$

注意：在该混频器模式下，调用 Sleep() API 后可以在混频器输出上观察到输入信号 Fin。

频率规划

需要适当的频率规划以实现所需的 F_{OUT}。在设计范围资源中必须严格地控制时钟。

资源

混频器组件使用一个 SC/C 模拟模块。

API 存储器使用情况

根据编译器、器件、所使用的API数量以及组件的配置不同，组件的内存使用量也不一样。下表提供了在某种器件配置中所有API占用存储器的大小。
数据是在将编译器设置为Release模式并将优化等级设置为Size的情况下测得的。对于特定的设计，通过分析编译器生成的映射文件可以确定存储器的使用情况。

配置	PSoC 3（Keil_PK51）		PSoC 5 (GCC)		PSoC 5LP （GCC）	
	闪存 字节	SRAM 字节	闪存 字节	SRAM 字节	闪存 字节	SRAM 字节
默认值	178	2	296	12	236	5

PSoC 3 直流和交流电气特性

除非另有说明，否则这些规范的适用条件是：–40 °C ≤ T_A ≤ 85 °C，T_J ≤ 100 °C。除非另有说明，否则这些规范的适用范围为 1.71 V 到 5.5 V。典型值的适用条件为 T_A = 25°C

直流电规范

参数	说明	条件	最小值	典型值	最大值	单位
V_{OS}	输入偏移电压		–	–	10	mV
	静态电流		–	0.9	2	mA
G	增益		_	0	_	dB

交流规范

参数	说明	条件	最小值	典型值	最大值	单位
F_{LO}	本机振荡器频率	下变频混频器模式	–	–	4	MHz
F_{IN}	输入信号频率	下变频混频器模式	–	–	14	MHz
F_{LO}	本机振荡器频率	上变频混频器模式	–	–	1	MHz
F_{IN}	输入信号频率	上变频混频器模式	–	–	1	MHz
SR	转换速率		3	–	–	V/µs

PSoC 5 直流和交流电气特性

除非另有说明，否则这些规范的适用条件是：–40 °C ≤ T_A ≤ 85 °C，T_J ≤ 100 °C。除非另有说明，否则这些规范的适用范围为 2.7 V 到 5.5 V。典型值的适用条件为 T_A = 25°C

直流规范

参数	说明	条件	最小值	典型值	最大值	单位
V_{OS}	输入偏移电压		–	–	26	mV
	静态电流		–	0.9	2	mA
G	增益		–	0	–	dB

交流规范

参数	说明	条件	最小值	典型值	最大值	单位
F_{LO}	本机振荡器频率	下变频混频器模式	–	–	4	MHz
F_{IN}	输入信号频率	下变频混频器模式	–	–	14	MHz
F_{LO}	本机振荡器频率	上变频混频器模式	–	–	1	MHz
F_{IN}	输入信号频率	上变频混频器模式	–	–	1	MHz
SR	转换速率		3	–	–	V/µs

组件勘误表

本节列出了组件的已知问题。

赛普拉斯ID	组件版本	问题	解决方案
191257	v2.0	在没有修正PSoC Creator 3.0 SP1中的版本编号时进行更改这组件。更多有关信息，请参见基础知识文章 KBA94159（网页地址：www.cypress.com/go/kba94159）。	解决方案并非必要的。不会对设计产生影响。

组件更改

本节列出了该组件各版本中的主要更改内容。

版本	更新内容	更改原因/影响
2.0.b	编辑数据手册并将其添加到组件勘误章节。	文档的组件被更改，但设计不受任何影响。
2.0.a	更改了Configure对话框的布局。	优化布局以清除滚动条。
2.0	已添加了变量Vdda的支持。	
	已添加了MISRA合规性章节。	该组件未进行MISRA合规性验证。
1.91	对于低电压VDDA操作，使用所有基于SC/CT组件共有的升压时钟。	降低升压时钟所需的系统模拟时钟数量。这时，所有基于SC/CT组件将共同使用一个升压时钟，而不是每个组件单独使用一个时钟。
1.90	向“.cyre”文件中包含的所有API添加了CYREENTRANT关键词。	对于采用了安全方式（即通过标志或关键节防止同时调用）并且是不可重入的函数，则需要变更该项，从而消除编译器警告。
	添加了PSoC 5LP支持。	
1.80	更新了定制器，以避免配置窗口标签与不同的DPI设置控制相互重叠。	在混频器的旧版本中，标签与文本发生交叠。
	更新了定制器，以防止用户输入无效的LO和信号频率值。	当提供无效的LO和信号频率时，定制器不响应用户输入。
1.70	更改了PSoC 5的ADC_Stop() API。	使用PSoC 5时需要此改正，以防止组件停止时影响无关的模拟信号。
	混频器响应GUI实现	指导用户了解混频器的性能。
	向数据手册中添加了PSoC 5特性数据	
1.60	从组件定制器中移除了VDDA参数	对于多个组件，组件中的VDDA设置可能是冗余且不必要的。该参数被移除后，组件会查询DWR中最低VDDA的全局设置，并且在必要时自动使能泵。
	添加了GUI配置编辑器	以前的配置窗口不提供足够的易于使用的信息。
	LO — 正确使能本机振荡器	在该组件以前的版本中，未能正确使能本机振荡器。
	向数据手册中添加了特性数据	
	对数据手册进行了少量编辑和更新	
1.50	添加了Sleep/Wakeup（睡眠/唤醒）和Init/Enable（初始化/使能）API。	支持低功耗模式并提供常用接口，以单独控制大多数组件的初始化及使能。
	更新了符号和Configure对话框。	以符合公司标准。

赛普拉斯半导体公司，2013-2016 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC（“赛普拉斯”）的财产。本文件，包括其包含或引用的任何软件或固件（“软件”），根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可（无再许可权）（1）在赛普拉斯特软件著作权项下的下列许可权（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用人应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSoC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。