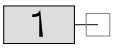
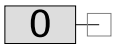
逻辑高电平/逻辑低电平

特性





- 常量数字高电平或低电平信号

概述

逻辑高电平和低电平组件提供常量数字值，并用于硬编码数字输入。静态输入的硬编码可以优化资源的使用，是提供常量输入状态的首选方法。

何时使用逻辑高电平或逻辑低电平

在输入电平恒定的情况下，使用逻辑高电平和逻辑低电平提供组件输入的数字值。例如，逻辑高电平可以连接到定时器组件的使能终端，这样，定时器便始终保持启用状态。

输入/输出连接

本节介绍逻辑高电平和逻辑低电平的各种输入和输出连接。

0 – 输出（逻辑低电平）

提供始终为“假”的数字值。

1 – 输出（逻辑高电平）

提供始终为“真”的数字值。

资源

所有数字逻辑门均被转换成标准积项和式，并放在通用数字模块 (UDB) 可编程逻辑中。此流程生成自动优化的数字逻辑门，并将其置入 PSoC 器件中。资源的使用取决于所创建的特定逻辑，但在 PSoC Creator 中编译项目前，无法确定所使用的资源。

组件更改

本节介绍组件与以前版本相比的主要更改。

版本	更改说明	更改/影响原因
	次要数据表编辑	
	从数据表中删除的初步标签	版本的发布
	将数据表中的版本编号改成了不可用	

© 赛普拉斯半导体公司，2009-2012。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品的内嵌电路之外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

PSoC® Creator™、Programmable System-on-Chip™ 和 PSoC Express™ 是赛普拉斯半导体公司的商标，PSoC® 是赛普拉斯半导体公司的注册商标。此处引用的所有其他商标或注册商标归其各自所有者所有。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途之外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不仅限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用的赛普拉斯软件许可协议限制。