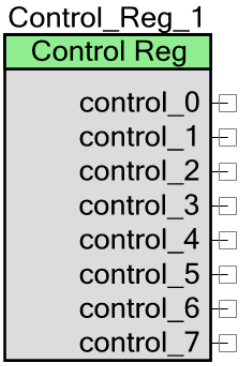
控制寄存器

1.70



特性

- 高达 8 位的控制寄存器

概述

控制寄存器可让固件输出数字信号。

何时使用控制寄存器

当固件需要与数字系统交互时使用控制寄存器。也可以将控制寄存器作为配置寄存器使用，这样可允许固件指定数字系统所需运行状态。

输入/输出连接

本节介绍控制寄存器的输入和输出连接。星号(*)表示在 I/O 说明部分中所列出的特定条件下，该 I/O 可能不可见。

时钟 — 输入*

如果 **Mode**（模式）参数被设置为 **SyncMode** 或 **PulseMode**，则该可选引脚出现在符号上。否则，不显示时钟输入。

复位 — 输入*

该可选输入用于复位控制寄存器位。当使能 **External reset**（外部复位）参数，且将 **Mode**（模式）参数设置为 **SyncMode**（同步模式）或 **PulseMode**（脉冲模式）时，该输入显示在符号上。复位输入可以保持悬空，而不与外部连接。如果复位线上无任何连接，组件会给它分配一个常量逻辑 0。

control_0 - control_7 — 输出*

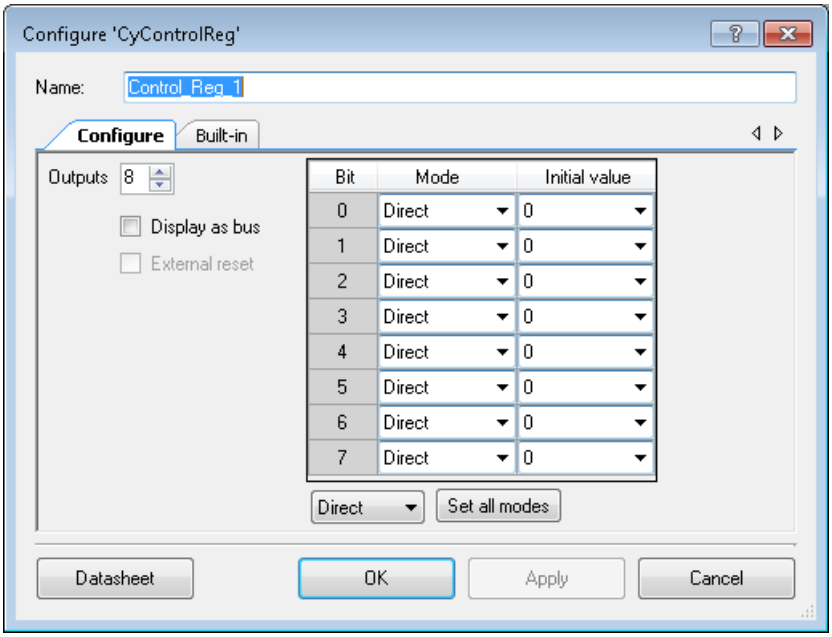
控制寄存器包含多达八个输出。通过对控制寄存器进行写操作，固件可以设置输出端的值。输出量取决于 **Outputs**（输出）参数的设置。

控制 [N:0] — 输出*

此可选输出将各个输出端合并入单个总线端。当 **Display as bus**（显示为总线）参数被使能，此引脚可见。N 为输出的个数 -1。

组件参数

拖拉控制寄存器到设计，然后双击打开配置对话框。



输出

输出端的个数（1 到 8）。默认值为 **8**。Bit0 是最低有效位（LSB）并与 control_0 端相对应。

Display as bus（显示为总线）

此参数显示输出为总线，而不是单独端。此选项默认为未选中。

External reset（外部复位）

该复选框用于使能符号上的复位输入。此选项默认为未选中。当 **Mode**（模式）参数中的所有位均被配置为 **DirectMode**（直接模式）时，**External reset**（外部复位）无效。在该情况下本选项被禁用。

Set all modes（设置所有模式）

根据此按钮左侧组合框内所选模式，可通过此按钮设置所有位为 **DirectMode**（直接模式）、**SyncMode**（同步模式）或 **PulseMode**（脉冲模式）。

Mode（模式）

这些参数用于将控制寄存器的特定位设置为下面三种设置中的一种：

- **DirectMode** — 在该模式下，将总线时钟写入控制寄存器时，则数据被直接驱动进入路由内。
- **SyncMode** — 在驱动到路由之前，控制位将从总线时钟被重采样（单同步）为选定的 SC 时钟。
- **PulseMode** — 该模式类似于 SyncMode，也是控制位将从总线时钟被重采样（单同步）为选定的 SC 时钟，并产生单一 SC 时钟周期。控制位输出进入路由并在一个完整的 SC 时钟周期有效。在脉冲结束时，控制位被自动复位。

初始值

这些参数允许对控制寄存器中的每一位设置为 0 或 1。默认情况下，初始值为 0。

低功耗模式状态

在低功耗模式下（睡眠、深睡眠和休眠模式），将不保留控制寄存器的数据。当器件从低功耗模式中唤醒，控制寄存器的每一位的初始值为‘0’。

应用编程接口

通过应用编程接口（API）子程序，您可以使用软件对组件进行配置。下面的表格列出并说明了每个函数的接口。以下各节将更详细地介绍每个函数。

默认情况下，PSoC Creator 将实例名称“Control_Reg_1”分配给设计中的第一个控制寄存器实例。你可以将组件重命名为任何唯一值，只要遵循标识符的语法规则。实例名称会成为每个全局函数名称、变量和常量符号的前缀。为了便于阅读，下表中使用的实例名称为“ControlReg.”。

功能	说明
ControlReg_Write()	写一个字节到控制寄存器
ControlReg_Read()	读当前值分配给控制寄存器

void ControlReg_Write (uint8 control)

说明： 写一个字节到控制寄存器

参数： control：要分配给控制寄存器的值

返回值： 无

其他影响： 设置控制寄存器输出的状态

uint8 ControlReg_Read (void)

说明： 读分配给控制寄存器的当前值

参数： 无

返回值： 返回分配给控制寄存器的当前值

其他影响： 无

DMA

通过 DMA 组件可将数据从 RAM 直接写入控制寄存器。可以使用 DMA 向导配置 DMA 操作，具体如下：

DMA向导中DMA源/目标的名称	方向	DMA请求信号	DMA请求类型	说明
ControlReg_Control_PTR	目标	N/A	N/A	存储控制寄存器值。

MISRA 合规性

本节介绍了MISRA-C:2004合规性和本组件的偏差情况。定义了两种类型的偏差：

- 项目偏差 — 适用于所有 PSoC Creator 组件的偏差
- 特定偏差 — 仅适用于该组件的偏差

本节介绍了有关组件特定偏差的信息。*《系统参考指南》* 的“MISRA 合规性”章节中介绍项目偏差以及有关 MISRA 合规性验证环境的信息。

控制寄存器组件没有任何特定偏离。

固件源代码示例

PSoC Creator 在“Find Example Project”对话框中提供了大量包括原理图和代码的示例项目。要获取组件示例，请打开组件目录中的对话框或原理图中的组件实例。要查看通用示例，请打开“Start Page”或 **File** 菜单中的对话框。根据要求，可以通过使用对话框中的 **Filter Options** 选项来限定可选的项目列表。

更多有关信息，请参考《PSoC Creator 帮助》部分中主题为“Find Example Project”（查找样例项目）的内容。

资源

控制寄存器组件使用 UDB 阵列的一个控制单元。

API 存储器开销

根据不同编译程序、器件、所使用的API数量以及组件的配置情况，组件所用的存储空间大小也不一样。下表提供了在某一器件配置中的所有API使用的存储器大小。

通过使用“释放”模式下相应的编译器，可以完成测量操作。在该模式下，存储器的使用得到优化。对于特定的设计，分析编译器生成的映射文件后可以确定存储器的使用情况。

配置	PSoC 3 （Keil_PK51）		PSoC 4（GCC）		PSoC 5LP（GCC）	
	闪存（字节）	RAM（字节）	闪存（字节）	RAM（字节）	闪存（字节）	RAM（字节）
默认值	12	0	24	0	24	0

组件更改

本节列出了各版本中主要组件的更改内容。

版本	更改内容	更改原因/影响
1.70.c	更新数据手册。	已添加了“低功耗模式状态”一节。
	更新了Configure对话框中的表。	修正了在120 dpi分辨率上所发生的问题。
1.70.b	更新了数据手册中有关PSoC 4存储器大小的内容。	
1.70.a	添加了MISRA合规性章节。	此组件没有任何特定偏差。
1.70	增加对PSoC 5LP芯片的支持。	
	更新了“Configure”对话框。	增加了显示为总线选项；设置所有模式按钮和次要设计更改。
	增加了输出端显示为总线选项。	使输出端为总线
	增加了用于PSoC 5LP芯片的同步模式，实现了DMA功能以及调试窗口支持。	PSoC 5LP芯片支持同步模式。
1.60	更新了Configure（配置）对话框。	更改了位显示，并解决了Configure对话框的小问题
1.50.b	对数据规格书进行了较小程度的编辑和更新	
1.50.a	对数据手册进行了少量编辑和更新	
1.50	更新了“Configure”对话框。	创建了定制接口。增加“Set All”（设置所有）和“Clear All”（清除所有）按钮，更改了输入字栏的数量以允许键盘输入。更新了对话框，使其符合公司的标准。
	增加了复位输入和ExternalReset参数，以便控制复位输入的可见性。	为PSoC 3量产芯片增加对控制寄存器复位特性的控制
	增加BitValue参数	设置控制寄存器的Initial Value（初始值）
	增加 Bit（位）模式参数，以选取不同的控制寄存器模式（Direct、Sync、和 Pulse Mode（脉冲模式））	增加了新的模式（Sync、Pulse Mode（脉冲模式）），提供一种可能性，来选择能重新采样控制寄存器必要的位到UDB时钟的模式。新模式可以在PSoC 3量产或后续芯片上使用。
	增加Clock（时钟）引脚	增加了Clock（时钟）引脚，用以支持Sync和Pulse Mode，只有在选中这些模式时，它才出现。

©赛普拉斯半导体公司，2013。此处，所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品的内嵌电路之外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不会以明示或暗示的方式授予任何专利许可或其他权利。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键器件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

PSoC®是赛普拉斯半导体公司的注册商标，PSoC Creator™和 Programmable System-on-Chip™是赛普拉斯半导体公司的商标。此处引用的所有其他商标或注册商标归其各自所有者所有。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不仅限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不另行通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于合理的预计可能发生运转异常和故障，并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统，则表示制造商将承担因此类使用而导致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受相应的赛普拉斯软件许可协议限制。