

AN2012-01

技術情報

バイポーラ半導体



Infineon Technologies Bipolar
GmbH & Co. KG

製品と革新

コアテクノロジーで最高の信頼性と効率を達成するという目標は常に時間とともに変わります。したがって弊社は、絶え間ない改善が必要不可欠であるということを理解しています。このことに基づいて、弊社はそのテクノロジーと製品に関して、コンポーネント当たり約10kWから30MWを超える電力クラスで、包括的な標準を設定しています。以下に、その例を示します。

- 最大電流 1100 アンペアの Presspack テクノロジーの PowerBLOCK モジュール
- シリコン直径最大 6 インチ、阻止電圧最大 9500 ボルトのダイオードとサイリスター
- 保護機能内蔵光トリガー サイリスター
- IGBT や IGCT を使用する、最も厳しい要件の高速スイッチング用途向けのフリーホイーリング ダイオード



目次

1. はじめに	8
1.1 ダイオード.....	8
1.2 サイリスター	9
2.種類と極性の指定.....	11
2.1 端子の指定.....	11
2.2 構造.....	11
2.2.1 一般	11
2.2.2 ディスクセル.....	11
2.2.3 PowerBLOCK-Module.....	12
2.2.4 スタッドタイプ構造とフラット ケース構造.....	12
3.電気特性.....	13
3.1 順方向.....	13
3.1.1 順方向オフ状態電流 i_D	14
3.1.2 順方向オフ状態電圧 v_D	14
3.1.2.1 ピーク繰り返し順方向オフ状態電圧 V_{DRM}	14
3.1.2.2 ピーク非繰り返し順方向オフ状態電圧 V_{DSM}	14
3.1.2.3 順方向直流オフ状態電圧 $V_{D(DC)}$	15
3.1.3 順方向ブレークオーバー電圧 $V_{(BO)}$	15
3.1.4 オープン ゲート順方向ブレークオーバー電圧 $V_{(BO)0}$	15
3.1.5 保持電流 I_H	15
3.1.6 ラッチング電流 I_L	15
3.1.7 オン状態電流 i_T 、 I_{TAV} 、 I_{TRMS} 、 i_F 、 I_{FAV} 、 I_{FRMS}	15
3.1.8 オン状態電圧 v_T 、 v_F	16
3.1.9 オン状態特性.....	16
3.1.10 $V_{T(TO)}$ 、 $V_{F(TO)}$ および r_T による等価直線近似.....	16
3.1.11 最大平均オン状態電流 I_{TAVM} 、 I_{FAVM}	17
3.1.12 最大 RMS オン状態電流 I_{TRMSM} 、 I_{FRMSM}	17
3.1.13 過負荷オン状態電流 $I_{T(OV)}$ 、 $I_{F(OV)}$	17
3.1.14 最大過負荷オン状態電流 $I_{T(OV)M}$ 、 $I_{F(OV)M}$	17
3.1.15 サージ オン状態電流 I_{TSM} 、 I_{FSM}	19
3.1.16 最大定格値 $\int i^2 dt$	19
3.2 逆方向.....	20
3.2.1 逆電流 i_R	20
3.2.2 逆電圧 v_R	20
3.2.2.1 ピーク繰り返し逆電圧 V_{RRM}	20
3.2.2.2 ピーク非繰り返し逆電圧 V_{RSM}	20
3.2.2.3 直流逆電圧 $V_{R(DC)}$	21
3.3 サイリスターの制御特性.....	21
3.3.1 正ゲート制御.....	21
3.3.1.1 ゲート電流 i_G	21
3.3.1.2 ゲート電圧 V_G	21
3.3.1.3 ゲート トリガー電流 I_{GT}	21
3.3.1.4 ゲート トリガー電圧 V_{GT}	21

3.3.1.5	ゲート非トリガー電流 I_{GD}	22
3.3.1.6	ゲート非トリガー電圧 V_{GD}	22
3.3.1.7	制御特性	22
3.3.1.8	制御回路	22
3.3.1.9	トリガーパルス t_{gmin} の最小持続時間	25
3.3.1.10	最大許容ピーク トリガー電流	25
3.4	キャリア蓄積効果とスイッチング特性	26
3.4.1	ターンオン	26
3.4.1.1	ダイオード	26
3.4.1.1.1	順方向回復電圧 V_{FRM} のピーク値	27
3.4.1.1.2	オン状態回復時間 t_{fr}	27
3.4.1.2	サイリスター	27
3.4.1.2.1	ゲートコントロールされた遅延時間 t_{gd}	28
3.4.1.2.2	オン状態電流臨界上昇率 $(di/dt)_{cr}$	28
3.4.1.2.3	繰り返しターンオン電流 $I_{T(RC)M}$	29
3.4.1.2.4	オフ状態電圧臨界上昇率 $(dv/dt)_{cr}$	29
3.4.2	ターンオフ	29
3.4.2.1	回復電荷量 Q_f	29
3.4.2.2	ピーク逆回復電流 I_{RM}	31
3.4.2.3	逆回復時間 t_{rr}	32
3.4.2.4	ターンオフ時間 t_q	32
3.5	電力消費（損失）	35
3.5.1	トータル損失 P_{tot}	35
3.5.2	オフ状態損失 P_D 、 P_R	35
3.5.3	オン状態損失 P_T 、 P_F	35
3.5.4	スイッチング損失 P_{TT} 、 $P_{FT}+P_{RQ}$	36
3.5.4.1	ターンオン損失 P_{TT} 、 P_{FT}	36
3.5.4.2	ターンオフ損失 P_{RQ}	37
3.5.5	ゲート損失 P_G	37
3.6	絶縁試験電圧 V_{ISOL}	37
4	熱特性	38
4.1	温度	38
4.1.1	ジャンクション温度 T_{vj} 、 T_{vjmax}	38
4.1.2	ケース温度 T_C	38
4.1.3	ヒートシンク温度 T_H	39
4.1.4	冷媒温度 T_A	39
4.1.5	ジャンクション動作温度範囲 T_{cop}	39
4.1.6	保存温度範囲 T_{stg}	39
4.2	熱抵抗	39
4.2.1	内部熱抵抗 R_{thJC}	39
4.2.2	熱伝達抵抗 R_{thCH}	39
4.2.3	ヒートシンク熱抵抗 R_{thCA}	40
4.2.4	トータル熱抵抗 R_{thJA}	40
4.2.5	過渡内部熱抵抗 Z_{thJC}	40
4.2.6	過渡ヒートシンク熱抵抗 Z_{thCA}	40
4.2.7	トータル過渡熱抵抗 Z_{thJA}	41
4.3	冷却	41
4.3.1	自冷	41

4.3.2 強制空冷	41
4.3.3 水冷	41
4.3.4 油冷	41
5.5.機械特性	42
5.1 締め付けトルク	42
5.2 クランプ力.....	42
5.3 沿面距離	42
5.4 湿度分類	42
5.5 振動.....	42
5.6 UL 登録.....	42
6.実アプリケーションにおける注意点	43
6.1 ケース非破壊電流.....	43
6.2 熱負荷サイクル	43
6.3 並列接続	44
6.4 直列接続	46
6.5 パルス電源.....	48
6.5.1 DC 用途	48
6.5.2 ターンオン時の電流上昇時間	48
6.5.3 ターンオン中の電流と電圧のゼロ交差	49
6.5.4 高い di/dt の値によるターンオフと負電圧	49
7.保護	51
7.1 過電圧保護.....	51
7.1.1 個々のスナバー (RC スナバー)	51
7.1.2 AC コントローラーの入カスナバー	54
7.1.3 他励式コンバーターへのスナバーの提供	55
7.1.4 他の保護オプションとエネルギーを消費する過電圧	57
7.2 過電流保護.....	58
7.2.1 超高速半導体ヒューズによる短期間の保護.....	58
7.2.1.1 ヒューズを選択.....	58
7.2.2 その他の保護の概念：ハイパワー半導体の短期間の保護.....	61
7.2.2.1 高速 DC 回路ブレーカー.....	61
7.2.2.2 クローバー (電子的短絡)	61
7.2.2.3 配線側ブレーカー	61
7.2.2.4 トリガーパルスの阻止.....	61
7.2.3 長期間の保護.....	61
7.2.4 完全定格保護.....	61
7.3 負荷回路のインダクタによる動的電流制限.....	62

7.4 ゲート回路の干渉パルスの削減	63
8.取り付け	64
8.1 ディスク ケース	64
8.1.1 ディスクセルの取り付け.....	64
8.1.2 ヒートシンクの位置決め.....	68
8.1.3 母線の接続	68
8.1.4 制御リード線の接続.....	69
8.2 スタッドケース	69
8.2.1 スタッドケースの取り付け	69
8.2.2 ヒートシンクの位置決め.....	69
8.2.3 母線の接続	70
8.2.4 制御リード線の接続.....	70
8.3 フラットベース ケース.....	70
8.3.1 フラットベース デバイスの取り付け	70
8.3.2 ヒートシンクの位置決め.....	71
8.3.3 母線の接続	71
8.3.4 制御リード線の接続.....	71
8.4 POWERBLOCK-MODULE.....	71
8.4.1 PowerBLOCK-Module の取り付け	71
8.4.2 ヒートシンクの位置決め.....	71
8.4.3 母線の接続	72
8.4.4 制御リード線の接続.....	72
9.保守	72
10.保管	72
11.型式	73
12.回路のトポロジー	75
A1.略語.....	77
A2.図一覧	79
A3. 表一覧.....	81
A4. 使用条件.....	82

序文

パワー半導体は、コンバーターテクノロジーの中心コンポーネントです。これらのコンポーネントは常に進歩することにより、これまでにない新しい、より複雑な応用分野へと、その活用範囲を拡げています。

この技術情報 (TI) は、弊社に寄せられるご意見、ご質問を元にして参考図書として編纂したものです。

本書は、バイポーラパワー半導体 (ダイオードとサイリスター) の基本的な技術用語が網羅されているので、運用・設計時に役立ちます。また、バイポーラコンポーネントを使用するインバーター回路の開発および見積の際の参考図書として使用できます。対象読者は、産業、研究、開発、および教育に携わる専門家です。

コンバーターおよびその回路と特色に関する一般情報については、関連文献を参照してください。

現時点で適切な標準を参照していますが、これらは常に最新版を参照する必要があります。

Infineon Technologies AG のパワー半導体の最新技術データは、www.infineon.com からダウンロードできます。

この技術情報は、バイポーラパワー半導体のデータシート仕様の用語と使い方の理解を深めるために提供されています。

使用されている定義および略語は、主に DIN/IEC/EN に準拠しています。

本書に記載されている回路、装置、およびプロセスにいかなる特許権もないという保証を与えることはできないことに注意してください。

1. はじめに

このTIでは、データシートで使用されている仕様を詳細に定義します。また、ユーザーは、このTIを使用して、機器にデータシート仕様を正しく反映させることができます。この後に記載されている情報は、一般には、すべてのInfineon Technologies AGの圧接コンポーネント（ディスクセルおよびPowerBLOCK-Module）で有効です。例外は、個別に明示されます。

本書に記載されている情報は、現在有効な標準に基づいて有効です。

1.1 ダイオード

ダイオードは、半導体ゾーンを構成する1個のPと1個のNからなるコンポーネントです。

この半導体の基本機能は、PNジャンクションで行われます（図1を参照）。

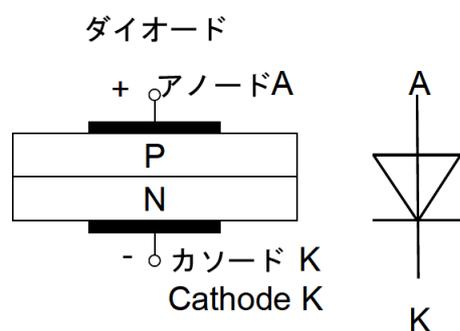


図1：ダイオードの概略構造

ダイオードの特性を図2に示します。阻止特性とオン状態特性の2つの部分があります。

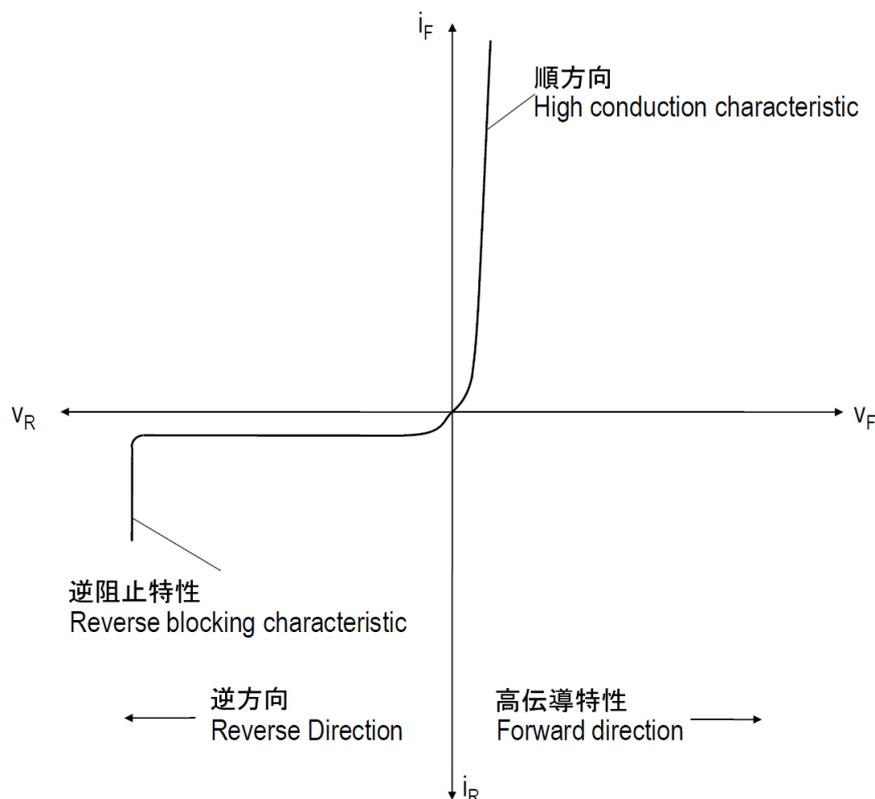


図2 ダイオードの特性

最大数 kV の電圧が逆方向に印加されると、数 mA の逆電流がアノードとカソードの主端子間に流れます。

電圧が順方向に印加されると、最大数 kA の電流がアノードとカソードの主端子間に流れます。

1.2 サイリスター

サイリスターは、半導体ゾーンを構成する P と N が交互に合計 4 個並んでいるコンポーネントです。したがって、3つの PN ジャンクションが形成されます（図 3を参照）。

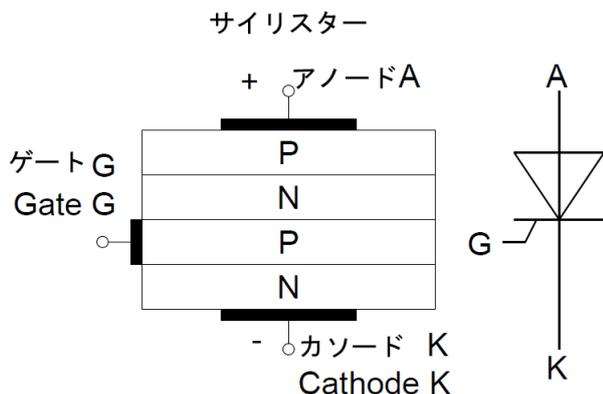


図3：サイリスターの概略構造

従来の（逆阻止）サイリスターの特性を図 4に示します。この特性には、順方向の阻止特性とオン状態特性および逆方向の阻止特性の 3つの部分があります。

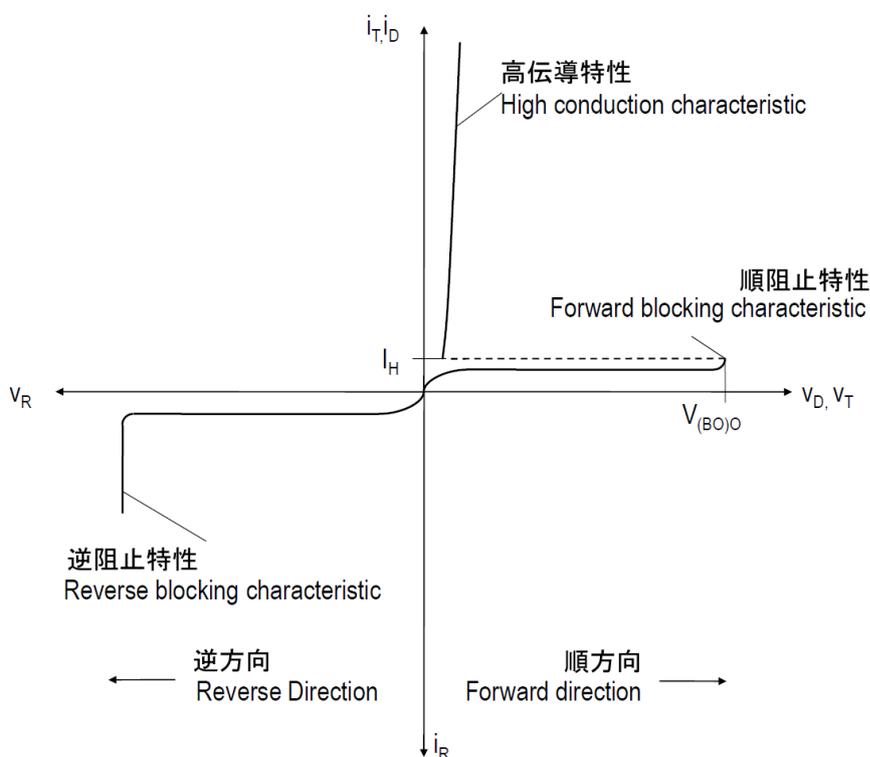


図4 サイリスターの特性

これらの特性からわかるように、サイリスターは、当初は順方向と逆方向で非導通になります。一般に、阻止能力は、両方向でほぼ同じです。

最大数 kV の電圧が順方向または逆方向に印加されると、少量の阻止電流がアノードとカソードの主端子間に流れます。制御端子（ゲート）とカソードの間の制御電流 I_G は、順電圧 V_D が存在する場合にサイリスターをトリガー、すなわちターンオンしてオン状態特性に遷移します。ただし、制御端子を使用してターンオフすることはできません。負荷回路の変化による順電流が保持電流 I_H を下回った場合のみ、サイリスターが再び阻止状態になります。

高速サイリスターには、以下の 2 つの基本バージョンがあります。

- 対称阻止サイリスター
(SCR → **Silicon Controlled Rectifier**)

阻止能力は両方向でほぼ同じです。

阻止能力、通電能力、ターンオフ時間、およびゲート・カソード間構造により、種類が細分化されます。

- 非対称阻止サイリスター
(ASCR → **Asymmetric Silicon Controlled Rectifier**)

順方向では完全な阻止能力がありますが、逆方向ではわずかな阻止能力しかありません。このサイリスターでは、逆阻止 PN ジャンクションは、シリコン高さを大幅に削減できる停止層に置き換えられています。

対称阻止サイリスターに比べて、同じオン状態電圧の場合のターンオフ時間が短い、または同じターンオフ時間の場合のオン状態電圧が低いという利点があります。

2.種類と極性の指定

2.1 端子の指定

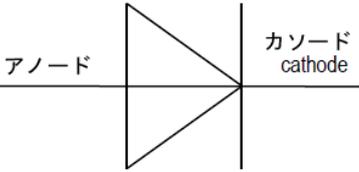
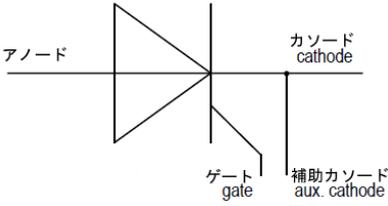
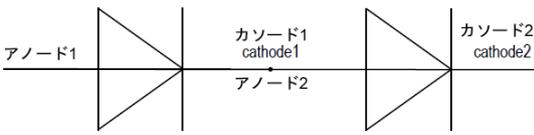
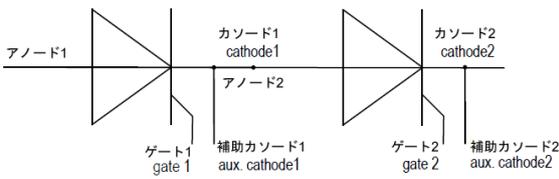
<p>ダイオード：ディスクセルまたは ND/DZ-PowerBLOCK-Module</p>	<p>サイリスター：ディスクセルまたは TZ-PowerBLOCK-Module</p>
 <p>アノード</p> <p>カソード cathode</p>	 <p>アノード</p> <p>カソード cathode</p> <p>ゲート gate</p> <p>補助カソード aux. cathode</p>
<p>ダイオード：DD-PowerBLOCK- Module</p>	<p>サイリスター：TT-PowerBLOCK- Module</p>
 <p>アノード1</p> <p>カソード1 cathode1</p> <p>アノード2</p> <p>カソード2 cathode2</p>	 <p>アノード1</p> <p>カソード1 cathode1</p> <p>アノード2</p> <p>カソード2 cathode2</p> <p>ゲート1 gate 1</p> <p>補助カソード1 aux. cathode1</p> <p>ゲート2 gate 2</p> <p>補助カソード2 aux. cathode2</p>

図5 端子の指定

2.2 構造

2.2.1 一般

半導体素子（ペレット）はケースに内蔵され、外部環境の悪影響を受けないように保護されています。

本書で説明する半導体はすべて、圧接テクノロジーで構築されています。

圧接テクノロジーは、以下の点で知られています。

- 負荷サイクル能力が非常に高い
- 過負荷能力が非常に優れている

2.2.2 ディスクセル

ディスクセルを取り付ける際、コンポーネントに対して外部から圧力をかける必要があります。両面から冷却することにより、損失による発熱を考えうる最良の方法でディスクセルから放散できます。

したがって、電源要件が最も厳しい用途で使用されます。

2.2.3 PowerBLOCK-Module

PowerBLOCK-Module は、それ自体が半導体素子に十分な圧力をかけるというケースの概念です。さらに、規定されているベース プレートからの分離も実現します。これにより、例えば共通のヒートシンク上に完全な整流器を構築できるので、モジュールの応用が大幅に簡素化されます。片面冷却および分離電圧の制限により、大電力分野への応用の可能性は限られています。

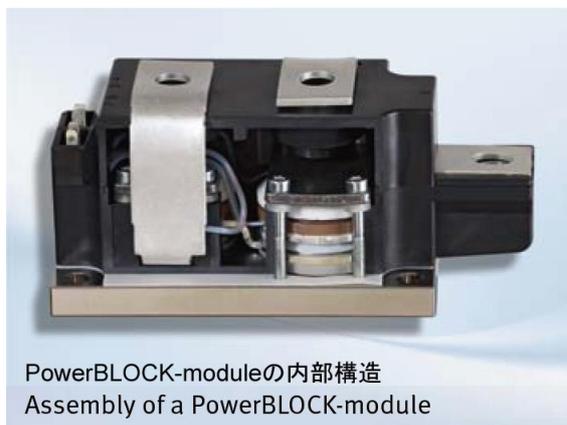


図6 圧接コンポーネントの構造概念

2.2.4 スタッドタイプ構造とフラット ケース構造

スタッド（ねじ込み）タイプ構造とフラット ケース構造の場合、半導体素子にはすでに適切な圧力がかかっています。これらのケース タイプは現在は時代遅れであり、ほとんどはより強力な PowerBLOCK-Module に置き換えられています。

3.電気特性

ダイオードおよびサイリスタの電気特性は温度に依存しており、したがって温度が指定されている場合のみ有効です。

データシートに記載されているすべての値は、特に指定のない限り、主電源周波数が40～60Hzの場合に適用可能です。

最大値は、一般には、コンポーネントの機能の劣化または破壊を引き起こす可能性があるために短時間であっても超えてはならない絶対的な制限としてメーカーから指定される値です。

特性値は、定義された条件におけるデータ分布の範囲であり、受入検査の土台として使用できます。

3.1 順方向

ダイオードの場合、順方向は、わずか数ボルトの低電圧であっても伝導モードに達する主端子間の方向です（図1でアノードからカソードへの方向）。

サイリスタの場合、順方向は、サイリスタがオン状態とオフ状態の2つの安定モードで動作可能な主端子間の方向です（図3でアノードからカソードへの方向）。

接頭辞の「正」または「順（方向）」は、順方向の電流および電圧を逆方向の電流および電圧と明示的に区別する場合に使用します。

サイリスタの順方向特性は、オフ状態とオン状態領域で構成されます（図4を参照）。順方向オフ状態特性は、サイリスタの順方向特性のうち、順方向オフ状態電流と順方向オフ状態電圧の瞬時値を示している部分です。

$$I_{D,R}(V_{DRM,RRM}; T_{vj}) / I_{D,R}(V_{DRM,RRM}; T_{vjmax}) = 0.96 (T_{vjmax} - T_{vj})$$

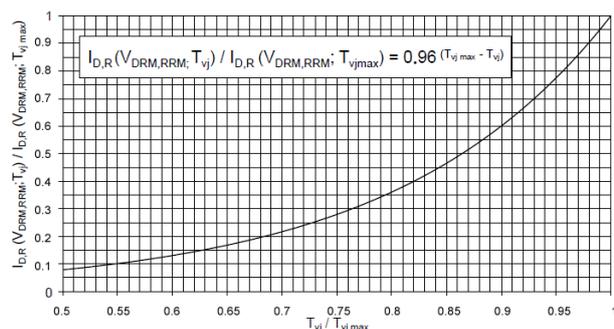


図7 オフ状態電流 $i_{D,R}(V_{DRM,RRM})$ ($I_{D,R}(V_{DRM,RRM}; T_{vjmax})$ を基準とする) のジャンクション温度 T_{vj} (T_{vjmax} を基準とする) に対する特性例

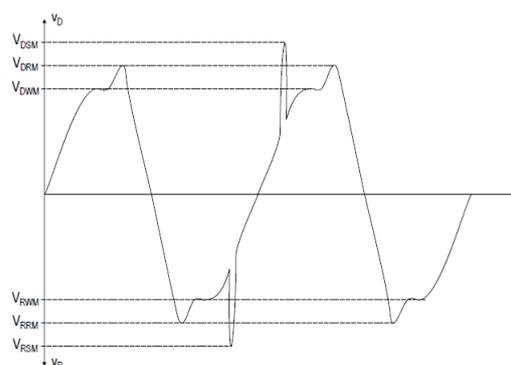


図8 オフ状態電圧発生 の定義

3.1.1 順方向オフ状態電流 i_D

i_D は、サイリスタのオフ状態条件で主端子間を順方向に流れる電流です。データシートでは、電圧 V_{DRM} および最大ジャンクション温度 T_{vjmax} に対して指定されています。この電流は、ジャンクション温度 T_{vj} に依存します（図7を参照）。

3.1.2 順方向オフ状態電圧 v_D

v_D は、サイリスタのオフ状態条件で主端子間に順方向にかかる電圧です。

3.1.2.1 ピーク繰り返し順方向オフ状態電圧 V_{DRM}

V_{DRM} は、すべてのピーク繰り返し電圧を含む、順方向オフ状態の繰り返し電圧の最大値です。

DC用途では、 $V_{D(DC)}$ まで下げる必要があります。3.1.2.3節も参照してください。

動作中に発生する過渡電圧を考慮して、サイリスタは通常は、最大定格ピーク繰り返しオフ状態電圧を1.5~2.5の安全係数で割った値に等しいピーク値を持つ供給電圧で動作します。

$$\hat{V}_{line} = V_{DWM, RWM} \frac{V_{DRM} \text{ bzw. } V_{RRM}}{1.5 \dots 2.5}$$

過渡電圧がほとんど既知であるケースでは、小さい安全係数を使用します。これらは一般には大量のエネルギーを貯蔵する自励式コンバーターです。主電源から供給される電源の過渡レベルが不明なコンバーターの場合は、安全電圧に2.0~2.5の余裕を持たせることが望まれます。

過渡電圧が動作中に発生する可能性が高く、最大許容ピーク繰り返しオフ状態電圧を超える場合、適切な過渡電圧保護回路を用意する必要があります（7.1参照）。

3.1.2.2 ピーク非繰り返し順方向オフ状態電圧 V_{DSM}

V_{DSM} は、サイリスタの順方向の電圧が超えてはいけない最大定格ピーク非繰り返し値です。

3.1.2.3 順方向直流オフ状態電圧 $V_{D(DC)}$

$V_{D(DC)}$ は、オフ状態モードで順方向の永久許容直流電圧です。本書で説明する半導体の場合、これは、ピーク繰り返しオフ状態電圧のほぼ半分の電圧での定格値です。これは、故障確率が約 100fit (failure in time、1fit = $1 \cdot 10^{-9}$ 故障件数/時間、すなわちデバイスの動作時間 10^9 時間当たり 1 件の故障) の場合に有効です。さまざまな DC 電圧の予想故障確率は、請求に応じて提供可能です。

3.1.3 順方向ブレークオーバー電圧 $V_{(BO)}$

$V_{(BO)}$ は、特定のゲート電流に対してサイリスターがオフ状態からオン状態に切り替わる順方向のオフ状態電圧の値です。

例外：ブレークオーバー ダイオード (BOD) 内蔵の光トリガー サイリスター (LTT) の場合、 $V_{(BO)}$ は、サイリスターの保護トリガーが発生する最小電圧です。

3.1.4 オープン ゲート順方向ブレークオーバー電圧 $V_{(BO)0}$

$V_{(BO)0}$ は、ゲート電流がゼロの場合のブレークオーバー電圧です。 $V_{(BO)0}$ を超えることによってサイリスターをトリガーすると、デバイスが破壊される可能性があります。

例外：光トリガー サイリスターは、内蔵ブレークオーバー ダイオード (BOD) により保護されます。

3.1.5 保持電流 I_H

I_H は、サイリスターをオン状態に保持するために必要なオン状態電流の最小値です。ジャンクション温度が上昇すると、 I_H は減少します (図 9を参照)。

光トリガー サイリスターの保持電流は、同等の電気トリガー サイリスターに比べてかなり少ない値です。

3.1.6 ラッチング電流 I_L

I_L は、ゲート電流が減衰した後にサイリスターをオン状態に保持するために必要なオン状態電流です。ゲート電流の変化率、ピーク、および持続時間、およびジャンクション温度に依存します (図 9を参照)。

例外：光トリガー サイリスターのラッチング電流は、同等の電気トリガー サイリスターに比べてかなり少ない値です。

3.1.7 オン状態電流 i_T 、 I_{TAV} 、 I_{TRMS} 、 i_F 、 I_{FAV} 、 I_{FRMS}

オン状態電流は、サイリスター (i_T 、 I_{TAV} 、 I_{TRMS} の場合) またはダイオード (i_F 、 I_{FAV} 、 I_{FRMS} の場合) のオン状態中に主端子間に流れる電流です。以下のように区別されます。

i_T 、 i_F = 瞬時値

I_{TAV} 、 I_{FAV} = 平均値

I_{TRMS} 、 I_{FRMS} = RMS (二乗平均平方根)

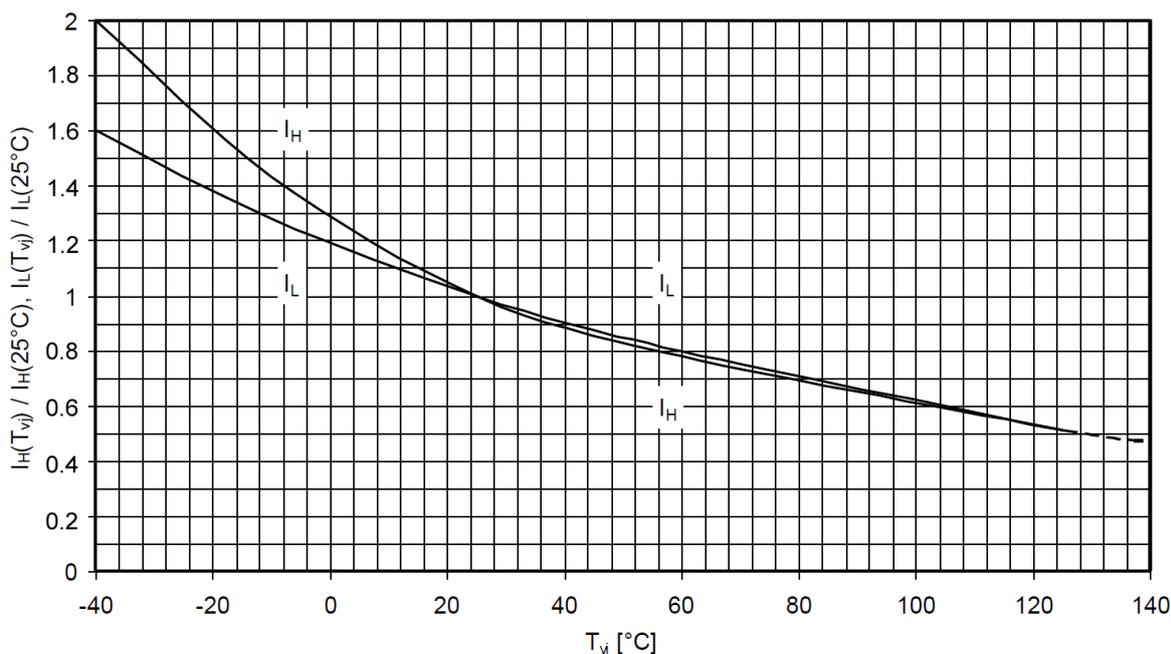


図9 ジャンクション温度 $T_{vj}=25^\circ\text{C}$ に対して正規化されたラッチング電流 I_L と保持電流 I_H の特性例

3.1.8 オン状態電圧 v_T 、 v_F

v_T と v_F は、規定されているオン状態電流における主端子間の電圧です。ジャンクション温度に依存します。データシートに記載されている値は、完全にターンオンされたサイリスター (v_T の場合) またはダイオード (v_F の場合) で有効です。

3.1.9 オン状態特性

オン状態特性は、規定されているジャンクション温度におけるダイオードまたは完全にターンオンされたサイリスターのオン状態電流とオン状態電圧の瞬時値の関係を示します。

3.1.10 $V_{T(TO)}$ 、 $V_{F(TO)}$ および r_T による等価直線近似

等価直線は、サイリスター ($V_{T(TO)}$ 、 r_T) またはダイオード ($V_{F(TO)}$ 、 r_T) のオン状態特性の近似であり、オン状態損失の計算に使用します。

以下が与えられています。

$V_{T(TO)}$ 、 $V_{F(TO)}$ = しきい値電圧

r_T = 微分抵抗または微分抵抗

$V_{T(TO)}$ 、 $V_{F(TO)}$ の値は、等価直線近似と電圧軸の交点から得られます。 r_T の値は、等価直線の増加率から計算します。冷却によっては、データシートに示されている等価直線を用途に適合させる必要がある可能性があります。そのため、一部のデータシートでは、 $V_{T(TO)}$ 、 $V_{F(TO)}$ および r_T の低レベル値が追記されている場合があります。

高阻止電圧のコンポーネント (T...1N、T...3N、D...1N) の場合、等価直線は、統計的分布でおよそ 50% の値を表す標準オン状態特性に対する近似として追記されます。同等のコンポーネントを多数使用する用途では、標準等価直線近似を使用して、装置全体の伝導損失を計算できます。

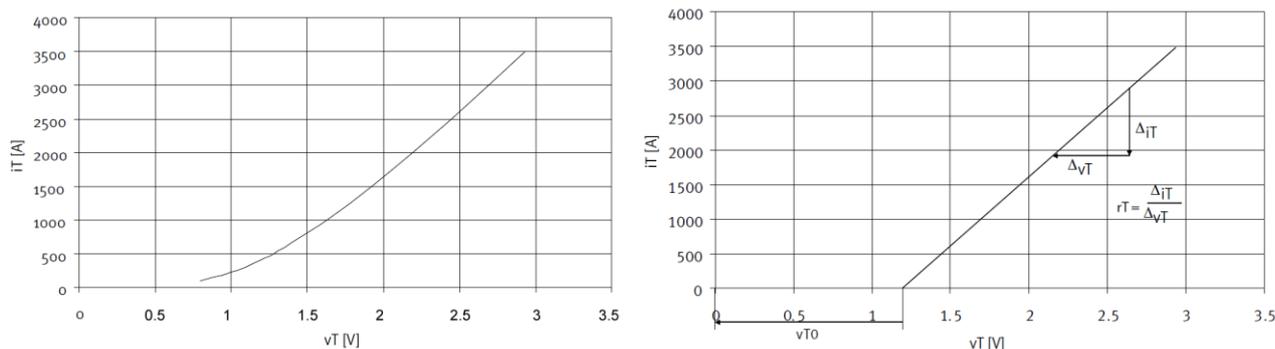


図10 オン状態特性とそれに一致する等価直線近似の例

3.1.11 最大平均オン状態電流 I_{TAVM} 、 I_{FAVM}

I_{TAVM} 、 I_{FAVM} は、DIN VDE 0558 パート 1 に準拠する単相半波長抵抗性負荷回路で、規定されているケース温度 T_C および周波数 40~60Hz で評価された、オン状態電流の最大許容連続平均値です。

低阻止電圧のサイリスタまたはダイオードのデータシートには、さまざまな電流導通角における最大許容ケース温度 T_C に対する最大平均オン状態電流を示す図が記載されています。

この図では、伝導損失のみが考慮されています。高阻止電圧（2200V 以上）のコンポーネントの場合、ターンオフ損失、およびある程度のブロッキング損失とターンオン損失を考慮する必要があります。

そのため、超高阻止電圧（4kV 以上）のコンポーネントの場合、この図はデータシートでは省略されます。

3.1.12 最大 RMS オン状態電流 I_{TRMSM} 、 I_{FRMSM}

I_{TRMSM} 、 I_{FRMSM} は、デバイスのすべての組立部品の電気的ストレスと熱応力を考慮した最大許容 RMS オン状態電流値です。フラットベースおよびスタッドタイプのケースおよびモジュールの場合、サイリスタ（ I_{TRMSM} ）またはダイオード（ I_{FRMSM} ）の最適な冷却条件下であっても、この電流を超えてはなりません。

3.1.13 過負荷オン状態電流 $I_{T(OV)}$ 、 $I_{F(OV)}$

$I_{T(OV)}$ 、 $I_{F(OV)}$ は、サイリスタ（ $I_{T(OV)}$ ）またはダイオード（ $I_{F(OV)}$ ）が制御特性を失わずに短時間導電可能な最大許容オン状態電流値です。この値は、過負荷オン状態電流の図で、時間 t に対するさまざまな先行負荷の 50Hz 正弦半波のピーク値として与えられます。増加するブロッキング損失またはターンオフ損失は、高阻止電圧デバイスで発生するので、この図ではそれらを考慮していません。そのため、超高阻止電圧（4kV 以上）のコンポーネントの場合、この図はデータシートでは省略されます。

3.1.14 最大過負荷オン状態電流 $I_{T(OV)M}$ 、 $I_{F(OV)M}$

$I_{T(OV)M}$ 、 $I_{F(OV)M}$ は、サイリスタ（ $I_{T(OV)M}$ ）またはダイオード（ $I_{F(OV)M}$ ）の破壊を避けるためにデバイスがターンオフする必要があるオン状態電流値です。これらの値は、保護回路を設計するためのものです。サイリスタを通過する電流がこの値に達すると、サイリスタの順方向の阻止能力が一時的に失われる可能性があり、制御特性が一時的に失われる可能性があります。

最大過負荷オン状態電流特性では、時間 t に対する 50Hz 正弦半波のピーク値としてこの値が示されます。「事前に負荷運転なし」と「事前に最大平均オン状態電流あり」の2つの条件を区別します。

個々のデータシートに記載されている最大過負荷オン状態電流特性は、ピーク繰り返し逆電圧の 80% の逆阻止電圧に対して適用されます。

実際の逆電圧がそれより低い場合、図 11 と図 12 に示すように、事前に連続最大過負荷オン状態電流 I_{TAVM} がある場合の最大過負荷オン状態電流の許容値は高くなります。事前に負荷がない場合のデバイスの条件はここからは決定できません。

増加するブロッキング損失またはターンオフ損失は、高阻止電圧デバイスで発生するので、この図ではそれらを考慮していません。そのため、超高阻止電圧 (4kV 以上) のコンポーネントの場合、この図はデータシートでは省略されます。これらのデバイスの保護の概念については、7.2 章を参照してください。

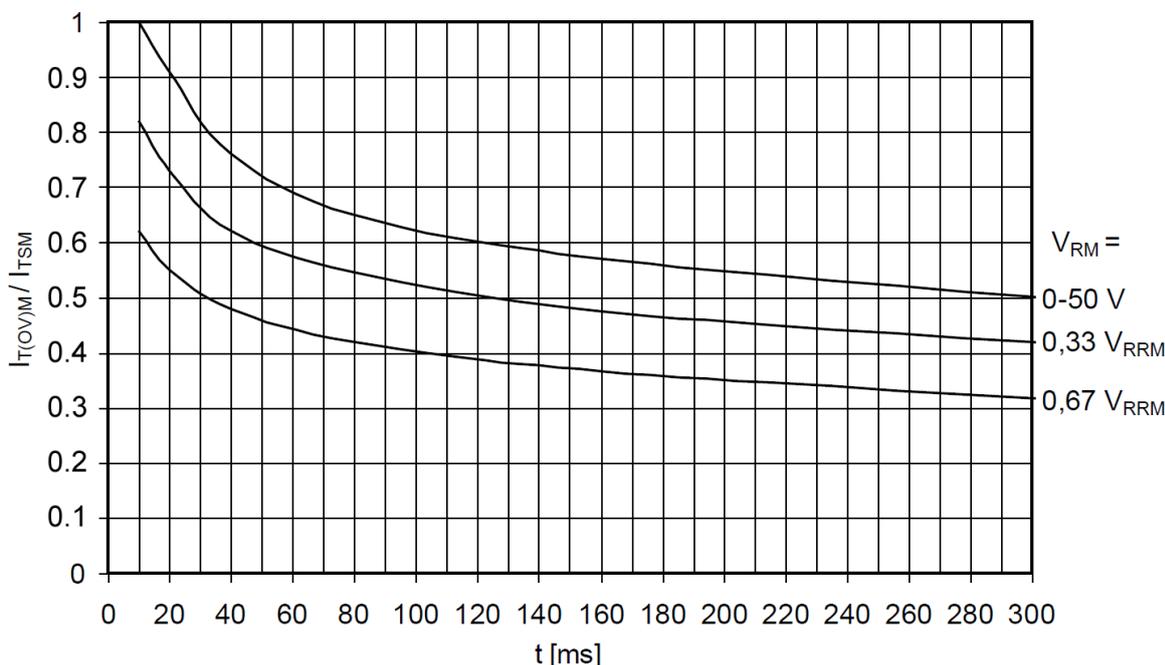


図11 最大過負荷オン状態電流 $I_{T(OV)M}$ 、 $I_{F(OV)M}$ (10ms および $T_{vj \max}$ のサージ電流 I_{TSM} または I_{FSM} に対する相対値) の 50Hz 半正弦波の数に対する特性例
 パラメーター：逆阻止電圧 V_{RM}

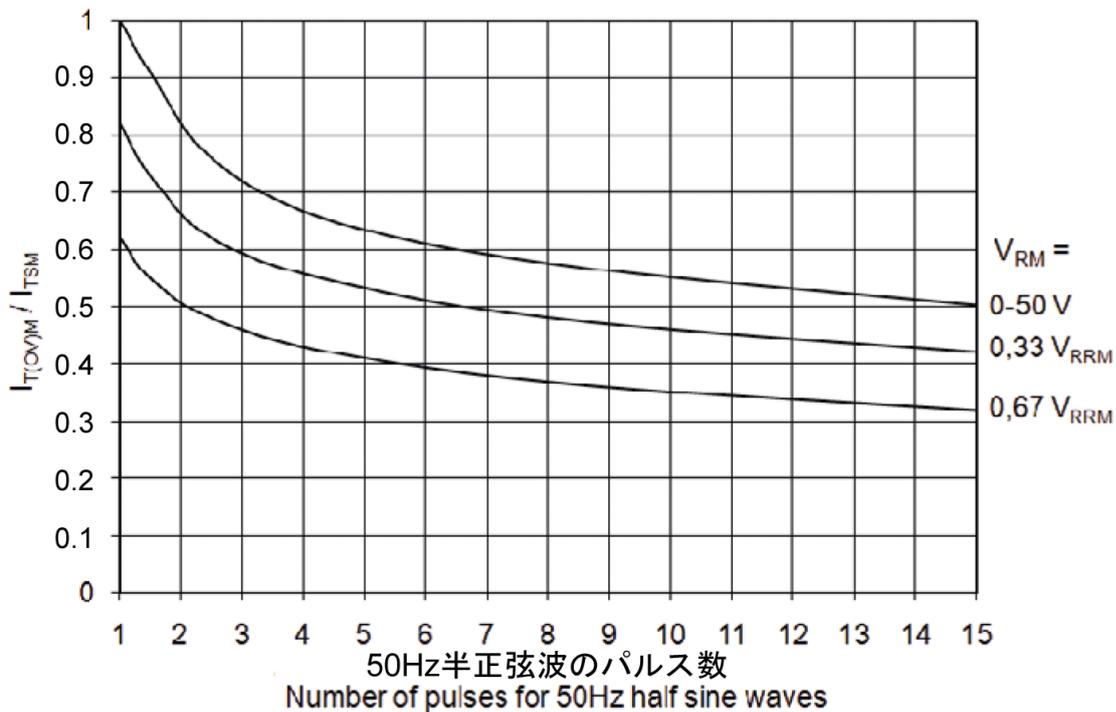


図12 最大過負荷オン状態電流 $I_{T(OV)M}$ 、 $I_{F(OV)M}$ (10ms および $T_{vj\ max}$ のサージ電流 I_{TSM} または I_{FSM} に対する相対値) の複数の 50Hz 半正弦波の時間 t に対する特性例パラメーター: 逆阻止電圧 V_{RM}

3.1.15 サージ オン状態電流 I_{TSM} 、 I_{FSM}

I_{TSM} 、 I_{FSM} は、単一半正弦波 50Hz 電流パルスの最大許容ピーク値です。この値は、25°C (無負荷条件からの短絡と同等) で指定されるか、または最大許容ジャンクション温度 (最大許容電流による永久負荷後の短絡と同等) でのターンオン時に指定されます。サージ オン状態電流で半導体に圧力を加えると、デバイスの阻止能力が失われます。したがって、それ以降負電圧をかけてはいけません。ジャンクション温度が許容動作温度領域内まで低下しているのであれば、故障条件下で非周期的な方法でこのストレスを繰り返し与えることができます。

最大許容値を超えると、デバイスが破壊されるリスクがあります (詳細については、7.2 章の過電流保護を参照)。

3.1.16 最大定格値 $\int i^2 dt$

$\int i^2 dt$ は、サージ オン状態電流の二乗を時間で積分した値です。

最大定格 $\int i^2 dt$ 値は、短絡保護の決定に使用します (7.2 参照)。

周期が 10ms 未満の半正弦波の場合の最大定格 $\int i^2 dt$ 値を図 13 に示します。電圧ストレスと繰り返しに関しては、サージ オン状態電流の場合と同じ条件が適用されます。最大許容値を超えると、デバイスが破壊されるリスクがあります。また、特に大直径のサイリスタの場合、許容臨界ターンオン電流変化率 $(di/dt)_{cr}$ を超えられないということが守られる必要があります。

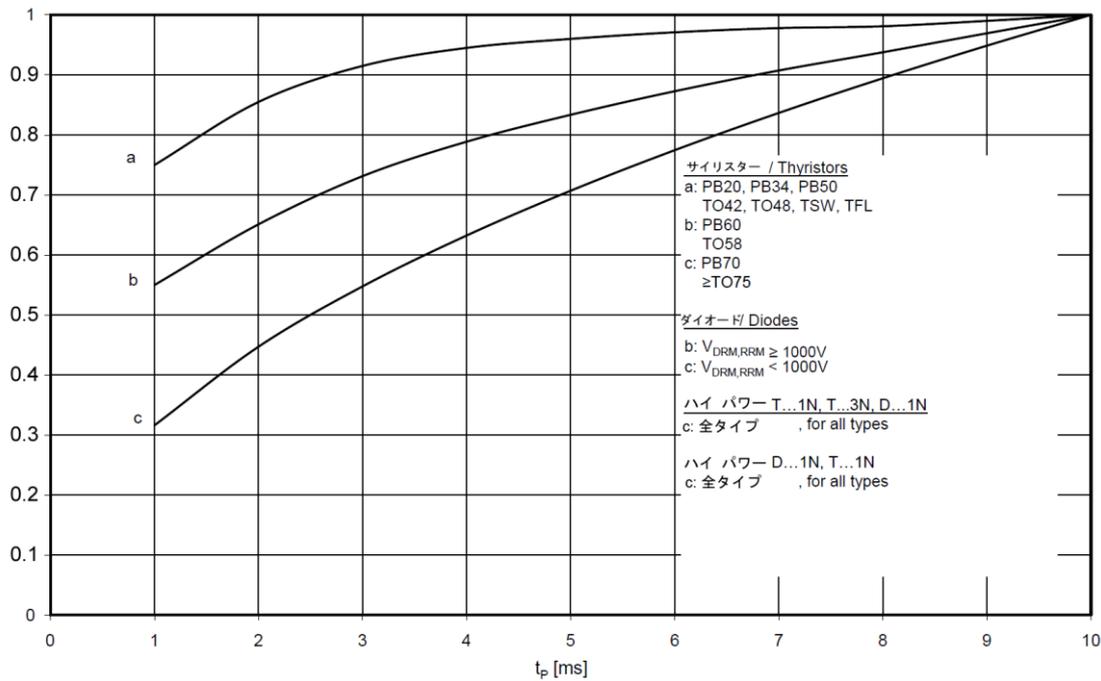


図13 値 $\int i^2 dt$ (10ms) で正規化されている $(di/dt)^2 dt$ の半正弦波持続時間 t_p に対する特性例

3.2 逆方向

逆方向は、サイリスタおよびダイオードが安定した高抵抗動作状態になる主端子間の方向（カソードからアノードへの方向）です。

逆方向の値（電圧と電流）とデータを順方向のそれらと区別する場合、「逆」または「負」という用語を使用します。

サイリスタまたはダイオードの逆阻止特性は、逆電流および逆電圧の瞬時値を表します。

3.2.1 逆電流 i_R

i_R は、サイリスタまたはダイオードの主端子を通過して逆方向に流れる電流です。逆電流は、逆電圧とジャンクション温度 T_{vj} に依存します（図7）。

3.2.2 逆電圧 v_R

v_R は、サイリスタまたはダイオードの主端子間に逆方向にかかる電圧です。

3.2.2.1 ピーク繰り返し逆電圧 V_{RRM}

V_{RRM} は、すべてのピーク繰り返し電圧を含む、逆方向の繰り返し電圧の最大許容瞬時値です。

DC 用途では、 $V_{R(DC)}$ まで下げる必要があります。

3.2.2.3 節も参照してください。

供給電圧については、3.1.2.1 節を参照してください。

3.2.2.2 ピーク非繰り返し逆電圧 V_{RSM}

V_{RSM} は、一瞬でも超えてはならない逆方向の過渡電圧の最大許容ピーク非繰り返し値です。以下の値が得られます。

阻止電圧が 800V 未満の場合：

$$V_{RSM} = V_{RRM} + 50V \quad (T_{vj} = 25^\circ\text{C} \dots T_{vj \text{ max}})$$

阻止電圧が 800V 以上の場合：

$$V_{RSM} = V_{RRM} + 100V \quad (T_{vj} = 25^{\circ}C \dots T_{vj \max})$$

3.2.2.3 直流逆電圧 $V_{R(DC)}$

$V_{R(DC)}$ は、逆方向の永久許容直流電圧であり、順方向直流オフ状態電圧（3.1.2.3）に似ています。

3.3 サイリスターの制御特性

3.3.1 正ゲート制御

3.3.1.1 ゲート電流 i_G

i_G は、制御経路（端子 G-HK 間）を流れる電流です。

サイリスターは、順方向オフ状態フェーズ中のみパルスがトリガーされます。

逆方向オフ状態フェーズ中の正トリガーパルスは、トランジスター効果をもたらし、それによるオフ状態損失が大幅に増加します。これらの損失は、機能に悪影響を及ぼし、破壊につながる可能性があります。

例外：光トリガーサイリスターの場合、逆方向オフ状態フェーズ中の制御パルスは許容されます。

3.3.1.2 ゲート電圧 V_G

V_G は、ゲート端子（G）とカソード（K）または補助カソード（HK）の間の正電圧です。

3.3.1.3 ゲート トリガー電流 I_{GT}

I_{GT} は、サイリスターをトリガーするゲート電流の最小値です。主端子間の電圧およびジャンクション温度に依存します。指定されている値のゲート トリガー電流により、指定されているタイプのすべてのサイリスターがトリガーされます。ゲート トリガー電流は、ジャンクション温度の低下に伴って増加するので、25°Cで指定されています。

トリガーパルス生成器は、データシートに記載されている I_{GTmax} 値より十分大きい値を使用する必要があります（3.3.1.8 も参照）。

例外：光トリガーサイリスターの場合、指定されているタイプのすべてのサイリスターをトリガーする最小光パワー P_L が指定されています。

3.3.1.4 ゲート トリガー電圧 V_{GT}

V_{GT} は、ゲート トリガー電流 I_{GT} が流れているときにゲート端子とカソードの間に発生する電圧です。主端子間の電圧およびジャンクション温度に依存します。指定されている値のゲート トリガー電圧により、指定されているタイプのすべてのサイリスターがトリガーされます。ゲート トリガー電圧は、ジャンクション温度の上昇に伴って降下するので、25°Cで指定されています。 V_{GT} は、指定されている負荷電流が流れているときに測定されています。

3.3.1.5 ゲート非トリガー電流 I_{GD}

I_{GD} は、サイリスターをトリガーしないゲート電流の値です。主端子間の電圧およびジャンクション温度に依存します。指定されている最大値で、指定されているタイプのサイリスターは一切トリガーされません。

ゲート非トリガー電流は、ジャンクション温度の上昇に伴って減少するので、 $T_{vj\max}$ で指定されています。

3.3.1.6 ゲート非トリガー電圧 V_{GD}

V_{GD} は、サイリスターをトリガーしないゲート電圧の値です。

主端子間の電圧およびジャンクション温度に依存します。指定されている最大値で、指定されているタイプのサイリスターは一切トリガーされません。ゲート非トリガー電圧は、ジャンクション温度の上昇に伴って減少するので、 $T_{vj\max}$ で指定されています。

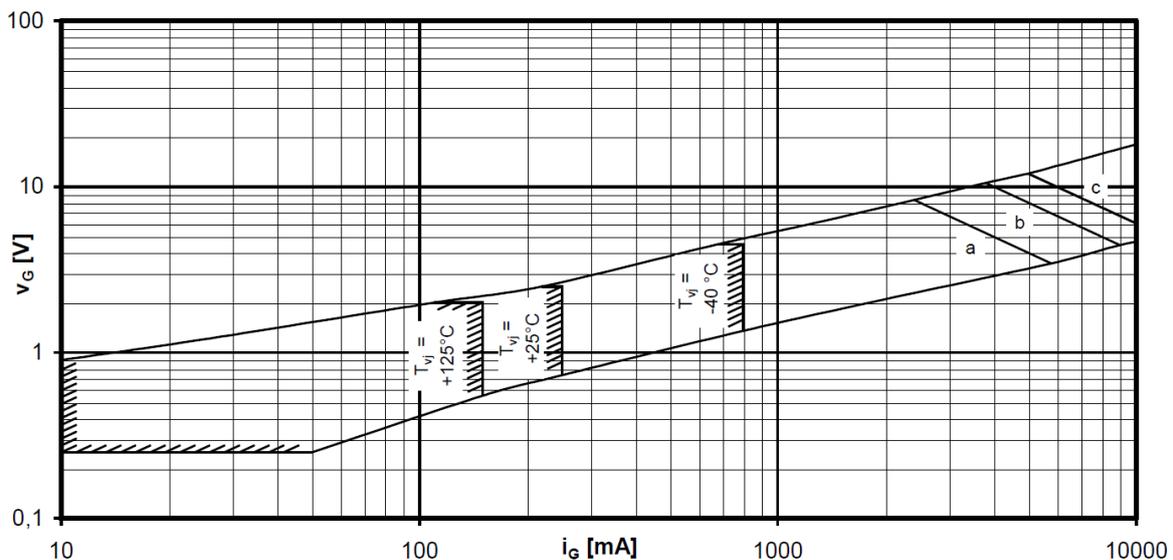


図14 制御特性 $v_G = f(i_G)$ および $V_D = 12V$ のトリガー領域

3.3.1.7 制御特性

特定のサイリスタータイプの入力特性の統計的分布の制限を示します。入力特性の分布内における温度依存性トリガー領域および最大許容ゲート損失 P_{GM} (a - 20W/10ms、b - 40W/1ms、c - 60W/0.5ms) の曲線について詳述されています。

3.3.1.8 制御回路

一般用途では、制御回路の設計は、オン状態電流の臨上昇時間、ゲートコントロールされた遅延時間、およびラッチング電流に関して詳述されている制御データに従って行う必要があります (図 15を参照)。3.3.1.3 および 3.3.1.4 で指定されている最小制御データは、臨界電流上昇時間とゲートコントロールされた遅延時間に関する要件が緩い用途でのみ有効です。実際には、データシートで指定されている I_{GT} の 4~5 倍をオーバードライブすることで、電流上昇時間とゲートコントロールされた遅延時間に関する要件が厳しい場合であっても安全な動作を保証しています。

このコンテキストでは、以下の用語を使用します。

$di_{G/dt}$ = ゲート電流スルーレート

i_{GM} = ピーク ゲート電流

t_G = トリガーパルス幅

V_L = 制御回路の開路電圧

オン状態電流 di_T/dt のスルーレートおよびスナバーからの繰り返しターンオン電流 $I_{T(RC)M}$ を増加させると、負荷回路からゲート電流 i_G に著しい影響があります (3.4.1.2 と図 21 参照)。

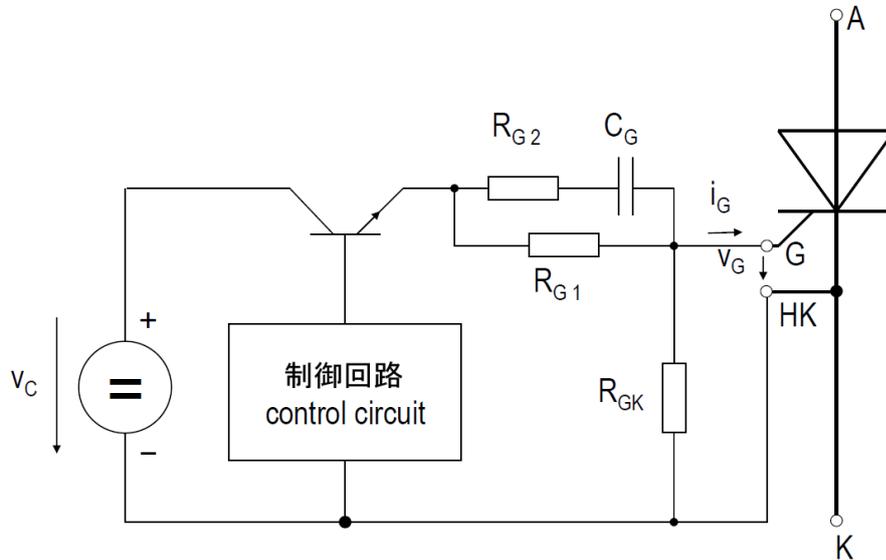


図15 サイリスターのトリガー回路の概念

当初は、半導体素子上のゲート領域周囲の狭い領域のみがサイリスターのターンオン中に伝導性を持ち、大電流密度と電圧上昇を引き起こします。内部カップリングにより、この電圧は制御端子にも現れ、その結果ゲートトリガー電流が途中で減少します。サイリスターの破壊を避けるために、 i_G がゲートトリガー電流 I_{GT} の値を下回らないようにする必要があります。ゲートパルスが下がりすぎないようにするには、トリガー回路の開路電圧 V_C を上昇させるという方法で補償する必要があります。複数のサイリスターを並列または直列に接続する場合、均一なターンオンを実現するには、高さがあり、急上昇する同期トリガーパルスが必要です。ゲートコントロールされた遅延時間の値の分布

(3.4.1.2.1) も参照してください。

例外：光トリガーサイリスターを制御するには、900~1000nm の領域の発光レーザーダイオードが必要です。指定されているターンオン電圧とともにサイリスターの安全なトリガーを保証する光パワー P_L の最小値が指定されています。光パワーは、光ファイバケーブルの出力で指定されます。この場合の均一なターンオンに関しても、特に di/dt の要件が厳しい並列接続または直列接続の場合は、オーバードライビングが推奨されます。弊社は、適切な取付金具で位置合わせしたレーザーダイオード SPL PL90 を適用することを推奨し (図 16 を参照)、これらを適切な光ファイバケーブルと組み合わせて提供します。

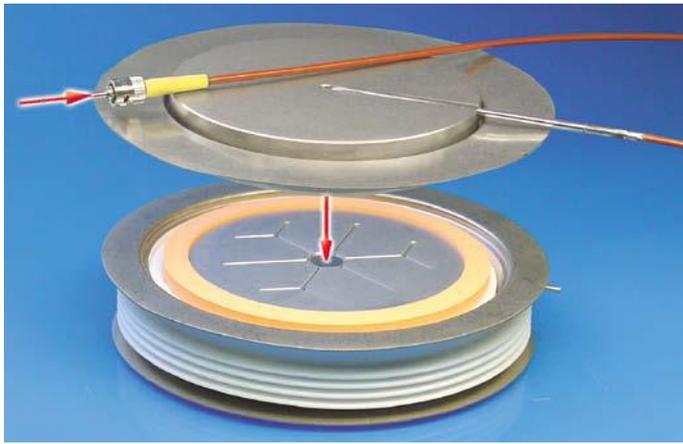


図16 光ファイバー ケーブル付き LTT



レーザーダイオード SPL PL90 が準拠するレーザー クラスを以下に示します。

レーザーダイオードが光ファイバー ケーブルで正しく終端処理されている場合、制御システムはレーザー クラス 1 に準拠します。操作上の危険はありません。

レーザーダイオードをむき出しで動作させる場合または光ファイバー ケーブルが破損した場合、このシステムは IEC 60825-1 に従ってレーザー クラス 3b と見なされます。この場合、見えない放射による操作上の危険が存在します。直接的または間接的な目または肌への照射は避ける必要があります。

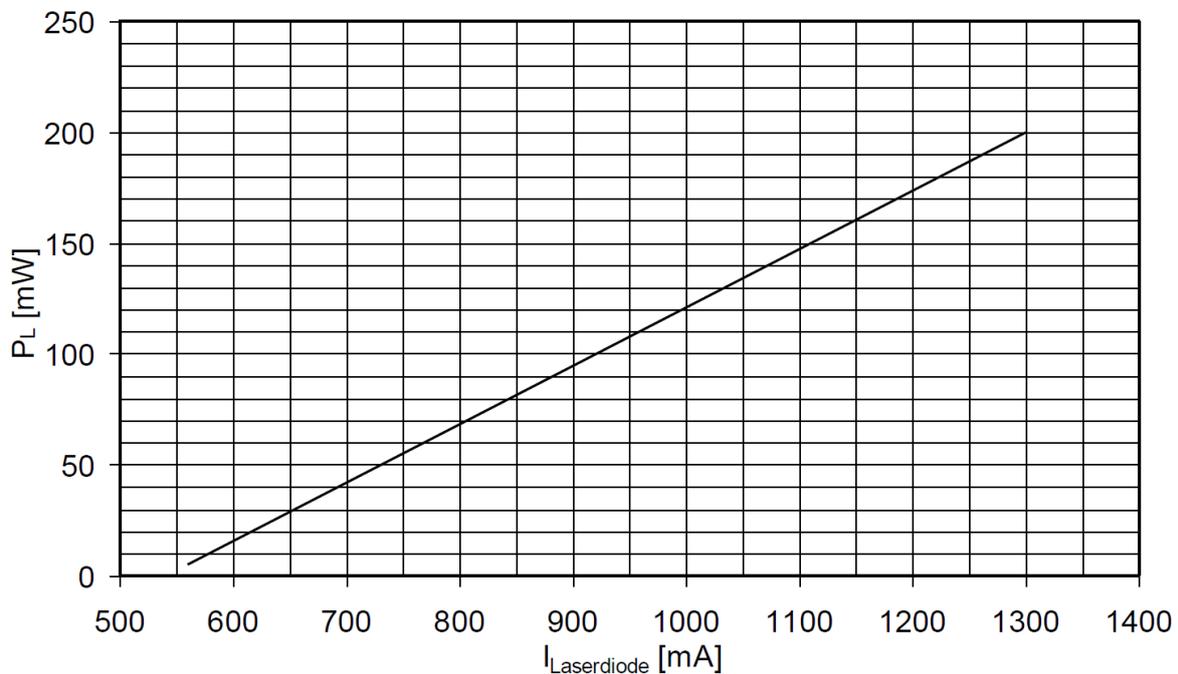


図17 レーザーダイオード SPL PL 90 の光パワーの制御電流に対する特性例

光トリガー サイリスターを制御する場合、図 18に示すように、レーザーダイオード SPL PL90 に電流パルスを流すことを推奨します。レーザーダイオード SPL PL90 は長期制御には適さないので、図 18に示すパルスを使用しながら、約 6kHz の周波数でレーザーダイオードを制御することを推奨します。

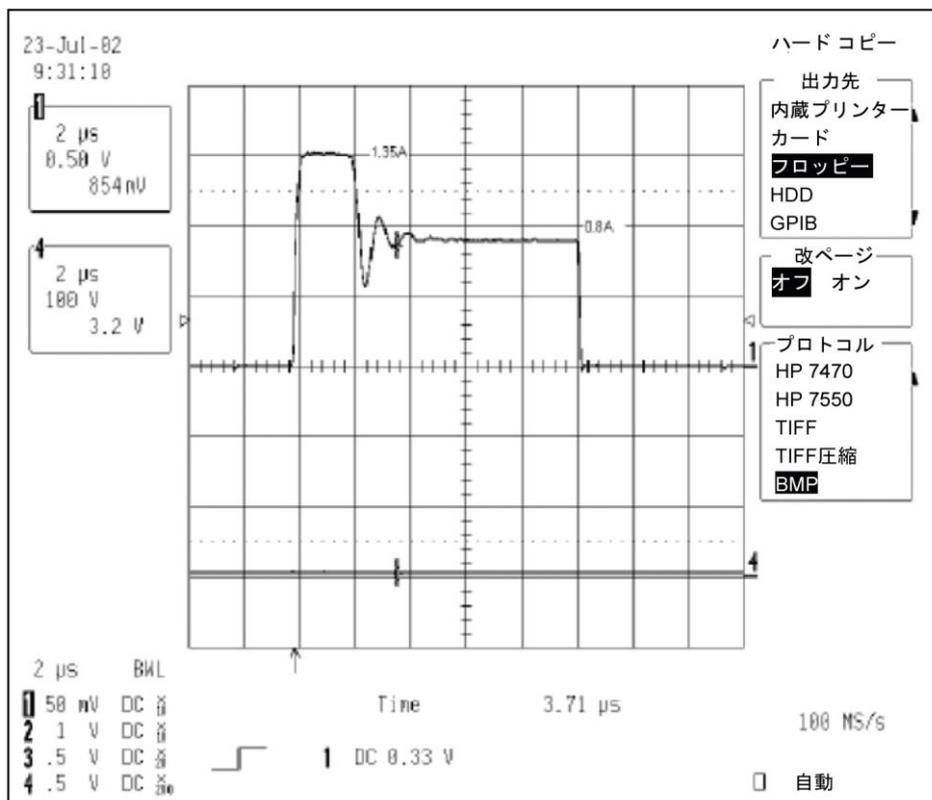


図18 レーザーダイオード SPL PL90 に流す推奨電流パルス

3.3.1.9 トリガーパルス t_{gmin} の最小持続時間

トリガーパルスは、少なくともサイリスターのラッチング電流（3.1.6）を超える高さで流す必要があります。ラッチング電流を超えない場合、サイリスターはオフ状態に戻ります。サイリスターのゲートトリガー電流は、トリガーパルスが終了するまで、少なくともその定格値を維持する必要があります。

電流上昇時間が非常に短い用途または低負荷電流の用途では、通常は複数のパルスによるトリガープロファイル（例：繰り返し周波数 6kHz）を使用します。

光トリガーサイリスターの場合、複数パルス使用の際はレーザーダイオードが許容不能なレベルまで加熱されないようにする必要があります。電流で制御されているレーザーダイオードの光パワーは、温度が上昇すると、低下します。

3.3.1.10 最大許容ピーク トリガー電流

電流上昇率が高い用途では、3.3.1.8 の説明よりもさらに強く i_{GT} をオーバードライブさせることができます。それには、ゲート電流を I_{GT} の 8~10 倍の値に増やして時間 t_{GM} ($\approx 10\sim 20\mu s$) を経過させ、その後、値を減らして十分な時間 t_G を経過させる必要があります。無反応高ゲート電流を保証するには、トリガー回路の開路電圧として少なくとも 30V を印加する必要があります。

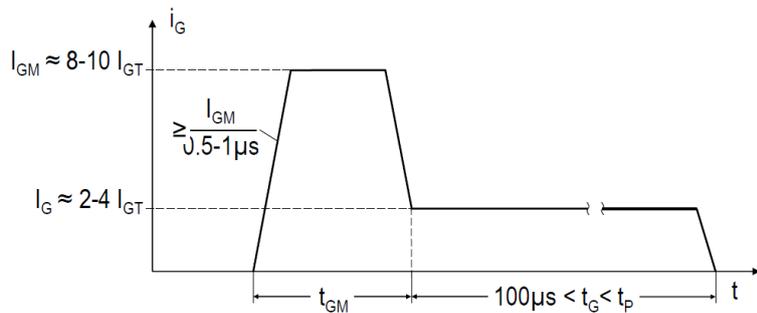


図19 ゲート トリガー電流の安全なオーバードライブ

3.4 キャリア蓄積効果とスイッチング特性

パワー半導体で動作状態が変化しても、キャリア蓄積効果により、電流と電圧の停留値はすぐには変化しません。

また、サイリスターがトリガーされると、ゲート構造周囲の狭い領域のみが伝導性を持ちます。これによって生じるスイッチング損失は、半導体から熱として放散する必要があります。

3.4.1 ターンオン

3.4.1.1 ダイオード

非伝導状態または阻止状態から伝導状態になる場合、キャリア蓄積効果により、ダイオードで電圧ピークが発生します（図 20 を参照）。

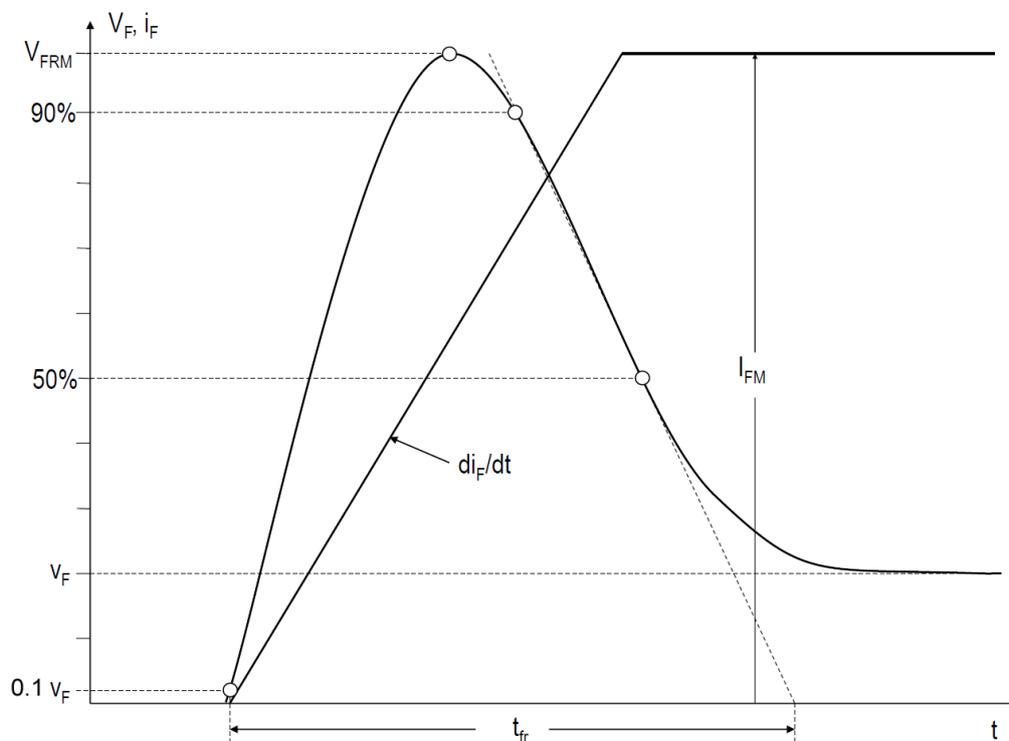


図20 ダイオードのターンオン プロセスの概略図

3.4.1.1.1 順方向回復電圧 V_{FRM} のピーク値

V_{FRM} は、順方向回復時に発生する最高電圧値です（図 20を参照）。ジャンクション温度および電流スルーレートの上昇に伴って、上昇します。

適度な電流スルーレートによる主電源動作時（50/60Hz）は、 V_{FRM} を無視できます。しかし、 $di/dt > 1000A/\mu s$ （IGBT、GTO、および IGCT）の高速切替を行う自励式コンバーターでは、その値が最大数百ボルトに達する可能性があります。順方向回復電圧は、存在するのは数マイクロ秒のみであり、したがってダイオードのトータル損失への寄与分は大きくありませんが、コンバーターを設計する際はスイッチング半導体に及ぼす影響を考慮する必要があります。

これらの用途に最適化されたダイオードの図では、電流スルーレートの関数として順方向回復電圧を詳述するデータが記載されています。

3.4.1.1.2 オン状態回復時間 t_{fr}

DIN IEC 60747-2 によれば、 t_{fr} は、ゼロから規定されているオン状態に突然切り替えられてから、ダイオードが完全に伝導状態になり、オン状態静電圧 V_F が現れるために必要な時間です（図 20を参照）。

3.4.1.2 サイリスター

ターンオン プロセスは、スルーレート di_G/dt 、大きさ i_{GM} のゲート電流により順方向オフ状態電圧 v_D で開始します。光トリガーサイリスターの場合、これは、レーザーダイオードに対して同じく指定されたトリガーパルスに相当します。

ゲートコントロールされた遅延時間 t_{gd} の間に、サイリスター両端の阻止電圧は 90%まで下降します（図 21を参照）。

当初は、ゲート構造周囲の狭い領域のみが伝導性を持つので、初期電流密度と、それによりオン状態電流臨界上昇率 $(di/dt)_{cr}$ が、ターンオン中のサイリスターの堅牢性の尺度になります。

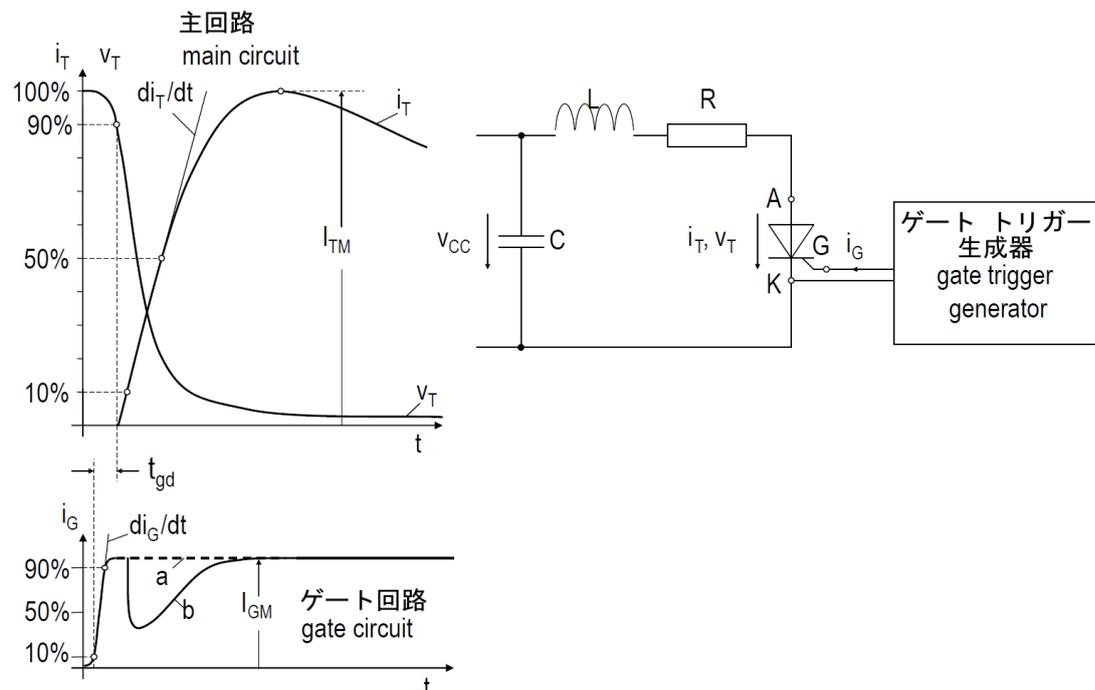


図21 サイリスターのターンオン プロセスの概略図

- a - ターンオフされた負荷回路によるゲート電流
- b - 急上昇するオン状態電流によるゲート電流（3.3.1.8 も参照）

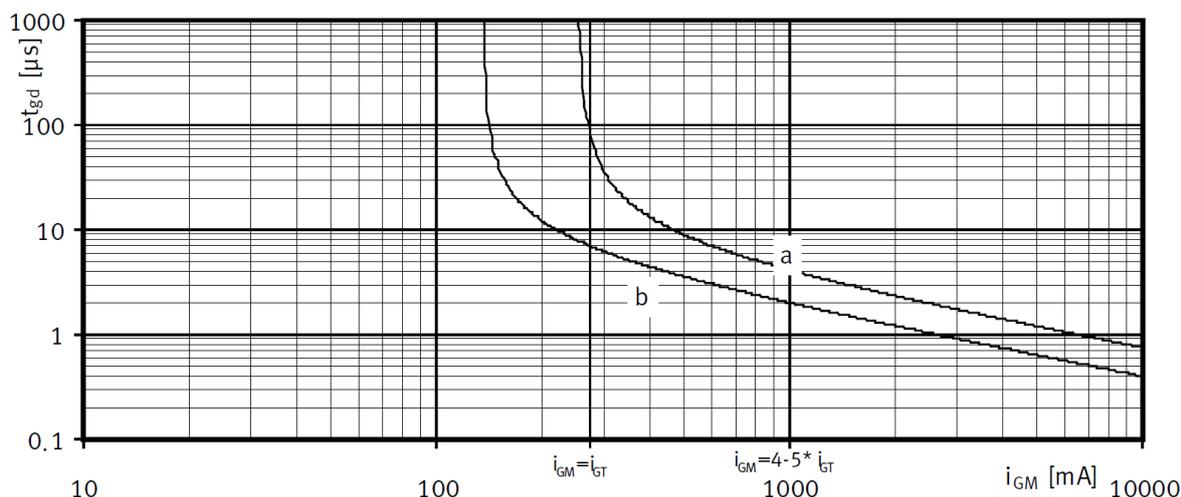


図22 ゲートコントロールされた遅延時間 t_{gd} と最大ゲート電流 i_{GM} の特性例

- a) 最大値
- b) 標準値

3.4.1.2.1 ゲートコントロールされた遅延時間 t_{gd}

t_{gd} は、ゲート電流がその最大値 i_{GM} の 10% に達してからアノード・カソード間電圧が印加された順方向オフ状態電圧 v_D の 90% を下回るまでの時間です（図 21 を参照）。

ゲート電流（LTT の光パワー）の増加に伴って大幅に短縮されます（図 22 を参照）。

ハイパワーサイリスターの場合、 t_{gd} は v_D にも依存します。

データシートに記載されている値は、DIN IEC 60747 - 6 に従って定義され、 $T_{vj} = 25^\circ\text{C}$ および指定されているトリガーパルスの場合に有効です。

3.4.1.2.2 オン状態電流臨上昇率 $(di/dt)_{cr}$

サイリスターのトリガーにより電圧が急激に低下すると、ゲート構造周囲のカソードの狭い領域にオン状態電流が伝導し始めます。その後、この導電領域は、電流密度に応じて、通常は $0.1\text{mm}/\mu\text{s}$ の速度で広がります。したがって、当初は、このシステムの通電能力は制限されています。ただし、データシートに記載されている臨界電流スルーレート値を超えなければ、サイリスターが破損したり破壊されたりすることはありません。S サイリスターおよび大きい正方形の断面を持つサイリスターの場合、ゲートは分散されていません（フィンガー構造）。したがって、これらのタイプは $(di/dt)_{cr}$ が大きくなります。

DIN IEC 60747 - 6 によれば、臨界電流上昇時間 $(di/dt)_{cr}$ は、減衰した半正弦波の周期にわたるオン状態電流の負荷を指します。以下の条件の適用下で、上昇オン状態電流の 10% と 50% のポイントを通過する直線の角度として定義されています（図 21 と図 47 を参照）。

ジャンクション温度 $T_{vj} = T_{vj\text{max}}$

順方向オフ状態電圧 $v_D = 0.67 V_{DRM}$

ピーク電流値 $i_{TM} = 2 I_{TAVM}$

繰り返し周波数 $f_0 = 50\text{ Hz}$

トリガーパルスは、個々のデータシートで定義されています（3.3.1.8 も参照）。

例外：光トリガーサイリスターは、順方向オフ状態電圧 $v_D = V_{DRM}$ で試験されています。

3.4.1.2.3 繰り返しターンオン電流 $I_{T(RC)M}$

$I_{T(RC)M}$ は、未定義の上昇率によるターンオンの直後のオン状態電流の最大許容ピーク値です。一般に、このターンオン電流は、RC スナバー回路の放電によって引き起こされます。最大許容繰り返しターンオン電流は、以下の急激な電流上昇（最大でオン状態電流臨界上昇率 $(di/dt)_{cr}$ まで）にも適用されます。

Infineon Technologies AG 製コンポーネントの場合、以下の値が適用されます。

$$I_{T(RC)M} = 100A$$

例外：型式が T...1N または T...3N のコンポーネントの場合

$$I_{T(RC)M} = 150A$$

60Hz を超える用途の場合、両方の臨界電流上昇時間 $(di/dt)_{cr}$ および繰り返しターンオン電流 $I_{T(RC)M}$ を減らす必要があります。特定の条件の詳細については、請求に応じて提供可能です。

3.4.1.2.4 オフ状態電圧臨界上昇率 $(dv/dt)_{cr}$

$(dv/dt)_{cr}$ は、サイリスターがオン状態に切り替わらない V_{DRM} の 0% から 67% までの範囲でほぼ直線的に上昇する順方向電圧の上昇率の最大値です。

指数的な電圧上昇率の場合、これは最大値の 0% から 63% までの指数関数と交差する線になります。

開トリガー回路と最大許容ジャンクション温度の場合に適用されます。 $(dv/dt)_{cr}$ を超えると、破壊の可能性があります。

例外：過電圧保護（BOD）以外に、光トリガーサイリスターには内蔵 dv/dt 保護機能があります。これにより、 dv/dt が上昇しても、サイリスターはゲート構造全体で安全にトリガーされます。

3.4.2 ターンオフ

ターンオフは、通常は逆電圧の適用によって開始されます。サイリスターまたはダイオードの負荷電流は、ゼロ交差時には停止せずに、キャリアがジャンクション領域からなくなるまで一時的に逆回復電流として逆方向に流れ続けます。

ソフトネス・ファクター F_{RRS} は、ターンオフプロセス中の電流の上昇率の関係を表します。

3.4.2.1 回復電荷量 Q_r

Q_r は、オン状態から逆オフ状態に切り替わった後に半導体から流出したトータル電荷量です。

この値は、ジャンクション温度の上昇およびオン状態電流の大きさと下降時間の増加に伴って、増加します。特に指定のない限り、指定されている値は $V_R = 0.5V_{RRM}$ および $V_{RM} = 0.8V_{RRM}$ の場合に有効であり、サイリスターまたはダイオードの個別の種類 95% はその値を超えません。このために、適切に設計された RC スナバー回路が指定されています。型式が T...1N、T...3N、および D...1N のコンポーネントの場合、データシートで指定されている値は、稼動時に 100% 試験済みの最大値です。

回復電荷量 Q_r は主に、ジャンクション温度 T_{vj} および減衰電流の減少率に依存します（図 24 と図 25 を参照）。

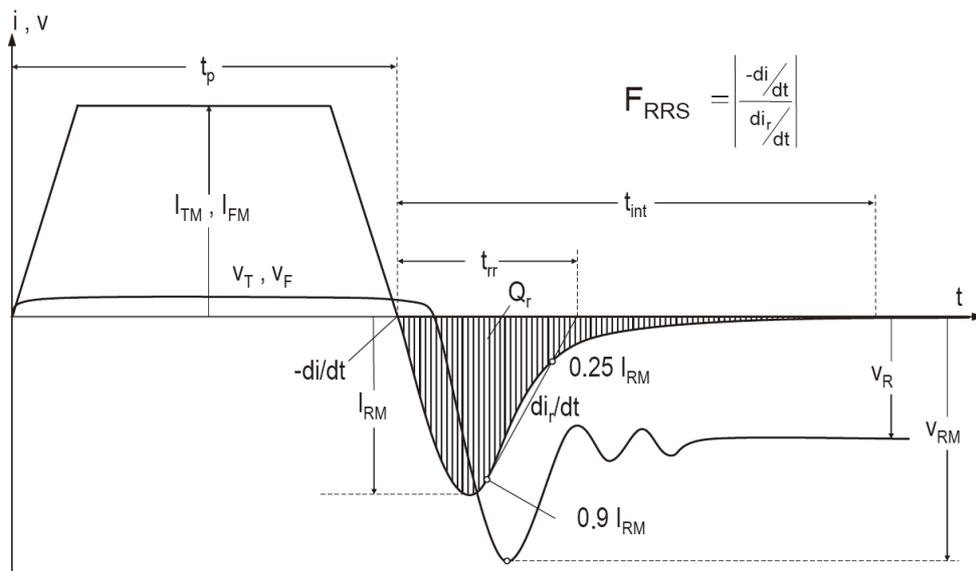


図23 サイリスターとダイオードのターンオフ プロセスの概略図

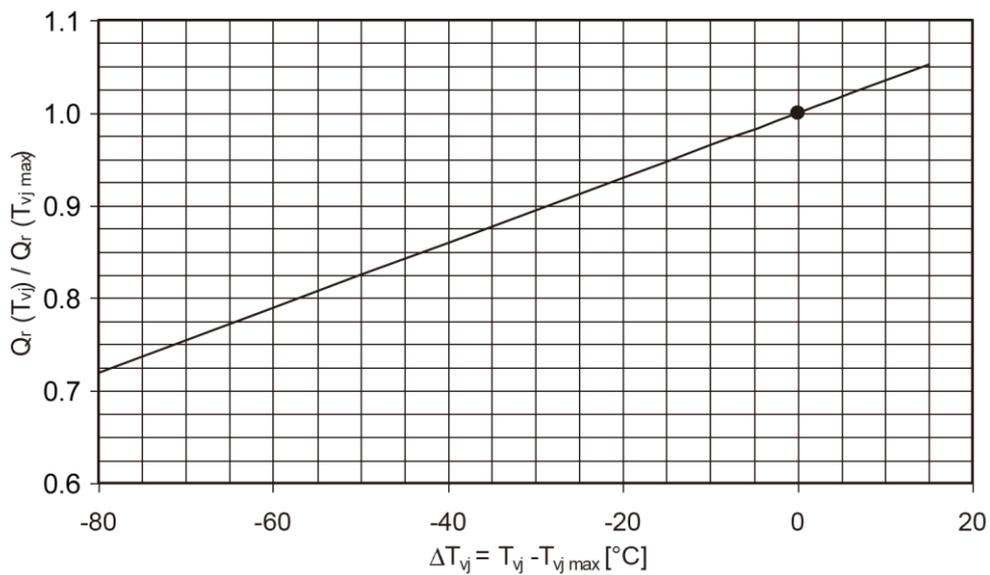


図24 $Q_r(T_{vj max})$ に対して正規化された回復電荷量 Q_r の T_{vj} 特性例

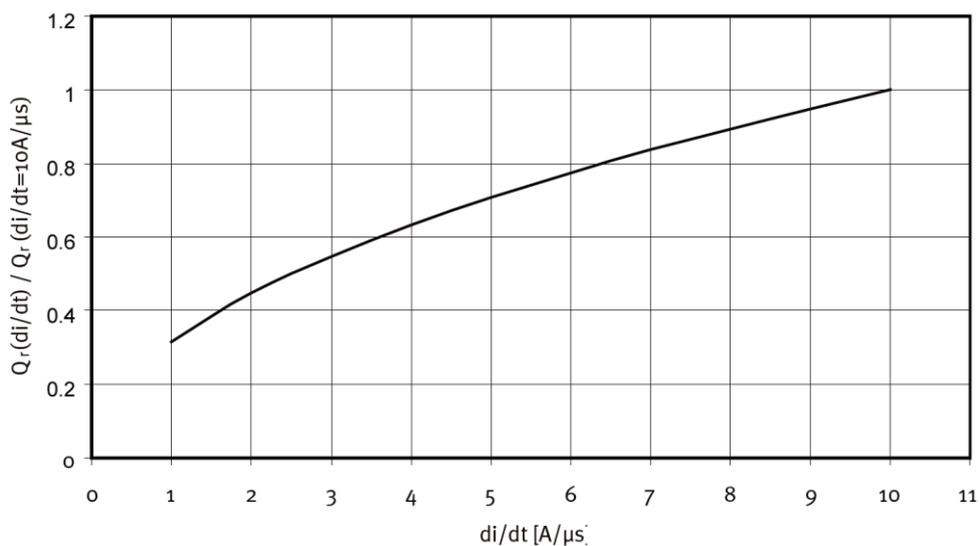


図25 $Q_r(di/dt=10A/\mu s)$ に対して正規化された回復電荷量 Q_r の di/dt に対する特性例

3.4.2.2 ピーク逆回復電流 I_{RM}

I_{RM} は、逆回復電流の最大値です。 Q_r に対して指定されている依存性と動作条件がこの値にも適用されます。図に I_{RM} が示されていない場合、その値は以下の式で近似的に計算できます。

$$I_{RM} \approx \sqrt{\frac{|-di/dt| \cdot Q_r}{1 \dots 1.3}}$$

型式が T...1N、T...3N、および D...1N のコンポーネントの場合、データシートで指定されている値は、稼動時に 100%試験済みの最大値です。

ピーク逆回復電流 I_{RM} は主に、ジャンクション温度 T_{vj} および減衰電流の減少率に依存します（図 26 と図 27 を参照）。

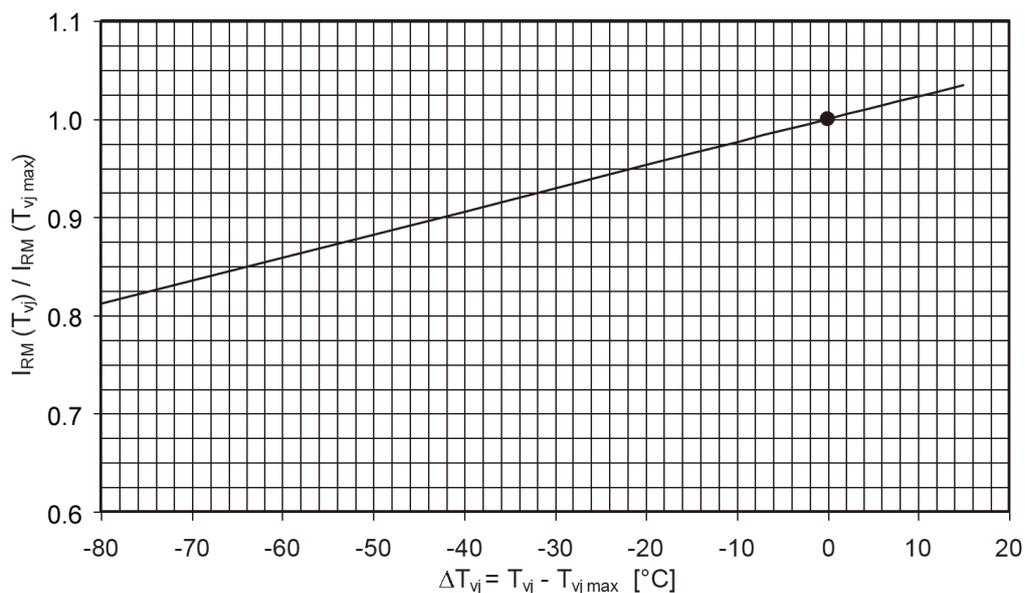


図26 $I_{RM}(T_{vjmax})$ に対して正規化されたピーク逆回復電流 I_{RM} の T_{vj} 特性例

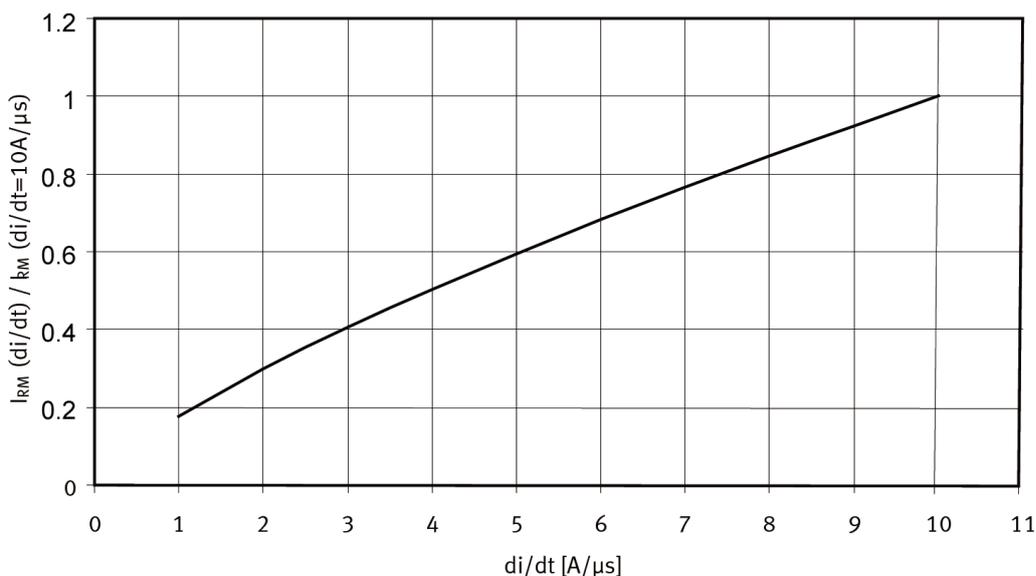


図27 $I_{RM}(di/dt=10/\mu s)$ に対して正規化されたピーク逆回復電流 I_{RM} の di/dt 特性例

3.4.2.3 逆回復時間 t_{rr}

t_{rr} は、電流のゼロ交差点および減衰逆回復電流の 90%と 25%のポイントを通過する直線がゼロ線と交差する時間の間の時間間隔です（図 23を参照）。 t_{rr} が指定されていない場合、その値は以下の式で近似的に計算できます。

$$t_{rr} \approx \frac{2 \cdot Q_r}{I_{RM}}$$

3.4.2.4 ターンオフ時間 t_q

t_q は、逆方向に転流された電流のゼロ交差点および制御パルスがなければサイリスターがターンオンしない順方向オフ状態電圧の再印加時点の間の時間間隔です。

順方向オフ状態電圧が再印加される前にこの装置に発生する実際の一時的停止時間は、ホールドオフ時間と呼ばれます。この時間は常にターンオフ時間より長い時間である必要があります。

ターンオフ時間は主に、オン状態電流の下降時間、順方向オフ状態電圧上昇率、およびジャンクション温度に依存します（図 29～図 31を参照）。

t_q を決定するには、転流時のサイリスターが完全にオン状態になっているように、順電流の持続時間 t_p を十分長くする必要があります（図 28を参照）。

データシートで指定されている値は、以下の条件で有効です。

ジャンクション温度	$T_{vj} = T_{vj \max}$
オン状態電流の大きさ	$i_{TM} \geq I_{TAVM}$
オン状態電流の下降率	$-di_T/dt = 10 \text{ A}/\mu\text{s}$
逆電圧	$V_{RM} = 100\text{V}$
順方向オフ状態電圧の上昇率	$dv_D/dt = 20\text{V}/\mu\text{s}$
順方向オフ状態電圧	$V_{DM} = 0.67V_{DRM}$

例外：高速サイリスターは、電流下降率 $-di/dt=20\text{A}/\mu\text{s}$ でオフ状態に切り替わります。この場合、 dv_D/dt は可変であり、型式の 5 文字目で指定されます（2.3 節を参照）。

位相制御サイリスターの場合、主に他励式コンバーターで使用されるので、通常はターンオフ時間の標準値が指定されます。これらの用途では、ホールドオフ時間は通常はサイリスターのターンオフ時間よりもずっと長い時間です。

ホールドオフ時間がターンオフ時間より短い場合、サイリスターはトリガーパルスを印加しなくても順方向オフ状態電圧の上昇により再度ターンオンし、破壊される可能性があります（必要であれば請求に応じて t_q 制限値を提供可能）。

サイリスターが逆ダイオード（フリーホイーリングダイオードなど）と併用されている場合、転流電圧が低いので、ターンオフ時間をずっと長くする（通常は 30%増しにする）ことを検討する必要があります。また、そのような用途では、フリーホイーリング回路のインダクタンスを最小化する必要があります。なぜなら、そうしなければ、ターンオフ時間の値が非常に大きくなる可能性があるからです。

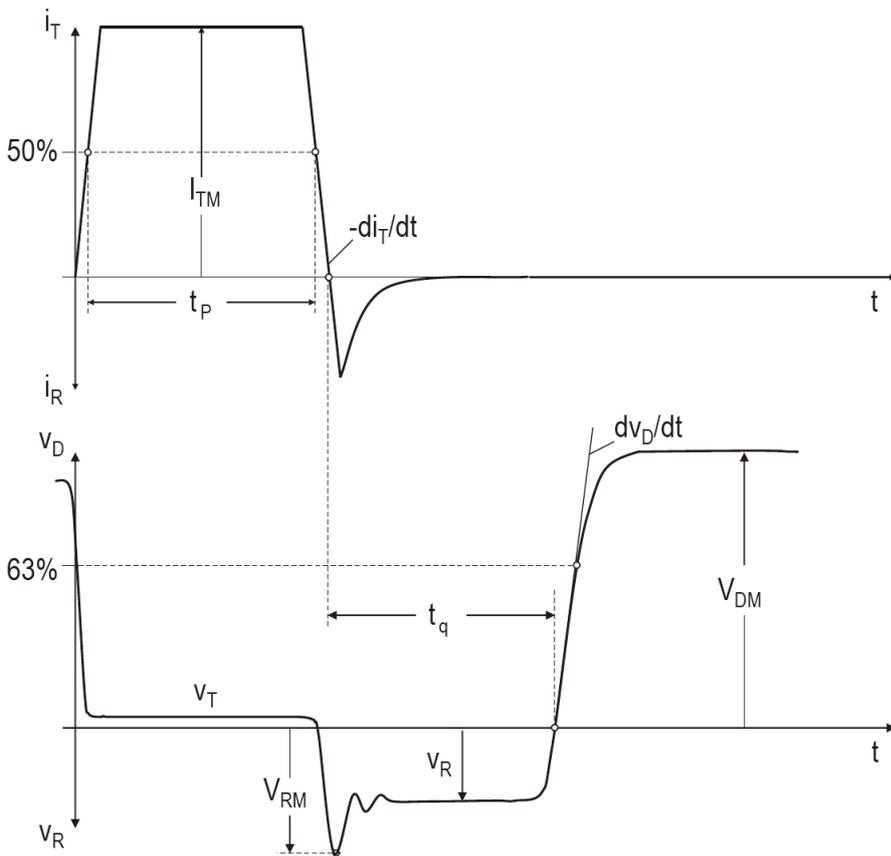


図28 サイリスターのターンオフ挙動の概略図

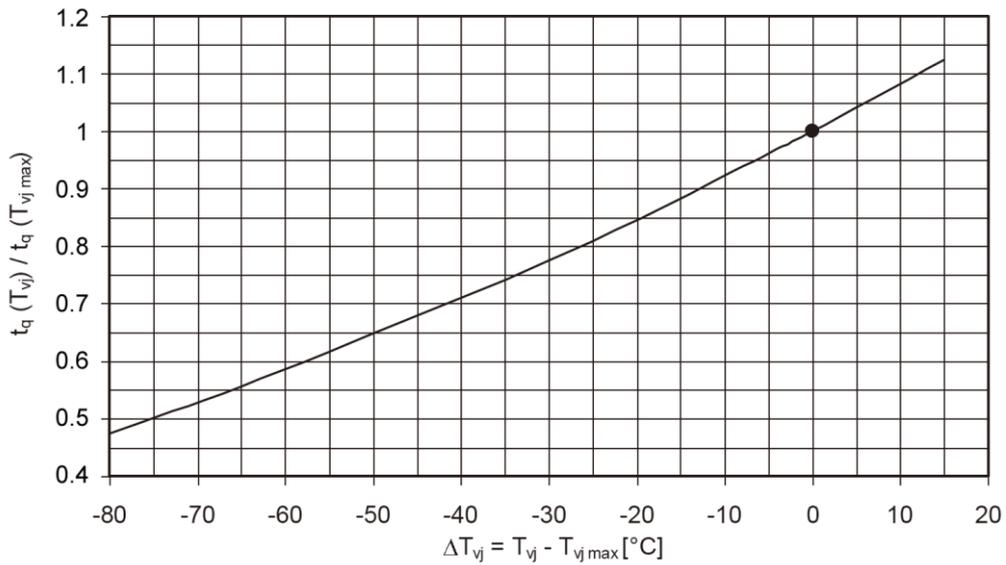


図29 $T_{vj,max}$ に対して正規化されたターンオフ時間 t_q のジャンクション温度 T_{vj} に対する特性例

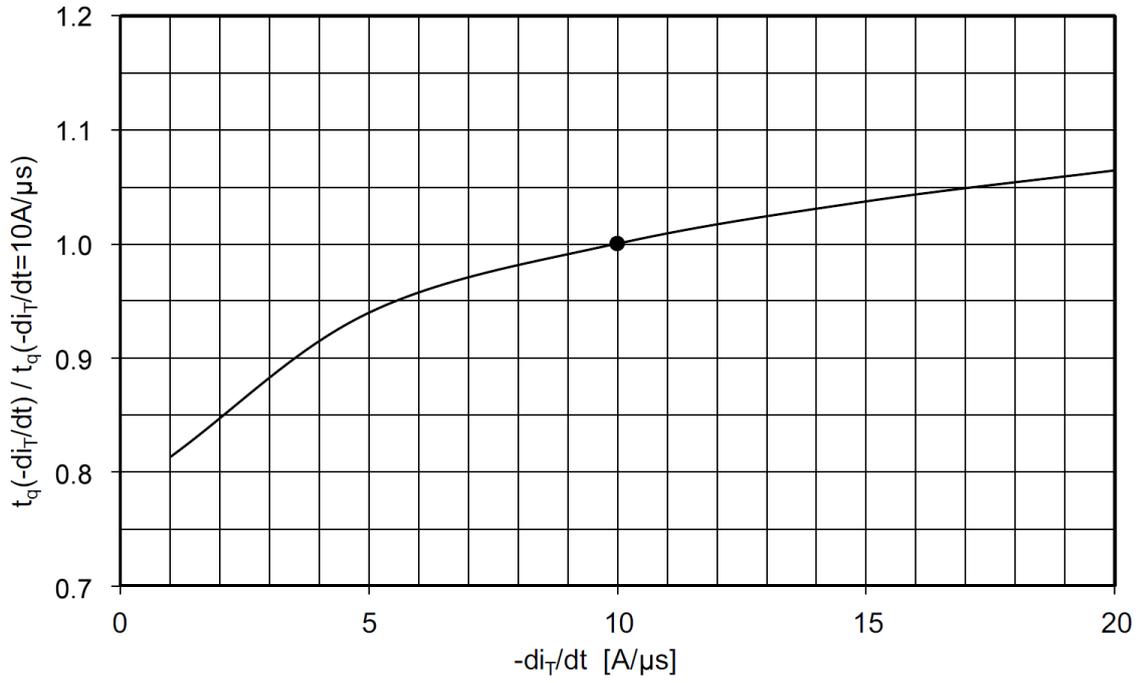


図30 $-di_T/dt_{norm}$ に対して正規化されたターンオフ時間 t_q のオフ転流下降率 $-di_T/dt$ に対する特性例

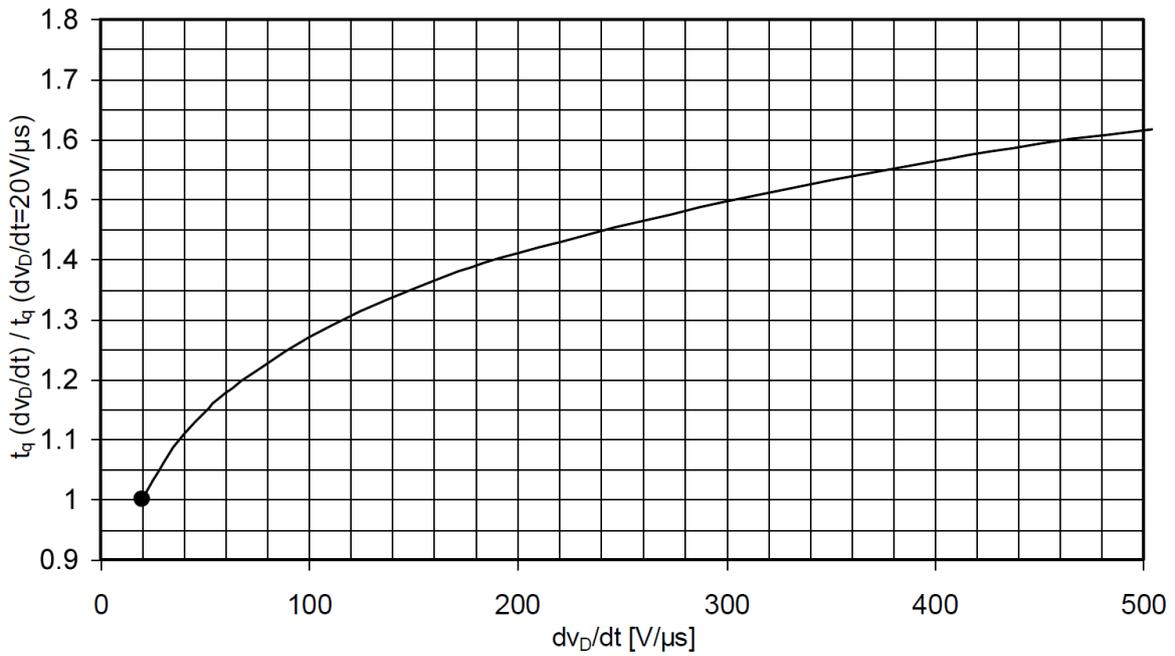


図31 $dv_D/dt = 20V/\mu s$ に対して正規化されたターンオフ時間 t_q のオフ状態電圧上昇率 dv_D/dt に対する特性例

3.5 電力消費（損失）

サイリスターおよびダイオードの場合、電力消費（または損失）は、オフ状態損失、オン状態損失、ターンオン損失、およびターンオフ損失として分類されます。

サイリスターには制御損失もあります。指定されている冷却条件下でのこれらの合計により、電流負荷能力が決まります。

適度な動作要件による最大 60Hz の主電源動作の場合、寸法記入はオン状態損失のみに基づいて実効できます。これは、オン状態損失に比べると、他の損失の合計を無視できるからです。

高阻止電圧（2200V 以上）の半導体またはペレットの直径が 80mm 以上の大きな正方形の断面を持つ半導体の場合は、主電源動作時であっても、ターンオフ損失を計算に入れる必要があります。

3.5.1 トータル損失 P_{tot}

P_{tot} は、個々の損失の合計の平均値です。

3.5.2 オフ状態損失 P_D 、 P_R

P_D 、 P_R はそれぞれ、順方向（ P_D ）および逆方向（ P_R ）のオフ状態電流およびオフ状態電圧によって生じる損失です。

3.5.3 オン状態損失 P_T 、 P_F

P_T 、 P_F は、順方向の伝導状態のみを考慮した場合に熱に変換される電力です。オン状態損失 P_{TAV} または P_{FAV} の平均値は、以下の式に従って、等価直線の値から計算します。

$$P_{TAV} = V_{T(To)} \cdot I_{TAV} + r_T \cdot I_{TRMS}^2 = V_{T(To)} \cdot I_{TAV} + r_T \cdot I_{TAV}^2 \cdot F^2 \quad (\text{サイリスターの場合})$$

$$P_{FAV} = V_{F(To)} \cdot I_{FAV} + r_T \cdot I_{FRMS}^2 = V_{F(To)} \cdot I_{FAV} + r_T \cdot I_{FAV}^2 \cdot F^2 \quad (\text{ダイオードの場合})$$

フォーム ファクター F については表 1 を参照

データシートの図では、さまざまな形状の電流に対するオン状態損失とオン状態電流の平均値の関係が示されます。

V_{T0} 、 V_{F0} 、および r_T を使用してオン状態損失を計算する代わりに、以下の関係に基づくより高精度な近似を使用してオン状態電圧を計算する方法があります。

$$V_T = A + B \cdot i_T + C \cdot \ln(i_T + 1) + D \cdot \sqrt{i_T}$$

係数 A 、 B 、 C 、および D は、データシートに記載されています。

例外：PowerBLOCK-Module の場合、係数 A 、 B 、 C 、および D は記載されていません。

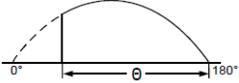
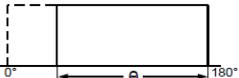
電流波形 Current waveform	ピークファクター peak factor $S = \frac{\hat{i}}{I_{RMS}}$	平均ファクター average factor $M = \frac{\hat{i}}{I_{AV}}$	フォームファクター form factor $F = \frac{I_{RMS}}{I_{AV}}$	フォームファクター ² form factor ² F^2
 sinus 180° el	2	$\pi=3.14$	$\pi/2=1.57$	2.47
sinus 120° el	2.23	4.18	1.875	3.52
sinus 90° el	2.83	6.29	2.22	4.93
sinus 60° el	3.88	10.9	2.77	7.66
sinus 30° el	5.88	23.42	3.98	15.8
DC	1	1	1	1
 rect 180° el	$\sqrt{2}=1.41$	2	$\sqrt{2}=1.41$	2
rect 120° el	$\sqrt{3}=1.73$	3	$\sqrt{3}=1.73$	3
rect 90° el	$\sqrt{4}=2$	4	$\sqrt{4}=2$	4
rect 60° el	$\sqrt{6}=2.45$	6	$\sqrt{6}=2.45$	6
rect 30° el	$\sqrt{12}=3.46$	12	$\sqrt{12}=3.46$	12

表1 位相角制御条件のフォームファクター

3.5.4 スイッチング損失 P_{TT} 、 $P_{FT}+P_{RQ}$

P_{TT} 、 $P_{FT}+P_{RQ}$ は、ターンオン時（サイリスタの場合は P_{TT} 、ダイオードの場合は P_{FT} ）およびターンオフ時（ P_{RQ} ）に熱に変換される電力の一部です。平均スイッチング損失は、ターンオン時およびターンオフ時のオン状態電流の上昇率と下降率の増加に伴って増加します。また、繰り返し周波数に伴って増加します。阻止電圧が最大 2200V で中型までのサイズのサイリスタとダイオードを主電源周波数が最大 60Hz の用途で使用する場合、スイッチング損失はオン状態損失に比べてほとんど無視できます。

高阻止電圧（2200V 以上）の半導体またはペレットの直径が 80mm 以上の大きな正方形の断面を持つ半導体の場合は、主電源動作時であっても、ターンオフ損失を計算に入れる必要があります（必要であれば請求に応じて提供可能）。

ただし、ダイオードのターンオフ損失は一般には、同じように無視できます。

3.5.4.1 ターンオン損失 P_{TT} 、 P_{FT}

P_{TT} 、 P_{FT} は、ターンオン中のオン状態損失 P_T （サイリスタの場合）または P_F （ダイオードの場合）を超える部分の損失です。その原因は、一方ではキャリア蓄積効果、他方では通電領域の遅延伝播です。

最大限に可能な正方形の断面でターンオンできるようにするために、多くのサイリスタはトリガー増幅回路を備えています。これは、1つまたは複数の増幅ゲート（=補助サイリスタ）で構成されます。大きい正方形の断面を持つサイリスタの場合、増幅ゲートは分岐状になっています（フィンガー構造）。これにより、トリガー時に伝導性を持つ領域が拡大するので、ターンオン損失が減少します。

損失を計算する際に重要なターンオン損失とオン状態損失の合計 P_{TT} 、 $P_{FT} + P_T$ 、 P_F は、ターンオン中とターンオン後のオン状態電流とオン状態電圧の経過から導くことができます。

$$P_{TT} + P_T = \frac{1}{t_{T0}} \int_0^{t_T} i_T(t) \cdot v_T(t) dt \quad (\text{サイリスタの場合})$$

$$P_{FT} + P_F = \frac{1}{t_{T0}} \int_0^{t_T} i_F(t) \cdot v_F(t) dt \quad (\text{ダイオードの場合})$$

実際には、ターンオン損失は一般には、無視できます。

3.5.4.2 ターンオフ損失 P_{RQ}

ターンオフ損失は、キャリア蓄積効果により発生します。逆方向遅延電流の経過および逆方向オフ状態電圧の大きさと上昇率に依存し、したがってスナバーの影響を受ける可能性があります（図 23を参照）。

$$P_{RQ} = \frac{1}{t_{int0}} \int_0^{t_{int}} i_R(t) \cdot v_R(t) dt$$

時間 t_{int} を積分によって求めるために、ターンオフ損失は以下のように計算します。ターンオフ損失の近似は以下の式で計算します。

$$P_{RQ} = E_{RQ} * f \approx Q_r * v_R * 0.4 * f \quad \text{オン状態制限特性の場合}$$

$$P_{RQ} = E_{RQ} * f \approx Q_r * v_R * 0.5 * f \quad \text{標準オン状態特性の場合}$$

E_{RQ} = ターンオフ損失エネルギー

f = 周波数

Q_r = 最大回復電荷量

v_R = (逆電圧) 転流後駆動電圧

3.5.5 ゲート損失 P_G

P_G は、ゲート端子とカソードの間を流れるゲート電流により熱に変換される電力です。これは、ピークゲート損失 P_{GM} （ゲート電流とゲート電圧の各ピーク値の積）と平均ゲート損失 P_{GAV} （サイクル持続時間に対するゲート損失の平均値）に区別されます。

3.6 絶縁試験電圧 V_{ISOL}

絶縁試験電圧 V_{ISOL} は、サイリスタ モジュールまたはダイオード モジュールの端子とベース プレートの間の正弦波電圧の RMS 値です。DC 要件の場合、 V_{ISOLDC} は指定されている RMS 値のピーク値と同じです（すなわち $1.41 * V_{ISOL}$ ）。試験中は、すべての端子が相互に接続され、 V_{ISOL} がベース プレートに対して印加されます。

4.熱特性

熱平衡を維持するために、半導体で熱に変換される電力損失を放散する必要があります。そのために、規定されている冷却特性を持つヒートシンクが用意されています。この機能を説明するために、図 32に従って電気回路を模した熱等価回路を使用します。

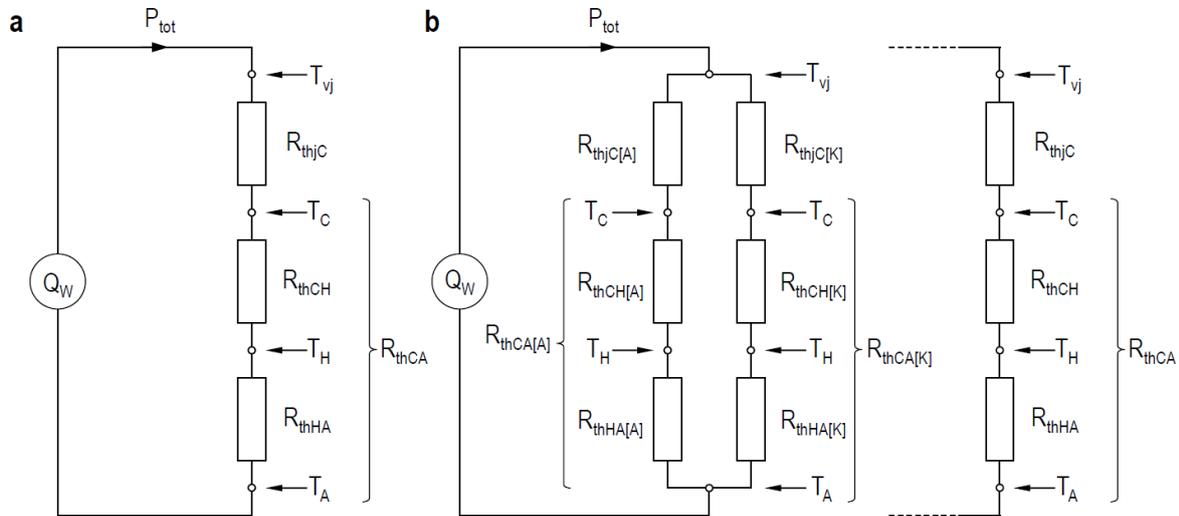


図32 ダイオードとサイリスターの熱等価回路

R_{thJC} = 安定状態のジャンクション・ケース間熱抵抗

R_{thCH} = 安定状態のケース・ヒートシンク間伝達熱抵抗

R_{thHA} = 安定状態のヒートシンク熱抵抗

a - 片面冷却

b - 両面冷却

4.1 温度

4.1.1 ジャンクション温度 T_{vj} 、 T_{vjmax}

ジャンクション温度は、すべての基本的な電気特性にとって最も重要な基準です。半導体システム内の平均空間温度を表すので、もっと正確には等価ジャンクション温度または仮想ジャンクション温度として知られています。

デバイスの機能と信頼性にとって、最大許容ジャンクション温度 T_{vjmax} を守ることが重要です。この最大値を超えると、半導体の特性が不可逆的に変化したり、半導体を破壊したりする可能性があります。

4.1.2 ケース温度 T_C

T_C は、ディスクセルのサイリスターまたはダイオードのケースの接触領域または PowerBLOCK-module のベース プレーットの接触領域における最大温度です。

4.1.3 ヒートシンク温度 T_H

T_H は、半導体からヒートシンクの接触領域およびその周囲の冷媒を通じて得られるヒートシンクの温度です。

Infineon Technologies AG が提供するヒートシンクは、コンポーネントを取り付けた状態で試験され、指定されています。したがって、指定されているヒートシンクのデータには、デバイスとヒートシンクのための熱伝達抵抗 R_{thCH} が含まれています。そのため、この値は計算では無視できます。

4.1.4 冷媒温度 T_A

T_A は、ヒートシンクに入る前の冷媒の温度です。空気冷却の場合、ヒートシンクの入口側で定義されます。流体冷却の場合、ヒートシンクの入口で定義されます。

4.1.5 ジャンクション動作温度範囲 T_{cop}

T_{cop} は、パワー半導体が動作可能なケース温度範囲です。

4.1.6 保存温度範囲 T_{stg}

T_{stg} は、パワー半導体を通電しない状態で保存可能な温度範囲です。

エポキシ製ディスクセルおよび PowerBLOCK-module の最大許容保存温度は、時間に制限のない最大許容ジャンクション温度とは関係なく、DIN IEC 60747-1 に従って制限時間 672 時間で $T_{stg} = 150^\circ\text{C}$ です。

4.2 熱抵抗

4.2.1 内部熱抵抗 R_{thJC}

R_{thJC} は、トータル損失 P_{tot} に対するジャンクション温度 T_{vj} とケース温度 T_C の差分の比率です。

$$R_{thJC} = \frac{T_{vj} - T_C}{P_{tot}}$$

内部設計およびオン状態電流の形状と周波数に依存します。

両面冷却の場合の熱抵抗は、個々の熱抵抗が並列接続されるので、片面冷却の場合より小さくなります（図 32 を参照）。

熱抵抗は、半導体のタイプと形状に依存します。したがって、100%測定されることはありませんが、当初の型式承認認定試験中に設定されます。

4.2.2 熱伝達抵抗 R_{thCH}

R_{thCH} は、トータル損失 P_{tot} に対するデバイスとヒートシンクのそれぞれの接触領域の温度の差分 ($T_C - T_H$) の比率です。

$$R_{thCH} = \frac{T_C - T_H}{P_{tot}}$$

指定されている値は、正しく取り付けられている場合にのみ有効です（8 節を参照）。

4.2.3 ヒートシンク熱抵抗 R_{thCA}

R_{thCA} は、トータル損失 P_{tot} に対するケース温度 T_C と冷媒温度 T_A の差分の比率です。

$$R_{thCA} = \frac{T_C - T_A}{P_{tot}}$$

4.2.4 トータル熱抵抗 R_{thJA}

R_{thJA} は、トータル損失 P_{tot} に対する等価ジャンクション温度 T_{vj} と冷媒温度 T_A の差分の比率です。

$$R_{thJA} = \frac{T_{vj} - T_A}{P_{tot}} = R_{thJC} + R_{thCA}$$

4.2.5 過渡内部熱抵抗 Z_{thJC}

Z_{thJC} は、時間の経過に伴うコンポーネントの熱抵抗の進行を表します。データシートでは、DC 定電流の場合の Z_{thJC} が指定されています。また、一部ではパルス電流の場合も指定されています。

さらに、部位別熱抵抗 R_{thn} と時間定数 t_n が分析機能として表にまとめられています。

$$Z_{(th)JC} = \sum_{n=1}^{n_{max}} R_{thn} (1 - e^{-t/t_n})$$

4.2.6 過渡ヒートシンク熱抵抗 Z_{thCA}

Z_{thCA} は、時間の経過に伴うヒートシンク熱抵抗の進行を表します。 Z_{thCA} は、個々のデータシートで定義されています。さらに、分析機能の値 R_{thCA_n} と t_n が表にまとめられています。一般的に定義されているヒートシンクの過渡熱抵抗はありません。一方では、パワー半導体とヒートシンクの接触領域に依存します。他方では、冷却方法（自然/強制）と冷媒の流れが大きな影響を及ぼします。

自然冷却と油冷の場合、空気または油の対流によって冷媒の流れが発生します。対流は損失により定義されるので、自然冷却と油冷の場合は実際の損失が指定されています。ヒートシンクは、正しい方向と位置を守って取り付けする必要があります。

強制冷却と水冷の場合、冷媒の流れる方向が指定されます。

パルス電流による短期間の温度変化はこれらのパラメーターとほとんど無関係です。そのような温度変化は、ヒートシンクの大きな熱容量によって均一化されます。

Infineon Technologies AG が提供するヒートシンクは、コンポーネントを取り付けた状態で試験され、指定されています。指定されているこれらのヒートシンク データには、デバイスとヒートシンク間の伝達熱抵抗 R_{thCH} が含まれます。したがって、この値は無視されます。

4.2.7 トータル過渡熱抵抗 Z_{thJA}

Z_{thJA} は、時間の経過に伴うトータル熱抵抗の進行を表します。短期間負荷の場合のジャンクション温度は、トータル過渡熱抵抗に基づいて計算します。 Z_{thJA} は以下の合計です。

$$Z_{thJA} = Z_{thJC} + Z_{thCA}$$

4.3 冷却

4.3.1 自冷

自冷（空気対流冷却）では、電力損失を空気の自然対流により放散します。一般に、パワー半導体の電流負荷能力は、周囲温度 $T_A = 45^\circ\text{C}$ で定義されます。

4.3.2 強制空冷

強制空冷では、ファンを使用して強制的に冷却用空気をヒートシンクのフィンに通します。一般に、パワー半導体の通電能力は、周囲温度 $T_A = 35^\circ\text{C}$ で定義されます。

4.3.3 水冷

水冷では、電力損失を水によって放散します。一般に、パワー半導体の電流負荷能力は、入口水温 $T_A = 25^\circ\text{C}$ で定義されます。

4.3.4 油冷

油冷では、電力損失を油によって放散します。一般に、パワー半導体の電流負荷能力は、入口油温 $T_A = 70^\circ\text{C}$ で定義されます。

5.5.機械特性

5.1 締め付けトルク

PowerBLOCK モジュールとスタッドを取り付ける際、データシートで指定されている締め付けトルクを守ることを推奨します。守られない場合、仕様どおりの正しい動作は保証できません（8.2 も参照）。

5.2 クランプカ

データシートで指定されているクランプカは、フラットベースまたはディスクハウジングとデバイスを電気的および熱的に完全接触させるために必要です。接触面全体でほぼ均質である必要があります（8 も参照）。

ディスクハウジング内のデバイスのクランプカに関する制限が、関連するデータシートで指定されています。その指定を正確に守る必要があります。指定されている値からずれていると、データが変わってしまい、特別な取り決めが必要になる可能性があります。クランプカは、指定されている制限値のほぼ中央の値にすることを推奨します。

5.3 沿面距離

アノードとカソードの間またはアノードとゲートの間の沿面距離は、DIN VDE 0110 に従って定義されています。

5.4 湿度分類

指定されている値は、DIN IEC 60721-3 (3K3)に従っています。

5.5 振動

指定されている値は、DIN IEC 60068、part 2-6 に従っています。

データシートでは、重力定数 ($1g = 9.81m/s^2$) の倍数として指定されています。

5.6 UL 登録

PowerBLOCK モジュールは、通常は、Underwriters Laboratories Inc.の電氣的に絶縁された半導体コンポーネントの標準に準拠しています。

個々のデータシートの「機械特性」の節に該当するファイル番号が記載されています。

6.実アプリケーションにおける注意点

6.1 ケース非破壊電流

ケース非破壊電流は、ケースの機械的破壊も燃焼プラズマの流出も起こさない逆方向電流パルスのピーク値です。

データシートで指定されている非繰り返しサージ電流である I_{TSM} 、 I_{FSM} および $\int i^2 dt$ の値により、順方向の電氣的ストレスが定義されます。これらは、短絡保護の設計に使用します。もちろん、サイリスターとダイオードがこのストレスにより破壊されることはありません。どんな場合でも、サイリスターは十分なゲート電流でトリガーする必要があります。

順方向短絡電流が指定されている最大値を超えると、まず電氣的破壊が発生します。デバイスハウジングの機械的破壊は、それより相当大きなストレスがかかった場合のみ発生します。これは、半導体の活性領域全体で電流を流すためです。

サイリスターまたはダイオードに逆方向に不具合が生じると、短絡電流が逆方向に流れません。この段階で破壊されていないカソード領域は、電流を流しません。破壊部位のわずかな周縁部が溶けて、ケース内部でアークが成長します。溶けた物質は気化してホットプラズマになり、その強度によってはケースが破壊される可能性があります。多くの場合、ケースに穴が開いて、そこからホットプラズマが流出します。強力な磁場が発生するハイパワー装置では、それが装置の短絡と破壊を引き起こす可能性があります。

サイリスターとダイオードに逆方向に実施する破壊試験では、シリコンペレット上の破壊部位の位置によって、ケース非破壊電流の分布が大きくばらつくことが示されています。Infineon Technologies AG は常に、周縁部に破壊部位を置いています。これは、その場合に最も重大なケース非破壊電流が発生するからです。装置の短絡部位のインダクタンスに依存する短絡電流上昇率も影響を及ぼします。ケース非破壊電流は 50Hz 半正弦波に対して指定されています。

ダイオードとサイリスターの場合、ケース非破壊電流が、非破壊サージオン状態電流 I_{TSM} または I_{FSM} より少ない可能性があります。その場合、ケース非破壊電流は、ディスクセルのデータシートで別途 50Hz 半正弦波のピーク値として指定されています。ここから生じる I_{rt} 値を、60Hz の半正弦波のピーク値に対して再計算できます。

このケース非破壊電流を他の電流波形（例えばヒューズの故障により短絡電流が停止した場合に発生する）に対して再計算した結果は、適切な電流・時間積分を行ったとしても、まったく正しくないか、または部分的にしか正しくありません。

損傷を避けるために、ユーザーは、特にハイパワー装置では、適切な保護手段を講じる必要があります。

6.2 熱負荷サイクル

半導体系の熱負荷サイクルにより、機械的ストレスが生じたり、物質の膨張係数の違いによる滑り動作が発生したりします。したがって、コンポーネントの負荷サイクル能力は、デバイスの温度変化の大きさと進行およびサイクル数に依存します。繰り返し周波数 $f_0 \geq 40\text{Hz}$ の永久動作で発生することが多い、短時間の小さな温度変化は、負荷サイクル能力に影響を及ぼしません。負荷の変化が激しい動作または繰り返し周波数が低い動作の場合のみ、存続期間が十分に長い熱負荷サイクルに関してデバイスの急激な温度変化の大きさ ΔT_{vj} が観測されます。

6.3 並列接続

サイリスターまたはダイオードを並列接続する場合、分岐に負荷電流を均一に分配することを目指す必要があります。電流共有から逸脱する理由は以下のとおりです。

- 並列接続されたそれぞれの分岐の微分抵抗の違い。これらは、デバイスのオン状態特性の違いと、並列回路のトポロジーの違いによって発生します（図 34を参照）。

動的影響の例を以下に示します。

- ゲート コントロールされた遅延時間の不一致
- 動的なターンオン挙動の違い
- 機械的構造によりさらに発生する誘導電圧

また、並列分岐のすべての RC スナバーが、最初にトリガーされるサイリスターを通じて放電することを考慮する必要があります。

それぞれのデバイスに流れる電流を均一にするためには、以下の方法が一般的に用いられます。

- サイリスターまたはダイオードにほぼ同一のオン状態電圧をかける。同一の v_T クラスまたは v_F クラスのグループのコンポーネントを請求に応じて提供可能です。
- v_T クラスまたは v_F クラスの識別情報はそれぞれ、セラミック ディスクセル上に「V」の後に 4 桁の数字を印刷することで示されています。「V」は、オン状態電圧を表す略語です。4 桁の数字は、対応する v_T/v_F クラスの最大オン状態電圧とクラスの幅を示します（図 33を参照）。

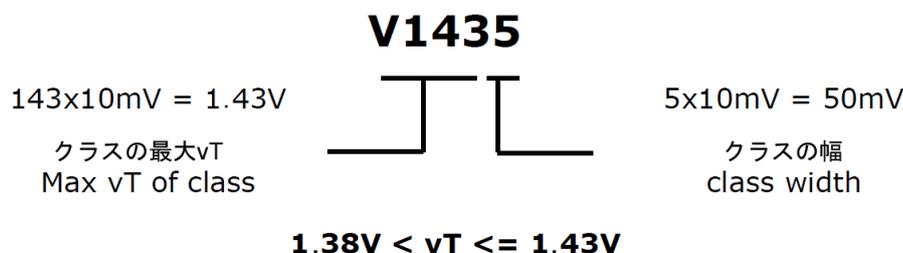


図33 v_T/v_F クラス定義の例

- できる限り微分抵抗を均一化する。並列接続されているサイリスターまたはダイオードの個々の分岐に直列抵抗（ヒューズなど）を追加することによって、対称性を高めます。
- 直列インダクタンスを適用してサイリスターの電流共有を均一化する。

- ゲート コントロールされた遅延時間の値のずれを最小化する。この最小化のためには、同期した急上昇する大電流パルスによってサイリスターをトリガーする必要があります。

$$i_{GM} \geq 4 \dots 10 I_{GT}$$

$$d_G/dt \geq i_{GM}/(0.5-1\mu s)$$

並列接続されたデバイス全体のアノード・カソード間電圧は、最初にトリガーされたサイリスターのオン状態電圧まで下降します。したがって、それ以降にターンオンするサイリスターの電圧依存トリガーの遅延およびそれらのサイリスターのターンオンの開始が遅れます。

特に光トリガー サイリスターの場合、安全にターンオンするために高めのアノード・カソード間電圧を必要とするので、このことを考慮する必要があります。

ハイパワー サイリスター (T...1N) の場合、データシートでゲート コントロールされた遅延時間によるトリガーパルスを推奨しています。これにより、記載されている条件下では、ゲート コントロールされた遅延時間 t_{gd} のずれ Δt_{gd} が、 $0.5\mu s$ 未満の値まで短くなる可能性があります。これをスナバーと併用することで、一般にはサイリスターを安全にトリガーするために十分であり、他には何も選択する必要はありません。光トリガー サイリスター (T...3N) を並行接続するには、レーザーダイオード SPL PL90 と適切な光ファイバー ケーブルを使用して、レーザーダイオードに $1.3A$ を $2\mu s$ 、 $0.8A$ を $8\mu s$ の制御パルスを適用することを推奨します (図 18を参照)。

- 前述のゲート パルスにより、動的オン状態特性の不一致も最小化されることが保証されます。
- 特に大型のサイリスターや高阻止電圧のサイリスターの場合、一部のサイリスターはオン状態電流密度が低すぎて、トリガー後に順方向オフ状態に戻るというリスクがあります。新たな負荷電流が増加した後の通電しているサイリスターの過負荷は、繰り返しトリガーすることで避けられます。

一般には、電流のばらつきを 10%未満にすることが目標です。

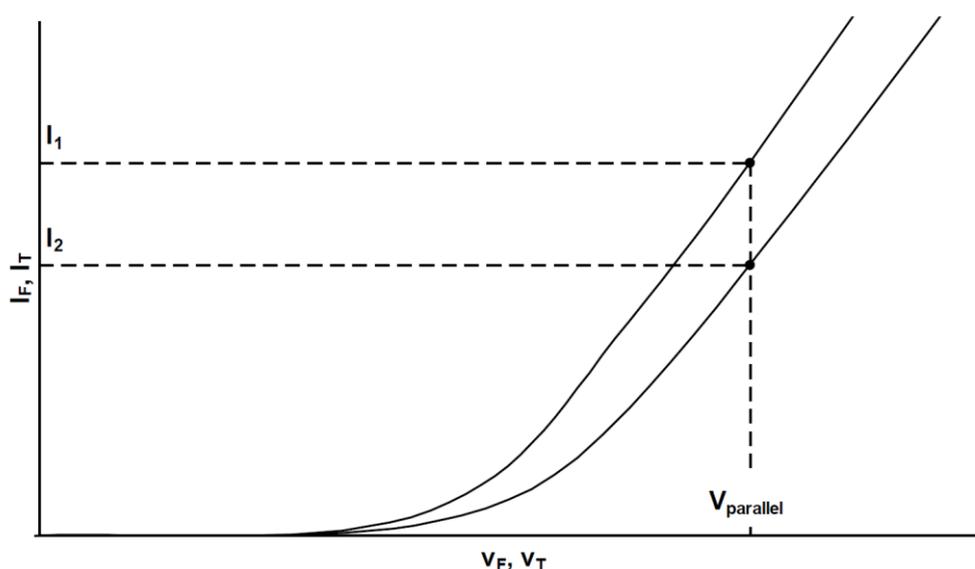


図34 並列接続のオン状態電圧が異なることによる電流のばらつき

6.4 直列接続

サイリスターまたはダイオードを直列接続する場合、オフ状態電圧を均一に分配することを目指す必要があります。理想的な分圧状態から逸脱する理由は以下のとおりです。

- 漏れ電流が異なる
他に外部コンポーネントを追加しない場合、直列回路の均一な逆電流により個々のサイリスターまたはダイオードの両端に電圧が発生するので、両方向の安定オフ状態条件下では望ましくない分圧状態が発生する可能性があります（図 35を参照）。
- ゲートコントロールされた遅延時間の不一致
ターンオン中に、最後にトリガーされるサイリスターは、より高いオフ状態電圧にさらされます。
- 逆回復電荷量の不一致
逆回復電荷量 Q_r の不一致により、逆回復時間 t_{rr} とピーク逆回復電流 I_{RM} の不一致が発生します。これは、複数のサイリスターまたはダイオードがそれぞれ異なるタイミングでオフ状態電圧を構成することを意味します（図 36を参照）。直列接続されている2つのサイリスターまたは2つのダイオードの逆回復電荷量 ΔQ_r の不一致により、電圧偏差 $\Delta V \approx \Delta Q_r / C$ が生じます。ここで C は並列スナバー回路のコンデンサーです（7.1節を参照）。

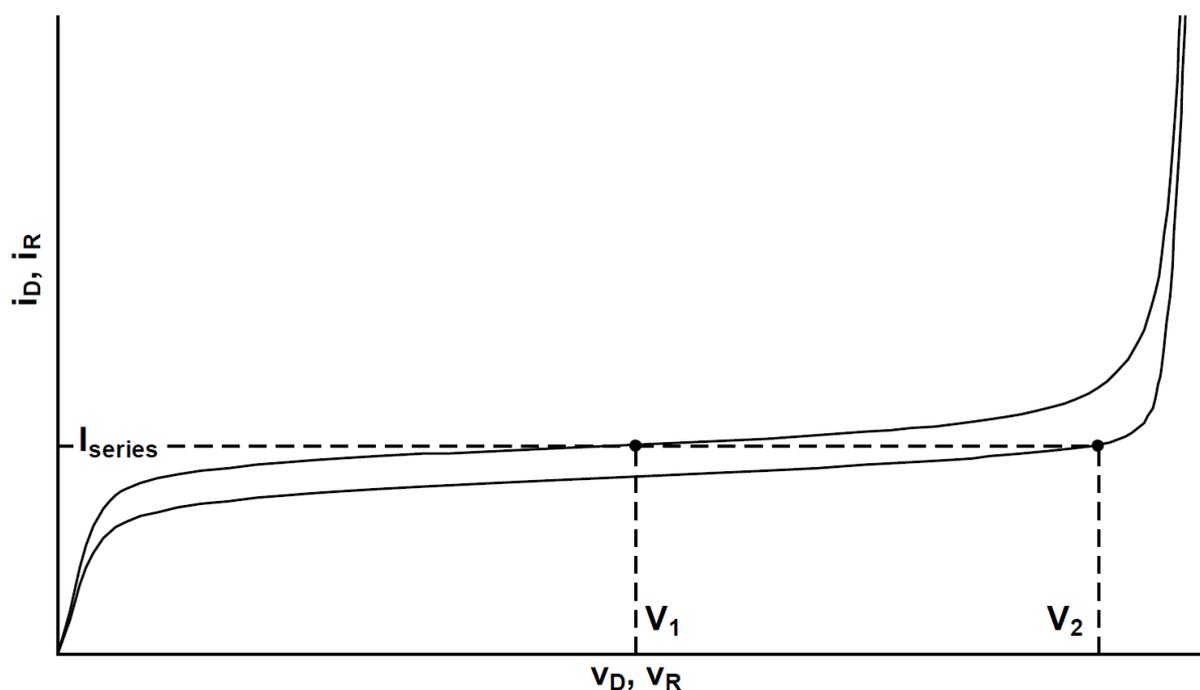


図35 直列接続の漏れ電流が異なることによる電圧のばらつき

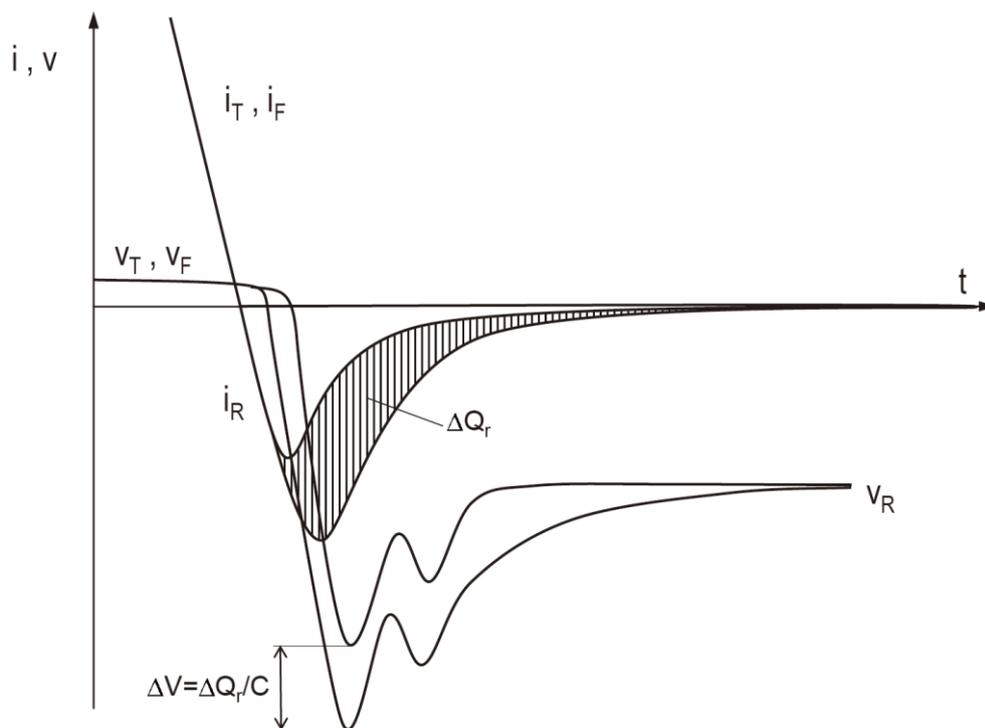


図36 ターンオフ特性が異なることによる電圧のばらつき

直列接続されているサイリスタとダイオードのオフ状態電圧の均一化は、以下の方法で実現できます。

- オフ状態フェーズ中の安定状態の分圧

この場合、通常はRCスナバーで十分です。DCオフ状態電圧を長時間印加する場合、バラスト抵抗をそれぞれのサイリスタまたはダイオードに追加で並列接続する必要があります。安定状態電圧を外部から対称に印加するために、この抵抗には、印加するパワー半導体の漏れ電流の約2~5倍を動作温度で流す必要があります。動作温度が連続動作の最大許容ジャンクション温度より低い場合、漏れ電流は10°Cあたり初期値の約66%まで減少します。

例えば、最大許容ジャンクション温度が存在するサイリスタの場合、以下のように計算します。

$$T_{vj \max} = 125^{\circ}\text{C}$$

$$T_{vj} = 115^{\circ}\text{C} \text{では } 0.66 I_D \text{ または } 0.66 I_R$$

$$T_{vj} = 105^{\circ}\text{C} \text{では } 0.44 I_D \text{ または } 0.44 I_R \text{ 以下同様}$$

- ターンオン時の動的分圧状態

ゲートコントロールされた遅延時間の不一致を減らすには、電気トリガーサイリスタを、同期した急上昇する高トリガーパルスでトリガーする必要があります。

$$i_{GM} \geq 4 \dots 10 I_{GT}$$

$$di_G/dt \geq i_{GM}/(0.5-1\mu\text{s})$$

このような強いトリガーパルスにより、ゲートコントロールされた遅延時間のずれ Δt_{gd} が $1\mu\text{s}$ まで短くなります。(直列接続で)最後にターンオンされるサイリスタの逆阻止電圧の上昇速度が遅いことを保証する必要があります。それには、通常は、

RC スナバーで十分です。RC 回路とともに動作するこの回路のインダクタンスが逆電圧の上昇を抑えるには不十分である場合、可飽和インダクタンスを追加実装します。

ハイパワーサイリスター (T...1N) の場合、データシートでは、ゲートコントロールされた遅延時間のトリガーパルスが推奨されています。このパルスまたはそれより好条件のパルスにより、記載されている条件下では、ゲートコントロールされた遅延時間のずれ Δt_{gd} が、 $0.5\mu\text{s}$ 未満の値まで短くなる可能性があります。

大電流の上昇時間にさらされる光トリガーサイリスター (T...3N) の直列接続の場合、レーザーダイオード SPL PL90 と適切な光ファイバーケーブルを使用して、 1.3A を $2\mu\text{s}$ 、 0.8A を $8\mu\text{s}$ の制御パルスを適用することを推奨します。

- ターンオフ時の動的分圧状態

ターンオフ中は、並列接続されているスナバーの十分な大きさの決定および直列接続されているサイリスターの回復電荷量 ΔQ_r のばらつきの抑制の両方によって、オフ状態電圧のばらつきを是正できます。同一の Q_r クラスのグループのサイリスターとダイオードを請求に応じて提供可能です。

6.5 パルス電源

パルス電源用途は、通常はデューティサイクルが非常に少ない用途です。

パルス電源用途の半導体の大きさを決定するために、一般には以下を守る必要があります。

6.5.1 DC 用途

パルス電源用途のパワー半導体は多くの場合、高 DC 電圧にさらされます。そのため、電圧ストレスの削減に関する制限を守る必要があります (3.1.2.3 および 3.2.2.3 を参照)。

6.5.2 ターンオン時の電流上昇時間

サイリスターのターンオン時のトリガー領域における有限伝搬 ($\sim 0.1\text{mm}/\mu\text{s}$) により、負荷電流は当初は狭い領域に集中します。電流密度が臨界値を超えると、デバイスが破壊される可能性があります。したがって、狭いパルス幅のピーク電流振幅は大幅に減少します (図 37 を参照)。

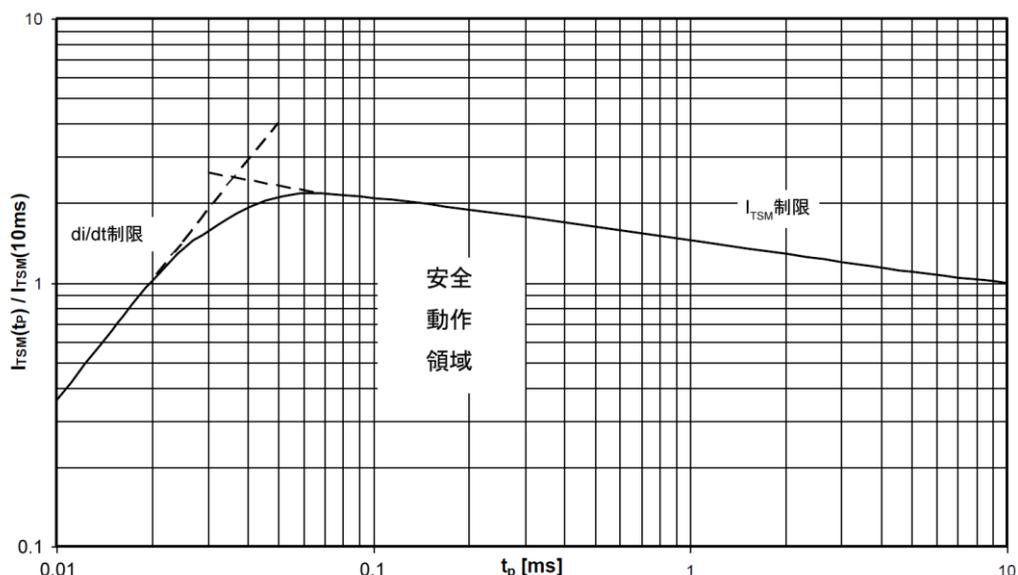


図37 単一正弦波電流パルスによるパルス電源用に最適化されたサイリスタの安全動作領域（SOA）の概略図

6.5.3 ターンオン中の電流と電圧のゼロ交差

正電圧が印加された状態のサイリスタは、トリガーパルスによってターンオンできます。最大で数 μs のゲートコントロールされた遅延時間が経過した後、電圧は急激に低下し、負荷電流は上昇し、伝導ゾーンで伝播が開始します。このプロセス中に電圧値と電流値が負値になった場合、伝導ゾーンが収縮します。エネルギーが狭い領域に集中し、光トリガーか電気トリガーかに関係なく、半導体が破壊される可能性があります。このような動作条件は、適切なフリーホイーリング回路を使用することによって回避します。

6.5.4 高い di/dt の値によるターンオフと負電圧

これらの動作条件はできれば回避できるように対策してください。スナバーで制御可能であるとしても非常に広い範囲でスナバー回路を適用する必要があります。電圧ピークは、逆回復電流のスナップオフと回路のインダクタンスにより発生し、半導体の許容値に制限される必要があります。

図 38と図 39は、パルス電源用途に適した回路および半導体がさらされるストレスを示しています。図 39に示す回路のほうが、サイリスタにかかるストレスは大きくなります（図 40の Var.2 を参照）。ただし、図 38に示す回路を使用することによって、ターンオフ対電圧は回避されます（図 40の Var.1 を参照）。

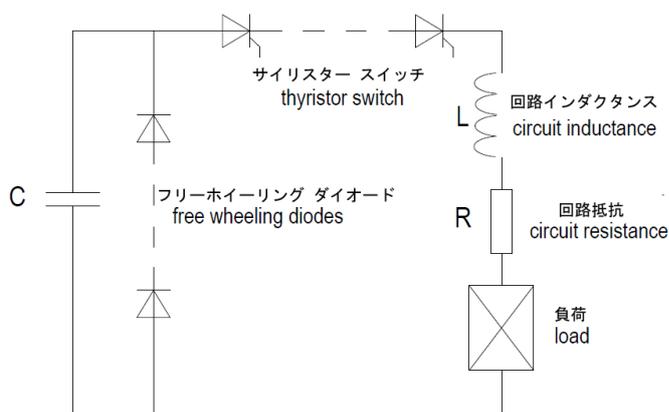


図38 コンデンサー側にフリーホイーリング回路があるサイリスター スイッチ

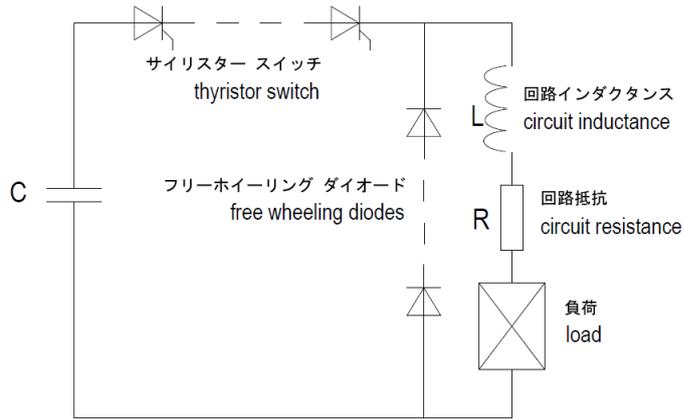
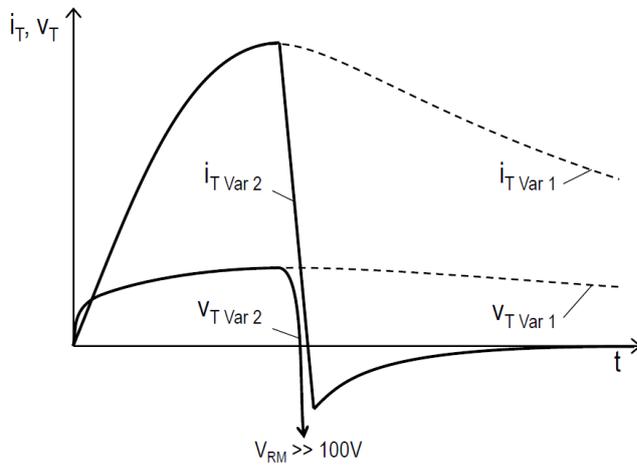


図39 負荷側にフリーホイーリング回路があるサイリスター スイッチ



Var 1: コンデンサー側のフリーホイーリング ダイオード
free wheeling diode at capacitor

Var 2: 負荷側のフリーホイーリング ダイオード
free wheeling diode at load

図40 サイリスターの電流と電圧の波形

7.保護

サイリスターとダイオードは、非常に大きい電流および非常に高い電圧から、および制御回路の干渉パルスから、確実に保護する必要があります。

7.1 過電圧保護

全体的に見ると、装置内の過電圧には以下の原因があります。

- 内部過電圧 パワー半導体のキャリア蓄積効果による
- 外部過電圧 配線上のスイッチング プロセスおよび以下のような大気の影響
 - 無負荷の変圧器のスイッチング
 - 誘導負荷のスイッチング
 - ヒューズ切れ
 - 落雷

サイリスターとダイオードは、マイクロ秒領域の過電圧によって破壊される可能性があるため、その過電圧保護には特に注意する必要があります。適切なスナバーを設計する際、阻止能力 (V_{DRM} 、 V_{RRM}) および臨界電圧上昇率 $(dv/dt)_{cr}$ を考慮する必要があります。

7.1.1 個々のスナバー (RC スナバー)

ターンオフ中は、サイリスターまたはダイオードの負荷電流は、ゼロ交差時には停止せずに、キャリア蓄積効果により一時的に逆回復電流として逆方向に流れ続けます (図 23 を参照)。ピーク逆回復電流に到達した後、多かれ少なかれ、急下降する逆方向遅延電流により、負荷回路のインダクタンスで電圧ピークが発生します。この電圧ピークは駆動電圧に重畳されるので、半導体が危険な状態になります。

この過電圧は、デバイス個々にスナバー回路を適用することにより、効果的に低減することが可能です。

このスナバーの定数を決定するために、半導体の i_{TM} または i_{FM} の大きさ、オン状態電流の $-di_T/dt$ または $-di_F/dt$ の下降率、ピーク逆回復電流 I_{RM} 、逆方向オフ状態電圧 V_{RM} 、およびピーク繰り返し逆方向オフ状態電圧 V_{RRM} 、およびサイリスターの臨界電圧上昇率 $(dv/dt)_{cr}$ など、最も重要な要因を知る必要があります。主電源転流コンバーターでは、以下の条件が満たされる場合、表 2 の正常動作条件でサイリスターおよびダイオードの RC スナバーを使用できます。

- コンバーター電源トランスの短絡電圧 u_K が 4% 以上。主電源に直接接続されている場合、適切な保護チョークの大きさを決定する必要があります。
- ピーク繰り返しオフ状態電圧と供給電圧のピーク値の間の安全限界が 2.2 以上。

			オン状態電流 ITAV、IFAV on-state current I _{TAV} , I _{FAV}					
			≤ 50 A	≤ 100 A	≤ 200 A	≤ 500 A	≤ 1000 A	≤ 2000 A
公称電圧 V _N nominal voltage V _N	≤ 230V	C [μF] R [Ω] P[W]	0.22 47 ≥ 5	0.33 33 ≥ 10	0.68 22 ≥ 15	1.5 12 ≥ 30	3.3 6.8 ≥ 70	6.8 6.8 ≥ 150
	≤ 400V	C [μF] R [Ω] P[W]	0.12 82 ≥ 7	0.22 56 ≥ 15	0.47 33 ≥ 30	1.0 22 ≥ 70	2.2 15 ≥ 125	4.7 12 ≥ 300
	≤ 500V	C [μF] R [Ω] P[W]	0.10 120 ≥ 10	0.18 68 ≥ 25	0.39 39 ≥ 50	0.82 27 ≥ 100	1.8 18 ≥ 200	3.3 15 ≥ 400
	≤ 690V	C [μF] R [Ω] P[W]			0.27 47 ≥ 70	0.56 33 ≥ 125	1.0 22 ≥ 250	1.8 22 ≥ 500

表2 主電源用途での個々のスナバーの RC スナバー

特にオン状態電流が急降下する場合または阻止能力の安全限界が低い場合、前述の推奨する RC スナバーの適合性を確認する必要があります。このような場合、通常は、大容量コンデンサーおよび適切な大きさを再決定した抵抗が必要です。非周期的減衰過電圧が最も望ましい進行を示すための最適な等価抵抗は、以下のように計算します。

$$C' = \frac{Q_r}{V_R \cdot \sqrt{2}} \quad R' = (1.5 \dots 2) \cdot \sqrt{\frac{L'}{C'}}$$

ここで、R' と C' は RC 直列スナバーの等価値であり、L' はコンバーター インダクタンスの等価値です。

Schaltung	R'	C'	L'
M1	R	C	L _S +L _G
M2	R	C	2 L _S
B2	1/2 R	C	L _S
M6	1/2 R	2 C	2 L _S
B6	3/5 R	5/3 C	2 L _S

表3 コンバーター回路の等価値

R、C = RC スナバーの値

L_S = コンバーター トランス（単相）の内部インダクタンス

L_G = 平滑用チョークのインダクタンス

サイリスタの場合、RC スナバーの抵抗は、ターンオン中のスナバーから非常に大きい放電電流が流れてもサイリスタにストレスがかからない値である必要がある、という点も守る必要があります（3.4.1.2.3 も参照）。

$$R' \geq \frac{V_{DWM}}{I_{T(RCM)}}$$

抵抗の消費電力は、以下の式に従って計算します。

$P_R = k \cdot V_R^2 \cdot C \cdot f$	$k = 2 \cdot 10^{-6}$	非制御整流器の場合
	$k = 4 \cdot 10^{-6}$	制御されている 1 パルス回路および 2 パルス回路および AC コントローラー内
	$k = 6 \cdot 10^{-6}$	制御されている 3 パルス回路および 6 パルス回路および三相コントローラー内

式では以下の単位の値が使用されていることを、ここで確認する必要があります。

P_R [W]
 V_R [V]
 C [μ F]
 f [Hz]

ターンオン中に過電圧降下およびサイリスタのストレス低減が実現するように、必要に応じて図 41 に従ったスナバーを変更できます。

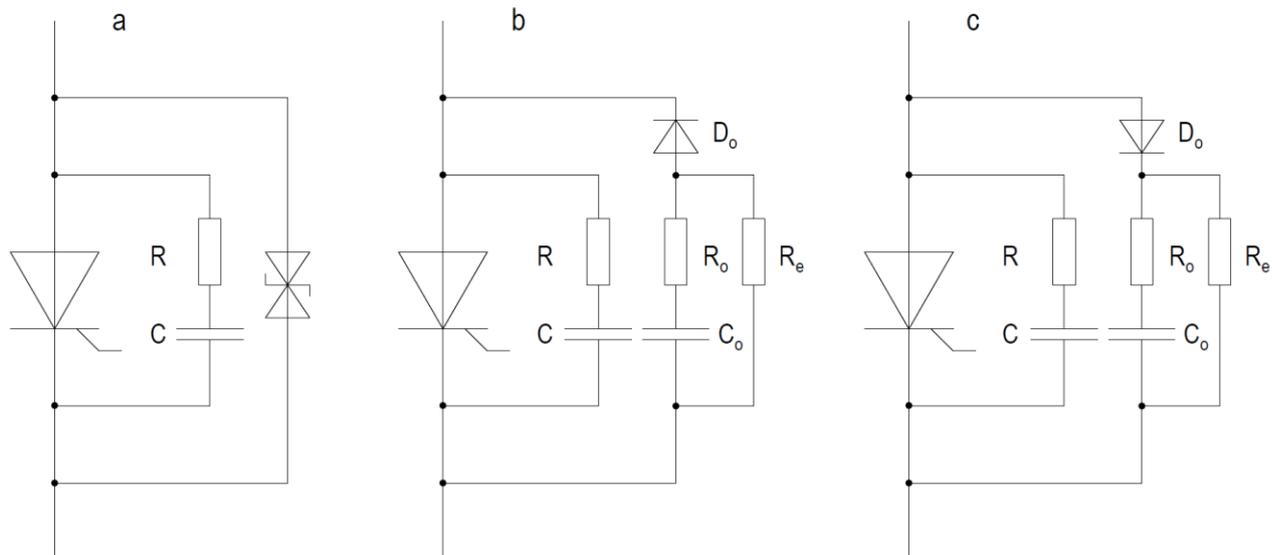


図41 サイリスタの RC スナバーの拡張例

a – バイポーラー電圧サージ サプレッサーを使用

b – ターンオン電流を減衰させる RCD の組み合わせを使用

c – dv/dt および順方向オフ状態電圧を減衰させる RCD の組み合わせを使用

注) D_0 = (特にターンオンに関する) 高速ダイオード

臨界電圧上昇率 $(dv/dt)_{cr}$ が $500V/\mu s$ 以上のサイリスターを使用している場合、変圧器のスナバーが存在する場合（7.1.3 を参照）の整流器動作では、通常は RC スナバーを省略できます。

7.1.2 AC コントローラーの入カスナバー

AC コントローラーと三相コントローラーでは、サイリスターが、位相制御と全波動作（ソフトスターターなど）の両方の用途で逆並列構成で使用されます。図 42 に、スナバー回路を示します。

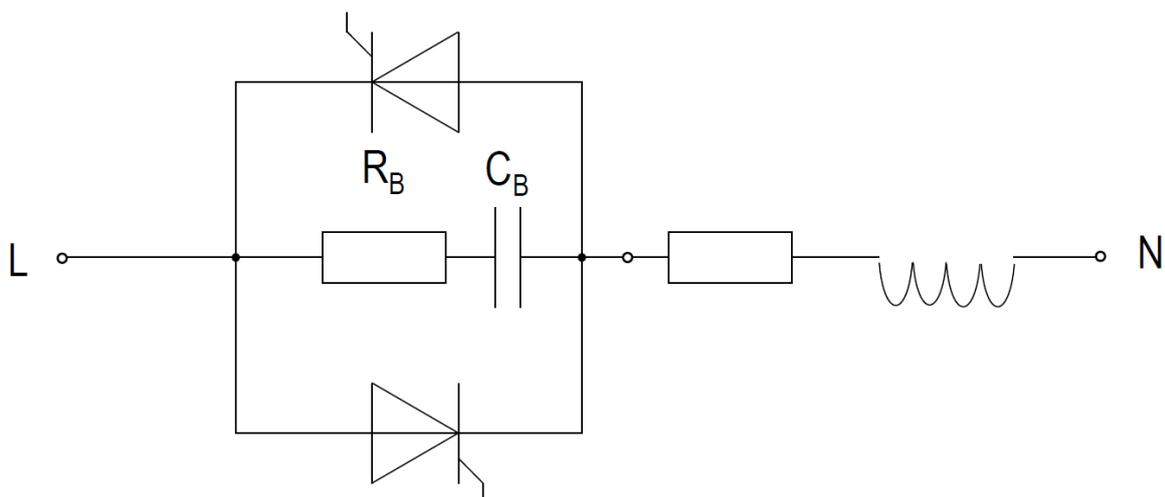
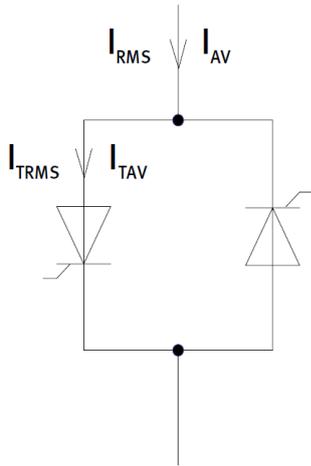


図42 AC コントローラーのスナバー回路

表 2 で推奨されている RC 直列スナバーの値は、正常動作条件および以下の環境で、サイリスターのスナバー用に適用されます。

- 供給電圧と電流の間の誘導位相角が 30° 未満 ($\cos \varphi \geq 0.866$)。
これにより、スナバーのコンデンサーとインダクタンスの直列接続によって生じる可能性がある振動が抑制されることが保証されます。
- サイリスターのピーク繰り返しオフ状態電圧と供給電圧のピーク値の間の安全限界が 2.2 以上（3.1.2.1 を参照）。
- サイリスターの臨界電圧上昇率 $(dv/dt)_{cr}$ が $500V/\mu s$ 以上。

注) 表 2 で指定されているオン状態電流 I_{TAV} が、一方向構成のサイリスターの平均値として十分な精度で現れます。負荷電流を決めるために、逆並列構成の個々のサイリスターの RMS 値 I_{TRMS} および回路全体の RMS 値 I_{RMS} を以下の式から算出できます。



$$I_{TRMS} = \frac{I_{TAV} \cdot \pi}{2}$$

$$I_{RMS} = \frac{I_{TAV} \cdot \pi}{\sqrt{2}}$$

図43 AC コントローラーの電流の計算

大型装置に実装されたハイパワー半導体と光トリガーサイリスターの場合、回路パラメーターおよび使用する半導体タイプに従ってスナバーを最適化することがよく行われます。この場合、これらのサイリスターの臨界電圧上昇率は前述の条件を明らかに上回っているため、電圧上昇率は無視できます。したがって、この場合、スナバー設計に対する一般的な推奨はほとんど意味がありません。

7.1.3 他励式コンバーターへのスナバーの提供

主電源から発生する、またはコンバーターのトランスまたはチョークのスイッチングにより発生する、エネルギーを消費する過電圧は、複合スナバー回路によりなるべく減衰させます。サイリスターまたはダイオードを使用するコンバーターでは、スナバー回路はAC側に配置され、ダイオードを使用する補助整流器および放電抵抗付き保護用コンデンサーで構成されます。放電抵抗が必要なのは、ダイオードブリッジによりスナバー容量の放電が妨げられるためです。したがって、この容量が1周期以内に放電するように設計する必要があります（図44と表4を参照）。

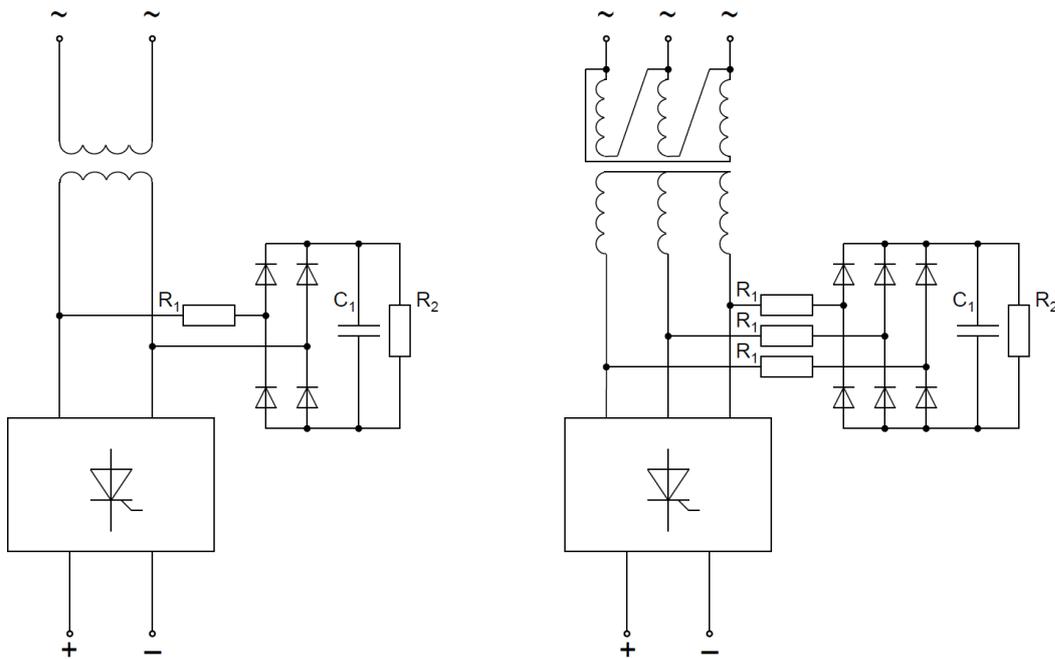


図44 制御整流器のAC側の複合スナバー

回路 B6C circuit B6C			スタック出力電流 I_{DC} stack output current I_{DC}				
			= 200A	= 1000A	= 2500A	= 5000A	
spannung V_N spannung V_N	供給電圧 V_N	= 500V	R1 [Ω]	6,8	3,9	1,8	1
			C1 [μ F]	6,8	10	22	33
			R2 [Ω]	15	12	4,7	3,3
			P2 [W]	32	40	104	150

回路 B6C circuit B6C			スタック電流 I_{DC} stack current I_{DC}					
			= 200A	= 750A	= 1500A	= 3000A	= 4000A	
spannung V_N spannung V_N	供給電圧 V_N	= 690V	R1 [Ω]	22	8,2	3,9	2,7	1,8
			C1 [μ F]	2,2	4,7	10	15	22
			R2 [Ω]	47	22	12	6,8	4,7
			P2 [W]	20	43	78	140	201

回路 B6C circuit B6C			スタック電流 I_{DC} stack current I_{DC}				
			= 500A	= 1000A	= 2000A	= 3000A	
spannung V_N spannung V_N	供給電圧 V_N	= 1000V	R1 [Ω]	18	8,2	5,6	3,9
			C1 [μ F]	2,2	4,7	6,8	10
			R2 [Ω]	47	22	15	12
			P2 [W]	42	90	133	166

表4 制御三相ブリッジの AC 側の複合スナバーのコンポーネント

複合スナバーが RC 回路としても動作するので、通常は、さらにコンバーター内のすべてのサイリスターとダイオードに対する個別のスナバーおよび補助整流器を追加する必要はありません。

ダブル三相逆並列ブリッジなど、一部のダブル コンバーター回路は対象外です。複合スナバーを設計する場合、以下を守る必要があります。

直列抵抗 R_1

コンバーターのトランスのスイッチングにより発生する可能性がある振動を防ぐために存在します。

同時に、ターンオン中に過電圧ストレスがかかっている状態で、補助整流器のダイオードを通じて保護コンデンサーから発生する放電ピークを制限します。

保護コンデンサー C_1

コンバーターのトランスまたはチョークがオフに切り替わったときに蓄積するエネルギーを吸収して、保護するサイリスターまたはダイオードの最大許容ピーク繰り返しオフ状態電圧を電圧が超えないようにする必要があります。スイッチのアーク放電損失は含まれません。

- 放電抵抗 R_2
連続過電圧エネルギーの放電時定数 t が $R_2 C_1 = 80\text{ms}$ に等しければ、実際的経験では、十分な大きさです。
- 補助整流器ダイオード
必要な阻止能力以外に、保護コンデンサーの充電サージ電流に依存する許容サージ電流も考慮して、選択する必要があります。過電圧は長い間隔をおいて短時間だけ発生するので、ダイオードの利用頻度は少なく、その損失もわずかです。したがって、一般にはヒートシンクは必要ありません。

7.1.4 他の保護オプションとエネルギーを消費する過電圧

RLC フィルター

コンバーターのトランスの浮遊誘導性または転流チョークの誘導性および中性点で接地されている RC 回路で構成されています。コンデンサーの放電電流に関してあまり小さすぎる抵抗を選択できないので、短時間、低エネルギーの過渡過電圧を減衰させる場合に適しています。

それとは別に、発生する損失によって、容量の大きさは制限されます（図 45 を参照）。

火花ギャップ避雷器

エネルギーを消費する過電圧が配線から予想される場合に使用できます。トリガー電圧に達した後の遅延ターンオンにより、通常は過電圧に対する保護手段を追加する必要があります（図 45 を参照）。

DC スナバー

負荷側から発生する過電圧は、DC スナバーで減衰させることができます（図 45 を参照）。RC 回路の代わりに、金属酸化物バリスターなどの電圧依存抵抗を使用できます。バリスターは一方では、熱的に不安定になり、深刻な経時変化が進むので、一般には繰り返し過電圧の制限には適していないことに注意する必要があります。他方では、その大きさを誤って決定することによって、エネルギーを消費する過電圧に対する保護（通常は火花ギャップ避雷器）を妨害してはいけないことに注意する必要があります。

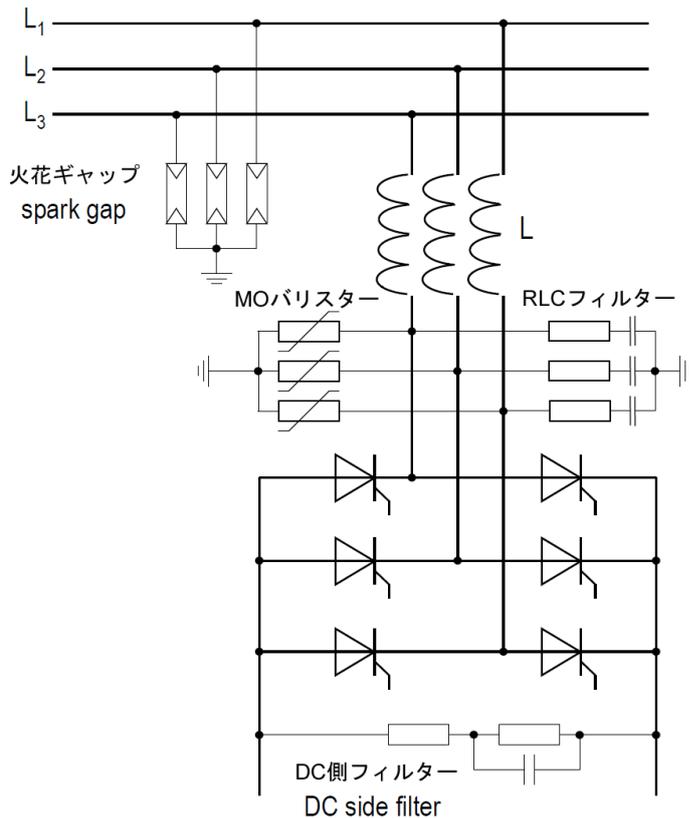


図45 他の保護オプションとエネルギーを消費する過電圧

7.2 過電流保護

サイリスターとダイオードは、大きな動作電流を流すことができますが、過電流により破壊される可能性もあります。したがって、適切な保護手段を講じる必要があります。適切な保護手段は、過電流のタイプに応じて選択します。一般には、短期間と長期間の過電流保護を区別します。

7.2.1 超高速半導体ヒューズによる短期間の保護

短期間の保護は、短絡回路から発生する過電流を、最大で半正弦波 1 個分、サイリスターまたはダイオードが危険な状態にならない値に制限します。それには、超高速開路特性を持つ特殊半導体ヒューズを使用します。サイリスターまたはダイオードは、最悪の場合、ターンオフ時に、タイプごとにデータシートで指定されている $\int i^2 dt$ 値を使用します。半導体は、 $\int i^2 dt$ 値によるストレスがかかると、完全に、または部分的に、オフ状態ではなくなり、阻止能力を失います。この状況は、ジャンクション温度が永久動作許容値に下がるまで続きます。したがって、このストレスが再びかかる可能性があるのは数秒経過した後であり、コンバーターの動作期間全体に対するパルス数が限られていなければめったに発生しません（3.1.16 も参照）。

7.2.1.1 ヒューズの選択

ヒューズは、オプションで、相または分岐（アーム）に配置できます。分岐ヒューズによる短期間の保護は最も安全であり、サイリスターまたはダイオードに最大電流負荷がかかることを許容します。相ヒューズを使用すると、複雑さは軽減されます。

ただし、逆起電力により負荷から発生する可能性があるフィードバックに対して、コンバーターの出力に別途ヒューズを実装する必要があります。これは、DCバスにフィードバックされる負荷からの短絡電流は相ヒューズによって登録されていないためです。

電流負荷能力が高い一部のサイリスタまたはダイオードの場合は、2つのヒューズを並列接続する必要があります。

ヒューズを選択する際は、以下を考慮する必要があります。

- ヒューズ定格電圧
短絡電流駆動電圧より高い値である必要があります。
- 短絡電流駆動電圧
一般には供給電圧と同じです。ACコンバーターの動作の場合のみ、供給電圧の最大1.8倍の値になります。
- 再発電圧 V_{RMS}
短絡電流駆動電圧 V_{KRMS} を短絡経路に直列接続したヒューズの数 N で割って安全係数 $F_s = 1.3$ を掛けることによって求めます。以下に式を示します。

$$V_{RMS} = \frac{V_{KRMS}}{N} * F_s$$

例えば、B2回路とB6回路の場合、 $V_{RMS} = \frac{1}{2} * 1.3 * V_{KRMS} = 0.65 * V_{KRMS}$ です。

- ヒューズアーク放電電圧
ヒューズはその溶断過程で、ヒューズの構造と再発電圧に依存するアーク放電電圧を発生します。回路の逆バイアスコンポーネントに悪影響を及ぼさないように、この電圧のピークが半導体のサージピーク電圧を超えてはいけません。
- ヒューズ公称定格電流
これは、通常は正弦波AC電流を指しており、変位する電流波形の定格値より上または下になります。ヒューズの公称電流は、予想される位相電流または分岐電流より多少高い値である必要があります。
- $\int i^2 dt$ ターンオフ値
溶断積分とアーク積分の合計であり、したがってサイリスタの $\int i^2 dt$ 値より小さい値である必要があります。

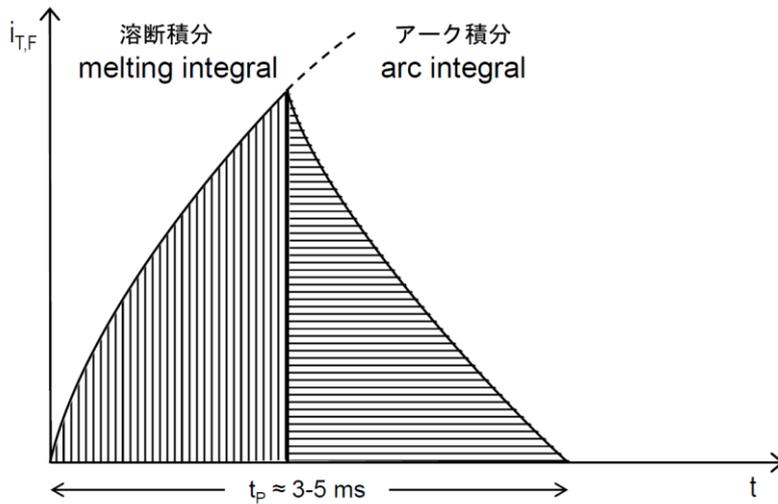


図46 超高速ヒューズのターンオフ特性

回路 circuit	アーム電流 arm current RMS	相電流 phase current RMS
M1 	$\frac{\pi}{2} I_{d(AV)} = 1.57 I_{d(AV)}$	
M2 	$\frac{\pi}{4} I_{d(AV)} = 0.79 I_{d(AV)}$	
B2 	$\frac{\pi}{4} I_{d(AV)} = 0.79 I_{d(AV)}$	$\frac{\pi}{2\sqrt{2}} I_{d(AV)} = 1.11 I_{d(AV)}$
M6 	$\frac{1}{\sqrt{3}} I_{d(AV)} = 0.58 I_{d(AV)}$	
B6 	$\frac{1}{\sqrt{3}} I_{d(AV)} = 0.58 I_{d(AV)}$	$\frac{\sqrt{2}}{3} I_{d(AV)} = 0.82 I_{d(AV)}$
W1C, W3C 	$\frac{1}{\sqrt{2}} I_{d(AV)} = 0.71 I_{\text{Phase (RMS)}}$	

抵抗性負荷と完全導通の概念図
ideal view for resistive load and full conduction

表5 分岐（アーム）電流と相電流の計算

短絡電流が増加すると、まずヒューズリンクが溶融します。それによって発生したアークは、充填剤（通常は珪砂）により消弧されます。これらのヒューズは3~5ms以内に開極します（図46を参照）。

分岐電流または相電流のRMS値は、さまざまなコンバーター回路の出力電流から表5の式によって算出できます。

これらの係数は、抵抗性負荷およびゼロ遅延出力に適用されます。

7.2.2 その他の保護の概念：ハイパワー半導体の短期間の保護

7.2.2.1 高速DC回路ブレーカー

短絡して数ミリ秒以内に電気力によりトリガーします。コストが高いため、めったに使用されません。

7.2.2.2 クローバー（電子的短絡）

主に、ターンオフコンポーネント（IGBT、GTO、IGCT）を使用する電源インバーターで使用します。DCバス電圧が規定されている保護レベルを超えると、クローバーがトリガーされて、DCバスコンデンサーを放電します。パルス電流の極性が反転すると、インバーター回路内の特殊ダイオードまたはフリーホイーリングダイオードから給電されます。

7.2.2.3 配線側ブレーカー

半導体は、ブレーカーにより主電源から切断されるまで、短絡電流を流す必要があります。大型装置では、3~5半波長後に切断されます。

7.2.2.4 トリガーパルスの阻止

規定されているレベルを超えると、サイリスターのトリガーパルスが抑制されます。それにより、サイリスターには、最初に電流半波によるストレス、次に負および正のオフ状態電圧によるストレスがかかります。この場合、半導体の阻止能力が十分である必要があります。

7.2.3 長期間の保護

長期間の保護を実現するには、適合する熱的および磁気的な過電流保護機構またはヒューズを使用します。これらの保護装置のターンオフ特性は、短期間動作での過電流を下回る必要があります。その結果、サイリスターまたはダイオードの阻止能力は維持されます。したがって、サイリスターの長期間の保護も、トリガーパルスが阻止されることにより実現します。最大阻止能力が要求されない場合、3.1.14節に従って、最大過負荷オン状態電流特性上に遮断特性を設定できます。

7.2.4 完全定格保護

長期間と短期間の保護で構成されますが、実際には複数の保護機構の組み合わせによってのみ実現します。

7.3 負荷回路のインダクタによる動的電流制限

負荷回路のインダクタンスが低い場合、サイリスタのターンオン時の電流上昇率が高くなりすぎる可能性があります。破壊を避けるには、別途インダクタ L_z を挿入する必要があります。これにより、ターンオン電流の上昇率が低下します（図 47を参照）。この方法により、ターンオン損失も減少します。

線形インダクタンスの場合、電流の上昇中に、伝搬がトリガーされているシリコン領域の電流密度は減少します。

飽和チョークでは、シリコンペレットの大部分が既に伝導性の場合、ステップ時間 t_{st} （図 47を参照）の経過後から電流上昇率が高くなります。ステップ電流 i_{Tst} （図 47を参照）は、ステップ時間の開始時には繰り返しターンオン電流 $I_{T(RC)M}$ にほぼ一致している必要があります（3.4.1.2.3 を参照）。

ステップ電流が少ない場合、チョークに並列に抵抗 R_p を接続することによって増やすことができます。時刻 0 で電圧 V_0 が印加されている場合、発生する電流 i_{Rst} は以下の式で示されます。

$$i_{Rst} = \frac{V_0}{R_p}$$

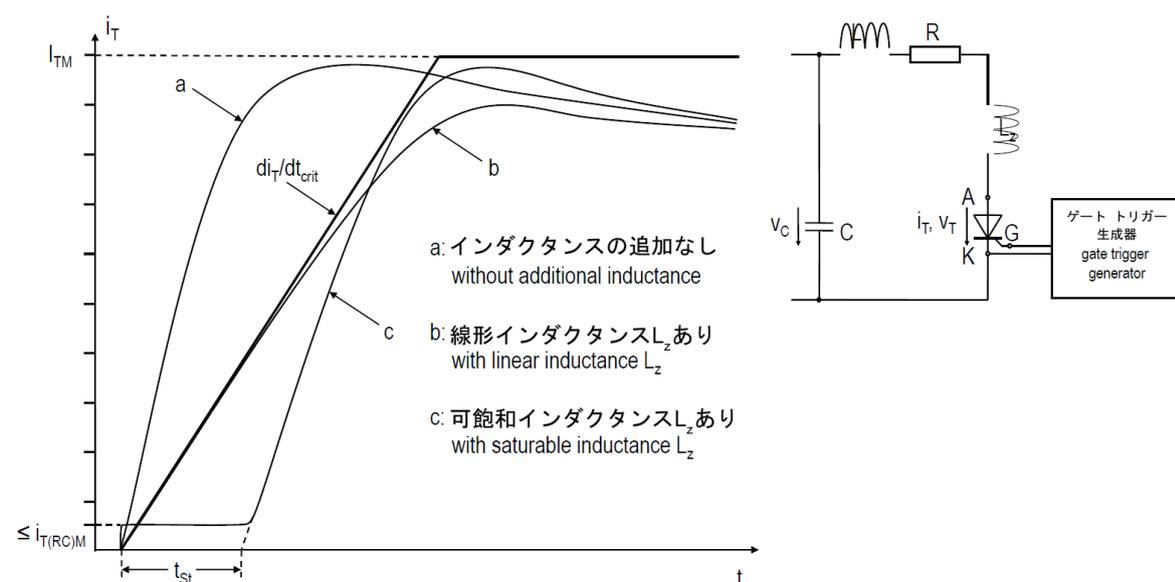


図47 さまざまなインダクタンスが直列接続されているサイリスタのターンオン電流の進行の概念図

- a : 最大許容領域
- b : 電流上昇率に制限がない非許容動作
- c : 負荷回路に線形インダクタンスが直列接続されている許容動作
- d : 負荷回路に飽和チョークが直列接続されている許容動作

7.4 ゲート回路の干渉パルスの削減

コンバーターにより、負荷回路の電流と電圧が急激に変化します。この場合、ゲートのリード線およびトリガー機器に対する誘導結合または容量結合の結果として、サイリスタのゲート端子に干渉パルスが出現するリスクがあります。したがって、サイリスタが誤ってトリガーされて、装置の動作不良を引き起こす可能性があります。結合を減らして干渉パルスを回避するには、通常は、ゲートのリード線をより合わせてできれば短くし、トリガー トランスと可能であればトリガー機器もシールドを強化します。こうすることによって、ゲート回路そのものも保護することが可能です（図 48を参照）。

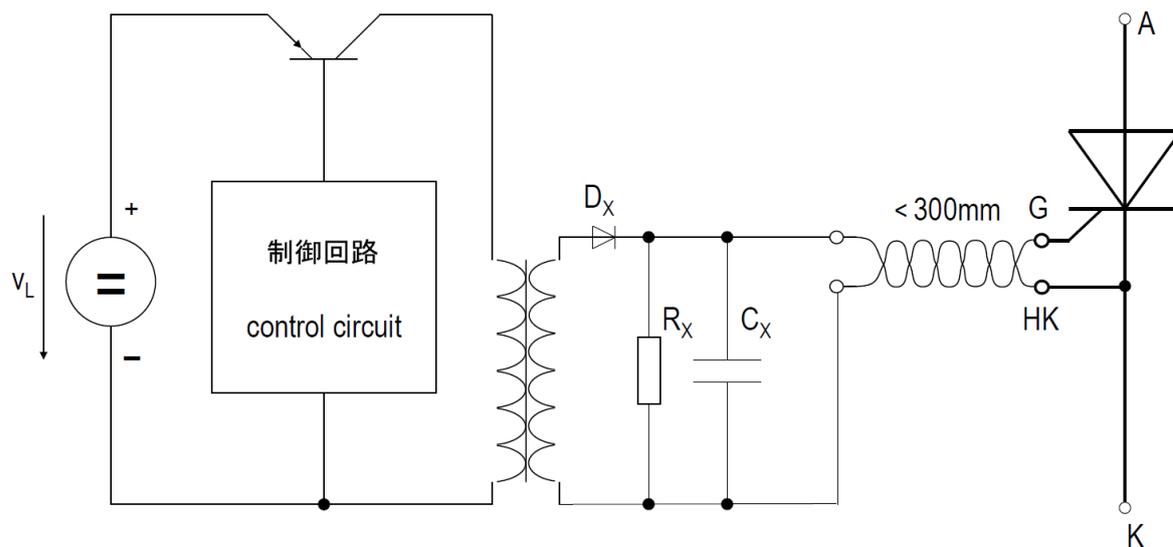


図48 サイリスタのゲート保護の例

標準の位相制御サイリスタの場合、以下を推奨します。

- $C_x = 10 \dots 47 \text{ nF}$
- $R_x t_x (= R_x C_x = 10 \dots 20 \mu\text{s})$ に応じた値
- D_x 高速ダイオード

放電抵抗 R_x を省くことはできません。省いた場合、臨界電圧上昇率 $(dv/dt)_{cr}$ など、一部のサイリスタ データが悪化する可能性があります。スナバーが制御電流に悪影響を及ぼす場合、トリガー回路の大きさを決定する際にこのことを考慮する必要があります（3.3.1.8 も参照）。

8.取り付け

信頼できる安定した動作を実現するには、半導体を正しく慎重に取り付けることが必須です。なぜなら、そうすることで熱的接触と電氣的接触の両方が実現するからです。

8.1 ディスク ケース

8.1.1 ディスクセルの取り付け

Infineon Technologies AG は、多数のヒートシンクとスタックを提供しています。これらは、Infineon Technologies AG の半導体コンポーネントに合わせて設計されています。ヒートシンクの多くについて、詳細な熱的データを請求に応じて提供可能です。一部のディスクセル ヒートシンクは固定する手順が複雑なので、コンポーネントとヒートシンクの両方を、Infineon Technologies AG から一式揃ったスタックとして購入することを推奨します。

取付板に接続されているヒートシンクまたは母線にコンポーネントを取り付ける際、熱的接触と電氣的接触が実現します。

そのため、以下の手順に厳密に従う必要があります。

- ディスクセルとヒートシンクの接触面および絶縁が損傷していたり付着物があったりしてはいけません。
- ディスクセルとヒートシンクの接触領域は、ヒートシンクの平坦度と表面粗さ Rz の値 (10 μ m) を超えてはいけません。
- 取り付け前に、接触面は、ヒートシンク接触面の条件に応じて、適合する導電性熱伝導化合物 (例 : Klüber Wolfracoat C) を約 50~100 μ m 塗布する必要があります。ディスクセルとヒートシンクの間端子母線がある場合、これも適宜処理する必要があります。

図 49と図 50に標準的な取り付け方法を示します。

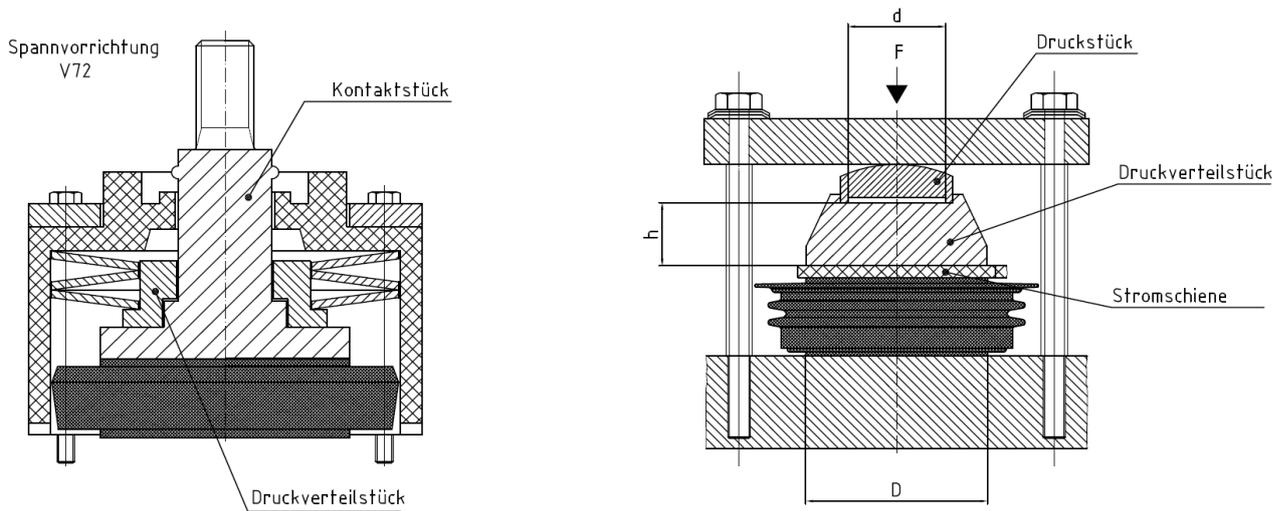


図49 ディスクセルの標準のクランプ配置

クランプユニットV176 / clamping unit V176

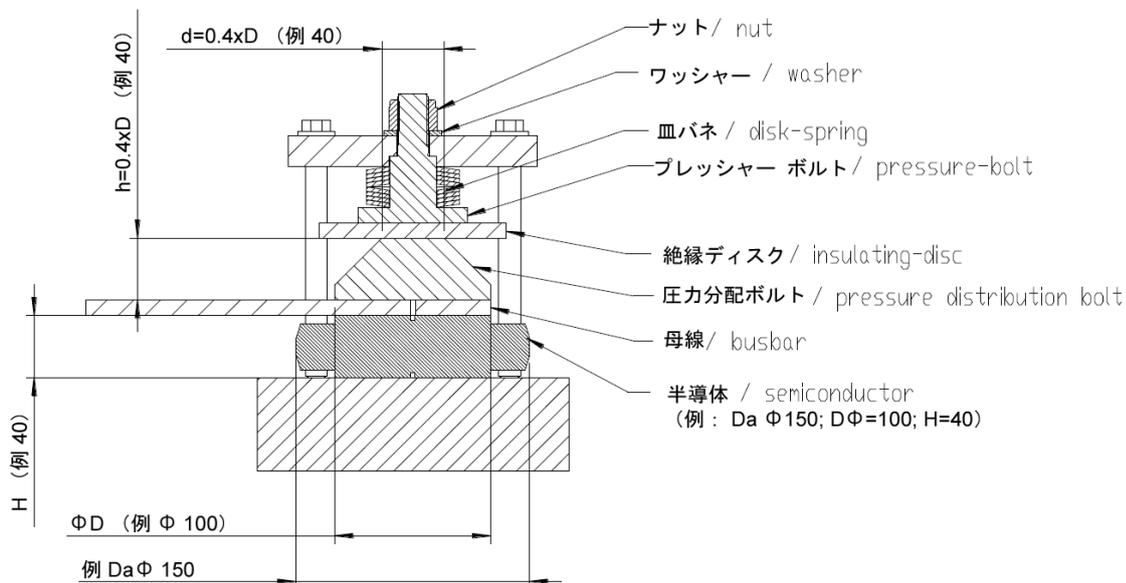


図50 ディスクセルの標準のクランプ配置 (V176)

- 必要なクランプ力によってヒートシンク接触面が変形することがなく、圧力分布が一樣になるように、固定する部品に十分な剛性があることを確認する必要があります (図 49と図 50を参照)。十分に固定されているという条件で、たわみは、接触面直径 D の 1mm あたり $0.3\mu\text{m}$ を超えてはいけません (例 : 接触面直径が 80mm の場合の最大たわみは $80\text{mm} \times 0.3\mu\text{m}/\text{mm} = 24\mu\text{m}$)。
- 任意の接触領域面の最大 0.5% には、指定されている粗さより大きい穴が存在してもかまいません。
ただし、ニッケル層は損傷してはいけません。
- 推奨する寸法 (図 50の右側を参照) : 圧力分布ボルトの高さは $h = 0.4D$ にします。圧力は $\varnothing d = 0.4D$ で印加します。
鋼鉄 (EN 10099 準拠の X20Cr13) の使用を推奨します。

- 他にセンタリングを実現する方法がない場合、コンポーネントの取り付け時に、ヒートシンクのハーフ シェルにセンター穴とピンが存在することを確認する必要があります。
また、半導体の接触面と完全に接触している必要があります。これは、ヒートシンクまたは母線の接触面が少なくとも半導体の接触径と同じ広さであることを意味します。
- センタリング ピンを選択する場合、直径と、特に長さが、正しいことを確認する必要があります。半導体の接点は非常に柔らかい（簡単に変形しやすい）銅でできているので、センタリング ピンが長すぎると、ペレットに貫通して半導体を損傷する可能性があります。
- 組み立てと分解の際は、ディスクセルを損傷しないように、対角線上にあるボルトを順番に少しずつ締め付けたり緩めたりする必要があります。
- ディスクセルを片面冷却する場合、V50、V61、V72 などのタイプの適切なクランプ配置で積層する必要があります。ここで、取り付けボルトを対角に少しずつ締め付けることを確認する必要があります。前述のタイプの場合、クランプ配置の自由端が接触面に接触することで、必要なクランプ力が自動的に得られます。
- V50M、V61M、V72M など、負荷電流が流れるセンター ボルトによるクランプ配置を使用する場合、ネジ山の最大トルクを守る必要があります。

図 51は、ディスクセルの熱抵抗 R_{thJC} のクランプ力に対する特性例を示します。

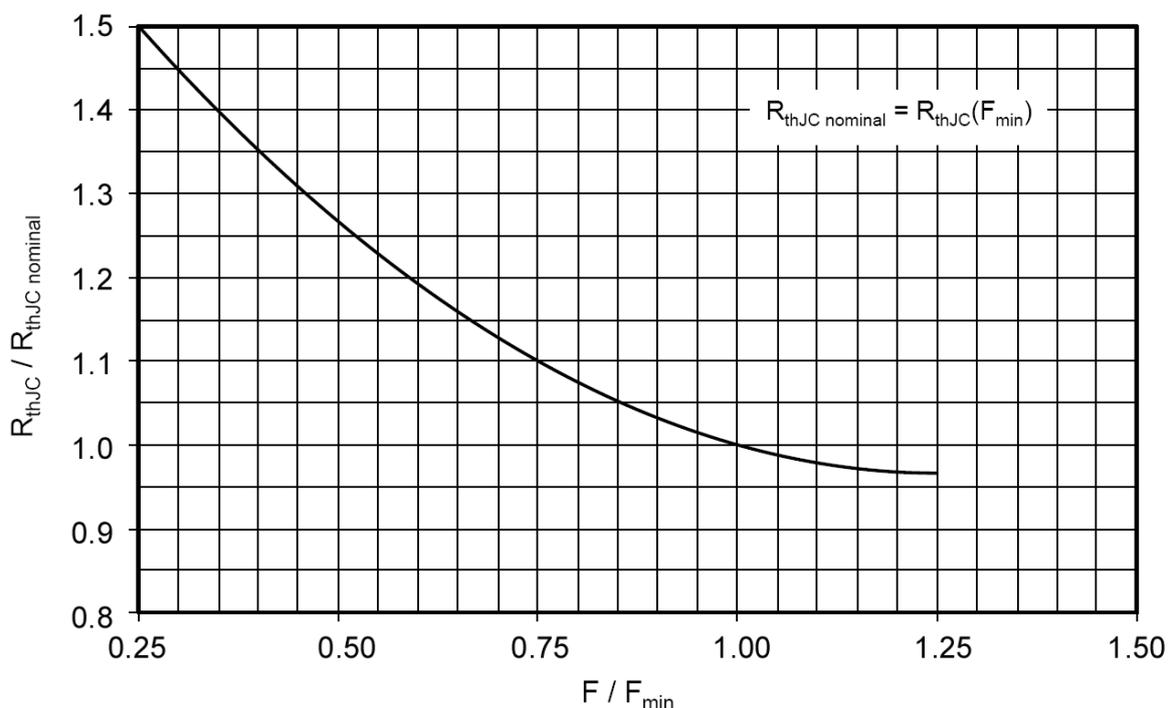


図51 R_{thJC} のクランプ力 F に対する特性例

- 前の図に示すように、クランプ力が小さすぎると熱抵抗が増加し、半導体の電流負荷能力の低下につながります。また、オン状態電圧が上昇し、サージ電流の挙動が悪化する可能性があります。
クランプ力が大幅に減少すると、熱サイクル能力が低下する可能性があります。
- クランプ力が大きすぎると、ディスクセルの内部接点（金属化）の経時変化と損傷を引き起こす可能性があります、この場合も熱負荷サイクル能力が大幅に低下する可能性があります。
データシートに記載されている上限値を大幅に上回るクランプ力でディスクセルを取り付けようとする場合は、Infineon Technologies AG までお問い合わせください。
- 前述のように、クランプ力は、指定されている力の範囲の上から 1/3 の範囲で選択する必要があります。これにより、使用されている材料の最小の伸縮プロセスの場合であっても、力の量が最小要件を下回らないことが保証されます。
- 試験目的では、ペレットの素子と接触面間の安全なコンタクトを保証するために、ディスクセルを最小公称クランプ力の少なくとも 10% または 1kN（どちらか少ない値で十分）の力で固定する必要があります。
- 負荷電流を使用する試験の場合は、少なくとも最小クランプ力で固定する必要があります。これは、データシートに記載されている値は指定されているクランプ力の範囲でのみ有効であるためです。
- 固定されていない条件下で正しく測定することはできません。
- 多目的ゲート付きミディアムパワーセラミックハウジングの場合、ゲート接続に平型コネクタを使用することを推奨します。

8.1.2 ヒートシンクの位置決め

強制空冷（F）と水冷（W）の場合、冷媒の量が守られている限りは、ヒートシンクのどの位置でもディスクセルを取り付けることができます。

自冷（S）の場合、ヒートシンクは、フィンと垂直に、冷却用空気が自由に通過できるような位置に取り付けます。

ヒートシンクは、地面および他の装置から十分離れた位置に取り付けます。

複数のヒートシンクを積み重ねて取り付ける場合、特に自冷の場合は、十分な隙間を残してお互いの加熱効果を回避する必要があります。上方のヒートシンクについては、必要に応じて、冷媒温度が高くなることを考慮する必要があります。

複数のデバイスがスタックに結合されている場合、以下の点に注意します。

- 複数デバイスが直列接続されている場合、個々のデバイスの阻止電圧の倍数が発生する可能性があります。これは、クランプ配置の絶縁を設計する場合に考慮する必要があります。
- 複数デバイスを隣り合わせに並列接続する場合、連続する2つのヒートシンク ハーフシェルの中でデバイスをクランプすることはできません。デバイスの高さ許容値により圧力を一様にかけることができません。代わりに、2つのクランプシステムが機械的に独立して動作するように、ヒートシンク ハーフシェルを機械的に分離する必要があります。
- 個々の母線接続が1つのスタックに接続されている場合、特に組み立て中に、許容値を超える力がスタックにかからないようにする必要があります。
- ヒートシンク上のディスクセルが、ヒューズやトランスなど、他の装置やコンポーネントによって加熱される場合、適宜それらの負荷を減らす必要があります。
- ヒートシンクには電位が発生するので、絶縁して取り付けます。

8.1.3 母線の接続

以下の点に注意する必要があります。

- 引く力または押す力がディスクセルに作用することはありません。
- 発生する機械的振動は接地または短絡を起こしません。
- 負荷電流が流れるコンポーネント、特に直接接続されているヒューズによりディスクセルが追加で加熱されることは設計で回避しています。

8.1.4 制御リード線の接続

以下の点に注意する必要があります。

- 不適切な組み立てによって制御端子を曲げたり、使用前に折れたりしないようにする必要があります。
- ピン接続の安全なコンタクトを保証する必要があります。
- ゲートのリード線は、EMCに適合するように位置を決める必要があります。ゲート保護回路は、半導体に近接した位置に配置します。
- 制御回路と負荷回路の間の絶縁を正しく調整する必要があります。これは、トリガー回路とトリガートランスをガルバニック分離する場合に特に重要です。

8.2 スタッドケース

8.2.1 スタッドケースの取り付け

スタッドケース付きのデバイスは、トルクレンチで留める必要があります。トルクレンチは、セラミック絶縁体を損傷しないように、ケースに向けて半径方向に配置します。個々のデータシートに詳述されているトルク値は、+10%/-20%の許容範囲で守ります。ネジ山が損傷した場合や穴の深さが不十分な場合、接触領域が接触しなくてもトルクが達成される可能性があります。その場合、熱伝導はネジ山経由でのみ発生するので、デバイスが熱的過負荷になる可能性があります。

以下の注意事項は、無条件に考慮する必要があります。

- ヒートシンクおよび絶縁体とスタッドケースとの接触領域が損傷していたり付着物があったりしてはいけません。
- スタッドケースとヒートシンクの接触領域では平坦度のずれは 10 μ m 以内である必要があります。ヒートシンクの表面粗さ Rz は、スタッド取り付けの場合、10 μ m を超えてはいけません。
- 組み立て前に、接触領域は、適合する導電性熱伝導化合物（例：Klüber Wolfracoat C）を約 50~100 μ m 塗布する必要があります。スタッドとヒートシンクの間端子母線がある場合、これも塗布する必要があります。

8.2.2 ヒートシンクの位置決め

強制空冷（F）の場合、必要な冷媒の量が守られている限りは、ヒートシンクのどの位置でもスタッドケースを取り付けることができます。

自冷（S）の場合、ヒートシンクは、フィンと垂直に、冷却用空気が自由に通過できるような位置に取り付けます。

ヒートシンクは、地面および他の装置から十分離れた位置に取り付けます。複数のヒートシンクを積み重ねて取り付ける場合、特に自冷の場合は、十分な隙間を残して、お互いの加熱効果を回避する必要があります。上方のヒートシンクについては、必要に応じて、冷媒温度が高くなることを考慮する必要があります。

ヒートシンク上のコンポーネントが、トランスなど、他の装置やコンポーネントによって加熱される場合、適宜それらの負荷を減らす必要があります。

ヒートシンクには電位が発生するので、絶縁して取り付けます。

8.2.3 母線の接続

以下の点に注意する必要があります。

- 引く力または押す力がコンポーネントに作用することはありません。
- 発生する機械的振動は接地または短絡を起こしません。
- 負荷電流が流れるコンポーネント、特に直接接続されているヒューズにより半導体が追加で加熱されることは設計で回避しています。
- フレキシブル リード線の最小曲げ半径を守る必要があります。

8.2.4 制御リード線の接続

8.1.4 節を参照してください。

8.3 フラットベース ケース

8.3.1 フラットベース デバイスの取り付け

必要なクランプ力は、付属の取付板によって加えられます。銅製またはアルミニウム製のヒートシンクを使用する場合、4本のボルトは、ボルト径の1.5倍以上の深さまでネジ穴にねじ込むことができる長さにします。取付板が接触面に平行になるように、取り付けボルトを対角に少しずつ締め付けると、必要なクランプ力が得られます。以下の注意事項は、無条件に考慮する必要があります。

- ヒートシンクおよび絶縁体とフラットベース デバイスとの接触領域が損傷していたり付着物があったりしてはいけません。
- フラットベース デバイスとヒートシンクの接触領域では平坦度のずれは10 μ m以内である必要があります。ヒートシンクの表面粗さRzは、フラットベース取り付けの場合、10 μ mを超えてはいけません。
- 組み立て前に、接触領域は、適合する導電性熱伝導化合物（例：Klüber Wolfracoat C）を約50~100 μ m塗布する必要があります。フラットベースとヒートシンクの間端子母線がある場合、これも塗布する必要があります。

8.3.2 ヒートシンクの位置決め

8.2.2 節も参照してください。

8.3.3 母線の接続

8.2.3 節も参照してください。

8.3.4 制御リード線の接続

8.1.4 節を参照してください。

8.4 PowerBLOCK-Module

8.4.1 PowerBLOCK-Module の取り付け

モジュールとヒートシンクの接触面が損傷していたり付着物があったりしてはいけません。ヒートシンクの接触面は、平坦度と粗さ R_z の値 ($10\mu\text{m}$) を超えてはいけません。取り付け前に、接触面は、ヒートシンク接触面の条件に応じて、適合する熱伝導化合物（例：DOW CORNING DC340）を約 $50\sim 100\mu\text{m}$ 塗布する必要があります。

任意の接触領域面の最大 0.5%には、指定されている粗さより大きい穴が存在してもかまいません。

ただし、モジュールのベース プレートのニッケル層は損傷してはいけません。

すべての取り付けボルトを指定されているトルクで均一に締め付けます。

8.4.2 ヒートシンクの位置決め

強制空冷 (F) と水冷 (W) の場合、冷媒の量が守られている限りは、ヒートシンクのどの位置でも PowerBLOCK-Module を取り付けすることができます。

自冷 (S) の場合、ヒートシンクは、フィンと垂直に、冷却用空気が自由に通過できるような位置に取り付けます。

ヒートシンクは、地面および他の装置から十分離れた位置に取り付けます。

複数のヒートシンクを積み重ねて取り付けの場合、特に自冷の場合は、十分な隙間を残して、お互いの加熱効果を回避する必要があります。上方のヒートシンクについては、必要に応じて、冷媒温度が高くなることを考慮する必要があります。

同一ヒートシンク上で複数モジュールが直列接続されている場合、指定されている分離電圧は、一般には十分ではありません。この構造形式は避けることを推奨します。

ヒートシンク上のモジュールが、トランスなど、他の装置やコンポーネントによって加熱される場合、適宜それらの負荷を減らす必要があります。

ヒートシンク当たりのモジュール数を選択する際、モジュール間のクロス トークが発生しないようにするか、または計算で考慮します。

8.4.3 母線の接続

以下の点に注意する必要があります。

- 引く力または押す力がモジュールに作用することはありません。
- 発生する機械的振動は接地または短絡を起こしません。
- 負荷電流が流れるコンポーネント、特に直接接続されているヒューズによりモジュールが追加で加熱されることは設計で回避しています。

8.4.4 制御リード線の接続

8.1.4 節を参照してください。

9.保守

半導体コンポーネントであるサイリスタとダイオードは、保守する必要はほとんどありません。ただし、それらの絶縁経路は、飛散または落下する水や汚染からは保護されていません。絶縁性や熱伝導が影響を受けないように、コンポーネントと特にその絶縁経路、およびヒートシンクを定期的に清掃します。

10.保管

納品されたディスクセルと PowerBLOCK-Module は、適切な条件下で少なくとも 2 年間は出荷時の梱包のまま保管できます。それには、気候条件が IEC 60721-3-1 クラス 1K2 に適合している必要があります。

11.型式

ディスクセル									
T	930	N	36	T	O	F			対称阻止サイリスター
T									ダイオード
D	930								最大平均オン状態電流 (A)
	0								ミディアムパワーセラミックディスク
	1								ハイパワーセラミックディスク
	3								光トリガーサイリスター (LTT : Light Triggered Thyristor) 、 セラミックハウジング
		N							用途 :
		NH							位相制御ダイオード、位相制御サイリスター
		K							パルス電源ダイオード (ソフトリカバリー) 、 LTT (ハイターンオン時 di/dt)
		S							位相制御ダイオード、カソードオンケース (スタッドおよびフラットベースハウジング)
		SH							高速ダイオード
		U							高速ダイオードソフトリカバリー - GCT、IGCT、およびIGBTのフリーホ ーリングダイオード
		A							高速ダイオード、カソードオンケース (スタッドおよびフラットベースハウ ジングのみ)
		B							アバランシェダイオード
									アバランシェダイオード、カソードオンケース (スタッドおよびフラット ベースハウジングのみ)
			36						阻止電圧 :
									繰り返し順方向オフ状態および逆方向ピーク電圧 (100V 単位)
									36 = 3600V
									設計 :
		B							スタッドベースメートルねじ、ケーブル
		C							スタッドベースメートルねじ、ハンダ端子
		E							フラットベースハウジング、ケーブル
		T							ディスクセル
									ターンオフ時間 :
					O				無保証ターンオフ時間 (データシートを参照)
									臨界オフ状態電圧上昇率
						C			500V/μs
						F			1000V/μs
						G			1500V/μs
						H			2000V/μs
									特殊タイプ :
		B _{01...n}							構造バリエーション
		S _{01...n}							特別な電気的選択

PowerBLOCK-Module								
TT	162	N	16	K	O	F-K		PowerBLOCK-Module、サイリスター2個
TT								PowerBLOCK-Module、ダイオード2個
DD								PowerBLOCK-Module、サイリスター1個またはダイオード1個
ND, DZ, TZ								PowerBLOCK-Module、サイリスター1個およびダイオード1個
TD, DT								
	162							最大平均オン状態電流 (A)
		N						用途 :
		S						位相制御ダイオード、位相制御サイリスター
			16					高速ダイオード
								阻止電圧 :
								繰り返し順方向オフ状態および逆方向ピーク電圧 (100V 単位)
								16 = 1600V
				A				設計 :
				K				PowerBLOCK-Module、アドバンスド ミディアム パワー テクノロジー
								PowerBLOCK-Module
								ターンオフ時間 :
					O			無保証ターンオフ時間 (データシートを参照)
								臨界オフ状態電圧上昇率 :
						C		500V/μs
						F		1000V/μs
						G		1500V/μs
								接続タイプ :
						-K		共通カソード構造
						-A		共通アノード構造
								特殊タイプ :
						B _{01...n}		構造バリエーション
						S _{01...n}		特別な電気的選択

12.回路のトポロジー

誘導性フィルタリングによる理想

DIN 41761 による回路トポロジー	コンバーターのトランスのコンポーネント側 AC 電圧接続のベクトル図 (VDE 0558 による)	有効回路	電圧図	DC 電圧 WU の AC 成分 %	AC 電圧 印加の 周波数 Hz	アーム 当たり RMS 電圧 U_{2RMS}	アーム 当たり RMS 電流 I_{2RMS}
単一パルス 接続 M1 M1C				121	50	2.22 * U_{di}	1.57 * I_d
2パルス センター タップ接続 M2 M2C				48	100	1.11 * U_{di}	0.707 * I_d
2パルス ブリッジ 接続 B2 B2C				48	100	1.11 * U_{di}	I_d
3パルス スター接続 M3 M3C				18	150	0.855 * U_{di}	0.58 * I_d
6パルス スター接続 M6 M6C				4.2	300	0.74 * U_{di}	0.408 * I_d
ダブル3 パルス スター接続 M3.2 M3.2C				4.2	300	0.855 * U_{di}	0.289 * I_d
6パルス ブリッジ 接続 B6 B6C				4.2	300	0.427 * U_{di}	0.82 * I_d
逆並列接続 W1C W3C							

	相電流 I_{1RMS}	トランス 公称電力 $P_{TR} = \frac{P_1 + P_2}{2}$ P_2 P_1 P_{TR}	分岐電流 RMS I_{pRMS} 平均 I_{par}	ピーク阻止電圧 U_m	電流 導通角 e	公称DC電圧 (VDE 0588/ IEC60146-1-1) U_d
M1	$1.21 * \frac{U_2}{U_1} * I_d$	$3.49 * P_{di}$ $2.69 * P_{di}$ $3.1 * P_{di}$	$1.57 * I_d$ I_d	$U_{2RMS} * \sqrt{2}$	$180^\circ el$	$\frac{\sqrt{2}}{\pi} * U_{2RMS}$ $0.45 * U_{2RMS}$
M2	$\frac{U_2}{U_1} * I_d$	$1.57 * P_{di}$ $1.11 * P_{di}$ $1.34 * P_{di}$	$0.707 * I_d$ $0.5 * I_d$	$2 * U_{2RMS} * \sqrt{2}$	$180^\circ el$	$\frac{2\sqrt{2}}{\pi} * U_{2RMS}$ $0.9 * U_{2RMS}$
B2	$\frac{U_2}{U_1} * I_d$	$1.11 * P_{di}$ $1.11 * P_{di}$ $1.11 * P_{di}$	$0.707 * I_d$ $0.5 * I_d$	$U_{2eff} * \sqrt{2}$	$180^\circ el$	$\frac{2\sqrt{2}}{\pi} * U_{2RMS}$ $0.9 * U_{2RMS}$
M3	$0.47 * \frac{U_2}{U_1} * I_d$	$1.48 * P_{di}$ $1.21 * P_{di}$ $1.35 * P_{di}$	$0.58 * I_d$ $0.33 * I_d$	$1.73 * U_{2RMS} * \sqrt{2}$	$120^\circ el$	$\frac{3\sqrt{3}}{\sqrt{2} * \pi} * U_{2RMS}$ $1.17 * U_{2RMS}$
M6	$0.577 * \frac{U_2}{U_1} * I_d$	$1.81 * P_{di}$ $1.28 * P_{di}$ $1.55 * P_{di}$	$0.408 * I_d$ $0.17 * I_d$	$2 * U_{2RMS} * \sqrt{2}$	$60^\circ el$	$\frac{3\sqrt{2}}{\pi} * U_{2RMS}$ $1.35 * U_{2RMS}$
M3.2	$0.408 * \frac{U_2}{U_1} * I_d$	$1.48 * P_{di}$ $1.05 * P_{di}$ $1.26 * P_{di}$	$0.289 * I_d$ $0.17 * I_d$	$2 * U_{2RMS} * \sqrt{2}$	$120^\circ el$	$\frac{3\sqrt{3}}{\sqrt{2} * \pi} * U_{2RMS}$ $1.17 * U_{2RMS}$
B6	$0.82 * \frac{U_2}{U_1} * I_d$	$1.05 * P_{di}$ $1.05 * P_{di}$ $1.05 * P_{di}$	$0.58 * I_d$ $0.33 * I_d$	$1.73 * U_{2RMS} * \sqrt{2}$	$120^\circ el$	$\frac{3\sqrt{2}}{\pi} * U_{v2RMS}$ $1.35 * U_{v2RMS}$
W1C W3C			$I_{1RMS} * 0.707$ $I_{1RMS} * 0.45$	$U_{1RMS} * \sqrt{2}$	$180^\circ el$	

A1.略語

表6 略語

C	容量	capacitance
C _{null}	ゼロ容量	zero capacitance
E	エネルギー	energy
E _{tot}	トータル エネルギー	total energy
f	周波数	frequency
f ₀	繰り返し周波数	repetition frequency
F	クランプ力	clamping force
G	重量	weight
i _D	順方向オフ状態電流	forward off-state current
i _G	ゲート電流	gate current
I _A	RMS オン状態電流	RMS on-state current
I _{GD}	ゲート非トリガー電流	gate non-trigger current
i _{GM}	ピーク ゲート電流	peak gate current
I _{GT}	ゲート トリガー電流	gate trigger current
I _H	保持電流	holding current
I _L	ラッチング電流	latching current
I _R	逆電流	reverse current
I _{RM}	ピーク 逆回復電流	peak reverse recovery current
I _{RMS}	RMS 電流	RMS current
I _{RMS(case)}	ピーク ケース非破壊電流	peak case non-rupture current
i _T /i _F	サイリスター/ダイオード オン状態電流 (瞬時値)	on-state current thyristor/diode (instantaneous value)
I _{TAV} /I _{FAV}	サイリスター/ダイオード オン状態電流 (平均値)	on-state current thyristor/diode (average value)
I _{TAVM} /I _{FAVM}	サイリスター/ダイオード最大平均オン状態電流	maximum average on-state current thyristor/diode
I _{TINT} /I _{FINT}	最大許容オン状態電流、断続使用	maximum permissible on-state current in intermittent duty
I _{TM} /I _{FM}	サイリスター/ダイオード オン状態電流 (ピーク値)	on-state current thyristor/diode (peak value)
I _{T(OV)} /I _{F(OV)}	最大許容オン状態電流、短時間使用	maximum permissible on-state current in short-time duty
I _{T(OV)M} /I _{F(OV)M}	最大許容過負荷オン状態電流	maximum permissible overload on-state current
I _{T(RC)M}	最大許容ターンオン電流 (スナバーから)	maximum permissible turn-on current (from snubber)
I _{TRM} /I _{FRM}	最大許容ピーク繰り返しオン状態電流	maximum permissible repetitive peak on-state current
I _{TRMSM} /I _{FRMSM}	最大許容 RMS オン状態電流	maximum permissible RMS on-state current
I _{TSM} /I _{FSM}	最大定格オン状態サージ電流	maximum rated on-state surge current
∫ i ² dt	最大定格値 ∫ i ² dt	maximum rated value ∫ i ² dt
di _G /dt	ゲート電流上昇率	rate of rise of gate current
di _T /dt	オン状態電流上昇率	rate of rise of on-state current
(di _T /dt) _{cr}	臨界オン状態電流上昇率	critical rate of rise of on-state current
L	インダクタンス	inductance
M	締め付けトルク	tightening torque
P	電力損失	power losses
P _D	順方向オフ状態電力損失	forward off-state power losses
P _G	ゲート電力損失	gate power losses
P _R	逆方向電力損失	reverse power losses
P _{RQ}	ターンオフ電力損失	turn-off power losses
P _{RSM}	サージ非繰り返し逆方向電力損失	surge non-repetitive reverse power losses
P _T /P _F	サイリスター/ダイオード オン状態電力損失	on-state power losses thyristor/diode
P _{TAV} /P _{FAV}	サイリスター/ダイオード オン状態電力損失 (平均値)	on-state power losses thyristor/diode (average value)
P _{TT} /P _{FT}	サイリスター/ダイオード ターンオン電力損失	turn-on power losses thyristor/diode
P _{RQ}	ターンオフ電力損失	turn-off power losses
P _{tot}	トータル電力損失	total power losses
Q _r	回復電荷量	recovered charge
R	抵抗	resistance
r _T	微分抵抗	slope resistance
R _{thCA}	ケース・冷媒間熱抵抗	thermal resistance, case to coolant
R _{thCH}	ケース・ヒート シンク間熱抵抗	thermal resistance, case to heat sink
R _{thJA}	ジャンクション・冷媒間熱抵抗	thermal resistance, junction to coolant
R _{thJC}	ジャンクション・ケース間熱抵抗	thermal resistance, junction to case
t	時間	time

T	期間	period
T_A	冷媒温度	coolant temperature
T_C	ケース温度	case temperature
t_G	トリガーパルス幅	trigger pulse duration
t_{gd}	ゲートコントロールされた遅延時間	gate controlled delay time
t_{fr}	順方向回復時間	forward recovery time
T_H	ヒートシンク温度	heatsink temperature
t_p	電流パルス幅 (正弦)	current pulse duration (sinusoidal)
t_q	回路転流されたターンオフ時間	circuit commutated turn-off time
t_{rr}	逆回復時間	reverse recovery time
T_{stg}	保存温度	storage temperature
T_{vj}	ジャンクション温度	junction temperature
$t_{vj\ max}$	最高許容ジャンクション温度	maximum permissible junction temperature
T_{op}	動作温度	operating temperature
t_w	電流パルス幅 (台形)	current pulse duration (trapezoidal)
V_A	出力電圧	output voltage
$V_{(BO)}$	順方向ブレークオーバー電圧	forward breakover voltage
$V_{(BO)0}$	順方向ブレークオーバー電圧、ゲート開	forward breakover voltage, gate open
V_D	順方向オフ状態電圧 (瞬時値)	forward off-state voltage (instantaneous value)
V_{DM}	順方向オフ状態電圧 (ピーク値)	forward off-state voltage (peak value)
$V_{D(DC)}$	順方向 DC オフ状態電圧	forward DC off-state voltage
V_{DRM}	最大許容ピーク繰り返し 順方向オフ状態電圧	maximum permissible repetitive peak
V_{DSM}	最大許容ピーク非繰り返し 順方向オフ状態電圧	forward off-state voltage
V_G	ゲート電圧	maximum permissible non-repetitive peak
V_{GD}	ゲート非トリガー電圧	forward off-state voltage
V_{GT}	ゲートトリガー電圧	gate voltage
V_{FRM}	順方向回復電圧	gate non trigger voltage
V_{ISOL}	絶縁試験電圧	gate trigger voltage
V_L	トリガーパルス生成器無負荷電圧	forward recovery voltage
V_R	逆電圧 (瞬時値)	insulation test voltage
V_{RM}	逆電圧 (ピーク値)	no-load voltage of trigger pulse generator
$V_{R(DC)}$	逆 DC 電圧	reverse voltage (instantaneous value)
V_{RM}	逆電圧 (ピーク値)	reverse voltage (peak value)
V_{RRM}	最大許容ピーク繰り返し逆電圧	reverse DC voltage
V_{RSM}	最大許容ピーク非繰り返し逆電圧	reverse voltage (peak value)
$V_{T/VF}$	サイリスター/ダイオード オン状態電圧 (瞬時値)	maximum permissible repetitive peak reverse voltage
$V_{(TO)}$	しきい値電圧	maximum permissible non-repetitive peak reverse voltage
dv_D/dt	順方向オフ状態電圧の上昇率	on-state voltage thyristor/diode (instantaneous value)
$(dv/dt)_{cr}$	臨界オフ状態電圧上昇率	threshold voltage
V_L	空気量	rate of rise of forward off-state voltage
V_W	水量	critical rate of rise of off-state voltage
W	エネルギー	air quantity
W_{tot}	トータルエネルギー	water quantity
$Z_{(th)CA}$	ケース・冷媒間過渡熱インピーダンス	energy
$Z_{(th)JA}$	ジャンクション・冷媒間過渡熱インピーダンス	total energy
$Z_{(th)JC}$	ジャンクション・ケース間過渡熱インピーダンス	transient thermal impedance, case to coolant
θ	電流導通角	transient thermal impedance, junction to coolant

A2. 図一覧

図 1 : ダイオードの概略構造.....	8
図 2 ダイオードの特性.....	8
図 3 : サイリスターの概略構造.....	9
図 4 サイリスターの特性.....	9
図 5 端子の指定.....	11
図 6 圧接コンポーネントの構造概念.....	12
図 7 オフ状態電流 $i_{D,R}(V_{DRM,RRM})$ ($I_{D,R}(V_{DRM,RRM}; T_{vj,max})$ を基準とする) のジャンクション温度 T_{vj} ($T_{vj,max}$ を基準とする) に対する特性例.....	14
図 8 オフ状態電圧発生の定義.....	14
図 9 ジャンクション温度 $T_{vj}=25^{\circ}\text{C}$ に対して正規化されたラッチング電流 I_L と保持電流 I_H の特性例.....	16
図 10 オン状態特性とそれに一致する等価直線近似の例.....	17
図 11 最大過負荷オン状態電流 $I_{T(OV)M}$ 、 $I_{F(OV)M}$ (10ms および $T_{vj,max}$ のサージ電流 I_{TSM} または I_{FSM} に対する相対値) の 50Hz 半正弦波の数のに対する特性例 パラメーター : 逆阻止電圧 VRM.....	18
図 12 最大過負荷オン状態電流 $I_{T(OV)M}$ 、 $I_{F(OV)M}$ (10ms および $T_{vj,max}$ のサージ電流 I_{TSM} または I_{FSM} に対する相対値) の複数の 50Hz 半正弦波の時間 t に対する特性例パラメーター : 逆阻止電圧 VRM.....	19
図 13 値 $\dot{i}^2 dt$ (10ms) で正規化されている $\dot{i}^2 dt$ の半正弦波持続時間 tP に対する特性例.....	20
図 14 制御特性 $v_G = f(i_G)$ および $V_D = 12\text{V}$ のトリガー領域.....	22
図 15 サイリスターのトリガー回路の概念.....	23
図 16 光ファイバー ケーブル付き LTT.....	24
図 17 レーザーダイオード SPL PL 90 の光パワーの制御電流に対する特性例.....	24
図 18 レーザーダイオード SPL PL90 に流す推奨電流パルス.....	25
図 19 ゲート トリガー電流の安全なオーバードライブ.....	26
図 20 ダイオードのターンオン プロセスの概略図.....	26
図 21 サイリスターのターンオン プロセスの概略図.....	27
図 22 ゲート コントロールされた遅延時間 t_{gd} と最大ゲート電流 i_{GM} の特性例 a) 最大値 b) 標準値.....	28
図 23 サイリスターとダイオードのターンオフ プロセスの概略図.....	30
図 24 $Q_r(T_{vj,max})$ に対して正規化された回復電荷量 Q_r の T_{vj} 特性例.....	30
図 25 $Q_r(di/dt=10\text{A}/\mu\text{s})$ に対して正規化された回復電荷量 Q_r の di/dt に対する特性例.....	30
図 26 $I_{RM}(T_{vj,max})$ に対して正規化されたピーク逆回復電流 I_{RM} の T_{vj} 特性例.....	31
図 27 $I_{RM}(di/dt=10/\mu\text{s})$ に対して正規化されたピーク逆回復電流 I_{RM} の di/dt 特性例.....	31
図 28 サイリスターのターンオフ挙動の概略図.....	33
図 29 $T_{vj,max}$ に対して正規化されたターンオフ時間 tq のジャンクション温度 T_{vj} に対する特性例.....	33
図 30 $-di_T/dt_{norm}$ に対して正規化されたターンオフ時間 t_q のオフ転流下降率 $-di_T/dt$ に対する特性例.....	34
図 31 $dv_D/dt = 20\text{V}/\mu\text{s}$ に対して正規化されたターンオフ時間 t_q のオフ状態電圧上昇率 dv_D/dt に対する特性例.....	34
図 32 ダイオードとサイリスターの熱等価回路.....	38
図 33 v_T/V_F クラス定義の例.....	44
図 34 並列接続のオン状態電圧が異なることによる電流のばらつき.....	45
図 35 直列接続の漏れ電流が異なることによる電圧のばらつき.....	46
図 36 ターンオフ特性が異なることによる電圧のばらつき.....	47
図 37 単一正弦波電流パルスによるパルス電源用に最適化されたサイリスターの安全動作領域 (SOA) の概略図.....	49
図 38 コンデンサー側にフリーホイーリング回路があるサイリスター スイッチ.....	50
図 39 負荷側にフリーホイーリング回路があるサイリスター スイッチ.....	50

図 40 サイリスターの電流と電圧の波形.....	50
図 41 サイリスターの RC スナバーの拡張例.....	53
図 42 AC コントローラーのスナバー回路.....	54
図 43 AC コントローラーの電流の計算.....	55
図 44 制御整流器の AC 側の複合スナバー.....	55
図 45 他の保護オプションとエネルギーを消費する過電圧.....	58
図 46 超高速ヒューズのターンオフ特性.....	60
図 47 さまざまなインダクタンスが直列接続されているサイリスターのターンオン電流の進行の概念図.....	62
図 48 サイリスターのゲート保護の例.....	63
図 49 ディスクセルの標準のクランプ配置.....	65
図 50 ディスクセルの標準のクランプ配置 (V176).....	65
図 51 R_{thJC} のクランプ力 F に対する特性例.....	66

A3. 表一覧

表 1 位相角制御条件のフォームファクター.....	36
表 2 主電源用途での個々のスナバーのRCスナバー.....	52
表 3 コンバーター回路の等価値.....	52
表 4 制御三相ブリッジのAC側の複合スナバーのコンポーネント.....	56
表 5 分岐（アーム）電流と相電流の計算.....	60
表 6 略語.....	77

A4. 使用条件

本技術情報に記載されているデータは、技術的な教育を受けたスタッフ向けです。お客様または貴社の技術部門で、意図するアプリケーションに対する製品の適合性および提供されている製品データのアプリケーションに対して、適切に使われているかどうかを評価していただく必要があります。

このアプリケーションノートは、製品またはその特性に対しての保証を提供するものではありません。

特定用途または製品使用に関して、本技術情報の内容以外の製品情報を必要とする場合は、お客様の地域の販売代理店までお問い合わせください（www.infineon.comの代理店一覧をご覧ください）。興味を持たれたお客様には、製品のデータシートおよびアプリケーションノートを提供できます。

技術要件により、弊社の製品に、健康に危険をもたらす可能性がある物質が含まれる可能性があります。特定の製品に含まれる物質に関する情報についても、お客様の地域の販売代理店までお問い合わせください。

製品を航空用途で使用する場合、または健康または生命が危険にさらされる用途または生命維持で使用する場合は、インフィニオンテクノロジーズジャパン 株式会社までお問い合わせください。

そのような用途では以下のことを強く推奨します。

- 連携してリスクと品質の評価を実行すること
- 品質保証契約書を作成すること
- 継続的に製品を監視するための共通手段を確立すること（そのような手段に応じて製品出荷の判断をさせていただく場合があります）

必要であれば、必要な限度において、同等の告知をお客様の顧客にも送付してください。

弊社は、本技術情報を変更する権利を保留しています。

メモ



ソフトスターターおよび電源向けの 600A/9.5kV サイリスター テクノロジー

9.5kV サイリスター ディスクは、中電圧ソフトスターターの特殊要件および中電圧電源用途向けに開発および設計されています。

これらの用途では、複数のサイリスターを直列接続して使用する必要があります。あらゆる動作条件下で卓越した分圧状態を実現するように最適化されています。

このデバイスは、高サージ電流能力を持つように設計されています。動的パラメーターの変動幅が狭いことを保証して、直列接続するデバイスの数が少ない最適なコスト設計を実現するために、このタイプには最先端技術による生産工程を使用します。

もちろん、このサイリスターは、電源や標準の電気駆動などの汎用線間電圧整流器の用途に適しています。

インフィニオンテクノロジーズジャパン 株式会社へのお問い合わせ いつでもどこでも必要なときに。

Infineon Technologies AG は、代表電話として年中無休の無料（0800/4001）サービス ホットラインを英語、標準中国語、およびドイツ語で提供しています。

弊社のグローバル接続サービスは、標準の交換サービスをはるかに超える適格なサポートを電話で提供します。お電話をお待ちしています。

- ドイツ0800 951 951 951 （ドイツ語/英語）
- 中国（本土）4001 200 951 （標準中国語/英語）
- インド000 800 4402 951 （英語）
- 米国1-866 951 9519 （英語/ドイツ語）
- その他 countries00* 800 951 951 951 （英語/ドイツ語）
- 直接アクセス+49 89 234-0 （有料、ドイツ語/英語）

* 注）一部の国では、この国際番号にかけるために"00"以外のコードをダイヤルする必要があります。お住まいの国については、www.infineon.com/service をご覧ください。

購入に関して 国内販売代理店

お近くの国内販売代理店の連絡先については、ロケーション ファインダーをお使いください。

www.infineon.com/WhereToBuy
www.ifbip-shop.com

Infineon Technologies Bipolar GmbH & Co. KG エネルギー消費削減



発行者：
Infineon Technologies Bipolar GmbH & Co. KG
Max-Planck-Str. 5
59581 Warstein
Tel. +49 (0) 2902 98 99-0
Fax +49 (0) 2902 98 99-2482
© 2012 Infineon Technologies Bipolar GmbH & Co. KG.
All Rights Reserved.
Web サイト： www.ifbip.com · www.ifbip-shop.com
注文番号： B157-H9716-X-X-7600
日付： 2012 年 4 月

注意事項
本書に記載されている情報はいかなる場合も条件または特性の保証とみなされることではないものとします（"品質保証"）。本書に記載されているいかなる例またはヒント、本書に記載されているいかなる標準値、またはデバイスの用途に関するいかなる情報に関して、Infineon Technologies AG は本書によって、一切の保証およびいかなる種類の責任（いかなる第三者の知的財産権の非侵害の保証を含みこれに限定されません）を否認します。

情報
テクノロジー、引渡条件、および価格については、最寄りの Infineon Technologies AG のオフィス（www.infineon.com）までお問い合わせください。

警告
技術的要件により、コンポーネントに危険物が含まれる可能性があります。問題になる型式については、最寄りの Infineon Technologies AG のオフィスまでお問い合わせください。Infineon Technologies AG のコンポーネントを生命維持用のデバイスまたはシステムで使用することは、かかるコンポーネントの故障が、その生命維持用のデバイスまたはシステムの故障を引き起こすことまたはその生命維持用のデバイスまたはシステムの安全性または有効性に影響を及ぼすことが合理的に予想できる場合は、Infineon Technologies AG の書面による明示的な承認がある場合に限り許可されます。生命維持用のデバイスまたはシステムは、人体に埋め込むことまたは人命を維持または保護することを目的としていません。故障した場合、ユーザーまたは他の人々の健康が危険に晒される可能性があるものと仮定するのは妥当です。