サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

本ドキュメントは Cypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、「MB」から始まるシリーズ名，品名およびオーダ型格が記載されておりますが、これらはすべて「CY」から始まるシリーズ名，品名およびオーダ型格として、新規および既存のお客様に引き続き提供してまいります。

オーダ型格の調べ方について

1. www.cypress.com/pcnにアクセスしてください。
2. SEARCH PCNS フィールドに、オーダ型格などのキーワードを入力し、「Apply」をクリックしてください。
3. 該当するタイトル(Title)をクリックしてください。
4. 「Affected Parts List」ファイルを開いてください。
   当該ファイルに記載されている各種変更情報をご利用ください。

詳しいお問い合わせ先

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

サイプレスについて

サイプレスは、世界で最も革新的な車載や産業機器、スマート家電、民生機器および医療機器製品向けに、最先端の組み込みシステム ソリューションを提供するリーディング カンパニーです。サイプレスのマイクロコントローラーや、アナログ IC、ワイヤレスおよび USB ベースのコネクティビティ ソリューション、高い信頼性と高性能を提供するメモリ製品は、各種機器メーカーの差異化製品の開発と早期市場参入を支援します。サイプレスは、ベストクラスのサポートと開発リソースをグローバルに提供することで、彼らが従来市場を破壊しまったく新しい製品カテゴリを歴史的なスピードで市場投入できるよう支援します。詳細はサイプレスのウェブサイト (japan.cypress.com) をご覧ください。

MB96F6A5R/A
MB96F6A6R

F²MC-16FX MB966A0 Series 16-bit Proprietary Microcontroller Datasheet

MB966A0 シリーズは、Cypress の F²MC-16FX アーキテクチャ(RISC と同様な性能を実現するための命令パイプラインを搭載した 16 ビットアーキテクチャ)を用いた 16 ビットマイクロコントローラです。F²MC-16FX 製品は、従来の F²MC-16LX ファミリと同じ CPU の命令セットを使用しています。このため、F²MC-16LX 用のソフトウェアを F²MC-16FX 製品に容易に移植できます。従来の製品と比較して、F²MC-16FX 製品は同じ動作周波数でも動作が大幅に改善され、低消費電力, 起動時間の短縮を実現しました。低消費電力かつ高速の処理スピードを実現するために、内蔵 PLL 回路は、4MHz～8MHz の外部振動子から CPU に最大動作周波数 32MHz を供給できます。それにより、EMI への対策に優れ、最小命令サイクルタイム 31.2ns を実現しています。内部電圧を降圧させる内蔵電圧レギュレータにより放射ノイズは最小限に抑えられます。柔軟性のあるクロックツリーにより、CPU のスピードに関係なく、周辺リソースに見合う動作周波数が設定できます。

特長

テクノロジ

0.18µm CMOS

CPU

- F²MC-16FX CPU
- コントローラアプリケーション用に最適化された命令セット (豊富なデータタイプ(ビット, バイト, ワード, ロングワード), 23 種類の豊富なアドレッシングモード(バレルシフト, 多様なポインタ))
- 8 バイトの命令キュー
- 符号付き乗算 (16 ビット× 16 ビット) と除算 (32 ビット/16 ビット) 命令が使用可能

システムクロック

- オンチップ PLL クロック逓倍 (×1 ~ ×8, PLL 停止時×1)
- 4MHz ~ 8MHz の水晶振動子 (セラミック振動子使用時の最大周波数は Q 係数によって決まる)
- 高速クロック入力モード時、外部クロックの最大周波数は 8MHz
- 32.768kHz のサブシステム水晶クロック
- 高速で安全な起動のための 100kHz/2MHz の内部 RC クロック, クロック停止検出機能, ウォッチドッグ
- 2 つの周辺リソースクロックドメインと CPU に対して、ソースクロックをメインクロック, サブクロックおよびオンチップ RC クロックから個別に選択可能
- サブクロック発振機能は、電源リセットまたは外部リセット解除後、マーカの設定により制御されるブート ROM プログラムによって起動可能
- 13 種類 (ランモード, スリープモード, タイマモード, ストップモード) の低消費電力モード

オンチップ電圧レギュレータ

内部電圧レギュレータは MCU への供給電源(最小=2.7V)を広範囲にサポートし、消費電力の低減化を実現

低電圧検出機能

電源電圧がソフトによる設定電圧を低下したときにリセットを発行

コードセキュリティ

フラッシュメモリの内容が第三者によって読み出されないようにフラッシュメモリの内容を保護可能

DMA

CPU に依存しない自動転送機能を内蔵、周辺リソースに自由に割当て可能

割込み

- 高速割込み処理
- 8 段階のプログラマブルな優先レベル
- NMI (マスク不可割込み)

CAN

- CAN 仕様 Ver.2.0A および Ver.2.0B に準拠
- ISO16845 認証済み
- 最大 1Mbps のビットレート
- 32 のメッセージオブジェクト
- 各メッセージオブジェクトには固有の識別子マスク
- プログラマブル FIFO モード(メッセージオブジェクトの連結)
- マスク可能な割込み
- タイムトリガ CAN アプリケーション用自動再送信無効モード
- 自己診断動作用のプログラマブルループバックモード

USART
- 全二重 USART (SCI/LIN)
- 専用リロードタイマを使用して広範囲のボーレートを設定可能
- 各種シリアル同期プロトコルに対応する同期オプション
- マスタおよびスレーブとして動作する LIN 機能
- 割込み負荷を低減させる 16 バイト送信/受信用 FIFO 付きの LIN プロトコル機能

I^2C
- 最大 400kbps
- マスタおよびスレーブ機能, 7 ビットおよび 10 ビットアドレシング

A/D コンバータ
- SAR タイプ
- 8/10 ビットの分解能
- 変換完了時の割込み信号発生，シングル変換モード，連続変換モード，停止変換モード，
  ソフトウェア，外部トリガ，リロードタイマおよびPPGによる起動
- レンジ比較機能
- チャネルスキップ機能
- パルス検出機能

ソースクロックタイマ
3つの独立したクロックタイマ(23ビットRCクロックタイマ, 23ビットメインクロックタイマ,
17 ビットサブクロックタイマ)

ハードウェアウォッチドッグタイマ
- リセット解除後、ハードウェアウォッチドッグタイマは起動
- ウォッチドッグタイマのウィンドウ機能はウォッチドッグインターバルのウィンドウ下限を選択するために使用

リロードタイマ
- 16 ビット幅
- 周辺クロック周波数の $1/2^1$, $1/2^2$, $1/2^3$, $1/2^4$, $1/2^5$, $1/2^6$ の分周が可能
- イベントカウント機能

フリーランタイマ
- オーバフロー時に割込み信号発生，アウトプットコンペア(0, 4) との一致でタイマクリア
- 周辺クロック周波数の 1, $1/2^1$, $1/2^2$, $1/2^3$, $1/2^4$, $1/2^5$, $1/2^6$, $1/2^7$, $1/2^8$ の分周が可能

インプットキャプチャユニット
- 16 ビット幅
- 外部イベント発生時に割込み信号発生
- 立上りエッジ，立下りエッジまたは両エッジの検出が可能

アウトプットコンペアユニット
- 16 ビット幅
- フリーランタイマとの一致発生時に割込み信号を発生
- 1 組のコンペアレジスタを使って出力信号の生成が可能

プログラマブルパルスジェネレータ
- 16ビットのダウンカウンタ，サイクル，デューティ設定レジスタ
- 2×8 ビット PPG として使用可能
- トリガ，カウンタボロー，デューティ一致発生時の割込み
- PWM 動作とワンショット動作
- 内部プリスケーラにより、カウンタクロックとして周辺クロックの 1, 1/4, 1/16, 1/64 の分周または選択されたリロードタイマアンダフローの 1, 1/4, 1/16, 1/64 の分周が可能
- ソフトウェアまたはリロードタイマによる起動が可能
- A/D コンバータの起動が可能
- タイミングポイントキャプチャ
- スタートディレイ

ステッピングモータコントローラ
- 高電流出力ドライバが統合されているステッピングモータコントローラ
- チャネルごとに 4 系統の高電流出力
- チャネルごとに 2 つの同期した 8/10 ビット PWM
- PWM クロック用の内部プリスケーラ処理: 周辺クロックの 1, 1/4, 1/5, 1/6, 1/8, 1/10, 1/12, 1/16 に分周
- 高電流出力ドライバ用に専用の電源

LCD コントローラ
- 最大 4COM×44SEG を備えた LCD コントローラ
- 内部または外部における電圧生成
- デューティ周期: 選択可能オプション: 1/2, 1/3, 1/4
- 1/3 バイアスに固定
- プログラム可能なフレーム周期
- 4 つのソースクロック (周辺クロック，メインクロック，サブクロックまたは RC クロック) から選択可能
- 内部分割抵抗または外部分割抵抗に対応
- 表示用のオンチップデータメモリ
- タイマモードにて LCD 表示可能
- ブランク表示：選択可能
- すべての SEG, COM および V 端子は、汎用ポートに切換え可能

サウンドジェネレータ
- 8 ビット PWM 信号は 16 ビットリロードカウンタからのトーン周波数と混成
- 内部プリスケーラによる PWM クロック：周辺クロックの 1, 1/2, 1/4, 1/8

リアルタイムクロック

- サブクロック (32kHz), メインクロック (4MHz) または RC クロック (100kHz/2MHz) のいずれかからソースクロックを選択可能
- サブクロックまたはRCクロックの振動誤差修正機能 (クロック補正)
- 秒/ 分/ 時レジスタの読取り/ 書込みアクセス可能
- 0.5 秒/1 秒/ 分/ 時/ 日ごとに割込み信号生成可能
- 内部クロック分周器とプリスケーラにより、正確な1秒クロックを提供

外部割込み

- エッジまたはレベル検出可能
- チャネルごとに割込みマスクビットあり
- CAN チャネルの RX 端子においてウェイクアップ用として外部割込みを使用可能
- USART チャネルの SIN 端子においてウェイクアップ用として外部割込みを使用可能

NMI (マスク不可割込み)

- リセット後に無効になり、ブート ROM 起動時の ROM 構成ブロックの設定により
  有効にできます
- 有効にした後は、リセット以外の方法で無効にはできません
- "H" レベルまたは"L" レベル検出可能
- 外部割込み 0 と端子を共有

I/O ポート

- 大部分の外部端子が汎用 I/O として使用可能
- すべてプッシュプル出力 (I^2C SDA/SCL ラインとして使用する場合を除く)
- 端子ごとに入出力または周辺信号として設定可能
- 端子ごとに入力許可を設定可能
- 汎用 I/O 端子ごとに 1 つの入力レベル (オートモーティブまたは CMOS ヒステリシス)
- 端子ごとにプルアップ抵抗を設定可能

オンチップデバッガ (OCD)

- 1 線式デバッグツールインタフェース
- ブレーク機能:
  - ハードウェアブレーク: 6 ポイント (コードイベントと兼用)
  - ソフトウェアブレーク: 4096 ポイント
- イベント機能:
  - コードイベント: 6 ポイント (ハードウェアブレークと兼用)
  - データイベント: 6 ポイント
  - イベントシーケンサ: 2 レベル + リセット
- 実行時間測定機能
- トレース機能: 42 分岐
- セキュリティ機能

フラッシュメモリ

- デュアルオペレーションフラッシュは一方のフラッシュバンクに書込み、または消去中に他方のフラッシュバンクへの読出しが可能
- プログラミングアルゴリズムの自動実行に対応したコマンドシーケンサとフラッシュメモリ
  プログラミング用に DMA に対応
- 自動プログラミング, Embedded Algorithm 対応
- 書込み/消去/消去一時停止/再開コマンド
- 自動アルゴリズムの完了を示すフラグ
- 消去はセクタ単位で実行可能
- セクタ保護
- フラッシュ内容を保護するフラッシュセキュリティ機能
- フラッシュ書込み中または消去中の低電圧検出可能

Table of Contents

1. 品種構成 5
2. ブロックダイヤグラム 6
3. 端子配列図 7
4. 端子機能説明 8
5. 端子回路形式 10
6. 入出力回路形式 13
7. メモリマップ 20
8. RAMSTART アドレス 21
9. フラッシュデバイスのユーザ ROM メモリマップ 22
10. シリアルプログラミング通信インタフェース 23
11. 割込みベクタテーブル 24
12. 取扱上のご注意 28
12.1 設計上の注意事項 28
12.2 パッケージ実装上の注意事項 29
12.3 使用環境に関する注意事項 30
13. デバイスの使用上の注意 31
14. 電気的特性 34
14.1 絶対最大定格 34
14.2 推奨動作条件 37
14.3 直流規格 38
14.3.1 電流規格 38
14.3.2 端子特性 41
14.4 交流規格 44
14.4.1 メインクロック入力規格 44
14.4.2 サブクロック入力規格 46
14.4.3 内蔵 RC 発振規格 47
14.4.4 内部クロックタイミング 47
14.4.5 PLL の動作条件 48
14.4.6 リセット入力 48
14.4.7 パワーオンリセットタイミング 49
14.4.8 USART タイミング 50
14.4.9 外部入力タイミング 52
14.4.10 I^2C タイミング 53
14.5 A/D コンバータ 54
14.5.1 A/D コンバータの電気的特性 54
14.5.2 A/D コンバータサンプリング時間の設定と精度 55
14.5.3 A/D コンバータの用語の定義 56
14.6 高電流出力スルーレート 58
14.7 低電圧検出機能の特性 59
14.8 フラッシュメモリ書込み/消去特性 61
15. 特性例 62
16. オーダ型格 65
17. パッケージ・外形寸法図 66
18. 主な変更内容 67
セールス，ソリューションおよび法律情報 68

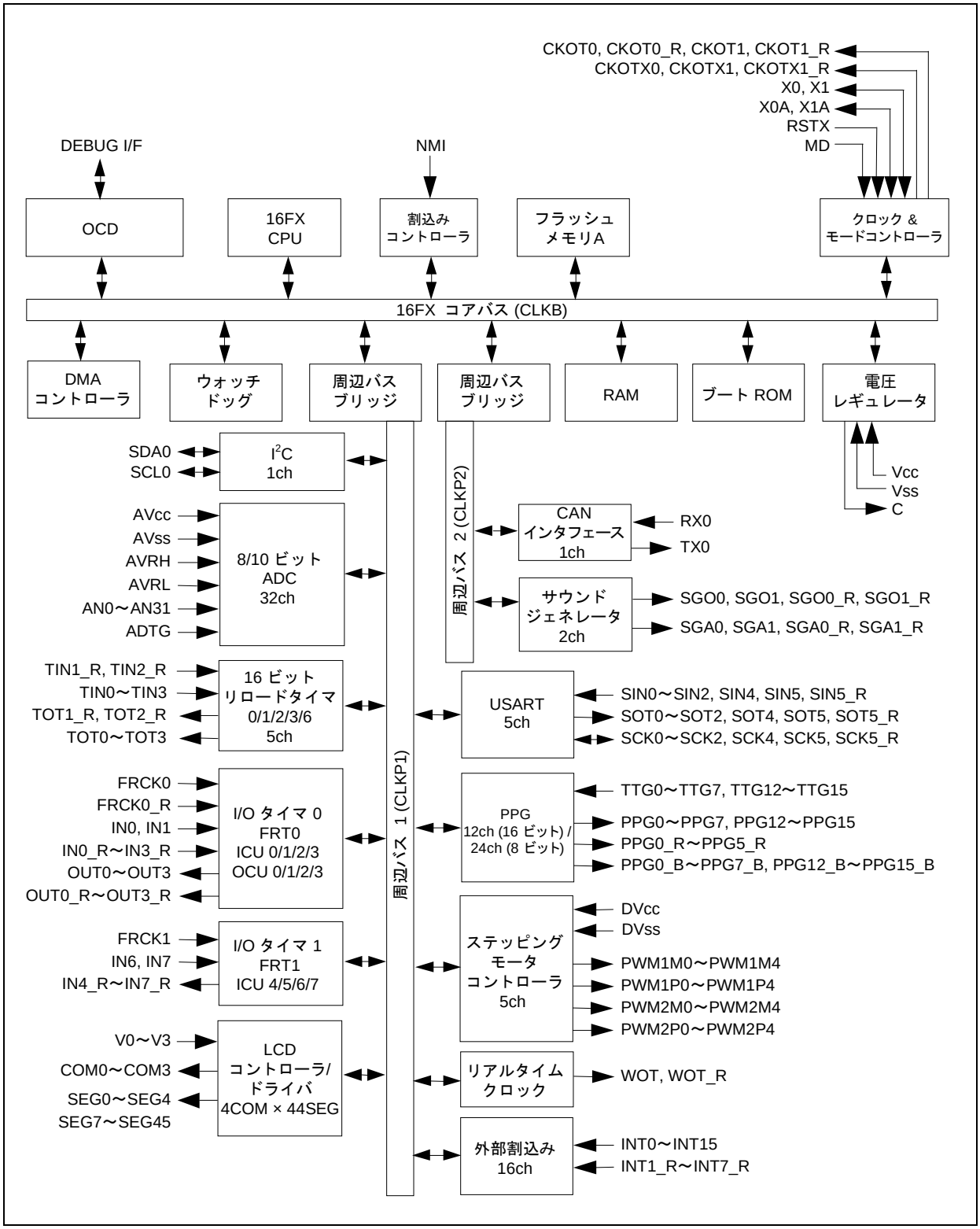
1. 品種構成

項目			MB966A0	備考
製品の種類			フラッシュメモリ製品	
サブクロック			ソフトウェアで設定可能	
デュアルオペレーション フラッシュメモリ		RAM	-	
128.5KB + 32KB		8KB	MB96F6A5R, MB96F6A5A	製品オプション R: CAN 搭載品 A: CAN 非搭載品
256.5KB + 32KB		16KB	MB96F6A6R	
パッケージ			LQFP-120 FPT-120P-M21	
DMA			4 チャネル	
USART			5 チャネル	LIN-USART 0 ～ 2/4/5
	LIN-ヘッダ自動送受信機能		2 チャネル	LIN-USART 0/1
	16 バイト送受信用 FIFO 機能			
I^2C			1 チャネル	I^2C 0
8/10 ビット A/D コンバータ			32 チャネル	AN 0 ～ 31
	データバッファ機能		なし	
	レンジ比較機能		あり	
	チャネルスキップ機能		あり	
	パルス検出機能		あり	
16 ビットリロードタイマ (RLT)			5 チャネル	RLT 0 ～ 3/6
16 ビットフリーランタイマ (FRT)			2 チャネル	FRT 0/1
16 ビットインプットキャプチャ ユニット (ICU)			8 チャネル (5 チャネルは LIN-USART 用)	ICU 0 ～ 7 (ICU 0/1/4 ～ 6 は LIN-USART 用)
16 ビットアウトプットコンペア ユニット (OCU)			4 チャネル	OCU 0 ～ 3
8/16 ビットプログラマブルパルス ジェネレータ (PPG)			12 チャネル (16-bit) / 24 チャネル (8-bit)	PPG 0 ～ 7/12 ～ 15
	タイミングポイント キャプチャ機能		あり	
	スタートディレイ機能		あり	
	ランプ機能		なし	
CAN インタフェース			1 チャネル	CAN 0 32 メッセージバッファ
ステッピングモータコントローラ(SMC)			5 チャネル	SMC 0 ～ 4
外部割込み (INT)			16 チャネル	INT 0 ～ 15
マスク不可割込み (NMI)			1 チャネル	
サウンドジェネレータ (SG)			2 チャネル	SG 0/1
LCD コントローラ			4COM × 44SEG	COM 0 ～ 3 SEG 0 ～ 4/7 ～ 45
リアルタイムクロック (RTC)			1 チャネル	
I/O ポート			95 (デュアルクロックモード) 97 (シングルクロックモード)	
クロック補正ユニット (CAL)			1 チャネル	
クロック出力機能			2 チャネル	
低電圧検出機能			あり	低電圧検出機能は ソフトウェアで禁止設定可能
ハードウェアウォッチドッグタイマ			あり	
オンチップ RC 発振器			あり	
オンチップデバッガ			あり	

(注意事項)

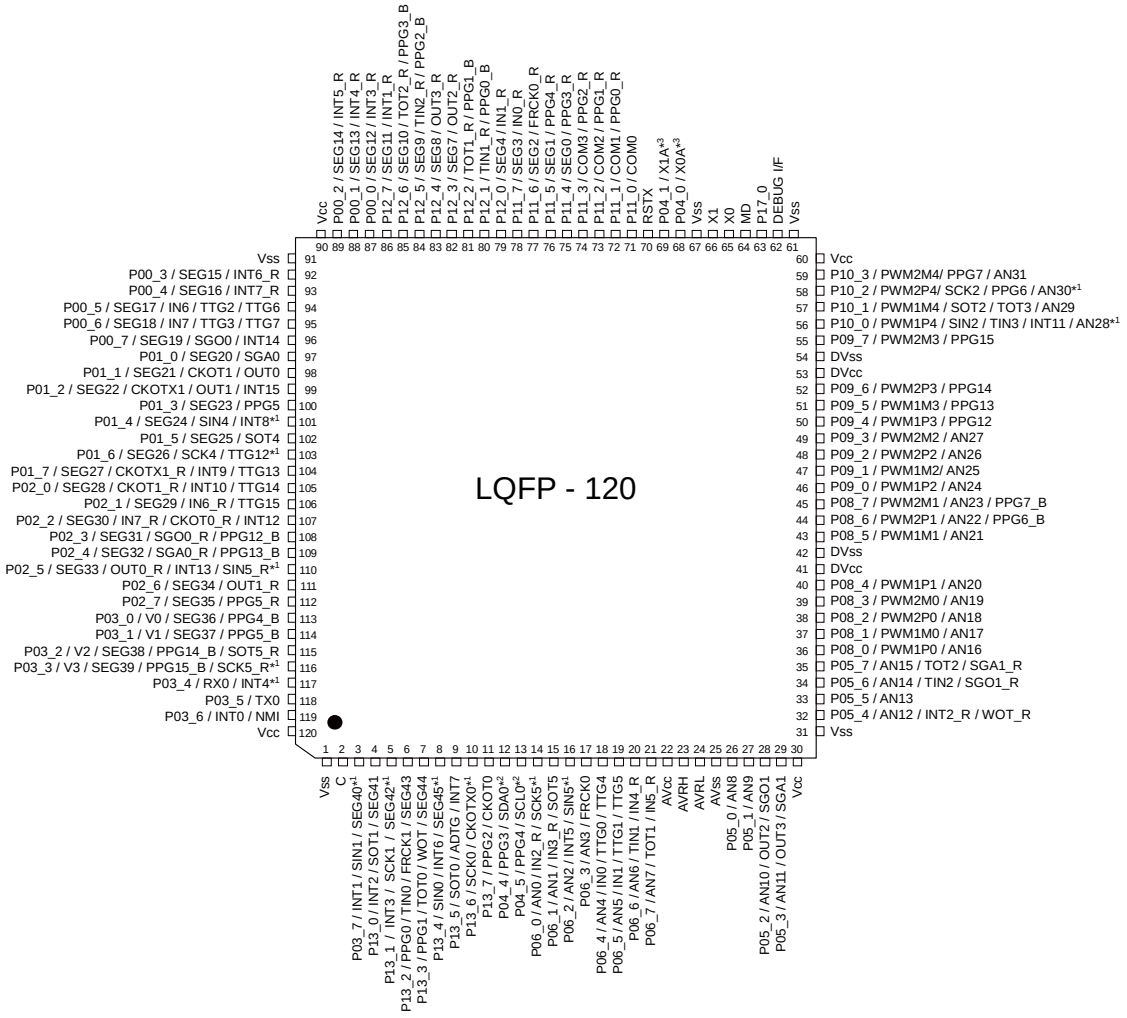
- *各製品の周辺リソースの信号はパッケージの端子数の制限により、すべて使用できるわけではありません。周辺リソースの使用方法によって、リロケーション機能を使用してください。*

2. ブロックダイヤグラム



3. 端子配列図

(Top view)



(FPT-120P-M21)

*1: CMOS 入力レベルのみ
*2: I^2C 用 CMOS 入力レベルのみ
*3: サブクロックを使用する場合は ROM 構成ブロック(RCB)を設定してください。
上記以外のすべての汎用端子はオートモーティブ入力レベルのみです。

4. 端子機能説明

端子記号	機能	説明
ADTG	ADC	A/D コンバータのトリガ入力端子
ANn	ADC	A/D コンバータのチャネル n 入力端子
AVcc	電源	アナログ回路電源端子
AVRH	ADC	A/D コンバータ High 側基準電圧入力端子
AVRL	ADC	A/D コンバータ Low 側基準電圧入力端子
AVss	電源	アナログ回路電源端子
C	電圧レギュレータ	内部制御電源安定化コンデンサ端子
CKOTn	クロック出力機能	クロック出力機能 n 出力端子
CKOTn_R	クロック出力機能	リロケートクロック出力機能 n 出力端子
CKOTXn	クロック出力機能	クロック出力機能 n 反転出力端子
CKOTXn_R	クロック出力機能	リロケートクロック出力機能 n 反転出力端子
COMn	LCD	LCD コモンドライバ端子
DEBUG I/F	OCD	オンチップデバッガ入力/出力端子
DVcc	電源	SMC 電源端子
DVss	電源	SMC 電源端子
FRCKn	フリーランタイマ	フリーランタイマ n 入力端子
FRCKn_R	フリーランタイマ	リロケートフリーランタイマ n 入力端子
INn	ICU	インプットキャプチャユニット n 入力端子
INn_R	ICU	リロケートインプットキャプチャユニット n 入力端子
INTn	外部割込み	外部割込み n 入力端子
INTn_R	外部割込み	リロケート外部割込み n 入力端子
MD	コア	動作モードを指定するための入力端子
NMI	外部割込み	マスク不可割込み入力端子
OUTn	OCU	アウトプットコンペアユニット n 波形出力端子
OUTn_R	OCU	リロケートアウトプットコンペアユニット n 波形出力端子
Pnn_m	GPIO	汎用 I/O 端子
PPGn	PPG	プログラマブルパルスジェネレータ n 出力端子 (16 ビット/8 ビット)
PPGn_R	PPG	リロケートプログラマブルパルスジェネレータ n 出力端子 (16 ビット/8 ビット)
PPGn_B	PPG	プログラマブルパルスジェネレータ n 出力端子 (16 ビット/8 ビット)
PWMn	SMC	SMC PWM 高電流出力端子
RSTX	コア	リセット入力端子
RXn	CAN	CAN インタフェース n RX 入力端子
SCKn	USART	USART n シリアルクロック入力/出力端子
SCKn_R	USART	リロケート USART n シリアルクロック入力/出力端子
SCLn	I^2C	I^2C インタフェース n クロック I/O 入力/出力端子
SDAn	I^2C	I^2C インタフェース n シリアルデータ I/O 入力/出力端子
SEGn	LCD	LCD セグメントドライバ端子
SGAn	サウンドジェネレータ	サウンドジェネレータ振幅出力端子

端子記号	機能	説明
SGAn_R	サウンドジェネレータ	リロケートサウンドジェネレータ振幅出力端子
SGOn	サウンドジェネレータ	サウンドジェネレータサウンド/トーン出力端子
SGOn_R	サウンドジェネレータ	リロケートサウンドジェネレータサウンド/トーン出力端子
SINn	USART	USART n シリアルデータ入力端子
SINn_R	USART	リロケート USART n シリアルデータ入力端子
SOTn	USART	USART n シリアルデータ出力端子
SOTn_R	USART	リロケート USART n シリアルデータ出力端子
TINn	リロードタイマ	リロードタイマ n イベント入力端子
TINn_R	リロードタイマ	リロケートリロードタイマ n イベント入力端子
TOTn	リロードタイマ	リロードタイマ n 出力端子
TOTn_R	リロードタイマ	リロケートリロードタイマ n 出力端子
TTGn	PPG	プログラマブルパルスジェネレータ n トリガ入力端子
TXn	CAN	CAN インタフェース n TX 出力端子
Vn	LCD	LCD リファレンス電圧端子
Vcc	電源	電源端子
Vss	電源	電源端子
WOT	RTC	リアルタイムクロック出力端子
WOT_R	RTC	リロケートリアルタイムクロック出力端子
X0	クロック	発振入力端子
X0A	クロック	サブクロック発振入力端子
X1	クロック	発振出力端子
X1A	クロック	サブクロック発振出力端子

5. 端子回路形式

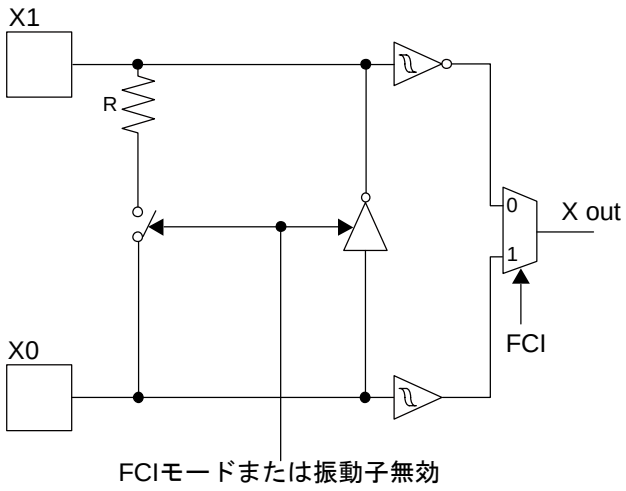
端子番号	入出力 回路形式*	端子名
1	電源	Vss
2	F	C
3	P	P03_7 / INT1 / SIN1 / SEG40
4	J	P13_0 / INT2 / SOT1 / SEG41
5	P	P13_1 / INT3 / SCK1 / SEG42
6	J	P13_2 / PPG0 / TIN0 / FRCK1 / SEG43
7	J	P13_3 / PPG1 / TOT0 / WOT / SEG44
8	P	P13_4 / SIN0 / INT6 / SEG45
9	H	P13_5 / SOT0 / ADTG / INT7
10	M	P13_6 / SCK0 / CKOTX0
11	H	P13_7 / PPG2 / CKOT0
12	N	P04_4 / PPG3 / SDA0
13	N	P04_5 / PPG4 / SCL0
14	I	P06_0 / AN0 / IN2_R / SCK5
15	K	P06_1 / AN1 / IN3_R / SOT5
16	I	P06_2 / AN2 / INT5 / SIN5
17	K	P06_3 / AN3 / FRCK0
18	K	P06_4 / AN4 / IN0 / TTG0 / TTG4
19	K	P06_5 / AN5 / IN1 / TTG1 / TTG5
20	K	P06_6 / AN6 / TIN1 / IN4_R
21	K	P06_7 / AN7 / TOT1 / IN5_R
22	電源	AVcc
23	G	AVRH
24	G	AVRL
25	電源	AVss
26	K	P05_0 / AN8
27	K	P05_1 / AN9
28	K	P05_2 / AN10 / OUT2 / SGO1
29	K	P05_3 / AN11 / OUT3 / SGA1
30	電源	Vcc
31	電源	Vss
32	K	P05_4 / AN12 / INT2_R / WOT_R
33	K	P05_5 / AN13
34	K	P05_6 / AN14 / TIN2 / SGO1_R
35	K	P05_7 / AN15 / TOT2 / SGA1_R
36	R	P08_0 / PWM1P0 / AN16
37	R	P08_1 / PWM1M0 / AN17
38	R	P08_2 / PWM2P0 / AN18
39	R	P08_3 / PWM2M0 / AN19
40	R	P08_4 / PWM1P1 / AN20

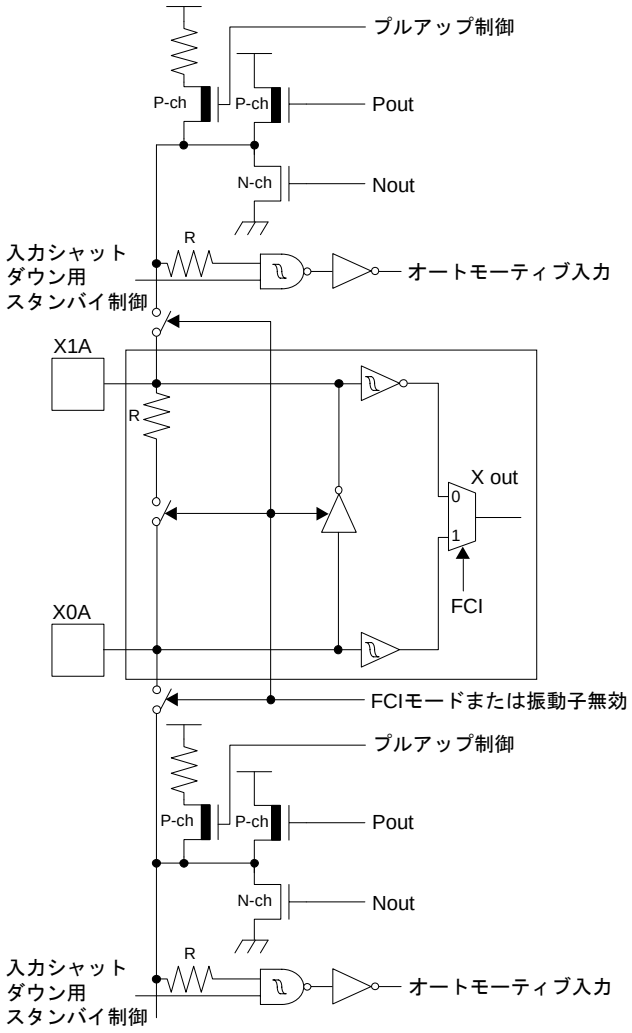
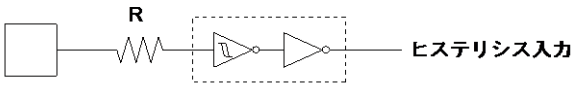
端子番号	入出力 回路形式*	端子名
41	電源	DVcc
42	電源	DVss
43	R	P08_5 / PWM1M1 / AN21
44	R	P08_6 / PWM2P1 / AN22 / PPG6_B
45	R	P08_7 / PWM2M1 / AN23 / PPG7_B
46	R	P09_0 / PWM1P2 / AN24
47	R	P09_1 / PWM1M2 / AN25
48	R	P09_2 / PWM2P2 / AN26
49	R	P09_3 / PWM2M2 / AN27
50	T	P09_4 / PWM1P3 / PPG12
51	T	P09_5 / PWM1M3 / PPG13
52	T	P09_6 / PWM2P3 / PPG14
53	電源	DVcc
54	電源	DVss
55	T	P09_7 / PWM2M3 / PPG15
56	S	P10_0 / PWM1P4 / SIN2 / TIN3 / INT11 / AN28
57	R	P10_1 / PWM1M4 / SOT2 / TOT3 / AN29
58	S	P10_2 / PWM2P4 / SCK2 / PPG6 / AN30
59	R	P10_3 / PWM2M4 / PPG7 / AN31
60	電源	Vcc
61	電源	Vss
62	O	DEBUG I/F
63	H	P17_0
64	C	MD
65	A	X0
66	A	X1
67	電源	Vss
68	B	P04_0 / X0A
69	B	P04_1 / X1A
70	C	RSTX
71	J	P11_0 / COM0
72	J	P11_1 / COM1 / PPG0_R
73	J	P11_2 / COM2 / PPG1_R
74	J	P11_3 / COM3 / PPG2_R
75	J	P11_4 / SEG0 / PPG3_R
76	J	P11_5 / SEG1 / PPG4_R
77	J	P11_6 / SEG2 / FRCK0_R
78	J	P11_7 / SEG3 / IN0_R
79	J	P12_0 / SEG4 / IN1_R
80	H	P12_1 / TIN1_R / PPG0_B

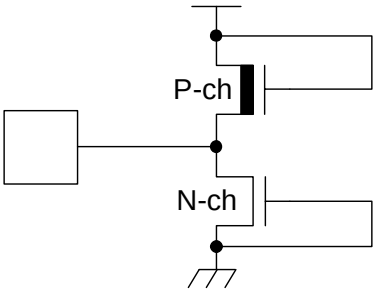
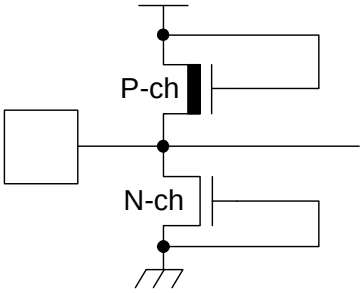
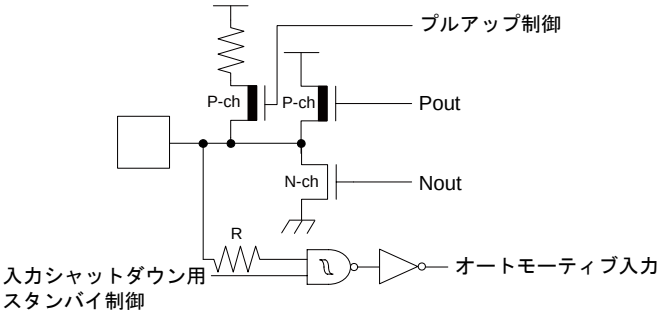
端子番号	入出力 回路形式*	端子名
81	H	P12_2 / TOT1_R / PPG1_B
82	J	P12_3 / SEG7 / OUT2_R
83	J	P12_4 / SEG8 / OUT3_R
84	J	P12_5 / SEG9 / TIN2_R / PPG2_B
85	J	P12_6 / SEG10 / TOT2_R / PPG3_B
86	J	P12_7 / SEG11 / INT1_R
87	J	P00_0 / SEG12 / INT3_R
88	J	P00_1 / SEG13 / INT4_R
89	J	P00_2 / SEG14 / INT5_R
90	電源	Vcc
91	電源	Vss
92	J	P00_3 / SEG15 / INT6_R
93	J	P00_4 / SEG16 / INT7_R
94	J	P00_5 / SEG17 / IN6 / TTG2 / TTG6
95	J	P00_6 / SEG18 / IN7 / TTG3 / TTG7
96	J	P00_7 / SEG19 / SGO0 / INT14
97	J	P01_0 / SEG20 / SGA0
98	J	P01_1 / SEG21 / CKOT1 / OUT0
99	J	P01_2 / SEG22 / CKOTX1 / OUT1 / INT15
100	J	P01_3 / SEG23 / PPG5
101	P	P01_4 / SEG24 / SIN4 / INT8
102	J	P01_5 / SEG25 / SOT4
103	P	P01_6 / SEG26 / SCK4 / TTG12
104	J	P01_7 / SEG27 / CKOTX1_R / INT9 / TTG13
105	J	P02_0 / SEG28 / CKOT1_R / INT10 / TTG14
106	J	P02_1 / SEG29 / IN6_R / TTG15
107	J	P02_2 / SEG30 / IN7_R / CKOT0_R / INT12
108	J	P02_3 / SEG31 / SGO0_R / PPG12_B
109	J	P02_4 / SEG32 / SGA0_R / PPG13_B
110	P	P02_5 / SEG33 / OUT0_R / INT13 / SIN5_R
111	J	P02_6 / SEG34 / OUT1_R
112	J	P02_7 / SEG35 / PPG5_R
113	L	P03_0 / V0 / SEG36 / PPG4_B
114	L	P03_1 / V1 / SEG37 / PPG5_B
115	L	P03_2 / V2 / SEG38 / PPG14_B / SOT5_R
116	Q	P03_3 / V3 / SEG39 / PPG15_B / SCK5_R
117	M	P03_4 / RX0 / INT4
118	H	P03_5 / TX0
119	H	P03_6 / INT0 / NMI
120	電源	Vcc

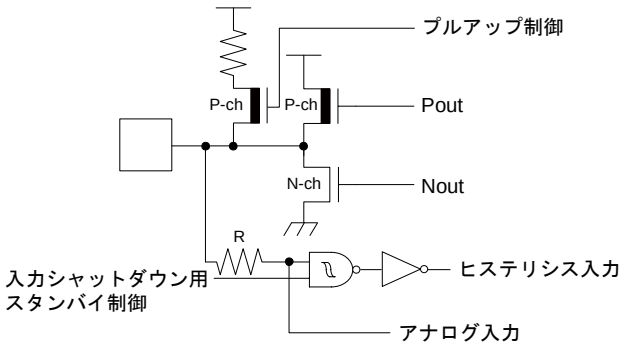
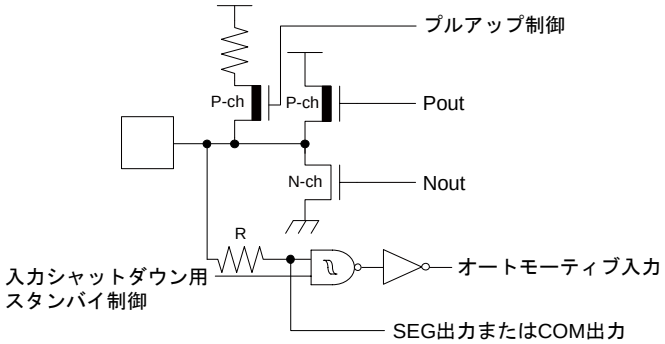
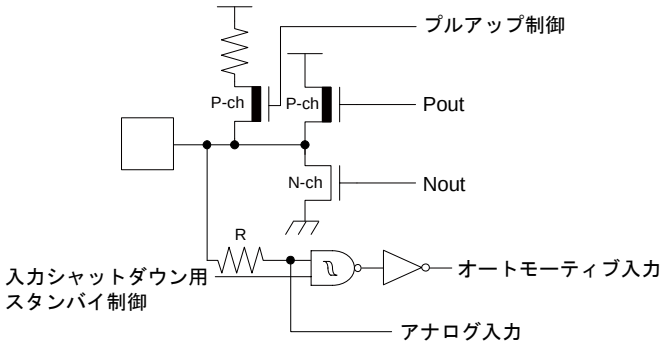
*: 入出力回路形式の詳細については、「6. 入出力回路形式」を参照してください。

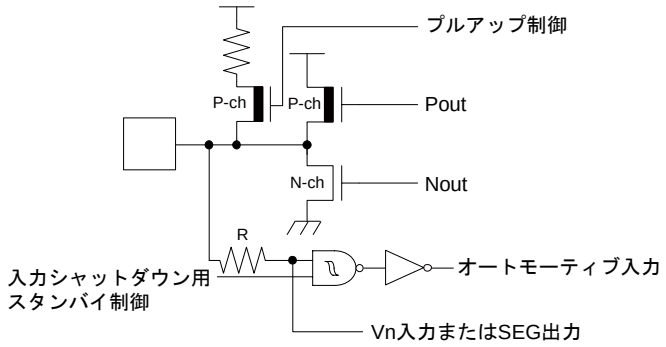
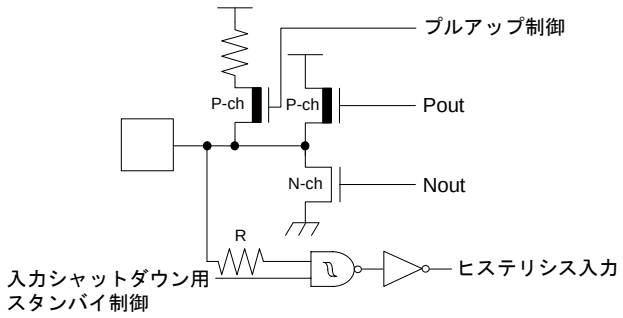
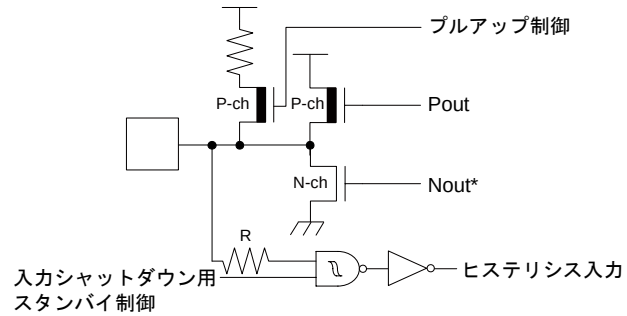
6. 入出力回路形式

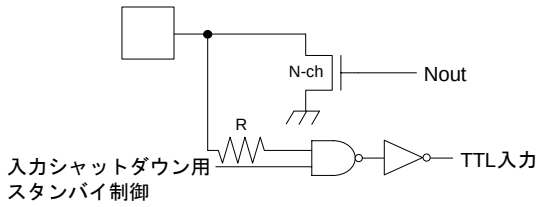
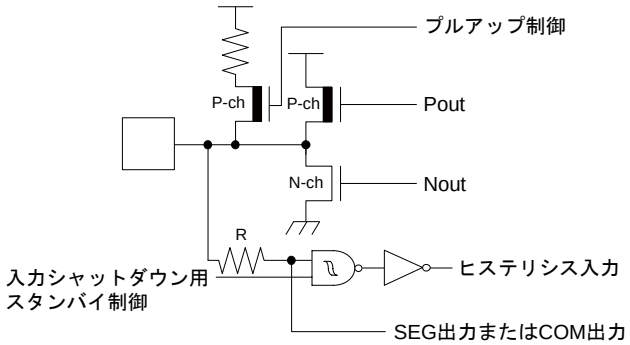
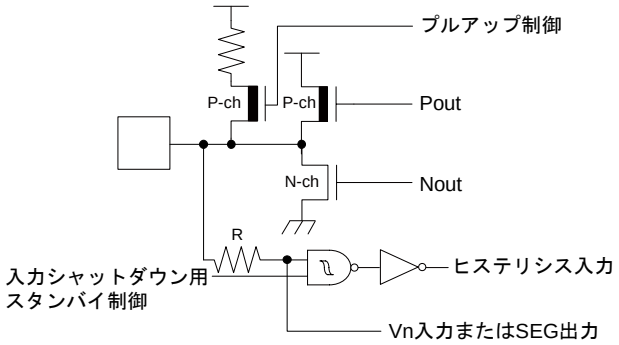
形式	回路	備考
A		高速発振回路： ・ X0/X1 端子に外部振動子あるいは共振子を接続する発振モードと、X0 端子に外部クロック接続する高速外部クロック入力(FCI)モードとの切換え可能 ・ 帰還抵抗 = 約 1.0MΩ ・ 内部電圧で動作するための振幅は 1.8V±0.15V です。

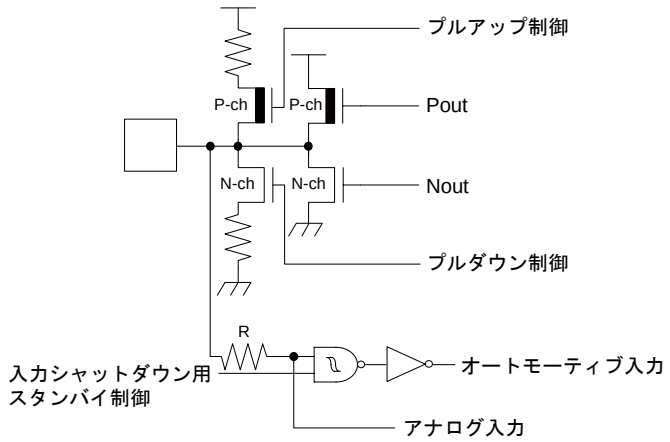
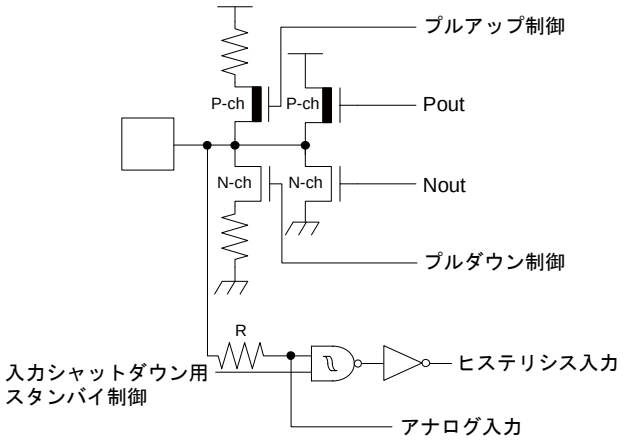
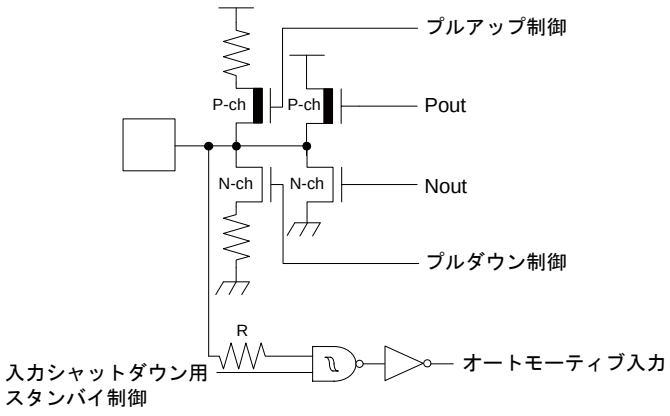
形式	回路	備考
B		GPIO 機能と兼用の低速発振回路： ・ 帰還抵抗 = 約 5.0MΩ ・ GPIO 機能選択可能 (CMOS レベル出力(I_{OL} = 4mA, I_{OH} = -4mA), 入力シャットダウン機能付きのオートモーティブ入力, プログラマブルプルアップ抵抗)
C		CMOS ヒステリシス入力端子

形式	回路	備考
F		電源入力保護回路
G		・A/D コンバータ基準電圧入力端子 ref + (AVRH)/ ref - (AVRL)は保護回路が付きます。 ・AVRH/AVRL 端子は V_{CC} に対する保護回路は付きません。
H		・CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・入力シャットダウン機能付きのオートモーティブ入力 ・プログラマブルプルアップ抵抗

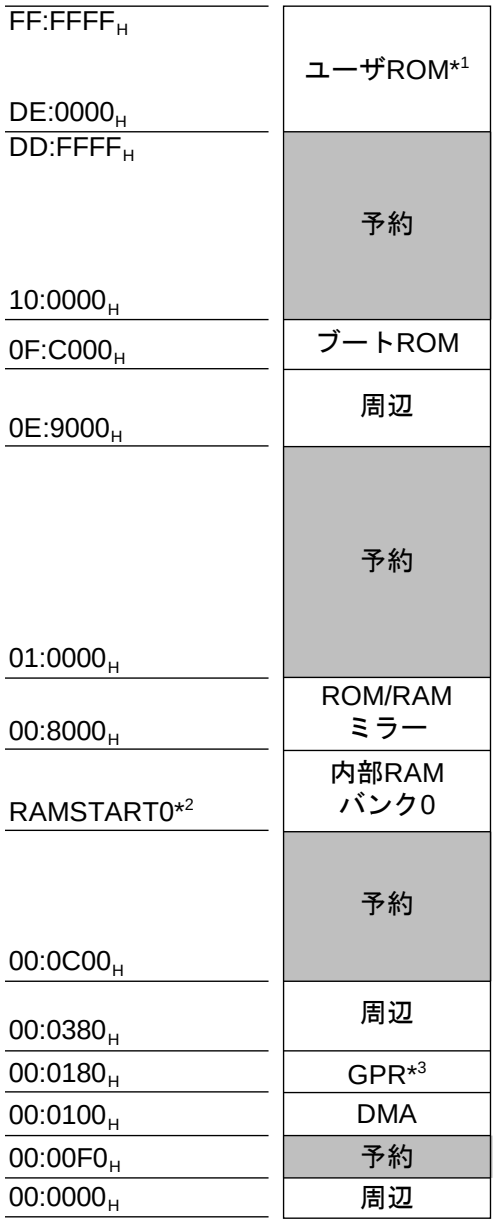
形式	回路	備考
I		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付き CMOS ヒステリシス入力 ・ プログラマブルプルアップ抵抗 ・ アナログ入力
J		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付きのオートモーティブ入力 ・ プログラマブルプルアップ抵抗 ・ SEG 出力または COM 出力
K		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付きのオートモーティブ入力 ・ プログラマブルプルアップ抵抗 ・ アナログ入力

形式	回路	備考
L		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付きのオートモーティブ入力 ・ プログラマブルプルアップ抵抗 ・ Vn 入力または SEG 出力
M		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付き CMOS ヒステリシス入力 ・ プログラマブルプルアップ抵抗
N		・ CMOS レベル出力 (I_{OL} = 3mA, I_{OH} = -3mA) ・ 入力シャットダウン機能付き CMOS ヒステリシス入力 ・ プログラマブルプルアップ抵抗 *: N チャネルトランジスタは使用しているかどうかにかかわらず I^2C 仕様によってスルーレート制御があります。

形式	回路	備考
O		・ オープンドレイン入出力 ・ 出力 25mA, V_{CC}=2.7V ・ TTL 入力
P		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付き CMOS ヒステリシス入力 ・ プログラマブルプルアップ抵抗 ・ SEG 出力または COM 出力
Q		・ CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA) ・ 入力シャットダウン機能付き CMOS ヒステリシス入力 ・ プログラマブルプルアップ抵抗 ・ Vn 入力または SEG 出力

形式	回路	備考
R		• CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA および I_{OL} = 30mA, I_{OH} = -30mA でプログラマブル) • 入力シャットダウン機能付きのオートモーティブ入力 • プログラマブルプルアップ/プルダウン抵抗 • アナログ入力
S		• CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA および I_{OL} = 30mA, I_{OH} = -30mA でプログラマブル) • 入力シャットダウン機能付きの CMOS ヒステリシス入力 • プログラマブルプルアップ/プルダウン抵抗 • アナログ入力
T		• CMOS レベル出力 (I_{OL} = 4mA, I_{OH} = -4mA および I_{OL} = 30mA, I_{OH} = -30mA でプログラマブル) • 入力シャットダウン機能付きのオートモーティブ入力 • プログラマブルプルアップ/プルダウン抵抗

7. メモリマップ



*1: USER ROM領域の詳細については、「9. フラッシュデバイスのユーザROM メモリマップ」を参照してください。
*2: RAMSTARTアドレスについては次ページの表を参照してください。
*3: 未使用のGPRバンクはRAM領域として使用できます。
GPR: 汎用レジスタ (General-Purpose Register)

DMA 領域は、デバイスに対応するリソースが組み込まれている場合にのみ使用可能です。
RAM と ROM の使用可能な領域はデバイス構成によって異なります。

8. RAMSTART アドレス

デバイス	バンク 0 RAM サイズ	RAMSTART0
MB96F6A5	8K バイト	$00:6200_H$
MB96F6A6	16K バイト	$00:4200_H$

9. フラッシュデバイスのユーザ ROM メモリマップ

CPU モード アドレス	フラッシュメモリ モード アドレス	MB96F6A5 フラッシュサイズ 128.5Kバイト + 32Kバイト		MB96F6A6 フラッシュサイズ 256.5Kバイト + 32Kバイト	
$FF:FFFF_H$ $FF:0000_H$	$3F:FFFF_H$ $3F:0000_H$	SA39 - 64Kバイト		SA39 - 64Kバイト	フラッシュAのバンクA
$FE:FFFF_H$ $FE:0000_H$	$3E:FFFF_H$ $3E:0000_H$	SA38 - 64Kバイト		SA38 - 64Kバイト	
$FD:FFFF_H$ $FD:0000_H$	$3D:FFFF_H$ $3D:0000_H$	予約		SA37 - 64Kバイト	
$FC:FFFF_H$ $FC:0000_H$	$3C:FFFF_H$ $3C:0000_H$			SA36 - 64Kバイト	
$FB:FFFF_H$				予約	
$DF:A000_H$					
$DF:9FFF_H$ $DF:8000_H$	$1F:9FFF_H$ $1F:8000_H$	SA4 - 8Kバイト		SA4 - 8Kバイト	フラッシュAのバンクB
$DF:7FFF_H$ $DF:6000_H$	$1F:7FFF_H$ $1F:6000_H$	SA3 - 8Kバイト		SA3 - 8Kバイト	
$DF:5FFF_H$ $DF:4000_H$	$1F:5FFF_H$ $1F:4000_H$	SA2 - 8Kバイト		SA2 - 8Kバイト	
$DF:3FFF_H$ $DF:2000_H$	$1F:3FFF_H$ $1F:2000_H$	SA1 - 8Kバイト		SA1 - 8Kバイト	
$DF:1FFF_H$ $DF:0000_H$	$1F:1FFF_H$ $1F:0000_H$	SAS - 512バイト*		SAS - 512バイト*	フラッシュAのバンクA
$DE:FFFF_H$ $DE:0000_H$		予約		予約	

*: SAS-512B の物理アドレス領域は、$DF:0000_H$～$DF:01FF_H$ です。
その他の領域($DF:0200_H$～$DF:1FFF_H$)は、すべて SAS-512B のミラー領域です。
セクタ SAS は CPU アドレス $DF:0000_H$ - $DF:01FF_H$ の ROM 構成ブロック RCBA を含みます。
SAS は E^2PROM エミュレーションには使用できません。

10. シリアルプログラミング通信インタフェース

フラッシュシリアルプログラミング用の USART 端子(MD = 0, DEBUG I/F = 0, シリアル通信モード)

MB966A0		
端子番号	USART のチャネル	通常機能
8	USART0	SIN0
9		SOT0
10		SCK0
3	USART1	SIN1
4		SOT1
5		SCK1
56	USART2	SIN2
57		SOT2
58		SCK2
101	USART4	SIN4
102		SOT4
103		SCK4

11. 割込みベクタテーブル

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
0	$3FC_H$	CALLV0	なし	-	CALLV 命令
1	$3F8_H$	CALLV1	なし	-	CALLV 命令
2	$3F4_H$	CALLV2	なし	-	CALLV 命令
3	$3F0_H$	CALLV3	なし	-	CALLV 命令
4	$3EC_H$	CALLV4	なし	-	CALLV 命令
5	$3E8_H$	CALLV5	なし	-	CALLV 命令
6	$3E4_H$	CALLV6	なし	-	CALLV 命令
7	$3E0_H$	CALLV7	なし	-	CALLV 命令
8	$3DC_H$	RESET	なし	-	RESET ベクタ
9	$3D8_H$	INT9	なし	-	INT9 命令
10	$3D4_H$	EXCEPTION	なし	-	未定義命令実行
11	$3D0_H$	NMI	なし	-	マスク不可割込み
12	$3CC_H$	DLY	なし	12	遅延割込み
13	$3C8_H$	RC_TIMER	なし	13	RC クロックタイマ
14	$3C4_H$	MC_TIMER	なし	14	メインクロックタイマ
15	$3C0_H$	SC_TIMER	なし	15	サブクロックタイマ
16	$3BC_H$	LVDI	なし	16	低電圧検出
17	$3B8_H$	EXTINT0	あり	17	外部割込み 0
18	$3B4_H$	EXTINT1	あり	18	外部割込み 1
19	$3B0_H$	EXTINT2	あり	19	外部割込み 2
20	$3AC_H$	EXTINT3	あり	20	外部割込み 3
21	$3A8_H$	EXTINT4	あり	21	外部割込み 4
22	$3A4_H$	EXTINT5	あり	22	外部割込み 5
23	$3A0_H$	EXTINT6	あり	23	外部割込み 6
24	$39C_H$	EXTINT7	あり	24	外部割込み 7
25	398_H	EXTINT8	あり	25	外部割込み 8
26	394_H	EXTINT9	あり	26	外部割込み 9
27	390_H	EXTINT10	あり	27	外部割込み 10
28	$38C_H$	EXTINT11	あり	28	外部割込み 11
29	388_H	EXTINT12	あり	29	外部割込み 12
30	384_H	EXTINT13	あり	30	外部割込み 13
31	380_H	EXTINT14	あり	31	外部割込み 14
32	$37C_H$	EXTINT15	あり	32	外部割込み 15
33	378_H	CAN0	なし	33	CAN コントローラ 0
34	374_H	-	-	34	予約
35	370_H	-	-	35	予約
36	$36C_H$	-	-	36	予約
37	368_H	-	-	37	予約
38	364_H	PPG0	あり	38	プログラマブルパルスジェネレータ 0
39	360_H	PPG1	あり	39	プログラマブルパルスジェネレータ 1
40	$35C_H$	PPG2	あり	40	プログラマブルパルスジェネレータ 2

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
41	358_H	PPG3	あり	41	プログラマブルパルスジェネレータ 3
42	354_H	PPG4	あり	42	プログラマブルパルスジェネレータ 4
43	350_H	PPG5	あり	43	プログラマブルパルスジェネレータ 5
44	$34C_H$	PPG6	あり	44	プログラマブルパルスジェネレータ 6
45	348_H	PPG7	あり	45	プログラマブルパルスジェネレータ 7
46	344_H	-	-	46	予約
47	340_H	-	-	47	予約
48	$33C_H$	-	-	48	予約
49	338_H	-	-	49	予約
50	334_H	PPG12	あり	50	プログラマブルパルスジェネレータ 12
51	330_H	PPG13	あり	51	プログラマブルパルスジェネレータ 13
52	$32C_H$	PPG14	あり	52	プログラマブルパルスジェネレータ 14
53	328_H	PPG15	あり	53	プログラマブルパルスジェネレータ 15
54	324_H	-	-	54	予約
55	320_H	-	-	55	予約
56	$31C_H$	-	-	56	予約
57	318_H	-	-	57	予約
58	314_H	RLT0	あり	58	リロードタイマ 0
59	310_H	RLT1	あり	59	リロードタイマ 1
60	$30C_H$	RLT2	あり	60	リロードタイマ 2
61	308_H	RLT3	あり	61	リロードタイマ 3
62	304_H	-	-	62	予約
63	300_H	-	-	63	予約
64	$2FC_H$	RLT6	あり	64	リロードタイマ 6
65	$2F8_H$	ICU0	あり	65	インプットキャプチャユニット 0
66	$2F4_H$	ICU1	あり	66	インプットキャプチャユニット 1
67	$2F0_H$	ICU2	あり	67	インプットキャプチャユニット 2
68	$2EC_H$	ICU3	あり	68	インプットキャプチャユニット 3
69	$2E8_H$	ICU4	あり	69	インプットキャプチャユニット 4
70	$2E4_H$	ICU5	あり	70	インプットキャプチャユニット 5
71	$2E0_H$	ICU6	あり	71	インプットキャプチャユニット 6
72	$2DC_H$	ICU7	あり	72	インプットキャプチャユニット 7
73	$2D8_H$	-	-	73	予約
74	$2D4_H$	-	-	74	予約
75	$2D0_H$	-	-	75	予約
76	$2CC_H$	-	-	76	予約
77	$2C8_H$	OCU0	あり	77	アウトプットコンペアユニット 0
78	$2C4_H$	OCU1	あり	78	アウトプットコンペアユニット 1
79	$2C0_H$	OCU2	あり	79	アウトプットコンペアユニット 2
80	$2BC_H$	OCU3	あり	80	アウトプットコンペアユニット 3

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
81	$2B8_H$	-	-	81	予約
82	$2B4_H$	-	-	82	予約
83	$2B0_H$	-	-	83	予約
84	$2AC_H$	-	-	84	予約
85	$2A8_H$	-	-	85	予約
86	$2A4_H$	-	-	86	予約
87	$2A0_H$	-	-	87	予約
88	$29C_H$	-	-	88	予約
89	298_H	FRT0	あり	89	フリーランタイマ 0
90	294_H	FRT1	あり	90	フリーランタイマ 1
91	290_H	-	-	91	予約
92	$28C_H$	-	-	92	予約
93	288_H	RTC0	なし	93	リアルタイムクロック
94	284_H	CAL0	なし	94	クロック補正ユニット
95	280_H	SG0	なし	95	サウンドジェネレータ 0
96	$27C_H$	IIC0	あり	96	I^2C インタフェース 0
97	278_H	-	-	97	予約
98	274_H	ADC0	あり	98	A/D コンバータ 0
99	270_H	-	-	99	予約
100	$26C_H$	-	-	100	予約
101	268_H	LINR0	あり	101	LIN USART 0 RX
102	264_H	LINT0	あり	102	LIN USART 0 TX
103	260_H	LINR1	あり	103	LIN USART 1 RX
104	$25C_H$	LINT1	あり	104	LIN USART 1 TX
105	258_H	LINR2	あり	105	LIN USART 2 RX
106	254_H	LINT2	あり	106	LIN USART 2 TX
107	250_H	-	-	107	予約
108	$24C_H$	-	-	108	予約
109	248_H	LINR4	あり	109	LIN USART 4 RX
110	244_H	LINT4	あり	110	LIN USART 4 TX
111	240_H	LINR5	あり	111	LIN USART 5 RX
112	$23C_H$	LINT5	あり	112	LIN USART 5 TX
113	238_H	-	-	113	予約
114	234_H	-	-	114	予約
115	230_H	-	-	115	予約
116	$22C_H$	-	-	116	予約
117	228_H	-	-	117	予約
118	224_H	-	-	118	予約
119	220_H	-	-	119	予約
120	$21C_H$	-	-	120	予約

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
121	218_H	SG1	なし	121	サウンドジェネレータ 1
122	214_H	-	-	122	予約
123	210_H	-	-	123	予約
124	$20C_H$	-	-	124	予約
125	208_H	-	-	125	予約
126	204_H	-	-	126	予約
127	200_H	-	-	127	予約
128	$1FC_H$	-	-	128	予約
129	$1F8_H$	-	-	129	予約
130	$1F4_H$	-	-	130	予約
131	$1F0_H$	-	-	131	予約
132	$1EC_H$	-	-	132	予約
133	$1E8_H$	FLASHA	あり	133	フラッシュメモリ A 割込み
134	$1E4_H$	-	-	134	予約
135	$1E0_H$	-	-	135	予約
136	$1DC_H$	-	-	136	予約
137	$1D8_H$	-	-	137	予約
138	$1D4_H$	-	-	138	予約
139	$1D0_H$	ADCRC0	なし	139	A/D コンバータ 0 - レンジ比較
140	$1CC_H$	ADCPD0	なし	140	A/D コンバータ 0 - パルス検出
141	$1C8_H$	-	-	141	予約
142	$1C4_H$	-	-	142	予約
143	$1C0_H$	-	-	143	予約

12. 取扱上のご注意

半導体デバイスは、ある確率で故障します。また、半導体デバイスの故障は、使用される条件(回路条件，環境条件など)によっても大きく左右されます。
以下に、半導体デバイスをより信頼性の高い状態で使用していただくために、注意・配慮しなければならない事項について説明します。

12.1 設計上の注意事項

ここでは、半導体デバイスを使用して電子機器の設計を行う際に注意すべき事項について述べます。

■ 絶対最大定格の遵守

半導体デバイスは、過剰なストレス (電圧，電流，温度など) が加わると破壊する可能性があります。この限界値を定めたものが絶対最大定格です。従って、定格を一項目でも超えることのないようご注意ください。

■ 推奨動作条件の遵守

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、全てこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を越えて使用すると、信頼性に悪影響を及ぼすことがあります。

本資料に記載されていない項目，使用条件，論理組み合わせでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

■ 端子の処理と保護

半導体デバイスには、電源および各種入出力端子があります。これらに対して以下の注意が必要です。

1. 過電圧・過電流の防止

   各端子に最大定格を超える電圧・電流が印加されると、デバイスの内部に劣化が生じ、著しい場合には破壊に至ります。機器の設計の際には、このような過電圧・過電流の発生を防止してください。

2. 出力端子の保護

   出力端子を電源端子または他の出力端子とショートしたり、大きな容量負荷を接続すると大電流が流れる場合があります。この状態が長時間続くとデバイスが劣化しますので、このような接続はしないようにしてください。

3. 未使用入力端子の処理

   インピーダンスの非常に高い入力端子は、オープン状態で使用すると動作が不安定になる場合があります。適切な抵抗を介して電源端子やグランド端子に接続してください。

■ ラッチアップ

半導体デバイスは、基板上に P 型と N 型の領域を形成することにより構成されます。外部から異常な電圧が加えられた場合、内部の寄生 PNPN 接合 (サイリスタ構造) が導通して、数百 mA を越える大電流が電源端子に流れ続けることがあります。これをラッチアップと呼びます。この現象が起きるとデバイスの信頼性を損ねるだけでなく、破壊に至り発熱・発煙・発火の恐れもあります。これを防止するために、以下の点にご注意ください。

1. 最大定格以上の電圧が端子に加わることが無いようにしてください。異常なノイズ，サージ等にも注意してください。
2. 電源投入シーケンスを考慮し、異常な電流が流れないようにしてください。

■ 安全等の規制と規格の遵守

世界各国では、安全や、電磁妨害等の各種規制と規格が設けられています。お客様が機器を設計するに際しては、これらの規制と規格に適合するようお願いします。

■ フェイル・セーフ設計

半導体デバイスは、ある確率で故障が発生します。半導体デバイスが故障しても、結果的に人身事故，火災事故，社会的な損害を生じさせないよう、お客様は、装置の冗長設計，延焼対策設計，過電流防止設計，誤動作防止設計などの安全設計をお願いします。

■ 用途に関する注意

本資料に記載された製品は､通常の産業用，一般事務用，パーソナル用，家庭用などの一般的用途に使用されることを意図して設計･製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途 (原子力施設における核反応制御，航空機自動飛行制御,航空交通管制，大量輸送システムにおける運行制御，生命維持のための医療機器，兵器システムにおけるミサイル発射制御をいう)，ならびに極めて高い信頼性が要求される用途 (海底中継器，宇宙衛星をいう) に使用されるよう設計・製造されたものではありません。当社は、これらの用途に当該製品が使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

12.2 パッケージ実装上の注意事項

パッケージには、リード挿入形と表面実装形があります。いずれの場合も、はんだ付け時の耐熱性に関する品質保証は,当社の推奨する条件での実装に対してのみ適用されます。実装条件の詳細については営業部門までお問い合わせください。

■ リード挿入形

リード挿入形パッケージのプリント板への実装方法は、プリント板へ直接はんだ付けする方法とソケットを使用してプリント板に実装する方法とがあります。

プリント板へ直接はんだ付けする場合は､プリント板のスルーホールにリード挿入後､噴流はんだによるフローはんだ方法 (ウェーブソルダリング法) が一般的に使用されます。この場合、はんだ付け実装時には、通常最大定格の保存温度を上回る熱ストレスがリード部分に加わります。当社の実装推奨条件で実装してください。

ソケット実装方法でご使用になる場合、ソケットの接点の表面処理と IC のリードの表面処理が異なるとき、長時間経過後、接触不良を起こすことがあります。このため、ソケットの接点の表面処理と IC のリードの表面処理の状態を確認してから実装することをお勧めします。

■ 表面実装形

表面実装形パッケージは、リード挿入形と比較して、リードが細く薄いため、リードが変形し易い性質をもっています。また、パッケージの多ピン化に伴い、リードピッチも狭く、リード変形によるオープン不良や、はんだブリッジによるショート不良が発生しやすいため、適切な実装技術が必要となります。

当社ははんだリフロー方法を推奨し、製品ごとに実装条件のランク分類を実施しています。当社推奨のランク分類に従って実装してください。

■ 鉛フリーパッケージ

BGA パッケージの Sn-Ag-Cu 系ボール品を Sn-Pb 共晶はんだにて実装した場合、使用状況により接合強度が低下することがありますのでご注意願います。

■ 半導体デバイスの保管について

プラスチックパッケージは樹脂でできているため、自然の環境に放置することにより吸湿します。吸湿したパッケージに実装時の熱が加わった場合、界面剥離発生による耐湿性の低下やパッケージクラックが発生することがあります。以下の点にご注意ください。

1. 急激な温度変化のある所では製品に水分の結露が起こります。このような環境を避けて、温度変化の少ない場所に保管してください。
2. 製品の保管場所はドライボックスの使用を推奨します。相対湿度 70%RH 以下, 温度 5°C～30°C で保管をお願いします。ドライパッケージを開封した場合には湿度 40%～70%RH を推奨いたします。
3. 当社では必要に応じて半導体デバイスの梱包材として防湿性の高いアルミラミネート袋を用い、乾燥剤としてシリカゲルを使用しております。半導体デバイスはアルミラミネート袋に入れて密封して保管してください。
4. 腐食性ガスの発生する場所や塵埃の多い所は避けてください。

■ ベーキングについて

吸湿したパッケージはベーキング (加熱乾燥) を実施することにより除湿することが可能です。ベーキングは、当社の推奨する条件で実施してください。

条件:125°C/24 時間

■ 静電気

半導体デバイスは静電気による破壊を起こしやすいため、以下の点についてご注意ください。

1. 作業環境の相対湿度は 40 %～70%RH にしてください。除電装置 (イオン発生装置) の使用なども必要に応じて検討してください。
2. 使用するコンベア, 半田槽, 半田ゴテ, および周辺付帯設備は大地に接地してください。
3. 人体の帯電防止のため、指輪または腕輪などから高抵抗 (1 MΩ 程度) で大地に接地したり、導電性の衣服・靴を着用し、床に導電マットを敷くなど帯電電荷を最小限に保つようにしてください。
4. 治具, 計器類は, 接地または帯電防止化を実施してください。
5. 組立完了基板の収納時、発泡スチロールなどの帯電し易い材料の使用は避けてください。

12.3 使用環境に関する注意事項

半導体デバイスの信頼性は、先に述べました周囲温度とそれ以外の環境条件にも依存します。ご使用にあたっては、以下の点にご注意ください。

1. 湿度環境

   高湿度環境下での長期の使用は、デバイス自身だけでなくプリント基板等にもリーク性の不具合が発生する場合があります。高湿度が想定される場合は、防湿処理を施す等の配慮をお願いします。

2. 静電気放電

   半導体デバイスの直近に高電圧に帯電したものが存在すると、放電が発生し誤動作の原因となることがあります。
   このような場合、帯電の防止または放電の防止の処置をお願いします。

3. 腐食性ガス，塵埃，油

   腐食性ガス雰囲気中や、塵埃，油等がデバイスに付着した状態で使用すると、化学反応によりデバイスに悪影響を及ぼす場合があります。このような環境下でご使用の場合は、防止策についてご検討ください。

4. 放射線・宇宙線

   一般のデバイスは、設計上、放射線，宇宙線にさらされる環境を想定しておりません。したがって、これらを遮蔽してご使用ください。

5. 発煙・発火

   樹脂モールド型のデバイスは、不燃性ではありません。発火物の近くでは、ご使用にならないでください。発煙・発火しますと、その際に毒性を持ったガスが発生する恐れがあります。

その他、特殊な環境下でのご使用をお考えの場合は、営業部門にご相談ください。

13. デバイスの使用上の注意

デバイスを取り扱う際には、特別な注意が必要です。

- ラッチアップの防止
- 未使用端子の取り扱い
- 外部クロックの使用
- PLL クロックモード動作に関する注意事項
- 電源端子(Vcc/Vss)
- 水晶振動子およびセラミック振動子の回路
- A/D コンバータおよびアナログ入力に対する電源投入シーケンス
- A/D コンバータを使用しないときの端子の取り扱い
- 電源投入に関する注意事項
- 電源電圧の安定化
- SMC 電源端子(DVcc/DVss)の取り扱い
- シリアル通信
- モード端子(MD)について

1. ラッチアップの防止

CMOS IC チップでは、次の条件下でラッチアップが発生することがあります。

- V_{CC} を超過する電圧または V_{SS} 未満の電圧が入力端子または出力端子に印加されたとき
- Vcc 端子と Vss 端子の間に定格電圧を超える電圧が印加されたとき
- AV_{CC} 電源が V_{CC} 電圧より先に印加されたとき

ラッチアップによって電源電流が急激に増加し、デバイスに対し熱破壊を発生させる可能性があります。
同じ理由により、アナログ電源電圧(AV_{CC}, AVRH) がデジタル電源電圧を超過しないよう注意してください。

2. 未使用端子の取り扱い

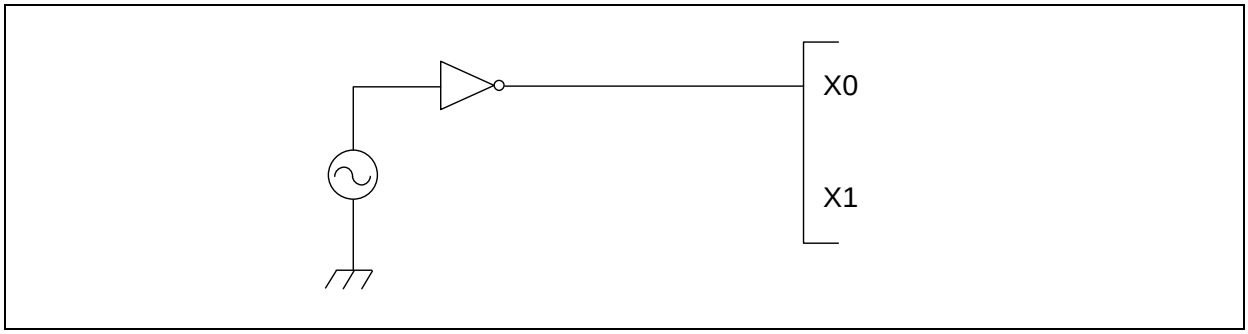
未使用入力端子は、入力が禁止されている(ポート入力イネーブルレジスタ(PIER)の対応ビット=0)ときに開放状態にできます。
入力が許可されているときに未使用入力端子を開放状態にしておくと、デバイスの動作不良および永久破壊の原因になることがあります。そのため未使用入力端子におけるラッチアップ発生を防ぐため 2kΩより大きい値のプルアップ/プルダウン抵抗を使用してください。未使用の双方向端子は、出力状態に設定した後、開放状態にするか、または入力状態に設定したうえで、入力禁止にするかあるいは前述した外部プルアップ/プルダウンの処置をしてください。

3. 外部クロックの使用

外部クロックに許容される周波数範囲は、発振器の種類と構成によって異なります。詳細なモードと周波数の制限については、「交流規格」を参照してください。単相および逆位相の外部クロックは、次のように接続しなければなりません。

(1) メイン振動子用単相の外部クロック

メイン振動子用単相外部クロックを使用する際には、X0 端子を駆動して X1 端子を開放したままにしてください。
また、外部クロックは 1.8V 電源を供給してください。

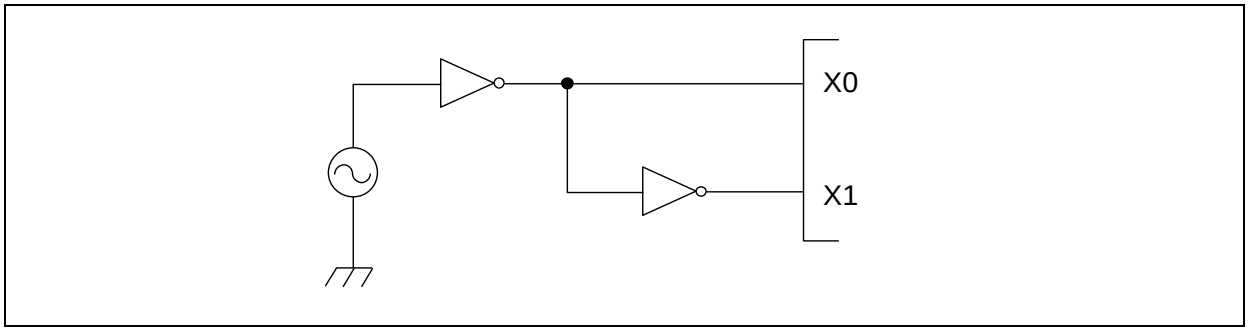


(2) サブ振動子用単相の外部クロック

サブ振動子用単相の外部クロックを使用する際には、外部クロックモードを選択し、X0A/P04_0 端子を駆動してください。X1A/P04_1 端子は GPIO として使用できます。

(3) 逆位相の外部クロック

逆位相外部クロックを使用する際には、X1 (X1A)端子に対し、X0 (X0A) 端子と逆位相のクロック信号を供給してください。X0 端子と X1 端子へは 1.8V を供給してください。



4. PLL クロックモード動作に関する注意事項

本マイクロコントローラが PLL クロックで動作しているときに、振動子が外れたり、あるいはクロック入力が停止した場合、PLL 内部の自励発振回路の自走周波数で動作を継続する場合があります。この動作は保証外の動作です。

5. 電源端子(Vcc/Vss)

すべての V_{CC} レベルとすべての V_{SS} レベルの電源端子が同じ電位であることが必要です。V_{CC} レベルまたは V_{SS} レベルが複数存在する場合、デバイスは正しく動作しないか、または保証動作範囲内であっても損傷を受ける可能性があります。

電源供給源から低インピーダンスで本デバイスの Vcc 端子および Vss 端子に接続するような配慮をお願いします。Vcc 端子の平滑コンデンサは C 端子容量(C_S)よりも大きい容量値のものを使用してください。また、それとは別に、電源ノイズに対する対策として、約 0.1µF のバイパスコンデンサを Vcc 端子および Vss 端子の直近に配置してください。

6. 水晶振動子およびセラミック振動子の回路

X0, X1 端子または X0A, X1A 端子でのノイズは、異常な動作の原因となることがあります。X0, X1 端子および X0A, X1A 端子, 水晶振動子 (またはセラミック振動子), アース線までのバイパスコンデンサをできる限り近くに配置し、発振回路の線をその他の回路の線とできる限り交差させないでください。

動作を安定させるため、X0, X1 端子および X0A, X1A 端子を囲むプリント基板上のパターンに接地エリアを設けることを推奨します。

特に高周波数で低 Q 振動子を使用する際には、振動子メーカにて振動子/MCU を実装したシステムで評価することを推奨します。

7. A/D コンバータおよびアナログ入力に対する電源投入シーケンス

必ず、デジタル電源(V_{CC})を投入後に、A/Dコンバータの電源(AV_{CC}, AVRH, AVRL)およびアナログ入力(ANn)を印加してください。また、電源切断時はA/Dコンバータの電源およびアナログ入力遮断の後に、デジタル電源(V_{CC})を切断してください。その際、AVRHはAV_{CC}を超えないように投入, 切断してください。アナログ入力端子と兼用している端子を入力ポートとして使用する場合においても、入力電圧はAV_{CC}を超えないようにしてください (アナログ電源とデジタル電源を同時に投入, 切断をすることは問題ありません) 。

8. A/D コンバータを使用しないときの端子の取り扱い

A/D コンバータを使用しない場合は、$AV_{CC}=V_{CC}$, AV_{SS}=AVRH=AVRL=V_{SS} になるように接続してください。

9. 電源投入に関する注意事項

内蔵電圧レギュレータの誤動作を防止するため、電源投入時の電圧が 0.2V から 2.7V まで変化させる時間を 50µs 以上にしてください。

10. 電源電圧の安定化

電源電圧の変動が、電源電圧 V_{CC} の安全動作範囲内であったとしても急な場合は、誤動作が発生する可能性があります。したがって、電源電圧 V_{CC} は安定していなければなりません。安定化の基準として、電源電圧は、商用周波数(50Hz ~ 60Hz)における V_{CC} のリップル変動(ピークとピークの間の値)が標準的な電源電圧 V_{CC} の 10%以内に収まり、かつ過渡変動率が電源切換えのための瞬間変動で 0.1V/µs 以下となるように安定化してください。

11. SMC 電源端子(DVcc/DVss)の取り扱い

すべての DVcc/DVss 端子は Vcc/Vss 端子と同じ電位に設定してください。
V_{CC} が 3V 以下のとき、DV_{CC} が印加された場合、SMC 出力端子の出力は不定になりますので、注意してください。これを防ぐため、DV_{CC} より先に V_{CC} を投入してください。また、SMC 出力端子を汎用ポートとして使用する場合も、DV_{CC}, DV_{SS} を印加してください。

12. シリアル通信

シリアル通信においては、ノイズなどにより間違ったデータを受信する可能性があります。そのため、ノイズを抑えるボードの設計をしてください。
また、万が一ノイズなどの影響により誤ったデータを受信した場合を考慮し、最後にデータのチェックサムなどを付加してエラー検出を行ってください。エラーが検出された場合には、データの再送を行ってください。

13. モード端子(MD)について

モード端子は、Vcc端子またはVss端子に直接つないで使用してください。
ノイズにより誤ってテストモードに入ってしまうことを防ぐために、プリント板上のモード端子とVcc端子またはVss端子間のパターン長をできる限り短くし、これらを低インピーダンスで接続してください。

14. 電気的特性

14.1 絶対最大定格

項目	記号	条件	定格値		単位	備考
			最小	最大		
電源電圧*1	V_{CC}	-	V_{SS} - 0.3	V_{SS} + 6.0	V	
アナログ電源電圧*1	AV_{CC}	-	V_{SS} - 0.3	V_{SS} + 6.0	V	$V_{CC} = AV_{CC}$*2
アナログ基準電圧*1	AVRH, AVRL	-	V_{SS} - 0.3	V_{SS} + 6.0	V	$AV_{CC} \geqq AVRH$, $AV_{CC} \geqq AVRL$, $AVRH > AVRL$, $AVRL \geqq AV_{SS}$
SMC 電源*1	DV_{CC}	-	V_{SS} - 0.3	V_{SS} + 6.0	V	$V_{CC} = AV_{CC} = DV_{CC}$*2
LCD 用電源電圧*1	V0 ～ V3	-	V_{SS} - 0.3	V_{SS} + 6.0	V	V0～V3はV_{CC}よりも大きく設定できません。
入力電圧*1	V_I	-	V_{SS} - 0.3	V_{SS} + 6.0	V	$V_I \leqq (D)V_{CC} + 0.3V$*3
出力電圧*1	V_O	-	V_{SS} - 0.3	V_{SS} + 6.0	V	$V_O \leqq (D)V_{CC} + 0.3V$*3
最大クランプ電流	I_{CLAMP}	-	-4.0	+4.0	mA	汎用I/O 端子に印加可能*4
最大総クランプ電流	$\Sigma \lvert I_{CLAMP} \rvert$	-	-	32	mA	汎用 I/O 端子に印加可能*4
"L"レベル最大出力電流	I_{OL}	-	-	15	mA	通常ポート
	I_{OLSMC}	T_A=-40°C	-	52	mA	高電流ポート
		T_A=+25°C	-	39	mA	
		T_A=+85°C	-	32	mA	
		T_A=+105°C	-	30	mA	
"L"レベル平均出力電流	I_{OLAV}	-	-	4	mA	通常ポート
	$I_{OLAVSMC}$	T_A=-40°C	-	40	mA	高電流ポート
		T_A=+25°C	-	30	mA	
		T_A=+85°C	-	25	mA	
		T_A=+105°C	-	23	mA	
"L"レベル最大総出力電流	ΣI_{OL}	-	-	62	mA	通常ポート
	ΣI_{OLSMC}	-	-	300	mA	高電流ポート
"L"レベル平均総出力電流	ΣI_{OLAV}	-	-	31	mA	通常ポート
	$\Sigma I_{OLAVSMC}$	-	-	210	mA	高電流ポート

項目	記号	条件	定格値		単位	備考
			最小	最大		
"H" レベル 最大出力電流	I_{OH}	-	-	-15	mA	通常ポート
	I_{OHSMC}	T_A=-40°C	-	-52	mA	高電流ポート
		T_A=+25°C	-	-39	mA	
		T_A=+85°C	-	-32	mA	
		T_A=+105°C	-	-30	mA	
"H" レベル 平均出力電流	I_{OHAV}	-	-	-4	mA	通常ポート
	$I_{OHAVSMC}$	T_A=-40°C	-	-40	mA	高電流ポート
		T_A=+25°C	-	-30	mA	
		T_A=+85°C	-	-25	mA	
		T_A=+105°C	-	-23	mA	
"H" レベル 最大総出力電流	ΣI_{OH}	-	-	-62	mA	通常ポート
	ΣI_{OHSMC}	-	-	-300	mA	高電流ポート
"H" レベル 平均総出力電流	ΣI_{OHAV}	-	-	-31	mA	通常ポート
	$\Sigma I_{OHAVSMC}$	-	-	-210	mA	高電流ポート
消費電力*[5]	P_D	T_A=+105°C	-	357*[6]	mW	
動作周囲温度	T_A	-	-40	+105	°C	
保存温度	T_{STG}	-	-55	+150	°C	

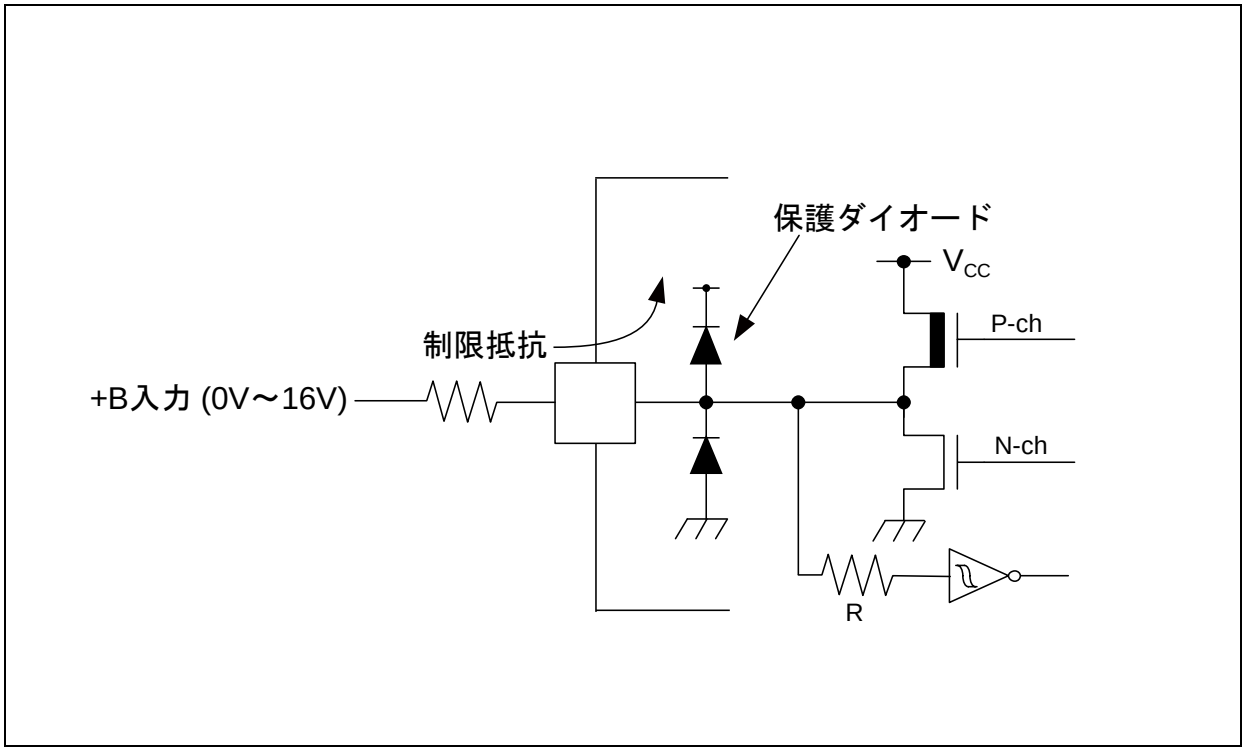
*1: V_{SS} = AV_{SS} = DV_{SS} = 0Vを基準にしています。

*2: AV_{CC}とV_{CC}, DV_{CC}は、同じ電圧に設定してください。電源オン時、AV_{CC}をV_{CC}, DV_{CC}よりも大きく設定したり、アナログ入力の電圧をAV_{CC}よりも大きく設定することはできません。

*3: V_IとV_Oは、V_{CC} + 0.3V よりも大きく設定できません。またV_Iは指定範囲よりも大きく設定できません。ただし、入力から最大電流または入力への最大電流が外部コンポーネントによってある程度制限される場合、I_{CLAMP}定格がV_I定格より優先されます。高電流ポートの入出力電圧はDV_{CC}によって決まります。標準ポートの入出力電圧はV_{CC}によって決まります。

*4:·すべての汎用I/O端子 (Pnn_m) に印加できます。
·推奨動作条件内で使用してください。
·直流電圧 (電流) で使用してください。
·+B信号とマイコンの間には、必ず制限抵抗を接続し+B信号を印加してください。
·+B入力時にマイコン端子に入力される電流が、瞬時・定常を問わず規格値以下になるように制限抵抗の値を設定してください。
·マイクロコントローラの駆動電流が低い (低消費電力モード) 場合、+B入力電位が保護ダイオードを通過し、Vcc端子の電位が上昇することにより、ほかのデバイスに影響を与えないように注意してください。
·電源がオフ (0Vに固定されていない) 時に+B入力が印加される場合、電源は端子から提供されるため、不完全な動作が発生する可能性があることに注意してください。
·電源オン時に+B入力が印加される場合、電源は端子から提供されるため、パワーリセットを動作させるために十分な電源電圧が得られないことがある点に注意してください。
·DEBUG I/F端子はV_{SS}に対してのみ保護ダイオードが付きます。そのためDEBUG I/F端子に負のクランプ電流(4mA)のみ入力が許可されます。入力正電圧に対する保護は外部クランプダイオードを使用し、入力電圧を最大6.0Vに制限してください。

・推奨回路例



*5: 最大許容消費電力は、周囲温度, 気流の速度およびPCBのパッケージの熱伝導によって決まります。
実際の消費電力は、お客様の用途によって決まり、以下のように計算できます。
$P_D = P_{IO} + P_{INT}$
$P_{IO} = \Sigma (V_{OL} \times I_{OL} + V_{OH} \times I_{OH})$ (I/Oの合計消費電力は、すべてのI/Oポートで算出します。)
$P_{INT} = V_{CC} \times (I_{CC} + I_A)$ (内部消費電力)
I_{CC}は、「直流規格」で示すように、V_{CC}経由のコア消費電流で、動作モードとクロック周波数および機能の使用方法 (フラッシュプログラミングなど) によって決まります。
I_Aは、AV_{CC}のアナログ消費電流です。
*6: 気流なしの環境下、指定T_Aで単一層PCBに取り付けられたパッケージのワースト値

<注意事項>

- *絶対最大定格を超えるストレス(電圧, 電流, 温度など)の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。*

14.2 推奨動作条件

(V_{SS} = AV_{SS} = DV_{SS} = 0V)

項目	記号	規格値			単位	備考
		最小	標準	最大		
電源電圧	V_{CC}, AV_{CC}, DV_{CC}	2.7	-	5.5	V	
		2.0	-	5.5	V	ストップモード時の RAM データ保持
C 端子の平滑コンデンサ	C_S	0.5	1.0~3.9	4.7	µF	1.0µF (公差± 50%以内) 3.9µF (公差± 20%以内) セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 Vcc 端子の平滑コンデンサは C_S よりも大きい容量値のものを使用してください。

<注意事項>

- *推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。データシートに記載されていない項目，使用条件，論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。*

14.3 直流規格

14.3.1 *電流規格*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ランモードの電源電流[*1]	I_{CCPLL}	Vcc	CLKS1/2 = CLKB = CLKP1/2 = 32MHz時のPLLランモード フラッシュ0ウェイト	-	28	-	mA	T_A = +25°C
			(CLKRC および CLKSC は停止)	-	-	38	mA	T_A = +105°C
	I_{CCMAIN}		CLKS1/2 = CLKB = CLKP1/2 = 4MHz時のメインランモード フラッシュ0ウェイト	-	3.5	-	mA	T_A = +25°C
			(CLKPLL, CLKSC および CLKRC は停止)	-	-	8	mA	T_A = +105°C
	I_{CCRCH}		CLKS1/2 = CLKB = CLKP1/2 = CLKRC = 2MHz時のRCランモード フラッシュ0ウェイト	-	1.8	-	mA	T_A = +25°C
			(CLKMC, CLKPLL およびCLKSCは停止)	-	-	6	mA	T_A = +105°C
	I_{CCRCL}		CLKS1/2 = CLKB = CLKP1/2 = CLKRC = 100kHz時のRCランモード フラッシュ0ウェイト	-	0.16	-	mA	T_A = +25°C
			(CLKMC, CLKPLL およびCLKSCは停止)	-	-	3.5	mA	T_A = +105°C
	I_{CCSUB}		CLKS1/2 = CLKB = CLKP1/2 = 32kHz時のサブランモード フラッシュ0ウェイト	-	0.1	-	mA	T_A = +25°C
			(CLKMC, CLKPLL および CLKRC は停止)	-	-	3.3	mA	T_A = +105°C

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
スリープモードの電源電流[*1]	I_{CCSPLL}	Vcc	CLKS1/2 = CLKP1/2 = 32MHz時のPLLスリープモード (CLKRC および CLKSC は停止)	-	9.5	-	mA	T_A = +25°C
				-	-	15	mA	T_A = +105°C
	$I_{CCSMAIN}$		CLKS1/2 = CLKP1/2 = 4MHz時のメインスリープモード SMCR:LPMSS = 0 (CLKPLL, CLKRC および CLKSC は停止)	-	1.1	-	mA	T_A = +25°C
				-	-	4.7	mA	T_A = +105°C
	I_{CCSRCH}		CLKS1/2 = CLKP1/2 = CLKRC = 2MHz時のRCスリープモード SMCR:LPMSS = 0 (CLKMC, CLKPLL およびCLKSCは停止)	-	0.6	-	mA	T_A = +25°C
				-	-	4.1	mA	T_A = +105°C
	I_{CCSRCL}		CLKS1/2 = CLKP1/2 = CLKRC = 100kHz時のRCスリープモード (CLKMC, CLKPLL およびCLKSCは停止)	-	0.07	-	mA	T_A = +25°C
				-	-	2.9	mA	T_A = +105°C
	I_{CCSSUB}		CLKS1/2 = CLKP1/2 = 32kHz時のサブスリープモード (CLKMC, CLKPLL および CLKRC は停止)	-	0.04	-	mA	T_A = +25°C
				-	-	2.7	mA	T_A = +105°C
タイマモードの電源電流[*2]	I_{CCTPLL}		CLKPLL = 32MHz時のPLLタイマモード (CLKRCおよびCLKSCは停止)	-	1800	2250	µA	T_A = +25°C
				-	-	3220	µA	T_A = +105°C
	$I_{CCTMAIN}$		CLKMC = 4MHz時のメインタイマモード SMCR:LPMSS = 0 (CLKPLL, CLKRC およびCLKSCは停止)	-	285	330	µA	T_A = +25°C
				-	-	1200	µA	T_A = +105°C
	I_{CCTRCH}		CLKRC = 2MHz時のRCタイマモード SMCR:LPMSS = 0 (CLKPLL, CLKMC および CLKSC は停止)	-	160	215	µA	T_A = +25°C
				-	-	1110	µA	T_A = +105°C
	I_{CCTRCL}		CLKRC = 100kHz時のRCタイマモード (CLKPLL, CLKMC および CLKSC は停止)	-	35	75	µA	T_A = +25°C
				-	-	910	µA	T_A = +105°C
	I_{CCTSUB}		CLKSC = 32kHz時のサブタイマモード (CLKMC, CLKPLL および CLKRC は停止)	-	25	65	µA	T_A = +25°C
				-	-	885	µA	T_A = +105°C

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ストップモードの電源電流*3	I_{CCH}	Vcc	-	-	20	60	µA	T_A = +25°C
				-	-	880	µA	T_A = +105°C
フラッシュパワーダウン時の電流	$I_{CCFLASHPD}$		-	-	36	70	µA	
低電圧検出機能有効時の電源電流*4	I_{CCLVD}		低電圧検出機能有効	-	5	-	µA	T_A = +25°C
				-	-	12.5	µA	T_A = +105°C
フラッシュ書込み/消去電流*5	$I_{CCFLASH}$		-	-	12.5	-	mA	T_A = +25°C
				-	-	20	mA	T_A = +105°C

*1: 電源電流はメイン発振端子に4MHzの外部クロックを接続し、サブ発振端子に32kHzの外部クロックを接続した場合の値です。電圧レギュレータ制御についてはハードウェアマニュアルの「スタンバイモードと電圧レギュレータ制御回路」の項を参照してください。また、オンチップデバッガ使用時の電流は含まれません。ランモードの電源電流はフラッシュ書込み/消去電流を含みません。

*2: タイマモードの電源電流はフラッシュのパワーダウン/リセットモードを使用時の値です。
フラッシュのパワーダウン/リセットモードを使用しない場合は、$I_{CCFLASHPD}$の値を加えてください。
メインタイマモードの電源電流はメイン発振端子に4MHzの外部クロックを接続し、サブタイマモードの電源電流はサブ発振端子32kHzの外部クロックを接続した場合の値です。また、オンチップデバッガ使用時の電流は含まれません。

*3: ストップモードの電源電流はフラッシュのパワーダウン/リセットモードを使用時の値です。
フラッシュのパワーダウン/リセットモードを使用しない場合は、$I_{CCFLASHPD}$の値を加えてください。

*4: 低電圧検出機能有効時は電源電流にI_{CCLVD}を追加してください。

*5: フラッシュ書込み/消去時は電源電流に$I_{CCFLASH}$を追加してください。

14.3.2 *端子特性*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
"H" レベル入力電圧	V_{IH}	ポート入力 Pnn_m	-	V_{CC} × 0.7	-	V_{CC} + 0.3	V	CMOS ヒステリシス入力
			-	V_{CC} × 0.8	-	V_{CC} + 0.3	V	オートモーティブヒステリシス入力
	V_{IHX0S}	X0	「高速クロック入力モード」の外部クロック	VD × 0.8	-	VD	V	VD= 1.8V±0.15V
	V_{IHX0AS}	X0A	「発振モード」の外部クロック	V_{CC} × 0.8	-	V_{CC} + 0.3	V	
	V_{IHR}	RSTX	-	V_{CC} × 0.8	-	V_{CC} + 0.3	V	CMOS ヒステリシス入力
	V_{IHM}	MD	-	V_{CC} - 0.3	-	V_{CC} + 0.3	V	CMOS ヒステリシス入力
	V_{IHD}	DEBUG I/F	-	2.0	-	V_{CC} + 0.3	V	TTL 入力
"L" レベル入力電圧	V_{IL}	ポート入力 Pnn_m	-	V_{SS} - 0.3	-	V_{CC} × 0.3	V	CMOS ヒステリシス入力
			-	V_{SS} - 0.3	-	V_{CC} × 0.5	V	オートモーティブヒステリシス入力
	V_{ILX0S}	X0	「高速クロック入力モード」の外部クロック	V_{SS}	-	VD × 0.2	V	VD= 1.8V±0.15V
	V_{ILX0AS}	X0A	「発振モード」の外部クロック	V_{SS} - 0.3	-	V_{CC} × 0.2	V	
	V_{ILR}	RSTX	-	V_{SS} - 0.3	-	V_{CC} × 0.2	V	CMOS ヒステリシス入力
	V_{ILM}	MD	-	V_{SS} - 0.3	-	V_{SS} + 0.3	V	CMOS ヒステリシス入力
	V_{ILD}	DEBUG I/F	-	V_{SS} - 0.3	-	0.8	V	TTL 入力

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
"H" レベル出力電圧	V_{OH4}	4mA タイプ	$4.5V \leqq (D)V_{CC} \leqq 5.5V$ $I_{OH} = -4mA$	$(D)V_{CC} - 0.5$	-	$(D)V_{CC}$	V	
			$2.7V \leqq (D)V_{CC} < 4.5V$ $I_{OH} = -1.5mA$					
	V_{OH30}	High 駆動タイプ*	$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OH} = -52mA$	$DV_{CC} - 0.5$	-	DV_{CC}	V	$T_A = -40°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OH} = -18mA$					
			$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OH} = -39mA$					$T_A = +25°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OH} = -16mA$					
			$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OH} = -32mA$					$T_A = +85°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OH} = -14.5mA$					
			$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OH} = -30mA$					$T_A = +105°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OH} = -14mA$					
	V_{OH3}	3mA タイプ	$4.5V \leqq V_{CC} \leqq 5.5V$ $I_{OH} = -3mA$	$V_{CC} - 0.5$	-	V_{CC}	V	
			$2.7V \leqq V_{CC} < 4.5V$ $I_{OH} = -1.5mA$					
"L" レベル出力電圧	V_{OL4}	4mA タイプ	$4.5V \leqq (D)V_{CC} \leqq 5.5V$ $I_{OL} = +4mA$	-	-	0.4	V	
			$2.7V \leqq (D)V_{CC} < 4.5V$ $I_{OL} = +1.7mA$					
	V_{OL30}	High 駆動タイプ*	$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OL} = +52mA$	-	-	0.5	V	$T_A = -40°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OL} = +22mA$					
			$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OL} = +39mA$					$T_A = +25°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OL} = +18mA$					
			$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OL} = +32mA$					$T_A = +85°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OL} = +14mA$					
			$4.5V \leqq DV_{CC} \leqq 5.5V$ $I_{OL} = +30mA$					$T_A = +105°C$
			$2.7V \leqq DV_{CC} < 4.5V$ $I_{OL} = +13.5mA$					
	V_{OL3}	3mA タイプ	$2.7V \leqq V_{CC} < 5.5V$ $I_{OL} = +3mA$	-	-	0.4	V	
	V_{OLD}	DEBUG I/F	$V_{CC} = 2.7V$ $I_{OL} = +25mA$	0	-	0.25	V	

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
入力リーク電流	I_{IL}	Pnn_m	$V_{SS} < V_I < V_{CC}$ AV_{SS}, AVRL < V_I < AV_{CC}, AVRH	- 1	-	+ 1	µA	SMC 用高電流出力を除く単一ポート端子
		P08_m, P09_m, P10_m	$DV_{SS} < V_I < DV_{CC}$ AV_{SS}, AVRL < V_I < AV_{CC}, AVRH	- 3	-	+ 3	µA	
総 LCD リーク電流	$\Sigma\|I_{ILCD}\|$	全 SEG/COM 端子	V_{CC} = 5.0V	-	0.5	10	µA	全 LCD 端子の最大リーク電流
内部 LCD 分割抵抗値	R_{LCD}	V3 と V2 間, V2 と V1 間, V1 と V0 間	V_{CC} = 5.0V	6.25	12.5	25	kΩ	
プルアップ抵抗値	R_{PU}	Pnn_m	V_{CC} = 5.0V ±10%	25	50	100	kΩ	
プルダウン抵抗値	R_{DOWN}	P08_m, P09_m, P10_m	V_{CC} = 5.0V ±10%	25	50	100	kΩ	
入力容量	C_{IN}	C, Vcc, Vss, DVcc, DVss, AVcc, AVss, AVRH, AVRL, P08_m, P09_m, P10_m 以外	-	-	5	15	pF	
		P08_m, P09_m, P10_m	-	-	15	30	pF	

*: SMC 直接駆動など、High 駆動タイプを使用する場合は、ポート High 駆動レジスタの該当するビットを設定してください(PHDRnn:HDx="1")。

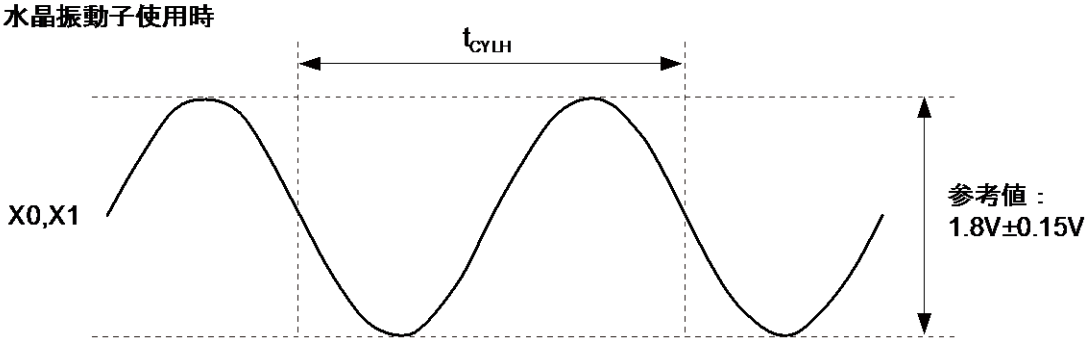
14.4 交流規格

14.4.1 *メインクロック入力規格*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, VD = 1.8V ± 0.15V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

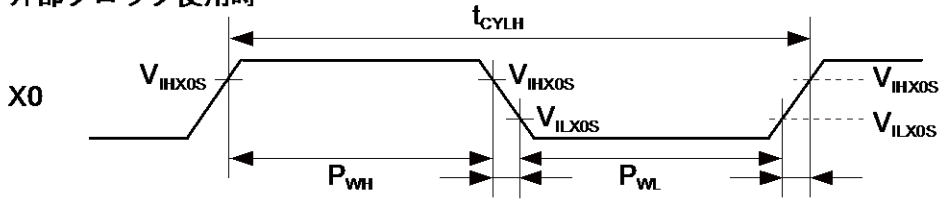
項目	記号	端子	規格値			単位	備考
			最小	標準	最大		
入力周波数	f_C	X0, X1	4	-	8	MHz	水晶振動子使用時、PLL オフ
			-	-	8	MHz	逆位相外部クロック使用時、PLL オフ
			4	-	8	MHz	水晶振動子または逆位相外部クロック使用時、PLL オン
入力周波数	f_{FCI}	X0	-	-	8	MHz	「高速クロック入力モード」の単一位相外部クロック使用時、PLL オフ
			4	-	8	MHz	「高速クロック入力モード」の単一位相外部クロック使用時、PLLオン
入力クロック周期	t_{CYLH}	-	125	-	-	ns	
入力クロック パルス幅	P_{WH}, P_{WL}	-	55	-	-	ns	

水晶振動子使用時



振幅は外部に付加する抵抗、容量およびデバイスのばらつきにより変動します。

外部クロック使用時

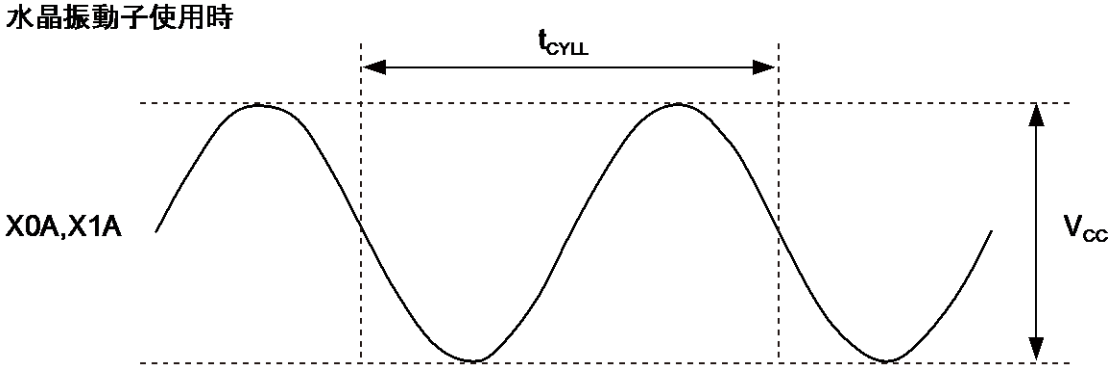


14.4.2 *サブクロック入力規格*

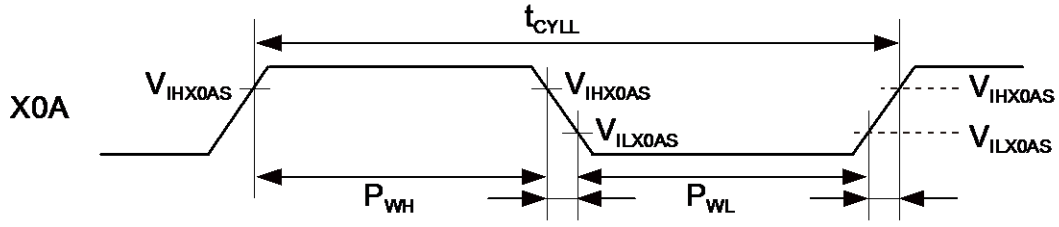
(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
入力周波数	f_{CL}	X0A, X1A	-	-	32.768	-	kHz	発振回路使用時
			-	-	-	100	kHz	逆位相外部クロック使用時
		X0A	-	-	-	50	kHz	単一位相外部クロック使用時
入力クロック周期	t_{CYLL}	-	-	10	-	-	µs	
入力クロックパルス幅	-	-	P_{WH}/t_{CYLL}, P_{WL}/t_{CYLL}	30	-	70	%	

水晶振動子使用時



外部クロック使用時



14.4.3 *内蔵 RC 発振規格*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	規格値			単位	備考
		最小	標準	最大		
クロック周波数	f_{RC}	50	100	200	kHz	RC 発振器の 低速周波数使用時
		1	2	4	MHz	RC 発振器の 高速周波数使用時
RC 発振安定待ち時間	t_{RCSTAB}	80	160	320	µs	RC 発振器の 低速周波数使用時 (16RC クロックサイクル)
		64	128	256	µs	RC 発振器の 高速周波数使用時 (256RC クロックサイクル)

14.4.4 *内部クロックタイミング*

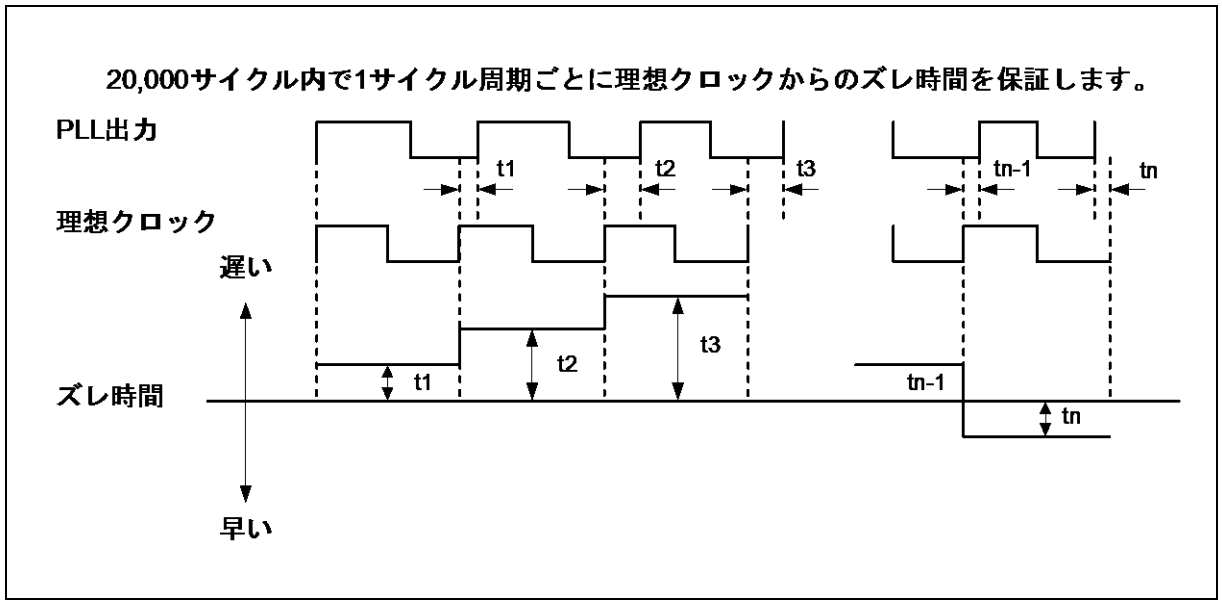
(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	規格値		単位
		最小	最大	
内部システムクロック周波数 (CLKS1 および CLKS2)	f_{CLKS1}, f_{CLKS2}	-	54	MHz
内部 CPU クロック周波数(CLKB), 内部周辺クロック周波数(CLKP1)	f_{CLKB}, f_{CLKP1}	-	32	MHz
内部周辺クロック周波数(CLKP2)	f_{CLKP2}	-	32	MHz

14.4.5 *PLL の動作条件*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

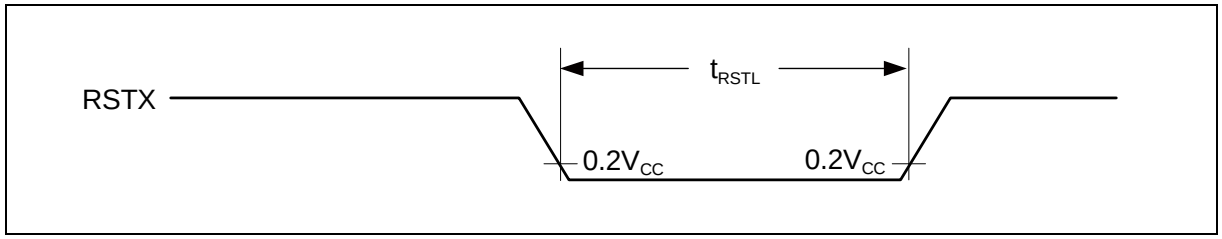
項目	記号	規格値			単位	備考
		最小	標準	最大		
PLL 発振安定待ち時間	t_{LOCK}	1	-	4	ms	CLKMC = 4MHz 時
PLL 入力クロック周波数	f_{PLLI}	4	-	8	MHz	
PLL 発振クロック周波数	f_{CLKVCO}	56	-	108	MHz	PLL の許容 VCO 出力周波数 (CLKVCO)
PLL 位相ジッタ	t_{PSKEW}	-5	-	+5	ns	CLKMC(PLL 入力クロック)≧ 4MHz の場合



14.4.6 *リセット入力*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

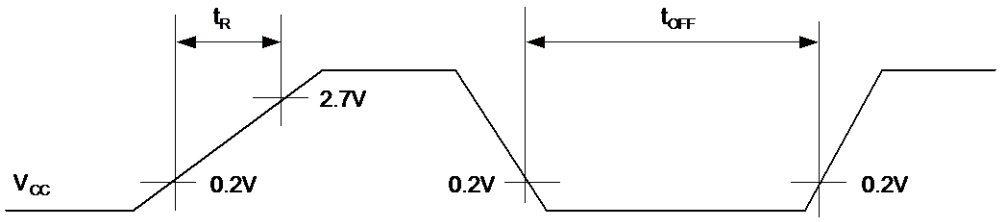
項目	記号	端子	規格値		単位
			最小	最大	
リセット入力時間	t_{RSTL}	RSTX	10	-	µs
リセット入力除去幅			1	-	µs



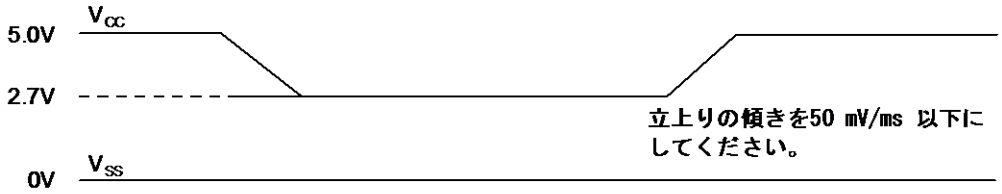
14.4.7 *パワーオンリセットタイミング*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	規格値			単位
			最小	標準	最大	
パワーオン立上り時間	t_R	Vcc	0.05	-	30	ms
パワーオフ時間	t_{OFF}		1	-	-	ms



電源電圧を急激に変化させるとパワーオンリセットが起動されることがあります。動作中に電源電圧を変化させる場合は，下図のように電圧の変動をおさえて滑らかに立ち上げてください。



14.4.8 *USART タイミング*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C, C_L = 50pF)

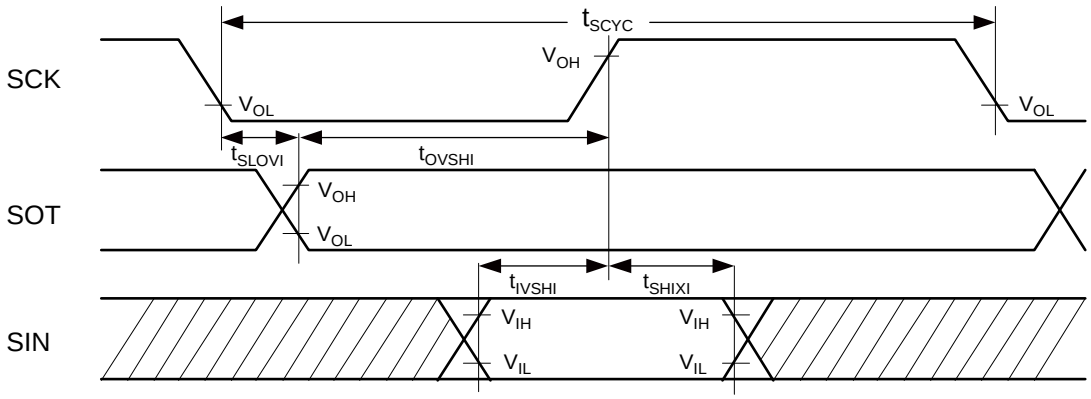
項目	記号	端子	条件	4.5V≦V_{CC} < 5.5V		2.7V≦V_{CC} < 4.5V		単位
				最小	最大	最小	最大	
シリアルクロック周期時間	t_{SCYC}	SCKn	内部シフトクロックモード	$4t_{CLKP1}$	-	$4t_{CLKP1}$	-	ns
SCK ↓ → SOT 遅延時間	t_{SLOVI}	SCKn, SOTn		- 20	+ 20	- 30	+ 30	ns
SOT → SCK ↑遅延時間	t_{OVSHI}	SCKn, SOTn		$N \times t_{CLKP1}$ – 20*	-	$N \times t_{CLKP1}$ – 30*	-	ns
SIN → SCK ↑ セットアップ時間	t_{IVSHI}	SCKn, SINn		t_{CLKP1} + 45	-	t_{CLKP1} + 55	-	ns
SCK ↑ → SIN ホールド時間	t_{SHIXI}	SCKn, SINn		0	-	0	-	ns
シリアルクロック "L"パルス幅	t_{SLSH}	SCKn	外部シフトクロックモード	t_{CLKP1} + 10	-	t_{CLKP1} + 10	-	ns
シリアルクロック "H"パルス幅	t_{SHSL}	SCKn		t_{CLKP1} + 10	-	t_{CLKP1} + 10	-	ns
SCK ↓ → SOT 遅延時間	t_{SLOVE}	SCKn, SOTn		-	$2t_{CLKP1}$ + 45	-	$2t_{CLKP1}$ + 55	ns
SIN → SCK ↑ セットアップ時間	t_{IVSHE}	SCKn, SINn		$t_{CLKP1}/2$ + 10	-	$t_{CLKP1}/2$ + 10	-	ns
SCK ↑ → SIN ホールド時間	t_{SHIXE}	SCKn, SINn		t_{CLKP1} + 10	-	t_{CLKP1} + 10	-	ns
SCK 立下り時間	t_F	SCKn		-	20	-	20	ns
SCK 立上り時間	t_R	SCKn		-	20	-	20	ns

(注意事項)

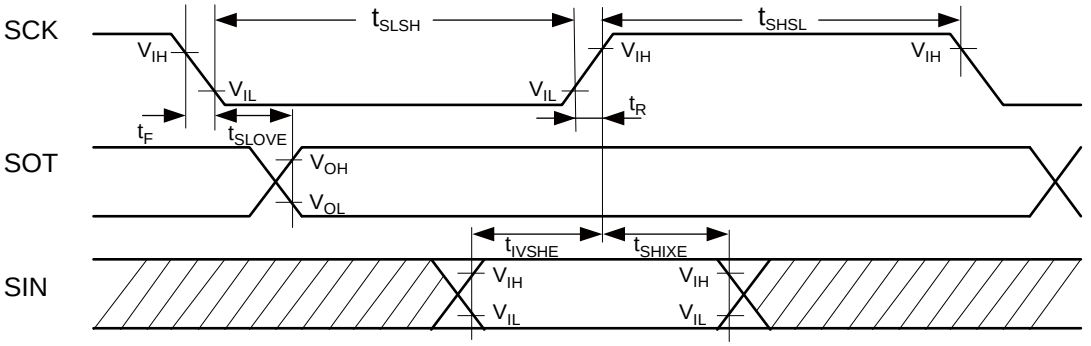
- *CLK 同期モード時の交流規格です。*
- *C_L は、テスト時の端子の負荷容量値です。*
- *使用するマシンクロック周波数によっては、可能な最大ボーレートをパラメータで制限できます。パラメータの詳細については、「MB96600 シリーズハードウェアマニュアル」を参照してください。*
- *t_{CLKP1} は周辺クロック 1 (CLKP1) を表しており、単位は ns です。*
- *本規格は同リロケートポート番号のみを保証します。*
  例えば、SCKn と SOTn_R の組み合わせは保証外です。

*: パラメータN はt_{SCYC}によって異なり、次のように計算できます。
・$t_{SCYC} = 2 \times k \times t_{CLKP1}$の場合、N = k (k は2より大きい整数)。
・$t_{SCYC} = (2 \times k + 1) \times t_{CLKP1}$の場合、N = k + 1 (k は1より大きい整数)。
例：

t_{SCYC}	N
$4 \times t_{CLKP1}$	2
$5 \times t_{CLKP1}$, $6 \times t_{CLKP1}$	3
$7 \times t_{CLKP1}$, $8 \times t_{CLKP1}$	4
...	...



内部シフトクロックモード



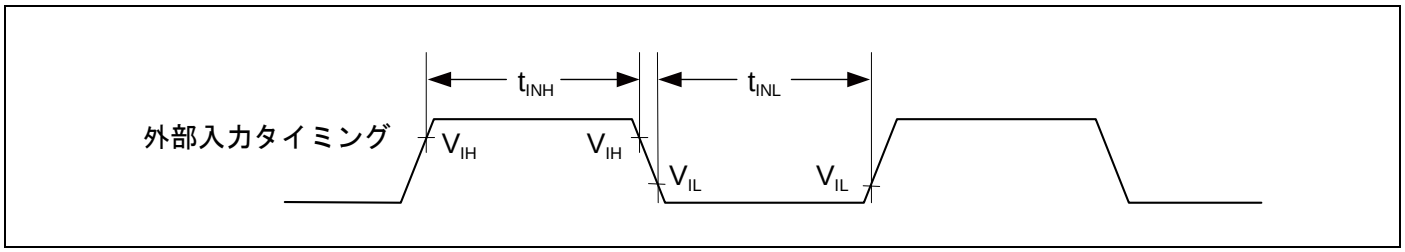
外部シフトクロックモード

14.4.9 *外部入力タイミング*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	規格値		単位	備考
			最小	最大		
入力パルス幅	t_{INH}, t_{INL}	Pnn_m	$2t_{CLKP1}$ +200 (t_{CLKP1} = $1/f_{CLKP1}$)*	-	ns	汎用 I/O
		ADTG				A/D コンバータ トリガ入力
		TINn, TINn_R				リロードタイマ
		TTGn				PPG トリガ入力
		FRCKn, FRCKn_R				フリーランタイマ クロック入力
		INn, INn_R				インプットキャプチャ
		INTn, INTn_R	200	-	ns	外部割込み
		NMI				マスク不可割込み

*: t_{CLKP1} は、ストップモード時の停止を除いた周辺クロック 1 (CLKP1)周期時間を表します。



14.4.10 I^2C タイミング

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	条件	標準モード		高速モード*4		単位
			最小	最大	最小	最大	
SCL クロック周波数	f_{SCL}	C_L = 50pF, R = (V_p/I_{OL}) *1	0	100	0	400	kHz
(反復) START 条件のホールド時間 SDA↓→SCL↓	t_{HDSTA}		4.0	-	0.6	-	µs
SCL クロック"L"幅	t_{LOW}		4.7	-	1.3	-	µs
SCL クロック"H"幅	t_{HIGH}		4.0	-	0.6	-	µs
(反復) START 条件のセットアップ時間 SCL↑→SDA↓	t_{SUSTA}		4.7	-	0.6	-	µs
データホールド時間 SCL↓→SDA↓↑	t_{HDDAT}		0	3.45*2	0	0.9*3	µs
データセットアップ時間 SDA↓↑→SCL↑	t_{SUDAT}		250	-	100	-	ns
STOP 条件のセットアップ時間 SCL↑→SDA↑	t_{SUSTO}		4.0	-	0.6	-	µs
STOP 条件と START 条件の間のバスフリー時間	t_{BUS}		4.7	-	1.3	-	µs
入力フィルタで除去されるスパイクのパルス幅	t_{SP}	-	0	(1~1.5) × t_{CLKP1} *5	0	(1~1.5) × t_{CLKP1} *5	ns

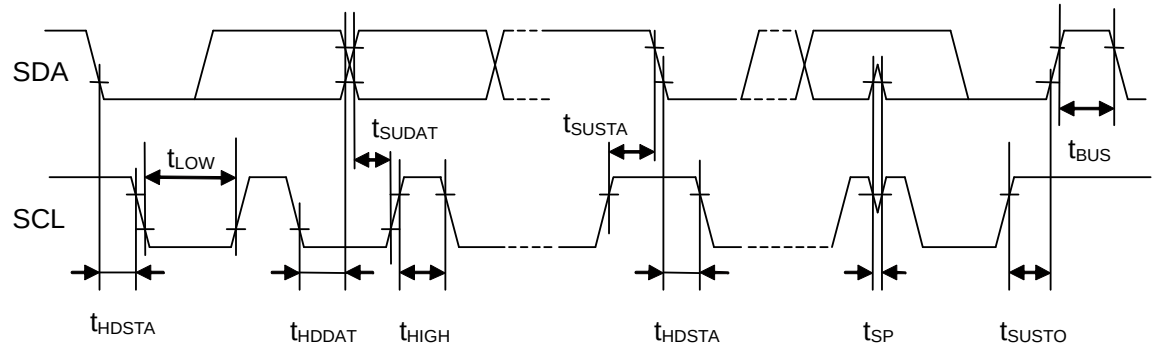
*1: R, C_L : SCL, SDA ラインのプルアップ抵抗，負荷コンデンサ
V_p は、プルアップ抵抗の電源電圧を表し、I_{OL} は V_{OL} 保証電流を表します。

*2: 最大 t_{HDDAT} は少なくともデバイスの SCL 信号の"L"区間(t_{LOW})を延長していないということを満たしていなければなりません。

*3: 高速モード I^2C バスデバイスを標準モード I^2C バスシステムに使用できますが、要求される条件 t_{SUDAT}≧250ns を満足しなければなりません。

*4: 100kHz 以上で使用する場合は、周辺クロック 1(CLKP1)を 6MHz 以上に設定してください。

*5: t_{CLKP1} は周辺クロック 1(CLKP1)の周期を表します。



14.5 A/D コンバータ

14.5.1 *A/D コンバータの電気的特性*

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

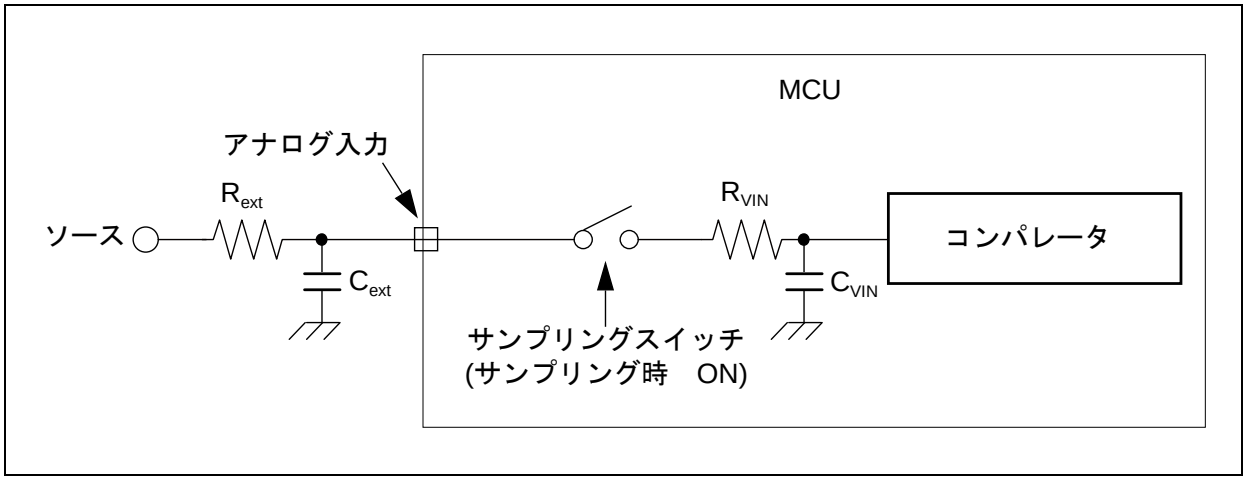
項目	記号	端子	規格値			単位	備考
			最小	標準	最大		
分解能	-	-	-	-	10	bit	
総合誤差	-	-	- 3.0	-	+ 3.0	LSB	
非直線性誤差	-	-	- 2.5	-	+ 2.5	LSB	
微分非直線性誤差	-	-	- 1.9	-	+ 1.9	LSB	
ゼロトランジション電圧	V_{OT}	ANn	Typ - 20	AVRL + 0.5LSB	Typ + 20	mV	
フルスケールトランジション電圧	V_{FST}	ANn	Typ - 20	AVRH - 1.5LSB	Typ + 20	mV	
比較時間*	-	-	1.0	-	5.0	µs	4.5V≦AV_{CC}≦5.5V
			2.2	-	8.0	µs	2.7V≦AV_{CC}＜4.5V
サンプリング時間*	-	-	0.5	-	-	µs	4.5V≦AV_{CC}≦5.5V
			1.2	-	-	µs	2.7V≦AV_{CC}＜4.5V
電源電流	I_A	AV_{CC}	-	2.0	3.1	mA	A/D コンバータ動作時
	I_{AH}		-	-	3.3	µA	A/D コンバータ非動作時
基準電源電流 (AVRH と AVRL の間)	I_R	AVRH	-	520	810	µA	A/D コンバータ動作時
	I_{RH}		-	-	1.0	µA	A/D コンバータ非動作時
アナログ入力容量	C_{VIN}	AN0 ～ 15	-	-	16.0	pF	通常ポート
		AN16 ～ 31	-	-	17.8	pF	高電流ポート
アナログ抵抗	R_{VIN}	ANn	-	-	2050	Ω	4.5V≦AV_{CC}≦5.5V
			-	-	3600	Ω	2.7V≦AV_{CC}＜4.5V
アナログポート入力電流 (変換中)	I_{AIN}	AN0 ～ 15	- 0.3	-	+ 0.3	µA	AV_{SS}, AVRL < V_{AIN} < AV_{CC}, AVRH
		AN16 ～ 31	- 3.0	-	+ 3.0	µA	
アナログ入力電圧	V_{AIN}	ANn	AVRL	-	AVRH	V	
基準電圧範囲	-	AVRH	AV_{CC} - 0.1	-	AV_{CC}	V	
	-	AVRL	AV_{SS}	-	AV_{SS} + 0.1	V	
チャネル間ばらつき	-	ANn	-	-	4.0	LSB	

*: 1 チャネルあたりの時間です。

14.5.2 *A/D コンバータサンプリング時間の設定と精度*

外部インピーダンスが高すぎる、またはサンプリング時間が短すぎる場合、内部サンプルおよびホールド容量にチャージされたアナログ電圧が十分ではなくなり、A/D 変換精度に影響を与えます。

A/D変換精度を満足するため、十分なサンプリング時間が必要です。必要なサンプリング時間(Tsamp)は、外部駆動インピーダンス R_{ext}, A/D コンバータ入力端子 C_{ext} のボード容量と AV_{CC} 電圧レベルによって異なります。以下の等価回路モデルは計算に使用できます。



R_{ext}: 外部駆動インピーダンス

C_{ext}: A/Dコンバータ入力時のPCB容量

C_{VIN}: アナログ入力容量 (I/O, アナログスイッチ, A/Dコンバータが含まれます。)

R_{VIN}: アナログ入力抵抗 (I/O, アナログスイッチ, A/Dコンバータが含まれます。)

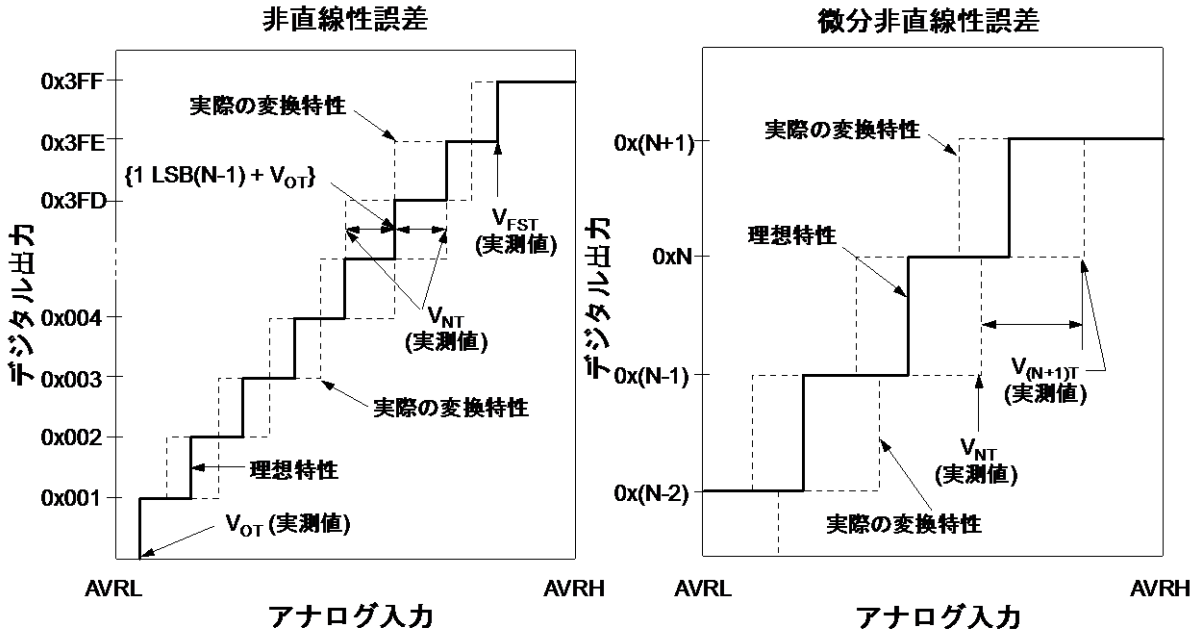
上記の等価回路モデルの概算式として以下が使用できます。

$$Tsamp = 7.62 \times (R_{ext} \times C_{ext} + (R_{ext} + R_{VIN}) \times C_{VIN})$$

- 絶対最小定格値より小さいサンプリング時間を設定してはいけません。
  (サンプリング時間＝0.5µs,　4.5V ≦ AV_{CC} ≦ 5.5V)
  (サンプリング時間＝1.2µs,　2.7V ≦ AV_{CC} < 4.5V)
- サンプリング時間が十分でない場合、約 0.1µF の容量をアナログ入力端子に接続してください。
- 端子入力リーク電流 I_{IL}(サンプリング切換え前の静的電流)またはアナログ入力リーク電流 I_{AIN}
  (サンプリング中の端子入力とコンパレータの総リーク電流)により、大きな外部駆動インピーダンスも A/D 変換の精度に影響を与えます。
  端子入力リーク電流 I_{IL} の影響は外部コンデンサでは補えません。
- |AVRH – AVRL| が小さくなるほど、相対的な誤差は大きくなります。

14.5.3 *A/D コンバータの用語の定義*

分解能 : A/D コンバータにより識別可能なアナログ変化
非直線性誤差 : ゼロトランジション点(0b0000000000 ⟷ 0b0000000001) と フルスケールトランジション点 (0b1111111110 ⟷ 0b1111111111) とを結んだ直線と実際の変換特性との偏差
微分非直線性誤差 : 出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差
総合誤差 : 実際の値と理論値の差。 総合誤差は、ゼロトランジション誤差, フルスケールトランジション誤差および非直線性誤差が含まれる
ゼロトランジション電圧: 最小変換値を生成する入力電圧
フルスケールトランジション電圧: 最大変換値を生成する入力電圧

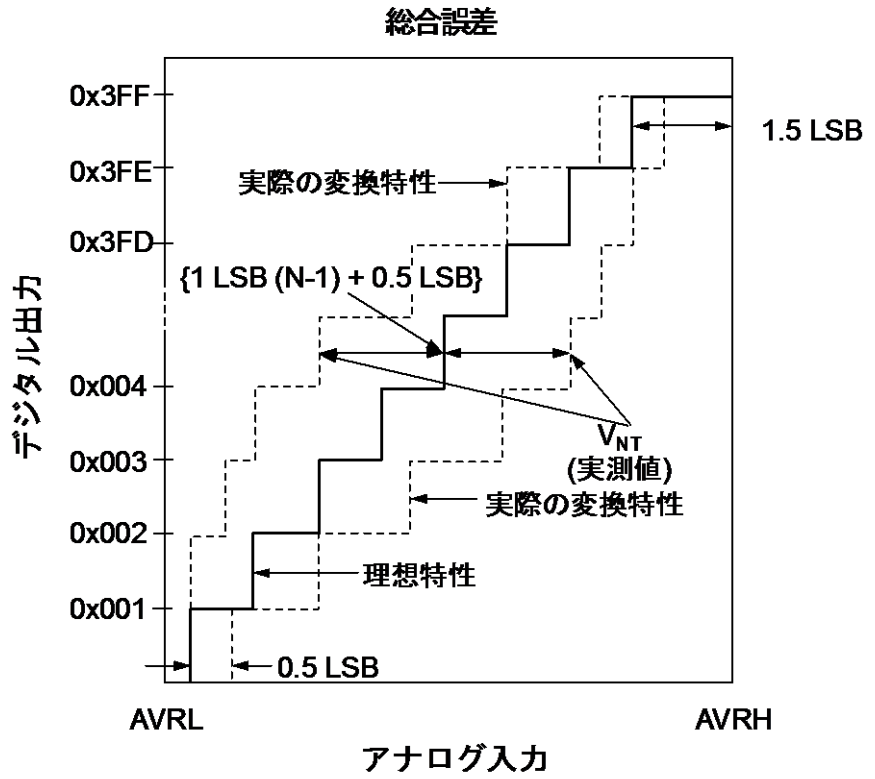


$$\text{デジタル出力 N の非直線性誤差} = \frac{V_{NT} - \{1LSB \times (N - 1) + V_{OT}\}}{1LSB} \text{ [LSB]}$$

$$\text{デジタル出力 N の微分非直線性誤差} = \frac{V_{(N+1)T} - V_{NT}}{1LSB} - 1 \text{ [LSB]}$$

$$1LSB = \frac{V_{FST} - V_{OT}}{1022}$$

N : A/D コンバータデジタル出力値
V_{OT} : デジタル出力が 0x000 から 0x001 に遷移する電圧
V_{FST} : デジタル出力が 0x3FE から 0x3FF に遷移する電圧
V_{NT} : デジタル出力が 0x(N - 1) から 0xN に遷移する電圧



$$1LSB\ (理想値) = \frac{AVRH - AVRL}{1024}\ [V]$$

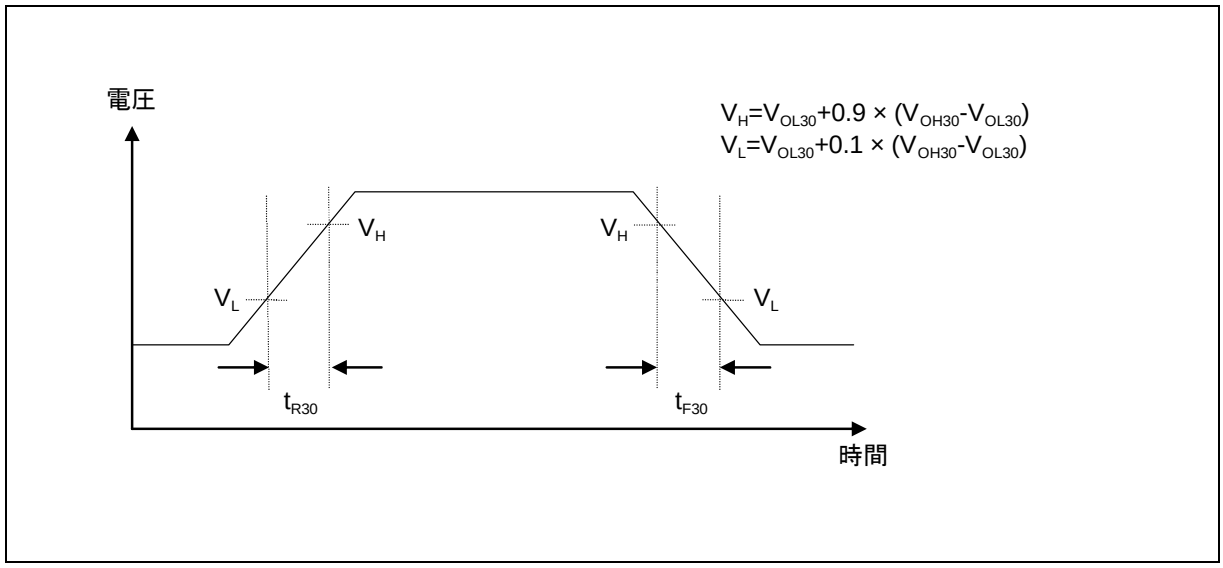
$$デジタル出力\ N\ の総合誤差\ = \frac{V_{NT} - \{1LSB \times (N - 1) + 0.5LSB\}}{1LSB}$$

N : A/D コンバータデジタル出力値
V_{NT} :デジタル出力が 0x (N＋1)から 0xN に遷移する電圧
V_{OT} (理想値) = AVRL + 0.5LSB [V]
V_{FST} (理想値) = AVRH - 1.5LSB [V]

14.6 高電流出力スルーレート

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
出力立上り時間/立下り時間	t_{R30}, t_{F30}	P08_m, P09_m, P10_m	出力駆動を High 駆動 (30mA)に設定	15	-	75	ns	C_L=85pF



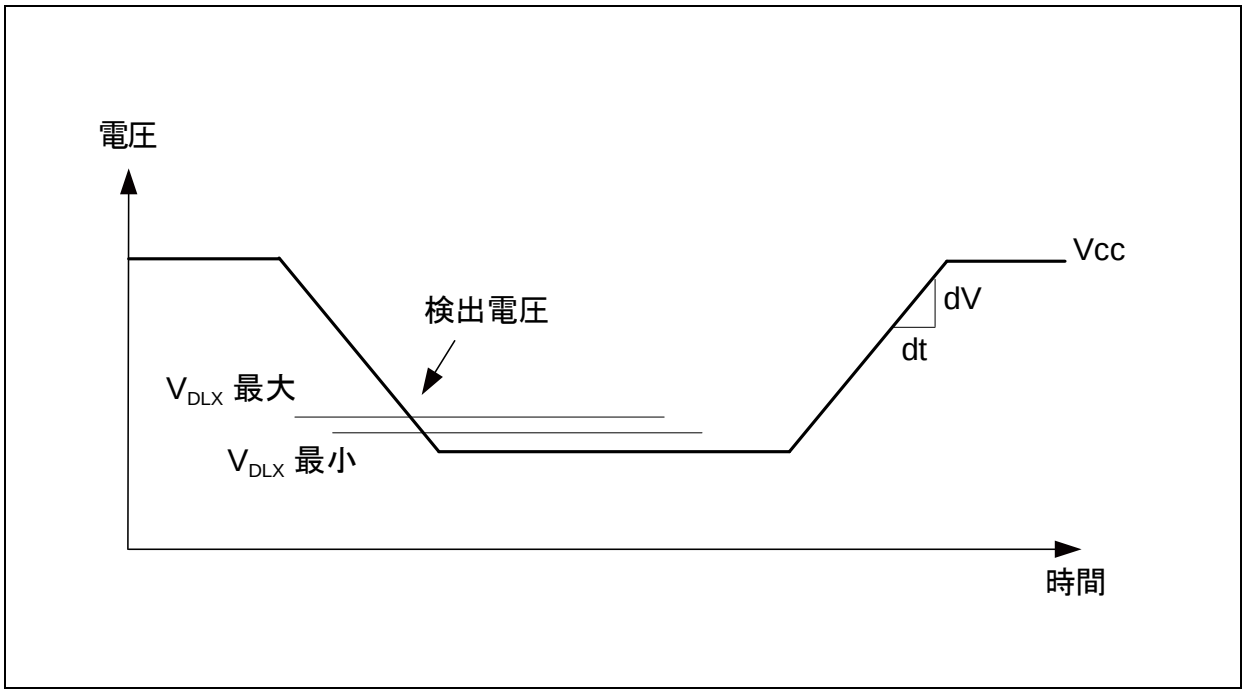
14.7 低電圧検出機能の特性

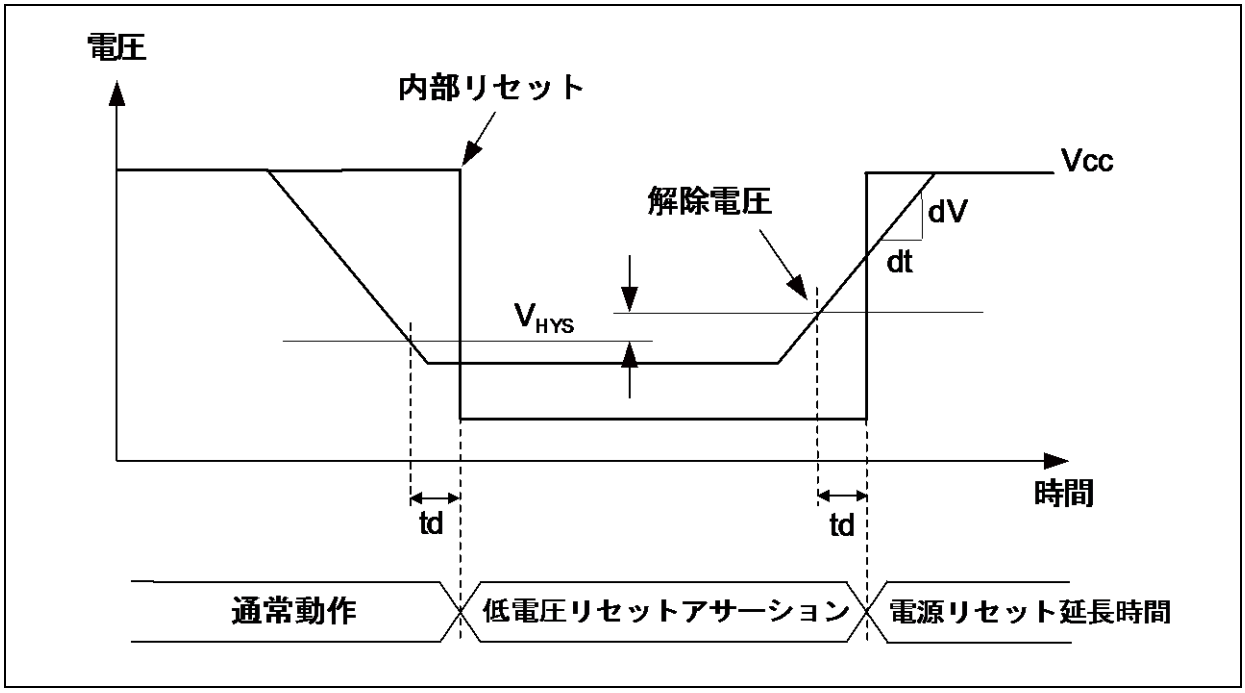
(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

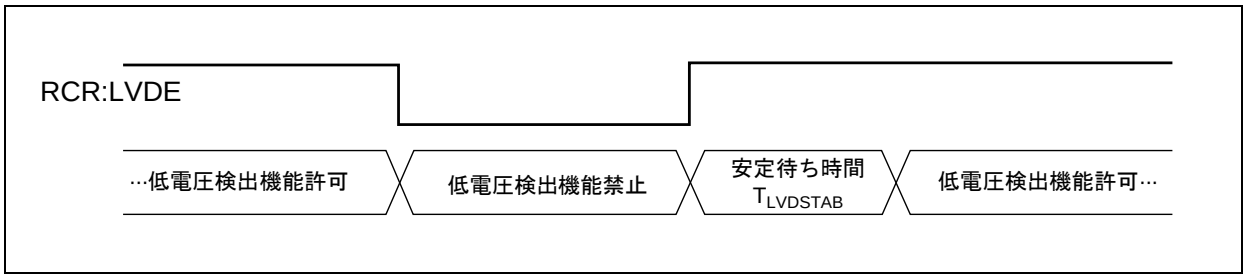
項目	記号	条件	規格値			単位
			最小	標準	最大	
検出電圧*1	V_{DL0}	CILCR:LVL = 0000_B	2.70	2.90	3.10	V
	V_{DL1}	CILCR:LVL = 0001_B	2.79	3.00	3.21	V
	V_{DL2}	CILCR:LVL = 0010_B	2.98	3.20	3.42	V
	V_{DL3}	CILCR:LVL = 0011_B	3.26	3.50	3.74	V
	V_{DL4}	CILCR:LVL = 0100_B	3.45	3.70	3.95	V
	V_{DL5}	CILCR:LVL = 0111_B	3.73	4.00	4.27	V
	V_{DL6}	CILCR:LVL = 1001_B	3.91	4.20	4.49	V
電源電圧変動率*2	dV/dt	-	- 0.004	-	+ 0.004	V/µs
ヒステリシス幅	V_{HYS}	CILCR:LVHYS=0	-	-	50	mV
		CILCR:LVHYS=1	80	100	120	mV
安定待ち時間	$T_{LVDSTAB}$	-	-	-	75	µs
検出遅延時間	t_d	-	-	-	30	µs

*1: 電源電圧が検出遅延時間(t_d)より短い時間で、検出電圧範囲を通過した場合、検出範囲通過後に低電圧検出が発生/解除する可能性があります。

*2: 検出電圧(V_{DLX})で低電圧検出を行うために、電源電圧の変化を電源電圧変化率の範囲内に抑えてください。


電圧
Vcc
検出電圧
dV
dt
V_{DLX} 最大
V_{DLX} 最小
時間


電圧
内部リセット
Vcc
解除電圧
dV
dt
V_{HYS}
時間
td
td
通常動作
低電圧リセットアサーション
電源リセット延長時間


RCR:LVDE
…低電圧検出機能許可
低電圧検出機能禁止
安定待ち時間
$T_{LVDSTAB}$
低電圧検出機能許可…

14.8 フラッシュメモリ書込み/消去特性

(V_{CC} = AV_{CC} = DV_{CC} = 2.7V～5.5V, V_{SS} = AV_{SS} = DV_{SS} = 0V, T_A = - 40°C～+ 105°C)

項目		条件	規格			単位	備考
			最小	標準	最大		
セクタ消去時間	大セクタ	-	-	1.6	7.5	s	内部消去事前書込み時間を含む。
	小セクタ	-	-	0.4	2.1	s	
	セキュリティセクタ	-	-	0.31	1.65	s	
ワード(16 ビット) 書込み時間		-	-	25	400	µs	システムレベルオーバヘッド時間除く。
チップ消去時間		-	-	8.31	40.05	s	内部消去事前書込み時間を含む。

(注意事項)

- *フラッシュメモリは、書込み中または消去中の外部電源(V_{CC})遮断は禁止です。書込み中または消去中に外部電源(V_{CC})が消失する可能性があるアプリケーションにおいては、低電圧検出機能を使用して、安全に電源を落としてください。*
  *具体的には、外部電源電圧が検出電圧(V_{DLX})[*1] を下回ってからも、電源電圧変化率の範囲(-0.004V/µs ~ +0.004V/µs)内で外部電源電圧を変化させてください。*

書込み/消去サイクルとデータ保持時間

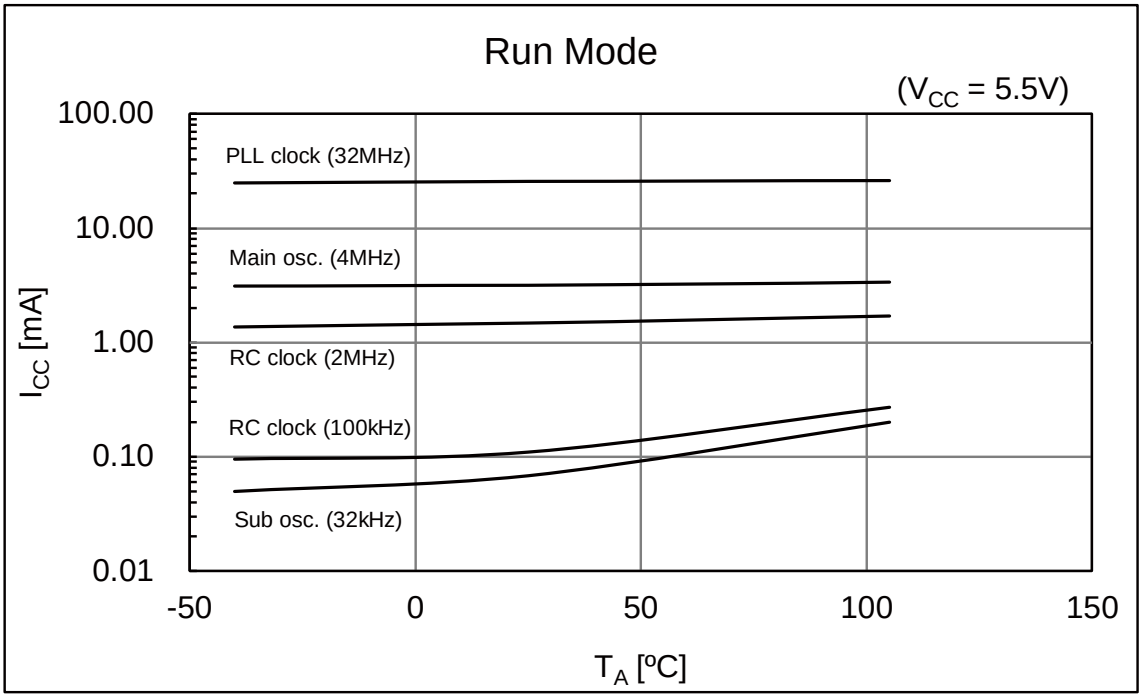
書込み/消去サイクル (cycle)	データ保持時間 (年)
1,000	20 [*2]
10,000	10 [*2]
100,000	5 [*2]

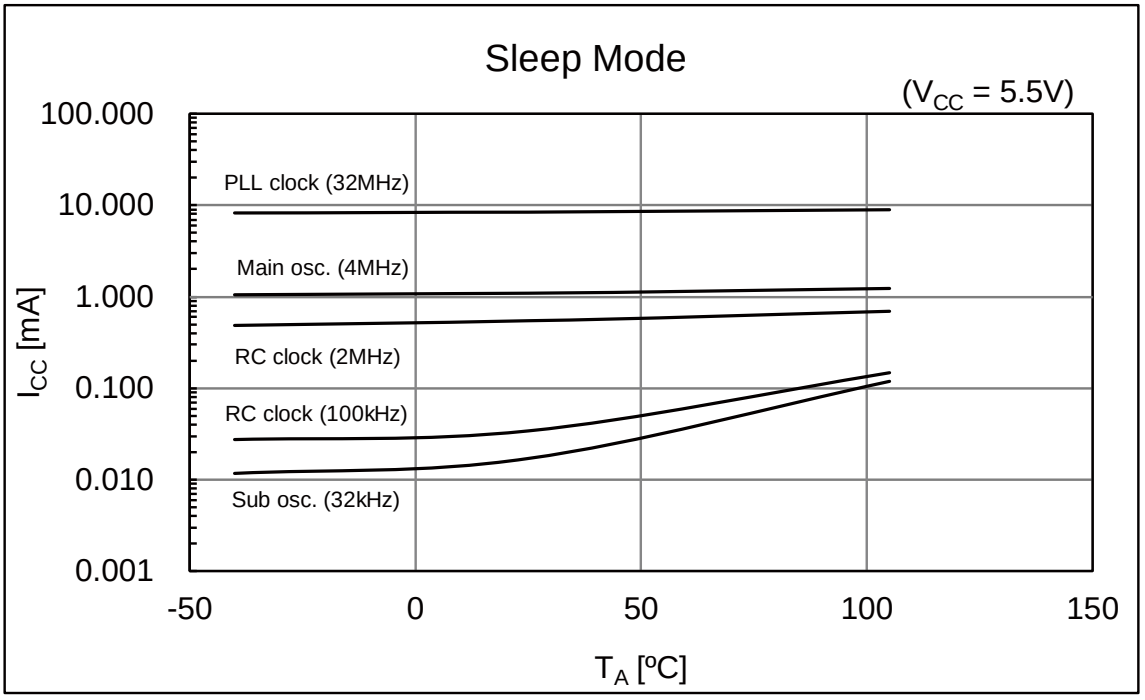
*1: 「14.7. 低電圧検出機能の特性」を参照してください。
*2: テクノロジ信頼性評価結果からの換算値です(アレニウスの式を使用し、高温加速試験結果を平均温度＋85°C へ換算しています)。

15. 特性例

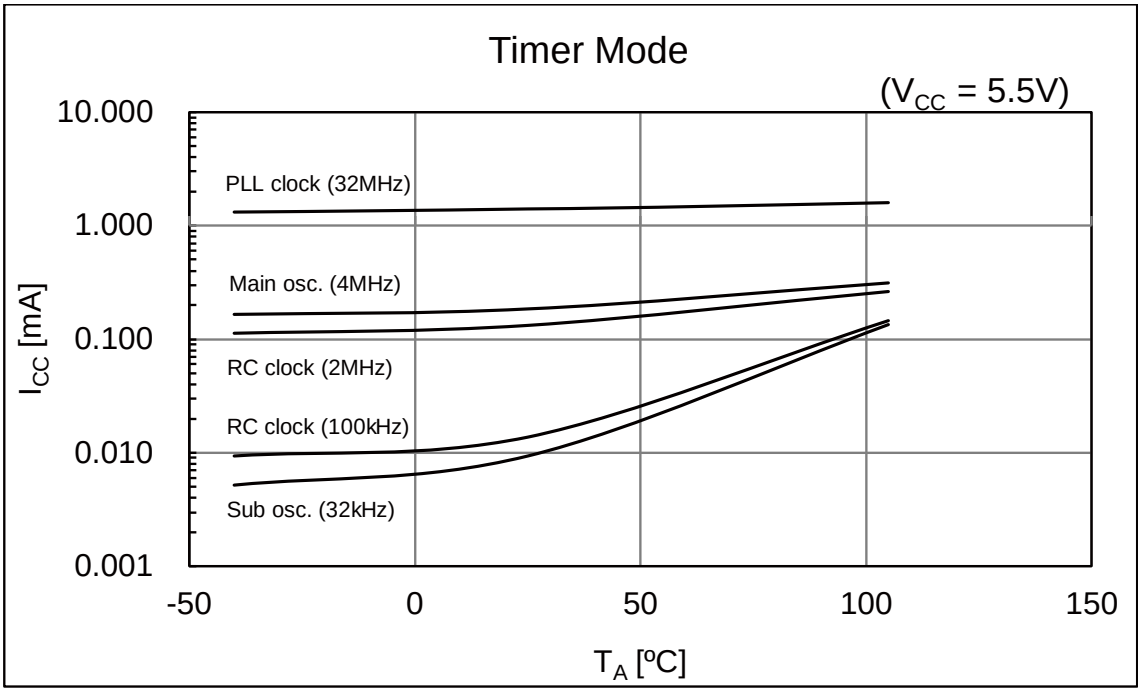
本特性は特定サンプルにおける実力値です。保証値ではありません。

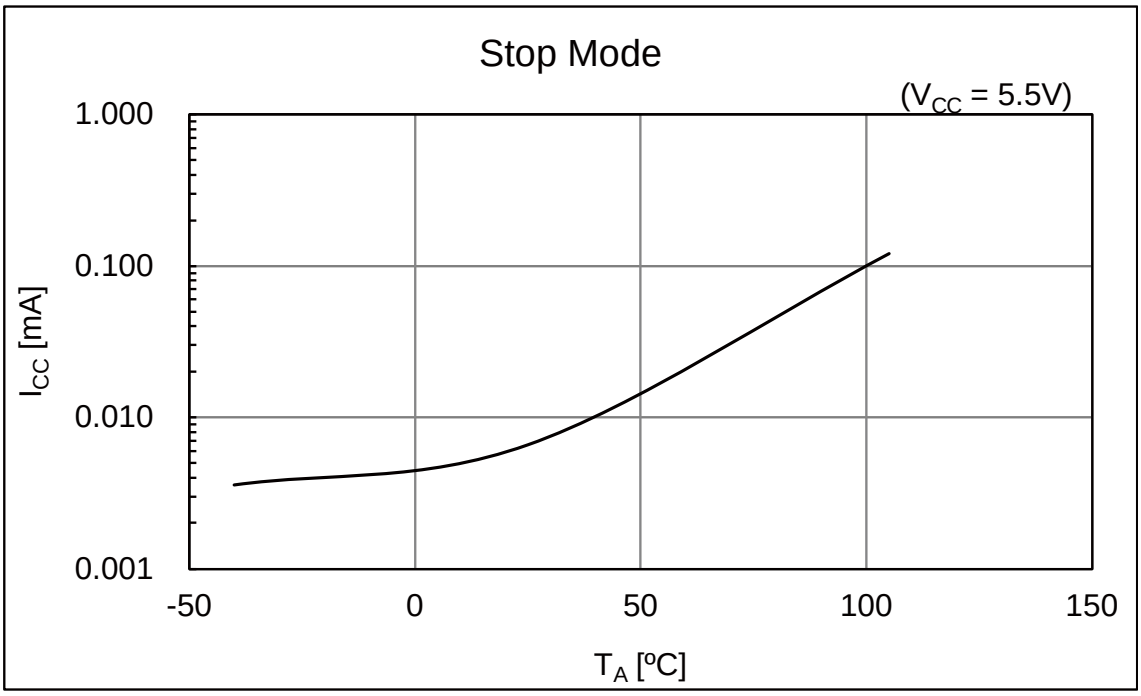
■ MB96F6A6





■ MB96F6A6


Timer Mode
(V_{CC} = 5.5V)
10.000
1.000
0.100
0.010
0.001
I_{CC} [mA]
PLL clock (32MHz)
Main osc. (4MHz)
RC clock (2MHz)
RC clock (100kHz)
Sub osc. (32kHz)
-50
0
50
100
150
T_A [ºC]


Stop Mode
(V_{CC} = 5.5V)
1.000
0.100
0.010
0.001
I_{CC} [mA]
-50
0
50
100
150
T_A [ºC]

■ 測定条件

モード	選択したソース クロック	クロック / レギュレータとフラッシュの設定
ランモード	PLL クロック	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 32MHz
	メインクロック	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 4MHz
	RC クロック (高速)	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 2MHz
	RC クロック (低速)	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 100kHz
	サブクロック	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 32kHz
スリープモード	PLL クロック	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 32MHz レギュレータは高電力モード, (CLKB はこのモードのとき停止状態)
	メインクロック	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 4MHz レギュレータは高電力モード, (CLKB はこのモードのとき停止状態)
	RC クロック (高速)	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 2MHz レギュレータは高電力モード, (CLKB はこのモードのとき停止状態)
	RC クロック (低速)	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 100kHz レギュレータは低電力モード, (CLKB はこのモードのとき停止状態)
	サブクロック	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 32kHz レギュレータは低電力モード, (CLKB はこのモードのとき停止状態)
タイマモード	PLL クロック	CLKMC = 4MHz, CLKPLL = 32MHz (システムクロックはこのモードのとき停止状態) レギュレータは高電力モード, フラッシュマクロはパワーダウン/リセットモード
	メインクロック	CLKMC = 4MHz (システムクロックはこのモードのとき停止状態) レギュレータは高電力モード, フラッシュマクロはパワーダウン/リセットモード
	RC クロック (高速)	CLKMC = 2MHz (システムクロックはこのモードのとき停止状態) レギュレータは高電力モード, フラッシュマクロはパワーダウン/リセットモード
	RC クロック (低速)	CLKMC = 100kHz (システムクロックはこのモードのとき停止状態) レギュレータは低電力モード, フラッシュマクロはパワーダウン/リセットモード
	サブクロック	CLKMC = 32kHz (システムクロックはこのモードのとき停止状態) レギュレータは低電力モード, フラッシュマクロはパワーダウン/リセットモード
ストップモード	停止状態	(すべてのクロックはこのモードのとき停止状態) レギュレータは低電力モード, フラッシュマクロはパワーダウン/リセットモード

16. オーダ型格

CAN コントローラ付きの MCU

型格	フラッシュメモリ	パッケージ*
MB96F6A5RBPMC-GSE1	フラッシュ A (160.5KB)	プラスチック・LQFP, 120 ピ 17. パッケージ・外形寸法図 (FPT-120P-M21)
MB96F6A5RBPMC-GSE2		
MB96F6A6RBPMC-GSE1	フラッシュ A (288.5KB)	プラスチック・LQFP, 120 ピン (FPT-120P-M21)
MB96F6A6RBPMC-GSE2		

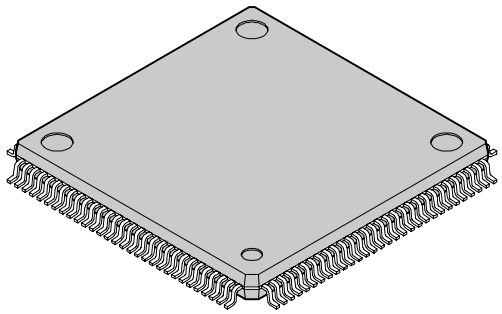
*: パッケージの詳細については、「17. パッケージ・外形寸法図」を参照してください。

CAN コントローラなしの MCU

型格	フラッシュメモリ	パッケージ*
MB96F6A5ABPMC-GSE1	フラッシュ A (160.5KB)	プラスチック・LQFP, 120 ピン (FPT-120P-M21)
MB96F6A5ABPMC-GSE2		

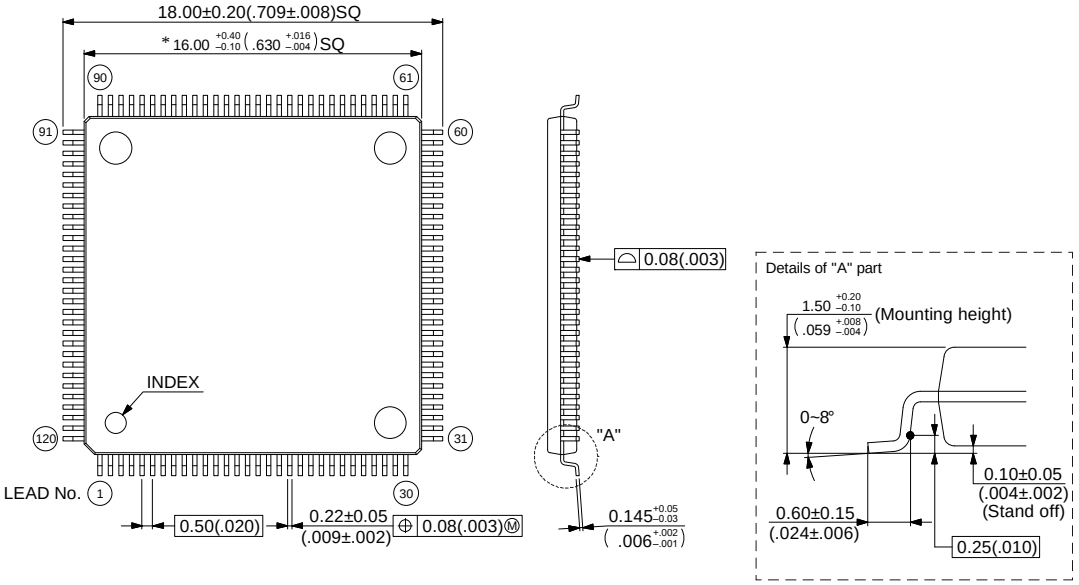
*: パッケージの詳細については、「17. パッケージ・外形寸法図」を参照してください。

17. パッケージ・外形寸法図

プラスチック・LQFP, 120ピン  (FPT-120P-M21)	リードピッチ	0.50 mm
	パッケージ幅× パッケージ長さ	16.0 × 16.0 mm
	リード形状	ガルウィング
	封止方法	プラスチックモールド
	取付け高さ	1.70 mm MAX
	質量	0.88 g
	コード（参考）	P-LFQFP120-16×16-0.50

プラスチック・LQFP, 120ピン
（FPT-120P-M21）

注1）*印寸法はレジン残りを含む。
レジン残りは、片側+0.25（.010）MAX。
注2）端子幅および端子厚さはメッキ厚を含む。
注3）端子幅はタイバ切断残りを含まず。



ⓒ 2002-2010 FUJITSU SEMICONDUCTOR LIMITED F120033S-c-4-7

単位：mm（inches）
注意：括弧内の値は参考値です。

18. 主な変更内容

Spansion Publication Number: MB966A0_DS704-00010

ページ	場所	変更箇所
Revision 1.0		
-	-	Initial release
Revision 1.1		
-	-	社名変更および記述フォーマットの変換

注意事項: 以降の変更点に関しては、「改訂履歴」を参照してください。

改訂履歴

文書名: MB96F6A5R/A, MB96F6A6R, F^{2}MC-16FX MB966A0 Series 16-bit Proprietary Microcontroller Datasheet
文書番号: 002-4716

版	ECN 番号	変更者	発行日	変更内容
**	-	TORS	03/29/2014	サイプレスとしてドキュメントコード 002-4716 に登録しました。 本版の内容およびフォーマットに変更はありません。
*A	5328523	TORS	07/05/2016	これは英語版の 002-4715 Rev. *A を翻訳した日本語版です。

セールス，ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

ARM® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
照明&電力制御	cypress.com/powerpsoc
メモリ	cypress.com/memory
PSoC	cypress.com/psoc
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス／RF	cypress.com/wireless

PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

コミュニティ | フォーラム | ブログ | ビデオ | トレーニング | Components

テクニカルサポート

cypress.com/support

ARM and Cortex are the registered trademarks of ARM Limited in the EU and other countries.

© Cypress Semiconductor Corporation, 2011-2016. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下、「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア（以下、「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が伴っておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェアに関しても、明示又は黙示をとわず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のあるいかなる製品又は回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計し、プログラムし、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分として用いるため、又はシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせることになるその他の使用（以下、「本目的外使用」という。）のためには、設計、意図又は承認されていない。重要な構成部分とは、装置又はシステムのその構成部分の不具合が、その装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できる、機器又はシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ、あなたは Cypress をそれら一切から免除するものとし、本書により免除する。あなたは、Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から Cypress を免責補償する。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、PSoC、CapsSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、cypress.com を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。