June 14, 2017

32 ビット・マイクロコントローラ FM4 ペリフェラルマニュアル GDC 編 正誤表

ご質問がある場合は、お近くの Cypress の営業担当へお問い合わせください。

対象製品

Part Number
FM4 ファミリ

<table>
<tr><th>ページ</th><th>場所</th><th>訂正内容</th></tr>
<tr><td colspan="3">Original document code: MN709-00014-1v0-J</td></tr>
<tr><td colspan="3">Rev. 1.0 September 04, 2015</td></tr>
<tr><td>8</td><td>本マニュアルにおける対象製品</td><td>「Table 4 対象型格一覧(TYPE4-M4 製品)」を以下に示すように訂正。
(誤)
<table>
<tr><th rowspan="3">タイプ名</th><th colspan="3">フラッシュメモリサイズ 384 Kbytes</th></tr>
<tr><th colspan="2">VRAM サイズ</th><th rowspan="2">VRAM 512 Kbytes
+
VFLASH 2 Mbytes</th></tr>
<tr><th>512 Kbytes</th><th>384 Kbytes</th></tr>
<tr><td rowspan="4">TYPE4-M4</td><td>S6E2D35G0AGB10
S6E2D35G0AGV20
S6E2D35G0AGZ20
S6E2D35J0AGV20
S6E2D35J0AGZ20</td><td>S6E2D35GAAGB10
S6E2D35GAAGV20
S6E2D35GAAGZ20
S6E2D35JAAGV20
S6E2D35JAAGZ20</td><td>S6E2D35GJAMV20</td></tr>
<tr><td>S6E2D55G0AGB10
S6E2D55G0AGV20
S6E2D55G0AGZ20
S6E2D55J0AGV20
S6E2D55J0AGZ20</td><td>S6E2D55GAAGB10
S6E2D55GAAGV20
S6E2D55GAAGZ20
S6E2D55JAAGV20
S6E2D55JAAGZ20</td><td>S6E2D55GJAMV20</td></tr>
<tr><td>S6E2DF5G0AGB10
S6E2DF5G0AGV20
S6E2DF5G0AGZ20
S6E2DF5J0AGV20
S6E2DF5J0AGZ20</td><td>S6E2DF5GAAG10
S6E2DF5GAAGV20
S6E2DF5GAAGZ20
S6E2DF5JAAGV20
S6E2DF5JAAGZ20</td><td>S6E2DF5GJAMV20</td></tr>
<tr><td>S6E2DH5G0AGB10
S6E2DH5G0AGV20
S6E2DH5G0AGZ20
S6E2DH5J0AGV20
S6E2DH5J0AGZ20</td><td>S6E2DH5GAAGB10
S6E2DH5GAAGV20
S6E2DH5GAAGZ20
S6E2DH5JAAGV20
S6E2DH5JAAGZ20</td><td>S6E2DH5GJAMV20</td></tr>
</table>
</td></tr>
</table>

<table>
<tr><th>ページ</th><th>場所</th><th>訂正内容</th></tr>
<tr><td></td><td></td><td>(正)
<table>
<tr><th rowspan="2">タイプ名</th><th colspan="2">フラッシュメモリサイズ 384 Kbytes</th></tr>
<tr><th>VRAM 512 Kbytes</th><th>VRAM 512 Kbytes
+
VFLASH 2 Mbytes</th></tr>
<tr><td rowspan="4">TYPE4-M4</td><td>S6E2D35G0AGB30
S6E2D35G0AGV20
S6E2D35G0AGE20
S6E2D35J0AGV20</td><td>S6E2D35GJAMV20</td></tr>
<tr><td>S6E2D55G0AGB30
S6E2D55G0AGV20
S6E2D55G0AGE20
S6E2D55J0AGV20</td><td>S6E2D55GJAMV20</td></tr>
<tr><td>S6E2DF5G0AGB30
S6E2DF5G0AGV20
S6E2DF5G0AGE20
S6E2DF5J0AGV20</td><td>S6E2DF5GJAMV20</td></tr>
<tr><td>S6E2DH5G0AGB30
S6E2DH5G0AGV20
S6E2DH5G0AGE20
S6E2DH5J0AGV20</td><td>S6E2DH5GJAMV20</td></tr>
</table></td></tr>
<tr><td>244</td><td>Appendixes
A.レジスタマップ
1.レジスタマップ
1.48 GDC Sub System SDRAM Controller</td><td>GDC Sub system SDRAM controller の Base_Address を以下の で示すように訂正。

(誤)
GDC Sub system SDRAM controller Base_Address : 0xD0A3_0000

(正)
GDC Sub System SDRAM Controller Base_Address : 0xD0A0_3000</td></tr>
</table>

ページ	場所	訂正内容
Rev. 2.0 September 16, 2015		
14	1.概要 1.1 機能概要	1.1.1 機能概要に、以下の で示す注意事項を追加。 (誤) **1.1.1 機能概要** ■ 外部接続されたグラフィックディスプレイのコントローラです。 ■ 二次元のブロックイメージ転送処理のアクセラレータです。 ■ 内蔵 SRAM で構成されたビデオメモリを実装しています。 ■ マルチレイヤ化されたグラフィックコントローラ専用のバスを実装しています。 ■ ディスプレイコンテントのために、シグネチャを生成します。 ■ グラフィック処理のためのコマンドシーケンサを実装しています。 ■ クワッド SPI インタフェースを実装、外部メモリ拡張可能です。 ■ SDRAM インタフェースを実装、外部メモリ拡張可能です。 ■ HyperBus インタフェースを実装、外部メモリ拡張可能です。 ■ 二次元ブロックイメージ転送処理アクセラレータとディスプレイコントローラのそれぞれにおいてパイプライン処理を実行します。 ■ 動作周波数については、製品のデータシートを参照してください。 (正) **1.1.1 機能概要** ■ 外部接続されたグラフィックディスプレイのコントローラです。 ■ 二次元のブロックイメージ転送処理のアクセラレータです。 ■ 内蔵 SRAM で構成されたビデオメモリを実装しています。 ■ マルチレイヤ化されたグラフィックコントローラ専用のバスを実装しています。 ■ ディスプレイコンテントのために、シグネチャを生成します。 ■ グラフィック処理のためのコマンドシーケンサを実装しています。 ■ クワッド SPI インタフェースを実装、外部メモリ拡張可能です。 ■ SDRAM インタフェースを実装、外部メモリ拡張可能です。 ■ HyperBus インタフェースを実装、外部メモリ拡張可能です。 ■ 二次元ブロックイメージ転送処理アクセラレータとディスプレイコントローラのそれぞれにおいてパイプライン処理を実行します。 ■ 動作周波数については、製品のデータシートを参照してください。 ***<注意事項>*** – GDC はグラフィックスデータの書き込み先として、内蔵 VRAM と外部 HyperRAM を使用できます。

改訂履歴

文書名: 32 ビット・マイクロコントローラ FM4 ペリフェラルマニュアル GDC 編 正誤表 文書番号: 002-04962			
版	ECN 番号	変更者	変更内容
**	-	NOSU	サイプレスとしてドキュメントコード 002-04962 に登録しました。 本版の内容およびフォーマットに変更はありません。
*A	5773414	NOSU	Cypress のテンプレート形式に変換されました。

ARM and Cortex are the registered trademarks of ARM Limited in the EU and other countries.

All other trademarks or registered trademarks referenced herein are the property of their respective owners.

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2015-2017. 本書面は, Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。) を含む) は, アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し, 本段落で特に記載されているものを除き, その特許権, 著作権, 商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず, かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合, Cypress は, (1) 本ソフトウェアの著作権に基づき, (a) ソースコード形式で提供されている本ソフトウェアについて, Cypress ハードウェア製品と共に用いるためにのみ, かつ組織内部でのみ, 本ソフトウェアの修正及び複製を行うこと, 並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ, (直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること, 並びに (2) 本ソフトウェア (Cypress により提供され, 修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき, Cypress ハードウェア製品と共に用いるためにのみ, 本ソフトウェアの作成, 利用, 配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用, 複製, 修正, 変換又はコンパイルを禁止する。

適用される法律により許される範囲内で, Cypress は, 本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても, 明示又は黙示をとわず, いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。 適用される法律により許される範囲内で, Cypress は, 別途通知することなく, 本書面を変更する権利を留保する。Cypress は, 本書面に記載のある, いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は, 参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計, プログラム, かつテストすることは, 本書面のユーザーの責任において行われるものとする。Cypress 製品は, 兵器, 兵器システム, 原子力施設, 生命維持装置若しくは生命維持システム, 蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム, 汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用, 又は装置若しくはシステムの不具合が人身傷害, 死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計, 意図又は承認されていない。重要な構成部分とは, それの不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ, 若しくは本目的外使用に関連するいかなる請求, 損害又はその他の責任についても, Cypress はその全部又は一部をとわず一切の責任を負わず, かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求, 費用, 損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapsSense, EZ-USB, F-RAM, 及び Traveo は, 米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは, cypress.com を参照すること。その他の名称及びブランドは, それぞれの権利者の財産として権利主張がなされている可能性がある。