本ドキュメントは Cypress (サイプレス) 製品に関する情報が記載されております。本ドキュメントには、「MB」から始まるシリーズ名，品名およびオーダ型格が記載されておりますが、これらはすべて「CY」から始まるシリーズ名，品名およびオーダ型格として、新規および既存のお客様に引き続き提供してまいります。

オーダ型格の調べ方について

1. www.cypress.com/pcnにアクセスしてください。
2. SEARCH PCNS フィールドに、オーダ型格などのキーワードを入力し、「Apply」をクリックしてください。
3. 該当するタイトル(Title)をクリックしてください。
4. 「Affected Parts List」ファイルを開いてください。
   当該ファイルに記載されている各種変更情報をご利用ください。

詳しいお問い合わせ先

Cypress 製品およびそのソリューションの詳細につきましては、お近くの営業所へお問い合わせください。

サイプレスについて

サイプレスは、世界で最も革新的な車載や産業機器、スマート家電、民生機器および医療機器製品向けに、最先端の組み込みシステム ソリューションを提供するリーディング カンパニーです。サイプレスのマイクロコントローラーや、アナログ IC、ワイヤレスおよび USB ベースのコネクティビティ ソリューション、高い信頼性と高性能を提供するメモリ製品は、各種機器メーカーの差異化製品の開発と早期市場参入を支援します。サイプレスは、ベストクラスのサポートと開発リソースをグローバルに提供することで、彼らが従来市場を破壊しまったく新しい製品カテゴリを歴史的なスピードで市場投入できるよう支援します。詳細はサイプレスのウェブサイト (japan.cypress.com) をご覧ください。

MB96800 Series

ASSP DC/BLDC Motor controller for 12V-Battery Datasheet

MB96800 シリーズは, 12V バッテリ電圧に対応した DC モータおよび BLDC モータ*制御用 IC です。12V バッテリ電圧で動作可能となる電圧レギュレータを内蔵し, 12V, 5V 電源電圧出力, 3 相モータプリドライバ, チャージポンプおよび Cypress の F^{2}MC-16FX アーキテクチャ(RISC と同様な性能を実現するための命令パイプラインを搭載した 16 ビットアーキテクチャ) を用いた 16 ビット CPU を搭載しています。F^{2}MC-16FX CPU は, F^{2}MC-16LX ファミリと同じ CPU の命令セットを使用します。このため, F^{2}MC-16LX 用のソフトウェアを容易に移植できます。

*: ブラシレス DC モータを指します。

特長

テクノロジ

■LDMOS + 0.18µm CM*OS*

CPU

■F^{2}MC-16FX CPU

■コントローラアプリケーション用に最適化された命令セット
(豊富なデータタイプ(ビット, バイト, ワード, ロングワード), 23 種類の豊富なアドレッシングモード(バレルシフト, 多様なポインタ))

■8 バイトの命令実行キュー

■符号付き乗算 (16 ビット× 16 ビット) と除算 (32 ビット/16 ビット) 命令が使用可能

システムクロック

■オンチップ PLL クロック逓倍 (×1 ~ ×10, PLL 停止時×1)

■4MHz ~ 8MHz の水晶振動子
(セラミック発振子使用時の最大周波数は Q 係数によって決まる)

■高速クロック入力モード時, 外部クロックの最大周波数は 8MHz

■高速で安全な起動のための, 100kHz/2MHz の内蔵 RC クロックを搭載しており, 発振器停止検出や, ウォッチドッグのクロックソースとして使用可能

■2 つの周辺クロックドメインと CPU に対して, ソースクロックをメインクロックおよび内蔵 RC クロックから個別に選択可能

■10 種類 (ランモード, スリープモード, タイマモード, ストップモード) の動作モード

■内部 CPU クロックおよび内部周辺クロックが最大 20MHz で動作

内蔵電圧レギュレータ

■内蔵電圧レギュレータは低電圧の内部回路 をサポートしているため, 電力消費値の低減化を実現

外部電源供給用電源電圧出力

■外部電源供給用の電圧レギュレータは, 外部部品への 5V 電源を供給可能(最大 25mA)

■入力電源(BVcc) 電圧は, 内蔵スイッチを介して外部部品に供給可能(最大 30mA)

低電圧検出機能

■電源電圧がソフトウェアによる設定電圧を低下したときにリセットを発行

コードセキュリティ

■フラッシュメモリの内容が第三者によって読み出されないようにフラッシュメモリの内容を保護可能

DMA

■CPU に依存しない自動転送機能を内蔵, 周辺機能に自由に割当て可能

割込み

■高速割込み処理

■8 段階のプログラマブルな優先レベル

■NMI (マスク不可割込み)

CAN

■CAN 仕様 Ver2.0A および Ver.2.0B に準拠

■ISO16845 認証済み

■最大 1Mbps のビットレート

■32 のメッセージオブジェクト

■各メッセージオブジェクトには固有の識別子マスク

■プログラマブル FIFO モード(メッセージオブジェクトの連結)

■マスク可能な割込み

■タイマトリガCANアプリケーション用自動再送信無効モード

■自己診断動作に対するプログラマブルループバックモード

USART

■全二重 USART (SCI/LIN)

■専用リロードタイマを使用して広範囲のボーレートを設定可能

■各種シリアル同期プロトコルに対応する同期オプション

■マスタおよびスレーブとして動作する LIN 機能

■割込み負荷を低減させる LIN プロトコル機能

A/D コンバータ

■SAR タイプ

■10 ビットの分解能

■変換完了時に割込み信号発生，シングル変換モード，リピート変換モード

■ソフトウェア，外部トリガ，リロードタイマおよび多機能タイマによる起動

■レンジ比較機能

ソースクロックタイマ

■2 つの独立したクロックタイマ(23 ビット RC クロックタイマ, 23 ビットメインクロックタイマ)

ハードウェアウォッチドッグタイマ

■リセット解除後，ハードウェアウォッチドッグタイマが起動

■ウォッチドッグタイマのウィンドウ機能はウォッチドッグインターバルのウィンドウ下限を選択するために使用

リロードタイマ

■16 ビット幅

■周辺クロック周波数の $1/2^1$, $1/2^2$, $1/2^3$, $1/2^4$, $1/2^5$, $1/2^6$ の分周が可能

■イベントカウント機能

フリーランタイマ

■16 ビット幅

■オーバフロー時に割込み信号発生，アウトプットコンペア(0, 4)との一致でタイマクリア

■周辺クロック周波数の 1, $1/2^1$, $1/2^2$, $1/2^3$, $1/2^4$, $1/2^5$, $1/2^6$, $1/2^7$, $1/2^8$ の分周が可能

インプットキャプチャユニット

■16 ビット幅

■外部イベント発生時に割込み信号発生

■立上りエッジ，立下りエッジまたは両エッジの検出が可能

アウトプットコンペアユニット

■16 ビット幅

■フリーランタイマとの一致発生時に割込み信号を発生

■1 組のコンペアレジスタを使って出力信号の生成が可能

外部割込み

■エッジまたはレベル検出可能

■チャネルごとに割込みマスクビットあり

■CAN チャネルの RX 端子においてウェイクアップ用として外部割込みを使用可能

■USART チャネルの SIN 端子においてウェイクアップ用として外部割込みを使用可能

NMI (マスク不可割込み)

■リセット後に無効になり，ブート ROM 起動時の ROM 構成ブロックの設定により有効にできます

■有効にした後は，リセット以外の方法で無効にはできません

■"H"レベルまたは"L"レベルで検出可能

■外部割込み 0 と端子を共有

I/O ポート

■すべての 5V I/O ポートにおいてプッシュプル出力可能

■端子ごとに入出力または周辺信号として設定可能

■端子ごとに入力許可を設定可能

■端子ごとに 1 つの入力レベル (オートモーティブまたは CMOS ヒステリシス)

■端子ごとにプルアップ抵抗を設定可能(5V I/O ポート)

■端子ごとにプルダウン抵抗を設定可能(12V 入力ポート)

オンチップデバッガ(OCD)

■1 線式デバッグツールインタフェース

■ブレーク機能:
- ハードウェアブレーク: 6 ポイント(コードイベントと兼用)
- ソフトウェアブレーク: 4096 ポイント

■イベント機能:
- コードイベント: 6 ポイント (ハードウェアブレークと兼用)
- データイベント: 6 ポイント
- イベントシーケンサ: 2 レベル + リセット

■実行時間測定機能

■トレース機能: 42 分岐

■セキュリティ機能

フラッシュメモリ

■デュアルオペレーションフラッシュは一方のフラッシュバンクに書込み，または消去中に他方のフラッシュバンクへの読出しが可能

■プログラミングアルゴリズムの自動実行,に対応したコマンドシーケンサとフラッシュメモリプログラミング用にDMAに対応

■自動プログラミング, Embedded Algorithm 対応

■書込み/消去/消去一時停止/再開コマンド

■自動アルゴリズムの完了を示すフラグ

■消去はセクタ単位で実行可能

■セクタ保護

■フラッシュ内容を保護するフラッシュセキュリティ機能

多機能タイマ

■3 相モータプリドライバへ PWM 駆動信号を供給

■以下の構成により, 3 相モータ制御を行います

5 チャネルの 16 ビットフリーランタイマ
6 チャネルの 16 ビットアウトプットコンペア
4 チャネルの 16 ビットインプットキャプチャ
3 チャネルの 16 ビット PPG
6 チャネルの波形ジェネレータ

3 相モータプリドライバ

■モータ駆動用パワーNMOS-FET を駆動するドライバ

■H-Bridge 対応

チャージポンプ

■昇圧電源用チャージポンプドライバを内蔵

■ハイサイドパワーNMOS FET を駆動する高電圧を供給

モータモニタ

■モータ電圧検出機能

■パワー段(ハイ・ローサイドスイッチ，ブリッジ回路など) の電圧を抵抗分圧により 1/6 に分圧し, ADC に入力可能

過温度検出器

■本デバイスのジャンクション温度(Tj)が設定温度に達した場合，リセット実行

温度センサ

■本デバイスのジャンクション温度(Tj)を測定可能

■ADC のレンジ比較機能と組み合わせて使用することにより，ジャンクション温度(Tj)がユーザの設定した検出したい温度以上の場合，割込みを生成可能

VB モニタ(VBMON)

■バッテリ電圧モニタ機能

■外付けのシリーズ抵抗を介して，バッテリ電圧(VB)に接続可能。

■入力電圧を内蔵抵抗で 1/6 に分圧し, ADC に入力可能

LIN トランシーバ

■LIN トランシーバを内蔵(MB96F8E5K のみ搭載)

■LIN physical layer 2.1 対応

Table of contents

特長 **1**
1. 品種構成 **6**
2. ブロックダイヤグラム **8**
3. 端子配列図 **10**
4. 端子機能説明 **12**
5. 端子回路形式 **14**
6. 入出力回路形式 **18**
7. メモリマップ **24**
8. RAMSTART アドレス **25**
9. フラッシュデバイスのユーザ ROM メモリマップ **26**
10. シリアルプログラミング通信インタフェース **27**
11. 割込みベクタテーブル **28**
12. 取扱上のご注意 **32**
13. デバイスの使用上の注意 **35**
14. 電気的特性 **38**
14.1 絶対最大定格 38
14.2 推奨動作条件 41
14.3 直流規格 42
14.3.1 電流規格 42
14.3.2 端子特性 46
14.4 交流規格 48
14.4.1 メインクロック入力規格 48
14.4.2 内蔵 RC 発振規格 49
14.4.3 内部クロックタイミング 49
14.4.4 PLL の動作条件 50
14.4.5 リセット入力 51
14.4.6 パワーオンリセットタイミング 52
14.4.7 USART タイミング 53
14.4.8 外部入力タイミング 55
14.5 10 ビット A/D コンバータ 56
14.5.1 A/D コンバータの電気的特性 56
14.5.2 A/D コンバータサンプリング時間の設定と精度 57
14.5.3 A/D コンバータの用語の定義 58
14.6 電圧モニタ 0 60
14.7 電圧モニタ 1 62
14.8 抵抗分圧 64
14.9 VB モニタ(VBMON) 65
14.10 チャージポンプ 66

14.11 3 相モータプリドライバ 68
14.12 12V 電源出力 72
14.13 5V 電源出力 72
14.14 電源安定化コンデンサ接続端子 73
14.15 過温度検出器 74
14.16 温度センサ 76
14.17 低電圧検出機能の特性 77
14.18 LIN トランシーバ 79
14.19 フラッシュメモリ書込み/消去特性 83
15. 特性例 84
16. オーダ型格 92
17. パッケージ・外形寸法図 93
18. パッケージ熱抵抗 94
19. 主な変更内容 95
セールス，ソリューションおよび法律情報 106

1. 品種構成

項目		MB96F8D0	MB96F8E0	備考
製品の種類		フラッシュメモリ製品	フラッシュメモリ製品	-
サブクロック		なし	なし	-
デュアルオペレーションフラッシュメモリ	RAM	-	-	-
128.5KB + 8KB	8KB	MB96F8D5K3	MB96F8E5K3	-
128.5KB + 32KB	8KB	MB96F8D5KU	MB96F8E5KU	
パッケージ		TEQFP-48 FPT-48P-M50	TEQFP-48 FPT-48P-M50	-
DMA		2 チャネル	2 チャネル	-
USART		2 チャネル	3 チャネル (LIN-USART 2 は LIN トランシーバ専用)	LIN-USART 2/7/8 LIN-USART 2 は MB96F8E0 のみ搭載
	LIN-ヘッダ自動送受信機能	なし	あり(1 チャネル)	LIN-USART2
	16 バイト RX/TX FIFO 機能	なし	なし	-
LIN トランシーバ		なし	あり	-
10 ビット A/D コンバータ 0B		7 チャネル (内部 6 チャネル兼用)	7 チャネル (内部 6 チャネル兼用)	AN 0-6
	レンジ比較機能	あり	あり	-
10 ビット A/D コンバータ 1B		4 チャネル (多機能タイマ専用)	4 チャネル (多機能タイマ専用)	AN 8-11
	レンジ比較機能	あり	あり	-
16 ビットリロードタイマ (RLT)		4 チャネル (多機能タイマ用 2 チャネル)	4 チャネル (多機能タイマ用 2 チャネル)	RLT 0-3
16 ビットフリーランタイマ (FRT)		4 チャネル	4 チャネル	FRT 0-3 外部クロック 入力端子なし
16 ビットインプットキャプチャユニット (ICU)		6 チャネル (2 チャネルは LIN-USART 用)	7 チャネル (3 チャネルは LIN-USART 用)	ICU 0/1/4/5/6/9/10 ICU 6/9/10 は LIN-USART 用 ICU 6 は MB96F8E0 のみ搭載
16 ビットアウトプットコンペアユニット (OCU)		4 チャネル	5 チャネル	OCU 0/1/4/6/7 OCU 4 は MB96F8E0 のみ搭載
多機能タイマ				
	16 ビットフリーランタイマ	5 チャネル	5 チャネル	FRT 0MFT-4MFT 外部クロック 入力端子なし
	16 ビットインプットキャプチャユニット	4 チャネル	4 チャネル	ICU 0MFT-3MFT
	16 ビットアウトプットコンペアユニット	6 チャネル	6 チャネル	OCU 0MFT-5MFT
	16 ビットプログラマブルパルスジェネレータ (PPG)	3 チャネル	3 チャネル	PPG 0MFT/2MFT/4MFT
	波形ジェネレータ(WFG)	6 チャネル	6 チャネル	-
3 相モータプリドライバ				
	High Side FET ドライバ	3 チャネル	3 チャネル	-
	Low Side FET ドライバ	3 チャネル	3 チャネル	-
	チャージポンプ	あり	あり	-
CAN インタフェース		1 チャネル	1 チャネル	CAN 2 32 メッセージバッファ
モータモニタ		3 チャネル	3 チャネル	-

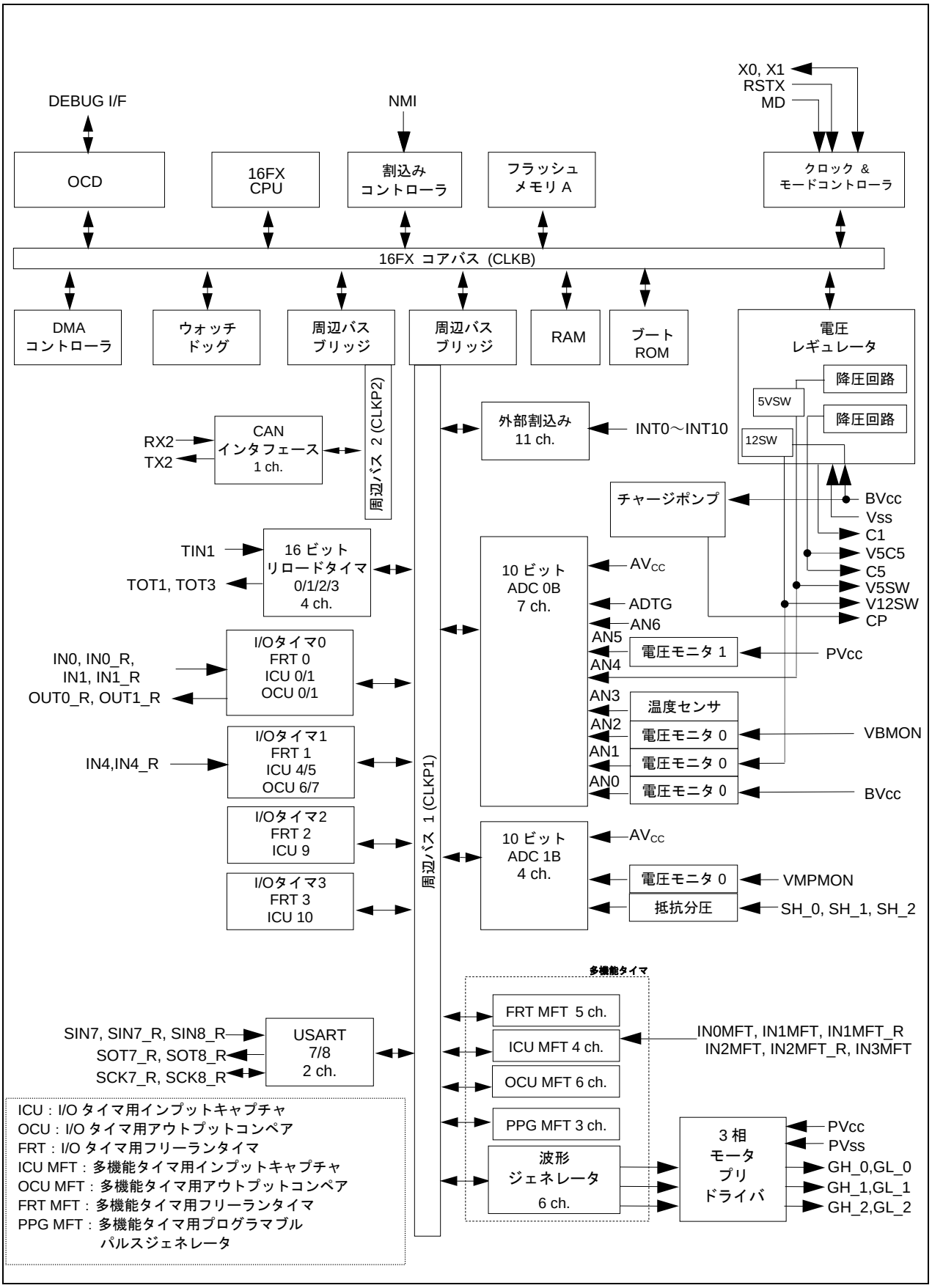
項目		MB96F8D0	MB96F8E0	備考
過温度検出器		あり	あり	-
温度センサ		1 チャネル	1 チャネル	-
外部割込み (INT)		11 チャネル	12 チャネル (INT 11 は LIN トランシーバと内部で接続)	INT 0-11 INT 11 は MB96F8E0 のみ搭載
マスク不可割込み (NMI)		1 チャネル	1 チャネル	-
リアルタイムクロック (RTC)		なし	なし	-
IO ポート		16	16	-
	5/12V 入力	7	7	-
	5V 入出力	9	9	-
クロック補正ユニット (CAL)		1 チャネル	1 チャネル	-
低電圧検出機能		あり	あり	低電圧検出機能は ソフトウェアで禁止設定可能
ハードウェアウォッチドッグタイマ		あり	あり	-
内蔵 RC クロック		あり	あり	-
オンチップデバッガ		あり	あり	-
パラレルフラッシュ書込みモード		なし	なし	-

(注意事項)

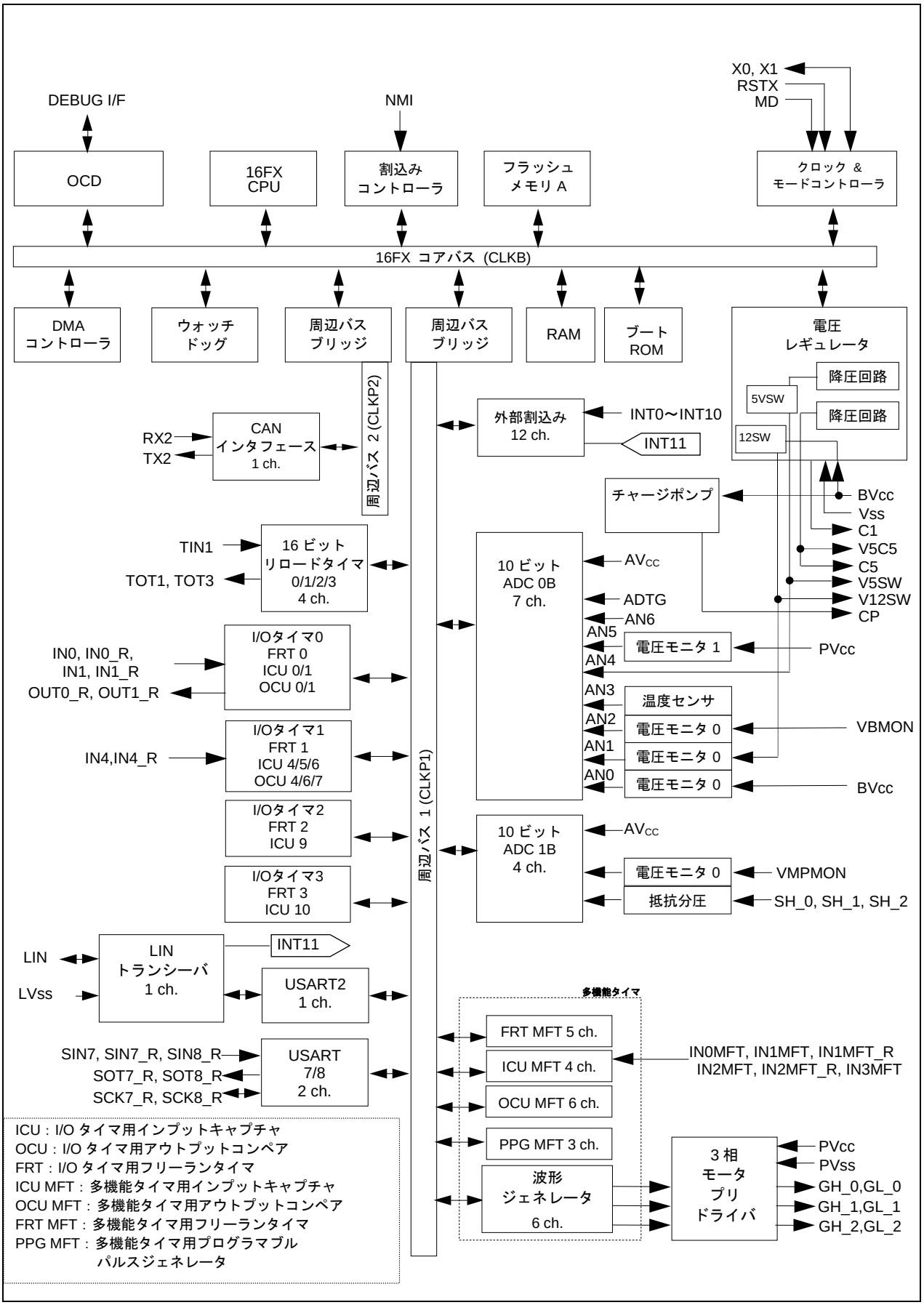
- *各製品の周辺機能の信号はパッケージの端子数の制限により,すべて使用できるわけではありません。周辺機能の使用方法によって，リロケーション機能を使用してください。*

2. ブロックダイヤグラム

MB96F8D0



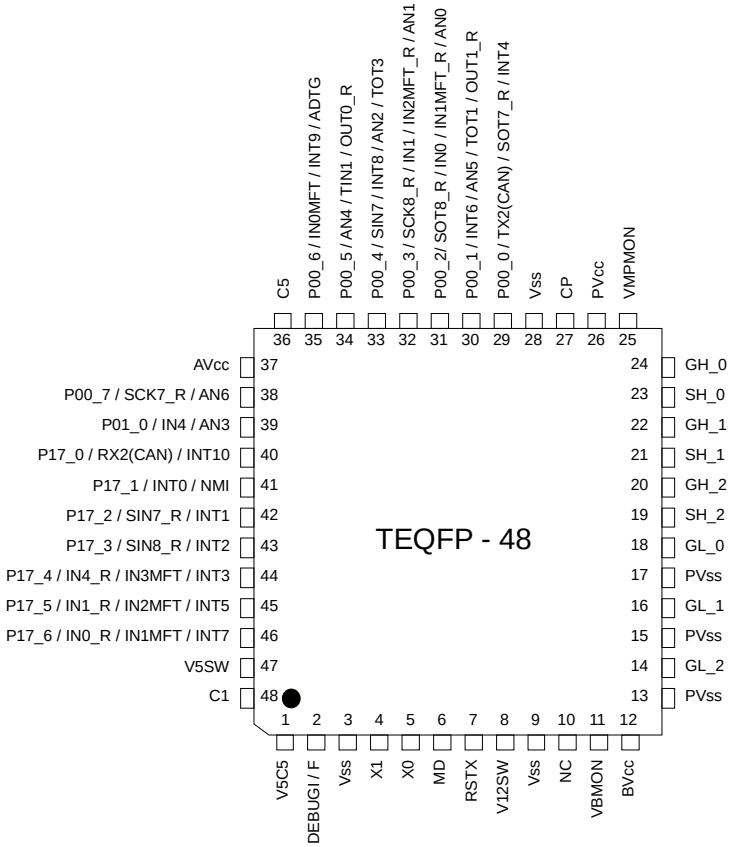
MB96F8E0


DEBUG I/F
NMI
X0, X1
RSTX
MD
OCD
16FX CPU
割込み コントローラ
フラッシュ メモリ A
クロック & モードコントローラ
16FX コアバス (CLKB)
DMA コントローラ
ウォッチ ドッグ
周辺バス ブリッジ
周辺バス ブリッジ
RAM
ブート ROM
電圧 レギュレータ
降圧回路
降圧回路
5VSW
12SW
周辺バス 2 (CLKP2)
RX2
TX2
CAN インタフェース 1 ch.
外部割込み 12 ch.
INT0～INT10
INT11
チャージポンプ
BVcc
Vss
C1
V5C5
C5
V5SW
V12SW
CP
TIN1
TOT1, TOT3
16 ビット リロードタイマ 0/1/2/3 4 ch.
10 ビット ADC 0B 7 ch.
AVcc
ADTG
AN6
AN5
AN4
電圧モニタ 1
PVcc
IN0, IN0_R, IN1, IN1_R
OUT0_R, OUT1_R
I/Oタイマ0 FRT 0 ICU 0/1 OCU 0/1
AN3
AN2
AN1
AN0
温度センサ
電圧モニタ 0
電圧モニタ 0
電圧モニタ 0
VBMON
BVcc
IN4,IN4_R
I/Oタイマ1 FRT 1 ICU 4/5/6 OCU 4/6/7
I/Oタイマ2 FRT 2 ICU 9
I/Oタイマ3 FRT 3 ICU 10
周辺バス 1 (CLKP1)
10 ビット ADC 1B 4 ch.
AVcc
電圧モニタ 0
抵抗分圧
VMPMON
SH_0, SH_1, SH_2
LIN
LVss
LIN トランシーバ 1 ch.
INT11
USART2 1 ch.
多機能タイマ
FRT MFT 5 ch.
ICU MFT 4 ch.
OCU MFT 6 ch.
PPG MFT 3 ch.
波形 ジェネレータ 6 ch.
IN0MFT, IN1MFT, IN1MFT_R
IN2MFT, IN2MFT_R, IN3MFT
3 相 モータ プリ ドライバ
PVcc
PVss
GH_0,GL_0
GH_1,GL_1
GH_2,GL_2
SIN7, SIN7_R, SIN8_R
SOT7_R, SOT8_R
SCK7_R, SCK8_R
USART 7/8 2 ch.
ICU：I/O タイマ用インプットキャプチャ
OCU：I/O タイマ用アウトプットコンペア
FRT：I/O タイマ用フリーランタイマ
ICU MFT：多機能タイマ用インプットキャプチャ
OCU MFT：多機能タイマ用アウトプットコンペア
FRT MFT：多機能タイマ用フリーランタイマ
PPG MFT：多機能タイマ用プログラマブル パルスジェネレータ

3. 端子配列図

MB96F8D0

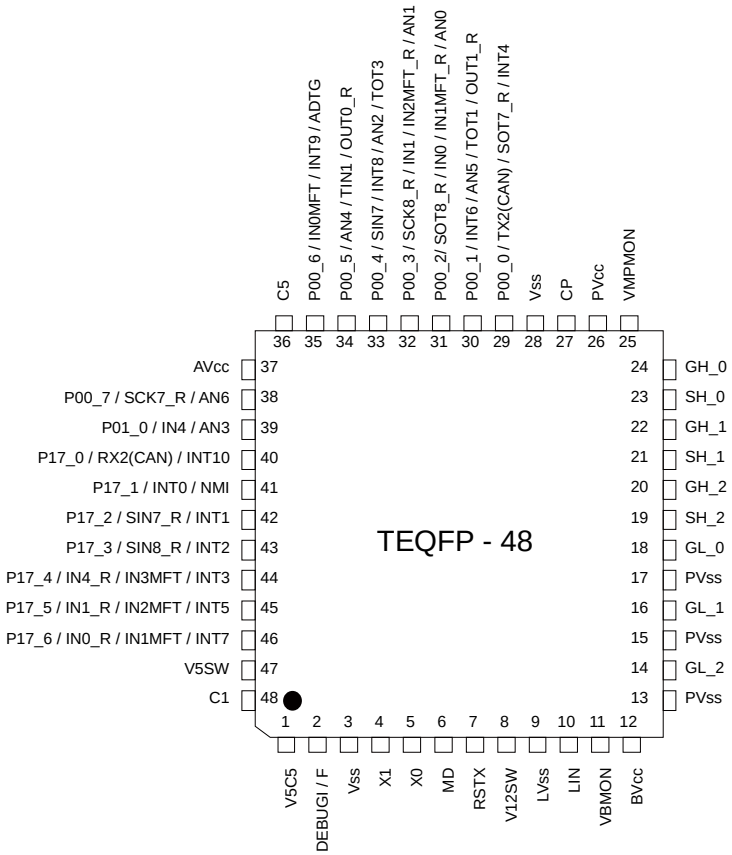
(TOP VIEW)



(FPT-48P-M50)

MB96F8E0

(TOP VIEW)



(FPT-48P-M50)

4. 端子機能説明

端子記号	機能	説明
ADTG	ADC	A/D コンバータのトリガ入力端子
ANn	ADC	A/D コンバータのチャネル n 入力端子
AVcc	電源	アナログ回路電源端子
BVcc	電源	電源端子
C1	電圧レギュレータ	コアロジック電源安定化コンデンサ端子
C5	電圧レギュレータ	内蔵 5V レギュレータ電源安定化コンデンサ端子
CP	昇圧電源用 チャージポンプ	昇圧電源用チャージポンプ出力端子
DEBUG I/F	OCD	オンチップデバッガ入力/出力端子
GH_n	モータプリドライバ	High Side Nch ドライバ n 出力端子
GL_n	モータプリドライバ	Low Side Nch ドライバ n 出力端子
INn	ICU	インプットキャプチャユニット n 入力端子
INn_R	ICU	リロケートインプットキャプチャユニット n 入力端子
INnMFT	ICU	多機能タイマ用 インプットキャプチャユニット n 入力端子
INnMFT_R	ICU	リロケート多機能タイマ用 インプットキャプチャユニット n 入力端子
INTn	外部割込み	外部割込み n 入力端子
LIN	LIN	LIN トランシーバ入力/出力端子 *2
LVss	電源	LIN トランシーバ用電源端子 *2
MD	コア	動作モードを指定するための入力端子
NMI	外部割込み	マスク不可割込み入力端子
VMPMON	電圧モニタ	モータ電源モニタ入力端子
OUTn_R	OCU	リロケート アウトプットコンペアユニット n 出力端子
Pnn_m	GPIO	汎用 I/O 端子
PVcc	電源	3 相モータプリドライバ回路電源端子
PVss	電源	3 相モータプリドライバ回路電源端子
RSTX	コア	リセット入力端子
RXn *1	CAN	CAN インタフェース n RX 入力端子
SCKn	USART	USART n シリアルクロック入力/出力端子
SCKn_R	USART	リロケート USART n シリアルクロック入力/出力端子
SH_n	抵抗分圧	モータモニタ n 入力端子
SINn	USART	USART n シリアルデータ入力端子
SINn_R *1	USART	リロケート USART n シリアルデータ入力端子
SOTn	USART	USART n シリアルデータ出力端子
SOTn_R	USART	リロケート USART n シリアルデータ出力端子
TINn	リロードタイマ	リロードタイマ n イベント入力端子
TOTn	リロードタイマ	リロードタイマ n 出力端子
TXn	CAN	CAN インタフェース n TX 出力端子
V5C5	電圧レギュレータ	外部 5V レギュレータ出力兼 内部 5V 電源安定化コンデンサ端子
V5SW	電圧レギュレータ	On/Off 制御付き外部 5V 電源出力端子
V12SW	電圧レギュレータ	On/Off 制御付き外部 12V 電源出力端子
VBMON	VB モニタ	電源モニタ入力端子
Vss	電源	電源端子
X0	クロック	発振入力端子

端子記号	機能	説明
X1	クロック	発振出力端子

*1: 入出力回路形式: HB において CMOS ヒステリシス入力(5V)でのみ機能します。ノーマル入力(12V)の入力設定は禁止です。

*2: MB96F8E0 のみ

5. 端子回路形式

MB96F8D0

端子番号	入出力 回路形式[*1]	端子名
1	Z	V5C5
2	O	DEBUG I/F
3	電源	Vss
4	A	X1
5	A	X0
6	C	MD
7	C	RSTX
8	HS	V12SW
9	電源	Vss
10	—	NC
11	HM	VBMON
12	電源	BVcc
13	電源	PVss
14	HG	GL_2
15	電源	PVss
16	HG	GL_1
17	電源	PVss
18	HG	GL_0
19	HF	SH_2
20	HH	GH_2
21	HF	SH_1
22	HH	GH_1
23	HF	SH_0
24	HH	GH_0
25	HM	VMPMON
26	電源	PVcc
27	HP	CP
28	電源	Vss
29	H	P00_0 / TX2(CAN) / SOT7_R[*2] / INT4
30	K	P00_1 / INT6 / AN5 / TOT1 / OUT1_R[*2]
31	K	P00_2/ SOT8_R[*2] / IN0 / IN1MFT_R / AN0
32	I	P00_3 / SCK8_R[*2] / IN1 / IN2MFT_R / AN1
33	I	P00_4 / SIN7 / INT8/ AN2 / TOT3

端子番号	入出力 回路形式*1	端子名
34	K	P00_5 / AN4 / TIN1 / OUT0_R*2
35	H	P00_6 / IN0MFT / INT9 / ADTG
36	Z	C5
37	電源	AVcc
38	I	P00_7 / SCK7_R*2 / AN6
39	K	P01_0 / IN4 / AN3
40	HB	P17_0 / RX2(CAN) / INT10
41	HB	P17_1 / INT0 / NMI
42	HB	P17_2 / SIN7_R / INT1
43	HB	P17_3 / SIN8_R*2 / INT2
44	HB	P17_4 / IN4_R / IN3MFT / INT3
45	HB	P17_5 / IN1_R / IN2MFT / INT5
46	HB	P17_6 / IN0_R / IN1MFT / INT7
47	Z	V5SW
48	F	C1

*1: 入出力回路形式の詳細については，「6. 入出力回路形式」を参照してください。
*2: リロケート端子のみ。リロケート元の端子はありません。

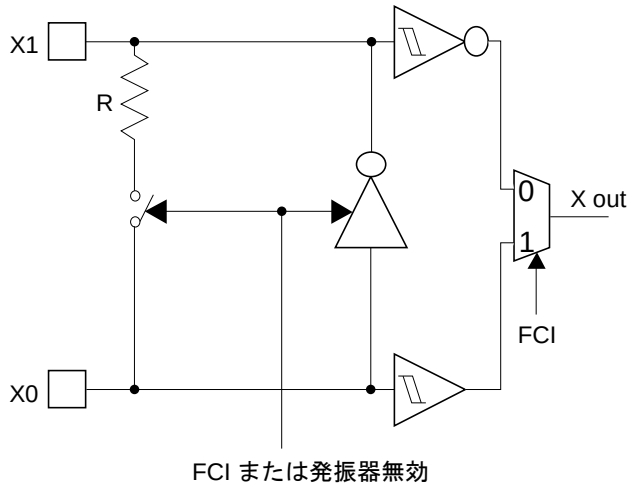
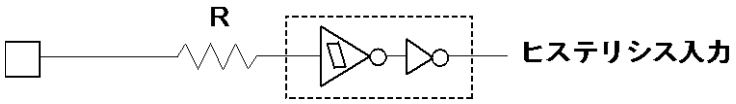
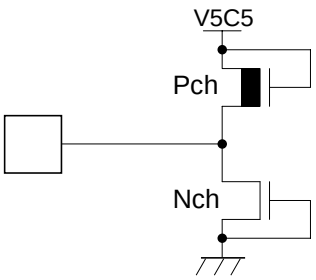
MB96F8E0

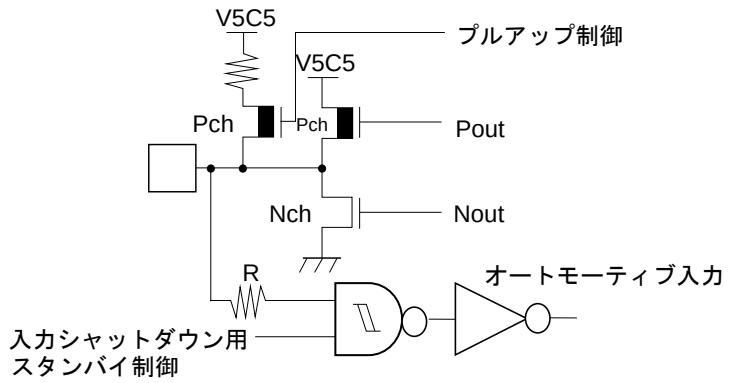
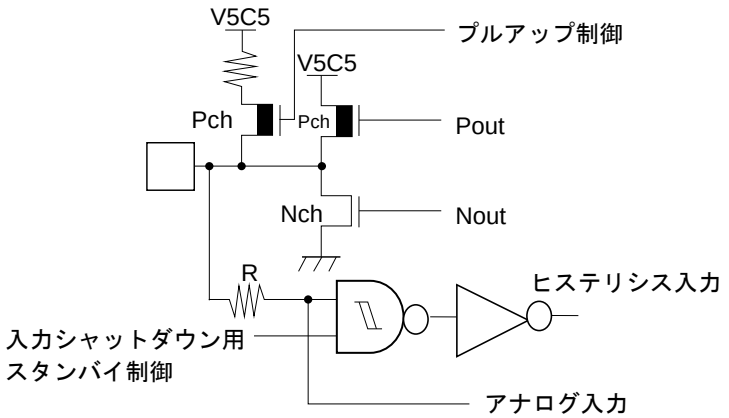
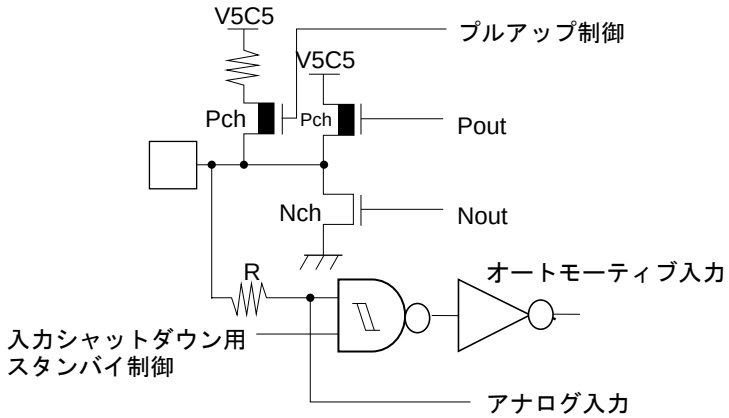
端子番号	入出力 回路形式[*1]	端子名
1	Z	V5C5
2	O	DEBUG I/F
3	電源	Vss
4	A	X1
5	A	X0
6	C	MD
7	C	RSTX
8	HS	V12SW
9	電源	LVss
10	HL	LIN
11	HM	VBMON
12	電源	BVcc
13	電源	PVss
14	HG	GL_2
15	電源	PVss
16	HG	GL_1
17	電源	PVss
18	HG	GL_0
19	HF	SH_2
20	HH	GH_2
21	HF	SH_1
22	HH	GH_1
23	HF	SH_0
24	HH	GH_0
25	HM	VMPMON
26	電源	PVcc
27	HP	CP
28	電源	Vss
29	H	P00_0 / TX2(CAN) / SOT7_R[*2] / INT4
30	K	P00_1 / INT6 / AN5 / TOT1 / OUT1_R[*2]
31	K	P00_2/ SOT8_R[*2] / IN0 / IN1MFT_R / AN0
32	I	P00_3 / SCK8_R[*2] / IN1 / IN2MFT_R / AN1
33	I	P00_4 / SIN7 / INT8/ AN2 / TOT3

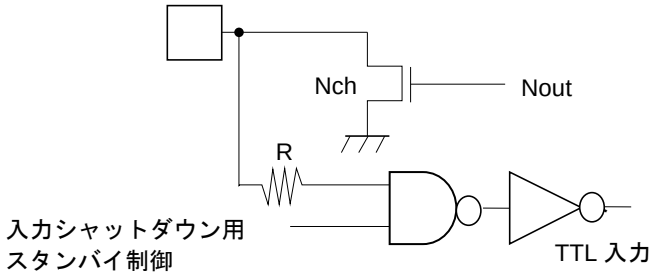
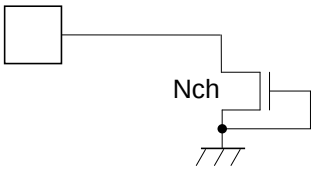
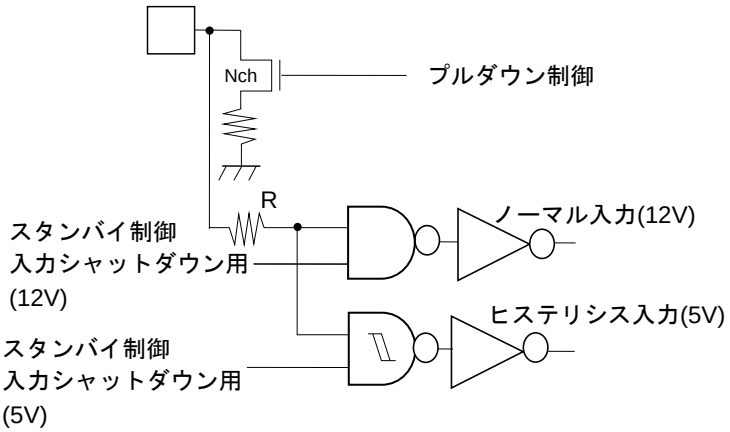
端子番号	入出力 回路形式*1	端子名
34	K	P00_5 / AN4 / TIN1 / OUT0_R*2
35	H	P00_6 / IN0MFT / INT9 / ADTG
36	Z	C5
37	電源	AVcc
38	I	P00_7 / SCK7_R*2 / AN6
39	K	P01_0 / IN4 / AN3
40	HB	P17_0 / RX2(CAN) / INT10
41	HB	P17_1 / INT0 / NMI
42	HB	P17_2 / SIN7_R / INT1
43	HB	P17_3 / SIN8_R*2 / INT2
44	HB	P17_4 / IN4_R / IN3MFT / INT3
45	HB	P17_5 / IN1_R / IN2MFT / INT5
46	HB	P17_6 / IN0_R / IN1MFT / INT7
47	Z	V5SW
48	F	C1

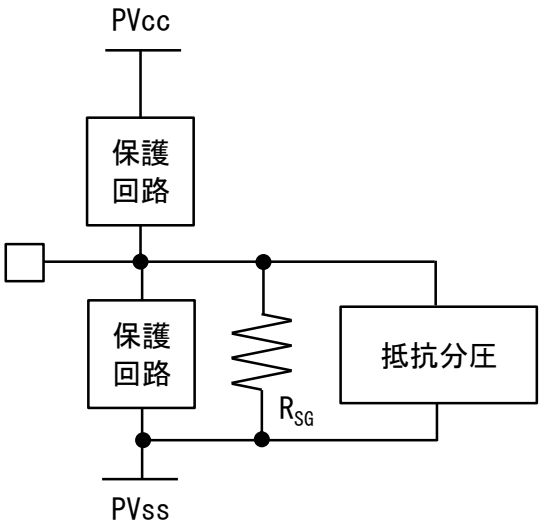
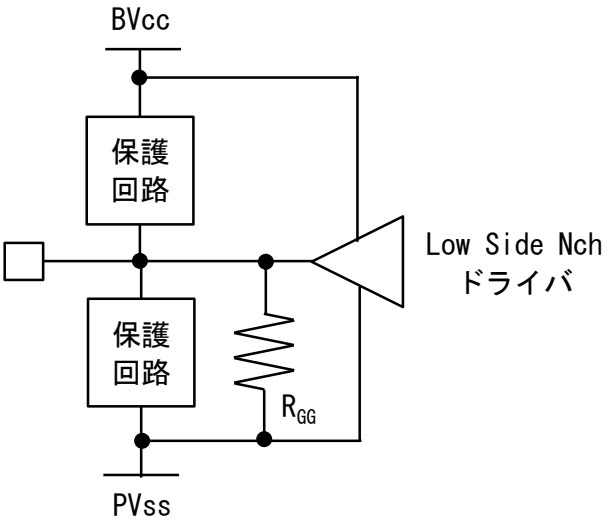
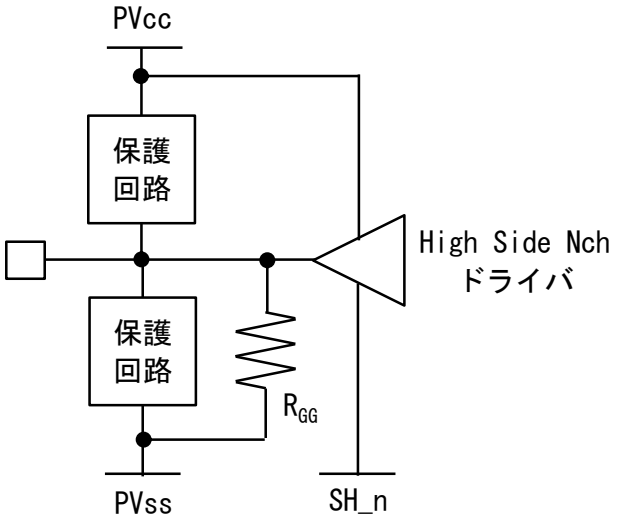
*1: 入出力回路形式の詳細については，「6. 入出力回路形式」を参照してください。
*2: リロケート端子のみ。リロケート元の端子はありません。

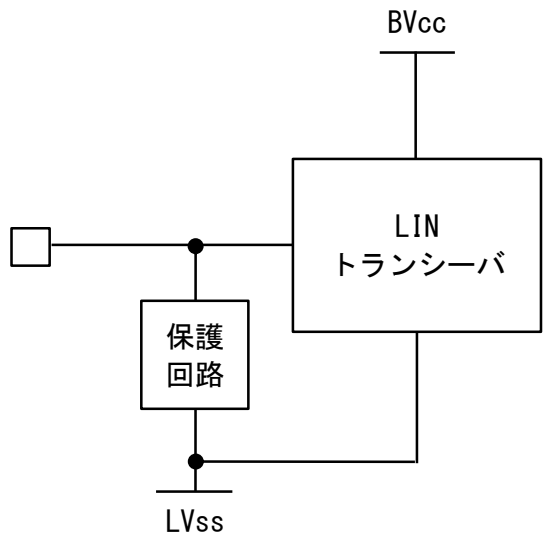
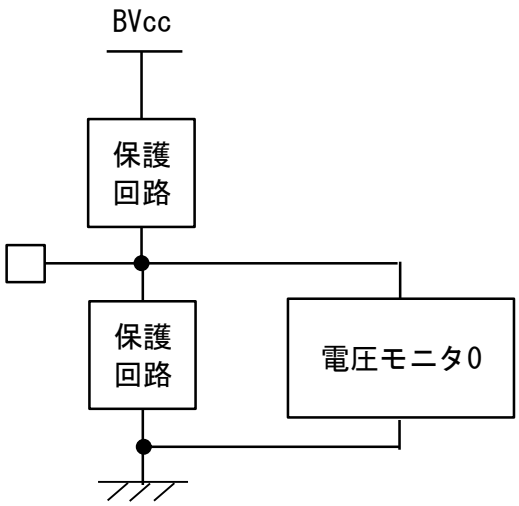
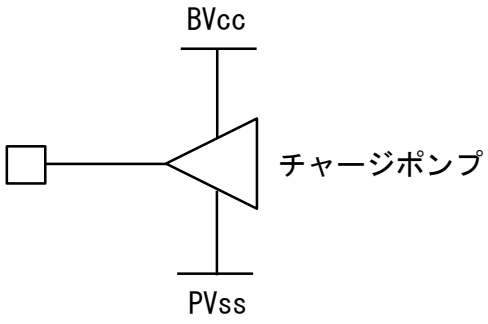
6. 入出力回路形式

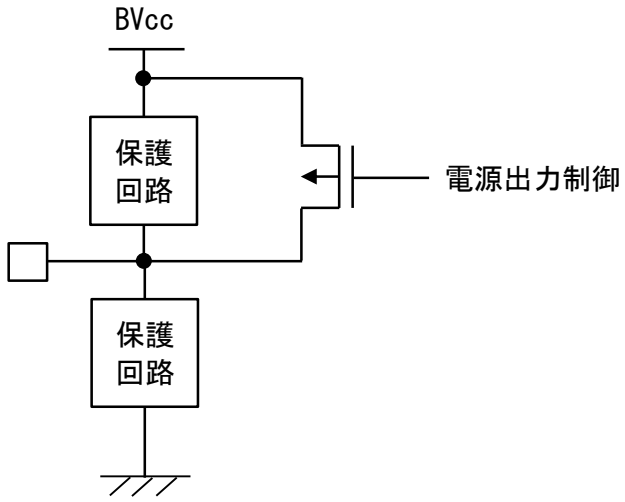
形式	回路	備考
A		高速発振回路: ■ X0/X1 端子に外部発振子あるいは共振子を接続する発振モードと, X0 端子に外部クロック接続する高速外部クロック入力(FCI) モードとの切換え可能 ■ 帰還抵抗 = 約 1.0MΩ 帰還抵抗は, 発振器が使用禁止またはFCI モードのときに中央で接地されます。 ■ 5V 信号
C		■ CMOS ヒステリシス入力端子 ■ 5V 信号
F		■ 電源入力保護回路 ■ 1.8V 信号

形式	回路	備考
H		■ CMOS レベル出力(I_{OL} = 4mA, I_{OH} = -4mA) ■ 入力シャットダウン機能付きのオートモーティブ入力 ■ プログラマブルプルアップ抵抗 ■ 5V 信号
I		■ CMOS レベル出力(I_{OL} = 4mA, I_{OH} = -4mA) ■ 入力シャットダウン機能付き CMOS ヒステリシス入力 ■ プログラマブルプルアップ抵抗 ■ アナログ入力 ■ 5V 信号
K		■ CMOS レベル出力(I_{OL} = 4mA, I_{OH} = -4mA) ■ 入力シャットダウン機能付きのオートモーティブ入力 ■ プログラマブルプルアップ抵抗 ■ アナログ入力 ■ 5V 信号

形式	回路	備考
O		■ オープンドレイン入出力 ■ 出力 25mA, BVcc=6V ■ TTL 入力 ■ 5V 信号
Z		■ 電源入力保護回路 ■ 5V 信号
HB		■ プログラマブルプルダウン抵抗 ■ 入力シャットダウン機能付きノーマル入力(12V) ■ 入力シャットダウン機能付きの CMOS ヒステリシス入力(5V) ■ 5V/12V 信号

形式	回路	備考
HF		■ Sink 抵抗付きモータモニタ入力 ■ 12V 信号
HG		■ ゲート放電抵抗付き 3 相モータプリドライバ用 Low Side Nch ドライバ出力 ■ 12V 信号
HH		■ ゲート放電抵抗付き 3 相モータプリドライバ用 High Side Nch ドライバ出力 ■ 12V 信号

形式	回路	備考
HL		■ LIN トランシーバ入出力 ■ 12V 信号
HM		■ 電源モニタ 0 入力 ■ 12V 信号
HP		■ チャージポンプ出力 ■ 12V 信号

形式	回路	備考
HS		■ 12V 電源出力 ■ 12V 信号

7. メモリマップ

MB96F8D0/MB96F8E0

FF:FFFF$_H$ DE:0000$_H$	ユーザROM[*1]
DD:FFFF$_H$ 10:0000$_H$	予約
0F:C000$_H$	ブートROM
0E:9000$_H$	周辺
01:0000$_H$	予約
00:8000$_H$	ROM/RAMミラー
RAMSTART0[*2]	内部RAMバンク0
00:0C00$_H$	予約
00:0380$_H$	周辺
00:0180$_H$	GPR[*3]
00:0100$_H$	DMA
00:00F0$_H$	予約
00:0000$_H$	周辺

*1: USER ROM領域の詳細については，「9. フラッシュデバイスのユーザROMメモリマップ」を参照してください。
*2: RAMSTARTアドレスについては，「8. RAMSTARTアドレス」を参照してください。
*3: 未使用のGPRバンクはRAM領域として使用できます。
GPR: 汎用レジスタ (General-Purpose Register)
DMA 領域は，デバイスに対応する周辺機能が組み込まれている場合にのみ使用可能です。
RAM と ROM の使用可能な領域はデバイス構成によって異なります。

8. RAMSTART アドレス

デバイス	バンク 0 RAM サイズ	RAMSTART0
MB96F8D5K	8K バイト	$00:6200_H$
MB96F8E5K		

9. フラッシュデバイスのユーザ ROM メモリマップ

CPU モード アドレス	MB96F8D5K3 MB96F8E5K3 フラッシュサイズ 128.5Kバイト+8Kバイト	MB96F8D5KU MB96F8E5KU フラッシュサイズ 128.5Kバイト+32Kバイト	
FF:FFFF$_H$	SA39 - 64Kバイト	SA39 - 64Kバイト	フラッシュAのバンクA
FF:0000$_H$			
FE:FFFF$_H$	SA38 - 64Kバイト	SA38 - 64Kバイト	
FE:0000$_H$			
FD:FFFF$_H$	予約	予約	
DF:A000$_H$			
DF:9FFF$_H$	予約	SA4 - 8Kバイト	フラッシュAのバンクB
DF:8800$_H$			
DF:87FF$_H$	SA4 - 2Kバイト		
DF:8000$_H$			
DF:7FFF$_H$	予約	SA3 - 8Kバイト	
DF:6800$_H$			
DF:67FF$_H$	SA3 - 2Kバイト		
DF:6000$_H$			
DF:5FFF$_H$	予約	SA2 - 8Kバイト	
DF:4800$_H$			
DF:47FF$_H$	SA2 - 2Kバイト		
DF:4000$_H$			
DF:3FFF$_H$	予約	SA1 - 8Kバイト	
DF:2800$_H$			
DF:27FF$_H$	SA1 - 2Kバイト		
DF:2000$_H$			
DF:1FFF$_H$	SAS-512バイト	SAS-512バイト	フラッシュAのバンクA
DF:0000$_H$			
DE:FFFF$_H$	予約	予約	
DE:0000$_H$			

*: SAS-512B の物理アドレス領域は, DF:0000$_H$～DF:01FF$_H$ です。
その他の領域(DF:0200$_H$～DF:1FFF$_H$)は，すべて SAS-512B のミラー領域です。
セクタ SAS は CPU アドレス DF:0000$_H$ - DF:01FF$_H$ の ROM 構成ブロック RCBA を含みます。
SAS は E^{2}PROM エミュレーションには使用できません。

10. シリアルプログラミング通信インタフェース

フラッシュシリアルプログラミング用の USART 端子(MD = 0, DEBUG I/F = 0, シリアル通信モード)

MB96F8D5K/MB96F8E5K		
端子番号	USART のチャネル	通常機能
42	USART7	SIN7_R
29		SOT7_R
38		SCK7_R
43	USART8	SIN8_R
31		SOT8_R
32		SCK8_R

11. 割込みベクタテーブル

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
0	$3FC_H$	CALLV0	なし	-	CALLV 命令
1	$3F8_H$	CALLV1	なし	-	CALLV 命令
2	$3F4_H$	CALLV2	なし	-	CALLV 命令
3	$3F0_H$	CALLV3	なし	-	CALLV 命令
4	$3EC_H$	CALLV4	なし	-	CALLV 命令
5	$3E8_H$	CALLV5	なし	-	CALLV 命令
6	$3E4_H$	CALLV6	なし	-	CALLV 命令
7	$3E0_H$	CALLV7	なし	-	CALLV 命令
8	$3DC_H$	RESET	なし	-	RESET ベクタ
9	$3D8_H$	INT9	なし	-	INT9 命令
10	$3D4_H$	EXCEPTION	なし	-	未定義命令実行
11	$3D0_H$	NMI	なし	-	マスク不可割込み
12	$3CC_H$	DLY	なし	12	遅延割込み
13	$3C8_H$	RC_TIMER	なし	13	RC クロックタイマ
14	$3C4_H$	MC_TIMER	なし	14	メインクロックタイマ
15	$3C0_H$	-	-	15	予約
16	$3BC_H$	LVDI	なし	16	低電圧検出
17	$3B8_H$	EXTINT0	あり	17	外部割込み 0
18	$3B4_H$	EXTINT1	あり	18	外部割込み 1
19	$3B0_H$	EXTINT2	あり	19	外部割込み 2
20	$3AC_H$	EXTINT3	あり	20	外部割込み 3
21	$3A8_H$	EXTINT4	あり	21	外部割込み 4
22	$3A4_H$	EXTINT5	あり	22	外部割込み 5
23	$3A0_H$	EXTINT6	あり	23	外部割込み 6
24	$39C_H$	EXTINT7	あり	24	外部割込み 7
25	398_H	EXTINT8	あり	25	外部割込み 8
26	394_H	EXTINT9	あり	26	外部割込み 9
27	390_H	EXTINT10	あり	27	外部割込み 10
28	$38C_H$	EXTINT11	あり	28	外部割込み 11 *
29	388_H	-	-	29	予約
30	384_H	-	-	30	予約
31	380_H	-	-	31	予約
32	$37C_H$	-	-	32	予約
33	378_H	-	-	33	予約
34	374_H	-	-	34	予約
35	370_H	CAN2	なし	35	CAN コントローラ 2
36	$36C_H$	-	-	36	予約
37	368_H	-	-	37	予約
38	364_H	-	-	38	予約
39	360_H	-	-	39	予約
40	$35C_H$	-	-	40	予約
41	358_H	-	-	41	予約
42	354_H	-	-	42	予約
43	350_H	-	-	43	予約
44	$34C_H$	-	-	44	予約
45	348_H	-	-	45	予約
46	344_H	-	-	46	予約
47	340_H	-	-	47	予約
48	$33C_H$	-	-	48	予約
49	338_H	-	-	49	予約
50	334_H	-	-	50	予約
51	330_H	-	-	51	予約
52	$32C_H$	-	-	52	予約
53	328_H	-	-	53	予約
54	324_H	-	-	54	予約
55	320_H	-	-	55	予約
56	$31C_H$	-	-	56	予約
57	318_H	-	-	57	予約
58	314_H	RLT0	あり	58	リロードタイマ 0

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
59	310_H	RLT1	あり	59	リロードタイマ 1
60	$30C_H$	RLT2	あり	60	リロードタイマ 2
61	308_H	RLT3	あり	61	リロードタイマ 3
62	304_H	-	-	62	予約
63	300_H	-	-	63	予約
64	$2FC_H$	-	-	64	予約
65	$2F8_H$	ICU0	あり	65	インプットキャプチャユニット 0
66	$2F4_H$	ICU1	あり	66	インプットキャプチャユニット 1
67	$2F0_H$	-	-	67	予約
68	$2EC_H$	-	-	68	予約
69	$2E8_H$	ICU4	あり	69	インプットキャプチャユニット 4
70	$2E4_H$	ICU5	あり	70	インプットキャプチャユニット 5
71	$2E0_H$	ICU6	あり	71	インプットキャプチャユニット 6 *
72	$2DC_H$	-	-	72	予約
73	$2D8_H$	-	-	73	予約
74	$2D4_H$	ICU9	あり	74	インプットキャプチャユニット 9
75	$2D0_H$	ICU10	あり	75	インプットキャプチャユニット 10
76	$2CC_H$	-	-	76	予約
77	$2C8_H$	OCU0	あり	77	アウトプットコンペアユニット 0
78	$2C4_H$	OCU1	あり	78	アウトプットコンペアユニット 1
79	$2C0_H$	-	-	79	予約
80	$2BC_H$	-	-	80	予約
81	$2B8_H$	OCU4	あり	81	アウトプットコンペアユニット 4 *
82	$2B4_H$	-	-	82	予約
83	$2B0_H$	OCU6	あり	83	アウトプットコンペアユニット 6
84	$2AC_H$	OCU7	あり	84	アウトプットコンペアユニット 7
85	$2A8_H$	-	-	85	予約
86	$2A4_H$	-	-	86	予約
87	$2A0_H$	-	-	87	予約
88	$29C_H$	-	-	88	予約
89	298_H	FRT0	あり	89	フリーランタイマ 0
90	294_H	FRT1	あり	90	フリーランタイマ 1
91	290_H	FRT2	あり	91	フリーランタイマ 2
92	$28C_H$	FRT3	あり	92	フリーランタイマ 3
93	288_H	-	-	93	予約
94	284_H	CAL0	なし	94	クロック補正ユニット
95	280_H	-	-	95	予約
96	$27C_H$	-	-	96	予約
97	278_H	-	-	97	予約
98	274_H	-	-	98	予約
99	270_H	-	-	99	予約
100	$26C_H$	-	-	100	予約
101	268_H	-	-	101	予約
102	264_H	-	-	102	予約
103	260_H	-	-	103	予約
104	$25C_H$	-	-	104	予約
105	258_H	LINR2	あり	105	LIN USART2 RX *
106	254_H	LINT2	あり	106	LIN USART2 TX *
107	250_H	-	-	107	予約
108	$24C_H$	-	-	108	予約
109	248_H	-	-	109	予約
110	244_H	-	-	110	予約
111	240_H	-	-	111	予約
112	$23C_H$	-	-	112	予約
113	238_H	-	-	113	予約
114	234_H	-	-	114	予約
115	230_H	LINR7	あり	115	LIN USART7 RX
116	$22C_H$	LINT7	あり	116	LIN USART7 TX
117	228_H	LINR8	あり	117	LIN USART8 RX
118	224_H	LINT8	あり	118	LIN USART8 TX
119	220_H	-	-	119	予約
120	$21C_H$	-	-	120	予約
121	218_H	-	-	121	予約

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
122	214_H	-	-	122	予約
123	210_H	-	-	123	予約
124	$20C_H$	-	-	124	予約
125	208_H	-	-	125	予約
126	204_H	-	-	126	予約
127	200_H	-	-	127	予約
128	$1FC_H$	-	-	128	予約
129	$1F8_H$	-	-	129	予約
130	$1F4_H$	-	-	130	予約
131	$1F0_H$	-	-	131	予約
132	$1EC_H$	-	-	132	予約
133	$1E8_H$	FLASHA	あり	133	フラッシュメモリ A 割込み
134	$1E4_H$	-	-	134	予約
135	$1E0_H$	-	-	135	予約
136	$1DC_H$	-	-	136	予約
137	$1D8_H$	-	-	137	予約
138	$1D4_H$	-	-	138	予約
139	$1D0_H$	-	-	139	予約
140	$1CC_H$	-	-	140	予約
141	$1C8_H$	-	-	141	予約
142	$1C4_H$	-	-	142	予約
143	$1C0_H$	-	-	143	予約
144	$1BC_H$	-	-	144	予約
145	$1B8_H$	-	-	145	予約
146	$1B4_H$	-	-	146	予約
147	$1B0_H$	-	-	147	予約
148	$1AC_H$	PPG0MFT	あり	148	プログラマブルパルスジェネレータ MFT0
149	$1A8_H$	-	-	149	予約
150	$1A4_H$	PPG2MFT	あり	150	プログラマブルパルスジェネレータ MFT2
151	$1A0_H$	-	-	151	予約
152	$19C_H$	PPG4MFT	あり	152	プログラマブルパルスジェネレータ MFT4
153	198_H	-	-	153	予約
154	194_H	ICU0MFT	あり	154	インプットキャプチャユニット MFT0
155	190_H	ICU1MFT	あり	155	インプットキャプチャユニット MFT1
156	$18C_H$	ICU2MFT	あり	156	インプットキャプチャユニット MFT2
157	188_H	ICU3MFT	あり	157	インプットキャプチャユニット MFT3
158	184_H	-	-	158	予約
159	180_H	-	-	159	予約
160	$17C_H$	-	-	160	予約
161	178_H	-	-	161	予約
162	174_H	OCU0MFT	あり	162	アウトプットコンペアユニット MFT0
163	170_H	OCU1MFT	あり	163	アウトプットコンペアユニット MFT1
164	$16C_H$	OCU2MFT	あり	164	アウトプットコンペアユニット MFT2
165	168_H	OCU3MFT	あり	165	アウトプットコンペアユニット MFT3
166	164_H	OCU4MFT	あり	166	アウトプットコンペアユニット MFT4
167	160_H	OCU5MFT	あり	167	アウトプットコンペアユニット MFT5
168	$15C_H$	-	-	168	予約
169	158_H	-	-	169	予約
170	154_H	FRTZD0MFT	あり	170	フリーランタイマ MFT0-0 検出
171	150_H	FRTZD1MFT	あり	171	フリーランタイマ MFT1-0 検出
172	$14C_H$	FRTZD2MFT	あり	172	フリーランタイマ MFT2-0 検出
173	148_H	FRTZD3MFT	あり	173	フリーランタイマ MFT3-0 検出
174	144_H	FRTZD4MFT	あり	174	フリーランタイマ MFT4-0 検出
175	140_H	-	-	175	予約
176	$13C_H$	FRTCC0MFT	あり	176	フリーランタイマ MFT0-コンペアクリア
177	138_H	FRTCC1MFT	あり	177	フリーランタイマ MFT1-コンペアクリア
178	134_H	FRTCC2MFT	あり	178	フリーランタイマ MFT2-コンペアクリア
179	130_H	FRTCC3MFT	あり	179	フリーランタイマ MFT3-コンペアクリア
180	$12C_H$	FRTCC4MFT	あり	180	フリーランタイマ MFT4-コンペアクリア
181	128_H	-	-	181	予約
182	124_H	WGDTU0	あり	182	波形ジェネレータデッドタイマアンダフロー0
183	120_H	WGDTU1	あり	183	波形ジェネレータデッドタイマアンダフロー1
184	$11C_H$	WGDTU2	あり	184	波形ジェネレータデッドタイマアンダフロー2

ベクタ番号	ベクタテーブルのオフセット	ベクタ名	DMA クリア	プログラムへの ICR インデックス	説明
185	118_H	-	-	185	予約
186	114_H	WGDTR0	あり	186	波形ジェネレータデッドタイマリロード 0
187	110_H	WGDTR1	あり	187	波形ジェネレータデッドタイマリロード 1
188	$10C_H$	WGDTR2	あり	188	波形ジェネレータデッドタイマリロード 2
189	108_H	-	-	189	予約
190	104_H	DTTI	あり	190	DTTI 割込み
191	100_H	ADC0B_CH0	あり	191	A/D コンバータ 0B ch.0-変換終了
192	FC_H	ADC0B_CH1	あり	192	A/D コンバータ 0B ch.1-変換終了
193	$F8_H$	ADC0B_CH2	あり	193	A/D コンバータ 0B ch.2-変換終了
194	$F4_H$	ADC0B_CH3	あり	194	A/D コンバータ 0B ch.3-変換終了
195	$F0_H$	ADC0B_CH4	あり	195	A/D コンバータ 0B ch.4-変換終了
196	EC_H	ADC0B_CH5	あり	196	A/D コンバータ 0B ch.5-変換終了
197	$E8_H$	ADC0B_CH6	あり	197	A/D コンバータ 0B ch.6-変換終了
198	$E4_H$	-	-	198	予約
199	$E0_H$	ADCRC0B_CH0	なし	199	A/D コンバータ 0B レンジコンペア 0 ch.0
200	DC_H	ADCRC0B_CH1	なし	200	A/D コンバータ 0B レンジコンペア 0 ch.1
201	$D8_H$	ADCRC0B_CH2	なし	201	A/D コンバータ 0B レンジコンペア 0 ch.2
202	$D4_H$	ADCRC0B_CH3	なし	202	A/D コンバータ 0B レンジコンペア 0 ch.3
203	$D0_H$	ADCRC0B_CH4	なし	203	A/D コンバータ 0B レンジコンペア 0 ch.4
204	CC_H	ADCRC0B_CH5	なし	204	A/D コンバータ 0B レンジコンペア 0 ch.5
205	$C8_H$	ADCRC0B_CH6	なし	205	A/D コンバータ 0B レンジコンペア 0 ch.6
206	$C4_H$	-	-	206	予約
207	$C0_H$	ADC1B_CH8	あり	207	A/D コンバータ 1B ch.8-変換終了
208	BC_H	ADC1B_CH9	あり	208	A/D コンバータ 1B ch.9-変換終了
209	$B8_H$	ADC1B_CH10	あり	209	A/D コンバータ 1B ch.10-変換終了
210	$B4_H$	ADC1B_CH11	あり	210	A/D コンバータ 1B ch.11-変換終了
211	$B0_H$	ADCRC1B_CH8	なし	211	A/D コンバータ 1B レンジコンペア 1 ch.8
212	AC_H	ADCRC1B_CH9	なし	212	A/D コンバータ 1B レンジコンペア 1 ch.9
213	$A8_H$	ADCRC1B_CH10	なし	213	A/D コンバータ 1B レンジコンペア 1 ch.10
214	$A4_H$	ADCRC1B_CH11	なし	214	A/D コンバータ 1B レンジコンペア 1 ch.11
215	$A0_H$	CPON	なし	215	チャージポンプ安定待ちタイマ
216	$9C_H$	PMD	なし	216	波形出力信号パターン検出

*: MB96F8E0 のみ該当

12. 取扱上のご注意

半導体デバイスは、ある確率で故障します。また、半導体デバイスの故障は、使用される条件(回路条件，環境条件など)によっても大きく左右されます。
以下に、半導体デバイスをより信頼性の高い状態で使用していただくために、注意・配慮しなければならない事項について説明します。

1. 設計上の注意事項

ここでは、半導体デバイスを使用して電子機器の設計を行う際に注意すべき事項について述べます。

■絶対最大定格の遵守

半導体デバイスは、過剰なストレス (電圧，電流，温度など) が加わると破壊する可能性があります。この限界値を定めたものが絶対最大定格です。従って、定格を一項目でも超えることのないようご注意ください。

■推奨動作条件の遵守

推奨動作条件は、半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は、全てこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を越えて使用すると、信頼性に悪影響を及ぼすことがあります。

本資料に記載されていない項目，使用条件，論理組み合わせでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

■端子の処理と保護

半導体デバイスには、電源および各種入出力端子があります。これらに対して以下の注意が必要です。

(1) 過電圧・過電流の防止

各端子に最大定格を超える電圧・電流が印加されると、デバイスの内部に劣化が生じ、著しい場合には破壊に至ります。機器の設計の際には、このような過電圧・過電流の発生を防止してください。

(2) 出力端子の保護

出力端子を電源端子または他の出力端子とショートしたり、大きな容量負荷を接続すると大電流が流れる場合があります。この状態が長時間続くとデバイスが劣化しますので、このような接続はしないようにしてください。

(3) 未使用入力端子の処理

インピーダンスの非常に高い入力端子は、オープン状態で使用すると動作が不安定になる場合があります。適切な抵抗を介して電源端子やグランド端子に接続してください。

■ラッチアップ

半導体デバイスは、基板上に P 型と N 型の領域を形成することにより構成されます。外部から異常な電圧が加えられた場合、内部の寄生 PNPN 接合 (サイリスタ構造) が導通して、数百 mA を越える大電流が電源端子に流れ続けることがあります。これをラッチアップと呼びます。この現象が起きるとデバイスの信頼性を損ねるだけでなく、破壊に至り発熱・発煙・発火の恐れもあります。これを防止するために、以下の点にご注意ください。

(1) 最大定格以上の電圧が端子に加わることが無いようにしてください。異常なノイズ，サージ等にも注意してください。

(2) 電源投入シーケンスを考慮し、異常な電流が流れないようにしてください。

■安全等の規制と規格の遵守

世界各国では、安全や、電磁妨害等の各種規制と規格が設けられています。お客様が機器を設計するに際しては、これらの規制と規格に適合するようお願いします。

■フェイル・セーフ設計

半導体デバイスは、ある確率で故障が発生します。半導体デバイスが故障しても、結果的に人身事故，火災事故，社会的な損害を生じさせないよう、お客様は、装置の冗長設計，延焼対策設計，過電流防止設計，誤動作防止設計などの安全設計をお願いします。

■用途に関する注意

本資料に記載された製品は、通常の産業用，一般事務用，パーソナル用，家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、社会的に重大な影響を与えかつ直接生命・身体に対する重大な危険性を伴う用途 (原子力施設における核反応制御，航空機自動飛行制御,航空交通管制，大量輸送システムにおける運行制御，生命維持のための医療機器，兵器システムにおけるミサイル発射制御をいう)，ならびに極めて高い信頼性が要求される用途 (海底中継器，宇宙衛星をいう) に使用されるよう設計・製造されたものではありません。当社は、これらの用途に当該製品が使用されたことにより発生した損害などについては、責任を負いかねますのでご了承ください。

2. パッケージ実装上の注意事項

パッケージには、リード挿入形と表面実装形があります。いずれの場合も、はんだ付け時の耐熱性に関する品質保証は,当社の推奨する条件での実装に対してのみ適用されます。実装条件の詳細については営業部門までお問い合わせください。

■リード挿入形

リード挿入形パッケージのプリント板への実装方法は、プリント板へ直接はんだ付けする方法とソケットを使用してプリント板に実装する方法とがあります。

プリント板へ直接はんだ付けする場合は、プリント板のスルーホールにリード挿入後、噴流はんだによるフローはんだ方法 (ウェーブソルダリング法) が一般的に使用されます。この場合、はんだ付け実装時には、通常最大定格の保存温度を上回る熱ストレスがリード部分に加わります。当社の実装推奨条件で実装してください。

ソケット実装方法でご使用になる場合、ソケットの接点の表面処理と IC のリードの表面処理が異なるとき、長時間経過後、接触不良を起こすことがあります。このため、ソケットの接点の表面処理と IC のリードの表面処理の状態を確認してから実装することをお勧めします。

■表面実装形

表面実装形パッケージは、リード挿入形と比較して、リードが細く薄いため、リードが変形し易い性質をもっています。また、パッケージの多ピン化に伴い、リードピッチも狭く、リード変形によるオープン不良や、はんだブリッジによるショート不良が発生しやすいため、適切な実装技術が必要となります。

当社ははんだリフロー方法を推奨し、製品ごとに実装条件のランク分類を実施しています。当社推奨のランク分類に従って実装してください。

■鉛フリーパッケージ

BGA パッケージの Sn-Ag-Cu 系ボール品を Sn-Pb 共晶はんだにて実装した場合、使用状況により接合強度が低下することがありますのでご注意願います。

■半導体デバイスの保管について

プラスチックパッケージは樹脂でできているため、自然の環境に放置することにより吸湿します。吸湿したパッケージに実装時の熱が加わった場合、界面剥離発生による耐湿性の低下やパッケージクラックが発生することがあります。以下の点にご注意ください。

(1) 急激な温度変化のある所では製品に水分の結露が起こります。このような環境を避けて、温度変化の少ない場所に保管してください。

(2) 製品の保管場所はドライボックスの使用を推奨します。相対湿度 70%RH 以下, 温度 5°C～30°C で保管をお願いします。ドライパッケージを開封した場合には湿度 40%～70%RH を推奨いたします。

(3) 当社では必要に応じて半導体デバイスの梱包材として防湿性の高いアルミラミネート袋を用い、乾燥剤としてシリカゲルを使用しております。半導体デバイスはアルミラミネート袋に入れて密封して保管してください。

(4) 腐食性ガスの発生する場所や塵埃の多い所は避けてください。

■ベーキングについて

吸湿したパッケージはベーキング (加熱乾燥) を実施することにより除湿することが可能です。

ベーキングは、当社の推奨する条件で実施してください。

条件: +125°C/24 時間

■静電気

半導体デバイスは静電気による破壊を起こしやすいため、以下の点についてご注意ください。

(1) 作業環境の相対湿度は 40 % ~ 70%RH にしてください。
除電装置 (イオン発生装置) の使用なども必要に応じて検討してください。

(2) 使用するコンベア, 半田槽, 半田ゴテ, および周辺付帯設備は大地に接地してください。

(3) 人体の帯電防止のため、指輪または腕輪などから高抵抗 (1 MΩ 程度) で大地に接地したり、導電性の衣服・靴を着用し、床に導電マットを敷くなど帯電電荷を最小限に保つようにしてください。

(4) 治具, 計器類は, 接地または帯電防止化を実施してください。

(5) 組立完了基板の収納時、発泡スチロールなどの帯電し易い材料の使用は避けてください。

3. 使用環境に関する注意事項

半導体デバイスの信頼性は、先に述べました周囲温度とそれ以外の環境条件にも依存します。ご使用にあたっては、以下の点にご注意ください。

(1) 湿度環境

高湿度環境下での長期の使用は､デバイス自身だけでなくプリント基板等にもリーク性の不具合が発生する場合があります。高湿度が想定される場合は、防湿処理を施す等の配慮をお願いします。

(2) 静電気放電

半導体デバイスの直近に高電圧に帯電したものが存在すると、放電が発生し誤動作の原因となることがあります。
このような場合、帯電の防止または放電の防止の処置をお願いします。

(3) 腐食性ガス，塵埃，油

腐食性ガス雰囲気中や、塵埃，油等がデバイスに付着した状態で使用すると、化学反応によりデバイスに悪影響を及ぼす場合があります。このような環境下でご使用の場合は、防止策についてご検討ください。

(4) 放射線・宇宙線

一般のデバイスは、設計上、放射線，宇宙線にさらされる環境を想定しておりません。したがって、これらを遮蔽してご使用ください。

(5) 発煙・発火

樹脂モールド型のデバイスは、不燃性ではありません。発火物の近くでは、ご使用にならないでください。発煙・発火しますと、その際に毒性を持ったガスが発生する恐れがあります。

その他、特殊な環境下でのご使用をお考えの場合は、営業部門にご相談ください。

13. デバイスの使用上の注意

デバイスを取り扱う際には，特別な注意が必要です。

■ラッチアップの防止

■未使用端子の取り扱い

■外部クロックの使用

■PLL クロックモード動作に関する注意事項

■電源端子(BVcc/ Vss)

■水晶発振器およびセラミック振動子の回路

■A/D コンバータおよびアナログ入力に対する電源投入シーケンス

■A/D コンバータを使用しないときの端子の取り扱い

■電源投入に関する注意事項

■電源電圧の安定化

■シリアル通信

■モード端子(MD)について

■5V 電源出力(V5C5)について

■内蔵 5V レギュレータ電源安定化コンデンサ端子(C5)について

ラッチアップの防止

次の条件下でラッチアップが発生することがあります。

- BVcc を超過する電圧または Vss 未満の電圧が入力端子または出力端子に印加されたとき
- BVcc 端子と Vss 端子の間に定格電圧を超える電圧が印加されたとき
- AV_{cc} 電源が BV_{cc} 電圧より先に印加されたとき

ラッチアップによって電源電流が急激に増加し，デバイスに対し熱破壊を発生させる可能性があります。同じ理由により，アナログ電源電圧(AV_{cc}) がデジタル電源電圧を超過しないように注意してください。

未使用端子の取り扱い

未使用入力端子は，入力が禁止されている(ポート入力許可レジスタ(PIER)の対応ビット=0) ときに開放状態にできます。

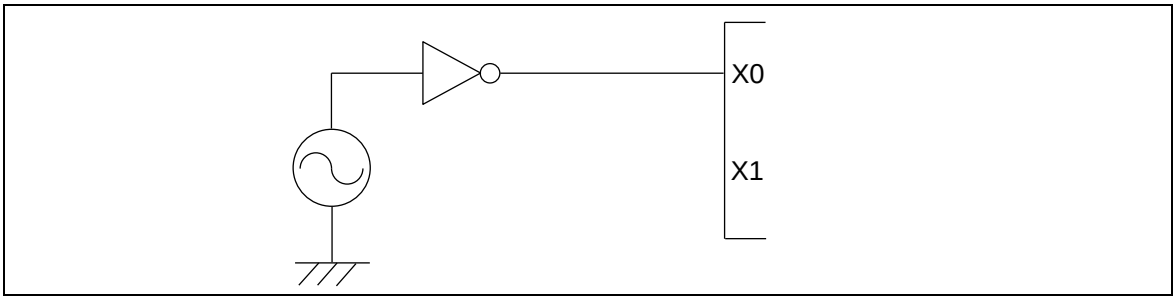
入力が許可されているときに未使用入力端子を開放状態にしておくと，デバイスの動作不良および永久破壊の原因になることがあります。そのため未使用入力端子におけるラッチアップ発生を防ぐため 2kΩ より大きい値のプルアップ/プルダウン抵抗を使用してください。未使用の双方向端子は，出力状態に設定した後，開放状態にするか，または入力状態に設定したうえで，入力禁止にするかあるいは前述した外部プルアップ/プルダウンの処置をしてください。

外部クロックの使用

外部クロックに許容される周波数範囲は，発振器の種類と構成によって異なります。詳細なモードと周波数の制限については，「14.4. 交流規格」を参照してください。単相および逆位相の外部クロックは，次のように接続しなければなりません。

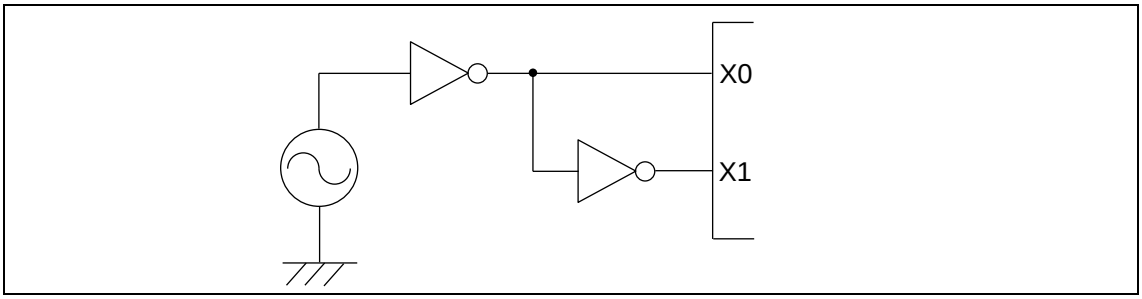
(1) メイン発振子用単相の外部クロック

メイン発振子用単相外部クロックを使用する際には, X0 端子を駆動して X1 端子を開放したままにしてください。また，外部クロックは 5V 電源を供給してください。



(2) 逆位相の外部クロック

逆位相外部クロックを使用する際には, X1 端子に対し, X0 端子と逆位相のクロック信号を供給してください。



PLL クロックモード動作に関する注意事項

本製品はPLLクロックで動作しているときに，振動子が外れたり，あるいはクロック入力が停止した場合，本製品はPLL内部の自励発振回路の自走周波数で動作を継続する場合があります。この動作は保証外の動作です。

電源端子(BVcc/Vss)

すべての BVcc レベルとすべての Vss レベルの電源端子が同じ電位であることが必要です。BVcc レベルまたは Vss レベルが複数存在する場合，デバイスは正しく動作しないか，または保証動作範囲内であっても損傷を受ける可能性があります。電源供給源から低インピーダンスで本デバイスの BVcc 端子および Vss 端子に接続するような配慮をお願いします。

BVcc 端子の平滑コンデンサは C 端子容量(C_{C1})よりも大きい容量値のものを使用してください。また，それとは別に，電源ノイズに対する対策として，約 0.1µF のバイパスコンデンサを BVcc 端子および Vss 端子の直近に配置してください。

水晶発振器およびセラミック振動子の回路

X0, X1 端子のノイズは，異常な動作の原因となることがあります。X0, X1 端子および水晶振動子 (またはセラミック振動子)，アース線までのバイパスコンデンサをできる限り近くに配置し，発振回路の線をその他の回路の線とできる限り交差させないでください。
動作を安定させるため, X0, X1 端子を囲むプリント基板上のパターンに接地エリアを設けることを推奨します。
特に高周波数で低 Q 振動子を使用する際には，振動子メーカにて振動子/MCU を実装したシステムで評価することを推奨します。

A/D コンバータおよびアナログ入力に対する電源投入シーケンス

必ず，電源(BVcc)を投入後に, A/Dコンバータの電源(AVcc) およびアナログ入力(ANn)を印加してください。また，電源切断時はA/Dコンバータの電源(AVcc) およびアナログ入力遮断の後に，電源(BVcc)を切断してください。アナログ入力端子と兼用している端子を入力ポートとして使用する場合においても，入力電圧はAVccを超えないようにしてください (アナログ電源(AVcc)と電源(BVcc)を同時に投入 切断をすることは問題ありません) 。

A/D コンバータを使用しないときの端子の取り扱い

A/D コンバータを使用しない場合は, AVcc=V5C5 になるように接続してください。

電源投入に関する注意事項

内蔵電圧レギュレータの誤動作を防止するため，電源投入時の電圧は 0.2V から 6V まで変化するのに 20µs 以上かかるようにしなければなりません。

電源電圧の安定化

電源電圧の変動が，電源電圧 BVcc の安全動作範囲内であったとしても急な場合は，誤動作が発生する可能性があります。したがって，電源電圧 BVcc は安定していなければなりません。安定化の基準として，電源電圧は，商用周波数(50Hz ~ 60Hz)における BVcc のリップル変動(ピークとピークの間の値)が標準的な電源電圧 BVcc の 10%以内に収まり，かつ過渡変動率が電源切換えのための瞬間変動で 0.1V/µs 以下となるように安定化してください。

シリアル通信

シリアル通信においては，ノイズなどにより間違ったデータを受信する可能性があります。そのため,ノイズを抑えるボードの設計をしてください。
また，万が一ノイズなどの影響により誤ったデータを受信した場合を考慮し，最後にデータのチェックサムなどを付加してエラー検出を行ってください。エラーが検出された場合には，再送を行うなどの処理をしてください。

モード端子(MD)について

モード端子は, V5C5端子またはVss 端子に直接つないで使用してください。
ノイズにより誤ってテストモードに入ってしまうことを防ぐために，プリント板上のモード端子とV5C5端子またはVss端子間のパターン長をできる限り短くし，これらを低インピーダンスで接続してください。

5V 電源出力(V5C5)について

5V電源出力:V5C5端子は，内部用5V電源を兼ねているため, V5C5出力電流(I_{OV5C5})を超えて電流を出力すると，内部5V電源が低下し本デバイスは動作しません。
5V電源出力(V5C5)は，電源(BVcc) 投入直後から常時動作するため，電源(BVcc) 投入時を含め, V5C5出力電流(I_{OV5C5})を超えない様, V5C5端子に接続する外部回路を調整してください。

内蔵 5V レギュレータ電源安定化コンデンサ端子(C5)について

内蔵5Vレギュレータ電源安定化コンデンサ端子(C5)は，電源安定化コンデンサ接続用端子です。
内蔵5Vレギュレータ電源安定化コンデンサ端子(C5)から外部へ5V電源の供給はできません。

14. 電気的特性

14.1 絶対最大定格

項目	記号	条件	定格値		単位	備考
			最小	最大		
電源電圧*1	$BVcc_1$	-	Vss - 0.3	Vss + 40	V	-
12V アナログ電源電圧*1	$PVcc_1$	-	Vss - 0.3	Vss + 40	V	-
5V アナログ電源電圧*1	AVcc	-	Vss - 0.3	Vss + 6.0	V	V5C5 = AVcc*2
12V 入力電圧*1	$V12_{I1}$	-	Vss - 0.3	Vss + 40	V	$V12_{I1} \leqq$ BVcc + 0.3V
5V 入力電圧*1	$V5_I$	-	Vss - 0.3	Vss + 6.0	V	$V5_I \leqq$ V5C5 + 0.3V*3
5V 出力電圧*1	$V5_O$	-	Vss - 0.3	Vss + 6.0	V	$V5_O \leqq$ V5C5+ 0.3V*3
LIN 端子入力電圧*1	LIN_1	-	-40	+40	V	LVss および BVcc に対して
汎用 I/O "L" レベル最大出力電流	I_{OL}	-	-	15	mA	-
汎用 I/O "L" レベル平均出力電流	I_{OLAV}	-	-	4	mA	-
汎用 I/O "L" レベル最大総出力電流	ΣI_{OL}	-	-	16	mA	-
汎用 I/O "L" レベル平均総出力電流	ΣI_{OLAV}	-	-	12	mA	-
汎用 I/O "H" レベル最大出力電流	I_{OH}	-	-	-15	mA	-
汎用 I/O "H" レベル平均出力電流	I_{OHAV}	-	-	- 4	mA	-
汎用 I/O "H" レベル最大総出力電流	ΣI_{OH}	-	-	-16	mA	-
汎用 I/O "H" レベル平均総出力電流	ΣI_{OHAV}	-	-	-12	mA	-
5V 電源平均総出力電流	ΣI_{OV5}	+100°C<T_A ≦+105°C	-	40	mA	$\Sigma I_{OV5} = I_{OV5SW} + I_{OV5C5}$
		-40°C≦T_A ≦+100°C	-	50		
許容消費電力*5 *8	P_D	T_A=+105°C	-	2050 *4	mW	-
ジャンクション温度	T_j *6	-	-	+150	°C	-
動作周囲温度*8	T_A	-	-40	+105*5 *7	°C	-
保存温度	T_{STG}	-	- 55	+ 150	°C	-
過渡入力電圧	V_{VBMON1}	-	-	Vss + 40	V	VBMON 端子

*1: Vss = PVss = LVss=0Vを基準にしています。

*2: AV_{cc}とV5C5は同じ電圧に設定してください。電源オン時, AV_{cc}をV5C5よりも大きく設定したり, 5Vアナログの入力電圧をAV_{cc}よりも大きく設定することはできません。

*3: $V5_I$と$V5_O$は, V5C5 + 0.3V よりも大きく設定できません。また$V5_I$は指定範囲よりも大きく設定できません。汎用ポートの入出力電圧はV5C5によって決まります。

*4: 最大許容消費電力は, 周囲温度, 気流の速度およびPCBのパッケージの熱伝導によって決まります。実際の消費電力は, お客様の用途によって決まり, 以下のように計算できます。

$P_D = P_{IO} + P_{EXP} + P_{INT}$

$P_{IO} = \Sigma ((V_{OL} \times I_{OL}) + ((BVcc - V_{OH}) \times I_{OH}) + (V_{SH} \times V_{SH} \div R_{PDDIV} \times DUTY))$
(端子における内部電力消費)

$P_{EXP} =$
$((BVcc - V_{O5VSW}) \times I_{OV5SW}) + ((BVcc - V_{OV5C5}) \times (I_{OV5C5} + I_A + \Sigma I_{VM0} + I_{VM1})) + ((BVcc - V_{O12VSW}) \times I_{O12})$
(AV_{cc}をV5C5から供給した場合の外部供給用電源における内部電力消費)

$P_{INT} = (BVcc \times (I_{CC} + I_{TMP} + I_{LINTR} + ICP + I_{HLGD})) + (PVcc \times I_{HLGD}) + (AV_{cc} \times (I_A + \Sigma I_{VM0} + I_{VM1}))$
(内部電力消費)

I_{CC} は, 「直流規格」で示すように, BVcc経由のコア電源電流で, 選択した動作モードとクロック周波数, および機能の使用方法 (フラッシュプログラミングなど) によって決まります。

V_{SH}は, SH_n端子にHigh入力される電圧です。DUTYは, SH_n端子のHigh幅比率です。

$(I_A + \Sigma I_{VM0} + I_{VM1})$ は, AV_{cc} へのアナログ電流消費です。I_{HLGD} は, PV_{cc} へのアナログ電流消費です。

P_{IO}は，端子ごとに消費される電力の合計です。それぞれ以下のように計算します。

- 汎用 I/O(1 端子当たり)

  消費電力= $V_{OL4} \times I_{OL}$ もしくは $= (BVcc - V_{OH4}) \times I_{OH}$

- チャージポンプ(CP 端子)

  消費電力=$V_{OLCP} \times ICPO + (BVcc - V_{OHCP}) \times ICPO$

- 3 相モータプリドライバ(1 相当たり)

  消費電力=$V_{SH} \times V_{SH} \div R_{PDDIV} \times DUTY$

なお, AV_{cc} を V5C5 でなく外部の電源から供給した場合，外部供給用電源における内部電力消費は以下のように計算します。

$P_{EXP}= ((BVcc – V_{O5VSW}) \times I_{OV5SW}) + ((BVcc – V_{OV5C5}) \times I_{OV5C5}) + ((BVcc – V_{O12VSW}) \times I_{O12})$

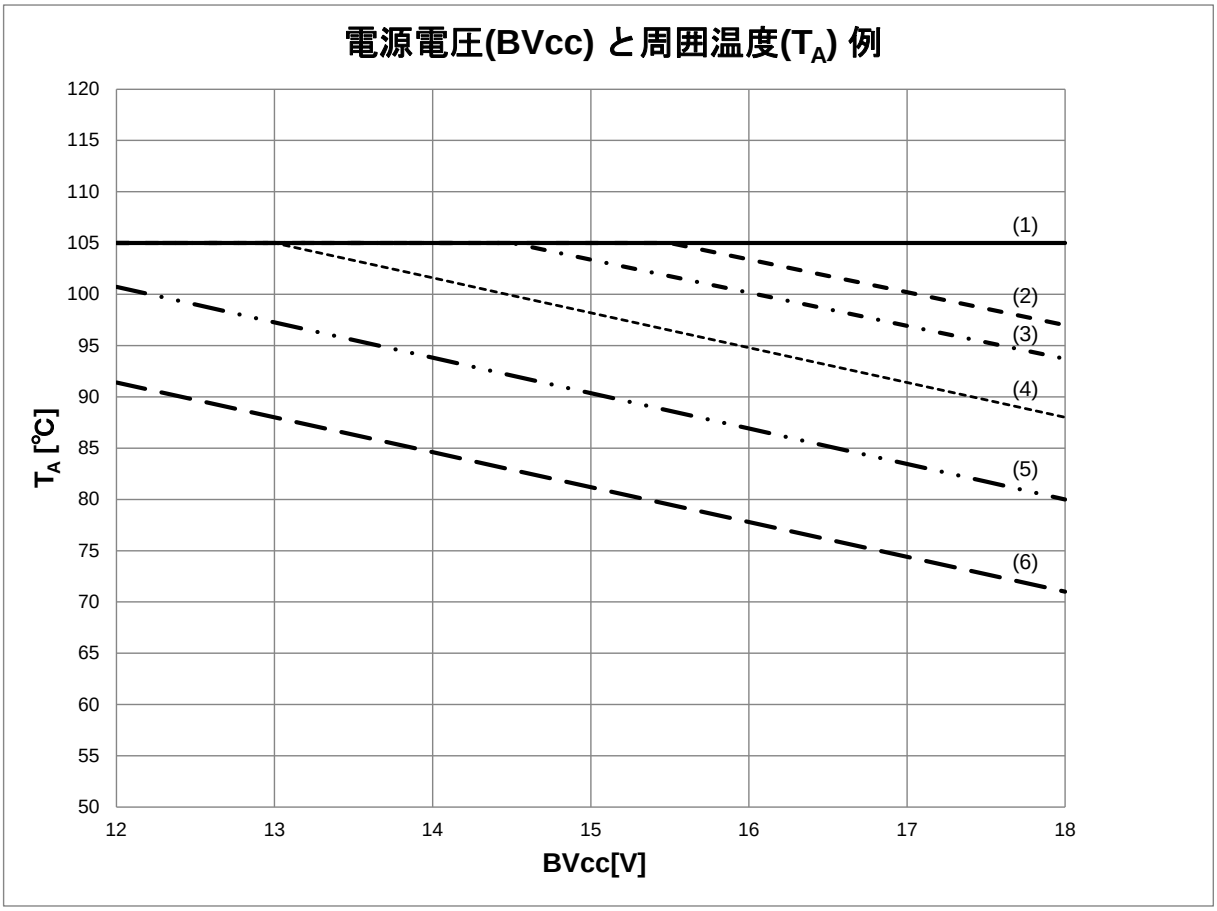
(AV_{cc}を外部の電源から供給した場合の外部供給用電源における内部電力消費)

*5: 気流なしの環境下，指定T_Aで4層PCBに取り付けられたパッケージのワースト値

*6: $T_j= T_A$ (動作周囲温度) + (P_D(消費電力) × θ_{JA}(パッケージ熱抵抗))

*7: フラッシュメモリの大セクタへの書込み/消去は$T_A \leqq +80°C$で保証されます。

*8: 消費電力が許容消費電力を超える動作条件では動作周囲温度(T_A)を下げる必要があります。
電源電圧と動作周囲温度の例を次ページに示します。



番号	5V電源 平均総出力電流	3相モータ プリドライバ	フラッシュメモリ	
			小セクタ	大セクタ
(1)	40mA	停止	書込み/消去/読出し	読出し
(2)	25mA	動作	読出し	読出し
(3)	40mA	動作	読出し	読出し
(4)	40mA	動作	書込み/消去/読出し	読出し
(5)	40mA	停止	未使用	書込み/消去/読出し
(6)	40mA	動作	未使用	書込み/消去/読出し

<注意事項>

- *絶対最大定格を超えるストレス(電圧，電流，温度など)の印加は，半導体デバイスを破壊する可能性があります。したがって，定格を一項目でも超えることのないようご注意ください。*

14.2 推奨動作条件

(Vss = PVss = LVss = 0V)

項目	記号	規格値			単位	備考
		最小	標準	最大		
電源電圧	BVcc	6	-	18	V	低電圧検出機能は 4.08V より動作*
C1 端子の 平滑コンデンサ	C_{C1}	-	4.7	-	µF	4.7µF (公差± 40%以内) セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 BVcc 端子の平滑コンデンサは C_{C1} よりも大きい容量値のものを使用してください。
V5C5/C5 端子の 平滑コンデンサ	C_{V5}	-	2.2	-	µF	2.2µF (公差± 40%以内) セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 BVcc端子の平滑コンデンサは C_{V5} よりも大きい容量値のものを使用してください。
V5SW 端子の 平滑コンデンサ	C_{V5SW}	-	4.7	-	µF	4.7µF (公差± 40%以内) セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 BVcc端子の平滑コンデンサは C_{V5SW} よりも大きい容量値のものを使用してください。
V12SW 端子の 平滑コンデンサ	C_{V12SW}	0.1	-	-	µF	0.1µF (公差± 40%以内) セラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。 BVcc端子の平滑コンデンサは C_{V12SW} よりも大きい容量値のものを使用してください。

*: 低電圧検出機能の検出電圧は，「14.17. 低電圧検出機能の特性」を参照してください。

<注意事項>

- *推奨動作条件は，半導体デバイスの正常な動作を保証する条件です。電気的特性の規格値は，すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると，信頼性に悪影響を及ぼすことがあります。データシートに記載されていない項目，使用条件，論理の組合せでの使用は，保証していません。記載されている以外の条件での使用をお考えの場合は，必ず事前に営業部門までご相談ください。*

14.3 直流規格

14.3.1 電流規格

■MB96F8D5K

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ランモードの電源電流 *1 *4 *5 *6	I_{CCPLL}	BVcc	CLKS1/2 = CLKB = CLKP1/2 = 20MHz時のPLLランモード フラッシュ0ウェイト (CLKRC は停止)	-	22	-	mA	T_A = +25°C
				-	-	30.9	mA	T_A = +105°C
	I_{CCMAIN}		CLKS1/2 = CLKB = CLKP1/2 = 4MHz時のメインランモード フラッシュ0ウェイト (CLKPLL, CLKRC は停止)	-	3.8	-	mA	T_A = +25°C
				-	-	11	mA	T_A = +105°C
スリープモードの電源電流 *1 *4 *6	I_{CCSPLL}		CLKS1/2 = CLKP1/2 = 20MHz時のPLLスリープモード (CLKRCは停止)	-	5.9	-	mA	T_A = +25°C
				-	-	13	mA	T_A = +105°C
	$I_{CCSMAIN}$		CLKS1/2 = CLKP1/2 = 4MHz時のメインスリープモード (CLKPLL, CLKRCは停止)	-	1.1	-	mA	T_A = +25°C
				-	-	6.4	mA	T_A = +105°C
タイマモードの電源電流 *2 *4 *6	$I_{CCTMAIN}$		CLKMC = 4MHz メインタイマモード SMCR:LPMSS=0 (CLKPLL, CLKRC は停止)	-	430	-	µA	T_A = +25°C
				-	-	2800	µA	T_A = +105°C
	I_{CCTRCH}		CLKRC = 2MHz時のRCタイマモード SMCR:LPMSS=0 (CLKPLL, CLKMC は停止)	-	480	-	µA	T_A = +25°C
				-	-	3200	µA	T_A = +105°C
	I_{CCTRCL}		CLKRC = 100kHz時のRCタイマモード SMCR:LPMSS=0 (CLPLL, CLKMC は停止)	-	63	-	µA	T_A = +25°C
				-	-	2000	µA	T_A = +105°C

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ストップモードの電源電流 *3 *4 *6	I_{CCH}	BVcc	-	-	-	69	µA	T_A = +25°C BVcc=13.5V
				-	-	1500	µA	T_A = +105°C
フラッシュパワーダウン未使用時の増加電流	$I_{CCFLASHPD}$		-	-	36	70	µA	-
低電圧検出機能有効時の電源電流*4	I_{CCLVD}		低電圧検出機能有効	-	65	-	µA	T_A = +25°C
				-	-	130	µA	T_A = +105°C
フラッシュ書込み/消去電流 *5	$I_{CCFLASH}$		-	-	12.5	-	mA	T_A = +25°C
				-	-	20	mA	T_A = +105°C

*1: 電源電流はメイン発振端子に4MHzの外部クロックを接続した場合の値です。また，オンチップデバッガ使用時の電流，汎用IOの出力電流は含まれません。
ランモードの電源電流はフラッシュ書込み/消去電流は含みません。

*2: タイマモードの電源電流はフラッシュのパワーダウンモード/リセットモードを使用時の値です。フラッシュのパワーダウン/リセットモードを使用しない場合は，$I_{CCFLASHPD}$の値を加えてください。
メインタイマモードの電源電流はメイン発振端子に4MHzの外部クロックを接続した場合の値です。また，オンチップデバッガ使用時の電流，汎用IOの出力電流は含まれません。

*3: ストップモードの電源電流はフラッシュのパワーダウンモード/リセットモードを使用時の値です。フラッシュのパワーダウン/リセットモードを使用しない場合は，$I_{CCFLASHPD}$の値を加えてください。
また，オンチップデバッガ使用時の電流，汎用IOの出力電流は含まれません。

*4: 低電圧検出有効時は電源電流にI_{CCLVD}を追加してください。

*5: フラッシュ書込み/消去時は電源電流に $I_{CCFLASH}$ を追加してください。

*6: 次の設定をした場合の電流値です。

項目	ランモード	スリープモード	タイマモード	ストップモード
ウォッチドッグ	Off	Off	Off	Off
10 ビット A/D コンバータ B	Off	Off	Off	Off
5V 電源出力(V5SW 端子)	Off	Off	Off	Off
12V 電源出力(V12SW 端子)	Off	Off	Off	Off
電圧モニタ 0	Off	Off	Off	Off
電圧モニタ 1	Off	Off	Off	Off
3 相モータプリドライバ	Off	Off	Off	Off
チャージポンプ	Off	Off	Off	Off
低電圧検出機能	Off	Off	Off	Off
温度センサ	Off	Off	Off	Off
過温度検出器	On	On	On	Off

Off: 停止もしくはパワーダウンモード
On: 動作モード

■MB96F8E5K

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ランモードの電源電流 *1 *4 *5 *6	I_{CCPLL}	BVcc	CLKS1/2 = CLKB = CLKP1/2 = 20MHz時のPLLランモード フラッシュ0ウェイト (CLKRC は停止)	-	22	-	mA	T_A = +25°C
				-	-	30.9	mA	T_A = +105°C
	I_{CCMAIN}		CLKS1/2 = CLKB = CLKP1/2 = 4MHz時のメインランモード フラッシュ0ウェイト (CLKPLL, CLKRC は停止)	-	3.8	-	mA	T_A = +25°C
				-	-	11	mA	T_A = +105°C
スリープモードの電源電流 *1 *4 *6	I_{CCSPLL}		CLKS1/2 = CLKP1/2 = 20MHz時のPLLスリープモード (CLKRCは停止)	-	5.9	-	mA	T_A = +25°C
				-	-	13	mA	T_A = +105°C
	$I_{CCSMAIN}$		CLKS1/2 = CLKP1/2 = 4MHz時のメインスリープモード (CLKPLL, CLKRCは停止)	-	1.1	-	mA	T_A = +25°C
				-	-	6.4	mA	T_A = +105°C
タイマモードの電源電流 *2 *4 *6	$I_{CCTMAIN}$		CLKMC = 4MHz メインタイマモード SMCR:LPMSS=0 (CLKPLL, CLKRC は停止)	-	430	-	µA	T_A = +25°C
				-	-	2800	µA	T_A = +105°C
	I_{CCTRCH}		CLKRC = 2MHz時のRCタイマモード SMCR:LPMSS=0 (CLKPLL, CLKMC は停止)	-	480	-	µA	T_A = +25°C
				-	-	3200	µA	T_A = +105°C
	I_{CCTRCL}		CLKRC = 100kHz時のRCタイマモード SMCR:LPMSS=0 (CLPLL, CLKMC は停止)	-	63	-	µA	T_A = +25°C
				-	-	2000	µA	T_A = +105°C

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ストップモードの電源電流 *3 *4 *6	I_{CCH}	BVcc	-	-	-	80	µA	T_A = +25°C BVcc=13.5V
				-	-	1600	µA	T_A = +105°C
フラッシュパワーダウン未使用時の増加電流	$I_{CCFLASHPD}$		-	-	36	70	µA	-
低電圧検出機能有効時の電源電流*4	I_{CCLVD}		低電圧検出機能有効	-	65	-	µA	T_A = +25°C
				-	-	130	µA	T_A = +105°C
フラッシュ書込み/消去電流 *5	$I_{CCFLASH}$		-	-	12.5	-	mA	T_A = +25°C
				-	-	20	mA	T_A = +105°C

*1: 電源電流はメイン発振端子に4MHzの外部クロックを接続した場合の値です。また，オンチップデバッガ使用時の電流，汎用IOおよびLIN端子の出力電流は含まれません。
ランモードの電源電流はフラッシュ書込み/消去電流は含みません。

*2: タイマモードの電源電流はフラッシュのパワーダウンモード/リセットモードを使用時の値です。フラッシュのパワーダウン/リセットモードを使用しない場合は，$I_{CCFLASHPD}$の値を加えてください。メインタイマモードの電源電流はメイン発振端子に4MHzの外部クロックを接続した場合の値です。また，オンチップデバッガ使用時の電流，汎用IOおよびLIN端子の出力電流は含まれません。

*3: ストップモードの電源電流はフラッシュのパワーダウンモード/リセットモードを使用時の値です。フラッシュのパワーダウン/リセットモードを使用しない場合は，$I_{CCFLASHPD}$の値を加えてください。
また，オンチップデバッガ使用時の電流，汎用IOおよびLIN端子の出力電流は含まれません。

*4: 低電圧検出有効時は電源電流にI_{CCLVD}を追加してください。

*5: フラッシュ書込み/消去時は電源電流に $I_{CCFLASH}$ を追加してください。

*6: 次の設定をした場合の電流値です。

項目	ランモード	スリープモード	タイマモード	ストップモード
ウォッチドッグ	Off	Off	Off	Off
10 ビット A/D コンバータ B	Off	Off	Off	Off
5V 電源出力(V5SW 端子)	Off	Off	Off	Off
12V 電源出力(V12SW 端子)	Off	Off	Off	Off
電圧モニタ 0	Off	Off	Off	Off
電圧モニタ 1	Off	Off	Off	Off
3 相モータプリドライバ	Off	Off	Off	Off
チャージポンプ	Off	Off	Off	Off
低電圧検出機能	Off	Off	Off	Off
温度センサ	Off	Off	Off	Off
LIN トランシーバ(ドライバ部)	Off	Off	Off	Off
LIN トランシーバ(レシーバ部)	Off	Off	Off	On
過温度検出器	On	On	On	Off

Off: 停止もしくはパワーダウンモード
On: 有効モード

14.3.2 端子特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
"H" レベル入力電圧	$V5_{IH}$	5V ポート入力 Pnn_m	-	V5C5 × 0.7	-	V5C5 + 0.3	V	CMOS ヒステリシス入力
			-	V5C5 × 0.8	-	V5C5 + 0.3	V	オートモーティブヒステリシス入力
	$V12_{IH}$	12V ポート入力 Pnn_m	5.5V<BVcc	4.68	-	BVcc +0.3	V	-
			4.2V<BVcc≦5.5V	BVcc×0.85	-	BVcc +0.3		
	V_{IHX0S}	X0	「高速クロック入力モード」の外部クロック	V5C5 × 0.8	-	V5C5	V	-
	V_{IHR}	RSTX	-	V5C5 × 0.8	-	V5C5 + 0.3	V	CMOS ヒステリシス入力
	V_{IHM}	MD	-	V5C5 - 0.3	-	V5C5 + 0.3	V	CMOS ヒステリシス入力
	V_{IHD}	DEBUG I/F	-	2.0	-	V5C5 + 0.3	V	TTL 入力
"L" レベル入力電圧	$V5_{IL}$	5V ポート入力 Pnn_m	-	Vss - 0.3	-	V5C5 × 0.3	V	CMOS ヒステリシス入力
			-	Vss - 0.3	-	V5C5 × 0.5	V	オートモーティブヒステリシス入力
	$V12_{IL}$	12V ポート入力 Pnn_m	5.5V<BVcc	Vss - 0.3	-	3.3	V	-
			4.2V<BVcc≦5.5V	Vss - 0.3	-	BVcc×0.60		
	V_{ILX0S}	X0	「高速クロック入力モード」の外部クロック	Vss	-	V5C5 × 0.2	V	-
	V_{ILR}	RSTX	-	Vss - 0.3	-	V5C5 × 0.2	V	CMOS ヒステリシス入力
	V_{ILM}	MD	-	Vss - 0.3	-	Vss + 0.3	V	CMOS ヒステリシス入力
	V_{ILD}	DEBUG I/F	-	Vss - 0.3	-	0.8	V	TTL 入力

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
"H" レベル出力電圧	V_{OH4}	4mA タイプ	I_{OH} = -4mA	V5C5 - 0.5	-	V5C5	V	-
"L" レベル出力電圧	V_{OL4}	4mA タイプ	I_{OL} = +4mA	-	-	0.4	V	-
	V_{OL25}	DEBUG I/F	I_{OL} =+25mA	0	-	0.25	V	-
入力リーク電流	$I12_{IL}$	12V ポート入力 Pnn_m	Vss < $V12_I$ < BVcc	- 1	-	+1	µA	-
	$I5_{IL}$	5V ポート入力 Pnn_m	Vss < $V5_I$ < V5C5 Vss < $V5_I$ <AVcc	- 3	-	+3	µA	-
プルアップ抵抗値(5V)	R_{PU}	5V ポート Pnn_m	V5C5= 5.0V ±10%	25	50	100	kΩ	-
プルダウン抵抗値(12V)	R_{PD}	12V ポート入力 Pnn_m	V5C5= 5.0V ±10%	100	135	170	kΩ	-
入力容量	$C5_{IN}$	5V ポート Pnn_m	-	-	15	30	pF	-
	$C12_{IN}$	12V ポート入力 Pnn_m	-	-	5	15	pF	-

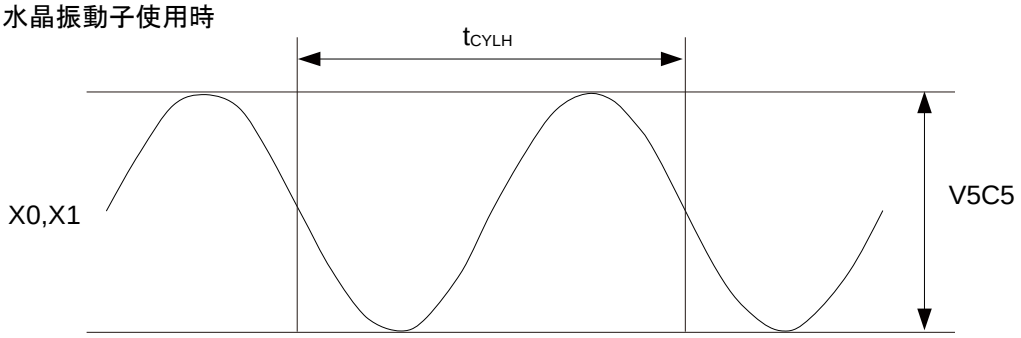
14.4 交流規格

14.4.1 メインクロック入力規格

(BVcc = 6V ~ 18V, Vss = PVss = LVss = 0V, T_A = - 40°C ~ + 105°C)

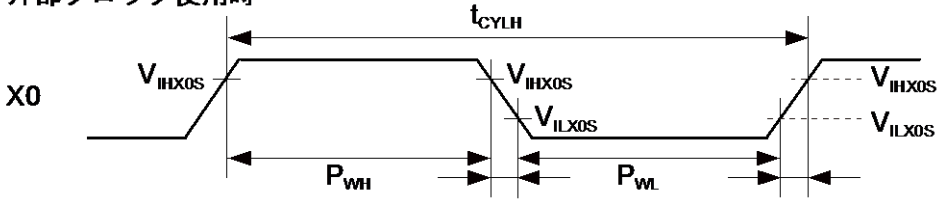
項目	記号	端子	規格値			単位	備考
			最小	標準	最大		
入力周波数	f_C	X0, X1	4	-	8	MHz	水晶振動子使用時, PLL オフ
			-	-	8	MHz	逆位相外部クロック使用時, PLL オフ
			4	-	8	MHz	水晶振動子または逆位相外部クロック使用時, PLL オン
入力周波数	f_{FCI}	X0	-	-	8	MHz	「高速クロック入力モード」の単一位相外部クロック使用時, PLL オフ
			4	-	8	MHz	「高速クロック入力モード」での単一位相外部クロック使用時, PLLオン
入力クロック周期	t_{CYLH}	-	125	-	-	ns	-
入力クロックパルス幅	P_{WH}, P_{WL}	-	55	-	-	ns	-

水晶振動子使用時



振幅は外部に付加する抵抗，容量およびデバイスのばらつきにより変動します。

外部クロック使用時



14.4.2 内蔵 RC 発振規格

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	規格値			単位	備考
		最小	標準	最大		
クロック周波数	f_{RC}	50	100	200	kHz	RC 発振器の 低速周波数使用時
		1	2	4	MHz	RC 発振器の 高速周波数使用時
RC 発振安定待ち時間	t_{RCSTAB}	80	160	320	µs	RC 発振器の 低速周波数使用時 (16 RC クロックサイクル)
		64	128	256	µs	RC 発振器の 高速周波数使用時 (256 RC クロックサイクル)

14.4.3 内部クロックタイミング

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

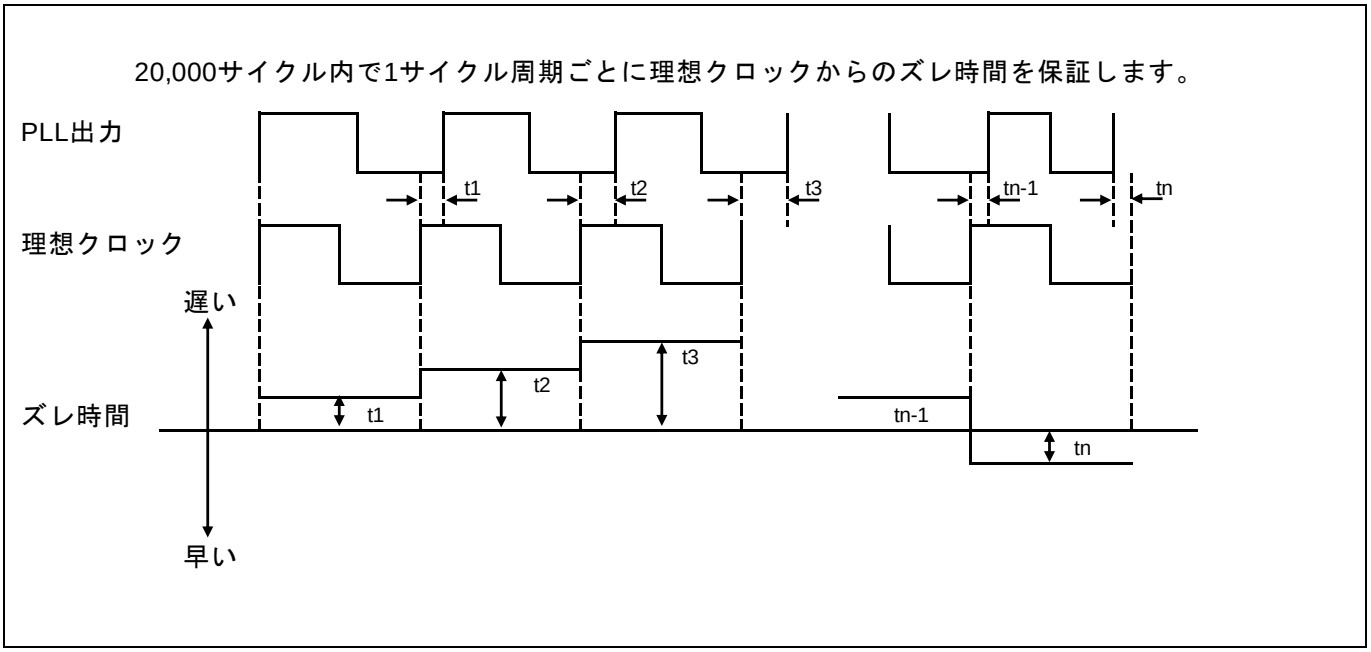
項目	記号	規格値		単位
		最小	最大	
内部システムクロック周波数 (CLKS1 および CLKS2)	f_{CLKS1}, f_{CLKS2}	-	40	MHz
内部 CPU クロック周波数(CLKB), 内部周辺クロック周波数(CLKP1)	f_{CLKB}, f_{CLKP1}	-	20	MHz
内部周辺クロック周波数(CLKP2)	f_{CLKP2}	-	20	MHz

14.4.4 PLL の動作条件

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	規格値			単位	備考
		最小	標準	最大		
PLL 発振安定待ち時間	t_{LOCK}	1	-	4	ms	CLKMC = 4MHz 時
PLL 入力クロック周波数	f_{PLLI}	4	-	8	MHz	-
PLL 発振クロック周波数	f_{CLKVCO}	56	-	108	MHz	PLL の許容 VCO 出力周波数(CLKVCO)
PLL 位相ジッタ	t_{PSKEW}	-5	-	+5	ns	CLKMC(PLL 入力クロック) ≧4MHz の場合

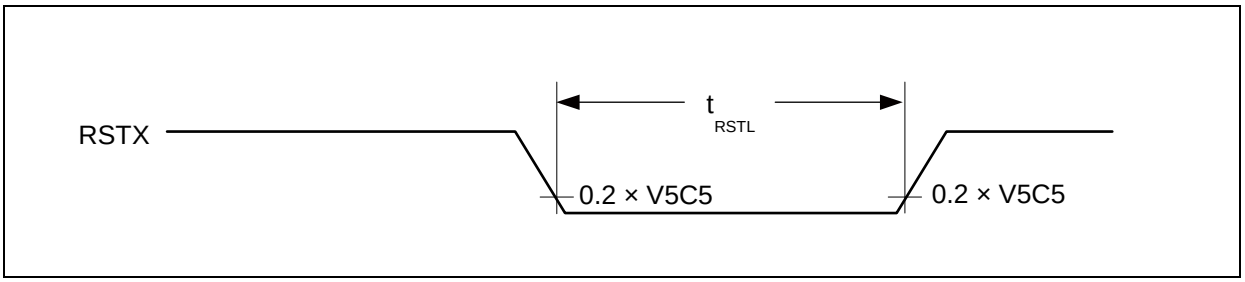
PLL 位相ジッタの説明図



14.4.5 リセット入力

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

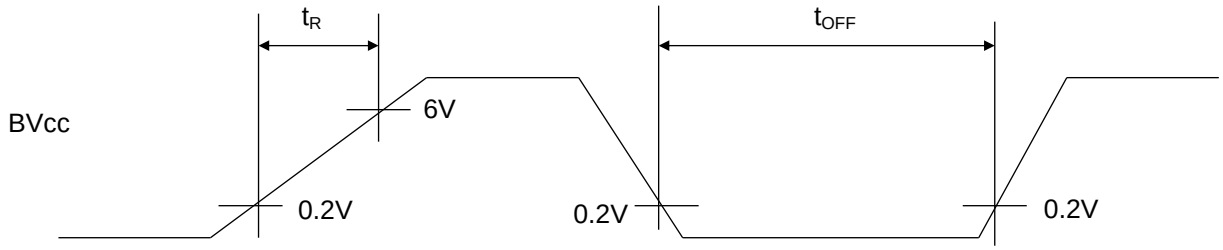
項目	記号	端子	規格値		単位
			最小	最大	
リセット入力時間	t_{RSTL}	RSTX	10	-	µs
リセット入力除去時間			1	-	µs



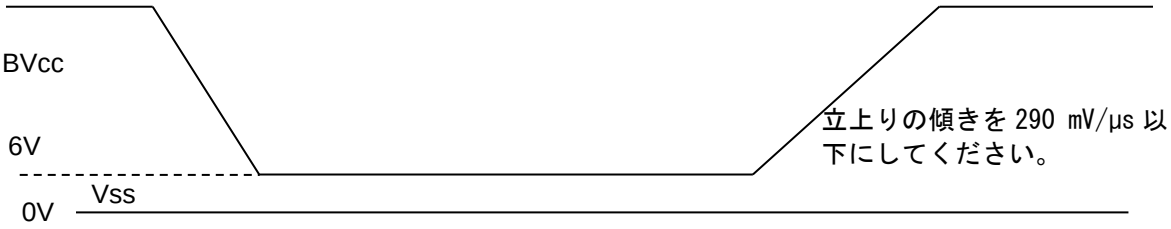
14.4.6 パワーオンリセットタイミング

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	規格値			単位
		最小	標準	最大	
パワーオン立上り時間	t_R	0.02	-	5800	ms
パワーオフ時間	t_{OFF}	10	-	-	ms



電源を急激に変化させるとパワーオンリセットが起動されることがあります。
動作中に電源電圧を変化させる場合は，下図のように，電圧の変動を抑えて
滑らかに立ち上げてください。



14.4.7 USART タイミング

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C, C_L=50pF)

項目	記号	端子	条件	規格値		単位
				最小	最大	
シリアルクロック周期時間	t_{SCYC}	SCKn	内部シフトクロックモード	4 t_{CLKP1}	-	ns
SCK ↓→ SOT 遅延時間	t_{SLOVI}	SCKn SOTn		- 20	+ 20	ns
SOT → SCK ↑遅延時間	t_{OVSHI}	SCKn SOTn		N×t_{CLKP1} – 20 *2	-	ns
SIN → SCK ↑ セットアップ時間	t_{IVSHI}	SCKn SINn		t_{CLKP1} + 45 *1	-	ns
SCK ↑ → SIN ホールド時間	t_{SHIXI}	SCKn SINn		0 *1	-	ns
シリアルクロック "L"パルス幅	t_{SLSH}	SCKn	外部シフトクロックモード	t_{CLKP1} + 10	-	ns
シリアルクロック "H"パルス幅	t_{SHSL}	SCKn		t_{CLKP1} + 10	-	ns
SCK ↓ → SOT 遅延時間	t_{SLOVE}	SCKn SOTn		-	2 t_{CLKP1} + 45	ns
SIN → SCK ↑ セットアップ時間	t_{IVSHE}	SCKn SINn		t_{CLKP1}/2 + 10 *1	-	ns
SCK ↑ → SIN ホールド時間	t_{SHIXE}	SCKn SINn		t_{CLKP1} + 10 *1	-	ns
SCK 立下り時間	t_F	SCKn		-	20	ns
SCK 立上り時間	t_R	SCKn		-	20	ns

(注意事項)

- CLK 同期モード時の交流規格です。
- C_L は，テスト時の端子の負荷容量値です。
- 使用するマシンクロック周波数によっては，可能な最大ボーレートをパラメータで制限できます。パラメータの詳細については，「MB96800 シリーズハードウェアマニュアル」を参照してください。
- t_{CLKP1} は周辺クロック 1 (CLKP1)を表しており，単位は ns です。

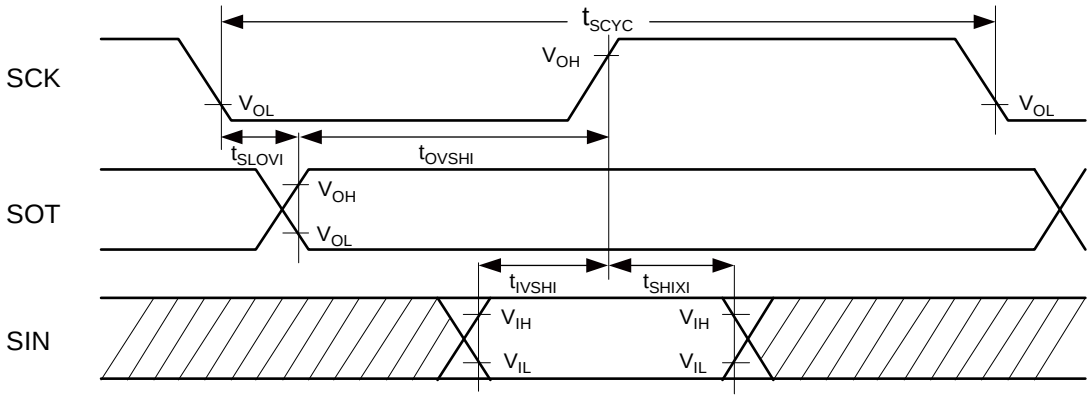
*1:入出力回路形式:HB の CMOS ヒステリシス入力(5V) 時の規格値です。ノーマル入力(12V)に対しては保証されません。

*2:パラメータN はt_{SCYC}によって異なり，次のように計算できます。

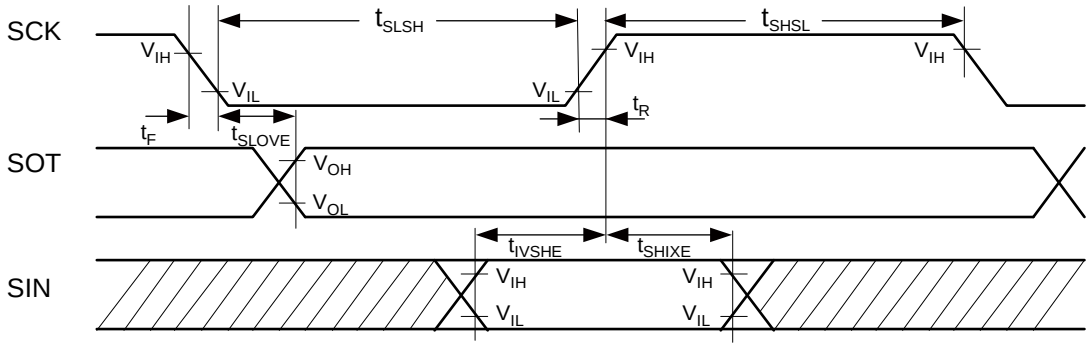
- t_{SCYC} = 2 × k × t_{CLKP1} の場合, N = k (k は 2 より大きい整数) 。
- t_{SCYC} = (2 × k + 1) × t_{CLKP1} の場合, N = k + 1 (k は 1 より大きい整数) 。

例:

tSCYC	N
4 × t_{CLKP1}	2
5 × t_{CLKP1}, 6 × t_{CLKP1}	3
7 × t_{CLKP1}, 8 × t_{CLKP1}	4
...	...



内部シフトクロックモード



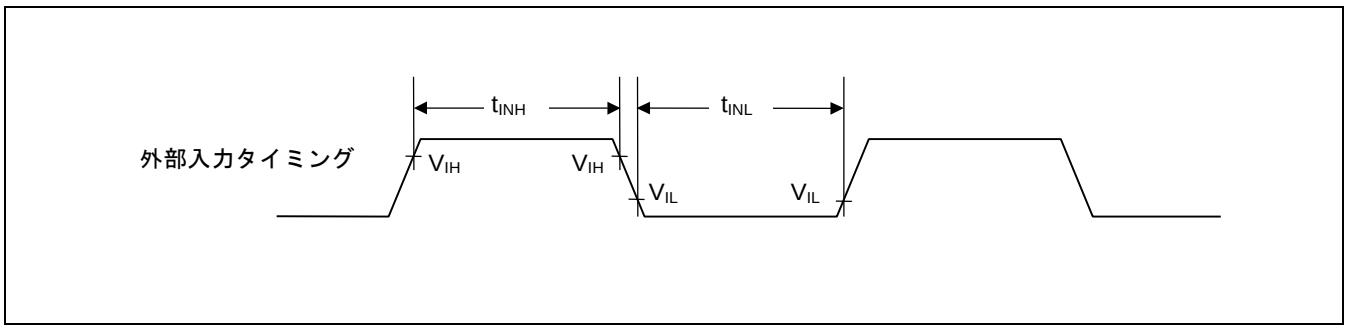
外部シフトクロックモード

14.4.8 外部入力タイミング

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	規格値		単位	備考
			最小	最大		
入力パルス幅	t_{INH}, t_{INL}	Pnn_m	$2t_{CLKP1}$ +200 (t_{CLKP1}= $1/f_{CLKP1}$)*	-	ns	汎用 I/O (入出力回路形式:HB を除く)
		ADTG				A/D コンバータ トリガ入力
		TINn				リロードタイマ
		INn				インプットキャプチャ (入出力回路形式:HB を除く)
		Pnn_m	$2t_{CLKP1}$ +400 (t_{CLKP1}= $1/f_{CLKP1}$)*	-	ns	汎用 I/O (入出力回路形式:HB)
		INn				インプットキャプチャ (入出力回路形式:HB)
		INTn,	200	-	ns	外部割込み (入出力回路形式:HB を除く)
			400	-	ns	外部割込み (入出力回路形式:HB)
		NMI	400	-	ns	マスク不可割込み

*: t_{CLKP1} は，ストップモード時の停止を除いた周辺クロック 1 (CLKP1) 周期時間を表します。



14.5 10 ビット A/D コンバータ

14.5.1 A/D コンバータの電気的特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

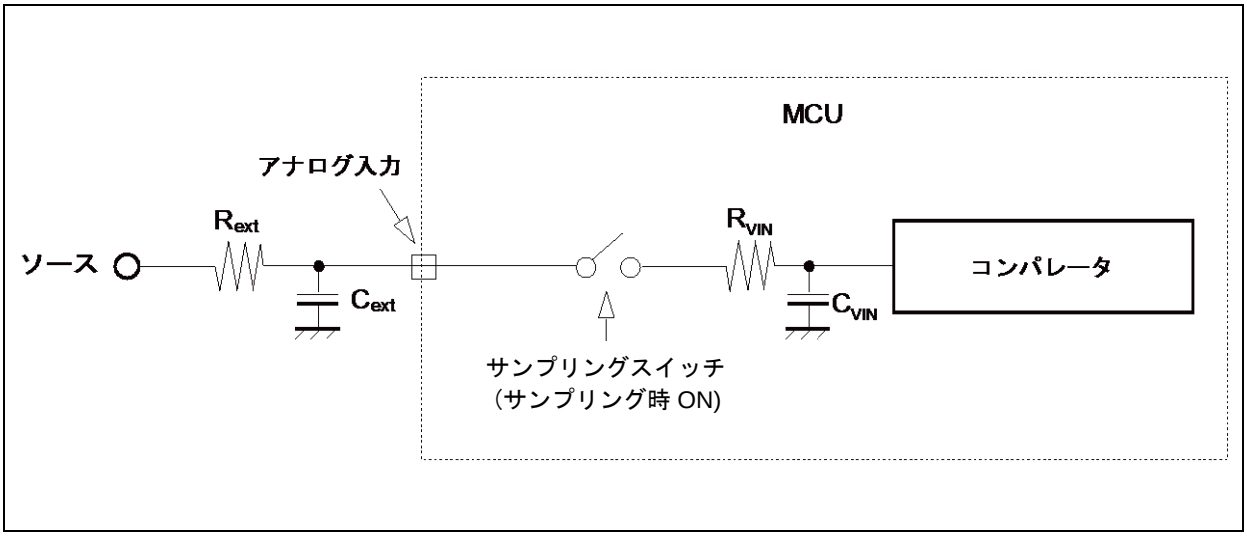
項目	記号	端子	規格値			単位	備考
			最小	標準	最大		
分解能	-	-	-	-	10	bit	-
総合誤差	-	-	- 3.0	-	+ 3.0	LSB	SH_n 端子を除く *2
			-12.0	-	+12.0	LSB	SH_n *3
非直線性誤差	-	-	- 2.5	-	+ 2.5	LSB	-
微分非直線性誤差	-	-	- 1.9	-	+ 1.9	LSB	-
ゼロトランジション電圧	V_{OT}	ANn	Typ - 20	Vss + 0.5LSB	Typ + 20	mV	-
フルスケールトランジション電圧	V_{FST}	ANn	Typ - 20	AVcc - 1.5LSB	Typ + 20	mV	-
比較時間*1	-	-	0.6	-	5.0	µs	4.5V≦AV_{cc}≦5.5V
サンプリング時間*1	-	-	0.5 *2	-	-	µs	4.5V≦AV_{cc}≦5.5V
電源電流	I_A	AV_{cc}	-	2.5	3.5	mA	A/D コンバータ動作時 (ユニット当たり)
	I_{AH}		-	-	4.3	µA	A/D コンバータ非動作時
アナログ入力容量	C_{VIN}	ANn	-	-	20	pF	-
アナログ抵抗	R_{VIN}	ANn	-	-	1550	Ω	4.5V≦AVcc≦5.5V
アナログポート入力電流(変換中)	I_{AIN}	ANn	- 0.3	-	+ 0.3	µA	Vss <V_{AIN} <AV_{cc}
アナログ入力電圧	V_{AIN}	ANn	Vss	-	AVcc	V	-
チャネル間ばらつき	-	ANn	-	-	4	LSB	-

*1: チャネルあたりの時間です。
*2: モータモニタ入力端子(SH_n)には, 10kΩ以上の分圧抵抗が接続されているため, 最小サンプリング時間における保証値ではありません。
*3: モータモニタ入力端子(SH_n)における最小サンプリング時間における規格値です。

14.5.2 A/D コンバータサンプリング時間の設定と精度

外部インピーダンスが高すぎる，またはサンプリング時間が短すぎる場合，内部サンプルおよびホールド容量にチャージされたアナログ電圧が十分ではなくなり，A/D 変換精度に影響を与えます。

A/D 変換精度を満足するため，十分なサンプリング時間が必要です。必要なサンプリング時間(Tsamp)は，外部駆動インピーダンス R_{ext}, A/D コンバータ入力端子 C_{ext} のボード容量と AVcc 電圧レベルによって異なります。以下の等価回路モデルは計算に使用できます。



R_{ext}: 外部駆動インピーダンス

C_{ext}: A/Dコンバータ入力時のPCB容量

C_{VIN}: アナログ入力容量 (I/O，アナログスイッチ, ADCが含まれます。)

R_{VIN}: アナログ入力抵抗 (I/O，アナログスイッチ, ADCが含まれます。)

上記の等価回路モデルの概算式として以下が使用できます。

$T_{samp} = 7.62 \times (R_{ext} \times C_{ext} + (R_{ext} + R_{VIN}) \times C_{VIN})$

■絶対最小定格値より小さいサンプリング時間を設定してはいけません。
(サンプリング時間 = 0.5µs 4.5V≦AVcc≦5.5V)

■サンプリング時間が十分でない場合，約 0.1µF の容量をアナログ入力端子に接続してください。

■端子入力リーク電流 I_{IL}(サンプリング切換え前の静的電流) またはアナログ入力リーク電流 I_{AIN} (サンプリング中の端子入力とコンパレータの総リーク電流) により，大きな外部駆動インピーダンスも A/D 変換の精度に影響を与えます。
端子入力リーク電流 I_{IL} の効果は外部コンデンサでは補えません。

■| AVcc – Vss| が小さくなるほど，相対的な誤差は大きくなります。

14.5.3 A/D コンバータの用語の定義

■分解能 ： A/D コンバータにより識別可能なアナログ変化

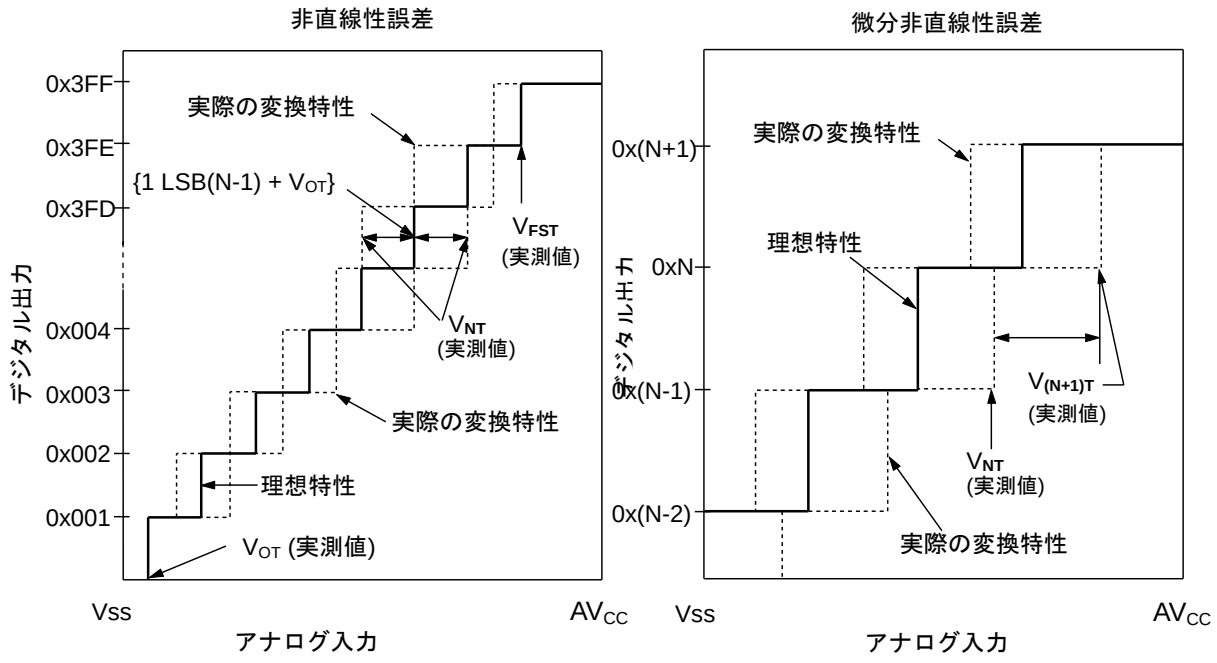
■非直線性誤差 ： ゼロトランジション点 (0b0000000000 ←→ 0b0000000001) と
フルスケールトランジション点 (0b1111111110 ←→ 0b1111111111)とを
結んだ直線と実際の変換特性との偏差

■微分非直線性誤差： 出力コードを 1LSB 変化させるのに必要な入力電圧の理想値からの偏差

■総合誤差 ： 実際の値と理論値の差。 総合誤差は, ゼロトランジション誤差,
フルスケールトランジション誤差, および直線性誤差が含まれる

■ゼロトランジション電圧: 最小変換値を生成する入力電圧

■フルスケールトランジション電圧: 最大変換値を生成する入力電圧

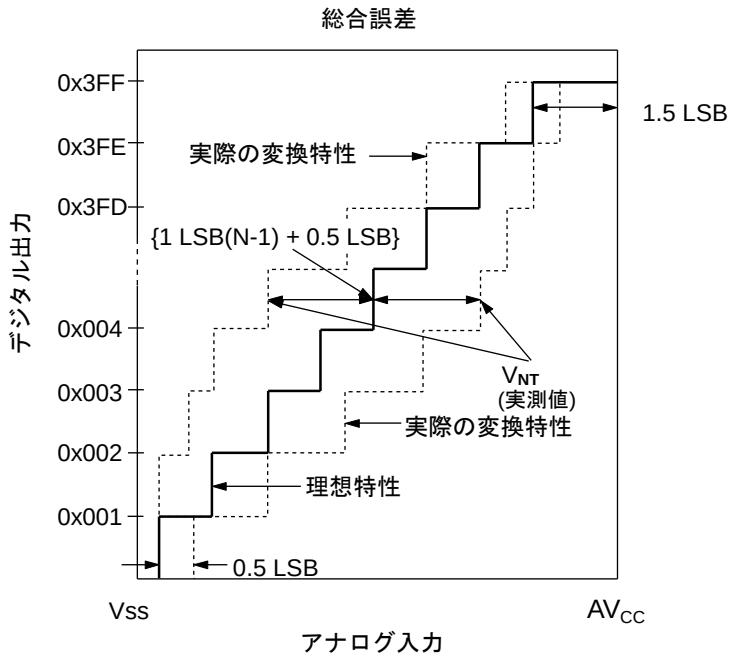


$$\text{デジタル出力 N の非直線性誤差} = \frac{V_{NT} - \{1LSB \times (N - 1) + V_{OT}\}}{1LSB} \text{ [LSB]}$$

$$\text{デジタル出力 N の微分非直線性誤差} = \frac{V_{(N+1)T} - V_{NT}}{1LSB} - 1 \text{ [LSB]}$$

$$1LSB = \frac{V_{FST} - V_{OT}}{1022} \text{ [V]}$$

N : A/D コンバータデジタル出力値
V_{OT} : デジタル出力が 0x000 から 0x001 に遷移する電圧
V_{FST} : デジタル出力が 0x3FE から 0x3FF に遷移する電圧
V_{NT} : デジタル出力が 0x(N - 1) から 0xN に遷移する電圧



$$1LSB\ (理想値) = \frac{AV_{cc} - V_{ss}}{1024}\ [V]$$

$$デジタル出力\ N\ の総合誤差\ = \frac{V_{NT} - \{1LSB \times (N - 1) + 0.5LSB\}}{1LSB}\ [LSB]$$

N : A/D コンバータデジタル出力値
V_{NT} :デジタル出力が 0x (N + 1)から 0xN に遷移する電圧
V_{OT} (理想値) = V_{ss} + 0.5LSB [V]
V_{FST} (理想値) = AV_{cc} - 1.5LSB [V]

14.6 電圧モニタ 0

電圧モニタ 0 の電気的特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
入力電圧 *2	V_{IN0}	VBMON VMPMON V12SW BVcc	-	3.0	-	BVcc +0.3	V	-
入力抵抗*3	R_{PD0}	VBMON VMPMON V12SW BVcc	-	100	240	530	kΩ	R_{PD0}=R01+R02
	R03		-	180	400	880	kΩ	-
	R04		-	900	2000	4400	kΩ	-
ツェナー電圧	V_{Z01}	-	-	5.2	5.8	6.4	V	D_{Z01} の ツェナー電圧
オフセット 誤差 *1 *2	V_{OFF0}	VBMON VMPMON V12SW BVcc	-	-90	-	+90	mV	-
抵抗分圧比 *2	R_{DIV0}	-	-	-	1/6	-	-	R_{DIV0} =R02/(R01+R02) 誤差= ±1.4%
電源電流	I_{VM0}	AVcc	-	-	1	2.0	mA	電圧モニタ 0 動作時

*1: 内蔵アンプにおいて発生するオフセット誤差で端子における電圧値です。抵抗によって分圧された電圧が A/D C に入力されます。

*2: 電圧をモニタする場合, A/D C を含めた入力電圧の測定誤差は次の概算式によって計算できます。

誤差 = ±(V_{IN0}× (抵抗分圧比誤差+AVcc 電圧誤差) + V_{OFF0}+(A/D C 総合誤差/ R_{DIV0}))

例: AVcc = V5C5 時の入力電圧の測定誤差

誤差 = ±(V_{IN0}× (0.014+0.03) + 0.09+(5/1024)×3×6)

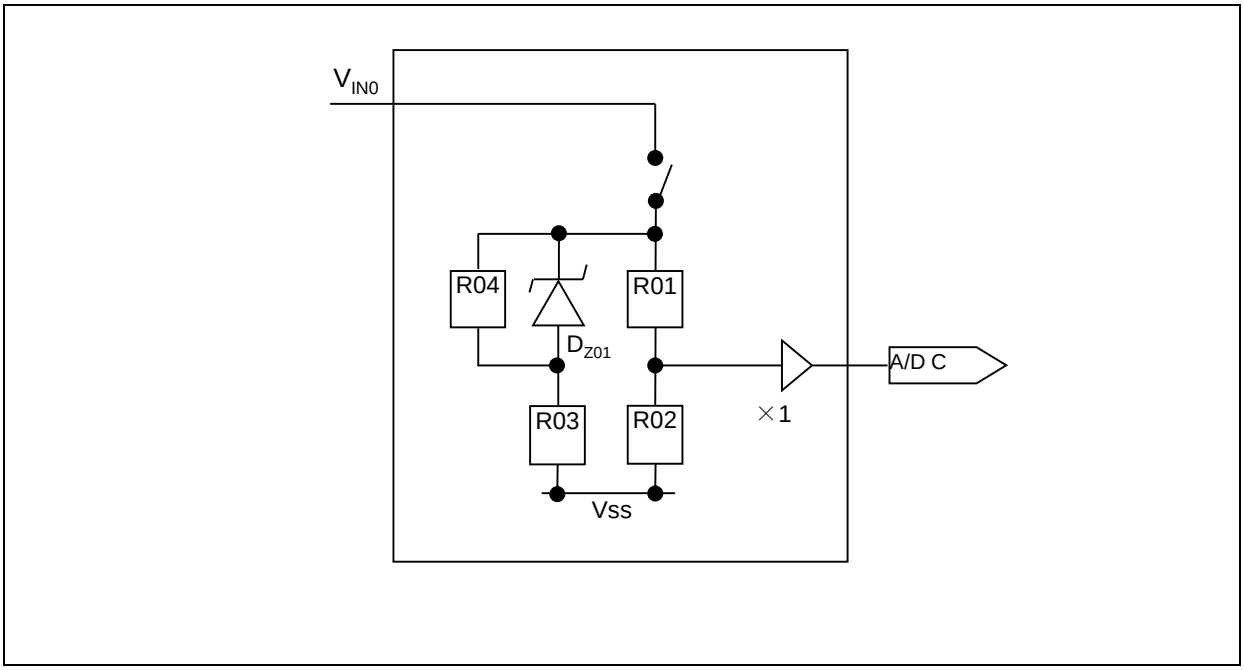
*3: 入力電圧が高い場合, R04 の電位差はツェナー電圧に固定されるため, 以下のように合成抵抗が変化します。

- V_{IN0} ＞ V_{Z01}×(R03+R04) /R04 のとき:
  合成抵抗= 1 / ((R01+R02+R03)/((R01+R02)×R03) -V_{Z01}/(V_{IN0}×R03))
- V_{IN0} ≦ V_{Z01}×(R03+R04) /R04 のとき:
  合成抵抗= ((R01+R02)×(R03+R04)) / (R01+R02+R03+R04)

例: 規格値が標準の場合

- V_{IN0} = 13.5V のとき: 合成抵抗= 179kΩ
- V_{IN0} ≦ 6.96V のとき: 合成抵抗= 218kΩ

電圧モニタ 0 のブロックダイヤグラム



14.7 電圧モニタ 1

電圧モニタ 1 の電気的特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
入力電圧 *2	V_{IN1}	PVcc	-	-	PVcc	-	V	-
入力抵抗 *3	R_{PD1}	PVcc	-	180	400	880	kΩ	R_{PD1}=R11+R12
	R13		-	180	400	880	kΩ	-
	R14		-	900	2000	4400	kΩ	-
ツェナー電圧	V_{Z11}	-	-	5.2	5.8	6.4	V	D_{Z11} のツェナー電圧
オフセット誤差 *1 *2	V_{OFF1}	PVcc	-	-150	-	+150	mV	-
抵抗分圧比 *2	R_{DIV1}	-	-	-	1/10	-	-	R_{DIV0} =R12/(R11+R12) 誤差= ±1.3%
電源電流	I_{VM1}	AVcc	-	-	1	2.1	mA	電圧モニタ 1 動作時

*1: 内蔵アンプにおいて発生するオフセット誤差で端子における電圧値です。抵抗によって分圧された電圧が A/D C に入力されます。

*2: 電圧をモニタする場合, A/D C を含めた入力電圧の測定誤差は次の概算式によって計算できます。

誤差 = ±(V_{IN1}× (抵抗分圧比誤差+AVcc 電圧誤差) + V_{OFF1}+(A/D C 総合誤差/ R_{DIV1}))

例: AVcc = V5C5 時の入力電圧の測定誤差

誤差 = ±(V_{IN1}× (0.013+0.03) + 0.15+(5/1024)×3×10)

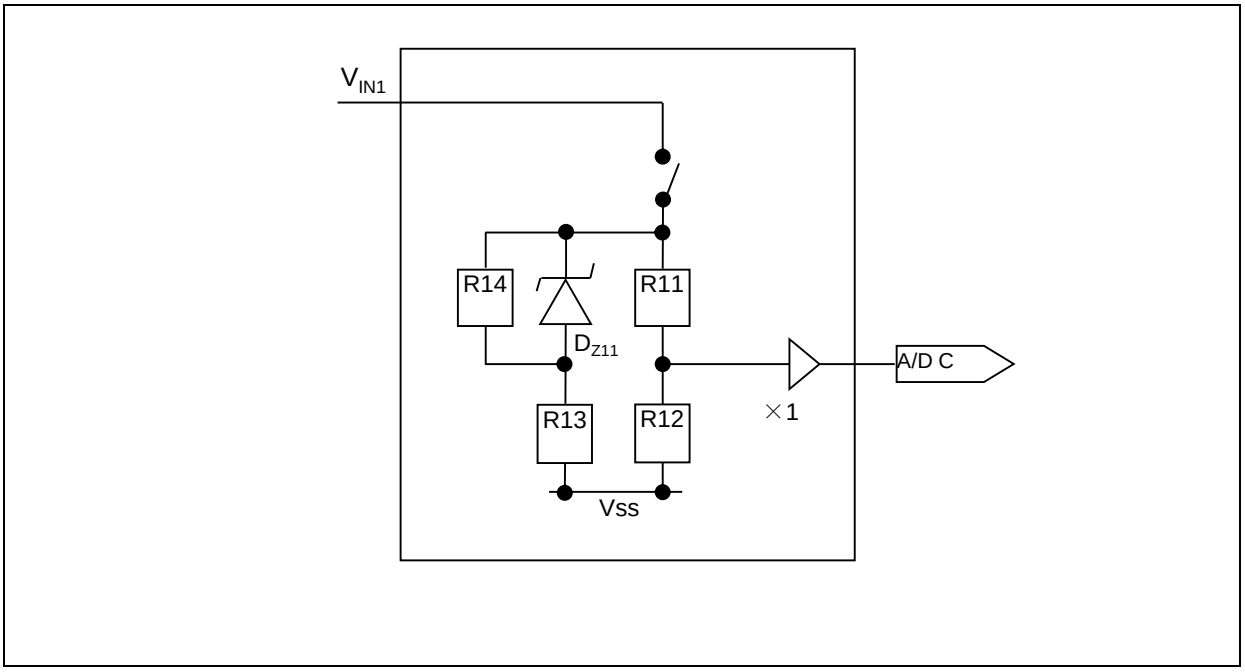
*3: 入力電圧が高い場合, R14 の電位差はツェナー電圧に固定されるため, 以下のように合成抵抗が変化します。

- V_{IN1} ＞ V_{Z11}×(R13+R14) /R14 のとき:
  合成抵抗= 1 / ((R11+R12+R13)/((R11+R12)×R13) -V_{Z11}/(V_{IN1}×R13))
- V_{IN1} ≦ V_{Z11}×(R13+R14) /R14 のとき:
  合成抵抗= ((R11+R12)×(R13+R14)) / (R11+R12+R13+R14)

例: 規格値が標準の場合

- V_{IN1} = 13.5V のとき: 合成抵抗= 255kΩ
- V_{IN1} ≦ 6.96V のとき: 合成抵抗= 343kΩ

電圧モニタ 1 のブロックダイヤグラム



14.8 抵抗分圧

抵抗分圧の電気的特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
入力電圧 *1	V_{INDIV}	SH_0 SH_1 SH_2	-	Vss	-	BVcc +0.3	V	-
入力抵抗 *2	R_{PDDIV}		-	7.9	13	18	kΩ	R_{PDDIV}=Rd1+Rd2
抵抗分圧比 *1	R_{DIVD}	-	-	-	1/6	-	-	R_{DIVD} =Rd2/(Rd1+Rd2) 誤差= ±0.9%

*1: 電圧をモニタする場合, A/D C を含めた入力電圧の測定誤差は次の概算式によって計算できます。

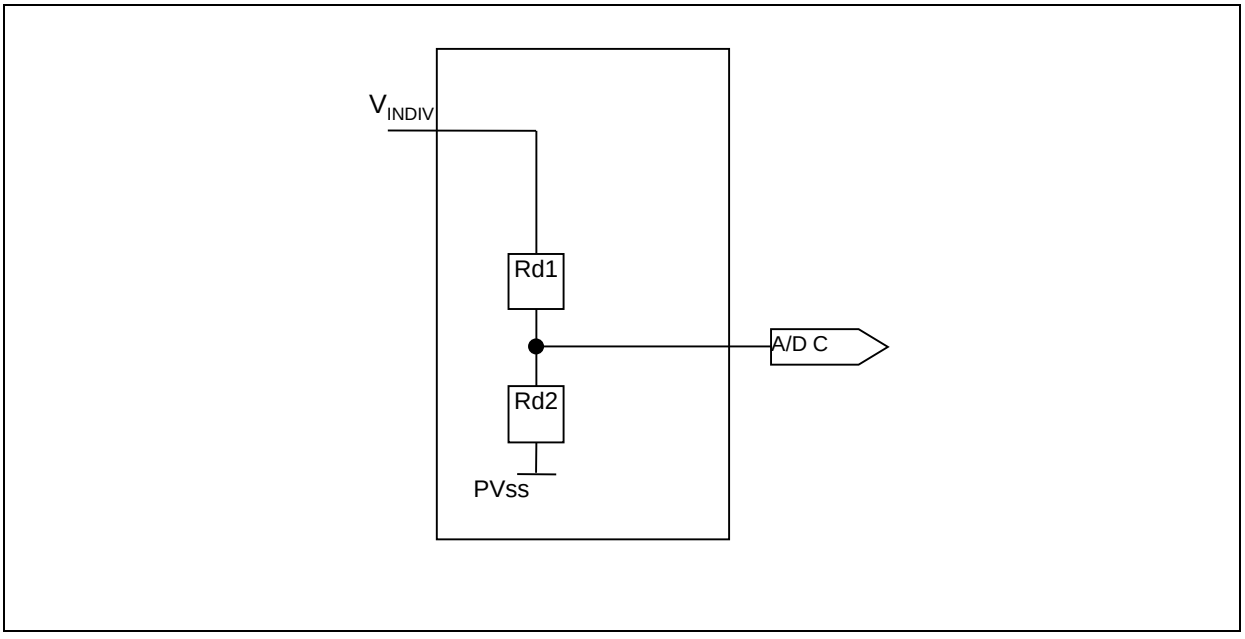
誤差 = ±(V_{INDIV}× (抵抗分圧比誤差+AVcc 電圧誤差) + (A/D C 総合誤差/ R_{DIVD}))

例: AVcc = V5C5 時の入力電圧の測定誤差

誤差 = ±(V_{INDIV}× (0.009+0.03) +(5/1024)×12×6)

*2: SH_n 端子は, 3 相モータプリドライバの Sink 抵抗: R_{SG} と入力抵抗: R_{PDDIV} の合成抵抗でプルダウンされます。

抵抗分圧のブロックダイヤグラム



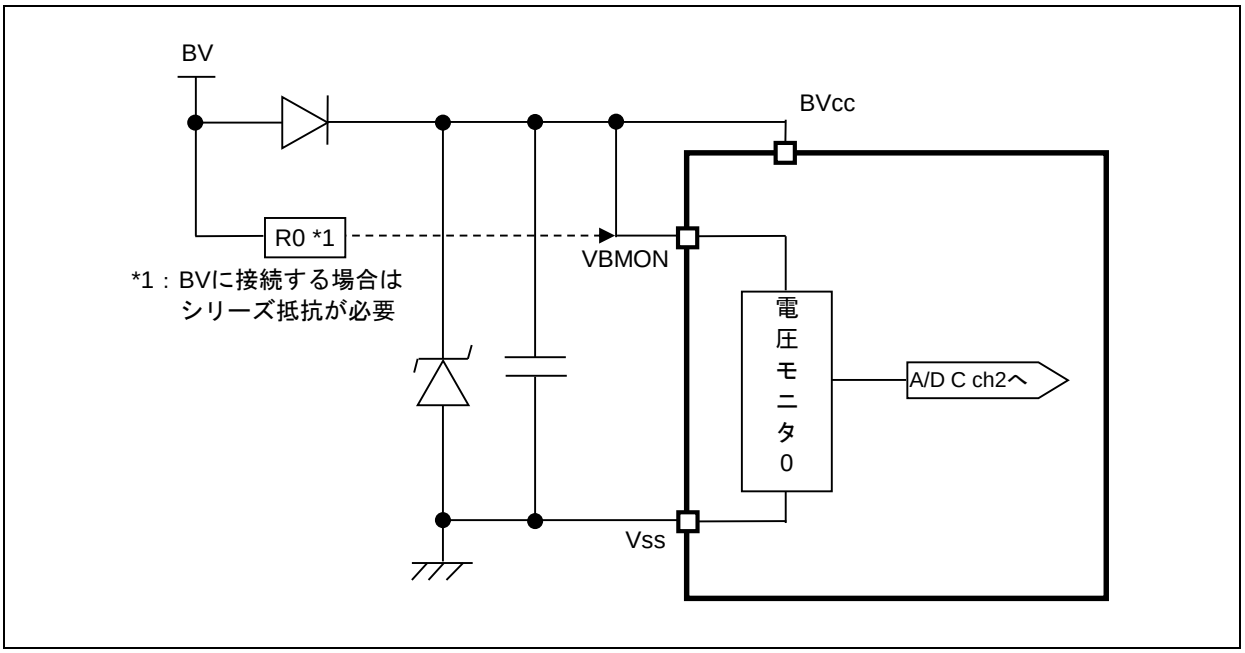
14.9 VB モニタ(VBMON)

端子特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
入力電圧	V_{IN}	VBMON	-	3.0	-	BVcc+0.3	V	-
外付け抵抗	R0	VBMON	-14V < BV	1	-	-	kΩ	BV 接続時必要 1kΩ (公差 ±10%以内)

接続例



14.10 チャージポンプ

端子特性

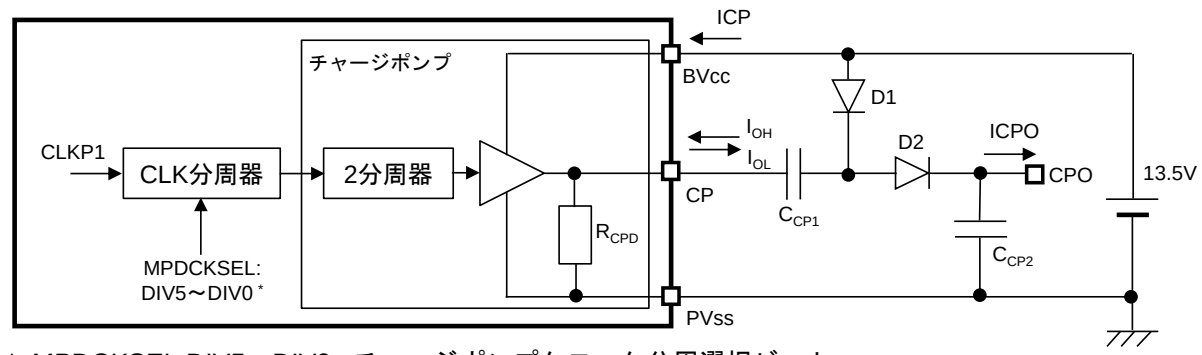
(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
ハイレベル出力電圧	V_{OHCP}	CP	BVcc =13.5V I_{OH}= -50mA	11	BVcc -0.5	-	V	-
ローレベル出力電圧	V_{OLCP}	CP	BVcc =13.5V I_{OL}= +50mA	-	0.7	1.1	V	-
外付け容量	C_{CP1}	-	-	-	0.022	-	µF	-
	C_{CP2}	-	-	-	0.47	-	µF	
プルダウン抵抗	R_{CPD}	CP	-	45	100	220	kΩ	-
チャージポンプ電圧 *1 *2	V_{CPO}	-	ICPO=20mA fCP=500kHz C_{CP1}, C_{CP2}=規格値	9.3	-	-	V	BVcc=6V
				-	24.5	-	V	BVcc=13.5V
				-	-	33.8	V	BVcc=18V
出力周波数	fCP	CP	BVcc =13.5V	250	500	750	kHz	-
チャージポンプ出力電流	ICPO	-	BVcc =13.5V PVcc = BVcc +8V	22	-	-	mA	*1
安定待ち時間	tCP	-	BVcc =13.5V fCP=500kHz C_{CP1}, C_{CP2}=規格値 ICPO=0mA	-	0.11	-	ms	外付け容量: C_{CP2} の充電時間*1
電源電流	ICP	BVcc	BVcc =13.5V fCP=500kHz C_{CP1}, C_{CP2}=規格値 ICPO=0mA	-	4.6	9.3	mA	-

*1: 昇圧回路接続例でのシミュレーションによる参考値です。外付けする素子によって値は変わり特性を保証するものではありません。

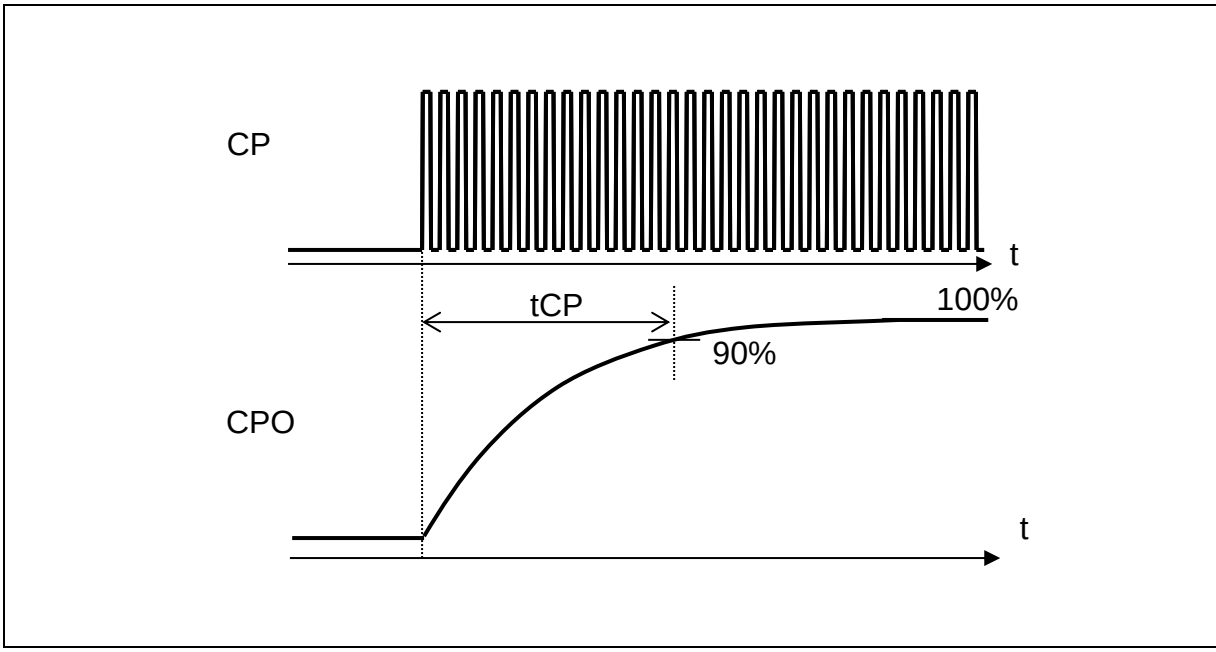
*2: D1/D2 について，次の順方向電圧特性を持つ SPICE モデルにてシミュレーションを実施
順方向電圧=0.28[V] (順方向電流=0.1[A] , T_A=+25°C 時)

昇圧回路接続例



*: MPDCKSEL:DIV5～DIV0: チャージポンプクロック分周選択ビット

動作タイミング図



14.11 3 相モータプリドライバ

端子特性

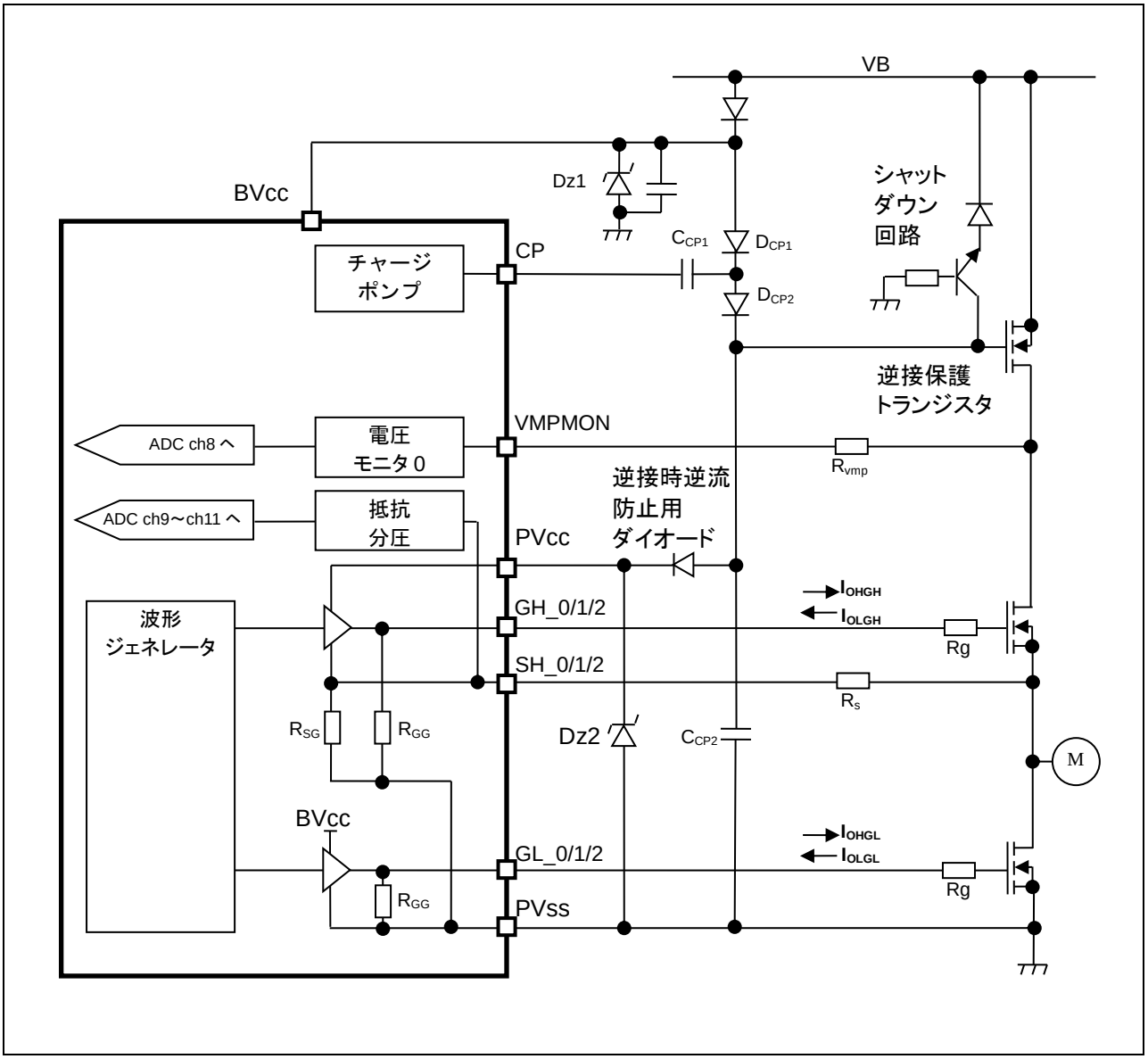
(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
"H" レベル出力電圧	V_{OHPD}	GH_0 GH_1 GH_2	PVcc =25V VSH=0V *1 I_{OHGH} = -10mA MPDC2.HSR=111_B/ SSWSDC.HBST=1111_B	8.6	12	15	V	-
		GL_0 GL_1 GL_2	BVcc =13.5V I_{OHGL} = -10mA MPDC2.LSR=111_B/ SSWSDC.LBST=1111_B	8.4	12	14	V	-
"L" レベル出力電圧	V_{OLPD}	GH_0 GH_1 GH_2	PVcc =25V VSH=0V *1 I_{OLGH} = +10mA MPDC2.HSR=111_B/ SSWSDC.HBST=1111_B	-	0.46	1.1	V	-
		GL_0 GL_1 GL_2	BVcc =13.5V I_{OLGL} = +10mA MPDC2.LSR=111_B/ SSWSDC.LBST=1111_B	-	0.53	1.3	V	-
負荷容量	C_{LPD}	GH_0 GH_1 GH_2	PVcc =25V VSH=0V *1	-	-	12	nF	-
		GL_0 GL_1 GL_2	BVcc =13.5V	-	-	12	nF	-
ゲート放電抵抗	R_{GG}	GH_0 GH_1 GH_2 GL_0 GL_1 GL_2	出力 ディセーブル	40	100	250	kΩ	-
Sink 抵抗 *3	R_{SG}	SH_0 SH_1 SH_2	-	40	100	250	kΩ	-
保護抵抗	R_S	SH_0 SH_1 SH_2	-	150	-	-	Ω	
	R_{vmp}	VMPMON	-14V < BV	1	-	-	kΩ	1kΩ (公差 ±10%以内)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
電源電流	I_{HLGD}	PVcc	PVcc =25V VSH=0V *1 C_{LPD}=12nF F_{SW} =20kHz	-	6.3	9.9	mA	*2
			VSH=0V *1 F_{SW}=0kHz I_{OHGH}=0mA I_{OLGH}=0mA	-	3.6	6.3	mA	*2 固定出力時
		BVcc	BVcc =13.5V VSH=0V *1 C_{LPD}=12nF F_{SW} =20kHz	-	6.1	9.8	mA	*2
			VSH=0V *1 F_{SW}=0kHz I_{OHGL}=0mA I_{OLGL}=0mA	-	3.6	6.1	mA	*2 固定出力時

*1: VSH:SH_0, SH_1, SH_2 各端子の電圧
*2: 1 ドライバあたりの消費電流です。
*3: SH_n 端子は，抵抗分圧の入力抵抗: R_{PDDIV} と Sink 抵抗: R_{SG} の合成抵抗でプルダウンされます。

接続例


VB
BVcc
Dz1
CCP1
DCP1
DCP2
シャットダウン回路
チャージポンプ
CP
逆接保護トランジスタ
ADC ch8 へ
電圧モニタ 0
VMPMON
Rvmp
逆接時逆流防止用ダイオード
ADC ch9～ch11 へ
抵抗分圧
PVcc
波形ジェネレータ
GH_0/1/2
IOHGH
IOLGH
Rg
SH_0/1/2
Rs
RSG
RGG
Dz2
CCP2
M
BVcc
IOHGL
IOLGL
GL_0/1/2
RGG
Rg
PVss

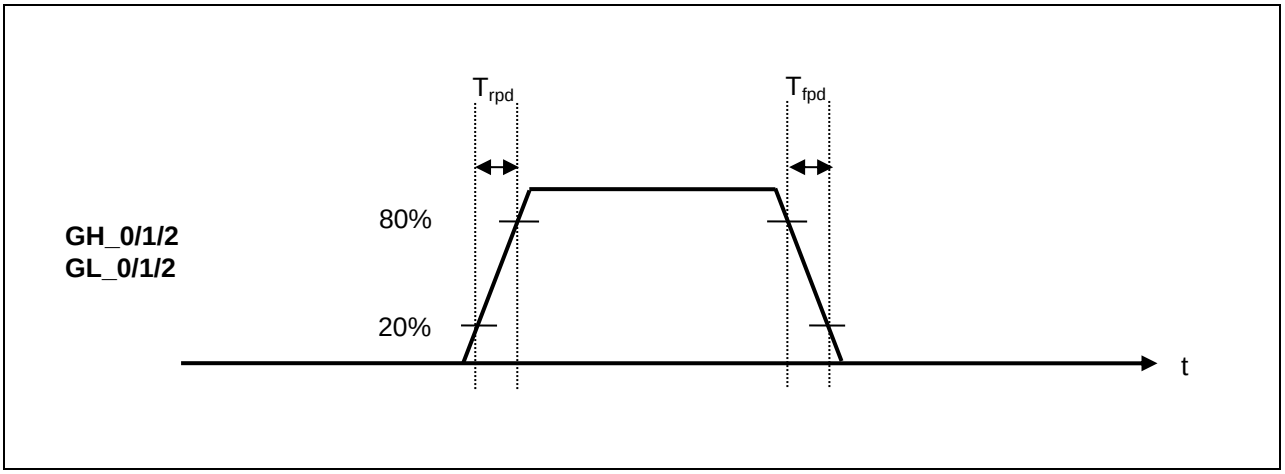
出力特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
スイッチング周波数	F_{SW}	GH_0 GH_1 GH_2	PVcc=25V C_{CP2}=0.47µF C_{LPD}=12000pF *1	-	-	30	kHz	-
		GL_0 GL_1 GL_2	BVcc =13.5V C_{CP2}=0.47µF C_{LPD} =12000pF *1	-	-	30	kHz	-
立上り時間	T_{rpd}	GH_0 GH_1 GH_2	PVcc=25V C_{CP2}=0.47µF C_{LPD} =12000pF *1 MPDC2.HSR=111_B/ SSWSDC.HBST=1111_B	-	1	-	µs	*2
		GL_0 GL_1 GL_2	BVcc =13.5V C_{CP2}=0.47µF C_{LPD} =12000pF *1 MPDC2.LSR=111_B/ SSWSDC.LBST=1111_B	-	1	-	µs	*2
立下り時間	T_{fpd}	GH_0 GH_1 GH_2	PVcc =25V C_{CP2}=0.47µF C_{LPD} =12000pF *1 MPDC2.HSR=111_B/ SSWSDC.HBST=1111_B	-	1	-	µs	*2
		GL_0 GL_1 GL_2	BVcc =13.5V C_{CP2}=0.47µF C_{LPD} =12000pF *1 MPDC2.LSR=111_B/ SSWSDC.HBST=1111_B	-	1	-	µs	*2

*1: C_{LPD}:GH_0, GH_1, GH_2, GL_0, GL_1, GL_2 各端子の負荷容量
*2: シミュレーションによる参考値です。外部環境に依存するため，特性を保証するものではありません。

タイミング図



14.12 12V 電源出力

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
12V 電源出力電圧	V_{O12VSW}	V12SW	I_{O12}=30mA	BVcc-0.5	-	BVcc	V	-
12V 電源出力電流	I_{O12}	V12SW	-	-	-	30	mA	-

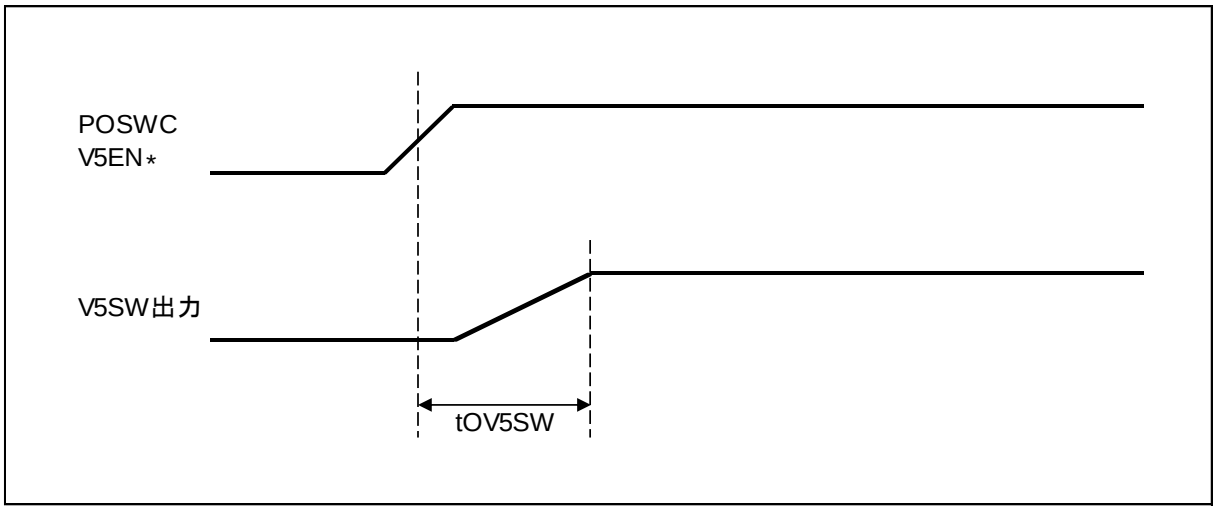
14.13 5V 電源出力

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
V5SW 電源出力電圧	V_{O5VSW}	V5SW	I_{OV5SW}=25mA	4.85	5	5.15	V	-
V5SW 電源出力電流 *	I_{OV5SW}	V5SW	-	-	-	25	mA	-
V5SW 電源出力安定待ち時間	tOV5SW	V5SW	I_{OV5SW}=0mA	-	760	1800	µs	
V5C5 出力電圧	V_{OV5C5}	V5C5	I_{OV5C5}=25mA	4.85	5	5.15	V	-
V5C5 出力電流 *	I_{OV5C5}	V5C5	-	-	-	25	mA	AVcc および内部消費電流を除く

*: 5V 電源平均総出力電流($\Sigma I_{OV5} = I_{OV5SW} + I_{OV5C5}$)は，「14.1. 絶対最大定格」を参照してください。

V5SW 電源出力のタイミング図



*: POSWC-V5EN: V5SW 出力制御ビット

14.14 電源安定化コンデンサ接続端子

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

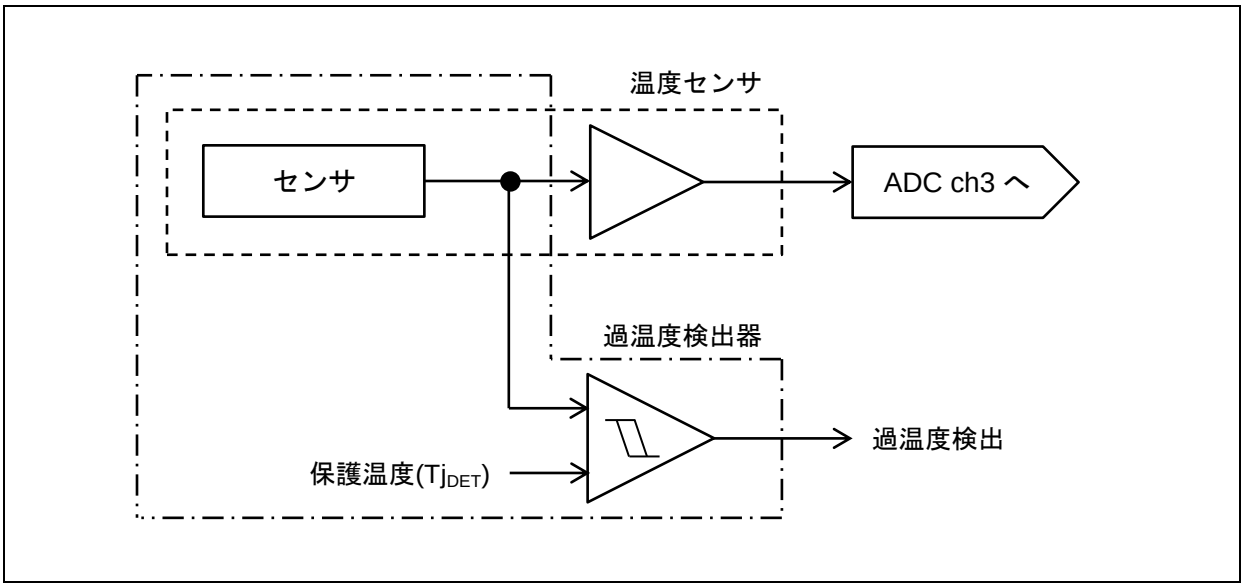
項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
5V 電源 安定化出力端子電圧	V_{C5}	V5C5 C5	I_O=0mA	4.85	5	5.15	V	-
コアロジック電源 安定化出力端子電圧	V_{C1}	C1	RSTX="L" I_O=0mA	1.65	1.8	1.95	V	-

14.15 過温度検出器

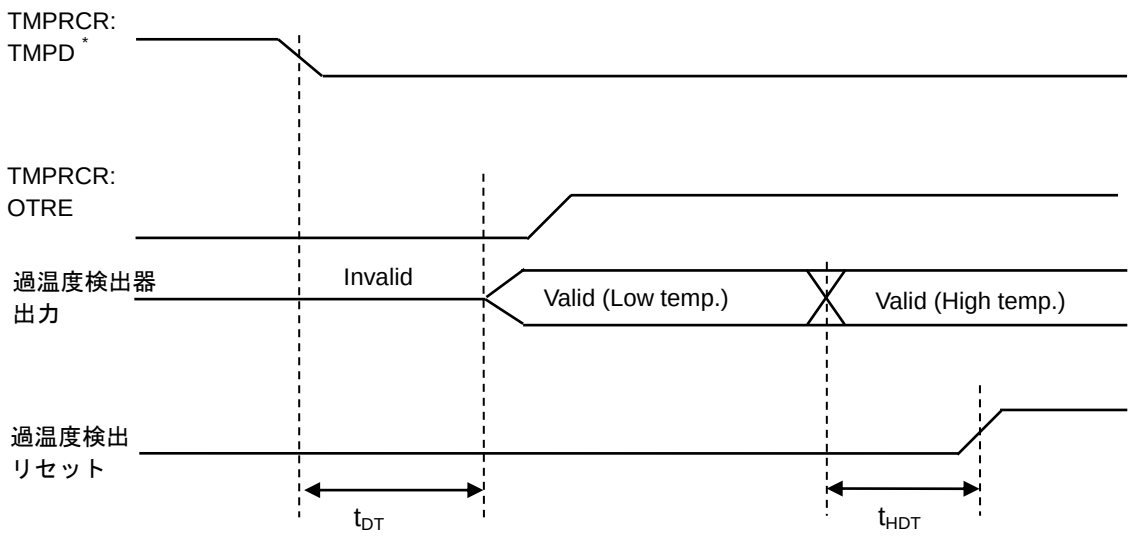
(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	条件	規格値			単位	備考
			最小	標準	最大		
保護温度	Tj_{DET}	-	142	146	150	°C	-
復帰温度	Tj_{CNL}	-	135	140	145	°C	-
温度ヒステリシス	Tj_{HYS}	-	5	6	7	°C	-
安定待ち時間	t_{DT}	-	-	-	200	µs	-
過温度検出フィルタ時間	t_{HDT2}	TMPRCR:TMFT=10_B	-	1	-	µs	-
	t_{HDT1}	TMPRCR:TMFT=01_B	-	5	-	µs	-
	t_{HDT0}	TMPRCR:TMFT=00_B	-	15	-	µs	初期値
	t_{HDT3}	TMPRCR:TMFT=11_B	-	30	-	µs	-
電源電流	I_{OTD}	TMPRCR:TMPD=0	-	0.25	7.1	µA	-

温度センサおよび過温度検出器ブロックダイヤグラム

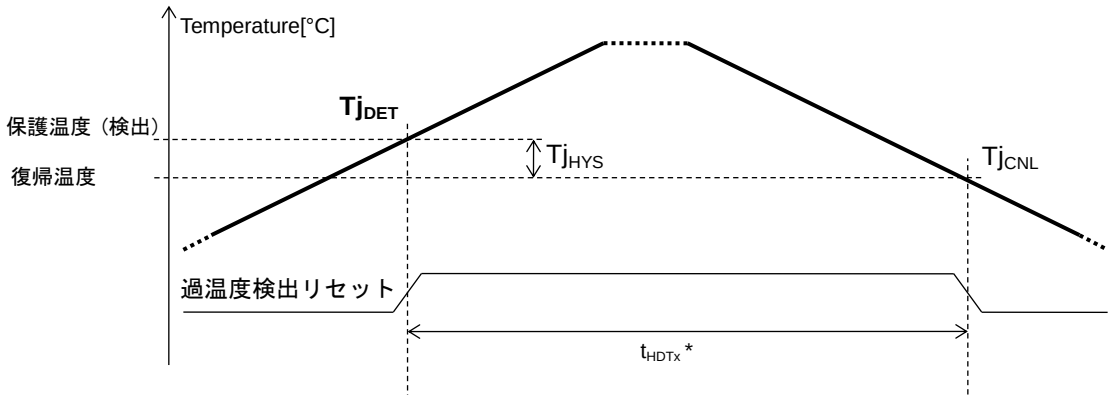


過温度検出タイミング図



*: TMPRCR:TMPD: 過温度検出器停止ビット

ジャンクション温度 >= 保護温度 時 過温度検出リセット=H-level
ジャンクション温度 < 保護温度 時 過温度検出リセット=L-level



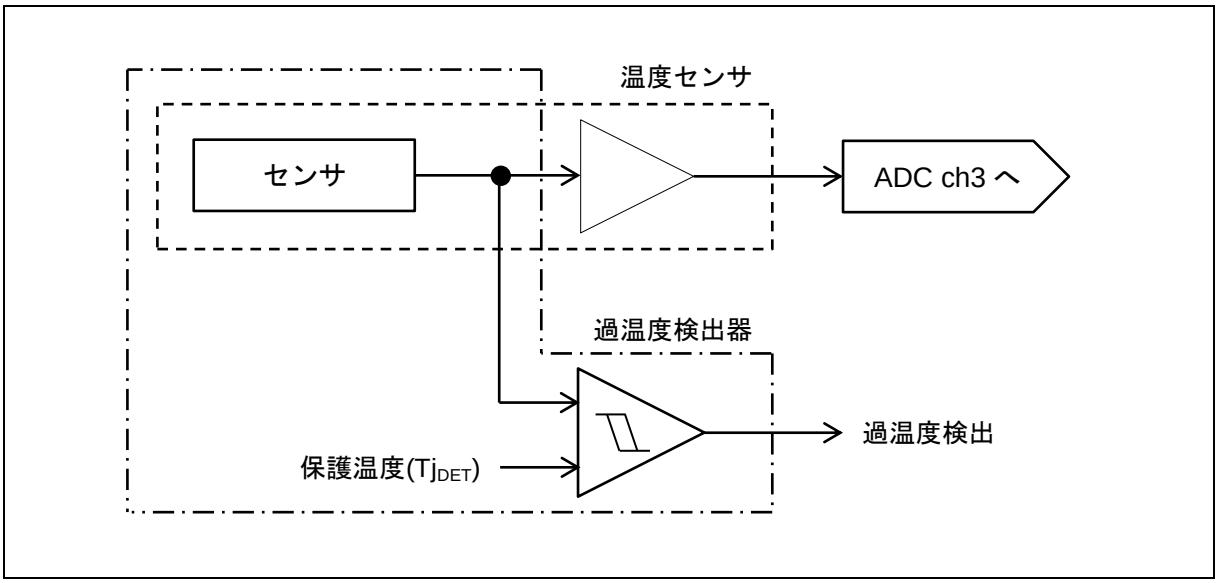
* t_{HDTx} :これより短い時間の温度上昇(瞬時温度上昇) は検出できません

14.16 温度センサ

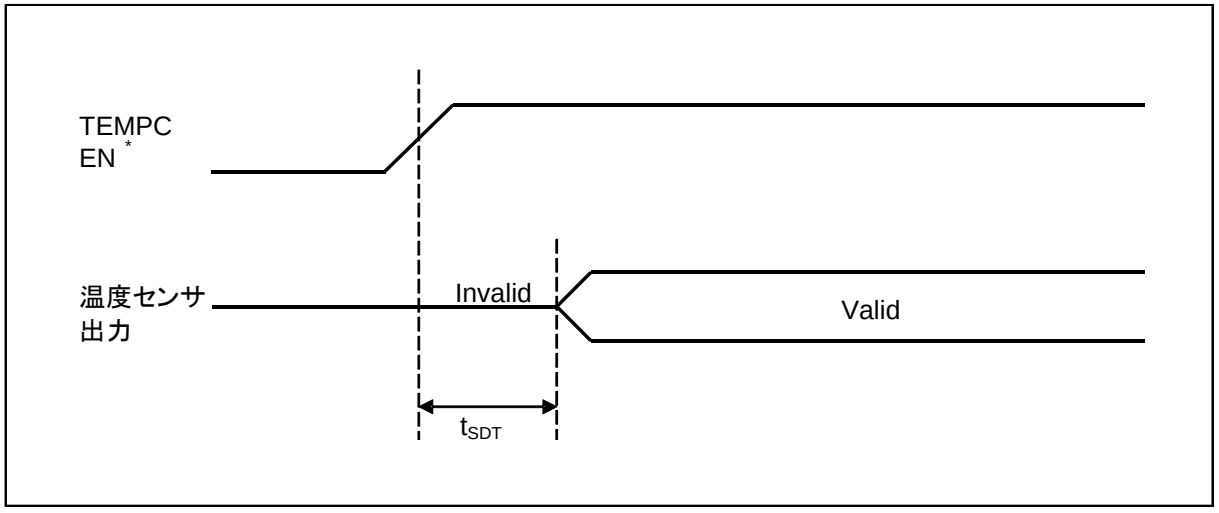
(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子	条件	規格値			単位	備考
				最小	標準	最大		
温度検出範囲	Tj_{RNG}	-	-	-40	-	+150	°C	-
温度検出誤差	Tj_{EMA}	-	Tj=+25°C	-14	-	+14	°C	-
安定待ち時間	t_{SDT}	-	-	-	-	50	µs	-
電源電流	I_{TMP}	BVcc	-	-	1	2.4	mA	温度センサ動作時

温度センサおよび過温度検出器ブロックダイヤグラム



温度センサタイミング図



*: TEMPC:EN: 温度センサ制御ビット

14.17 低電圧検出機能の特性

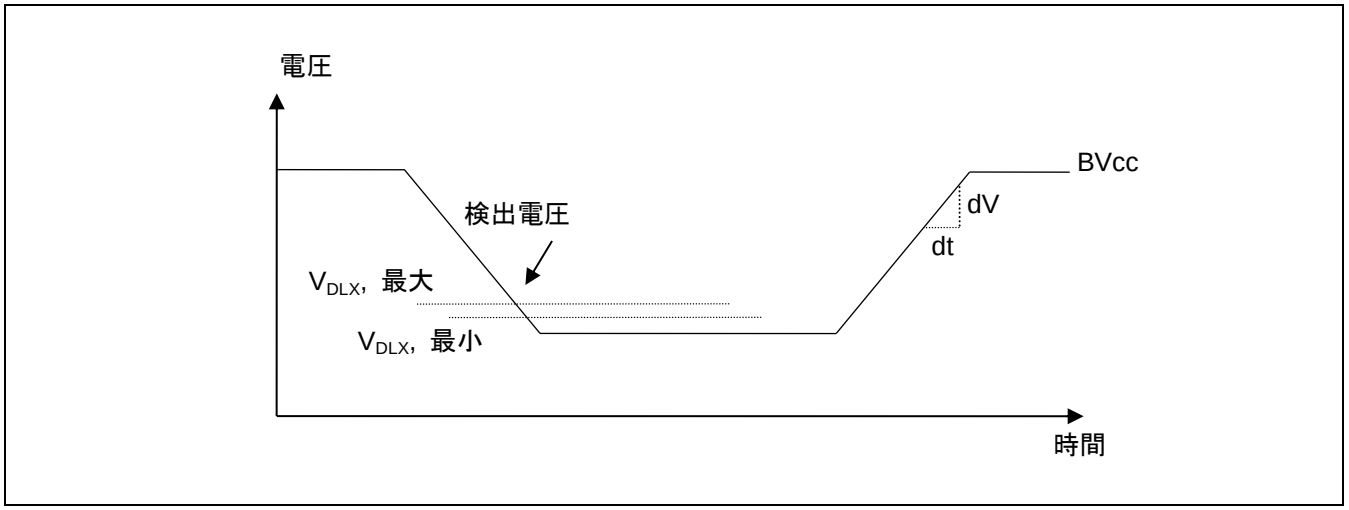
(BVcc = 4.08～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

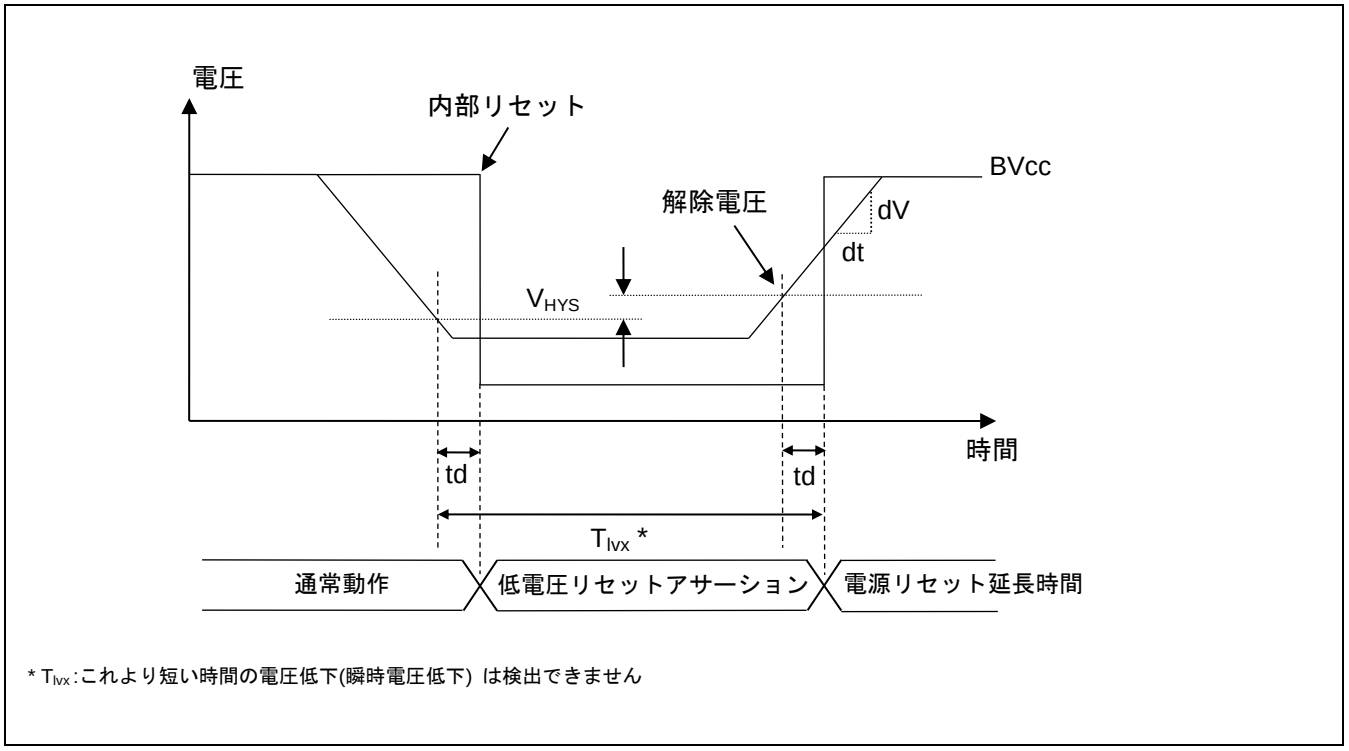
項目	記号	条件	規格値(BVcc)			単位	備考
			最小	標準	最大		
検出電圧(BVcc)*1 *3	V_{DL3}	CILCR:LVL=11_B	4.08	4.20	4.32	V	-
	V_{DL0}	CILCR:LVL=00_B	4.38	4.50	4.62	V	初期値
	V_{DL1}	CILCR:LVL=01_B	4.58	4.70	4.82	V	-
電源電圧変動率*2	dV/dt	-	-0.004	-	+0.004	V/µs	-
ヒステリシス幅	V_{HYS}	-	0.29	0.30	0.31	V	-
安定待ち時間	$T_{LVDSTAB}$	-	-	-	140	µs	-
検出遅延時間	td	dV/dt= -4mV/µs	-	-	5	µs	フィルタ時間除く
低電圧検出フィルタ時間	T_{lv2}	CILCR:LVFT=10_B	-	1	-	µs	-
	T_{lv1}	CILCR:LVFT=01_B	-	5	-	µs	-
	T_{lv0}	CILCR:LVFT=00_B	-	15	-	µs	初期値
	T_{lv3}	CILCR:LVFT=11_B	-	30	-	µs	-

*1: 電源電圧が検出遅延時間(td)より短い時間で，検出電圧範囲を通過した場合，検出範囲通過後に低電圧検出が発生/解除する可能性があります。

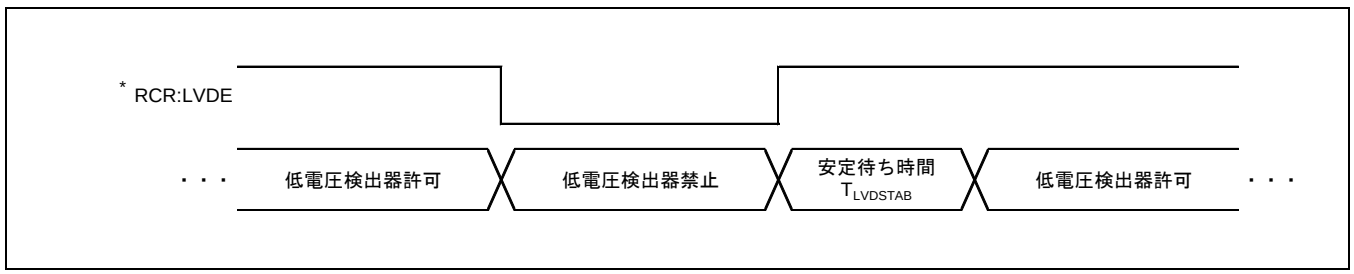
*2: 検出電圧(V_{DLX})で低電圧検出を行うために，電源の変化を電源電圧変動率の範囲内に抑えてください。

*3: CILCR:LVL=10_B の条件は，設定禁止です。





* T_{lvx} : これより短い時間の電圧低下(瞬時電圧低下) は検出できません



*: RCR:LVDE: 低電圧検出器許可ビット

14.18 LIN トランシーバ

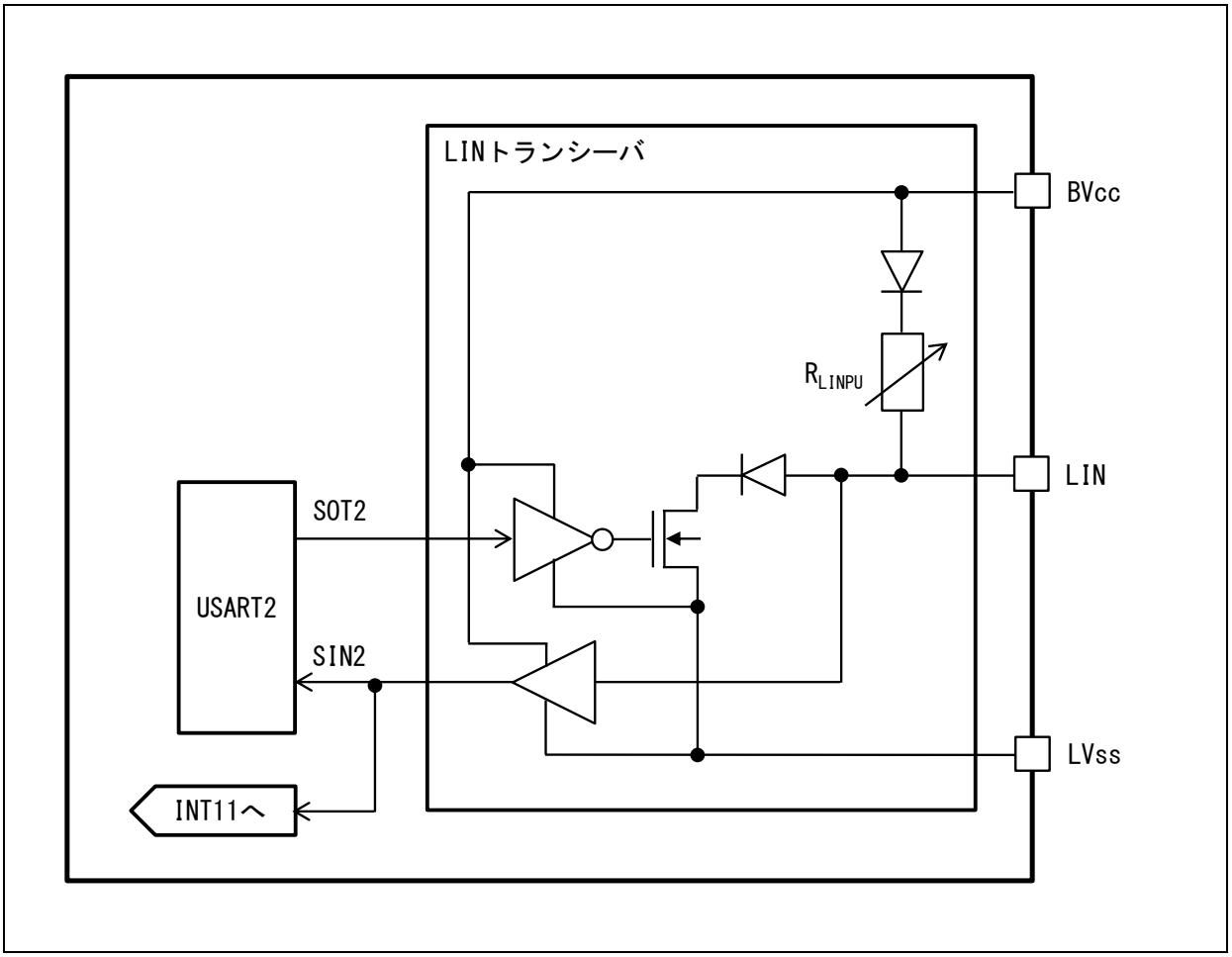
(BVcc = 7V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目	記号	端子名	条件	規格			単位	備考
				最小	標準	最大		
電源電流	I_{LINTR}	BVcc	LINTRC.XLDPD=1 LINTRC.XLRPD=1 SOT2=0	-	2.5	5.4	mA	BVcc=13.5V dominant 出力時
	I_{LINSLP}		LIN=OPEN LINTRC.XLDPD=0 LINTRC.XLRPD=1 LINTRC.PURSEL=1	-	-	11	μA	T_A=+25 BVcc=13.5V
				-	-	100	μA	T_A=+105°C
内蔵 プルアップ抵抗	R_{LINPU}	LIN	LINTRC.PURSEL=1	20	30	60	kΩ	-
			LINTRC.PURSEL=0	180	300	520	kΩ	-
"L"レベル出力電流	I_{OLLIN}	LIN	LIN=BVcc=18V	40	-	200	mA	-
入力リーク電流 レシーバ recessive	I_{LINIL_REC}	LIN	7V≦LIN≦18V BVcc≦LIN SOT2=1	-	-	20	μA	-
入力リーク電流 レシーバ dominant	I_{LINIL_DOM}	LIN	LIN=0V BVcc=13.5V SOT2=1	-1	-	-	mA	-
グランド外れ リーク電流	I_{LINIL_GND}	LIN	BVcc=Vss=18V LIN=0V	-1	-	+1	mA	-
バッテリ外れ リーク電流	I_{LINIL_BV}	LIN	BVcc=Vss=0V LIN=18V	-	-	100	μA	-
ドライバ recessive 出力電圧	V_{OLINR}	LIN	SOT2=1 BVcc=7.0V	BVcc × 0.78	-	BVcc	V	-
ドライバ dominant 出力電圧	V_{OLIND}	LIN	SOT2=0 BVcc=7.0V	Vss	-	1.6	V	-
レシーバ recessive 入力電圧	V_{IREC}	LIN	-	BVcc × 0.6	-	-	V	-
レシーバ dominant 入力電圧	V_{IDOM}	LIN	-	-	-	BVcc × 0.4	V	-
レシーバ閾値 (しきいち) 中心電圧	V_{CNTRX}	LIN	-	BVcc × 0.475	BVcc × 0.500	BVcc × 0.525	V	*1
レシーバ閾値 (しきいち) ヒステリシス電圧	V_{HYSRX}	LIN	-	-	-	BVcc × 0.175	V	*2
安定待ち時間	t_{LDT}	-	-	-	-	70	μs	-
マスタノード用 プルアップ抵抗	$R_{LINMSTR}$	LIN	-	900	1000	1100	Ω	-
デューティサイクル 1 *4	$D1_{LINTX}$	LIN	tbit=50 μs	0.396	-	-	-	= tbus_rec_min /(2×tbit) VTHRX1_REC =0.744×BVcc VTHRX1_DOM =0.581×BVcc

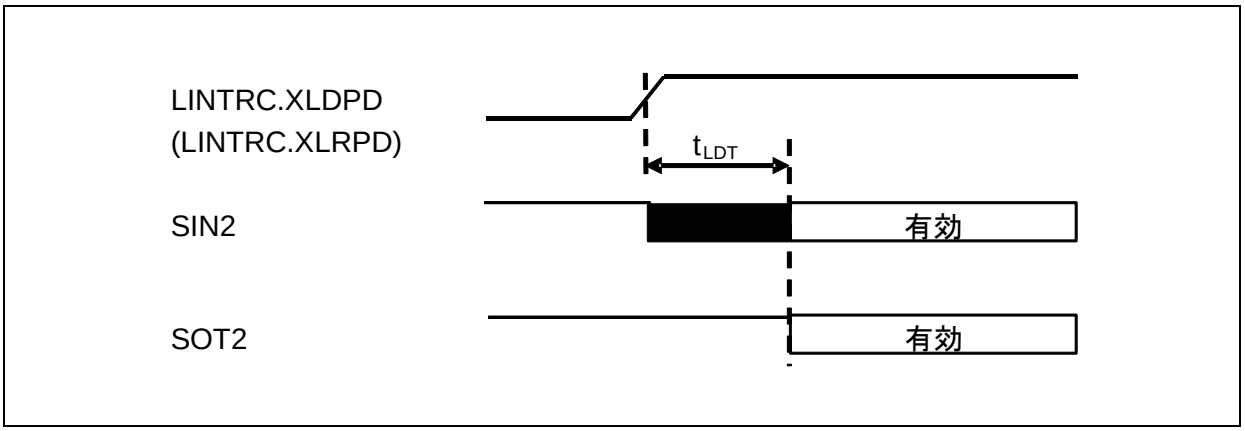
項目	記号	端子名	条件	規格			単位	備考
				最小	標準	最大		
デューティサイクル 2 *4	$D2_{LINTX}$	LIN	tbit=50 µs BVcc=7.6V～18V	-	-	0.581	-	= tbus_rec_max /(2×tbit) VTHRX2_REC =0.422×BVcc VTHRX2_DOM =0.284×BVcc
デューティサイクル 3 *4*5	$D3_{LINTX}$	LIN	tbit=96 µs	0.417	-	-	-	= tbus_rec_min /(2×tbit) VTHRX1_REC =0.778×BVcc VTHRX1_DOM =0.616×BVcc
デューティサイクル 4 *4*5	$D4_{LINTX}$	LIN	tbit=96 µs BVcc=7.6V～18V	-	-	0.590	-	= tbus_rec_max /(2×tbit) VTHRX2_REC =0.389×BVcc VTHRX2_DOM =0.251×BVcc
レシーバ遅延時間	t_{rx_pd}	- (SIN2)	-	-	-	6	µs	-
レシーバ遅延時間対称性	t_{rx_sym}	- (SIN2)	-	-2	-	2	µs	= $t_{rx_pd(raising)}$ - $t_{rx_pd(falling)}$
入力容量	C_{LININ}	LIN	-	-	-	100	pF	-

*1: V_{CNTRX} = (Vth_dom + Vth_rec)/2 *3
*2: V_{HYSRX} = Vth_rec – Vth_dom *3
*3: Vth_dom: receiver threshold of the recessive to dominant LIN bus edge.
Vth_rec: receiver threshold of the dominant to recessive LIN bus edge.
*4: Bus load conditions (C_{BUS} / R_{BUS}): 1nF/1kΩ, 6.8nF/660Ω, 10nF/500Ω.
*5: 参考値

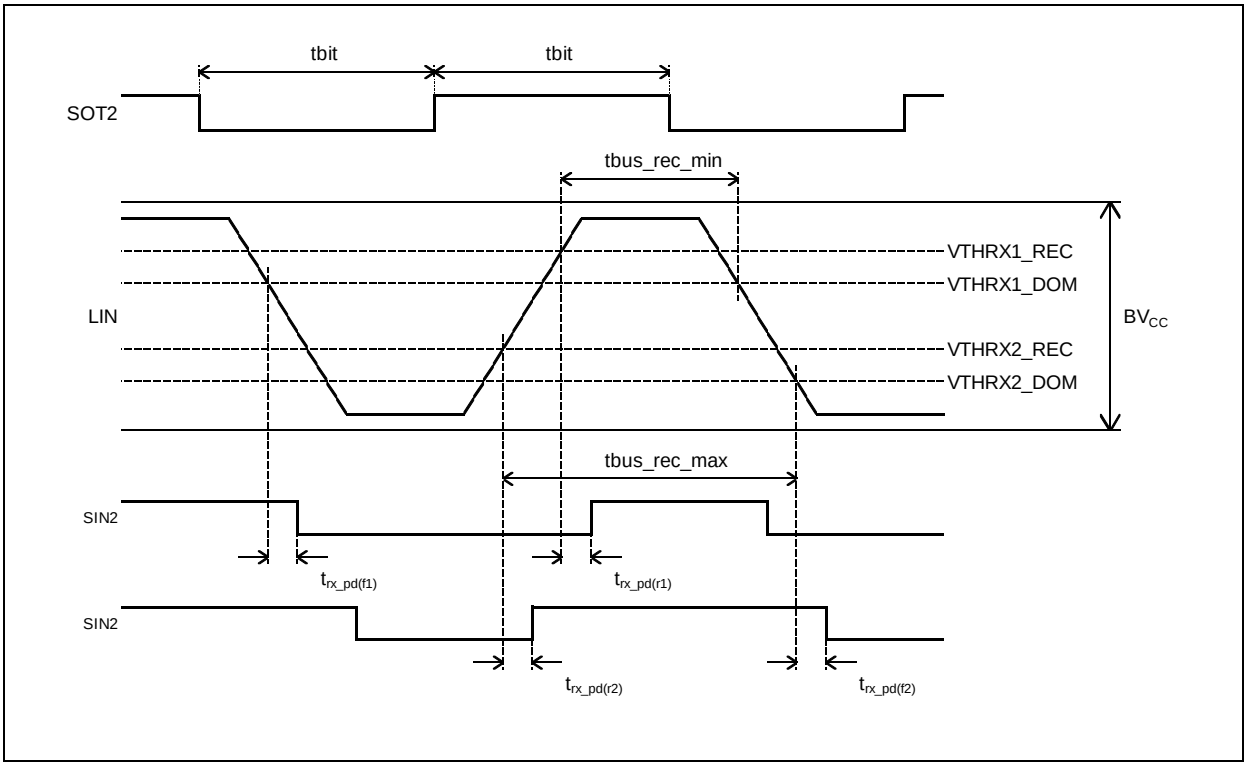
LIN トランシーバのブロックダイヤグラム



安定待ちタイミング図



LIN トランシーバのタイミング図



14.19 フラッシュメモリ書込み/消去特性

(BVcc = 6V～18V, Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)

項目		規格			単位	条件	備考
		最小	標準	最大			
セクタ消去時間	大セクタ	-	1.6	7.5	s	T_A≦+ 80°C	内部消去事前書込み時間含む
	小セクタ	-	0.4	2.1	s	-	
	セキュリティセクタ	-	0.31	1.65	s	-	
ワード(16 ビット)書込み時間	大セクタ	-	25	400	µs	T_A≦+ 80°C	システムレベルオーバヘッド時間除く
	小セクタ	-	25	400	µs	-	
チップ消去時間		-	5.1	25.05	s	T_A≦+ 80°C	内部消去事前書込み時間含む

(注意事項)

- *フラッシュメモリは，書込み中または消去中の外部電源(BVcc) 遮断は禁止です。書込み中または消去中に外部電源が消失する可能性があるアプリケーションにおいては，低電圧検出機能を使用して，安全に電源を落としてください。具体的には，外部電源電圧が検出電圧(V_{DLX})[*1] を下回ってから，電源電圧変動率の範囲(-0.004V/µs ~ +0.004V/µs) 内で外部電源電圧を変化させてください。*

書込み/消去サイクルとデータ保持時間

書込み/消去サイクル (cycle)	データ保持時間 (年)
1,000	20 [*2]
10,000	10 [*2]
100,000	5 [*2]

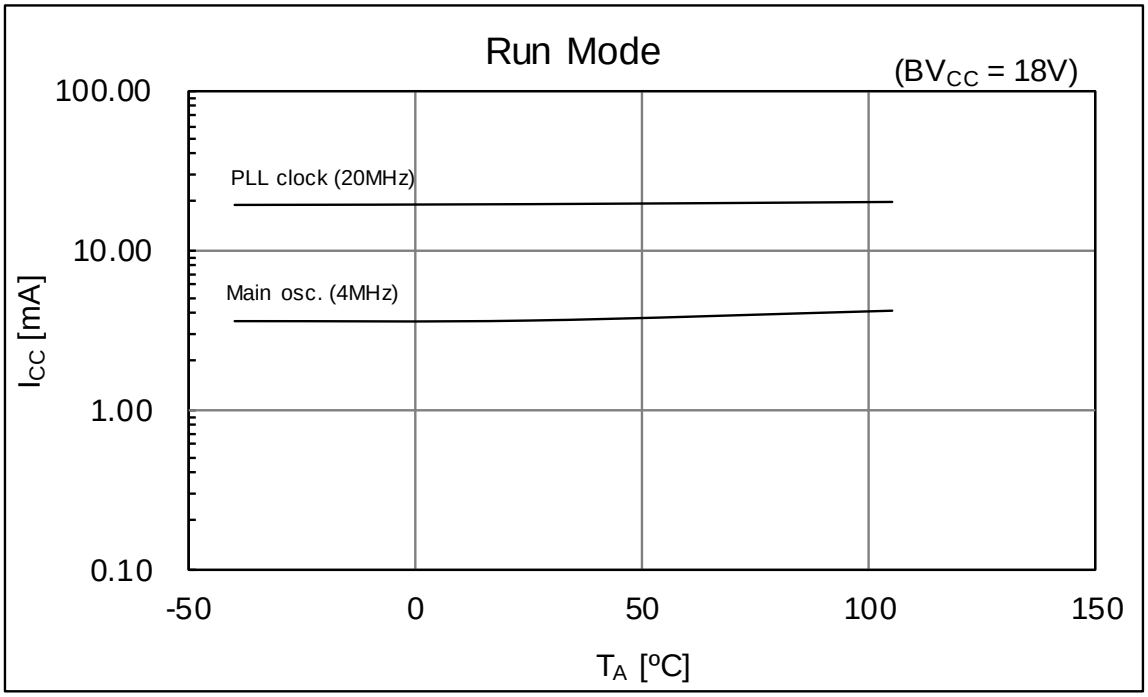
*1: 「14.17. 低電圧検出機能の特性」を参照してください。

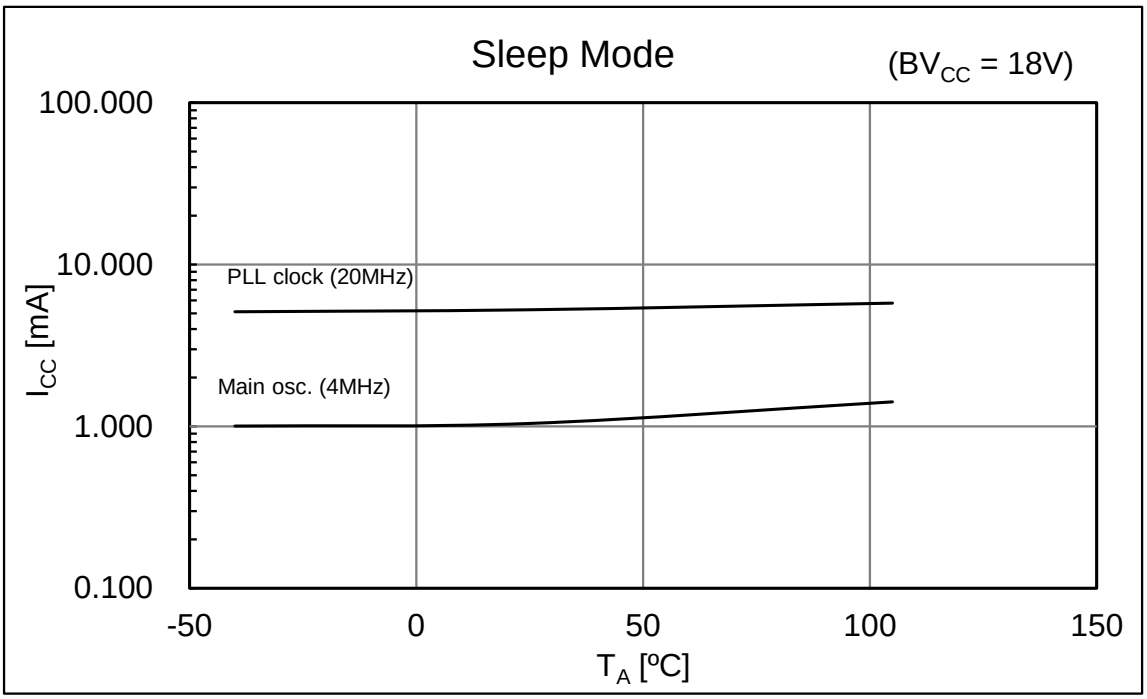
*2: テクノロジ信頼性評価結果からの換算値です(アレニウスの式を使用し，高温加速試験結果を平均温度+85°C へ換算しています)。

15. 特性例

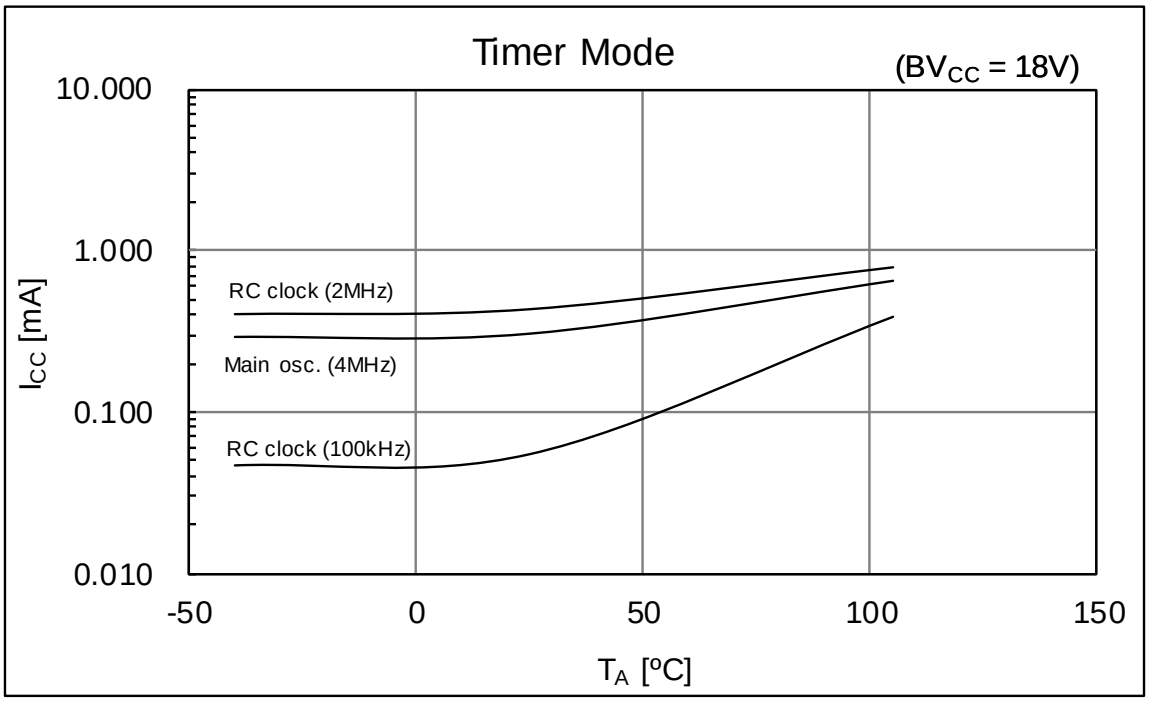
■電源電流
本特性は特定サンプルにおける実力値です。保証値ではありません。

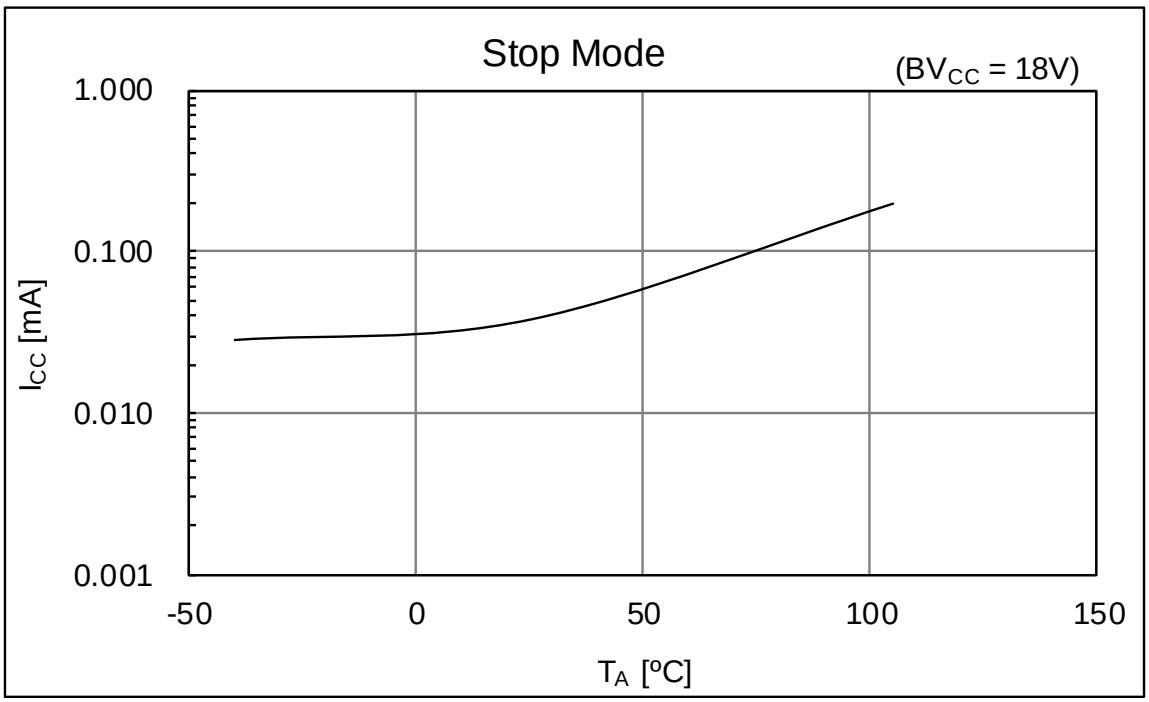
MB96F8D5K



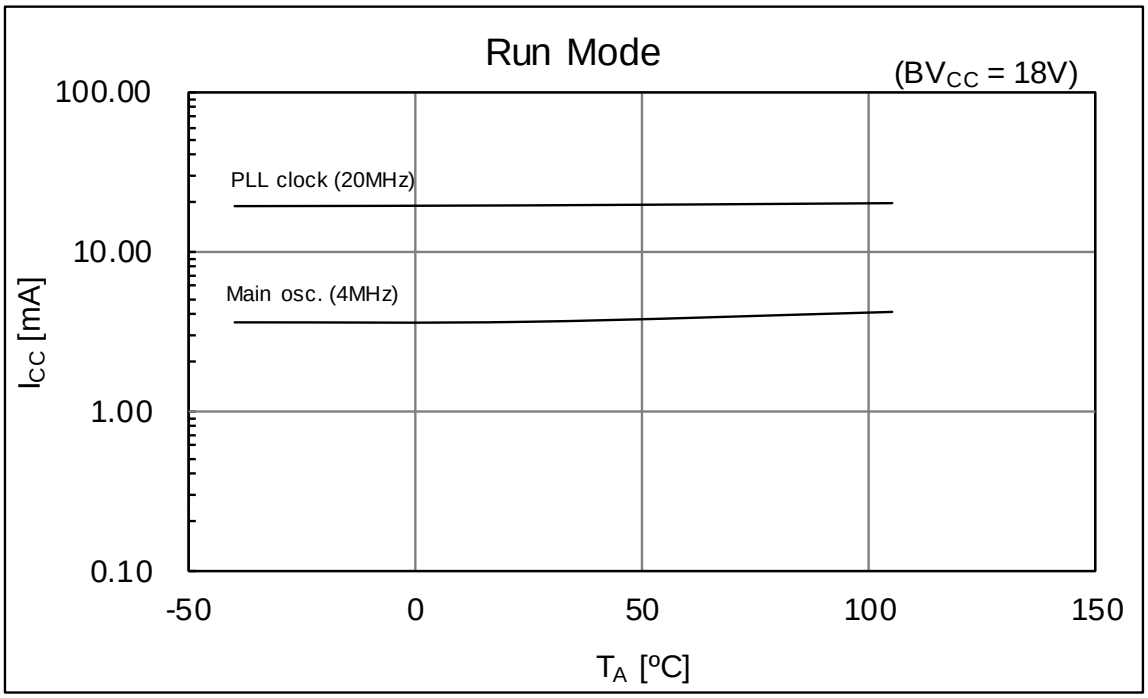


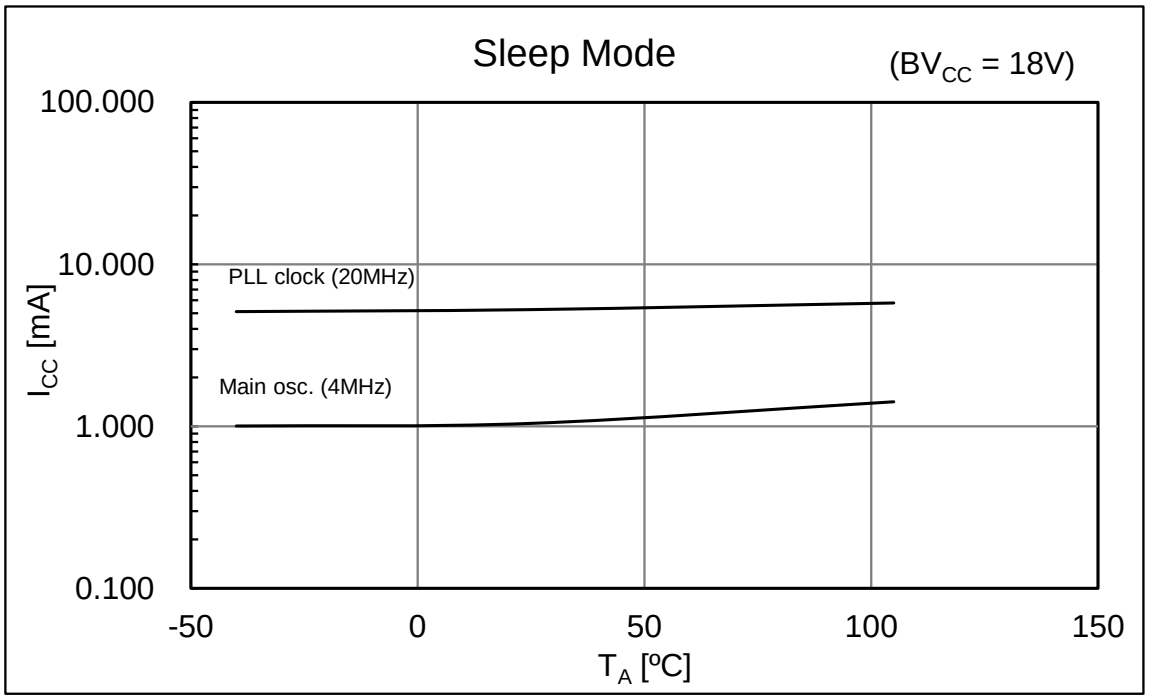
MB96F8D5K


Timer Mode
(BVCC = 18V)
10.000
1.000
0.100
0.010
ICC [mA]
RC clock (2MHz)
Main osc. (4MHz)
RC clock (100kHz)
-50
0
50
100
150
TA [ºC]

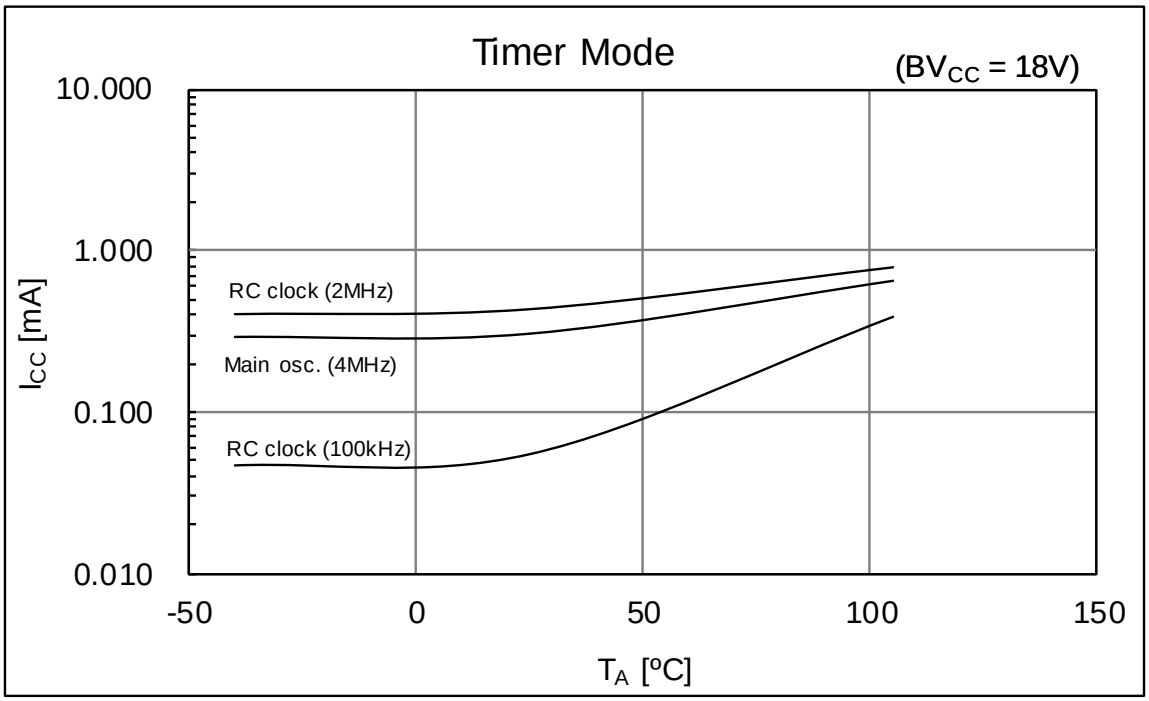

Stop Mode
(BVCC = 18V)
1.000
0.100
0.010
0.001
ICC [mA]
-50
0
50
100
150
TA [ºC]

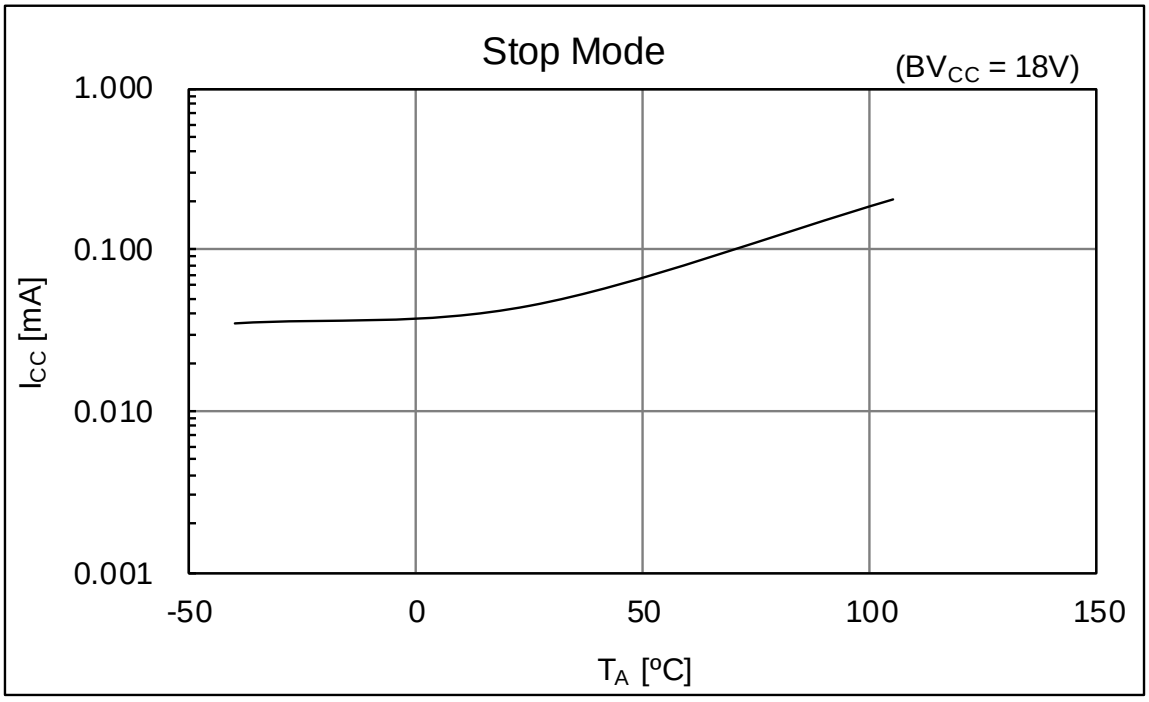
MB96F8E5K


Run Mode
(BVCC = 18V)
100.00
10.00
1.00
0.10
PLL clock (20MHz)
Main osc. (4MHz)
ICC [mA]
-50
0
50
100
150
TA [ºC]


Sleep Mode
(BVCC = 18V)
100.000
10.000
1.000
0.100
PLL clock (20MHz)
Main osc. (4MHz)
ICC [mA]
-50
0
50
100
150
TA [ºC]

MB96F8E5K


Timer Mode
(BVCC = 18V)
10.000
1.000
0.100
0.010
ICC [mA]
RC clock (2MHz)
Main osc. (4MHz)
RC clock (100kHz)
-50
0
50
100
150
TA [ºC]

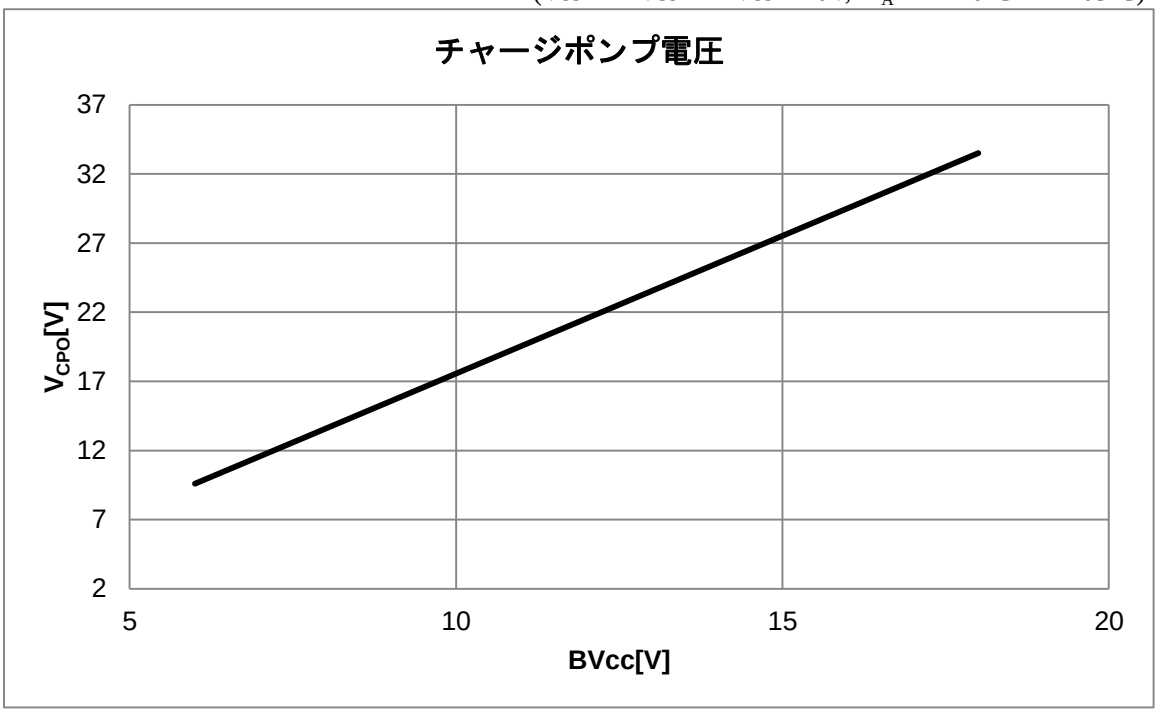

Stop Mode
(BVCC = 18V)
1.000
0.100
0.010
0.001
ICC [mA]
-50
0
50
100
150
TA [ºC]

■ 測定条件

モード	選択したソースクロック	クロック / レギュレータとフラッシュの設定
ランモード	PLL クロック	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 20MHz
	メインクロック	CLKS1 = CLKS2 = CLKB = CLKP1 = CLKP2 = 4MHz
スリープモード	PLL クロック	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 20MHz レギュレータは高電力モード, (CLKB はこのモードのとき停止状態)
	メインクロック	CLKS1 = CLKS2 = CLKP1 = CLKP2 = 4MHz レギュレータは高電力モード, (CLKB はこのモードのとき停止状態)
タイマモード	メインクロック	CLKMC = 4MHz (システムクロックはこのモードのとき停止状態) レギュレータは高電力モード, フラッシュマクロはパワーダウン/リセットモード
	RC クロック (高速)	CLKRC = 2MHz (システムクロックはこのモードのとき停止状態) レギュレータは高電力モード, フラッシュマクロはパワーダウン/リセットモード
	RC クロック (低速)	CLKRC = 100kHz (システムクロックはこのモードのとき停止状態) レギュレータは低電力モード, フラッシュマクロはパワーダウン/リセットモード
ストップモード	停止状態	(すべてのクロックはこのモードのとき停止状態) レギュレータは低電力モード, フラッシュマクロはパワーダウン/リセットモード

■チャージポンプ電圧
本特性はシミュレーションによる参考値です。保証値ではありません。

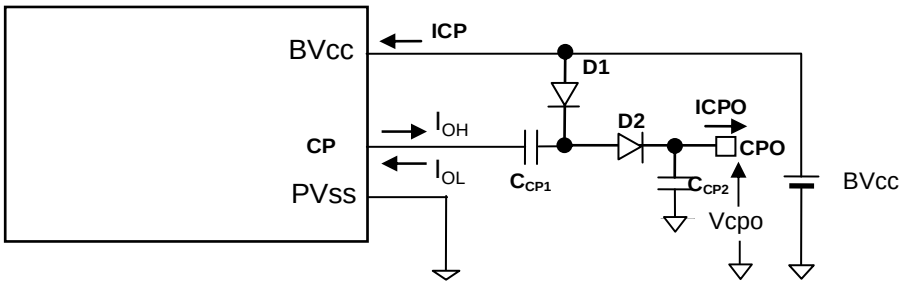
(Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)



■ シミュレーション条件

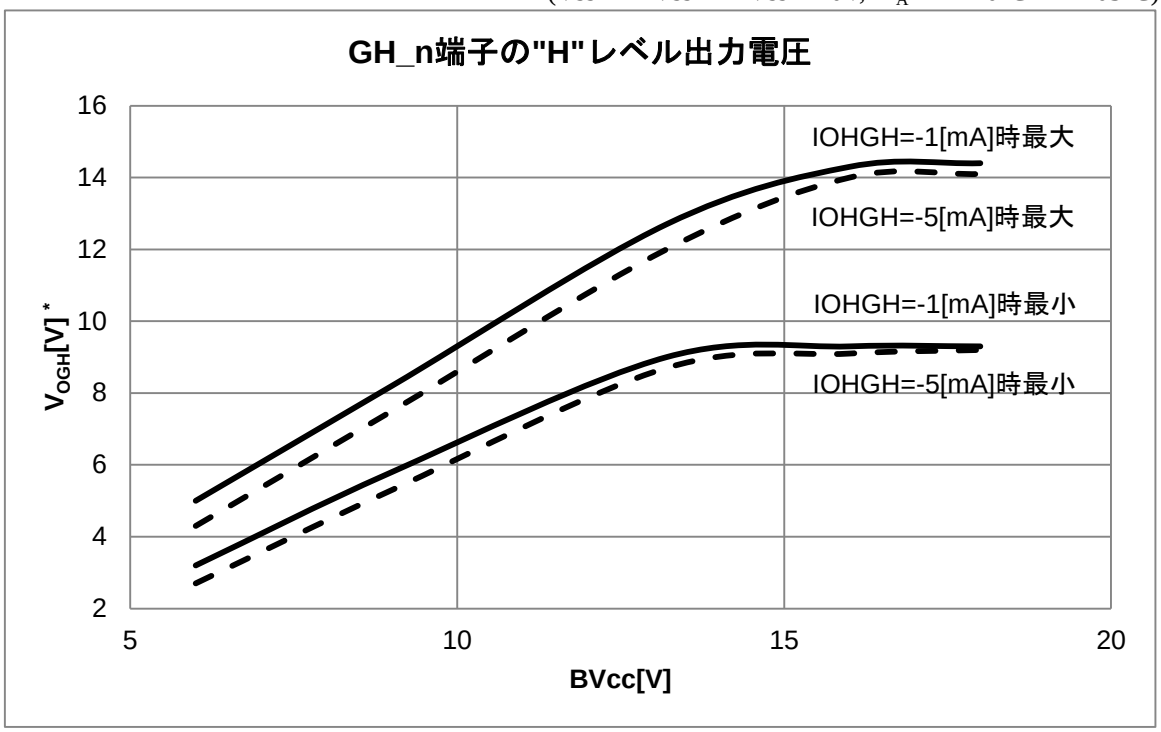
タイトル	シミュレーション条件
チャージポンプ電圧	■ チャージポンプ出力電流(ICPO): 20[mA] ■ チャージポンプ出力周波数: 500[kHz] ■ C_{CP1}=0.022[µF]/C_{CP2}=0.47[µF] ■ D1/D2: 次の順方向電圧特性を持つ SPICE モデルにてシミュレーションを実施 順方向電圧=0.28[V] (順方向電流=0.1[A] , T_A=+25°C 時)

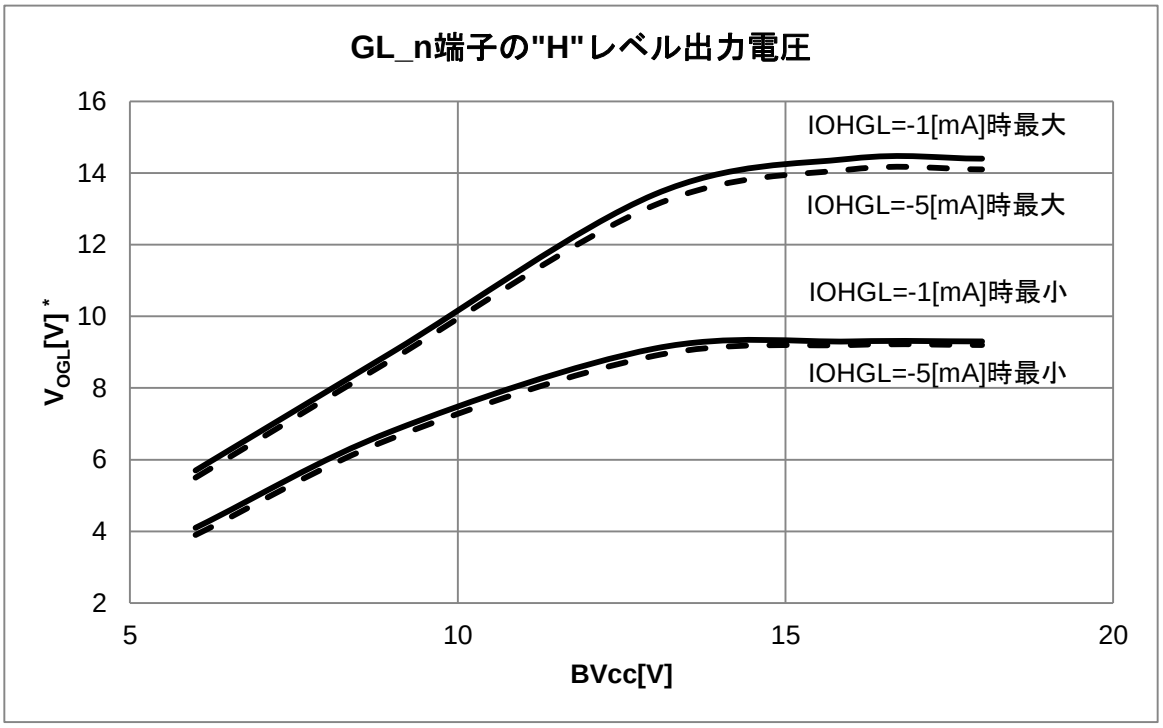
■シミュレーション回路



■相モータプリドライバ"H"レベル出力電圧
本特性はシミュレーションによる参考値です。保証値ではありません。

(Vss = PVss = LVss = 0V, T_A = - 40°C～+ 105°C)



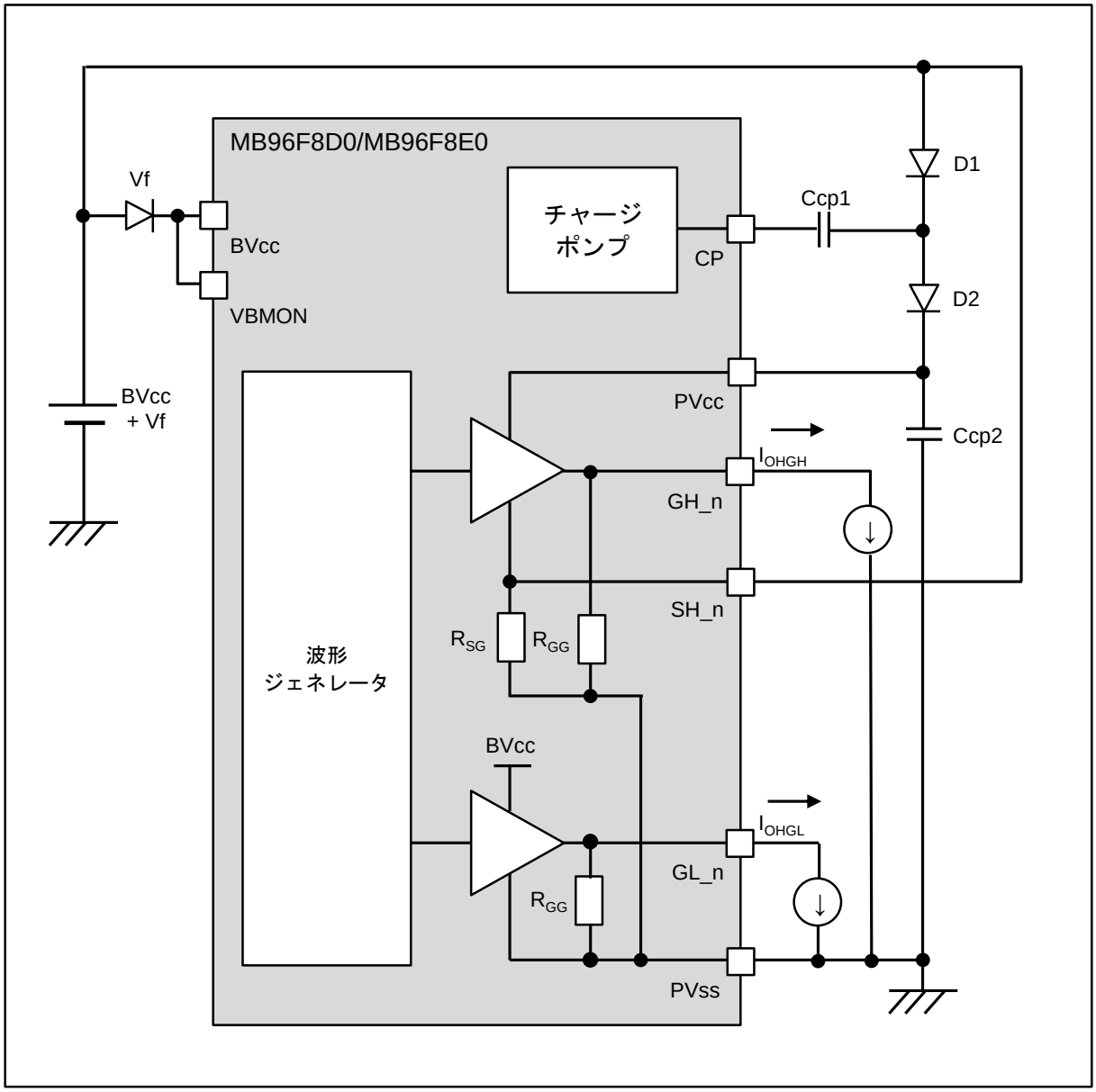


*: V_{OGH} = GH_n – SH_n, V_{OGL} = GL_n

■ シミュレーション条件

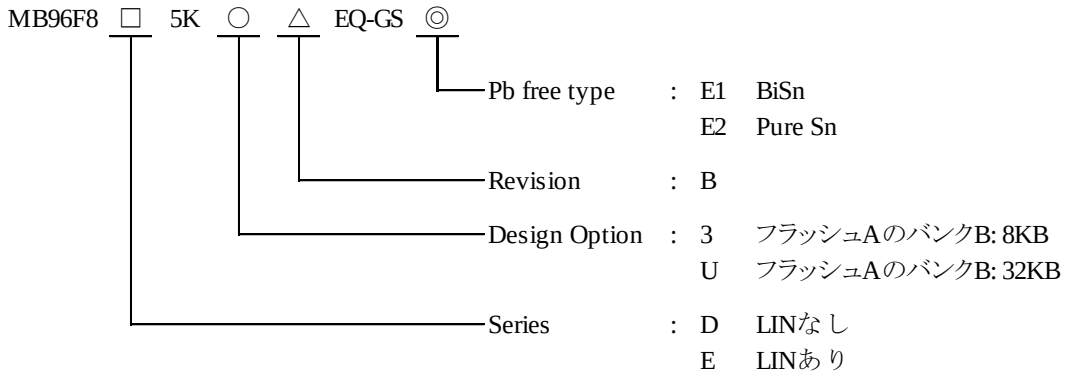
タイトル	シミュレーション条件
GL_n 端子の "H" レベル出力電圧/ GH_n 端子の "H" レベル出力電圧	■ チャージポンプ出力周波数: 500[kHz] ■ C_{CP1}=0.022[µF]/C_{CP2}=0.47[µF] ■ D1/D2: 次の順方向電圧特性を持つ SPICE モデルにてシミュレーションを実施 順方向電圧=0.28[V] (順方向電流=0.1[A] , T_A=+25°C 時) ■ プリドライバレジスタの設定 SSWSDC.LBST3～LBST0(Low サイド側プリドライバ駆動能力設定) および SSWSDC.HBST3～HBST0(High サイド側プリドライバ駆動能力設定) ="1111_B"(駆動能力比=39) MPDC2.LSR2～LSR0(ローサイドドライバ駆動能力設定) および MPDC2.HSR2～HSR0(ハイサイドドライバ駆動能力設定) = "111_B"(駆動能力比=8) ■ Vf: 逆接保護ダイオードの順方向電圧。次の設定にてシミュレーションを実施 Min.時: 0.9V/ Max.時: 0.7V

■ シミュレーション回路



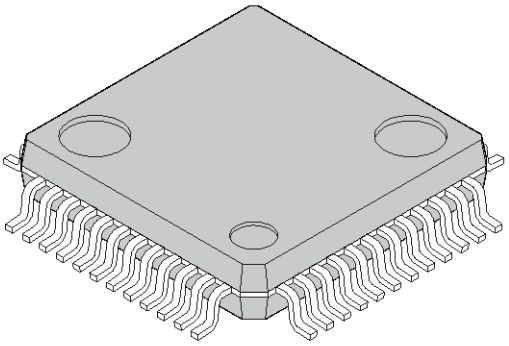
16. オーダ型格

型格	フラッシュメモリ	パッケージ *
MB96F8D5K3BEQ-GSE1	フラッシュ A (136.5K バイト)	プラスチック・TEQFP, 48 ピン (FPT-48P-M50)
MB96F8D5K3BEQ-GSE2		
MB96F8E5K3BEQ-GSE1		
MB96F8E5K3BEQ-GSE2		
MB96F8D5KUBEQ-GSE1	フラッシュ A (160.5K バイト)	
MB96F8D5KUBEQ-GSE2		
MB96F8E5KUBEQ-GSE1		
MB96F8E5KUBEQ-GSE2		



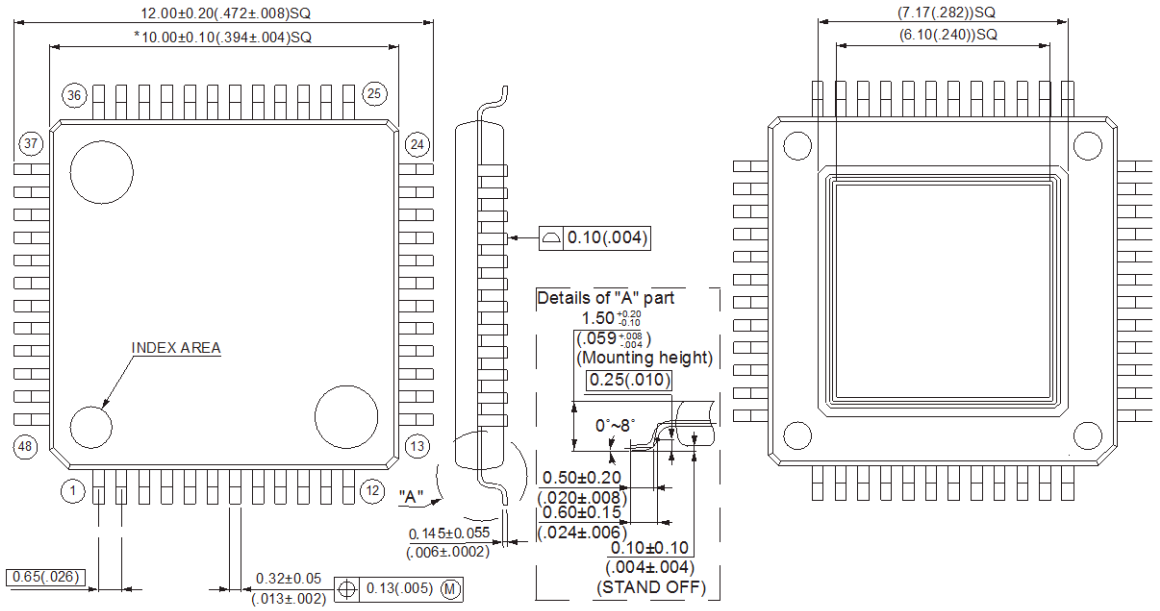
*: パッケージの詳細については, 「18.パッケージ熱抵抗」を参照してください。

17. パッケージ・外形寸法図

プラスチック・TEQFP, 48ピン		
 (FPT-48P-M50)	リードピッチ	0.65 mm
	パッケージ幅×パッケージ長さ	10.00 mm × 10.00 mm
	リード形状	ガルウィング
	封止方法	プラスチックモールド
	取付け高さ	1.70 mm Max
	質量	0.36 g
	コード（参考）	P-TEQFP48-10 × 10-0.65

プラスチック・TEQFP, 48ピン
（FPT-48P-M50）

注 1）* 印寸法はレジン残りを含まず。
注 2）端子幅および端子厚さはメッキ厚を含む。
注 3）端子幅はタイバ切断残りを含まず。



© 2013 FUJITSU SEMICONDUCTOR LIMITED HMbF48-50Sc-1-1

単位：mm（inches）
注意：括弧内の値は参考値です。

18. パッケージ熱抵抗

本測定値は，以下条件での参考値です。保証値ではありません。

■実装基板: JEDEC 規格に準拠, FR-4

■基板サイズ: 114.3mm × 76.2mm × 1.6mm (4 層，内層基礎銅はくあり)

■内層基礎銅はく: 108.3mm × 72.4mm × 0.035mm

■その他: パッケージステージ裏面と基板パッドをはんだペーストで接続。

■基板パッドに Thermal via hole 配置。

パッケージ	記号	測定値			単位	備考
		最小	標準	最大		
FPT-48P-M50	θ_{JA} *1	-	18	-	°C/W	-
	Ψ_{JT} *2	-	9	-	°C/W	-

*1: θ_{JA}= (T_j(ジャンクション温度) - T_A(動作周囲温度)) / P_D(消費電力)

*2: Ψ_{JT}= (T_j(ジャンクション温度) – パッケージ表面温度) / P_D(消費電力)

19. 主な変更内容

Spansion Publication Number: MB96800_DS704-00016

ページ	場所	変更箇所
Revision 0.1		
-	-	Initial release
Revision 0.2		
1	表紙	■ 製品説明を以下に変更 ASSP 12V バッテリ対応 DC/BLDC モータ制御 IC ■ MB96F8E5K の追加 ■ 概要の記述を変更
2	■特長	●システムクロックの記述を訂正 ●以下名称の変更 ■ オンチップ電圧レギュレータ → 内蔵電圧レギュレータ ■ 低電圧リセット → 低電圧検出機能 ●低電圧検出機能の説明を変更 ●コードセキュリティの説明を追加 ●割込みの記述を訂正 ■ 「8 つの」→「8 段階の」
3		●USART の記述を訂正 ■ 「LIN アシスト機能」→「LIN プロトコル機能」 ●A/D コンバータの記述を訂正 ■ 「割込み信号送信」→「割込み信号発生」 ■ 「停止変換モード搭載」→「停止変換モード」 ●ハードウェアウォッチドッグタイマの記述を訂正 ●リロードタイマの記述を訂正 「プリスケーラ」→「分周」 ●フリーランタイマの記述を訂正 ■ 「オーバフロー時に割込み信号送信，アウトプットコンペア」→「オーバフロー時に割込み信号発生，アウトプットコンペア(0, 4) 」 ■ 「プリスケーラ」→「分周」 ●インプットキャプチャユニットの記述を訂正 ■ 「割込み信号送信」→「割込み信号発生」 ■ 「両エッジの対応可能」→「両エッジの検出が可能」
4		●アウトプットコンペアユニットの記述を訂正 ■ 「16 ビットの I/O タイマとの一致」→「フリーランタイマとの一致」 ■ 「割込み信号を送信」→「割込み信号を発生」 ■ 「1 ペア」→「1 組」 ●外部割込みの記述を訂正 ●NMI(マスク不可割込み)の記述を訂正 ●I/O ポートの記述を訂正 ●内蔵オンチップデバッガ(OCD)の用語および記述の訂正 ■ 「内蔵」を削除 ■ 「イベントシーケンサ: 2 レベル」→ 「イベントシーケンサ: 2 レベル + リセット」 ●フラッシュメモリの記述を訂正
5		●チャージポンプおよびモータモニタを 3 相モータプリドライバの後に移動 ●名称を「昇圧電源用チャージポンプ」から「チャージポンプ」に変更。 ●チャージポンプに記述を追加 ●モータモニタの記述を変更 ●LIN トランシーバの記述を追加

ページ	場所	変更箇所
6, 7	■品種構成	●MB96F8E0 を追加 ●USART に以下オプション機能の項目を追加 ■ LIN-ヘッダ自動送受信機能 ■ 16 バイト RX/TX FIFO 機能 ●モータプリドライバを 3 相モータプリドライバに変更 ●昇圧電源用チャージポンプをチャージポンプに変更 ●LIN トランシーバを追加 ●フラッシュパラレルライタをパラレルフラッシュ書込みモードに変更 ●注意事項の誤記訂正 ●備考欄のスタイル変更
8	■ブロックダイヤグラム	●昇圧電源用チャージポンプをチャージポンプに変更 ●モータプリドライバを 3 相モータプリドライバに変更
9		●MB96F8E0 を追加
10	■端子配列図	●端子配列の変更 ■ PVcc　27pin → 26pin ■ CP　26pin → 27pin
11		●MB96F8E0 を追加
12, 13	■端子機能説明	●説明欄記載内容に「端子」を追加 ●C1 端子の説明を変更 ●端子記号に LIN および LVss を追加 ●V5SW, V12SW の説明を変更 ・On/Off コントロール付き → On/Off 制御付き ●「注釈*2」を追加
14, 15	■端子回路形式	●端子配列の変更 ■ PVcc　27pin → 26pin ■ CP　26pin → 27pin ●「注釈*2」を追加
16, 17		●MB96F8E0 を追加
18	■入出力回路形式	●形式 F のブロック図の電源記号に電源名を記載
19		●形式 H のブロック図の電源記号に電源名を記載 ●形式 I のブロック図の電源記号に電源名を記載 ●形式 K のブロック図の電源記号に電源名を記載
20		●形式 O の記述を訂正 ■ 「オープンドレイン入出力」の追加 ■ 「IOL=25mA@2.7V」→「出力 25mA, BVcc=6V」 ●形式 Z の記述を訂正 ■ 電源記号に電源名を記載 ■ Pch 保護素子を削除
21	■メモリマップ	●MB 番号の変更 「MB96F8XX」→「MB96F8D0/MB96F8E0」 ●「注釈*1」の記述を訂正 「ユーザ ROM 領域」→「USER ROM 領域」
22	■RAMSTART アドレス	●MB96F8E5K の追加
23	■フラッシュデバイスの ユーザ ROM メモリマップ	●MB 番号の変更 「MB96F8XX」→「MB96F8D5K3/MB96F8E5K3」 ●SAS に関する説明を追加
24	■シリアルプログラミング 通信インタフェース	●MB96F8E5K の追加
25, 26, 27, 28, 29	■割込みベクタテーブル	●ベクタテーブルのオフセット欄記載の数値に 「$_{H}$」を追加 ●ベクタ番号 0 から 10 について説明欄の記述を訂正

ページ	場所	変更箇所
25, 26, 27, 28, 29	■割込みベクタテーブル	●INT11, ICU6, OCU4, LINR2, LINT2 を追加 ●「注釈」を追加 ●ベクタ番号 190 から 214 の説明を訂正
30, 31, 32, 33	■取扱上のご注意	●記載ページを「デバイスの使用上の注意」の前に移動
34	■デバイスの使用上の注意	●項目一覧に「モード端子(MD)について」を追記 ●1. ラッチアップの防止において以下の誤記訂正 ■ 「場合」→「とき」 ■ 「注意が必要です。」→「注意してください。」 ●2. 未使用端子の取り扱いの記述を訂正。説明の追加
35		●4. PLL クロックモード動作に関する注意事項の記述を訂正 ●5. 電源端子(BVcc/Vss)の記述を訂正 ●6. 水晶発振器およびセラミック振動子の回路における記述を訂正 ●7. A/D コンバータおよびアナログ入力に対する電源投入シーケンスに説明を追加
36		●8. A/D コンバータを使用しないときの端子の取り扱いの記述を訂正 ●10. 電源の安定化の記述を変更 「安定化しなければなりません」→「安定化してください」
37	■電気的特性(目標値) 1. 絶対最大定格	●LIN 端子入力電圧の追加 ●項目「5V 電源平均総出力電源」の備考欄に説明を追記 ●ジャンクション温度の追加
38, 39		●「注釈*1」に LVss を追加 ●「注釈*2」の記述を変更 「同じ電圧に設定する必要があります。」→「同じ電圧に設定してください」 ●「注釈*3」の記述を訂正 「標準ポート」→「汎用ポート」 ●「注釈*4」の記述を変更 ●「注釈*6, *7, *8」を追加 ●注意事項のスタイルを変更
40	2. 推奨動作条件	●条件に LVss を追加 ●項目「電源電圧」の備考欄に低電圧検出機能の説明を追加 ●「注釈」を追加 ●注意事項のスタイルを変更
41	3. 直流規格 (1) 電流規格	●条件に LVss を追加 ●項目「スリープモードの電源電流」,「タイマモードの電源電流」を移動 ●項目「ランモードの電源電流」,「スリープモードの電源電流」,「タイマモードの電源電流」に応じて注釈*4/*5/*6 を追記 ●I_{CCPLL} における規格値の訂正 ■ 標準: 29 → 28 ■ 最大: 43 → 42 ●I_{CCMAIN} における規格値の訂正 ■ 標準: 5.6 → 5.0 ■ 最大: 13 → 12

ページ	場所	変更箇所
41	3. 直流規格 (1) 電流規格	●I_{CCSPLL} における規格値の訂正 ■ 標準: 6.5 → 5.9 ・最大: 14 → 13 ●$I_{CCSMAIN}$ における規格値の訂正 ■ 標準: 1.7 → 1.1 ■ 最大: 7.4 → 6.4 ●$I_{CCTMAIN}$ における規格値の訂正 ■ 標準: 1100 → 430 ■ 最大: 3900 → 2800 ●I_{CCTRCH} における規格値の訂正 ■ 標準: 240 → 480 ■ 最大: 2800 → 3200 ●I_{CCTRCH} における条件の記載を修正 ●I_{CCTRCL} における条件の記載を修正
42		●条件に LVss を追加 ●項目「ストップモードの電源電流」に注釈*4/*6 を追記 ●項目「フラッシュパワーダウン未使用時の増加電流」を追加 ●項目「低電圧検出有効時の電源電流」を「低電圧検出機能有効時の電源電流」に訂正 ●I_{CCLVD} の条件の記述を訂正 「低電圧検出有効」→「低電圧検出機能有効」 ●I_{CCLVD} の規格値を温度条件ごとに分割 ●「注釈*1」の記述を変更 ■ 「接続して測定されます」→「接続した場合の値です」 ■ 「消去電流は含まれません」→「消去電流は含みません」 ■ 電源電流の条件を「注釈*6」に移動 ●「注釈*2」に「フラッシュパワーダウン未使用時の増加電流」の記述を追加 ●「注釈*2」の記述を変更 「接続して測定されます」→「接続した場合の値です」 ●「注釈*2」において電源電流の条件を「注釈*6」に移動 ●「注釈*3」に「フラッシュパワーダウン未使用時の増加電流」の記述を追加 ●「注釈*3」において電源電流の条件を「注釈*6」に移動 ●「注釈*6」をモードごとの設定条件に変更
43, 44		●MB96F8E5K の追加
45	(2) 端子特性	●条件に LVss を追加 ●「$V5_{IH}/V5_{IL}$」備考欄の記述を変更 「AUTOMOTIVE」→「オートモーティブ」 ●「V_{IHXOS}/V_{ILXOS}」条件欄の記述を訂正 「発振モード」→「高速クロック入力モード」
47	交流規格 (1) メインクロック入力	●条件に LVss を追加 ●備考欄の記述を訂正 「水晶発振器」→「水晶振動子」 ●水晶振動子使用時の動作波形を追加 ●外部クロック使用時の注意事項を削除

ページ	場所	変更箇所
48	(2) 内蔵 RC 発振規格	●条件に LVss を追加 ●備考欄の記述を訂正 「RC 発振子」→「RC 発振器」 ●項目「クロック周波数」の記号を変更 「F_{RC}」→「f_{RC}」
		●項目名の記述を変更 「発振安定待ち時間」→「RC 発振安定待ち時間」
	(3) 内部クロックタイミング	●条件に LVss を追加
49	(4)PLL の動作条件	●条件に LVss を追加 ●「PLL 発振安定待ち時間」の項目欄において，以下の説明を削除 「LOCK UP 時間」→削除 ●項目「PLL 発振安定待ち時間」備考欄の記述を訂正 「PLL が動作を開始するときから発振安定までの時間」→「CLKMC = 4MHz 時」 ●項目名を「PLL 回路発振クロック周波数」から「PLL 発振クロック周波数」に変更 ●PLL 位相ジッタの説明図を追加
	(5) リセット入力	●名称の訂正 「リセット入力規格」→「リセット入力」 ●条件に LVss を追加 ●記号名を変更 「T_{RSTL}」→「t_{RSTL}」 ●図を追加
50	(6) パワーオンリセット タイミング	●条件に LVss を追加 ●タイミング図の説明を訂正 「電源を急激に変更した場合，パワーオンリセットが発生することがあります」→「電源を急激に変化させるとパワーオンリセットが起動されることがあります」
51	(7)USART	●条件に LVss を追加 ●条件欄の記述を訂正 「クロック動作」→「クロックモード」 ●一覧表および「注釈*2」の記号名を訂正 ●注意事項の以下説明を削除 「これらの規格は同じリロケートポート番号だけを保証します。例えば, SCKn_0 と SOTn_1 の組み合わせは保証されません。」
52		●記号名を訂正
53	(8) 外部入力タイミング	●条件に LVss を追加
54	5, 10 ビット A/D コンバータ (1) A/D コンバータの電気的特性	●「A/D コンバータの電気的特性」のスタイルを変更 ●条件に LVss を追加 ●項目「総合誤差」に SH_n 端子の規格値を追加 ●「注釈*3」を追加 ●項目「アナログ抵抗」を追加 ●項目名を「フルトランジション電圧」から「フルスケールトランジション電圧」に訂正

ページ	場所	変更箇所
55	(2) A/D コンバータサンプリング時間の設定と精度	●「A/D コンバータサンプリング時間の設定と精度」のスタイル変更 ●説明文を変更 ■「サンプリング時間」→「サンプリング時間(Tsamp)」 ■「交換モデル」→「等価回路モデル」 ■「計算に使用されます」→「計算に使用できます」 ●等価回路図の説明を変更 ■「サンプリング時間 On」→「サンプリングスイッチ(サンプリング時間 On)」 ●アナログ入力抵抗(R_{VIN}) 値を「(1) A/D コンバータの電気的特性」の一覧表に移動 ●等価回路モデルの概算式において，以下説明を変更 ■「上記の交換モデル用の下記概算式が使用されます」→「上記の等価回路モデルの概算式として以下が使用できます」 ■「Tsamp[min]」→「Tsamp」 ■「設定しないでください」→「設定してはいけません」 ■「(0.5µs 4.5V≦AVcc≦5.5V)」→「(サンプリング時間=0.5µs 4.5V≦AVcc≦5.5V)」 ■「外部コンデンサによって補償されません」→「外部コンデンサでは補えません」
56	(3) A/D コンバータの用語の定義	●「A/D コンバータの用語の定義」のスタイル変更 ●「分解能」の説明を変更 「A/D コンバータが識別可能」→「A/D コンバータにより識別可能」 ●「微分非直線性誤差」の説明を変更 「1LSB 変化させるために」→「1LSB 変化させるのに」 ●「フルスケールトランジション電圧」の名称を訂正 「フルトランジション電圧」→「フルスケールトランジション電圧」 ●1LSB の単位を追加
57		●デジタル出力 N の総合誤差の単位を追加
58, 59	6. 電圧モニタ 0	●条件に LVss を追加 ●項目「入力電圧」，「入力抵抗」，「オフセット誤差」の端子欄に「V12SW」，「BVcc」を追加 ●入力抵抗: R04 を追加 ●項目「抵抗分圧比」の備考欄に誤差を追加 ●「注釈*1～*3」を追加
60, 61	7. 電圧モニタ 1	●条件に LVss を追加 ●入力抵抗: R14 を追加 ●項目「抵抗分圧比」の備考欄に誤差を追加 ●「注釈*1～*3」を追加
62	8. 抵抗分圧	●条件に LVss を追加 ●項目「抵抗分圧比」の備考欄に誤差を追加 ●「注釈*1, *2」を追加
63	9. VB モニタ(VBMON)	●条件に LVss を追加 ●図の名称を「説明図」から「接続例」に変更
64	10. チャージポンプ	●名称を「昇圧電源用チャージポンプ」から「チャージポンプ」に変更 ●条件に LVss を追加

ページ	場所	変更箇所
64	10. チャージポンプ	●「ハイレベル出力電圧」および「ローレベル出力電圧」の備考欄から「測定図」の記述を削除 ●項目「プルダウン抵抗」を追加 ●項目「チャージポンプ電圧」の条件欄を見直し規格欄に最小と最大の規格値を記載 ●項目名を「充電時間」から「安定待ち時間」に変更 ●項目「安定待ち時間」の備考欄に「外付け容量: C_{CP2} の充電時間」を追加 ●注釈の説明を変更
65		●測定図を削除 ●昇圧特性測定図を昇圧回路接続例に名称を変更 ●昇圧回路接続例に I_{OH}/I_{OL}, R_{CPD} を追加
66	11. 3 相モータプリドライバ端子特性	●条件に LVss を追加 ●項目「"H"レベル出力電圧」および「"L"レベル出力電圧」の条件欄にレジスタ設定条件を追加 ●VMPMON に接続する保護抵抗(R_{vmp})の規格値を追加 ●「注釈*3」を追加
67		●図の名称を「説明図」から「接続例」に変更
68	出力特性	●条件に LVss を追加 ●項目「立上り時間」および「立下り時間」の条件欄をレジスタ名を変更
69	12. 12V 電源出力	●条件に LVss を追加
69	13. 5V 電源出力	●条件に LVss を追加 ●項目「V5SW 電源出力電圧」,「V5C5 電源出力電圧」の条件を変更 ■「I_{O5}=10mA」→「I_{O5}=25mA」 ■「I_{OV5C5}=10mA」→「I_{OV5C5}=25mA」 ●「注釈」を追加 ●項目「V5C5 出力電流」の備考欄の説明変更 ■「AVcc への電流を除く」→「AVcc および内部消費電流を除く」
70	14. 電源安定化コンデンサ接続端子	●条件に LVss を追加 ●最小, 最大の規格値記載 ●項目名を「1.8V 電源安定化出力端子電圧」から「コアロジック電源安定化出力端子電圧」に変更 ●項目「コアロジック電源安定化出力端子電圧」の条件欄に「RSTX="L"」を追加
71	15. 過温度検出器	●条件に LVss を追加 ●「温度センサおよび過温度検出器ブロック図」を追加 ●記号「tDT/tHDT3/tHDT2/tHDT1/tHDT0」を「$t_{DT}/t_{HDT3}/t_{HDT2}/t_{HDT1}/t_{HDT0}$」に訂正 ●項目: 電源電流を追加
72		●記号「tDT/tHDT3/tHDT2/tHDT1/tHDT0」を「$t_{DT}/t_{HDT3}/t_{HDT2}/t_{HDT1}/t_{HDT0}$」に訂正
73	16. 温度センサ	●条件に LVss を追加 ●項目名を「温度センサ安定化待ち時間」から「安定待ち時間」に変更 ●ブロック図を「温度センサおよび過温度検出器ブロック図」に変更 ●記号「tSDT」を「t_{SDT}」に訂正

ページ	場所	変更箇所
74	17. 低電圧検出機能の特性	●名称を「低電圧検出機能の特性」に変更 ●条件に LVss を追加 ●項目「電源電圧変動率」の名称を変更 「電源電圧変化率」 → 「電源電圧変動率」 ●「注釈*2」の記述を変更 「電源電圧変化率」 → 「電源電圧変動率」
76, 77	18. LIN トランシーバ	●LIN トランシーバの規格を追加
78	20.フラッシュメモリ書込み/消去特性	●条件に LVss を追加 ●「注意事項」の説明を変更 「電源電圧変化率の範囲」→「電源電圧変動率の範囲 (-0.004V/µs ~ +0.004V/µs) 」 ●「注釈*2」を訂正
79～86	■特性例	●特性例の追加
87	■オーダ型格	●型格のバージョンを B に変更 ●型格の説明を追加 ●MB96F8E5K3BEQ-GSE1/MB96F8E5K3BEQ-GSE2 の追加 ●「注釈*1」の追加
88	■パッケージ・外形寸法図	●外形寸法図の追加
89	■パッケージ熱抵抗	●パッケージ熱抵抗の追加
Revision 1.0		
-	-	Preliminary → Full Production
5	■特長	●温度センサの説明を変更
6	■品種構成	●MB96F8D5KU/MB96F8E5KU の追加
23	■フラッシュデバイスの ユーザ ROM メモリマップ	●MB 番号の訂正 「MB96FE5K3」→ 「MB96F8E5K3」 ●バンク名の訂正 ■ SA1, SA2, SA3, SA4 「フラッシュ A のバンク」 → 「フラッシュ A のバンク B」 ■ SA39, SA38, SAS 「フラッシュ A のバンク」→「フラッシュ A のバンク A」 ●MB96F8D5KU/MB96F8E5KU の追加
36	■デバイスの使用上の注意 7. A/D コンバータおよびアナログ入力に対する電源投入シーケンス	●重複した説明を削除
40	■電気的特性(目標値) 1. 絶対最大定格	電源電圧(BVcc)と周囲温度(T_A)例の訂正
42, 44	3. 直流規格 (1) 電流規格	●I_{CCPLL} における規格値の訂正 ■ 標準: 28 → 22 ■ 最大: 42 → 34 ●I_{CCMAIN} における規格値の訂正 ■ 標準: 5.0 → 3.8 ■ 最大: 12 → 11
65	■電気的特性 10. チャージポンプ	●チャージポンプ電圧の条件欄を変更し，「注釈*2」を追加
85	■特性例 チャージポンプ電圧	●シミュレーション条件の説明を変更
87	3 相モータプリドライバ"H"レベル出力電圧	●シミュレーション条件の説明を変更

ページ	場所	変更箇所
88	■オーダ型格	●MB96F8D5KUBEQ-GSE1/ MB96F8D5KUBEQ-GSE2 MB96F8E5KUBEQ-GSE1/ MB96F8E5KUBEQ-GSE2 の追加
-	-	社名変更および記述フォーマットの変換
Revision 2.0		
3	■特長	●A/D コンバータの説明を変更 ・シングル変換モード, 連続変換モード, 停止変換モード → シングル変換モード, リピート変換モード
8, 9	■ブロックダイヤグラム	●PPG MFT の説明を変更 ・多機能タイマ用プログラマブルパルスジェネレー → 多機能タイマ用プログラマブルパルスジェネレータ
10	■端子配列図	●MB96F8D0 における端子番号 10 の端子名を変更 ・N.C. → NC
12	■端子機能説明	●端子記号 LIN の説明を変更 ・LIN トラシーバ → LIN トランシーバ
14, 15 16, 17	■端子回路形式	●端子番号 35 の入出力回路形式を訂正 ・K → H ●入出力回路形式:HA を 入出力回路形式:HF, HG, HH, HL, HM, HP, HS に分割
21, 22, 23	■入出力回路形式	●形式:HA を形式:HF, HG, HH, HL, HM, HP, HS に分割
26	■フラッシュデバイスのユーザ ROM メモリマップ	●モード名を変更 ・オータナティブモード CPU アドレス → CPU モードアドレス
31	■割込みベクタテーブル	●ベクタ番号: 170, 171, 172, 173, 174 の説明を変更 ・ゼロ検出 → 0 検出
38	■デバイスの使用上の注意	●5. 電源端子(BVcc/Vss)の記述を訂正 ・Vcc 端子 → BVcc 端子
42	■電気的特性 1. 絶対最大定格	●「注釈*4」の説明を変更
45, 47	3. 直流規格 (1) 電流規格	●I_{CCPLL} における規格値の変更 ・最大: 34 → 30.9
53	4. 交流規格 (5) リセット入力	●タイミング図の記号を変更 ・0.2Vcc → 0.2 × V5C5
55	(7) USART タイミング	●条件を変更 (BVcc = 6V～18V, Vss = PVss = LVss = 0V, TA = - 40°C～+ 105°C) → (BVcc = 6V～18V, Vss = PVss = LVss = 0V, TA = - 40°C～+ 105°C, C_L=50pF)
57	(8) 外部入力タイミング	●外部入力タイミング図の記号を変更 ・V_{IHS} → V_{IH} ・V_{ILS} → V_{IL}
62	6. 電圧モニタ 0	●項目「電源電流」の端子を BVcc → AVcc に訂正 ●項目「電源電流」における規格値の変更 ・最大: 2.2 → 2.0
64	7. 電圧モニタ 1	●項目「電源電流」の端子を BVcc → AVcc に訂正 ●項目「電源電流」における規格値の変更 ・最大: 2.3 → 2.1
66	8. 抵抗分圧	●「抵抗分圧のブロックダイヤグラム」を変更 ・Vss → PVss

ページ	場所	変更箇所
68	10. チャージポンプ	●項目「安定待ち時間」における備考の記述を変更 ・充電時間* → 充電時間*1 ●項目「チャージポンプ出力電流」における備考の記述を変更 ・* → *1
69		●「動作タイミング」を「動作タイミング図」に名称変更
71	11. 3 相モータプリドライバ	●固定出力時の電源電流規格を追加
74	12. 12V 電源出力	●項目「12V 電源出力電圧」における条件の記述を変更 ・I_O=30mA → I_{O12}=30mA
	13. 5V 電源出力	●項目「V5SW 電源出力電圧」における条件の記述を変更 ・I_{O5}=25mA → I_{OV5SW}=25mA ●項目「V5SW 電源出力安定待ち時間」における条件の記述を変更 ・I_{O5}=0mA → I_{OV5SW}=0mA ●「V5SW 電源出力のタイミング図」の注釈を変更 ・POSWC-V5EN: V5SW 出力制御レジスタ → POSWC-V5EN: V5SW 出力制御ビット
76	15. 過温度検出器	●「温度センサおよび過温度検出器ブロック図」を「温度センサおよび過温度検出器ブロックダイヤグラム」に名称変更
77		●「過温度検出タイミング図」の注釈を変更 ・TMPRCR:TMPD: 過温度検出器停止レジスタ → TMPRCR:TMPD: 過温度検出器停止ビット ・t_{HDTx} :これより短い時間の電圧低下(瞬時電圧低下) → t_{HDTx} :これより短い時間の温度上昇(瞬時温度上昇)
78	16. 温度センサ	●「温度センサおよび過温度検出器ブロック図」を「温度センサおよび過温度検出器ブロックダイヤグラム」に名称変更 ●「温度センサタイミング図」の注釈を変更 TEMPC:EN: 温度センサ制御レジスタ → TEMPC:EN: 温度センサ制御ビット
80	17. 低電圧検出機能の特性	●注釈を変更 RCR:LVDE: 低電圧検出許可レジスタ → RCR:LVDE: 低電圧検出器許可ビット
82	18. LIN トランシーバ	●LIN トランシーバのブロックダイヤグラムを追加 ●「安定待ちタイミング」を「安定待ちタイミング図」に名称変更 ●「安定待ちタイミング図」のレジスタ名を変更 LINTRC.XLDP → LINTRC.XLDPD
83	19. フラッシュメモリ 書込み/消去特性	●「書込みサイクルとデータ保持時間」を「書込み/消去サイクルとデータ保持時間」に名称変更 ●「書込み/消去サイクルとデータ保持時間」の項目名を変更 「消去/書込みサイクル」 → 「書込み/消去サイクル」
89	■特性例 チャージポンプ電圧	●グラフ「チャージポンプ電圧」の変更
90	3 相モータプリドライバ"H"レベル出力電圧	●「GH_n 端子の"H"レベル出力電圧」の縦軸ラベルを V_{OHPD} → V_{OGH} に変更 ●「GL_n 端子の"H"レベル出力電圧」の縦軸ラベルを V_{OHPD} → V_{OGL} に変更 ●注釈を追加

ページ	場所	変更箇所
Revision 3.0		
41	■電気的特性 1. 絶対最大定格	●以下項目名を変更 ・電源電圧 1 → 電源電圧 ・12V アナログ電源電圧 1 → 12V アナログ電源電圧 ・12V 入力電圧 1 → 12V 入力電圧 ・過度入力電圧 1 → 過度入力電圧 ●以下項目における条件欄を変更 ・電源電圧 ($BVcc_1$) ・12V アナログ電源電圧 ($PVcc_1$) ・12V 入力電圧 ($V12_{I1}$) ・LIN 端子入力電圧 (LIN_1) ・過度入力電圧 (V_{VBMON1}) ●以下項目を削除 ・電源電圧 2 ($BVcc_2$) ・12V 入力電圧 2 ($V12_{I2}$) ・過度入力電圧 2 (V_{VBMON2})
81	18. LIN トランシーバ	●項目「入力リーク電流レシーバ recessive」における条件欄を変更 ・LIN=18V, SOT2=1 → 7V≦LIN≦18V, BVcc≦LIN, SOT2=1
81, 82		●以下項目を追加 ・デューティサイクル 1 ($D1_{LINTX}$) ・デューティサイクル 2 ($D2_{LINTX}$) ・デューティサイクル 3 ($D3_{LINTX}$) ・デューティサイクル 4 ($D4_{LINTX}$) ・レシーバ遅延時間 (t_{rx_pd}) ・レシーバ遅延時間対称性 (t_{rx_sym}) ・入力容量 (C_{LININ})
84		●LIN トランシーバのタイミング図を追加

注意事項: 以降の変更点に関しては、「改訂履歴」を参照してください。

改訂履歴

文書名: MB96800 Series ASSP DC/BLDC Motor controller for 12V-Battery Datasheet
文書番号: 002-07480

版	ECN 番号	変更者	発行日	変更内容
**	-	HIHA	04/28/2015	サイプレスとしてドキュメントコード 002-07480 に登録しました。 本版の内容およびフォーマットに変更はありません。
*A	5350581	JUMA	07/14/2016	これは英語版の 002-07479 Rev. *A を翻訳した日本語版です。

セールス，ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスのロケーション ページをご覧ください。

製品

ARM® Cortex® Microcontrollers	cypress.com/arm
車載用	cypress.com/automotive
クロック&バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
照明&電力制御	cypress.com/powerpsoc
メモリ	cypress.com/memory
PSoC	cypress.com/psoc
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス／RF	cypress.com/wireless

PSoC® ソリューション

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

コミュニティ | フォーラム | ブログ | ビデオ | トレーニング | Components

テクニカルサポート

cypress.com/support

ARM and Cortex are the registered trademarks of ARM Limited in the EU and other countries.

© Cypress Semiconductor Corporation, 2015-2016. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社（以下、「Cypress」という。）に帰属する財産である。本書面（本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア（以下、「本ソフトウェア」という。）を含む）は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が伴っておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためにのみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためにのみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためにのみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス（サブライセンスの権利を除く）を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェアに関しても、明示又は黙示をとわず、いかなる保証（商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない）も行わない。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のあるいかなる製品又は回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報（あらゆるサンプルデザイン情報又はプログラムコードを含む）は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計し、プログラムし、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分として用いるため、又はシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせることになるその他の使用（以下、「本目的外使用」という。）のためには、設計、意図又は承認されていない。重要な構成部分とは、装置又はシステムのその構成部分の不具合が、その装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できる、機器又はシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ、あなたは Cypress をそれら一切から免除するものとし、本書により免除する。あなたは、Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任（人身傷害又は死亡に基づく請求を含む）から Cypress を免責補償する。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、PSoC、CapsSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、cypress.com を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。