

## 英飞凌XMC1100 AB-Step

### 工业应用微控制器系列

ARM® Cortex® -M0

32位处理器内核

### 关于本文档

此数据手册专门针对嵌入式硬件和软件开发人员。它为读者提供了有关 XMC1100 系列设备的订购标识、可用功能、电气和物理特性的详细描述。

该文档描述了 XMC1100 系列设备超集的特性。为简单起见，本手册中使用统称 XMC1100 来指代各种设备类型。

### XMC1000 系列用户文档

用户文档集包括：

- **参考手册**
  - 描述设备超集的功能。
- **数据手册**
  - 列出衍生设备的完整订购名称、可用功能和电气特性。
- **勘误表**
  - 列出与相关参考手册或数据手册中给出的规格的偏差。为设备超集提供了勘误表。

**注意：**请查阅文档集的所有部分以获得有关您的设备的综合知识。

用户指南和应用笔记提供了应用相关的指导。

请参阅<http://www.infineon.com/xmc1000> 以获取这些文档的最新版本。

**本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确保准确性，请务必访问 [infineon.cn](http://infineon.cn) 参考最新的英文版本（控制文档）。**

## 目录

	关于本文档 .....	1
	目录 .....	2
<b>1</b>	<b>特征描述 .....</b>	<b>4</b>
1.1	订购信息 .....	5
1.2	设备类型 .....	6
1.3	设备类型特性 .....	6
1.4	芯片识别号 .....	7
<b>2</b>	<b>设备通用信息 .....</b>	<b>9</b>
2.1	逻辑符号 .....	9
2.2	引脚配置及定义 .....	10
2.2.1	封装引脚汇总 .....	12
2.2.2	端口 I/O 功能描述 .....	14
2.2.3	硬件控制 I/O 功能描述 .....	15
<b>3</b>	<b>电气参数 .....</b>	<b>22</b>
3.1	常规参数 .....	22
3.1.1	参数解释 .....	22
3.1.2	最大绝对额定值 .....	20
3.1.3	过载下的引脚可靠性 .....	23
3.1.4	工作条件 .....	24
3.2	直流参数 .....	25
3.2.1	输入/输出特性 .....	25
3.2.2	模拟转换器 (ADC) .....	27
3.2.3	温度传感器特性 .....	30
3.2.4	电源电流 .....	31
3.2.5	闪存参数 .....	34
3.3	交流参数 .....	35
3.3.1	测试波形 .....	35
3.3.2	上电和电源监控特性 .....	35
3.3.3	片上振荡器特性 .....	37
3.3.4	串行线调试端口 (SW-DP) 时序 .....	38
3.3.5	SPD 时序要求 .....	71
3.3.6	外设时序 .....	39
3.3.6.1	同步串行接口 (USIC SSC) 时序 .....	39
3.3.6.2	Inter-IC (IIC) 接口时序 .....	41
3.3.6.3	Inter-IC Sound(IIS) 接口时序 .....	44
<b>4</b>	<b>封装与可靠性 .....</b>	<b>46</b>
4.1	封装参数 .....	46
4.1.1	散热考虑 .....	46

目录

4.2	封装外形.....	47
5	质量声明 .....	51
6	修订记录 .....	52
	免责声明 .....	53

## 1 特征描述

## 1 特性概要

XMC1100 器件都是基于 Arm® Cortex-M0® 处理器内核的 XMC1000 系列微控制器产品。XMC1100 系列器件专为通用应用而设计。

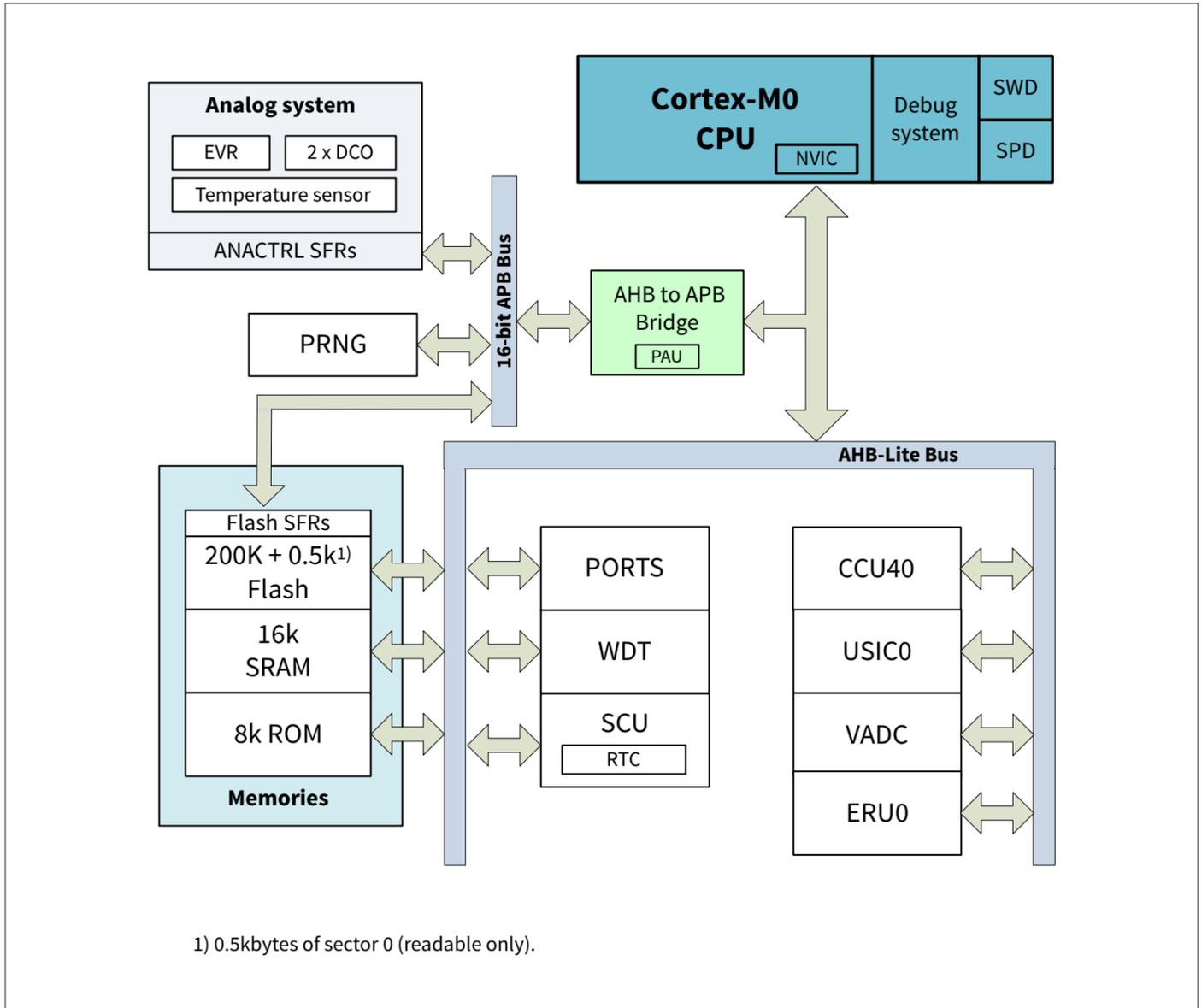


图 1 系统框图

## CPU 子系统

- CPU 内核
  - 高性能 32 位 ARM Cortex-M0 CPU核
  - 大部分 16 位 Thumb 和 32 位 Thumb2 指令集子集
  - 单周期32位硬件乘法器
  - 用于操作系统支持的系统定时器 (SysTick)
  - 超低功耗
- 嵌套向量中断控制器(NVIC)
- 事件请求单元 (ERU)，用于对外部和内部服务请求进行可处理

### 1 特征描述

#### 片上存储器

- 片上8 KB ROM
- 片上16 KB 高速 SRAM
- 高达 200 KB 片上闪存程序和数据存储器

#### 片上外设

- 两个通用串行接口通道 (USIC) ，可用作 UART、双 SPI、四 SPI、IIC、IIS 和 LIN 接口
- A/D 转换器
  - 最多 12 个模拟输入引脚和通道
  - 12 位模数转换器
- 捕获/比较单元 4 (CCU4)，用作通用定时器
- 适用于安全敏感应用的窗口看门狗定时器 (WDT)
- 带定时功能的实时时钟模块(RTC)
- 系统控制单元 (SCU)，用于系统配置和控制
- 用于快速生成随机数据的伪随机数发生器 (PRNG)
- 温度感应器 (TSE)

#### 具有独立位可控性的输入/输出线路

- 三态输入模式
- 推挽或开漏输出模式
- 可配置焊垫迟滞

#### 调试系统

- 通过标准 ARM 串行线调试 (SWD) 或单针调试 (SPD) 接口访问
- 断点单元 (BPU) 最多支持 4 个硬件断点
- 观察点单元 (DWT) 最多支持 2 个观察点

### 1.1 订购信息

英飞凌微控制器的订购代码提供了特定产品的准确参考。代码“XMC1<DDD>-<Z><PPP><T><FFFF>”标识：

- <DDD> 衍生品功能集
- <Z> 封装变体
  - T: TSSOP
  - Q: VQFN
- <PPP> 封装引脚数
- <T> 温度范围：
  - F: -40°C至85°C
  - X: -40°C至105°C
- <FFFF> 闪存大小

如需了解 XMC1100 的订购代码，请联系您的销售代表或当地经销商。

本文档描述了 XMC1100 系列的几种衍生产品，有些描述可能不适用于特定产品。请参见表1。

为简单起见，本文中使用的术语 **XMC1100** 表示所有衍生产品。

## 1 特征描述

## 1.2 设备类型

这些设备类型均已上市，可通过英飞凌的直销和/或分销渠道订购。

**表 1 XMC1100 设备类型概要**

Derivative	Package	Flash Kbytes	SRAM Kbytes
XMC1100-T016F0008	PG-TSSOP-16-8	8	16
XMC1100-T016F0016	PG-TSSOP-16-8	16	16
XMC1100-T016F0032	PG-TSSOP-16-8	32	16
XMC1100-T016F0064	PG-TSSOP-16-8	64	16
XMC1100-T016X0016	PG-TSSOP-16-8	16	16
XMC1100-T016X0032	PG-TSSOP-16-8	32	16
XMC1100-T016X0064	PG-TSSOP-16-8	64	16
XMC1100-T038F0016	PG-TSSOP-38-9	16	16
XMC1100-T038F0032	PG-TSSOP-38-9	32	16
XMC1100-T038F0064	PG-TSSOP-38-9	64	16
XMC1100-T038X0064	PG-TSSOP-38-9	64	16
XMC1100-T038X0128	PG-TSSOP-38-9	128	16
XMC1100-T038X0200	PG-TSSOP-38-9	200	16
XMC1100-Q024F0008	PG-VQFN-24-19	8	16
XMC1100-Q024F0016	PG-VQFN-24-19	16	16
XMC1100-Q024F0032	PG-VQFN-24-19	32	16
XMC1100-Q024F0064	PG-VQFN-24-19	64	16
XMC1100-Q040F0016	PG-VQFN-40-13	16	16
XMC1100-Q040F0032	PG-VQFN-40-13	32	16
XMC1100-Q040F0064	PG-VQFN-40-13	64	16

## 1.3 设备类型特性

下表列出了每种设备类型的可用功能。

**表 2 XMC1100 设备类型特性<sup>1)</sup>**

Derivative	ADC channel
XMC1100-T016	6
XMC1100-T038	12
XMC1100-Q024	8
XMC1100-Q040	12

1) 本表未包含的功能在所有衍生产品中均有提供。

## 1 特征描述

表 3 ADC 通道

Package	VADC0 G0	VADC0 G1
PG-TSSOP-16	CH0..CH5	-
PG-TSSOP-38	CH0..CH7	CH1, CH5 .. CH7
PG-VQFN-24	CH0..CH7	-
PG-VQFN-40	CH0..CH7	CH1, CH5 .. CH7

## 1.4 芯片识别号

芯片识别号 (Chip Identification Number) 允许软件识别标记。它是一个 8 个字的值，其中最高 7 个字存储在闪存配置扇区 0 (CS0) 中，地址位置为：1000 0F00<sub>H</sub>(MSB) - 1000 0F1B<sub>H</sub>(LSB)。芯片识别号的最低有效字和最高有效字分别是寄存器 DBGROMID 和 IDCHIP 的值。

表 4 XMC1100 芯片识别号

Derivative	Value	Marking
XMC1100-T016F0008	00011032 01CF00FF 00001F37 00000000 00000C00 00001000 00003000 201ED083 <sub>H</sub>	AB
XMC1100-T016F0016	00011032 01CF00FF 00001F37 00000000 00000C00 00001000 00005000 201ED083 <sub>H</sub>	AB
XMC1100-T016F0032	00011032 01CF00FF 00001F37 00000000 00000C00 00001000 00009000 201ED083 <sub>H</sub>	AB
XMC1100-T016F0064	00011032 01CF00FF 00001F37 00000000 00000C00 00001000 00011000 201ED083 <sub>H</sub>	AB
XMC1100-T016X0016	00011033 01CF00FF 00001F37 00000000 00000C00 00001000 00005000 201ED083 <sub>H</sub>	AB
XMC1100-T016X0032	00011033 01CF00FF 00001F37 00000000 00000C00 00001000 00009000 201ED083 <sub>H</sub>	AB
XMC1100-T016X0064	00011033 01CF00FF 00001F37 00000000 00000C00 00001000 00011000 201ED083 <sub>H</sub>	AB
XMC1100-T038F0016	00011012 01CF00FF 00001F37 00000000 00000C00 00001000 00005000 201ED083 <sub>H</sub>	AB
XMC1100-T038F0032	00011012 01CF00FF 00001F37 00000000 00000C00 00001000 00009000 201ED083 <sub>H</sub>	AB
XMC1100-T038F0064	00011012 01CF00FF 00001F37 00000000 00000C00 00001000 00011000 201ED083 <sub>H</sub>	AB
XMC1100-T038X0064	00011013 01CF00FF 00001F37 00000000 00000C00 00001000 00011000 201ED083 <sub>H</sub>	AB
XMC1100-T038X0128	00011013 01CF00FF 00001F37 00000000 00000C00 00001000 00021000 201ED083 <sub>H</sub>	AB
XMC1100-T038X0200	00011013 01CF00FF 00001F37 00000000 00000C00 00001000 00033000 201ED083 <sub>H</sub>	AB

(表格续下页.....)

1 特征描述

**表 4** (续) XMC1100 芯片识别号

<b>Derivative</b>	<b>Value</b>	<b>Marking</b>
XMC1100-Q024F0008	00011062 01CF00FF 00001F37 00000000 00000C00 00001000 00003000 201ED083 <sub>H</sub>	AB
XMC1100-Q024F0016	00011062 01CF00FF 00001F37 00000000 00000C00 00001000 00005000 201ED083 <sub>H</sub>	AB
XMC1100-Q024F0032	00011062 01CF00FF 00001F37 00000000 00000C00 00001000 00009000 201ED083 <sub>H</sub>	AB
XMC1100-Q024F0064	00011062 01CF00FF 00001F37 00000000 00000C00 00001000 00011000 201ED083 <sub>H</sub>	AB
XMC1100-Q040F0016	00011042 01CF00FF 00001F37 00000000 00000C00 00001000 00005000 201ED083 <sub>H</sub>	AB
XMC1100-Q040F0032	00011042 01CF00FF 00001F37 00000000 00000C00 00001000 00009000 201ED083 <sub>H</sub>	AB
XMC1100-Q040F0064	00011042 01CF00FF 00001F37 00000000 00000C00 00001000 00011000 201ED083 <sub>H</sub>	AB

2 设备通用信息

2 设备通用信息

本节总结了逻辑符号和封装引脚配置，并提供了功能 I/O 映射的详细列表。

2.1 逻辑符号

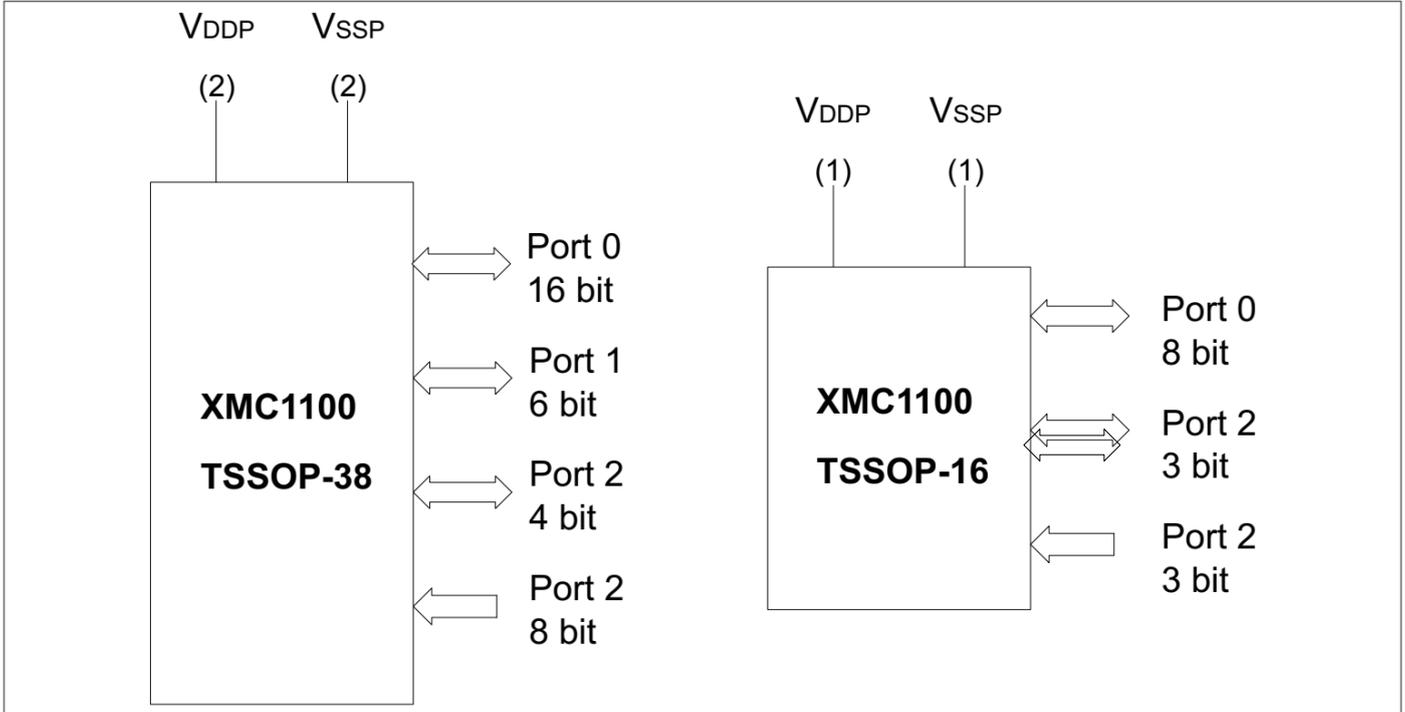


图 2 XMC1100 TSSOP-38和TSSOP-16的逻辑符号

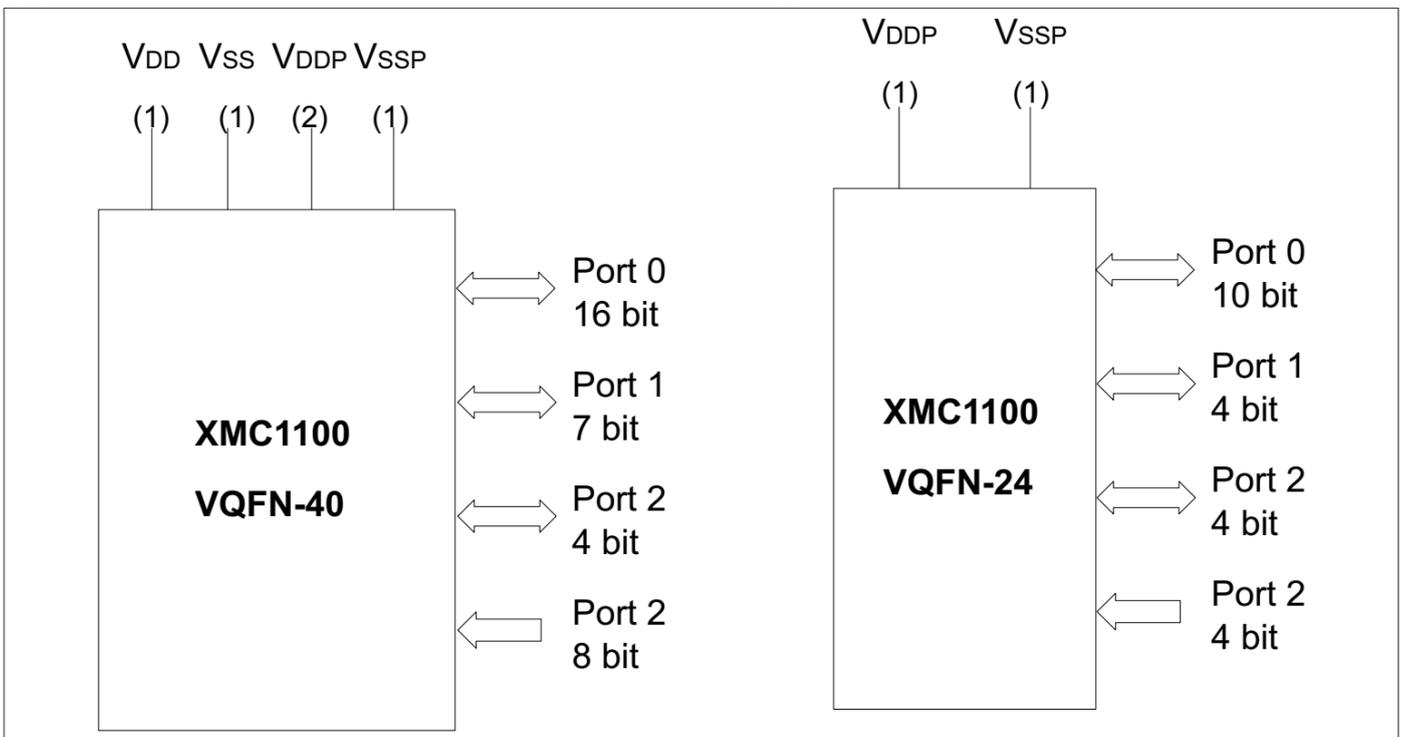


图 3 XMC1100 VQFN-24和VQFN-40的逻辑符号

## 2.2 引脚配置及定义

下图总结了所有引脚，显示了它们在不同封装的四个侧面的位置。

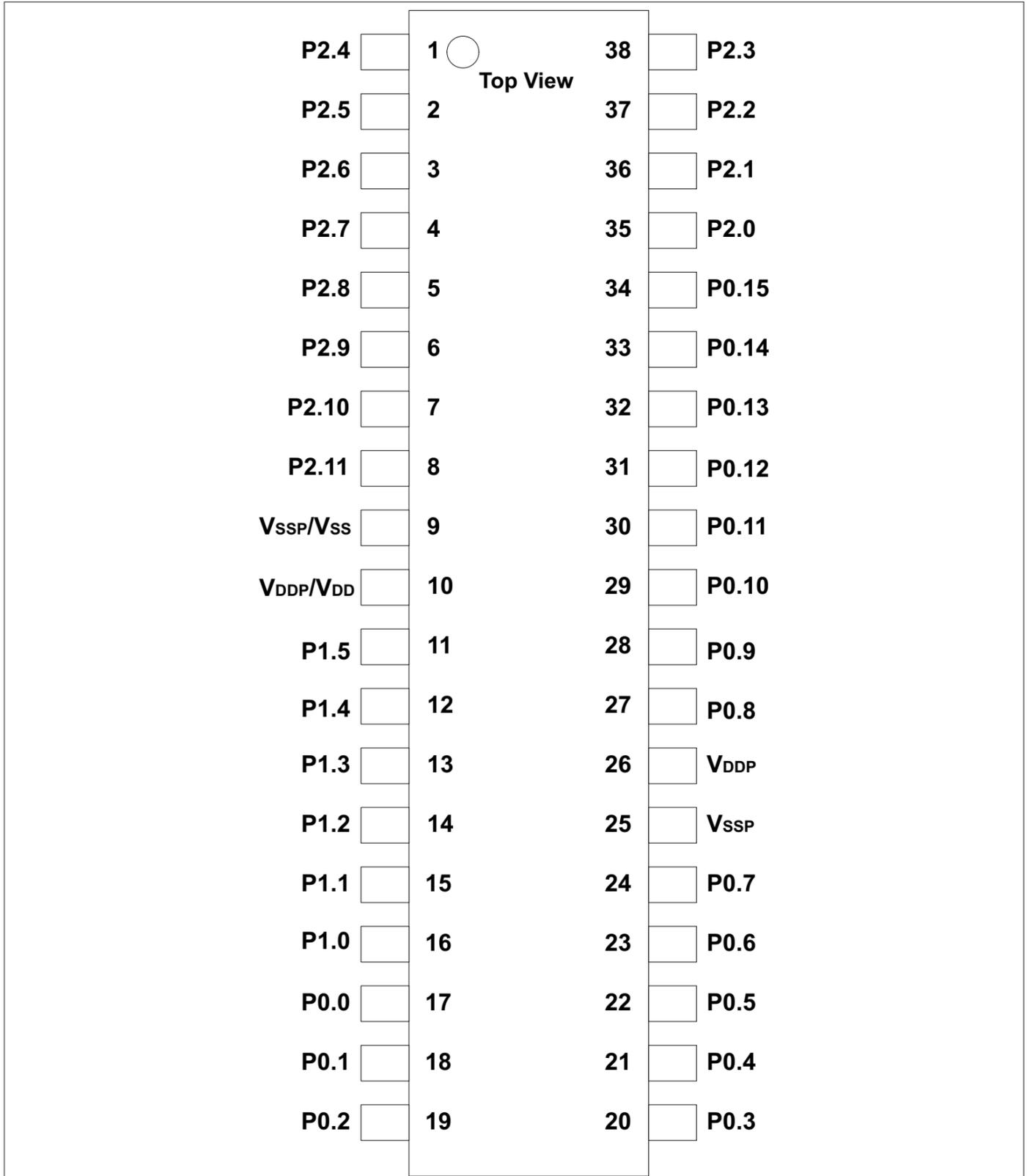


图 4 XMC1100 PG-TSSOP-38 引脚配置 (顶视图)

2 设备通用信息

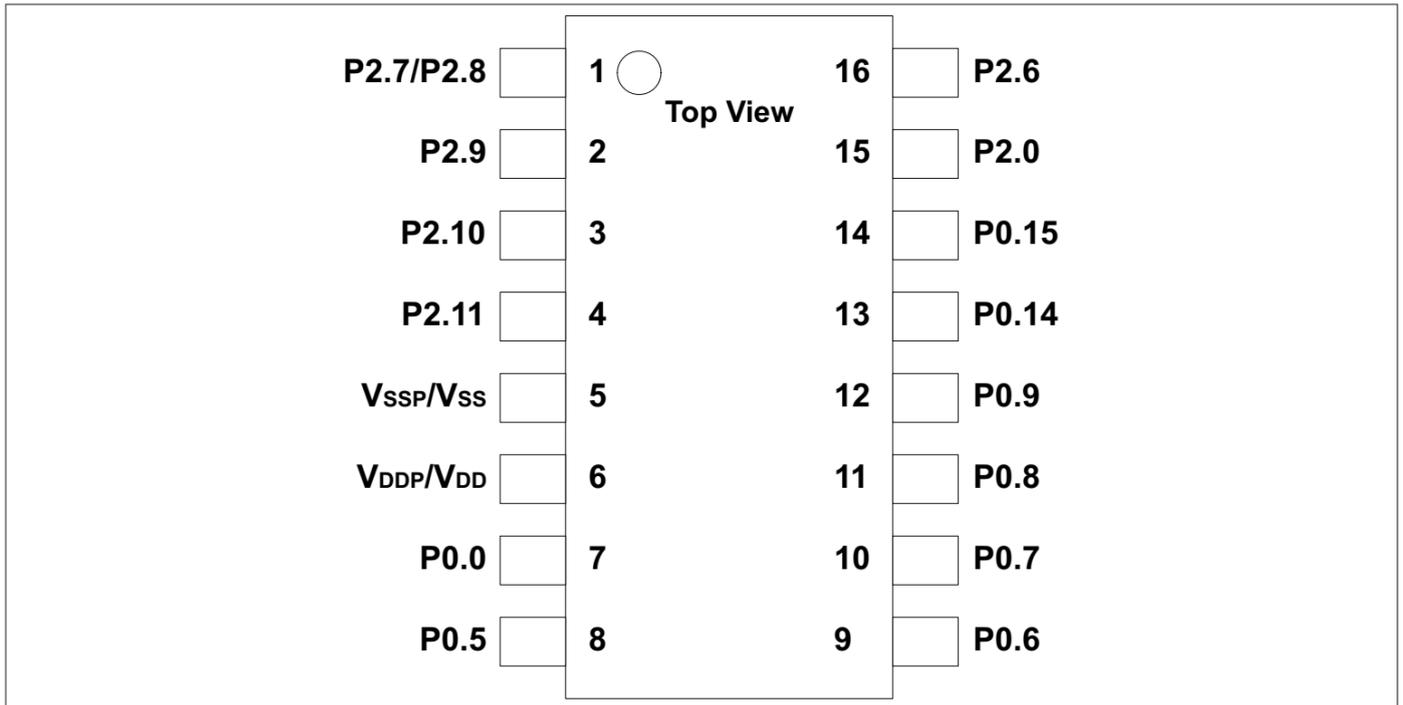


图 5 XMC1100 PG-TSSOP-16 引脚配置 (顶视图)

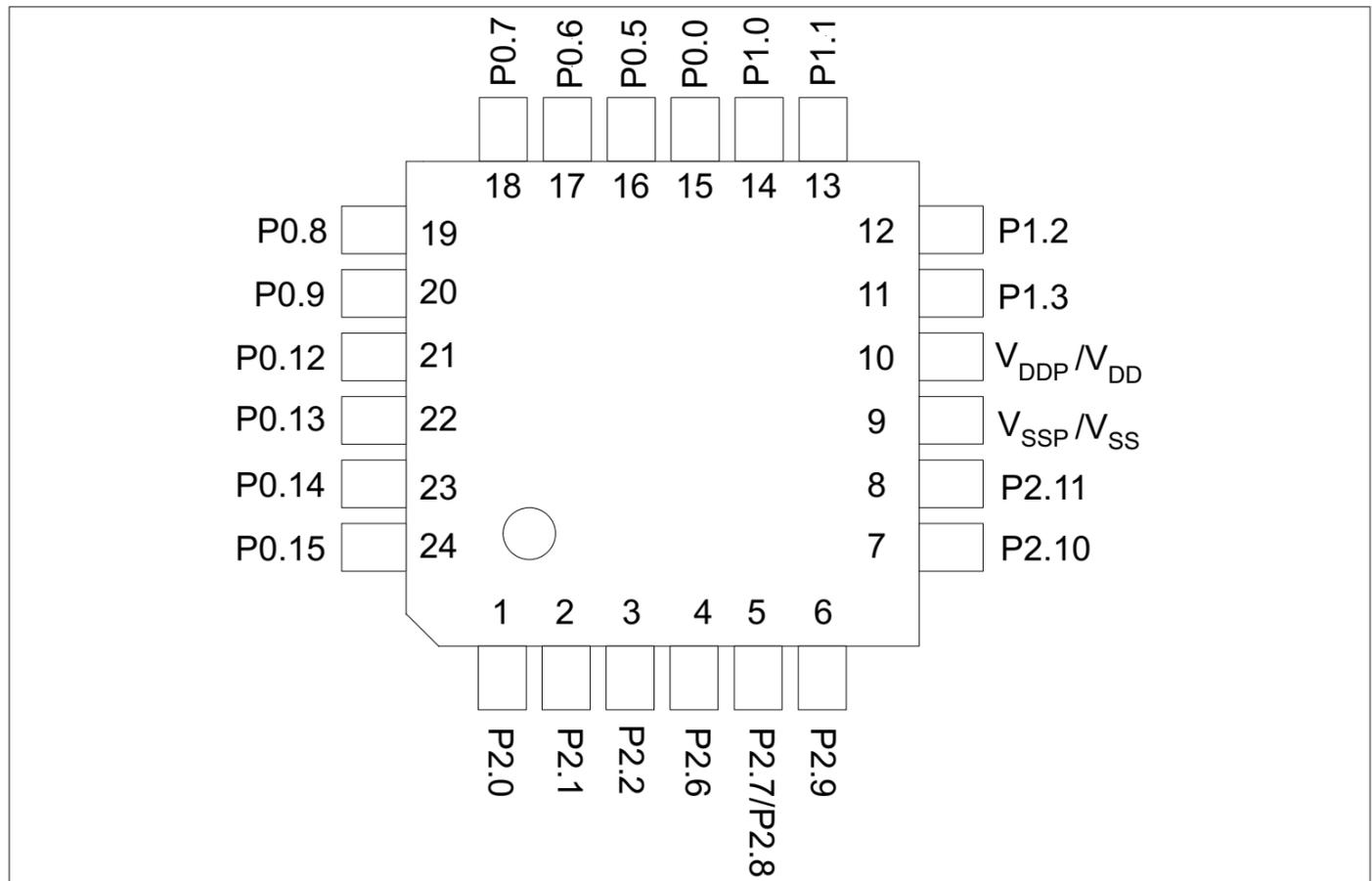


图 6 XMC1100 PG-VQFN-24 引脚配置 (顶视图)

2 设备通用信息

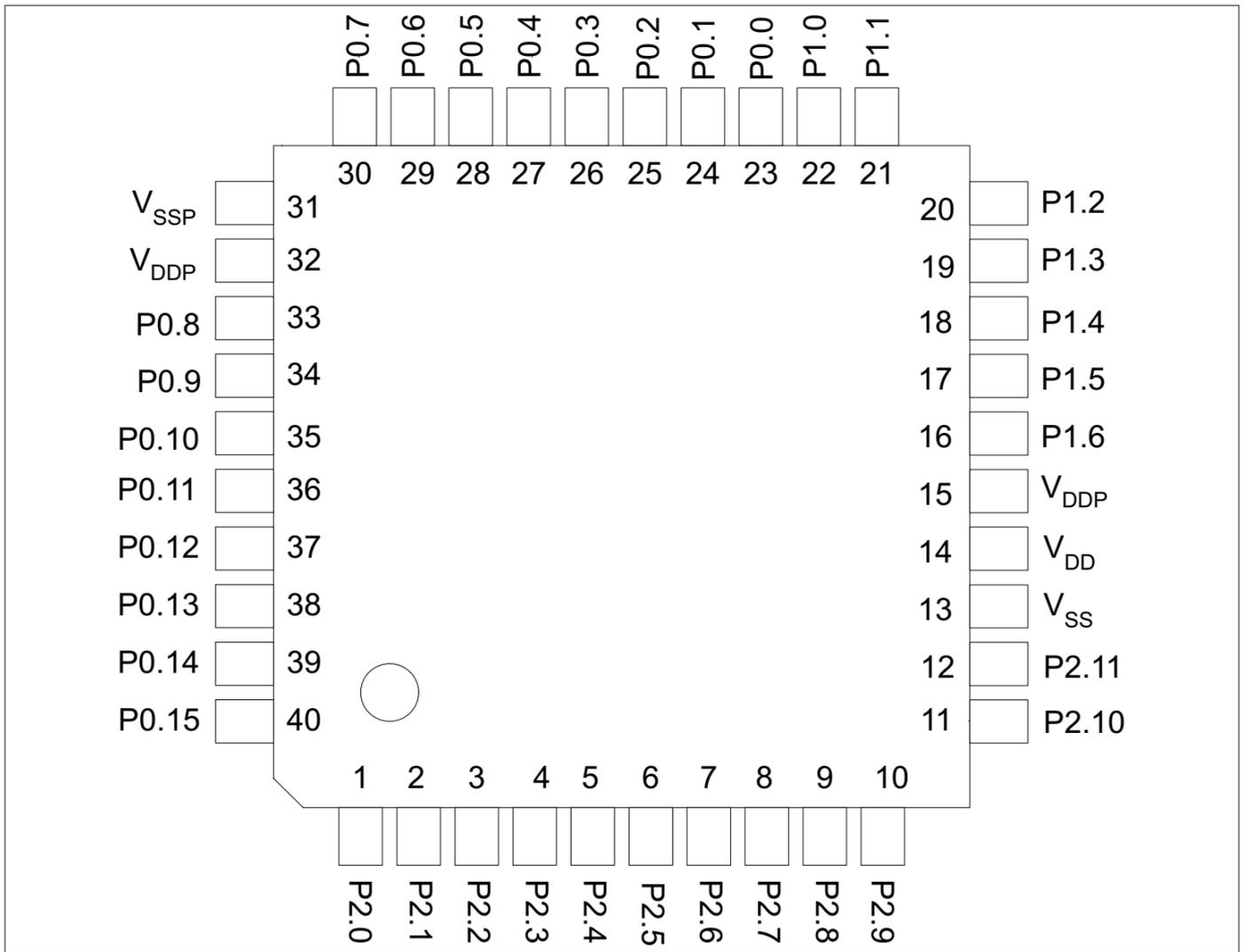


图 7 XMC1100 PG-VQFN-40 引脚配置 (顶视图)

2.2.1 封装引脚汇总

以下通用图表用于描述每个引脚：

表 5 封装引脚映射说明

Function	Package A	Package B	...	Pad Type
Px.y	N	N		Pad Class

该表按“功能”列排序，从常规端口引脚 (Px.y) 开始，然后是电源引脚。

以下各列以支持的封装变体为标题，列出了该封装中相应功能映射到的封装引脚号。

“Pad Type”表示所采用的焊盘类型：

- STD\_INOUT (标准双向焊盘)
- STD\_INOUT/AN (带模拟输入的标准双向焊盘)
- 高电流 (高电流双向焊盘)

## 2 设备通用信息

- STD\_IN/AN (带模拟输入的标准输入焊盘)
- 电源

有关焊盘属性的详细信息在电气参数中定义。

**表 6 封装引脚映射**

Function	VQFN 40	TSSOP 38	VQFN 24	TSSOP 16	Pad Type	Notes
P0.0	23	17	15	7	STD_INOUT	
P0.1	24	18	-	-	STD_INOUT	
P0.2	25	19	-	-	STD_INOUT	
P0.3	26	20	-	-	STD_INOUT	
P0.4	27	21	-	-	STD_INOUT	
P0.5	28	22	16	8	STD_INOUT	
P0.6	29	23	17	9	STD_INOUT	
P0.7	30	24	18	10	STD_INOUT	
P0.8	33	27	19	11	STD_INOUT	
P0.9	34	28	20	12	STD_INOUT	
P0.10	35	29	-	-	STD_INOUT	
P0.11	36	30	-	-	STD_INOUT	
P0.12	37	31	21	-	STD_INOUT	
P0.13	38	32	22	-	STD_INOUT	
P0.14	39	33	23	13	STD_INOUT	
P0.15	40	34	24	14	STD_INOUT	
P1.0	22	16	14	-	High Current	
P1.1	21	15	13	-	High Current	
P1.2	20	14	12	-	High Current	
P1.3	19	13	11	-	High Current	
P1.4	18	12	-	-	High Current	
P1.5	17	11	-	-	High Current	
P1.6	16	-	-	-	STD_INOUT	
P2.0	1	35	1	15	STD_INOUT/AN	
P2.1	2	36	2	-	STD_INOUT/AN	
P2.2	3	37	3	-	STD_IN/AN	
P2.3	4	38	-	-	STD_IN/AN	
P2.4	5	1	-	-	STD_IN/AN	
P2.5	6	2	-	-	STD_IN/AN	
P2.6	7	3	4	16	STD_IN/AN	
P2.7	8	4	5	1	STD_IN/AN	

(表格续下页.....)

## 2 设备通用信息

表 6 (续) 封装引脚映射

Function	VQFN 40	TSSOP 38	VQFN 24	TSSOP 16	Pad Type	Notes
P2.8	9	5	5	1	STD_IN/AN	
P2.9	10	6	6	2	STD_IN/AN	
P2.10	11	7	7	3	STD_INOUT/AN	
P2.11	12	8	8	4	STD_INOUT/AN	
VSS	13	9	9	5	Power	Supply GND, ADC reference GND
VDD	14	10	10	6	Power	Supply VDD, ADC reference voltage/ORC reference voltage
VDDP	15	10	10	6	Power	When VDD is supplied, VDDP has to be supplied with the same voltage.
VSSP	31	25	–	–	Power	I/O port ground
VDDP	32	26	–	–	Power	I/O port supply
VSSP	Exp. Pad	–	Exp. Pad	–	Power	<b>Exposed Die Pad</b> The exposed die pad is connected internally to VSSP. For proper operation, it is mandatory to connect the exposed pad to the board ground. For thermal aspects, please refer to the <a href="#">Package and Reliability</a> chapter.

## 2.2.2 端口 I/O 功能描述

以下通用构建块用于描述每个 PORT 引脚的 I/O 功能：

表 7 端口 I/O 功能描述

Function	Outputs		Inputs	
	ALT1	ALTr	Input	Input
P0.0		MODA.OUT	MODC.INA	
Pn.y	MODA.OUT		MODA.INA	MODC.INB

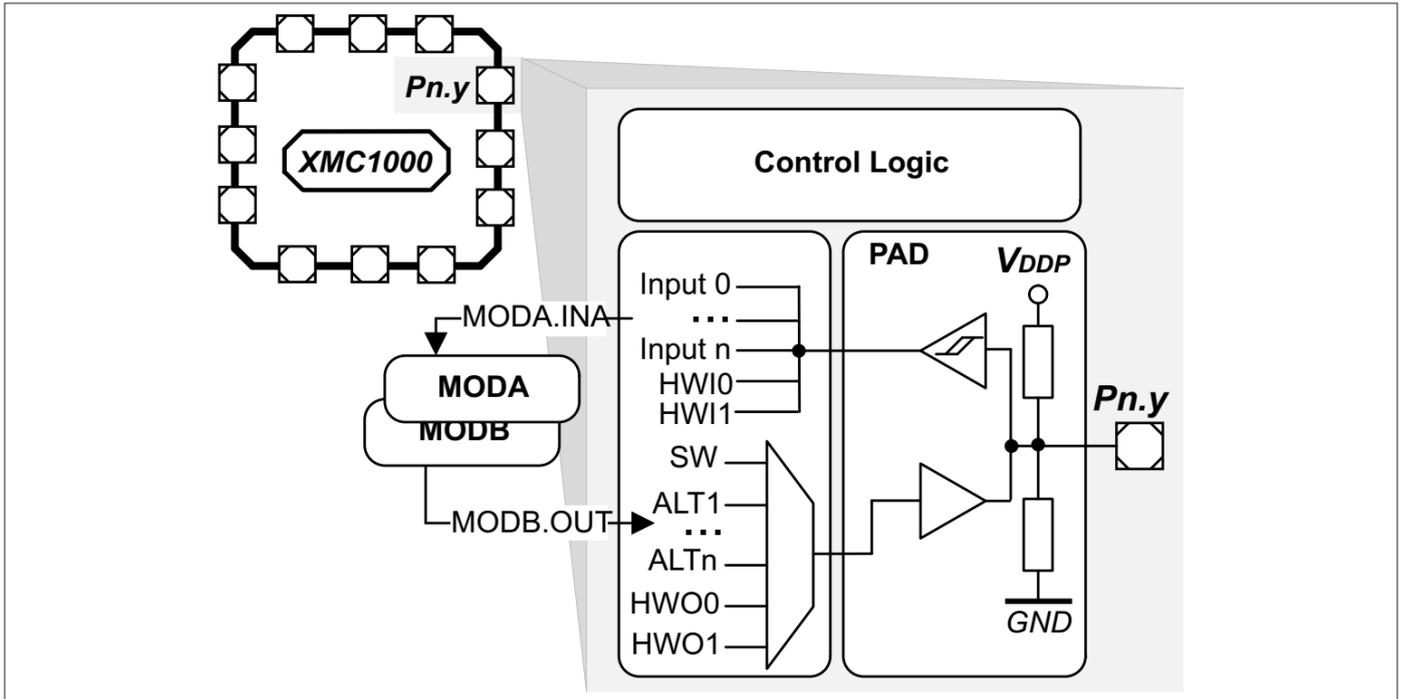


图 8 简化的端口结构

Pn.y 是端口引脚名称，定义与其相关的控制和数据位/寄存器。作为 GPIO，该端口受软件控制。其输入值通过 Pn\_IN.y 读取，Pn\_OUT 定义其输出值。

最多可以将七个备用输出功能 (ALT1/2/3/4/5/6/7) 映射到单个端口引脚，由 Pn\_IOC.R.PC 选择。输出值直接由相应模块驱动，引脚特性由端口寄存器控制（在所连接焊盘的限制范围内）。

端口引脚输入可以连接多个外设。大多数外设都有一个输入多路复用器，可以在不同的可能输入源之间进行选择。

当引脚配置为输出时，输入路径也处于活动状态。这允许将输出反馈至片上资源，而无需浪费额外的外部引脚。

请参阅表 9 完整的端口 I/O 功能映射。

### 2.2.3 硬件控制 I/O 功能描述

以下通用构建块用于描述每个 PORT 引脚的硬件 I/O 和上拉控制功能：

表 8 硬件控制 I/O 功能描述

Function	Outputs	Inputs	Pull Control	
	HWO0	HWIO	HWO_PD	HWO_PU
P0.0	MODB.OUT	MODB.INA		
Pn.y			MODC.OUT	MODC.OUT

通过 Pn\_HWSEL，可以在不同的硬件“主机” (HWO0/HWI0, HWO1/HWI1) 之间进行选择。选定的外设可以控制引脚。硬件控制否决相应端口引脚寄存器中的设置。可以利用外设控制的附加硬件信号 HWO\_PD/HW1\_PD 和 HWO\_PU/HW1\_PU 来控制引脚的上拉设备。

请参阅表 10 用于完整的硬件 I/O 和上拉控制功能映射。

2 设备通用信息

表9 端口I/O功能

Function	Outputs							Inputs							
	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	Input	Input	Input	Input	Input	Input	Input	Input
P0.0	ERU0. PDOUT 0		ERU0. GOUT0	CCU40. OUT0		USIC0_ CH0. SELO0	USIC0_ CH1. SELO0	CCU40.I N0C				USIC0_ CH0. DX2A	USIC0_ CH1. DX2A		
P0.1	ERU0. PDOUT 1		ERU0. GOUT1	CCU40. OUT1			SCU. VDROP	CCU40.I N1C							
P0.2	ERU0. PDOUT 2		ERU0. GOUT2	CCU40. OUT2		VADC0. EMUX02		CCU40.I N2C							
P0.3	ERU0. PDOUT 3		ERU0. GOUT3	CCU40. OUT3		VADC0. EMUX01		CCU40.I N3C							
P0.4				CCU40. OUT1		VADC0. EMUX00	WWDI. SERVIC E_OUT								
P0.5				CCU40. OUT0											
P0.6				CCU40. OUT0		USIC0_ CH1.MC LKOUT	USIC0_ CH1. DOUT0	CCU40.I N0B				USIC0_ CH1. DX0C			
P0.7				CCU40. OUT1		USIC0_ CH0. SCLKO UT	USIC0_ CH1. DOUT0	CCU40.I N1B				USIC0_ CH0. DX1C	USIC0_ CH1. DX0D	USIC0_ CH1. DX1C	
P0.8				CCU40. OUT2		USIC0_ CH0. SCLKO UT	USIC0_ CH1. SCLKO UT	CCU40.I N2B				USIC0_ CH0. DX1B	USIC0_ CH1. DX1B		

(表格续下页.....)

2 设备通用信息

表9 (续) 端口 I/O 功能

Function	Outputs							Inputs							
	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	Input	Input	Input	Input	Input	Input	Input	Input
P0.9				CCU40. OUT3		USIC0_ CH0. SELO	USIC0_ CH1. SELO0	CCU40.I N3B				USIC0_ CH0. DX2B	USIC0_ CH1. DX2B		
P0.10						USIC0_ CH0. SELO	USIC0_ CH1. SELO1					USIC0_ CH0. DX2C	USIC0_ CH1. DX2C		
P0.11				USIC0_ CH0.MC LKOUT		USIC0_ CH0. SELO2	USIC0_ CH1. SELO2					USIC0_ CH0. DX2D	USIC0_ CH1. DX2D		
P0.12						USIC0_ CH0. SELO3		CCU40.I N0A	CCU40.I N1A	CCU40.I N2A	CCU40.I N3A	USIC0_ CH0. DX2E			
P0.13	WWDI. SERVIC E_OUT					USIC0_ CH0. SELO4						USIC0_ CH0. DX2F			
P0.14						USIC0_ CH0. DOUT0	USIC0_ CH0. SCLKO UT					USIC0_ CH0. DX0A	USIC0_ CH0. DX1A		
P0.15						USIC0_ CH0. DOUT0	USIC0_ CH1.MC LKOUT					USIC0_ CH0. DX0B			
P1.0		CCU40. OUT0					USIC0_ CH0. DOUT0					USIC0_ CH0. DX0C			
P1.1	VADC0. EMUX00	CCU40. OUT1				USIC0_ CH0. DOUT0	USIC0_ CH1. SELO0					USIC0_ CH0. DX0D	USIC0_ CH0. DX1D	USIC0_ CH1. DX2E	

(表格续下页.....)

2 设备通用信息

表9 (续) 端口 I/O 功能

Function	Outputs							Inputs							
	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	Input	Input	Input	Input	Input	Input	Input	Input
P1.2	VADC0. EMUX01	CCU40. OUT2					USIC0_ CH1. DOUT0					USIC0_ CH1. DX0B			
P1.3	VADC0. EMUX02	CCU40. OUT3				USIC0_ CH1. SCLKO UT	USIC0_ CH1. DOUT0					USIC0_ CH1. DX0A	USIC0_ CH1. DX1A		
P1.4	VADC0. EMUX10	USIC0_ CH1. SCLKO UT				USIC0_ CH0. SELO0	USIC0_ CH1. SELO1					USIC0_ CH0. DX5E	USIC0_ CH1. DX5E		
P1.5	VADC0. EMUX11	USIC0_ CH0. DOUT0				USIC0_ CH0. SELO1	USIC0_ CH1. SELO2					USIC0_ CH1. DX5F			
P1.6	VADC0. EMUX12	USIC0_ CH1.DO UT0		USIC0_ CH0.SC LKOUT		USIC0_ CH0.SE LO2	USIC0_ CH1.SE LO3			USIC0_ CH0.DX 5F					
P2.0	ERU0. PDOUT 3	CCU40. OUT0	ERU0. GOUT3			USIC0_ CH0. DOUT0	USIC0_ CH0. SCLKO UT		VADC0. GOCH5		ERU0.0 B0	USIC0_ CH0. DX0E	USIC0_ CH0. DX1E	USIC0_ CH1. DX2F	
P2.1	ERU0. PDOUT 2	CCU40. OUT1	ERU0. GOUT2			USIC0_ CH0. DOUT0	USIC0_ CH1. SCLKO UT		VADC0. GOCH6		ERU0.1 B0	USIC0_ CH0. DX0F	USIC0_ CH1. DX3A	USIC0_ CH1. DX4A	
P2.2									VADC0. GOCH7		ERU0.0 B1	USIC0_ CH0. DX3A	USIC0_ CH0. DX4A	USIC0_ CH1. DX5A	

(表格续下页.....)

2 设备通用信息

表9 (续) 端口 I/O 功能

Function	Outputs							Inputs							
	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	Input	Input	Input	Input	Input	Input	Input	Input
P2.3								VADC0. G1CH5		ERU0.1 B1	USIC0_ CH0. DX5B	USIC0_ CH1. DX3C	USIC0_ CH1. DX4C		
P2.4								VADC0. G1CH6		ERU0.0 A1	USIC0_ CH0. DX3B	USIC0_ CH0. DX4B	USIC0_ CH1. DX5B		
P2.5								VADC0. G1CH7		ERU0.1 A1	USIC0_ CH0. DX5D	USIC0_ CH1. DX3E	USIC0_ CH1. DX4E		
P2.6								VADC0. GOCH0		ERU0.2 A1	USIC0_ CH0. DX3E	USIC0_ CH0. DX4E	USIC0_ CH1. DX5D		
P2.7								VADC0. G1CH1		ERU0.3 A1	USIC0_ CH0. DX5C	USIC0_ CH1. DX3D	USIC0_ CH1. DX4D		
P2.8								VADC0. GOCH1		ERU0.3 B1	USIC0_ CH0. DX3D	USIC0_ CH0. DX4D	USIC0_ CH1. DX5C		
P2.9								VADC0. GOCH2		ERU0.3 B0	USIC0_ CH0. DX5A	USIC0_ CH1. DX3B	USIC0_ CH1. DX4B		
P2.10	ERU0. PDOUT 1	CCU40. OUT2	ERU0. GOUT1					VADC0. GOCH3		ERU0.2 B0	USIC0_ CH0. DX3C	USIC0_ CH0. DX4C	USIC0_ CH1. DX0F		
P2.11	ERU0. PDOUT 0	CCU40. OUT3	ERU0. GOUT0			USIC0_ CH1. SCLKO UT		VADC0. GOCH4		ERU0.2 B1	USIC0_ CH1. DX0E	USIC0_ CH1. DX1E			

2 设备通用信息

表10 硬件 I/O 控制功能

Function	Outputs		Inputs		Pull Control			
	HW00	HW01	HWI0	HWI1	HW0_PD	HW0_PU	HW1_PD	HW1_PU
P0.0								
P0.1								
P0.2								
P0.3								
P0.4								
P0.5								
P0.6								
P0.7								
P0.8								
P0.9								
P0.10								
P0.11								
P0.12								
P0.13								
P0.14								
P0.15								
P1.0		USICO_CH0 .DOUT0		USICO_CH0 .HWIN0				
P1.1		USICO_CH0 .DOUT1		USICO_CH0 .HWIN1				
P1.2		USICO_CH0 .DOUT2		USICO_CH0 .HWIN2				

(表格续下页,.....)

2 设备通用信息

表10 (续) 硬件 I/O 控制功能

Function	Outputs		Inputs		Pull Control			
	HWO0	HWO1	HWI0	HWI1	HWO_PD	HWO_PU	HW1_PD	HW1_PU
P1.3		USICO_CH0 .DOUT3		USICO_CH0 .HWIN3				
P1.4								
P1.5								
P1.6								
P2.0								
P2.1								
P2.2							<u>CCU40.OUT3</u>	CCU40.OUT3
P2.3								
P2.4								
P2.5								
P2.6							<u>CCU40.OUT3</u>	CCU40.OUT3
P2.7							<u>CCU40.OUT3</u>	CCU40.OUT3
P2.8							<u>CCU40.OUT2</u>	CCU40.OUT2
P2.9							<u>CCU40.OUT2</u>	CCU40.OUT2
P2.10								
P2.11								

## 3 电气参数

### 3 电气参数

本节提供针对 XMC1100 实施的特定电气参数。

#### 3.1 常规参数

##### 3.1.1 参数解释

本节列出的参数部分代表 XMC1100 的特性，部分代表其对系统的要求。为了帮助在评估设计时轻松解释参数，它们在“符号”列中用两个字母的缩写标记：

- **CC**

这些参数表明了**控制器参数**特性，这是 XMC1100 的一个显著特点，在系统设计中必须加以考虑

- **SR**

这些参数表明了**系统要求**，必须由采用 XMC1100 设计的应用系统提供。

##### 3.1.2 绝对最大额定值

超过“绝对最大额定值”所列值的载荷可能会对器件造成永久性损坏。这仅仅是一个载荷额定值，并不意味着设备在这些条件下或任何其他高于本规范操作部分所示条件的情况下能够正常运行。长时间暴露于绝对最大额定条件可能会影响器件的可靠性。

**表 11 绝对最大额定参数**

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Junction temperature	$T_J$ SR	-40	-	115	°C	-
Storage temperature	$T_{ST}$ SR	-40	-	125	°C	-
Voltage on power supply pin with respect to $V_{SSP}$	$V_{DDP}$ SR	-0.3	-	6	V	-
Voltage on digital pins with respect to $V_{SSP}$ <sup>1)</sup>	$V_{IN}$ SR	-0.5	-	$V_{DDP} + 0.5$ or max. 6	V	whichever is lower
Voltage on P2 pins with respect to $V_{SSP}$ <sup>2)</sup>	$V_{INP2}$ SR	-0.3	-	$V_{DDP} + 0.3$	V	-
Voltage on analog input pins with respect to $V_{SSP}$	$V_{AIN}$ $V_{AREF}$ SR	-0.5	-	$V_{DDP} + 0.5$ or max. 6	V	whichever is lower
Input current on any pin during overload condition	$I_{IN}$ SR	-10	-	10	mA	-
Absolute maximum sum of all input currents during overload condition	$\Sigma I_{IN}$ SR	-50	-	+50	mA	-

1) 不包括端口引脚 P2.[1,2,6,7,8,9,11]。

2) 适用于端口引脚 P2.[1,2,6,7,8,9,11]。

3 电气参数

### 3.1.3 过载下的引脚可靠性

当接收来自高压设备的信号时，低压设备会出现超出其自身 IO 电源规格的过载电流和电压。

表 12 定义了过载条件，在满足以下所有条件的情况下不会对可靠性造成任何负面影响的：

- 不超过整个操作寿命
- 工作条件满足
  - 焊盘电源电平 ( $V_{DDP}$ )
  - 温度

如果引脚电流超出工作条件但在过载条件下，则无法再保证该引脚的参数符合操作状况中的规定。在大多数情况下仍可运行，但参数要宽松。

**注：** 一个或多个引脚上的过载情况不需要复位。

**注：** 引脚处的串联电阻将电流限制为最大允许过载电流，足以处理电池短路等故障情况。

表 12 过载参数

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Input current on any port pin during overload condition	$I_{OV SR}$	-5	-	5	mA	
Absolute sum of all input circuit currents during overload condition	$I_{OVS SR}$	-	-	25	mA	

图 9 显示了过载期间输入电流通过 ESD 保护结构的路径。接  $V_{DDP}$  和地的二极管是这些 ESD 保护结构的简化表示。

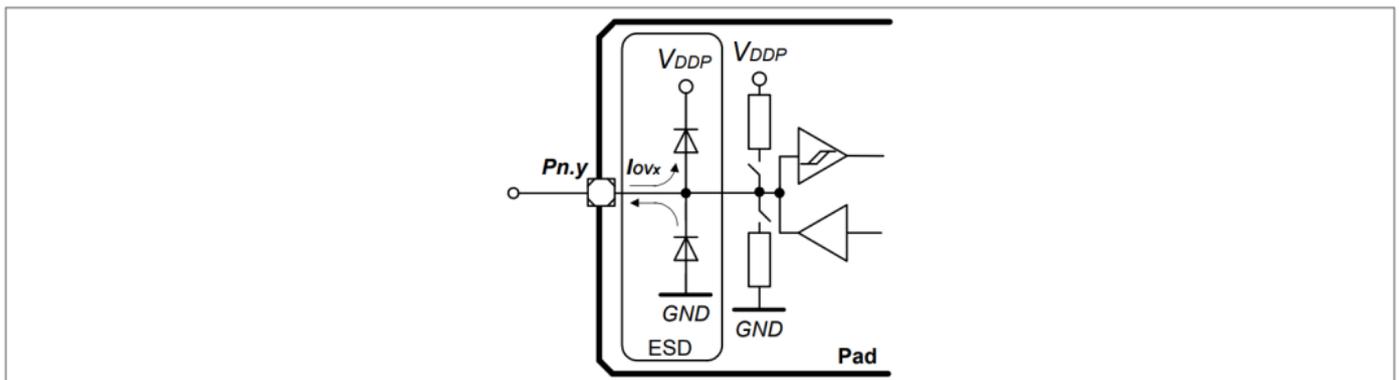


图 9 通过 ESD 结构的输入过载电流

3 电气参数

表 13 和表 14 列出在过载条件下可以达到的输入电压。请注意，过载时不得超过在绝对最大额定值中规定的绝对最大输入电压。

**表 13 正过载 PN 结特性**

Pad Type	$I_{ov} = 5 \text{ mA}$
Standard, High-current, AN/DIG_IN	$V_{IN} = V_{DDP} + 0.5 \text{ V}$ $V_{AIN} = V_{DDP} + 0.5 \text{ V}$ $V_{AREF} = V_{DDP} + 0.5 \text{ V}$
P2.[1,2,6;9,11]	$V_{INP2} = V_{DDP} + 0.3 \text{ V}$

**表 14 负过载的 PN 结特性**

Pad Type	$I_{ov} = 5 \text{ mA}$
Standard, High-current, AN/DIG_IN	$V_{IN} = V_{SS} - 0.5 \text{ V}$ $V_{AIN} = V_{SS} - 0.5 \text{ V}$ $V_{AREF} = V_{SS} - 0.5 \text{ V}$
P2.[1,2,6;9,11]	$V_{INP2} = V_{SS} - 0.3 \text{ V}$

### 3.1.4 工作条件

为了确保 XMC1100 的正确操作和可靠性，不得超过以下工作条件。除非另有说明，以下部分中指定的所有参数均指这些工作条件。

**表 15 工作条件参数**

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Ambient Temperature	$T_A$ SR	-40	-	85	°C	Temp. Range F
		-40	-	105	°C	Temp. Range X
Digital supply voltage <sup>1)</sup>	$V_{DDP}$ SR	1.8	-	5.5	V	
MCLK Frequency	$f_{MCLK}$ CC	-	-	33.2	MHz	CPU clock
PCLK Frequency	$f_{PCLK}$ CC	-	-	66.4	MHz	Peripherals clock
Short circuit current of digital outputs	$I_{SC}$ SR	-5	-	5	mA	
Absolute sum of short circuit currents of the device	$\Sigma I_{SC,D}$ SR	-	-	25	mA	

1) 另请参阅电压监控阈值，第 3.3.2 节。

3 电气参数

**3.2 直流参数**

**3.2.1 输入/输出特性**

表 16 提供 XMC1100 的输入/输出引脚的特性。

**注：** 这些参数不适用于生产测试，但由设计和/或特性验证。

**注：** 除非另有说明，输入直流和交流特性（包括外围时序）均假设输入焊盘以标准滞后运行。

**表 16 输入/输出特性（适用工作条件）**

Parameter	Symbol	Limit Values		Unit	Note/Test Condition
		Min.	Max.		
Output low voltage on port pins (with standard pads)	$V_{OLP\ CC}$	-	1.0	V	$I_{OL} = 11\text{ mA}$ (5 V) $I_{OL} = 7\text{ mA}$ (3.3 V)
		-	0.4	V	$I_{OL} = 5\text{ mA}$ (5 V) $I_{OL} = 3.5\text{ mA}$ (3.3 V)
Output low voltage on high current pads	$V_{OLP1\ CC}$	-	1.0	V	$I_{OL} = 50\text{ mA}$ (5 V) $I_{OL} = 25\text{ mA}$ (3.3 V)
		-	0.32	V	$I_{OL} = 10\text{ mA}$ (5 V)
		-	0.4	V	$I_{OL} = 5\text{ mA}$ (3.3 V)
Output high voltage on port pins (with standard pads)	$V_{OHP\ CC}$	$V_{DDP} - 1.0$	-	V	$I_{OH} = -10\text{ mA}$ (5 V) $I_{OH} = -7\text{ mA}$ (3.3 V)
		$V_{DDP} - 0.4$	-	V	$I_{OH} = -4.5\text{ mA}$ (5 V) $I_{OH} = -2.5\text{ mA}$ (3.3 V)
Output high voltage on high current pads	$V_{OHP1\ CC}$	$V_{DDP} - 0.32$	-	V	$I_{OH} = -6\text{ mA}$ (5 V)
		$V_{DDP} - 1.0$	-	V	$I_{OH} = -8\text{ mA}$ (3.3 V)
		$V_{DDP} - 0.4$	-	V	$I_{OH} = -4\text{ mA}$ (3.3 V)
Input low voltage on port pins (Standard Hysteresis)	$V_{ILPS\ SR}$	-	$0.19 \times V_{DDP}$	V	CMOS Mode (5 V, 3.3 V & 2.2 V)
Input high voltage on port pins (Standard Hysteresis)	$V_{IHPS\ SR}$	$0.7 \times V_{DDP}$	-	V	CMOS Mode (5 V, 3.3 V & 2.2 V)
Input low voltage on port pins (Large Hysteresis)	$V_{ILPL\ SR}$	-	$0.08 \times V_{DDP}$	V	CMOS Mode (5 V, 3.3 V & 2.2 V) <sup>10)</sup>
Input high voltage on port pins (Large Hysteresis)	$V_{IHPL\ SR}$	$0.85 \times V_{DDP}$	-	V	CMOS Mode (5 V, 3.3 V & 2.2 V) <sup>10)</sup>

(表格续下页.....)

## 3 电气参数

表 16 (续) 输入/输出特性 (适用工作条件)

Parameter	Symbol	Limit Values		Unit	Note/Test Condition
		Min.	Max.		
Rise time on High Current Pad <sup>1)</sup>	$t_{\text{HCPR}} \text{ CC}$	-	9	ns	50 pF @ 5 V <sup>2)</sup>
		-	12	ns	50 pF @ 3.3 V <sup>3)</sup>
		-	25	ns	50 pF @ 1.8 V <sup>4)</sup>
Fall time on High Current Pad <sup>1)</sup>	$t_{\text{HCPF}} \text{ CC}$	-	9	ns	50 pF @ 5 V <sup>2)</sup>
		-	12	ns	50 pF @ 3.3 V <sup>3)</sup>
		-	25	ns	50 pF @ 1.8 V <sup>4)</sup>
Rise time on Standard Pad <sup>1)</sup>	$t_{\text{R}} \text{ CC}$	-	12	ns	50 pF @ 5 V <sup>5)</sup>
		-	15	ns	50 pF @ 3.3 V <sup>6)</sup>
		-	31	ns	50 pF @ 1.8 V <sup>7)</sup>
Fall time on Standard Pad <sup>1)</sup>	$t_{\text{F}} \text{ CC}$	-	12	ns	50 pF @ 5 V <sup>5)</sup>
		-	15	ns	50 pF @ 3.3 V <sup>6)</sup>
		-	31	ns	50 pF @ 1.8 V <sup>7)</sup>
Input Hysteresis <sup>8)</sup>	$\text{HYS} \text{ CC}$	$0.08 \times V_{\text{DDP}}$	-	V	CMOS Mode (5 V), Standard Hysteresis
		$0.03 \times V_{\text{DDP}}$	-	V	CMOS Mode (3.3 V), Standard Hysteresis
		$0.02 \times V_{\text{DDP}}$	-	V	CMOS Mode (2.2 V), Standard Hysteresis
		$0.5 \times V_{\text{DDP}}$	$0.75 \times V_{\text{DDP}}$	V	CMOS Mode(5 V), Large Hysteresis
		$0.4 \times V_{\text{DDP}}$	$0.75 \times V_{\text{DDP}}$	V	CMOS Mode(3.3 V), Large Hysteresis
		$0.2 \times V_{\text{DDP}}$	$0.65 \times V_{\text{DDP}}$	V	CMOS Mode(2.2 V), Large Hysteresis
Pin capacitance (digital inputs/outputs)	$C_{\text{IO}} \text{ CC}$	-	10	pF	
Pull-up resistor on port pins	$R_{\text{PUP}} \text{ CC}$	20	50	kohm	$V_{\text{IN}} = V_{\text{SSP}}$
Pull-down resistor on port pins	$R_{\text{PDP}} \text{ CC}$	20	50	kohm	$V_{\text{IN}} = V_{\text{DDP}}$
Input leakage current <sup>9)</sup>	$I_{\text{OZP}} \text{ CC}$	-1	1	$\mu\text{A}$	$0 < V_{\text{IN}} < V_{\text{DDP}}$ , $T_{\text{A}} \leq 105^{\circ}\text{C}$
Voltage on any pin during $V_{\text{DDP}}$ power off	$V_{\text{PO}} \text{ SR}$	-	0.3	V	<sup>10)</sup>
Maximum current per pin (excluding P1, $V_{\text{DDP}}$ and $V_{\text{SS}}$ )	$I_{\text{MP}} \text{ SR}$	-10	11	mA	-

3 电气参数

表 16 (续) 输入/输出特性 (适用工作条件)

Parameter	Symbol	Limit Values		Unit	Note/Test Condition
		Min.	Max.		
Maximum current per high current pins	$I_{MP1A}$ SR	-10	50	mA	-
Maximum current into $V_{DDP}$ (TSSOP28/16, VQFN24)	$I_{MVDD1}$ SR	-	130	mA	10)
Maximum current into $V_{DDP}$ (TSSOP38, VQFN40)	$I_{MVDD2}$ SR	-	260	mA	10)
Maximum current out of $V_{SS}$ (TSSOP28/16, VQFN24)	$I_{MVSS1}$ SR	-	130	mA	10)
Maximum current out of $V_{SS}$ (TSSOP38, VQFN40)	$I_{MVSS2}$ SR	-	260	mA	10)

- 1) 上升/下降时间参数取自电源的 10% - 90%。
- 2) 在 5 V 电源电压下,  $C_L = 50$  pF -  $C_L = 100$  pF @ 0.150 ns/pF 的额外上升/下降时间。
- 3) 在 3.3 V 电源电压下,  $C_L = 50$  pF -  $C_L = 100$  pF @ 0.205 ns/pF 的额外上升/下降时间。
- 4) 在 1.8 V 电源电压下,  $C_L = 50$  pF -  $C_L = 100$  pF @ 0.445 ns/pF 的额外上升/下降时间。
- 5) 在 5 V 电源电压下,  $C_L = 50$  pF -  $C_L = 100$  pF @ 0.225 ns/pF 的额外上升/下降时间。
- 6) 在 3.3 V 电源电压下,  $C_L = 50$  pF -  $C_L = 100$  pF @ 0.288 ns/pF 的额外上升/下降时间。
- 7) 在 1.8 V 电源电压下,  $C_L = 50$  pF -  $C_L = 100$  pF @ 0.588 ns/pF 的额外上升/下降时间。
- 8) 实施滞后是为了避免亚稳态和由于内部地弹而引起的切换。不能保证它能抑制由于外部系统噪声而引起的切换。
- 9) 如果过载电流流过相邻引脚, 则会产生额外的误差电流 ( $I_{INJ}$ )。
- 10) 然而, 对于具有严格低功耗电流要求的应用, 当  $V_{DDP}$  断电时, 任何 GPIO 引脚上都不得供应任何有源电压源。

### 3.2.2 模数转换器 (ADC)

表 17 显示了模拟数字转换器 (ADC) 的特性。

注: 这些参数不适用于生产测试, 但由设计和/或特性验证。

表 17 ADC 参数 (适用工作条件) 1)

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Supply voltage range (internal reference)	$V_{DD\_int}$ SR	2.0	-	3.0	V	SHSCFG.AREF = 11 <sub>B</sub> CALCTR.CALGNSTC = 0C <sub>H</sub>
		3.0	-	5.5	V	SHSCFG.AREF = 10 <sub>B</sub>
Supply voltage range (external reference)	$V_{DD\_ext}$ SR	3.0	-	5.5	V	SHSCFG.AREF = 00 <sub>B</sub>
Analog input voltage range	$V_{AIN}$ SR	$V_{SSP} - 0.05$	-	$V_{DDP} + 0.05$	V	
Auxiliary analog reference ground	$V_{REFGND}$ SR	$V_{SSP} - 0.05$	-	1.0	V	G0CH0

## 3 电气参数

表 17 (续) ADC 参数 (适用工作条件) <sup>1)</sup>

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Internal reference voltage (full scale value)	$V_{REFINT}$ CC	5			V	
Switched capacitance of an analog input	$C_{AINS}$ CC	-	1.2	2	pF	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 00 <sub>B</sub> (unity gain)
		-	1.2	2	pF	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 01 <sub>B</sub> (gain g1)
		-	4.5	6	pF	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 10 <sub>B</sub> (gain g2)
		-	4.5	6	pF	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 11 <sub>B</sub> (gain g3)
Total capacitance of an analog input	$C_{AINT}$ CC	-	-	10	pF	
Total capacitance of the reference input	$C_{AREFT}$ CC	-	-	10	pF	
Gain settings	$G_{IN}$ CC	1			-	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 00 <sub>B</sub> (unity gain)
		3			-	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 01 <sub>B</sub> (gain g1)
		6			-	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 10 <sub>B</sub> (gain g2)
		12			-	GNCTR <sub>xz</sub> .GAIN <sub>y</sub> = 11 <sub>B</sub> (gain g3)
Sample Time	$t_{sample}$ CC	4	-	-	$1/f_{ADC}$	$V_{DD} = 5.0$ V
		4	-	-	$1/f_{ADC}$	$V_{DD} = 3.3$ V
		30	-	-	$1/f_{ADC}$	$V_{DD} = 2.0$ V
Sigma delta loop hold time	$t_{SD\_hold}$ CC	20	-	-	μs	Residual charge stored in an active sigma delta loop remains available
Conversion time in fast compare mode	$t_{CF}$ CC	9			$1/f_{ADC}$	<sup>2)</sup>
Conversion time in 12-bit mode	$t_{C12}$ CC	20			$1/f_{ADC}$	<sup>2)</sup>
Maximum sample rate in 12-bit mode <sup>3)</sup>	$f_{C12}$ CC	-	-	$f_{ADC}/43.5$	-	1 sample pending
		-	-	$f_{ADC}/63.5$	-	2 samples pending
Conversion time in 10-bit mode	$t_{C10}$ CC	18			$1/f_{ADC}$	<sup>2)</sup>

(表格续下页.....)

## 3 电气参数

表 17 (续) ADC 参数 (适用工作条件) <sup>1)</sup>

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Maximum sample rate in 10-bit mode <sup>3)</sup>	$f_{C10}$ CC	-	-	$f_{ADC}/41.5$	-	1 sample pending
		-	-	$f_{ADC}/59.5$	-	2 samples pending
Conversion time in 8-bit mode	$t_{C8}$ CC	16			$1/f_{ADC}$	<sup>2)</sup>
Maximum sample rate in 8-bit mode <sup>3)</sup>	$f_{C8}$ CC	-	-	$f_{ADC}/38.5$	-	1 sample pending
		-	-	$f_{ADC}/54.5$	-	2 samples pending
RMS noise <sup>4)</sup>	$EN_{RMS}$ CC	-	1.5	-	LSB12	DC input, $V_{DD} = 5.0$ V, $V_{AIN} = 2.5$ V, 25°C
DNL error	$EA_{DNL}$ CC	-	$\pm 2.0$	-	LSB12	
INL error	$EA_{INL}$ CC	-	$\pm 4.0$	-	LSB12	
Gain error with external reference	$EA_{GAIN}$ CC	-	$\pm 0.5$	-	%	SHSCFG.AREF = 00 <sub>B</sub> (calibrated)
Gain error with internal reference <sup>5)</sup>	$EA_{GAIN}$ CC	-	$\pm 3.6$	-	%	SHSCFG.AREF = 1X <sub>B</sub> (calibrated), -40°C - 105°C
		-	$\pm 2.0$	-	%	SHSCFG.AREF = 1X <sub>B</sub> (calibrated), 0°C - 85°C
Offset error	$EA_{OFF}$ CC	-	$\pm 8.0$	-	mV	Calibrated, $V_{DD} = 5.0$ V

1) 参数定义为ADC时钟频率  $f_{SH} = 32$  MHz。

2) 假设没有待处理的采样，不包括采样时间和校准。

3) 包括同步和校准（增益和偏移校准的平均值）。

4) 此参数也可以定义为 SNR 值： $SNR[dB] = 20 \times \log(A_{MAXeff}/N_{RMS})$ 。

5) 当  $A_{MAXeff} = 2N/2$  时， $SNR[dB] = 20 \times \log(2048/N_{RMS})$  [N = 12]。

$N_{RMS} = 1.5$  LSB12，因此，等于  $SNR = 20 \times \log(2048/1.5) = 62.7$  dB。

6) 包括参考电压的误差。



3 电气参数

**3.2.4 电源电流**

下面定义的总电源电流由漏电流和开关分量组成。

应用相关值通常低于下表给出的值，并且取决于客户的系统运行条件（例如热连接或使用的应用配置）。

**注：** 这些参数不适用于生产测试，但由设计和/或特性验证。

**表 19 电源参数表； $V_{DDP} = 5\text{ V}$**

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ. <sup>1)</sup>	Max.		
Active mode current Peripherals enabled $f_{MCLK}/f_{PCLK}$ in MHz <sup>2)</sup>	$I_{DDPAE\ CC}$	-	8.4	11.0	mA	32/64
		-	7.3	-	mA	24/48
		-	6.1	-	mA	16/32
		-	5.1	-	mA	8/16
		-	3.7	-	mA	1/1
Active mode current Peripherals disabled $f_{MCLK}/f_{PCLK}$ in MHz <sup>3)</sup>	$I_{DDPAD\ CC}$	-	4.7	-	mA	32/64
		-	4.1	-	mA	24/48
		-	3.3	-	mA	16/32
		-	2.6	-	mA	8/16
		-	1.5	-	mA	1/1
Active mode current Code execution from RAM Flash is powered down $f_{MCLK}/f_{PCLK}$ in MHz	$I_{DDPAR\ CC}$	-	6.3	-	mA	32/64
		-	5.4	-	mA	24/48
		-	4.6	-	mA	16/32
		-	3.8	-	mA	8/16
		-	3.0	-	mA	1/1
Sleep mode current Peripherals clock enabled $f_{MCLK}/f_{PCLK}$ in MHz <sup>4)</sup>	$I_{DDPSE\ CC}$	-	5.9	-	mA	32/64
		-	5.4	-	mA	24/48
		-	4.8	-	mA	16/32
		-	4.3	-	mA	8/16
		-	3.7	-	mA	1/1
Sleep mode current Peripherals clock disabled Flash active $f_{MCLK}/f_{PCLK}$ in MHz <sup>5)</sup>	$I_{DDPSD\ CC}$	-	1.8	-	mA	32/64
		-	1.7	-	mA	24/48
		-	1.6	-	mA	16/32
		-	1.5	-	mA	8/16
		-	1.4	-	mA	1/1

(表格续下页.....)

3 电气参数

表 19 (续) 电源参数表;  $V_{DDP} = 5\text{ V}$

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ. <sup>1)</sup>	Max.		
Sleep mode current	$I_{DDPSR\ CC}$	-	1.2	-	mA	32/64
Peripherals clock disabled			1.1	-	mA	24/48
Flash powered down $f_{MCLK}/f_{PCLK}$ in MHz <sup>6)</sup>			1.0	-	mA	16/32
			0.8	-	mA	8/16
			0.7	-	mA	1/1
Deep Sleep mode current <sup>7)</sup>	$I_{DDPDS\ CC}$	-	0.24	-	mA	
Wake-up time from Sleep to Active mode <sup>8)</sup>	$t_{SSA\ CC}$	-	6	-	cycles	
Wake-up time from Deep Sleep to Active mode <sup>9)</sup>	$t_{DSA\ CC}$	-	280	-	$\mu\text{sec}$	

- 1) 典型值是在  $T_A = +25^\circ\text{C}$  和  $V_{DDP} = 5\text{ V}$  下测得的。
- 2) CPU 和所有外设时钟启用, Flash 处于活动模式。
- 3) CPU 启用, 所有外设时钟禁用, Flash 处于活动模式。
- 4) CPU 处于休眠状态, 所有外设时钟启用且 Flash 处于活动模式。
- 5) CPU 处于休眠状态, Flash 处于活动模式。
- 6) CPU 处于睡眠状态, Flash 断电, 唤醒后从 RAM 执行代码。
- 7) CPU 处于睡眠状态, 外设时钟禁用, Flash 断电, 唤醒后从 RAM 执行代码。
- 8) CPU 处于休眠状态, 休眠期间 Flash 处于活动模式。
- 9) CPU 处于睡眠状态, 深度睡眠模式下, Flash 处于断电模式。

图 11 显示了不同时钟频率下  $V_{DDP} = 5\text{ V}$ 、 $V_{DDP} = 3.3\text{ V}$ 、 $V_{DDP} = 1.8\text{ V}$  的活动模式电源电流的典型图表。

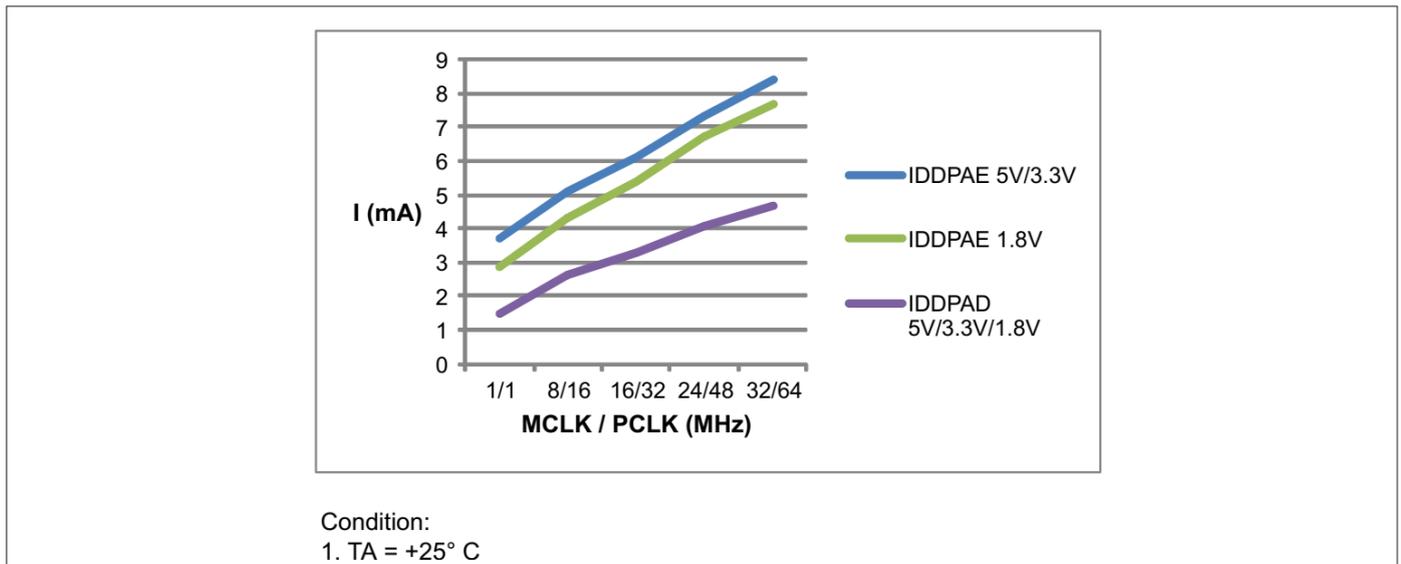


图 11 活动模式, a) 外设时钟启用, b) 外设时钟禁用: 不同时钟频率下的电源电流  $I_{DDPA}$  与电源电压  $V_{DDP}$  的关系

3 电气参数

图 12 显示了不同时钟频率下  $V_{DDP} = 5\text{V}$ 、 $V_{DDP} = 3.3\text{V}$ 、 $V_{DDP} = 1.8\text{V}$  的睡眠模式电流典型图表。

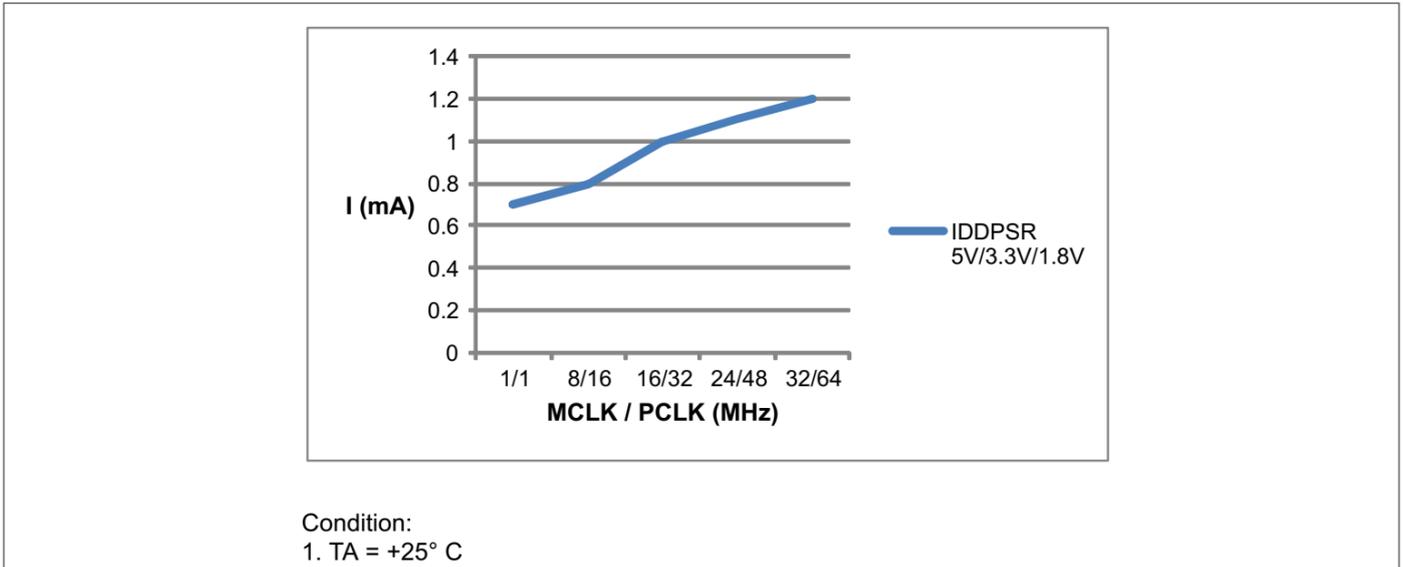


图 12 睡眠模式，外设时钟禁用，Flash 断电：不同时钟频率下的电源电流  $I_{DDPSR}$  与电源电压  $V_{DDP}$  的关系

表 20 提供部分模块在 25°C 时，在 5 V 电源下工作时的有效电流消耗。所示典型值仅供这些模块启用时的电流消耗参考。

表 20 典型有效电流消耗

Active Current Consumption	Symbol	Limit Values	Unit	Note/Test Condition
		Typ.		
Baseload current	$I_{CPUDDC}$	5.04	mA	Modules including Core, SCU, PORT, memories, ANATOP <sup>1)</sup>
VADC and SHS	$I_{ADCDDC}$	3.4	mA	Set CGATCLR0.VADC to 1 <sup>2)</sup>
USIC0	$I_{USIC0DDC}$	0.87	mA	Set CGATCLR0.USIC0 to 1 <sup>3)</sup>
CCU40	$I_{CCU40DDC}$	0.94	mA	Set CGATCLR0.CCU40 to 1 <sup>4)</sup>
WDT	$I_{WDTDDC}$	0.03	mA	Set CGATCLR0.WDT to 1 <sup>5)</sup>
RTC	$I_{RTCDDC}$	0.01	mA	Set CGATCLR0.RTC to 1 <sup>6)</sup>

- 1) 基载电流是在设备运行于用户模式、MCLK=PCLK=32 MHz 且闪存中无限循环的情况下测量的。CGATSTAT0 中所述模块的时钟是门控的。
- 2) 有效电流的测量条件为：模块启用、MCLK=32 MHz、在自动扫描转换模式下运行。
- 3) 有效电流的测量条件为：模块启用，每 200 毫秒 57.6 kbaud 的速率向 PC 发送交替信息。
- 4) 有效电流的测量条件为：模块启用，MCLK=PCLK=32 MHz，1 个 CCU4 片用于定期从 1500 Hz 和 1000 Hz 之间切换 PWM，1 个 CCU4 切片处于捕获模式，用于读取周期和占空比。
- 5) 有效电流的测量条件为：模块启用，MCLK=32 MHz，超时模式；WLB = 0，WUB = 0x00008000；每 1 秒维护一次 WDT。
- 6) 有效电流的测量条件为：模块启用、MCLK=32 MHz、周期性中断启用。

## 3 电气参数

## 3.2.5 闪存参数

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 21 闪存参数

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Erase Time per page/sector	$t_{ERASE\ CC}$	6.8	7.1	7.6	ms	
Program time per block	$t_{PSE\ CC}$	102	152	204	$\mu s$	
Wake-Up time	$t_{WU\ CC}$	–	32.2	–	$\mu s$	
Read time per word	$t_a\ CC$	–	50	–	ns	
Data Retention Time	$t_{RET\ CC}$	10	–	–	years	Max. 100 erase/program cycles
Flash Wait States <sup>1)</sup>	$N_{WSFLASH\ CC}$	0	0	0		$f_{MCLK} = 8\ MHz$
		0	1	1		$f_{MCLK} = 16\ MHz$
		1	1.3	2		$f_{MCLK} = 32\ MHz$
Fixed Flash Wait States configured in bit NVM_NVMCONF.WS	$N_{FWSFLASH\ SR}$	0	0	1		NVM_CONFIG1.FIXWS = 1 <sub>B</sub> , $f_{MCLK} \leq 16\ MHz$
		1	1	1		NVM_CONFIG1.FIXWS = 1 <sub>B</sub> , $16\ MHz < f_{MCLK} \leq 32\ MHz$
Erase Cycles	$N_{ECYC\ CC}$	–	–	$5 \cdot 10^4$	cycles	Sum of page and sector erase cycles
Total Erase Cycles	$N_{TECYC\ CC}$	–	–	$2 \cdot 10^6$	cycles	

1) 闪存等待状态会在需要时由闪存模块在内存读取期间自动插入。典型值是通过执行 Dhrystone 基准测试程序计算得出的。

3 电气参数

3.3 交流参数

3.3.1 测试波形

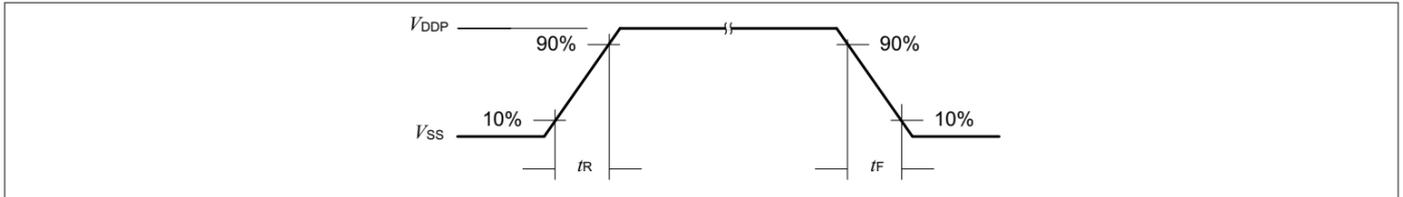


图 13 上升/下降时间参数

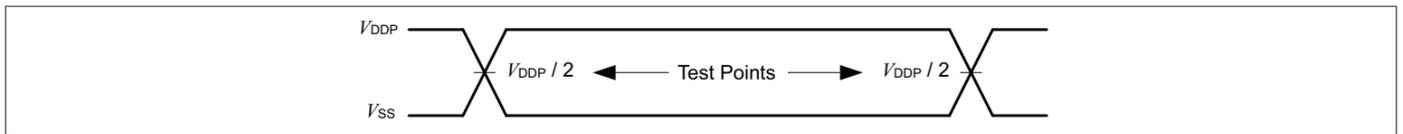


图 14 测试波形，输出延迟

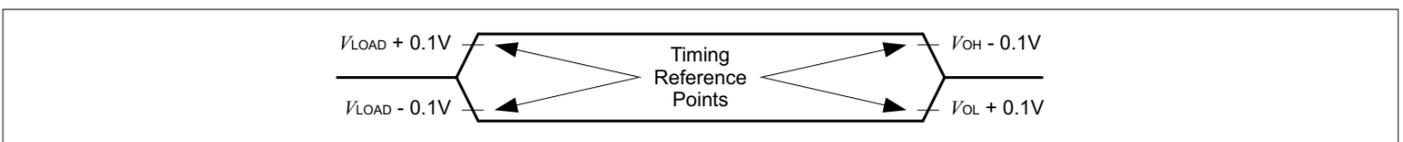


图 15 测试波形，输出高阻

3.3.2 上电和电源监控特性

表 22 提供了 XMC1100 的电源监控特性。

最低有效工作电压与掉电复位阈值之间的保护带提供了抗噪和滞后裕度。当  $V_{DDP}$  超出其工作范围时，电气参数可能会受到影响。

掉电检测会在定义范围内触发复位。预警检测可用于在发生严重电源电压下降时触发早期预警并发出纠正和/或故障安全措施。

**注：** 这些参数不适用于生产测试，但由设计和/或特性验证。

## 3 电气参数

表 22 上电和电源监控参数 (适用工作条件) <sup>1)</sup>

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
$V_{DDP}$ ramp-up time	$t_{RAMPU\text{P}} SR$	$V_{DDP}/S_{VDDP\text{rise}}$	–	$10^7$	$\mu s$	
$V_{DDP}$ slew rate	$S_{VDDP\text{OP}} SR$	0	–	0.1	$V/\mu s$	Slope during normal operation
	$S_{VDDP10} SR$	0	–	10	$V/\mu s$	Slope during fast transient within +/-10% of $V_{DDP}$
	$S_{VDDP\text{rise}} SR$	0	–	10	$V/\mu s$	Slope during power-on or restart after brownout event
	$S_{VDDP\text{fall}}^{2)} SR$	0	–	0.25	$V/\mu s$	Slope during supply falling out of the +/-10% limits <sup>3)</sup>
$V_{DDP}$ prewarning voltage	$V_{DDP\text{PW}} CC$	2.1	2.25	2.4	V	ANAVDEL.VDEL_SELECT = 00 <sub>B</sub>
		2.85	3	3.15	V	ANAVDEL.VDEL_SELECT = 01 <sub>B</sub>
		4.2	4.4	4.6	V	ANAVDEL.VDEL_SELECT = 10 <sub>B</sub>
$V_{DDP}$ brownout reset voltage	$V_{DDP\text{B0}} CC$	1.55	1.62	1.75	V	calibrated, before user code starts running
$V_{DDP}$ voltage to ensure defined pad states	$V_{DDP\text{PA}} CC$	–	1.0	–	V	
Start-up time from power-on reset	$t_{SSW} SR$	–	320	–	$\mu s$	Time to the first user code instruction in all start-up modes <sup>4)</sup>
BMI program time	$t_{B\text{MI}} SR$	–	8.25	–	ms	Time taken from a user-triggered system reset after BMI installation is requested

1) 并非所有参数都经过 100% 测试，而是通过设计/特性进行验证。

2) 必须在  $V_{DDP}$  和  $V_{SSP}$  之间添加一个至少 100 nF 的电容器才能满足此参数的规定要求。

3) 适用于连接到电源引脚的 100 nF 缓冲电容器，其中来自电容器的电流仅流入芯片。如果电源吸收电流，则必须选择更大的电容器值。

4) 此值不包括加速时间。在启动固件执行期间，MCLK 以 32 MHz 运行，并且寄存器 CGATSTAT0 中指定的外设时钟受到门控。

3 电气参数

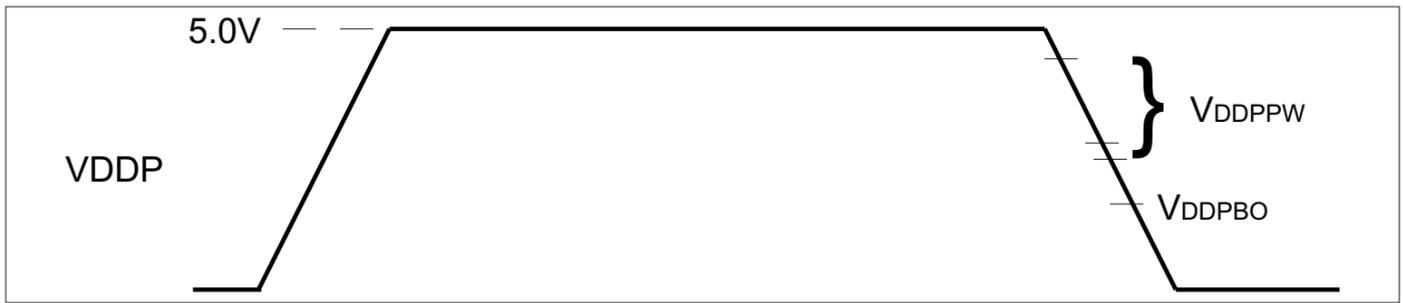


图 16 供电阈值参数

3.3.3 片上振荡器特性

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 23 提供了 XMC1100 中数字控制振荡器 DCO1 输出的 64 MHz 时钟特性。

表 23 64 MHz DCO1 特性 (适用工作条件)

Parameter	Symbol	Limit Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Nominal frequency	$f_{\text{NOM CC}}$	-	64	-	MHz	under nominal conditions <sup>1)</sup> after trimming
Accuracy <sup>2)</sup>	$\Delta f_{\text{LT CC}}$	-1.7	-	3.4	%	with respect to $f_{\text{NOM}}$ (typ), over temperature (0°C to 85°C)
		-3.9	-	4.0	%	with respect to $f_{\text{NOM}}$ (typ), over temperature (-40°C to 105°C)

1) 该偏差是相对于标称  $V_{\text{DDC}}$  和  $T_A = +25^\circ\text{C}$  下的工厂调整频率而言的。

2) 可通过其他方法进一步提高 DCO1 振荡器的精度，请参阅 XMC1000 振荡器处理应用笔记。

图 17 分别显示了基于温度传感器进行校准和未进行校准的 DCO1 精度的典型曲线。

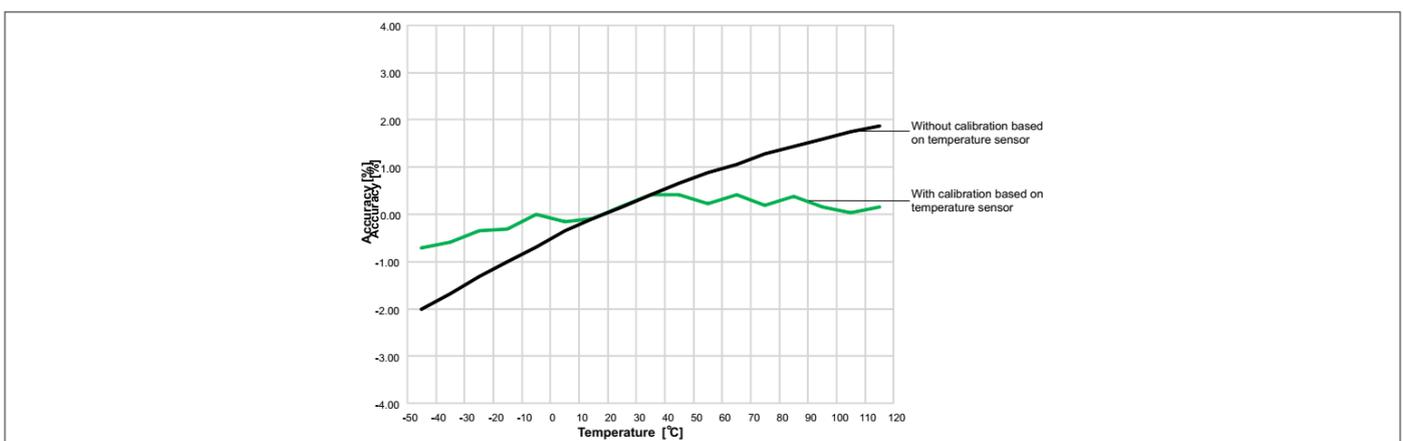


图 17 典型的 DCO1 温度精度

表 24 提供了 XMC1100 中数字控制振荡器 DCO2 输出的 32 kHz 时钟特性。

3 电气参数

表 24 32 kHz DCO2 特性 (适用工作条件)

Parameter	Symbol	Limit Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Nominal frequency	$f_{\text{NOM CC}}$	-	32.75	-	kHz	under nominal conditions <sup>1)</sup> after trimming
Accuracy	$\Delta f_{\text{LT CC}}$	-1.7	-	3.4	%	with respect to $f_{\text{NOM}}(\text{typ})$ , over temperature (0°C to 85°C)
		-3.9	-	4.0	%	with respect to $f_{\text{NOM}}(\text{typ})$ , over temperature (-40°C to 105°C)

1) 该偏差是相对于标称 $V_{\text{DDC}}$ 和 $T_{\text{A}} = +25^{\circ}\text{C}$ 下的工厂调整频率而言的。

### 3.3.4 串行线调试端口 (SW-DP) 时序

以下参数适用于通过 SW-DP 接口进行通信。

注: 这些参数不适用于生产测试, 但由设计和/或特性验证。

表 25 SWD 接口时序参数 (适用工作条件)

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
SWDCLK high time	$t_1$ SR	50	-	500000	ns	-
SWDCLK low time	$t_2$ SR	50	-	500000	ns	-
SWDIO input setup to SWDCLK rising edge	$t_3$ SR	10	-	-	ns	-
SWDIO input hold after SWDCLK rising edge	$t_4$ SR	10	-	-	ns	-
SWDIO output valid time after SWDCLK rising edge	$t_5$ CC	-	-	68	ns	$C_L = 50 \text{ pF}$
		-	-	62	ns	$C_L = 30 \text{ pF}$
SWDIO output hold time from SWDCLK rising edge	$t_6$ CC	4	-	-	ns	-

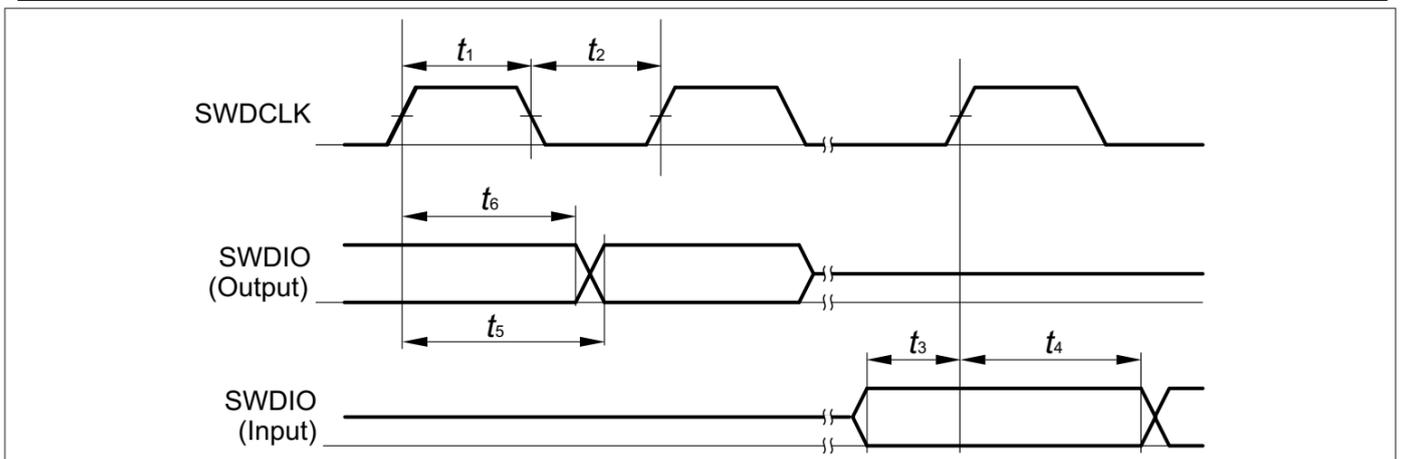


图 18 SWD 时序

## 3 电气参数

## 3.3.5 SPD 时序要求

$0_B$ 和 $1_B$ 之间的最佳 SPD 决策时间为  $0.75 \mu\text{s}$ 。在此值下，系统能够最大程度地抵御工具端和设备端采样时钟的频率偏差。然而，并非总是能够将该值与给定的采样时钟约束完全匹配。例如，对于 4 的过采样率，采样时钟将为 8 MHz，在这种情况下，最接近的有效决策时间为 5.5 个时钟周期 ( $0.69 \mu\text{s}$ )。

表 26 SPD 的最佳采样时钟数

Sample Freq.	Sampling Factor	Sample Clocks $0_B$	Sample Clocks $1_B$	Effective Decision Time <sup>1)</sup>	Remark
8 MHz	4	1 to 5	6 to 12	$0.69 \mu\text{s}$	The other closest option ( $0.81 \mu\text{s}$ ) for the effective decision time is less robust.

1) 标称采样频率周期乘以  $0.5 + (0_B \text{ 采样时钟的最大数量})$ 。

为了在工具和设备之间平衡分配 SPD 的时序稳健性，对工具的时序要求是：

- 采样时钟的频率偏差为  $\pm 5\%$
- 有效决策时间在  $0.69 \mu\text{s}$  和  $0.75 \mu\text{s}$  之间（以标称采样频率计算）

## 3.3.6 外设时序

**注：** 这些参数不适用于生产测试，但由设计和/或特性验证。

## 3.3.6.1 同步串行接口 (USIC SSC) 时序

以下参数适用于以 SSC 模式运行的 USIC 通道。

**注：** 适用工作条件。

表 27 USIC SSC 主模式时序

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
SCLKOUT master clock period	$t_{\text{CLK CC}}$	62.5	-	-	ns	
Slave select output SELO active to first SCLKOUT transmit edge	$t_1 \text{ CC}$	80	-	-	ns	
Slave select output SELO inactive after last SCLKOUT receive edge	$t_2 \text{ CC}$	0	-	-	ns	
Data output DOUT[3:0] valid time	$t_3 \text{ CC}$	-10	-	10	ns	
Receive data input DX0/DX[5:3] setup time to SCLKOUT receive edge	$t_4 \text{ SR}$	80	-	-	ns	
Data input DX0/DX[5:3] hold time from SCLKOUT receive edge	$t_5 \text{ SR}$	0	-	-	ns	

表 28 USIC SSC 从机模式时序

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
DX1 slave clock period	$t_{CLK}$ SR	125	–	–	ns	
Select input DX2 setup to first clock input DX1 transmit edge <sup>1)</sup>	$t_{10}$ SR	10	–	–	ns	
Select input DX2 hold after last clock input DX1 receive edge <sup>1)</sup>	$t_{11}$ SR	10	–	–	ns	
Receive data input DX0/DX[5:3] setup time to shift clock receive edge <sup>1)</sup>	$t_{12}$ SR	10	–	–	ns	
Data input DX0/DX[5:3] hold time from clock input DX1 receive edge <sup>1)</sup>	$t_{13}$ SR	10	–	–	ns	
Data output DOUT[3:0] valid time	$t_{14}$ CC	–	–	80	ns	

1) 该输入时序对于从机选择输入、移位时钟输入和接收数据输入（位 DXnCR.DSEN = 0）的异步输入信号处理有效。

3 电气参数

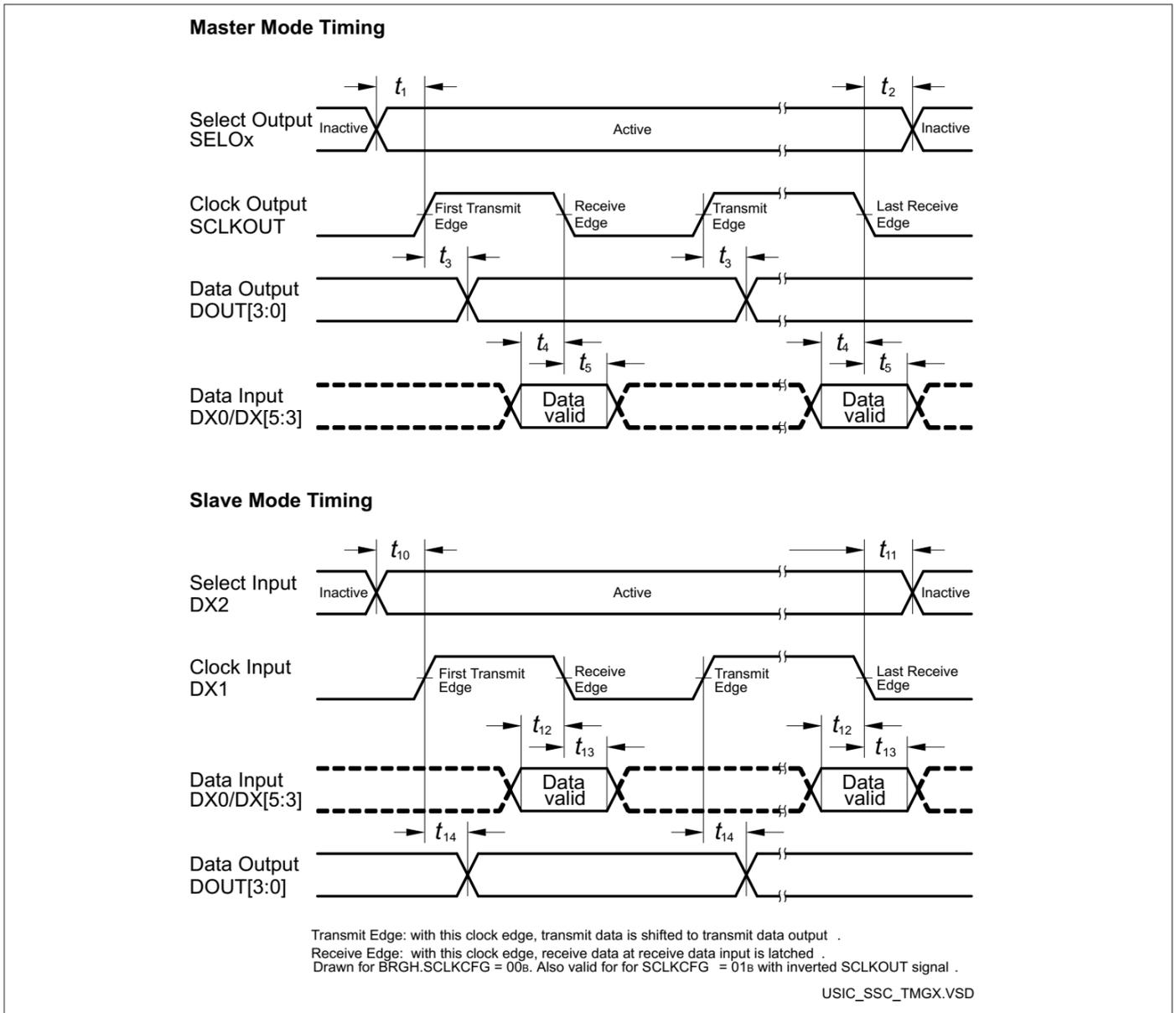


图 19 USIC - SSC 主/从模式时序

注意：该时序图显示了标准配置，其中从机选择信号为低电平有效，并且串行时钟信号不移位也不反转。

### 3.3.6.2 Inter-IC (IIC) 接口时序

以下参数适用于以 IIC 模式运行的 USIC 通道。

注：适用工作条件。

表 29 USIC IIC 标准模式时序<sup>1)</sup>

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Fall time of both SDA and SCL	$t_{1CC/SR}$	-	-	300	ns	

(表格续下页.....)

## 3 电气参数

表 29 (续) USIC IIC 标准模式时序<sup>1)</sup>

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Rise time of both SDA and SCL	$t_2$ CC/SR	–	–	1000	ns	
Data hold time	$t_3$ CC/SR	0	–	–	μs	
Data set-up time	$t_4$ CC/SR	250	–	–	ns	
LOW period of SCL clock	$t_5$ CC/SR	4.7	–	–	μs	
HIGH period of SCL clock	$t_6$ CC/SR	4.0	–	–	μs	
Hold time for (repeated) START condition	$t_7$ CC/SR	4.0	–	–	μs	
Set-up time for repeated START condition	$t_8$ CC/SR	4.7	–	–	μs	
Set-up time for STOP condition	$t_9$ CC/SR	4.0	–	–	μs	
Bus free time between a STOP and START condition	$t_{10}$ CC/SR	4.7	–	–	μs	
Capacitive load for each bus line	$C_b$ SR	–	–	400	pF	

1) 由于IIC总线系统采用线与结构，SCL和SDA信号线的端口驱动器需要在开漏模式下工作。这些线路上的高电平必须由外部上拉装置保持，在 100 kbit/s 的速率下运行时大约为 10 kOhm，在 400 kbit/s 的速率下运行时大约为 2 kOhm。

表 30 USIC IIC 快速模式时序<sup>1)</sup>

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Fall time of both SDA and SCL	$t_1$ CC/SR	$20 + 0.1 * C_b$ <sup>2)</sup>	–	300	ns	
Rise time of both SDA and SCL	$t_2$ CC/SR	$20 + 0.1 * C_b$	–	300	ns	
Data hold time	$t_3$ CC/SR	0	–	–	μs	
Data set-up time	$t_4$ CC/SR	100	–	–	ns	
LOW period of SCL clock	$t_5$ CC/SR	1.3	–	–	μs	
HIGH period of SCL clock	$t_6$ CC/SR	0.6	–	–	μs	
Hold time for (repeated) START condition	$t_7$ CC/SR	0.6	–	–	μs	
Set-up time for repeated START condition	$t_8$ CC/SR	0.6	–	–	μs	
Set-up time for STOP condition	$t_9$ CC/SR	0.6	–	–	μs	
Bus free time between a STOP and START condition	$t_{10}$ CC/SR	1.3	–	–	μs	
Capacitive load for each bus line	$C_b$ SR	–	–	400	pF	

1) 由于IIC总线系统采用线与结构，SCL和SDA信号线的端口驱动器需要在开漏模式下工作。这些线路上的高电平必须由外部上拉装置保持，在 100 kbit/s 的速率下运行时大约为 10 kOhm，在 400 kbit/s 的速率下运行时大约为 2 kOhm。

2)  $C_b$ 表示一条总线的总电容，单位为 pF。

3 电气参数

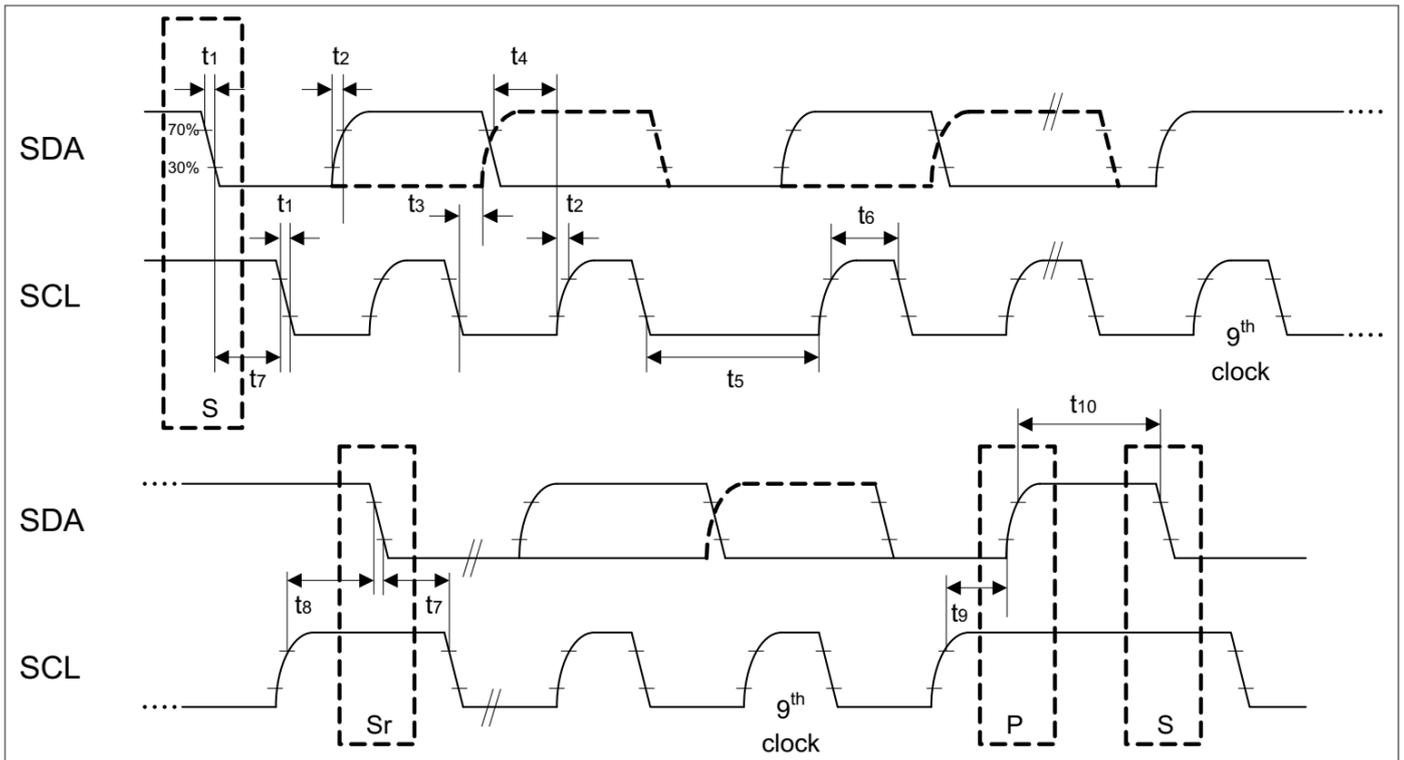


图 20 USIC IIC标准和快速模式时序

3 电气参数

### 3.3.6.3 Inter-IC Sound (IIS) 接口时序

以下参数适用于以IIS模式运行的USIC通道。

注：适用工作条件。

表 31 USIC IIS 主机发送器时序

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Clock period	$t_1$ CC	$2/f_{MCLK}$	-	-	ns	$V_{DDP} \geq 3\text{ V}$
		$4/f_{MCLK}$	-	-	ns	$V_{DDP} < 3\text{ V}$
Clock HIGH	$t_2$ CC	$0.35 \times t_{1min}$	-	-	ns	
Clock Low	$t_3$ CC	$0.35 \times t_{1min}$	-	-	ns	
Hold time	$t_4$ CC	0	-	-	ns	
Clock rise time	$t_5$ CC	-	-	$0.15 \times t_{1min}$	ns	

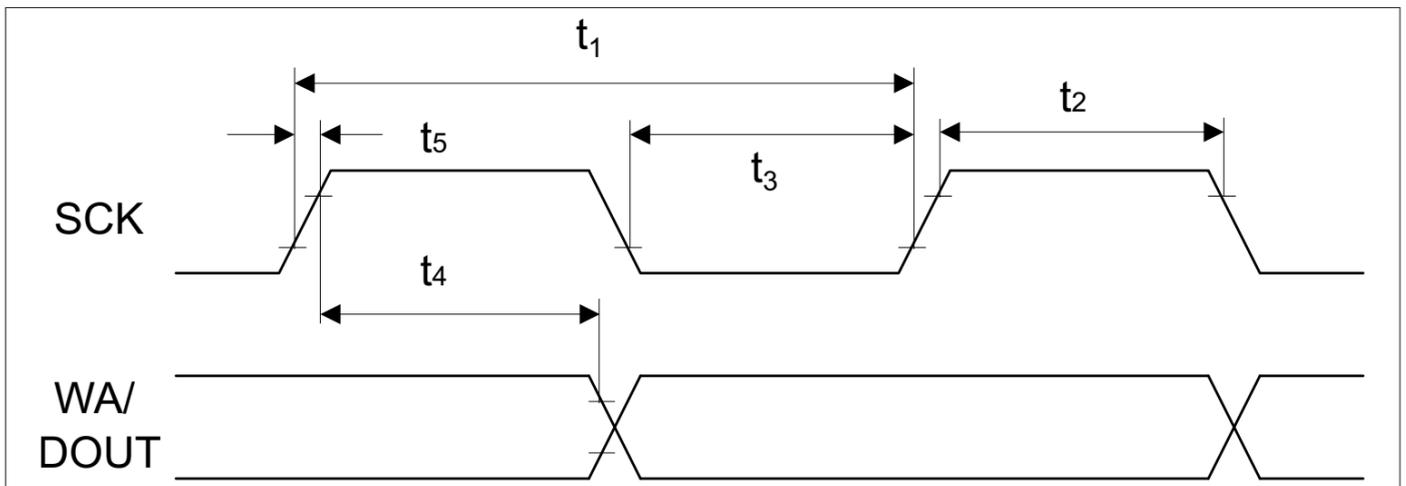


图 21 USIC IIS 主机发送器时序

3 电气参数

表 32 USIC IIS 从机接收器时序

Parameter	Symbol	Values			Unit	Note/Test Condition
		Min.	Typ.	Max.		
Clock period	$t_6$ SR	$4/f_{MCLK}$	–	–	ns	
Clock HIGH	$t_7$ SR	$0.35 \times t_{6min}$	–	–	ns	
Clock Low	$t_8$ SR	$0.35 \times t_{6min}$	–	–	ns	
Set-up time	$t_9$ SR	$0.2 \times t_{6min}$	–	–	ns	
Hold time	$t_{10}$ SR	10	–	–	ns	

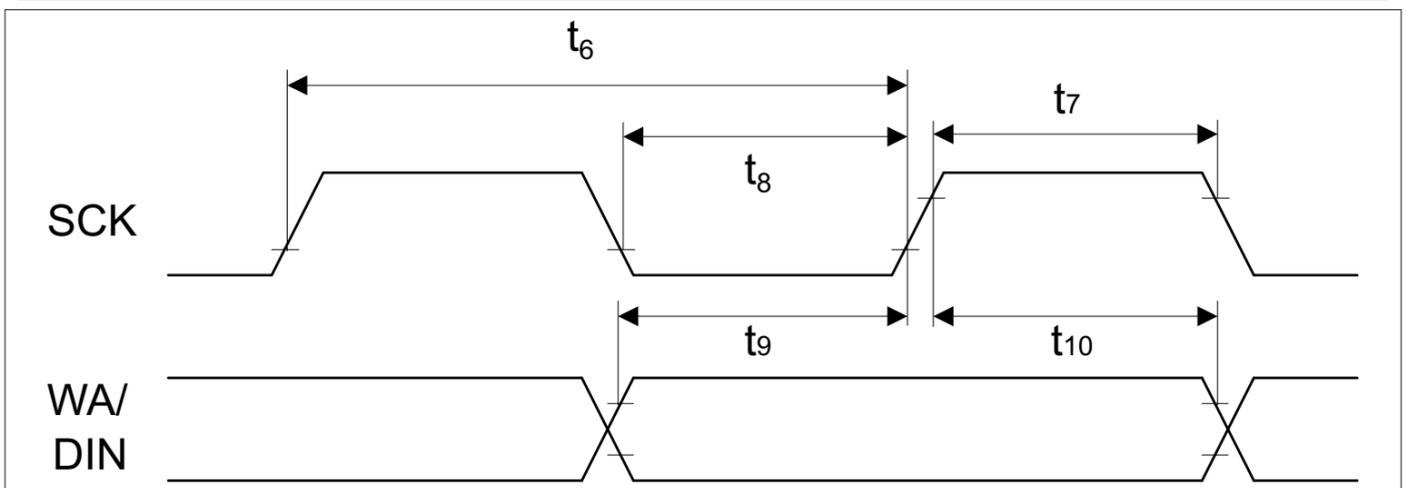


图 22 USIC IIS 从机接收器时序

## 4 封装与可靠性

## 4 封装与可靠性

XMC1100 是 XMC1000 系列微控制器的成员。它在一定程度上也与同系列或子系列的其他器件兼容。

每种封装都针对其所封装的器件进行了优化。因此，即使封装的引脚数量相同，不同器件类型之间的封装也可能存在细微差异。特别是，裸露的芯片焊盘的尺寸可能会有所不同。

如果在应用中考虑或计划使用不同类型的设备，则必须确保电路板布局适合所有考虑的封装。

### 4.1 封装参数

表 33 提供了 XMC1100 中使用的封装的热特性。

表 33 封装的热特性

Parameter	Symbol	Limit Values		Unit	Package Types
		Min.	Max.		
Exposed Die Pad Dimensions	Ex × Ey CC	–	2.7 × 2.7	mm	PG-VQFN-24-19
		–	3.7 × 3.7	mm	PG-VQFN-40-13
Thermal resistance Junction-Ambient	R <sub>ΘJA</sub> CC	–	104.6	K/W	PG-TSSOP-16-8 <sup>1)</sup>
		–	70.3	K/W	PG-TSSOP-38-9 <sup>1)</sup>
		–	46.0	K/W	PG-VQFN-24-19 <sup>1)</sup>
		–	38.4	K/W	PG-VQFN-40-13 <sup>1)</sup>

1) 设备安装在带有散热孔的 4 层 JEDEC 板 (JESD 51-5) 上；裸露焊盘已焊接。

**注：** 出于电气原因，需要将裸露焊盘连接至电路板接地 V<sub>SSP</sub>，与 EMC 和热要求无关。

#### 4.1.1 散热考虑

在系统中操作 XMC1100 时，芯片产生的全部热量必须消散到周围环境中，以防止过热和由此造成的热损坏。

可耗散的最大热量取决于封装及其与目标板的集成。“热阻 R<sub>ΘJA</sub>”量化了这些参数。必须限制功率耗散，以使平均结温不超过 115°C。

结温和环境温度之间的差异取决于

$$\Delta T = (P_{INT} + P_{IOSTAT} + P_{IODYN}) \times R_{\Theta JA}$$

内部功耗定义为

$$P_{INT} = V_{DDP} \times I_{DDP} \quad (\text{开关电流和漏电流})。$$

输出驱动器引起的静态外部功耗定义为

$$P_{IOSTAT} = \sum((V_{DDP} - V_{OH}) \times I_{OH}) + \sum(V_{OL} \times I_{OL})$$

输出驱动器引起的动态外部功耗 (P<sub>IODYN</sub>) 取决于连接到各个引脚的电容负载及其开关频率。

如果给定系统配置的总功耗超过定义的限制，则必须采取对策以确保系统正常运行：

4 封装与可靠性

- 如果可能的话，降低系统中的  $V_{DDP}$
- 降低系统频率
- 减少输出引脚数量
- 减少有源输出驱动负载

4.2 封装外形

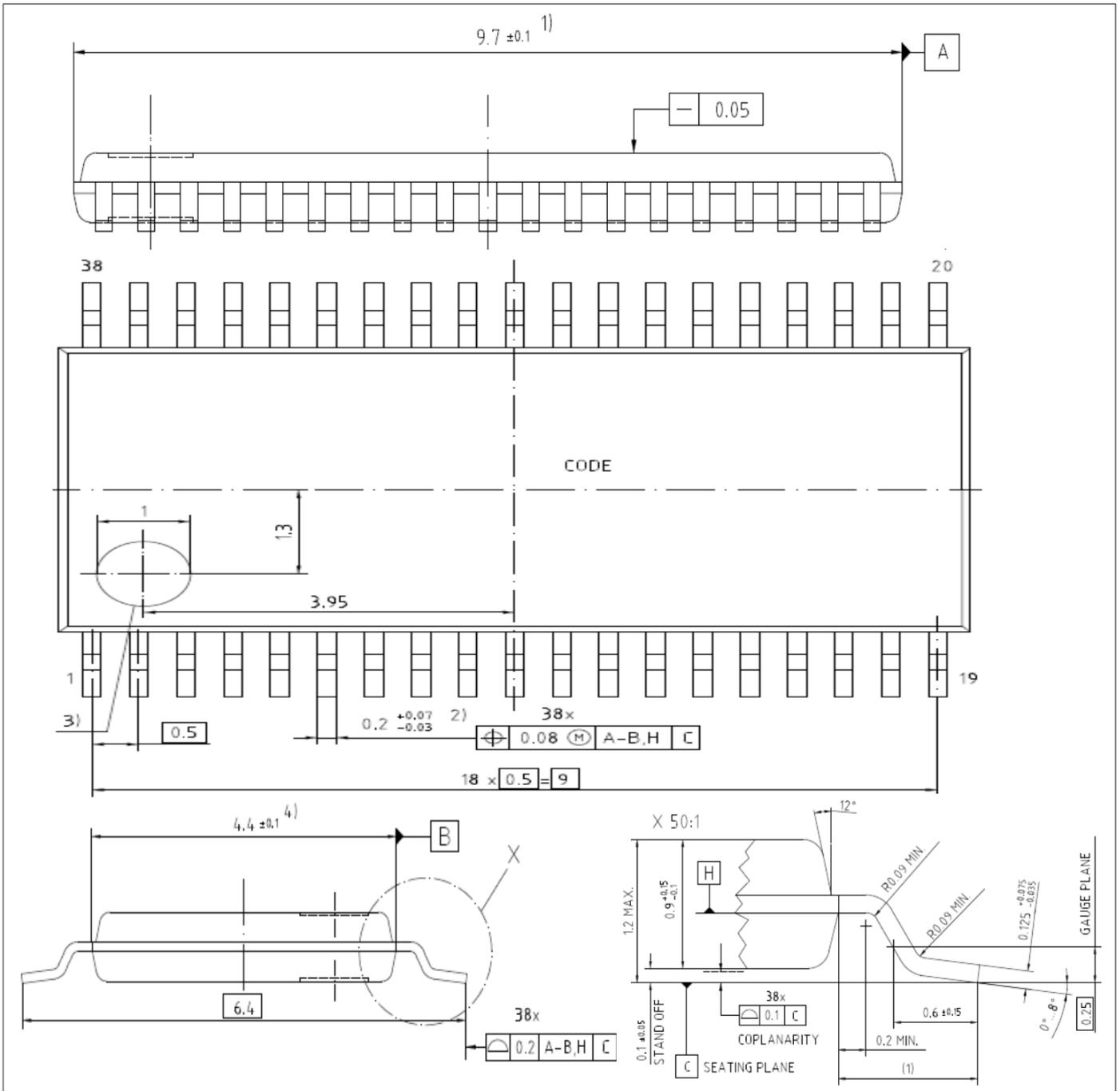


图 23 PG-TSSOP-38-9



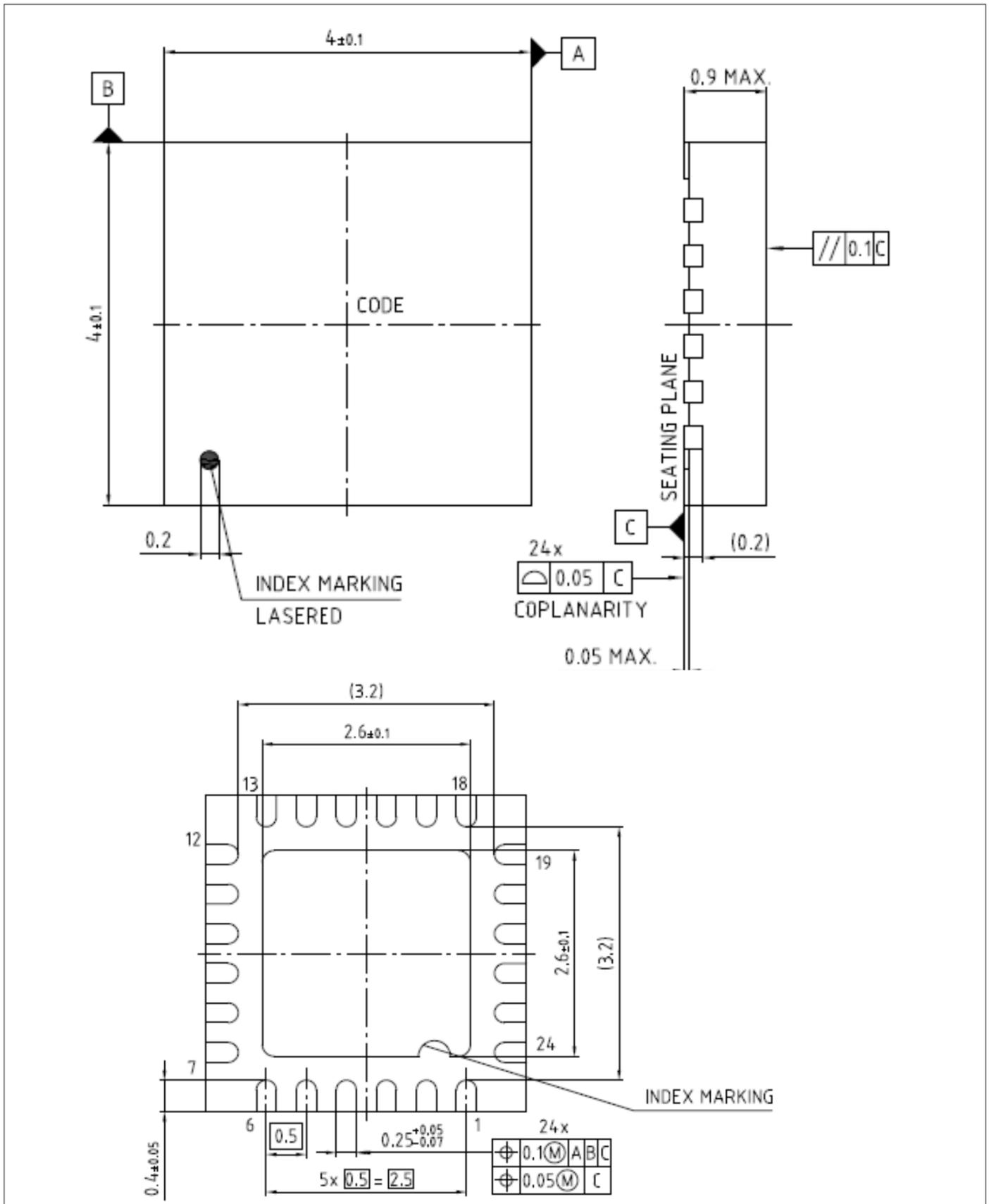


图 25

PG-VQFN-24-19

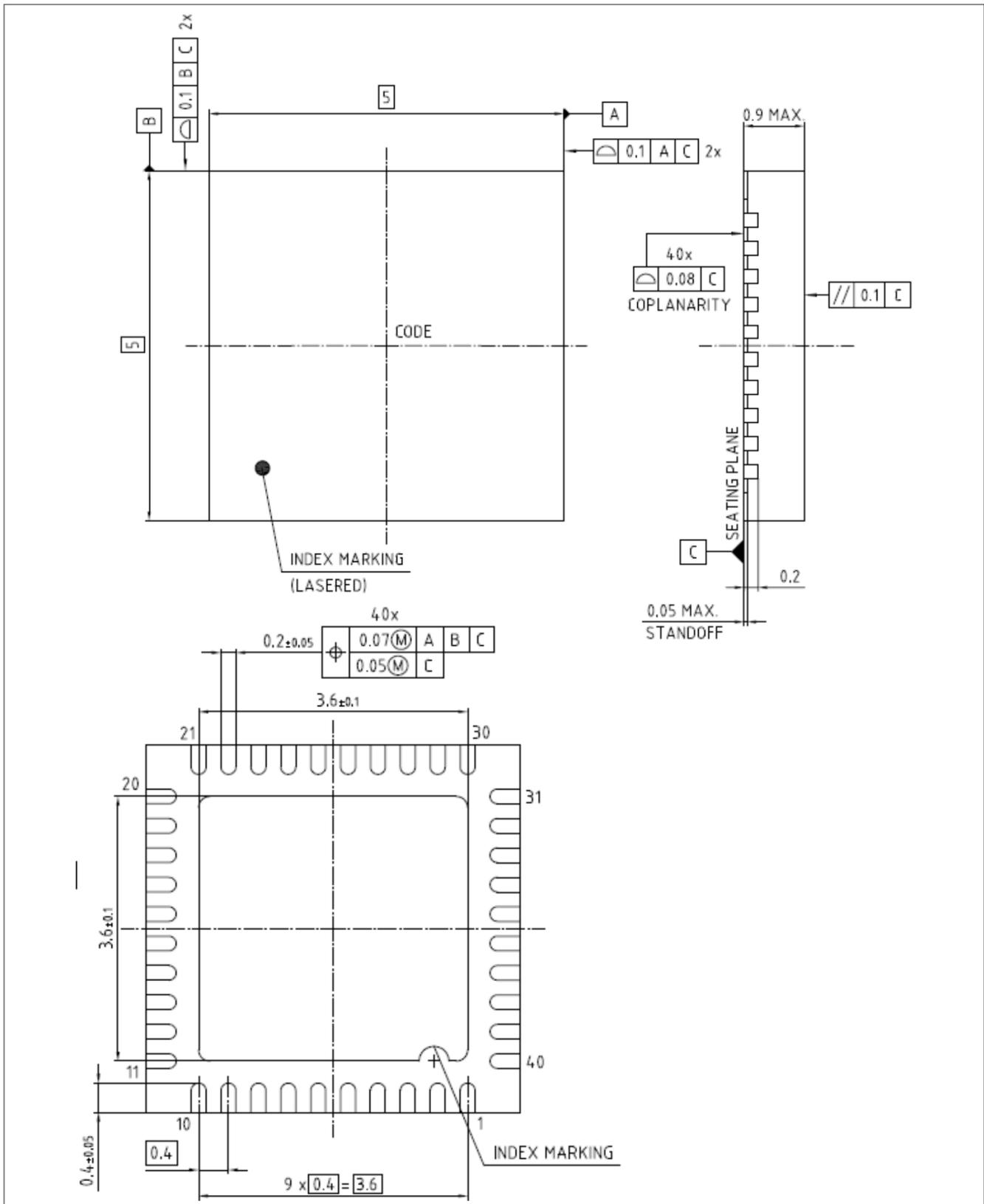


图 26 PG-VQFN-40-13

所有尺寸均以毫米为单位。

## 5 质量声明

表 34 显示了 XMC1100 中的质量参数特征。

**表 34 质量参数**

Parameter	Symbol	Limit Values		Unit	Notes
		Min.	Max.		
ESD susceptibility according to Human Body Model (HBM)	$V_{\text{HBM}}$ SR	-	4000	V	Conforming to EIA/JESD22-A114-B
ESD susceptibility according to Charged Device Model (CDM) pins	$V_{\text{CDM}}$ SR	-	1000	V	Conforming to JESD22-C101-C
Moisture sensitivity level	$MSL$ CC	-	-	-	JEDEC J-STD-020D
• TSSOP-16, TSSOP-38			3		
• VQFN-24, VQFN-40			1		
Soldering temperature	$T_{\text{SDR}}$ SR	-	260	°C	Profile according to JEDEC J-STD-020D

## 6 修订记录

Document revision	Date	Description of changes
V1.8	2016-09	In Absolute Maximum Ratings renamed parameter $V_{CM}$ to $V_{INP2}$ , as the limitation is related to most P2 pins, also if no ACMP is available. Clarified limit to pins P2.[1,2,6:9,11] in Overload specification.
V1.9	2025-01-22	Updated template. Updated Moisture sensitivity level in <a href="#">Quality Declaration</a> section.
V2.0	2025-04-22	Updated On-Chip Memories in <a href="#">Summary of Features</a> section. Added XMC1100-T038X0128 and XMC1100-T038X0200 in <a href="#">Table 1</a> and <a href="#">Table 4</a> . Updated the block diagram to show 64k to 200K.
V2.1	2025-06-30	Updated ESD ratings in <a href="#">Table 34</a>



## 免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

**您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。**

## Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

## 重要通知

版本 2026-03-03

Infineon Technologies AG 出版，  
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG  
及其关联公司。  
保留所有权利。

Do you have a question about this  
document?

Email:  
[erratum@infineon.com](mailto:erratum@infineon.com)

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文档包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。