

# 英飞凌PSOC™ 4 MCU：PSOC™ 4000T 数据手册

## 基于 Arm® Cortex®-M0+ CPU

### 概述

英飞凌PSOC™ 4 是一系列基于 Arm® Cortex®-M0+ CPU 的可扩展 MCU。它结合了高性能电容式传感子系统、可编程和可重新配置的模拟和数字模块。新的 PSOC™ 4000T 系列为基于 PSOC™ 4000 和 PSOC™ 4000S 的设计提供了向第五代HMI技术升级的途径，并具有软件和封装兼容性。

PSOC™ 4000T 是 PSOC™ 4 MCU 系列的成员，采用第五代 CAPSENSE™ 和 Multi-Sense 技术，基于集成的 "始终在线" 传感技术提供超低功耗触摸人机界面解决方案，性能更佳。多传感器转换器通过将经典的电容式感应技术与业界领先的感应式感应技术相结合，为新的应用场景提供了支持，并能够实现现代化的流畅用户界面解决方案，具备优异的液体耐受性。同时，该转换器为恶劣环境提供了坚固可靠的触控人机界面 (HMI) 解决方案。

PSOC™ 4000T 是一款微控制器，具有标准通信、定时外设和英飞凌第五代 CAPSENSE™，采用多感知人机界面技术，专为各种低功耗产品而设计。这些应用包括需要低功耗运行和更高性能以实现下一代用户体验的可穿戴、可听和智能联网物联网产品。

### 特性

- 32位MCU子系统
  - 配置单周期乘法的48 MHz Arm® Cortex®-M0+ CPU
  - 包含读取加速器的闪存容量可达64 KB
  - SRAM的空间多达8 KB
- 低功耗 1.71 V 至 5.5 V 工作电压
  - 深度睡眠模式，具有 6 μA 始终保持接通的触摸感应功能
  - 在 200 μA (平均值) 下进行主动触摸检测和跟踪
- 第五代 CAPSENSE™ 传感与多传感器转换器
  - 带有低功耗多传感器转换器 (MSCLP) 的全新比率计量传感架构为电容式传感提供了同类最佳的信噪比 (SNR) (>5:1) 和液体容差
  - 深度睡眠模式下的 "始终在线" 传感功能，以及基于硬件的触摸唤醒检测功能，可在待机模式下实现超低功耗运行
  - 独立于 CPU 的自主信道扫描，通过主动传感实现低功耗优化
  - 支持 B 类固件库，便于认证
  - 硬件过滤器
  - 13.5 位有效位数 (ENOB) 分辨率
  - 英飞凌提供的中间件具有易于使用的 API
- 电容式传感
  - 支持自电容和互电容传感
  - 最多 16 个传感器/电极
  - 本底噪声低 (< 100 aF)
  - 先进的近距离传感技术，探测距离更远
  - 利用英飞凌提供的中间件轻松设计
  - 自动硬件调校 (智能传感算法)

**本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性请务必访问 [infineon.com](http://infineon.com) 参考最新的英文版本 (控制文档)。**

## 特性

- 电感式传感
  - 先进的反激式电感传感方法，具有出色的抗噪能力
  - 支持扩频时钟、跳频和线性输出特性，为传感器设计提供灵活性
  - 工作范围广：工作频率 48 MHz，传感器励磁 40 kHz - 5.7 MHz
  - 最多六个感应式传感器（一对电极）
  - 支持 100 nH 至 200  $\mu$ H 的宽输入范围
- 低温漂串行通信
  - 两个独立的运行时可重新配置串行通信模块（SCB），其中一个模块具有可重新配置的 I<sup>2</sup>C、SPI 或 UART 功能，另一个模块具有主/从 I<sup>2</sup>C 功能。
- 定时和脉冲宽度调制器
  - 2 个 16 位定时器/计数器/脉冲宽度调制器 (TCPWM) 模块
  - 支持中心对齐模式、边缘模式和伪随机模式
  - 基于比较器的关断信号触发
  - 正交解码器
- 时钟源
  - $\pm 2\%$  内部主振荡器 (IMO)
  - 40 kHz 内部低功耗振荡器 (ILO)
- 多达 21 个可编程 GPIO 引脚
  - 25 引脚 WLCSP (0.35 毫米间距)、24 引脚 QFN (0.5 毫米间距) 和 16 引脚 QFN 封装 (0.5 毫米间距)
  - GPIO 引脚可以具有传感或数字功能
- ModusToolbox™ 软件
  - 多平台工具和软件库的综合集合
  - 包括支持包 (BSP)、外设驱动库 (PDL) 和中间件如 CAPSENSE™
- 工业标准工具的兼容性
  - 配置完成后，可以使用基于 Arm® 的行业标准开发工具进行开发

## 开发生态系统

### PSOC™ 4 MCU 资源

英飞凌在 [www.infineon.com](http://www.infineon.com) 上提供了丰富的数据，帮助您选择合适的 PSOC™ MCU 器件，并快速有效地将其集成到您的设计中。以下是 PSOC™ 4 MCU 资源的简化超链接列表：

- **概述：** [PSOC™ 产品组合](#)
- **产品选择器：** [PSOC™ 4 单片机](#)
- **应用笔记** 涵盖了从基础到高级的广泛主题；请在使用本设备时参考以下内容：
  - [AN79953](#): PSOC™ 4 MCU 入门
  - [AN88619](#): PSOC™ 4 MCU 硬件设计注意事项
  - [AN85951](#): PSOC™ 4 和 PSOC™ 6 MCU CAPSENSE™ 设计指南
  - [AN234231](#): PSOC™ 4 CAPSENSE™ 超低功耗电容式传感技术
  - [AN86233](#): PSOC™ 4 MCU 低功耗模式和降低功耗技术
  - [AN239751](#): 反激式电感传感设计指南
  - [AN239805](#): 使用 PSOC™ 4 CAPSENSE™ 进行液位传感
  - [AN241091](#): 利用 PSOC™ 4 CAPSENSE™ 进行悬停触摸传感
  - [AN241228](#): 使用 PSOC™ 4 CAPSENSE™ 进行磨损检测
  - [AN241195](#): PSOC™ 4 CAPSENSE™ 设计的制造测试建议
- **代码示例** 展示了产品特性和使用，可访问以下地址获取: [GitHub repositories](#)
- **参考手册** 详细介绍了 PSOC™ 4 MCU 架构和寄存器。
- **PSOC™ 4 MCU 编程规范** 提供对 PSOC™ 4 MCU 非易失性存储器进行编程的必要信息。
- **开发工具**
  - **ModusToolbox™ 软件** 通过强大的工具和软件库实现跨平台代码开发
  - PSOC™ 4000T 将在产品发布时提供评估、系统解决方案和开发套件
  - 通过 CY8CKIT-040T PSOC™ 4000T CAPSENSE™ 评估套件，您可以使用 PSOC™ 4000T 器件评估和开发英飞凌第五代低功耗 CAPSENSE™ 解决方案。
  - **MiniProg4** (CY8CKIT-005-A) 和 **MiniProg3** (CY8CKIT-002) 一站式开发编程器和调试器
  - **PSOC™ 4 MCU CAD 库** 为常用工具提供封装和原理图支持。 **IBIS 模型** 也可用。
- **培训视频** 涵盖各种主题，包括 [PSOC™ 101 系列](#)。
- **英飞凌开发者社区** 可以每周 7 天、每天 24 小时与世界各地的 PSOC™ 开发者交流，并设置了一个专门的 [PSOC™ 4 MCU 社区](#)。
- **WLCSP 引导加载程序软件包**

WLCSP 引导加载程序包的闪存中安装了 I2C 引导加载程序。引导加载程序与 ModusToolbox™ DFU 中间件兼容，默认配置如下：

  - I2C SCL 和 SDA 分别连接到端口引脚 P2.2 和 P2.3（需要外部上拉电阻器）
  - I2C 从站模式，地址 0x0C，数据传输速率 = 400 Kbps
  - 占用底部 12.5 KB 闪存，0x00000000 至 0x00003200
  - 支持单个应用程序，从 0x00003200 开始，到变体的最大闪存大小减去 256 字节（这 256 字节是引导程序元数据）。
  - 启动加载程序模式超时两秒
  - 具有特定于设备的产品 ID，可验证应用程序映像是否呈现在预定目标上。产品 ID 是预编程在引导加载程序中的四字节值，其中前两个字节（MSB 在前）是硅 ID，后两个字节是引导加载程序版本 (0x0002)

## ModusToolbox™ 软件

- 其他引导加载程序选项由 ModusToolbox™ DFU 中间件默认选项设置。有关该引导加载程序的更多信息，请参阅以下应用说明：[AN236282](#) -ModusToolbox™ 的设备固件更新 (DFU) 中间件 (MW)

注：ModusToolbox™ 可引导项目必须与为目标设备配置的引导程序项目的 .hex、.cyacd2 和 .elf 文件相关联。可使用 JTAG 或 SWD 编程覆盖出厂安装的引导加载程序。

## ModusToolbox™ 软件

**ModusToolbox™ 软件** 是英飞凌的多平台工具和软件库的综合集合，为创建融合的 MCU 和无线系统提供了沉浸式的开发体验。

- 全面 - 它拥有你需要的资源
  - 灵活 - 你可以在自己的工作流中使用这些资源
  - 精细化 - 你可以只获得你想要的资源
- 英飞凌在 [GitHub](#) 上提供了大量的代码库，包括：
- 与英飞凌套件相一致的电路板支持包 (BSP)
  - 低级别的资源，包括外设驱动器 (PDL)
  - 实现行业领先功能的中间件，如 CAPSENSE™
  - 一套广泛的经过全面测试的 **代码示例应用程序**

ModusToolbox™ 软件与集成开发环境无关，可轻松适应您的工作流程和首选开发环境。它包括项目创建器、外设和库配置器、库管理器以及可选的 ModusToolbox™ 软件。如 [图 1](#) 所示。有关使用英飞凌工具的信息，请参阅随 ModusToolbox™ 软件随附的文档和 [AN79953](#)：PSOC™ 4 MCU 入门。

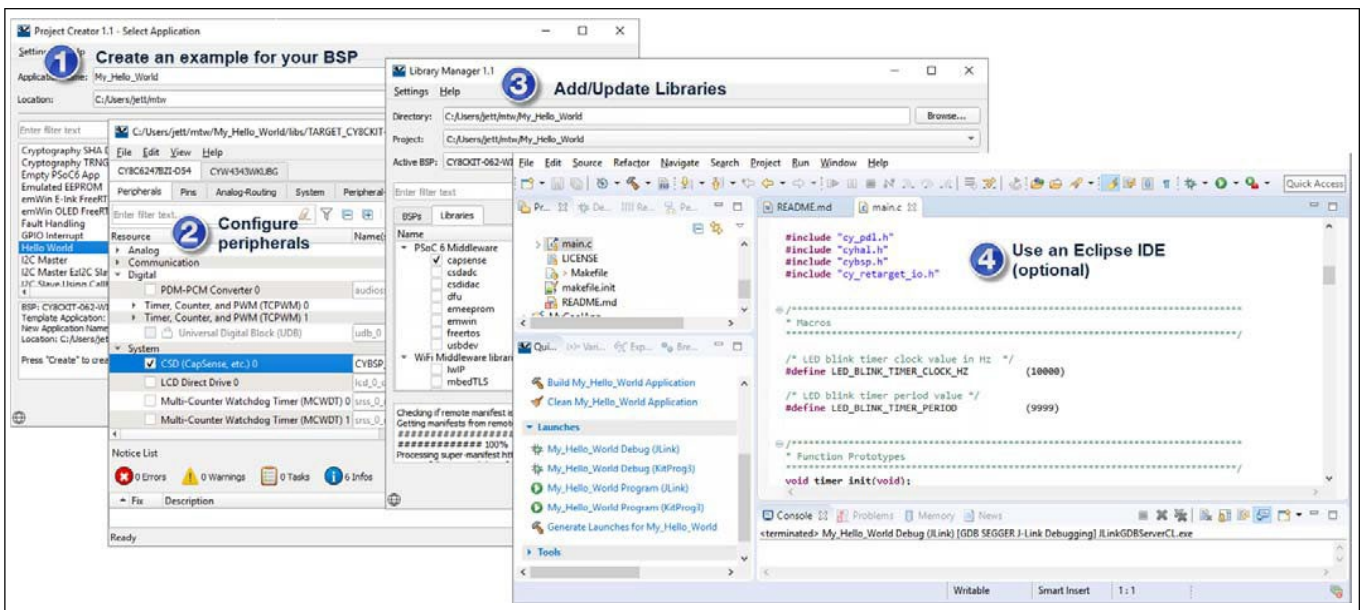


图1 ModusToolbox™ 软件工具

目录

## 目录

特性.....	1
开发生态系统 .....	3
ModusToolbox™ 软件 .....	4
目录.....	5
框图 .....	6
<b>1 功能定义 .....</b>	<b>7</b>
1.1 CPU和存储器子系统.....	7
1.2 系统资源.....	7
1.3 固定功能数字模块.....	9
1.4 GPIO .....	10
1.5 特殊功能外设.....	10
<b>2 引脚 .....</b>	<b>12</b>
2.1 备用引脚功能.....	13
<b>3 功率产品.....</b>	<b>15</b>
3.1 模式1: 2.0V至5.5V外部电源 .....	24
3.2 模式2: 1.8V ±5%外部电源.....	16
<b>4 电气规格 .....</b>	<b>17</b>
4.1 绝对最大额定值.....	17
4.2 器件级规范.....	17
4.3 数字外设 .....	25
4.4 存储存储器.....	27
4.5 系统资源.....	27
<b>5 订购信息 .....</b>	<b>29</b>
<b>6 应用示例原理图 .....</b>	<b>32</b>
<b>7 封装信息.....</b>	<b>33</b>
7.1 封装图.....	34
<b>8 缩略语 .....</b>	<b>37</b>
<b>9 文档惯例 .....</b>	<b>41</b>
9.1 计量单位.....	41
修订记录.....	42

框图

框图

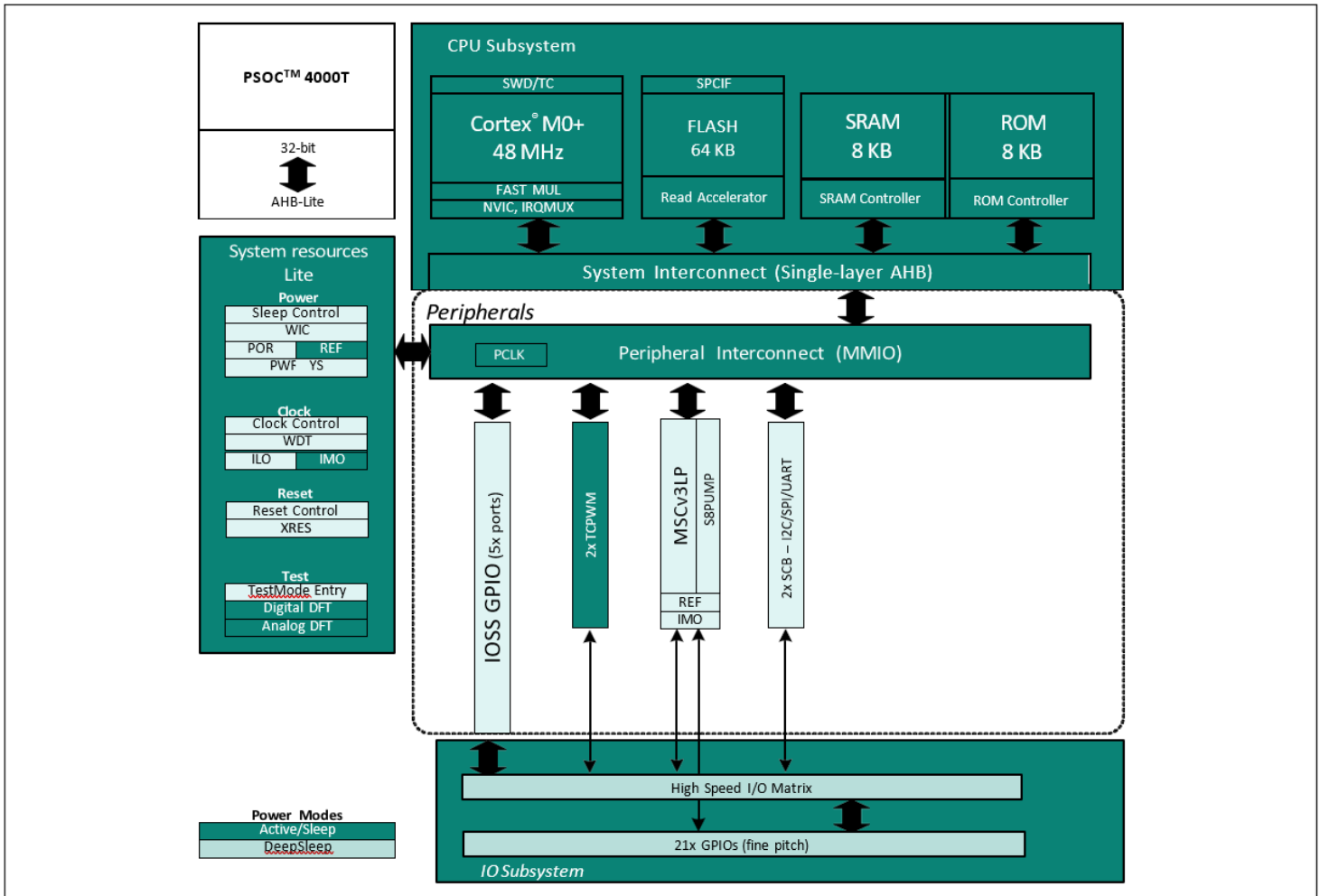


图 2 框图

PSOC™ 4000T 器件能够为硬件和固件的编程、测试、调试和跟踪提供广泛的支持。

Arm®串行线调试 (SWD) 接口支持器件的所有编程和调试功能。

借助完善的片上调试 (DoC) 功能，可以使用标准的生产用器件在最终系统中进行全面的器件调试。它不需要特殊的接口、调试转接板、模拟器或仿真器。只需要标准的编程连接，即可全面支持调试。

ModusToolbox™ IDE 为该设备提供完全集成的编程和调试支持。SWD接口与工业标准的第三方工具全面兼容。它拥有以下优点：

- 允许禁用调试特性
- 增强闪存保护功能
- 允许在片上可编程模块上执行客户专用功能

调试电路默认处于启用状态，并且可以通过固件禁用它。如果未使能，唯一的使能方法是擦除整个器件，清除闪存保护，然后用使能调试的新固件对器件进行重新编程。只有在擦除固件后才能改写调试固件的启用使能，从而提高安全性。

此外，如某些应用担心网络钓鱼会通过器件恶意重新编程来进行欺诈性攻击或试图启动和中断闪存编程序列来击败安全设定的应用，所有器件接口都可以被永久禁用。当器件的最高安全级别被使能时，将禁用所有编程、调试和测试接口。因此，已使能器件安全的器件将不能退回来做故障分析。这是客户要考虑使不使能器件安全的地方。

## 1 功能定义

### 1.1 CPU 和存储器子系统

#### 1.1.1 CPU

PSOC™ 4000T 中的Cortex®-M0+ CPU是 32 位MCU 子系统的部分, 该设计针对低功耗操作进行了优化, 具有大量的时钟门控。此外, 几乎所有指令的长度都为 16 位, 并且 CPU 执行Thumb-2 指令子集。它包括一个带有八个中断输入的嵌套向量中断控制器 (NVIC) 模块和一个唤醒中断控制器 (WIC)。通过WIC可以将处理器从深度睡眠模式唤醒, 这样, 当芯片处于深度睡眠模式时, 可以关闭主处理器的电源。

CPU还包含一个串行线调试 (SWD) 接口, 即为JTAG的一个两线模式。PSOC™ 4000T的调试配置拥有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

#### 1.1.2 Flash

PSOC™ 4000T 器件包含一个64 KB 闪存模块, 该模块的闪存加速器与 CPU 紧密耦合, 以缩短闪存模块的平均访问时间。此低功耗闪存模块可在工作频率为48 MHz的情况下实现两个等待状态 (WS) 的访问时间。通过闪存加速器, 闪存的单周期访问时间平均为SRAM访问时间的85%。

#### 1.1.3 SRAM

8 KB的 SRAM 能够在工作频率为 48 MHz的情况下进行零等待状态的访问。

#### 1.1.4 SROM

此外, 还提供了包含引导和配置子程序的 8 KB 特权 ROM。

### 1.2 系统资源

#### 1.2.1 电源系统

“**电源**”部分位于第15页详细描述了电源系统。它可确保电压水平满足各个模式的要求, 并延迟模式进入 (例如, 上电复位 (POR)), 直到电压水平达到正常运行所需的水平, 或生成复位 (例如, 在检测到掉电时)。它采用单个外部电源供电, 电压范围为  $1.8\text{ V} \pm 5\%$  (外部稳压) 或 1.8 至 5.5 V (内部稳压), 并具有三种不同的功耗模式, 这些模式之间的转换由电源系统管理。PSOC™ 4000T 提供激活、睡眠和深度睡眠低功耗模式。

所有子系统在激活模式下都能运行。CPU 子系统 (CPU、闪存和 SRAM) 在睡眠模式下被时钟门控关闭, 但所有外设和中断在发生唤醒事件时会立即被激活。在深度睡眠模式下, 高速时钟和相关电路都被关闭, 从该模式唤醒会需要  $35\ \mu\text{s}$ 。触摸感应系统可在深度睡眠模式下保持运行, 并在触摸唤醒或接近模式下提供中断。

## 1.2.2 时钟系统

PSOC™ 4000T时钟系统为需要时钟的所有子系统提供时钟，并且通过该时钟系统可以在各种时钟源之间进行切换而没有毛刺脉冲。此外，该时钟系统可确保不会出现亚稳态情况。

PSOC™ 4000T 的时钟系统由 IMO、ILO 和外部时钟组成。

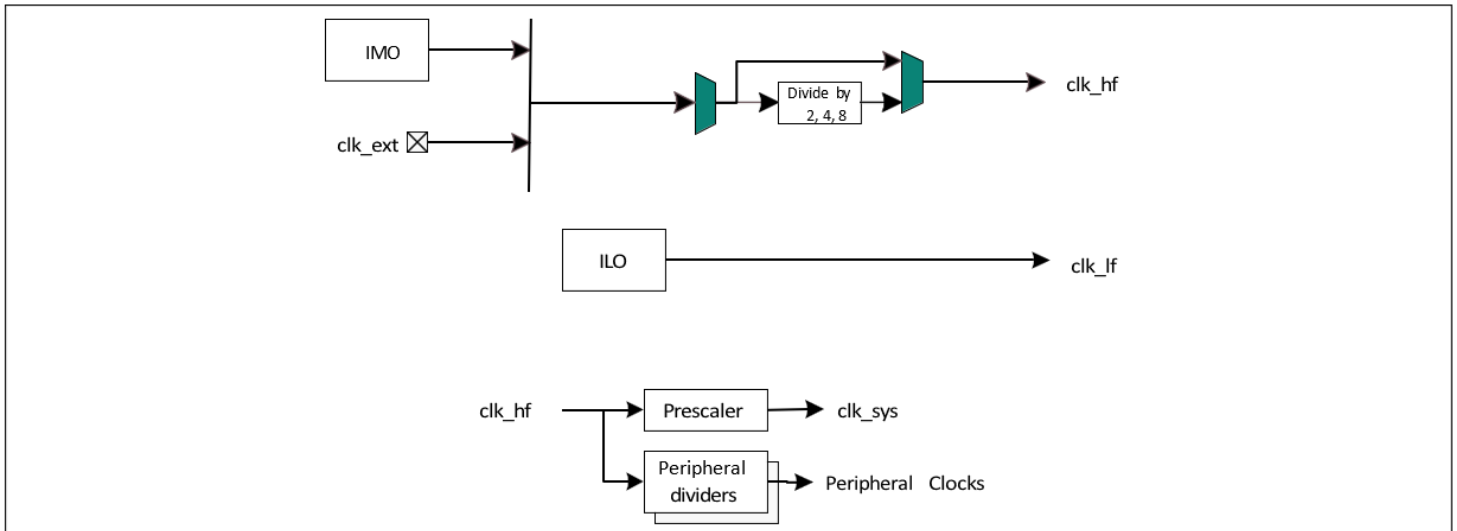


图 3 MCU 时钟架构

通过分频 HFCLK 信号可以生成用于数字外设的同步时钟。PSOC™ 4000T 有四个时钟分频器。共有 2 个 16 位分频器，为生成精细的频率提供了很大的灵活性。还有一个 16.5 位小数分频器和一个 24.5 位小数分频器。

### 1.2.3 IMO 时钟源

在 PSOC™ 4000T 中，IMO 是主要内部时钟源。在出厂测试过程中，该时钟源会被校准以达到指定的精度。IMO 的默认频率为 24 MHz 并且能以步长为 4 MHz 从 24 MHz 递增到 48 MHz。在整个电压和温度范围内，IMO 的公差为  $\pm 2\%$ 。

### 1.2.4 ILO 时钟源

ILO 是一个极低功耗的 40 kHz 振荡器，主要用于生成在深度睡眠模式下看门狗定时器 (WDT) 和外设的时钟。利用 IMO 校准 ILO 驱动计数器可以提高精度。

### 1.2.5 看门狗定时器和计数器

来自 ILO 的时钟模块为看门狗定时器提供时钟；这样允许看门狗在深度睡眠模式下仍能工作。另外，如果超时还未服务该看门狗，则将生成看门狗复位。看门狗复位在固件可读的一个复位原因寄存器内记录。

### 1.2.6 复位

可以从各种源 (包括软件复位) 复位 PSOC™ 4000T。复位事件是异步的，并确保器件恢复到一个已知状态。复位原因被记录在器内，该寄存器的内容在复位过程中保持不变，允许用户通过软件确定复位原因。XRES 引脚用于外部复位，低电平有效。XRES 引脚有一个内部上拉电阻 (永远使能)。

## 1.3 固定功能数字模块

### 1.3.1 TCPWM模块

TCPWM模块包含一个用户可编程周期长度的16位计数器。另外，还有一个捕获寄存器，用于记录发生事件(可能是I/O事件)时的计数值;一个周期寄存器，用于停止或自动重新加载计数器(如果计数值等于周期寄存器的值)，还有比较寄存器用于生成PWM占空比输出的比较值信号。该模块还提供了正向输出和反向输出以及它们间的可编程偏移;这样，这些输出可以作为可编程死区的互补PWM输出使用。TCPWM具有 Kill 输入，可强制输出到预定状态。每个功能块还包含一个正交解码器。PSOC™ 4000T 中有两个TCPWM块。

### 1.3.2 串行通信模块 (SCB)

PSOC™ 4000T 有两个串行通信块，可编程为 SPI、I<sup>2</sup>C或 UART 功能。其中一个模块可在任何模式下运行，另一个模块是I<sup>2</sup>C主/从模块，主要用于连接主机。

#### 1.3.2.1 I<sup>2</sup>C 模式

硬件 I<sup>2</sup>C 功能块实现了完整的多主从接口(支持多主仲裁)。该模块的运行速度高达 1000 kbps (快速模式)，并具有灵活的缓冲选项，可减少 CPU 的中断开销和延迟。它还支持 EZI<sup>2</sup>C，可在 PSOC™ 4000T 的内存中创建子地址范围，并有效地将 I<sup>2</sup>C通信简化为对内存数组的读写操作。此外，该模块支持 8 级深度 FIFO 用于接收和发送，通过增加 CPU 读取数据的时间，大大减少了由于 CPU 未能按时读取数据而导致的时钟延长。

I<sup>2</sup>C外设兼容 I<sup>2</sup>C [总线规范](#) 和 [用户手册\(UM10204\)](#) 中定义的 I<sup>2</sup>C 标准模式和快速模式器件。

I<sup>2</sup>C总线 I/O 采用漏极开路模式的 GPIO 实现。

在以下几方面，PSOC™ 4000T 不完全符合I<sup>2</sup>C 规范:

- GPIO 单元没有过压容差功能，因此不能热插拔或独立于其它I<sup>2</sup>C 系统来上电。

#### 1.3.2.2 UART模式

UART模式: 这是一个运行速率高达1-Mbps的全功能UART。此外，它还支持9位多处理器模式，此模式允许寻址连接到通用RX和TX线的外设。支持通用UART功能，如奇偶校验错误、中断检测和帧错误。一个8字节深度的FIFO容许更长的CPU服务延迟。

#### 1.3.2.3 SPI 模式

SPI模式完全支持Motorola SPI、TI SSP (添加了一个用于同步SPI编解码的启动脉冲) 和National Microwire (SPI的半双工形式)。该SPI模块可以使用FIFO。

## 1.4 GPIO

PSOC™ 4000T 拥有多达 21 个 GPIO。GPIO 模块实现以下功能：

- 八种驱动模式：
  - 模拟输入模式 (输入和输出缓冲区禁用)
  - 仅限输入
  - 弱上拉和强下拉
  - 强上拉和弱下拉
  - 开漏和强下拉
  - 开漏和强上拉
  - 强上拉和强下拉
  - 弱上拉和弱下拉
- 选择输入阈值 (CMOS 或 LVTTTL)。
- 除了各种驱动模式外，还允许启用/禁用输入和输出缓冲区的单独控制
- 可选的斜率，用于控制  $dV/dt$  相关噪声，有助于降低 EMI

各个引脚被分为逻辑实体并称为端口，每个端口的宽度为 8 位 (端口 5 和 6 会少一些)。在上电和复位期间，各模块被强制为禁用状态，以防止给任何输入供电和/或造成引脚启用时的过电流现象。一个高速 I/O 矩阵的复用网络用于复用连接多个信号至一个 I/O 引脚。

数据输出寄存器和引脚状态寄存器分别用于保存引脚上需要驱动的值和引脚的状态。每个 I/O 引脚都可以生成一个中断，如果启用的话，每个 I/O 端口都有一个中断请求 (IRQ) 和中断服务程序 (ISR) 与向量之间关联

## 1.5 特殊功能外设

### 1.5.1 多传感转换器

PSOC™ 4000T 包括一个多传感低功耗转换器 (MSCLP) 模块，可实现多种感测方法。这一先进模块在深度睡眠和激活模式下实现了自主传感操作 (无需 CPU 排序和干预)，从而实现了同类最佳的低功耗和更快的系统响应速度。通过自主扫描或固件控制，所有引脚都能在系统中的一个引脚、一对引脚或一组引脚上支持三种传感功能中的任何一种。

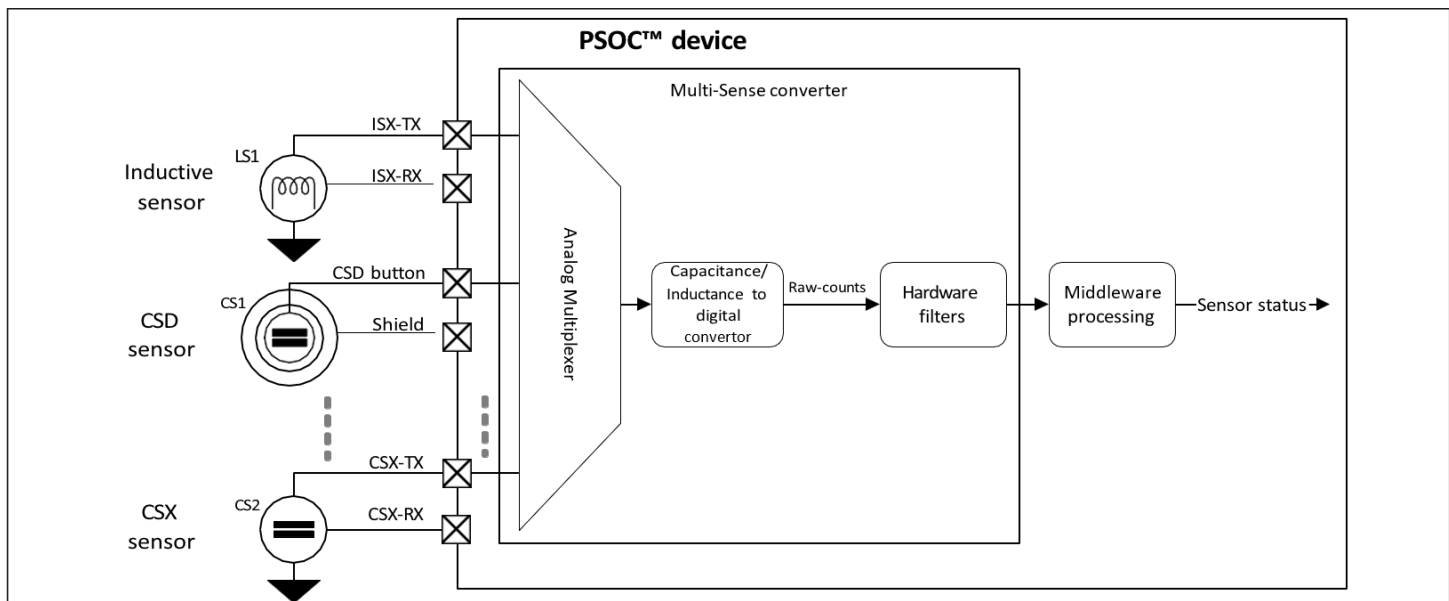


图 4 简化多传感转换器 (MSCLP)

## 功能定义

多传感转换器由以下部分组成:

- **模拟多路复用器**, 用于将输入多路复用到来自任何设备 I/Os 的转换器上
- **电容/电感数字转换器**, 将有效电容或电感转换为数字原始计数
- **数字硬件滤波器**, 提供独立于 CPU 的原始计数数字硬件滤波器。这些滤波器可在 CPU 深度休眠时工作

与上一代传感模块相比, MSCLP 模块有以下 PSOC™ 设备的改进:

- MSCLP 模块提供多种传感方法, 例如互电容传感、自电容传感和电感传感
- 基于全新的比率计量模拟架构和先进的硬件滤波技术, 提高了信噪比
- 始终在线的传感技术提供基于硬件的传感器数据处理功能, 从而实现超低功耗运行
- 自主 (即独立于 CPU) 的通道排序和扫描, 以实现低功耗优化。
- 具有易于使用的 API 的 MSCLP 块驱动程序

### 1.5.1.1 CAPSENSE™ 感应

如图 4 所示, PSOC™ 4000T 通过 MSCLP 模块支持 CAPSENSE™。PSOC™ 4000T MSCLP 模块与上一代电容式传感模块相比有以下改进:

- 实现了现代时尚的用户界面解决方案, 具有卓越的液体耐受性, 为恶劣环境提供了坚固可靠的触摸式人机界面解决方案
- 更高的灵敏度可支持更小的传感器、更高的接近检测范围以及更广泛的覆盖厚度和材料范围。
- 超低功耗操作通过始终开启的传感功能实现, 该功能提供基于硬件的传感数据处理功能, 可在设备深度睡眠模式下自动检测触控, 实现触控唤醒操作
- 改进的屏蔽驱动方法并支持宽范围的屏蔽电极电容值, 以实现卓越的防水性。
- 更高的传感器电容范围, 支持更简单的布局和更多种类的传感器。
- 提高了 EMI 性能

### 1.5.1.2 电感式传感 (ISX)

如图 4 所示, PSOC™ 4000T 通过 MSCLP 模块支持电感式感应。PSOC™ 4000T 有一个 MSCLP, 用于在深度睡眠和激活模式下自主扫描感应输入 (无需 CPU 排序和干预)。

ISX 采用电感反激式工作原理, 电流通过电感线圈时储存能量, 断电时释放能量。

带有 PSOC™ 4000T MSCLP 块的 ISX 与上一代电感式传感相比有以下改进:

- 直接电感测量
- ISX 方法无需使用谐振电容器即可直接测量电感, 从而简化了传感器的设计
- 工作频率范围广
- 这样就可以根据应用选择特定的频率, 使电磁兼容性 (EMC) 更简单。
- 灵敏度高于共振法
- 温度漂移效应低于共振法

引脚分布

## 2 引脚分布

表1 提供了 16 引脚 QFN、24 引脚 QFN 和 25 引脚 WLCSP 封装的 PSOC™ 4000T 引脚列表。

表 1 PSOC™ 4000T 引脚列表

16-QFN		24-QFN		25-CSP	
Pin	Name	Pin	Name	Pin	Name
9	P0.0	13	P0.0	D1	P0.0
10	P0.1	14	P0.1	C3	P0.1
-	-	15	P0.2	C2	P0.2
-	-	16	P0.3	C1	P0.3
11	P0.4	17	P0.4	B1	P0.4
-	-	-	-	B2	P0.5
12	XRES	18	XRES	B3	XRES
13	VCCD	19	VCCD	A1	VCCD
14	VSSD	20	VSSD	A2	VSSD
15	VDDD	21	VDDD	A3	VDDD
16	VSSA	22	VSSA	-	-
-	-	23	P1.0	A4	P1.0
-	-	24	P2.0	B4	P2.0
		1	P2.1	A5	P2.1
1	P2.2	2	P2.2	B5	P2.2
2	P2.3	3	P2.3	C5	P2.3
3	P2.4	4	P2.4	C4	P2.4
4	P2.5	5	P2.5	D5	P2.5
-	-	6	P3.0	E5	P3.0
-	-	-	-	D4	P3.1
5	P3.2	7	P3.2	E4	P3.2
6	P3.3	8	P3.3	D3	P3.3
-	-	9	P4.0	E3	P4.0
-	-	10	P4.1	D2	P4.1
7	P4.2	11	P4.2	E2	P4.2
8	P4.3	12	P4.3	E1	P4.3

各种电源引脚的功能如下说明:

VDDD: 数字部分的电源

VSSD, VSSA: 分别为数字和CAPSENSE™部分的接地。

VCCD: 稳压数字电源 (1.8V ± 5%)

**GPIO (按封装) :**

Number	25-WLCSP	24-QFN	16-QFN
GPIO	21	19	11



## 2.1 备用引脚功能

每个端口引脚都有多个复用功能，如表 2 所示。ACT #x 和 DS #y 列分别表示激活和深度睡眠模式信号。信号的表示形式为“IPName[x].signal\_name[u]:y”，其中：

- IPName = 块的名称（例如 tcpwm）。
- x = IP 的唯一实例。
- Signal\_name = 信号的名称。
- u = 信号编号，其中特定信号名称有多个信号。
- y = 指定信号名称的副本。

例如，名称“tcpwm[0].line\_compl[3]:4”表示这是 TCPWM 块的实例 0，信号为“line\_compl # 3（线路输出的补充）”，这是该信号的第四次出现（副本）。

提供信号副本是为了允许路由的灵活性并最大限度地利用片上资源。

表 2 PSOC™ 4000T 的引脚备用功能

Name	MSCLP/IOSS	ACT #0	ACT #1	ACT #3	DS #0	DS #1	DS #2	DS #3
P0.0	csd.msc_gpio_ctrl_sns[0]	-	-	tcpwm.tr_in[0]	csd.msc_ddrv[0]	csd.ext_sync:0	-	scb[0].spi_select1:0
P0.1	csd.msc_gpio_ctrl_sns[1]	-	-	tcpwm.tr_in[1]	csd.msc_ddrv[1]	csd.ext_sync_clk:0	-	scb[0].spi_select2:0
P0.2	csd.msc_gpio_ctrl_sns[2]	-	scb[0].uart_rx:2	-	csd.msc_ddrv[2]	cpuss.swd_clk:1	scb[0].i2c_scl:2	scb[0].spi_mosi:0
P0.3	csd.msc_gpio_ctrl_sns[3]	-	scb[0].uart_tx:2	-	csd.msc_ddrv[3]	cpuss.swd_data:1	scb[0].i2c_sda:2	scb[0].spi_miso:0
P0.4	csd.msc_gpio_ctrl_sns[4]	srss.ext_clk	scb[0].uart_cts:2	-	csd.msc_ddrv[4]	csd.ext_frm_start:0	-	scb[0].spi_clk:0
P0.5	csd.msc_gpio_ctrl_sns[5]	-	scb[0].uart_rts:2	-	csd.msc_ddrv[5]	-	-	scb[0].spi_select0:0
P1.0	csd.msc_gpio_ctrl_sns[6]	tcpwm.line[1]:2	-	tcpwm.tr_in[2]	csd.msc_ddrv[6]	-	-	scb[0].spi_select3:0
P2.0	csd.msc_gpio_ctrl_sns[7]	tcpwm.line_compl[1]:2	-	tcpwm.tr_in[3]	csd.msc_ddrv[7]	csd.obs_data[3]	-	-
P2.1	csd.msc_gpio_ctrl_sns[8]	-	-	-	csd.msc_ddrv[8]	csd.obs_data[2]	-	-
P2.2	csd.msc_gpio_ctrl_sns[9]	tcpwm.line[0]:1	scb[0].uart_rx:3	tcpwm.tr_in[4]	csd.msc_ddrv[9]	csd.obs_data[1]	scb[1].i2c_scl:1	scb[0].spi_mosi:3
P2.3	csd.msc_gpio_ctrl_sns[10]	tcpwm.line_compl[0]:1	scb[0].uart_tx:3	tcpwm.tr_in[5]	csd.msc_ddrv[10]	csd.obs_data[0]	scb[1].i2c_sda:1	scb[0].spi_miso:3
P2.4	csd.msc_gpio_ctrl_sns[11]	tcpwm.line[1]:1	scb[0].uart_cts:3	-	csd.msc_ddrv[11]	csd.ext_sync:1	-	scb[0].spi_clk:3
P2.5	csd.msc_gpio_ctrl_sns[12]	tcpwm.line_compl[1]:1	scb[0].uart_rts:3	-	csd.msc_ddrv[12]	csd.ext_sync_clk:1	-	scb[0].spi_select0:3
P3.0	csd.msc_gpio_ctrl_sns[13]	tcpwm.line[0]:0	scb[0].uart_rx:1	-	csd.msc_ddrv[13]	csd.ext_frm_start:1	scb[0].i2c_scl:1	scb[0].spi_mosi:1
P3.1	csd.msc_gpio_ctrl_sns[14]	tcpwm.line_compl[0]:0	scb[0].uart_tx:1	-	csd.msc_ddrv[14]	-	scb[0].i2c_sda:1	scb[0].spi_miso:1
P3.2	csd.msc_gpio_ctrl_sns[15]	tcpwm.line[1]:0	scb[0].uart_cts:1	-	csd.msc_ddrv[15]	cpuss.swd_data:0	scb[1].i2c_sda:0	scb[0].spi_clk:1
P3.3	csd.msc_gpio_ctrl_sns[16]	tcpwm.line_compl[1]:0	scb[0].uart_rts:1	-	csd.msc_ddrv[16]	cpuss.swd_clk:0	scb[1].i2c_scl:0	scb[0].spi_select0:1
P4.0	csd.msc_gpio_ctrl_sns[17]	-	scb[0].uart_rx:0	tcpwm.tr_in[6]	csd.msc_ddrv[17]	-	scb[0].i2c_scl:0	scb[0].spi_mosi:2



表 2 PSOC™ 4100T 引脚备用功能 (续)

Name	MSCLP/IOSS	ACT #0	ACT #1	ACT #3	DS #0	DS #1	DS #2	DS #3
P4.1	csd.msc_gpio_ctrl_sns[18]	-	scb[0].uart_tx:0	-	csd.msc_ddrv[18]	-	scb[0].i2c_sda:0	scb[0].spi_miso:2
P4.2	csd.msc_gpio_ctrl_cmod1	-	scb[0].uart_cts:0	-	csd.msc_cmod1_drv	-	-	scb[0].spi_clk:2
P4.3	csd.msc_gpio_ctrl_cmod2	-	scb[0].uart_rts:0	-	csd.msc_cmod2_drv	-	-	scb[0].spi_select0:2

### 3 功率

共有两种不同操作模式。在模式 1 中，电压范围从 2.0 V 到 5.5 V (未经外部稳压; 使用内部稳压器)。在模式 2 中，电压范围为  $1.8\text{ V} \pm 5\%$  (使用外部稳压; 电压范围为 1.71 到 1.89 V，不使用内部稳压器)。

#### 3.1 模式 1: 2.0 V 至 5.5 V 外部电源

在此模式下，PSOC™ 4000T 由外部电源供电，电压范围为 2.0 至 5.5 V。此范围也适用于电池供电。例如，芯片可由电池系统供电，起始电压为 3.5 V，工作电压低至 2.0 V。在此模式下，PSOC™ 4000T 的内部稳压器为内部逻辑供电，其输出连接到  $V_{\text{CCD}}$  引脚。 $V_{\text{CCD}}$  引脚必须通过外部电容 ( $2.2\ \mu\text{F}$ ; X5R 陶瓷或更高) 旁路接地，并且不得连接到其他部分。

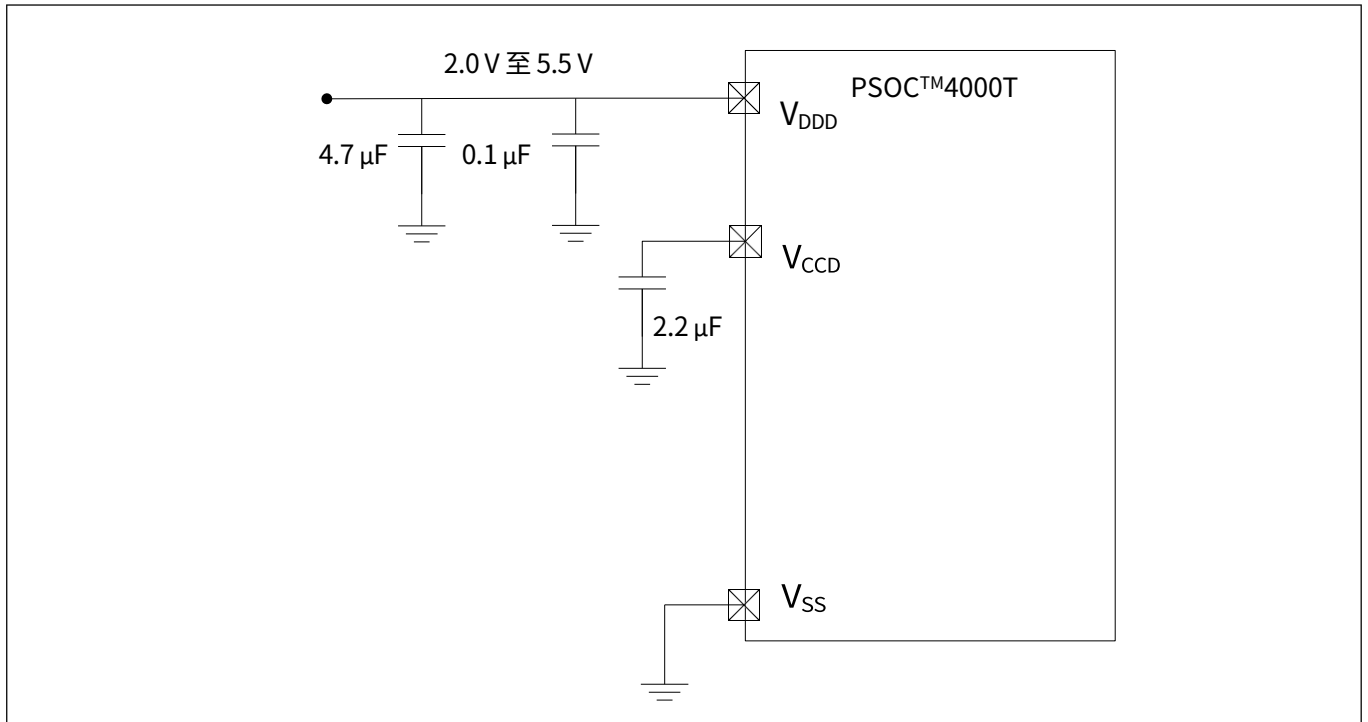


图 5 外部电源 (电压范围从 2.0 V 到 5.5 V，使能内部稳压器)

### 3.2 模式 2: 1.8 V ±5% 外部电源

在该模式下，PSOC™ 4000T由一个电压范围为1.71 V到1.89 V的外部电源供电; 请注意，此范围必须包括了电源纹波。在该模式下， $V_{DD}$  和 $V_{CCD}$  引脚短接相连并被旁路。内部稳压器可通过固件被禁用。

$V_{DD}$  和地之间必须有旁路电容。对于在此频率范围内工作的系统，通常选用一个电容（如图6），与一个较小的电容（如 0.1  $\mu$ F）并行放置。请注意，这只是简单的经验法则。对于重要的应用，PCB布局、走线间的电感和旁路寄生电容需要通过仿真设计以获得最佳的旁路。

旁路方案示例如图 6 所示。

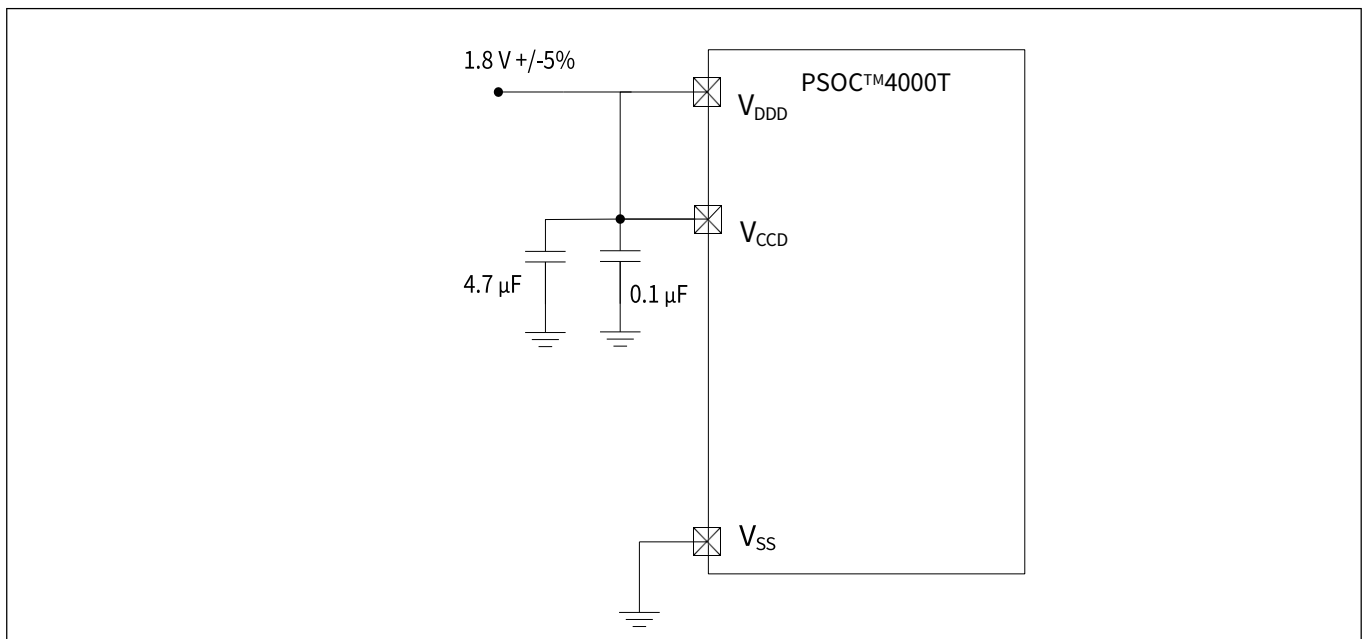


图 6 外部电源范围 - 1.8 V ±5%

电气规格参数

## 4 电气规格参数

### 4.1 绝对最大额定值

表 3 绝对最大额定值

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID1	V <sub>DD_ABS</sub>	Analog or digital supply relative to V <sub>SS</sub> (V <sub>SSD</sub> = V <sub>SSA</sub> )	-0.5	-	6.0	V	Absolute maximum
SID2	V <sub>CCD_ABS</sub>	Direct digital core voltage input relative to V <sub>SSD</sub>	-0.5	-	1.95	V	Absolute maximum
SID3	V <sub>GPIO_ABS</sub>	GPIO voltage; V <sub>DDD</sub> or V <sub>DDA</sub>	-0.5	-	V <sub>DDD</sub> +0.5	V	Absolute maximum
SID4	I <sub>GPIO_ABS</sub>	Current per GPIO	-25	-	25	mA	Absolute maximum
SID5	I <sub>GPIO_injection</sub>	GPIO injection current per pin	-0.5	-	0.5	mA	Absolute maximum
BID44	ESD_HBM	Electrostatic discharge voltage	-2	-	2	kV	Human Body Model (HBM) robustness according to ANSI/ESDA/JEDEC JS-001
BID45	ESD_CDM	Electrostatic discharge voltage	-1	-	1	kV	Charged Device Model (CDM) robustness according to ANSI/ESDA/JEDEC JS-002; voltage level refers to test condition(TC)mentioned in the standard
BID46	I <sub>LU</sub>	Latch-up current limits	-100	-	100	mA	Max/min current into any input or output, pin-to-pin, pin-to-supply at 125°C ambient

### 4.2 器件级规范

表 4 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID53	V <sub>DDD</sub>	Power supply input voltage	2.0	-	5.5	V	With internal regulator enabled
SID255	V <sub>DDD</sub>	Power supply input voltage	1.71	1.8	1.89	V	Internal regulator enabled; V <sub>CCD</sub> connected to V <sub>DDD</sub>
SID54	V <sub>CCD</sub>	Output voltage (for core logic)	-	1.8	-	V	With internal regulator enabled
SID55	C <sub>EFC</sub>	External regulator voltage bypass	-	2.2	-	μF	X5R ceramic or better
SID56	C <sub>EXC</sub>	Power supply decoupling capacitor (+/-30% max)	-	4.7	-	μF	X5R ceramic or better

#### 激活模式, V<sub>DDD</sub> = 1.71 V 至 5.5 V

SID10	I <sub>DD5</sub>	Execute from flash; CPU at 6 MHz	-	1.8	2.7	mA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 85°C @ 5.5 V
SID16	I <sub>DD11</sub>	Execute from flash; CPU at 24 MHz	-	3	4.8	mA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 85°C @ 5.5 V
SID19	I <sub>DD14</sub>	Execute from flash; CPU at 48 MHz	-	5.4	6.9	mA	Typ = 25°C @ V <sub>DDD</sub> = 3.3V, Max = 85°C @ 5.5 V

#### 睡眠模式, V<sub>DDD</sub> = 2.0 V ~ 5.5 V (稳压器处于开启状态)

SID22	I <sub>DD17</sub>	I <sup>2</sup> C wakeup, WDT, and comparators on, 6 MHz	-	1.7	2.2	mA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 85°C @ 5.5 V
SID25	I <sub>DD20</sub>	I <sup>2</sup> C wakeup, WDT, and comparators on, 12 MHz	-	2.2	2.5	mA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 85°C @ 5.5 V

电气规格参数

表 4 直流规格 (续)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
<b>睡眠模式, V<sub>DDD</sub> = 1.71 至 1.89 V</b>							
SID28	I <sub>DD23</sub>	I <sup>2</sup> C wakeup, WDT, and comparators on, 6 MHz	–	1.7	2.2	mA	Typ = 25°C @ V <sub>DDD</sub> = 1.8 V, Max = 85°C @ 1.89 V
SID28A	I <sub>DD23A</sub>	I <sup>2</sup> C wakeup, WDT, and comparators on1, 2 MHz	–	2.2	2.5	mA	Typ = 25°C @ V <sub>DDD</sub> = 1.8 V, Max = 85°C @ 1.89 V
<b>深度睡眠模式, V<sub>DDD</sub> = 2.0 至 3.6 V</b>							
SID31	I <sub>DD26</sub>	I <sup>2</sup> C wakeup and WDT on	–	2.5	60	μA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 85°C @ 3.6 V
SID31A	I <sub>DD26A</sub>	I <sup>2</sup> C wakeup and WDT on	–	2.5	18	μA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 55°C @ 3.6 V
<b>深度睡眠模式, V<sub>DDD</sub> = 3.6 至 5.5 V</b>							
SID34	I <sub>DD29</sub>	I <sup>2</sup> C wakeup and WDT on	–	2.5	60	μA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 85°C @ 5.5 V
SID34A	I <sub>DD29A</sub>	I <sup>2</sup> C wakeup and WDT on	–	2.5	19	μA	Typ = 25°C @ V <sub>DDD</sub> = 3.3 V, Max = 55°C @ V <sub>DDD</sub> = 5.5 V
<b>深度睡眠模式, V<sub>DDD</sub> = 1.71 至 1.89 V</b>							
SID37	I <sub>DD32</sub>	I <sup>2</sup> C wakeup and WDT on	–	2.5	65	μA	Typ = 25°C @ V <sub>DDD</sub> = 1.8 V, Max = 85°C @ 1.89 V
SID37A	I <sub>DD32A</sub>	I <sup>2</sup> C wakeup and WDT on	–	2.5	16	μA	Typ = 25°C @ V <sub>DDD</sub> = 1.8 V, Max = 55°C @ 1.89 V
<b>XRES电流</b>							
SID307	I <sub>DD_XR</sub>	Supply current while XRES asserted	–	2.0	5	mA	–

表 5 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID48	F <sub>CPU</sub>	CPU frequency	DC	–	48	MHz	1.71 ≤ V <sub>DDD</sub> ≤ 5.5
SID49	T <sub>SLEEP</sub>	Wakeup from Sleep mode	–	0	–	μs	–
SID50	T <sub>DEEPSLEEP</sub>	Wakeup from Deep Sleep mode	–	25	30	μs	–

电气规格参数

## 4.2.1 GPIO

表 6 GPIO 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID57	V <sub>IH</sub>	Input voltage high threshold	0.7 × V <sub>DDD</sub>	–	–	V	CMOS input
SID58	V <sub>IL</sub>	Input voltage low threshold	–	–	0.3 × V <sub>DDD</sub>	V	CMOS input
SID241	V <sub>IH</sub>	LVTTL input, V <sub>DDD</sub> < 2.7 V	0.7 × V <sub>DDD</sub>	–	–	V	–
SID242	V <sub>IL</sub>	LVTTL input, V <sub>DDD</sub> < 2.7 V	–	–	0.3 × V <sub>DDD</sub>	V	–
SID243	V <sub>IH</sub>	LVTTL input, V <sub>DDD</sub> ≥ 2.7 V	2.0	–	–	V	–
SID244	V <sub>IL</sub>	LVTTL input, V <sub>DDD</sub> ≥ 2.7 V	–	–	0.8	V	–
SID59	V <sub>OH</sub>	Output voltage high level	V <sub>DDD</sub> – 0.6	–	–	V	I <sub>OH</sub> = 4 mA at 3 V V <sub>DDD</sub>
SID60	V <sub>OH</sub>	Output voltage high level	V <sub>DDD</sub> – 0.5	–	–	V	I <sub>OH</sub> = 1 mA at 1.8 V V <sub>DDD</sub>
SID61	V <sub>OL</sub>	Output voltage low level	–	–	0.6	V	I <sub>OL</sub> = 4 mA at 1.8 V V <sub>DDD</sub>
SID62	V <sub>OL</sub>	Output voltage low level	–	–	0.6	V	I <sub>OL</sub> = 10 mA at 3 V V <sub>DDD</sub>
SID62A	V <sub>OL</sub>	Output voltage low level	–	–	0.4	V	I <sub>OL</sub> = 3 mA at 3 V V <sub>DDD</sub>
SID63	R <sub>PULLUP</sub>	Pull-up resistor	3.5	5.6	8.5	kΩ	–
SID64	R <sub>PULLDOWN</sub>	Pull-down resistor	3.5	5.6	8.5	kΩ	–
SID65	I <sub>IL</sub>	Input leakage current (absolute value)	–	–	2	nA	25°C, V <sub>DDD</sub> = 3.0 V
SID65A	I <sub>IL_CTBM</sub>	Input leakage on CTBm input pins	–	–	4	nA	–
SID66	C <sub>IN</sub>	Input capacitance	–	–	7	pF	–
SID67	V <sub>HYSTTL</sub>	Input hysteresis LVTTL V <sub>DDD</sub> ≥ 2.7 V	25	40	–	mV	–
SID68	V <sub>HYSCMOS</sub>	Input hysteresis CMOS	0.05 × V <sub>DDD</sub>	–	–	mV	–
SID69	I <sub>DIODE</sub>	Current through protection diode to V <sub>DDD</sub> /V <sub>SS</sub>	–	–	100	μA	–
SID69A	I <sub>TOT_GPIO</sub>	Maximum total source or sink chip current	–	–	200	mA	–

表 7 GPIO 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID70	T <sub>RISEF</sub>	Rise time in fast strong mode	2	–	12	ns	3.3 V V <sub>DDD</sub> , Load = 25 pF
SID71	T <sub>FALLF</sub>	Fall time in fast strong mode	2	–	12	ns	3.3 V V <sub>DDD</sub> , Load = 25 pF
SID72	T <sub>RISES</sub>	Rise time in slow strong mode	10	–	60	ns	3.3 V V <sub>DDD</sub> , Load = 25 pF
SID73	T <sub>FALLS</sub>	Fall time in slow strong mode	10	–	60	ns	3.3 V V <sub>DDD</sub> , Load = 25 pF
SID74	F <sub>GPIOOUT1</sub>	GPIO F <sub>OUT</sub> ; 3.3 V ≤ V <sub>DDD</sub> ≤ 5.5 V, Fast strong mode	–	–	33	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID75	F <sub>GPIOOUT2</sub>	GPIO F <sub>OUT</sub> ; 1.71 V ≤ V <sub>DDD</sub> ≤ 3.3 V, Fast strong mode	–	–	16.7	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID76	F <sub>GPIOOUT3</sub>	GPIO F <sub>OUT</sub> ; 3.3 V ≤ V <sub>DDD</sub> ≤ 5.5 V, Slow strong mode	–	–	7	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID245	F <sub>GPIOOUT4</sub>	GPIO F <sub>OUT</sub> ; 1.71 V ≤ V <sub>DDD</sub> ≤ 3.3 V, Slow strong mode	–	–	3.5	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID246	F <sub>GPIOIN</sub>	GPIO input operating frequency; 1.71 V ≤ V <sub>DDD</sub> ≤ 5.5 V	–	–	48	MHz	90/10% V <sub>IO</sub>

电气规格参数

## 4.2.2 XRES

表 8 XRES 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID77	$V_{IH}$	Input voltage high threshold	$0.7 \times V_{DD}$	-	-	V	CMOS input
SID78	$V_{IL}$	Input voltage low threshold	-	-	$0.3 \times V_{DD}$	V	CMOS input
SID79	$R_{PULLUP}$	Pull-up resistor	-	60	-	k $\Omega$	-
SID80	$C_{IN}$	Input capacitance	-	-	7	pF	-
SID81	$V_{HYSXRES}$	Input voltage hysteresis	-	100	-	mV	-
SID82	$I_{DIODE}$	Current through protection diode to $V_{DD}/V_{SS}$	-	-	100	$\mu$ A	-

表 9 XRES 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID83	$T_{RESETWIDTH}$	Reset pulse width	1	-	-	$\mu$ s	-
BID194	$T_{RESETWAKE}$	Wake-up time from reset release	-	-	2.7	ms	-

电气规格参数

### 4.2.3 MSCLP 功能块

表 10 MSCLP 功能块规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SIDMSC_1	V <sub>DD_RIPPLE</sub>	Max allowed ripple on power supply, 1 kHz to 10 MHz	-	-	±50	mV	V <sub>DD</sub> ≥ 2 V (with ripple), 25°C TA, Sensitivity ≥ 50 counts/0.1 pF, 2 pF < C <sub>s</sub> < 50 pF
SIDMSC_2	V <sub>DD_RIPPLE_1.8</sub>	Max allowed ripple on power supply, 1 kHz to 10 MHz	-	-	±25	mV	V <sub>DD</sub> ≥ 1.75 V (with ripple), 25°C TA, sensitivity ≥ 50 counts / 0.1 μH, 0.1 μH < L <sub>x</sub> < 150 μH
SIDMSC_2B	F <sub>MOD</sub>	Modulator frequency	-	-	46	MHz	All V <sub>DD</sub>
SIDMSC_2C	F <sub>MSCLP_IMO_TOL</sub>	MSCLP clock frequency variation at 25, 38, and 46 MHz	-2	-	+2.5	%	All V <sub>DD</sub>
SIDMSC_5	V <sub>MSC_LP</sub>	Voltage range of operation	1.71	-	5.5	V	1.8 V ±5% externally regulated, 2 V to 5.5 V externally unregulated
SIDMSC_7	CMOD	External modulator capacitor	-	2.2	-	nF	5 V rating
SIDMSC_7A	CMOD accuracy	Required tolerance on CMOD capacitance value	-5	-	5	%	-
SIDMSC_14	I <sub>DD_MSC_SCAN_46</sub>	Sub-system current in MSC active scan mode at 46 MHz	-	2.5	-	mA	V <sub>DD</sub> = 1.8 V
SIDMSC_15	I <sub>DD_MSC_SCAN_38</sub>	Subsystem current in MSC active scan mode at 38 MHz	-	2	-	mA	V <sub>DD</sub> = 1.8 V
SIDMSC_16	I <sub>DD_MSC_SCAN_25</sub>	Subsystem current in MSC active scan mode at 25 MHz	-	1.5	-	mA	V <sub>DD</sub> = 1.8 V
SIDMSC_18	I <sub>DD_MSC_SBY_46</sub>	Subsystem current in Standby mode at 46 MHz (MSC block enabled and ready to begin frame)	-	1.5	-	mA	V <sub>DD</sub> = 1.8 V
SIDMSC_19	I <sub>DD_MSC_SBY_38</sub>	Subsystem current in Standby mode at 38 MHz (MSC block enabled and ready to begin frame)	-	1.25	-	mA	V <sub>DD</sub> = 1.8 V
SIDMSC_20	I <sub>DD_MSC_SBY_25</sub>	Subsystem current in Standby mode at 25 MHz (CAPSENSE™ block enabled and ready to begin frame)	-	1.0	-	mA	V <sub>DD</sub> = 1.8 V

电气规格参数

4.2.3.1 CAPSENSE™ 规格

表 11 CAPSENSE™ 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SIDMSC_6	SNR	Ratio of counts of finger to noise. Guaranteed by characterization.	5	–	–	Ratio	Capacitance range of 5 to 50 pF, sensitivity $\geq 50$ counts / 0.1 pF, $V_{DDA} \geq 2$ V
SIDMSC_x8	$F_{CAPSENSE}$	Capacitive sense frequency range	45		6000	kHz	–
SIDMSC_9	Noise floor (CNS)	System noise floor	–	0.1	–	$f_{F-rms}$	With 8 pF input capacitance
SIDMSC_10	CIN_Self	Input capacitance range for self-capacitance	2	–	200	pF	–
SIDMSC_10A	CIN_Mutual	Input capacitance range for mutual capacitance	0.5	–	30	pF	–
SIDMSC_11	MSC_WOT	Average current, Wake-On-Touch mode, 16 Hz refresh rate	–	6	–	$\mu$ A	52 pF sensor value, 0.2 pF sensitivity, 1.8 V
SIDMSC_12	MSC_ALR	Average current, Active Low Refresh mode, 32 Hz refresh rate	–	50	–	$\mu$ A	13 sensors, 4 pF each, 0.1 pF sensitivity, 1.8 V
SIDMSC_13	MSC_ACT	Average current, CAPSENSE™ Active Scan mode, 128 Hz refresh rate	–	200	–	$\mu$ A	13 sensors, 4 pF each, 0.1 pF sensitivity, 1.8 V
SIDMSC_12A	MSC_ALR4	Average current, Active Low Refresh mode, 32 Hz refresh rate	–	30	–	$\mu$ A	4 sensors, 4 pF each, 0.1 pF sensitivity, 1.8 V
SIDMSC_13A	MSC_ACT4	Average current, CAPSENSE™ Active Scan mode, 128 Hz refresh rate	–	110	–	$\mu$ A	4 sensors, 4 pF each, 0.1 pF sensitivity, 1.8 V

电气规格参数

### 4.2.3.2 电感式传感规格

表 12 电感式传感规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SIDMSC_21	$L_X$	Supported sensor inductance range	0.1	–	200	$\mu\text{H}$	–
SIDMSC_23	SNR	Signal to noise ratio, Guaranteed by characterization	5	–	–	Ratio	LX range of 1 to 150 $\mu\text{H}$ , sensitivity $\geq 50$ counts / 0.1 $\mu\text{H}$ , $V_{\text{DDA}} \geq 2\text{ V}$
SIDMSC_24	$F_{\text{LX}}$	Sensor excitation frequency	40	–	5700	kHz	–
SIDMSC_25	Noise floor (CNS)	System noise floor (equivalent Inductance)	–	700	–	pH	10 $\mu\text{H}$ inductance at 0.8 ms scan time
SIDMSC_26	$I_{\text{MSC\_WOT}}$	Average current, Wake-on-touch mode, 16 Hz refresh rate	–	13	–	$\mu\text{A}$	1 sensor, 0.7 $\mu\text{H}$ sensor value, 22 nH sensitivity
SIDMSC_27	$I_{\text{MSC\_ACT1}}$	Average current, Active mode at 60 Hz refresh rate	–	120	–	$\mu\text{A}$	4 sensor, 6 $\mu\text{H}$ sensor value, 32 nH sensitivity
SIDMSC_28	$I_{\text{MSC\_ACT2}}$	Average current, Active mode at 128 Hz refresh rate	–	510	–	$\mu\text{A}$	8 sensor, 6 $\mu\text{H}$ sensor value, 32 nH sensitivity
SIDMSC_29	Refresh rate	Refresh rate	–	–	2500	sps	1 sensors, 200 $\mu\text{s}$ scan time
SIDMSC_30	Noiseless precision $\Delta d_{\text{min}}$	Noiseless precision is the minimum target movement that can be detected, provoking a 1 count delta in the absence of noise	–	10	–	nm/count	25 mm sensor coil, 2-layer PCB (0.24 mm layer spacing). 1 mm air-gap, 120 $\mu\text{s}$ scan time. See <a href="#">Figure 7</a> for more details.
SIDMSC_31	Sensitivity	System sensitivity	–	360	–	Count/pH	10 $\mu\text{H}$ inductance, 80% baseline compensation, 120 $\mu\text{s}$ scan time
SIDMSC_22	$RL_{\text{PROX}}$	Proximity detection range	–	50	100	% $d_{\text{OUT}}$	% of diameter/ diagonal of the sensor
SIDMSC_34	$T_{\text{INIT}}$	Scan initialization time after power on	0.1	0.5	10	ms	–
SIDMSC_35	$R_{\text{RX}}$	Series resistor on sensor RX connection	–	560	–	$\Omega$	1% tolerance recommended
SIDMSC_36	$R_{\text{TX}}$	Series resistor on sensor TX connection	–	560	–	$\Omega$	1% tolerance recommended

图 7 显示了双层印刷电路板（0.24 毫米层间距）25 毫米电感式传感器线圈的无噪音精度。

电气规格参数

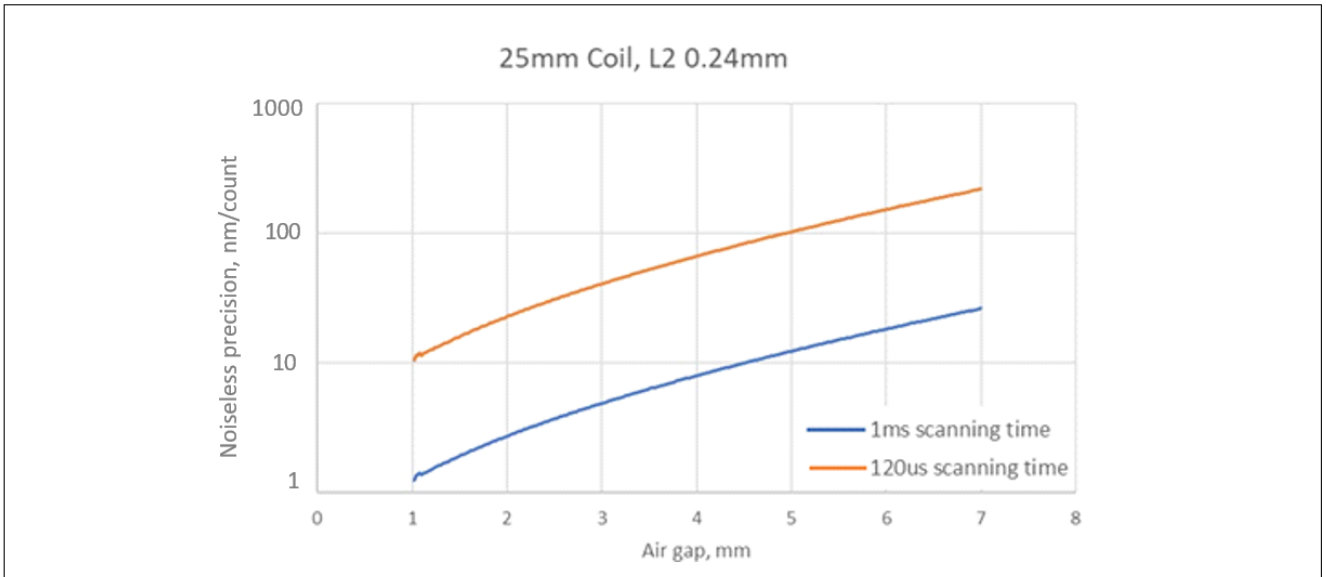


图 7 25 毫米电感式传感器线圈的无噪音精度

电气规格参数

### 4.3 数字外设

#### 4.3.1 定时器/计数器/脉宽调制器 (TCPWM)

表 13 TCPWM 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.TCPWM.1	ITCPWM1	Block current consumption at 3 MHz	-	-	45	μA	All modes (Timer/counter/PWM)
SID.TCPWM.2	ITCPWM2	Block current consumption at 12 MHz	-	-	155	μA	All modes (Timer/counter/PWM)
SID.TCPWM.2A	ITCPWM3	Block current consumption at 48 MHz	-	-	650	μA	All modes (Timer/counter/PWM)
SID.TCPWM.3	TCPWM <sub>FREQ</sub>	Operating frequency	-	-	F <sub>c</sub>	MHz	F <sub>c</sub> max = F <sub>cpu</sub> Maximum = 48 MHz
SID.TCPWM.4	TPWM <sub>ENEXT</sub>	Input trigger pulse width	2/F <sub>c</sub>	-	-	ns	For all trigger events
SID.TCPWM.5	TPWM <sub>EXT</sub>	Output trigger pulse widths	2/F <sub>c</sub>	-	-	ns	Minimum possible width of overflow, underflow, and CC (counter equals compare value) trigger outputs
SID.TCPWM.5A	TC <sub>RES</sub>	Resolution of counter	1/F <sub>c</sub>	-	-	ns	Minimum time between successive counts
SID.TCPWM.5B	PWM <sub>RES</sub>	PWM resolution	1/F <sub>c</sub>	-	-	ns	Minimum pulse width of PWM output
SID.TCPWM.5C	Q <sub>RES</sub>	Quadrature inputs resolution	1/F <sub>c</sub>	-	-	ns	Minimum pulse width between quadrature phase inputs

#### 4.3.2 I<sup>2</sup>C

表 14 I<sup>2</sup>C 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID149	I <sub>I2C1</sub>	Block current consumption at 100 kHz	-	-	50	μA	-
SID150	I <sub>I2C2</sub>	Block current consumption at 400 kHz	-	-	135	μA	-
SID151	I <sub>I2C3</sub>	Block current consumption at 1-Mbps	-	-	310	μA	-
SID152	I <sub>I2C4</sub>	Block current in Deep Sleep mode	-	1	-	μA	-

表 15 I<sup>2</sup>C 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID153	F <sub>I2C1</sub>	Bit rate	-	-	1	Mbps	HS I <sup>2</sup> C slave mode

电气规格参数

### 4.3.3 UART

表 16 UART 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID160	I <sub>UART1</sub>	Block current consumption at 100 Kbps	-	-	55	μA	-
SID161	I <sub>UART2</sub>	Block current consumption at 1000 Kbps	-	-	312	μA	-

表 17 UART交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID162	F <sub>UART</sub>	Bit rate	-	-	1	Mbps	-

### 4.3.4 SPI

表 18 SPI 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID163	ISPI1	Block current consumption at 1 Mbps	-	-	360	μA	-
SID164	ISPI2	Block current consumption at 4 Mbps	-	-	560	μA	-
SID165	ISPI3	Block current consumption at 8 Mbps	-	-	600	μA	-

表 19 SPI 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID166	FSPI	SPI operating frequency (Master; 6x oversampling)	-	-	8	MHz	-

#### SPI主设备模式的交流规格

SID167	TDMO	MOSI valid after sclock driving edge	-	-	15	ns	-
SID168	TDSI	MISO Valid before sclock capturing edge	20	-	-	ns	Full clock, late MISO sampling
SID169	THMO	Previous MOSI data hold time	0	-	-	ns	Referred to Slave capturing edge

#### SPI从设备模式的交流规格

SID170	TDMI	MOSI valid before sclock capturing edge	40	-	-	ns	-
SID171	TDSO	MISO valid after sclock driving edge	-	-	42 + 3*T <sub>cpu</sub>	ns	T <sub>CPU</sub> = 1/F <sub>CPU</sub>
SID171A	TDSO_EXT	MISO valid after sclock driving edge in Ext. Clk mode	-	-	48	ns	-
SID172	THSO	Previous MISO data hold time	0	-	-	ns	-
SID172A	TSSELSSCK	SSEL valid to first SCK valid edge	100	-	-	ns	-

电气规格参数

## 4.4 存储器

表 20 Flash 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID173	V <sub>PE</sub>	Erase and program voltage	1.71	–	5.5	V	–
SID173A	I <sub>PW</sub>	Page write current at 16 MHz	–	–	3.5	mA	5.5V V <sub>DDD</sub>

表 21 Flash 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID174	T <sub>ROWWRITE</sub>	Row (block) write time (erase and program)	–	–	20	ms	Row (block) = 256 bytes
SID175	T <sub>ROWERASE</sub>	Row erase time	–	–	16	ms	–
SID176	T <sub>ROWPROGRAM</sub>	Row program time after erase	–	–	4	ms	–
SID178	T <sub>BULKERASE</sub>	Bulk erase time (32 KB)	–	–	35	ms	–
SID180	T <sub>DEVPROG</sub>	Total device program time	–	–	7	s	–
SID181	F <sub>END</sub>	Flash endurance	100K	–	–	cycles	–
SID182	F <sub>RET</sub>	Flash retention. T <sub>A</sub> ≤ 55°C, 100 K P/E cycles	20	–	–	years	–
SID182A	–	Flash retention. T <sub>A</sub> ≤ 85°C, 10K P/E cycles	10	–	–	years	–
SID256	TWS48	Number of wait states at 48 MHz	2	–	–		CPU execution from flash
SID257	TWS24	Number of wait states at 24 MHz	1	–	–		CPU execution from flash

## 4.5 系统资源

### 4.5.1 上电复位 (POR)

表 22 上电复位 (PRES)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID.CLK#6	SR_POWER_UP	Power supply slew rate	1	–	67	V/ms	At power-up
SID185	V <sub>RISEIPOR</sub>	Rising trip voltage	0.80	–	1.45	V	–
SID186	V <sub>FALLIPOR</sub>	Falling trip voltage	0.70	–	1.4	V	–

表 23 V<sub>CCD</sub> 的掉电检测 (BOD)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID190	V <sub>FALLPPOR</sub>	BOD trip voltage in Active and Sleep modes	1.48	–	1.62	V	–
SID192	V <sub>FALLDPSLP</sub>	BOD trip voltage in Deep Sleep	1.11	–	1.5	V	–

电气规格参数

## 4.5.2 SWD 接口

表 24 SWD 接口规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID213	F_SWCLK1	$3.3\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	-	-	14	MHz	SWDCLK $\leq 1/3$ FCPU
SID214	F_SWCLK2	$1.71\text{ V} \leq V_{DD} \leq 3.3\text{ V}$	-	-	7	MHz	SWDCLK $\leq 1/3$ FCPU
SID215	T_SWDI_SETUP	$T = 1/f$ SWDCLK	$0.25 \cdot T$	-	-	ns	-
SID216	T_SWDI_HOLD	$T = 1/f$ SWDCLK	$0.25 \cdot T$	-	-	ns	-
SID217	T_SWDO_VALID	$T = 1/f$ SWDCLK	-	-	$0.5 \cdot T$	ns	-
SID217A	T_SWDO_HOLD	$T = 1/f$ SWDCLK	1	-	-	ns	-

## 4.5.3 内部主振荡器 (IMO)

表 25 IMO 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID218	$I_{IMO1}$	IMO operating current at 48 MHz	-	-	250	$\mu\text{A}$	-
SID219	$I_{IMO2}$	IMO operating current at 24 MHz	-	-	180	$\mu\text{A}$	-

表 26 IMO AC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID223	$F_{IMOTOL1}$	Frequency variation at 24, 32, and 48 MHz (trimmed)	-	-	$\pm 2$	%	-
SID226	$T_{STARTIMO}$	IMO startup time	-	-	7	$\mu\text{s}$	-
SID228	$T_{JITRMSIMO2}$	RMS jitter at 24 MHz	-	145	-	ps	-

## 4.5.4 内部低速振荡器

表 27 ILO 直流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID231	$I_{ILO2}$	ILO operating current at 32 KHz	-	0.3	1.05	$\mu\text{A}$	-

表 28 ILO 交流规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID234	$T_{STARTILO1}$	ILO startup time	-	-	2	ms	-
SID236	$T_{ILODUTY}$	ILO duty cycle	40	50	60	%	-
SID237	$F_{ILOTRIM1}$	ILO frequency range	20	40	80	kHz	-



## 5 订购信息

PSOC™ 4000T 设备的市场部件编号列于 [表 29](#)。

**表 29 PSOC™ 4000T 订购信息**

Category	Product	Features									Packages			Temp range (°C)
		Max CPU Speed (MHz)	Flash (KB)	SRAM (KB)	CAPSENSE™	Inductive	Multi-Sense <sup>[1]</sup>	TCPWM blocks	SCB blocks	GPIO	24-QFN	16-QFN	25-WLCSP	
40x5	CY8C4025LQI-T412	24	32	4	1	-	-	2	2	19	X	-	-	-40 to 85
	CY8C4025LQI-T412T	24	32	4	1	-	-	2	2	19	X	-	-	-40 to 85
	CY8C4025LQI-T411	24	32	4	1	-	-	2	2	11	-	X	-	-40 to 85
	CY8C4025FNI-T412T	24	32	4	1	-	-	2	2	21	-	-	X	-40 to 85
	CY8C4025LQI-T442	24	32	4	-	1	-	2	2	19	X	-	-	-40 to 85
	CY8C4025FNI-T442T	24	32	4	-	1	-	2	2	21	-	-	X	-40 to 85
	CY8C4045LQI-T412	48	32	4	1	-	-	2	2	19	X	-	-	-40 to 85
	CY8C4045LQI-T411	48	32	4	1	-	-	2	2	11	-	X	-	-40 to 85
	CY8C4045FNI-T412T	48	32	4	1	-	-	2	2	21	-	-	X	-40 to 85
	CY8C4045LQI-T442	48	32	4	-	1	-	2	2	19	X	-	-	-40 to 85
	CY8C4045LQI-T441	48	32	4	-	1	-	2	2	11	-	X	-	-40 to 85
	CY8C4045FNI-T442T	48	32	4	-	1	-	2	2	21	-	-	X	-40 to 85
	CY8C4025LQI-T441	24	32	4	-	1	-	2	2	11	-	X	-	-40 to 85
	CY8C4025LQI-T452	24	32	4	1	1	1	2	2	19	X	-	-	-40 to 85
	CY8C4025FNI-T452T	24	32	4	1	1	1	2	2	21	-	-	X	-40 to 85
	CY8C4045LQI-T452	48	32	4	1	1	1	2	2	19	X	-	-	-40 to 85
CY8C4045LQI-T451	48	32	4	1	1	1	2	2	11	-	X	-	-40 to 85	

注  
 1. 多重感应包括 CAPSENSE™、电感和液体感应。  
 2. 部分设备采用卷带包装。这些部件在部件号中以后缀 "T" 表示。

表 29 PSOC™ 4000T 订购信息 (续)

Category	Product	Features									Packages			Temp range (°C)
		Max CPU Speed (MHz)	Flash (KB)	SRAM (KB)	CAPSENSE™	Inductive	Multi-Sense <sup>[1]</sup>	TCPWM blocks	SCB blocks	GPIO	24-QFN	16-QFN	25-WLCSP	
40x5	CY8C4045FNI-T452T	48	32	4	1	1	1	2	2	21	-	-	X	-40 to 85
	CY8C4025LQI-T451	24	32	4	1	1	1	2	2	11	-	X	-	-40 to 85
40x6	CY8C4026LQI-T412	24	64	8	1	-	-	2	2	19	X	-	-	-40 to 85
	CY8C4026LQI-T412T	24	64	8	1	-	-	2	2	19	X	-	-	-40 to 85
	CY8C4026LQI-T411	24	64	8	1	-	-	2	2	11	-	X	-	-40 to 85
	CY8C4026FNI-T412T	24	64	8	1	-	-	2	2	21	-	-	X	-40 to 85
	CY8C4046LQI-T412	48	64	8	1	-	-	2	2	19	X	-	-	-40 to 85
	CY8C4046LQQ-T412	48	64	8	1	-	-	2	2	19	X	-	-	-40 to 105
	CY8C4046LQI-T411	48	64	8	1	-	-	2	2	11	-	X	-	-40 to 85
	CY8C4046FNI-T412T	48	64	8	1	-	-	2	2	21	-	-	X	-40 to 85
	CY8C4026LQI-T442	24	64	8	-	1	-	2	2	19	X	-	-	-40 to 85
	CY8C4026FNI-T442T	24	64	8	-	1	-	2	2	21	-	-	X	-40 to 85
	CY8C4046LQI-T442	48	64	8	-	1	-	2	2	19	X	-	-	-40 to 85
	CY8C4046LQI-T441	48	64	8	-	1	-	2	2	11	-	X	-	-40 to 85
	CY8C4046FNI-T442T	48	64	8	-	1	-	2	2	21	-	-	X	-40 to 85
	CY8C4026LQI-T441	24	64	8	-	1	-	2	2	11	-	X	-	-40 to 85
	CY8C4046LQI-T452	48	64	8	1	1	1	2	2	19	X	-	-	-40 to 85
CY8C4046LQI-T451	48	64	8	1	1	1	2	2	11	-	X	-	-40 to 85	
CY8C4046FNI-T452T	48	64	8	1	1	1	2	2	21	-	-	X	-40 to 85	

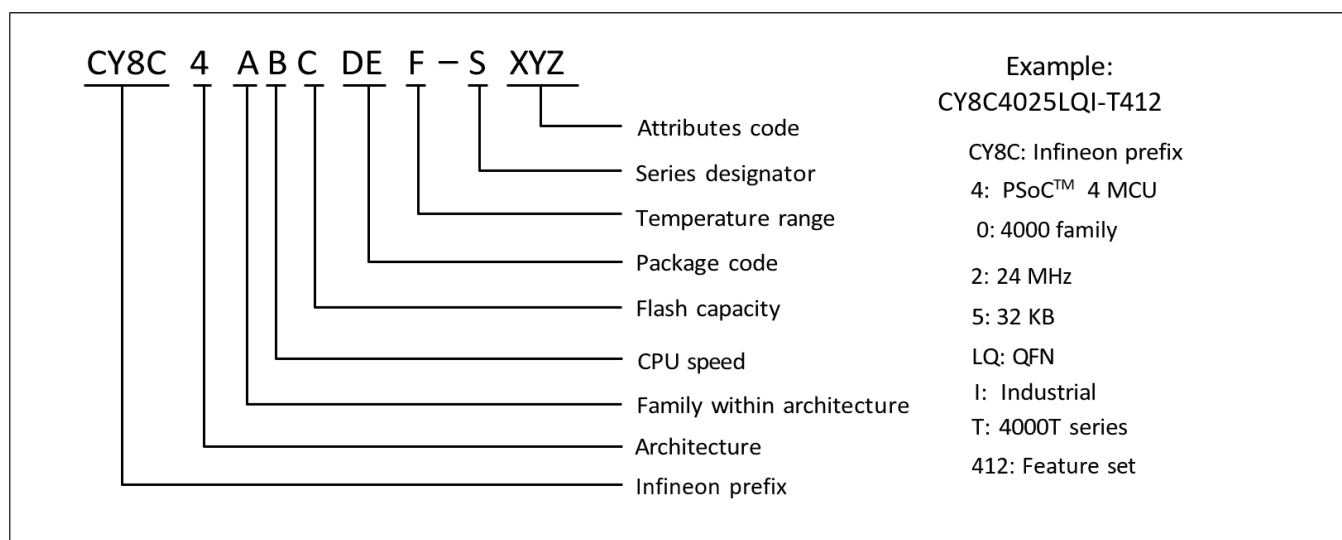
注  
 1. 多重感应包括 CAPSENSE™、电感和液体感应。  
 2. 部分设备采用卷带包装。这些部件在部件号中以后缀 "T" 表示。

订购信息

上表中所用的名称是基于以下的部件编号常规:

Field	Description	Values	Meaning
CY8C	Infineon prefix	-	-
4	Architecture	4	PSOC™ 4
A	Family	0	PSOC™ 4000 family
		1	PSOC™ 4100 family
		2	PSOC™ 4200 family
B	CPU speed	2	24 MHz
		4	48 MHz
C	Flash capacity	4	16 KB
		5	32 KB
		6	64 KB
		7	128 KB
		8	256 KB
		9	384 KB
DE	Package code	AX	TQFP (0.8 mm pitch)
		AZ	TQFP (0.5 mm pitch)
		LQ	QFN
		PV	SSOP
		FN	CSP
F	Temperature range	I	Industrial
		Q	Extended Industrial
S	Series designator	S	PSOC™ 4 S-series
		M	PSOC™ 4 M-series
		L	PSOC™ 4 L-series
		BL	PSOC™ 4 Bluetooth® LE-series
		T	PSOC™ 4 T series
XYZ	Attributes code	000-999	Code of feature set in the specific family

下图显示了一个产品命名规范示例:



## 6 应用示例原理图

图 8 显示了使用 PSOC™ 4000T 的以下触摸式人机界面传感器的参考实施示意图：

- CAPSENSE™ 带屏蔽的 CSD 按钮
- CAPSENSE™ CSX 按钮
- CAPSENSE™ 五节 CSX 滑块

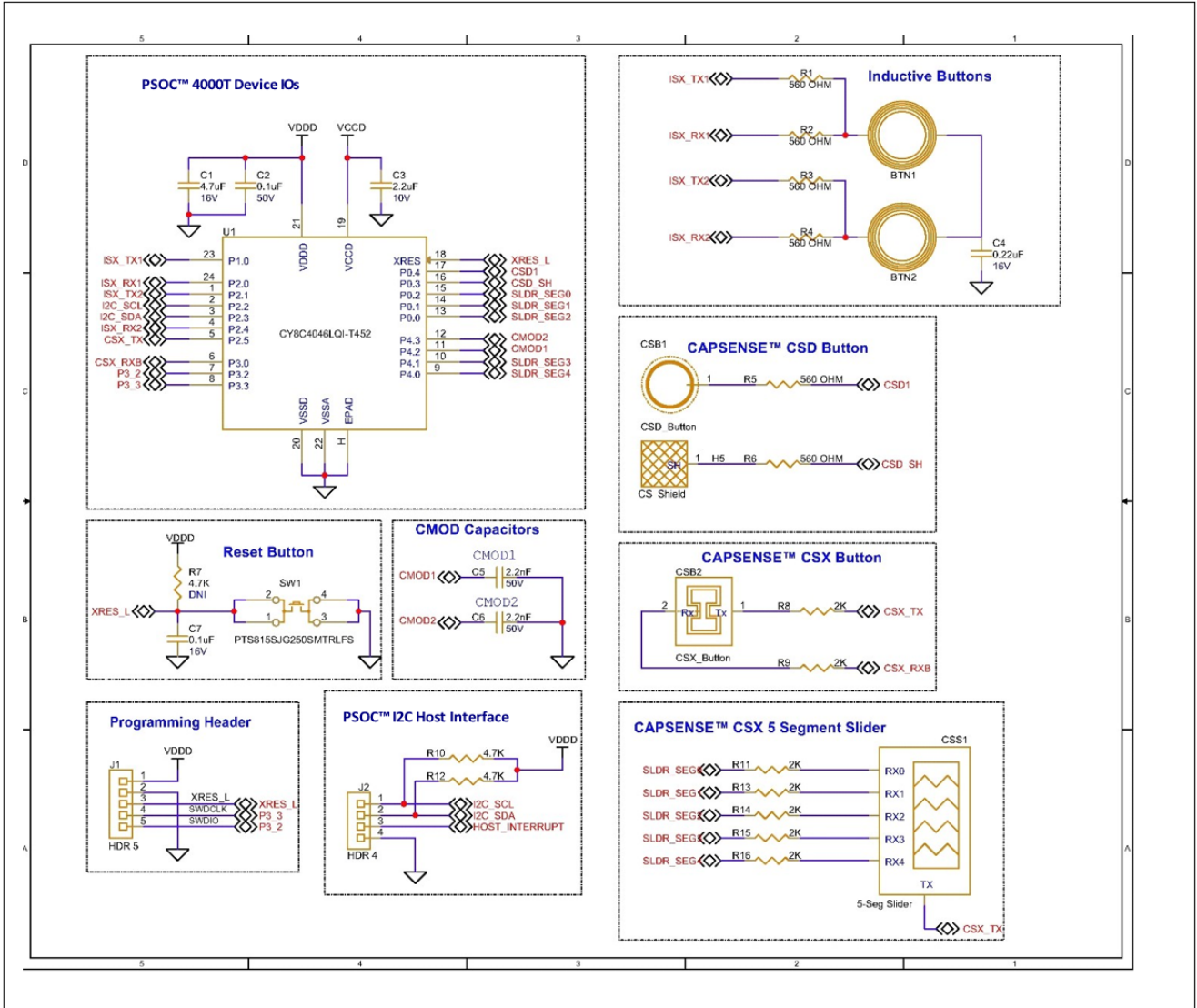


图 8 CAPSENSE™ 和电感式传感参考示意图

本示意图可根据您的应用需求进行修改，但必须确认本数据手册和 [AN88619](#) - PSOC™ 4 MCU 硬件设计注意事项

有关详细信息，请参阅下文：

- [AN85951](#) - PSOC™ 4 和 PSOC™ 6 MCU CAPSENSE™ 设计指南
- [AN239751](#) - 用于电感式传感应用的反激式电感传感设计指南

## 7 封装信息

PSOC™ 4000T 采用 25-WLCSP、24-QFN 和 16-QFN 封装。表 30 提供了封装尺寸和封装图号。

表 30 封装清单

Spec ID#	Package	Description	Package diagram
BID20	25-pin WLCSP	0.35 mm pitch	002-34703
BID27	24-pin QFN	4 × 4 × 0.6 mm height with 0.5 mm pitch	002-16934
BID34A	16-pin QFN	3 × 3 × 0.6 mm height with 0.5 mm pitch	001-09116

表 31 封装热特性

Parameter	Description	Package	Min	Typ	Max	Unit
TA	Operating ambient temperature	–	–40	25	105	°C
TJ	Operating junction temperature	–	–40	25	125	°C
TJA	Package $\theta_{JA}$	WLCSP 25 (0.35 mm pitch)	–	52.48	–	°C/Watt
TJC	Package $\theta_{JC}$	WLCSP 25 (0.35 mm pitch)	–	0.50	–	°C/Watt
TJA	Package $\theta_{JA}$	QFN 24 (0.5 mm pitch)	–	20.53	–	°C/Watt
TJC	Package $\theta_{JC}$	QFN 24 (0.5 mm pitch)	–	18.26	–	°C/Watt
TJA	Package $\theta_{JA}$	QFN 16	–	51.85	–	°C/Watt
TJC	Package $\theta_{JC}$	QFN 16	–	24.38	–	°C/Watt

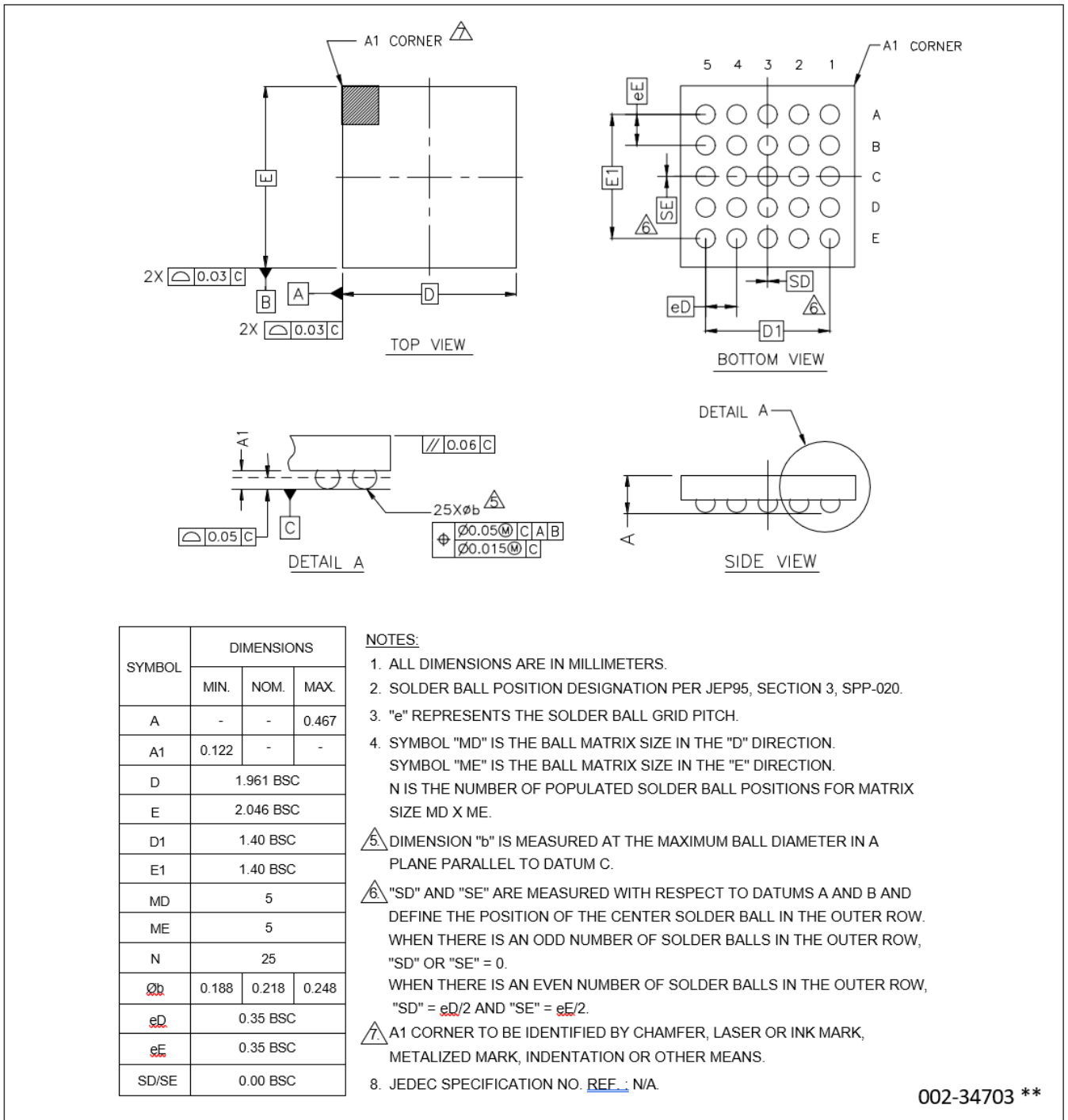
表 32 回流焊峰值温度

Package	Maximum peak temperature	Maximum time at peak temperature
All	260°C	30 s

表 33 封装湿敏等级 (MSL) , IPC/JEDEC J-STD-020

Package	MSL
WLCSP	MSL 1
QFN	MSL 3

## 7.1 封装图



002-34703 \*\*

图9 25球 WLCSP (1.961 × 2.046 × 0.467 毫米) FN25D

封装信息

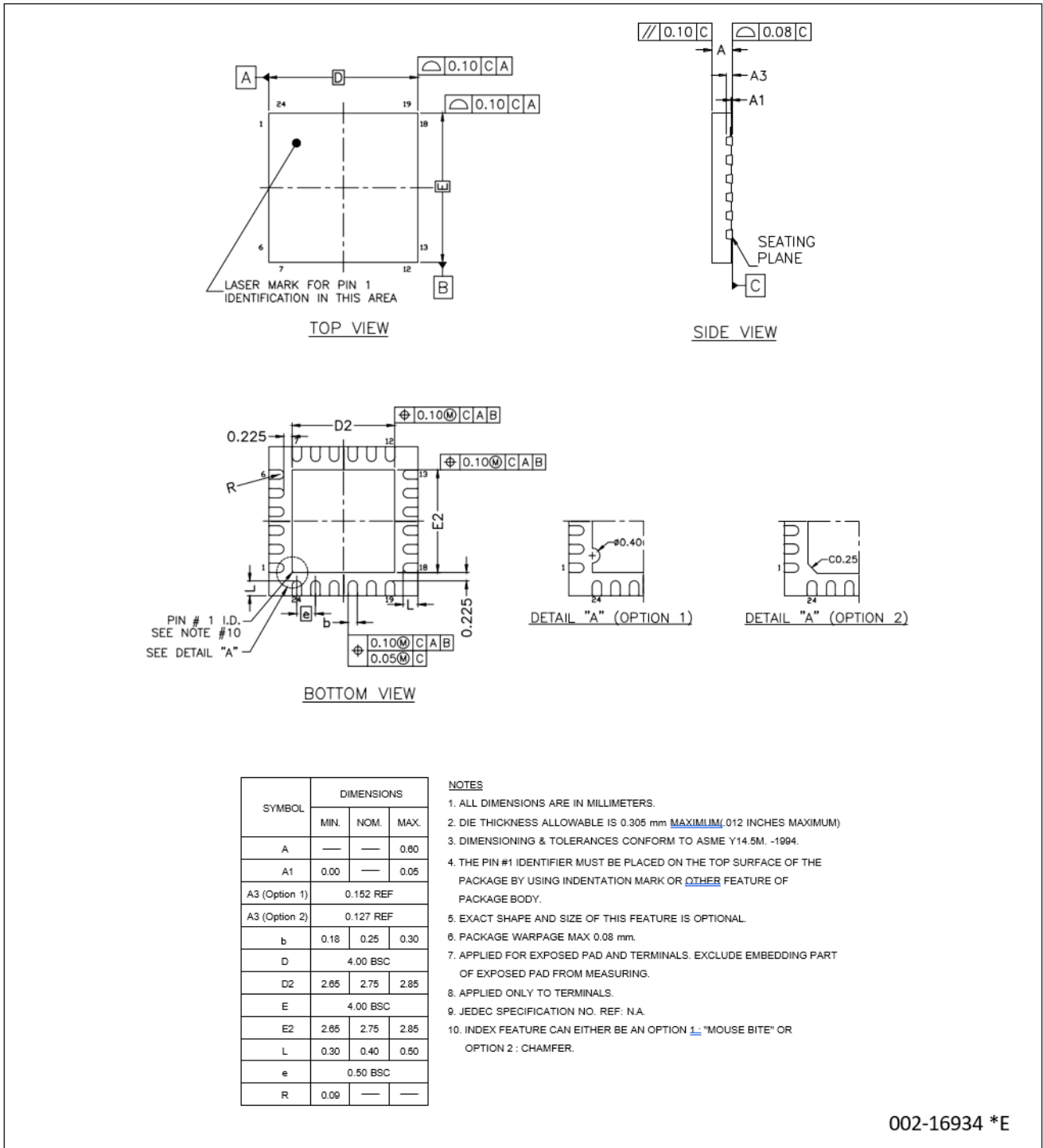


图 10 24 引脚 QFN (4 × 4 × 0.60 毫米) 2.75 × 2.75 E-焊盘 (锯齿状) , (PG-VQFN-24)

封装信息

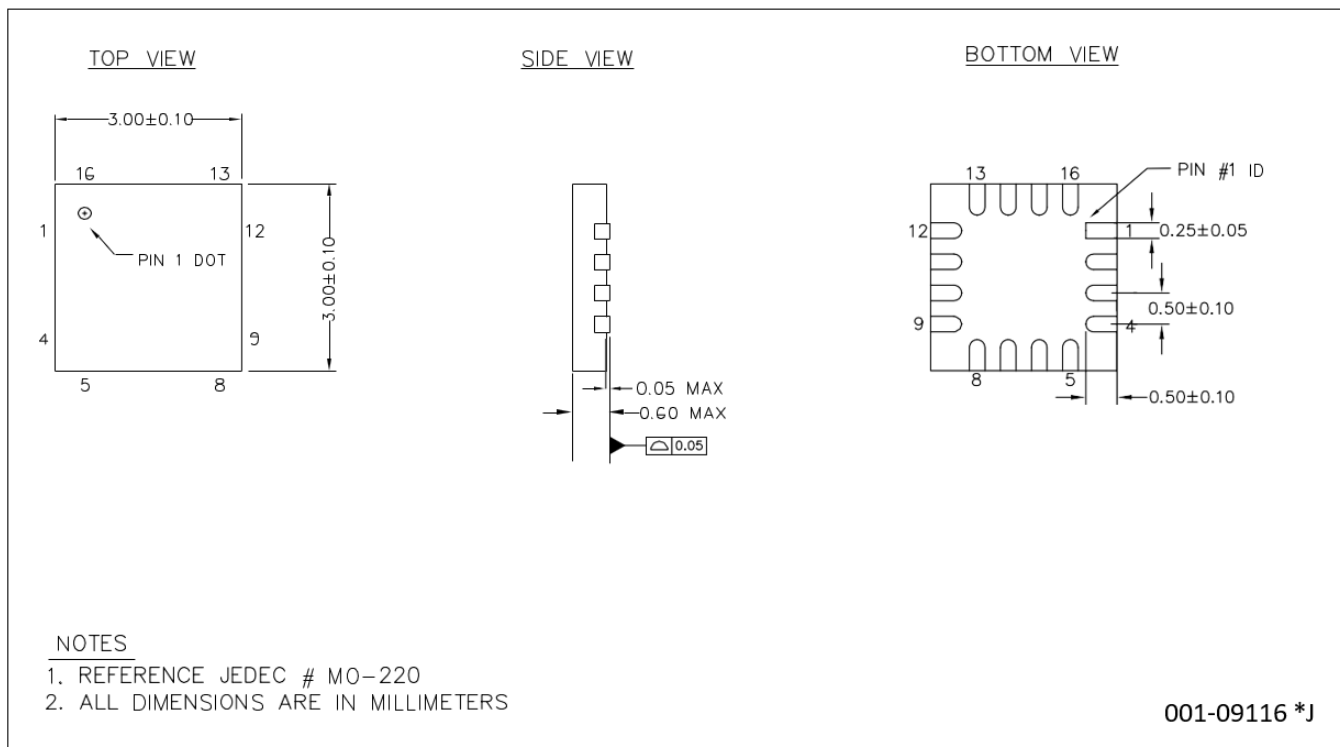


图 11 16 引脚 QFN (3 × 3 × 0.6 毫米) LG16A/LD16A (锯齿状) , (PG-USON-16)

缩略语

## 8 缩略语

表 34 本文件中使用的缩略语

Acronym	Description
abus	analog local bus
ADC	analog-to-digital converter
AG	analog global
AHB	AMBA (advanced microcontroller bus architecture) high-performance bus, an Arm® data transfer bus
ALU	arithmetic logic unit
AMUXBUS	analog multiplexer bus
API	application programming interface
APSR	application program status register
Arm®	advanced RISC machine, a CPU architecture
ATM	automatic thump mode
BW	bandwidth
CAN	controller area network, a communications protocol
CMRR	common-mode rejection ratio
CPU	central processing unit
CRC	cyclic redundancy check, an error-checking protocol
DAC	digital-to-analog converter, see also IDAC, VDAC
DFB	digital filter block
DIO	digital input/output, GPIO with only digital capabilities, no analog. See GPIO.
DMIPS	Dhrystone million instructions per second
DMA	direct memory access, see also TD
DNL	differential nonlinearity, see also INL
DNU	do not use
DR	port write data registers
DSI	digital system interconnect
DWT	data watchpoint and trace
ECC	error correcting code
ECO	external crystal oscillator
EEPROM	electrically erasable programmable read-only memory
EMI	electromagnetic interference
EMIF	external memory interface
EOC	end of conversion
EOF	end of frame
EPSR	execution program status register
ESD	electrostatic discharge
ETM	embedded trace macrocell
FIR	finite impulse response, see also IIR
FPB	flash patch and breakpoint
FS	full-speed
GPIO	general-purpose input/output, applies to a PSOC™ pin

缩略语

表 34 本文件中使用的缩略语 (续)

Acronym	Description
HVI	high-voltage interrupt, see also LVI, LVD
IC	integrated circuit
IDAC	current DAC, see also DAC, VDAC
IDE	integrated development environment
I <sup>2</sup> C, or IIC	Inter-Integrated Circuit, a communications protocol
IIR	infinite impulse response, see also FIR
ILO	internal low-speed oscillator, see also IMO
IMO	internal main oscillator, see also ILO
INL	integral nonlinearity, see also DNL
I/O	input/output, see also GPIO, DIO, SIO, USBIO
IPOR	initial power-on reset
IPSR	interrupt program status register
IRQ	interrupt request
ITM	instrumentation trace macrocell
LCD	liquid crystal display
LIN	local interconnect network, a communications protocol.
LR	link register
LUT	lookup table
LVD	low-voltage detect, see also LVI
LVI	low-voltage interrupt, see also HVI
LVTTL	low-voltage transistor-transistor logic
MAC	multiply-accumulate
MCU	microcontroller unit
MISO	master-in slave-out
NC	no connect
NMI	nonmaskable interrupt
NRZ	non-return-to-zero
NVIC	nested vectored interrupt controller
NVL	nonvolatile latch, see also WOL
opamp	operational amplifier
PAL	programmable array logic, see also PLD
PC	program counter
PCB	printed circuit board
PGA	programmable gain amplifier
PHUB	peripheral hub
PHY	physical layer
PICU	port interrupt control unit
PLA	programmable logic array
PLD	programmable logic device, see also PAL
PLL	phase-locked loop
PMDD	package material declaration data sheet
POR	power-on reset

缩略语

表 34 本文件中使用的缩略语 (续)

Acronym	Description
PRES	precise power-on reset
PRS	pseudo random sequence
PS	port read data register
PSRR	power supply rejection ratio
PWM	pulse-width modulator
RAM	random-access memory
RISC	reduced-instruction-set computing
RMS	root-mean-square
RTC	real-time clock
RTL	register transfer language
RTR	remote transmission request
RX	receive
SAR	successive approximation register
SC/CT	switched capacitor/continuous time
SCL	I <sup>2</sup> C serial clock
SDA	I <sup>2</sup> C serial data
S/H	sample and hold
SINAD	signal to noise and distortion ratio
SIO	special input/output, GPIO with advanced features. See GPIO.
SOC	start of conversion
SOF	start of frame
SPI	Serial Peripheral Interface, a communications protocol
SR	slew rate
SRAM	static random access memory
SRES	software reset
SWD	serial wire debug, a test protocol
SWV	single-wire viewer
TD	transaction descriptor, see also DMA
THD	total harmonic distortion
TIA	transimpedance amplifier
TRM	technical reference manual
TTL	transistor-transistor logic
TX	transmit
UART	Universal Asynchronous Transmitter Receiver, a communications protocol
UDB	universal digital block
USB	Universal Serial Bus
USBIO	USB input/output, PSOC™ pins used to connect to a USB port
VDAC	voltage DAC, see also DAC, IDAC
WDT	watchdog timer
WOL	write once latch, see also NVL
WRES	watchdog timer reset

缩略语

表 34 本文件中使用的缩略语 (续)

Acronym	Description
XRES	external reset I/O pin
XTAL	crystal

文档惯例

## 9 文档惯例

### 9.1 计量单位

表 35 计量单位

Symbol	Unit of measure
°C	degrees celsius
dB	decibel
fF	femtofarad
Hz	hertz
KB	1024 bytes
kbps	kilobits per second
Khr	kilohour
kHz	kilohertz
kΩ	kiloohm
ksps	kilosamples per second
LSB	least significant bit
Mbps	megabits per second
MHz	megahertz
MΩ	megaohm
Msp	megasamples per second
μA	microampere
μF	microfarad
μH	microhenry
μs	microsecond
μV	microvolt
μW	microwatt
mA	milliampere
ms	millisecond
mV	millivolt
nA	nanoampere
ns	nanosecond
nV	nanovolt
Ω	ohm
pF	picofarad
ppm	parts per million
ps	picosecond
s	second
sps	samples per second
sqrtHz	square root of hertz
V	volt

修订记录

修订记录

Document revision	Date	Description of changes
*J	2025-01-13	Publish to web.
*K	2025-03-28	In <a href="#">Table 10</a> , updated description of Spec ID# 'SIDMSC_7' and added new Spec ID# 'SIDMSC_7A'. Removed Spec ID# "SIDMSC_21" in <a href="#">Table 12</a> . Updated maximum values of T <sub>A</sub> and T <sub>J</sub> in <a href="#">Table 31</a> . Added moisture sensitivity level for WLCSP package in <a href="#">Table 33</a> .
*L	2025-09-18	Updated the ENOB resolution in <a href="#">“Features”</a> on page 1. Added <a href="#">AN241228</a> and <a href="#">AN241195</a> in the <a href="#">“Development ecosystem”</a> on page 3. Added the MPNs: CY8C4025LQI-T412T, CY8C4026LQI-T412T, and footnote in <a href="#">Table 29</a> .



## 免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

**您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。**

## Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

## 重要通知

**Infineon Technologies AG** 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。

版本 2026-04-20

Infineon Technologies AG 出版，  
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG  
及其关联公司。  
保留所有权利。

Do you have a question about this  
document?

Email:

[erratum@infineon.com](mailto:erratum@infineon.com)