

英飞凌 Arm® Cortex®-M0 32 位 MCU + 数学协处理器，48 MHz，最高支持200 KB闪存/16 KB SRAM，具备实时控制

特性

- CPU 和数学运算：32 位 Arm® Cortex®-M0，工作频率 48 MHz（0.84 DMIPS/MHz），具有 64 个中断节点的 NVIC，以及集成24位 CORDIC 和 32 位除法运算功能的数学协处理器
- 片上存储器：8 KB ROM、16 KB SRAM（带奇偶校验）、最高 200 KB 闪存（带 ECC）
- 电源和复位：1.8–5.5 V 供电，上电复位，brownout 检测器
- 时钟：片上时钟监控器，支持外部晶振（32 kHz/4–20 MHz），内置低速振荡器和高速振荡器
- 系统控制：窗口看门狗、实时时钟、伪随机数发生器
- 通信：2× USIC 通道，支持 UART、SPI、IIC、IIS、LIN 和 CAN
- 模拟：A/D转换器（最多12路输入）、比较器、温度传感器
- 工业控制：16位定时器、POSIF（霍尔/正交编码器）、BCCU（LED照明）
- I/O 端口：最多 42 个 GPIO 端口，支持 1.8–5.5 V 电压，大电流焊盘
- 调试：四个断点、两个监视点、Arm® SWD串行线调试、SPD单引脚调试
- 编程：单引脚引导加载程序、安全引导程序加载器（可选）
- 封装和工具：TSSOP-38、VQFN-40/48、LQFP-48；包含免费的 ModusToolbox™，内含底层驱动程序和应用支持



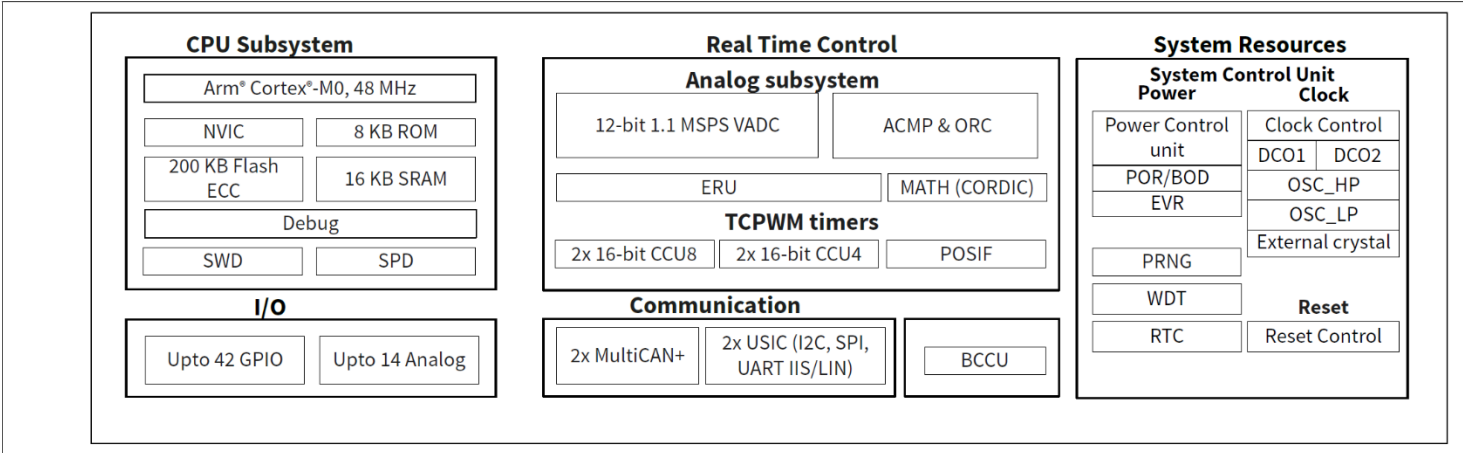
潜在应用

- 电机控制与自动化：工业驱动装置、电动工具、家用电器及轻型电动汽车
- 数字电源转换：开关电源、LED照明、电动汽车充电及可再生能源系统
- LED照明系统设计：智能照明系统、LED驱动器及照明控制应用



产品描述

英飞凌PSOC™ Control C1（PSC1Mx）系列器件基于32位Arm® Cortex®-M0 CPU，最高工作频率可达48 MHz，专为电机控制和电源转换应用进行了优化。除 CPU 子系统外，这些器件还集成了实时控制外设，例如 VADC、ACMP/ORC 比较器、CCU4 和 CCU8 定时器/PWM 单元、POSIF、ERU 以及数学协处理器（包括 DIV 和 CORDIC 加速功能）。在连接性方面，该器件提供了两个用于多协议串行通信的 USIC 模块，以及一个带有两个 CAN 节点的 MultiCAN+ 接口。



本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

目录

	特性	1
	潜在应用	1
	产品描述	1
	目录	2
1	简介	4
2	详细特性	5
3	模块功能描述	7
3.1	CPU	7
3.2	存储器	7
3.2.1	闪存	7
3.2.2	引导 ROM (BROM)	7
3.2.3	RAM	7
3.3	时钟系统	8
3.4	看门狗定时器 (WDT)	8
3.5	实时时钟(RTC)	8
3.6	复位	8
3.7	模拟子系统	8
3.7.1	模数转换器 (VADC)	9
3.7.2	模拟比较器 (ACMP) 和超范围比较器 (ORC)	9
3.7.3	温度传感器	9
3.8	固定功能数字模块	9
3.8.1	捕获/比较单元 4 (CCU4)	9
3.8.2	捕获/比较单元 8 (CCU8)	9
3.8.3	位置接口单位 (POSIF)	9
3.8.4	亮度与色彩控制单元 (BCCU)	10
3.8.5	通用串行接口通道 (USIC)	10
3.8.6	控制器局域网络控制器 (MultiCAN+)	10
3.9	事件请求单元 (ERU)	10
3.10	坐标旋转数字计算机 (CORDIC)	10
3.11	通用输入/输出(GPIO) 端口	10
3.12	器件固件更新 (DFU)	11
3.13	调试系统	12
4	引脚	13
5	GPIO 复用功能表	20
6	电气规格	33
6.1	一般参数	33
6.1.1	绝对最大额定值	33

目录

6.1.2	过载时的引脚可靠性.....	33
6.1.3	工作条件.....	35
6.2	DC 参数.....	35
6.2.1	输入/输出特性.....	35
6.2.2	模数转换器(ADC).....	38
6.2.3	超范围比较器(ORC) 特性.....	41
6.2.4	模拟比较器特性.....	43
6.2.5	温度传感器特性.....	43
6.2.6	振荡器引脚.....	44
6.2.7	电源电流.....	46
6.2.8	闪存参数.....	49
6.3	AC 参数.....	50
6.3.1	测试波形.....	50
6.3.2	上电和电源阈值特性.....	50
6.3.3	片上振荡器特性.....	52
6.3.4	串行线调试端口 (SW-DP) 时序.....	52
6.3.5	SPD 时序要求.....	53
6.3.6	外设时序.....	54
6.3.6.1	同步串行接口 (USIC SSC) 时序.....	54
6.3.6.2	Inter-IC (IIC) 接口时序.....	56
6.3.6.3	Inter-IC Sound (IIS) 接口时序.....	57
7	订购信息.....	60
7.1	芯片识别号.....	60
7.2	料号命名规则.....	61
8	封装信息.....	64
8.1	封装参数.....	64
8.2	散热考虑.....	64
8.3	封装外形.....	65
9	缩略语.....	68
10	文档惯例.....	70
10.1	计量单位.....	70
	修订记录.....	71
	商标.....	72
	免责声明.....	73

1 简介

PSC1Mx 器件属于 PSOC™Control 系列微控制器。PSC1Mx 系列可满足电机控制和数字电源转换领域的实时控制需求。该系列还集成适用于 LED 照明应用和人机界面 (HMI) 的外设。

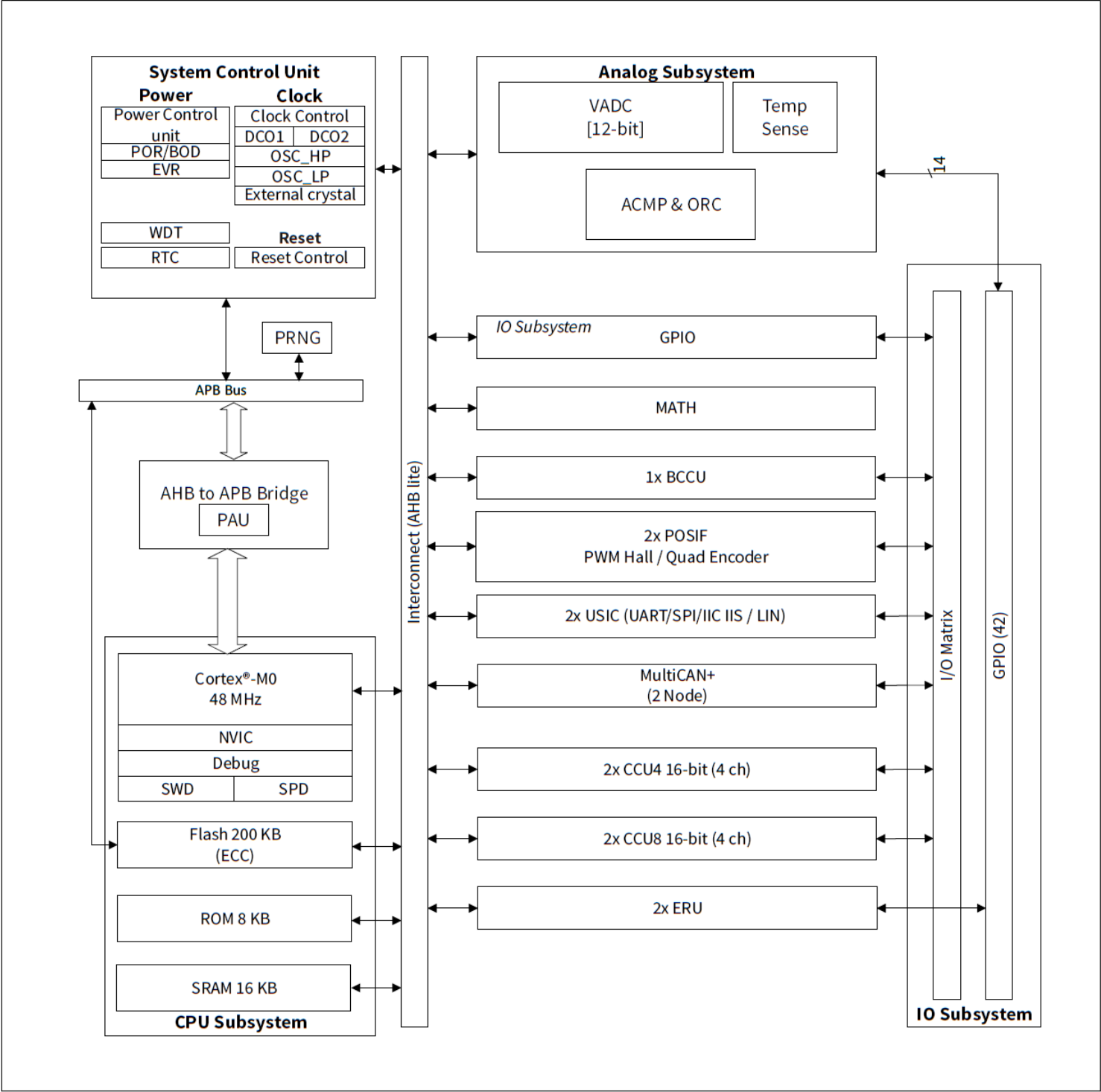


图 2 框图

2 详细特性

2 详细特性

CPU 子系统

- 32位 Arm® Cortex®-M0 CPU内核
 - 48 MHz 时为 0.84 DMIPS/MHz (Dhrystone 2.1)
- 嵌套向量中断控制器(NVIC)
- 64 个中断节点
- 数学协处理器
 - 24位三角计算 (CORDIC)
 - 32位除法运算
- 用于事件互连的 2 × 4 通道 ERU

片上存储器

- 8 KB ROM
- 16 KB SRAM (带奇偶校验)
- 最多 200 KB 闪存 (带 ECC)

电源、复位和时钟

- 1.8 V 至 5.5 V 电源, 具有上电复位和 brownout 检测器
- 片上时钟监视器
- 支持外部晶体振荡器 (32 kHz 和 4 至 20 MHz)
- 内部慢振荡器和快振荡器, 无需 PLL

系统控制

- 窗口看门狗
- 实时时钟模块
- 伪随机数发生器

通信外设

- 两个 USIC 通道, 可用作
 - UART (高达 12 Mb/s)
 - 单 SPI (高达 12 Mb/s)
 - 双 SPI (高达 2 × 12 Mb/s)
 - 四线 SPI (高达 4 × 12 Mb/s)
 - IIC (高达 400 Kb/s)
 - IIS (最高 12 Mb/s)
 - LIN 接口 (20 Kb/s)
- MultiCAN+, 支持全功能CAN/基础CAN, 包含两个节点, 32个消息对象 (最高1 MBaud)

模拟前端外设

- A/D 转换器 (最多 12 个模拟输入)
 - 两个采样保持级
 - 快速 12 位 ADC (高达 1.1 MS/s), 可调增益
 - 0–5.5 V 输入范围
- 最多 8 个通道超出范围比较器
- 最多 4 个快速模拟比较器
- 温度传感器 (TSE)

工业控制外设

- 2x4 16 位 96 MHz CCU4 定时器, 用于信号监控和 PWM
- 2x4 16 位 96 MHz CCU8 定时器, 用于复杂 PWM、互补高/低边开关和多相控制

2 详细特性

- 2x POSIF 用于霍尔和正交编码器、电机定位
- 适用于 LED 照明应用的 9 通道 BCCU（亮度和色彩控制）

最多 42 个输入/输出端口

- 支持 1.8–5.5 V 电压
- 最多八个大电流焊盘（50 mA 灌电流）

支持片上调试

- 四个断点，两个观察点
- Arm® 串行线调试、单引脚调试接口

编程支持

- 单引脚引导加载程序
- 安全引导程序加载器 SBSL（可选）

封装

- TSSOP-38 ($9.7 \times 6.4 \text{ mm}^2$)
- VQFN-40/48 ($5 \times 5/7 \times 7/8 \times 8 \text{ mm}^2$)
- LQFP-48 ($7 \times 7/12 \times 12 \text{ mm}^2$)

工具

- 免费 ModusToolbox™ 工具链，含底层驱动器及应用程序

3 模块功能说明

3.1 CPU

- Arm® Cortex®-M0 处理器：一款采用三级流水线冯·诺依曼架构配置的 32 位处理器内核，专为低功耗、高性能而设计
- 32位硬件乘法器：用于快速算术运算
- 数学协处理器（MATH）：用于协助 CPU 完成数学密集型计算的模块，由两个独立子模块组成：
 - 除法单元（DIV）：执行有符号和无符号的 32 位除法运算
 - CORDIC（坐标旋转数字计算机）协处理器：计算三角函数、线性函数或双曲函数，从而能够高效地进行复杂的数学运算
- 嵌套向量中断控制器（NVIC）：一种具有四个中断优先级的内置中断控制器，可提供低延迟中断处理及中断服务程序（ISR）的快速执行
- 睡眠模式：集成多种睡眠模式，包括深度睡眠功能，用于优化低功耗性能并实现器件的快速掉电
- 调试方案：一套完整的硬件调试方案，支持单引脚调试（SPD）或双引脚串行线调试（SWD），并提供丰富的硬件断点和观察点选项
- 确定性中断处理：高性能的中断处理机制，支持寄存器的硬件堆叠，并支持中止并重启多重加载与多重存储操作，从而降低中断延迟和开销

该CPU子系统提供了一个高效且灵活的处理平台，具备多种特性以支持低功耗、高性能和易用性。集成的 NVIC 和睡眠模式可实现快速、高效的中断处理和低功耗，而调试解决方案则提供了良好的系统控制和可视性。

3.2 存储器

该器件具有多种非易失性和易失性存储器类型。CPU 和其他总线主机可以访问任何存储器功能块。等待状态的数量取决于访问路径。

3.2.1 闪存

高达 200 KB 的片上闪存，用于存储代码或常量数据。动态错误校正为所有读取访问提供可靠的读取数据安全性。按字读取，按块写入，按页（256 b）或扇区（4 KB）擦除。每页最多可支持 50,000 次擦除周期。

3.2.2 引导 ROM (BROM)

8 KB 的 ROM 存储器，用于执行引导代码和存储异常向量表。ROM 中包含系统基本初始化序列代码，并在复位释放后立即执行。引导加载程序（BSL）和用户例程也存储在 ROM 中。

3.2.3 RAM

该器件具有 16 KB SRAM 存储器，可在深度睡眠功耗模式下保留存储器内容。SRAM 支持 ECC，用于软错误检测和纠正。

3.3 时钟系统

PSOC™ Control C1 时钟系统负责为所有需要时钟的子系统提供时钟，并在不同时钟源之间无毛刺地切换。该时钟系统可确保不会出现亚稳态，并提供多种时钟源，包括：

- **DCO1**：一个 48 MHz 的时钟源，频率范围为 188 kHz 至 96 MHz。
- **DCO2**：一个 32 kHz 的时钟源，用作待机时钟和实时时钟（RTC）
- **OSC_HP**：一种高精度振荡器电路，可驱动外部晶振或接受外部时钟源，频率范围为 4–48 MHz
- **OSC_LP**：一个低功耗振荡器电路，用于实时时钟（RTC），频率为 32.768 kHz
- **外部时钟**：可作为时钟系统输入的外部时钟源，最大频率为 48 MHz

该时钟系统还具有以下特点：

- **时钟门控**：允许针对单个外设开启或关闭时钟的功能，以降低功耗
- **时钟消隐**：通过冻结小数分频器的时钟输入调节负载变化，从而防止发生欠压复位。

时钟系统生成一系列时钟信号，包括主时钟（MCLK）、快速外设时钟（PCLK）和慢速外设时钟（SPCLK），这些信号均由DCLK信号衍生而来。DCLK 信号由时钟倍频器生成，可通过 OSC_HP 振荡器从 DCO1 时钟源或外部时钟源中进行选择。

3.4 看门狗定时器（WDT）

WDT 是一种独立的窗口看门狗，内含32位计数器。喂狗操作必须在有效的窗口内进行；否则，该模块会先发出预警告，如果故障未能恢复，则会请求看门狗复位。警报路径通过系统服务请求处理模块进行路由，而复位请求则被转发至复位控制逻辑。WDT 时钟与总线时钟相互独立，并支持基于待机时钟的运行模式，以满足低功耗监控应用场景的需求。

3.5 实时时钟(RTC)

RTC 会跟踪包括秒、分钟、小时、日期、月份和年份在内的时间和日历字段，并具有自动闰年校正功能。它支持可编程的警报匹配以及周期性/定时服务请求的生成，从而能够执行计划好的固件操作，并从睡眠模式和深度睡眠模式中唤醒。RTC时钟源的选择通过SCU时钟控制进行管理，而RTC的编程则通过SCU侧的寄存器模型集成实现，并采用镜像方式访问 RTC 寄存器。

3.6 复位

器件通过各种途径复位，包括软件复位。复位事件是异步的，并能够确保器件恢复到一个已知状态。复位原因（WDT、POR/brownout、故障、调试、软件和时钟）记录在一个寄存器中，该寄存器在复位时保持不变，并允许软件确定复位原因。

3.7 模拟子系统

PSOC™ Control C1 集成了多个接口，用于连接模拟世界。

3.7.1 模数转换器 (VADC)

该多功能模数转换器模块由多个独立内核组成，这些内核根据逐次逼近法 (SAR) 进行工作。分辨率可编程配置，范围在8至12位。内核提供了一个多功能状态机，支持执行复杂的测量序列。内核可以进行同步，转换操作可完全在后台运行。可以对多个触发事件进行优先级排序，从而精确测量对时间要求严格的信号。结果缓冲区和处理机制可避免数据丢失，并确保数据的一致性。自检机制可用于合理性检查。该基本结构支持一种简洁的软件架构，在此架构下，任务仅可读取有效的结果，无需关注转换的启动过程。

3.7.2 模拟比较器 (ACMP) 和超范围比较器 (ORC)

模拟比较器用于比较两个模拟输入的电压，并通过一个数字输出指示哪个输入电压更高。其中一个输入可以是内部基准电压，也可以来自外部引脚。提供低功耗模式，有助于降低总功率消耗。此外，多个超范围片上比较器用于对VADC的模拟输入引脚进行过压监测。

3.7.3 温度传感器

温度传感器生成的测量结果可直接反映芯片温度。当温度测量值超过可选的上/下阈值时，它还能生成中断请求。

3.8 固定功能数字模块

运动控制、电机控制、电源转换及其他基于时间的应用所需的核心组件。

3.8.1 捕获/比较单元 4 (CCU4)

CCU4 外设是需要通用定时器来执行信号监测/调理以及脉宽调制 (PWM) 信号生成的系统中的关键组件。像开关模式电源或不间断电源这样的电力电子控制系统，均可利用 CCU4 外设中的功能来实现。CCU4 的内部模块化设计使其成为一个易于使用的软件系统，有助于快速代码开发以及在不同应用之间的移植。

3.8.2 捕获/比较单元 8 (CCU8)

CCU8 外设功能在需要生成复杂 PWM 信号的应用中发挥重要作用，包括支持互补式高边和低边开关、多相控制或输出奇偶校验功能。CCU8 专为最先进的电机控制、多相和多电平功率电子系统进行了优化。CCU8 的内部模块化设计使其成为一个易于使用的软件系统，有助于快速代码开发以及在不同应用之间的移植。

3.8.3 位置接口单元 (POSIF)

POSIF 单元是一个灵活且功能强大的组件，适用于将旋转编码器或霍尔传感器用作反馈回路的电机控制系统。该模块的配置方案可满足数量广泛的电机控制应用需求。这使得能够为工业和汽车电机应用构建简单和复杂的控制反馈回路，满足高性能运动和位置监测的需求。

3.8.4 亮度与色彩控制单元 (BCCU)

BCCU 是一款用于 LED 照明应用的调光控制外设，能够控制多个 LED 通道。每个通道都提供一个用于确定亮度的 1 位 Σ - Δ 位流。通过使用专用的调光引擎，可以沿指数曲线逐步调节亮度，使其在人眼中看起来更加自然。该模块支持通过线性渐变方案调整所选通道的相对亮度来控制颜色，从而实现平滑的颜色过渡；此外，它还支持高功率多通道 LED 灯，通过可选的“打包”位流功能，在输出端提供预设的导通时间。

3.8.5 通用串行接口通道 (USIC)

USIC 是一款灵活的接口模块，支持多种串行通信协议，例如 ASC、LIN、SSC、I2C 和 I2S。一个 USIC 模块包含两个可并行使用的独立通信通道。FIFO 支持发送与接收结果的缓冲，从而放宽实时要求。同一通道上可提供多个片选信号，以支持与多个器件进行通信。

3.8.6 控制器局域网络控制器 (MultiCAN+)

MultiCAN+ 模块包含两个独立运行、具备全 CAN 功能的 CAN 节点，可通过网关功能交换数据和远程帧。CAN 帧的发送和接收按照 CAN 规范 ISO11898-1 执行。每个 CAN 节点可以接收和发送具有 11 位标识符的标准帧以及具有 29 位标识符的扩展帧。两个 CAN 节点共享一组共同的报文对象。每个报文对象可以单独分配给一个 CAN 节点。报文对象除了作为传入和传出帧的存储容器外，还可组合使用，用于在两个 CAN 节点之间建立网关或设置 FIFO 缓冲区。

3.9 事件请求单元 (ERU)

PSOC™ Control C1 利用事件请求单元 (ERU) 来支持服务请求处理的可编程互连。PSOC™ Control C1 中有 2 个 ERU 实例：ERU0 和 ERU1。ERU 支持灵活处理外部和内部服务请求，可编程设置沿触发和/或电平触发，每个通道支持多个输入，支持由多个输入组合触发，并支持输入和输出门控功能。

3.10 坐标旋转数字计算机 (CORDIC)

PSOC™ Control C1 在数学协处理器内部集成了 CORDIC 功能。CORDIC 用于计算电机转速/位置估计所需的变换，以及磁场定向控制 (FOC) 中使用的参考系变换。它通过硬件执行三角函数及相关运算，以减轻 CPU 的处理负担，并提高控制回路执行的确定性。

CORDIC 功能支持圆、线性和双曲三种运算类，并可加速控制固件中常用的算法系列，包括正弦/余弦、反正切以及基于相位或幅值的向量运算。该硬件在每次计算中最多可执行 27 次 CORDIC 迭代，并为固件处理提供计算完成和错误事件信号。CORDIC 数据通路通过存储器映射的 MATH 寄存器进行控制，并且通过集成的 MATH 数据通路支持 DIV 到 CORDIC 的结果链式处理，该数据通路还支持带符号/无符号的硬件除法。

3.11 通用输入/输出 (GPIO) 端

PSOC™ Control C1 提供最多 42 条（具体数量取决于封装类型）的数字通用输入输出 (GPIO) 线。这些引脚以逻辑单元的形式组织，称为“端口”。每个端口引脚均实现为可配置的端口切片，具备 GPIO 控制、连接至片上外设的复用功能路由以及焊盘控制配置功能。

GPIO/端口模块具有以下特点：

- 适用于 GPIO 和复用功能的通用逐引脚寄存器接口
- 每个引脚最多可选择九条复用输出路径，并支持直接连接外设输入
- 推挽/开漏驱动器配置、上拉/下拉、输入信号反转以及焊盘迟滞控制
- 支持在共享模拟输入端口上禁用数字输入
- 通过输出修改寄存器对原子置位/清除/切换输出进行更新
- 支持硬件控制的I/O以及按逐引脚的深度睡眠省电配置

GPIO 数据路径通过存储器映射的端口寄存器进行控制。完成引脚和布线配置后，引脚可作为软件GPIO或具有复用功能的外设I/O使用。无论输出配置如何，该引脚的状态均可通过输入路径读取。

3.12 器件固件更新 (DFU)

端口功能可由所选的启动模式决定。启动模式类型通过 BMI 选择。表 1 显示用于各种启动模式的端口引脚。

表 1 启动模式的端口引脚

Pin	Boot	Boot description
P0.13	CS(O)	SSC BSL mode
P0.14	SWDIO_0	Debug mode (SWD)
	SPD_0	Debug mode (SPD)
	RX/TX	ASC BSL half-duplex mode
	RX	ASC BSL full-duplex mode
	RX	CAN BSL mode
	SCLK(O)	SSC BSL mode
P0.15	SWDCLK_0	Debug mode (SWD)
	TX	ASC BSL full-duplex mode
	TX	CAN BSL mode
	DATA(I/O)	SSC BSL mode
P1.2	SWDCLK_1	Debug mode (SWD)
	TX	ASC BSL full-duplex mode
	TX	CAN BSL mode
P1.3	SWDIO_1	Debug mode (SWD)
	SPD_1	Debug mode (SPD)
	RX/TX	ASC BSL half-duplex mode
	RX	ASC BSL full-duplex mode
	RX	CAN BSL mode
P4.6	HWCON0	Boot pins
P4.7	HWCON1	(Boot from pins mode must be selected)

3.13 调试系统

基于 Arm® Cortex®-M0 调试系统构建的片上调试系统为 PSOC™ Control C1 内置了广泛的调试和仿真功能。在 PSOC™ Control C1 上运行的用户软件，因此可在目标系统环境中进行调试。

调试单元由外部调试工具通过调试接口进行控制。调试器通过一组专用寄存器（可经由调试接口访问）来控制调试单元。此外，调试单元还可以由 CPU 进行控制，例如通过一个监视程序。

多个断点可由片上硬件或软件触发。系统支持单步执行操作，同时也支持任意指令的注入和对完整内部地址空间的读/写访问。断点触发后，系统可通过以下方式响应：CPU 暂停、监视器调用或数据传输。

为了提高性能，可以通过调试接口获取在观察点处传输的数据。

4 引脚

4 引脚

以下通用构件用于说明每个引脚：

表 2 封装引脚映射说明

Function	Package A	Package B	...	Pad type
Px.y	N	N		Pad Class

该表按“功能”列排序，从常规端口引脚（Px.y）开始，然后是电源引脚。

以下各列以支持的封装变体命名，列出了该功能在对应封装中映射的封装引脚编号。

“Pad Type”表示所采用的焊盘类型：

- STD_INOUT（标准双向焊盘）
- STD_INOUT/AN（带模拟输入的标准双向焊盘）
- STD_INOUT/clock（带振荡器功能的标准双向焊盘）
- 大电流（大电流双向焊盘）
- STD_IN/AN（带模拟输入的标准输入焊盘）
- 电源（电源供电）

有关焊盘属性的详细信息，可参见[电气规格](#)章节

表 3 封装引脚映射

Function	LQFP-48	VQFN-48	VQFN-40	TSSOP-38	Pad type	Notes
VSS	20	17	13	9	Power	Supply GND, ADC reference GND
VDD	21	18	14	10	Power	Supply VDD, ADC reference voltage/ORC reference voltage
VDDP	28	19	15	10	Power	When VDD is supplied, VDDP has to be supplied with the same voltage.
VDDP	-	27	-	-	Power	I/O port supply
VDDP	38	38	32	26	Power	I/O port supply
VSSP	37	37	31	25	Power	I/O port ground
VSSP	-	Exp. Pad	Exp. Pad	-	Power	Exposed die pad. The exposed die pad is connected internally to VSSP. For proper operation, it is mandatory to connect the exposed pad to the board ground. For thermal aspects, see Package information .
P0.0	30	29	23	17	STD_INOUT	

（表格续下页.....）

4 引脚

表 3 (续) 封装引脚映射

Function	LQFP-48	VQFN-48	VQFN-40	TSSOP-38	Pad type	Notes
P0.1	31	30	24	18	STD_INOUT	
P0.2	32	31	25	19	STD_INOUT	
P0.3	33	32	26	20	STD_INOUT	
P0.4	34	33	27	21	STD_INOUT	
P0.5	35	34	28	22	STD_INOUT	
P0.6	36	35	29	23	STD_INOUT	
P0.7	-	36	30	24	STD_INOUT	
P0.8/ RTC_ XTAL 1	39	39	33	27	STD_INOUT/ clock_IN	
P0.9/ RTC_ XTAL 2	40	40	34	28	STD_INOUT/ clock_O	
P0.10/XTAL1	41	41	35	29	STD_INOUT/ clock_IN	
P0.11/XTAL2	42	42	36	30	STD_INOUT/ clock_O	
P0.12	43	43	37	31	STD_INOUT	
P0.13	44	44	38	32	STD_INOUT	
P0.14	45	45	39	33	STD_INOUT	
P0.15	46	46	40	34	STD_INOUT	
P1.0	27	26	22	16	High Current	
P1.1	26	25	21	15	High Current	
P1.2	25	24	20	14	High Current	
P1.3	24	23	19	13	High Current	
P1.4	23	22	18	12	High Current	
P1.5	22	21	17	11	High Current	
P1.6	-	20	16	-	High Current	
P2.0	6	3	1	35	STD_INOUT/ AN	
P2.1	7	4	2	36	STD_INOUT/ AN	
P2.2	8	5	3	37	STD_IN/AN	
P2.3	9	6	4	38	STD_IN/AN	
P2.4	10	7	5	1	STD_IN/AN	

(表格续下页.....)

表 3 (续) 封装引脚映射

Function	LQFP-48	VQFN-48	VQFN-40	TSSOP-38	Pad type	Notes
P2.5	11	8	6	2	STD_IN/AN	
P2.6	12	9	7	3	STD_IN/AN	
P2.7	13	10	8	4	STD_IN/AN	
P2.8	14	11	9	5	STD_IN/AN	
P2.9	15	12	10	6	STD_IN/AN	
P2.10	16	13	11	7	STD_INOUT/ AN	
P2.11	17	14	12	8	STD_INOUT/ AN	
P2.12	18	15	–	–	STD_INOUT/ AN	
P2.13	19	16	–	–	STD_INOUT/ AN	
P3.0	29	28	–	–	STD_INOUT	
P4.1	47	–	–	–	STD_INOUT	
P4.2	48	–	–	–	STD_INOUT	
P4.3	1	–	–	–	STD_INOUT	
P4.4	–	47	–	–	STD_INOUT	
P4.5	–	48	–	–	STD_INOUT	
P4.6	2	1	–	–	STD_INOUT	
P4.7	3	2	–	–	STD_INOUT	
P4.8	4	–	–	–	STD_INOUT	
P4.9	5	–	–	–	STD_INOUT	

下图总结了所有引脚，显示了其在不同封装中的具体位置。

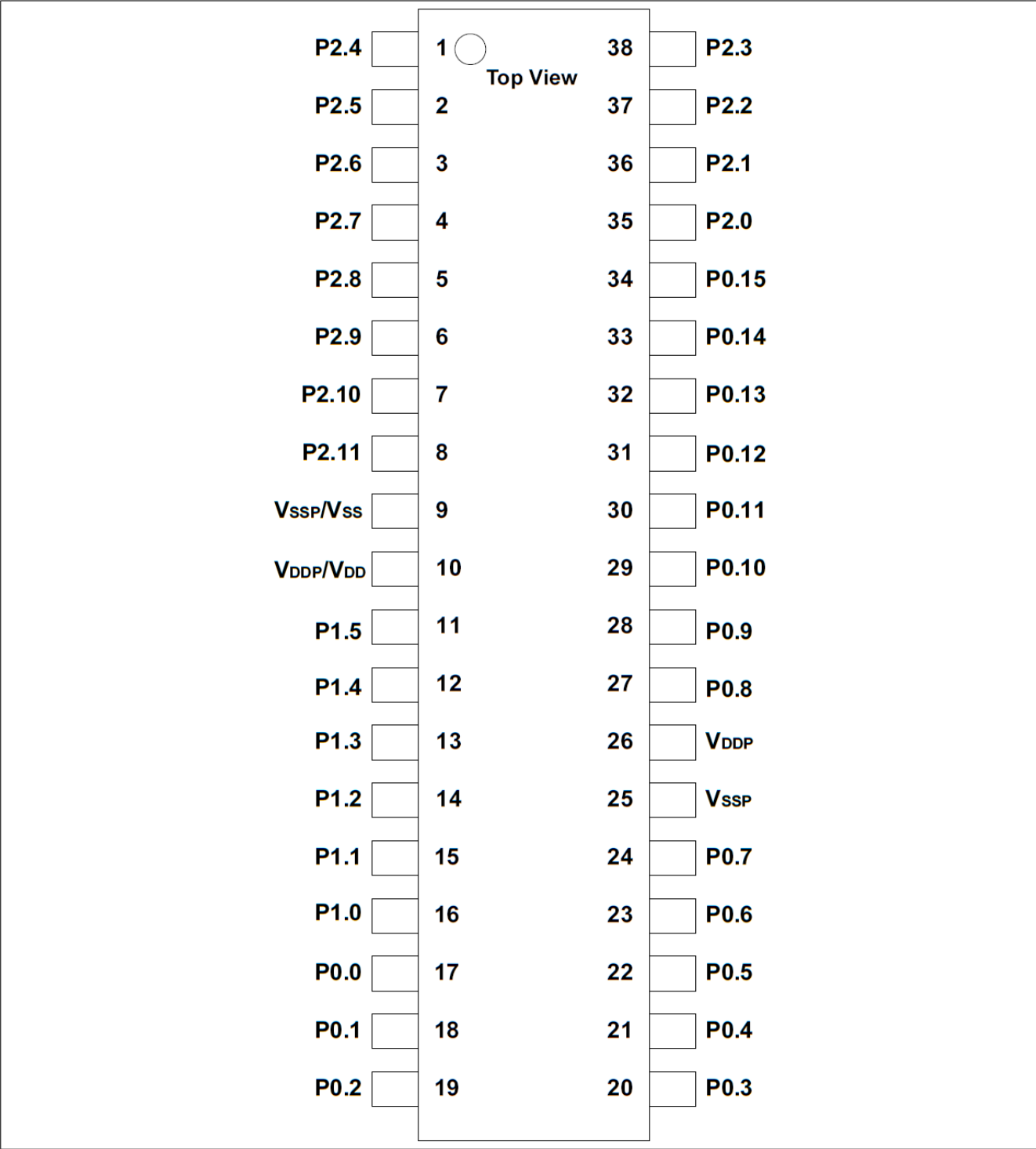


图3 PSC1M2, PSC1M3 PG-TSSOP-38-9 引脚配置 (俯视图)

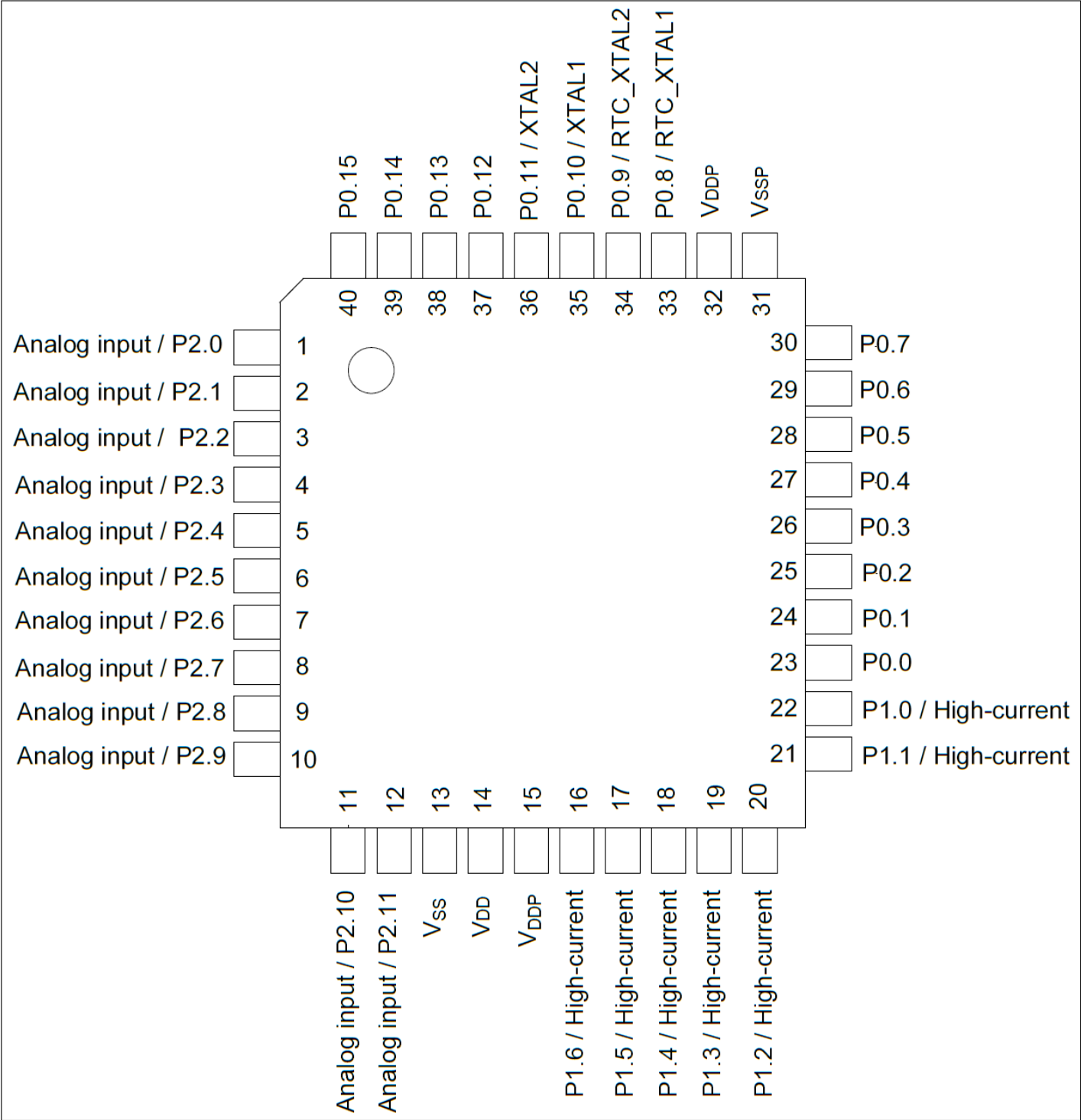


图 4 PSC1M2, PSC1M3 PG-VQFN-40-17 引脚配置 (俯视图)

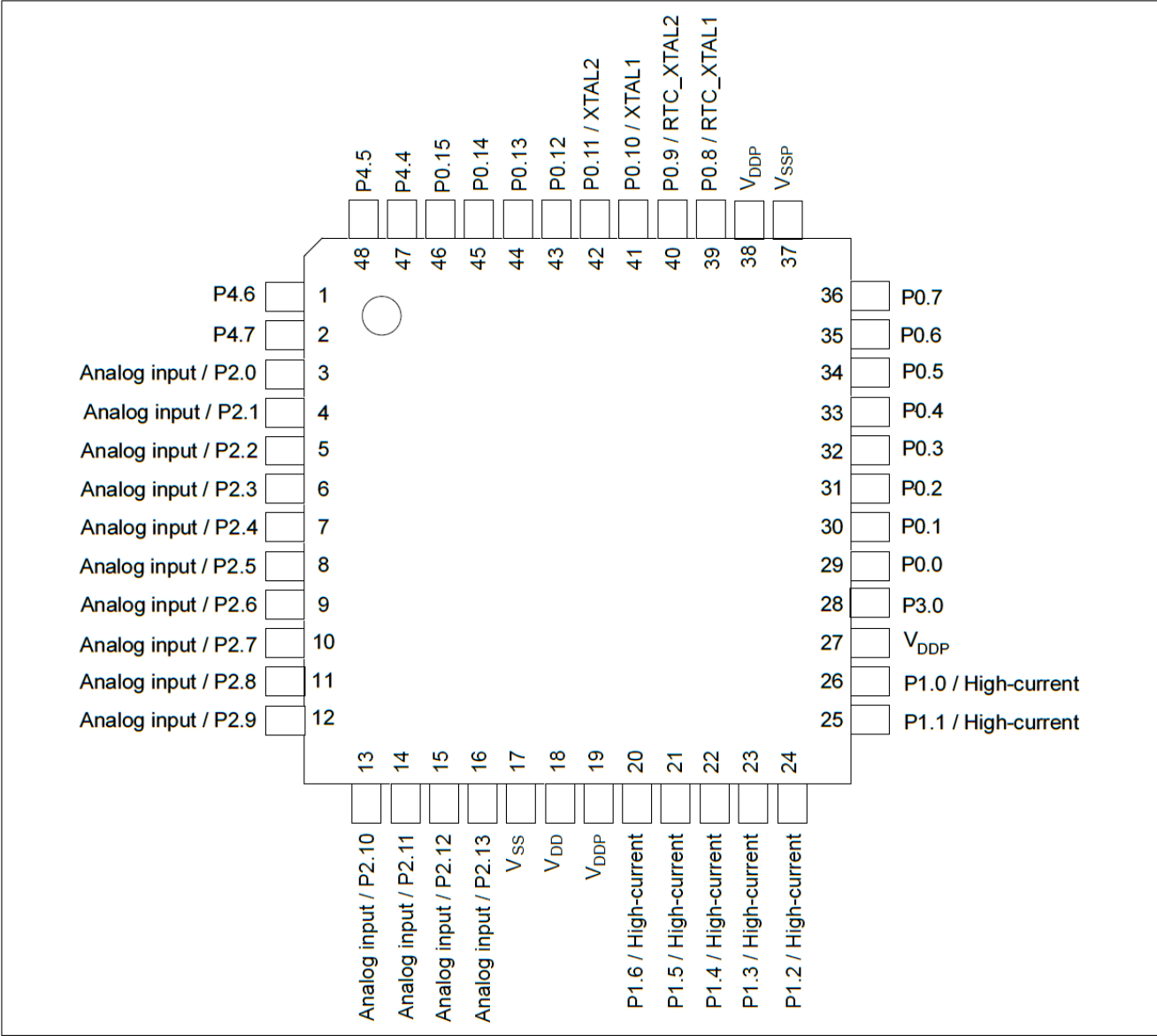


图 5 PSC1M2, PSC1M3 PG-VQFN-48-73 引脚配置 (俯视图)

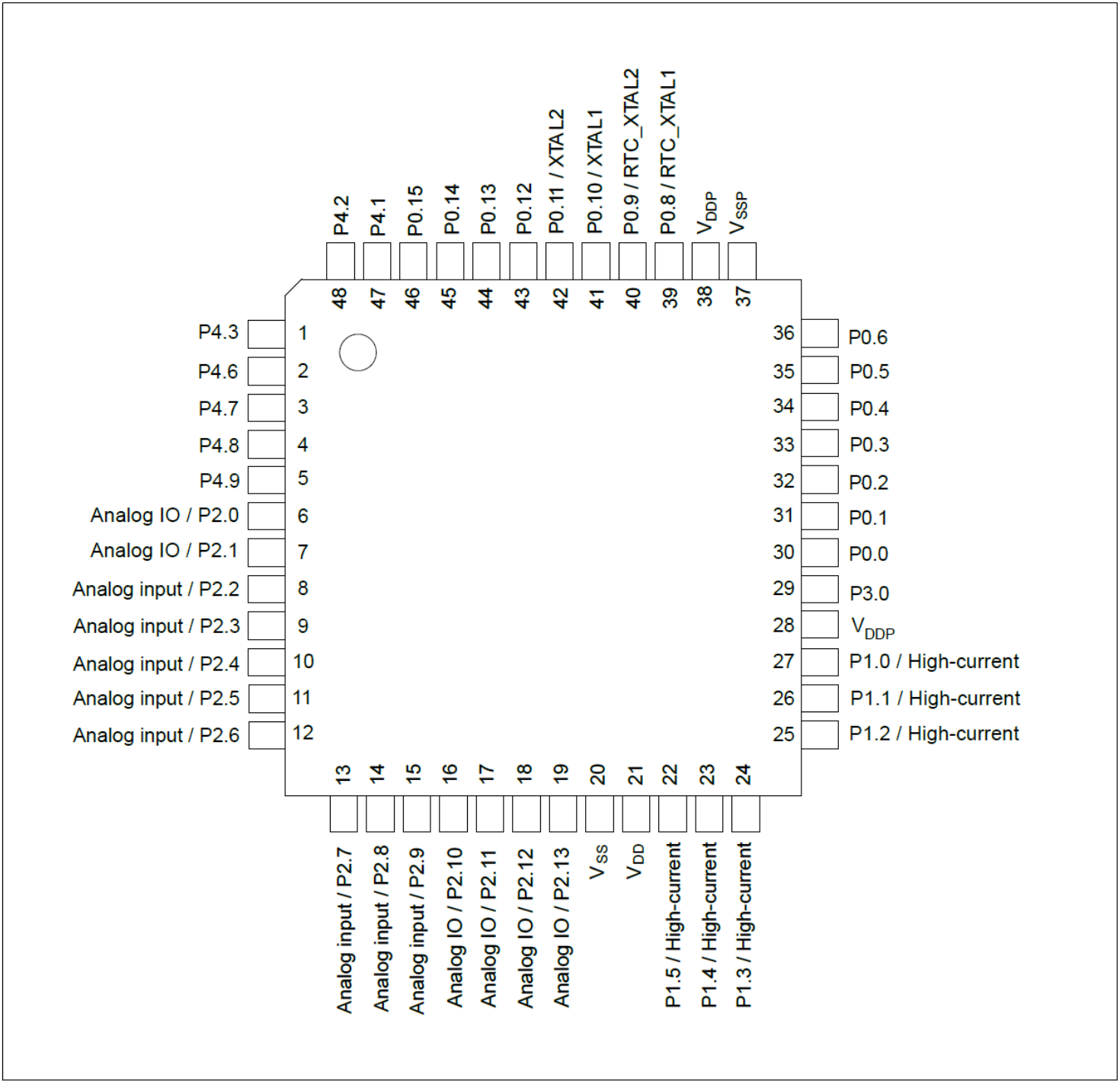


图 6 PSC1M2, PSC1M3 PG-LQFP-48-10 引脚配置 (俯视图)

5 GPIO 复用功能表

表 4 GPIO 复用功能

GPIO	Alternate functions and I/O routes			
P0.0	ERU0.PDOUT0	ALT1	ERU0.GOUT0	ALT3
	CCU40.OUT0	ALT4	CCU80.OUT00	ALT5
	USIC0_CH0.SELO0	ALT6	USIC0_CH1.SELO0	ALT7
	CCU81.OUT00	ALT8	USIC1_CH1.DOUT0	ALT9
	BCCU0.TRAPINB	Input	CCU40.IN0AC	Input
	USIC1_CH1.DX0A	Input	USIC0_CH0.DX2A	Input
	USIC0_CH1.DX2A	Input		
P0.1	ERU0.PDOUT1	ALT1	ERU0.GOUT1	ALT3
	CCU40.OUT1	ALT4	CCU80.OUT01	ALT5
	BCCU0.OUT8	ALT6	SCU.VDROP	ALT7
	USIC1_CH1.SCLKOUT	ALT8	USIC1_CH1.DOUT0	ALT9
	CCU40.IN1AC	Input	USIC1_CH1.DX0B	Input
	USIC1_CH1.DX1A	Input		
P0.2	ERU0.PDOUT2	ALT1	ERU0.GOUT2	ALT3
	CCU40.OUT2	ALT4	CCU80.OUT02	ALT5
	VADC0.EMUX02	ALT6	CCU80.OUT10	ALT7
	USIC1_CH0.SCLKOUT	ALT8	USIC1_CH0.DOUT0	ALT9
	CCU40.IN2AC	Input	USIC1_CH0.DX0A	Input
	USIC1_CH0.DX1A	Input		
P0.3	ERU0.PDOUT3	ALT1	ERU0.GOUT3	ALT3
	CCU40.OUT3	ALT4	CCU80.OUT03	ALT5
	VADC0.EMUX01	ALT6	CCU80.OUT11	ALT7
	USIC1_CH1.SCLKOUT	ALT8	USIC1_CH0.DOUT0	ALT9
	CCU40.IN3AC	Input	USIC1_CH0.DX0B	Input
P0.4	BCCU0.OUT0	ALT1	CCU40.OUT1	ALT4
	CCU80.OUT13	ALT5	VADC0.EMUX00	ALT6
	WWDT.SERVICE_OUT	ALT7	USIC1_CH1.SELO0	ALT8
	CAN.N0_TXD	ALT9	CCU41.IN0AB	Input
	CCU80.IN0AB	Input	CAN.N0_RXDA	Input
P0.5	BCCU0.OUT1	ALT1	CCU40.OUT0	ALT4
	CCU80.OUT12	ALT5	ACMP2.OUT	ALT6
	CCU80.OUT01	ALT7	VADC0.EMUX10	ALT8

(表格续下页.....)

表 4 (续) GPIO 复用功能

P0.6	CAN.N0_TXD	ALT9	CCU41.IN1AB	Input
	CCU80.IN1AB	Input	CAN.N0_RXDB	Input
	BCCU0.OUT2	ALT1	CCU40.OUT0	ALT4
	CCU80.OUT11	ALT5	USIC0_CH1.MCLKOUT	ALT6
	USIC0_CH1.DOUT0	ALT7	VADC0.EMUX11	ALT8
	CCU41.OUT0	ALT9	CCU40.IN0AB	Input
	CCU41.IN2AB	Input	USIC0_CH1.DX0C	Input
P0.7	BCCU0.OUT3	ALT1	CCU40.OUT1	ALT4
	CCU80.OUT10	ALT5	USIC0_CH0.SCLKOUT	ALT6
	USIC0_CH1.DOUT0	ALT7	VADC0.EMUX12	ALT8
	CCU41.OUT1	ALT9	CCU40.IN1AB	Input
	CCU41.IN3AB	Input	USIC0_CH0.DX1C	Input
	USIC0_CH1.DX0D	Input	USIC0_CH1.DX1C	Input
P0.8/RTC_XTAL1	BCCU0.OUT4	ALT1	CCU40.OUT2	ALT4
	CCU80.OUT20	ALT5	USIC0_CH0.SCLKOUT	ALT6
	USIC0_CH1.SCLKOUT	ALT7	CCU81.OUT20	ALT8
	CCU41.OUT2	ALT9	CCU40.IN2AB	Input
	USIC0_CH0.DX1B	Input	USIC0_CH1.DX1B	Input
P0.9/RTC_XTAL2	BCCU0.OUT5	ALT1	CCU40.OUT3	ALT4
	CCU80.OUT21	ALT5	USIC0_CH0.SELO0	ALT6
	USIC0_CH1.SELO0	ALT7	CCU81.OUT21	ALT8
	CCU41.OUT3	ALT9	CCU40.IN3AB	Input
	USIC0_CH0.DX2B	Input	USIC0_CH1.DX2B	Input
P0.10/XTAL1	BCCU0.OUT6	ALT1	ACMP0.OUT	ALT4
	CCU80.OUT22	ALT5	USIC0_CH0.SELO1	ALT6
	USIC0_CH1.SELO1	ALT7	CCU81.OUT22	ALT8
	CCU80.IN2AB	Input	CCU81.IN2AB	Input
	USIC0_CH0.DX2C	Input	USIC0_CH1.DX2C	Input
P0.11/XTAL2	BCCU0.OUT7	ALT1	USIC0_CH0.MCLKOUT	ALT4
	CCU80.OUT23	ALT5	USIC0_CH0.SELO2	ALT6
	USIC0_CH1.SELO2	ALT7	CCU81.OUT23	ALT8
	USIC0_CH0.DX2D	Input	USIC0_CH1.DX2D	Input
P0.12	BCCU0.OUT6	ALT1	CCU80.OUT33	ALT5
	USIC0_CH0.SELO3	ALT6	CCU80.OUT20	ALT7

(表格续下页.....)

表 4 (续) GPIO 复用功能

	CAN.N1_TXD	ALT9	BCCU0.TRAPINA	Input
	CCU40.IN0AA	Input	CCU40.IN1AA	Input
	CCU40.IN2AA	Input	CCU81.IN0AU	Input
	CCU40.IN3AA	Input	CCU80.IN0AA	Input
	USIC0_CH0.DX2E	Input	CCU80.IN1AA	Input
	CCU80.IN2AA	Input	CAN.N1_RXDA	Input
	CCU80.IN3AA	Input		
P0.13	WWDT.SERVICE_OUT	ALT1	CCU80.OUT32	ALT5
	USIC0_CH0.SELO4	ALT6	CCU80.OUT21	ALT7
	CAN.N1_TXD	ALT9	CCU80.IN3AB	Input
	CCU81.IN1AU	Input	POSIF0.IN0B	Input
	USIC0_CH0.DX2F	Input	CAN.N1_RXDB	Input
P0.14	BCCU0.OUT7	ALT1	CCU80.OUT31	ALT5
	USIC0_CH0.DOUT0	ALT6	USIC0_CH0.SCLKOUT	ALT7
	CAN.N0_TXD	ALT9	CCU81.IN2AU	Input
	POSIF0.IN1B	Input	USIC0_CH0.DX0A	Input
	USIC0_CH0.DX1A	Input	USIC1_CH1.DX5B	Input
	CAN.N0_RXDC	Input		
P0.15	BCCU0.OUT8	ALT1	CCU80.OUT30	ALT5
	USIC0_CH0.DOUT0	ALT6	USIC0_CH1.MCLKOUT	ALT7
	CAN.N0_TXD	ALT9	CCU81.IN3AU	Input
	POSIF0.IN2B	Input	USIC0_CH0.DX0B	Input
	USIC1_CH1.DX3B	Input	USIC1_CH1.DX4B	Input
	CAN.N0_RXDD	Input		
P1.0	BCCU0.OUT0	ALT1	CCU40.OUT0	ALT2
	CCU80.OUT00	ALT5	ACMP1.OUT	ALT6
	USIC0_CH0.DOUT0	ALT7	CCU81.OUT00	ALT8
	CAN.N0_TXD	ALT9	POSIF0.IN2A	Input
	USIC0_CH0.DX0C	Input	CAN.N0_RXDG	Input
P1.1	ERU1.PDOUT1	ALT1	CCU40.OUT1	ALT2
	CCU80.OUT01	ALT5	USIC0_CH0.DOUT0	ALT6
	USIC0_CH1.SELO0	ALT7	CCU81.OUT01	ALT8
	CAN.N0_TXD	ALT9	POSIF0.IN1A	Input
	USIC0_CH0.DX0D	Input	USIC0_CH0.DX1D	Input

(表格续下页.....)

表 4 (续) GPIO 复用功能

P1.2	USIC0_CH1.DX2E	Input	CAN.N0_RXDH	Input
	ERU1.PDOUT2	ALT1	CCU40.OUT2	ALT2
	CCU80.OUT10	ALT5	ACMP2.OUT	ALT6
	USIC0_CH1.DOUT0	ALT7	CCU81.OUT10	ALT8
	CAN.N1_TXD	ALT9	POSIF0.IN0A	Input
P1.3	USIC0_CH1.DX0B	Input	CAN.N1_RXDG	Input
	ERU1.PDOUT3	ALT1	CCU40.OUT3	ALT2
	CCU80.OUT11	ALT5	USIC0_CH1.SCLKOUT	ALT6
	USIC0_CH1.DOUT0	ALT7	CCU81.OUT11	ALT8
	CAN.N1_TXD	ALT9	USIC0_CH1.DX0A	Input
P1.4	USIC0_CH1.DX1A	Input	CAN.N1_RXDH	Input
	ERU1.PDOUT0	ALT1	USIC0_CH1.SCLKOUT	ALT2
	CCU80.OUT20	ALT5	USIC0_CH0.SELO0	ALT6
	USIC0_CH1.SELO1	ALT7	CCU81.OUT20	ALT8
	CCU41.OUT0	ALT9	USIC0_CH0.DX5E	Input
P1.5	USIC0_CH1.DX5E	Input		
	ERU1.PDOUT1	ALT1	USIC0_CH0.DOUT0	ALT2
	BCCU0.OUT1	ALT4	CCU80.OUT21	ALT5
	USIC0_CH0.SELO1	ALT6	USIC0_CH1.SELO2	ALT7
	CCU81.OUT21	ALT8	CCU41.OUT1	ALT9
P1.6	USIC0_CH1.DX5F	Input		
	ERU1.PDOUT2	ALT1	USIC0_CH1.DOUT0	ALT2
	USIC0_CH0.SCLKOUT	ALT4	BCCU0.OUT2	ALT5
	USIC0_CH0.SELO2	ALT6	USIC0_CH1.SELO3	ALT7
	CCU81.OUT30	ALT8	CCU41.OUT2	ALT9
P2.0	POSIF1.IN2A	Input	USIC0_CH0.DX5F	Input
	ERU0.PDOUT3	ALT1	CCU40.OUT0	ALT2
	ERU0.GOUT3	ALT3	CCU80.OUT20	ALT5
	USIC0_CH0.DOUT0	ALT6	USIC0_CH0.SCLKOUT	ALT7
	CCU81.OUT20	ALT8	CAN.N0_TXD	ALT9
	VADC0.G0CH5	Input	USIC0_CH0.DX0E	Input
	USIC0_CH0.DX1E	Input	USIC0_CH1.DX2F	Input
P2.1	CAN.N0_RXDE	Input	ERU0.0B0	Input
	ERU0.PDOUT2	ALT1	CCU40.OUT1	ALT2

(表格续下页.....)

表 4 (续) GPIO 复用功能

	ERU0.GOUT2	ALT3	CCU80.OUT21	ALT5
	USIC0_CH0.DOUT0	ALT6	USIC0_CH1.SCLKOUT	ALT7
	CCU81.OUT21	ALT8	CAN.N0_TXD	ALT9
	ACMP2.INP	Input	VADC0.G0CH6	Input
	USIC0_CH0.DX0F	Input	USIC0_CH1.DX3A	Input
	USIC0_CH1.DX4A	Input	CAN.N0_RXDF	Input
	ERU0.1B0	Input		
P2.2	ACMP2.INN	Input	VADC0.G0CH7	Input
	ORC0.AIN	Input	USIC1_CH0.DX5E	Input
	USIC0_CH0.DX3A	Input	USIC0_CH0.DX4A	Input
	USIC0_CH1.DX5A	Input	ERU0.0B1	Input
P2.3	VADC0.G1CH5	Input	ORC1.AIN	Input
	USIC1_CH0.DX3E	Input	USIC1_CH0.DX4E	Input
	USIC1_CH1.DX5C	Input	USIC0_CH0.DX5B	Input
	USIC0_CH1.DX3C	Input	USIC0_CH1.DX4C	Input
	ERU0.1B1	Input		
P2.4	VADC0.G1CH6	Input	ORC2.AIN	Input
	USIC1_CH1.DX3C	Input	USIC1_CH1.DX4C	Input
	USIC0_CH0.DX3B	Input	USIC0_CH0.DX4B	Input
	USIC1_CH0.DX5F	Input	USIC0_CH1.DX5B	Input
	ERU0.0A1	Input		
P2.5	VADC0.G1CH7	Input	ORC3.AIN	Input
	USIC1_CH1.DX5D	Input	USIC0_CH0.DX5D	Input
	USIC0_CH1.DX3E	Input	USIC0_CH1.DX4E	Input
	ERU0.1A1	Input		
P2.6	ACMP1.INN	Input	VADC0.G0CH0	Input
	ORC4.AIN	Input	USIC1_CH1.DX3E	Input
	USIC1_CH1.DX4E	Input	USIC0_CH0.DX3E	Input
	USIC0_CH0.DX4E	Input	USIC0_CH1.DX5D	Input
	ERU0.2A1	Input		
P2.7	ACMP1.INP	Input	VADC0.G1CH1	Input
	ORC5.AIN	Input	USIC1_CH1.DX5E	Input
	USIC0_CH0.DX5C	Input	USIC0_CH1.DX3D	Input
	USIC0_CH1.DX4D	Input	ERU0.3A1	Input

(表格续下页.....)

表 4 (续) GPIO 复用功能

P2.8	ACMP0.INN	Input	VADC0.G0CH1	Input
	VADC0.G1CH0	Input	ORC6.AIN	Input
	USIC0_CH0.DX3D	Input	USIC0_CH0.DX4D	Input
	USIC0_CH1.DX5C	Input	ERU0.3B1	Input
P2.9	ACMP0.INP	Input	VADC0.G0CH2	Input
	VADC0.G1CH4	Input	ORC7.AIN	Input
	USIC0_CH0.DX5A	Input	USIC0_CH1.DX3B	Input
	USIC0_CH1.DX4B	Input	ERU0.3B0	Input
P2.10	ERU0.PDOUT1	ALT1	CCU40.OUT2	ALT2
	ERU0.GOUT1	ALT3	CCU80.OUT30	ALT5
	ACMP0.OUT	ALT6	USIC0_CH1.DOUT0	ALT7
	CAN.N1_TXD	ALT9	VADC0.G0CH3	Input
	VADC0.G1CH2	Input	USIC0_CH0.DX3C	Input
	USIC0_CH0.DX4C	Input	USIC0_CH1.DX0F	Input
	CAN.N1_RXDE	Input	ERU0.2B0	Input
P2.11	ERU0.PDOUT0	ALT1	CCU40.OUT3	ALT2
	ERU0.GOUT0	ALT3	CCU80.OUT31	ALT5
	USIC0_CH1.SCLKOUT	ALT6	USIC0_CH1.DOUT0	ALT7
	CAN.N1_TXD	ALT9	ACMP.REF	Input
	VADC0.G0CH4	Input	VADC0.G1CH3	Input
	USIC0_CH1.DX0E	Input	USIC0_CH1.DX1E	Input
	CAN.N1_RXDF	Input	ERU0.2B1	Input
P2.12	BCCU0.OUT3	ALT1	VADC0.EMUX00	ALT2
	USIC1_CH0.SCLKOUT	ALT3	USIC1_CH1.SCLKOUT	ALT4
	ACMP2.OUT	ALT6	USIC1_CH1.DOUT0	ALT7
	ACMP3.INN	Input	USIC1_CH0.DX3A	Input
	USIC1_CH0.DX4A	Input	USIC1_CH1.DX0C	Input
	USIC1_CH1.DX1B	Input	ERU1.3A2	Input
P2.13	BCCU0.OUT4	ALT1	CCU40.OUT3	ALT2
	USIC1_CH0.MCLKOUT	ALT3	CCU81.OUT31	ALT4
	VADC0.EMUX01	ALT6	USIC1_CH1.DOUT0	ALT7
	CCU81.OUT33	ALT8	CCU41.OUT3	ALT9
	ACMP3.INP	Input	USIC1_CH0.DX5A	Input
	USIC1_CH1.DX0D	Input	ERU1.3A3	Input

(表格续下页.....)

表 4 (续) GPIO 复用功能

P3.0	BCCU0.OUT0	ALT1	USIC1_CH1.DOUT0	ALT2
	USIC1_CH1.SCLKOUT	ALT3	CCU80.OUT21	ALT5
	ACMP1.OUT	ALT6	USIC1_CH0.SELO1	ALT7
	CCU81.OUT21	ALT8	CCU41.OUT0	ALT9
	BCCU0.TRAPINC	Input	CCU41.IN0AA	Input
	CCU41.IN1AA	Input	CCU41.IN2AA	Input
	CCU41.IN3AA	Input	CCU81.IN0AA	Input
	CCU81.IN1AA	Input	CCU81.IN2AA	Input
	USIC1_CH1.DX0E	Input	USIC1_CH1.DX1D	Input
	CCU81.IN3AA	Input	ERU1.OA1	Input
P4.1	BCCU0.OUT8	ALT1	ERU1.PDOUT1	ALT2
	ERU1.GOUT1	ALT4	CCU40.OUT1	ALT5
	ACMP3.OUT	ALT6	USIC1_CH1.SELO2	ALT7
	CCU81.OUT11	ALT8	CCU41.OUT1	ALT9
	CCU40.IN1BA	Input	CCU41.IN1AC	Input
	CCU80.IN1AU	Input	POSIF1.IN0B	Input
	USIC1_CH0.DX5C	Input		
P4.2	BCCU0.OUT4	ALT1	ERU1.PDOUT2	ALT2
	CCU81.OUT20	ALT3	ERU1.GOUT2	ALT4
	CCU40.OUT2	ALT5	ACMP2.OUT	ALT6
	USIC1_CH1.SELO3	ALT7	CCU81.OUT12	ALT8
	CCU41.OUT2	ALT9	CCU40.IN2BA	Input
	CCU41.IN2AC	Input	CCU80.IN2AU	Input
	CCU81.IN1AB	Input	POSIF1.IN1B	Input
	USIC1_CH0.DX5D	Input		
P4.3	BCCU0.OUT5	ALT1	ERU1.PDOUT3	ALT2
	CCU81.OUT21	ALT3	ERU1.GOUT3	ALT4
	CCU40.OUT3	ALT5	ACMP0.OUT	ALT6
	USIC1_CH0.SCLKOUT	ALT7	CCU81.OUT13	ALT8
	CCU41.OUT3	ALT9	CCU40.IN3BA	Input
	CCU41.IN3AC	Input	CCU80.IN3AU	Input
	POSIF1.IN2B	Input	USIC1_CH0.DX1B	Input
P4.4	BCCU0.OUT0	ALT1	CCU80.OUT00	ALT5
	USIC1_CH0.DOUT0	ALT6	CCU81.OUT00	ALT8

(表格续下页.....)

表 4 (续) GPIO 复用功能

P4.5	CCU41.OUT0	ALT9	CCU41.IN0AV	Input
	USIC1_CH0.DX0C	Input	USIC1_CH1.DX5F	Input
	ERU1.0A2	Input		
	BCCU0.OUT8	ALT1	CCU80.OUT01	ALT5
	USIC1_CH0.DOUT0	ALT6	USIC1_CH0.SCLKOUT	ALT7
P4.6	CCU81.OUT01	ALT8	CCU41.OUT1	ALT9
	CCU41.IN1AV	Input	USIC1_CH0.DX0D	Input
	USIC1_CH0.DX1C	Input	ERU1.1A2	Input
	BCCU0.OUT2	ALT1	CCU81.OUT10	ALT3
	CCU80.OUT10	ALT5	USIC1_CH0.SCLKOUT	ALT7
P4.7	CCU81.OUT02	ALT8	CCU41.OUT2	ALT9
	CCU41.IN2AV	Input	CCU81.IN0AB	Input
	USIC1_CH0.DX1D	Input	ERU1.2A2	Input
	BCCU0.OUT5	ALT1	CCU81.OUT11	ALT3
	CCU80.OUT11	ALT5	USIC1_CH0.SELO0	ALT7
P4.8	CCU81.OUT03	ALT8	CCU41.OUT3	ALT9
	CCU41.IN3AV	Input	USIC1_CH0.DX2A	Input
	ERU1.0A3	Input		
	BCCU0.OUT7	ALT1	CCU80.OUT30	ALT5
	CCU40.OUT0	ALT6	USIC1_CH0.SELO1	ALT7
P4.9	CCU81.OUT30	ALT8	CAN.N1_TXD	ALT9
	CCU40.IN0AV	Input	CCU41.IN0BA	Input
	USIC1_CH0.DX2B	Input	CAN.N1_RXDC	Input
	BCCU0.OUT3	ALT1	CCU80.OUT31	ALT5
	CCU40.OUT1	ALT6	USIC1_CH0.SELO2	ALT7
P4.9	CCU81.OUT31	ALT8	CAN.N1_TXD	ALT9
	CCU40.IN1AV	Input	CCU41.IN1BA	Input
	USIC1_CH0.DX2C	Input	CAN.N1_RXDD	Input

表 5 GPIO 复用功能

Function	GPIO	Function	GPIO	Function	GPIO
ACMP.REF	P2.11	ACMP0.INN	P2.8	ACMP0.INP	P2.9
ACMP0.OUT	P0.10/XTAL1, P2.10, P4.3	ACMP1.INN	P2.6	ACMP1.INP	P2.7
ACMP1.OUT	P1.0, P3.0	ACMP2.INN	P2.2	ACMP2.INP	P2.1

(表格续下页.....)

PSOC™ Control C1 - PSC1Mx

5 GPIO 复用功能表

表 5 (续) GPIO 复用功能

ACMP2.OUT	P0.5, P1.2, P2.12, P4.2	ACMP3.INN	P2.12	ACMP3.INP	P2.13
ACMP3.OUT	P4.1	BCCU0.OUT0	P0.4, P1.0, P3.0, P4.4	BCCU0.OUT1	P0.5, P1.5
BCCU0.OUT2	P0.6, P1.6, P4.6	BCCU0.OUT3	P0.7, P2.12, P4.9	BCCU0.OUT4	P0.8/RTC_XTAL1, P2.13, P4.2
BCCU0.OUT5	P0.9/RTC_XTAL2, P4.3, P4.7	BCCU0.OUT6	P0.10/XTAL1, P0.12	BCCU0.OUT7	P0.11/XTAL2, P0.14, P4.8
BCCU0.OUT8	P0.1, P0.15, P4.1, P4.5	BCCU0.TRAPINA	P0.12	BCCU0.TRAPINB	P0.0
BCCU0.TRAPINC	P3.0	CAN.N0_RXDA	P0.4	CAN.N0_RXDB	P0.5
CAN.N0_RXDC	P0.14	CAN.N0_RXDD	P0.15	CAN.N0_RXDE	P2.0
CAN.N0_RXDF	P2.1	CAN.N0_RXDG	P1.0	CAN.N0_RXDH	P1.1
CAN.N0_TXD	P0.4, P0.5, P0.14, P0.15, P1.0, P1.1, P2.0, P2.1	CAN.N1_RXDA	P0.12	CAN.N1_RXDB	P0.13
CAN.N1_RXDC	P4.8	CAN.N1_RXDD	P4.9	CAN.N1_RXDE	P2.10
CAN.N1_RXDF	P2.11	CAN.N1_RXDG	P1.2	CAN.N1_RXDH	P1.3
CAN.N1_TXD	P0.12, P0.13, P1.2, P1.3, P2.10, P2.11, P4.8, P4.9	CCU40.IN0AA	P0.12	CCU40.IN0AB	P0.6
CCU40.IN0AC	P0.0	CCU40.IN0AV	P4.8	CCU40.IN1AA	P0.12
CCU40.IN1AB	P0.7	CCU40.IN1AC	P0.1	CCU40.IN1AV	P4.9
CCU40.IN1BA	P4.1	CCU40.IN2AA	P0.12	CCU40.IN2AB	P0.8/RTC_XTAL1
CCU40.IN2AC	P0.2	CCU40.IN2BA	P4.2	CCU40.IN3AA	P0.12
CCU40.IN3AB	P0.9/RTC_XTAL2	CCU40.IN3AC	P0.3	CCU40.IN3BA	P4.3
CCU40.OUT0	P0.0, P0.5, P0.6, P1.0, P2.0, P4.8	CCU40.OUT1	P0.1, P0.4, P0.7, P1.1, P2.1, P4.1, P4.9	CCU40.OUT2	P0.2, P0.8/RTC_XTAL1, P1.2, P2.10, P4.2
CCU40.OUT3	P0.3, P0.9/RTC_XTAL2, P1.3, P2.11, P2.13, P4.3	CCU41.IN0AA	P3.0	CCU41.IN0AB	P0.4
CCU41.IN0AV	P4.4	CCU41.IN0BA	P4.8	CCU41.IN1AA	P3.0
CCU41.IN1AB	P0.5	CCU41.IN1AC	P4.1	CCU41.IN1AV	P4.5
CCU41.IN1BA	P4.9	CCU41.IN2AA	P3.0	CCU41.IN2AB	P0.6
CCU41.IN2AC	P4.2	CCU41.IN2AV	P4.6	CCU41.IN3AA	P3.0
CCU41.IN3AB	P0.7	CCU41.IN3AC	P4.3	CCU41.IN3AV	P4.7
CCU41.OUT0	P0.6, P1.4, P3.0, P4.4	CCU41.OUT1	P0.7, P1.5, P4.1, P4.5	CCU41.OUT2	P0.8/RTC_XTAL1, P1.6, P4.2, P4.6

(表格续下页.....)

表 5 (续) GPIO 复用功能

CCU41.OUT3	P0.9/RTC_XTAL2, P2.13, P4.3, P4.7	CCU80.IN0AA	P0.12	CCU80.IN0AB	P0.4
CCU80.IN1AA	P0.12	CCU80.IN1AB	P0.5	CCU80.IN1AU	P4.1
CCU80.IN2AA	P0.12	CCU80.IN2AB	P0.10/XTAL1	CCU80.IN2AU	P4.2
CCU80.IN3AA	P0.12	CCU80.IN3AB	P0.13	CCU80.IN3AU	P4.3
CCU80.OUT00	P0.0, P1.0, P4.4	CCU80.OUT01	P0.1, P0.5, P1.1, P4.5	CCU80.OUT02	P0.2
CCU80.OUT03	P0.3	CCU80.OUT10	P0.2, P0.7, P1.2, P4.6	CCU80.OUT11	P0.3, P0.6, P1.3, P4.7
CCU80.OUT12	P0.5	CCU80.OUT13	P0.4	CCU80.OUT20	P0.8/RTC_XTAL1, P0.12, P1.4, P2.0
CCU80.OUT21	P0.9/RTC_XTAL2, P0.13, P1.5, P2.1, P3.0	CCU80.OUT22	P0.10/XTAL1	CCU80.OUT23	P0.11/XTAL2
CCU80.OUT30	P0.15, P2.10, P4.8	CCU80.OUT31	P0.14, P2.11, P4.9	CCU80.OUT32	P0.13
CCU80.OUT33	P0.12	CCU81.IN0AA	P3.0	CCU81.IN0AB	P4.6
CCU81.IN0AU	P0.12	CCU81.IN1AA	P3.0	CCU81.IN1AB	P4.2
CCU81.IN1AU	P0.13	CCU81.IN2AA	P3.0	CCU81.IN2AB	P0.10/XTAL1
CCU81.IN2AU	P0.14	CCU81.IN3AA	P3.0	CCU81.IN3AU	P0.15
CCU81.OUT00	P0.0, P1.0, P4.4	CCU81.OUT01	P1.1, P4.5	CCU81.OUT02	P4.6
CCU81.OUT03	P4.7	CCU81.OUT10	P1.2, P4.6	CCU81.OUT11	P1.3, P4.1, P4.7
CCU81.OUT12	P4.2	CCU81.OUT13	P4.3	CCU81.OUT20	P0.8/RTC_XTAL1, P1.4, P2.0, P4.2
CCU81.OUT21	P0.9/RTC_XTAL2, P1.5, P2.1, P3.0, P4.3	CCU81.OUT22	P0.10/XTAL1	CCU81.OUT23	P0.11/XTAL2
CCU81.OUT30	P1.6, P4.8	CCU81.OUT31	P2.13, P4.9	CCU81.OUT33	P2.13
ERU0.0A1	P2.4	ERU0.0B0	P2.0	ERU0.0B1	P2.2
ERU0.1A1	P2.5	ERU0.1B0	P2.1	ERU0.1B1	P2.3
ERU0.2A1	P2.6	ERU0.2B0	P2.10	ERU0.2B1	P2.11
ERU0.3A1	P2.7	ERU0.3B0	P2.9	ERU0.3B1	P2.8
ERU0.GOUT0	P0.0, P2.11	ERU0.GOUT1	P0.1, P2.10	ERU0.GOUT2	P0.2, P2.1
ERU0.GOUT3	P0.3, P2.0	ERU0.PDOUT0	P0.0, P2.11	ERU0.PDOUT1	P0.1, P2.10
ERU0.PDOUT2	P0.2, P2.1	ERU0.PDOUT3	P0.3, P2.0	ERU1.0A1	P3.0
ERU1.0A2	P4.4	ERU1.0A3	P4.7	ERU1.1A2	P4.5
ERU1.2A2	P4.6	ERU1.3A2	P2.12	ERU1.3A3	P2.13
ERU1.GOUT1	P4.1	ERU1.GOUT2	P4.2	ERU1.GOUT3	P4.3

(表格续下页……)

表 5 (续) GPIO 复用功能

ERU1.PDOUT0	P1.4	ERU1.PDOUT1	P1.1, P1.5, P4.1	ERU1.PDOUT2	P1.2, P1.6, P4.2
ERU1.PDOUT3	P1.3, P4.3	ORC0.AIN	P2.2	ORC1.AIN	P2.3
ORC2.AIN	P2.4	ORC3.AIN	P2.5	ORC4.AIN	P2.6
ORC5.AIN	P2.7	ORC6.AIN	P2.8	ORC7.AIN	P2.9
POSIF0.IN0A	P1.2	POSIF0.IN0B	P0.13	POSIF0.IN1A	P1.1
POSIF0.IN1B	P0.14	POSIF0.IN2A	P1.0	POSIF0.IN2B	P0.15
POSIF1.IN0B	P4.1	POSIF1.IN1B	P4.2	POSIF1.IN2A	P1.6
POSIF1.IN2B	P4.3	SCU.VDROP	P0.1	USIC0_CH0.DOUT0	P0.14, P0.15, P1.0, P1.1, P1.5, P2.0, P2.1
USIC0_CH0.DX0A	P0.14	USIC0_CH0.DX0B	P0.15	USIC0_CH0.DX0C	P1.0
USIC0_CH0.DX0D	P1.1	USIC0_CH0.DX0E	P2.0	USIC0_CH0.DX0F	P2.1
USIC0_CH0.DX1A	P0.14	USIC0_CH0.DX1B	P0.8/RTC_XTAL1	USIC0_CH0.DX1C	P0.7
USIC0_CH0.DX1D	P1.1	USIC0_CH0.DX1E	P2.0	USIC0_CH0.DX2A	P0.0
USIC0_CH0.DX2B	P0.9/RTC_XTAL2	USIC0_CH0.DX2C	P0.10/XTAL1	USIC0_CH0.DX2D	P0.11/XTAL2
USIC0_CH0.DX2E	P0.12	USIC0_CH0.DX2F	P0.13	USIC0_CH0.DX3A	P2.2
USIC0_CH0.DX3B	P2.4	USIC0_CH0.DX3C	P2.10	USIC0_CH0.DX3D	P2.8
USIC0_CH0.DX3E	P2.6	USIC0_CH0.DX4A	P2.2	USIC0_CH0.DX4B	P2.4
USIC0_CH0.DX4C	P2.10	USIC0_CH0.DX4D	P2.8	USIC0_CH0.DX4E	P2.6
USIC0_CH0.DX5A	P2.9	USIC0_CH0.DX5B	P2.3	USIC0_CH0.DX5C	P2.7
USIC0_CH0.DX5D	P2.5	USIC0_CH0.DX5E	P1.4	USIC0_CH0.DX5F	P1.6
USIC0_CH0.MCLK OUT	P0.11/XTAL2	USIC0_CH0.SCLK OUT	P0.7, P0.8/RTC_XTAL1, P0.14, P1.6, P2.0	USIC0_CH0.SELO0	P0.0, P0.9/RTC_XTAL2, P1.4
USIC0_CH0.SELO1	P0.10/XTAL1, P1.5	USIC0_CH0.SELO2	P0.11/XTAL2, P1.6	USIC0_CH0.SELO3	P0.12
USIC0_CH0.SELO4	P0.13	USIC0_CH1.DOUT0	P0.6, P0.7, P1.2, P1.3, P1.6, P2.10, P2.11	USIC0_CH1.DX0A	P1.3
USIC0_CH1.DX0B	P1.2	USIC0_CH1.DX0C	P0.6	USIC0_CH1.DX0D	P0.7
USIC0_CH1.DX0E	P2.11	USIC0_CH1.DX0F	P2.10	USIC0_CH1.DX1A	P1.3
USIC0_CH1.DX1B	P0.8/RTC_XTAL1	USIC0_CH1.DX1C	P0.7	USIC0_CH1.DX1E	P2.11
USIC0_CH1.DX2A	P0.0	USIC0_CH1.DX2B	P0.9/RTC_XTAL2	USIC0_CH1.DX2C	P0.10/XTAL1
USIC0_CH1.DX2D	P0.11/XTAL2	USIC0_CH1.DX2E	P1.1	USIC0_CH1.DX2F	P2.0
USIC0_CH1.DX3A	P2.1	USIC0_CH1.DX3B	P2.9	USIC0_CH1.DX3C	P2.3
USIC0_CH1.DX3D	P2.7	USIC0_CH1.DX3E	P2.5	USIC0_CH1.DX4A	P2.1
USIC0_CH1.DX4B	P2.9	USIC0_CH1.DX4C	P2.3	USIC0_CH1.DX4D	P2.7

(表格续下页.....)

表 5 (续) GPIO 复用功能

USIC0_CH1.DX4E	P2.5	USIC0_CH1.DX5A	P2.2	USIC0_CH1.DX5B	P2.4
USIC0_CH1.DX5C	P2.8	USIC0_CH1.DX5D	P2.6	USIC0_CH1.DX5E	P1.4
USIC0_CH1.DX5F	P1.5	USIC0_CH1.MCLK OUT	P0.6, P0.15	USIC0_CH1.SCLK OUT	P0.8/RTC_XTAL1, P1.3, P1.4, P2.1, P2.11
USIC0_CH1.SELO0	P0.0, P0.9/ RTC_XTAL2, P1.1	USIC0_CH1.SEL O 1	P0.10/XTAL1, P1.4	USIC0_CH1.SEL O 2	P0.11/XTAL2, P1.5
USIC0_CH1.SELO3	P1.6	USIC1_CH0.DOUT 0	P0.2, P0.3, P4.4, P4.5	USIC1_CH0.DX0A	P0.2
USIC1_CH0.DX0B	P0.3	USIC1_CH0.DX0C	P4.4	USIC1_CH0.DX0D	P4.5
USIC1_CH0.DX1A	P0.2	USIC1_CH0.DX1B	P4.3	USIC1_CH0.DX1C	P4.5
USIC1_CH0.DX1D	P4.6	USIC1_CH0.DX2A	P4.7	USIC1_CH0.DX2B	P4.8
USIC1_CH0.DX2C	P4.9	USIC1_CH0.DX3A	P2.12	USIC1_CH0.DX3E	P2.3
USIC1_CH0.DX4A	P2.12	USIC1_CH0.DX4E	P2.3	USIC1_CH0.DX5A	P2.13
USIC1_CH0.DX5C	P4.1	USIC1_CH0.DX5D	P4.2	USIC1_CH0.DX5E	P2.2
USIC1_CH0.DX5F	P2.4	USIC1_CH0.MCLK OUT	P2.13	USIC1_CH0.SCLK OUT	P0.2, P2.12, P4.3, P4.5, P4.6
USIC1_CH0.SELO0	P4.7	USIC1_CH0.SEL O 1	P3.0, P4.8	USIC1_CH0.SEL O 2	P4.9
USIC1_CH1.DOUT 0	P0.0, P0.1, P2.12, P2.13, P3.0	USIC1_CH1.DX0A	P0.0	USIC1_CH1.DX0B	P0.1
USIC1_CH1.DX0C	P2.12	USIC1_CH1.DX0D	P2.13	USIC1_CH1.DX0E	P3.0
USIC1_CH1.DX1A	P0.1	USIC1_CH1.DX1B	P2.12	USIC1_CH1.DX1D	P3.0
USIC1_CH1.DX3B	P0.15	USIC1_CH1.DX3C	P2.4	USIC1_CH1.DX3E	P2.6
USIC1_CH1.DX4B	P0.15	USIC1_CH1.DX4C	P2.4	USIC1_CH1.DX4E	P2.6
USIC1_CH1.DX5B	P0.14	USIC1_CH1.DX5C	P2.3	USIC1_CH1.DX5D	P2.5
USIC1_CH1.DX5E	P2.7	USIC1_CH1.DX5F	P4.4	USIC1_CH1.SCLK OUT	P0.1, P0.3, P2.12, P3.0
USIC1_CH1.SELO0	P0.4	USIC1_CH1.SEL O 2	P4.1	USIC1_CH1.SEL O 3	P4.2
VADC0.EMUX00	P0.4, P2.12	VADC0.EMUX01	P0.3, P2.13	VADC0.EMUX02	P0.2
VADC0.EMUX10	P0.5	VADC0.EMUX11	P0.6	VADC0.EMUX12	P0.7
VADC0.G0CH0	P2.6	VADC0.G0CH1	P2.8	VADC0.G0CH2	P2.9
VADC0.G0CH3	P2.10	VADC0.G0CH4	P2.11	VADC0.G0CH5	P2.0
VADC0.G0CH6	P2.1	VADC0.G0CH7	P2.2	VADC0.G1CH0	P2.8
VADC0.G1CH1	P2.7	VADC0.G1CH2	P2.10	VADC0.G1CH3	P2.11
VADC0.G1CH4	P2.9	VADC0.G1CH5	P2.3	VADC0.G1CH6	P2.4

(表格续下页.....)

表 5 (续) GPIO 复用功能

VADC0.G1CH7	P2.5	WWDT.SERVICE_O UT	P0.4, P0.13		
-------------	------	----------------------	-------------	--	--

6 电气规格

本节提供针对 PSOC™ Control C1 的特定电气参数。

6.1 一般参数

6.1.1 绝对最大额定值

超过“绝对最大额定值”所列值的应力可能会对器件造成永久性损坏。这仅仅是一个应力额定值，并不意味着设备在这些条件下或任何其他高于本规范操作部分所示条件的情况下能够正常运行。长时间暴露于绝对最大额定条件可能会影响器件的可靠性。

表 6 绝对最大额定参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Junction temperature	T_J	-40	–	115	°C	–
Storage temperature	T_{ST}	-40	–	125	°C	–
Voltage on power supply pin with respect to V_{SSP}	V_{DDP}	-0.3	–	6	V	–
Voltage on digital pins with respect to $V_{S\ 1)}_{SP}$	V_{IN}	-0.5	–	$V_{DDP} + 0.5$ or max. 6	V	Whichever is lower
Voltage on P2 pins with respect to $V_{S\ 2)}_{SP}$	V_{INP2}	-0.3	–	$V_{DDP} + 0.3$	V	–
Voltage on analog input pins with respect to V_{SSP}	V_{AIN} V_{AREF}	-0.5	–	$V_{DDP} + 0.5$ or max. 6	V	Whichever is lower
Input current on any pin during overload condition	I_{IN}	-10	–	10	mA	–
Absolute maximum sum of all input currents during overload condition	ΣI_{IN}	-50	–	+50	mA	–

1) 不包括端口引脚 P2.[1,2,6,7,8,9,11]。

2) 适用于端口引脚 P2.[1,2,6,7,8,9,11]。

6.1.2 过载时的引脚可靠性

当接收来自高压器件的信号时，低压器件会出现超出其自身 IO 电源规格的过载电流和电压。

表 7 定义了满足以下所有条件的情况下不会对可靠性造成任何负面影响的过载条件：

- 不超过整个工作寿命
- 满足以下工作条件
 - 焊盘电源电平 (V_{DDP})
 - 温度

如果引脚电流超出工作条件所规定的范围，但仍处于过载条件范围内，则该引脚在工作条件中规定的各项参数将不再能够得到保证。在大多数情况下，该引脚仍可正常工作，但其性能参数会有所放宽。

注： 一个或多个引脚上的过载情况不需要复位。

注： 引脚处的串联电阻将电流限制为最大允许过载电流，足以处理电池短路等故障情况。

表 7 过载参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Input current on any port pin during overload condition	I_{ov}	-5	-	5	mA	
Absolute sum of all input circuit currents during overload condition	I_{ovs}	-	-	25	mA	

图 7 显示了过载条件下，输入电流通过ESD保护结构所经过的路径。那些用于保护 V_{DDP} 电压及地线的二极管，实际上只是这些ESD保护结构的简化表示形式而已。

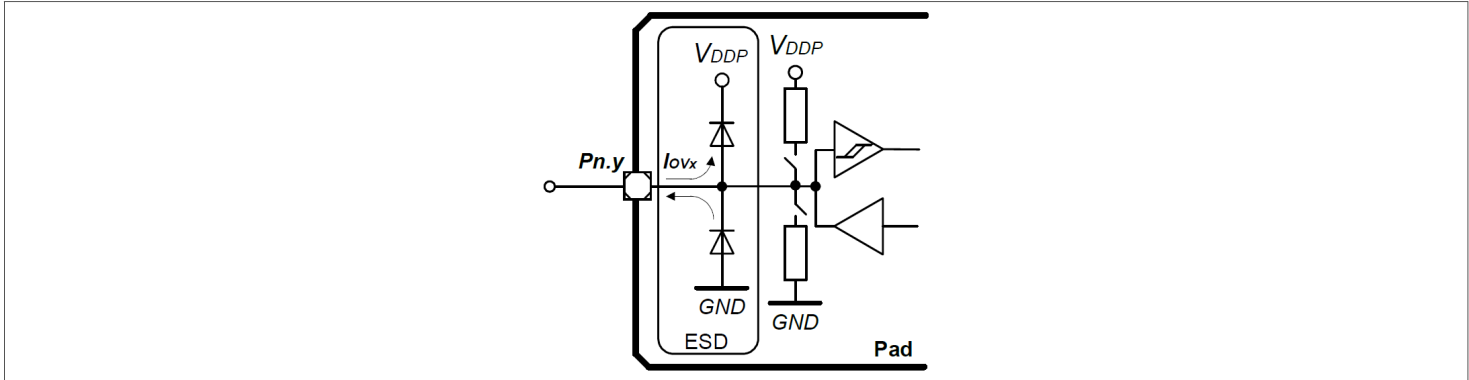


图 7 通过 ESD 结构的输入过载电流

表 8 和表 9 列出了过载条件下可能达到的输入电压。注意，在过载期间，输入电压不得超过绝对最大额定值章节中所定义的绝对最大输入电压限值。

表 8 正过载的 PN 结特性

Pad type	$I_{OV} = 5 \text{ mA}$
Standard, high-current, AN/DIG_IN	$V_{IN} = V_{DDP} + 0.5 \text{ V}$ $V_{AIN} = V_{DDP} + 0.5 \text{ V}$ $V_{AREF} = V_{DDP} + 0.5 \text{ V}$
P2.[1,2,6:9,11]	$V_{INP2} = V_{DDP} + 0.3 \text{ V}$

表 9 负过载的 PN 结特性

Pad type	$I_{OV} = 5 \text{ mA}$
Standard, high-current, AN/DIG_IN	$V_{IN} = V_{SS} - 0.5 \text{ V}$ $V_{AIN} = V_{SS} - 0.5 \text{ V}$ $V_{AREF} = V_{SS} - 0.5 \text{ V}$
P2.[1,2,6:9,11]	$V_{INP2} = V_{SS} - 0.3 \text{ V}$

6.1.3 工作条件

为了确保 PSOC™ Control C1 的正确运行和可靠性，不得超过以下工作条件。除非另有说明，以下各表中所列的所有参数均基于这些工作条件。

表 10 工作条件参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Ambient temperature	T_A	-40	–	85	°C	Temperature range F
		-40	–	105	°C	Temperature range X
Digital supply voltage ¹⁾	V_{DDP}	1.8	–	5.5	V	
Short-circuit current of digital outputs	I_{SC}	-5	–	5	mA	
Absolute sum of short-circuit currents of the device	ΣI_{SC_D}	–	–	25	mA	

1) 另可参见电源监控阈值、上电和电源阈值特性。

6.2 DC 参数

6.2.1 输入/输出特性

表 11 列出了 PSOC™ Control C1 的输入/输出引脚特性。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

注： 除非另有说明，输入 DC 和 AC 特性（包括外设时序）均假设输入焊盘以标准滞回运行。

表 11 输入/输出特性（适用工作条件）

Parameter	Symbol	Limit values		Unit	Note/test condition
		Min	Max		
Output low voltage on port pins (with standard pads)	VOLP	–	1.0	V	$I_{OL} = 11 \text{ mA}$ (5 V) $I_{OL} = 7 \text{ mA}$ (3.3 V)
		–	0.4	V	$I_{OL} = 5 \text{ mA}$ (5 V) $I_{OL} = 3.5 \text{ mA}$ (3.3 V)
Output low voltage on high-current pads	VOLP1	–	1.0	V	$I_{OL} = 50 \text{ mA}$ (5 V) $I_{OL} = 25 \text{ mA}$ (3.3 V)
		–	0.32	V	$I_{OL} = 10 \text{ mA}$ (5 V)
		–	0.4	V	$I_{OL} = 5 \text{ mA}$ (3.3 V)
Output high voltage on port pins (with standard pads)	VOHP	$V_{DDP} - 1.0$	–	V	$I_{OH} = -10 \text{ mA}$ (5 V) $I_{OH} = -7 \text{ mA}$ (3.3 V)
		$V_{DDP} - 0.4$	–	V	$I_{OH} = -4.5 \text{ mA}$ (5 V) $I_{OH} = -2.5 \text{ mA}$ (3.3 V)
Output high voltage on high-current pads	VOHP1	$V_{DDP} - 0.32$	–	V	$I_{OH} = -6 \text{ mA}$ (5 V)
		$V_{DDP} - 1.0$	–	V	$I_{OH} = -8 \text{ mA}$ (3.3 V)
		$V_{DDP} - 0.4$	–	V	$I_{OH} = -4 \text{ mA}$ (3.3 V)
Input low voltage on port pins (standard hysteresis)	VILPS	–	$0.19 \times V_{DDP}$	V	CMOS Mode (5 V, 3.3 V, and 2.2 V)
Input high voltage on port pins (standard hysteresis)	VIHPS	$0.7 \times V_{DDP}$	–	V	CMOS Mode (5 V, 3.3 V, and 2.2 V)
Input low voltage on port pins (large hysteresis)	VILPL	–	$0.08 \times V_{DDP}$	V	CMOS Mode (5 V, 3.3 V, and 2.2 V)
Input high voltage on port pins (large hysteresis)	VIHPL	$0.85 \times V_{DDP}$	–	V	CMOS Mode (5 V, 3.3 V, and 2.2 V)
Rise/fall time on high-current pad ¹⁾	t_{HCPR} , t_{HCPF}	–	9	ns	50 pF at 5 V ²⁾
		–	12	ns	50 pF at 3.3 V ³⁾
		–	25	ns	50 pF at 1.8 V ⁴⁾
Rise/fall time on standard pad Input/output characteristics	t_R , t_F	–	12	ns	50 pF at 5 V ⁵⁾
		–	15	ns	50 pF at 3.3 V ⁶⁾
		–	31	ns	50 pF at 1.8 V ⁷⁾
Input hysteresis on port pin except P2.3 - P2.9 ⁸⁾	HYS	$0.08 \times V_{DDP}$	–	V	CMOS Mode (5 V), standard hysteresis

（表格续下页……）

表 11 (续) 输入/输出特性 (适用工作条件)

Parameter	Symbol	Limit values		Unit	Note/test condition
		Min	Max		
		$0.03 \times V_{DDP}$	–	V	CMOS Mode (3.3 V), standard hysteresis
		$0.02 \times V_{DDP}$	–	V	CMOS Mode (2.2 V), standard hysteresis
		$0.5 \times V_{DDP}$	$0.75 \times V_{DDP}$	V	CMOS Mode (5 V), large hysteresis
		$0.4 \times V_{DDP}$	$0.75 \times V_{DDP}$	V	CMOS Mode (3.3 V), large hysteresis
		$0.2 \times V_{DDP}$	$0.65 \times V_{DDP}$	V	CMOS Mode (2.2 V), large hysteresis
Input Hysteresis on port pin P2.3 - P2.9 Input/output characteristics	HYS_P2	$0.08 \times V_{DDP}$	–	V	CMOS Mode (5 V), standard hysteresis
		$0.03 \times V_{DDP}$	–	V	CMOS Mode (3.3 V), standard hysteresis
		$0.02 \times V_{DDP}$	–	V	CMOS Mode (2.2 V), standard hysteresis
		$0.35 \times V_{DDP}$	$0.75 \times V_{DDP}$	V	CMOS Mode (5 V), large hysteresis
		$0.25 \times V_{DDP}$	$0.75 \times V_{DDP}$	V	CMOS Mode (3.3 V), large hysteresis
		$0.15 \times V_{DDP}$	$0.65 \times V_{DDP}$	V	CMOS Mode (2.2 V), large hysteresis
Pin capacitance (digital inputs/ outputs)	C _{IO}	–	10	pF	
Pull-up current on port pins	I _{PUP}	–	-80	μA	V _{IH,min} (5 V)
		-95	–	μA	V _{IL,max} (5 V)
		–	-50	μA	V _{IH,min} (3.3 V)
		-65	–	μA	V _{IL,max} (3.3 V)
Pull-down current on port pins	I _{PDP}	–	40	μA	V _{IL,max} (5 V)
		95	–	μA	V _{IH,min} (5 V)
		–	30	μA	V _{IL,max} (3.3 V)
		60	–	μA	V _{IH,min} (3.3 V)
Input leakage current except P0.11 ⁹⁾	I _{OZP}	-1	1	μA	$0 < V_{IN} < V_{DDP}$, $T_A \leq 105^\circ\text{C}$

(表格续下页.....)

表 11 (续) 输入/输出特性 (适用工作条件)

Parameter	Symbol	Limit values		Unit	Note/test condition
		Min	Max		
Input leakage current for P0.11 Input/output characteristics	/OZP1	-10	1	μA	$0 < V_{IN} < V_{DDP}$, $T_A \leq 105^\circ\text{C}$
Voltage on any pin during V_{DDP} power off	VPO	–	0.3	V	10)
Maximum current per pin (excluding P1, V_{DDP} and V_{SS})	/MP	-10	11	mA	–
Maximum current per high current pins	/MP1A	-10	50	mA	–
Maximum current into V_{DDP} (VQFN64, LQFP64)	/MVDD1	–	520	mA	
Maximum current into V_{DDP} (VQFN48)	/MVDD2	–	390	mA	
Maximum current into V_{DDP} (VQFN40)	/MVDD3	–	260	mA	
Maximum current out of V_{SS} (VQFN64, LQFP64)	/MVSS1	–	390	mA	
Maximum current out of V_{SS} (VQFN48)	/MVSS2	–	260	mA	
Maximum current out of V_{SS} (VQFN40)	/MVSS3	–	260	mA	

- 1) 上升/下降时间参数取自电源的 10% - 90%。
- 2) 当供电电压为 5 V 时，若 $C_L = 50 \text{ pF}$ - $C_L = 100 \text{ pF}$ ，则电容器充电/放电所需的时间为 0.150 ns/pF。
- 3) 当供电电压为 3.3 V 时，若 $C_L = 50 \text{ pF}$ - $C_L = 100 \text{ pF}$ ，则电容器充电/放电所需的时间为 0.205 ns/pF。
- 4) 当供电电压为 1.8 V 时，若 $C_L = 50 \text{ pF}$ - $C_L = 100 \text{ pF}$ ，则电容器充电/放电所需的时间为 0.445 ns/pF。
- 5) 当供电电压为 5 V 时，若 $C_L = 50 \text{ pF}$ - $C_L = 100 \text{ pF}$ ，则电容器充电/放电所需的时间为 0.225 ns/pF。
- 6) 当供电电压为 3.3 V 时，若 $C_L = 50 \text{ pF}$ - $C_L = 100 \text{ pF}$ ，则电容器充电/放电所需的时间为 0.288 ns/pF。
- 7) 当供电电压为 1.8 V 时，若 $C_L = 50 \text{ pF}$ - $C_L = 100 \text{ pF}$ ，则电容器充电/放电所需的时间为 0.588 ns/pF。
- 8) 实施滞回是为了避免亚稳态和由于内部地弹而引起的切换。但该功能不能保证抑制由外部系统噪声而引起的切换。
- 9) 如果过载电流流过相邻引脚，则会产生额外的误差电流 (I_{INJ})。
- 10) 然而，对于对低功耗掉电电流有严格要求的应用而言，当 V_{DDP} 掉电时，任何 GPIO 引脚上均不得连接有源电压源。

6.2.2 模数转换器(ADC)

表 12 显示了模数转换器 (ADC) 的特性。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 12 **ADC 特性 (适用工作条件) 1)**

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Supply voltage range (internal reference)	V_{DD_int}	2.0	–	3.0	V	SHSCFG.AREF = 11 _B ; CALCTR.CALGNSTC = 0C _H for $f_{SH} = 32$ MHz, 12 _H for $f_{SH} = 48$ MHz
		3.0	–	5.5	V	SHSCFG.AREF = 10 _B
Supply voltage range (external reference)	V_{DD_ext}	3.0	–	5.5	V	SHSCFG.AREF = 00 _B
Analog input voltage range	V_{AIN}	$V_{SSP} - 0.05$	–	$V_{DDP} + 0.05$	V	
Auxiliary analog reference ground 2)	V_{REFGND}	$V_{SSP} - 0.05$	–	1.0	V	G0CH0
		$V_{SSP} - 0.05$	–	0.2	V	G1CH0
Internal reference voltage (full scale value)	V_{REFINT}	5			V	
Switched capacitance of an analog input	C_{AINS}	–	1.2	2	pF	GNCTRxz.GAINy = 00 _B (unity gain)
		–	1.2	2	pF	GNCTRxz.GAINy = 01 _B (gain g1)
		–	4.5	6	pF	GNCTRxz.GAINy = 10 _B (gain g2)
		–	4.5	6	pF	GNCTRxz.GAINy = 11 _B (gain g3)
Total capacitance of an analog input	C_{AINT}	–	–	10	pF	
Total capacitance of the reference input	C_{AREFT}	–	–	10	pF	
Gain settings	G_{IN}	1			–	GNCTRxz.GAINy = 00 _B (unity gain)
		3			–	GNCTRxz.GAINy = 01 _B (gain g1)
		6			–	GNCTRxz.GAINy = 10 _B (gain g2)
		12			–	GNCTRxz.GAINy = 11 _B (gain g3)
Sample time	t_{sample}	5	–	–	1/ f_{ADC}	$V_{DD} = 5.0$ V, $f_{ADCI} = 48$ MHz

(表格续下页.....)

表 12 (续) ADC 特性 (适用工作条件) ¹⁾

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
		3	–	–	$1/f_{\text{ADC}}$	$V_{\text{DD}} = 5.0 \text{ V}$, $f_{\text{ADC1}} = 32 \text{ MHz}$
		3	–	–	$1/f_{\text{ADC}}$	$V_{\text{DD}} = 3.3 \text{ V}$, $f_{\text{ADC1}} = 32 \text{ MHz}$
		30	–	–	$1/f_{\text{ADC}}$	$V_{\text{DD}} = 2.0 \text{ V}$, $f_{\text{ADC1}} = 32 \text{ MHz}$
Conversion time in fast compare mode	t_{CF}	9			$1/f_{\text{ADC}}$	³⁾
Conversion time in 12-bit mode	t_{C12}	20			$1/f_{\text{ADC}}$	
Maximum sample rate in 12-bit mode ⁴⁾	f_{C12}	–	–	$f_{\text{ADC}}/42.5$	–	1 sample pending
		–	–	$f_{\text{ADC}}/62.5$	–	2 samples pending
Conversion time in 10-bit mode	t_{C10}	18			$1/f_{\text{ADC}}$	
Maximum sample rate in 10-bit mode Analog-to-digital converters (ADC)	f_{C10}	–	–	$f_{\text{ADC}}/40.5$	–	1 sample pending
		–	–	$f_{\text{ADC}}/58.5$	–	2 samples pending
Conversion time in 8-bit mode	t_{C8}	16			$1/f_{\text{ADC}}$	
Maximum sample rate in 8-bit mode Analog-to-digital converters (ADC)	f_{C8}	–	–	$f_{\text{ADC}}/38.5$	–	1 sample pending
		–	–	$f_{\text{ADC}}/54.5$	–	2 samples pending
RMS noise ⁵⁾	EN_{RMS}	–	1.5	–	LSB12	DC input, SHSCFG.AREF = 00 _B , GNCTR _{xz} .GAIN _y = 00 _B (unity gain), $V_{\text{DD}} = 5.0 \text{ V}$, $V_{\text{AIN}} = 2.5 \text{ V}$, 25°C
DNL error	EA_{DNL}	–	±2.0	–	LSB12	
INL error	EA_{INL}	–	±4.0	–	LSB12	
Gain error with external reference	EA_{GAIN}	–	±0.5	–	%	SHSCFG.AREF = 00 _B (calibrated)
Gain error with internal reference ⁶⁾	EA_{GAIN}	–	±3.6	–	%	SHSCFG.AREF = 1X _B (calibrated), -40°C - 110°C

(表格续下页.....)

表 12 (续) ADC 特性 (适用工作条件) 1)

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
		–	±2.0	–	%	SHSCFG.AREF = 1X _B (calibrated), 0°C - 85°C
Offset error	EA _{OFF}	–	±8.0	–	mV	Calibrated, V _{DD} = 5.0 V

- 1) 上述参数是在 ADC 时钟频率 $f_{SH}=32\text{ MHz}$ (适用于整个电源电压范围) 以及 $f_{SH}=48\text{ MHz}$ (适用于 V_{DD_int} , $V_{DD_ext}=5\text{ V}$ 条件) 下定义的。若采用其他频率, 可能会影响 ADC 的性能表现。
- 2) 每个转换器的复用参考接地连接都是独立的。因此, 此模式的噪音影响最小。
- 3) 假设没有待处理的采样, 不包括采样时间和校准。
- 4) 包括同步和校准 (增益和偏移校准的平均值)。
- 5) 此参数也可以定义为 SNR 值: $SNR[dB] = 20 \times \log(A_{MAXeff}/N_{RMS})$ 。
当 $A_{MAXeff} = 2^N/2$ 时, $SNR[dB] = 20 \times \log(2048/N_{RMS})$ [$N = 12$]。
 $N_{RMS} = 1.5\text{ LSB}_{12}$, 因此, 等于 $SNR = 20 \times \log(2048/1.5) = 62.7\text{ dB}$ 。
- 6) 包括基准电压的误差。

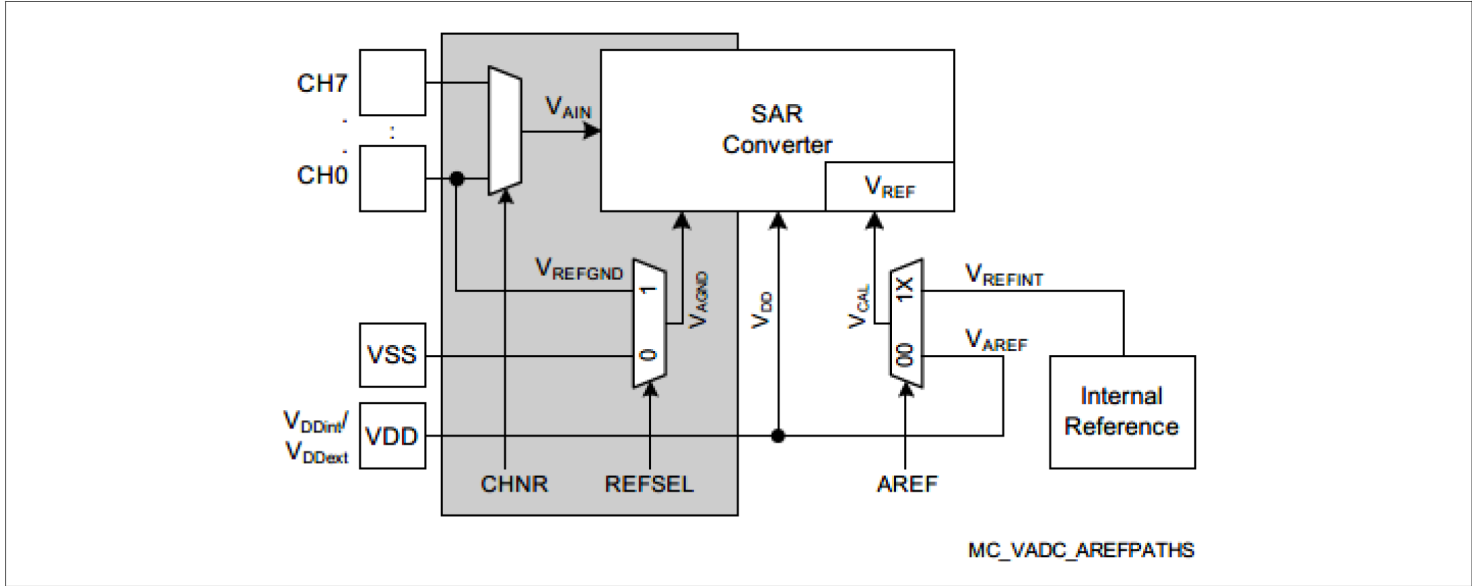


图 8 ADC 电源电压

6.2.3 超范围比较器 (ORC) 特性

超范围比较器 (ORC) 会在选定输入引脚 (ORCx.AIN) 上的模拟输入电压 (V_{AIN}) 高于 V_{DDP} 时触发, 并生成服务请求触发 (ORCx.OUT)。

注: 这些参数不适用于生产测试, 但由设计和/或特性验证。

表 13 超范围比较器 (ORC) 特性 (适用工作条件; $V_{DDP}=3.0\text{ V} - 5.5\text{ V}$; $C_L=0.25\text{ pF}$)

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
DC switching level	V _{ODC}	–	–	180	mV	$V_{AIN} \geq V_{DDP} + V_{ODC}$
Hysteresis	V _{OHYS}	15	–	54	mV	

(表格续下页.....)

表 13 (续) 超范围比较器 (ORC) 特性 (适用工作条件; $V_{DDP} = 3.0\text{ V} - 5.5\text{ V}$; $C_L = 0.25\text{ pF}$)

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Always detected overvoltage pulse	t_{OPDD}	103	–	–	ns	$V_{AIN} \geq V_{DDP} + 150\text{ mV}$
		88	–	–	ns	$V_{AIN} \geq V_{DDP} + 350\text{ mV}$
Never detected overvoltage pulse	t_{OPDN}	–	–	21	ns	$V_{AIN} \geq V_{DDP} + 150\text{ mV}$
		–	–	11	ns	$V_{AIN} \geq V_{DDP} + 350\text{ mV}$
Detection delay	t_{ODD}	39	–	132	ns	$V_{AIN} \geq V_{DDP} + 150\text{ mV}$
		31	–	121	ns	$V_{AIN} \geq V_{DDP} + 350\text{ mV}$
Release delay	t_{ORD}	44	–	240	ns	$V_{AIN} \leq V_{DDP}$; $V_{DDP} = 5\text{ V}$
		57	–	340	ns	$V_{AIN} \leq V_{DDP}$; $V_{DDP} = 3.3\text{ V}$
Enable delay	t_{OED}	–	–	300	ns	$ORCCTRL.ENORCx = 1$

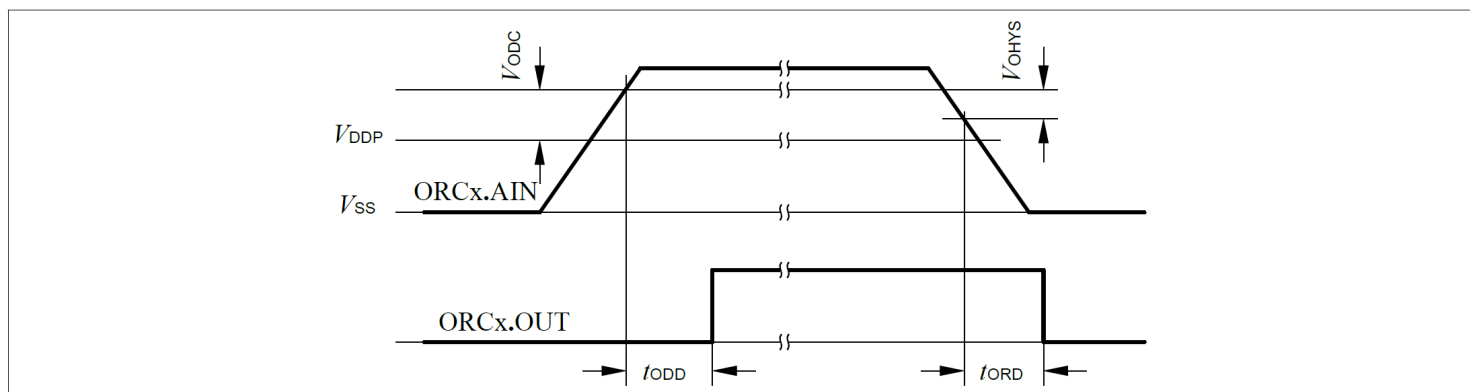


图 9 ORCx.OUT 触发生成

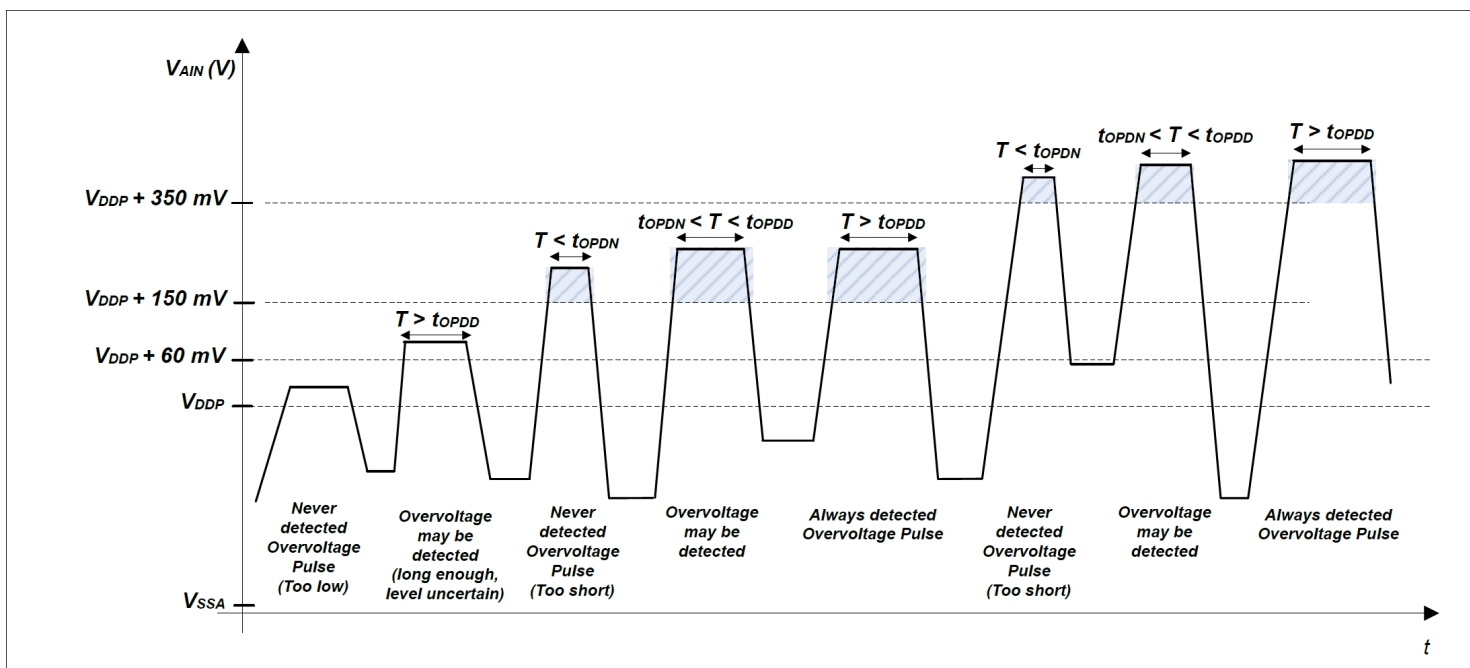


图 10 ORC 检测范围

6 电气规格

6.2.4 模拟比较器特性

表 14 展示了模拟比较器的特性。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 14 模拟比较器特性（适用工作条件）

Parameter	Symbol	Limit values			Unit	Note/test condition
		Min	Typ	Max		
Input voltage	V_{CMP}	-0.05	–	$V_{DDP} + 0.05$	V	
Input offset	V_{CMPOFF}	–	± 3	–	mV	High power mode $\Delta V_{CMP} < 200$ mV
Propagation delay ¹⁾	t_{PDELAY}	–	25	–	ns	High power mode, $\Delta V_{CMP} = 100$ mV
		–	80	–	ns	High power mode, $\Delta V_{CMP} = 25$ mV
		–	250	–	ns	Low power mode, $\Delta V_{CMP} = 100$ mV
		–	700	–	ns	Low power mode, $\Delta V_{CMP} = 25$ mV
Current consumption	I_{ACMP}	–	100	–	μA	First active ACMP in high power mode, $\Delta V_{CMP} > 30$ mV
		–	66	–	μA	Each additional ACMP in high power mode, $\Delta V_{CMP} > 30$ mV
		–	10	–	μA	First active ACMP in low power mode
		–	6	–	μA	Each additional ACMP in low power mode
Input hysteresis	V_{HYS}	–	± 15	–	mV	
Filter delay	t_{FDELAY}	–	5	–	ns	

1) 总模拟比较器延迟是传播延迟和滤波器延迟之和。

6.2.5 温度传感器特性

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 15 温度传感器特性

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Measurement time	t_M	–	–	10	ms	

（表格续下页……）

表 15 (续) 温度传感器特性

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Temperature sensor range	T_{SR}	-40	–	115	°C	
Sensor accuracy ¹⁾	T_{TSAL}	-6	–	6	°C	$T_J > 20^{\circ}\text{C}$
		-10	–	10	°C	$0^{\circ}\text{C} \leq T_J \leq 20^{\circ}\text{C}$
		–	-/+8	–	°C	$T_J < 0^{\circ}\text{C}$
Start-up time	t_{TSST}	–	–	15	μs	

1) 温度传感器精度与电源电压无关。

6.2.6 振荡器引脚

注： 强烈建议测量最终目标系统（布局）中的振荡裕度（负电阻），以确定振荡器操作的最佳参数。请参考晶振或陶瓷谐振器供应商指定的限值。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

振荡器引脚可采用外部晶振/谐振器驱动（可参见图 11）或可工作于直接输入模式（可参见图 12）。

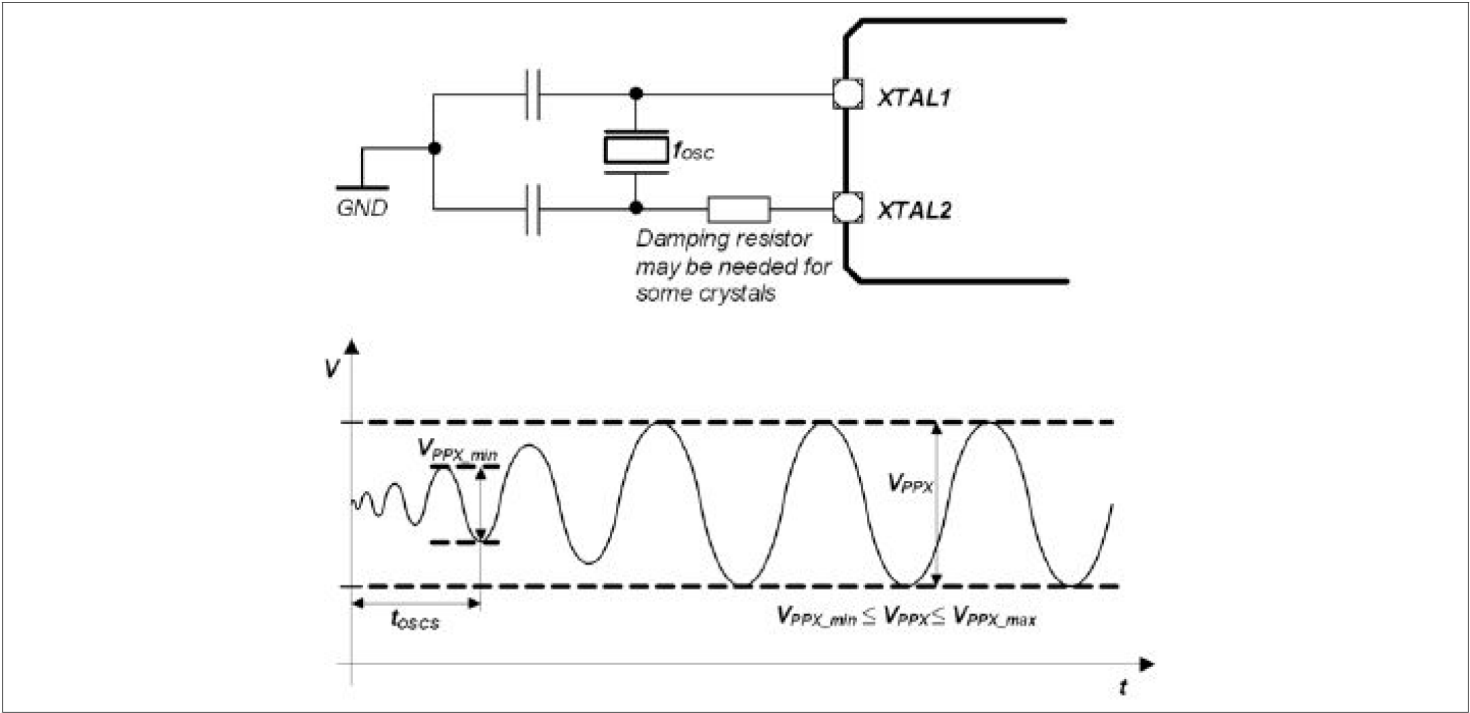


图 11 晶振模式下的振荡器

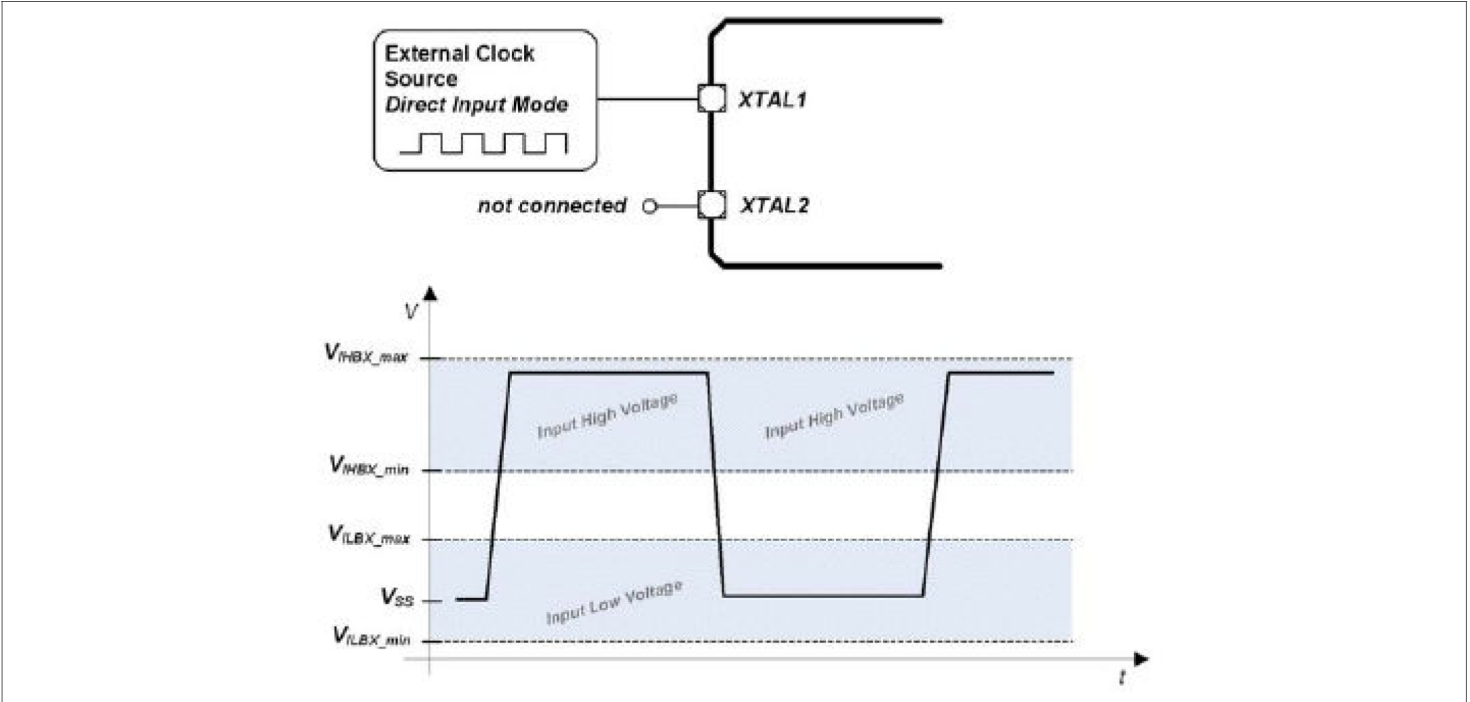


图 12 直接输入模式下的振荡器

表 16 OSC_XTAL 参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Input frequency	fosc	4	–	48	MHz	Direct Input Mode
		4	–	20	MHz	External Crystal Mode
Oscillator start-up time ^{1) 2)}	toscs	–	–	10	ms	
Input voltage at XTAL1	Vix	-0.3	–	1.5	V	External Crystal Mode
		-0.3	–	5.5	V	Direct Input Mode
Input amplitude (peak- to- peak) at XTAL1 ³⁾	Vppx	0.6	–	1.7	V	External Crystal Mode

1) t_{oscs} 定义为：从使用 SCU_ANAOSCHPCTRL.MODE 启用振荡器开始，直到振荡在 XTAL1 处达到 $0.9 \cdot V_{ppx}$ 的振幅。

2) 外部振荡器电路必须由客户自行优化设计，并依照晶体供应商的建议和规定检查负阻和振幅。

3) 如果整形器单元被启用并且没有被绕过。

表 17 RTC_XTAL 参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Input frequency	fosc	–	32.768	–	kHz	
Oscillator start-up time ^{1) 2)}	toscs	–	–	5	s	

(表格续下页.....)

6 电气规格

表 17 (续) RTC_XTAL 参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Input voltage at RTC_XTAL1	V_{IX}	-0.3	–	1.5	V	
Input amplitude (peak- to-peak) at RTC_XTAL1 ³⁾	V_{PPX}	0.2	–	1.2	V	

- 1) t_{OSCS} 定义为：从使用 SCU_ANAOSCLPCTRL.MODE 启用振荡器开始，直到振荡在 RTC_XTAL1 处达到 $0.9 \cdot V_{PPX}$ 的振幅。
- 2) 外部振荡器电路必须由客户自行优化设计，并依照晶体供应商的建议和规定检查负载和振幅。
- 3) 如果整形器单元被启用并且没有被绕过。

6.2.7 电源电流

下面定义的总电源电流由漏电流和开关分量组成。

应用相关值通常低于下表给出的值，并且取决于客户的系统运行条件（例如热连接或使用的应用配置）。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 18 电源参数表； $V_{DDP} = 5\text{ V}$

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ ¹⁾	Max		
Active mode current Peripherals enabled f_{MCLK}/f_{PCLK} in MHz ²⁾	I_{DDPAE}	–	14.1	20	mA	48/96
		–	9.8	–	mA	24/48
		–	7.8	–	mA	16/32
		–	6.4	–	mA	8/16
		–	4.4	–	mA	1/1
Active mode current Peripherals disabled f_{MCLK}/f_{PCLK} in MHz ³⁾	I_{DDPAD}	–	6.2	–	mA	48/96
		–	4.6	–	mA	24/48
		–	3.6	–	mA	16/32
		–	3.1	–	mA	8/16
		–	1.8	–	mA	1/1
Active mode current Code execution from RAM flash is powered down f_{MCLK}/f_{PCLK} in MHz	I_{DDPAR}	–	9.6	–	mA	48/96
Sleep mode current Peripherals clock enabled f_{MCLK}/f_{PCLK} in MHz ⁴⁾	I_{DDPSE}	–	11.0	–	mA	48/96
		–	7.6	–	mA	24/48
		–	6.4	–	mA	16/32

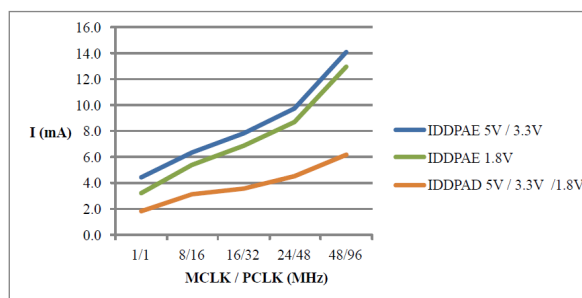
(表格续下页.....)

表 18 (续) 电源参数表; $V_{DDP} = 5\text{ V}$

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ ¹⁾	Max		
		–	5.3	–	mA	8/16
		–	4.2	–	mA	1/1
Sleep mode current	/DDPSD	–	2.8	–	mA	48/96
Peripherals clock		–	2.2	–	mA	24/48
disabled Flash active		–	2.0	–	mA	16/32
f_{MCLK}/f_{PCLK} in MHz ⁵⁾		–	1.9	–	mA	8/16
		–	1.7	–	mA	1/1
Sleep mode current	/DDPSR	–	2.2	–	mA	48/96
Peripherals clock		–	1.7	–	mA	24/48
disabled Flash powered		–	1.4	–	mA	16/32
down f_{MCLK}/f_{PCLK} in MHz ⁶⁾		–	1.2	–	mA	8/16
		–	1.1	–	mA	1/1
Deep Sleep mode current ⁷⁾	/DDPDS	–	0.27	–	mA	
Wake-up time from Sleep to Active mode ⁸⁾	t_{SSA}	–	6	–	cycles	
Wake-up time from Deep Sleep to Active mode ⁹⁾	t_{DSA}	–	290	–	μsec	

- 1) 典型值是在 $T_A = +25^\circ\text{C}$ 和 $V_{DDP} = 5\text{ V}$ 下测得的。
- 2) CPU 和所有外设时钟启用, 闪存处于活动模式。
- 3) CPU 启用, 所有外设时钟禁用, 闪存处于活动模式。
- 4) CPU 处于睡眠状态, 所有外设时钟启用且闪存处于活动模式。
- 5) CPU 处于睡眠状态, 闪存处于活动模式。
- 6) CPU 处于睡眠状态, 闪存掉电, 唤醒后从 RAM 执行代码。
- 7) CPU 处于睡眠状态, 外设时钟禁用, 闪存掉电, 唤醒后从 RAM 执行代码。
- 8) CPU 处于睡眠状态, 睡眠期间闪存处于活动模式。
- 9) CPU 处于睡眠状态, 深度睡眠模式下, 闪存处于掉电模式。

图 13显示了不同时钟频率下 $V_{DDP} = 5\text{ V}$ 、 $V_{DDP} = 3.3\text{ V}$ 、 $V_{DDP} = 1.8\text{ V}$ 的活动模式电源电流的典型图表。

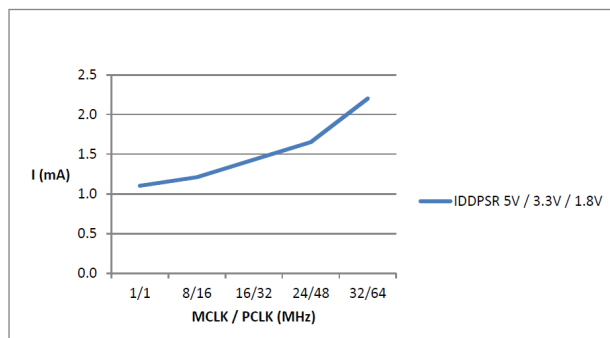


Condition:
1. $T_A = +25^\circ\text{C}$

图 13 活动模式, a) 外设时钟启用, b) 外设时钟禁用: 在不同时钟频率下, 供电电流 I_{DDPA} 随供电电压 V_{DDP} 变化的曲线

6 电气规格

图 14 显示了不同时钟频率下 $V_{DDP} = 5\text{ V}$ 、 $V_{DDP} = 3.3\text{ V}$ 、 $V_{DDP} = 1.8\text{ V}$ 的睡眠模式电流典型图表。



Condition:
1. TA = +25° C

图 14 睡眠模式，外设时钟禁用，闪存掉电：在不同时钟频率下，供电电流 I_{DDPSD} 随供电电压 V_{DDP} 变化的曲线

表 19 提供部分模块在 25°C、5 V 供电电压下工作时的有效电流消耗。所示典型值仅供这些模块启用时的电流消耗参考。

表 19 典型有效电流参数表

Active current consumption	Symbol	Limit values	Unit	Note/test condition
		Typ		
Baseload current	/CPUDDC	4.14	mA	Modules including Core, SCU, PORT, memories, ANATOP ¹⁾
VADC and SHS	/ADCDDC	3.73	mA	Set CGATCLR0.VADC to 1 ²⁾
USICx	/USIC0DDC	1.35	mA	Set CGATCLR0.USIC0 to 1 ³⁾
CCU4x	/CCU40DDC	0.99	mA	Set CGATCLR0.CCU40 to 1 ⁴⁾
CCU8x	/CCU80DDC	1.00	mA	Set CGATCLR0.CCU80 to 1 ⁵⁾
POSIFx	/PIF0DDC	1.05	mA	Set CGATCLR0.POSIF0 to 1 ⁶⁾
BCCU0	/BCCU0DDC	0.29	mA	Set CGATCLR0.BCCU0 to 1 ⁷⁾
MATH	/MATHDDC	0.50	mA	Set CGATCLR0.MATH to 1 ⁸⁾
WDT	/WDTDDC	0.03	mA	Set CGATCLR0.WDT to 1 ⁹⁾
RTC	/RTCDDC	0.01	mA	Set CGATCLR0.RTC to 1 ¹⁰⁾
MultiCAN	/MCANDDC	1.38	mA	Set CGATCLR0.MCAN0 to 1 ¹¹⁾

- 基载电流是在器件运行于用户模式、MCLK=PCLK=48 MHz 且闪存中无限循环的情况下测量的。CGATSTAT0 中所述模块的时钟是门控的。
- 有效电流的测量条件为：模块启用、MCLK=48 MHz、在自动扫描转换模式下运行。
- 有效电流的测量方式为：模块启用，2 个 USIC 通道每 200 ms 以 57.6 kbaud 的速率发送交替消息。
- 有效电流的测量条件为：模块启用，MCLK=PCLK=48 MHz，1 个 CCU4 切片用于 20 kHz 的 PWM 切换，占空比在 10%-90% 之间变化，1 个 CCU4 切片处于捕获模式，用于读取周期和占空比。
- 有效电流的测量条件为：模块启用、MCLK=PCLK=48 MHz、3 个 CCU8 切片（PWM 频率为 20 kHz）以及用于在 10% 和 90% 之间切换占空比的周期匹配中断。
- 有效电流的测量条件为：模块启用、MCLK=48 MHz、PCLK=96 MHz、霍尔传感器模式。
- 有效电流的测量条件为：模块启用，MCLK=48 MHz，PCLK=96 MHz，FCLK=0.8 MHz，正常模式（BCCU 时钟 = FCLK/4），4 个启用了打包器的 BCCU 通道和 1 个调光引擎，每 1 s 改变一次颜色或变暗。
- 有效电流的测量条件为：模块启用，MCLK=48 MHz，PCLK=96 MHz，在 while 循环中正切计算；CORDIC 圆形旋转，无保持，自动启动；32×32 位有符号 DIV，自动启动，DVS 右移 11 位。
- 有效电流的测量条件为：模块启用，MCLK=48 MHz，超时模式；WLB = 0，WUB = 0x00008000；每 1 s 维护一次 WDT。

6 电气规格

10) 有效电流的测量条件为：模块启用、MCLK=48 MHz、周期性中断启用。

11) 有效电流的测量条件为：模块启用、MCLK=48 MHz、以 20 MHz 波特率发生器运行、1 个节点激活、1 个发送对象和 1 个接收对象激活。

6.2.8 闪存参数

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 20 闪存参数

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Erase time per page/sector	t_{ERASE}	6.8	7.1	7.6	ms	
Program time per block	t_{PSER}	102	152	204	μs	
Wake-up time	t_{WU}	–	32.2	–	μs	
Read time per word	t_a	–	50	–	ns	
Data retention time	t_{RET}	10	–	–	years	Maximum 100 erase/ program cycles
Flash wait states ¹⁾	$N_{WSFLASH}$	0	0	0		$f_{MCLK} = 8 \text{ MHz}$
		0	1	1		$f_{MCLK} = 16 \text{ MHz}$
		1	2	2		$f_{MCLK} = 32 \text{ MHz}$
		2	2	3		$f_{MCLK} = 48 \text{ MHz}$
Erase cycles	N_{ECYC}	–	–	$5 \cdot 10^4$	cycles	Sum of page and sector erase cycles
Total erase cycles	N_{TECYC}	–	–	$2 \cdot 10^6$	cycles	

1) 闪存等待状态会在需要时由闪存模块在内存读取期间自动插入。典型值是通过执行 Dhystone 基准测试程序计算得出的。

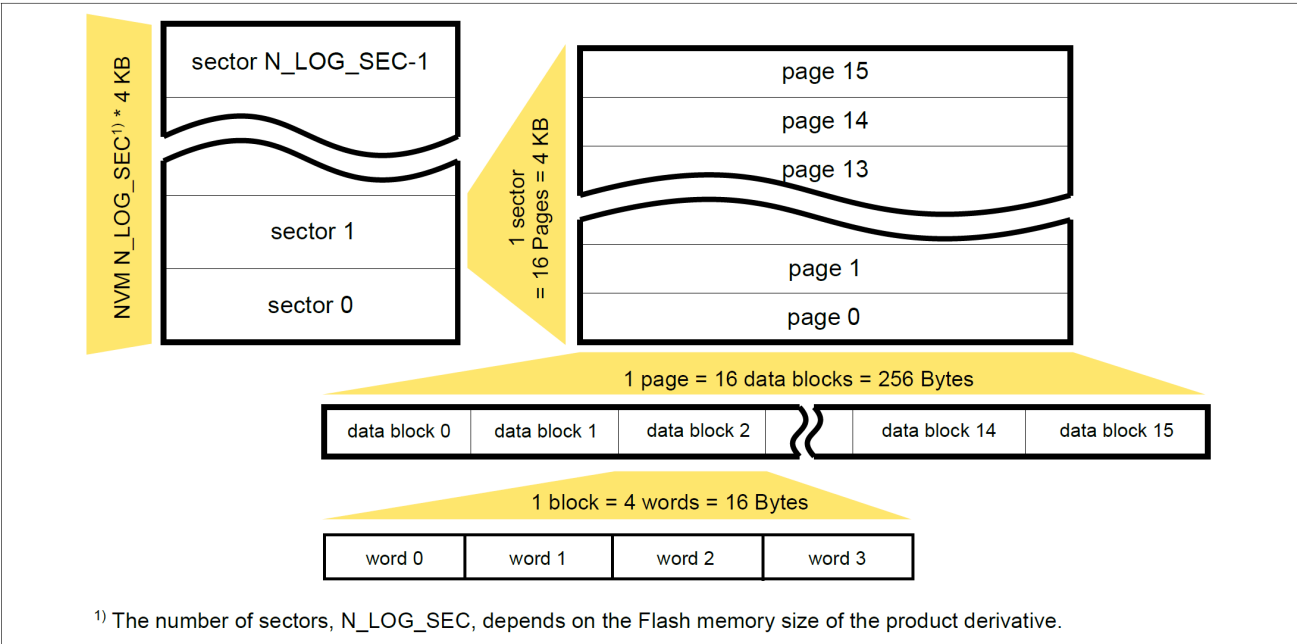


图 15 闪存逻辑结构

6.3 AC 参数

6.3.1 测试波形

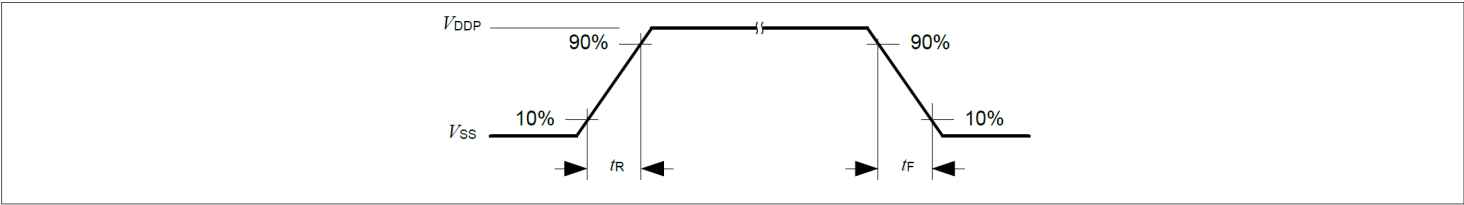


图 16 上升/下降时间参数

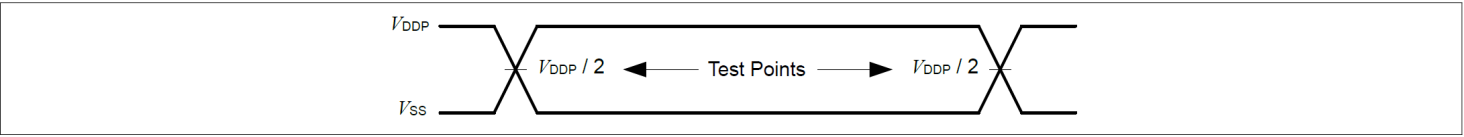


图 17 测试波形，输出延迟

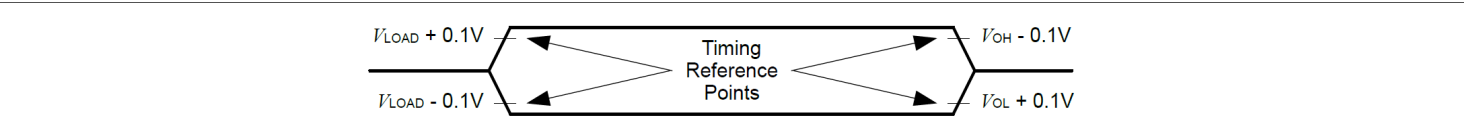


图 18 测试波形，输出高阻抗

6.3.2 上电和电源阈值特性

表 21 给出了 PSOC™ Control C1 供电阈值的特性

最低有效工作电压与欠压复位阈值之间的保护带提供了抗噪和滞回裕度。当 V_{DDP} 超出其工作范围时，电气参数可能会受到影响。

欠压检测会在定义范围内触发复位。预警检测可用于在发生严重供电电压下降时触发早期预警并采取相应纠正和/或故障安全措施。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 21 上电和电源阈值参数（适用工作条件）

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
V_{DDP} ramp-up time	t_{RAMPUP}	$V_{DDP}/SVDDP_{rise}$	–	107	μs	
V_{DDP} slew rate	$SVDDPOP$	0	–	0.1	$V/\mu s$	Slope during normal operation
	$SVDDP_{10}$	0	–	10	$V/\mu s$	Slope during fast transient within +/-10% of V_{DDP}
	$SVDDP_{rise}$	0	–	10	$V/\mu s$	Slope during power-on or restart after brownout event
	$SVDDP_{fall}^{1)}$ all	0	–	0.25	$V/\mu s$	Slope during supply falling out of the +/-10% limits ²⁾
V_{DDP} prewarning voltage	V_{DDPPW}	2.1	2.25	2.4	V	ANAVDEL.VDEL_SELECT = 00 _B
		2.85	3	3.15	V	ANAVDEL.VDEL_SELECT = 01 _B
		4.2	4.4	4.6	V	ANAVDEL.VDEL_SELECT = 10 _B
V_{DDP} brownout reset voltage	V_{DDPB0}	1.55	1.62	1.75	V	Calibrated, before user code starts running.
V_{DDP} voltage to ensure defined pad states	V_{DDPPA}	–	1.0	–	V	
Start-up time from power-on reset	t_{SSW}	–	260	–	μs	Time to the first user code instruction ³⁾
BMI program time	t_{BMI}	–	8.25	–	ms	Time taken from a user-triggered system reset after BMI installation is requested.

1) 必须在 V_{DDP} 和 V_{SSP} 之间添加一个至少 100 nF 的电容器才能满足此参数的规定要求。

2) 适用于连接到电源引脚的 100 nF 缓冲电容器，且电容中的电流仅流向芯片内部的情况。如果电源存在电流回吸现象，则必须选择更大容值的电容。

3) 此值不包括电压上升时间。在启动固件执行期间，MCLK 以 48 MHz 运行，并且寄存器 CGATSTAT0 中指定的外设时钟受到门控。

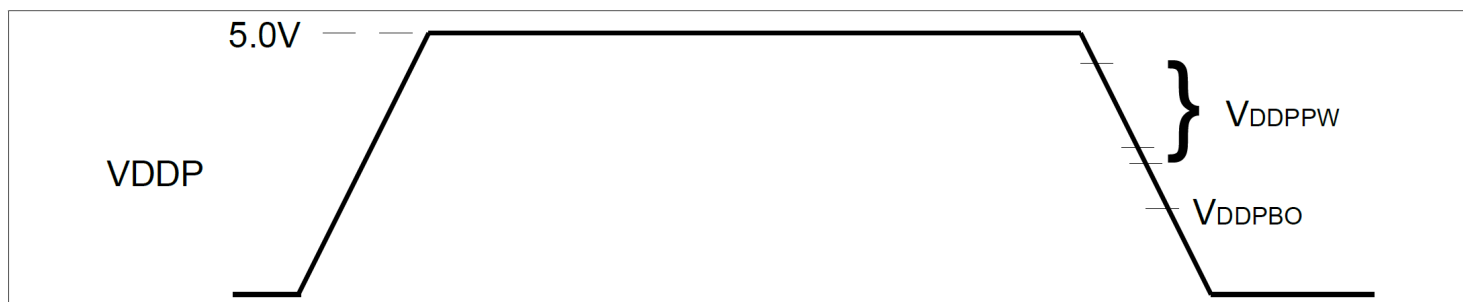


图 19 供电阈值参数

6.3.3 片上振荡器特性

表 22 提供了 96 MHz 数控振荡器 DCO1 的特性。

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

表 22 96 MHz DCO1 特性 (适用工作条件)

Parameter	Symbol	Limit values			Unit	Note/test condition
		Min	Typ	Max		
Nominal frequency	f_{NOM}	–	96	–	MHz	Under nominal conditions ¹⁾ after trimming
Accuracy with adjustment based on XTAL as reference	Δf_{LTX}	-0.3	–	0.3	%	With respect to $f_{\text{NOM}}(\text{typ})$, over temperature (-40°C to 105°C)
Accuracy	Δf_{LT}	-1.7	–	3.4	%	With respect to $f_{\text{NOM}}(\text{typ})$, over temperature (0°C to 85°C)
		-3.9	–	4.0	%	With respect to $f_{\text{NOM}}(\text{typ})$, over temperature (-40°C to 105°C)

1) 该偏差是相对于标称 V_{DDC} 和 $T_A = +25^{\circ}\text{C}$ 下的工厂调整频率而言的。

表 23 提供 32 kHz 数控振荡器 DCO2 的特性。

表 23 32 kHz DCO2 特性 (适用工作条件)

Parameter	Symbol	Limit values			Unit	Note/test condition
		Min	Typ	Max		
Nominal frequency	f_{NOM}	–	32.75	–	kHz	Under nominal conditions ¹⁾ after trimming
Accuracy	Δf_{LT}	-1.7	–	3.4	%	With respect to $f_{\text{NOM}}(\text{typ})$, over temperature (0°C to 85°C)
		-3.9	–	4.0	%	With respect to $f_{\text{NOM}}(\text{typ})$, over temperature (-40°C to 105°C)

1) 该偏差是相对于标称 V_{DDC} 和 $T_A = +25^{\circ}\text{C}$ 下的工厂调整频率而言的。

6.3.4 串行线调试端口 (SW-DP) 时序

以下参数适用于通过 SW-DP 接口进行通信。

6 电气规格

注： 这些参数不适用于生产测试， 但由设计和/或特性验证。

表 24 SWD 接口时序参数（适用工作条件）

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
SWDCLK high time	t_1	50	–	500000	ns	–
SWDCLK low time	t_2	50	–	500000	ns	–
SWDIO input setup to SWDCLK rising edge	t_3	10	–	–	ns	–
SWDIO input hold after SWDCLK rising edge	t_4	10	–	–	ns	–
SWDIO output valid time after SWDCLK rising edge	t_5	–	–	68	ns	$C_L = 50\text{ pF}$
		–	–	62	ns	$C_L = 30\text{ pF}$
SWDIO output hold time from SWDCLK rising edge	t_6	4	–	–	ns	

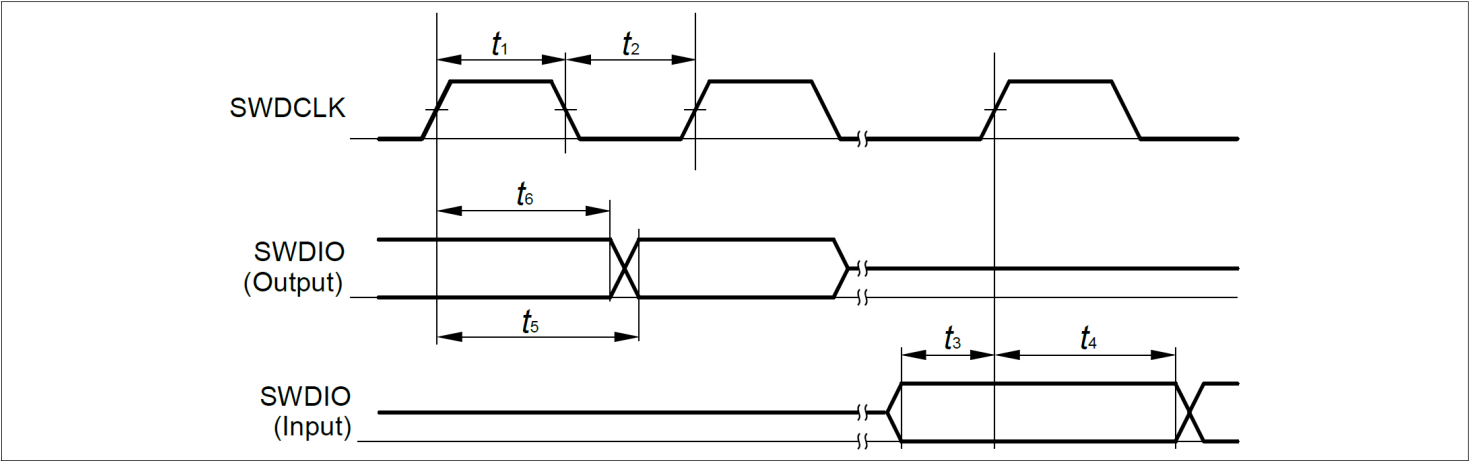


图 20 SWD 时序

6.3.5 SPD 时序要求

0_B和1_B 之间的最佳 SPD 决策时间为 0.75 μs。在此值下，系统能够最大程度地抵御工具端和设备端采样时钟的频率偏差。然而，受限于采样时钟的既定约束条件，该数值并非总能被精确匹配。例如，对于 4 的过采样率，采样时钟将为 8 MHz，在这种情况下，最接近的有效决策时间为 5.5 个时钟周期（0.69 μs）。

表 25 SPD 的最佳采样时钟数

Sample frequency	Sampling factor	Sample clocks 0 _B	Sample clocks 1 _B	Effective decision time ¹⁾	Remark
8 MHz	4	1 to 5	6 to 12	0.69 μs	The other closest option (0.81 μs) for the effective decision time is less robust.

1) 标称采样频率周期乘以 0.5 + （0_B 采样时钟的最大数量）。

6 电气规格

为了在工具和器件之间均衡分配 SPD 的时序稳健性，对工具的时序要求是：

- 采样时钟的频率偏差为 $\pm 5\%$
- 有效决策时间在 $0.69\ \mu\text{s}$ 和 $0.75\ \mu\text{s}$ 之间（以标称采样频率计算）

6.3.6 外设时序

注： 这些参数不适用于生产测试，但由设计和/或特性验证。

6.3.6.1 同步串行接口 (USIC SSC) 时序

以下参数适用于工作在 SSC 模式的 USIC 通道。

注： 适用工作条件。

表 26 USIC SSC 主模式时序

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
SCLKOUT master clock period	t_{CLK}	$4/MCLK$	–	–	ns	
Slave select output SELO active to first SCLKOUT transmit edge	t_1	$t_{\text{CLK}}/2 - 28$	–	–	ns	
Slave select output SELO inactive after last SCLKOUT receive edge	t_2	0	–	–	ns	
Data output DOUT[3:0] valid time	t_3	-28	–	28	ns	
Receive data input DX0/DX[5:3] setup time to SCLKOUT receive edge	t_4	75	–	–	ns	
Data input DX0/DX[5:3] hold time from SCLKOUT receive edge	t_5	0	–	–	ns	

表 27 USIC SSC 从模式时序

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
DX1 slave clock period	t_{CLK}	$4/MCLK$	–	–	ns	
Select input DX2 setup to first clock input DX1 transmit edge ¹⁾	t_{10}	16	–	–	ns	
Select input DX2 hold after last clock input DX1 receive edge	t_{11}	17	–	–	ns	
Receive data input DX0/DX[5:3] setup time to shift clock receive edge	t_{12}	21	–	–	ns	

(表格续下页.....)

表 27 (续) USIC SSC 从模式时序

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Data input DX0/DX[5:3] hold time from clock input DX1 receive edge	t_{13}	15	–	–	ns	
Data output DOUT[3:0] valid time	t_{14}	–	–	71	ns	

1) 这些输入时序参数，适用于从机选择输入、移位时钟输入和接收数据输入的异步输入信号处理场景。（此时位 DXnCR.DSEN = 0）

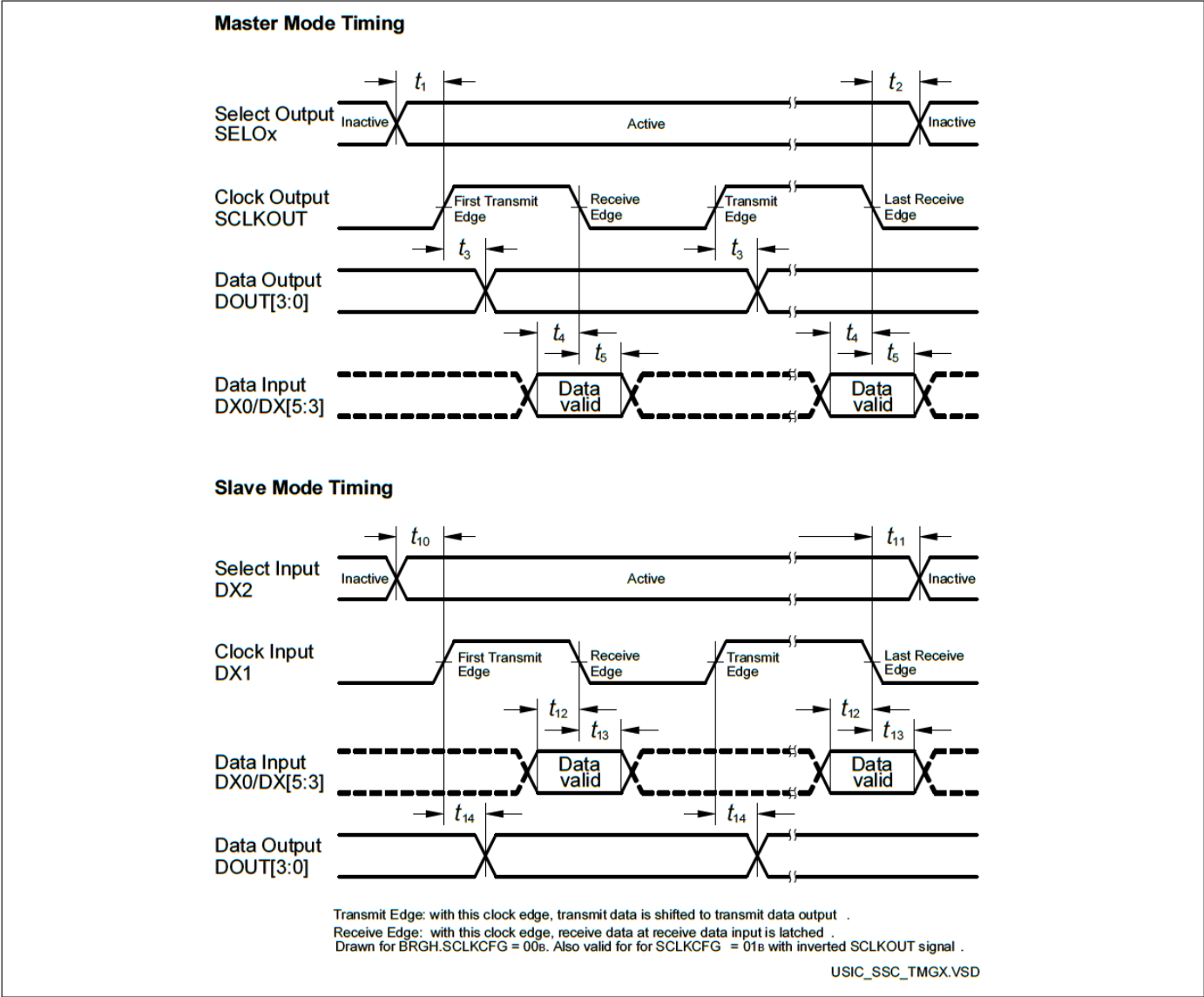


图 21 USIC - SSC 主/从模式时序

注： 该时序图显示了标准配置，其中从机选择信号为低电平有效，并且串行时钟信号不移位也不反转。

6.3.6.2 Inter-IC (IIC) 接口时序

以下参数适用于工作在 IIC 模式的 USIC 通道。

注： 适用工作条件。

表 28 USIC IIC 标准模式时序¹⁾

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Fall time of both SDA and SCL	t_1	–	–	300	ns	
Rise time of both SDA and SCL	t_2	–	–	1000	ns	
Data hold time	t_3	0	–	–	μs	
Data set-up time	t_4	250	–	–	ns	
LOW period of SCL clock	t_5	4.7	–	–	μs	
HIGH period of SCL clock	t_6	4.0	–	–	μs	
Hold time for (repeated) START condition	t_7	4.0	–	–	μs	
Set-up time for repeated START condition	t_8	4.7	–	–	μs	
Set-up time for STOP condition	t_9	4.0	–	–	μs	
Bus free time between a STOP and START condition	t_{10}	4.7	–	–	μs	
Capacitive load for each bus line	C_b	–	–	400	pF	

1) 由于 IIC 总线系统采用线与配置结构，因此 SCL 和 SDA 信号线上的端口驱动器需要工作在开漏模式。这些信号线的高电平必须由外部上拉电阻保持，在 100 kb/s 速率下工作时，上拉电阻约为 10 kΩ，在 400 kb/s 速率下工作时，上拉电阻约为 2 kΩ。

表 29 USIC IIC 快速模式时序¹⁾

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Fall time of both SDA and SCL	t_1	$20 + 0.1 \cdot C_b$ ²⁾	–	300	ns	
Rise time of both SDA and SCL	t_2	$20 + 0.1 \cdot C_b$	–	300	ns	
Data hold time	t_3	0	–	–	μs	
Data set-up time	t_4	100	–	–	ns	
LOW period of SCL clock	t_5	1.3	–	–	μs	
HIGH period of SCL clock	t_6	0.6	–	–	μs	
Hold time for (repeated) START condition	t_7	0.6	–	–	μs	
Set-up time for repeated START condition	t_8	0.6	–	–	μs	
Set-up time for STOP condition	t_9	0.6	–	–	μs	

(表格续下页.....)

表 29 (续) USIC IIC 快速模式时序¹⁾

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Bus free time between a STOP and START condition	t_{10}	1.3	–	–	μs	
Capacitive load for each bus line	C_b	–	–	400	pF	

- 1) 由于 IIC 总线系统采用线与配置结构，因此 SCL 和 SDA 信号线上的端口驱动器需要工作在开漏模式。这些信号线的高电平必须由外部上拉电阻保持，在 100 kb/s 速率下工作时，上拉电阻约为 10 k Ω ，在 400 kb/s 速率下工作时，上拉电阻约为 2 k Ω 。
- 2) C_b 表示一条总线的总电容，单位为 pF。

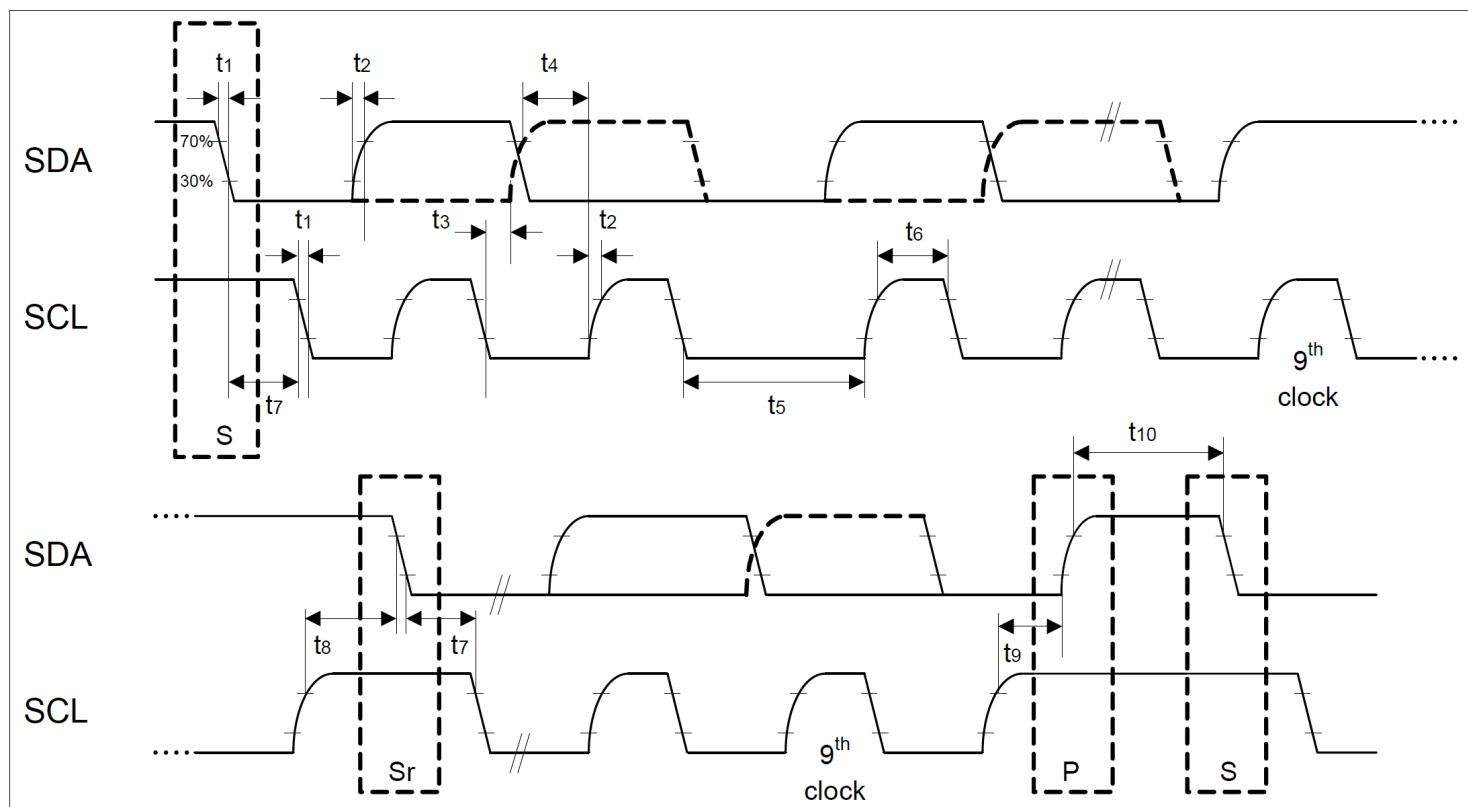


图 22 USIC IIC 时序

6.3.6.3 Inter-IC Sound (IIS) 接口时序

以下参数适用于工作在 IIS 模式的 USIC 通道。

注：适用工作条件。

表 30 USIC IIS 主机发送器时序

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Clock period	t_1	$4/f_{\text{MCLK}}$	–	–	ns	
Clock HIGH	t_2	$0.35 \times t_{1\text{min}}$	–	–	ns	

(表格续下页.....)

表 30 (续) USIC IIS 主机发送器时序

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Clock LOW	t_3	$0.35 \times t_{1min}$	–	–	ns	
Hold time	t_4	0	–	–	ns	
Clock rise time	t_5	–	–	$0.15 \times t_{1min}$	ns	

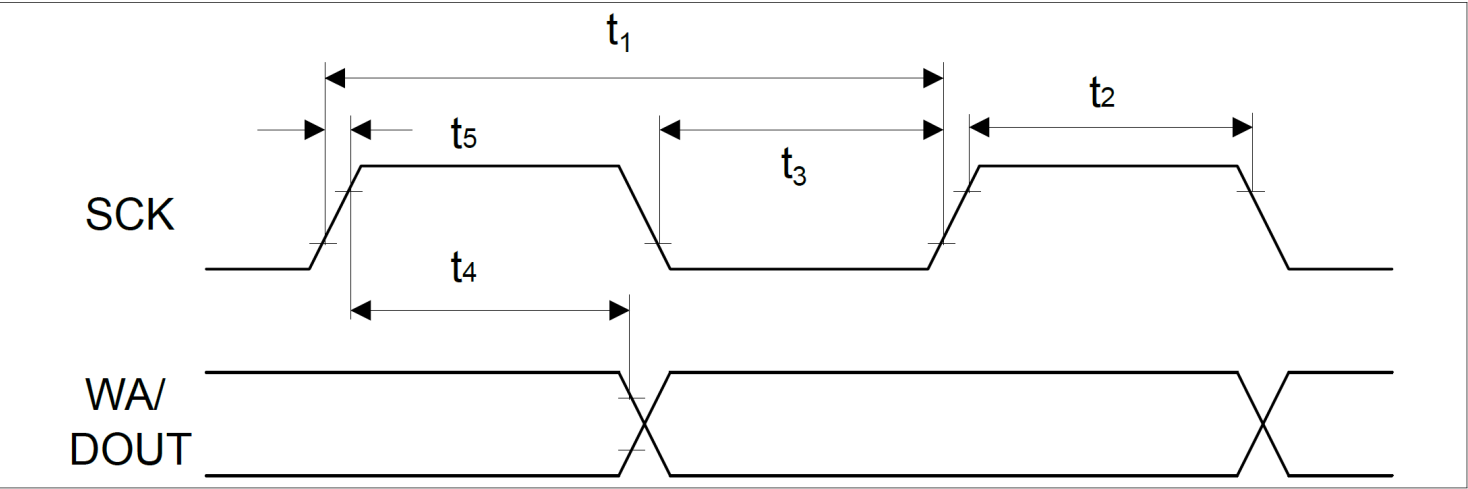


图 23 USIC IIS 主机发送器时序

表 31 USIC IIS 从机接收器时序

Parameter	Symbol	Values			Unit	Note/test condition
		Min	Typ	Max		
Clock period	t_6	$4/f_{MCLK}$	–	–	ns	
Clock HIGH	t_7	$0.35 \times t_{6min}$	–	–	ns	
Clock LOW	t_8	$0.35 \times t_{6min}$	–	–	ns	
Set-up time	t_9	$0.3 \times t_{6min}$	–	–	ns	
Hold time	t_{10}	15	–	–	ns	

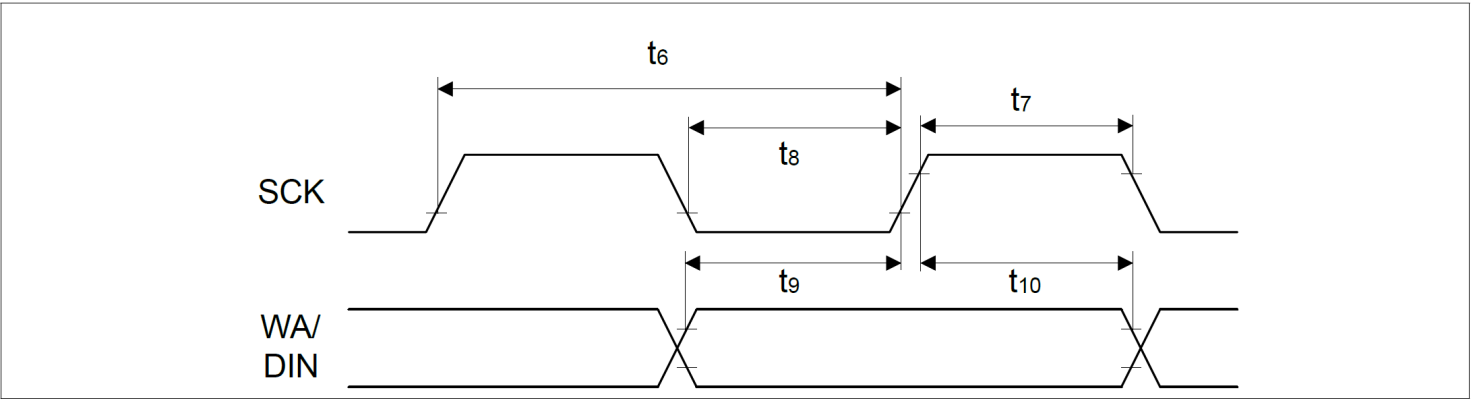


图 24 USIC IIS 从机接收器时序

7 订购信息

7 订购信息

下表列出了 PSC1M2x 和 PSC1M3x 器件的订购信息及特性。

表 32 订购信息

Product	Flash	GPIO	GPI	CAN N/MO	Package
PSC1M2DBTBQ0AT	64 KB	26	8	-	TSSOP-38
PSC1M2EBTBQ0AT	128 KB	26	8	-	TSSOP-38
PSC1M2FBTBQ0AT	200KB	26	8	-	TSSOP-38
PSC1M2DBLEQ0AT	64 KB	27	8	-	VQFN-40
PSC1M2EBLEQ0AT	128 KB	27	8	-	VQFN-40
PSC1M2FBLEQ0AT	200 KB	27	8	-	VQFN-40
PSC1M2DBLGQ0AT	64 KB	34	8	-	VQFN-48
PSC1M2EBLGQ0AT	128 KB	34	8	-	VQFN-48
PSC1M2FBLGQ0AT	200 KB	34	8	-	VQFN-48
PSC1M2DBABQ0AT	64 KB	35	8	-	LQFP-48
PSC1M2EBABQ0AT	128 KB	35	8	-	LQFP-48
PSC1M2FBABQ0AT	200 KB	35	8	-	LQFP-48
PSC1M3DBLGQ0AT	64 KB	34	8	2/32	VQFN-48
PSC1M3EBLGQ0AT	128 KB	34	8	2/32	VQFN-48
PSC1M3FBLGQ0AT	200 KB	34	8	2/32	VQFN-48
PSC1M3DBABQ0AT	64 KB	35	8	2/32	LQFP-48
PSC1M3EBABQ0AT	128 KB	35	8	2/32	LQFP-48
PSC1M3FBABQ0AT	200 KB	35	8	2/32	LQFP-48

7.1 芯片识别号

芯片识别号使软件能够识别芯片标识。该识别号是一个八个字长度的数值，其中最高有效的七个字存储在闪存配置扇区 0 (CS0) 中，地址范围为：1000 0F00H (MSB) 至 1000 0F1BH (LSB)。芯片识别号中的最低有效字和最高有效字分别是寄存器 DBGROMID 和 IDCHIP 的值。

表 33 芯片识别号

Derivative	CHIP ID	Marking
PSC1M2DBTBQ0AT	000C1013 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00011000 10204083 _H	AT
PSC1M2EBTBQ0AT	000C1013 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00021000 10204083 _H	AT
PSC1M2FBTBQ0AT	000C1013 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00033000 10204083 _H	AT
PSC1M2DBLEQ0AT	000C1043 07FF00FF 1E071FF7 000F900F 00000D00 00001000 00011000 10204083 _H	AT

(表格续下页.....)

表 33 (续) 芯片识别号

Derivative	CHIP ID	Marking
PSC1M2EBLEQ0AT	000C1043 07FF00FF 1E071FF7 000F900F 00000D00 00001000 00021000 10204083 _H	AT
PSC1M2FBLEQ0AT	000C1043 07FF00FF 1E071FF7 000F900F 00000D00 00001000 00033000 10204083 _H	AT
PSC1M2DBLGQ0AT	000C1083 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00011000 10204083 _H	AT
PSC1M2EBLGQ0AT	000C1083 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00021000 10204083 _H	AT
PSC1M2FBLGQ0AT	000C1083 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00033000 10204083 _H	AT
PSC1M2DBABQ0AT	000C10B3 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00011000 10204083 _H	AT
PSC1M2EBABQ0AT	000C10B3 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00021000 10204083 _H	AT
PSC1M2FBABQ0AT	000C10B3 07FF00FF 1E071FF7 100F900F 00000D00 00001000 00033000 10204083 _H	AT
PSC1M3DBLGQ0AT	000C1083 07FF00FF 1E071FF7 10BF900F 00000D00 00001000 00011000 10204083 _H	AT
PSC1M3EBLGQ0AT	000C1083 07FF00FF 1E071FF7 10BF900F 00000D00 00001000 00021000 10204083 _H	AT
PSC1M3FBLGQ0AT	000C1083 07FF00FF 1E071FF7 10BF900F 00000D00 00001000 00033000 10204083 _H	AT
PSC1M3DBABQ0AT	000C10B3 07FF00FF 1E071FF7 10BF900F 00000D00 00001000 00011000 10204083 _H	AT
PSC1M3EBABQ0AT	000C10B3 07FF00FF 1E071FF7 10BF900F 00000D00 00001000 00021000 10204083 _H	AT
PSC1M3FBABQ0AT	000C10B3 07FF00FF 1E071FF7 10BF900F 00000D00 00001000 00033000 10204083 _H	AT

7.2 料号命名规则

PSOC™ Control C1 订购信息释义：

PS C3 A B CC DD E FF G H I J K

Field	Description	Values	Meaning
PS	Brand	PS	Brand
C1	Family	C1	Family
A	Series	P	Power control

7 订购信息

Field	Description	Values	Meaning
		M	Motor control
B	Sub-series	Entry Line	1-3
		Main Line	4-6
		Performance Line	7-9
CC	Memory (Flash/SRAM)	A	8 KB
		B	16 KB
		C	32 KB
		D	64 KB
		E	128 KB
		F	256 KB
		G	512 KB
		H	768 KB
		J	1 MB
		K	2 MB
		L	3 MB
		M	4 MB
		N	6 MB
		O	7 MB
		P	8 MB
DD	Security	S2	PSA L2 (PSA certification level)
		S3	PSA L3 (PSA certification level)
E	Special attributes	D	Dual core
		P	Programmable Power Control Subsystem
FF	Package	AB	EQFP-48 (0.5 mm)
		AC	EQFP-64 (0.5 mm)
		AF	EQFP-80 (0.5 mm)
		AH	QFP-100 (0.5 mm)
		AI	QFP-128 (0.5 mm)
		AE	QFP-144 (0.5 mm)
		LB	VQFN-24 (0.5 mm)
		LC	VQFN-32 (0.5 mm)
		LE	VQFN-40 (0.4 mm)
		LF	VQFN-48 (0.35 mm)

7 订购信息

Field	Description	Values	Meaning
		LG	VQFN-48 (0.4 mm)
		LH	VQFN-64 (0.4 mm)
		TB	TSSOP-38 (0.5 mm)
G	Temperature	C	Consumer (0°C to +70°C)
		I	Industrial (-40°C to +85°C)
		Q	Extended range (-40°C to +105°C)
H	Maximum core frequency	1	100-199 MHz
		2	200-299 MHz
II	Sample (Optional)	ES	Engineering sample
J	Revision	-	Base
		A	Die revision
K	Packing (Optional)	T	Tape and Reel
		-	Tray

8 封装信息

PSC1M2x 和 PSC1M3x 属于 PSOC™ Control C1 系列微控制器，同时在一定程度上与同类系列或子系列的其他产品兼容。

每种封装都针对其所封装的器件进行了优化。因此，即使封装的引脚数量相同，不同器件类型之间的封装也可能存在细微差异。特别是，裸露的芯片焊盘的尺寸可能会有所不同。

如果在应用中考考虑或计划使用不同类型的器件，则必须确保电路板布局兼容所考虑的所有封装。

8.1 封装参数

表 34 列出了 PSOC™ Control C1 所用封装的热特性参数。

表 34 封装的热特性

Parameter	Symbol	Limit values		Unit	Package types
		Min	Max		
Exposed die pad dimensions	Ex × Ey CC	–	3.7 × 3.7	mm	PG-VQFN-40-17
		–	4.2 × 4.2	mm	PG-VQFN-48-73
Thermal resistance Junction-Ambient	R _{ΘJA} CC	–	86.0	K/W	PG-TSSOP-38-91)
		–	45.3	K/W	PG-VQFN-40-17
		–	44.9	K/W	PG-VQFN-48-73
		–	TBD	K/W	PG-LQFP-48-10

1) 器件安装于 4 层 JEDEC 板（JESD 51-5）上；裸露焊盘已焊接。

注：出于电气原因，需要将裸露焊盘连接至电路板接地V_{SSP}，与 EMC 和热要求无关。

8.2 散热考虑

在系统中操作 PSOC™ Control C1 时，芯片产生的全部热量必须消散到周围环境中，以防止过热和由此造成的热损坏。

可耗散的最大热量取决于采用的封装及其在目标板中的集成。“热阻R_{ΘJA}”量化了这些参数。必须限制功率耗散，以确保平均结温不超过 115°C。

结温和环境温度之间的差值，由下式确定：

$$\Delta T = (P_{INT} + P_{IOSTAT} + P_{IODYN}) \times R_{\Theta JA}$$

内部功耗定义为

$$P_{INT} = V_{DDP} \times I_{DDP} \text{ (开关电流和漏电流).}$$

由输出驱动器引起的静态外部功耗定义为

$$P_{IOSTAT} = \Sigma((V_{DDP} - V_{OH}) \times I_{OH}) + \Sigma(V_{OL} \times I_{OL})$$

由输出驱动器引起的动态外部功耗(P_{IODYN}) 取决于连接到各个引脚的电容负载及其开关频率。

如果给定系统配置的总功耗超过定义的限制，则必须采取对策以确保系统正常运行：

- 若系统条件允许，可降低 V_{DDP}

8 封装信息

- 降低系统频率
- 减少输出引脚数量
- 减少有源输出驱动负载

8.3 封装外形

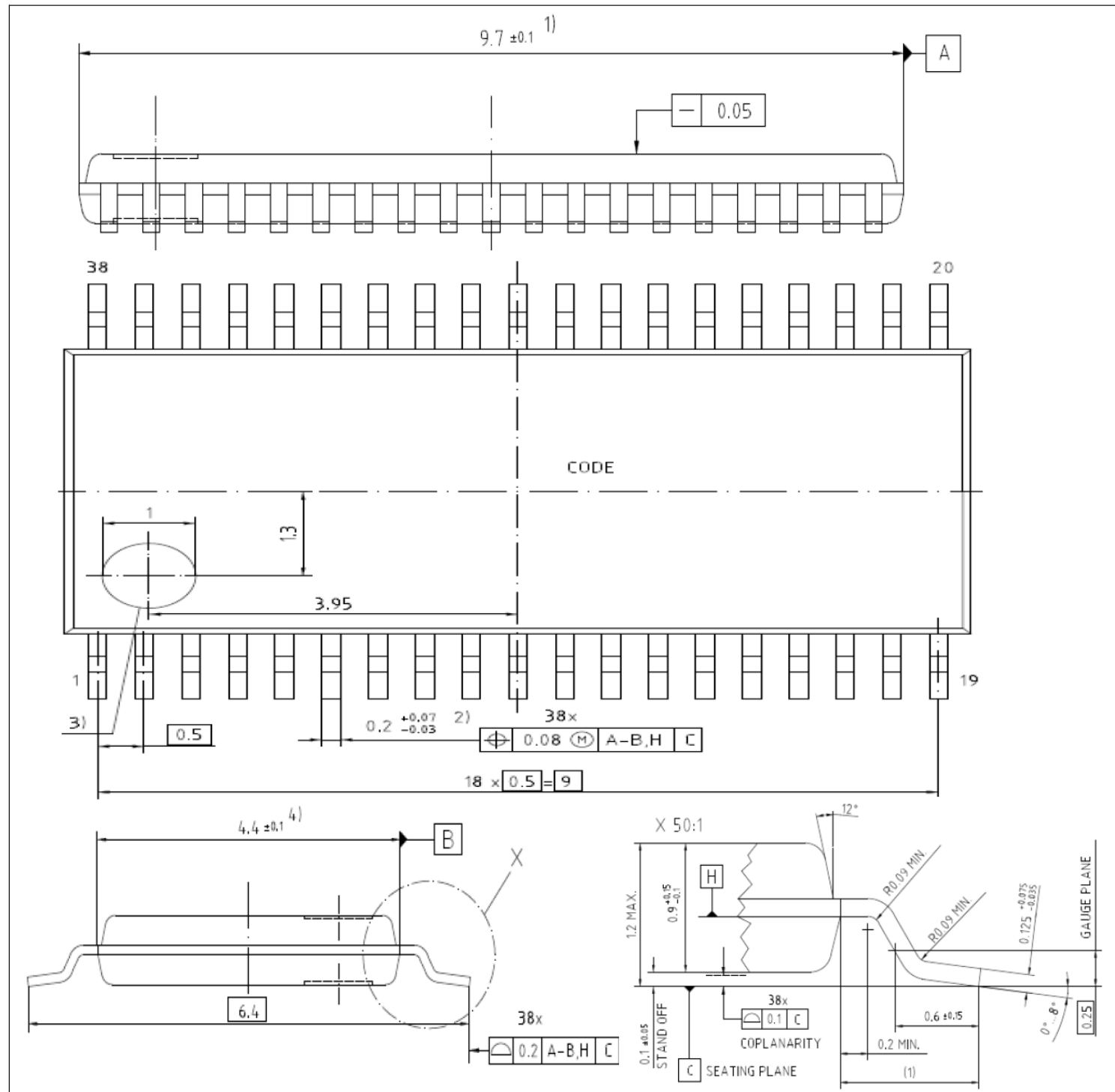


图 25 PG-TSSOP-38-9

8 封装信息

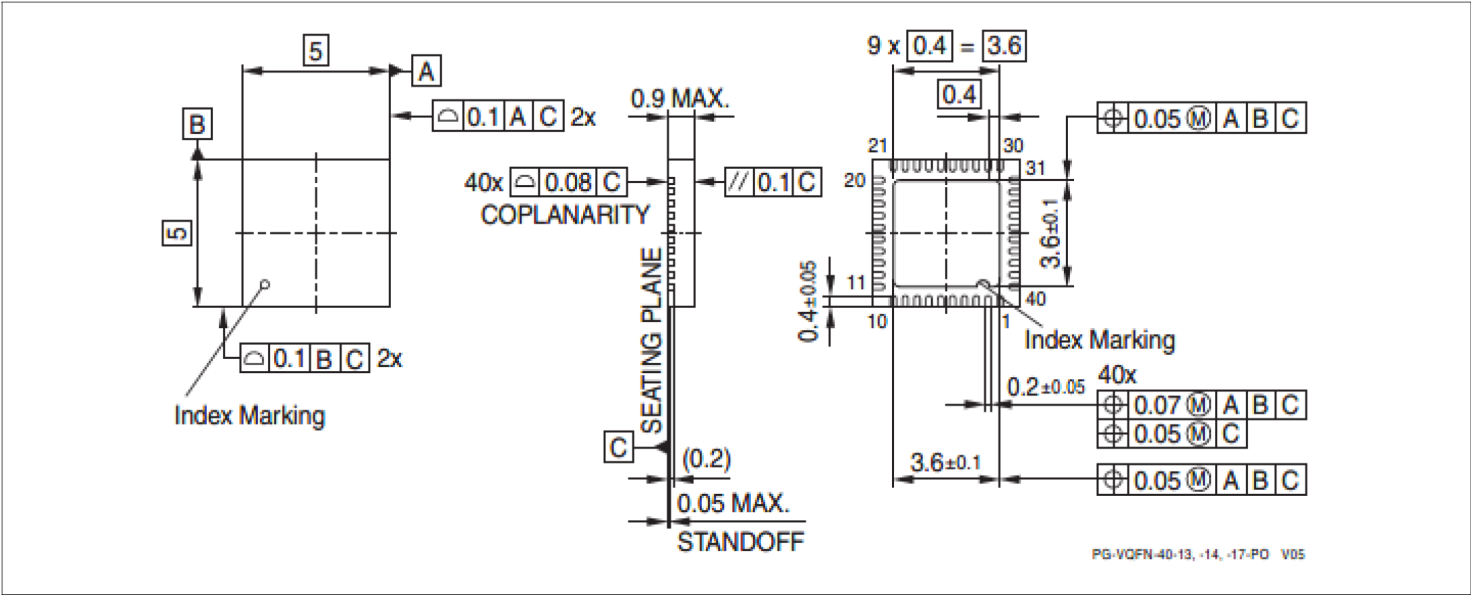


图 26 PG-VQFN-40-17

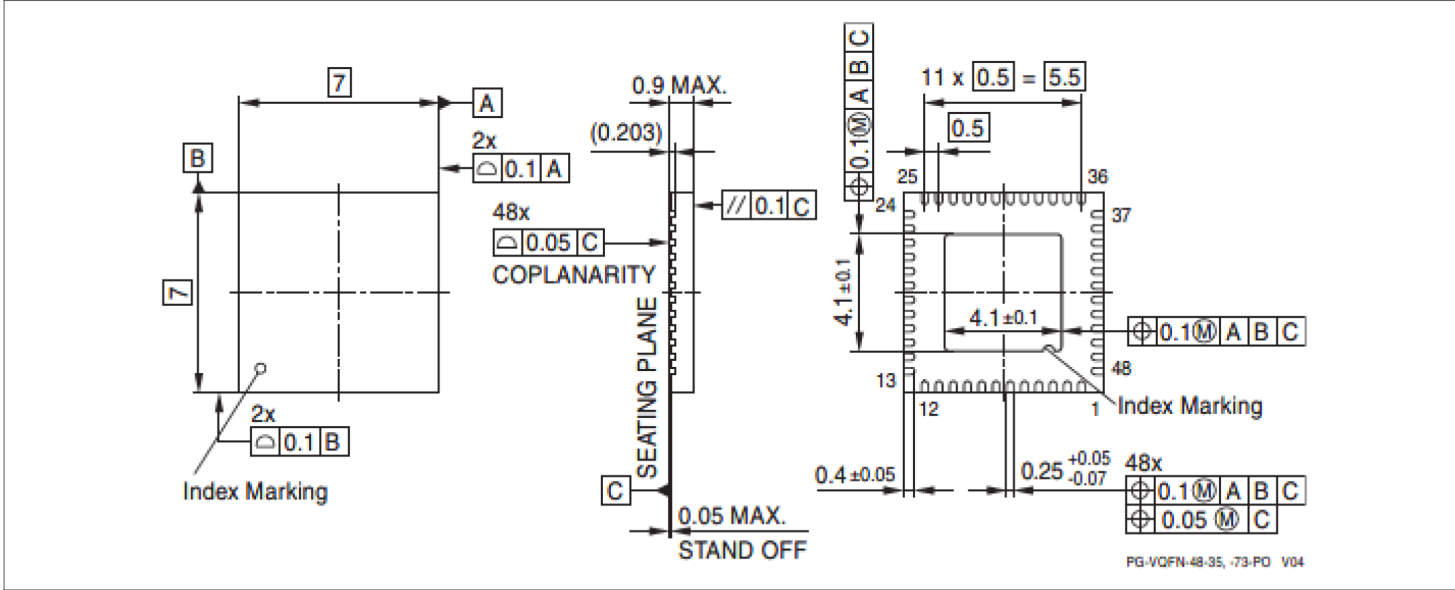


图 27 PG-VQFN-48-73

8 封装信息

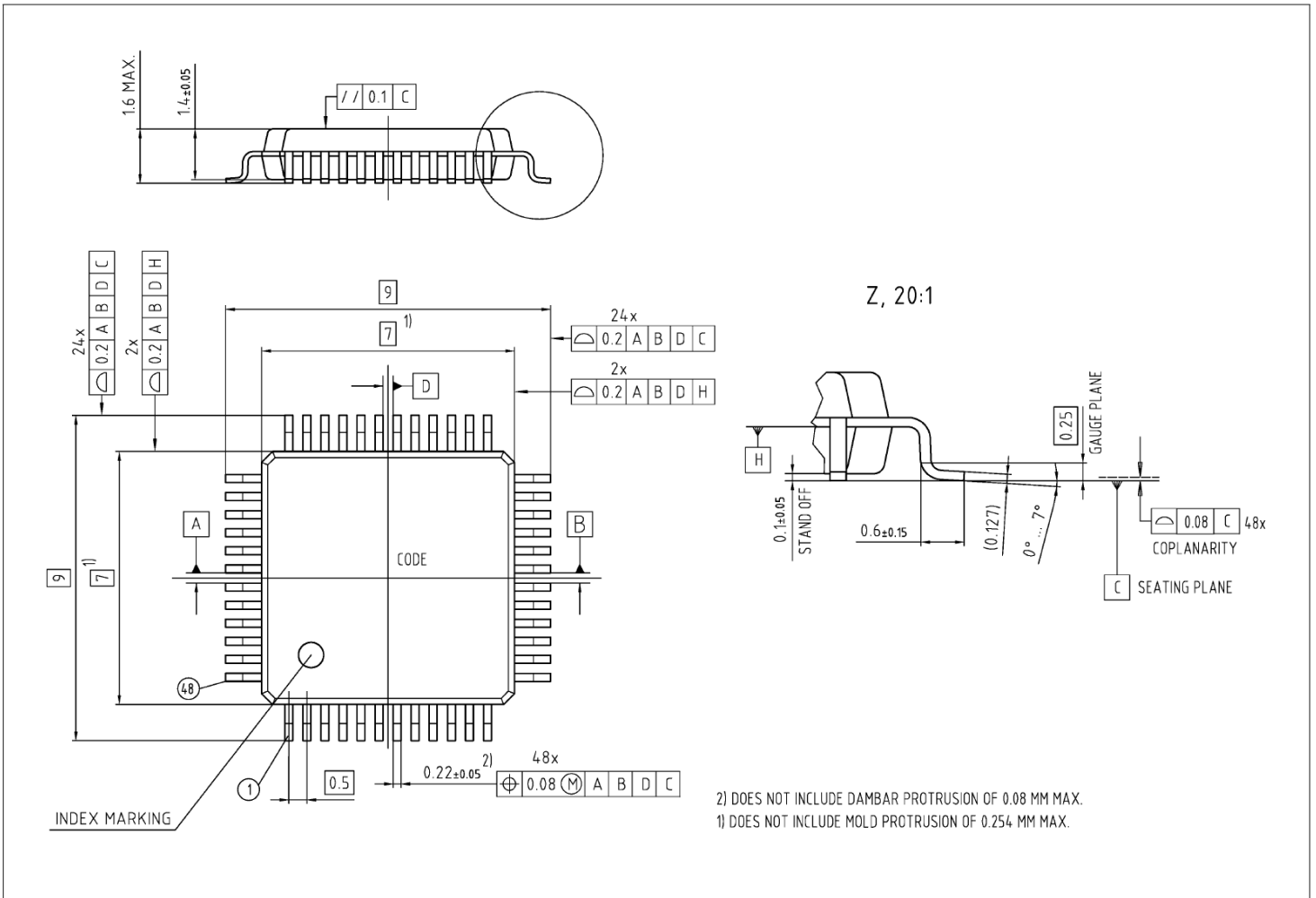


图 28 **PG-LQFP-48-10**

所有尺寸均以 mm 为单位。

9 缩略语

9 缩略语

表 35 本文档中使用的缩略语

ACMP	analog comparator
AHB	Advanced High-performance Bus
AMBA	Advanced microcontroller Bus Architecture
ANACTRL	Analog Control Unit
APB	Advanced Peripheral Bus
ASC	asynchronous serial channel
BCCU	Brightness and Colour Control Unit
BMI	Boot Mode Index
CMSIS	Cortex® microcontroller Software Interface Standard
CPU	central processing unit
CCU4	Capture Compare Unit 4
CCU8	Capture Compare Unit 8
CRC	cyclic redundancy code
DCO	digitally controlled oscillator
ECC	error correction code
ERU	Event Request Unit
EVR	embedded voltage regulator
FPU	floating point unit
GPIO	general purpose input/output
HMI	human-machine interface
IIC	Inter-Integrated Circuit (I2C)
IIS	Inter-IC Sound Interface
I/O	input/output
JTAG	Joint Test Action Group = IEEE1149.1
LED	light emitting diode
MSB	most significant bit
NC	not connected
NMI	non-maskable interrupt
NVIC	Nested Vectored Interrupt Controller
ORC	out-of-range comparator
PAU	Peripheral Access Unit
POSIF	Position Interface
PRNG	pseudorandom number generator

(表格续下页.....)

表 35 (续) 本文档中使用的缩略语

ROM	Read-Only Memory
RAM	Random Access Memory
RTC	real-time clock
SCU	System Control Unit
SFR	Special Function register
SHS	sample-and-hold sequencer
SPI	Serial Peripheral Interface
SRAM	Static RAM
SR	service request
SSC	synchronous serial channel
SSW	start-up software
TSE	temperature sensor
UART	Universal Asynchronous Receiver Transmitter
USIC	Universal Serial Interface Channel
VADC	versatile analog-to-digital converter
WDT	watchdog timer



10 文档惯例

10.1 计量单位

表 36 计量单位

Symbol	Unit of measure
°C	degree Celsius
KB	1024 bytes
kHz	kilohertz
Mbps	megabits per second
Msps	million samples per second
MHz	megahertz
ns	nanosecond
%	percent
V	volt



修订记录

修订记录

Document revision	Date	Description of changes
**	2026-06-25	Initial release.

商标

商标

PSOC™（原名PSoC™）是英飞凌科技的商标。本文档或其他文件中提及的PSoC™均应视为指代PSOC™。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2026-06-25

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2026 Infineon Technologies AG

All Rights Reserved.

Do you have a question about any aspect of this document?

Email: erratum@infineon.com

Document reference

IFX-cht1773216568252

Important notice

Products which may also include samples and may be comprised of hardware or software or both ("Product(s)") are sold or provided and delivered by Infineon Technologies AG and its affiliates ("Infineon") subject to the terms and conditions of the frame supply contract or other written agreement(s) executed by a customer and Infineon or, in the absence of the foregoing, the applicable Sales Conditions of Infineon. General terms and conditions of a customer or deviations from applicable Sales Conditions of Infineon shall only be binding for Infineon if and to the extent Infineon has given its express written consent.

For the avoidance of doubt, Infineon disclaims all warranties of non-infringement of third-party rights and implied warranties such as warranties of fitness for a specific use/purpose or merchantability. Infineon shall not be responsible for any information with respect to samples, the application or customer's specific use of any Product or for any examples or typical values given in this document.

If this document is marked as 'Preliminary', 'Target', 'Draft' or 'Proposal', Infineon reserves the right to change all information given in this document at any time without notice. Subject to the development and release of a Product for series supply by Infineon, the technical specifications of the Product are set forth in the relevant datasheet provided by Infineon without such marking.

The data contained in this document is exclusively intended for technically qualified and skilled customer representatives. It is the responsibility of the customer to evaluate the suitability of the Product for the intended application and the customer's specific use and to verify all relevant technical data contained in this document in the intended application and the customer's specific use. The customer is responsible for properly designing, programming, and testing the functionality and safety of the intended application, as well as complying with any legal requirements related to its use.

Unless otherwise explicitly approved by Infineon, Products may not be used in any application where a failure of the Products or any consequences of the use thereof can reasonably be expected to result in personal injury.

However, the foregoing shall not prevent the customer from using any Product in such fields of use that Infineon has explicitly designed and sold it for, provided that the overall responsibility for the application lies with the customer. Infineon expressly reserves the right to use its content for commercial text and data mining (TDM) according to applicable laws, e.g. Section 44b of the German Copyright Act (UrhG). If the Product includes security features:

Because no computing device can be absolutely secure, and despite security measures implemented in the Product, Infineon does not guarantee that the Product will be free from intrusion, data theft or loss, or other breaches ("Security Breaches"), and Infineon shall have no liability arising out of any Security Breaches.

If this document includes or references software:

The software is owned by Infineon under the intellectual property laws and treaties of the United States, Germany, and other countries worldwide. All rights reserved. Therefore, you may use the software only as provided in the software license agreement accompanying the software.

If no software license agreement applies, Infineon hereby grants you a personal, non-exclusive, non-transferable license (without the right to sublicense) under its intellectual property rights in the software (a) for software provided in source code form, to modify and reproduce the software solely for use with Infineon hardware products, only internally within your organization, and (b) to distribute the software in binary code form externally to end users, solely for use on Infineon hardware products. Any other use, reproduction, modification, translation, or compilation of the software is prohibited.

For further information on the Product, technology, delivery terms and conditions, and prices, please contact your nearest Infineon office or visit www.infineon.com.



免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。

由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。

因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 <http://www.infineon.com>

英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。

您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

重要通知

版本 2026-09-23

Infineon Technologies AG 出版，
德国 Neubiberg 85579

版权 © 2026 Infineon Technologies AG
及其关联公司。
保留所有权利。

**Do you have a question about this
document?**

Email:

erratum@infineon.com

Infineon Technologies AG 及其关联公司（以下简称“英飞凌”）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称“产品”），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文件中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据勘探（TDM）的权利。

如果产品包含安全功能：

由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称“安全漏洞”），英飞凌对任何安全漏洞不承担任何责任。

如果本文件包含或引用软件：

根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code) 形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 <https://www.infineon.com>。