

带 Bluetooth® LE 的 PSoC™ 63 MCU

概述

PSoC™ 6 MCU 是一款高性能、超低功耗、安全的 MCU 平台，专为物联网应用而设计。带 Bluetooth® LE 的 PSoC™ 63 产品系列基于 PSoC™ 6 MCU 平台，结合了采用低功耗闪存技术的高性能微控制器、数字可编程逻辑、高性能模数转换、以及标准通信和定时外设。

PSoC™ 63 产品系列提供符合 Bluetooth® LE 5.0 标准的无线连接。

特性

- 32 位双 CPU 子系统
 - 150 MHz Arm® Cortex®-M4F (CM4) CPU，带有单周期乘法、浮点运算和存储器保护单元 (MPU)
 - 100 MHz Cortex®-M0+ (CM0+) CPU 带有单周期乘法运算和 MPU

- 用户可选择在 1.1 V 或 0.9 V 电压下进行内核逻辑运算

- 1.1 V 内核运行时的 CPU 有功电流斜率

- Cortex®-M4: 40 μ A/MHz

- Cortex®-M0+: 20 μ A/MHz

- 0.9 V 内核运行时的 CPU 有功电流斜率

- Cortex®-M4: 22 μ A/MHz

- Cortex®-M0+: 15 μ A/MHz

- 两个 DMA 控制器，每个控制器带有 16 个通道

- 存储器子系统

- 1 MB 应用程序闪存、32 KB 辅助闪存 (AUXflash) 和 32 KB 监控闪存 (SFlash)；支持边写边读 (RWW)。两个 8 KB 闪存高速缓存，每个 CPU 一个。

- 288 KB SRAM，带电源和数据保持控制功能

- 一次性可编程 (OTP) 1 Kb eFuse 阵列

- Bluetooth® Low Energy 子系统

- 2.4 Ghz RF 收发器，带 50 Ω 天线驱动器

- 数字 PHY

- 支持主站和从站模式的链路层引擎

- 可编程 TX 功率：高达 4 dBm

- RX 灵敏度：-95 dBm

- RSSI：4 dB 分辨率

- 5.7 mA Tx (0 dBm) 和 6.7 mA RX (2 Mbps) 电流，带 3.3 V 电源和内部 SIMO 降压转换器

- 链路层引擎同时支持四个连接

- 支持 2 Mbps 数据传输速率

- 低功耗 1.7 V 至 3.6 V 工作电压

- 六种电源模式可实现精细的电源管理

- 保留 64KB SRAM 条件下，可低至 7 μ A 深度休眠模式电流

- 片上单进多出 (SIMO) DC-DC 降压转换器，静态电流 <1 μ A

- 带 64 字节寄存器和实时时钟的备份域

- 灵活的时钟选项

- 8 MHz 内部主振荡器 (IMO)，精度为 ±2%

- 超低功耗 32 kHz 内部低速振荡器 (ILO)

- 片上晶体振荡器（16 至 35 MHz 和 32 kHz）

- 用于倍增时钟频率的锁相环 (PLL)

特性

- 用于倍增 IMO 频率的锁频环 (FLL)
- 整数和小数外设时钟分频器
- 四线 SPI (QSPI)/ 串行存储器接口 (SMIF)
 - 从外部四线 SPI 闪存就地执行 (XIP)
 - 即时加密和解密
 - 4 KB 高速缓存，以更低功耗实现更高的 XIP 性能
 - 支持单线、双线、四线、双四线、和八线接口，吞吐量高达 640 Mbps
- 分段式 LCD 驱动器
 - 支持多达 83 段、多达 8 个常用段
- 串行通信
 - 九个运行时可配置的串行通信模块 (SCB)
 - 八个 SCB：可配置为 SPI、I²C 或 UART
 - 一个深度睡眠 SCB：可配置为 SPI 或 I²C
 - USB full-speed device 接口
- 音频子系统
 - 两个脉冲密度调制 (PDM) 通道和一个 I²S 通道，采用时分复用 (TDM) 模式
- 定时和脉冲宽度调制器
 - 32 个定时器 / 计数器 / 脉冲宽度调制器 (TCPWM)
 - 支持中心对齐模式、边缘模式和伪随机模式
 - 基于比较器的 Kill 信号触发
- 可编程的模拟资源
 - 12 位分辨率、1 Msps 采样率的 SAR ADC，包括差分、单端模式和具有信号求平均功能的 16 通道序列发生器
 - 两个低功耗比较器支持深度睡眠和休眠模式
 - 与 ADC 连接的内置温度传感器
 - 一个 12 位电压模式数模转换器 (DAC)，稳定时间 < 2 μs
 - 两个具有低功耗运行模式的运算放大器
- 多达 84 个可编程 GPIO
 - 两个 Smart I/O™ 端口 (16 个 I/O) 可在 GPIO 引脚上进行布尔操作；在系统深度睡眠期间可用
 - 可编程驱动模式、强度和压摆率
 - 六个耐过压 (OVT) 引脚
- 电容式感应
 - CAPSENSE™ 提供一流的信噪比 (SNR)、液体容差和近距离传感功能
 - 可动态使用自感和互感功能
 - 自动硬件调节 (SmartSense)
- 平台架构中内置的安全性
 - 通过不间断的“安全启动” 实现基于 ROM 的信任根
 - 执行镜像的分步认证
 - 受保护例程在仅执行模式下安全执行代码
 - 可以禁用所有调试和测试入口路径
 - 最多八个保护情境
- 加密加速器
 - 对称和非对称加密方法以及散列函数的硬件加速
 - 真随机数生成器 (TRNG) 功能
- 可编程数字资源

特性

- 12 个可编程逻辑块，每个块有 8 个宏单元和一个 8 位数据通道（称为通用数字块或 UDB）
- 可用作拖放布尔基元（门、寄存器）或 Verilog 可编程块
- 英飞凌提供的外设组件库使用 UDB 实现通信外设（例如 LIN、UART、SPI、I²C、S/PDIF 和其他协议）、波形发生器、伪随机序列 (PRS) 生成等功能。
- 事件探查器
 - 八个计数器可对片载资源进行事件或持续时间监测
- 封装
 - 124-BGA 和 104-M-CSP；带 USB
 - 116-BGA、104-M-CSP 和 68-QFN；无 USB
- 设备标识和修订
 - 产品系列 ID (12 位)：0x100
 - 主要 / 次要芯片修订版 ID：2/4
 - 固件版本：ROM 引导：4.1，闪存启动：1.20.1.45（见 [引导代码 部分](#)）
 - 该产品系列有一个 JTAG ID，可通过 SWJ 接口获取。它是一个 32 位 ID，其中：
 - 最重要的数字是器件修订版，其基于主要芯片修订版
 - 接下来的四位数与部件编号相对应，例如 "E4B0" 为十六进制数
 - 最不重要的三个数字是制造商 ID，在本例中为十六进制数 "069"。
 - 固件可以使用 Silicon ID 系统调用来获取 Silicon ID 和 ROM 引导数据。详细信息，请参阅 [技术参考手册 \(TRM\)](#)。
 - 闪存启动版本可直接从指定地址 0x1600 2004 读取。详细信息，请参阅 [技术参考手册 \(TRM\)](#)。

概述	1
特性	1
1 开发生态系统	6
1.1 PSoC™ 6 MCU 资源	6
1.2 ModusToolbox™ 软件	7
1.3 PSoC™ Creator	8
2 区块和功能	9
3 功能描述	11
3.1 CPU 和存储器子系统	12
3.1.1 CPU	12
3.1.2 中断	12
3.1.3 处理器间通信 (IPC)	12
3.1.4 DMA 控制器	13
3.1.5 密码加速器 (Crypto)	13
3.1.6 保护单元	13
3.1.7 存储器	13
3.1.8 引导代码	14
3.1.9 存储器映射	15
3.2 系统资源	16
3.2.1 电源系统	16
3.2.2 功耗模式	16
3.2.3 时钟系统	16
3.2.4 内部主振荡器 (IMO)	17
3.2.5 内部低速振荡器 (ILO)	17
3.2.6 外部晶体振荡器	18
3.2.7 看门狗计时器 (WDT、MCWDT)	18
3.2.8 时钟分频器	18
3.2.9 触发器路由	18
3.2.10 复位	19
3.3 Bluetooth® LE 无线电和子系统	19
3.4 可编程模拟子系统	21
3.4.1 12 位 SAR ADC	21
3.4.2 温度感应器	21
3.4.3 12 位数字模拟转换器 (DAC)	21
3.4.4 带有两个运算放大器的连续微型时间块 (CTBm)	21
3.4.5 低功耗比较器	21
3.5 可编程数字资源	23
3.5.1 Smart I/O	23
3.5.2 通用数字块 (UDB)	23
3.6 固定功能数字模块	24
3.6.1 定时器 / 计数器 / 脉宽调制器 (TCPWM) 块	24
3.6.2 串行通信模块 (SCB)	24
3.6.3 USB full-speed device 接口	24
3.6.4 QSPI 接口串行存储器接口 (SMIF)	25
3.6.5 LCD	25
3.7 GPIO	26
3.8 特殊功能外设	27
3.8.1 音频子系统	27
3.8.2 CAPSENSE™ 子系统	27
4 引脚分布	31
5 电源注意事项	46
6 电气规格	52
6.1 最大绝对额定值	52

6.2 器件级规格	52
6.2.1 电源	53
6.2.2 CPU 电流和转换时间	54
6.2.3 XRES	60
6.2.4 GPIO	60
6.3 模拟外设	63
6.3.1 运算放大器	63
6.3.2 低功耗 (LP) 比较器	67
6.3.3 SAR ADC	68
6.3.4 DAC	69
6.3.5 CSD	70
6.4 数字外设	75
6.4.1 LCD 规格	77
6.5 存储器	78
6.5.1 闪存	78
6.6 系统资源	79
6.6.1 上电复位	79
6.6.2 电压监测器	80
6.6.3 SWD 和 Trace 接口	81
6.6.4 内部主振荡器	81
6.6.5 内部低速振荡器	81
6.6.6 晶体振荡器	83
6.6.7 外部时钟	83
6.6.8 PLL	83
6.6.9 时钟源切换时间	84
6.6.10 FLL	84
6.6.11 UDB	84
6.6.12 USB	86
6.6.13 QSPI	86
6.6.14 音频子系统	87
6.6.15 Smart I/O	89
6.6.16 高精度 ILO (PILO)	89
6.6.17 JTAG 边界扫描	89
6.7 Bluetooth® LE	91
7 订购信息	96
7.1 PSoC™ 6 MPN 解码器	97
8 封装	98
9 缩略语	103
10 文档惯例	107
10.1 计量单位	107
文档修订记录	108

1 开发生态系统

1.1 PSoC™ 6 MCU 资源

英飞凌在 www.infineon.com 提供了大量数据，可帮助您选择合适的 PSoC™ 器件，并快速有效地将其集成到您的设计中。以下是 PSoC™ 6 MCU 资源的简要链接列表：

- 概述：[PSoC™ 产品组合, PSoC™ 路线图](#)
- 产品选择器：[PSoC™ 6 MCU](#)
- **应用笔记**涵盖从基础到高级的广泛主题。应用笔记包括：
 - [AN221774](#): 在 PSoC™ Creator 上使用 PSoC™ 6 MCU 入门
 - [AN210781](#): 在 PSoC™ Creator 上使用带 Bluetooth® 低功耗连接功能的 PSoC™ 6 MCU 入门
 - [AN218241](#): PSoC™ 6 MCU 硬件设计注意事项
 - [AN213924](#): PSoC™ 6 MCU 器件固件更新 (DFU) 软件开发工具包指南
 - [AN215656](#): PSoC™ 6 MCU 双核系统设计
 - [AN219528](#): PSoC™ 6 MCU 低功耗模式和功耗降低技术
 - [AN221111](#): PSoC™ 6 MCU 设计一套定制化的安全系统
 - [AN85951](#): PSoC™ 4、PSoC™ 6 MCU CAPSENSE™ 设计指南
- **代码示例**展示了产品特性和使用方式，可在以下网页获取：[Infineon GitHub repositories](#)
- **技术参考手册 (TRMs)** 详细介绍了 PSoC™ 6 架构和寄存器。
- **PSoC™ 6 MCU 编程规范**提供了对 PSoC™ 6 MCU 非易失性存储器进行编程的必要信息。
- **开发工具**
 - [ModusToolbox™](#) 软件通过一套强大的工具和软件库实现了跨平台代码开发。
 - [CY8CKIT-062-BLE](#) - PSoC™ 6-Bluetooth® LE 先锋套件：支持 PSoC 63-BLE 产品线设计和调试的硬件平台
 - [CY8CPROTO-063-BLE](#) - PSoC™ 6-Bluetooth® LE 原型设计套件：低成本 PSoC™ 63-Bluetooth® LE 套件，采用卡入式外形。
 - [PSoC™ 6 CAD 库](#)为常用工具提供封装和原理图支持。还提供 BSDL 文件和 IBIS 模型。
- **培训视频**涵盖各种主题，包括 [PSoC™ 6 MCU 101 系列](#)。
- **英飞凌开发者社区**可以每周 7 天、每天 24 小时与世界各地的 PSoC™ 开发者交流，并设置了一个专门的 [PSoC™ 6 MCU 社区](#)。

1.2 ModusToolbox™ 软件

ModusToolbox™ 软件是英飞凌的多平台工具和软件库的综合集合，为创建融合的 MCU 和无线系统提供了沉浸式的开发体验。它是：

- 全面 -- 它拥有你需要的资源
- 灵活 -- 你可以在自己的工作流程中使用这些资源

• 原子化 -- 你可以只获得你想要的资源

英飞凌提供了大量的 [GitHub 代码库](#)。其包括：

- 与英飞凌套件相一致的电路板支持包 (BSP)
- 底层资源，包括硬件抽象层 (HAL) 和外设驱动程序库 (PDL)
- 中间件支持 CAPSENSE™、Bluetooth® 低功耗和网状网络等行业领先功能
- 一套广泛的经过全面测试的 [代码示例应用程序](#)

注意：HAL 为配置和使用英飞凌 MCU 上的硬件模块提供了一个高级简化接口。它是一个通用接口，可以在多个产品系列中使用。例如，它使用简化的 API 封装 PSoC™ 6 PDL，但 PDL 公开了所有底层外设功能。即使某个部分需要更精细的控制，您也可以将 HAL 更简单、更通用的界面用于大部分应用程序。

ModusToolbox™ 软件不依赖于 IDE，可轻松适应您的工作流程和首选开发环境。如图 1 所示，它包括一个 project creator、外设和库配置器、一个库管理器，以及可选的 Eclipse IDE for ModusToolbox™。有关使用英飞凌工具的信息，请参考 ModusToolbox™ 软件附带的文档，以及 [AN228571: ModusToolbox™ 上 PSoC™ 6 MCU 入门](#)

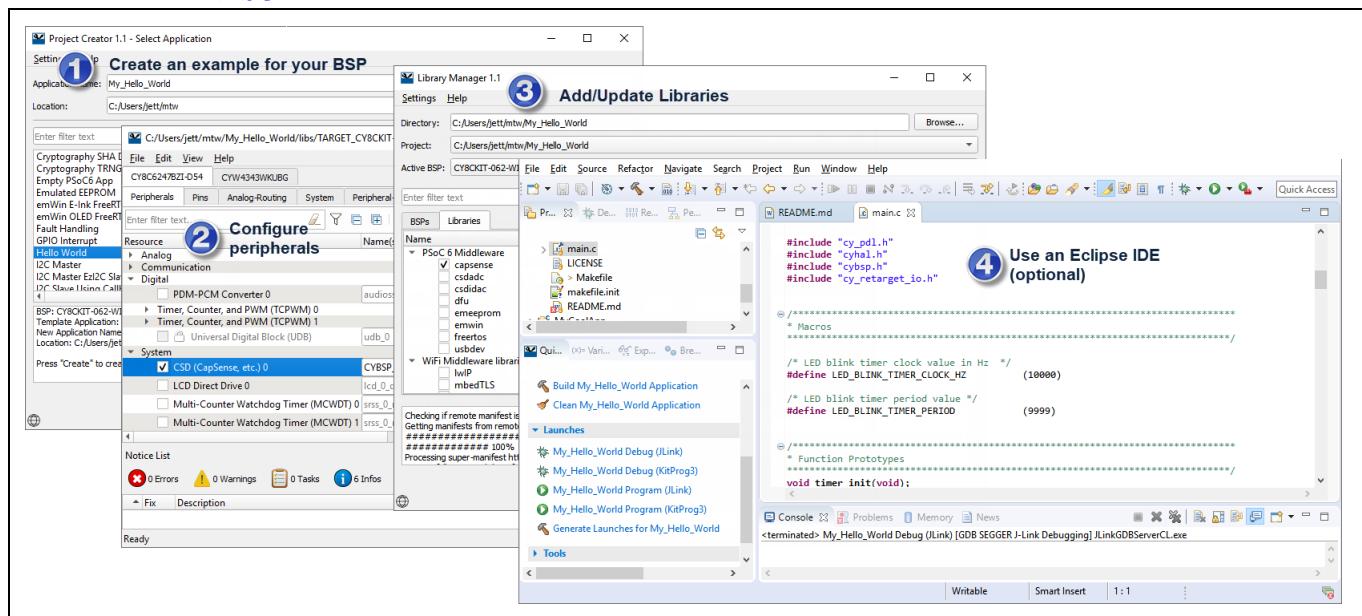


图 1 ModusToolbox™ 软件工具

1.3 PSoC™ Creator

注意：新设计不建议使用 PSoC™ Creator。

PSoC™ Creator 是一款基于 Windows 的免费集成设计环境 (IDE)。它支持基于 PSoC™ 6 MCU 的并发硬件和固件设计。图 2 显示使用 PSoC™ Creator，您可以：

1. 浏览 PSoC™ Creator 中的 200 多个元件库。
2. 拖放组件图标，在主设计工作区中完成硬件系统设计
3. 使用组件配置工具和组件数据表配置组件
4. 在 PSoC™ Creator IDE 中共同设计应用固件和硬件，或为第三方 IDE 构建项目
5. 以 PSoC™ 6 先锋套件为您的方案制作原型。如果有设计修改的需求，PSoC™ Creator 和组件让您能够在线修改而不必更改硬件。

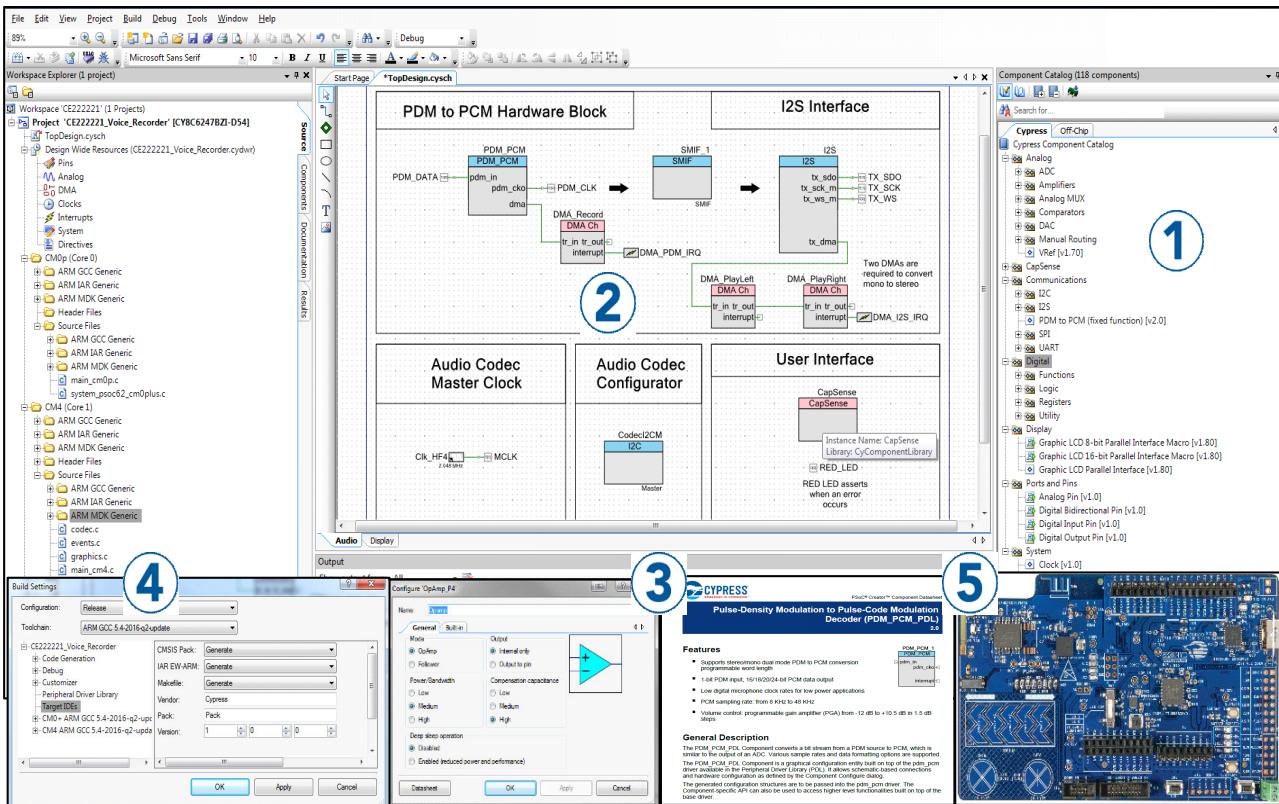


图 2 PSoC™ Creator 原理图输入和组件

区块和功能

2 区块和功能

图 3 显示了主要子系统及其互连的简化视图。彩色编码显示了区块仍可正常工作的最低功率模式。例如，SRAM 可在深度睡眠模式下工作。

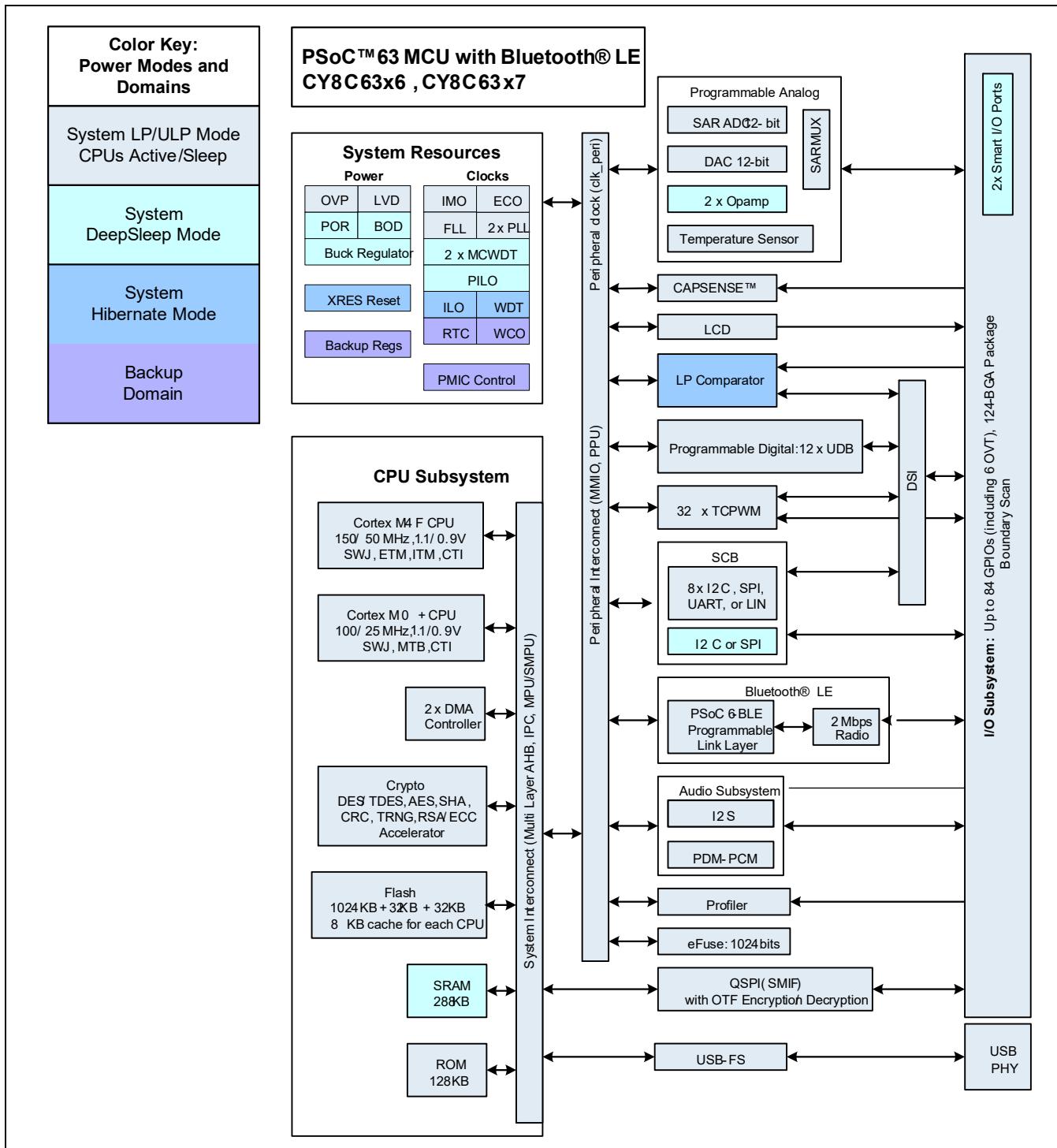


图 3 框图

区块和功能

有三个调试访问端口，CM4 和 CM0+ 各一个，还有一个系统端口。PSoC™ 6 MCU 器件能够为硬件和固件的编程、测试、调试和跟踪提供广泛的支持。对于与重新编程器件或启动和中断闪存编程序列相关的应用程序，可以永久禁用所有器件接口。可以禁用所有编程、调试和测试接口。

借助完善的片上调试 (DoC) 功能，可以使用标准的生产用器件在最终系统中进行全面的器件调试。它不需要特殊的接口、调试转接板、模拟器或仿真器。只需要标准的编程连接，即可全面支持调试。

用于 ModusToolbox™ 软件的 Eclipse IDE 和 PSoC™ Creator^[1] 集成开发环境 (IDE) 为这些器件提供完全集成的编程和调试支持。SWJ (SWD 和 JTAG) 接口与行业标准的第三方探头完全兼容。PSoC™ 6 能够禁用调试功能，具有非常强大的闪存保护功能，并允许在片上可编程块中实现客户专有功能，从而提供了多层次的器件安全性。

注释

1. 新设计不建议使用 PSoC™ Creator。

功能描述

3 功能描述

以下各节概述了图 3 框图中标识的各功能块的特性、功能和操作。有关详细信息，请参阅以下文档：

- 电路板支持软件包 (BSP) 文档

BSP 可在 [GitHub](#) 上获取。它们与英飞凌套件保持一致，并为硬件配置文件、启动代码和链接器文件等基本设备功能提供文件。BSP 还包括支持套件所需的其他库。每个 BSP 都有自己的文档，但通常包括一个 API 参考，例如 [这里的示例](#)。该 [搜索链接](#) 可查找英飞凌 GitHub 站点上当前可用的所有 BSP。

- 硬件抽象层 API 参考手册

硬件抽象层 (HAL) 为配置和使用英飞凌 MCU 上的硬件模块提供了一个高级接口。它是一个通用接口，可以在多个产品系列中使用。即使某个部分需要更精细的控制，您也可以将 HAL 更简单、更通用的界面用于大部分应用程序。[HAL API 参考](#) 提供了完整的详细信息。使用 HAL 的示例应用程序会自动从 GitHub 仓库下载 HAL。

- 外设驱动程序库 (PDL) 应用程序编程接口 (API) 参考手册

外设驱动程序库 (PDL) 将设备头文件和外设驱动程序集成到单个封装中，并支持所有 PSoC™ 6 MCU 产品系列。驱动程序将硬件功能抽象为一组易于使用的 API。这些内容在 [PDL API 参考](#) 中有完整的文档说明。使用 PSoC™ 6 PDL 的示例应用可从 GitHub 存储库中自动下载。

- 架构技术参考手册 (TRM)

架构 TRM 提供了设备中每种资源的详细说明。如果需要了解 PDL 提供的软件下面的硬件的运行情况，可以使用此参考资料。它描述了每种资源的架构和功能，并解释了每种资源在所有模式下的运行情况。它为相关寄存器的使用提供了具体指导。

- 寄存器技术参考手册 (TRM)

寄存器 TRM 提供了设备中所有寄存器的完整列表。它包括所有寄存器字段的细分、可能的设置、读 / 写访问权限和默认状态。所有在典型应用中具有合理用途的寄存器都具有从 PDL 中访问它们的功能。注意 ModusToolbox 和 PDL 可能会为某些寄存器提供不同于硬件默认值的软件默认值，并覆盖硬件默认值。

功能描述

3.1 CPU 和存储器子系统

如 [图 3](#) 所示, PSoC™ 6 具有多个总线主。它们是: CPU、DMA 控制器、QSPI、USB 和密码块。一般来说, 通过多层 Arm AMBA 高性能总线 (AHB) 仲裁, 所有存储器和外设均可被所有总线主控器访问和共享。CPU 之间的访问可通过处理器间通信 (IPC) 块实现同步。

3.1.1 CPU

有两个 Arm® Cortex® CPU:

Cortex®-M4 (CM4) 具有单周期乘法运算、浮点运算单元 (FPU) 和存储器保护单元 (MPU)。它的运行频率最高可达 150 MHz。这是主 CPU, 设计用于缩短中断响应时间、提高代码密度和吞吐量。

CM4 实现了基于 Thumb-2 技术的 Thumb 指令集版本 (Armv7-M 架构参考手册中定义)。

Cortex®-M0+ (CM0+) 具有单周期乘法运算和 MPU。它的运行速度最高可达 100 MHz; 不过, 对于高于 100 MHz 的 CM4 速度, CM0+ 和总线外设的速度限制为 CM4 的一半。因此, 对于运行频率为 150 MHz 的 CM4, 在系统低功耗 (LP) 模式下, CM0+ 和外设的运行频率被限制在 75 MHz。在系统超低功耗 (ULP) 模式下, CPU 速度分别被限制为 50 MHz 和 25 MHz。

CM0+ 是辅助 CPU, 用于执行系统调用以及设备级安全和保护功能。CM0+ 提供安全、不间断的启动功能。这有助于确保执行开机自检引导, 系统完整性检查以及存储器和外围设备访问权限。

CM0+ 实现了 Armv6-M Thumb 指令集 (定义见 Armv6-M 架构参考手册)。

CPU 在 $V_{DDD} = 3.3\text{ V}$ 时具有以下功耗, 并使用内部降压稳压器:

表 1 使用内部降压稳压器时, $V_{DDD} = 3.3\text{ V}$ 时的有效电流斜率

CPU	系统功耗模式		
	ULP	LP	
Cortex-M0+	15 $\mu\text{A}/\text{MHz}$	20 $\mu\text{A}/\text{MHz}$	
Cortex-M4	22 $\mu\text{A}/\text{MHz}$	40 $\mu\text{A}/\text{MHz}$	

根据 Arm 的定义, CPU 可以有选择地进入睡眠和深度睡眠电源模式。

这两个 CPU 都有嵌套向量嵌套式矢量中断控制器 (NVIC), 用于快速、确定性的中断响应, 并具有唤醒中断控制器 (WIC), 用于从深度睡眠电源模式唤醒 CPU。

CPU 具有广泛的调试支持。PSoC™ 6 有一个调试访问端口 (DAP), 作为器件编程和调试的接口。外部编程器或调试器 ("主机") 通过设备串行线调试 (SWD) 或联合测试行动组 (JTAG) 接口引脚与 DAP 通信。通过 DAP (受限制), 主机可以访问设备存储器和外围设备以及两个 CPU 中的寄存器。

每个 CPU 都提供如下调试和跟踪功能:

- CM4 支持六个硬件断点和四个观察点、4 位嵌入式跟踪宏单元 (ETM)、串行线查看器 (SWV), 以及通过单线输出 (SWO) 引脚进行 printf()-style 调试。
- CM0+ 支持四个硬件断点和两个监视点, 以及一个带有 4 KB 专用 RAM 的微跟踪缓冲区 (MTB)。

PSoC™ 6 还具有嵌入式交叉触发器, 可对两个 CPU 进行同步调试和跟踪。

3.1.2 中断

该产品线有 147 个系统和外设中断源, 支持两个 CPU 上的中断和系统异常。CM4 有 147 条中断请求线 (IRQ), 中断源 "n" 直接连接到 IRQn。CM0+ 有 32 个中断 IRQ[31:0], 可将一个系统中断源配置映射到任意 IRQ[31:0]。

每个中断都支持可配置的优先级 (CM4 为八级, CM0+ 为四级)。一个系统中断可以映射到每个 CPU 的不可屏蔽中断 (NMI)。多达 41 个中断源能够使用 WIC 将设备从深度睡眠电源模式唤醒。详情请参考 [技术参考手册](#)。

3.1.3 处理器间通信 (IPC)

除了 Arm SEV 和 WFE 指令外, 还包括一个硬件处理器间通信 (IPC) 块。它包括 16 个 IPC 通道和 16 个 IPC 中断结构。IPC 通道可用于实现处理器之间的数据通信。每个 IPC 通道还实现了一个锁定方案, 可用于管

功能描述

理共享资源。IPC 中断可让一个处理器中断另一个处理器，发出事件信号。这用于触发事件，例如通知和释放相应的 IPC 通道。某些 IPC 通道和其它资源被保留，如下 [表 2](#) 所示：

表 2 IPC 通道和其他资源的分配

可用资源	消耗的资源
IPC 通道，16 个可用通道	8 个保留
IPC 中断，16 个可用	8 个保留
其他中断	1 个保留
CM0+ NMI	保留
其他资源：时钟分频器、DMA 通道等。	1 个 CM0 + 中断多路复用器

3.1.4 DMA 控制器

两个 DMA 控制器各有 16 个通道，支持独立于 CPU 的存储器和外设访问。DMA 通道的描述符可以存在 SRAM 或闪存中。因此，描述符的数量仅受存储器大小的限制。每个描述符都可以通过两个嵌套循环传输数据，其地址增量可配置为源地址和目标地址。每个描述符的数据传输量因 DMA 通道类型而异。详情可参考 [技术参考手册](#)。

3.1.5 密码加速器 (Crypto)

该子系统包括加密功能和随机数生成器的硬件实现和加速。

密码子系统支持以下功能：

- 加密 / 解密功能
 - 数据加密标准 (DES)
 - 三重 DES (3DES)
 - 高级加密标准 (AES) (128 位、192 位、256 位)
 - 椭圆曲线加密 (ECC)
 - RSA 加密函数
- 散列函数
 - 安全散列算法 (SHA)
 - SHA-1
 - SHA-224/-256/-384/-512
- 消息验证函数 (MAC)
 - 散列信息验证码 (HMAC)
 - 基于密码的信息验证码 (CMAC)
- 32 位循环冗余；代码 (CRC) 生成器
- 随机数生成器
 - 伪随机数生成器 (PRNG)
 - 真随机数生成器 (TRNG)

3.1.6 保护单元

该产品系列有多种类型的保护单元，可控制对存储器和外设寄存器的错误或未经授权的访问。CM4 和 CM0+ 具有 Arm MPU，用于总线主控级保护。其他总线主控使用额外的 MPU。共享存储器保护单元 (SMPU) 有助于对多个总线主控之间共享的存储器资源实施存储器保护。外设保护单元 (PPU) 与 SMPU 类似，不过设计用于保护外设寄存器空间。

保护单元支持存储器和外设访问属性，包括地址范围、读 / 写、代码 / 数据、权限级别、安全 / 非安全以及保护上下文。某些保护单元资源保留给系统使用；详情可参见 [技术参考手册 \(TRM\)](#)。

3.1.7 存储器

PSoC™ 6 包含闪存、SRAM、ROM 和 eFuse 存储器块。

- 闪存

功能描述

应用闪存高达 1 MB，按 256 KB 扇区排列。还有两个 32 KB 闪存扇区：

- 辅助闪存 (AUXflash)，通常用于 EEPROM 模拟。
- 监视闪存 (SFlash)。存储在 SFlash 中的数据包括器件修整值、**闪存启动**代码和加密密钥。设备过渡到 "安全" 生命周期阶段后，无法再更改 SFlash。

闪存具有 128 位宽访问权限，可降低功耗。可以在行级别执行写入操作。一行为 512 个字节。在低功耗和超低功耗模式下均支持读取操作，但在超低功耗模式下可能无法执行写入操作。

闪存控制器有两个高速缓存，每个 CPU 一个。每个高速缓存为 8 KB，具有 4 路组关联。

• SRAM

SRAM 容量高达 288 KB。以 32KB 为电源控制和保留的最小单位，允许用户控制深度睡眠中保留的存储量。在休眠模式下不保留存储器。

• ROM

128 KB ROM，也称为监控 ROM (SROM)，为若干系统功能提供代码 (**ROM 引导**)。ROM 包含设备初始化、闪存写入、安全、eFuse 编程和其他系统级例程。ROM 代码只能由 CM0+ CPU 在保护上下文 0 中执行。系统功能可由 CPU 或通过 DAP 启动。这会导致 CM0+ 出现 NMI，从而使 CM0+ 执行系统功能。

• eFuse

一次性可编程 (OTP) eFuse 阵列由 1024 位组成，其中 512 位保留在系统使用，如芯片 ID、器件 ID、初始微调设置、器件生命周期和安全设置。其余位可用于存储密钥信息，哈希值，唯一 ID 或类似的自定义内容。

每个保险丝都单独编程；一旦编程（或 "熔断"），其状态就不能更改。熔断保险丝会将其从默认状态 0 转换为 1。要对电子保险丝 (eFuse) 进行编程， V_{DDIO0} 必须为 2.5 V ±5%，电流为 14 mA。

由于熔断电子保险丝是一个不可逆的过程，因此建议仅在受控的工厂条件下进行批量生产时进行编程。更多信息，参阅 **PSoC™ 6 MCU 编程规范**。

3.1.8 引导代码

ROM 引导 和 **闪存启动** 这两个代码块被预编程到器件中，共同提供设备启动和配置、基本安全功能、生命周期阶段管理和其他系统功能。

• ROM 引导

设备复位时，ROM 中的启动代码是第一个执行的代码。该代码执行以下操作：

- 闪存启动代码完整性检查
- 设备微调设置（校准）
- 设置设备保护单元
- 为生命周期状态设置设备访问限制

ROM 无法更改，是安全系统中的信任根。

• 闪存启动

闪存启动是存储在 SFlash 和应用闪存中的固件模块。它确保只有经过验证的应用程序才能在设备上运行。它还可确保固件映像未被修改，例如未被恶意第三方修改。

闪存启动

- 由 ROM 引导验证
- 在 ROM 启动后、用户应用程序之前运行
- 启用系统调用
- 配置调试访问端口
- 启动用户应用程序

如果无法验证用户应用程序，则闪存引导可确保设备转换为安全状态。

功能描述

3.1.9 存储器映射

两个 CPU 都有固定的地址映射，可共享访问存储器和外设。32 位（4 GB）地址空间划分为 [表 3](#) 中所示的区域。注意代码可以从代码和外部 RAM 执行。

表 3 CM4 和 CM0+ 的地址图

地址范围	名称	使用
0x0000 0000 – 0x1FFF FFFF	代码	程序代码区域。数据也可以放在这里。它包括从地址 0 开始的异常向量表。
0x2000 0000 – 0x3FFF FFFF	SRAM	数据区域。PSoC™ 6 不支持该区域。
0x4000 0000 – 0x5FFF FFFF	外设	所有外设寄存器。无法从此区域执行代码。PSoC™ 6 不支持该区域的 CM4 位带。
0x6000 0000 – 0x9FFF FFFF	外部 RAM	SMIF 或 Quad SPI（参见 QSPI 接口串行存储器接口 (SMIF) 部分 ）。代码可以从此区域执行。
0xA000 0000 – 0xDFFF FFFF	外部设备	未使用。
0xE000 0000 – 0xE00F FFFF	私有外设总线	用于访问 CPU 内核的外设寄存器。
0xE010 0A000 – 0xFFFF FFFF	设备	设备专用系统寄存器。

[表 4](#) 中显示的设备存储器映射同时适用于两个 CPU。也就是说，CPU 共享访问所有 PSoC™ 6 MCU 存储器和外设寄存器。

表 4 CM4 和 CM0+ 的内部存储地址映射

地址范围	存储器类型	尺寸
0x0000 0000 – 0x0001 FFFF	ROM	128 KB
0x0800 0000 – 0x0804 7FFF	SRAM	最多 288 KB
0x1000 0000 – 0x100F FFFF	应用程序闪存	最多 1 MB
0x1400 0000 – 0x1400 7FFF	辅助闪存，可用于 EEPROM 仿真	32 KB
0x1600 0000 – 0x1600 7FFF	监控闪存	32 KB

注意 SRAM 位于两个 CPU 的 Arm® 代码区内（见 [表 3](#)）。CPU 的 Arm SRAM 区域没有物理存储器。

功能描述

3.2 系统资源

3.2.1 电源系统

电源系统可确保电压水平符合各模式的要求，并可延迟进入模式（例如上电复位 (POR)），直到电压水平符合正常功能的要求，或在电源降至指定水平以下时产生复位（掉电检测 (BOD)）。该设计可确保在电源电压降至指定水平（例如低于 1.7 V）和复位之间芯片的安全运行，而没有电压排序要求。

V_{DDD} 电源（1.7 至 3.6 V）为片上降压稳压器或低压差稳压器 (LDO) 供电，用户可自行选择。此外，降压和 LDO 均提供可选（0.9 或 1.1 V）的核心工作电压 (V_{CCD})。用户可通过该选项在两种系统电源模式之间进行选择：

- 系统低功耗 (LP) 可在 1.1 V 电压下运行 V_{CCD} 并提供高性能，对器件配置没有任何限制。
- 系统超低功耗 (ULP) 在 0.9 V 电压下运行 V_{CCD} 可实现超低功耗，但对时钟速度有限制。

此外，备份域使用由电池或超级电容器等备份电源 (V_{BACKUP}) 提供的独立电源域，增加了“始终开启”功能。它包括一个带报警功能的实时时钟 (RTC)，由 32.768 kHz 时钟晶体振荡器 (WCO) 和电源管理集成电路 (PMIC) 控制支持。详情请参阅 [电源注意事项](#)。

3.2.2 功耗模式

PSoC™ 6 MCU 可在四种系统模式和三种 CPU 功耗模式下运行。这些模式旨在最大限度地降低应用中的平均功耗。有关电源模式和其它节能配置选项的详细信息，可参阅应用说明 [AN219528: PSoC™ 6 MCU 低功耗模式和功耗降低技术](#) 以及 [架构 TRM, 电源模式章节](#)。

PSoC™ 6 MCU 支持的功耗模式按功耗递减顺序为：

- 系统低功耗 (LP) – 所有外设和 CPU 功耗模式均以最高速度运行
- 系统超低功耗 (ULP) – 所有外设和 CPU 电源模式均可用，但速度受限
- CPU 激活 - CPU 正在系统 LP 或 ULP 模式下执行代码
- CPU 休眠 - 在系统 LP 或 ULP 模式下停止 CPU 代码执行
- CPU 深度睡眠 - 在系统 LP 或 ULP 模式下，停止 CPU 代码执行并请求系统深度睡眠
- 系统深度睡眠 - 两个 CPU 进入 CPU 深度睡眠模式后，只有低频外设可用
- 系统休眠 - 设备和 I/O 状态被冻结，设备在被唤醒时复位

CPU 激活、睡眠和深度睡眠是 Arm® CPU 指令集架构 (ISA) 支持的标准 Arm 定义功耗模式。系统 LP、ULP、深度睡眠和休眠模式是 PSoC™ 6 MCU 支持的额外低功耗模式。

3.2.3 时钟系统

[图 4](#) 显示时钟系统由以下部分组成：

- 内部主振荡器 (IMO)
- 内部低速振荡器 (ILO)
- 高精度 ILO (PILO)
- 时钟晶体振荡器 (WCO)
- 用于系统和 Bluetooth® LE 子系统的外部 MHz 晶体振荡器 (ECO)
- 外部时钟输入
- 锁相环 (PLL)

功能描述

• 频率锁定环 (FLL)

时钟可以被缓冲并输出到 Smart I/O 端口上的引脚。

应用程序启动时的默认时钟是由 IMO 和 FLL 驱动的 CLK_HF[0]。CLK_HF[0]、clk_fast、clk_peri 和 clk_slow 均为 50 MHz (LP 模式) 或 25 MHz (ULP 模式)。所有其他时钟，包括所有外设时钟，都处于关闭状态。

3.2.4 内部主振荡器 (IMO)

IMO 是内部时钟的主要来源。在测试过程中对其进行调整，以达到规定的精度。IMO 默认频率为 8 MHz，容差为 ±2%。

3.2.5 内部低速振荡器 (ILO)

ILO 是一个功耗极低的振荡器，标称频率为 32 kHz，可在所有功耗模式下运行。ILO 可以根据精度更高的时钟进行校准，以获得更高的精度。

高精度 ILO (PILO)

PILO 是一个 32.768 kHz 的时钟，在使用 ECO 等高精度时钟进行定期校准后，可以提供比 ILO 更精确的时钟。

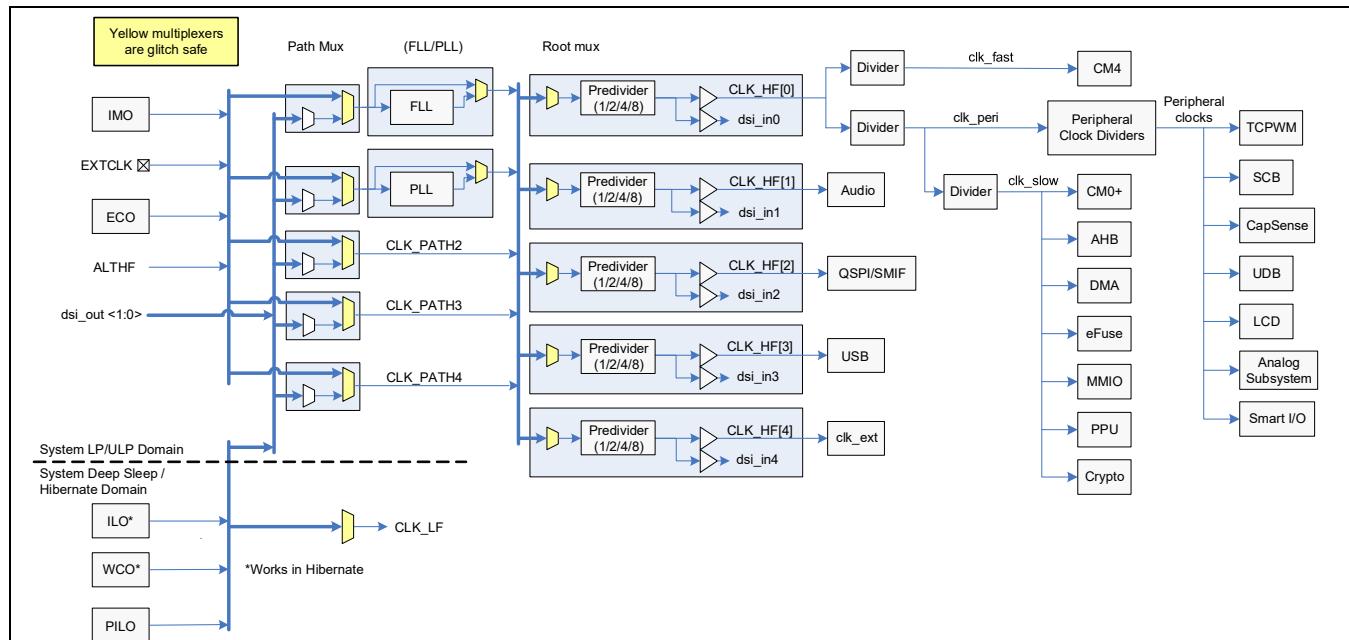


图 4 时钟图

功能描述

3.2.6 外部晶体振荡器

图 5 显示了该产品线的所有外部晶体振荡器电路。所示元件值为典型值；晶振值请查看 [ECO 规格](#)，负载电容值请查看晶振数据表。ECO 和 WCO 需要平衡的外部负载电容器。Bluetooth® LE 振荡器不需要外部负载电容。更多信息，请参阅 TRM 和 [AN218241, PSoC™ 6 MCU 硬件设计注意事项](#)。

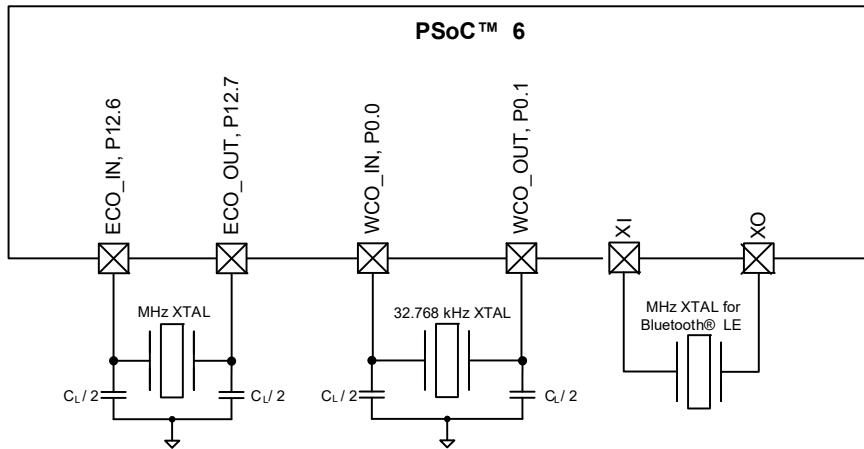


图 5 振荡器电路

如果使用 ECO，请注意其性能受 GPIO 开关噪声的影响。应按照 [表 5](#) 所示使用 GPIO 端口。有关一般模拟子系统使用的其它限制，请参阅 [表 6](#)。

表 5 ECO 使用指南

端口	最大频率	$V_{DD} \leq 2.7 \text{ V}$ 时的驱动强度	$V_{DD} > 2.7 \text{ V}$ 时的驱动强度
端口 11	SMIF (QSPI) 为 60 MHz	DRIVE_SEL 2	DRIVE_SEL 3
端口 12 和 13	慢速转换速率设置	无限制	无限制

3.2.7 看门狗计时器 (WDT、MCWDT)

PSoC™ 6 MCU 有一个 WDT 和两个多计数器 WDT (MCWDT)。WDT 有一个 16 位自由运行计数器。每个 MCWDT 有两个 16 位计数器和一个 32 位计数器，具有多种工作模式。所有 16 位计数器都能产生看门狗设备复位。所有计数器都能在匹配事件发生时产生中断。

WDT 由 ILO 计时。它可以在系统 LP/ULP、深度睡眠和休眠电源模式下产生中断 / 唤醒。MCWDT 由 LFCLK (ILO 或 WCO) 提供时钟。它可以在系统 LP/ULP 和深度睡眠电源模式下定期中断 / 唤醒。

3.2.8 时钟分频器

提供整数和分数时钟分频器供外设使用和计时。其中包括：

- 八个 8 位时钟分频器
- 十六个 16 位整数时钟分频器
- 四个 16.5 位分数时钟分频器
- 一个 24.5 位分数时钟分频器

3.2.9 触发器路由

PSoC™ 6 MCU 包含一个触发多路复用器块。这是一组数字多路复用器和开关，用于在外设块之间以及 GPIO 和外设块之间路由触发信号。

触发器路由有两种类型。触发器多路复用器的源端和目标端均可重新配置。还有一种称为 "一对—触发器" 的硬连接开关，可将特定信号源连接到目的地。用户可以启用或禁用路由。

功能描述

3.2.10 复位

PSoC™ 6 MCU 可以从多种来源复位：

- 上电复位 (POR)，在电源升至设备正常工作所需的水平时保持设备复位。POR 在通电时自动激活。
- 欠压检测 (BOD) 复位用于监控数字电源电压 V_{DDD} ，并在 V_{DDD} 低于所需的最低逻辑工作电压时产生复位。
- 外部复位专用引脚 (XRES)，用于使用外部源复位设备。XRES 引脚为低电平有效。它既可以连接到 V_{DDD} 的上拉电阻，也可以连接到有源驱动电路，如图 6 所示。如果使用上拉电阻，需要在引脚被拉低时，选择其值以最小化电流消耗；典型值为 4.7 kΩ 至 100 kΩ。

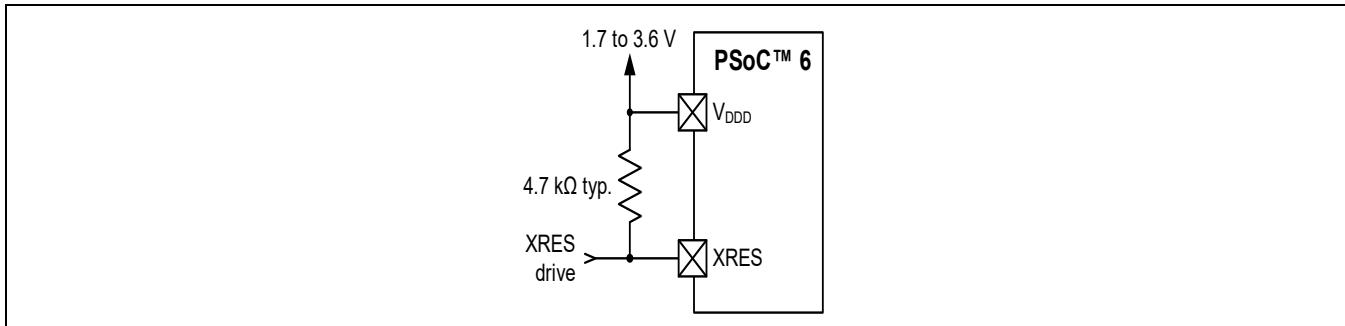


图 6 XRES 连接图

- 看门狗定时器 (WDT 或 MCWDT)，用于在固件未能在指定超时时间内为设备提供服务时重置设备。
- 软件启动重置，使用固件按需重置设备。
- 如果出现未经授权的操作条件，例如在执行特权代码时到达调试断点，逻辑保护故障可触发中断或重置设备。
- 休眠唤醒复位，使设备退出系统休眠低功耗模式。

复位事件是异步的，用于确保将器件及时恢复到一个已知的状态。一些复位源被记录在寄存器中，寄存器中的记录在复位过程中被保留，并允许软件确定复位的原因。

3.3 Bluetooth® LE 无线电和子系统

该产品线集成了 Bluetooth® LE 子系统，其中包括物理层 (PHY) 和链路层 (LL) 引擎以及嵌入式安全引擎。英飞凌还为 Bluetooth® LE 提供了广泛的驱动程序库和中间件支持；请参阅 [ModusToolbox™ 软件](#)。

物理层由数字物理层和射频收发器组成，可在 2.4-GHz ISM 频段上以 2 Mbps 的速度收发高斯频移键控 (GFSK) 数据包，符合 Bluetooth® LE 规范 5.0。

基带控制器是硬件和固件的复合实现，同时支持主站和从站模式。人机交互和链路控制等关键协议元素在固件中实现。时间关键型功能块，如加密、CRC、数据白化和访问代码相关性，都是在硬件 (LL 引擎) 中实现的。

射频收发器包含一个集成平衡器，可提供单端射频端口引脚，通过匹配 / 滤波网络驱动 50 Ω 的天线。在接收方向，该模块在进行 GFSK 解调后，将来自天线的射频信号转换为数字比特流。在发射方向，该模块执行 GFSK 调制，然后将数字基带信号转换为无线电频率，再通过天线发射。

通过硬件和固件实现的主要功能如下：

- 带有逻辑链路控制和适配协议 (L2CAP)、属性 (ATT) 和安全管理器 (SM) 协议的主站和从站单模协议栈
- 通过 API 访问通用属性配置文件 (GATT)、通用访问配置文件 (GAP) 和 L2CAP
- L2CAP 面向连接的通道 (Bluetooth® 4.1 功能)
- GAP 功能
 - 广播员、观察员、外围和中心角色
 - 安全模式 1: 1 级、2 级、3 级和 4 级；安全模式 2: 1 级和 2 级
 - 用户定义的广播数据
 - 多设备绑定
- GATT 功能

功能描述

- GATT 客户端和服务器
- 支持 GATT 子程序
- 32 位通用唯一标识符 (UUID) (Bluetooth®4.1 功能)
- 安全管理器 (SM)
 - 配对方法：正常工作、密码输入和带外配对
 - LE 安全连接配对模式
 - 经过身份验证的中间人 (MITM) 保护和数据签名
- 链路层 (LL)
 - 主角色和从属角色
 - 128 位 AES 引擎系统
 - 低负载周期广播
 - LE Ping
 - LL privacy 1.2 (Bluetooth®4.2 功能)
 - 数据长度扩展 (Bluetooth®4.2 功能)
- 支持所有采用 SIG 的 Bluetooth® LE 配置文件广播 (1.28 秒，31 字节数据包，0 dBm 发射机输出功率) 和连接 (300 毫秒，0 字节数据包，0 dBm 发射机输出功率) 的功耗分别为 42 μ W 和 70 μ W

功能描述

3.4 可编程模拟子系统

3.4.1 12 位 SAR ADC

12 位分辨率和 1 Msps 采样率的 SAR ADC 可在最大为 18 MHz 的时钟速率下运行，在该频率下进行 12 位数据转换至少需要 18 个时钟周期。ADC 基准电压可使用三个内部基准中的一个： V_{DDA} 、 $V_{DDA/2}$ 和模拟基准 (AREF)。AREF 标称电压为 1.2 V，微调至 $\pm 1\%$ ；参见 [表 23](#)。也可通过驱动 V_{REF} 引脚使用外部基准。当使用 $V_{DDA/2}$ 或 AREF 作为基准时，可在 V_{REF} 引脚上连接一个外部旁路电容器，以提高噪声条件下的性能。这些基准选项允许以所用基准的精度进行比率计量读数或绝对读数。ADC 的输入范围是 V_{SS} 和 V_{DDA}/V_{DDIOA} 之间的全电源电压。SAR ADC 可以在同一配置中混合使用单端和差分信号。

SAR ADC 的采样和保持 (S/H) 孔径可编程，以便在需要时有足够的时间让具有高阻抗的信号充分沉降。如果使用适当的基准，且系统噪声水平允许，系统性能将达到 65 dB，实现真正的 12 位精度。

SAR 通过一个输入多路复用器连接到一组固定的引脚。多路复用器可自主循环（定序器扫描）所选通道，且切换开销为零（也就是说，无论是单通道还是分布在多个通道上的总采样带宽都等于 1 Msps）。每个通道的结果都被缓冲，因此只有在完成对所有通道的完全扫描时才会触发中断。此外，还可以设置一对范围寄存器，以便在输入超过最小值和 / 或最大值时检测并触发中断。这样可以快速检测超出范围的值，而不必等待序列发生器扫描完成，CPU 也可以读取这些值并检查软件中是否存在超出范围的值。在固件控制下，SAR 还可以通过模拟多路复用器总线 (AMUXBUS) 连接到大多数其他 GPIO 引脚。SAR 在深度睡眠和休眠模式下不可用，因为它需要高速时钟（最高 18 MHz）。SAR 的工作电压范围为 1.71 至 3.6 V。

ADC 精度受 GPIO 开关噪声影响。为提高准确性，请实施 [表 6](#) 中列出的 GPIO 端口限制。此外，端口 9 和 10 不应有开关输出。

3.4.2 温度感应器

片上温度传感器是 SAR 的一部分，可由 SAR ADC 扫描。它由一个二极管组成，二极管由一个电流源偏置，电流源可被禁用，以节省电能。温度传感器可作为测量通道之一直接连接到 SAR ADC。ADC 温度传感器的输出数字化，英飞凌提供的软件功能可用于将读数转换为温度，包括校准和线性化。

3.4.3 12 位数字模拟转换器 (DAC)

芯片上有一个 12 位电压模式 DAC，可在不到 2 μ s 的时间内实现稳定。DMA 控制器可驱动 DAC，产生用户定义的波形。芯片的 DAC 输出可以是电阻梯形输出（近地高度线性），也可以是使用 CTBm 块中的运算放大器的缓冲输出。

3.4.4 带有两个运算放大器的连续微型时间块 (CTBm)

此模块由两个运算放大器组成，其输入和输出连接到引脚和其他模拟块，如 [图 7](#) 图所示。它们有三种功率模式（高、中、低）和一种比较器模式。运算放大器可用于缓冲 SAR 输入和 DAC 输出。这些运算放大器的同相输入可以连接到两个引脚中的任何一个，从而允许在不同的时间使用独立的传感器。可通过固件选择引脚。运算放大器还支持在系统深度睡眠模式下运行，性能更低，功耗更低。

3.4.5 低功耗比较器

提供两个低功耗比较器，可在所有功率模式下运行。这样，当模拟系统资源被禁用时，仍可以在系统深度睡眠和休眠模式下监控外部电压水平。比较器输出通常需要进行同步化，以避免亚稳态，除非它在一个异步功耗模式（休眠）下操作；在此模式下，比较器电压变动事件可以激活系统唤醒电路。

功能描述

图 7 显示了模拟子系统的概览。该图是一个高级抽象图。有关详细的连接信息，参阅 [架构 TRM](#)。

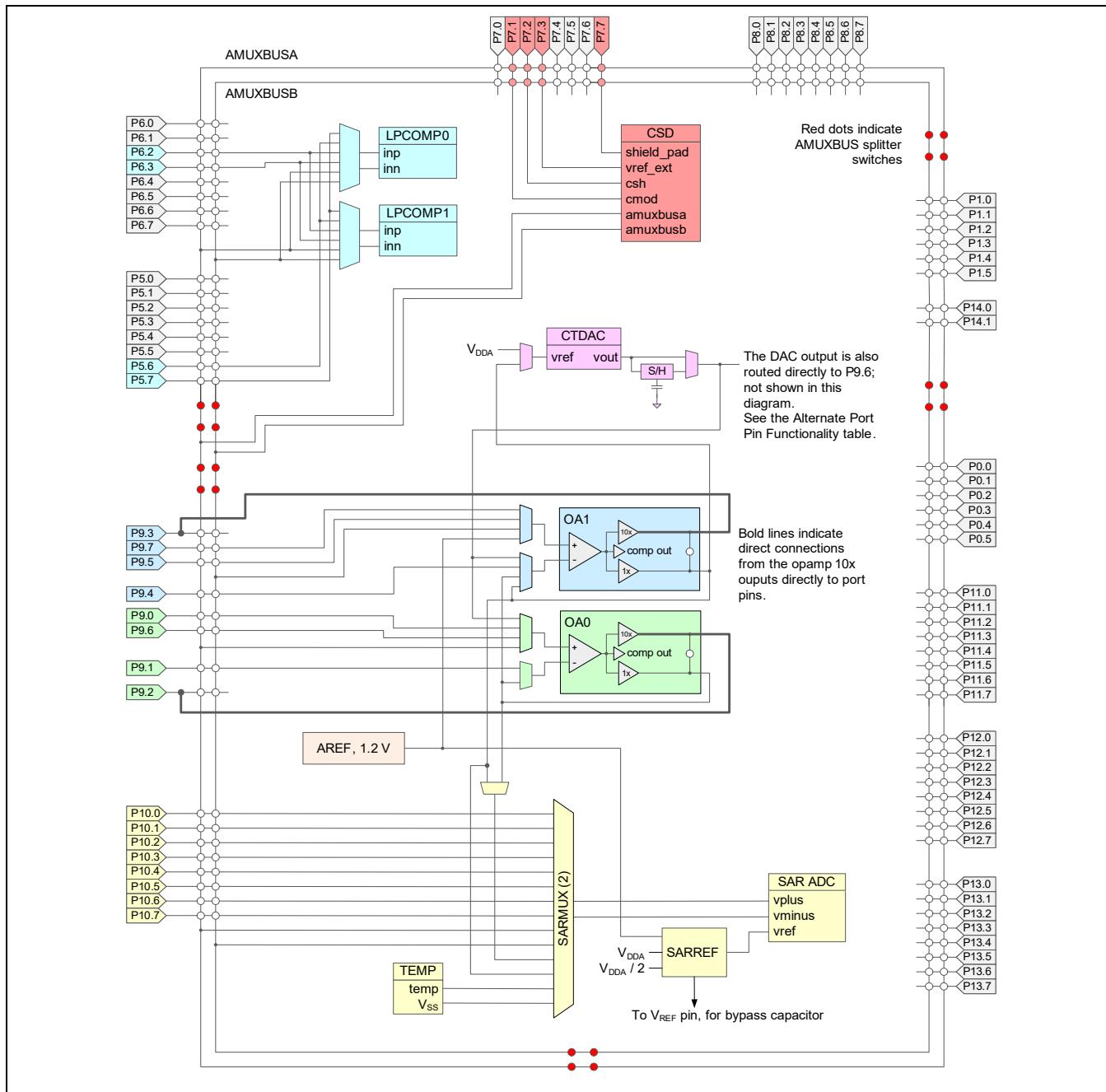


图 7 模拟子系统

功能描述

3.5 可编程数字资源

3.5.1 Smart I/O

Smart I/O 是一种可编程逻辑结构，可对从设备内部资源传输到 GPIO 引脚的信号或从外部源传输到设备的信号执行布尔操作。Smart I/O 块位于 GPIO 引脚和高速 I/O 矩阵 (HSIOM) 之间，专用于单个端口。

有两个 Smart I/O 块：一个在端口 8 上，另一个在端口 9 上。未启用 Smart I/O 时，端口 8 和端口 9 上的所有信号都会绕过 Smart I/O 硬件。

Smart I/O 支持：

- 系统深度睡眠操作
- 无需 CPU 干预的布尔运算
- 异步或同步（时钟）操作

每个 Smart I/O 块包含一个数据单元 (DU) 和八个查找表 (LUT)。

DU：

- 根据可选操作码执行独特的功能。
- 可以从内部资源、GPIO 端口或 DU 寄存器中的值获取输入信号。

每个 LUT：

- 具有三个可选输入源。输入信号可能来自另一个 LUT、内部资源、GPIO 引脚的外部信号或 DU。
- 充当可编程布尔逻辑表。
- 可以是同步或异步。

3.5.2 通用数字块 (UDB)

该产品系列有 12 个 UDB。如 **图 8** 所示，每个 UDB 都是经过优化的未提交逻辑 (PLD) 和纳米 CPU（数据通路）的集合，用于创建常见的嵌入式外设和自定义功能。UDB 数据通路的宽度为 8 位，可以串联成 16、24 和 32 位函数。UDB 包括数字系统互连 (DSI)，它在 UDB、固定功能外设、I/O 引脚和其他系统模块之间路由信号，以实现全功能的设备连接。DSI 可在任何数字功能和任何引脚之间进行路由。端口适配器模块扩展了 UDB，通过 HSIOM 为 GPIO 提供接口。

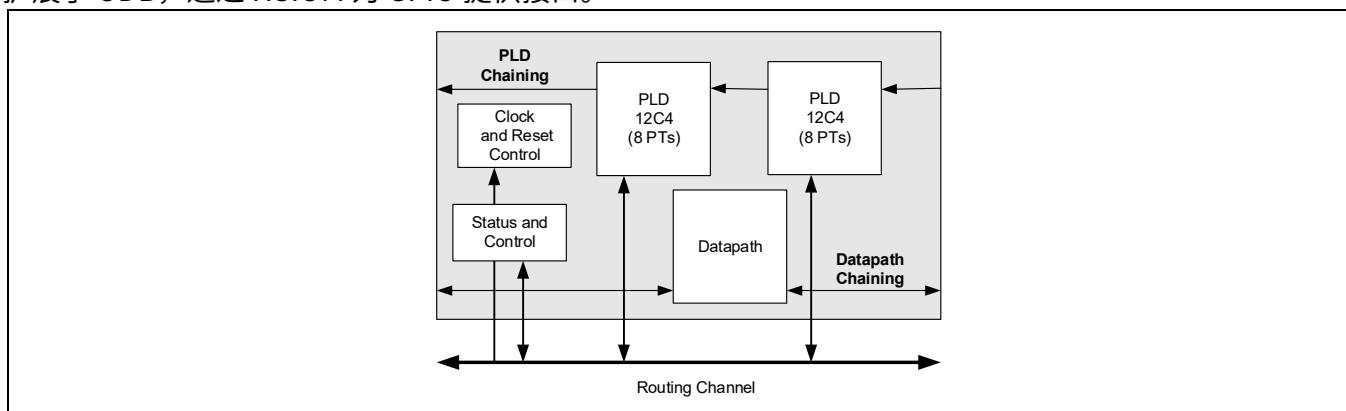


图 8 UDB 框图

功能描述

3.6 固定功能数字模块

3.6.1 定时器 / 计数器 / 脉宽调制器 (TCPWM) 块

- TCPWM 支持以下操作模式：
 - 带比较功能的定时计数器
 - 带捕捉功能的定时计数器
 - 正交解码
 - 脉宽调制 (PWM)
 - 伪随机 PWM
 - 带死区时间的 PWM
- 向上、向下和向上 / 向下计数模式。
- 时钟预分频（除以 1、2、4.....64、128）
- 比较 / 捕捉值和周期值的双重缓冲
- 下溢，溢出和捕获 / 比较输出信号
- 支持以下情况的中断：
 - 终端计数 - 取决于模式；通常发生在溢出或下溢时
 - 捕获 / 比较 - 计数被捕获到捕获寄存器，或者计数器值等于比较寄存器中的值
- PWM 的补充输出
- 可为每个 TCPWM 选择启动、重新加载、停止、计数和捕获事件信号；提供上升沿、下降沿、双沿和平触发选项。TCPWM 有一个 Kill 输入，用于强制输出到预定状态。

此设备中有：

- 八个 32 位 TCPWM
- 二十四个 16 位 TCPWM

3.6.2 串行通信模块 (SCB)

该产品系列有九个 SCB：

- 其中八个可实现 I²C、UART 或 SPI。
- 另外一个 SCB (SCB #8) 可通过外部时钟在系统深度睡眠模式下运行；该 SCB 可以是 SPI 从站或 I²C 从站。

I²C 模式：SCB 可以实现完整的多主从接口（它能够进行多主仲裁）。该模块的运行速度可达 1 Mbps（快速模式增强）。它还支持 EZI2C，可创建一个邮箱地址范围，并有效地将 I²C 通信简化为从存储器中的一个数组读取数据和向该数组写入数据。SCB 支持 256 字节 FIFO 接收和传输。

I²C 外设兼容 NXP I²C 总线规范和用户手册 (UM10204) 中定义的 I²C 标准模式、快速模式和增强型快速模式等器件。GPIO 可以在开漏模式下来实现 I²C 总线 I/O。

UART 模式：这是一个运行速度高达 8 Mbps 的全功能 UART。它支持汽车单线接口 (LIN)、红外接口 (IrDA) 和智能卡 (ISO7816) 协议，这些全部都是基本 UART 协议的衍生协议。此外，它还支持 9 位多处理器模式，可对通过共用 Rx 和 Tx 线路连接的外设进行寻址。支持通用 UART 功能，如奇偶校验错误、中断检测以及帧错误。256 字节 FIFO 允许更大的 CPU 服务延迟。

SPI 模式：SPI 模式支持完全 Motorola SPI、TI SSP（添加了一个用于同步 SPI 编解码的启动脉冲）和 National Microwire (SPI 的半双工形式)。SPI 块支持 EZSPI 模式，在该模式中，数据交换被简化为读取和写入存储器中的数组。SPI 接口使用 25 MHz 时钟工作。

3.6.3 USB full-speed device 接口

PSoC™ 6 集成了全速 USB 设备接口。设备最多可以有八个端点。提供了 512 字节 SRAM 缓冲区，并且支持 DMA。

注意：如果未使用 USB 引脚，需要将 V_{DDUSB} 连接至地线，并保持 P14.0/USBDP 和 P14.1/USBDM 引脚未连接。

功能描述

3.6.4 QSPI 接口串行存储器接口 (SMIF)

提供串行存储器接口，运行频率高达 80 MHz。它支持单通道、双通道、四通道、双四通道和八通道 SPI 配置，最多可支持四个外部存储器件。它支持两种操作模式：

- 存储器映射 I/O (MMIO)，这是一个命令模式接口，可通过 SMIF 寄存器和 FIFO 提供数据访问
- Execute in Place (XIP)，其中 AHB 读写直接转换为 SPI 读写传输。

在 XIP 模式下，外部存储器被映射到 PSoC™ 6 MCU 内部地址空间，从而可以直接从外部存储器执行代码。为了提高性能，还包括一个 4 KB 高速缓存。XIP 模式还支持 AES-128 实时加密和解密，从而确保外部存储器中代码和数据的安全存储和访问。

3.6.5 LCD

该模块用于驱动 LCD 共用设备和区段；可为大多数 GPIO 提供路由。其中一到八个 GPIO 必须用于公共端，其余可用于段。

LCD 模块有两种工作模式：高速（8 MHz）和低速（32 kHz）。两种模式均可在系统 LP 和 ULP 模式下运行。低速模式在系统深度睡眠模式下以较低的对比度运行 - 在使用该模式之前，请检查共线和分段线的数量、视角要求和原型性能。

功能描述

3.7 GPIO

该产品线拥有多达 84 个 GPIO，它们可实现：

- 八种强驱动模式：
 - 模拟输入模式 (输入和输出缓冲区禁用)
 - 仅输入模式
 - 弱上拉和强下拉模式
 - 强上拉和弱下拉模式
 - 开漏和强下拉模式
 - 开漏和强上拉模式
 - 强上拉和强下拉模式
 - 弱上拉和弱下拉模式
- 选择输入阈值 (CMOS 或 LVTTL)。
- 保持模式，用于锁存前一状态 (在系统休眠模式下保持 I/O 状态)
- 可选的斜率，用于控制 dV/dt 相关噪声，有助于降低 EMI

引脚被分组为逻辑单元，又称端口，其宽度最多为 8 位。数据输出寄存器和引脚状态寄存器分别用于存储输出到引脚上的数据和引脚的输入状态。

如果启用，每个引脚都可以生成中断；每个端口都有一个与之关联的中断请求 (IRQ)。

端口 1 引脚能够进行过压容限 (OVT) 操作，此时输入电压可能高于 V_{DDD} 。OVT 引脚通常与 I²C 一起使用，允许关闭芯片电源，同时保持与运行中的 I²C 总线的物理连接，而不影响其功能。

GPIO 引脚可以组合在一起，产生或汇入更高的电流值。GPIO 引脚（包括 OVT 引脚）的上拉不得超过绝对最大值；请参阅 [电气规格](#)。

在上电和复位期间，引脚被强制进入模拟输入驱动模式，并禁用输入和输出缓冲器，以避免给任何输入供电和 / 或造成引脚启用时的过电流现象。

被称为高速 I/O 矩阵 (HSIOM) 的多路复用网络，用于在可能连接到 I/O 引脚的各种外设信号和模拟信号之间进行多路复用。

其模拟性能受 GPIO 开关噪声影响。为了获得最佳模拟性能，必须采用以下频率和驱动模式限制。DRIVE_SEL 值（参见 [表 6](#)）表示驱动强度（更多详情请参见 [架构和寄存器 TRM](#)）。

有关 ECO 系统使用的其它限制，可参阅 [表 5](#)。

表 6 DRIVE_SEL 值

端口	最大频率	$V_{DDD} \leq 2.7\text{ V}$ 时的驱动强度	$V_{DDD} > 2.7\text{ V}$ 时的驱动强度
端口 0	8 MHz	DRIVE_SEL 2	DRIVE_SEL 3
端口 1	1 MHz；慢压摆率，最多 2 路输出		
端口 5 至 10	16 MHz；SPI 为 25 MHz	DRIVE_SEL 1	DRIVE_SEL 2
端口 11 至 13	SMIF (QSPI) 为 80 MHz。		
端口 9 和 10	8 MHz；TQFP 封装的慢压摆率设置可提高 ADC 性能	无限制	无限制

功能描述

3.8 特殊功能外设

3.8.1 音频子系统

该子系统由以下硬件模块组成：

- 一个 Inter-IC Sound (I²S) 接口
- 两个脉冲密度调制 (PDM) 至脉冲编码调制 (PCM) 解码器通道

I²S 接口实现了两个独立的硬件 FIFO 缓冲器 – TX 和 RX，可在主模式或从模式下运行。支持以下功能：

- 多种数据格式 - I²S、左对齐、时分多路复用 (TDM) 模式 A、和 TDM 模式 B
- 可编程通道 / 字长 - 8/16/18/20/24/32 位
- 内部 / 外部时钟操作。最高 192 ksps
- 中断掩码事件 – 触发、非空、满、溢出、欠流、看门狗
- 可配置的 FIFO 触发电平，支持 DMA

I²S 接口通常用于连接音频编解码器、简单的 DAC 和数字麦克风。

PDM 转 PCM 解码器实现了单个硬件 Rx FIFO，可将立体声或单声道 1 位 PDM 输入流解码为 PCM 数据输出。支持以下功能：

- 可编程数据输出字长 - 16/18/20/24 位
- 用于音量控制的可编程增益放大器 (PGA) – 从 -12 dB 到 +10.5 dB，步长为 1.5 dB
- 可配置的 PDM 时钟生成。范围从 384 kHz 到 3.072 MHz
- 下垂校正和可配置的采样抽取率；高达 48 ksps
- 可编程高通滤波器增益
- 中断掩码事件 – 非空、满、溢出、欠流
- 可配置的 FIFO 触发电平，支持 DMA

PDM 转 PCM 解码器通常用于连接数字 PDM 麦克风。同一 PDM 数据线最多可连接两个麦克风。

3.8.2 CAPSENSE™ 子系统

PSoC™ 6 MCU 通过 CAPSENSE™ sigma-delta (CSD) 硬件模块支持 CAPSENSE™。它专为高灵敏度自电容和互电容测量而设计，专为用户界面解决方案而打造。

除 CAPSENSE™ 外，CSD 硬件模块还支持三种通用功能。这些功能在不使用 CAPSENSE™ 时可用。此外，在固件控制下的应用中，还可以将两个或多个功能进行时间多路复用。CSD 硬件块支持的四个功能是：

- CAPSENSE™
- 10 位 ADC
- 可编程电流源 (IDAC)
- 比较器

CAPSENSE™

电容式触摸传感器专为用户界面而设计，依靠人体电容来检测传感器上或附近是否有手指存在。CAPSENSE™ 解决方案为物联网、工业、汽车和家用电器等应用带来了优雅、可靠和简单的电容式触摸感应功能。

CAPSENSE™ 技术具有以下特点：

- 一流的信噪比 (SNR) 和在恶劣和嘈杂条件下的可靠感应
- 自电容 (CSD) 和互电容 (CSX) 传感方式
- 支持各种小部件，包括按钮、矩阵按钮、滑块、触摸板和接近传感器
- 适用于各种材料的高性能传感技术
- 一流的液体耐受性

功能描述

- SmartSense 自动调谐技术有助于避免复杂的手动调谐过程

- 卓越的抗外部噪音能力

- 低辐射扩频时钟

- 手势和内置自检库

- 超低功耗

- 集成的 CAPSENSE™ 图形调谐器可进行实时调谐、测试和调试

CAPSENSE™ 灵敏度和精度受 GPIO 开关噪声的影响。为提高灵敏度和精度，请实施 [表 6](#) 中列出的 GPIO 端口限制。

- 将 CAPSENSE™ 引脚限制在端口 6 和端口 7 上

- 端口 6 和端口 7 上不应有其他 GPIO 输出活动

- 端口 5 和 8 上的 GPIO 输出不应超过两个

- 通过慢速转换率设置，将端口 5 和 8 中的 GPIO 输出切换限制为 1 MHz

ADC

CAPSENSE™ 子系统斜率 ADC 具有以下特点：

- 可选 8 位或 10 位分辨率
- 可选输入范围：任何 GPIO 输入上的 GND 至 V_{REF} 和 GND 至 V_{DDA}
- 根据内部基准测量 V_{DDA} ，无需使用 GPIO 或外部元件

IDAC

CSD 块具有两个可编程电流源，提供以下功能：

- 7 位分辨率
- 灌电流和源电流模式
- 电流源，可编程范围为 37.5 nA 至 609 μ A
- 两个 IDAC，可并行使用，组成一个 8 位 IDAC

比较器

CAPSENSE™ 子系统比较器在系统低功耗和超低功耗模式下运行。反相输入连接到内部可编程基准电压，非反相输入可通过 AMUXBUS 连接到任何 GPIO。

CapSense 硬件子系统

[图 9](#) 显示了 CAPSENSE™ 子系统的高级硬件概览，其中包括一个 Δ - Σ 转换器、内部时钟分频器、屏蔽驱动器和两个可编程电流源。

输入通过模拟多路复用总线 (AMUXBUS A/B) 进行管理。CSD 块提供的所有功能的输入和输出均可在任何 GPIO 或软件控制下的一组 GPIO 上提供，但使用专用 GPIO 的比较器输出和外部电容器除外。

CSD 块使用 AMUXBUS A、外部调制器电容器、和每个传感器的 GPIO 支持自电容。有一个屏蔽电极（可选），用于自电容传感。如果需要，可使用 AMUXBUS B 和一个可选的外部屏蔽槽电容器（以提高屏蔽驱动器的驱动能力）。CSD 块使用 AMUXBUS A、两个外部集成电容器和一个用于发送和接收电极的 GPIO 支持互容。

ADC 不需要外部组件。在软件控制下，任何可以连接到 AMUXBUS A 的 GPIO 都可以作为 ADC 的输入。ADC 可以接受 V_{DDA} 作为输入，而无需 GPIO（用于电池电压测量等应用）。

功能描述

通用模式下的两个可编程电流源 (IDAC) 可以连接到 AMUXBUS A 或 B。因此，它们可以连接到任何 GPIO 引脚。比较器位于 Δ - Σ 转换器中。比较器的反相输入端可与基准相连。两个比较器输入均可通过 AMUXBUS B 连接到任何 GPIO；请参阅 [图 9](#)。参考编码与专用 GPIO 直接连接；参见 [表 9](#)。

CSD 模块可在 CPU 功耗的活动和睡眠模式下运行，并可在系统 LP 和 ULP 模式之间无缝转换。它可在系统深度睡眠和休眠模式下关闭电源。从休眠模式唤醒时，CSD 块需要重新初始化。不过，在固件控制下，从深度睡眠模式退出后无需重新初始化即可恢复运行。

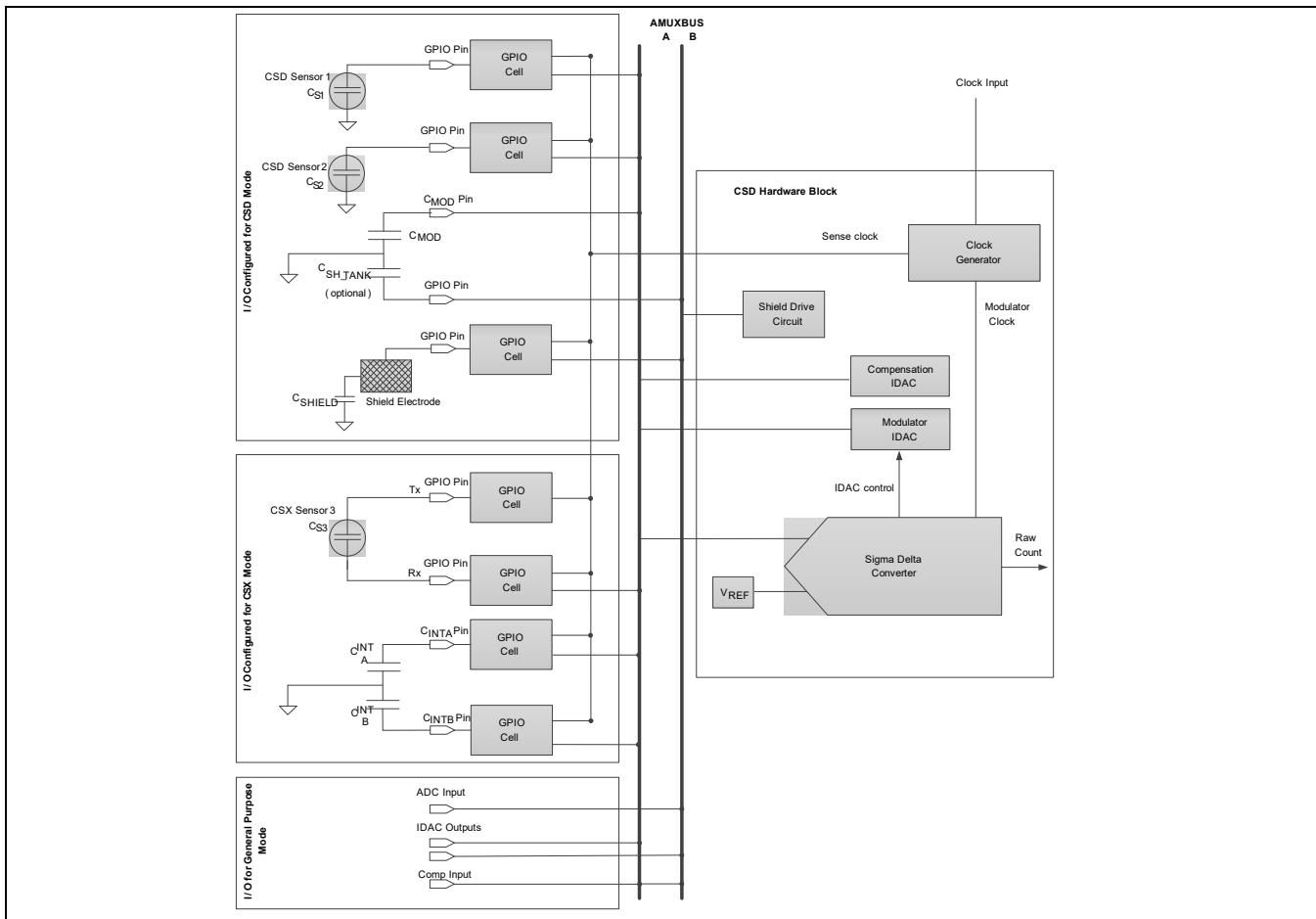


图 9 CAPSENSE™ 硬件子系统

图 10 显示了高级软件概览。英飞凌在 GitHub 上为 **CAPSENSE™**、**ADC** 和 **IDAC** 提供了中间件库，以实现快速集成。任何具有 CAPSENSE™ 功能的套件的电路板支持包都会自动将 CAPSENSE™ 库包含在任何使用 BSP 的应用程序中。

用户应用程序仅与中间件交互以实现 CSD 块的功能。中间件与底层驱动程序交互，以便在必要时访问硬件。如果一个项目中存在多个与 CSD 相关的中间件，CSD 驱动程序可为 CSD 硬件的时间多路复用提供便利。在这种情况下，它可以防止访问冲突。

ModusToolbox 软件提供了一个 CAPSENSE™ 配置器，可实现快速库配置。它还提供了一个调谐器，用于对系统进行性能评估和实时调谐。调谐器需要在应用程序中安装 EZI2C 通信接口，以实现实时调谐功能。调谐器可以直接在设备和配置器中更新配置参数。

CAPSENSE™ 和 ADC 中间件使用 CSD 中断实现非阻塞传感和 AD 转换。因此，中断服务例程是中间件的一个定义部分，必须由应用程序进行初始化。中间件和驱动程序可以在任意一个 CPU 上运行。英飞凌建议仅在一个 CPU 中使用中间件。如果两个 CPU 都必须访问 CSD 驱动程序，则应在应用程序中管理存储器访问。

功能描述

请参阅 [AN85951: PSoC™ 4 和 PSoC™ 6 MCU CAPSENSE™ 设计指南](#)，了解有关 CSX 检测、CSD 检测、屏蔽电极的使用及其优势、以及电容式系统设计指南的更多详情。

请参阅 GitHub 上提供的 **CAPSENSE™、ADC 和 IDAC** 的 API 参考指南。

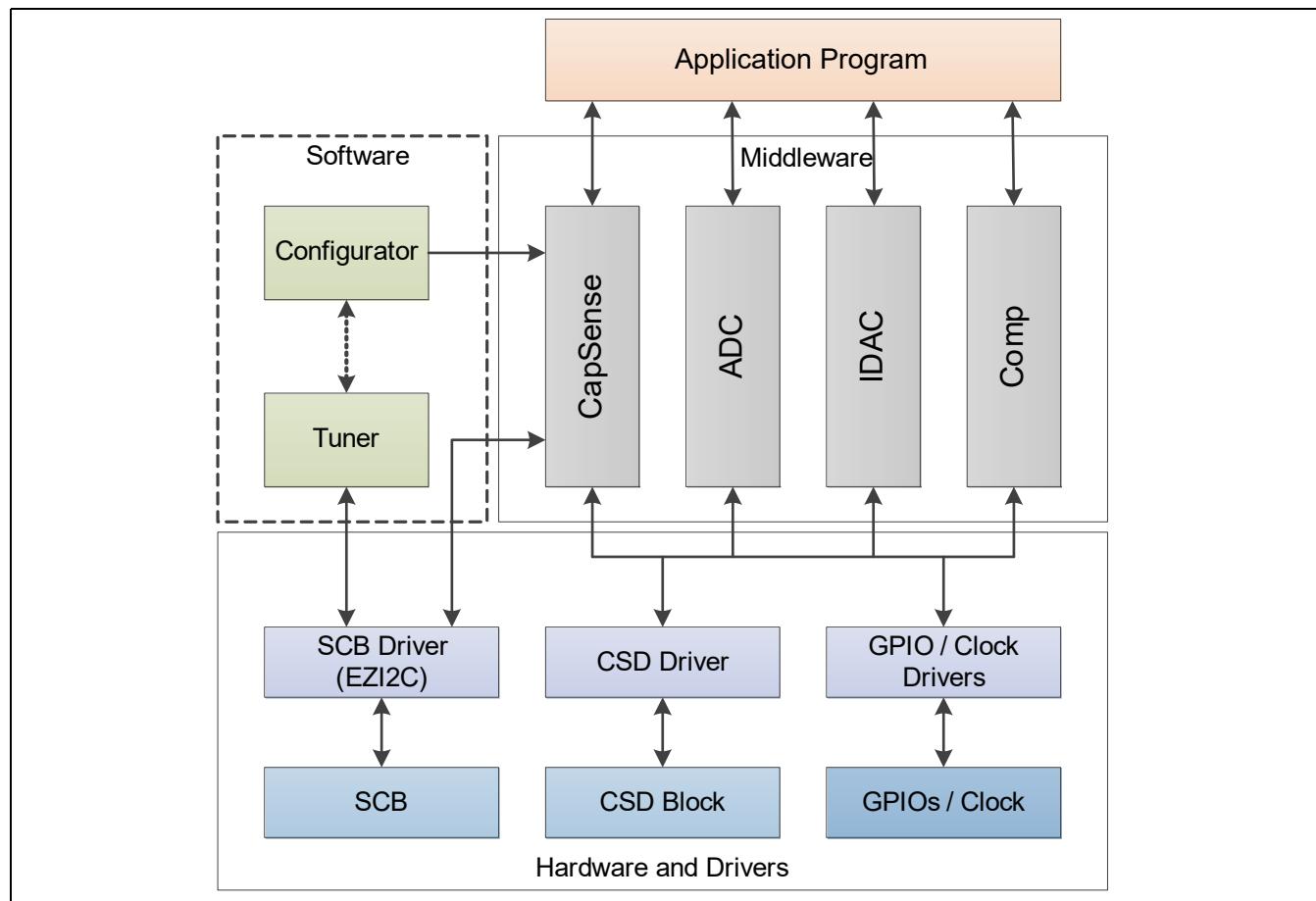


图 10 CAPSENSE™ 软件 / 固件子系统

引脚分布

4 引脚分布

注意：CY8C63x6/CY8C63x7 [数据表网页](#) 包含一个电子表格，其中包含带 HSIOM 映射的引脚分配和引脚替代功能的合并列表。

GPIO 端口由 V_{DDX} 引脚供电，具体如下：

- P0: V_{BACKUP}
- P1: V_{DDD} . 端口 1 引脚具有过压容限 (OVT)。
- P5, P6, P7, P8: V_{DDIO1}
- P9, P10: V_{DDIOA} 、 V_{DDA} (V_{DDIOA} 如果存在，则其必须与 V_{DDA} 一起连接在 PCB 上)
- P11, P12, P13: V_{DDIO0}
- P14: V_{DDUSB}

引脚分布

表 7 软件包和引脚信息 (1/3)

引脚	封装				
	124-BGA	116-BGA	104-M-CSP (无 USB)	104-M-CSP (带 USB)	68-QFN
V _{DDD}	A13	B1	C6		68
V _{CCD}	B13	A2	C7		67
V _{DDA}	M13	A9	A1		47
V _{DDIOA}	N13	-	-		53
V _{DDIO0}	D11	B3	B6		64
V _{DDIO1}	M4	G10	D1		43
V _{BACKUP}	A10	C1	C9		1
V _{DDUSB}	A2	-	-	H7	-
V _{SS}	C11, D4, D10, K4, K10, M12	B2, B9, D1, H2, H9	D4, D7, F4, G7, P1		GND PAD
V _{SSR}	A1, B1, B2, C3, D1, E3, G2	J1, K2, K3, K4, K5, L1, L3, L4, L5, M3, M8	M3, N9, P3, P6, P7		GND PAD
V _{DD_NS}	A5	H3	G9		9
V _{IND1}	B5	F1	G8		10
V _{IND2}	B4	G1	H8		11
V _{BUCK1}	C4	G2	J8	F9	12
V _{RF}	A4	H1	H9		13
V _{DCDC}	F3	M7	P4		24
V _{DDR1}	C2	L2	L9		15
V _{DDR2}	E2	M1	P9		19
V _{DDR3}	D2	M2	P8		20
DV _{DD}	F2	M6	M4		23
V _{DDR_HVL}	G3	L7	L2		25
XRES	A8	E2	E5		8
V _{REF}	N12	B10	-		52
ANT	C1	K1	M9		17
GANT	-	-	-		16, 18
XI	F1	M4	M5		21
XO	E1	M5	P5		22
P0.0	C9	C2	D8		2
P0.1	B9	D3	E6		3
P0.2	A9	E4	D9		4
P0.3	C8	E3	E7		5
P0.4	B8	F3	E8		6
P0.5	C7	D2	E9		7
P1.0	B7	G3	F5		-
P1.1	A7	F2	F6		-
P1.2	C6	J5	-		-

引脚分布

表 7 软件包和引脚信息 (2/3)

引脚	封装				
	124-BGA	116-BGA	104-M-CSP (无 USB)	104-M-CSP (带 USB)	68-QFN
P1.3	B6	J4	F9	-	-
P1.4	A6	J3	F8	-	-
P1.5	C5	J2	F7	-	-
P5.0	G1	L6	J7	-	-
P5.1	H3	K6	J5	-	-
P5.2	H2	J6	J6	-	-
P5.3	H1	K7	H7	H6	-
P5.4	J3	J7	H6	H5	-
P5.5	J2	L8	J4	-	-
P5.6	J1	M9	K3	-	-
P5.7	K1	-	K4	-	-
P6.0	K2	K8	J3	26	
P6.1	K3	J8	K2	28	
P6.2	L3	L9	M2	29	
P6.3	L2	K9	L1	30	
P6.4	L1	J9	J2	31	
P6.5	M2	M10	K1	32	
P6.6	M1	L10	N2	33	
P6.7	N2	K10	M1	34	
P7.0	N3	J10	N1	35	
P7.1	M3	H10	G6	36	
P7.2	N4	H8	H4	37	
P7.3	N1	H7	G5	38	
P7.4	L4	H6	H3	39	
P7.5	N5	G9	H2	40	
P7.6	M5	G8	G3	41	
P7.7	L5	G7	G2	42	
P8.0	N6	F10	G4	44	
P8.1	M6	F9	G1	45	
P8.2	L6	F8	F3	46	
P8.3	N7	F7	F2	-	
P8.4	M7	G6	F1	-	
P8.5	L7	E9	E3	-	
P8.6	N8	E8	E1	-	
P8.7	M8	E7	E2	-	
P9.0	L9	D10	D2	48	
P9.1	M9	D9	C1	49	
P9.2	N9	D8	D3	50	
P9.3	L8	D7	B1	51	

引脚分布

表 7 软件包和引脚信息 (3/3)

引脚	封装				
	124-BGA	116-BGA	104-M-CSP (无 USB)	104-M-CSP (带 USB)	68-QFN
P9.4	N10	C10	-	-	-
P9.5	M10	C9	-	-	-
P9.6	L10	C8	-	-	-
P9.7	N11	C7	-	-	-
P10.0	M11	B8	C2	54	
P10.1	L13	A8	B2	55	
P10.2	L12	F6	C3	-	
P10.3	L11	E6	E4	-	
P10.4	K13	D6	A2	-	
P10.5	K12	B7	A3	-	
P10.6	K11	A7	D5	-	
P10.7	J13	-	B3	-	
P11.0	J12	F5	C4	56	
P11.1	J11	E5	C5	57	
P11.2	H13	D5	D6	58	
P11.3	H12	C6	B4	59	
P11.4	H11	B6	A4	60	
P11.5	G13	A6	B5	61	
P11.6	G12	B5	A5	62	
P11.7	G11	A5	A6	63	
P12.0	F13	A4	B7	-	
P12.1	F12	B4	A7	-	
P12.2	F11	C4	B8	-	
P12.3	E13	A3	A8	-	
P12.4	E12	C5	C8	-	
P12.5	E11	D4	-	-	
P12.6	D13	G5	-	65	
P12.7	D12	H5	-	66	
P13.0	A12	H4	A9	-	
P13.1	C13	G4	B9	-	
P13.2	C12	-	-	-	
P13.3	B12	-	-	-	
P13.4	B11	-	-	-	
P13.5	A11	-	-	-	
P13.6	C10	F4	-	-	
P13.7	B10	C3	-	-	
P14.0 / USBDP	B3	-	-	J8	-
P14.1 / USBDM	A3	-	-	J9	-
NC	D3	-	H5, J9, P2	P2	14, 27

引脚分布

注意：在 104-M-CSP 封装中，球 H5 和 J9 为无连接 (NC)。

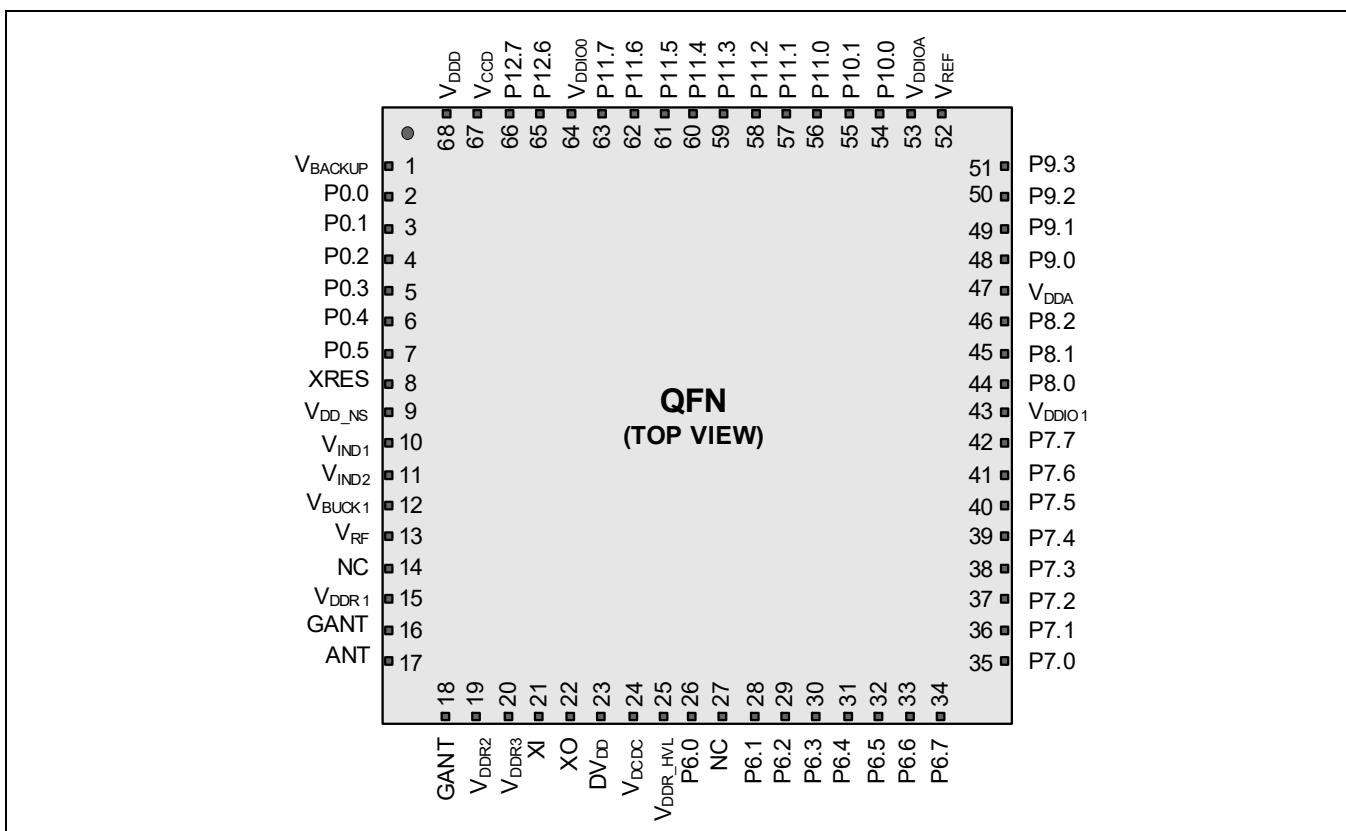


图 11 68-QFN 封装的器件引脚 [2]

注意：如果未使用 USB 引脚，需要将 V_{DDUSB} 连接至地线，并保持 P14.0/USBDP 和 P14.1/USBDM 引脚未连接。

注释

- 为了获得最佳的机械、热和电气性能，QFN 封装上的中心焊盘应相对于器件 VDDx 连接到 PCB 接地。更多信息，请参见 [AN72845](#)，QFN 器件的设计准则。

每个端口引脚都有多个备用功能。这些功能在 **表 8** 中定义。

表 8 多个备用功能 (1/6) [3]

端口 / 引脚	ACT #0	ACT #1	DS #2	ACT #4	ACT #5	ACT #6	ACT #7	ACT #8	ACT #9	ACT #10	ACT #12	ACT #13	ACT #14	ACT #15	DS #4	DS #5	DS #6
P0.0 tcpwm[0].line[0]:0	tcpwm[1].line[0]:0	srss.ext_clk:0					scb[0].spi_select1:0			peri.tr_io_input[0]:0							
P0.1 tcpwm[0].line_compl[0]:0	tcpwm[1].line_compl[0]:0						scb[0].spi_select2:0			peri.tr_io_input[1]:0					cpuss.swj_trstn		
P0.2 tcpwm[0].line[1]:0	tcpwm[1].line[1]:0				scb[0].uart_rx:0	scb[0].i2c_scl:0	scb[0].spi_miso:0										
P0.3 tcpwm[0].line_compl[1]:0	tcpwm[1].line_compl[1]:0				scb[0].uart_tx:0	scb[0].i2c_sda:0	scb[0].spi_miso:0										
P0.4 tcpwm[0].line[2]:0	tcpwm[1].line[2]:0				scb[0].uart_rts:0		scb[0].spi_clk:0			peri.tr_io_output[0]:2							
P0.5 tcpwm[0].line_compl[2]:0	tcpwm[1].line_compl[2]:0	srss.ext_clk:1			scb[0].uart_cts:0		scb[0].spi_select0:0			peri.tr_io_output[1]:2							
P1.0 tcpwm[0].line[3]:0	tcpwm[1].line[3]:0				scb[7].uart_rx:0	scb[7].i2c_scl:0	scb[7].spi_miso:0			peri.tr_io_input[2]:0							
P1.1 tcpwm[0].line_compl[3]:0	tcpwm[1].line_compl[3]:0				scb[7].uart_tx:0	scb[7].i2c_sda:0	scb[7].spi_miso:0			peri.tr_io_input[3]:0							
P1.2 tcpwm[0].line[4]:4	tcpwm[1].line[12]:1				scb[7].uart_rts:0		scb[7].spi_clk:0										
P1.3 tcpwm[0].line_compl[4]:4	tcpwm[1].line_compl[12]:1				scb[7].uart_cts:0		scb[7].spi_select0:0										
P1.4 tcpwm[0].line[5]:4	tcpwm[1].line[13]:1						scb[7].spi_select1:0										
P1.5 tcpwm[0].line_compl[5]:4	tcpwm[1].line_compl[14]:1						scb[7].spi_select2:0										
P5.0 tcpwm[0].line[4]:0	tcpwm[1].line[4]:0				scb[5].uart_rx:0	scb[5].i2c_scl:0	scb[5].spi_miso:0		audioss.clk_i2s_if	peri.tr_io_input[10]:0							
P5.1 tcpwm[0].line_compl[4]:0	tcpwm[1].line_compl[4]:0				scb[5].uart_tx:0	scb[5].i2c_sda:0	scb[5].spi_miso:0		audioss.tx_sck	peri.tr_io_input[11]:0							

注释

3. 信号的符号形式为 IPName[x].signal_name[u]:y

IPName = 数据块名称 (如 tcpwm)，x = IP 的唯一实例，Signal_name = 信号名称，u = 信号编号 (如果特定信号名称有多个信号)，y = 指定信号名称的副本。

例如，名称 tcpwm[0].line_compl[3]:4 表示这是吗 tcpwm 块的实例 0，信号是 line_compl #3 (线路输出的补充)，这是信号的第四次出现 (副本)。提供信号副本是为了灵活布线，最大限度地利用片上资源。

表 8 多个备用功能 (2/6)^[3]

端口 / 引脚	ACT #0	ACT #1	DS #2	ACT #4	ACT #5	ACT #6	ACT #7	ACT #8	ACT #9	ACT #10	ACT #12	ACT #13	ACT #14	ACT #15	DS #4	DS #5	DS #6		
P5.2	tcpwm[0].line[5]:0	tcpwm[1].line[5]:0				scb[5].uart_rts:0		scb[5].spi_clk:0		audio_ss.tx_ws									
P5.3	tcpwm[0].line_compl[5]:0	tcpwm[1].line_compl[5]:0				scb[5].uart_cts:0		scb[5].spi_select0:0		audio_ss.tx_sdo									
P5.4	tcpwm[0].line[6]:0	tcpwm[1].line[6]:0						scb[5].spi_select1:0		audio_ss.rx_sck									
P5.5	tcpwm[0].line_compl[6]:0	tcpwm[1].line_compl[6]:0						scb[5].spi_select2:0		audio_ss.rx_ws									
P5.6	tcpwm[0].line[7]:0	tcpwm[1].line[7]:0						scb[5].spi_select3:0		audio_ss.rx_sdi									
P5.7	tcpwm[0].line_compl[7]:0	tcpwm[1].line_compl[7]:0						scb[3].spi_select3:0											
P6.0	tcpwm[0].line[0]:1	tcpwm[1].line[8]:0	scb[8].i2c_scl:0			scb[3].uart_rx:0	scb[3].i2c_scl:0	scb[3].spi_mosi:0			cpuss.fault_out[0]					scb[8].spi_miso:0			
P6.1	tcpwm[0].line_compl[0]:1	tcpwm[1].line_compl[8]:0	scb[8].i2c_sda:0			scb[3].uart_tx:0	scb[3].i2c_sda:0	scb[3].spi_miso:0			cpuss.fault_out[1]					scb[8].spi_miso:0			
P6.2	tcpwm[0].line[1]:1	tcpwm[1].line[9]:0				scb[3].uart_rts:0		scb[3].spi_clk:0								scb[8].spi_clk:0			
P6.3	tcpwm[0].line_compl[1]:1	tcpwm[1].line_compl[9]:0				scb[3].uart_cts:0		scb[3].spi_select0:0								scb[8].spi_select0:0			
P6.4	tcpwm[0].line[2]:1	tcpwm[1].line[10]:0	scb[8].i2c_scl:1			scb[6].uart_rx:2	scb[6].i2c_scl:2	scb[6].spi_mosi:2			peri.tr_io_input[12]:0	peri.tr_io_output[0]:1				cpuss.swj_swo_tdo	scb[8].spi_mosi:1		
P6.5	tcpwm[0].line_compl[2]:1	tcpwm[1].line_compl[10]:0	scb[8].i2c_sda:1			scb[6].uart_tx:2	scb[6].i2c_sda:2	scb[6].spi_miso:2			peri.tr_io_input[13]:0	peri.tr_io_output[1]:1				cpuss.swj_swdoe_tdi	scb[8].spi_miso:1		
P6.6	tcpwm[0].line[3]:1	tcpwm[1].line[11]:0				scb[6].uart_rts:2		scb[6].spi_clk:2								cpuss.swj_swdio_tms	scb[8].spi_clk:1		
P6.7	tcpwm[0].line_compl[3]:1	tcpwm[1].line_compl[11]:0				scb[6].uart_cts:2		scb[6].spi_select0:2								cpuss.swj_swclk_tclk	scb[8].spi_select0:1		
P7.0	tcpwm[0].line[4]:1	tcpwm[1].line[12]:0				scb[4].uart_rx:1	scb[4].i2c_scl:1	scb[4].spi_mosi:1			peri.tr_io_input[14]:0		cpuss.trace_clock						

注释

3. 信号的符号形式为 IPName[x].signal_name[u]:y

IPName = 数据块名称 (如 tcpwm)，x = IP 的唯一实例，Signal_name = 信号名称，u = 信号编号 (如果特定信号名称有多个信号)，y = 指定信号名称的副本。

例如，名称 tcpwm[0].line_compl[3]:4 表示这是吗 tcpwm 块的实例 0，信号是 line_compl #3 (线路输出的补充)，这是信号的第四次出现 (副本)。提供信号副本是为了灵活布线，最大限度地利用片上资源。

表 8 多个备用功能 (3/6)^[3]

端口 / 引脚	ACT #0	ACT #1	DS #2	ACT #4	ACT #5	ACT #6	ACT #7	ACT #8	ACT #9	ACT #10	ACT #12	ACT #13	ACT #14	ACT #15	DS #4	DS #5	DS #6
P7.1	tcpwm[0].line_compl[4]:1	tcpwm[1].line_compl[12]:0				scb[4].uart_tx:1	scb[4].i2c_sda:1	scb[4].spi_miso:1			peri.tr_i0_input[15]:0						
P7.2	tcpwm[0].line[5]:1	tcpwm[1].line[13]:0				scb[4].uart_rts:1		scb[4].spi_clk:1									
P7.3	tcpwm[0].line_compl[5]:1	tcpwm[1].line_compl[13]:0				scb[4].uart_cts:1		scb[4].spi_select0:1									
P7.4	tcpwm[0].line[6]:1	tcpwm[1].line[14]:0						scb[4].spi_select1:1				bless.ext_lna_rx_ctl_out	cpuss.trace_data[3]:2				
P7.5	tcpwm[0].line_compl[6]:1	tcpwm[1].line_compl[14]:0						scb[4].spi_select2:1				bless.ext_pa_tx_ctl_out	cpuss.trace_data[2]:2				
P7.6	tcpwm[0].line[7]:1	tcpwm[1].line[15]:0						scb[4].spi_select3:1				bless.ext_pa_lna_chip_en_out	cpuss.trace_data[1]:2				
P7.7	tcpwm[0].line_compl[7]:1	tcpwm[1].line_compl[15]:0						scb[3].spi_select1:0	cpuss.clk_fm_pump				cpuss.trace_data[0]:2				
P8.0	tcpwm[0].line[0]:2	tcpwm[1].line[16]:0				scb[4].uart_rx:0	scb[4].i2c_scl:0	scb[4].spi_mosi:0			peri.tr_i0_input[16]:0						
P8.1	tcpwm[0].line_compl[0]:2	tcpwm[1].line_compl[16]:0				scb[4].uart_tx:0	scb[4].i2c_sda:0	scb[4].spi_miso:0			peri.tr_i0_input[17]:0						
P8.2	tcpwm[0].line[1]:2	tcpwm[1].line[17]:0				scb[4].uart_rts:0		scb[4].spi_clk:0									
P8.3	tcpwm[0].line_compl[1]:2	tcpwm[1].line_compl[17]:0				scb[4].uart_cts:0		scb[4].spi_select0:0									
P8.4	tcpwm[0].line[2]:2	tcpwm[1].line[18]:0						scb[4].spi_select1:0									
P8.5	tcpwm[0].line_compl[2]:2	tcpwm[1].line_compl[18]:0						scb[4].spi_select2:0									
P8.6	tcpwm[0].line[3]:2	tcpwm[1].line[19]:0						scb[4].spi_select3:0									

注释

3. 信号的符号形式为 IPName[x].signal_name[u]:y

IPName = 数据块名称 (如 tcpwm)，x = IP 的唯一实例，Signal_name = 信号名称，u = 信号编号 (如果特定信号名称有多个信号)，y = 指定信号名称的副本。

例如，名称 tcpwm[0].line_compl[3]:4 表示这是吗 tcpwm 块的实例 0，信号是 line_compl #3 (线路输出的补充)，这是信号的第四次出现 (副本)。提供信号副本是为了灵活布线，最大限度地利用片上资源。

表 8 多个备用功能 (4/6)^[3]

端口 / 引脚	ACT #0	ACT #1	DS #2	ACT #4	ACT #5	ACT #6	ACT #7	ACT #8	ACT #9	ACT #10	ACT #12	ACT #13	ACT #14	ACT #15	DS #4	DS #5	DS #6
P8.7	tcpwm[0].line_compl[3]:2	tcpwm[1].line_compl[19]:0						scb[3].spi_select2:0									
P9.0	tcpwm[0].line[4]:2	tcpwm[1].line[20]:0				scb[2].uart_rx:0	scb[2].i2c_scl:0	scb[2].spi_miso:0			peri.tr_io_input[18]:0			cpuss.trace_data[3]:0			
P9.1	tcpwm[0].line_compl[4]:2	tcpwm[1].line_compl[20]:0				scb[2].uart_tx:0	scb[2].i2c_sda:0	scb[2].spi_miso:0			peri.tr_io_input[19]:0			cpuss.trace_data[2]:0			
P9.2	tcpwm[0].line[5]:2	tcpwm[1].line[21]:0				scb[2].uart_rts:0		scb[2].spi_clk:0		pass.dsi_ctb_cmp0:1				cpuss.trace_data[1]:0			
P9.3	tcpwm[0].line_compl[5]:2	tcpwm[1].line_compl[21]:0				scb[2].uart_cts:0		scb[2].spi_select0:0		pass.dsi_ctb_cmp1:1				cpuss.trace_data[0]:0			
P9.4	tcpwm[0].line[7]:5	tcpwm[1].line[0]:2						scb[2].spi_select1:0									
P9.5	tcpwm[0].line_compl[7]:5	tcpwm[1].line_compl[0]:2						scb[2].spi_select2:0									
P9.6	tcpwm[0].line[0]:6	tcpwm[1].line[1]:2						scb[2].spi_select3:0									
P9.7	tcpwm[0].line_compl[0]:6	tcpwm[1].line_compl[1]:2															
P10.0	tcpwm[0].line[6]:2	tcpwm[1].line[22]:0				scb[1].uart_rx:1	scb[1].i2c_scl:1	scb[1].spi_miso:1			peri.tr_io_input[20]:0			cpuss.trace_data[3]:1			
P10.1	tcpwm[0].line_compl[6]:2	tcpwm[1].line_compl[22]:0				scb[1].uart_tx:1	scb[1].i2c_sda:1	scb[1].spi_miso:1			peri.tr_io_input[21]:0			cpuss.trace_data[2]:1			
P10.2	tcpwm[0].line[7]:2	tcpwm[1].line[23]:0				scb[1].uart_rts:1		scb[1].spi_clk:1						cpuss.trace_data[1]:1			
P10.3	tcpwm[0].line_compl[7]:2	tcpwm[1].line_compl[23]:0				scb[1].uart_cts:1		scb[1].spi_select0:1						cpuss.trace_data[0]:1			
P10.4	tcpwm[0].line[0]:3	tcpwm[1].line[0]:1						scb[1].spi_select1:1	audioss.pdm_clk								

注释

3. 信号的符号形式为 IPName[x].signal_name[u]:y

IPName = 数据块名称 (如 tcpwm)，x = IP 的唯一实例，Signal_name = 信号名称，u = 信号编号 (如果特定信号名称有多个信号)，y = 指定信号名称的副本。

例如，名称 tcpwm[0].line_compl[3]:4 表示这是吗 tcpwm 块的实例 0，信号是 line_compl #3 (线路输出的补充)，这是信号的第四次出现 (副本)。提供信号副本是为了灵活布线，最大限度地利用片上资源。

表 8 多个备用功能 (5/6)^[3]

端口 / 引脚	ACT #0	ACT #1	DS #2	ACT #4	ACT #5	ACT #6	ACT #7	ACT #8	ACT #9	ACT #10	ACT #12	ACT #13	ACT #14	ACT #15	DS #4	DS #5	DS #6
P10.5	tcpwm[0].line_compl[0]:3	tcpwm[1].line_compl[0]:1						scb[1].spi_select2:1	audioss.pdm_data								
P10.6	tcpwm[0].line[1]:6	tcpwm[1].line[2]:2						scb[1].spi_select3:1									
P10.7	tcpwm[0].line_compl[1]:6	tcpwm[1].line_compl[2]:2															
P11.0	tcpwm[0].line[1]:3	tcpwm[1].line[1]:1			smif.spi_select2	scb[5].uart_rx:1	scb[5].i2c_scl:1	scb[5].spi_mosi:1			peri.tr_io_input[22]:0						
P11.1	tcpwm[0].line_compl[1]:3	tcpwm[1].line_compl[1]:1			smif.spi_select1	scb[5].uart_tx:1	scb[5].i2c_sda:1	scb[5].spi_miso:1			peri.tr_io_input[23]:0						
P11.2	tcpwm[0].line[2]:3	tcpwm[1].line[2]:1			smif.spi_select0	scb[5].uart_rts:1		scb[5].spi_clk:1									
P11.3	tcpwm[0].line_compl[2]:3	tcpwm[1].line_compl[2]:1			smif.spi_data3	scb[5].uart_cts:1		scb[5].spi_select0:1				peri.tr_io_output[0]:0					
P11.4	tcpwm[0].line[3]:3	tcpwm[1].line[3]:1			smif.spi_data2			scb[5].spi_select1:1				peri.tr_io_output[1]:0					
P11.5	tcpwm[0].line_compl[3]:3	tcpwm[1].line_compl[3]:1			smif.spi_data1			scb[5].spi_select2:1									
P11.6					smif.spi_data0			scb[5].spi_select3:1									
P11.7					smif.spi_clk												
P12.0	tcpwm[0].line[4]:3	tcpwm[1].line[4]:1			smif.spi_data4	scb[6].uart_rx:0	scb[6].i2c_scl:0	scb[6].spi_mosi:0			peri.tr_io_input[24]:0						
P12.1	tcpwm[0].line_compl[4]:3	tcpwm[1].line_compl[4]:1			smif.spi_data5	scb[6].uart_tx:0	scb[6].i2c_sda:0	scb[6].spi_miso:0			peri.tr_io_input[25]:0						
P12.2	tcpwm[0].line[5]:3	tcpwm[1].line[5]:1			smif.spi_data6	scb[6].uart_rts:0		scb[6].spi_clk:0									
P12.3	tcpwm[0].line_compl[5]:3	tcpwm[1].line_compl[5]:1			smif.spi_data7	scb[6].uart_cts:0		scb[6].spi_select0:0									

注释

3. 信号的符号形式为 IPName[x].signal_name[u]:y

IPName = 数据块名称 (如 tcpwm)，x = IP 的唯一实例，Signal_name = 信号名称，u = 信号编号 (如果特定信号名称有多个信号)，y = 指定信号名称的副本。

例如，名称 tcpwm[0].line_compl[3]:4 表示这是吗 tcpwm 块的实例 0，信号是 line_compl #3 (线路输出的补充)，这是信号的第四次出现 (副本)。提供信号副本是为了灵活布线，最大限度地利用片上资源。

表 8 多个备用功能 (6/6)^[3]

端口 / 引脚	ACT #0	ACT #1	DS #2	ACT #4	ACT #5	ACT #6	ACT #7	ACT #8	ACT #9	ACT #10	ACT #12	ACT #13	ACT #14	ACT #15	DS #4	DS #5	DS #6
P12.4	tcpwm[0].line[6]:3	tcpwm[1].line[6]:1			smif.spi_select3			scb[6].spi_select1:0	audioss.pdm_clk								
P12.5	tcpwm[0].line_compl[6]:3	tcpwm[1].line_compl[6]:1						scb[6].spi_select2:0	audioss.pdm_data								
P12.6	tcpwm[0].line[7]:3	tcpwm[1].line[7]:1						scb[6].spi_select3:0									
P12.7	tcpwm[0].line_compl[7]:3	tcpwm[1].line_compl[7]:1															
P13.0	tcpwm[0].line[0]:4	tcpwm[1].line[8]:1				scb[6].uart_rx:1	scb[6].i2c_scl:1	scb[6].spi_mosi:1			peri.tr_io_input[26]:0						
P13.1	tcpwm[0].line_compl[0]:4	tcpwm[1].line_compl[8]:1				scb[6].uart_tx:1	scb[6].i2c_sda:1	scb[6].spi_miso:1			peri.tr_io_input[27]:0						
P13.2	tcpwm[0].line[1]:4	tcpwm[1].line[9]:1				scb[6].uart_rts:1		scb[6].spi_clk:1									
P13.3	tcpwm[0].line_compl[1]:4	tcpwm[1].line_compl[9]:1				scb[6].uart_cts:1		scb[6].spi_select0:1									
P13.4	tcpwm[0].line[2]:4	tcpwm[1].line[10]:1						scb[6].spi_select1:1									
P13.5	tcpwm[0].line_compl[2]:4	tcpwm[1].line_compl[10]:1						scb[6].spi_select2:1									
P13.6	tcpwm[0].line[3]:4	tcpwm[1].line[11]:1						scb[6].spi_select3:1									
P13.7	tcpwm[0].line_compl[3]:4	tcpwm[1].line_compl[11]:1															

注释

3. 信号的符号形式为 IPName[x].signal_name[u]:y

IPName = 数据块名称 (如 tcpwm) , x = IP 的唯一实例, Signal_name = 信号名称, u = 信号编号 (如果特定信号名称有多个信号) , y = 指定信号名称的副本。

例如, 名称 tcpwm[0].line_compl[3]:4 表示这是吗 tcpwm 块的实例 0, 信号是 line_compl #3 (线路输出的补充), 这是信号的第四次出现 (副本)。提供信号副本是为了灵活布线, 最大限度地利用片上资源。

引脚分布

模拟、Smart I/O 和 DSI 备用端口引脚功能在 **表 9** 中提供。

表 9 端口引脚模拟、Smart I/O 和 DSI 功能 (1/4)

端口 / 引脚	名称	模拟	数字高压	DSI	SMARTIO
P0.0	P0.0	wco_in		dsi[0].port_if[0]	
P0.1	P0.1	wco_out		dsi[0].port_if[1]	
P0.2	P0.2			dsi[0].port_if[2]	
P0.3	P0.3			dsi[0].port_if[3]	
P0.4	P0.4		pmic_wakeup_in hibernate_wake up[1]	dsi[0].port_if[4]	
P0.5	P0.5		pmic_wakeup_out	dsi[0].port_if[5]	
P1.0	P1.0			dsi[1].port_if[0]	
P1.1	P1.1			dsi[1].port_if[1]	
P1.2	P1.2			dsi[1].port_if[2]	
P1.3	P1.3			dsi[1].port_if[3]	
P1.4	P1.4		hibernate_wake up[0]	dsi[1].port_if[4]	
P1.5	P1.5			dsi[1].port_if[5]	
P2.0	P2.0			dsi[2].port_if[0]	
P2.1	P2.1			dsi[2].port_if[1]	
P2.2	P2.2			dsi[2].port_if[2]	
P2.3	P2.3			dsi[2].port_if[3]	
P2.4	P2.4			dsi[2].port_if[4]	
P2.5	P2.5			dsi[2].port_if[5]	
P2.6	P2.6			dsi[2].port_if[6]	
P2.7	P2.7			dsi[2].port_if[7]	
P3.0	P3.0				
P3.1	P3.1				
P3.2	P3.2				
P3.3	P3.3				
P3.4	P3.4				
P3.5	P3.5				
P4.0	P4.0			dsi[0].port_if[6]	
P4.1	P4.1			dsi[0].port_if[7]	
P4.2	P4.2			dsi[1].port_if[6]	
P4.3	P4.3			dsi[1].port_if[7]	
P5.0	P5.0			dsi[3].port_if[0]	
P5.1	P5.1			dsi[3].port_if[1]	
P5.2	P5.2			dsi[3].port_if[2]	
P5.3	P5.3			dsi[3].port_if[3]	

引脚分布

表 9 端口引脚模拟、Smart I/O 和 DS1 功能 (2/4)

端口 / 引脚	名称	模拟	数字高压	DSI	SMARTIO
P5.4	P5.4			dsi[3].port_if[4]	
P5.5	P5.5			dsi[3].port_if[5]	
P5.6	P5.6	lpcomp.inp_comp0		dsi[3].port_if[6]	
P5.7	P5.7	lpcomp.inn_comp0		dsi[3].port_if[7]	
P6.0	P6.0			dsi[4].port_if[0]	
P6.1	P6.1			dsi[4].port_if[1]	
P6.2	P6.2	lpcomp.inp_comp1		dsi[4].port_if[2]	
P6.3	P6.3	lpcomp.inn_comp1		dsi[4].port_if[3]	
P6.4	P6.4			dsi[4].port_if[4]	
P6.5	P6.5			dsi[4].port_if[5]	
P6.6	P6.6		swd_data	dsi[4].port_if[6]	
P6.7	P6.7		swd_clk	dsi[4].port_if[7]	
P7.0	P7.0			dsi[5].port_if[0]	
P7.1	P7.1	csd.cmodpadd csd.cmodpads		dsi[5].port_if[1]	
P7.2	P7.2	csd.csh_tankpad dd csd.csh_tankpads		dsi[5].port_if[2]	
P7.3	P7.3	csd.vref_ext		dsi[5].port_if[3]	
P7.4	P7.4			dsi[5].port_if[4]	
P7.5	P7.5			dsi[5].port_if[5]	
P7.6	P7.6			dsi[5].port_if[6]	
P7.7	P7.7	csd.cshieldpads		dsi[5].port_if[7]	
P8.0	P8.0			dsi[11].port_if[0]	smartio[8].io[0]
P8.1	P8.1			dsi[11].port_if[1]	smartio[8].io[1]
P8.2	P8.2			dsi[11].port_if[2]	smartio[8].io[2]
P8.3	P8.3			dsi[11].port_if[3]	smartio[8].io[3]
P8.4	P8.4			dsi[11].port_if[4]	smartio[8].io[4]
P8.5	P8.5			dsi[11].port_if[5]	smartio[8].io[5]
P8.6	P8.6			dsi[11].port_if[6]	smartio[8].io[6]

引脚分布

表 9 端口引脚模拟、Smart I/O 和 DS1 功能 (3/4)

端口 / 引脚	名称	模拟	数字高压	DSI	SMARTIO
P8.7	P8.7			dsi[11].port_if[7]	smartio[8].io[7]
P9.0	P9.0	ctb_oa0+		dsi[10].port_if[0]	smartio[9].io[0]
P9.1	P9.1	ctb_oa0-		dsi[10].port_if[1]	smartio[9].io[1]
P9.2	P9.2	ctb_oa0_out		dsi[10].port_if[2]	smartio[9].io[2]
P9.3	P9.3	ctb_oa1_out		dsi[10].port_if[3]	smartio[9].io[3]
P9.4	P9.4	ctb_oa1-		dsi[10].port_if[4]	smartio[9].io[4]
P9.5	P9.5	ctb_oa1+		dsi[10].port_if[5]	smartio[9].io[5]
P9.6	P9.6	ctb_oa0+ or ctdac_out		dsi[10].port_if[6]	smartio[9].io[6]
P9.7	P9.7	ctb_oa1+ or ext_vref		dsi[10].port_if[7]	smartio[9].io[7]
P10.0	P10.0	sarmux[0]		dsi[9].port_if[0]	
P10.1	P10.1	sarmux[1]		dsi[9].port_if[1]	
P10.2	P10.2	sarmux[2]		dsi[9].port_if[2]	
P10.3	P10.3	sarmux[3]		dsi[9].port_if[3]	
P10.4	P10.4	sarmux[4]		dsi[9].port_if[4]	
P10.5	P10.5	sarmux[5]		dsi[9].port_if[5]	
P10.6	P10.6	sarmux[6]		dsi[9].port_if[6]	
P10.7	P10.7	sarmux[7]		dsi[9].port_if[7]	
P11.0	P11.0			dsi[8].port_if[0]	
P11.1	P11.1			dsi[8].port_if[1]	
P11.2	P11.2			dsi[8].port_if[2]	
P11.3	P11.3			dsi[8].port_if[3]	
P11.4	P11.4			dsi[8].port_if[4]	
P11.5	P11.5			dsi[8].port_if[5]	
P11.6	P11.6			dsi[8].port_if[6]	
P11.7	P11.7			dsi[8].port_if[7]	
P12.0	P12.0			dsi[7].port_if[0]	
P12.1	P12.1			dsi[7].port_if[1]	
P12.2	P12.2			dsi[7].port_if[2]	
P12.3	P12.3			dsi[7].port_if[3]	
P12.4	P12.4			dsi[7].port_if[4]	
P12.5	P12.5			dsi[7].port_if[5]	
P12.6	P12.6	srss.eco_in		dsi[7].port_if[6]	

引脚分布

表 9 端口引脚模拟、Smart I/O 和 DSI 功能 (4/4)

端口 / 引脚	名称	模拟	数字高压	DSI	SMARTIO
P12.7	P12.7	srss.eco_out		dsi[7].port_if[7]	
P13.0	P13.0			dsi[6].port_if[0]	
P13.1	P13.1			dsi[6].port_if[1]	
P13.2	P13.2			dsi[6].port_if[2]	
P13.3	P13.3			dsi[6].port_if[3]	
P13.4	P13.4			dsi[6].port_if[4]	
P13.5	P13.5			dsi[6].port_if[5]	
P13.6	P13.6			dsi[6].port_if[6]	
P13.7	P13.7			dsi[6].port_if[7]	

电源注意事项

5 电源注意事项

下面的电源系统图显示了所有支持的封装的电源针脚的典型连接。

在这些图中，封装引脚以引脚名表示，例如 "V_{DDA}, M13"。对于 V_{DDX} 引脚，还会显示由该引脚供电的 I/O 端口，例如 "V_{DDD}, A13; I/O 端口 P1"。

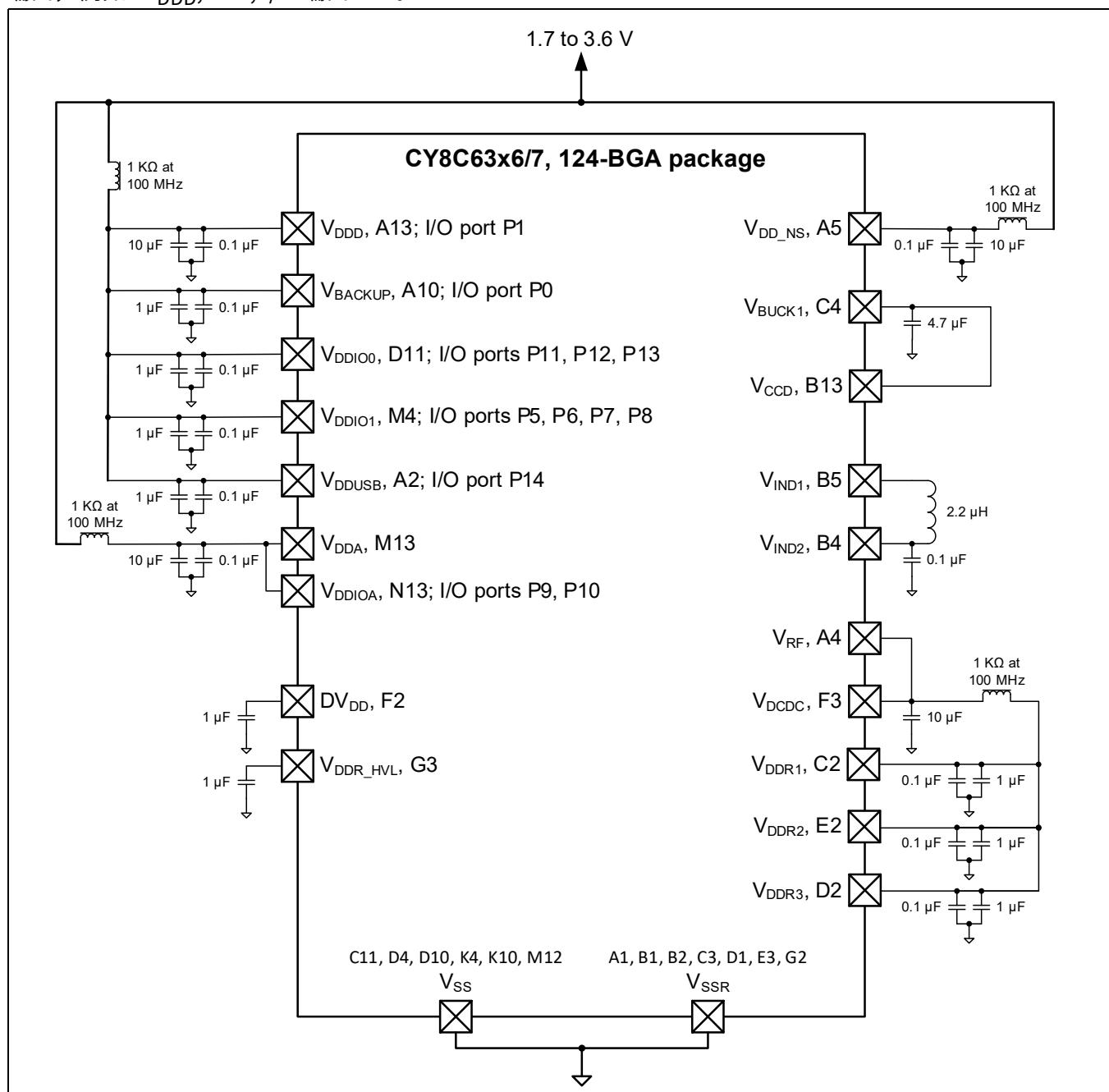


图 12 124-BGA 电源连接图

电源注意事项

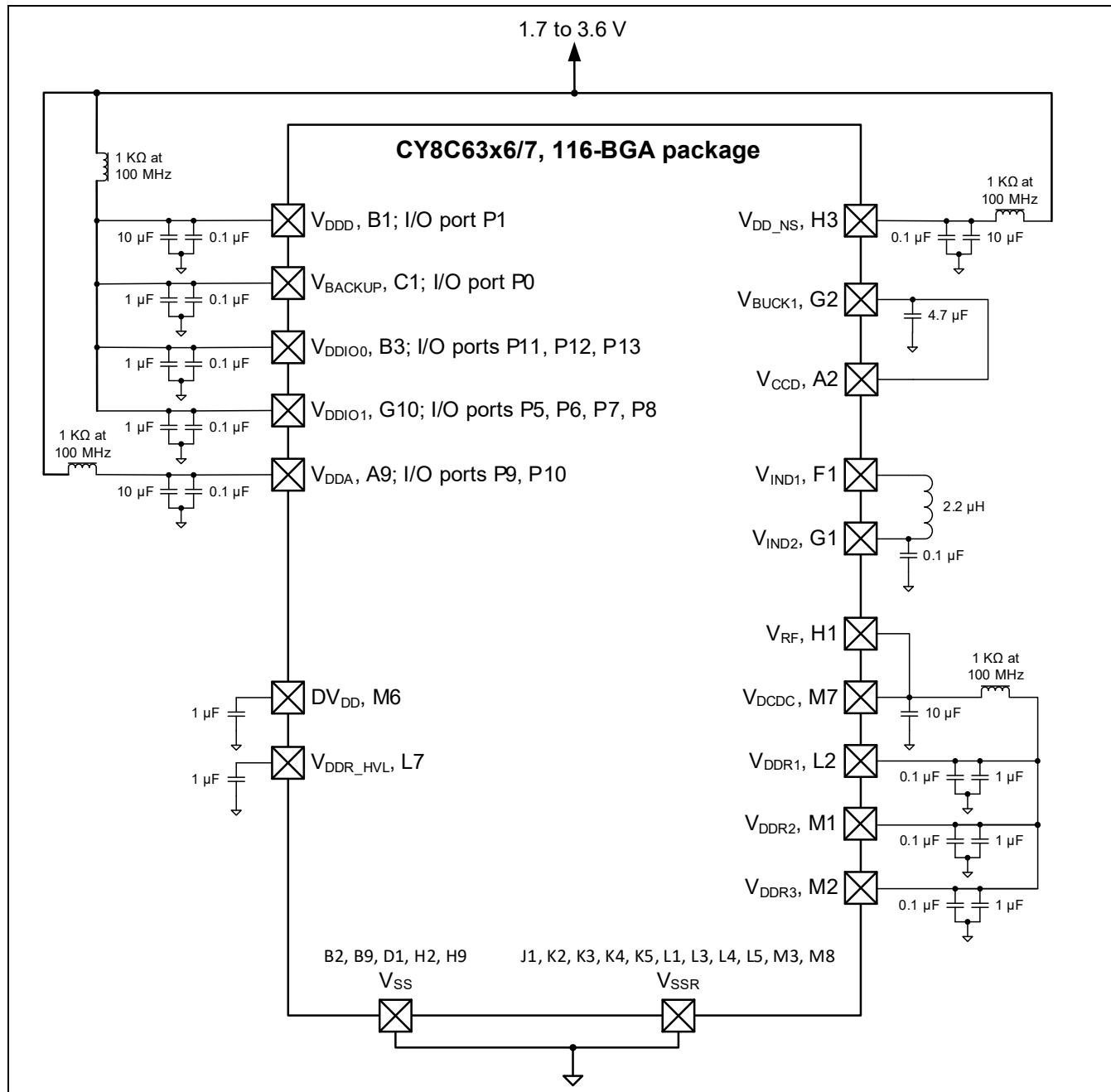


图 13 116-BGA 电源连接图

电源注意事项

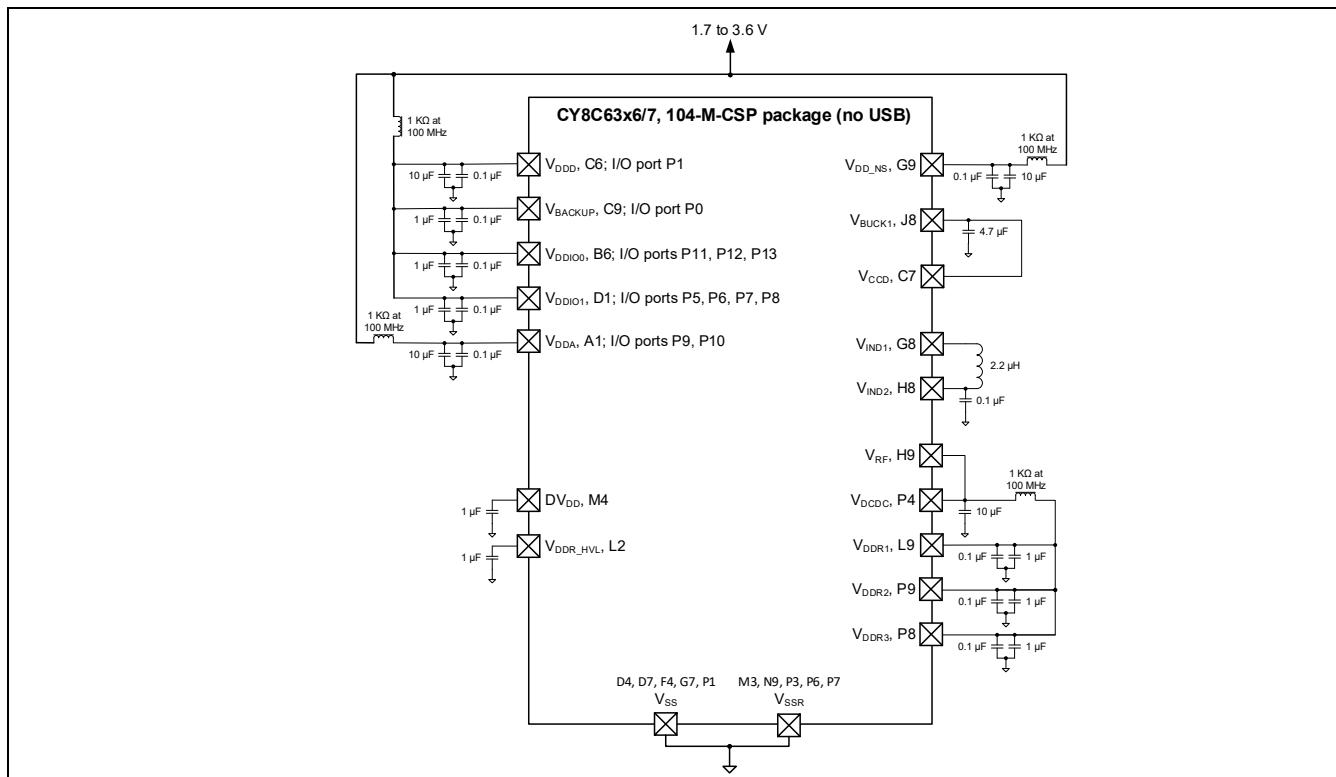


图 14 104-M-CSP 电源连接图

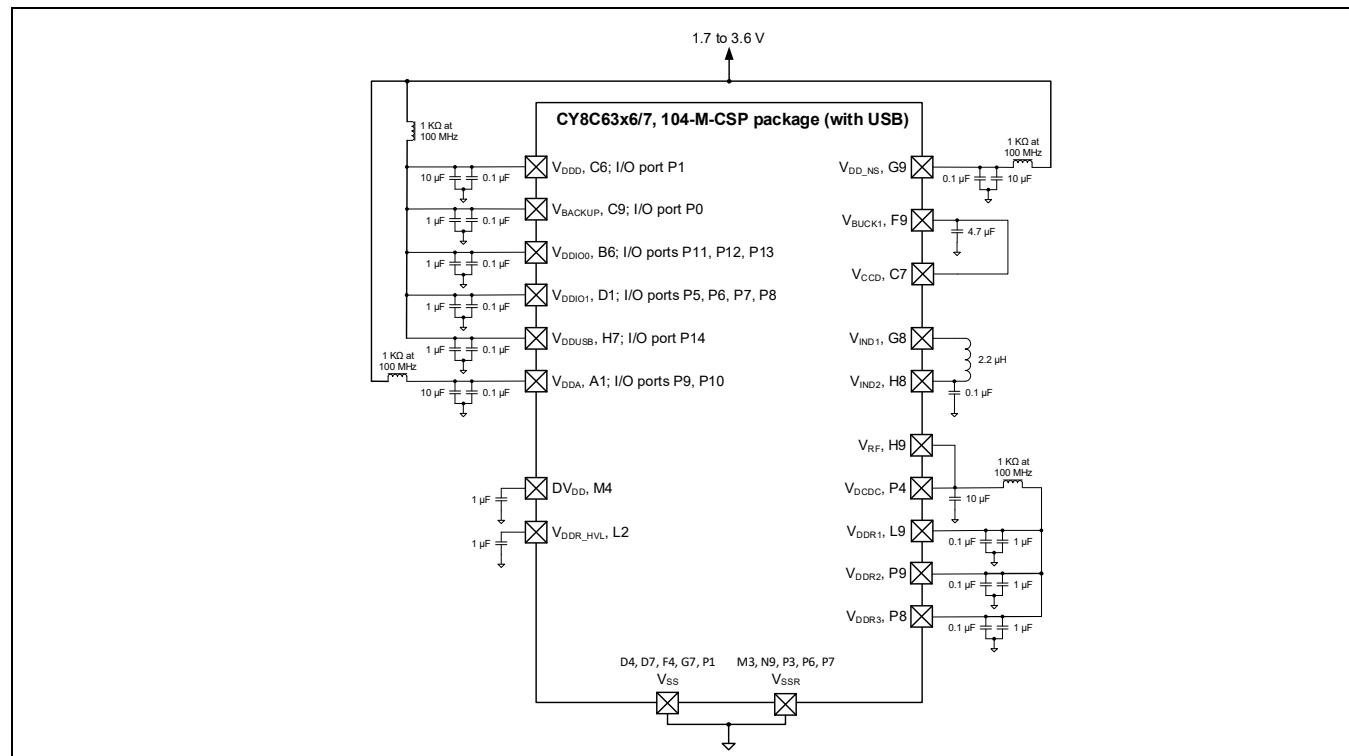


图 15 104-M-CSP-USB 电源连接图

电源注意事项

在 QFN 封装中，所有内部接地都与封装中的金属焊盘 (epad) 连接。该焊盘必须在 PCB 上接地。此外，68-QFN 封装上的两个天线接地引脚（GANT1 和 GANT2）也应尽可能以最短距离连接到 PCB 上的 epad 接地。

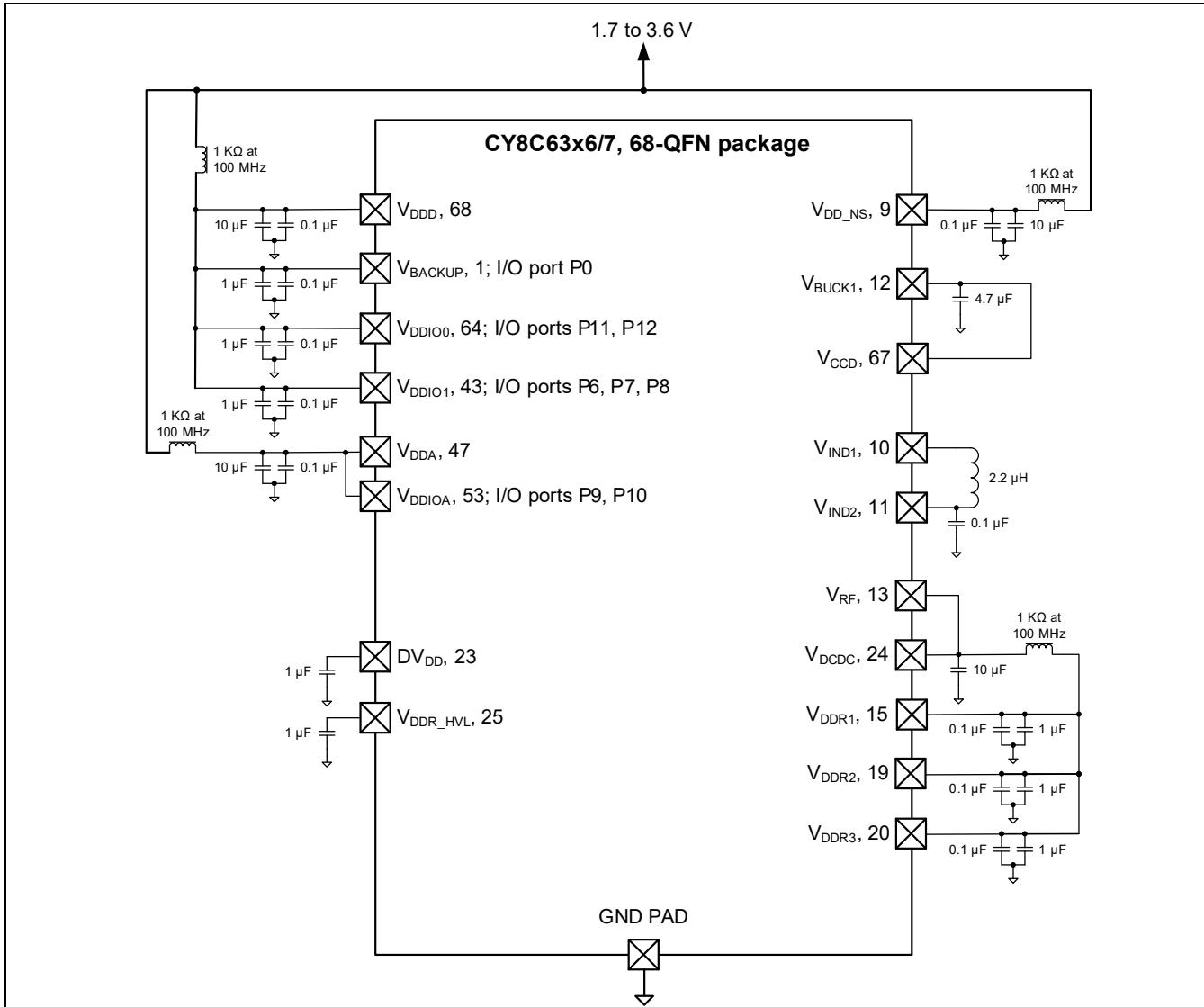


图 16 68-QFN 电源连接图

根据封装的不同，有多达八个 V_{DDx} 电源引脚和多个 V_{SS} 接地引脚。电源引脚为：

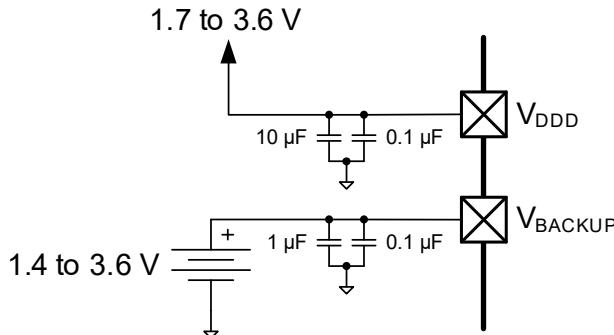
- V_{DDD} : 主数字电源。它为低压差 (LDO) 稳压器 和 I/O 端口 1 供电。^[4].
- V_{CCD} : 主 LDO 输出。它由一个 $4.7 \mu F$ 电容器稳压。当 V_{CCD} 由开关稳压器驱动时，可关闭 LDO（见下文的 V_{BUCK1} ）。详细信息，可参阅设备 [技术参考手册 \(TRM\)](#) 中的电源系统框图。
- V_{DDA} : 模拟外设电源。必须为该引脚接通电压，才能正确初始化和启动设备。
- V_{DDIOA} : I/O 端口 9 和 10 的电源。如果设备封装中存在，则必须将其连接至 V_{DDA} 。
- V_{DDOO} : I/O 端口 11、12 和 13 的电源。
- V_{DDIO1} : I/O 端口 5、6、7、8 的电源。

注释

4. 在 68-QFN 封装中，端口 1 不可用。

电源注意事项

- V_{BACKUP} : 备份域的电源，包括 32 kHz WCO 和 RTC。它可以是一个低至 1.4 V 的独立电源，用于备用电池或超级电容器，如 图 17 所示。否则它连接到 V_{DDD} 。它为 I/O 端口 0 供电。

图 17 连接至 V_{BACKUP} 的独立电池

- V_{DDUSB} : USB 外设以及 USBDP 和 USBDM 引脚的电源。USB 操作电压必须为 2.85 V 至 3.6 V。如果未使用 USB，其电压可以是 1.7 V 至 3.6 V，并且 USB 引脚可以用作 I/O 端口 14 上的有限容量 GPIO。

表 10 显示了 I/O 端口供电汇总：

表 10 I/O 端口电源

端口	电源	备用电源
0	V_{BACKUP}	V_{DDD}
1	V_{DDD}	-
5, 6, 7, 8	V_{DDIO1}	-
9, 10	V_{DDIOA}	V_{DDA}
11, 12, 13	V_{DDIO0}	-
14	V_{DDUSB}	-

注意：如果未使用 USB 引脚，需要将 V_{DDUSB} 连接至地线，并保持 P14.0/USBDP 和 P14.1/USBDM 引脚未连接。

如上所述，必须向 V_{DDD} 引脚和 V_{DDA} 引脚施加电压，以便正确进行器件初始化和操作。如果未使用 I/O 端口，则可选择向相应的 $VDDx$ 引脚施加电压。

- V_{SS} 和 V_{SSR} : 上述电源的接地引脚。所有接地引脚都应连接到公共地线上。

除 LDO 稳压器外，还包括一个单输入多输出 (SIMO) 开关稳压器。它使用单个电感器提供两个稳压输出。稳压引脚为：

- V_{DD_NS} : 稳压器电源。
- V_{IND1} 和 V_{IND2} : 电感器和电容器的连接。
- V_{BUCK1} : 第一个稳压器输出端。它通常用于驱动 V_{CCD} ，参见上文。
- V_{RF} : 第二个稳压器输出端。它通常用于驱动 Bluetooth® LE 无线电电源引脚： V_{DCDC} 和 V_{DDRx} 随附一套用于 Bluetooth® LE 无线电的电源引脚。它们是：
 - V_{DCDC} : 无线电数字电源。
 - V_{DDR1} 、 V_{DDR2} 和 V_{DDR3} : 无线电模拟电源。
 - D_{VDD} : 无线电数字 LDO 输出。它由一个 1 μ F 电容器稳压。

电源注意事项

- V_{DDR_HVL} : 无线电模拟 LDO 输出。它由一个 $1 \mu F$ 电容器稳压。

各种 V_{DD} 电源引脚未在芯片上连接在一起。它们可以在芯片外以一个或多个独立网络连接。如图所示，如果使用单独的电源网络，则可使用可选的铁氧体磁珠隔离其他网络的噪声。

无论是否使用开关稳压器，都不应在 V_{CCD} 、 V_{RF} 或任何开关稳压器电源引脚上放置外部负载。

没有电源引脚顺序要求；电源可以任何顺序接通。电源管理系统将设备保持在复位状态，直到所有电源引脚都达到正常运行所需的电压水平。

注意：如果先在 PCB 上安装电池，则 V_{DDD} 必须循环至少 $50 \mu s$ 。这样可以防止电池在产品生产和储存过程中过早耗尽。

如图所示，旁路电容器必须从 V_{DDx} 引脚和其他引脚连接到公共地线。对于在此频率范围内工作的系统，通常选用一个 $10 \mu F$ 或 $1 \mu F$ 的电容，与一个较小的电容（如 $0.1 \mu F$ ）并联使用。请注意，这些只是经验之谈；对于关键应用，PCB 布局、引线电感、和旁路寄生电容应通过仿真设计以获得最佳的旁路。

所有电容器和电感器的精度应为 $\pm 20\%$ 或更高。连接到 V_{IND2} 的电容器应为 $100 nF$ 。推荐的电感值为 $2.2 \mu H \pm 20\%$ （例如 TDK MLP2012H2R2MT0S1）。

最好检查旁路电容器的数据表，特别是工作电压和 DC 偏置规格。对于某些电容器，当施加的电压占额定工作电压的比例很大时，实际电容可能会大大减小。

有关焊盘布局的更多信息，请参阅 [PSoC™ 6 CAD 库](#)。

电气规格

6 电气规格

除特别注明外，所有规格在 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 和 $1.71\text{ V} - 3.6\text{ V}$ 下均有效。

6.1 最大绝对额定值

表 11 最大绝对额定值^[5]

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID1	V_{DD_ABS}	模拟或数字电源相对于 V_{SS} ($V_{SSD} = V_{SSA}$)	-0.5	-	4	V	
SID2	V_{CCD_ABS}	相对于 V_{SSD} 的直流数字内核输入电压	-0.5	-	1.2	V	
SID3	V_{GPIO_ABS}	GPIO 电压; V_{DDD} 或 V_{DDA}	-0.5	-	$V_{DD} + 0.5$	V	
SID4	I_{GPIO_ABS}	每个 GPIO 上的电流	-25	-	25	mA	
SID5	$I_{GPIO_injection}$	每个引脚上的 GPIO 注入电流	-0.5	-	0.5	mA	
SID3A	ESD_HBM	静电放电人体模型	2200	-	-	V	
SID3B	ESD_HBM_ANT	静电放电人体模型; 天线引脚	500	-	-	V	RF 引脚
SID4A	ESD_CDM	静电放电 - 充电器件模型	500	-	-	V	
SID4B	ESD_CDM_ANT	静电放电 - 充电器件模型; 天线引脚	200	-	-	V	RF 引脚
SID4C	ESD_CDM_X	静电放电 - 充电器件模型; XI、XO 引脚	200	-	-	V	XI、XO 引脚
SID5A	LU	无锁存操作的引脚电流	-100	-	100	mA	

6.2 器件级规格

表 14 提供了 CPU 电流的详细规格。表 12 总结了这些规格，可以在常见条件下快速查看 CPU 电流。注意 CM4 的最大频率为 150 MHz，CM0+ 的最大频率为 100 MHz。IMO 和 FLL 用于生成 CPU 时钟；当 CPU 时钟频率为 8 MHz 时，不使用 FLL。

表 12 CPU 当前规格概要 (1/2)

条件	范围	典型范围	最大范围
LP 模式, $V_{DDD} = 3.3\text{ V}$, $V_{CCD} = 1.1\text{ V}$, 带降压稳压器			
CM4 激活, CM0+ 睡眠		0.9–6.9 mA	1.5–8.6 mA
CM0+ 激活, CM4 睡眠	跨 CPU 时钟范围: 8–150/100 MHz ; 启用闪存缓存的 Dhystone	0.8–3.8 mA	1.3–4.5 mA
CM4 睡眠, CM0+ 睡眠		0.7–1.5 mA	1.3–2.2 mA
CM0+ 睡眠, CM4 关闭		0.7–1.3 mA	1.3–2 mA
最小调节器电流模式	跨 CM4/CM0+ CPU 激活 / 睡眠模式	0.6–0.7 mA	1.1–1.1 mA
ULP 模式, $V_{DDD} = 3.3\text{ V}$, $V_{CCD} = 0.9\text{ V}$, 带降压稳压器			

注释

5. 器件在高于表 11 中所列出的最大绝对值条件下工作可能会造成永久性损害。长期在最大绝对值的条件下使用可能会影响器件的可靠性。最大存放温度是 150°C ，符合 JEDEC JESD22-A103 — 高温度存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值，则器件可能不正常工作。

电气规格

表 12 CPU 当前规格概要 (2/2)

条件	范围	典型范围	最大范围
CM4 激活, CM0+ 睡眠		0.65–1.6 mA	0.8–2.2 mA
CM0+ 激活, CM4 睡眠	跨 CPU 时钟范围: 8 - 50/25 MHz ; 启用闪存缓存的 Dhrystone	0.51–0.91 mA	0.72–1.25 mA
CM4 睡眠, CM0+ 睡眠		0.42–0.76 mA	0.65–1.1 mA
CM0+ 睡眠, CM4 关闭		0.41–0.62 mA	0.6–0.9 mA
最小调节器电流模式	跨 CM4/CM0+ CPU 激活 / 睡眠模式	0.39–0.54 mA	0.6–0.76 mA
深度睡眠	跨 SRAM 保留	7–9 μ A	-
休眠	跨 V_{DDD}	300–800 nA	-

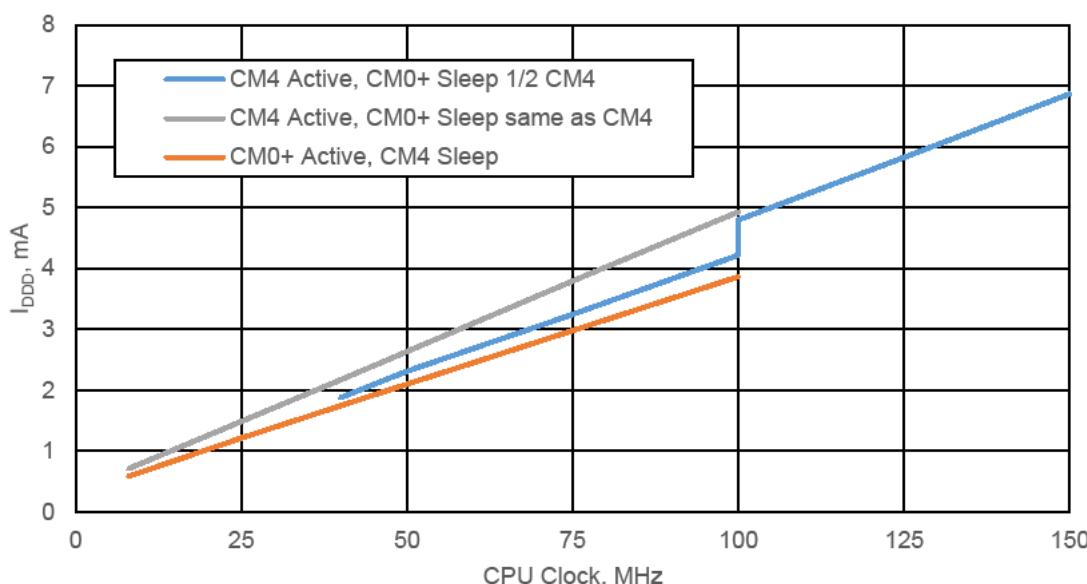


图 18 典型器件电流与 CPU 频率；系统低功耗 (LP) 模式 [6]

6.2.1 电源

表 13 DC 电源规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID6	V_{DDD}	内部稳压器和端口 1 GPIO 电源	1.7	-	3.6	V	-
SID7	V_{DDA}	模拟电源电压。与 PCB 上的 V_{DDIOA} 短路。	1.7	-	3.6	V	内部未稳压电源
SID7A	V_{DDIO1}	端口 5 至 8 存在时的 GPIO 电源	1.7	-	3.6	V	如果应用中使用 CAPSENSE™ (CSD) 块，则必须为 $\geq V_{DDA}$
SID7B	V_{DDIO0}	端口 11 至 13 存在时的 GPIO 电源	1.7	-	3.6	V	-
SID7E	V_{DDIO0}	eFuse 编程电源	2.38	2.5	2.62	V	

注释

6. CM4 激活、CM0+ 睡眠 1/2 CM4 跟踪值较高，因为在 100 MHz 以上，必须使用 PLL 而不是 FLL。

电气规格

表 13 DC 电源规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID7D	V _{DDIOA}	端口 9 和 10 存在时的 GPIO 电源。必须连接至 PCB 上的 V _{DDA} 。	1.7	-	3.6	V	-
SID7F	V _{DDUSB}	存在时为端口 14 (USB 或 GPIO) 供电	1.7	-	3.6	V	USB 的最小供电电压为 2.85 V
SID6B	V _{BACKUP}	存在时提供备用电源和 GPIO 端口 0 电源	1.7	-	3.6	V	移除 V _{DDD} 时，最小值为 1.4 V。
SID8	V _{CCD1}	输出电压 (供给内核逻辑旁路)	-	1.1	-	V	系统 LP 模式
SID9	V _{CCD2}	输出电压 (供给内核逻辑旁路)	-	0.9	-	V	ULP 模式适用于 -20 至 85 °C。
SID10	C _{EFC}	外部稳压器电压 (V _{CCD}) 旁路	3.8	4.7	5.6	μF	X5R 陶瓷电容或性能更好的电容值为 0.8 至 1.2 V
SID11	C _{EXC}	电源去耦电容	-	10	-	μF	绝缘介质为 X5R 的陶瓷或性能更好的电容

6.2.2 CPU 电流和转换时间

表 14 CPU 电流和转换时间 (1/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
低压范围功率规格 (V _{CCD} = 1.1 V, 带降压和 LDO)							
Cortex M4 活动模式							
禁用高速缓存时执行 (闪存)							
SIDF1	I _{DD1}	从闪存执行; CM4 激活 50 MHz、CM0+ 睡眠 25 MHz。有 IMO 和 FLL。while(1)	-	2.3	3.2	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	3.1	3.6	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值
			-	5.7	6.5	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值
SIDF2	I _{DD2}	从闪存执行; CM4 激活 8 MHz, CM0+ 睡眠 8 MHz。有 IMO。while(1)	-	0.9	1.5	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	1.2	1.6	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值
			-	2.8	3.5	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值
启用高速缓存后执行							
SIDC1	I _{DD3}	从高速缓存执行; CM4 激活 150 MHz, CM0+ 睡眠 75 MHz。IMO 和 PLL。Dhryston。	-	6.9	8.6	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	10.9	13.7	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值
			-	13.7	15.5	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值

电气规格

表 14 CPU 电流和转换时间 (2/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SIDC2	I_{DD4}	从高速缓存执行； CM4 激活 100 MHz, CM0+ 睡眠 100 MHz。IMO 和 FLL。Dhryston。	-	4.8	5.8	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值
			-	7.4	8.4	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值
			-	11.3	12	mA	$V_{DDD} = 1.8 \text{ 至 } 3.3 \text{ V}$, LDO, 85°C 时的最大值
SIDC3	I_{DD5}	从高速缓存执行； CM4 激活 50 MHz, CM0+ 休眠 25 MHz。IMO 和 FLL。Dhryston	-	2.4	3.4	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值
			-	3.7	4.1	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值
			-	6.3	7.2	mA	$V_{DDD} = 1.8 \text{ 至 } 3.3 \text{ V}$, LDO, 85°C 时的最大值
SIDC4	I_{DD6}	从高速缓存执行； CM4 激活 8 MHz, CM0+ 睡眠 8 MHz。IMODhryston	-	0.9	1.5	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值
			-	1.3	1.8	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值
			-	3	3.8	mA	$V_{DDD} = 1.8 \text{ 至 } 3.3 \text{ V}$, LDO, 85°C 时的最大值

Cortex M0 + 活动模式

禁用高速缓存时执行 (闪存)

SIDF3	I_{DD7}	从闪存执行； CM4 关闭, CM0+ 激活 50 MHz。带有 IMO 和 FLL。while(1)	-	2.4	3.3	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值
			-	3.2	3.7	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值
			-	5.6	6.3	mA	$V_{DDD} = 1.8 \text{ 至 } 3.3 \text{ V}$, LDO, 85°C 时的最大值
SIDF4	I_{DD8}	从闪存执行； CM4 关闭, CM0+ 激活 8 MHz。有 IMO。while(1)	-	0.8	1.5	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值
			-	1.1	1.6	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值
			-	2.60	3.4	mA	$V_{DDD} = 1.8 \text{ 至 } 3.3 \text{ V}$, LDO, 85°C 时的最大值

启用高速缓存后执行

SIDC5	I_{DD9}	从高速缓存执行； CM4 关闭, CM0+ 激活 100 MHz。有 IMO 和 FLL。Dhryston.	-	3.8	4.5	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值
			-	5.9	6.5	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值
			-	9	9.7	mA	$V_{DDD} = 1.8 \text{ 至 } 3.3 \text{ V}$, LDO, 85°C 时的最大值

电气规格

表 14 CPU 电流和转换时间 (3/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SIDC6	I_{DD10}	从高速缓存执行； CM4 关闭，CM0+ 激活 8 MHz。 有 IMO。Dhryston	-	0.8	1.3	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	1.20	1.7	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	2.60	3.4	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值
Cortex M4 睡眠模式							
SIDS1	I_{DD11}	CM4 睡眠 100 MHz; CM0+ 睡眠 25 MHz。有 IMO 和 FLL。	-	1.5	2.2	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	2.2	2.7	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	4	4.6	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值
SIDS2	I_{DD12}	CM4 休眠 50 MHz; CM0+ 睡眠 25 MHz。有 IMO 和 FLL。	-	1.2	1.9	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	1.7	2.2	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	3.4	4.3	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值
SIDS3	I_{DD13}	CM4 睡眠 8 MHz, CM0+ 睡 眠 8 MHz。 有 IMO。	-	0.7	1.3	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	1	1.5	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	2.4	3.3	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值
Cortex M0 + 休眠模式							
SIDS4	I_{DD14}	CM4 关闭, CM0+ 睡眠 50 MHz。 带有 IMO 和 FLL。	-	1.3	2	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	1.9	2.4	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	3.80	4.6	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值
SIDS5	I_{DD15}	CM4 关闭, CM0+ 休眠 8 MHz。有 IMO。	-	0.7	1.3	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	1	1.5	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	2.4	3.3	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值
Cortex M4 最小调节器电流模式							
SIDLP1A1	I_{DD16}	从闪存执行; CM4 LPA 8 MHz, CM0+ 睡眠 8 MHz。 有 IMO。while(1)	-	0.9	1.5	mA	$V_{DDD} = 3.3\text{ V}$, 降压接通, 60°C 时的最大值
			-	1.2	1.7	mA	$V_{DDD} = 1.8\text{ V}$, 降压接通, 60°C 时的最大值
			-	2.8	3.5	mA	$V_{DDD} = 1.8$ 至 3.3 V , LDO, 85°C 时的最大值

电气规格

表 14 CPU 电流和转换时间 (4/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件		
SIDLPA2	I _{DD17}	从高速缓存执行； CM4 LPA 8 MHz, CM0+ 睡眠 8 MHz。有 IMO。Dhryston	-	0.9	1.5	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	1.3	1.8	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		
			-	2.9	3.7	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值		
Cortex M0+ 最小调节器电流模式									
SIDLPA3	I _{DD18}	从闪存执行； CM4 关闭, CM0+ 激活 8 MHz。有 IMO。while(1)	-	0.8	1.4	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	1.1	1.6	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		
			-	2.7	3.6	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值		
SIDLPA4	I _{DD19}	从高速缓存执行； CM4 关闭, CM0+ 激活 8 MHz。有 IMO。Dhryston	-	0.8	1.4	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	1.2	1.7	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		
			-	2.7	3.6	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值		
Cortex M4 最小调节器电流模式									
SIDLPS1	I _{DD20}	CM4 睡眠 8 MHz, CM0+ 睡眠 8 MHz。有 IMO。	-	0.7	1.1	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	1	1.5	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		
			-	2.4	3.3	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值		
Cortex M0+ 最小调节器电流模式									
SIDLPS3	I _{DD22}	CM4 关闭, CM0+ 睡眠 8 MHz。有 IMO。	-	0.6	1.1	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	0.9	1.5	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		
			-	2.4	3.3	mA	V _{DDD} = 1.8 至 3.3 V, LDO, 85°C 时的最大值		
ULP 范围功率规格 (V _{CCD} = 0.9 V, 带降压) ULP 模式在 -20 到 +85°C 的温度范围内有效									
Cortex M4 活动模式									
禁用高速缓存时执行 (闪存)									
SIDF5	I _{DD3}	从闪存执行； CM4 激活 50 MHz, CM0+ 睡眠 25 MHz。有 IMO 和 FLL。While(1)	-	1.7	2.2	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	2.1	2.4	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		
SIDF6	I _{DD4}	从闪存执行； CM4 激活 8 MHz, CM0+ 睡眠 8 MHz。有 IMO。While (1)	-	0.56	0.8	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值		
			-	0.75	1	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值		

电气规格

表 14 CPU 电流和转换时间 (5/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件		
启用高速缓存后执行									
SIDC8	I_{DD10}	从高速缓存执行；CM4 激活 50 MHz，CM0+ 睡眠 25 MHz。 有 IMO 和 FLL。Dhryston	-	1.6	2.2	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	2.4	2.7	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
SIDC9	I_{DD11}	从高速缓存执行；CM4 激活 8 MHz，CM0+ 睡眠 8 MHz。 有 IMO。Dhryston	-	0.65	0.8	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	0.8	1.1	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
Cortex M0+ 活动模式									
禁用高速缓存时执行 (闪存)									
SIDF7	I_{DD16}	从闪存执行；CM4 关闭， CM0+ 激活 25 MHz。有 IMO 和 FLL。Write(1)	-	1	1.4	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	1.34	1.6	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
SIDF8	I_{DD17}	从闪存执行；CM4 关闭， CM0+ 激活 8 MHz。有 IMO。 While(1)。	-	0.54	0.75	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	0.73	1	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
启用高速缓存后执行									
SIDC10	I_{DD18}	从高速缓存执行；CM4 关 闭，CM0+ 激活 25 MHz。有 IMO 和 FLL。Dhryston	-	0.91	1.25	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	1.34	1.6	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
SIDC11	I_{DD19}	从高速缓存执行；CM4 关 闭，CM0+ 激活 8 MHz。有 IMO。Dhryston	-	0.51	0.72	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	0.73	0.95	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
Cortex M4 睡眠模式									
SIDS7	I_{DD21}	CM4 睡眠 50 MHz，CM0+ 睡 眠 25 MHz。有 IMO 和 FLL。	-	0.76	1.1	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	1.1	1.4	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
SIDS8	I_{DD22}	CM4 睡眠 8 MHz，CM0+ 睡 眠 8 MHz。 有 IMO。	-	0.42	0.65	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	0.59	0.8	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		
Cortex M0+ 睡眠模式									
SIDS9	I_{DD23}	CM4 关闭，CM0+ 睡眠 25 MHz。 有 IMO 和 FLL。	-	0.62	0.9	mA	$V_{DDD} = 3.3 \text{ V}$, 降压接通, 60°C 时的最大值		
			-	0.88	1.1	mA	$V_{DDD} = 1.8 \text{ V}$, 降压接通, 60°C 时的最大值		

电气规格

表 14 CPU 电流和转换时间 (6/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SIDS10	I _{DD24}	CM4 关闭, CM0+ 睡眠 8 MHz。有 IMO。	-	0.41	0.6	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.58	0.8	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值

Cortex M4 最小调节器电流模式

SIDLPAs5	I _{DD25}	从闪存执行。CM4 激活 8 MHz, CM0+ 睡眠 8 MHz。有 IMO。While(1)	-	0.52	0.75	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.76	1	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值
SIDLPAs6	I _{DD26}	从高速缓存执行。CM4 激活 8 MHz, CM0+ 睡眠 8 MHz。有 IMO。Dhryston	-	0.54	0.76	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.78	1	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值

Cortex M0+ 最小调节器电流模式

SIDLPAs7	I _{DD27}	从闪存执行。CM4 关闭, CM0+ 激活 8 MHz。有 IMO。While(1)	-	0.51	0.75	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.75	1	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值
SIDLPAs8	I _{DD28}	从高速缓存执行。CM4 关闭, CM0+ 激活 8 MHz。有 IMO。Dhryston	-	0.48	0.7	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.7	0.95	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值

Cortex M4 最小调节器电流模式

SIDLPs5	I _{DD29}	CM4 睡眠 8 MHz, CM0 睡眠 8 MHz。有 IMO。	-	0.4	0.6	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.57	0.8	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值

Cortex M0+ 最小调节器电流模式

SIDLPs7	I _{DD31}	CM4 关闭, CM0+ 睡眠 8 MHz。有 IMO。	-	0.39	0.6	mA	V _{DDD} = 3.3 V, 降压接通, 60°C 时的最大值
			-	0.56	0.8	mA	V _{DDD} = 1.8 V, 降压接通, 60°C 时的最大值

深度睡眠模式

SIDDS1	I _{DD33A}	启用内部降压功能并保留 64K SRAM	-	7	-	μA	最大值为 85°C
SIDDS1_B	I _{DD33A_B}	启用内部降压功能并保留 64K SRAM	-	7	-	μA	最大值为 60°C
SIDDS2	I _{DD33B}	启用内部降压功能并保留 256K SRAM	-	9	-	μA	最大值为 85°C
SIDDS2_B	I _{DD33B_B}	启用内部降压功能并保留 256K SRAM	-	9	-	μA	最大值为 60°C

休眠模式

SIDHIB1	I _{DD34}	V _{DDD} = 1.8 V	-	300	-	nA	无时钟运行
SIDHIB2	I _{DD34A}	V _{DDD} = 3.3 V	-	800	-	nA	无时钟运行

电气规格

表 14 CPU 电流和转换时间 (7/7)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
电源模式转换时间							
SID12	T _{LPACT_ACT}	至 LP 转换时间的最小稳压器电流	-	-	35	μs	包括 PLL 锁定时间
SID13	T _{DS_LPACT}	深度睡眠到 LP 过渡时间	-	-	25	μs	由设计保证
SID14	T _{HIB_ACT}	休眠到 LP 转换时间	-	500	-	μs	包括 PLL 锁定时间

6.2.3 XRES

表 15 XRES 直流规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID17	T _{XRES_IDD}	XRES 被激活时的 IDD	-	300	-	nA	V _{DDD} = 1.8 V
SID17A	T _{XRES_IDD_1}	XRES 被激活时的 IDD	-	800	-	nA	V _{DDD} = 3.3 V
SID77	V _{IH}	输入高电平阈值	0.7 × V _{DD}	-	-	V	CMOS 输入
SID78	V _{IL}	输入低电平阈值	-	-	0.3 × V _{DD}	V	CMOS 输入
SID80	C _{IN}	输入电容	-	3	-	pF	-
SID81	V _{HYSXRES}	输入电压迟滞	-	100	-	mV	-
SID82	I _{DIODE}	通过保护二极管到达 V _{DD} /V _{SS} 的电流	-	-	100	μA	-

表 16 XRES AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID15	T _{XRES_ACT}	从 XRES 发布到 Cortex-M0+ 执行应用程序代码的时间	-	750	-	μs	非最小稳压器电流模式；Cortex-M0+ 以 50 MHz 频率执行
SID16	T _{XRES_PW}	XRES 脉冲宽度	5	-	-	μs	-

6.2.4 GPIO

表 17 GPIO 直流规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID57	V _{IH}	输入高电平阈值	0.7 × V _{D_D}	-	-	V	CMOS 输入
SID57A	I _{IHS}	焊盘电压 > V _{DDIO} 时 OVT 输入的输入电流	-	-	10	μA	按照 I ² C 规格
SID58	V _{IL}	输入低电平阈值	-	-	0.3 × V _{DD}	V	CMOS 输入

电气规格

表 17 GPIO 直流规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID241	V_{IH}	LVTTL 输入, $V_{DD} < 2.7\text{ V}$	$0.7 \times V_D$	-	-	V	-
SID242	V_{IL}	LVTTL 输入, $V_{DD} < 2.7\text{ V}$	-	-	$0.3 \times V_{DD}$	V	-
SID243	V_{IH}	LVTTL 输入, $V_{DD} \geq 2.7\text{ V}$	2.0	-	-	V	-
SID244	V_{IL}	LVTTL 输入, $V_{DD} \geq 2.7\text{ V}$	-	-	0.8	V	-
SID59	V_{OH}	输出高电平电压	$V_{DD} - 0.5$	-	-	V	$I_{OH} = 8\text{ mA}$
SID62A	V_{OL}	输出低电平电压	-	-	0.4	V	$I_{OL} = 8\text{ mA}$
SID63	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	kΩ	-
SID64	$R_{PULLDOWN}$	下拉电阻	3.5	5.6	8.5	kΩ	-
SID65	I_{IL}	输入漏电流 (绝对值)	-	-	2	nA	$25^\circ\text{C}, V_{DD} = 3.0\text{ V}$
SID65A	I_{IL_CTBM}	CTBm 输入引脚上的输入泄漏	-	-	4	nA	-
SID66	C_{IN}	输入电容	-	-	5	pF	-
SID67	V_{HYSTTL}	输入迟滞电压 LVTTL $V_{DD} > 2.7\text{ V}$	100	0	-	mV	-
SID68	V_{HYSMOS}	输入迟滞 CMOS	$0.05 \times V_{DD}$	-	-	mV	-
SID69	I_{DIODE}	通过保护二极管到达 V_{DD}/V_{SS} 的电流	-	-	100	μA	-
SID69A	I_{TOT_GPIO}	芯片最大源电流或灌电流总值	-	-	200	mA	-

表 18 GPIO AC 规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID70	T_{RISEF}	快速强驱动模式下的上升时间 V_{DD} 的 10% 至 90%	-	-	2.5	ns	$C_{load} = 15\text{ pF}, 8\text{ mA}$ 驱动强度
SID71	T_{FALLF}	快速强驱动模式下的下降时间 V_{DD} 的 10% 至 90%	-	-	2.5	ns	$C_{load} = 15\text{ pF}, 8\text{ mA}$ 驱动强度
SID72	T_{RISES_1}	慢速强驱动模式下的上升时间 V_{DD} 的 10% 至 90%	52	-	142	ns	$C_{load} = 15\text{ pF}, 8\text{ mA}$ 驱动强度, $V_{DD} \leq 2.7\text{ V}$
SID72A	T_{RISES_2}	慢速强驱动模式下的上升时间 V_{DD} 的 10% 至 90%	48	-	102	ns	$C_{load} = 15\text{ pF}, 8\text{ mA}$ 驱动强度, $2.7\text{ V} < V_{DD} \leq 3.6\text{ V}$
SID73	T_{FALLS_1}	慢速强驱动模式下的下降时间 V_{DD} 的 10% 至 90%	44	-	211	ns	$C_{load} = 15\text{ pF}, 8\text{ mA}$ 驱动强度, $V_{DD} \leq 2.7\text{ V}$
SID73A	T_{FALLS_2}	慢速强驱动模式下的下降时间 V_{DD} 的 10% 至 90%	42	-	93	ns	$C_{load} = 15\text{ pF}, 8\text{ mA}$ 驱动强度, $2.7\text{ V} < V_{DD} \leq 3.6\text{ V}$

电气规格

表 18 GPIO AC 规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID73G	T_{FALL_I2C}	慢速强驱动模式下的下降时间 (V_{DD} 的 30% 至 70%)	$20 \times V_{DIO} / 5.5$	-	250	ns	$C_{load} = 10 \text{ pF}$ 至 400 pF , 8 mA 驱动强度
SID74	$F_{GPIOOUT1}$	GPIO Fout 快速强驱动模式。	-	-	100	MHz	90/10%, load = 15 pF, 60/40 占空比
SID75	$F_{GPIOOUT2}$	GPIO Fout ; 慢速强驱动模式。	-	-	16.7	MHz	90/10%, load = 15 pF, 60/40 占空比
SID76	$F_{GPIOOUT3}$	GPIO Fout ; 快速强驱动模式。	-	-	7	MHz	90/10%, load = 25 pF, 60/40 占空比
SID245	$F_{GPIOOUT4}$	GPIO Fout ; 慢速强驱动模式。	-	-	3.5	MHz	90/10%, load = 25 pF, 60/40 占空比
SID246	F_{GPIOIN}	GPIO 输入工作频率; $1.71 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$	-	-	100	MHz	90/10% V_{IO}

电气规格

6.3 模拟外设

6.3.1 运算放大器

表 19 运算放大器规格 (1/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
	I_{DD}	运算放大器模块电流。 空载。	-	-	-		-
SID269	I_{DD_HI}	功耗 = 高	-	1300	1500	μA	-
SID270	I_{DD_MED}	功耗 = 中	-	450	600	μA	-
SID271	I_{DD_LOW}	功耗 = 低	-	250	350	μA	-
	GBW	负载 = 50 pF, 0.1 mA $V_{DDA} \geq 2.7 V$	-	-	-		-
SID272	G_{BW_HI}	功耗 = 高	6	-	-	MHz	-
SID273	G_{BW_MED}	功耗 = 中	3	-	-	MHz	-
SID274	G_{BW_LO}	功耗 = 低	1	-	-	MHz	-
	I_{OUT_MAX}	$V_{DDA} \geq 2.7 V$, 电源电压 = 500 mV	-	-	-		-
SID275	$I_{OUT_MAX_HI}$	功耗 = 高	10	-	-	mA	-
SID276	$I_{OUT_MAX_MID}$	功耗 = 中	10	-	-	mA	-
SID277	$I_{OUT_MAX_LO}$	功耗 = 低	-	5	-	mA	-
	I_{OUT}	$V_{DDA} = 1.71 V$, 电源电压 = 500 mV	-	-	-		-
SID278	$I_{OUT_MAX_HI}$	功耗 = 高	4	-	-	mA	-
SID279	$I_{OUT_MAX_MID}$	功耗 = 中	4	-	-	mA	-
SID280	$I_{OUT_MAX_LO}$	功耗 = 低	-	2	-	mA	-
SID281	V_{IN}	输入电压范围	0	-	$V_{DDA} - 0.2$	V	充电泵开启
SID282	V_{CM}	输入共模电压	0	-	$V_{DDA} - 1.5$	V	电荷泵关闭, $V_{DDA} \geq 2.7 V$
	V_{OUT}	$V_{DDA} \geq 2.7 V$	-	-	-		-
SID283	V_{OUT_1}	功耗 = 高、 $I_{load} = 10 mA$	0.5	-	$V_{DDA} - 0.5$	V	-
SID284	V_{OUT_2}	功耗 = 高、 $I_{load} = 1 mA$	0.2	-	$V_{DDA} - 0.2$	V	-
SID285	V_{OUT_3}	功耗 = 中、 $I_{load} = 1 mA$	0.2	-	$V_{DDA} - 0.2$	V	-
SID286	V_{OUT_4}	功耗 = 低、 $I_{load} = 0.1 mA$	0.2	-	$V_{DDA} - 0.2$	V	-
SID288	V_{OS_TR}	偏移电压	-1	± 0.5	1	μV	功耗 = 高, $0.2 V < V_{OUT} < (V_{DDA} - 0.2 V)$
SID288A	V_{OS_TR}	偏移电压	-	± 1	-	μV	功耗 = 中
SID288B	V_{OS_TR}	偏移电压	-	± 2	-	μV	功耗 = 低
SID290	$V_{OS_DR_TR}$	偏移电压漂移	-10	± 3	10	$\mu V/\text{°C}$	功耗 = 高, $0.2 V < V_{OUT} < (V_{DDA} - 0.2 V)$
SID290A	$V_{OS_DR_TR}$	偏移电压漂移	-	± 10	-	$\mu V/\text{°C}$	功耗 = 中
SID290B	$V_{OS_DR_TR}$	偏移电压漂移	-	± 10	-	$\mu V/\text{°C}$	功耗 = 低

电气规格

表 19 运算放大器规格 (2/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID291	CMRR	DC 共模抑制比	67	80	-	dB	$V_{DDA} \geq 2.7\text{ V}$
SID292	PSRR	1 kHz、10 mV 波纹时的电源抑制比	70	85	-	dB	$V_{DDA} \geq 2.7\text{ V}$
SID65A	I_{IL_CTBM}	CTBm 输入引脚上的输入泄漏	-	-	4	nA	-
噪声							
SID293	VN1	输入参考, 1 Hz - 1 GHz, 功耗 = 高	-	100	-	μVRms	-
SID294	VN2	输入端推算, 频率 = 1 kHz, 功耗 = 高	-	180	-	$\text{nV}/\sqrt{\text{Hz}}$	-
SID295	VN3	输入端推算, 频率 = 10 kHz, 功耗 = 高	-	70	-	$\text{nV}/\sqrt{\text{Hz}}$	-
SID296	VN4	输入端推算, 频率 = 100 kHz, 功耗 = 高	-	38	-	$\text{nV}/\sqrt{\text{Hz}}$	-
SID297	CLOAD	稳定状态下之最大负载。 CLOAD = 50 pF 时满足性能规格。	-	-	125	pF	-
SID298	SLEW_RATE	输出上升斜率	4	-	-	$\text{V}/\mu\text{s}$	$C_{load} = 50\text{ pF}$, 功耗 = 高, $V_{DDA} \geq 2.7\text{ V}$ 参阅 图 19 和图 20 。
SID299	T_OP_WAKE	从禁用到使能的时间, 无外部 RC 电路支配	-	25	-	μs	-
	COMP_MODE	比较器模式; 50 mV 过驱动, $T_{rise} = T_{fall}$ (近似值)	-	-	-	-	-
SID300	T_{PD1}	响应时间; 功耗 = 高	-	150	-	ns	-
SID301	T_{PD2}	响应时间; 功耗 = 中	-	400	-	ns	-
SID302	T_{PD3}	响应时间; 功耗 = 低	-	2000	-	ns	-
SID303	V_{HYST_OP}	迟滞	-	10	-	mV	-
深度睡眠模式		模式 2 有最低的电流范围。模式 1 有更高的 GBW。					深度睡眠模式运行: $V_{DDA} \geq 2.7\text{ V}$ V_{IN} 为 0.2 至 $V_{DDA} - 1.5\text{ V}$
SID_DS_1	$I_{DD_HI_M1}$	模式 1, 高电流	-	1300	1500	μA	25°C 时的典型值
SID_DS_2	$I_{DD_MED_M1}$	模式 1, 中等电流	-	460	600	μA	25°C 时的典型值
SID_DS_3	$I_{DD_LOW_M1}$	模式 1, 低电流	-	230	350	μA	25°C 时的典型值
SID_DS_4	$I_{DD_HI_M2}$	模式 2, 高电流	-	120	-	μA	25°C
SID_DS_5	$I_{DD_MED_M2}$	模式 2, 中等电流	-	60	-	μA	25°C
SID_DS_6	$I_{DD_LOW_M2}$	模式 2, 低电流	-	15	-	μA	25°C
SID_DS_7	GBW_HI_M1	模式 1, 高电流	-	4	-	MHz	25°C

电气规格

表 19 运算放大器规格 (3/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID_DS_8	GBW_MED_M1	模式 1, 中等电流	-	2	-	MHz	25°C
SID_DS_9	GBW_LOW_M1	模式 1, 低电流	-	0.5	-	MHz	25°C
SID_DS_10	GBW_HI_M2	模式 2, 高电流	-	0.5	-	MHz	20 pF 负载, 无直流负载电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_11	GBW_MED_M2	模式 2, 中等电流	-	0.2	-	MHz	20 pF 负载, 无直流负载电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_12	GBW_LOW_M2	模式 2, 低电流	-	0.1	-	MHz	20 pF 负载, 无直流负载电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_13	$V_{OS_HI_M1}$	模式 1, 高电流	-	5	-	mV	25 °C, 电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_14	$V_{OS_MED_M1}$	模式 1, 中等电流	-	5	-	mV	25 °C, 电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_15	$V_{OS_LOW_M1}$	模式 1, 低电流	-	5	-	mV	25 °C, 电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_16	$V_{OS_HI_M2}$	模式 2, 高电流	-	5	-	mV	25 °C, 电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_17	$V_{OS_MED_M2}$	模式 2, 中等电流	-	5	-	mV	25 °C, 电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_18	$V_{OS_LOW_M2}$	模式 2, 低电流	-	5	-	mV	25 °C, 电压范围为 0.2 V 至 $V_{DDA} - 1.5$ V
SID_DS_19	$I_{OUT_HI_M1}$	模式 1, 高电流	-	10	-	mA	输出电压范围为 0.5 V 至 $V_{DDA} - 0.5$ V
SID_DS_20	$I_{OUT_MED_M1}$	模式 1, 中等电流	-	10	-	mA	输出电压范围为 0.5 V 至 $V_{DDA} - 0.5$ V
SID_DS_21	$I_{OUT_LOW_M1}$	模式 1, 低电流	-	4	-	mA	输出电压范围为 0.5 V 至 $V_{DDA} - 0.5$ V
SID_DS_22	$I_{OUT_HI_M2}$	模式 2, 高电流	-	1	-	mA	输出电压范围为 0.5 V 至 $V_{DDA} - 0.5$ V
SID_DS_23	$I_{OUT_MED_M2}$	模式 2, 中等电流	-	1	-	mA	输出电压范围为 0.5 V 至 $V_{DDA} - 0.5$ V
SID_DS_24	$I_{OUT_LOW_M2}$	模式 2, 低电流	-	0.5	-	mA	输出电压范围为 0.5 V 至 $V_{DDA} - 0.5$ V

电气规格

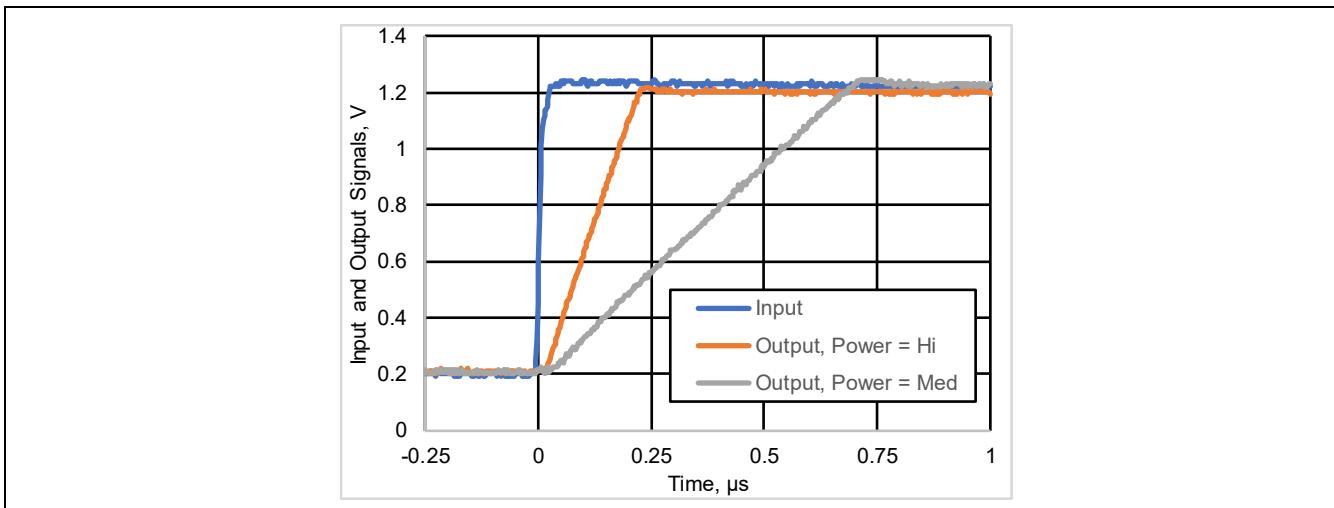


图 19 运算放大器步进响应，上升

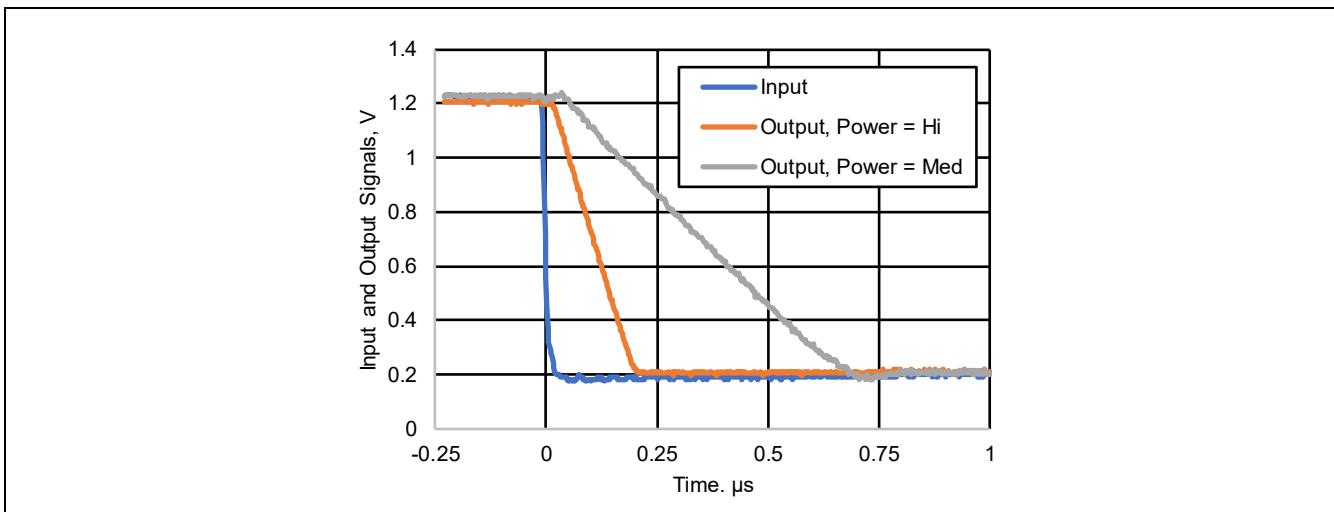


图 20 运算放大器步进响应，下降

电气规格

6.3.2 低功耗 (LP) 比较器

表 20 低功耗比较器 DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID84	$V_{OFFSET1}$	COMP1 的输入偏移电压 正常功耗模式。	-10	-	10	mV	COMP0 偏移为 ±25 mV
SID85A	$V_{OFFSET2}$	输入偏移电压低功耗模 式。	-25	±12	25	mV	-
SID85B	$V_{OFFSET3}$	输入偏移电压超低功耗模 式。	-25	±12	25	mV	-
SID86	V_{HYST1}	在正常模式下启用时出现 迟滞	-	-	60	mV	-
SID86A	V_{HYST2}	在低功耗模式下启用时出 现迟滞	-	-	80	mV	-
SID87	V_{ICM1}	正常模式下的共模输入电 压	0	-	$V_{DDIO1} - 0.1$	V	-
SID247	V_{ICM2}	低功耗模式下的共模输入 电压	0	-	$V_{DDIO1} - 0.1$	V	-
SID247A	V_{ICM3}	超低功耗模式下的共模输 入电压	0	-	$V_{DDIO1} - 0.1$	V	-
SID88	CMRR	正常功率模式下的共模抑 制比	50	-	-	dB	-
SID89	I_{CMP1}	正常模式下的模块电流	-	-	150	μA	-
SID248	I_{CMP2}	低功耗模式下的模块电流	-	-	10	μA	-
SID259	I_{CMP3}	超低功耗模式下的模块电 流	-	0.3	0.85	μA	-
SID90	ZCMP	比较器的直流输入阻抗	35	-	-	MΩ	-

表 21 低功耗比较器 AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID91	T_{RESP1}	响应时间，正常运行模 式，100 mV 超压	-	-	100	ns	-
SID258	T_{RESP2}	响应时间，低功耗模式， 100 mV 超压	-	-	1000	ns	-
SID92	T_{RESP3}	响应时间，超低功耗模 式，100 mV 超压	-	-	20	μs	-
SID92E	T_{CMP_EN1}	从启用到运行的时间	-	-	10	μs	正常和低功耗模式
SID92F	T_{CMP_EN2}	从启用到运行的时间	-	-	50	μs	超低功耗模式

表 22 温度传感器规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID93	$T_{SENSACC}$	传感器的温度准确度	-5	±1	5	°C	-40 至 +85 °C

电气规格

表 23 内部参考规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID93R	V _{REFBG}	-	1.188	1.2	1.212	V	-

6.3.3 SAR ADC

表 24 12 位 SAR ADC DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID94	A_RES	SAR ADC 分辨率	-	-	12	位	-
SID95	A_CHNLS_S	单端通道数量	-	-	16	-	8 全速。
SID96	A_CHNKS_D	差分通道数量	-	-	8	-	差分输入需要使用相邻的 I/O
SID97	A-MONO	单调性	-	-	-	-	支持
SID98	A_GAINERR	增益误差	-	-	±0.2	%	使用外部参考电压
SID99	A_OFFSET	输入偏移电压	-	-	2	mV	在 1 V 的参考电压测量得到
SID100	A_ISAR_1	1 Msps 时的电流消耗	-	-	1	mA	1 Msps 外部旁路电容
SID100A	A_ISAR_2	1 Msps 时的电流消耗。参考 = V _{DD}	-	-	1.25	mA	1 Msps 外部旁路电容
SID101	A_VINS	单端输入电压范围	V _{SS}	-	V _{DDA}	V	-
SID102	A_VIND	差分输入电压范围	V _{SS}	-	V _{DDA}	V	-
SID103	A_INRES	输入电阻	-	-	2.2	kΩ	-
SID104	A_INCAP	输入电容	-	-	10	pF	-

表 25 12 位 SAR ADC AC 规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
12 位 SAR ADC AC 规格							
SID106	A_PSRR	电源抑制比	70	-	-	dB	-
SID107	A_CMRR	共模抑制比	66	-	-	dB	在电压为 1 V 时测量得到。
每秒一兆采样模式：							
SID108	A_SAMP_1	采样率，带外部参考旁路电容	-	-	1	Msps	-
SID108A	A_SAMP_2	采样率，无旁路电容；参考 = V _{DD}	-	-	250	ksps	-
SID108B	A_SAMP_3	采样率，无旁路电容内部参考	-	-	100	ksps	-
SID109	A_SINAD	信噪比和失真比 (SINAD) V _{DDA} = 2.7 至 3.6 V, 1 Msps	64	-	-	dB	F _{in} = 10 kHz
SID111A	A_INL	积分非线性。V _{DDA} = 2.7 至 3.6 V, 1 Msps	-2	-	2	LSB	使用内部 V _{REF} = 1.2 V 和旁路电容测量。

电气规格

表 25 12 位 SAR ADC AC 规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID111B	A_INL	积分非线性。 $V_{DDA} = 2.7$ 至 3.6 V , 1 Msps	-4	-	4	LSB	使用外部测量 $V_{REF} \geq 1\text{ V}$ 且 V_{IN} 共模 $< 2 * V_{ref}$ 。
SID112A	A_DNL	微分非线性。 $V_{DDA} = 2.7$ 至 3.6 V , 1 Msps	-1	-	1.4	LSB	使用内部 $V_{REF} = 1.2\text{ V}$ 和旁路电容测量。
SID112B	A_DNL	微分非线性。 $V_{DDA} = 2.7$ 至 3.6 V , 1 Msps	-1	-	1.7	LSB	使用外部 $V_{REF} \geq 1\text{ V}$ 和 V_{IN} 共模 $< 2 * V_{ref}$ 测量。
SID113	A THD	总谐波失真 $V_{DDA} = 2.7$ 至 3.6 V , 1 Msps 。	-	-	-65	dB	$F_{in} = 10\text{ kHz}$

6.3.4 DAC

表 26 12 位 DAC DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID108D	DAC_RES	DAC 分辨率	-	-	12	位	-
SID111D	DAC_INL	积分非线性	-4	-	4	LSB	-
SID112D	DAC_DNL	差分非线性	-2	-	2	LSB	单调至 11 位
SID99D	DAC_OFFSET	输出电压零偏移错误	-2	-	1	mV	用于 000 (十六进制)
SID103D	DAC_OUT_R _E S	DAC 输出电阻	-	15	-	kΩ	-
SID100D	DAC_IDD	DAC 电流	-	-	125	μA	-
SID101D	DAC_QIDD	DAC 停止时的 DAC 电流	-	-	1	μA	-

表 27 12 位 DAC AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID109D	DAC_CONV	DAC 稳定时间	-	-	2	μs	通过 CTBm 缓冲器驱动; 25 pF 负载
SID110D	DAC_Wakeu _p	从启用到准备转换的时间	-	-	10	μs	-

电气规格

6.3.5 CSD

表 28 电容性 Sigma-Delta (CSD) 规格 (1/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
CSD V2 规格							
SYS.PER#3	V _{DD_RIPPLE}	电源最大允许纹波, DC 至 10 MHz	-	-	±50	mV	V _{DDA} > 2 V (包括纹波), T _A = 25 °C, 灵敏度 = 0.1 pF
SYS.PER#16	V _{DD_RIPPLE_1.8-}	电源最大允许纹波, DC 至 10 MHz	-	-	±25	mV	V _{DDA} > 1.75 V (带纹波), 25 °C T _A , 寄生电容 (C _P) < 20 pF, 灵敏度 ≥ 0.4 pF
SID.CSD.BLK	I _{CSD}	最大模块电流			4500	μA	-
SID.CSD#15	V _{REF}	CSD 和比较器的参考电源	0.6	1.2	V _{DDA} - 0.6	V	V _{DDA} - V _{REF} ≥ 0.6 V
SID.CSD#15A	V _{REF_EXT}	CSD 和比较器的外部参考电源	0.6		V _{DDA} - 0.6	V	V _{DDA} - V _{REF} ≥ 0.6 V
SID.CSD#16	I _{DAC1IDD}	IDAC1 (7 位) 模块电流	-	-	1900	μA	-
SID.CSD#17	I _{DAC2IDD}	IDAC2 (7 位) 模块电流	-	-	1900	μA	-
SID308	V _{CSD}	工作电压范围	1.7	-	3.6	V	1.71 至 3.6 V
SID308A	V _{COMPIDAC}	IDAC 的合规电压范围	0.6	-	V _{DDA} - 0.6	V	V _{DDA} - V _{REF} ≥ 0.6 V
SID309	I _{DAC1DNL}	DNL	-1	-	1	LSB	-
SID310	I _{DAC1INL}	INL	-3	-	3	LSB	如果 V _{DDA} < 2 V, 则 LSB 为 2.4 μA 或以下
SID311	I _{DAC2DNL}	DNL	-1	-	1	LSB	-
SID312	I _{DAC2INL}	INL	-3	-	3	LSB	如果 V _{DDA} < 2 V, 则 LSB 为 2.4 μA 或以下

下述 SNRC 为手指计数与噪声的比率。由表征保证

SID313_1A	SNRC_1	SRSS 参考。IMO + FLL 时钟源 0.1 pF 灵敏度	5	-	-	Ratio	9.5 pF 最大电容
SID313_1B	SNRC_2	SRSS 参考。IMO + FLL 时钟源 0.3 pF 灵敏度	5	-	-	Ratio	31 pF 最大电容
SID313_1C	SNRC_3	SRSS 参考。IMO + FLL 时钟源 0.6 pF 灵敏度	5	-	-	Ratio	61 pF 最大电容
SID313_2A	SNRC_4	PASS 参考。IMO + FLL 时钟源 0.1 pF 灵敏度	5	-	-	Ratio	12 pF 最大电容
SID313_2B	SNRC_5	PASS 参考。IMO + FLL 时钟源 0.3 pF 灵敏度	5	-	-	Ratio	47 pF 最大电容
SID313_2C	SNRC_6	PASS 参考。IMO + FLL 时钟源 0.6 pF 灵敏度	5	-	-	Ratio	86 pF 最大电容
SID313_3A	SNRC_7	PASS 参考。IMO + PLL 时钟源 0.1 pF 灵敏度	5	-	-	Ratio	27 pF 最大电容
SID313_3B	SNRC_8	PASS 参考。IMO + PLL 时钟源 0.3 pF 灵敏度	5	-	-	Ratio	86 pF 最大电容

电气规格

表 28 电容性 Sigma-Delta (CSD) 规格 (2/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID313_3C	SNRC_9	PASS 参考。IMO + PLL 时钟源 0.6 pF 灵敏度	5	-	-	Ratio	168 pF 最大电容
SID314	$I_{DAC1CRT1}$	在低范围内的 IDAC1 (7 位) 输出电流	4.2		5.7	μA	$LSB = 37.5 \text{ nA}$ (典型值)
SID314A	$I_{DAC1CRT2}$	在中等范围内的 IDAC1 (7 位) 输出电流	33.7		45.6	μA	$LSB = 300 \text{ nA}$ (典型值)
SID314B	$I_{DAC1CRT3}$	在高范围内的 IDAC1 (7 位) 输出电流	270		365	μA	$LSB = 2.4 \mu A$ (典型值)
SID314C	$I_{DAC1CRT12}$	在低范围内的 IDAC1 (7 位) 输出电流, 2X 模式	8		11.4	μA	$LSB = 37.5 \text{ nA}$ (典型值) 2X 输出级
SID314D	$I_{DAC1CRT22}$	在中等范围和 2X 模式下的 IDAC1 (7 位) 输出电流	67		91	μA	$LSB = 300 \text{ nA}$ (典型值) 2X 输出级
SID314E	$I_{DAC1CRT32}$	在高范围和 2X 模式下的 IDAC1 (7 位) 输出电流 $V_{DDA} > 2 \text{ V}$	540		730	μA	$LSB = 2.4 \mu A$ (典型值) 2X 输出级
SID315	$I_{DAC2CRT1}$	在低范围内的 IDAC2 (7 位) 输出电流	4.2		5.7	μA	$LSB = 37.5 \text{ nA}$ (典型值)
SID315A	$I_{DAC2CRT2}$	在中等范围内的 IDAC2 (7 位) 输出电流	33.7		45.6	μA	$LSB = 300 \text{ nA}$ (典型值)
SID315B	$I_{DAC2CRT3}$	在高范围内的 IDAC2 (7 位) 输出电流	270		365	μA	$LSB = 2.4 \mu A$ (典型值)
SID315C	$I_{DAC2CRT12}$	在低范围内的 IDAC2 (7 位) 输出电流, 2X 模式	8		11.4	μA	$LSB = 37.5 \text{ nA}$ (典型值) 2X 输出级
SID315D	$I_{DAC2CRT22}$	在中等范围和 2X 模式下的 IDAC2 (7 位) 输出电流	67		91	μA	$LSB = 300 \text{ nA}$ (典型值) 2X 输出级
SID315E	$I_{DAC2CRT32}$	在高范围和 2X 模式下的 IDAC2 (7 位) 输出电流 $V_{DDA} > 2 \text{ V}$	540		730	μA	$LSB = 2.4 \mu A$ (典型值) 2X 输出级
SID315F	$I_{DAC3CRT13}$	在低范围内的 IDAC (8 位) 输出电流	8		11.4	μA	$LSB = 37.5 \text{ nA}$ (典型值)
SID315G	$I_{DAC3CRT23}$	在中等范围内的 IDAC (8 位) 输出电流	67		91	μA	$LSB = 300 \text{ nA}$ (典型值)
SID315H	$I_{DAC3CRT33}$	在高范围内的 IDAC (8 位) 输出电流 $V_{DDA} > 2 \text{ V}$	540		730	μA	$LSB = 2.4 \mu A$ (典型值)
SID320	I_{DACPSS}	所有输入为零	-	-	1	LSB	由源电流或灌电流设置的极性
SID321	I_{DACPSS}	满量程错误减去偏移	-	-	± 15	%	$LSB = 2.4 \mu A$ (典型值)
SID322	I_{DACPSS}	IDAC1 和 IDAC2 在低功耗模式下的差异	-	-	9.2	LSB	$LSB = 37.5 \text{ nA}$ (典型值)

电气规格

表 28 电容性 Sigma-Delta (CSD) 规格 (3/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID322A	$I_{DACMISMATCH2}$	IDAC1 和 IDAC2 在中等功耗模式下的差异	-	-	6	LSB	LSB = 300 nA (典型值)
SID322B	$I_{DACMISMATCH3}$	IDAC1 和 IDAC2 在高功耗模式下的差异	-	-	5.8	LSB	LSB = 2.4 μA (典型值)
SID323	$I_{DACSET8}$	8 位 IDAC 达到 0.5 LSB 所需的建立时间	-	-	10	μs	满量程跃变。 无外部负载。
SID324	$I_{DACSET7}$	7 位 IDAC 达到 0.5 LSB 所需的建立时间	-	-	10	μs	满量程跃变。 无外部负载。
SID325	CMOD	外部调制器电容	-	2.2	-	nF	5 V 的额定电压, X7R 或 NP0 电容。

电气规格

表 29 CSD ADC 规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
CSDv2 ADC 规格							
SIDA94	A_RES	分辨率	-	-	10	位	每毫秒需要自动清零
SID95	A_CHNLS_S	单端通道数量	-	-	-	16	-
SIDA97	A-MONO	单调性	-	-	支持	-	V _{REF} 模式
SIDA98	A_GAINERR_VREF	增益误差	-	0.6	-	%	参考来源：SRSS (V _{REF} = 1.20 V, V _{DDA} < 2.2 V), (V _{REF} = 1.6 V, 2.2 V < V _{DDA} < 2.7 V), (V _{REF} = 2.13 V, V _{DDA} > 2.7 V)
SIDA98A	A_GAINERR_VDDA	增益误差	-	0.2	-	%	参考来源：SRSS (V _{REF} = 1.20 V, V _{DDA} < 2.2 V), (V _{REF} = 1.6 V, 2.2 V < V _{DDA} < 2.7 V), (V _{REF} = 2.13 V, V _{DDA} > 2.7 V)
SIDA99	A_OFFSET_VREF	输入偏移电压	-	0.5	-	LSB	ADC 校准后, Ref. Src = SRSS, (V _{REF} = 1.20 V, V _{DDA} < 2.2 V), (V _{REF} = 1.6 V, 2.2 V < V _{DDA} < 2.7 V), (V _{REF} = 2.13 V, V _{DDA} > 2.7 V)
SIDA99A	A_OFFSET_VDDA	输入偏移电压	-	0.5	-	LSB	ADC 校准后, Ref. Src = SRSS, (V _{REF} = 1.20 V, V _{DDA} < 2.2 V), (V _{REF} = 1.6 V, 2.2 V < V _{DDA} < 2.7 V), (V _{REF} = 2.13 V, V _{DDA} > 2.7 V)
SIDA100	A_ISAR_VREF	电流消耗	-	0.3	-	mA	CSD ADC 模块电流
SIDA100A	A_ISAR_VDDA.	电流消耗	-	0.3	-	mA	CSD ADC 模块电流
SIDA101	A_VINS_VREF	单端输入电压范围	V _{SSA}	-	V _{REF}	V	(V _{REF} = 1.20 V, V _{DDA} < 2.2 V), (V _{REF} = 1.6 V, 2.2 V < V _{DDA} < 2.7 V), (V _{REF} = 2.13 V, V _{DDA} > 2.7 V)
SIDA101A	A_VINS_VDDA	单端输入电压范围	V _{SSA}	-	V _{DDA}	V	(V _{REF} = 1.20 V, V _{DDA} < 2.2 V), (V _{REF} = 1.6 V, 2.2 V < V _{DDA} < 2.7 V), (V _{REF} = 2.13 V, V _{DDA} > 2.7 V)

电气规格

表 29 CSD ADC 规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SIDA103	A_INRES	输入电阻	-	15	-	kΩ	-
SIDA104	A_INCAP	输入电容	-	41	-	pF	-
SIDA106	A_PSRR	电源抑制比 (DC)	-	60	-	dB	-
SIDA107	A_TACQ	样本采集时间	-	10	-	μs	使用 50 Ω 源阻抗进行测量。默认的软件驱动程序采集时间为 10 μs。稳定在 0.05% 以内。
SIDA108	A_CONV8	转换率为 $F_{hclk}/(2^{(N+2)})$ 时 8 位分辨率的转换时间。时钟频率为 50 MHz。	-	25	-	μs	不包括采集时间。
SIDA108A	A_CONV10	转换率为 $F_{hclk}/(2^{(N+2)})$ 时 10 位分辨率的转换时间。时钟频率为 50 MHz。	-	60	-	μs	不包括采集时间。
SIDA109	A_SND_VRE	信噪比和失真比 (SINAD))	-	57	-	dB	使用 50 Ω 源阻抗进行测量
SIDA109A	A_SND_VDDA	信噪比和失真比 (SINAD))	-	52	-	dB	使用 50 Ω 源阻抗进行测量
SIDA111	A_INL_VREF	积分非线性 11.6 ksps	-	-	2	LSB	使用 50 Ω 源阻抗进行测量
SIDA111A	A_INL_VDDA	积分非线性 11.6 ksps	-	-	2	LSB	使用 50 Ω 源阻抗进行测量
SIDA112	A_DNL_VREF	差分非线性 11.6 ksps	-	-	1	LSB	使用 50 Ω 源阻抗进行测量
SIDA112A	A_DNL_VDDA	差分非线性 11.6 ksps	-	-	1	LSB	使用 50 Ω 源阻抗进行测量

电气规格

6.4 数字外设

表 30 定时器 / 计数器 / PWM (TCPWM) 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.TCPWM.1	I_{TCPWM1}	频率为 8 MHz 时的模块电流消耗	-	-	70	μA	所有模式 (TCPWM)
SID.TCPWM.2	I_{TCPWM2}	频率为 24 MHz 时的模块电流消耗	-	-	180	μA	所有模式 (TCPWM)
SID.TCPWM.2A	I_{TCPWM3}	频率为 50 MHz 时的模块电流消耗	-	-	270	μA	所有模式 (TCPWM)
SID.TCPWM.2B	I_{TCPWM4}	频率为 100 MHz 时的模块电流消耗	-	-	540	μA	所有模式 (TCPWM)
SID.TCPWM.3	$TCPWM_{FRE_0}$	工作频率	-	-	100	MHz	$F_c \max = F_{cpu}$ 最大值 = 100 MHz
SID.TCPWM.4	$TPWM_{ENEXT}$	所有触发事件的输入触发脉冲宽度	$2 / F_c$	-	-	ns	根据选择的工作模式，触发事件可以为：Stop、Start、Reload、Count、Capture 或 Kill。 F_c 是计数器工作频率。
SID.TCPWM.5	$TPWM_{EXT}$	输出触发脉冲宽度	$1.5 / F_c$	-	-	ns	上溢、下溢和 CC (计数值等于比较值) 触发输出的最小宽度
SID.TCPWM.5A	$T_{C_{RES}}$	计数器的分辨率	$1 / F_c$	-	-	ns	连续计数间的最短时间
SID.TCPWM.5B	PWM_{RES}	PWM 分辨率	$1 / F_c$	-	-	ns	PWM 输出的最小脉宽
SID.TCPWM.5C	Q_{RES}	正交输入分辨率	$2 / F_c$	-	-	ns	正交相位输入间的最小脉冲宽度引脚的延迟也应类似。

表 31 串行通信模块 (SCB) 规格 (1/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
固定的 I ² C DC 规格							
SID149	I_{I2C1}	频率为 100 kHz 时的模块电流消耗	-	-	30	μA	-
SID150	I_{I2C2}	频率为 400 kHz 时的模块电流消耗	-	-	80	μA	-
SID151	I_{I2C3}	比特率为 1 Mbps 时的模块电流消耗	-	-	180	μA	-
SID152	I_{I2C4}	在深度睡眠模式下启用 I ² C	-	-	1.7	μA	60°C
固定的 I ² C AC 规格							
SID153	F_{I2C1}	比特率	-	-	1	Mbp_s	-

电气规格

表 31 串行通信模块 (SCB) 规格 (2/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
固定的 UART DC 规格							
SID160	I _{UART1}	速度为 100 kbps 时，模块消耗的电流	-	-	30	μA	-
SID161	I _{UART2}	速度为 1000 kbps 时，模块消耗的电流	-	-	180	μA	-
固定的 UART AC 规格							
SID162A	F _{UART1}	比特率	-	-	3	Mbps	ULP 模式
SID162B	F _{UART2}		-	-	8		LP 模式
固定的 SPI DC 规格							
SID163	I _{SPI1}	在 1 Mbps 时的模块电流消耗	-	-	220	μA	-
SID164	I _{SPI2}	在 4 Mbps 时的模块电流消耗	-	-	340	μA	-
SID165	I _{SPI3}	在 8 Mbps 时的模块电流消耗	-	-	360	μA	-
SID165A	I _{SPI4}	在 25 Mbps 时的模块电流消耗	-	-	800	μA	-
LP 模式的固定 SPI AC 规格 (1.1 V)，除非另有说明。							
SID166	F _{SPI}	SPI 工作频率主控制器和外部时钟从控制器	-	-	25	MHz	ULP (0.9 V) 模式最大 14 MHz
SID166A	F _{SPI_IC}	SPI 从属设备内部时钟	-	-	15	MHz	ULP (0.9 V) 模式最大 5 MHz
SID166B	F _{SPI_EXT}	SPI 工作频率主控 (F _{SCB} 为 SPI 时钟)	-	-	F _{SCB} /4	MHz	F _{SCB} 最大值在 LP 模式下为 100 MHz，在 ULP 模式下为 25 MHz
LP 模式的固定 SPI 主控 AC 规格 (1.1 V)，除非另有说明。							
SID167	T _{DMO}	Sclock 驱动边沿后 MOSI 的有效时间	-	-	12	ns	ULP (0.9 V) 模式最大值为 20 ns
SID168	T _{DSI}	SClock 捕获边沿前 MISO 的有效时间	5	-	-	ns	全时钟、MISO 推迟采样
SID169	T _{HMO}	MOSI 数据保持时间	0	-	-	ns	表示从设备捕获边沿
SID169A	T _{SSELMSCK1}	从 SSEL 有效到第一个 SCK 有效边沿的时间	18	-	-	ns	已参阅主时钟边缘
SID169B	T _{SSELMSCK2}	上一个 SCK 有效边沿后 SSEL 的保持时间	18	-	-	ns	已参阅主时钟边缘
LP 模式的固定 SPI 从属 AC 规格 (1.1 V)，除非另有说明。							
SID170	T _{DMI}	Sclock 捕获边沿前 MOSI 有效的时间	5	-	-	ns	-
SID171A	T _{DSO_EXT}	在外部时钟模式下 Sclock 驱动边沿后 MISO 的有效时间	-	-	20	ns	ULP (0.9 V) 模式最大值为 35 ns

电气规格

表 31 串行通信模块 (SCB) 规格 (3/3)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID171	T_{DSO}	在内部时钟模式下 Sclock 驱动边沿后 MISO 的有效时间模式	-	-	$T_{DSO_E} + 3 \times T_{Scb}$	ns	T_{Scb} 是串行通信。模块时钟周期。
SID171B	T_{DSO}	在内部时钟模式下 Sclock 驱动边沿后 MISO 的有效时间启用中位滤波器的模式。	-	-	$T_{DSO_E} + 4 \times T_{Scb}$	ns	T_{Scb} 是串行通信。模块时钟周期。
SID172	T_{HSO}	先前的 MISO 数据保持时间	5	-	-	ns	-
SID172A	$TSSEL_{SCK1}$	从 SSEL 有效到第一个 SCK 有效边沿的时间	65	-	-	ns	-
SID172B	$TSSEL_{SCK2}$	上一个 SCK 有效边沿后 SSEL 的保持时间	65	-	-	ns	-

6.4.1 LCD 规格

表 32 LCD 直接驱动 DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID154	I_{LCDLOW}	低功耗模式下的工作电流	-	5	-	μA	50 Hz 时的 16×4 小段显示
SID155	C_{LCDCAP}	LCD 各个 Segment/Common 的电容	-	500	5000	pF	-
SID156	LCD_{OFFSET}	长期段偏移	-	20	-	mV	-
SID157	I_{LCDOP1}	PWM 模式电流。 3.3 V 偏置。8 MHz IMO。25°C	-	0.6	-	mA	32×4 段 50 赫兹
SID158	I_{LCDOP2}	PWM 模式电流。 3.3 V 偏移。8 MHz IMO。25°C	-	0.5	-	mA	32×4 段 50 赫兹

表 33 LCD 直接驱动 AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID159	F_{LCD}	LCD 帧率	10	50	150	Hz	-

电气规格

6.5 存储器

6.5.1 闪存

表 34 闪存 DC 规格 [7]

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID173 A	I_{PE}	擦除并编程电流	-	-	6	mA	-

表 35 闪存 AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID174	$T_{ROWWRITE}$	行写入时间 (擦除和编程)	-	-	16	ms	行 = 512 个字节
SID175	$T_{ROWERASE}$	行擦除时间	-	-	11	ms	-
SID176	$T_{ROWPROGRAM}$	擦除后的行编程时间	-	-	5	ms	-
SID178	$T_{BULKERASE}$	批量擦除时间 (1024 KB)	-	-	11	ms	-
SID179	$T_{SECTORERASE}$	扇区擦除时间 (256 KB)	-	-	11	ms	每个扇区 512 行
SID178 S	$T_{SSERIAE}$	子扇区擦除时间	-	-	11	ms	每个子扇区 8 行
SID179 S	$T_{SSWRITE}$	子扇区写入时间；1 次擦除加 8 次编程时间	-	-	51	ms	-
SID180 S	T_{SWRITE}	扇区写入时间；1 次擦除加 512 次编程时间	-	-	2.6	秒	-
SID180	$T_{DEVPORG}$	器件总写入时间	-	-	15	秒	-
SID181	F_{END}	闪存擦写次数	100 k	-	-	周期	-
SID182	F_{RET1}	闪存数据保持时间 $T_A \leq 25^\circ\text{C}$, 100 k 编程 / 擦除周期	10	-	-	年	-
SID182 A	F_{RET2}	闪存数据保持时间 $T_A \leq 85^\circ\text{C}$, 10 k 编程 / 擦除周期	10	-	-	年	-
SID182 B	F_{RET3}	闪存数据保持时间 $T_A \leq 55^\circ\text{C}$, 20 k 编程 / 擦除周期	20	-	-	年	-
SID256	T_{WS100}	频率为 100 MHz 时的等待状态数	3	-	-		-
SID257	T_{WS50}	频率为 50 MHz 时的等待状态数	2	-	-		-

注释

7. 写入闪存最多需要 16 毫秒。在这段时间内，不应重置设备，否则闪存操作将被中断，并且无法确保闪存操作已完成。复位源包括 XRES 引脚、软件复位、CPU 锁存状态和特权冲突、不合适的电源电平以及看门狗。需要确保这些复位源不会无意被触发。

电气规格

6.6 系统资源

6.6.1 上电复位

表 36 带欠压检测 (BOD) 的上电复位 (POR) DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID190	$V_{FALLPPOR}$	系统 LP 和 ULP 模式下的 BOD 跳闸电压。	1.54	-	-	V	保证在 V_{DDD} 电平低于 1.54 V 时复位
SID192	$V_{FALLDPSLP}$	系统深度睡眠模式下的 BOD 跳闸电压。	1.54	-	-	V	

表 37 带欠压检测 (BOD) 的上电复位 (POR) AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID192A	V_{DDRAMP}	最大电源斜率 (任何电源)	-	-	100	mV/ μ s	系统 LP 模式
SID194A	V_{DDRAMP_DS}	系统深度睡眠模式下的最大电源斜率 (任何电源)	-	-	10	mV/ μ s	保证 BOD 操作

电气规格

6.6.2 电压监测器

表 38 电压监测器 DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID195 R	V_{HVDI0}		1.18	1.23	1.27	V	-
SID195	V_{HVDI1}		1.38	1.43	1.47	V	-
SID196	V_{HVDI2}		1.57	1.63	1.68	V	-
SID197	V_{HVDI3}		1.76	1.83	1.89	V	-
SID198	V_{HVDI4}		1.95	2.03	2.1	V	-
SID199	V_{HVDI5}		2.05	2.13	2.2	V	-
SID200	V_{HVDI6}		2.15	2.23	2.3	V	-
SID201	V_{HVDI7}		2.24	2.33	2.41	V	-
SID202	V_{HVDI8}		2.34	2.43	2.51	V	-
SID203	V_{HVDI9}		2.44	2.53	2.61	V	-
SID204	V_{HVDI10}		2.53	2.63	2.72	V	-
SID205	V_{HVDI11}		2.63	2.73	2.82	V	-
SID206	V_{HVDI12}		2.73	2.83	2.92	V	-
SID207	V_{HVDI13}		2.82	2.93	3.03	V	-
SID208	V_{HVDI14}		2.92	3.03	3.13	V	-
SID209	V_{HVDI15}		3.02	3.13	3.23	V	-
SID211	LVI_IDD	块电流	-	5	15	μA	-

表 39 电压监测器 AC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID212	$T_{MONTRIP}$	电压监测器跳闸时间	-	-	170	ns	-

电气规格

6.6.3 SWD 和 Trace 接口

表 40 SWD 和 Trace 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID214	F_SWDCLK2	$1.7 \text{ V} \leq V_{\text{DDD}} \leq 3.6 \text{ V}$	-	-	25	MHz	LP 模式 $V_{\text{CCD}} = 1.1 \text{ V}$
SID214L	F_SWDCLK2L	$1.7 \text{ V} \leq V_{\text{DDD}} \leq 3.6 \text{ V}$	-	-	12	MHz	ULP 模式 $V_{\text{CCD}} = 0.9 \text{ V}$
SID215	T_SWDI_SETUP	$T = 1/f \text{ SWDCLK}$	$0.25 * T$	-	-	ns	-
SID216	T_SWDI_HOLD	$T = 1/f \text{ SWDCLK}$	$0.25 * T$	-	-	ns	-
SID217	T_SWDO_VALID	$T = 1/f \text{ SWDCLK}$	-	-	$0.5 * T$	ns	-
SID217A	T_SWDO_HOLD	$T = 1/f \text{ SWDCLK}$	1	-	-	ns	-
SID214T	F_TRCLK_LP1	跟踪数据设置 / 保持时间分别为 2/1 ns	-	-	75	MHz	LP 模式 $V_{\text{DD}} = 1.1 \text{ V}$
SID215T	F_TRCLK_LP2	跟踪数据设置 / 保持时间分别为 3/2 ns	-	-	70	MHz	LP 模式 $V_{\text{DD}} = 1.1 \text{ V}$
SID216T	F_TRCLK_ULP	跟踪数据设置 / 保持时间分别为 3/2 ns	-	-	25	MHz	ULP 模式 $V_{\text{DD}} = 0.9 \text{ V}$

6.6.4 内部主振荡器

表 41 IMO 直流规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情条件
SID218	IIMO1	频率为 8 MHz 时的 IMO 工作电流	-	9	15	μA	-

表 42 IMO 交流规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情条件
SID223	FIMOTOL1	以 8 MHz 为中心的频率变化	-	-	±2	%	-
SID227	TJITR	周期到周期和期间抖动	-	±250	-	ps	-

6.6.5 内部低速振荡器

表 43 ILO DC 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID231	IIL02	频率为 32 千赫兹时的 ILO 工作电流	-	0.3	0.7	μA	-

表 44 ILO 交流规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID234	TSTARTILO1	ILO 启动时间	-	-	7	μs	达到 95% 最终频率的启动时间
SID236	TLODUTY	ILO 占空比	45	50	55	%	-

电气规格

表 44 ILO 交流规格 (2/2)

SID237	$F_{ILOTRIM1}$	ILO 频率	28.8	32	36.1	kHz	出厂校准值
--------	----------------	--------	------	----	------	-----	-------

电气规格

6.6.6 晶体振荡器**表 45 ECO 规格**

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
MHz ECO DC 规格							
SID316	I _{DD_MHz}	块工作电流, Cload 高达 18 pF	-	800	1600	μA	最大 = 35 MHz、典型值 = 16 MHz
MHz ECO AC 规格							
SID317	F_MHz	晶体频率范围	16	-	35	MHz	-
kHz ECO DC 规格							
SID318	I _{DD_kHz}	带 32 kHz 晶体的块工作电流	-	0.38	1	μA	-
SID321 E	ESR32K	等效串联电阻	-	80	-	kΩ	-
SID322 E	PD32K	驱动电平	-	-	1	μW	-
kHz ECO AC 规格							
SID319	F_kHz	32 kHz 频率	-	32.76 ₈	-	kHz	-
SID320	T _{on_kHz}	启动时间	-	-	500	ms	-
SID320 E	F _{TOL32K}	频率容限	-	50	250	ppm	-

6.6.7 外部时钟**表 46 外部时钟规格**

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID305	EXTCLK _{FREQ}	外部时钟输入频率	0	-	100	MHz	-
SID306	EXTCLK _{DUTY}	占空比 ; 在 V _{DD/2} 电压下测量	45	-	55	%	-

6.6.8 PLL**表 47 PLL 规格**

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID304 P	PLL_IN	PLL 模块的输入频率	4	-	64	MHz	
SID305 P	PLL_LOCK	实现 PLL 锁定的时间	-	16	35	μs	-
SID306 P	PLL_OUT	PLL 模块的输出频率	10.62 ₅	-	150	MHz	-
SID307 P	PLL_IDD	PLL 电流	-	0.55	1.1	mA	100 MHz 输出时的典型值。
SID308 P	PLL_JTR	期间抖动	-	-	150	ps	100 MHz 输出频率

电气规格

6.6.9 时钟源切换时间

表 48 时钟源切换时间规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID262	TCLK_SWITCH	时钟从 clk1 切换到 clk2 的时钟周期 ^[8]	-	-	4 clk1 + 3 clk2	周期	-

6.6.10 FLL

表 49 频率锁定环 (FLL) 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID450	FLL_RANGE	输入频率范围。	0.001	-	100	MHz	下限允许锁定 USB SOF 信号 (1 kHz)。上限用于外部输入。
SID451	FLL_OUT_DI_V2	输出频率范围。 $V_{CCD} = 1.1 \text{ V}$	24.00	-	100.00	MHz	FLL 2 分频输出的输出范围
SID451A	FLL_OUT_DI_V2	输出频率范围。 $V_{CCD} = 0.9 \text{ V}$	24.00	-	50.00	MHz	FLL 2 分频输出的输出范围
SID452	FLL_DUTY_DIV2	2 分频输出；高或低	47.00	-	53.00	%	-
SID454	FLL_WAKEUP	深度睡眠唤醒时，从稳定输入时钟到最终值 1% 的时间	-	-	7.50	μs	采用 IMO 输入，深度睡眠时温度变化小于 10°C , $\text{fout} \geq 50 \text{ MHz}$ 。
SID455	FLL_JITTER	周期抖动 (100 MHz 时为 1 sigma)	-	-	35.00	ps	48 MHz 时 50 ps, 100 MHz 时 35 ps
SID456	FLL_CURRENT	CCO + 逻辑电流	-	-	5.50	μA/MHz	-

6.6.11 UDB

表 50 UDB 交流规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
数据路径性能							
SID249	$F_{MAX-TIMER}$	一对 UDB 中 16 位定时器的最大频率	-	-	100	MHz	-
SID250	$F_{MAX-ADDER}$	一对 UDB 中 16 位加法器的最大频率	-	-	100	MHz	-
SID251	$F_{MAX-CRC}$	一对 UDB 中 16 位 CRC/PRS 的最大频率	-	-	100	MHz	-
UDB 中的 PLD 性能							
SID252	$F_{MAX-PLD}$	一对 UDB 中 2 pass PLD 功能的最大频率	-	-	100	MHz	-

注释

8. 例如，如果 clk_path[1] 源从 IMO 更改为 FLL (见 图 4)，那么 clk1 就是 IMO，clk2 就是 FLL。

电气规格

表 50 UDB 交流规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
时钟输出性能							
SID253	$T_{CLK_OUT_UDB_1}$	时钟输入到数据输出的适当延迟	-	5	-	ns	-
UDB 端口适配器规格 条件: 10 pF 负载, $3\text{ V }V_{DDIO}$ 和 V_{DD}							
SID263	T_{LCLKDO}	LCLK 至输出延迟	-	-	11	ns	LCLK 是选定的时钟; 更多信息可参阅 TRM 。
SID264	$T_{DINLCLK}$	到 LCLK 上升沿的输入设置时间	-	-	7	ns	-
SID265	$T_{DINLCLKHLD}$	来自 LCLK 上升沿的输入保持时间	5	-	-	ns	-
SID266	$T_{LCLKHIZ}$	LCLK 至输出三态	-	-	28	ns	-
SID267	T_{FLCLK}	LCLK 频率	-	-	33	MHz	-
SID268	$T_{LCLKDUTY}$	LCLK 占空比 (高百分比)	40%	-	60%	%	-

电气规格

6.6.12 USB

表 51 USB 规格 (USB 需要 LP 模式 1.1 V 内部电源)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情条件
USB 块规格							
SID322_U	Vusb_3.3	用于 USB 操作的器件电源	3.15	-	3.6	V	已配置 USB
SID323_U	Vusb_3	用于 USB 操作的器件电源 (仅限功能操作)	2.85	-	3.6	V	已配置 USB
SID325_U	Iusb_config	激活模式下的块供电电流	-	8	-	mA	$V_{DDD} = 3.3\text{ V}$
SID328	Iusb_suspend	暂停模式下的块供电电流	-	0.5	-	mA	$V_{DDD} = 3.3\text{ V}$, 设备已连接
SID329	Iusb_suspend	暂停模式下的块供电电流	-	0.3	-	mA	$V_{DDD} = 3.3\text{ V}$, 设备已断开
SID330_U	USB_Drive_Res	USB 驱动器阻抗	28	-	44	Ω	芯片上有串联电阻器
SID331_U	USB_Pulldown	主机模式下的 USB 下拉电阻	14.25	-	24.8	$k\Omega$	-
SID332_U	USB_Pullup_Idle	空闲模式范围	900	-	1575	Ω	总线空闲
SID333_U	USB_Pullup	激活模式	1425	-	3090	Ω	上游设备传输

6.6.13 QSPI

表 52 QSPI 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SMIF QSPI 规格。所有规格均带 15 pF 负载。							
SID390Q	Fsmifclock	SMIF QSPI 输出时钟频率	-	-	80	MHz	LP 模式 (1.1 V)
SID390QU	Fsmifclocku	SMIF QSPI 输出时钟频率	-	-	50	MHz	ULP 模式 (0.9 V)。由特性保证。
SID397Q	Idd_qspi	LP 模式下的块状电流 (1.1 V)	-	-	1900	μA	LP 模式 (1.1 V)
SID398Q	Idd_qspi_u	ULP 模式下的块状电流 (0.9 V)	-	-	590	μA	ULP 模式 (0.9 V)
SID391Q	Tsetup	相对于时钟捕获边沿的输入数据设置时间	4.5	-	-	ns	-
SID392Q	Tdatahold	相对于时钟捕获边沿的输入数据保持时间	0	-	-	ns	-
SID393Q	Tdataoutvalid	相对于时钟下降边沿的输出数据有效时间	-	-	3.7	ns	ULP (0.9 V) 模式最大值为 7.5 ns
SID394Q	Tholdtime	相对于时钟上升边沿的输出数据保持时间	3	-	-	ns	-
SID395Q	Tseloutvalid	相对于时钟上升边沿的输出选择有效时间	-	-	7.5	ns	ULP (0.9 V) 模式最大值为 15 ns
SID396Q	Tselouthold	相对于时钟上升边沿的输出选择保持时间	0.5* Tsclk	-	-	ns	Tsclk = Fsmifclk 周期时间

电气规格

6.6.14 音频子系统

表 53 音频子系统规格 (1/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
PDM 规格							
SID400P	PDM_IDD1	PDM 有源电流, 立体声运行, 1 MHz 时钟	-	175	-	μA	16 ksps 的 16 位音频
SID401	PDM_IDD2	PDM 有源电流, 立体声运行, 3 MHz 时钟	-	600	-	μA	48 ksps 时的 24 位音频
SID402 ^[9]	PDM_JITTER	PDM 时钟的 RMS 抖动	-200	-	200	ps	-
SID403 ^[9]	PDM_CLK	PDM 时钟速度	0.384	-	3.072	MHz	-
SID403A ^[9]	PDM_BLK_CLK	PDM 块输入时钟	1.024	-	49.152	MHz	-
SID403B ^[9]	PDM_SETUP	到 PDM_CLK 边沿的数据输入设置时间	10	-	-	ns	-
SID403C ^[9]	PDM_HOLD	到 PDM_CLK 边沿的数据输入保持时间	10	-	-	ns	-
SID404 ^[9]	PDM_OUT	音频采样率	8	-	48	ksps	-
SID405 ^[9]	PDM_WL	字长	16	-	24	位	-
SID406 ^[9]	PDM_SNR	信噪比 (A 加权)	-	100	-	dB	PDM 输入, 20 Hz 至 20 kHz BW
SID407 ^[9]	PDM_DR	动态范围 (A 加权)	-	100	-	dB	20 Hz 至 20 kHz 的 BW、-60 dB FS
SID408 ^[9]	PDM_FR	频率响应	-0.2	-	0.2	dB	DC 至 0.45f。直流阻断滤波器关闭。
SID409 ^[9]	PDM_SB	停止带	-	0.56 ₆	-	f	-
SID410 ^[9]	PDM_SBA	停止带衰减	-	60	-	dB	-
SID411 ^[9]	PDM_GAIN	可调增益	-12	-	10.5	dB	PDM 到 PCM, 1.5 dB/步
SID412 ^[9]	PDM_ST	启动时间	-	48	-		WS (字选择) 周期

I2S 规格。除非另有说明, LP 和 ULP 模式也是如此。

SID415	I2S_IDD	块电流	-	400	-	μA	
SID413	I2S_WORD	I2S 字长	8	-	32	位	-
SID414	I2S_WS	LP 模式下的字时钟频率	-	-	192	kHz	12.288 MHz 位时钟, 32 位字
SID414M	I2S_WS_U	ULP 模式下的字时钟频率	-	-	48	kHz	3.072 MHz 位时钟, 32 位字
SID414A	I2S_WS_TDM	TDM 模式下的 LP 字时钟频率	-	-	48	kHz	八个 32 位通道
SID414X	I2S_WS_TDM_U	TDM 模式下的 ULP 字时钟频率	-	-	12	kHz	八个 32 位通道

I2S 从属模式

SID430	TS_WS	LP 模式下, 到以下 SCK 上升沿的 WS 设置时间	5	-	-	ns	-
SID430U	TS_WS	ULP 模式下, 到以下 SCK 上升沿的 WS 设置时间	11	-	-	ns	-
SID430A	TH_WS	到以下 SCK 边沿的 WS 保持时间	TMCLK_SOC ^[10] + 5	-	-	ns	-
SID432	TD_SDO	LP 模式下, 来自 TX_SCK 边沿的 TX_SDO 转换延迟时间	(TMCLK_SOC + 25) ⁻	-	TMCLK_SOC + 25	ns	关联的时钟边缘取决于所选的极性

注释

9. 由设计保证, 未经生产测试。
10. TMCLK_SOC 是内部 I2S 主时钟周期。

电气规格

表 53 音频子系统规格 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID432U	TD_SDO	ULP 模式下, 来自 TX_SCK 边沿的 TX_SDO 转换延迟时间	(TMCLK_SOC + 70) ⁻	-	TMCLK_SOC + 70	ns	关联的时钟边沿取决于所选的极性
SID433	TS_SDI	LP 模式下, 到以下 RX_SCK 边沿的 RX_SDI 设置时间	5	-	-	ns	-
SID433U	TS_SDI	ULP 模式下, 到以下 RX_SCK 边沿的 RX_SDI 设置时间	11	-	-	ns	-
SID434	TH_SDI	到 RX_SCK 上升沿的 RX_SDI 保持时间	TMCLK_SOC + 5	-	-	ns	-
SID435	TSCKCY	TX/RX_SCK 位时钟占空比	45	-	55	%	-
I2S 主控模式							
SID437	TD_WS	在 LP 模式下, 来自 SCK 下降沿的 WS 转换延迟	-10	-	20	ns	-
SID437U	TD_WS_U	在 ULP 模式下, 来自 SCK 下降沿的 WS 转换延迟	-10	-	40	ns	-
SID438	TD_SDO	在 LP 模式下, 来自 SCK 下降沿的 SDO 转换延迟	-10	-	20	ns	-
SID438U	TD_SDO	在 ULP 模式下, 来自 SCK 下降沿的 SDO 转换延迟	-10	-	40	ns	-
SID439	TS_SDI	到关联 SCK 边沿的 SDI 设置时间	5	-	-	ns	关联的时钟边沿取决于所选的极性
SID440	TH_SDI	到关联 SCK 边沿的 SDI 保持时间	TMCLK_SOC + 5	-	-	ns	T 是 TX/RX_SCK 位时钟周期。关联的时钟边沿取决于所选的极性。
SID443	TSCKCY	SCK 位时钟占空比	45	-	55	%	-
SID445	FMCLK_SOC	LP 模式下的 MCLK_SOC 频率	1.024	-	98.304	MHz	FMCLK_SOC = 8 * 位时钟
SID445U	FMCLK_SOC_U	ULP 模式下的 MCLK_SOC 频率	1.024	-	24.576	MHz	FMCLK_SOC_U = 8 * 位时钟
SID446	TMCLKCY	MCLK_SOC 占空比	45	-	55	%	-
SID447	TJITTER	MCLK_SOC 输入抖动	-100	-	100	ps	-

电气规格

6.6.15 Smart I/O**表 54 Smart I/O 规格**

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID420	SMIO_BYP	Smart I/O 旁路延迟	-	-	2	ns	-
SID421	SMIO_LUT	Smart I/O LUT 支持延迟	-	8	-	ns	-

6.6.16 高精度 ILO (PILO)**表 55 PILO 规格**

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID430R	I_PILO	工作电流	-	1.2	4	μA	-
SID431	F_PILO	PILO 额定频率	-	32768	-	Hz	T = 25°C
SID432R	ACC_PILO	通过定期校准达到 PILO 精度	-500	-	500	ppm	-

6.6.17 JTAG 边界扫描**表 56 JTAG 边界扫描 (1/2)**

规格 ID	参数	说明	最小值	典型值	最大值	单位
-------	----	----	-----	-----	-----	----

JTAG 边界扫描参数

以 1.1 V (LP) 模式运行的 JTAG 边界扫描参数：

SID468	TCKLOW	TCK 为低电平的时间	52	-	-	ns	-
SID469	TCKHIGH	TCK 为高电平的时间	10	-	-	ns	-
SID470	TCK_TDO	TCK 下降沿至输出有效		-	40	ns	-
SID471	TSU_TCK	到 TCK 上升沿的输入有效	12	-	-	ns	-
SID472	TCK THD	到 TCK 上升沿的输入保持时间	10	-	-	ns	-
SID473	TCK_TDOV	TCK 下降沿至输出有效 (高阻抗到激活)	40	-	-	ns	-
SID474	TCK_TDOZ	TCK 下降沿至输出有效 (激活到高阻抗)	40	-	-	ns	-

以 0.9 V (ULP) 模式运行的 JTAG 边界扫描参数：

SID468A	TCKLOW	TCK 为低电平的时间	102	-	-	ns	-
SID469A	TCKHIGH	TCK 为高电平的时间	20	-	-	ns	-
SID470A	TCK_TDO	TCK 下降沿至输出有效		-	80	ns	-
SID471A	TSU_TCK	到 TCK 上升沿的输入有效	22	-	-	ns	-
SID472A	TCK THD	到 TCK 上升沿的输入保持时间	20	-	-	ns	-
SID473A	TCK_TDOV	TCK 下降沿至输出有效 (高阻抗到激活)	80	-	-	ns	-

电气规格

表 56 JTAG 边界扫描 (2/2)

规格 ID	参数	说明	最小值	典型值	最大值	单位
SID474A	TCK_TDOZ	TCK 下降沿至输出有效 (激活到高阻抗)	80	-	-	ns

电气规格

6.7 Bluetooth® LE

表 57 Bluetooth® LE 子系统规格 (1/4)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
RF 接收器规格 (1 Mbps)							
SID317R	RXS, IDLE	带理想发射器的 RX 灵敏度	-	-95	-	dBm	跨 RF 工作频率范围
SID317R	RXS, IDLE	带理想发射器的 RX 灵敏度	-	-93	-	dBm	255 字节数据包长度，跨频率范围
SID318R	RXS, DIRTY	带 Dirty 发射器的 RX 灵敏度	-	-92	-	dBm	RF-PHY 规格 (RCV-LE/CA/01/C)
SID319R	PRXMAX	最大接收信号强度为 < 0.1%	-	0	-	dBm	RF-PHY 规格 (RCV-LE/CA/06/C)
SID320R	CI1	同信道干扰，所需信号为 -67 dBm，阻隔器为 FRX	-	9	21	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID321R	CI2	相邻信道干扰 所需信号为 -67 dBm，阻隔器为 FRX ± 1 MHz	-	3	15	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID322R	CI3	相邻信道干扰 所需信号为 -67 dBm，阻隔器为 FRX ± 2 MHz	-	-26	-17	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID323R	CI4	相邻信道干扰 所需信号为 -67 dBm，阻隔器为 ≥ FRX ± 3 MHz	-	-33	-27	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID324R	CI5	相邻信道干扰 所需信号为 -67 dBm，阻隔器为图像频率 (FIMAGE)	-	-20	-9	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID325R	CI6	相邻信道干扰 所需信号为 -67 dBm，阻隔器为图像频率 (FIMAGE ± 1 MHz)	-	-28	-15	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
RF 接收器规格 (2 Mbps)							
SID326	RXS, IDLE	带理想发射器的 RX 灵敏度	-	-92	-	dBm	跨 RF 工作频率范围
SID326R	RXS, IDLE	带理想发射器的 RX 灵敏度	-	-90	-	dBm	255 字节数据包长度，跨频率范围
SID327	RXS, DIRTY	带 Dirty 发射器的 RX 灵敏度	-	-89	-	dBm	RF-PHY 规格 (RCV-LE/CA/01/C)
SID328R	PRXMAX	最大接收信号强度为 < 0.1%	-	0	-	dBm	RF-PHY 规格 (RCV-LE/CA/06/C)
SID329R	CI1	同信道干扰，所需信号为 -67 dBm，阻隔器为 FRx	-	9	21	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID330	CI2	相邻信道干扰 所需信号为 -67 dBm，阻隔器为 FRX ± 2 MHz	-	3	15	dB	RF-PHY 规格 (RCV-LE/CA/03/C)

电气规格

表 57 Bluetooth® LE 子系统规格 (2/4)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID331	CI3	相邻信道干扰 所需信号为 -67 dBm, 阻隔器为 FRX ± 4 MHz	-	-26	-17	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID332	CI4	相邻信道干扰 所需信号为 -67 dBm, 阻隔器为 ≥ FRX ± 6 MHz	-	-33	-27	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID333	CI5	相邻信道干扰 所需信号为 -67 dBm, 阻隔器为图像频率 (FIMAGE)	-	-20	-9	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
SID334	CI6	相邻信道干扰 所需信号为 -67 dBm, 阻隔器为图像频率 (FIMAGE ± 2 MHz)	-	-28	-15	dB	RF-PHY 规格 (RCV-LE/CA/03/C)
RF 接收器规格 (1 Mbps 和 2 Mbps)							
SID338	OBB1	带外屏蔽 所需信号为 -67 dBm, 阻隔器为 F = 30–2000 MHz	-30	-27	-	dBm	RF-PHY 规格 (RCV-LE/CA/04/C)
SID339	OBB2	带外屏蔽 所需信号为 -67 dBm, 阻隔器为 F = 2003–2399 MHz	-35	-27	-	dBm	RF-PHY 规格 (RCV-LE/CA/04/C)
SID340	OBB3	带外屏蔽, 所需信号为 -67 dBm, 阻隔器为 F = 2484–2997 MHz	-35	-27	-	dBm	RF-PHY 规格 (RCV-LE/CA/04/C)
SID341	OBB4	带外屏蔽 所需信号为 -67 dBm, 阻隔器为 F = 3000–12750 MHz	-30	-27	-	dBm	RF-PHY 规格 (RCV-LE/CA/04/C)
SID342	IMD	互调性能 所需信号为 -64 dBm 和 1 Mbps Bluetooth® LE, 第 3、第 4 和第 5 偏移通道	-50	-	-	dBm	RF-PHY 规格 (RCV-LE/CA/05/C)
SID343	RXSE1	接收器杂散发射 30 MHz 至 1.0 GHz	-	-	-57	dBm	100 kHz 测量带宽 ETSI EN300 328 V2.1.1
SID344	RXSE2	接收器杂散发射 1.0 GHz 至 12.75 GHz	-	-	-53	dBm	1 MHz 测量带宽 ETSI EN300 328 V2.1.1
RF 发射器规格			-	-	-	-	
SID345	TXP,ACC	RF 功率精度	-1	-	1	dB	-
SID346	TXP,RANGE	频率精度	-	24	-	dB	-20 dBm 至 +4 dBm
SID347	TXP,0dBm	输出功率, 0 dB 增益设置	-	0	-	dBm	-
SID348	TXP,MAX	输出功率, 最大功率设置	-	4	-	dBm	-
SID349	TXP,MIN	输出功率, 最小功率设置	-	-20	-	dBm	-

电气规格

表 57 Bluetooth® LE 子系统规格 (3/4)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID350	F2AVG	10101010 模式的平均频率偏差	185	-	-	kHz	RF-PHY 规格 (TRM-LE/CA/05/C)
SID350R	F2AVG_2M	2 Mbps 时 10101010 模式的平均频率偏差	370	-	-	kHz	RF-PHY 规格 (TRM-LE/CA/05/C)
SID351	F1AVG	11110000 模式的平均频率偏差	225	250	275	kHz	RF-PHY 规格 (TRM-LE/CA/05/C)
SID351R	F1AVG_2M	2 Mbps 时 11110000 模式的平均频率偏差	450	500	550	kHz	RF-PHY 规格 (TRM-LE/CA/05/C)
SID352	EO	睁眼 = $\Delta F2AVG / \Delta F1AVG$	0.8	-	-	-	RF-PHY 规格 (TRM-LE/CA/05/C)
SID353	FTX,ACC	频率精度	-150	-	150	kHz	RF-PHY 规格 (TRM-LE/CA/06/C)
SID354	FTX,MAXDR	最大频率漂移	-50	-	50	kHz	RF-PHY 规格 (TRM-LE/CA/06/C)
SID355	FTX,INITDR	初始频率漂移	-20	-	20	kHz	RF-PHY 规格 (TRM-LE/CA/06/C)
SID356	FTX,DR	最大漂移率	-20	-	20	kHz/50 微秒	RF-PHY 规格 (TRM-LE/CA/06/C)
SID357	IBSE1	2 MHz 偏移时的带内杂散发射 (1 Mbps) 4 MHz 偏移时的带内杂散发射 (2 Mbps)	-	-	-20	dBm	RF-PHY 规格 (TRM-LE/CA/03/C)
SID358	IBSE2	≥ 3 MHz 偏移时的带内杂散发射 (1 Mbps) ≥ 6 MHz 偏移时的带内杂散发射 (2 Mbps)	-	-	-30	dBm	RF-PHY 规格 (TRM-LE/CA/03/C)
SID359	TXSE1	发射机杂散发射 (平均值), < 1.0 GHz	-	-	-55.5	dBm	FCC-15.247
SID360	TXSE2	发射器杂散发射 (平均值), > 1.0 GHz			-41.5	dBm	FCC-15.247

RF 电流规格

SID361	IRX1_wb	接收器电流 (1 Mbps)	-	6.7	-	mA	$VDD_NS = V_{DDD} = 3.3$ V 电流, 带降压
SID362	ITX1_wb_0d_Bm	0 dBm 设置下的 TX 电流 (1 Mbps)	-	5.7	-	mA	$VDD_NS = V_{DDD} = 3.3$ V 电流, 带降压
SID363	IRX1_nb	接收器电流 (1 Mbps)	-	11	-	mA	无降压的 V_{DDD} 电流
SID364	ITX1_nb_0d_Bm	0 dBm 设置下的 TX 电流 (1 Mbps)	-	10	-	mA	无降压的 V_{DDD} 电流
SID365	ITX1_nb_4d_Bm	4 dBm 设置下的 TX 电流 (1 Mbps)	-	13	-	mA	无降压的 V_{DDD} 电流
SID365R	ITX1_wb_4d_Bm	4 dBm 设置下的 TX 电流 (1 Mbps)	-	8.5	-	mA	$VDD_NS = V_{DDD} = 3.3$ V 电流, 带降压

电气规格

表 57 Bluetooth® LE 子系统规格 (4/4)

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID366	ITX1_nb_20dBm	-20 dBm 设置下的 TX 电流 (1 Mbps)	-	7	-	mA	无降压的 V _{DDD} 电流
SID367	IRX2_wb	接收器电流 (2 Mbps)	-	7	-	mA	VDD_NS = V _{DDD} = 3.3 V 电流, 带降压
SID368	ITX2_wb_0dBm	0 dBm 设置下的 TX 电流 (2 Mbps)	-	5.7	-	mA	VDD_NS = V _{DDD} = 3.3 V 电流, 带降压
SID369	IRX2_nb	接收器电流 (2 Mbps)	-	11.3	-	mA	无降压的 V _{DDD} 电流
SID370	ITX2_nb_0dBm	0 dBm 设置下的 TX 电流 (2 Mbps)	-	10	-	mA	无降压的 V _{DDD} 电流
SID371	ITX2_nb_4dBm	4 dBm 设置下的 TX 电流 (2 Mbps)	-	13	-	mA	无降压的 V _{DDD} 电流
SID371R	ITX2_wb_4dBm	4 dBm 设置下的 TX 电流 (2 Mbps)	-	8.5	-	mA	VDD_NS = V _{DDD} = 3.3 V 电流, 带降压
SID372	ITX2_nb_20dBm	-20 dBm 设置下的 TX 电流 (2 Mbps)	-	7	-	mA	无降压的 V _{DDD} 电流

一般 RF 规格

SID373	FREQ	RF 工作频率	2400	-	2482	MHz	-
SID374	CHBW	信道间距	-	2	-	MHz	-
SID375	DR1	空中数据传输速率 (1 Mbps)	-	1000	-	kbps	-
SID376	DR2	空中数据传输速率 (2 Mbps)	-	2000	-	kbps	-
SID377	TXSUP	发送器启动时间	-	80	82	μs	-
SID378	RXSUP	接收器启动时间	-	80	82	μs	-

RSSI 规格

SID379	RSSI,ACC	RSSI 准确度	-4	-	4	dB	-95 dBm 至 -20 dBm 测量范围
SID380	RSSI,RES	RSSI 分辨率	-	1	-	dB	-
SID381	RSSI,PER	RSSI 采样周期	-	6	-	μs	-

系统级 Bluetooth® LE 规格

SID433R	Adv_Pwr	1.28s, 32 字节, 0 dBm	-	42	-	μW	3.3 V, 降压, 无深度睡眠电流
SID434R	Conn_Pwr_300	300 ms, 0 字节, 0 dBm	-	70	-	μW	3.3 V, 降压, 无深度睡眠电流
SID435R	Conn_Pwr_1S	1000 ms, 0 字节, 0 dBm	-	30	-	μW	3.3 V, 降压, 无深度睡眠电流
SID436R	Conn_Pwr_4S	4000 ms, 0 字节, 0 dBm	-	4	-	μW	3.3 V, 降压, 无深度睡眠电流

电气规格

表 58 Bluetooth® LE ECO 规格

规格 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
16 MHz 晶体振荡器							
SID382	FXO1	晶振频率	-	16	-	MHz	-
SID383	ESR1	等效串联电阻	-	100	250	Ω	-
SID384	Txostart1	启动时间	-	400	-	μs	频率稳定 (16 MHz±50 ppm)
SID385	IXO1	工作电流	-	300	-	μA	包括晶体电流、LDO 和 BG
32 MHz 晶体振荡器							
SID386	FXO2	晶振频率	-	32	-	MHz	-
SID387	ESR2	等效串联电阻	-	50	100	Ω	-
SID388	Txostart2	启动时间	-	400	-	μs	频率稳定 (32 MHz±50 ppm)
SID389	IXO2	工作电流	-	350	-	μA	包括晶体电流、LDO 和 BG
16MHz 和 32MHz 晶体振荡器							
SID390	FTOL	频率容限	-20	-	20	ppm	校准后，包括老化和温度漂移
SID391	PD	驱动电平	-	-	100	μW	-

订购信息

7 订购信息

表 59 列出了 CY8C63x6 和 CY8C63x7 的部件编号和功能。所有器件均包括一个 Bluetooth®LE 无线电、DC-DC 转换器、QSPI SMIF、ADC、DAC，9 个 SCB，32 个 TCPWM 和 2 个 PDM。另请参阅 [产品选择器指南](#)。

表 59 CY8C63 系列部件号

系列	MPN	CPU 速度 (CM4)	CPU 速度 (CM0+)	单 CPU/ 双 CPU	ULP/LP	闪存 (KB)	SRAM (KB)	CTBM 数量	UDB 数量	CAPSENSE™	加密	“安全启动”	USB	GPIO	I2S	封装
63	CY8C6336LQI-BLF02	150	-	单个	LP	512	128	0	0	无	无	无	无	36	无	68-QFN
	CY8C6336LQI-BLF42	150	-	单个	LP	512	128	0	0	有	有	无	无	36	无	68-QFN
	CY8C6347LQI-BLD52	150/ 50	100/ 25	双个	FLEX	1024	288	1	12	有	有	有	无	36	无	68-QFN
	CY8C6336BZI-BLF03	150	-	单个	LP	512	128	0	0	无	无	无	无	78	有	116-BGA
	CY8C6316BZI-BLF03	50	-	单个	ULP	512	128	0	0	无	无	无	无	78	有	116-BGA
	CY8C6316BZI-BLF53	50	-	单个	ULP	512	128	1	12	有	有	无	无	78	有	116-BGA
	CY8C6337BZI-BLF13	150	-	单个	LP	1024	288	0	0	有	无	无	无	78	有	116-BGA
	CY8C6336BZI-BLD13	150	100	双个	LP	512	128	0	0	有	无	无	无	78	有	116-BGA
	CY8C6347BZI-BLD43	150/50	100/25	双个	FLEX	1024	288	0	0	有	有	有	无	78	有	116-BGA
	CY8C6347BZI-BLD33	150/50	100/25	双个	FLEX	1024	288	1	12	有	无	无	无	78	有	116-BGA
	CY8C6347BZI-BLD53	150/50	100/25	双个	FLEX	1024	288	1	12	有	有	有	无	78	有	116-BGA
	CY8C6336BZI-BLF04	150	-	单个	LP	512	128	0	0	无	无	无	有	84	有	124-BGA
	CY8C6316BZI-BLF04	50	-	单个	ULP	512	128	0	0	无	无	无	有	84	有	124-BGA
	CY8C6316BZI-BLF54	50	-	单个	ULP	512	128	1	12	有	有	无	有	84	有	124-BGA
	CY8C6337BZI-BLF14	150	-	单个	LP	1024	288	0	0	有	无	无	有	84	有	124-BGA
	CY8C6336BZI-BLD14	150	100	双个	LP	512	128	0	0	有	无	无	有	84	有	124-BGA
	CY8C6347BZI-BLD44	150/50	100/25	双个	FLEX	1024	288	0	0	有	有	有	有	84	有	124-BGA
	CY8C6347BZI-BLD34	150/50	100/25	双个	FLEX	1024	288	1	12	有	无	无	有	84	有	124-BGA
	CY8C6347BZI-BLD54	150/50	100/25	双个	FLEX	1024	288	1	12	有	有	有	有	84	有	124-BGA
	CY8C6347FMI-BLD13	150/50	100/25	双个	FLEX	1024	288	0	0	有	无	无	无	70	有	104-M-CSP
	CY8C6347FMI-BLD43	150/50	100/25	双个	FLEX	1024	288	0	0	有	有	有	无	70	有	104-M-CSP
	CY8C6347FMI-BLD33	150/50	100/25	双个	FLEX	1024	288	1	12	有	无	无	无	70	有	104-M-CSP
	CY8C6347FMI-BLD53	150/50	100/25	双个	FLEX	1024	288	1	12	有	有	有	无	70	有	104-M-CSP
	CY8C6347FMI-BUD13	150/50	100/25	双个	FLEX	1024	288	0	0	有	无	无	有	69	有	104-M-CSP-USB
	CY8C6347FMI-BUD43	150/50	100/25	双个	FLEX	1024	288	0	0	有	有	有	有	69	有	104-M-CSP-USB
	CY8C6347FMI-BUD33	150/50	100/25	双个	FLEX	1024	288	1	12	有	无	无	有	69	有	104-M-CSP-USB
	CY8C6347FMI-BUD53	150/50	100/25	双个	FLEX	1024	288	1	12	有	有	有	有	69	有	104-M-CSP-USB

订购信息

7.1 PSoC™ 6 MPN 解码器

CY XX 6 A B C DD E - FF G H I JJ K L

字段	说明	值	含义
CY	Cypress	CY	Cypress - 英飞凌科技旗下子公司
XX	固件	8C	标准
		B0	“安全启动” v1
		S0	" 标准安全 "- AWS
6	架构	6	PSoC™ 6
A	行	0	值
		1	可编程
		2	性能
		3	连接
		4	安全
B	速度	2	100 MHz
		3	150 MHz
		4	150/50 MHz
C	存储器大小 (闪存 /SRAM)	0-3	保留
		4	256K/128K
		5	512K/256K
		6	512K/128K
		7	1024K/288K
		8	1024K/512K
		9	保留
		A	2048K/1024K
		AZ, AX	TQFP
DD	封装	LQ	QFN
		BZ	BGA
		FM	M-CSP
		FN, FD, FT	WLCSP

字段	说明	值	含义
E	温度范围	C	消费者
		I	工业级
		Q	扩展工业级
FF	功能代码	S2-S6	Cypress 内部
		BL	集成 Bluetooth® LE
G	CPU 内核	F	单核
		D	双核
H	属性代码	0-9	功能集
		1	31-50
I	GPIO 计数	2	51-70
		3	71-90
		4	91-110
		ES	是否有工程样品
JJ	工程样品 (可选)	K	基座
		A1-A9	芯片修订版
L	芯片修订版 (可选)	T	卷带运输

封装

8 封装

该产品线提供四种封装：68-QFN, 116-BGA, 124-BGA, 和 104-M-CSP。

表 60 封装尺寸

规范 ID	封装	说明	封装图纸编号
PKG_1	124-BGA	124-BGA, 9 × 9 × 1 mm 高、间距 0.65 mm	001-97718
PKG_2	104-M-CS P	104-M-CSP, 3.8 × 5 × 0.65 mm 高、间距 0.35 mm	002-16508
PKG_4	116-BGA	116-BGA, 5.2 × 6.4 × 0.70 mm 高、间距 0.5 mm	002-16574
PKG_5	68-QFN	68-QFN, 8 × 8 × 1 mm 高、间距 0.4 mm	001-96836

表 61 封装特性

参数	说明	条件	最小值	典型值	最大值	单位
T _A	工作环境温度	-	-40	25.00	85	°C
T _J	工作结温	-	-40	-	100	°C
T _{JA}	封装 θ _{JA} (124-BGA)	-	-	64.3	-	°C/watt
T _{JC}	封装 θ _{JC} (124-BGA)	-	-	37	-	°C/watt
T _{JA}	封装 θ _{JA} (116-BGA)	-	-	36.5	-	°C/watt
T _{JC}	封装 θ _{JC} (116-BGA)	-	-	12	-	°C/watt
T _{JA}	封装 θ _{JA} (104-CSP)	-	-	33.7	-	°C/watt
T _{JC}	封装 θ _{JC} (104-CSP)	-	-	0.2	-	°C/watt
T _{JA}	封装 θ _{JA} (68-QFN)	-	-	21.6	-	°C/watt
T _{JC}	封装 θ _{JC} (68-QFN)	-	-	7.2	-	°C/watt

表 62 回流焊峰值温度

封装	最高峰值温度	峰值温度下的最长时间
124-BGA, 116-BGA, 和 68-QFN	260°C	30 秒
104-M-CSP	260°C	30 秒

表 63 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
124-BGA, 116-BGA, 和 68-QFN	MSL 3
104-M-CSP	MSL 1

封装

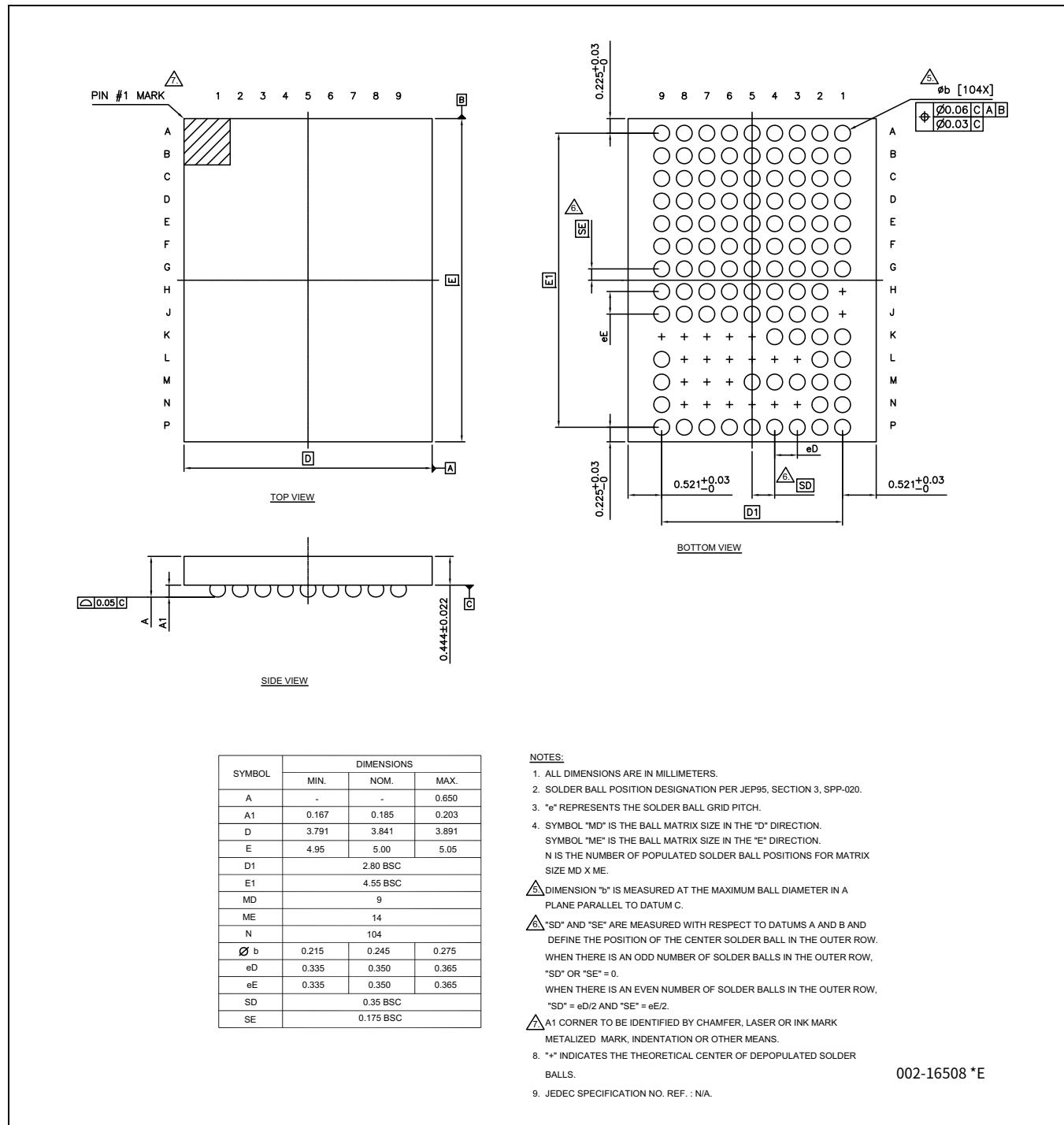


图 21 104-M-CSP 3.8 × 5.0 × 0.65 mm

封装

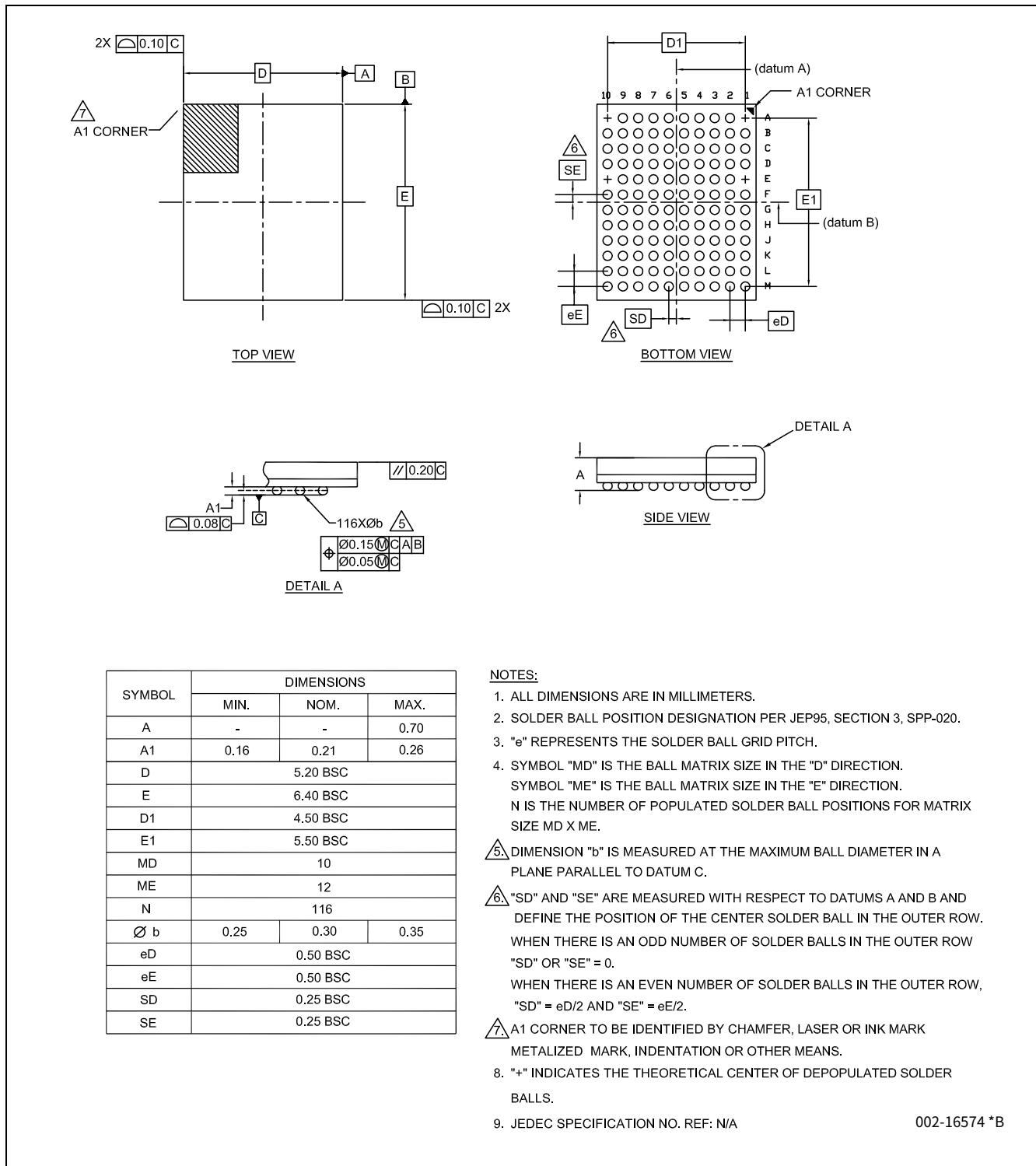
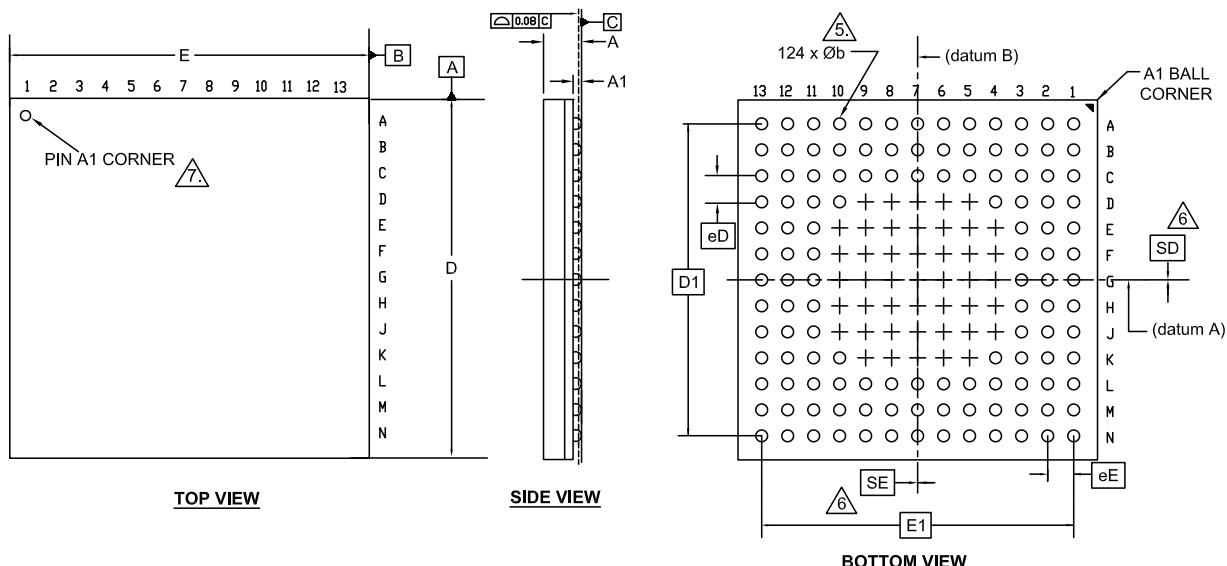


图 22 116-BGA 5.2 × 6.4 × 0.70 mm



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	-	-	1.00
A1	0.16	0.21	0.26
D	8.90	9.00	9.10
E	8.90	9.00	9.10
D1	7.80 BSC		
E1	7.80 BSC		
MD	13		
ME	13		
N	124		
\emptyset b	0.25	0.30	0.35
eD	0.65 BSC		
eE	0.65 BSC		
SD	0		
SE	0		

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. SOLDER BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-020.
3. "e" REPRESENTS THE SOLDER BALL GRID PITCH.
4. SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION.
SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION.
N IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX SIZE MD X ME.

△ DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.

△ "SD" AND "SE" ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW "SD" OR "SE" = 0.
WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, "SD" = eD/2 AND "SE" = eE/2.

△ A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK METALIZED MARK, INDENTATION OR OTHER MEANS.

8. "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED SOLDER BALLS.

9. JEDEC SPECIFICATION NO. REF. : MO-280.

001-97718 *B

图 23 124-BGA 9.0 × 9.0 × 1.0 mm

封装

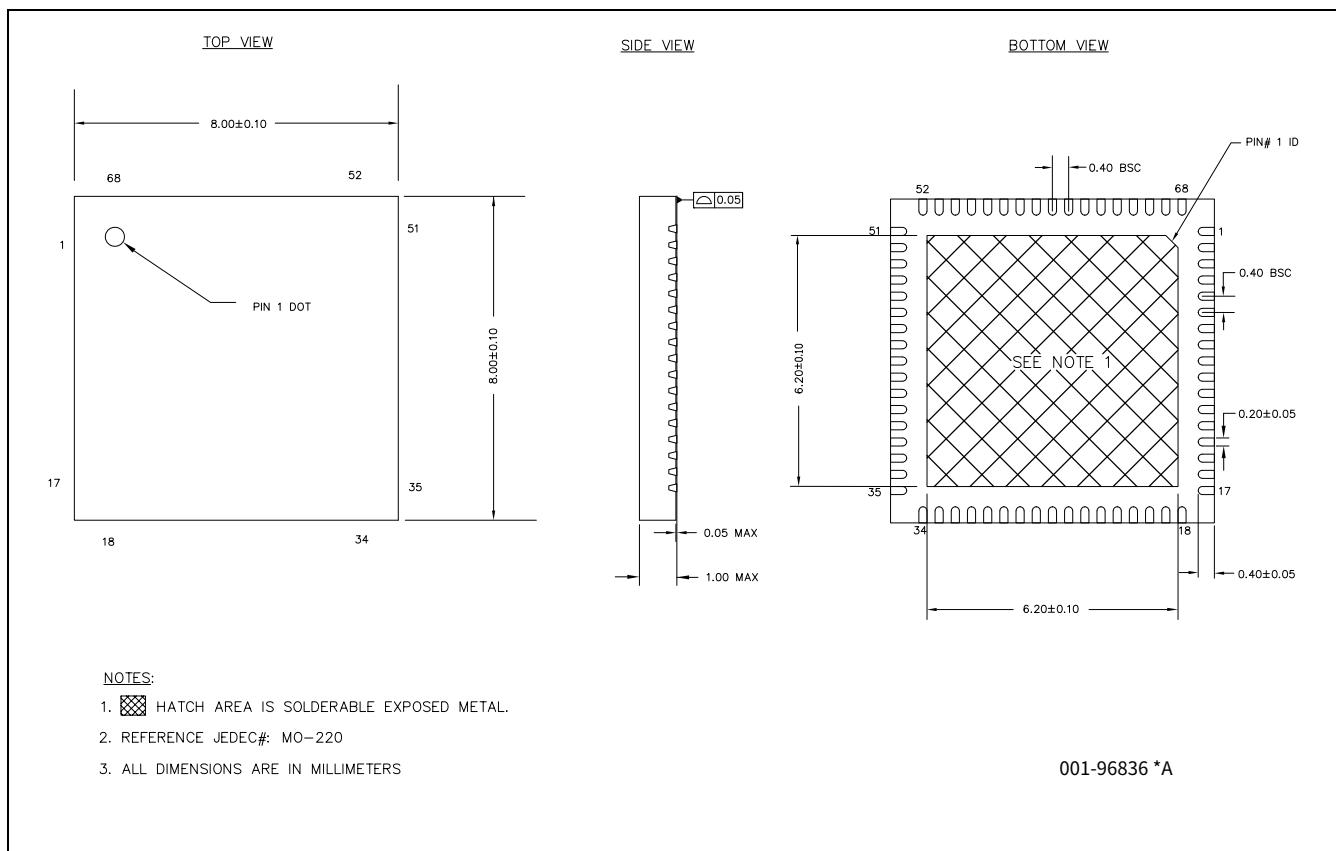


图 24 68 QFN 8 × 8 × 1 mm

缩略语

9 缩略语

缩略语	说明
3DES	Triple DES (数据加密标准)
ADC	模数转换器
AES	高级加密标准
AHB	AMBA (先进的微控制器总线结构) 高性能总线, 它是一种 Arm® 数据传输总线
AMUX	模拟多路复用器
AMUXBUS	模拟复用器总线
API	应用编程接口
Arm®	高级 RISC 机器, 它是一种 CPU 架构
BGA	球栅阵列
BOD	欠压检测
CAD	计算机辅助设计
CCO	电流控制振荡器
CM0+	Cortex-M0+, 一款 Arm CPU
CM4	Cortex-M4, 一款 Arm CPU
CMAC	基于密码的信息验证码 (CMAC)
CMOS	互补金属氧化物半导体, 一种用于 IC 制造的工艺技术
CMRR	共模抑制比
CPU	中央处理单元
CRC	循环冗余校验, 它是一种校验错误的协议
CSD	电容性 Σ-Δ
CSX	互电容感应法另见 CSD
DAC	数模转换器, 另请参见 IDAC、VDAC
DAP	调试访问端口
DES	数据加密标准
DMA	直接存储器访问, 另请参见 TD
DNL	微分非线性, 另请参见 INL
DSI	数字系统互连
DU	数据单元
ECC	椭圆曲线加密
ECO	外部晶体振荡器
EEPROM	电可擦除可编程只读存储器
EMI	电磁干扰
ESD	静电放电
ETM	嵌入式跟踪宏单元
FIFO	先进先出
FLL	锁频环
FPU	浮点运算单元
FS	全速
GND	接地
GPIO	通用输入 / 输出, 适用于一个 PSoC™ 引脚
HMAC	基于密码的信息验证码 (CMAC)
HSIOM	高速 I/O 矩阵

缩略语

缩略语	说明
I/O	输入 / 输出, 另请参见 GPIO、DIO、SIO、USBIO
I ² C 或 IIC	互连集成电路, 它是一种通信协议
I ² S	IC 间声音
IC	集成电路
IDAC	电流 DAC, 另请参见 DAC、VDAC
IDE	集成开发环境
ILO	内部低速振荡器, 另请参见 IMO
IMO	内部主振荡器, 另请参见 ILO
INL	积分非线性, 另请参见 DNL
IoT	物联网
IPC	处理器间通信
IRQ	中断请求
ISR	中断服务例程
JTAG	联合测试行动小组
LCD	液晶显示器
LIN	本地互联网络, 它是一种通信协议
LP	低功耗
LS	低速
LUT	查找表
LVD	低压检测, 另请参见 LVI
LV TTL	低压晶体管 - 晶体管逻辑
MAC	乘法累加器
M-CSP	模压芯片级封装
MCU	微控制器单元
MCWDT	多计数器看门狗定时器
MISO	主入从出
MMIO	存储器映射输入 / 输出
MOSI	主出从入
MPU	存储器保护单元
MSL	湿度灵敏度级别
Msps	百万次采样 / 秒
MTB	微型跟踪缓冲器
MUL	乘法器
NC	无连接
NMI	不可屏蔽中断
NVIC	嵌套向量中断控制器
OTP	一次性可编程
OVT	过压容限
PASS	可编程模拟子系统
PCB	印刷电路板
PCM	脉冲编码调制
PDM	脉冲密度调制
PHY	物理层
PICU	端口中断控制单元

缩略语

缩略语	说明
PLL	锁相环
PMIC	电源管理集成电路
POR	上电复位
PPU	外设保护单元
PRNG	伪随机数生成器
PSoC™	可编程片上系统
PSRR	电源抑制比
PWM	脉冲宽度调制器
QD	正交解码器
QSPI	四路串行外设接口
RAM	随机存取存储器
RISC	精简指令集计算
RMS	均方根
ROM	只读存储器
RSA	Rivest-Shamir-Adleman, 一种公钥加密算法
RTC	实时时钟
RX	接收
S/H	采样和保持
SAR	逐次逼近寄存器
SARMUX	SAR ADC 多路复用器总线
SCB (个)	串行通信模块
SFlash	监控闪存
SHA	安全哈希 (hash) 算法
SINAD	信噪和失真比
SNR	信噪比
SOF	帧的起始
SPI	串行外设接口, 它是一种通信协议
SRAM	静态随机存取存储器
SROM	监控只读存储器
SRSS	系统资源子系统
SWD	串行线调试, 它是一种测试协议
SWJ	串行线测试
SWO	单线输出
SWV	串线浏览器
TCPWM	定时器、计数器、脉宽调制器
TDM	时分复用
TQFP	薄型四路扁平封装
TRM	技术参考手册
TRNG	真随机数生成器
TX	发送
UART	通用异步发射器接收器, 它是一种通信协议
UDB	通用数字模块
ULP	超低功耗
USB	通用串行总线

缩略语

缩略语	说明
WCO	时钟晶体振荡器
WDT	看门狗定时器
WIC	唤醒中断控制器
WLCSP	晶圆级芯片封装
XIP	就地执行 (execute-in-place)
XRES	外部复位输入引脚

文档惯例

10 文档惯例**10.1 计量单位****表 64 计量单位**

符号	测量单位
°C	摄氏度
dB	分贝
fF	飞法
Hz	赫兹
KB	1024 个字节
kbps	每秒千位数
Khr	千小时
kHz	千赫兹
kΩ	千欧姆
ksps	每秒千次采样
LSB	最小显著位
Mbps	兆位 / 秒
MHz	兆赫兹
MΩ	兆欧
Msps	每秒兆次采样
μA	微安
μF	微法
μH	微亨
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
nV	纳伏
Ω	欧姆
pF	皮法
ppm	百万分率
ps	皮秒
s	秒
sps	每秒样本数
sqrtHz	赫兹平方根
V	伏特

文档修订记录

文档修订记录

版本	提交日期	变更说明
**	2017-07-24	翻译自英文版 002-18787 Rev. **
*A	2018-07-17	翻译自英文版 002-18787 Rev. *C
*B	2019-04-01	翻译自英文版 002-18787 Rev. *G
*C	2024-09-10	翻译自英文版 002-18787 Rev. *R

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2024-09-10

Published by

**Infineon Technologies AG
81726 Munich, Germany**

**© 2004 Infineon Technologies AG.
All Rights Reserved.**

**Do you have a question about this
document?**

Email: erratum@infineon.com

**Document reference
002-19892 Rev. *C**

重要提示

本文档所提供的任何信息绝不应当被视为针对任何条件或者品质而做出的保证（质量保证）。英飞凌对于本文档中所提及的任何事例、提示或者任何特定数值及 / 或任何关于产品应用方面的信息均在此明确声明其不承担任何保证或者责任，包括但不限于其不侵犯任何第三方知识产权的保证均在此排除。

此外，本文档所提供的任何信息均取决于客户履行本文档所载明的义务和客户遵守适用于客户产品以及与客户对于英飞凌产品的应用所相关的任何法律要求、规范和标准。

本文档所含的数据仅供经过专业技术培训的人员使用。客户自身的技术部门有义务对于产品是否适宜于其预期的应用和针对该等应用而言本文档中所提供的信息是否充分自行予以评估。

警告事项

由于技术所需产品可能含有危险物质。如需了解该等物质的类型，请向离您最近的英飞凌科技办公室接洽。

除非由经英飞凌科技授权代表签署的书面文件中做出另行明确批准的情况下，英飞凌科技的产品不应当被用于任何一项一旦产品失效或者产品使用的后果可被合理地预料到可能导致人身伤害的任何应用领域。