特性

32 位 MCU 子系统

- 配置单周期乘法的 24 MHz Arm® Cortex®-M0 CPU
- 高达 128 kB 的闪存，带读取加速器
- 最多 16 kB 的 SRAM
- DMA 引擎

可编程的模拟资源

- 四个运算放大器在深度睡眠模式下以极低的电流电平运行
- 所有运算放大器均具有可重新配置的高电流引脚驱动、高带宽内部驱动、ADC 输入缓冲和比较器模式，并具有灵活的连接性，允许输入连接到任何引脚
- 四个电流 DAC (IDAC)，用于通用目的或电容式感应应用场合,可以连接到任意引脚上
- 两个低功耗比较器支持深度睡眠低功耗模式
- 转换率为 806 Ksps 的 12 位 SAR ADC

低功耗 1.71 V 至 5.5 V 工作电压

- 20 nA 停止模式，带 GPIO 引脚唤醒功能
- 休眠和深度睡眠模式允许唤醒时间与功率之间的权衡

电容式感应

- 英飞凌电容式 Sigma-Delta (CSD) 技术提供一流的 SNR (>5:1) 和防水性能
- 通过英飞凌提供的软件组件可以更容易地实现电容式感应设计
- 自动硬件调校（SmartSense）

分段 LCD 驱动器

- 所有引脚（公共引脚或段码引脚）均支持 LCD 驱动
- 在深度睡眠模式下运行，每个引脚具有 4 位内存

串行通信

- 四个运行时可重新配置的独立串行通信模块 (SCB) 可配置为 I2C、SPI 或 UART 功能

定时和脉冲宽度调制器

- 八个 16 位定时器/计数器/脉冲宽度调制器 (TCPWM) 模块
- 支持中心对齐模式、边缘模式和伪随机模式
- 基于比较器触发的 “Kill” 信号，适用于马达驱动和其它高可靠性数字逻辑的应用

封装选项

- 68 引脚 QFN、64 引脚 TQFP 宽间距和窄间距以及 48 引脚和 44 引脚 TQFP 封装
- 多达 55 个可编程 GPIO
- 任何GPIO引脚可用作CAPSENSE™、LCD、模拟或数字引脚
- 可编程驱动模式、强度和斜率

扩展的工业温度范围

- 工作温度：–40°C 至 +105°C

PSoC™ Creator 设计环境

- 集成开发环境 (IDE) 提供了原理图设计输入和编译 (包括模拟和数字自动布线)
- 应用编程接口 (API 组件) 可用于所有固定功能和可编程的外设

行业标准工具的兼容性

- 完成原理图输入后，可使用基于 Arm® 的行业标准开发工具进行开发。插入一个项目符号列表来列出功能特性。

本数据手册的原文使用英文撰写。为方便起见，英飞凌提供了译文；由于翻译过程中可能使用了自动化工具，英飞凌不保证译文的准确性。 为确认准确性，请务必访问 infineon.com 参考最新的英文版本（控制文档）。

描述

英飞凌 PSoC™ 4 是一个可扩展且可重构的平台架构，适用于搭载 Arm® Cortex®-M0 CPU 的可编程嵌入式系统控制器系列。它将可编程且可重构的模拟和数字模块与灵活的自动布线功能相结合。基于此平台架构，PSoC™ 4100M 产品系列集成了微控制器、数字可编程逻辑、可编程模拟、可编程互连、高性能模数转换、带比较器模式的运算放大器以及标准通信和时序外设。PSoC™ 4100M 产品与 PSoC™ 4 平台的其他产品完全兼容， 以满足新的应用和设计需求。可编程模拟和数字子系统可实现设计的灵活性和现场调整。

目录

特性 1
描述 2
目录 3
1 开发生态系统 5
1.1 PSoC™ 4 MCU资源 5
1.2 PSoC™ Creator 5
2 框图 7
3 功能定义 9
3.1 CPU 和存储器子系统 9
3.1.1 CPU 9
3.1.2 Flash 9
3.1.3 SRAM 9
3.1.4 SROM 9
3.1.5 DMA 9
3.2 系统资源 9
3.2.1 电源系统 9
3.2.2 时钟系统 10
3.2.3 IMO 时钟源 10
3.2.4 ILO 时钟源 10
3.2.5 晶体振荡器 10
3.2.6 看门狗定时器 11
3.2.7 复位 11
3.2.8 基准电压 11
3.3 模拟模块 11
3.3.1 12 位 SAR ADC 11
3.3.2 模拟复用器总线 12
3.3.3 四个运算放大器 12
3.3.4 温度传感器 13
3.3.5 低功耗比较器 14
3.4 固定功能数字模块 14
3.4.1 定时器/计数器/PWM（TCPWM）模块 14
3.4.2 串行通信模块（SCB） 14
3.5 GPIO 15
3.6 特殊功能外设 15
3.6.1 LCD 段驱动 15
3.6.2 CAPSENSE™ 15
4 引脚分布 17

目录

5 电源 23
5.1 非稳压外部电源 23
5.2 稳压外部电源 23
6 电气规格 24
6.1 绝对最大额定值 24
6.2 器件级规格 24
6.2.1 GPIO 27
6.2.2 XRES 28
6.3 模拟外设 29
6.3.1 运算放大器 29
6.3.2 比较器 34
6.3.3 温度传感器 35
6.3.4 SAR ADC 36
6.3.5 CSD 37
6.4 数字外设 38
6.4.1 定时器/计数器/PWM 38
6.4.2 I2C 39
6.4.3 LCD直接驱动 40
6.4.4 SPI 规格 41
6.5 存储器 42
6.6 系统资源 42
6.6.1 欠压情况下的上电复位 (POR) 42
6.6.2 电压监视器 43
6.6.3 SWD 接口 44
6.6.4 内部主振荡器 44
6.6.5 内部低速振荡器 45
7 订购信息 47
7.1 部件编号惯例 48
8 封装 49
9 缩略语 54
10 文档惯例 58
10.1 计量单位 58
11 修订记录 60
免责声明 61

1 开发生态系统

1.1 PSoC™ 4 MCU资源

英飞凌在 www.infineon.cn 上提供了丰富的数据，帮助您选择合适的 PSoC™ 器件，并快速有效地将其集成到您的设计中。以下是 PSoC™ 4 MCU 资源的简化超链接列表：

- 概述： PSoC™ 产品组合。
- 产品选择器： PSoC™ 4 MCU
- 应用笔记涵盖从基础到高级的广泛主题。应用笔记包括:
  - AN79953： PSoC™ 4 入门
  - AN88619： PSoC™ 硬件设计注意事项。
  - AN73854： PSoC™ - 引导加载程序简介
  - AN89610： Arm® Cortex® 代码优化
  - AN86233： PSoC™ 4 MCU 功耗降低技术
  - AN57821：混合信号电路板布局。
  - AN85951：PSoC™ 4 和 PSoC™ 6 MCU CapSense 设计指南。
- 代码示例展示了产品特性和使用，可访问以下地址获取: GitHub repositories
- 技术参考手册 (TRM) 提供了每个器件系列的架构和寄存器的详细说明。
- PSoC™ 4 MCU 编程规格提供对 PSoC™ 4 MCU非易失性存储器进行编程的必要信息。
- 开发工具
  - PSoC™ Creator 是一款免费的 Windows IDE。它支持基于 PSoC™ 3、PSoC™ 4、PSoC™ 5LP 和 PSoC™ 6 MCU 系统的并发硬件和固件设计。应用程序使用原理图绘制和超过 150 个预先验证、可立即投入生产的外设组件创建。
  - CY8CKIT-044 这是一款易于使用且价格低廉的 PSoC™ 4 Pioneer 套件，包含用于 Arduino 兼容扩展板和 Digilent Pmod 子卡的连接器。
  - CY8CKIT-043 是一个用于对 PSoC™ 4200M 设备进行采样的非常低成本的原型平台。
  - MiniProg4 和 MiniProg3 一体式开发编程器和调试器。
  - PSoC™ 4 MCU CAD 库为常用工具提供封装和原理图支持。IBIS 模型也可用。
- 培训视频涵盖各种主题，包括 PSoC™ MCU 系列，可在线获取。
- 英飞凌开发者社区 可以每周 7 天、每天 24 小时与世界各地的 PSoC™ 开发者交流，并设置了一个专门的 PSoC™ 4 MCU 社区。

1.2 PSoC™ Creator

PSoC™ Creator 是一款免费的基于 Windows 的集成设计环境 (IDE)。它支持您基于 PSoC™ 4 MCU 同时设计硬件和固件系统。如图 1 所示，使用 PSoC™ Creator 您可以：

1. 浏览库中超过200个组件
2. 拖放组件图标以在主设计工作区中完成硬件系统设计
3. 使用组件配置工具和组件数据手册配置组件
4. 在PSoC™ Creator IDE 中同时设计应用固件和硬件或为第三方 IDE 构建项目
5. 以PSoC™ 4 Pioneer 套件为您的方案制作原型。 如果有设计修改的需求，PSoC™ Creator和组件让您能够即时进行修改，而无需更改硬件。

有关英飞凌工具的信息，请参阅 PSoC™ Creator 软件附带的文档和 AN79953：开始使用 PSoC™ 4。

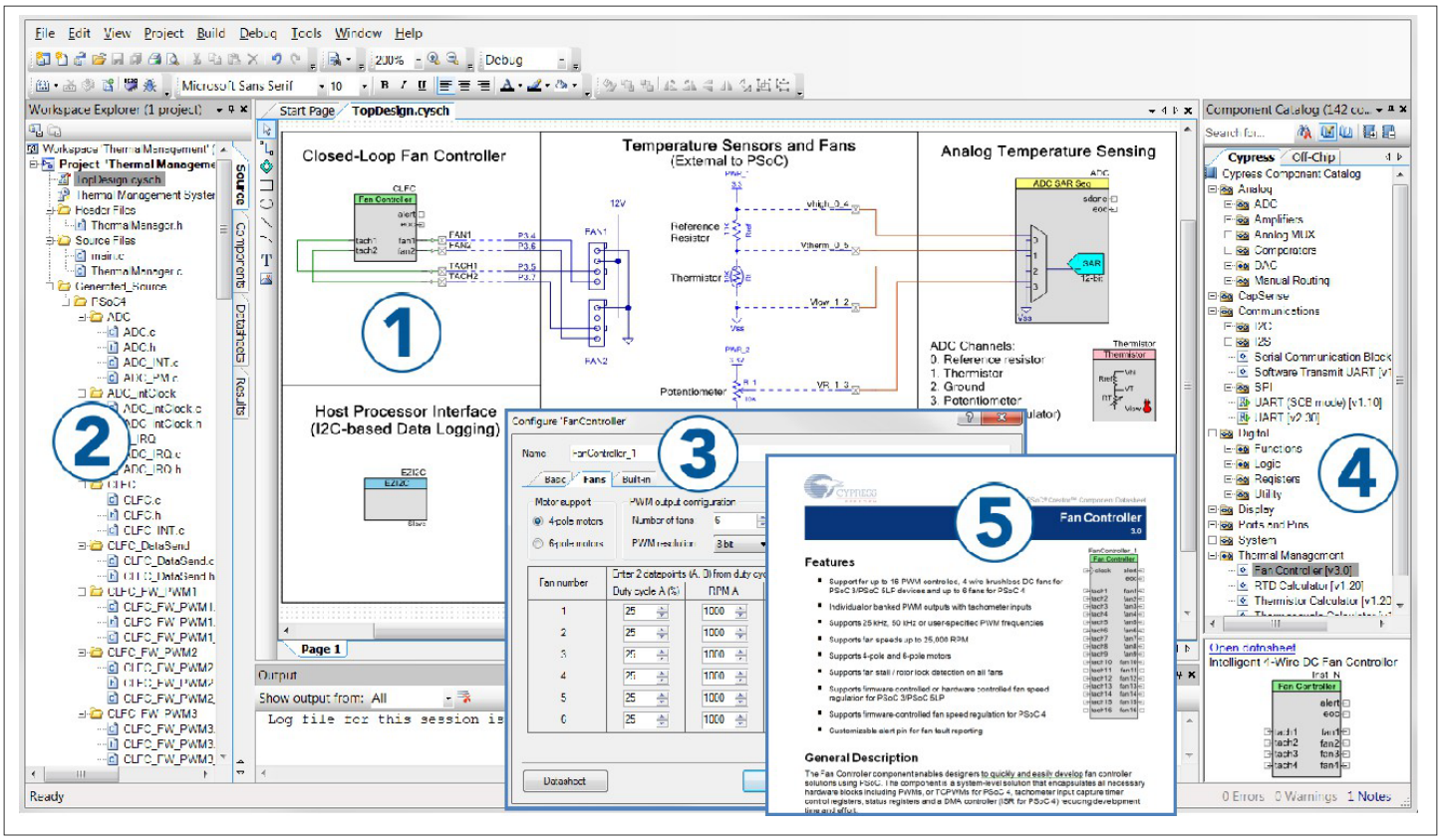


图 1　　PSoC™ Creator 中的多传感器示例项目

2 框图

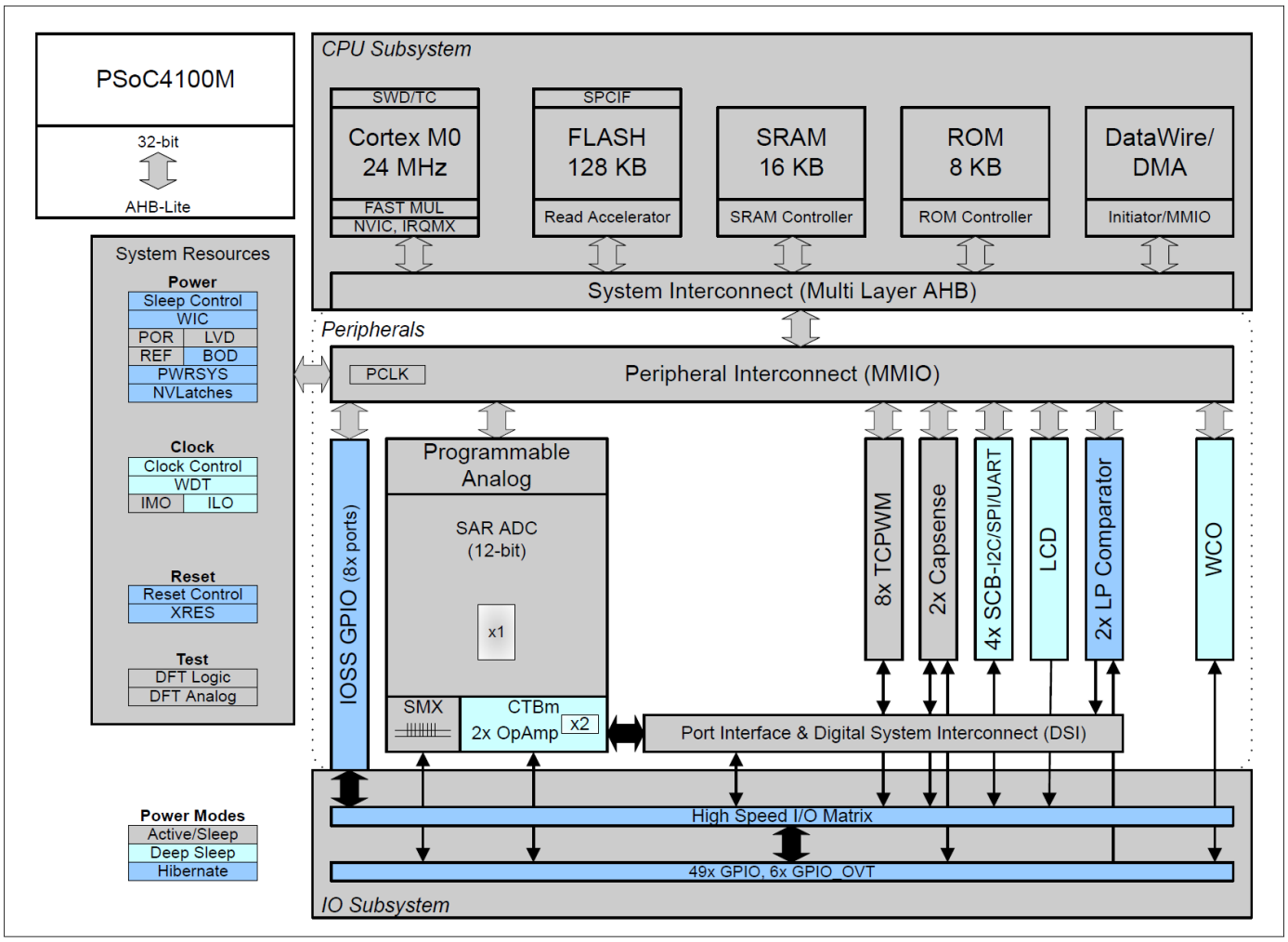


图 2 框图

PSoC™ 4100M器件能够为硬件和固件的编程、测试、调试和跟踪提供广泛的支持。

Arm® Serial_Wire Debug (SWD) 接口支持器件的所有编程和调试功能。

借助完善的片上调试 (DoC) 功能，可以使用标准的生产用设备在最终系统中进行全面的设备调试。它不需要特殊的接口、调试转接板、模拟器或仿真器。只需要标准的编程连接，即可全面支持调试。

PSoC™ Creator 集成开发环境为 PSoC™ 4100M 器件提供完全集成的编程和调试支持。SWD 接口与行业标准的第三方工具完全兼容。PSoC™ 4100M 提供了多芯片应用解决方案或微控制器无法企及的安全性。这得益于其禁用调试功能、强大的闪存保护功能，以及允许在片上可编程模块中实现客户专有功能。

调试电路默认处于使能状态，并且可以通过固件禁用它。如果未使能，唯一的使能方法是擦除整个器件，清除闪存保护，然后用使能调试的新固件对器件进行重新编程。

此外，对于担心因恶意重新编程设备或通过启动并中断闪存编程序列来破坏安全性的应用程序，所有设备接口都可以被永久禁用（设备安全性），以防范网络钓鱼攻击。

2 框图

由于在启用最高级别器件安全性时，所有编程、调试和测试接口都会被禁用，因此启用了器件安全功能的 PSoC™ 4100M 可能无法返厂进行故障分析。这是 PSoC™ 4100M 允许客户进行的一种权衡。

3 功能定义

3.1 CPU 和存储器子系统

3.1.1 CPU

PSoC™ 4100M 中的 Cortex®-M0 CPU 是 32 位 MCU 子系统的一部分，该子系统针对低功耗操作进行了优化，具有广泛的时钟门控功能。大多数指令长度为 16 位，并执行 Thumb-2 指令集的子集。英飞凌的实现包括一个硬件乘法器，可在一个周期内提供 32 位结果。它包括一个带有 32 个中断输入的嵌套矢量中断控制器 (NVIC) 块，还包括一个唤醒中断控制器 (WIC)，它可以将处理器从深度睡眠模式唤醒，从而允许在芯片处于深度睡眠模式时关闭主处理器的电源。Cortex®-M0 CPU 提供一个不可屏蔽中断 (NMI) 输入，当用户请求的系统功能未使用它时，该输入可供用户使用。

CPU 还包含一个串行线调试（SWD）接口 — JTAG 的 2 线格式； PSoC™ 4100M 的调试配置拥有四个断点（地址）比较器和两个观察点（数据）比较器。

3.1.2 Flash

PSoC™ 4100M 配备一个带有闪存加速器的闪存模块，该模块与 CPU 紧密耦合，以缩短闪存块的平均访问时间。闪存加速器平均可提供 85% 的单周期 SRAM 访问性能。如有需要，部分闪存模块可用于模拟 EEPROM 操作。

3.1.3 SRAM

休眠期间，SRAM 内存将被保留。

3.1.4 SROM

提供一个包含引导和配置子程序的监控 ROM (SROM)。

3.1.5 DMA

提供一个具有八个通道的 DMA 引擎，可以进行 32 位传输并具有可链接的 ping-pong 描述符。

3.2 系统资源

3.2.1 电源系统

电源部分详细介绍了电源系统。它确保各模式所需的电压水平，并在上电复位 (POR) 时延迟模式进入，直到电压水平达到正常工作所需的水平；或者产生复位（掉电检测 (BOD)）或中断（低压检测 (LVD)）。
PSoC™ 4100M 采用 1.71 V 至 5.5 V 的单外部电源供电，并具有五种不同的电源模式，这些模式之间的转换由电源系统管理。PSoC™ 4100M 提供睡眠、深度睡眠、休眠和停止等低功耗模式。

3.2.2 时钟系统

PSoC™ 4100M 时钟系统负责为所有需要时钟的子系统提供时钟，并在不同时钟源之间无故障切换。此外，该时钟系统还能确保不会发生亚稳态条件。

PSoC™ 4100M 的时钟系统由运行频率为 32 kHz 的时钟晶体振荡器 (WCO)、IMO（3 至 48 MHz）和 ILO（标称 32 kHz）内部振荡器以及外部时钟接口组成。

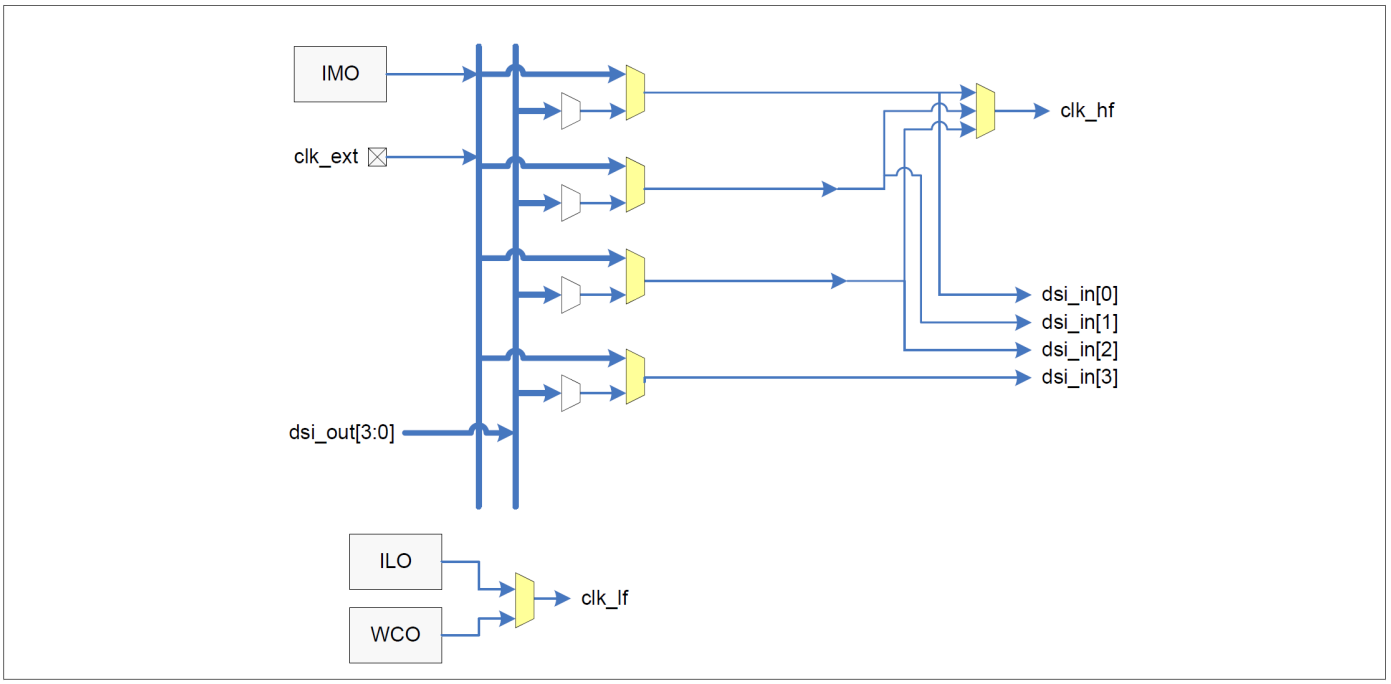


图 3 PSoC™ 4100M MCU 时钟架构

clk_hf 信号可以分频，为 UDB 以及模拟和数字外设生成同步时钟。PSoC™ 4100M 共有 16 个时钟分频器，每个分频器均具有 16 位分频能力；这意味着其中 12 个用于固定功能模块，四个用于 UDB。模拟时钟领先于数字时钟，从而允许模拟事件在数字时钟相关噪声产生之前发生。16 位分频能力在生成细粒度频率值方面提供了极大的灵活性，并且完全支持 PSoC™ Creator。

3.2.3 IMO 时钟源

IMO 是 PSoC™ 4100M 内部时钟的主要来源。它会在测试过程中进行微调，以达到规定的精度。微调值存储在非易失性存储器中。微调也可以实时进行，以便进行现场校准。IMO 的默认频率为 24 MHz，可以在 3 至 48 MHz 之间以 1 MHz 的步长进行调整。使用英飞凌提供的校准设置时，IMO 的容差为 ±2%。

3.2.4 ILO 时钟源

ILO 是一种非常低功耗的振荡器，标称频率为 32 kHz，主要用于在深度睡眠模式下为外设操作生成时钟。利用 IMO 校准 ILO 驱动计数器可以提高精度。英飞凌提供了一个用于校准目的的软件组件。

3.2.5 晶体振荡器

PSoC™ 4100M 时钟子系统还包括一个低频晶体振荡器（32 kHz WCO），该振荡器在深度睡眠模式下可用，并且可用于实时时钟（RTC）和看门狗定时器应用。

3.2.6 看门狗定时器

在由低频时钟提供时钟的时钟模块中实现看门狗定时器，这样看门狗可以在深度睡眠模式下工作，并在超时前未得到处理时生成看门狗复位或中断。看门狗复位被记录在复位原因寄存器中。

3.2.7 复位

可以从各种源 (包括软件复位) 复位 PSoC™ 4100M。复位事件是异步的，并能够确保器件恢复到一个已知状态。复位原因被记录在寄存器内，该寄存器的内容在复位过程中保持不变，允许用户通过软件确定复位原因。芯片保留了一个 XRES 引脚用于外部复位，以避免在上电或重新配置期间与配置和多个引脚功能产生冲突。

3.2.8 基准电压

PSoC™ 4100M 参考系统生成所有内部所需的参考电压。12 位 ADC 提供 1% 的电压参考规格。为了获得更佳的信噪比 (SNR) 和绝对精度，可以使用 GPIO 引脚为内部参考电压添加外部旁路电容，或为 SAR 使用外部参考电压。

3.3 模拟模块

3.3.1 12 位 SAR ADC

该 12 位 SAR ADC 的最大抽样率为 806 Ksamples/s。

通过添加参考缓冲器（可微调至±1%）并提供三个内部电压参考选择：V_{DD}、$V_{DD}/2$ 和 V_{REF}（标称值为 1.024 V）以及通过 GPIO 引脚提供的外部参考，可以增强该模块的功能。采样保持 (S/H) 孔径是可编程的，允许在需要时放宽驱动 SAR 输入的放大器的增益带宽要求（这决定了其建立时间）。如果使用合适的参考并且系统噪声水平允许，则对于真正的 12 位精度，系统性能将达到 65 dB。为了提高噪声条件下的性能，可以为内部参考放大器提供外部旁路（通过固定引脚位置）。

SAR 通过 8 输入序列器（可扩展至 16 个输入）连接到一组固定引脚。定序器自动地循环性通过已选通道 (定序器扫描)，而不需要任何切换开销 (即无论是在单通道上还是分布在多通道上，总采样带宽一直等于1 Msps)。序列器的切换通过一个状态机或固件驱动实现。序列器可通过缓冲每个通道来降低 CPU 中断处理的要求。为了适应各种源阻抗和频率的信号，每个通道可以编程不同的采样时间。此外，通过一对范围寄存器（低范围值和高范围值）实现信号范围规格，当数字化值超出编程范围时，会触发相应的超范围中断；这样无需等待序列器扫描完成并由 CPU 读取数值后再通过软件检查是否超出范围，从而实现对超范围值的快速检测。

SAR可以量化板上温度传感器的输出，以进行校准和实现与温度有关的其它功能。因为 SAR 需要使用高速时钟，所以不可在深度睡眠模式下运行。SAR 的工作电压范围为 1.71 至 5.5 V。

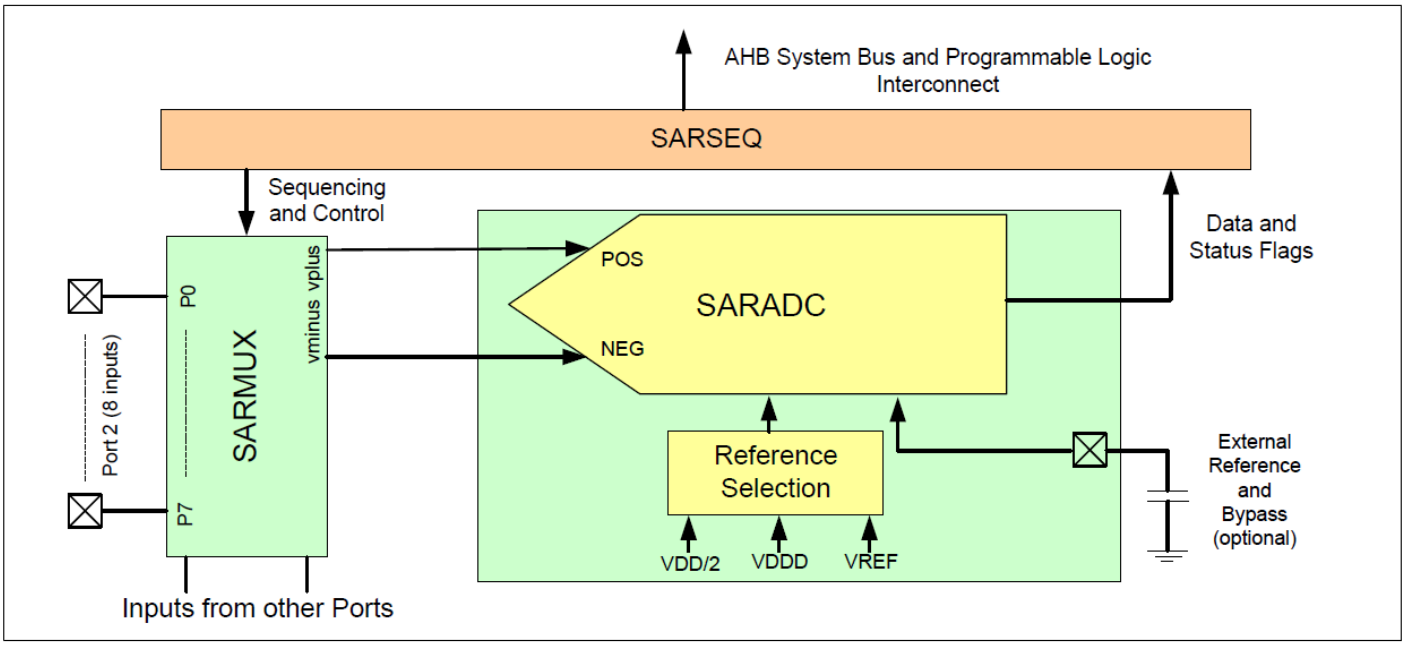


图 4　　SAR ADC 系统图

3.3.2　模拟复用器总线

PSoC™ 4100M 拥有两条同心模拟总线（模拟复用器总线 A 和模拟复用器总线 B），它们环绕芯片外围运行。这些总线可以将模拟信号从任意引脚传输到各个模拟模块（包括运算放大器）以及 CAPSENSE™ 模块，例如，允许 ADC 监控芯片上的任意引脚。这些总线相互独立，也可以拆分成三个独立的部分。这样，一个部分可用于 CAPSENSE™，一个部分用于通用模拟信号处理，第三个部分用于通用数字外设和 GPIO。

3.3.3　四个运算放大器

PSoC™ 4100M有四个带比较器模式的运算放大器，可在片上执行最常见的模拟功能，无需外部有源器件；PGA、电压缓冲器、滤波器、互阻放大器和其他功能可通过外部无源器件实现，从而节省功耗、成本和空间。片上运算放大器有足够的带宽来驱动 ADC 的采样和保持电路，而不必使用外部缓冲。运算放大器可以在深度睡眠模式下以非常低的功率水平运行。下图显示了运算放大器子系统中两个相同的运算放大器对的其中一个。

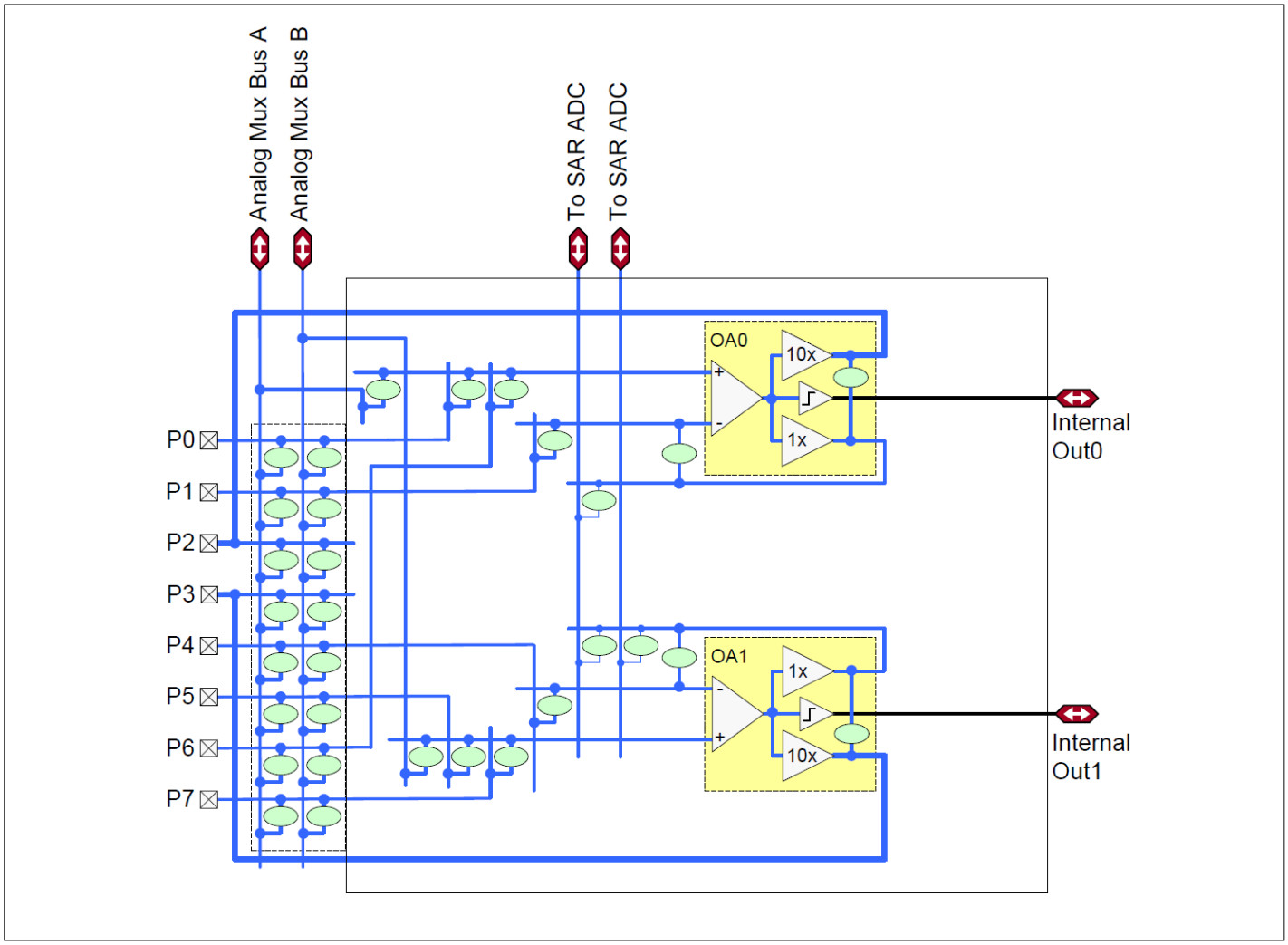


图 5　　运算放大器子系统中相同的运算放大器对

图 5 中的椭圆表示模拟开关，可通过用户固件、SAR 序列发生器或用户定义的可编程逻辑进行控制。运算放大器（OA0 和 OA1）可通过这些开关进行配置，以使用适当的反馈元件执行所有标准运算放大器功能。

运算放大器（OA0 和 OA1）是可编程和可重新配置的，以通过可切换反馈组件提供标准运算放大器功能、用于直接驱动引脚的单位增益功能或供内部使用（例如如图所示缓冲 SAR ADC 输入），或作为真正的比较器。

运算放大器输入提供高度灵活的连接，可以直接连接到专用引脚，或者通过模拟多路复用器总线连接到芯片上的任何引脚。模拟开关的连接状态可通过用户固件进行控制。

运算放大器在深度睡眠模式下以非常低的电流运行，从而允许模拟电路在深度睡眠期间保持运行。

3.3.4　温度传感器

PSoC™ 4100M 集成一个片上温度传感器。该传感器由一个二极管组成，该二极管由一个电流源偏置，可以禁用该电流源以节省功耗。该温度传感器连接到 ADC，ADC 将读数数字化，并使用英飞凌提供的包含校准和线性化功能的软件生成温度值。

3.3.5 低功耗比较器

PSoC™ 4100M 有一对能在深度睡眠和休眠模式下工作的低功耗比较器。这样，当模拟系统模块被禁用时，仍可以在低功耗模式下监控外部电压电平。比较器输出通常需要同步以避免亚稳态，除非在异步功耗模式（休眠）下运行；在此模式下，系统唤醒电路由比较器输出切换事件激活。

3.4 固定功能数字模块

3.4.1 定时器/计数器/PWM (TCPWM) 模块

TCPWM 模块包含一个用户可编程周期长度的16位计数器。另外，还有一个捕获寄存器，用于记录发生事件 (可能是 I/O 事件) 时的计数值; 一个周期寄存器，用于停止或自动重新加载计数器 (如果它的计数值等于周期寄存器的值) 和多个比较寄存器，用于生成可作为 PWM 占空比输出的比较值信号。该模块还提供了正向输出和反向输出以及它们间的可编程偏移; 这样，这些输出可以作为可编程死区的互补 PWM 输出使用。它还有一个停止 (Kill) 输入，用于强制输出预定的状态；例如，在用于马达驱动系统中，当出现过流状态时，需要立即关闭驱动 FET 的 PWM 而不能等待软件干预。PSoC™ 4100M 有八个TCPWM 模块。

3.4.2 串行通信模块 (SCB)

PSoC™ 4100M 具有四个 SCB，每个 SCB 都可以实现 I2C、UART、或 SPI 接口。

I²C模式：硬件 I²C 模块实现了完整的多主从接口（支持多主仲裁）。该模块的运行速度高达 1 Mbps（快速模式 Plus），并具有灵活的缓冲选项，可降低 CPU 的中断开销和延迟。它还支持 EzI²C，可在 PSoC™ 4100M 的内存中创建邮箱地址范围，从而有效地将 I²C 通信简化为对内存数组的读写操作。此外，该模块支持 8 级深度 FIFO 用于接收和发送，通过增加 CPU 读取数据的时间，大大减少了由于 CPU 未能按时读取数据而导致的时钟延长。FIFO 模式适用于所有通道，在没有 DMA 的情况下非常有用。

I²C 外设兼容恩智浦 I²C 总线规格和用户手册 (UM10204) 中定义的 I²C 标准模式、快速模式和增强型快速模式设备。I²C 总线 I/O 采用开漏模式下的 GPIO 实现。

UART 模式：这是一个运行速度高达1 Mbps 的全功能UART。 它支持汽车单线接口 (LIN)、红外接口 (IrDA) 和智能卡 (ISO7816) 协议，这些全部都是基本UART协议的衍生协议。 此外，它还支持 9 位多处理器模式，此模式允许寻址连接到通用 RX 和TX 线的外设。支持通用 UART 功能，如奇偶校验错误、中断检测和帧错误。8 级深度的 FIFO 可容许更长的 CPU 服务延迟。

SPI 模式：SPI 模式支持全 Motorola SPI、TI SSP (基本上添加了一个用于同步 SPI 编解码器的启动脉冲) 和 National Microwire (SPI 的半双工形式)。 SPI 模块可以使用 FIFO，还支持 EzSPI 模式，其中数据交换减少为读取和写入内存中的数组。

3.5 GPIO

PSoC™ 4100M 采用 68 引脚 QFN 封装，拥有 55 个 GPIO。GPIO 模块实现的功能如下：

- 支持以下八种驱动模式：强推拉、电阻上拉和下拉、弱 (电阻) 上拉和下拉、开漏及开源、仅输入以及禁用。
- 选择输入阈值 (CMOS 或 LVTTL)
- 输入和输出禁用的独立控制
- 保持模式，用于锁存前一状态 (用于在深度睡眠模式和休眠模式下保持 I/O 状态
- 可选的斜率，用于控制 dV/dt 相关噪声，有助于降低 EMI

引脚被分组为逻辑单元 (又称端口)，其宽度为 8 位。在上电和复位期间，各模块被强制进入禁用状态，以防止对任何输入造成短路和/或引起过大的导通电流。一个称为高速 I/O 矩阵的复用网络用于在可能连接到 I/O 引脚的各种信号之间进行复用。固定功能外设的引脚位置也被固定，以降低内部复用的复杂性。

数据输出寄存器和引脚状态寄存器分别用于保存引脚上需要驱动的值和引脚的状态。

每个 I/O 引脚均可生成中断（如已启用），每个 I/O 端口都有一个关联的中断请求（IRQ）和中断服务程序（ISR）向量（PSoC™ 4100M 共 8 个）。

端口 6（根据封装不同，最多 6 个）的引脚具有过压耐受能力（V_{IN} 可以超过 V_{DD} ）。根据 I^2C 规格，当过压单元的输入超过 V_{DDIO} 时，其吸收电流不会超过 10 µA 。

3.6 特殊功能外设

3.6.1 LCD 段驱动

PSoC™ 4100M 配备 LCD 控制器，可驱动最多四个公共端和 51 个段。任何引脚均可用作公共端或段引脚。它采用全数字方法驱动 LCD 段，无需生成内部 LCD 电压。所使用的两种方法分别称为数字相关和 PWM。

数字关联通过调制公共端和段信号的频率和驱动电平来生成最高 RMS 电压跨过一个段，用于点亮或保持 RMS信号为零。这种方法对 STN 显示屏很有用，但可能会降低 TN (较便宜) 显示屏的对比度。

PWM 方法是使用 PWM 信号驱动显示面板，有效地利用面板的电容来提供经过调制的脉冲宽度，从而生成所需的LCD 电压。这种方法要求更高的功耗，但驱动 TN 显示屏时可以带来更好的效果。通过刷新一个小型的显示缓冲区 (4 位; 每端口使用一个 32 位寄存器)，在深度睡眠模式下仍可支持 LCD 操作。

3.6.2 CAPSENSE™

CAPSENSE™ 通过电容式 Sigma-Delta (CSD) 模块在 PSoC™ 4100M 中的所有引脚上均受支持，该模块可通过模拟多路复用总线连接到任何引脚，而任何 GPIO 引脚都可通过模拟开关连接到该总线。
因此，在软件控制下， CAPSENSE™ 功能可在系统中的任何引脚或引脚组上使用。CAPSENSE™ 模块提供了一个组件 ，该组件提供自动硬件调校功能（英飞凌 SmartSense），方便用户使用。

通过将屏蔽电压驱动到另一个模拟复用总线可以提供防水功能。 通过对屏蔽电极和感应电极进行同步的驱动，可以提供防水功能，从而避免屏蔽电容衰减感应输入。

每个 CSD 模块包含两个 IDAC，当 CAPSENSE™ 未使用时，两个 IDAC 均可用于通用目的；当 CAPSENSE™ 在不使用防水功能的情况下使用时，一个 IDAC 可用于通用目的。PSoC™ 4100M 拥有两个可独立使用的 CSD 模块：一个用于 CAPSENSE™ ，另一个用于 IDAC。

两个 CAPSENSE™ 模块分别称为 CSD0 和 CSD1。端口 0、1、2、3、4、6 和 7 上的电容感应输入由 CSD0 感应。端口 5 上的电容感应输入由 CSD1 感应。

4 引脚分布

以下是 PSoC™ 4100M 的引脚列表。其中显示了电源和端口引脚（例如，P0.0 是端口 0 的引脚 0）。

68-QFN		64-TQFP		48-TQFP		44-TQFP	
Pin	**Name**	**Pin**	**Name**	**Pin**	**Name**	**Pin**	**Name**
42	P0.0	39	P0.0	28	P0.0	24	P0.0
43	P0.1	40	P0.1	29	P0.1	25	P0.1
44	P0.2	41	P0.2	30	P0.2	26	P0.2
45	P0.3	42	P0.3	31	P0.3	27	P0.3
46	P0.4	43	P0.4	32	P0.4	28	P0.4
47	P0.5	44	P0.5	33	P0.5	29	P0.5
48	P0.6	45	P0.6	34	P0.6	30	P0.6
49	P0.7	46	P0.7	35	P0.7	31	P0.7
50	XRES	47	XRES	36	XRES	32	XRES
51	VCCD	48	VCCD	37	VCCD	33	VCCD
52	VSSD	49	VSSD	38	VSSD	–	–
53	VDDD	50	VDDD	39	VDDD	34	VDDD
–	–	–	–	40	VDDA	35	VDDA
62	P1.0	58	P1.0	42	P1.0	37	P1.0
63	P1.1	59	P1.1	43	P1.1	38	P1.1
64	P1.2	60	P1.2	44	P1.2	39	P1.2
65	P1.3	61	P1.3	45	P1.3	40	P1.3
66	P1.4	62	P1.4	46	P1.4	41	P1.4
67	P1.5	63	P1.5	47	P1.5	42	P1.5
68	P1.6	64	P1.6	48	P1.6	43	P1.6
1	P1.7/VREF	1	P1.7/VREF	1	P1.7/VREF	44	P1.7/VREF
–	–	–	–	–	–	1	VSSD
2	P2.0	2	P2.0	2	P2.0	2	P2.0
3	P2.1	3	P2.1	3	P2.1	3	P2.1
4	P2.2	4	P2.2	4	P2.2	4	P2.2
5	P2.3	5	P2.3	5	P2.3	5	P2.3
6	P2.4	6	P2.4	6	P2.4	6	P2.4
7	P2.5	7	P2.5	7	P2.5	7	P2.5
8	P2.6	8	P2.6	8	P2.6	8	P2.6
9	P2.7	9	P2.7	9	P2.7	9	P2.7
10	VSSA	10	VSSA	10	VSSD	10	VSSD
11	VDDA	11	VDDA	–	–	–	–

68-QFN		64-TQFP		48-TQFP		44-TQFP	
Pin	Name	Pin	Name	Pin	Name	Pin	Name
19	P3.0	18	P3.0	12	P3.0	11	P3.0
20	P3.1	19	P3.1	13	P3.1	12	P3.1
21	P3.2	20	P3.2	14	P3.2	13	P3.2
22	P3.3	21	P3.3	16	P3.3	14	P3.3
23	P3.4	22	P3.4	17	P3.4	15	P3.4
24	P3.5	23	P3.5	18	P3.5	16	P3.5
25	P3.6	24	P3.6	19	P3.6	17	P3.6
26	P3.7	25	P3.7	20	P3.7	18	P3.7
27	VDDIO	26	VDDIO	21	VDDIO	19	VDDD
28	P4.0	27	P4.0	22	P4.0	20	P4.0
29	P4.1	28	P4.1	23	P4.1	21	P4.1
30	P4.2	29	P4.2	24	P4.2	22	P4.2
31	P4.3	30	P4.3	25	P4.3	23	P4.3
32	P4.4	31	P4.4	–	–	–	–
33	P4.5	32	P4.5	–	–	–	–
34	P4.6	33	P4.6	–	–	–	–
35	P4.7	–	–	–	–	–	–
54	P5.0	51	P5.0	–	–	–	–
55	P5.1	52	P5.1	–	–	–	–
56	P5.2	53	P5.2	–	–	–	–
57	P5.3	54	P5.3	–	–	–	–
58	P5.4	–	–	–	–	–	–
59	P5.5	55	P5.5	–	–	–	–
60	VDDA	56	VDDA	40	VDDA	35	VDDA
61	VSSA	57	VSSA	41	VSSA	36	VSSA
12	P6.0	12	P6.0	–	–	–	–
13	P6.1	13	P6.1	–	–	–	–
14	P6.2	14	P6.2	–	–	–	–
15	P6.3	–	–	–	–	–	–
16	P6.4	15	P6.4	–	–	–	–
17	P6.5	16	P6.5	–	–	–	–
18	VSSIO	17	VSSIO	10	VSSD	10	VSSD
39	P7.0	37	P7.0	26	P7.0	–	–
40	P7.1	38	P7.1	27	P7.1	–	–

68-QFN		64-TQFP		48-TQFP		44-TQFP	
Pin	Name	Pin	Name	Pin	Name	Pin	Name
41	P7.2	–	–	–	–	–	–

端口 6 的引脚具有耐过压能力。68 脚 QFN 上的 36、37 和 38 脚为无连接脚。64 脚 TQFP 上的 34、35 和 36 脚为无连接脚。48 脚 TQFP 中的引脚 11 和 15 无连接。所有 VSS 引脚必须连接在一起。

I/O 端口 P0 和 P7 的输出驱动器连接到 VDDD。I/O 端口 1、2 和 5 的输出驱动器连接到 VDDA。I/O 端口 3、4 和 6 的输出驱动器连接到 VDDIO。

上表所示的每个引脚可以具有多种可编程功能，如下表所示。列标题指的是模拟和备用引脚功能：

Port/ Pin	Analog	Alt. Function 1	Alt. Function 2	Alt. Function 3	Alt. Function 4	Alt. Function 5
P0.0	lpcomp.in_p[0]	–	–	–	–	scb[0].spi_select 1:0
P0.1	lpcomp.in_n[0]	–	–	–	–	scb[0].spi_select 2:0
P0.2	lpcomp.in_p[1]	–	–	–	–	scb[0].spi_select 3:0
P0.3	lpcomp.in_n[1]	–	–	–	–	–
P0.4	wco_in	–	scb[1].uart_rx:0	–	scb[1].i2c_scl:0	scb[1].spi_mos i: 1
P0.5	wco_out	–	scb[1].uart_tx:0	–	scb[1].i2c_sda:0	scb[1].spi_mis o: 1
P0.6	–	ext_clk:0	scb[1].uart_cts: 0	–	–	scb[1].spi_clk:1
P0.7	–	–	scb[1].uart_rts: 0	–	wakeup	scb[1].spi_selec t 0:1
P1.0	ctb0.oa0.inp	tcpwm.line[2]	scb[0].uart_rx:1	–	scb[0].i2c_scl:0	scb[0].spi_mosi : 1
P1.1	ctb0.oa0.inm	tcpwm.line_com pl[2]	scb[0].uart_tx:1	–	scb[0].i2c_sda:0	scb[0].spi_miso : 1
P1.2	ctb0.oa0.out	tcpwm.line[3]	scb[0].uart_cts: 1	–	–	scb[0].spi_clk:1
P1.3	ctb0.oa1.out	tcpwm.line_com pl[3]	scb[0].uart_rts: 1	–	–	scb[0].spi_select 0:1
P1.4	ctb0.oa1.inm	tcpwm.line[6]	–	–	–	scb[0].spi_select 1:1
P1.5	ctb0.oa1.inp	tcpwm.line_com pl[6]	–	–	–	scb[0].spi_select 2:1
P1.6	ctb0.oa0.inp_a lt	tcpwm.line[7]	–	–	–	scb[0].spi_select 3:1
P1.7	ctb0.oa1.inp_ a lt	tcpwm.line_com pl[7]	–	–	–	–

Port/ Pin	Analog	Alt. Function 1	Alt. Function 2	Alt. Function 3	Alt. Function 4	Alt. Function 5
P2.0	sarmux.0	tcpwm.line[4]	–	–	scb[1].i2c_scl:1	scb[1].spi_mosi : 2
P2.1	sarmux.1	tcpwm.line_compl[4]	–	–	scb[1].i2c_sda: 1	scb[1].spi_miso : 2
P2.2	sarmux.2	tcpwm.line[5]	–	–	–	scb[1].spi_clk:2
P2.3	sarmux.3	tcpwm.line_compl[5]	–	–	–	scb[1].spi_select 0:2
P2.4	sarmux.4	tcpwm.line[0]	–	–	–	scb[1].spi_select 1:1
P2.5	sarmux.5	tcpwm.line_compl[0]	–	–	–	scb[1].spi_select 2:1
P2.6	sarmux.6	tcpwm.line[1]	–	–	–	scb[1].spi_select 3:1
P2.7	sarmux.7	tcpwm.line_compl[1]	–	–	–	scb[3].spi_select 0:1
P3.0	–	tcpwm.line[0]	scb[1].uart_rx: 1	–	scb[1].i2c_scl:2	scb[1].spi_mosi : 0
P3.1	–	tcpwm.line_compl[0]	scb[1].uart_tx: 1	–	scb[1].i2c_sda:2	scb[1].spi_miso : 0
P3.2	–	tcpwm.line[1]	scb[1].uart_cts: 1	–	swd_data	scb[1].spi_clk:0
P3.3	–	tcpwm.line_compl[1]	scb[1].uart_rts: 1	–	swd_clk	scb[1].spi_select 0:0
P3.4	–	tcpwm.line[2]	–	–	–	scb[1].spi_select 1:0
P3.5	–	tcpwm.line_compl[2]	–	–	–	scb[1].spi_select 2:0
P3.6	–	tcpwm.line[3]	–	–	–	scb[1].spi_select 3:0
P3.7	–	tcpwm.line_compl[3]	–	–	–	–
P4.0	–	–	scb[0].uart_rx:0	–	scb[0].i2c_scl:1	scb[0].spi_mosi: 0
P4.1	–	–	scb[0].uart_tx:0	–	scb[0].i2c_sda:1	scb[0].spi_miso: 0
P4.2	csd[0].c_mod	–	scb[0].uart_cts:0	–	lpcomp.comp[0] :0	scb[0].spi_clk:0
P4.3	csd[0].c_sh_tank	–	scb[0].uart_rts:0	–	lpcomp.comp[1] :0	scb[0].spi_select 0:0
P4.4	–	–	–	–	–	scb[0].spi_select 1:2

Port/ Pin	Analog	Alt. Function 1	Alt. Function 2	Alt. Function 3	Alt. Function 4	Alt. Function 5
P4.5	–	–	–	–	–	scb[0].spi_select2:2
P4.6	–	–	–	–	–	scb[0].spi_select3:2
P4.7	–	–	–	–	–	–
P5.0	ctb1.oa0.inp	tcpwm.line[4]	scb[2].uart_rx:0	–	scb[2].i2c_scl:0	scb[2].spi_mosi:0
P5.1	ctb1.oa0.inm	tcpwm.line_compl[4]	scb[2].uart_tx:0	–	scb[2].i2c_sda:0	scb[2].spi_miso:0
P5.2	ctb1.oa0.out	tcpwm.line[5]	scb[2].uart_cts:0	–	lpcomp.comp[0]:1	scb[2].spi_clk:0
P5.3	ctb1.oa1.out	tcpwm.line_compl[5]	scb[2].uart_rts:0	–	lpcomp.comp[1]:1	scb[2].spi_select0:0
P5.4	ctb1.oa1.inm	tcpwm.line[6]	–	–	–	scb[2].spi_select 1:0
P5.5	ctb1.oa1.inp	tcpwm.line_compl[6]	–	–	–	scb[2].spi_select2:0
P5.6	ctb1.oa0.inp_alt	tcpwm.line[7]	–	–	–	scb[2].spi_select3:0
P5.7	ctb1.oa1.inp_alt	tcpwm.line_compl[7]	–	–	–	–
P6.0	–	tcpwm.line[4]	scb[3].uart_rx:0	–	scb[3].i2c_scl:0	scb[3].spi_mosi:0
P6.1	–	tcpwm.line_compl[4]	scb[3].uart_tx:0	–	scb[3].i2c_sda:0	scb[3].spi_miso:0
P6.2	–	tcpwm.line[5]	scb[3].uart_cts:0	–	–	scb[3].spi_clk:0
P6.3	–	tcpwm.line_compl[5]	scb[3].uart_rts:0	–	–	scb[3].spi_select0:0
P6.4	–	tcpwm.line[6]	–	–	–	scb[3].spi_select 1:0
P6.5	–	tcpwm.line_compl[6]	–	–	–	scb[3].spi_select2:0
P7.0	–	tcpwm.line[0]	scb[3].uart_rx:1	–	scb[3].i2c_scl:1	scb[3].spi_mosi:1
P7.1	–	tcpwm.line_compl[0]	scb[3].uart_tx:1	–	scb[3].i2c_sda:1	scb[3].spi_miso:1
P7.2	–	tcpwm.line[1]	scb[3].uart_cts:1	–	–	scb[3].spi_clk:1

各种电源引脚的功能如下说明:

VDDD：模拟和数字部分的电源（没有 V_{DDA}引脚）。

VDDA： 封装引脚允许的情况下的模拟 V_{DD} 引脚； 否则短接至 V_{DDD}。

VDDIO： I/O 引脚电源域。

VSSA：封装引脚允许的情况下的模拟接地引脚；否则短接至 VSS

VSS：接地引脚。

VCCD：稳压数字电源 (1.8 V ± 5%)。

端口引脚均可用作 LCD 公共端、LCD 段驱动器，或 CSD 感测和屏蔽引脚（可连接到 AMUXBUS A 或 B），或均可用作可由固件或 DSI 信号驱动的 GPIO 引脚。

5 电源

电源电压范围为 1.71 至 5.5 V，所有功能和电路均在此范围内运行。

PSoC™ 4100M 系列允许两种不同的电源运行模式：非稳压外部电源模式和稳压外部电源模式。

5.1 非稳压外部电源

在此模式下，PSoC™ 4100M 由外部电源供电，电压范围为 1.8 至5.5 V。此范围也设计用于电池供电操作，例如，芯片可由起始电压为 3.5V 并可低至 1.8 V 的电池系统供电。在此模式下，PSoC™ 4100M 的内部调节器提供内部逻辑，并且 PSoC™ 4100M 的 VCCD 输出必须通过外部电容器（范围为 1 至 1.6 µF；X5R 陶瓷或更好）旁路至地面。

地线 VSSA 和 VSS 必须短接在一起。必须使用从 VDDD 和 VDDA 到地的旁路电容器，对于此频率范围内的系统，典型的做法是使用 1 µF 范围内的电容器与较小的电容器（例如 0.1 µF）并联。请注意，这只是简单的经验法则。对于重要的应用，PCB 布局、引脚电感和旁路电容的寄生参数需要通过仿真来设计，以获得最佳旁路效果。

Power supply	Bypass capacitors
VDDD–VSS and VDDIO-VSS	0.1 µF ceramic at each pin plus bulk capacitor 1 to 10 µF
VDDA–VSSA	0.1 µF ceramic at pin. Additional 1 µF to 10 µF bulk capacitor
VCCD–VSS	1 µF ceramic capacitor at the VCCD pin
VREF–VSSA (optional)	The internal bandgap may be bypassed with a 1 µF to 10 µF capacitor for better ADC performance

5.2 稳压外部电源

在此模式下，PSoC™ 4100M 由外部电源供电，电压范围必须在 1.71 至 1.89 V (1.8 ±5%) 之间；请注意，此范围需包含电源纹波。VCCD 和 VDDD 引脚短接并旁路。内部稳压器已在固件中禁用。

6 电气规格

6.1 绝对最大额定值

表 1 绝对最大额定值

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID1	V_{DD_ABS}	Analog or digital supply relative to V_{SS} ($V_{SSD} = V_{SSA}$)	–0.5	–	6	V	Absolute maximum
SID2	V_{CCD_ABS}	Direct digital core voltage input relative to V_{SSD}	–0.5	–	1.95	V	Absolute maximum
SID3	V_{GPIO_ABS}	GPIO voltage; V_{DDD} or V_{DDA}	–0.5	–	V_{DD}+0.5	V	Absolute maximum
SID4	I_{GPIO_ABS}	Current per GPIO	–25	–	25	mA	Absolute maximum
SID5	$I_{G-PIO_injection}$	GPIO injection current per pin	–0.5	–	0.5	mA	Absolute maximum
BID44	ESD_HBM	Electrostatic discharge human body model	2200	–	–	V	–
BID45	ESD_CDM	Electrostatic discharge charged device model	500	–	–	V	–
BID46	LU	Pin current for latch-up	–140	–	140	mA	–

注： *使用高于表 1 所列的绝对最大条件可能会对器件造成永久性损坏。长时间暴露于绝对最大条件下可能会影响器件的可靠性。最高存储温度为 150 °C，符合 JEDEC 标准 JESD22-A103《高温存储寿命》。在低于绝对最大条件但高于正常工作条件下使用时，器件可能无法按规格运行。*

6.2 器件级规格

除非另有说明，否则规格的适用温度为 –40 °C ≤ TA ≤ 105 °C 和 TJ ≤ 125 °C。除非另有说明，否则这些规格的适用电压范围为 1.71 V 至 5.5 V。

表 2 DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID53	V_{DD}	Power Supply Input Voltage ($V_{DDA} = V_{DDD} = V_{DD}$)	1.8	–	5.5	V	With regulator enabled
SID255	V_{DDD}	Power Supply Input Voltage unregulated	1.71	1.8	1.89	V	Internally unregulated Supply
SID54	V_{CCD}	Output voltage (for core logic)	–	1.8	–	V	–

（表格续下页……）

6 电气规格

表 2 （续）DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID55	C_{EFC}	External Regulator voltage bypass	1	1.3	1.6	µF	X5R ceramic or better
SID56	C_{EXC}	Power supply decoupling capacitor	–	1	–	µF	X5R ceramic or better
活动模式，VDD = 1.71 V 至 5.5 V，–40°C 至 +105°C							
SID6	I_{DD1}	Execute from Flash; CPU at 6 MHz	–	2.2	2.8	mA	–
SID7	I_{DD2}	Execute from Flash; CPU at 12 MHz	–	3.7	4.2	mA	–
SID8	I_{DD3}	Execute from Flash; CPU at 24 MHz	–	6.7	7.2	mA	–
睡眠模式，-40°C 至 +105°C							
SID21	I_{DD16}	I²C wakeup, WDT, and Comparators on. Regulator Off.	–	1.75	2.1	mA	V_{DD} = 1.71 to 1.89, 6 MHz
SID22	I_{DD17}	I²C wakeup, WDT, and Comparators on.	–	1.7	2.1	mA	V_{DD} = 1.8 to 5.5, 6 MHz
SID23	I_{DD18}	I²C wakeup, WDT, and Comparators on. Regulator Off.	–	2.35	2.8	mA	V_{DD} = 1.71 to 1.89, 12 MHz
SID24	I_{DD19}	I²C wakeup, WDT, and Comparators on.	–	2.25	2.8	mA	V_{DD} = 1.8 to 5.5, 12 MHz
深度睡眠模式，-40°C 至 +60°C							
SID30	I_{DD25}	I²C wakeup and WDT on. Regulator Off	–	1.55	20	µA	V_{DD} = 1.71 to 1.89
SID31	I_{DD26}	I²C wakeup and WDT on	–	1.35	15	µA	V_{DD} = 1.8 to 3.6
SID32	I_{DD27}	I²C wakeup and WDT on	–	1.5	15	µA	V_{DD} = 3.6 to 5.5
深度睡眠模式，+85°C							
SID33	I_{DD28}	I²C wakeup and WDT on. Regulator Off	–	–	60	µA	V_{DD} = 1.71 to 1.89
SID34	I_{DD29}	I²C wakeup and WDT on	–	–	45	µA	V_{DD} = 1.8 to 3.6
SID35	I_{DD30}	I²C wakeup and WDT on	–	–	30	µA	V_{DD} = 3.6 to 5.5
深度睡眠模式，+105°C							
SID33Q	I_{DD28Q}	I²C wakeup and WDT on. Regulator Off	–	–	135	µA	V_{DD} = 1.71 to 1.89
SID34Q	I_{DD29Q}	I²C wakeup and WDT on	–	–	180	µA	V_{DD} = 1.8 to 3.6
SID35Q	I_{DD30Q}	I²C wakeup and WDT on	–	–	140	µA	V_{DD} = 3.6 to 5.5
休眠模式，-40°C 至 +60°C							
SID39	I_{DD34}	Regulator Off	–	150	3000	nA	V_{DD} = 1.71 to 1.89
SID40	I_{DD35}	–	–	150	1000	nA	V_{DD} = 1.8 to 3.6

（表格续下页……）

表 2 （续） DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID41	I_{DD36}	–	–	150	1100	nA	V_{DD} = 3.6 to 5.5
休眠模式，+85°C							
SID42	I_{DD37}	Regulator Off	–	–	4500	nA	V_{DD} = 1.71 to 1.89
SID43	I_{DD38}	–	–	–	3500	nA	V_{DD} = 1.8 to 3.6
SID44	I_{DD39}	–	–	–	3500	nA	V_{DD} = 3.6 to 5.5
休眠模式，+105°C							
SID42Q	I_{DD37Q}	Regulator Off	–	–	19.4	µA	V_{DD} = 1.71 to 1.89
SID43Q	I_{DD38Q}	–	–	–	17	µA	V_{DD} = 1.8 to 3.6
SID44Q	I_{DD39Q}	–	–	–	16	µA	V_{DD} = 3.6 to 5.5
停止模式，+85°C							
SID304	I_{DD43A}	Stop Mode current; V_{DD} = 3.6 V	–	35	85	nA	T = –40°C to +60°C
SID304A	I_{DD43B}	Stop Mode current; V_{DD} = 3.6 V	–	–	1450	nA	T = +85°C
停止模式，+105°C							
SID304Q	I_{DD43AQ}	Stop Mode current; V_{DD} = 3.6 V	–	–	5645	nA	–
XRES 电流							
SID307	I_{DD_XR}	Supply current while XRES asserted	–	2	5	mA	–

表 3 AC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Units	Details / conditions
SID48	F_{CPU}	CPU frequency	DC	–	48	MHz	1.71 ≤ V_{DD} ≤ 5.5
SID49[1)]	T_{SLEEP}	Wakeup from sleep mode	–	0	–	µs	–
SID50[1)]	$T_{DEEPSLEEP}$	Wakeup from Deep Sleep mode	–	–	25	µs	24 MHz IMO
SID51[1)]	$T_{HIBERNATE}$	Wakeup from Hibernate mode	–	–	0.7	ms	–
SID51A[1)]	T_{STOP}	Wakeup from Stop mode	–	–	2	ms	–
SID52[1)]	$T_{RESETWIDTH}$	External reset pulse width	1	–	–	µs	–

1) 由特性保证。

6.2.1 GPIO

表 4 GPIO DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID57	V_{IH} [1]	Input voltage high threshold	0.7 × V_{DDD}	–	–	V	CMOS Input
SID57A	IIHS	Input current when Pad > V_{DDIO} for OVT inputs	–	–	10	µA	Per I^2C Spec
SID58	V_{IL}	Input voltage low threshold	–	–	0.3 × V_{DDD}	V	CMOS Input
SID241	V_{IH} [1]	LVTTL input, V_{DDD} < 2.7 V	0.7× V_{DDD}	–	–	V	–
SID242	V_{IL}	LVTTL input, V_{DDD} < 2.7 V	–	–	0.3 × V_{DDD}	V	–
SID243	V_{IH} [1]	LVTTL input, V_{DDD} ≥ 2.7 V	2.0	–	–	V	–
SID244	V_{IL}	LVTTL input, V_{DDD} ≥ 2.7 V	–	–	0.8	V	–
SID59	V_{OH}	Output voltage high level	V_{DDD} –0.6	–	–	V	I_{OH} = 4 mA, V_{DDD} ≥ 3 V
SID60	V_{OH}	Output voltage high level	V_{DDD} –0.5	–	–	V	I_{OH} = 1 mA at 1.8-V V_{DDD}
SID61	V_{OL}	Output voltage low level	–	–	0.6	V	I_{OL} = 4 mA at 1.8-V V_{DDD}
SID62	V_{OL}	Output voltage low level	–	–	0.6	V	I_{OL} = 8 mA, V_{DDD} ≥ 3 V
SID62A	V_{OL}	Output voltage low level	–	–	0.4	V	I_{OL} = 3 mA, V_{DDD} ≥ 3 V
SID63	R_{PULLUP}	Pull-up resistor	3.5	5.6	8.5	kΩ	–
SID64	$R_{PULLDOWN}$	Pull-down resistor	3.5	5.6	8.5	kΩ	–
SID65 [2]	I_{IL}	Input leakage current (absolute value)	–	–	2	nA	25 °C, V_{DDD} = 3.0 V
SID65A [2]	I_{IL_CTBM}	Input leakage current (absolute value) for CTBM pins	–	–	4	nA	–
SID66	C_{IN}	Input capacitance	–	–	7	pF	–
SID67	V_{HYSTTL}	Input hysteresis LVTTL	25	40	–	mV	V_{DDD} ≥ 2.7 V
SID68	$V_{HYSCMOS}$	Input hysteresis CMOS	0.05 × V_{DDD}	–	–	mV	–
SID69 [2]	I_{DIODE}	Current through protection diode to V_{DD}/Vss	–	–	100	µA	–
SID69A [2]	I_{TOT_GPIO}	Maximum Total Source or Sink Chip Current	–	–	200	mA	–

1) V_{IH} 不能超过 V_{DDD} + 0.2 V。
2) 由特性保证。

表 5 GPIO AC 规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID70	T_{RISEF}	Rise time in fast strong mode	2	–	12	ns	3.3 V V_{DDD}, Cload = 25 pF
SID71	T_{FALLF}	Fall time in fast strong mode	2	–	12	ns	3.3 V V_{DDD}, Cload = 25 pF
SID72	T_{RISES}	Rise time in slow strong mode	10	–	60	ns	3.3 V V_{DDD}, Cload = 25 pF
SID73	T_{FALLS}	Fall time in slow strong mode	10	–	60	ns	3.3 V V_{DDD}, Cload = 25 pF
SID74	$F_{GPIOUT1}$	GPIO Fout; 3.3 V ≤ V_{DDD} ≤ 5.5 V. Fast strong mode.	–	–	33	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID75	$F_{GPIOUT2}$	GPIO Fout; 1.7 V ≤ V_{DDD} ≤ 3.3 V. Fast strong mode.	–	–	16.7	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID76	$F_{GPIOUT3}$	GPIO Fout; 3.3 V ≤ V_{DDD} ≤ 5.5 V. Slow strong mode.	–	–	7	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID245	$F_{GPIOUT4}$	GPIO Fout; 1.7 V ≤ V_{DDD} ≤ 3.3 V. Slow strong mode.	–	–	3.5	MHz	90/10%, 25-pF load, 60/40 duty cycle
SID246	F_{GPIOIN}	GPIO input operating frequency; 1.71 V ≤ V_{DDD} ≤ 5.5 V	–	–	48	MHz	90/10% V_{IO}

注： *多个满载GPIO 引脚同时进行开关转换可能会导致接地扰动，具体取决于多种因素，包括PCB 和去耦电容设计。对于对接地扰动非常敏感的应用，可以使用较低的GPIO 斜率设置。*

6.2.2 XRES

表 6 XRES DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID77	V_{IH}	Input voltage high threshold	0.7 × V_{DDD}	–	–	V	CMOS Input
SID78	V_{IL}	Input voltage low threshold	–	–	0.3 × V_{DDD}	V	CMOS Input
SID79	R_{PULLUP}	Pull-up resistor	3.5	5.6	8.5	kΩ	–
SID80	C_{IN}	Input capacitance	–	3	–	pF	–
SID81[1)]	$V_{HYSXRES}$	Input voltage hysteresis	–	100	–	mV	–
SID82[1)]	I_{DIODE}	Current through protection diode to V_{DDD}/V_{SS}	–	–	100	µA	–

1) 由特性保证。

表 7 XRES AC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID83[1)]	$T_{RESETWIDTH}$	Reset pulse width	1	–	–	µs	–

1) 由特性保证。

6.3 模拟外设

6.3.1 运算放大器

表 8 运算放大器规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
–	I_{DD}	Opamp block current. No load.	–	–	–	–	–
SID269	I_{DD_HI}	Power = high	–	1100	1850	µA	–
SID270	I_{DD_MED}	Power = medium	–	550	950	µA	–
SID271	I_{DD_LOW}	Power = low	–	150	350	µA	–
–	GBW	Load = 20 pF, 0.1 mA. V_{DDA} = 2.7 V	–	–	–	–	–
SID272	GBW_HI	Power = high	6	–	–	MHz	–
SID273	GBW_MED	Power = medium	4	–	–	MHz	–
SID274	GBW_LO	Power = low	–	1	–	MHz	–
–	I_{OUT_MAX}	$V_{DDA} \geq 2.7$ V, 500 mV from rail	–	–	–	–	–
SID275	$I_{OUT_MAX_HI}$	Power = high	10	–	–	mA	–
SID276	$I_{OUT_MAX_MID}$	Power = medium	10	–	–	mA	–
SID277	$I_{OUT_MAX_LO}$	Power = low	–	5	–	mA	–
–	I_{OUT}	V_{DDA} = 1.71 V, 500 mV from rail	–	–	–	–	–
SID278	$I_{OUT_MAX_HI}$	Power = high	4	–	–	mA	–

（表格续下页.....）

表 8 （续）运算放大器规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID279	$I_{OUT_MAX_MID}$	Power = medium	4	–	–	mA	–
SID280	$I_{OUT_MAX_LO}$	Power = low	–	2	–	mA	–
SID281	V_{IN}	Input voltage range	–0.05	–	VDDA – 0.2	V	Charge-pump on, $V_{DDA} \geq 2.7$ V
SID282	V_{CM}	Input common mode voltage	–0.05	–	VDDA – 0.2	V	Charge-pump on, $V_{DDA} \geq 2.7$ V
–	V_{OUT}	$V_{DDA} \geq 2.7$V	–	–	–	–	–
SID283	V_{OUT_1}	Power = high, Iload=10 mA	0.5	–	VDDA – 0.5	V	–
SID284	V_{OUT_2}	Power = high, Iload=1 mA	0.2	–	VDDA – 0.2	V	–
SID285	V_{OUT_3}	Power = medium, Iload=1 mA	0.2	–	VDDA – 0.2	V	–
SID286	V_{OUT_4}	Power = low, Iload=0.1mA	0.2	–	VDDA – 0.2	V	–
SID288	V_{OS_TR}	Offset voltage, trimmed	1	±0.5	1	mV	High mode
SID288A	V_{OS_TR}	Offset voltage, trimmed	–	±1	–	mV	Medium mode
SID288B	V_{OS_TR}	Offset voltage, trimmed	–	±2	–	mV	Low mode
SID290	$V_{OS_DR_TR}$	Offset voltage drift, trimmed	–10	±3	10	µV/°C	High mode. $T_A \leq$ 85°C
SID290Q	$V_{OS_DR_TR}$	Offset voltage drift, trimmed	15	±3	15	µV/°C	High mode. $T_A \leq$ 105°C

（表格续下页.....）

表 8 （续）运算放大器规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID290A	$V_{OS_DR_TR}$	Offset voltage drift, trimmed	–	±10	–	µV/°C	Medium mode
SID290B	$V_{OS_DR_TR}$	Offset voltage drift, trimmed	–	±10	–	µV/°C	Low mode
SID291	CMRR	DC Common mode rejection ratio. High-power mode. Common Model voltage range from 0.5 V to V_{DDA} - 0.5 V.	60	70	–	dB	V_{DDD} = 3.6 V
SID292	PSRR	At 1 kHz, 100-mV ripple	70	85	–	dB	V_{DDD} = 3.6 V
–	Noise	–	–	–	–	–	–
SID293	V_{N1}	Input referred, 1 Hz - 1 GHz, power = high	–	94	–	µVrms	–
SID294	V_{N2}	Input referred, 1 kHz, power = high	–	72	–	nV/rtHz	–
SID295	V_{N3}	Input referred, 10 kHz, power = high	–	28	–	nV/rtHz	–
SID296	V_{N4}	Input referred, 100 kHz, power = high	–	15	–	nV/rtHz	–

（表格续下页……）

表 8 （续）运算放大器规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID297	Cload	Stable up to maximum load. Performance specs at 50 pF.	–	–	125	pF	–
SID298	Slew_rate	Cload = 50 pF, Power = High, $V_{DDA} \geq$ 2.7 V	6	–	–	V/µs	–
SID299	T_op_wake	From disable to enable, no external RC dominating	–	25	–	µs	–
SID299A	OL_GAIN	Open Loop Gain	–	90	–	dB	–
–	Comp_mode	Comparator mode; 50 mV drive, Trise = Tfall (approx.)	–	–	–		–
SID300	T_{PD1}	Response time; power = high	–	150	–	ns	–
SID301	T_{PD2}	Response time; power = medium	–	400	–	ns	–
SID302	T_{PD3}	Response time; power = low	–	2000	–	ns	–
SID303	Vhyst_op	Hysteresis	–	10	–	mV	–
Deep Sleep Mode		Mode 2 is lowest current range. Mode 1 has higher GBW.	–	–	–	–	Deep Sleep mode. $V_{DDA} \geq$ 2.7 V
SID_DS_1	IDD_HI_M1	Mode 1, High current	–	1400	–	uA	25°C

（表格续下页……）

表 8 （续）运算放大器规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID_DS_2	IDD_MED_M1	Mode 1, Medium current	–	700	–	uA	25°C
SID_DS_3	IDD_LOW_M1	Mode 1, Low current	–	200	–	uA	25°C
SID_DS_4	IDD_HI_M2	Mode 2, High current	–	120	–	uA	25°C
SID_DS_5	IDD_MED_M2	Mode 2, Medium current	–	60	–	uA	25°C
SID_DS_6	IDD_LOW_M2	Mode 2, Low current	–	15	–	uA	25°C
SID_DS_7	GBW_HI_M1	Mode 1, High current	–	4	–	MHz	25°C
SID_DS_8	GBW_MED_M1	Mode 1, Medium current	–	2	–	MHz	25°C
SID_DS_9	GBW_LOW_M1	Mode 1, Low current	–	0.5	–	MHz	25°C
SID_DS_10	GBW_HI_M2	Mode 2, High current	–	0.5	–	MHz	20-pF load, no DC load 0.2 V to V_{DDA}-1.5 V
SID_DS_11	GBW_MED_M2	Mode 2, Medium current	–	0.2	–	MHz	20-pF load, no DC load 0.2 V to V_{DDA}-1.5 V
SID_DS_12	GBW_LOW_M2	Mode 2, Low current	–	0.1	–	MHz	20-pF load, no DC load 0.2 V to V_{DDA}-1.5 V
SID_DS_13	VOS_HI_M1	Mode 1, High current	–	5	–	mV	With trim 25 °C, 0.2 V to V_{DDA}-1.5 V
SID_DS_14	VOS_MED_M1	Mode 1, Medium current	–	5	–	mV	With trim 25 °C, 0.2 V to V_{DDA}-1.5 V
SID_DS_15	VOS_LOW_M1	Mode 1, Low current	–	5	–	mV	With trim 25 °C, 0.2 V to V_{DDA}-1.5 V

（表格续下页.....）

表 8 （续）运算放大器规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID_DS_16	VOS_HI_M2	Mode 2, High current	–	5	–	mV	With trim 25 °C, 0.2 V to V_{DDA}-1.5 V
SID_DS_17	VOS_MED_M 2	Mode 2, Medium current	–	5	–	mV	With trim 25 °C, 0.2 V to V_{DDA}-1.5 V
SID_DS_18	VOS_LOW_M 2	Mode 2, Low current	–	5	–	mV	With trim 25 °C, 0.2 V to V_{DDA}-1.5 V
SID_DS_19	IOUT_HI_M1	Mode 1, High current	–	10	–	mA	Output is 0.5 V to V_{DDA}-0.5 V
SID_DS_20	IOUT_MED_ M1	Mode 1, Medium current	–	10	–	mA	Output is 0.5 V to V_{DDA}-0. V
SID_DS_21	IOUT_LOW_ M1	Mode 1, Low current	–	4	–	mA	Output is 0.5 V to V_{DDA}-0.5 V
SID_DS_22	IOUT_HI_M2	Mode 2, High current	–	1	–	mA	Output is 0.5 V to V_{DDA}-0.5 V
SID_DS_23	IOUT_MED_ M2	Mode 2, Medium current	–	1	–	mA	Output is 0.5 V to V_{DDA}-0.5V
SID_DS_24	IOUT_LOW_ M2	Mode 2, Low current	–	0.5	–	mA	Output is 0.5 V to V_{DDA}-0.5 V

6.3.2 比较器

表 9 比较器 DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID85	$V_{OFFSET2}$	Input offset voltage, Common Mode voltage range from 0 to V_{DD}-1	–	–	±4	mV	–
SID85A	$V_{OFFSET3}$	Input offset voltage. Ultra low-power mode (V_{DDD} ≥ 2.2 V for Temp < 0°C, V_{DDD} ≥ 1.8 V for Temp > 0°C)	–	±12	–	mV	–

（表格续下页.....）

表 9 （续）比较器 DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID86[1)]	V_{HYST}	Hysteresis when enabled, Common Mode voltage range from 0 to V_{DD} -1	–	10	35	mV	–
SID87	V_{ICM1}	Input common mode voltage in normal mode	0	–	V_{DDD} – 0.1	V	Modes 1 and 2
SID247	V_{ICM2}	Input common mode voltage in low power mode (V_{DDD} ≥ 2.2 V for Temp < 0°C, V_{DDD} ≥ 1.8 V for Temp > 0°C)	0	–	V_{DDD}	V	–
SID247A	V_{ICM3}	Input common mode voltage in ultra low power mode	0	–	V_{DDD} – 1.15	V	–
SID88[1)]	CMRR	Common mode rejection ratio	50	–	–	dB	V_{DDD} ≥ 2.7 V
SID88A[1)]	CMRR	Common mode rejection ratio	42	–	–	dB	V_{DDD}< 2.7 V
SID89[1)]	I_{CMP1}	Block current, normal mode	–	–	400	µA	–
SID248[1)]	I_{CMP2}	Block current, low power mode	–	–	100	µA	–
SID259[1)]	I_{CMP3}	Block current, ultra low power mode (V_{DDD} ≥ 2.2 V for Temp < 0°C, V_{DDD} ≥ 1.8 V for Temp > 0°C)	–	6	28	µA	–
SID90[1)]	Z_{CMP}	DC input impedance of comparator	35	–	–	MΩ	–

1) 由特性保证。

表 10 比较器 AC 规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID91	T_{RESP1}	Response time, normal mode	–	–	110	ns	50-mV overdrive
SID258	T_{RESP2}	Response time, low power mode	–	–	200	ns	50-mV overdrive
SID92	T_{RESP3}	Response time, ultra low power mode (V_{DDD} ≥ 2.2 V for Temp < 0°C, V_{DDD} ≥ 1.8 V for Temp > 0°C)	–	–	15	µs	200-mV overdrive

6.3.3 温度传感器

表 11 温度传感器规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID93	$T_{SENSACC}$	Temperature sensor accuracy	-5	±1	+5	°C	–40 to +85°C

6.3.4 SAR ADC

表 12 SAR ADC DC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID94	A_RES	Resolution	–	–	12	bits	–
SID95	A_CHNIS_S	Number of channels - single ended	–	–	16	–	8 full speed
SID96	A-CHNKS_D	Number of channels - differential	–	–	8	–	Diff inputs use neighboring I/O
SID97[1)]	A-MONO	Monotonicity	Yes			–	–
SID98	A_GAINERR	Gain error	–	–	±0.1	%	With external reference
SID99	A_OFFSET	Input offset voltage	–	–	2	mV	Measured with 1-V V_{REF}
SID100	A_ISAR	Current consumption	–	–	1	mA	–
SID101[1)]	A_VINS	Input voltage range - single ended	V_{SS}	–	V_{DDA}	V	–
SID102[1)]	A_VIND	Input voltage range - differential	V_{SS}	–	V_{DDA}	V	–
SID103[1)]	A_INRES	Input resistance	–	–	2.2	KΩ	–
SID104[1)]	A_INCAP	Input capacitance	–	–	10	pF	–

1) 由特性保证。

表 13 SAR ADC AC 规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID106	A_PSRR	Power supply rejection ratio	70	–	–	dB	–
SID107	A_CMRR	Common mode rejection ratio	66	–	–	dB	Measured at 1 V
SID108	A_SAMP_1	Sample rate with external reference bypass cap	–	–	1	Msps	–
SID108A	A_SAMP_2	Sample rate with no bypass cap. Reference = V_{DD}	–	–	1	Msps	–
SID108B	A_SAMP_3	Sample rate with no bypass cap. Internal reference	–	–	100	Ksps	–
SID109	A_SNDR	Signal-to-noise and distortion ratio (SINAD)	66	–	–	dB	F_{IN} = 10 kHz
SID111	A_INL	Integral non linearity	-1.4	–	+1.4	LSB	V_{DD} = 1.71 to 5.5, 1 Msps, Vref = 1 to 5.5

（表格续下页……）

表 13 （续） SAR ADC AC 规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID111A	A_INL	Integral non linearity	-1.4	–	+1.4	LSB	V_{DDD} = 1.71 to 3.6, 1 Msps, Vref = 1.71 to V_{DDD}
SID111B	A_INL	Integral non linearity	-1.4	–	+1.4	LSB	V_{DDD} = 1.71 to 5.5, 500 ksps, Vref = 1 to 5.5
SID112	A_DNL	Differential non linearity	-0.9	–	+1.35	LSB	V_{DDD} = 1.71 to 5.5, 1 Msps, Vref = 1 to 5.5
SID112A	A_DNL	Differential non linearity	-0.9	–	+1.35	LSB	V_{DDD} = 1.71 to 3.6, 1 Msps, Vref = 1.71 to V_{DDD}
SID112B	A_DNL	Differential non linearity	-0.9	–	+1.35	LSB	V_{DDD} = 1.71 to 5.5, 500 ksps, Vref = 1 to 5.5
SID113	A_THD	Total harmonic distortion	–	–	-65	dB	F_{IN} = 10 kHz

6.3.5 CSD

表 14 CSD 块规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
CSD 规格							
SID308	VCSD	Voltage range of operation	1.71	–	5.5	V	–
SID309	IDAC1	DNL for 8-bit resolution	-1	–	1	LSB	–
SID310	IDAC1	INL for 8-bit resolution	-3	–	3	LSB	–
SID311	IDAC2	DNL for 7-bit resolution	-1	–	1	LSB	–
SID312	IDAC2	INL for 7-bit resolution	-3	–	3	LSB	–
SID313[1)]	SNR	Ratio of counts of finger to noise	5	–	–	Ratio	Capacitance range of 9 to 35 pF, 0.1 pF sensitivity
SID314	IDAC1_CRT1	Output current of Idac1 (8-bits) in High range	–	612	–	µA	–
SID314A	IDAC1_CRT2	Output current of Idac1(8-bits) in Low range	–	306	–	µA	–
SID315	IDAC2_CRT1	Output current of Idac2 (7-bits) in High range	–	304.8	–	µA	–

（表格续下页.....）

表 14 （续） CSD 块规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID315A	IDAC2_CRT2	Output current of Idac2 (7-bits) in Low range	–	152.4	–	µA	–

1) 由特性保证。

6.4 数字外设

下列规格适用于定时器模式下的定时器/计数器/PWM外设。

6.4.1 定时器/计数器/PWM

表 15 TCPWM 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID.TCPWM.1	ITCPWM1	Block current consumption at 3 MHz	–	–	45	µA	All modes (Timer/ Counter/PWM)
SID.TCPWM.2	ITCPWM2	Block current consumption at 12 MHz	–	–	155	µA	All modes (Timer/ Counter/PWM)
SID.TCPWM.2A	ITCPWM3	Block current consumption at 48 MHz	–	–	650	µA	All modes (Timer/ Counter/PWM)
SID.TCPWM.3	TCPWMFREQ	Operating frequency	–	–	Fc	MHz	Fc max = Fcpu. Maximum = 24 MHz
SID.TCPWM.4	TPWMENEXT	Input Trigger Pulse Width for all Trigger Events	2/Fc	–	–	ns	Trigger Events can be Stop, Start, Reload, Count, Capture, or Kill depending on which mode of operation is selected.
SID.TCPWM.5	TPWMEXT	Output Trigger Pulse widths	2/Fc	–	–	ns	Minimum possible width of Overflow, Underflow, and CC (Counter equals Compare value) trigger outputs
SID.TCPWM.5A	TCRES	Resolution of Counter	1/Fc	–	–	ns	Minimum time between successive counts

（表格续下页.....）

表 15 （续） TCPWM 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID.TCPWM.5B	PWMRES	PWM Resolution	1/Fc	–	–	ns	Minimum pulse width of PWM Output
SID.TCPWM.5C	QRES	Quadrature inputs resolution	1/Fc	–	–	ns	Minimum pulse width between Quadrature phase inputs.

6.4.2 I2C

表 16 固定 I²C DC 规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID149	I_{I2C1}	Block current consumption at 100 kHz	–	–	50	µA	–
SID150	I_{I2C2}	Block current consumption at 400 kHz	–	–	135	µA	–
SID151	I_{I2C3}	Block current consumption at 1 Mbps	–	–	310	µA	–
SID152	I_{I2C4}	I²C enabled in Deep Sleep mode	–	–	1.4	µA	–

表 17 固定 I²C AC 规格

(由特性保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID153	F_{I2C1}	Bit rate	–	–	1	Mbps	–

6.4.3 LCD 直接驱动

表 18 LCD 直接驱动 DC 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID154	I_{LCDLOW}	Operating current in low power mode	–	5	–	µA	16 × 4 small segment disp. at 50 Hz
SID155[1)]	C_{LCDCAP}	LCD capacitance per segment/ common driver	–	500	5000	pF	–
SID156	LCD_{OFFSET}	Long-term segment offset	–	20	–	mV	–
SID157	I_{LCDOP1}	PWM Mode current. 5-V bias. 24-MHz IMO	–	0.6	–	mA	32 × 4 segments. 50 Hz, 25 °C
SID158	I_{LCDOP2}	PWM Mode current. 3.3-V bias. 24-MHz IMO.	–	0.5	–	mA	32 × 4 segments. 50 Hz, 25 °C

1) 由设计保证。

表 19 LCD 直接驱动 AC 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID159	F_{LCD}	LCD frame rate	10	50	150	Hz	–

表 20 固定 UART DC 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID160	I_{UART1}	Block current consumption at 100 Kbits/sec	–	–	55	µA	–
SID161	I_{UART2}	Block current consumption at 1000 Kbits/sec	–	–	312	µA	–

表 21 固定 UART AC 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID162	F_{UART}	Bit rate	–	–	1	Mbps	–

6.4.4 SPI 规格

表 22 固定 SPI DC 规格
(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID163	I_{SPI1}	Block current consumption at 1 Mbits/sec	–	–	360	µA	–
SID164	I_{SPI2}	Block current consumption at 4 Mbits/sec	–	–	560	µA	–
SID165	I_{SPI3}	Block current consumption at 8 Mbits/sec	–	–	600	µA	–

表 23 固定 SPI AC 规格
(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID166	F_{SPI}	SPI operating frequency (master; 6X oversampling)	–	–	8	MHz	–

表 24 SPI 主设备模式的固定 AC 规格
(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID167	T_{DMO}	MOSI valid after Sclock driving edge	–	–	15	ns	–
SID168	T_{DSI}	MISO valid before Sclock capturing edge. Full clock, late MISO Sampling used	20	–	–	ns	–
SID169	T_{HMO}	Previous MOSI data hold time with respect to capturing edge at Slave	0	–	–	ns	–

表 25 SPI 从设备模式的固定 AC 规格
(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID170	T_{DMI}	MOSI valid before Sclock capturing edge	40	–	–	ns	–
SID171	T_{DSO}	MISO valid after Sclock driving edge	–	–	42 + 3 × (1/FCPU)	ns	–
SID171A	T_{DSO_ext}	MISO valid after Sclock driving edge in Ext. Clock mode	–	–	48	ns	–
SID172	T_{HSO}	Previous MISO data hold time	0	–	–	ns	–
SID172A	$T_{SSELSCK}$	SSEL Valid to first SCK Valid edge	100	–	–	ns	–

6.5 存储器

表 26 Flash DC 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID173	V_{PE}	Erase and program voltage	1.71	–	5.5	V	–

表 27 Flash AC 规格

(由特性保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID174	$T_{ROWWRITE}$	Row (block) write time (erase and program)	–	–	20	ms	Row (block) = 128 bytes
SID175	$T_{ROWERASE}$	Row erase time	–	–	13	ms	–
SID176	$T_{ROWPROGRAM}$	Row program time after erase	–	–	7	ms	–
SID178	$T_{BULKERASE}$	Bulk erase time (128 KB)	–	–	35	ms	–
SID179	$T_{SECTORERASE}$	Sector erase time (8 KB)	–	–	15	ms	–
SID180[1)]	$T_{DEVPROG}$	Total device program time	–	–	15	seconds	–
SID181[1)]	F_{END}	Flash endurance	100 K	–	–	cycles	–
SID182[1)]	F_{RET}	Flash retention. $T_A \leq 55$ °C, 100 K P/E cycles	20	–	–	years	–
SID182A[1)]		Flash retention. $T_A \leq 85$ °C, 10 K P/E cycles	10	–	–	years	–
SID182B[1)]	F_{RETQ}	Flash retention. $T_A \leq 105$ °C, 10 K P/E cycles, ≤ three years at $T_A \geq 85$ °C	10	20	–	years	–

1) 由特性保证。

6.6 系统资源

6.6.1 欠压情况下的上电复位 (POR)

表 28 不精确上电复位（PRES）

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID185[1)]	$V_{RISEIPOR}$	Rising trip voltage	0.80	–	1.45	V	–
SID186[1)]	$V_{FALLIPOR}$	Falling trip voltage	0.75	–	1.4	V	–
SID187[1)]	$V_{IPORHYST}$	Hysteresis	15	–	200	mV	–

1) 由特性保证。

表 29 精确上电复位（POR）

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID190[1)]	$V_{FALLPPOR}$	BOD trip voltage in active and sleep modes	1.64	–	–	V	–
SID192[1)]	$V_{FALLDPSLP}$	BOD trip voltage in Deep Sleep	1.4	–	–	V	–

1) 由特性保证。

6.6.2 电压监视器

表 30 电压监视器 DC 规格

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID195	V_{LVI1}	LVI_A/D_SEL[3:0] = 0000b	1.71	1.75	1.79	V	–
SID196	V_{LVI2}	LVI_A/D_SEL[3:0] = 0001b	1.76	1.80	1.85	V	–
SID197	V_{LVI3}	LVI_A/D_SEL[3:0] = 0010b	1.85	1.90	1.95	V	–
SID198	V_{LVI4}	LVI_A/D_SEL[3:0] = 0011b	1.95	2.00	2.05	V	–
SID199	V_{LVI5}	LVI_A/D_SEL[3:0] = 0100b	2.05	2.10	2.15	V	–
SID200	V_{LVI6}	LVI_A/D_SEL[3:0] = 0101b	2.15	2.20	2.26	V	–
SID201	V_{LVI7}	LVI_A/D_SEL[3:0] = 0110b	2.24	2.30	2.36	V	–
SID202	V_{LVI8}	LVI_A/D_SEL[3:0] = 0111b	2.34	2.40	2.46	V	–
SID203	V_{LVI9}	LVI_A/D_SEL[3:0] = 1000b	2.44	2.50	2.56	V	–
SID204	V_{LVI10}	LVI_A/D_SEL[3:0] = 1001b	2.54	2.60	2.67	V	–
SID205	V_{LVI11}	LVI_A/D_SEL[3:0] = 1010b	2.63	2.70	2.77	V	–
SID206	V_{LVI12}	LVI_A/D_SEL[3:0] = 1011b	2.73	2.80	2.87	V	–
SID207	V_{LVI13}	LVI_A/D_SEL[3:0] = 1100b	2.83	2.90	2.97	V	–
SID208	V_{LVI14}	LVI_A/D_SEL[3:0] = 1101b	2.93	3.00	3.08	V	–
SID209	V_{LVI15}	LVI_A/D_SEL[3:0] = 1110b	3.12	3.20	3.28	V	–
SID210	V_{LVI16}	LVI_A/D_SEL[3:0] = 1111b	4.39	4.50	4.61	V	–
SID211[1)]	LVI_IDD	Block current	–	–	100	µA	–

1) 由特性保证。

表 31 电压监视器 AC 规格

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID212[1)]	$T_{MONTRIP}$	Voltage monitor trip time	–	–	1	µs	–

1) 由特性保证。

6.6.3 SWD 接口

表 32 SWD 接口规格

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID213	F_SWDCLK1	3.3 V ≤ V_{DD} ≤ 5.5 V	–	–	14	MHz	SWDCLK ≤ 1/3 CPU clock frequency
SID214	F_SWDCLK2	1.71 V ≤ V_{DD} ≤ 3.3 V	–	–	7	MHz	SWDCLK ≤ 1/3 CPU clock frequency
SID215[1)]	T_SWDI_SETUP	T = 1/f SWDCLK	0.25*T	–	–	ns	–
SID216[1)]	T_SWDI_HOLD	T = 1/f SWDCLK	0.25*T	–	–	ns	–
SID217[1)]	T_SWDO_VALID	T = 1/f SWDCLK	–	–	0.5*T	ns	–
SID217A[1)]	T_SWDO_HOLD	T = 1/f SWDCLK	1	–	–	ns	–

1) 由特性保证。

6.6.4 内部主振荡器

表 33 IMO DC 规格

(由设计保证。)

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID218	I_{IMO1}	IMO operating current at 48 MHz	–	–	1000	µA	–
SID219	I_{IMO2}	IMO operating current at 24 MHz	–	–	325	µA	–
SID220	I_{IMO3}	IMO operating current at 12 MHz	–	–	225	µA	–
SID221	I_{IMO4}	IMO operating current at 6 MHz	–	–	180	µA	–
SID222	I_{IMO5}	IMO operating current at 3 MHz	–	–	150	µA	–

表 34 IMO AC 规格

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID223	$F_{IMOTOL1}$	Frequency variation from 3 to 48 MHz	–	–	±2	%	±3% if T_A > 85 °C and IMO frequency < 24 MHz
SID226	$T_{STARTIMO}$	IMO startup time	–	–	12	µs	–
SID227	$T_{JITRMSIMO1}$	RMS Jitter at 3 MHz	–	156	–	ps	–

（表格续下页.....）

表 34 （续）IMO AC 规格

Spec ID	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID228	$T_{JITRMSIMO2}$	RMS Jitter at 24 MHz	–	145	–	ps	–
SID229	$T_{JITRMSIMO3}$	RMS Jitter at 48 MHz	–	139	–	ps	–

6.6.5 内部低速振荡器

表 35 ILO DC 规格

(由设计保证。)

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/ conditions
SID231[1)]	I_{ILO1}	ILO operating current at 32 kHz	–	0.3	1.05	µA	–
SID233[2)]	$I_{ILOLEAK}$	ILO leakage current	–	2	15	nA	–

1) 由特性保证。
2) 由设计保证。

表 36 ILO AC 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details/conditions
SID234[1)]	$T_{STARTILO1}$	ILO startup time	–	–	2	ms	–
SID236[1)]	$T_{ILODUTY}$	ILO duty cycle	40	50	60	%	–
SID237	$F_{ILOTRIM1}$	32 kHz trimmed frequency	15	32	50	kHz	Max ILO frequency is 70 kHz if T_A > 85 °C

1) 由特性保证。

表 37 外部时钟规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID305[1)]	ExtClkFreq	External Clock input Frequency	0	–	48	MHz	–
SID306[1)]	ExtClkDuty	Duty cycle; Measured at $V_{DD/2}$	45	–	55	%	–

1) 由特性保证。

表 38 时钟晶体振荡器 (WCO) 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
IMO WCO-PLL 校准模式							
SID330	IMO_{WCO1}	Frequency variation with IMO set to 3 MHz	-0.6	–	0.6	%	Does not include WCO tolerance

（表格续下页……）

表 38 （续）时钟晶体振荡器 (WCO) 规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID331	IMO_{WCO2}	Frequency variation with IMO set to 5 MHz	-0.4	–	0.4	%	Does not include WCO tolerance
SID332	IMO_{WCO3}	Frequency variation with IMO set to 7 MHz or 9 MHz	-0.3	–	0.3	%	Does not include WCO tolerance
SID333	IMO_{WCO4}	All other IMO frequency settings	-0.2	–	0.2	%	Does not include WCO tolerance
WCO 规格							
SID398	F_{WCO}	Crystal frequency	–	32.768	–	kHz	–
SID399	F_{TOL}	Frequency tolerance	–	50	250	ppm	With 20-ppm crystal
SID400	ESR	Equivalent series resistance	–	50	–	kΩ	–
SID401	PD	Drive level	–	–	1	µW	–
SID402	T_{START}	Startup time	–	–	500	ms	–
SID403	C_L	Crystal load capacitance	6	–	12.5	pF	–
SID404	C_0	Crystal shunt capacitance	–	1.35	–	pF	–
SID405	I_{WCO1}	Operating current (high power mode)	–	–	8	uA	–

表 39 功能块规格

Spec ID#	Parameter	Description	Min	Typ	Max	Unit	Details / conditions
SID256*	T_{WS48}*	Number of wait states at 48 MHz	2	–	–	–	CPU execution from Flash
SID257	T_{WS24}*	Number of wait states at 24 MHz	1	–	–	–	CPU execution from Flash
SID260[1)]	V_{REFSAR}	Trimmed internal reference to SAR	-1	–	+1	%	Percentage of Vbg (1.024 V)
SID261[1)]	$F_{SARINTREF}$	SAR operating speed without external reference bypass	–	–	100	ksps	12-bit resolution
SID262[2)]	$T_{CLKSWITCH}$	Clock switching from clk1 to clk2 in clk1 periods	3	–	4	Periods	–

* Tws48 和 Tws24 由设计保证。

1) 由特性保证。
2) 由设计保证。

7 订购信息

下表列出了 PSoC™ 4100M 系列部件编号和特性。

Category	Product	Features													Package				
		Max CPU Speed (MHz)	Flash (KB)	SRAM (KB)	Opamp (CTBm)	CSD	IDAC (1X7-Bit, 1-8-Bit)	Direct LCD Drive	12-bit SAR ADC	LP Comparators	TCPWM Blocks	SCB Blocks	CAN	GPIO	44-TQFP	48-TQFP	64-TQFP (0.5-mm	64-TQFP (0.8-mm	68-QFN
4125	CY8C4125AZI-M433	24	32	4	2	–	–	–	806 ksps	2	8	3	–	38	–	✓	–	–	–
	CY8C4125AZI-M443	24	32	4	2	✓	–	✓	806 ksps	2	8	3	–	38	–	✓	–	–	–
	CY8C4125AZI-M445	24	32	4	2	✓	–	✓	806 ksps	2	8	4	–	51	–	–	✓	–	–
	CY8C4125LTI-M445	24	32	4	2	✓	–	✓	806 ksps	2	8	4	–	55	–	–	–	–	✓
	CY8C4125AXI-M445	24	32	4	2	✓	–	✓	806 ksps	2	8	4	–	51	–	–	–	✓	–
4126	CY8C4126AZI-M443	24	64	8	2	✓	–	✓	806 ksps	2	8	3	–	38	–	✓	–	–	–
	CY8C4126AXI-M443	24	64	8	2	✓	–	✓	806 ksps	2	8	2	–	36	✓	–	–	–	–
	CY8C4126AZI-M445	24	64	8	2	✓	–	✓	806 ksps	2	8	4	–	51	–	–	✓	–	–
	CY8C4126AZI-M475	24	64	8	4	–	✓	–	806 ksps	2	8	4	–	51	–	–	✓	–	–
	CY8C4126LTI-M445	24	64	8	2	✓	–	✓	806 ksps	2	8	4	–	55	–	–	–	–	✓
	CY8C4126LTI-M475	24	64	8	4	–	✓	–	806 ksps	2	8	4	–	55	–	–	–	–	✓
	CY8C4126AXI-M445	24	64	8	2	✓	–	✓	806 ksps	2	8	4	–	51	–	–	–	✓	–
4127	CY8C4127LTI-M475	24	128	16	4	✓	✓	–	806 ksps	2	8	4	–	55	–	–	–	–	✓
	CY8C4127AZI-M475	24	128	16	4	–	✓	–	806 ksps	2	8	4	–	51	–	–	✓	–	–
	CY8C4127AZI-M485	24	128	16	4	✓	✓	✓	806 ksps	2	8	4	–	51	–	–	✓	–	–
	CY8C4127AXI-M485	24	128	16	4	✓	✓	✓	806 ksps	2	8	4	–	51	–	–	–	✓	–

上表中所用的名称是基于以下的部件编号惯例：

Field	Description	Values	Meaning
CY8C	Infineon prefix		
4	Architecture	4	PSoC™ 4
A	Family	1	4100 Family
B	CPU speed	4	48 MHz
C	Flash capacity	4	16 KB
		5	32 KB
		6	64 KB
		7	128 KB
DE	Package code	AX, AZ	TQFP

Field	Description	Values	Meaning
		LQ	QFN
		BU	BGA
		FD	CSP
F	Temperature range	I	Industrial
		Q	Extended Industrial
S	Silicon family	N/A	PSoC™ 4 Base Series
		L	PSoC™ 4 L-Series
		BL	PSoC™ 4 BLE
		M	PSoC™ 4 M-Series
XYZ	Attributes code	000-999	Code of feature set in the specific family

7.1 部件编号惯例

部件编号字段定义如下。

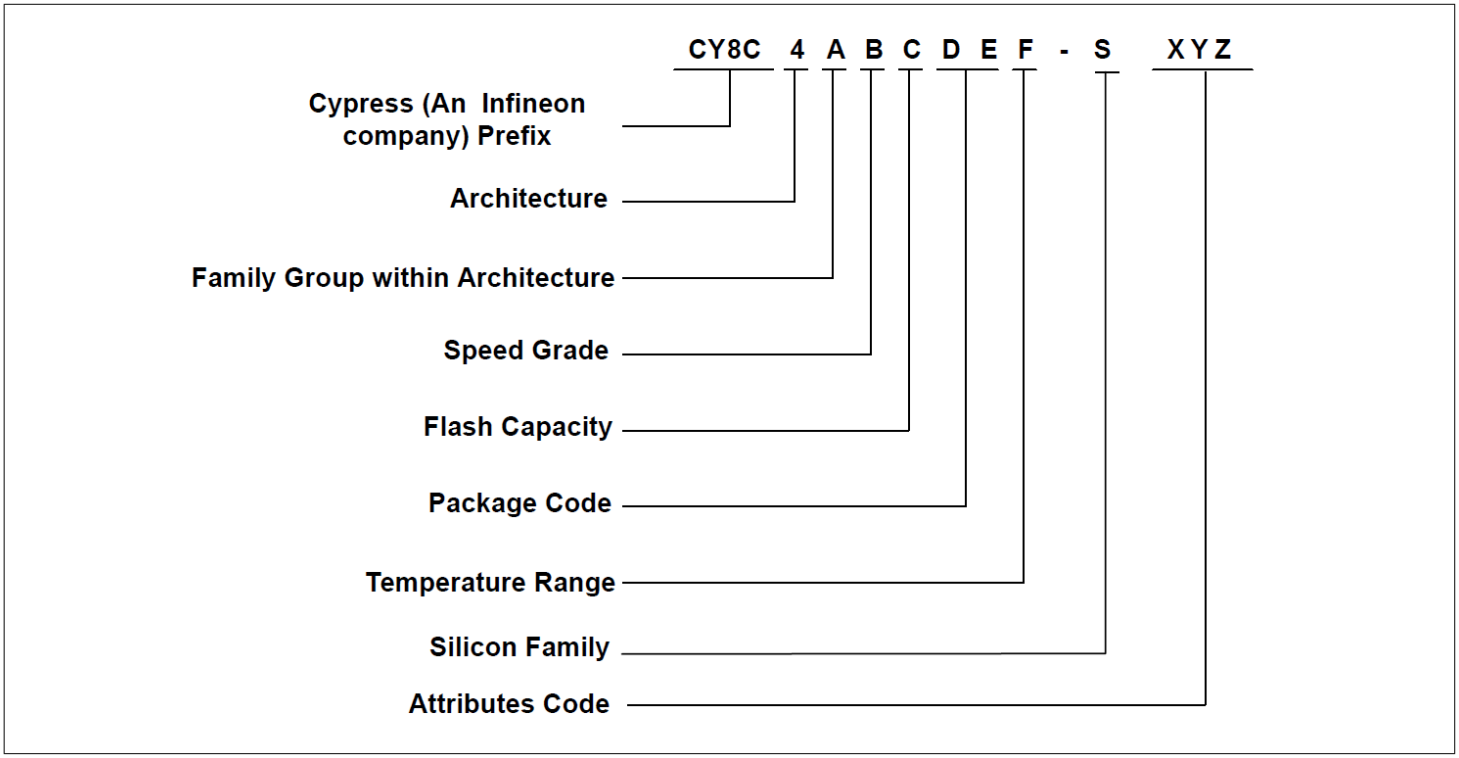


图 6 部件编号惯例

8 封装

以下是 PSoC™ 4100M 封装尺寸的说明。

表 40 封装尺寸

Spec ID#	Package	Description	Package Dwg #
PKG_1	68-pin QFN	68-pin QFN, 8 mm x 8 mm x 1.0 mm height with 0.4 mm pitch	001-09618
PKG_2	64-pin TQFP	64-pin TQFP, 10 mm x 10 mm x 1.4 mm height with 0.5 mm pitch	51-85051
PKG_4	64-pin TQFP	64-pin TQFP, 14 mm x 14 mm x 1.4 mm height with 0.8 mm pitch	51-85046
PKG_5	48-pin TQFP	48-pin TQFP, 7 mm x 7 mm x 1.4 mm height with 0.5 mm pitch	51-85135
PKG_6	44-pin TQFP	44-pin TQFP, 10 mm x 10 mm x 1.4 mm height with 0.8 mm pitch	51-85064

表 41 封装特性

Parameter	Description	Conditions	Min	Typ	Max	Unit
T_A	Operating ambient temperature	–	-40	25	85	°C
T_J	Operating junction temperature	–	-40	–	100	°C
T_{JA}	Package θ_{JA} (68-pin QFN)	–	–	16.8	–	°C/Watt
T_{JC}	Package θ_{JC} (68-pin QFN)	–	–	2.9	–	°C/Watt
T_{JA}	Package θ_{JA} (64-pin TQFP, 0.5-mm pitch)	–	–	56	–	°C/Watt
T_{JC}	Package θ_{JC} (64-pin TQFP, 0.5-mm pitch)	–	–	19.5	–	°C/Watt
T_{JA}	Package θ_{JA} (64-pin TQFP, 0.8-mm pitch)	–	–	66.4	–	°C/Watt
T_{JC}	Package θ_{JC} (64-pin TQFP, 0.8-mm pitch)	–	–	18.2	–	°C/Watt
T_{JA}	Package θ_{JA} (48-pin TQFP, 0.5-mm pitch)	–	–	67.3	–	°C/Watt
T_{JC}	Package θ_{JC} (48-pin TQFP, 0.5-mm pitch)	–	–	30.4	–	°C/Watt
T_{JA}	Package θ_{JA} (44-pin TQFP, 0.8-mm pitch)	–	–	57	–	°C/Watt
T_{JC}	Package θ_{JC} (44-pin TQFP, 0.8-mm pitch)	–	–	25.9	–	°C/Watt

注： *所有 $Theta_{JA}$ 和 $Theta_{JC}$ 值均为仿真值，非实测值（特性测试值）。*

表 42　　回流焊峰值温度

Package	Maximum peak temperature	Maximum time at peak temperature
All packages	260°C	30 seconds

表 43　　封装潮敏等级 (MSL)，IPC/JEDEC J-STD-2

Package	MSL
All packages	MSL 3

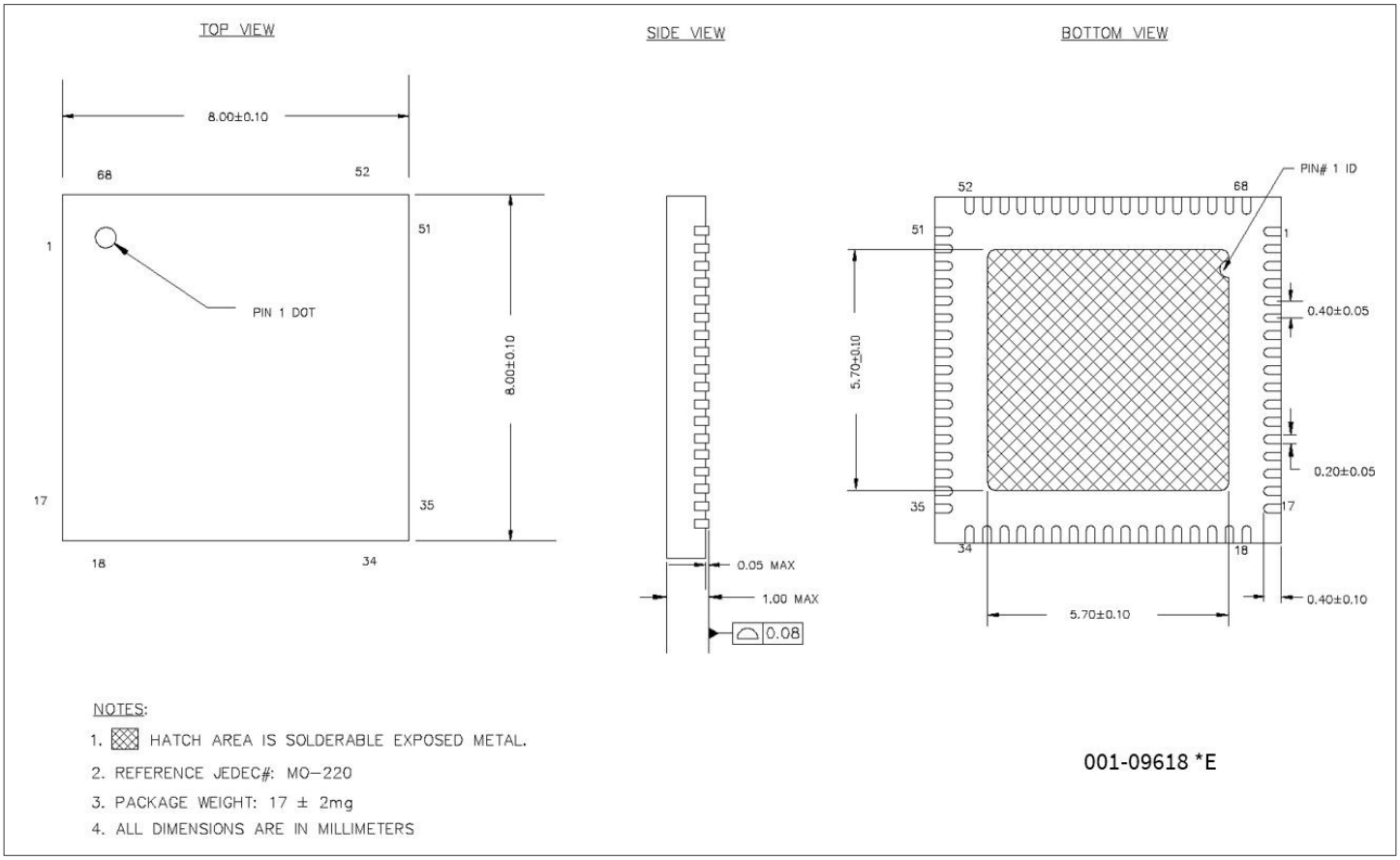


图 7　　68 引脚 QFN 8 × 8 × 1.0 mm 封装外形（PG-VQFN-68）

注： *为了获得最佳的机械、热和电气性能，QFN 封装上的中心焊盘应接地（VSS）。如果未接地，则应保持电气悬空状态，且不要连接到任何其他信号。*

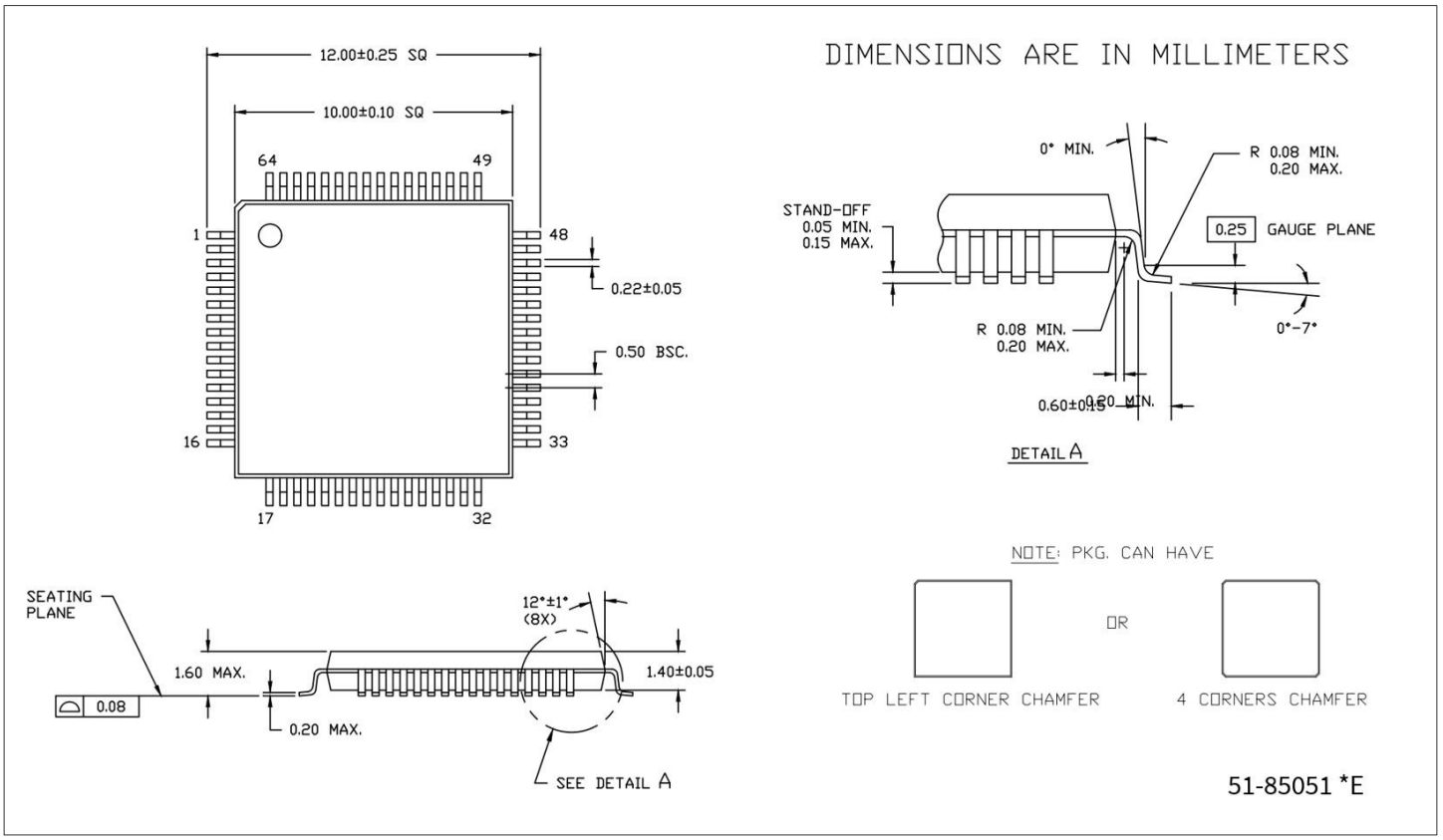
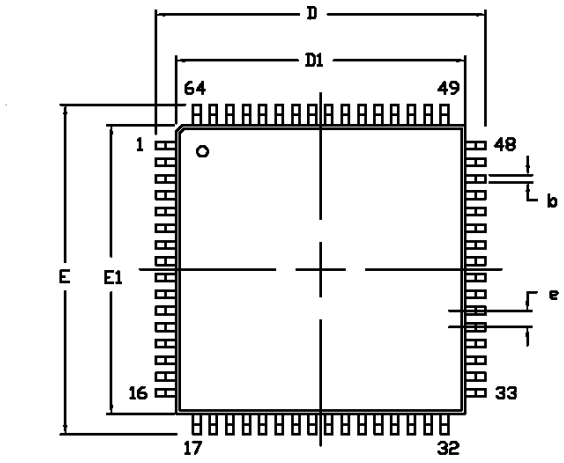
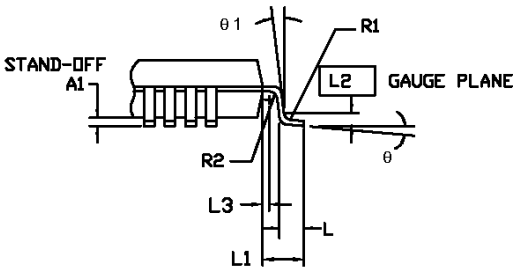


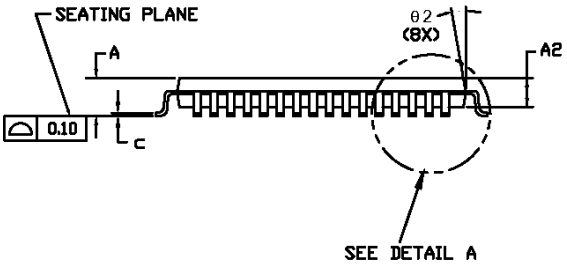
图 8　　64 引脚 TQFP 10 × 10 × 1.4 mm 封装外形（PG-TQFP-64）



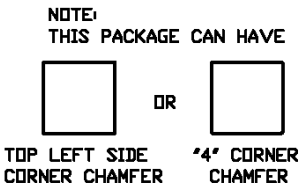
TOP VIEW



DETAIL A



SIDE VIEW



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
D	15.75	16.00	16.25
D1	13.95	14.00	14.05
E	15.75	16.00	16.25
E1	13.95	14.00	14.05
R1	0.08	—	0.20
R2	0.08	—	0.20
θ	0°	—	7°
θ1	0°	—	—
θ2	11°	12°	13°
c	—	—	0.20
b	0.30	0.35	0.40
L	0.45	0.60	0.75
L1	1.00 REF		
L2	0.25 BSC		
L3	0.20	—	—
e	0.80 TYP		

NOTE:

1. JEDEC STD REF MS-026
2. BODY LENGTH DIMENSION DOES NOT INCLUDE MOLD PROTRUSION/END FLASH MOLD PROTRUSION/END FLASH SHALL NOT EXCEED 0.0098 in (0.25 mm) PER SIDE BODY LENGTH DIMENSIONS ARE MAX PLASTIC BODY SIZE INCLUDING MOLD MISMATCH
3. DIMENSIONS IN MILLIMETERS

51-85046 *H

图 9　　64 引脚 14×14×1.4 mm TQFP 封装外形（PG-TQFP-64）

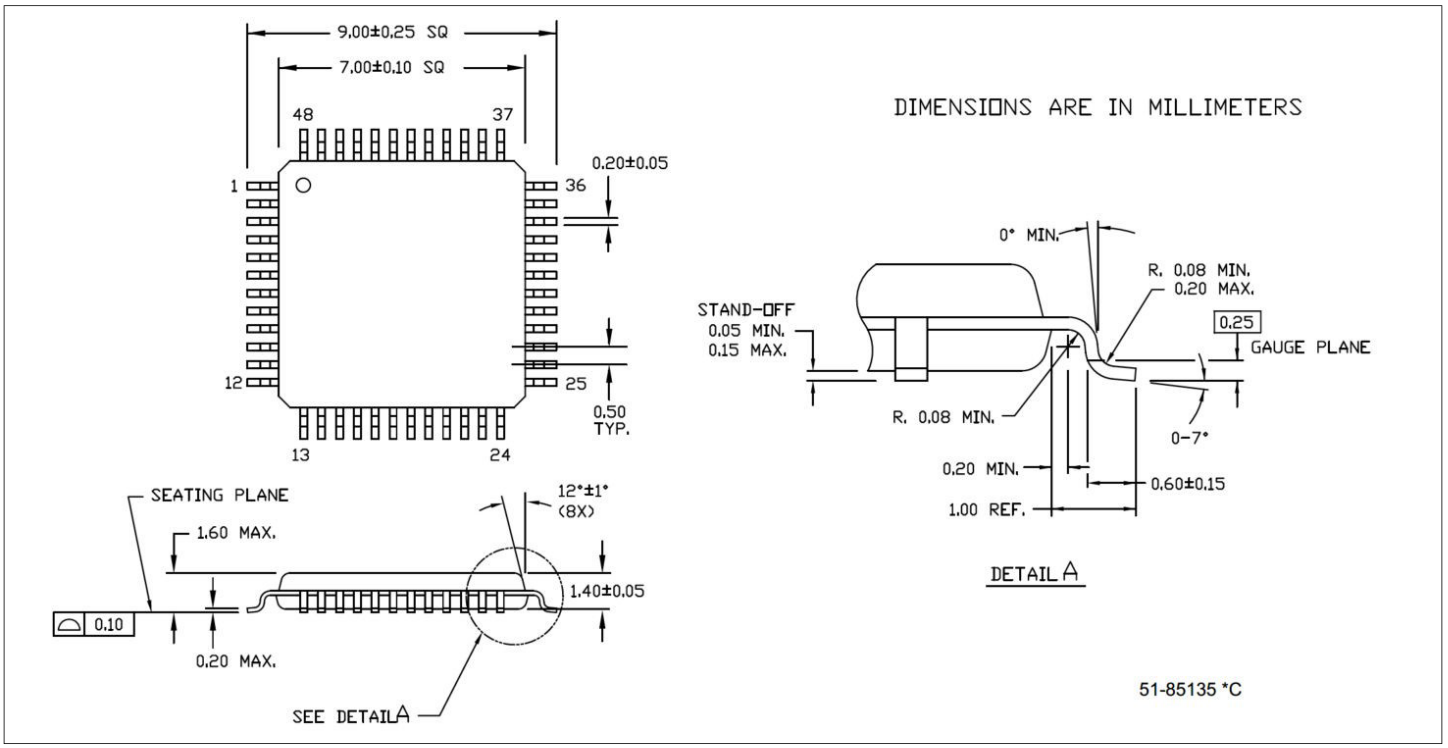


图 10　　48 引脚 7 × 7 × 1.4 mm TQFP 封装外形（PG-TQFP-48）

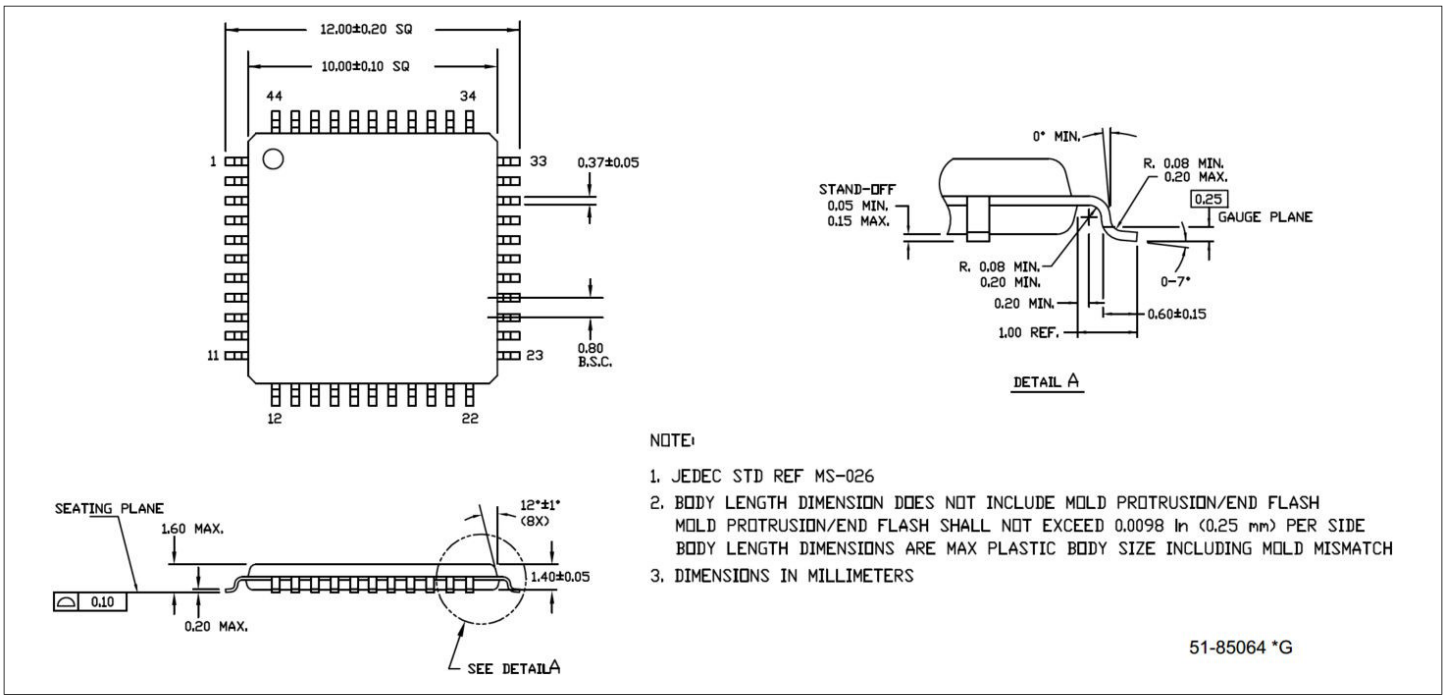


图 11　　44 引脚 10 × 10 × 1.4 mm TQFP 封装外形（PG-TQFP-44）

9 缩略语

表 44 本文档中使用的缩略语

Acronym	Description
abus	analog local bus
ADC	analog-to-digital converter
AG	analog global
AHB	AMBA (advanced microcontroller bus architecture) high-performance bus, an Arm® data transfer bus
ALU	arithmetic logic unit
AMUXBUS	analog multiplexer bus
API	application programming interface
APSR	application program status register
Arm®	advanced RISC machine, a CPU architecture
ATM	automatic thump mode
BW	bandwidth
CAN	Controller Area Network, a communications protocol
CMRR	common-mode rejection ratio
CPU	central processing unit
CRC	cyclic redundancy check, an error-checking protocol
DAC	digital-to-analog converter, see also IDAC, VDAC
DFB	digital filter block
DIO	digital input/output, GPIO with only digital capabilities, no analog. See GPIO.
DMIPS	Dhrystone million instructions per second
DMA	direct memory access, see also TD
DNL	differential nonlinearity, see also INL
DNU	do not use
DR	port write data registers
DSI	digital system interconnect
DWT	data watchpoint and trace
ECC	error correcting code
ECO	external crystal oscillator
EEPROM	electrically erasable programmable read-only memory
EMI	electromagnetic interference
EMIF	external memory interface
EOC	end of conversion
EOF	end of frame

（表格续下页……）

表 44 （续）本文档中使用的缩略语

Acronym	Description
EPSR	execution program status register
ESD	electrostatic discharge
ETM	embedded trace macrocell
FIR	finite impulse response, see also IIR
FPB	flash patch and breakpoint
FS	full-speed
GPIO	general-purpose input/output, applies to a PSoC™ pin
HVI	high-voltage interrupt, see also LVI, LVD
IC	integrated circuit
IDAC	current DAC, see also DAC, VDAC
IDE	integrated development environment
I^2C, or IIC	Inter-Integrated Circuit, a communications protocol
IIR	infinite impulse response, see also FIR
ILO	internal low-speed oscillator, see also IMO
IMO	internal main oscillator, see also ILO
INL	integral nonlinearity, see also DNL
I/O	input/output, see also GPIO, DIO, SIO, USBIO
IPOR	initial power-on reset
IPSR	interrupt program status register
IRQ	interrupt request
ITM	instrumentation trace macrocell
LCD	liquid crystal display
LIN	Local Interconnect Network, a communications protocol.
LR	link register
LUT	lookup table
LVD	low-voltage detect, see also LVI
LVI	low-voltage interrupt, see also HVI
LVTTL	low-voltage transistor-transistor logic
MAC	multiply-accumulate
MCU	microcontroller unit
MISO	master-in slave-out
NC	no connect
NMI	nonmaskable interrupt

（表格续下页……）

表 44 （续）本文档中使用的缩略语

Acronym	Description
NRZ	non-return-to-zero
NVIC	nested vectored interrupt controller
NVL	nonvolatile latch, see also WOL
opamp	operational amplifier
PAL	programmable array logic, see also PLD
PC	program counter
PCB	printed circuit board
PGA	programmable gain amplifier
PHUB	peripheral hub
PHY	physical layer
PICU	port interrupt control unit
PLA	programmable logic array
PLD	programmable logic device, see also PAL
PLL	phase-locked loop
PMDD	package material declaration data sheet
POR	power-on reset
PRES	precise power-on reset
PRS	pseudo random sequence
PS	port read data register
PSoC™	Programmable System-on-Chip™
PSRR	power supply rejection ratio
PWM	pulse-width modulator
RAM	random-access memory
RISC	reduced-instruction-set computing
RMS	root-mean-square
RTC	real-time clock
RTL	register transfer language
RTR	remote transmission request
RX	receive
SAR	successive approximation register
SC/CT	switched capacitor/continuous time
SCL	I2C serial clock
SDA	I2C serial data

（表格续下页……）

表 44 （续）本文档中使用的缩略语

Acronym	Description
S/H	sample and hold
SINAD	signal to noise and distortion ratio
SIO	special input/output, GPIO with advanced features. See GPIO.
SOC	start of conversion
SOF	start of frame
SPI	Serial Peripheral Interface, a communications protocol
SR	slew rate
SRAM	static random access memory
SRES	software reset
SWD	serial wire debug, a test protocol
SWV	single-wire viewer
TD	transaction descriptor, see also DMA
THD	total harmonic distortion
TIA	transimpedance amplifier
TRM	technical reference manual
TTL	transistor-transistor logic
TX	transmit
UART	Universal Asynchronous Transmitter Receiver, a communications protocol
UDB	universal digital block
USB	Universal Serial Bus
USBIO	USB input/output, PSoC™ pins used to connect to a USB port
VDAC	voltage DAC, see also DAC, IDAC
WDT	watchdog timer
WOL	write once latch, see also NVL
WRES	watchdog timer reset
XRES	external reset I/O pin
XTAL	crystal

10 文档惯例

10.1 计量单位

表 45 计量单位

Symbol	Unit of measure
°C	degrees celsius
dB	decibel
fF	femto farad
Hz	hertz
KB	1024 bytes
kbps	kilobits per second
Khr	kilohour
kHz	kilohertz
kΩ	kilo ohm
ksps	kilosamples per second
LSB	least significant bit
Mbps	megabits per second
MHz	megahertz
MΩ	mega-ohm
Msps	megasamples per second
µA	microampere
µF	microfarad
µH	microhenry
µs	microsecond
µV	microvolt
µW	microwatt
mA	milliampere
ms	millisecond
mV	millivolt
nA	nanoampere
ns	nanosecond
nV	nanovolt
Ω	ohm
pF	picofarad
ppm	parts per million
ps	picosecond

（表格续下页.....）

表 45 （续）计量单位

Symbol	Unit of measure
s	second
sps	samples per second
sqrtHz	square root of hertz
V	volt

11 修订记录

Document revision	Date	Description of changes
*A	2015-05-20	Release to web.
*B	2015-06-29	Removed note regarding hardware handshaking in the UART Mode section. Changed max value of SID51A to 2 ms. Added “Guaranteed by characterization” note for SID65 and SID65A Updated Ordering Information.
*C	2015-09-30	Updated CAPSENSE™ section. Updated the note at the end of the Pinout table. Removed Conditions for spec SID237.
*D	2015-11-26	Added Comparator ULP mode range restrictions and corrected typos.
*E	2016-08-19	Added extended industrial temperature range. Added specs SID290Q, SID182A, and SID299A. Updated conditions for SID290, SID223, and SID237. Added 44-pin TQFP package details. Updated Ordering Information
*F	2017-04-26	Updated the Cypress logo and copyright information. Updated 64-TQFP package diagram.
*G	2018-03-28	Corrected MPN Table to show three SCBs for 48 TQFP packages and two SBCs for 44 TQFP package.
*H	2024-02-16	Migrated to IFX template. Deleted DN VSSD pins from Pinout. Added Note in Packaging. Updated Development ecosystem Updated 64-Pin TQFP package diagram Deleted Reference section

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2024-02-16

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2024 Infineon Technologies AG

All Rights Reserved.

Do you have a question about any aspect of this document?

Email: erratum@infineon.com

Document reference
IFX-ncf1693213497890

Important notice

The information given in this document shall in no event be regarded as a guarantee of conditions or characteristics ("Beschaffenheitsgarantie").

With respect to any examples, hints or any typical values stated herein and/or any information regarding the application of the product, Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind, including without limitation warranties of non-infringement of intellectual property rights of any third party.

In addition, any information given in this document is subject to customer's compliance with its obligations stated in this document and any applicable legal requirements, norms and standards concerning customer's products and any use of the product of Infineon Technologies in customer's applications.

The data contained in this document is exclusively intended for technically trained staff. It is the responsibility of customer's technical departments to evaluate the suitability of the product for the intended application and the completeness of the product information given in this document with respect to such application.

Warnings

Due to technical requirements products may contain dangerous substances. For information on the types in question please contact your nearest Infineon Technologies office.

Except as otherwise explicitly approved by Infineon Technologies in a written document signed by authorized representatives of Infineon Technologies, Infineon Technologies' products may not be used in any applications where a failure of the product or any consequences of the use thereof can reasonably be expected to result in personal injury.

免责声明

请注意，本文件的原文使用英文撰写，为方便客户浏览英飞凌提供了中文译文。该中文译文仅供参考，并不可作为任何论点之依据。
由于翻译过程中可能使用了自动化程序，以及语言翻译和转换过程中的差异，最后的中文译文与最新的英文版本原文含义可能存在不尽相同之处。
因此，我们同时提供该中文译文版本的最新英文原文供您阅读，请参见 http://www.infineon.com
英文原文和中文译文版本之间若存有任何歧异，以最新的英文版本为准，并且仅认可英文版本为正式文件。
您如果使用本文件，即表示您同意并理解上述说明。英飞凌不对因翻译过程中可能存在的任何不完整或不准确信息而产生的任何直接或间接损失或损害负责。英飞凌不承担中文译文版本的完整性和准确性责任。如果您不同意上述说明，请不要使用本文件。

Trademarks
All referenced product or service names and trademarks are the property of their respective owners.

版本 **2026-09-20**

Infineon Technologies AG 出版，
德国 **Neubiberg 85579**

版权 © **2026 Infineon Technologies AG**
及其关联公司。
保留所有权利。

Do you have a question about this document?

Email:

erratum@infineon.com

重要通知

Infineon Technologies AG 及其关联公司（以下简称 "英飞凌"）销售或提供和交付的产品（可能也包括样品，且可能由硬件或软件或两者组成）（以下简称 "产品"），应遵守客户与英飞凌签订的框架供应合同或其他书面协议的条款和条件，如无上述合同或其他书面协议，则应遵守适用的英飞凌销售条件。只有在英飞凌明确书面同意的情况下，客户的一般条款和条件或对适用的英飞凌销售条件的偏离才对英飞凌具有约束力。

为避免疑义，英飞凌不承担不侵犯第三方权利的所有保证和默示保证，例如对特定用途/目的的适用性或适销性的保证。

英飞凌对与样品、应用或客户对任何产品的具体使用有关的任何信息或本文档中给出的任何示例或典型值概不负责。

本文件中包含的数据仅供具有技术资格和技能的客户代表使用。客户有责任评估产品对预期应用和客户特定用途的适用性，并在预期应用和客户特定用途中验证本文件中包含的所有相关技术数据。客户有责任正确设计、编程和测试预期应用的功能性和安全性，并遵守与其使用相关的法律要求。

除非英飞凌另行明确批准，否则产品不得用于任何因产品故障或使用产品的任何后果可合理预期会导致人身伤害的应用。但是，上述规定并不妨碍客户在英飞凌明确设计和销售的使用领域中使用任何产品，但是客户对应用负有全部责任。

英飞凌明确保留根据适用法律，如《德国版权法》（UrhG）第 44b 条，将其内容用于商业资料和数据探勘（TDM）的权利。

如果产品包含安全功能：
由于任何计算设备都不可能绝对安全，尽管产品采取了安全措施，但英飞凌不保证产品不会被入侵、数据不会被盗或遗失，或不会发生其他漏洞（以下简称"安全漏洞"），英飞凌对任何安全漏洞不承担任何责任。

如果本文档包含或引用软件：
根据美国、德国和世界其他国家的知识产权法律和条约，该软件归英飞凌所有。英飞凌保留所有权利。因此，您只能按照软件附带的软件授权协议的规定使用本软件。

如果没有适用的软件授权协议，英飞凌特此授予您个人的、非排他性的、不可转让的软件知识产权授权（无权转授权）：(a) 对于以源代码形式提供的软件，仅在贵组织内部修改和复制该软件用于英飞凌硬件产品；及 (b) 对于以二进制代码 (binary code)形式对外向终端用户分发该软件，仅得用于英飞凌硬件产品。禁止对本软件进行任何其他使用、复制、修改、翻译或编译。有关产品、技术、交货条款和条件以及价格的详细信息，请联系离您最近的英飞凌办公室或访问 **https://www.infineon.com**。