

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

EZ-PD™ PMG1 系列概述

EZ-PD™ PMG1 (第一代 PD MCU) 是具有电力传输 (PD) 应用的高压微处理器成员之一。这些芯片拥有一个 Arm® Cortex®-M0/M0+ CPU 为内核的微处理器并具有 USB-C PD 控制器以及模拟和数字外设。EZ-PD™ PMG1适用于为嵌入式系统提供经由高压USB PD 端口电源额外的电源供给或消耗控制功能。[图1](#)是EZ-PD™ PMG1 系列的应用情况分类。

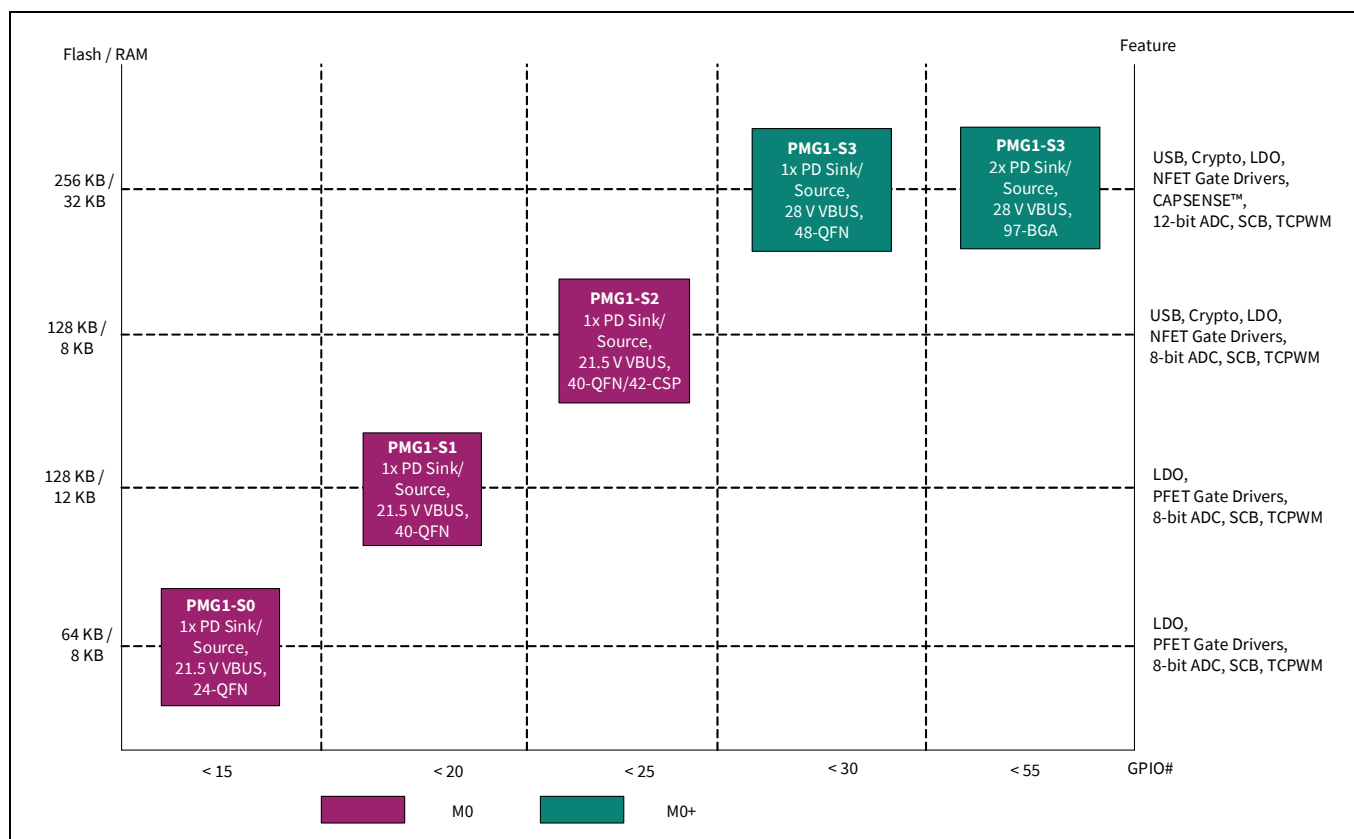


图 1 PMG1 系列细分情况

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

EZ-PD™ PMG1 系列概述

表 1 列出了 EZ-PD™ PMG1 系列中不同 MCU 的性能对比。

表 1 EZ-PD™ PMG1 系列中不同 MCU 的性能对比

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3
CPU 和存储器子系统	内核	Arm® Cortex®-M0	Arm® Cortex®-M0	Arm® Cortex®-M0	Arm® Cortex®-M0+
	最大频率 (MHz)	48	48	48	48
	Flash (KB)	64	128	128	256
	SRAM (KB)	8	12	8	32
电力传输	电力传输端口	1	1	1	48-QFN 具有一个端口 97-BGA 具有两个端口
	电源供给模式	DRP	DRP	DRP	DRP
	MOSFET 栅极驱动程序	2x PFET	2x PFET	2x NFET	灵活的 2x NFET
	保护机制	VBUS OVP、UVP 和 OCP。 SCP (仅限作为供电端配置)	VBUS OVP、UVP 和 OCP。 SCP 和 RCP (仅限作为供电端配置)	VBUS OVP, UVP, 和 OCP	VBUS OVP、UVP 和 OCP。 SCP 和 RCP (仅限作为供电端配置)
USB	支持公告牌类的集成全速 USB 2.0 器件	不支持	不支持	支持	支持
电压范围	电源 (V)	VDDD (2.7 - 5.5) VBUS (4 - 21.5)	VSYS (2.75 - 5.5) VBUS (4 - 21.5)	VSYS (2.7 - 5.5) VBUS (4 - 21.5)	VSYS (2.8 - 5.5) VBUS (4 - 28)
	IO (V)	1.71 - 5.5	1.71 - 5.5	1.71 - 5.5	1.71 - 5.5
数字模块	SCB (可配置为 I2C/UART/SPI)	2	4	4	48-QFN 具有七个 (其中只有五个可以配置为 SPI 和 UART) 97-BGA 具有八个
	TCPWM 模块 (可配置为计时器、计数器或脉宽调制器)	4	2	4	8
	硬件验证模块 (加密)	不支持	不支持	支持 (AES-128/192/256、SHA1、SHA2-224、SHA2-256、PRNG、CRC)	支持 (AES-128、SHA2-256、TRNG、向量单位)
模拟模块	ADC	2x 8 位 SAR	1x 8 位 SAR	2x 8 位 SAR	2x 8 位 SAR 1x 12 位 SAR
	片上温度感应器	支持	支持	支持	支持
直接存储器访问 (DMA)	DMA	不支持	不支持	不支持	支持

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

EZ-PD™ PMG1 系列概述

表 1 EZ-PD™ PMG1 系列中不同 MCU 的性能对比 (续)

子系统或范围	条目	PMG1-S0	PMG1-S1	PMG1-S2	PMG1-S3
GPIO	最大输入 / 输出数量	12 个 (10 个 +2 个电气保护)	17 个 (15 个 +2 个电气保护)	20 个 (18 个 +2 个电气保护)	48-QFN 具有 26 个 (24 个 +2 个电气保护) 97-BGA 具有 50 个 (48 个 +2 个电气保护)
充电标准	充电发送源	BC 1.2、AC、AFC 以及 QC 3.0	BC 1.2、AC	BC 1.2、AC	BC 1.2、AC、AFC 以及 QC 3.0
	充电接收源	BC 1.2、AC 以及 QC 2.0	BC 1.2、AC	BC 1.2、AC	BC 1.2、AC 以及 QC 2.0
ESD 保护	ESD 保护	支持 (人体静电放电模型)	支持 (人体静电放电模型)	支持 (接触放电可达 ±8 kV、空气放电可达 ±15 kV、人体静电放电模型)	支持 (人体静电放电模型)
封装	封装选项	24-QFN (4 × 4 mm、间隙为 0.5 mm)	40-QFN (6 × 6 mm、间隙为 0.5 mm)	40-QFN (6 × 6 mm、间隙为 0.5 mm) 42-CSP (2.63 × 3.18 mm、间隙为 0.4 mm)	48-QFN (6 × 6 mm、间隙为 0.5 mm) 97-BGA (6 × 6 mm、间隙为 0.5 mm 和 0.65 mm)

本文档的其余部分详细介绍了有关 EZ-PD™ PMG1-S3 器件的内容。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

EZ-PD™ PMG1-S3 概述

EZ-PD™ PMG1-S3 概述

PMG1 系列的 EZ-PD™ PMG1-S3 包括 256 KB Flash、32 KB SRAM、50 个 GPIO、全速 USB 器件控制器、用于验证的加密引擎、模拟资源 (ADC、运算放大器、比较器、CAPSENSE™) 以及双 Type-C PD 端口。该芯片适用于各种器件、扩展坞和配件应用，并采用了 QFN 和 BGA 的封装形式。

特性

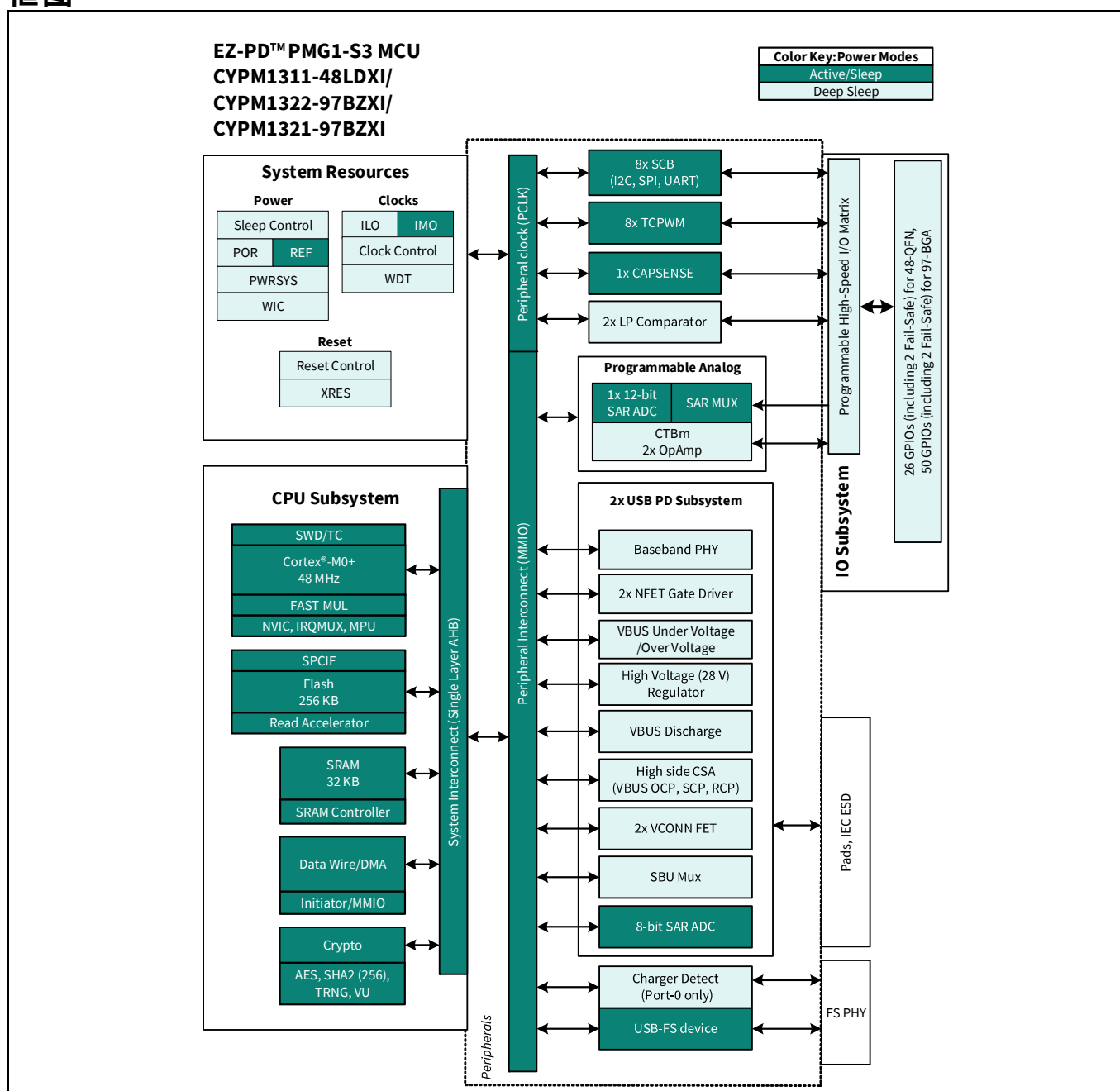
- 32 位 MCU 子系统
- 带有 DMA 功能、工作频率为 48 MHz 的 ARM® Cortex®-M0+ CPU
- 存储器
 - 256 KB Flash
 - 32 KB SRAM
 - 具有 PD 代码的 96 KB ROM
- Type-C/PD 模块
 - 有两个 Type-C/PD 模块，每个模块带有一个基带收发器
 - 两对集成式 VBUS NFET 栅极驱动器
 - 栅极驱动器具有可配置的转换速率控制以用于限制在 VBUS 供给或消耗路上可能发生的浪涌电流
 - 支持集成 USB 电力传输 (USB-PD) 3.1 的集成方案
 - 支持 28 V 的扩展功率范围 (EPR)
 - 内建高电压 (28 V) 电压调节器与 VBUS 放电电路
 - 可配置的 VBUS 过压保护 (OVP)、过电流保护 (OCP)、短路保护 (SCP) 和反向电流保护 (RCP)
 - 具有过电流保护 (OCP) 性能的 VCONN FET
 - 在 97-BGA 器件上提供了两个可用于备选模式 (显示端口和 Thunderbolt) 的集成 3:1 SBU 模拟多路复用器
- 接口
 - 多达八个运行时可配置的串行通信模块 (SCB)，可将这些模块配置为 I²C、SPI 或 UART
 - 多达八个计时器 / 计数器 / 脉冲宽度调制器 (TCPWM)
- 可编程的 GPIO 引脚
 - 多达 50 个 GPIO 引脚
 - 任何 GPIO 引脚都可以作为 CAPSENSE™、模拟或数字引脚使用
 - 可编程的驱动模式、强度和转换速率
- 集成模拟模块
 - 两个 8 位 SAR ADC
 - 一个 12 位 SAR ADC
 - 两个运算放大器
 - 两个低功耗比较器
- 电容式感应
 - CAPSENSE™ sigma-delta (CSD) 提供了一流的信噪比 (SNR) (> 5:1) 和耐水性
 - 通过 Infineon 提供的软件组件可以更轻松地实现电容式感应设计
 - 自动硬件调试 (SmartSense)
- 用于安全 FW 启动和签名 FW 更新的硬件加密引擎
- USB 全速器件
- 充电器检测模块

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

框图

- 电源
 - VSYS (2.8 V-5.5 V)
 - VBUS (4 V-28 V)
 - GPIO 的独立供电电压引脚。通过它，可以在 I/O 上使用 1.71 V 至 5.5 V 电压范围
- 封装
 - 48-QFN
 - 97-BGA
- 软件工具
 - ModusToolbox™

框图



目录

EZ-PD™ PMG1 系列概述	1
EZ-PD™ PMG1-S3 概述	4
特性	4
框图	5
目录	6
1 开发支持	8
1.1 文档	8
1.2 在线支持	8
1.3 工具	8
1.4 ModusToolbox™ IDE 与 EZ-PD™ PMG1 SDK	8
2 功能概述	9
2.1 CPU 和存储器子系统	9
2.2 系统资源	10
2.3 模拟模块	11
2.4 USB-PD 子系统	12
2.5 USB2.0 全速器件和 USB 快充充电器检测	14
2.6 固定功能数字模块	14
2.7 特殊功能外设	16
3 电源系统概述	17
4 引脚分布	18
5 应用框架图	25
6 电气规范	28
6.1 最大绝对额定值	29
6.2 器件级规范	34
6.3 GPIO	37
6.4 模拟外设	40
6.5 数字外设	50
6.6 系统资源	57
6.7 USBDPD 外设	59
7 订购信息	69
7.1 订购代码定义	70
8 封装	71
9 缩略语	74
10 文档规范	77
10.1 测量单位	77
修订记录	78

1 开发支持

EZ-PD™ PMG1 系列具有一系列丰富的文档、开发工具和在线资源，能够在开发过程中为您提供帮助。更多有关信息，请访问 [USB-C 高电压微控制器](#) 网站。

1.1 文档

通过为 EZ-PD™ PMG1 系列提供说明的文档集，您可以快速找到问题的答案。本节列出了一些关键文档。

ModusToolbox™ 工具包用户指南：介绍了有关使用 ModusToolbox™ (MTB) 的逐步指南。该指南详细说明了 MTB 的构建流程，以及如何将源控件与 MTB 结合使用等信息。

组件数据手册：EZ-PD™ PMG1 非常灵活，即使在投入生产很长时间后依然可以创建新的外设（组件）。组件数据手册提供了如何选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流电气特性。

应用笔记：包括入门应用笔记和硬件设计指南。

技术参考手册：技术参考手册 (TRM) 包含使用 EZ-PD™ PMG1 器件所需的全部技术细节，其中包括所有 EZ-PD™ PMG1 寄存器的相关完整说明。可以在 [USB-C 高电压微控制器](#) 网站的文档清单中找到技术参考手册 (TRM)。

1.2 在线支持

除了印刷版文档外，您还可以随时通过 [EZ-PD™ PMG1 论坛](#) 与世界各地的 PMG1 用户和专家取得联系。

1.3 工具

EZ-PD™ PMG1 系列具备工业标准的内核、编程和调试接口，它是开发工具体系的一个组成部分。

有关易于使用的创新型 ModusToolbox™ IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问我们的网站 [ModusToolbox™ 软件](#)。

1.4 ModusToolbox™ IDE 与 EZ-PD™ PMG1 SDK

ModusToolbox™ 是基于 Eclipse 开发环境的软件并兼容于 Windows、macOS 和 Linux 平台，包括 ModusToolbox™ IDE 和 EZ-PD™ PMG1 SDK。ModusToolbox™ IDE 将多个器件资源、中介软件和固件整合在一起，以构建应用程序。通过使用 ModusToolbox™，您可以使用和配置器件资源和中介软件库、编写 C/C++/ 汇编源代码，并且可以编程和调试器件。

PMG1 SDK 是 EZ-PD™ PMG1 MCU 的软件开发工具包。通过 SDK，您可以更加轻松地开发受支持的器件开发固件，而无需了解器件资源的复杂性。

有关使用 ModusToolbox™ 的更多详细信息，请参阅在 [ModusToolbox™ 软件上开始使用 EZ-PD™ PMG1 MCU](#) 应用笔记以及集成到 ModusToolbox™ 中的文档和帮助部分的内容。

2 功能概述

2.1 CPU 和存储器子系统

2.1.1 CPU

PMG1-S3 中的 Cortex®-M0+ 是一个 32 位的 MCU，该内核通过扩展的时钟门控来优化低功率操作。它通常使用 16 位指令并可以执行 Thumb-2 指令子集。Infineon 实现了一个能在一个周期内计算出 32 位结果的硬件乘法器。它包括一个带有 32 个中断输入的嵌套向量中断控制器 (NVIC) 模块和一个唤醒中断控制器 (WIC)。通过 WIC 将处理器从深度睡眠模式唤醒，这样在芯片处于深度睡眠模式时，可以关闭主处理器的电源。

CPU 子系统还包含一个 16 通道的 DMA/Datawire 模块和一个 JTAG 的一个两线模式串行线调试 (SWD) 接口。PMG1-S3 提供的调试配置具有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

2.1.2 闪存

PMG1-S3 具有一个 256 KB (2x 128 KB) 闪存模块。

2.1.3 SRAM

提供了 32 KB 的 SRAM，在深度睡眠模式中保留了该模块。

2.1.4 ROM

所提供的 96 KB 监控 ROM 包含了引导和配置子程序。除了为 PMG1-S3 提供的闪存擦除和编程子程序外，SROM 还包含闪存校验子程序。

2.1.5 加密加速器

加密加速器模块支持以下要求：

- 支持非对称密钥加密的向量单元 (VU)
- SHA2 (256 位)
- 能够执行 RSA-4096、3072、ECC-256 的非对称加密向量单元
- AES (128 位) 支持前向分组密码
- 真随机数生成器 (符合 AIS-31 标准)
- 内核频率为 48 MHz 时的性能
 - RSA-3072 验证操作性能 : 25 ms
 - 使用 SHA-2 256 位算法加密 64 KB 数据的时间 : 10 ms
 - 安全启动验证程序能在 50 ms 内将控制权转换给用户应用程序
- 公钥存储
 - Flash : 2KB RSA-3072 密钥结构存储在闪存中。密钥结构包括模数、指数和三个加密系数

2.2 系统资源

2.2.1 电源系统

有关电源系统的详细信息，请参考[电源系统概述](#)中介绍的内容。该系统可确保电压电平符合每个相应模式的要求，并且会延迟进入模式（例如发生上电复位 (POR) 时），直到电压电平符合器件正常工作的要求或者生成复位（欠压检测 (BOD)）（如果器件即将运行于不安全的电源电平条件下）PMG1-S3 采用单个外部电源，其范围为 2.8 V ~ 5.5 V (VSYS) 或 4 V ~ 28 V (VBUS)。该器件还有三种不同的功耗模式（活动、睡眠、深度睡眠），它们之间的转换由电源系统控制。

PMG1-S3 电源系统设计对内部外设电流供给能力为 60 mA。在使用 28 V 电压调节器进行操作时，依照封装和 VBUS 电源值，要确保限制电流消耗（通过关闭外设）并保证芯片 T_{JA} 不超过 125 °C。

2.2.2 时钟系统

PMG1-S3 的时钟系统使用与 M0S8 平台的相同设计。PMG1-S3 具有一个完整的集成时钟，因此不需要外部晶振。该时钟系统为所有需要时钟的子系统 (SCB、TCPWM、可编程模拟子系统 (PASS) 和 PD) 提供时钟源，并在不同时钟源之间进行无毛刺切换。此外，它还确保不发生亚稳态。

图 2 显示了 PMG1-S3 的时钟系统，它由内部主振荡器 (IMO) 和内部低功耗振荡器 (ILO) 组成。PERXYZ_CLK 指示不同外设的时钟。

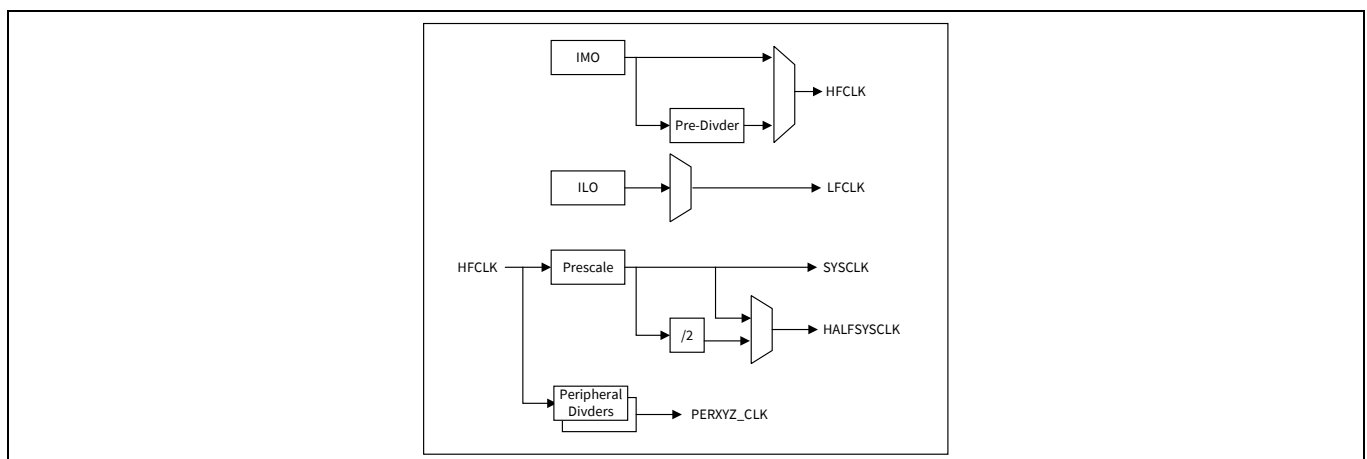


图 2 PMG1-S3 的时钟架构

通过分频 HFCLK 信号可以生成用于模拟和数字外设的同步时钟。PMG1-S3 具有 21 个时钟分频器（其中 5 个具有小数分频功能，16 个具有整数分频功能）。在生成数字时钟前先生成模拟时钟，这样，可以在数字时钟相关噪声出现之前实现模拟事件。数字时钟分频器生成启用的时钟（即 N 时钟源中的 1，其中“N”是除数）。模拟时钟分频器需要提供真正的 50% 占空比，这样才能在所有允许的频率下保持模拟性能。

IMO 时钟源

在 PMG1-S3 中，IMO 是主要的内部时钟源。在生产过程中对该时钟源进行调整，使之满足所需的 +/-2% 准确度。调整值被存储在闪存存储器的监控行中。存储在闪存中的额外校准设置可在 IMO 频率变化时进行补偿。IMO 的默认频率为 48 MHz ±2%。在 IMO RMS 抖动的条件下可以确保 12 位 SAR 的准确度。

ILO 时钟源

ILO 是一个超低功耗但相对不准确的振荡器，主要用于在 USB 暂停（深度睡眠）模式下为外设操作提供时钟。它是一个 40 kHz 的振荡器，初始未调整精度为 -50 至 +100% 并且能够在 ±55% 范围内进行微调。

2.2.3 看门狗定时器

看门狗定时器时钟由 ILO 提供时钟，这样看门狗可以在深度睡眠模式下工作。如果看门狗没有得到处理，则在超时发生前生成看门狗复位。如果需要，除了生成复位外，还可以通过该定时器生成中断。

2.2.4 复位

可以通过各种事件来源 (包括软件复位) 对 PMG1-S3 进行复位。复位事件是异步的, 并确保器件恢复到一个已知状态。复位原因被记录在寄存器内, 该寄存器在复位过程中保持不变, 从而软件可以确定复位原因。芯片为外部复位提供了一个 XRES 引脚, 从而可以避免在上电或重新配置期间对配置和多个引脚造成任何负向影响。

2.2.5 电压参考

PMG1-S3 参考系统生成芯片所需要的所有内部参考电平。为了获得更好的信噪比和更高的绝对精度, 可以通过使用 GPIO 引脚将内部参考旁路到特定引脚上或使用任一引脚上的外部参考源用于 12 位 SAR ADC。内部参考可以通过使用片上某一个运算放大器对引脚上的内部参考进行缓冲, 并将其作为外部参考使用。

2.3 模拟模块

2.3.1 12 位 SAR ADC

12 位、1 MS/second 的 SAR ADC 可以在最大时钟速率为 18 MHz 的条件下运行, 在该频率下进行 12 位数据转换至少需要 18 个时钟周期。通过将 CPU 时钟速率除以一个整数从而获取 ADC 时钟输入。这意味着在 CPU 时钟速率为 48 MHz 的条件下, 允许的 ADC 最高时钟速率为 16 MHz。时钟速率为 16 MHz 时, 能够以 1 MS/秒的速度执行 10 位转换 (10 位转换最少需要 16 个时钟周期)。使用整数分频器时, 可以在频率为 48 MHz 的条件下以约 890 kS/秒的速度进行 12 位 ADC 转换。在频率为 18 或 36 MHz 时, 该速度达到 1 MS/秒的峰值。ADC 需要占空比约为 50% 且仅限于来自整数分频器的时钟源。

通过向该模块添加一个参考缓冲器并提供 3 个内部电压参考 (VDDA、VDDA/2 和 Vref (额定电压为 1.2 V)) 和一个通过 GPIO 引脚提供的外部参考电压, 可以增强该模块的功能。采样和保持 (S/H) 时间是可编程的。使用外部放大器输入到片上 SAR 信号源的应用中, 可以通过调整该值降低对放大器增益带宽的要求, 并允许更大的设定时间, 从而可以使用更便宜的外部运算放大器。在使用了准确的参考, SAR 12 位精度, 系统性能为 68 dB。此外, 还可以为内部参考放大器提供一个外部旁路电容 (通过 P3.0: sar_ext_vref 引脚)。

SAR 通过一个 8 输入定序器连接一组固定的引脚。定序器自动地循环性转换通道 (定序器扫描), 且不需要任何切换空置时间 (即无论是在单通道上还是分布在多通道上, 总采样带宽一直等于 1 MSps)。定序器的切换通过一个状态机或固件驱动切换实现。定序器可通过缓冲每个通道来减轻 CPU 中断处理的要求。为了适应各种源阻抗和频率的信号, 每个通道可有不同的可编程采样时间。另外, SAR ADC 支持硬件的转换结果溢出检测机制。经由指定转换结果的上下限并将其保存在寄存器里, 当 ADC 转换结果超出上下限设置时, 会触发中断。这样节省了 CPU 软件等待转换完成并检测转换结果溢出与否的时间。

SAR 能够对多个采样求平均值, 这样可以节省 CPU 资源。它可以量化板上温度感应器的输出, 以进行和实现与温度有关的校准或其它功能的量测。因为 SAR 需要使用高速时钟 (高达 18 MHz), 所以它不能在深度睡眠模式下运行。SAR 的工作电压范围为 1.71 至 5.5 V。当供电电压 VDDA 低于 4 V 时, 必须启用升压泵 (boost-pump) 以保持其性能。

2.3.2 连续微型时间模块 (CTBm)

PMG1-S3 具有一个由两个运算放大器组成的 CTBm 模块。这些运算放大器的输入和输出连接到固定引脚上。此外, 它们还有三种功耗模式 (低、中、高) 和三种工作模式 (比较器、跟随器、运算放大器)。这些放大器的输出可作为 SAR 输入的缓冲器使用。通过端口 3 上的 IO 引脚访问 CTBm 块时, 可提供全部功能。它还可以通过模拟多路复用器总线连接到用户偏好的其他引脚。在不使用该模块时, 可以关闭 (电源切换) 它, 以减低功耗。此外, 还可以在深度休眠模式下运行该模块, 这样从深度休眠状态唤醒后可以快速启动模拟系统。模块支持对运算放大器进行微调, 以获得小于 1 mV 的偏移电压。

2.3.3 温度感应器

PMG1-S3 具有一个片上温度感应器。该感应器包含一个由定电流供电的二极管, 该定电流电源可以被关闭以降低功耗。该二极管在生产过程中会进行校准, 以达到 $\pm 5\%$ 的最大精度偏差 (典型值为 $\pm 1\%$)。由于测量的温度为在二极管上所反应的片上温度, 因此将二极管放置在靠近 12 位 SAR ADC 的位置, 以取得更准确的测量。

2.3.4 低功耗比较器

PMG1-S3 具有一对能够在深度睡眠模式下工作的低功耗比较器。这样，当系统模拟模块被禁用时，仍可以在低功耗模式下监控外部电压电平。比较器输出通常都被同步到主时钟，以避免亚稳态发生，除非它在一个异步功耗模式（深度睡眠）下操作，在此模式下，系统唤醒电路由比较器事件激活。可以将比较器输出路由到各引脚，以便能够在没有同步或时序栅控的情况下使用比较器输出来实现控制循环（例如迟滞控制）。

2.3.5 模拟复用总线

PMG1-S3 具有两个围绕芯片周边的单线独立总线。它们（称为 AMUX 总线）与固件可编程的模拟开关连接，通过这些开关，芯片的内部资源（SAR ADC、比较器、CSD、运算放大器）可连接到 I/O 端口上任何引脚。可以将这两个 AMUX 分成 3 部分，以隔离 CSD、12 位 ADC 和 GPIO 的连接。

2.4 USB-PD 子系统

该子系统为 Type-C USB 端口提供接口。

2.4.1 USB-PD 物理层

USB-PD 子系统由 USB-PD 物理层模块和配套电路组成。该物理层包含一个符合 PD 3.1 标准在 CC 通道上以 BMC 编码数据进行半双工通信的发送器和接收器。物理层 (PHY) 实施通讯冲突避免，从而最小化通道上的通信错误。

2.4.2 VCONN FET

PMG1-S3 共有两个集成 VCONN FET，用于为 CC1 或 CC2 引脚供电。此外，还提供了一个电源输入 VCONN_Source 引脚，用于通过这些 VCONN FET 为 EMCA 线缆供电。这些 FET 可以在 4.85V 至 5.5V 的有效 VCONN 电平范围内为每个端口通过 CC1/2 引脚给 EMCA 线缆供给 1.5W 的电源。并且，在任何给定时间内，只会开启两个 VCONN FET 中的一个。

2.4.3 8 位 SAR ADC

8 位 SAR ADC 是一个低占用空间的 ADC，用于芯片上的通用模数转换应用。关闭适当的固件控制分流器，即可通过片内模拟多路复用器从所有 GPIO 访问 ADC。在 PMG1-S3 中，每个 PD 端口都配备一个 8 位 SAR ADC。

2.4.4 SBU 多路复用器

PMG1-S3的97-BGA封装包含一组模拟开关，用于将Type-C连接器的SBU1和SBU2引脚连接到DisplayPort的 AUX 引脚或 Thunderbolt 的 LSX 引脚。如图 3 所示，SBU 引脚和 LSTX/RX 引脚、SBU 引脚和 UART 调试 (DBG)、LSTX/RX 引脚和 UART 调试引脚以数字方式多路复用。连接到 SBU 线路的两组比较器根据指定的基准电压提供 SBU 电平信号检测。

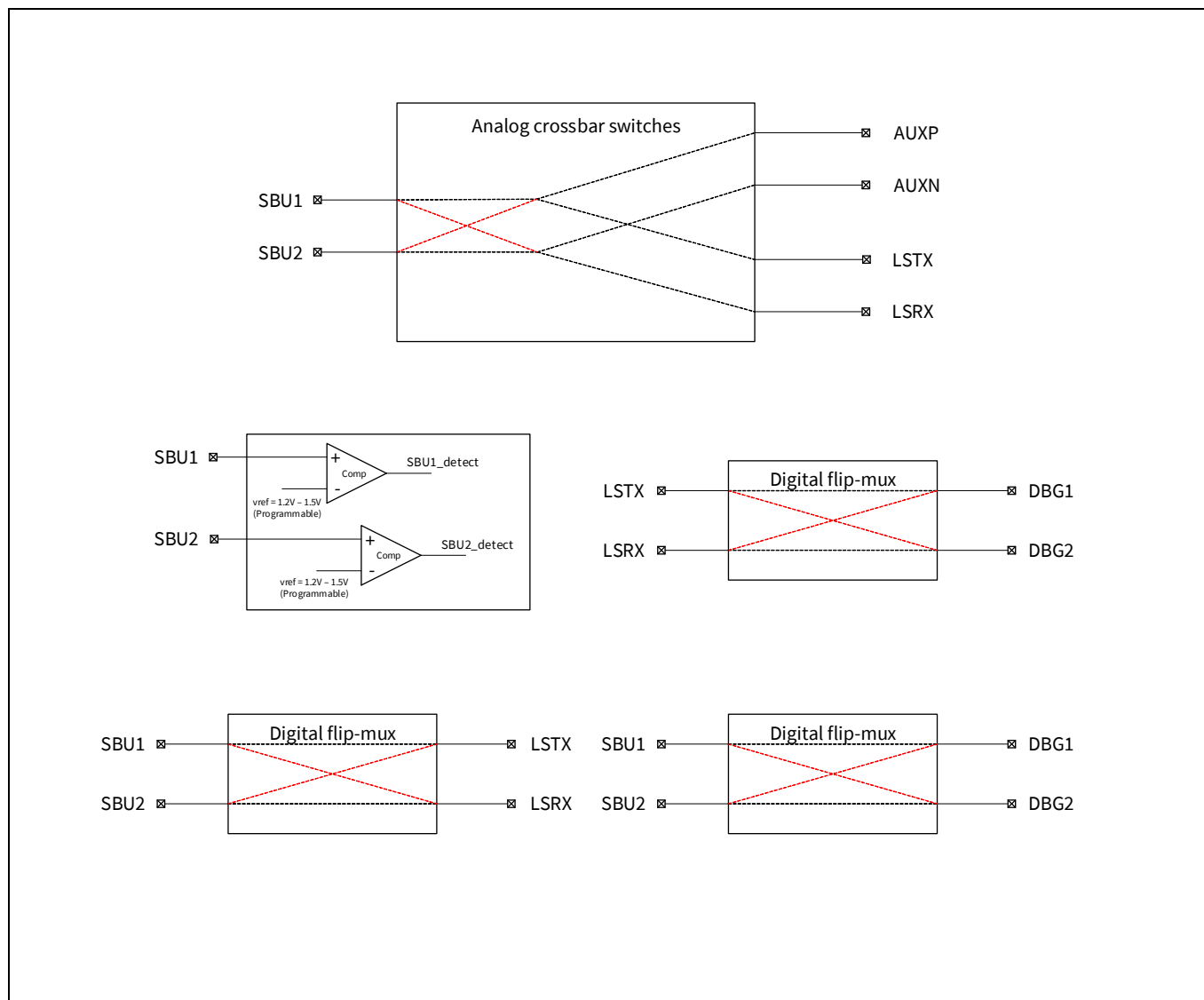


图 3 SBU 多路复用器

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

功能概述

2.4.5 负载开关控制器

PMG1-S3 具有一个集成负载开关控制器，其功能如下。

VBUS 上的过压和欠压保护

该芯片为 VBUS 电源实现一个欠压 / 过压 (UV/OV) 检测电路。UV 和 OV 的阈值均为可编程的值。

VBUS 的过电流、短路电流和反向电流故障检测比较器

该芯片支持检测 VBUS 供给路径上过电流、短路电流和反向电流等故障。通过监控放置在连接器 VBUS 路径上与芯片连接的外部电阻 (5 mΩ) 压降可以检测这些故障。PMG1-S3 通过监控该电阻上的压降可以检测这些故障。PMG1-S3 将 VBUS 供给路径上的反向电流限制为 400 mA。当 Type-C VBUS 大于 VIN (VBUS NFET 之前的发送端电压) 时，PMG1-S3 将进行快速反应并关闭 VBUS 发送端 NFET。汲取路径上不支持该功能。只要汲取端电压超过供给路径上连接器端的电压，就会出现反向电流。

VBUS 放电

PMG1-S3 具有一个集成高电压 (28 V) VBUS 放电电路。检测到拔线事件后，该芯片会释放残留电荷，并使浮动的 VBUS 回到 vSafe0V

VBUS 稳压器

该芯片共有三个输入电源 – VSYS 和 VBUS_C (Port0 和 Port1)。芯片的工作电源由稳压器稳压后的电源提供。VSYS 始终优先于 VBUS。在没有 VSYS 的情况下，VBUS (根据其可用状态选用 Port0 或 Port1) 将通过稳压器给芯片供电。VBUS 稳压器不提供任何浪涌电流保护，最多可提供 60 mA 电流。

VBUS NFET 的灵活栅极驱动器

PMG1-S3 具有两个用于驱动外部 NFET 的集成栅极驱动器。这些栅极驱动器很灵活，它们可独立用于汲取或供给路径，并且根据需求可以针对两个端口中的任何一个配置这些驱动器。针对给定的电路设计 / 应用，将这些驱动器配置为供给端 / 汲取端，除非重装电路板，否则无法在未更改电路设计下更改已配置的功能。这些栅极驱动器只支持外部 NFET。这些 NFET 必须能够支持 $\pm V_{BUS_NGDO_MAX}$ 的最大 VGS 电平。这些栅极驱动器不支持 FRS 功能。

2.5 USB2.0 全速器件和 USB 快充充电器检测

PMG1-S3 具有一个支持公告类的 USB 2.0 FS 器件和用于下载固件的 HID 类应用。通过连接到 DP/DM 引脚的 USB 快充充电器检测模块，PMG1-S 可以检测符合 BC 1.2、Apple Charger、QC3.0 和 AFC 标准的常规电池充电器。AFC 协议仅在供给源配置中支持。

2.6 固定功能数字模块

2.6.1 计时器 / 计数器 / 脉宽调制器模块

计时器 / 计数器 / PWM 模块包含一个用户可编程周期长度的 16 位计数器。另外，还有一个捕获寄存器，该寄存器用于记录事件 (可能是 I/O 事件) 发生时的计数值；一个周期寄存器，当计数值与周期寄存器的值相等时，该寄存器可以停止或自动重新加载计数器；一个比较寄存器，它被用于生成比较值信号，以作为 PWM 占空比输出使用。每个 TCPWM 计数器都有启动、停止、计数、重载和捕获输入。在 PWM 模式下，“杀死”输入可用于强制输出到一个预设状态。例如，在马达驱动系统中，当出现过电流状态时，因为没有时间等待软件干预，可以立即通过它来关闭驱动 FET 的 PWM。

PMG1-S3 具有多达八个 TCPWM。固件可以将这些模块作为内部计时器使用，或者在 GPIO 上使用这些模块提供基于 PWM 的功能。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

功能概述

2.6.2 SCB

PMG1-S3 具有八个 SCB 模块，可以将这些模块配置为 I2C、SPI 或 UART。这些模块可以实现完整的多主设备和从设备 I2C 接口。这些接口具有多主设备仲裁功能。I2C 符合标准 Philips I2C 规范 V3.0。这些模块的工作速度可达 1 Mbps，另外它还提供了各种灵活的缓冲选项，以降低 CPU 的中断负荷和延迟。

此外，SCB 模块还支持一个深度为 8 阶用于接收 (RX) 和传送 (TX) 数据的 FIFO 模块，以此降低了 CPU 读取数据的负荷，可以有效降低由于 CPU 没有及时读取数据而发生的时钟延展。在没有 DMA 的情况下，该 FIFO 模式非常有用。数据吞吐量并非 I2C 的关键考虑因素。只有 SCB0 的 I2C 端口是支持电气保护的。SCB1-7 的 I2C 端口不是电气保护端口，因为这些 GPIO 上的高逻辑电平会给 MCU 反向供电。

UART 模式：这是一个运行速度高达 1 Mbps 的全功能 UART。此外，它还支持 9 位多处理器共工模式，并以寻址方式共用外设的 RX 和 TX 线。支持常用的 UART 功能，如奇偶错误校验、中断检测和帧错误检验。

SPI 模式：SPI 模式支持全 Motorola SPI、TI SSP (基本上添加了一个用于同步 SPI 编解码器的启动脉冲) 和 National Microwire (SPI 的半双工形式)。SPI 模块也可以使用 FIFO 模块。

2.6.3 GPIO 接口

PMG1-S3 具有 50 个 GPIO，其中包含可以将这些引脚作为 GPIO 使用的共用的 SCB 和 SWD 引脚。

GPIO 模块实现以下功能：

- 支持以下八种强驱动模式：强推拉、电阻上拉和下拉、弱 (电阻) 上拉和下拉、开漏及开源、仅输入以及禁用。
- 选择输入阈值 (CMOS 或 LVTTL)。
- 输入和输出禁用的独立控制。
- 用于锁存前一状态的保持模式 (用于保留 I/O 在深度睡眠模式的状态)
- 用于 dV/dt 相关噪声控制的可选转换速率。

引脚被分组为逻辑单元 (又称端口)，其宽度为 8 位。在上电和复位期间，各模块被强制进入禁用状态，从而避免为任何输入端供电和 / 或造成引脚启用时的过流现象。有一个称为高速 I/O 矩阵 (High-Speed I/O Matrix) 的多路结构，用于特定 I/O 引脚连接到特定外设的信号接口。特定 I/O 引脚可连接外设信号，引脚位置被限定，以降低内部多路连接的复杂性。数据输出寄存器和引脚状态寄存器分别用于保存引脚上需要驱动的值和引脚的状态。可以通过软件对配置寄存器进行编程以改变每个数字 I/O 端口的引脚设置。

如果中断被使能，则每个 I/O 引脚都能生成一个由边沿触发的中断，并且每个 I/O 端口都有一个与其相关的中断请求 (IRQ) 和中断服务子程序 (ISR) 向量。

I/O 端口可以在深度休眠模式下保持其状态或保持开启状态。如果通过复位恢复操作，则引脚将进入高阻抗状态。如果通过中断事件恢复操作，则引脚驱动器将保持其状态，直到固件更改其状态为止。断电时，(数据总线上的) I/O 不会消耗电流。

GPIO 电源域

所有 GPIO 都被放置在一个独立的 I/O 电源域中 (VDDIO) (SBU GPIO 除外)。独立的 I/O 电源域提供了灵活的系统级接口连接。连接到 SBU (连接器端) 的 GPIO 位于 VDDD 电源域而不是 VDDIO 电源域。

表 50 列出了 48-QFN 和 97-BGA 封装中 VDDIO 和 VDDD 电源域上的 GPIO 数量。在 97-BGA 封装中 VDDIO 上的 38 个 GPIO 里面，请确保其中 26 个 GPIO 用于特殊模拟外接模块，如 CTBm、12 位 SAR ADC、CAPSENSE™输入和 LPCOMP。26 个 GPIO 的端口 1 (仅低功耗比较器输入)、端口 2、3 和 5 满足下面要求

1. I/O 采用的外部电压或内部路由到 I/O 的电压不能超过 VDDIO 电源电压 (因为 $VDDIO \leq VDDA$)
2. 启动时，只有所有电源 (VDDIO、VDDD 和 VDDA) 都通电后，才能在这些 I/O 上采用外部电压。

对于 97-BGA 中的所有 50 个 GPIO，AMUXBUS A 和 AMUXBUS B 线上的电压不能超过 VDDA 电源电压。

2.6.3.1 电气保护的 GPIO

EZ-PD™ PMG1-S3 有两个引脚是电气保护的 GPIO。这两个引脚分别为 P4.0 和 P4.1，它们是 SCB0 的 I2C 引脚。电气保护功能可确保在没有 VBUS/VSYS 电源的情况下，这些引脚上由于 I2C 线路活动而产生的逻辑高电平不会给 MCU 反向供电。

2.7 特殊功能外设

2.7.1 CAPSENSE™

PMG1-S3 具有一个支持 16 个输入源的 CAPSENSE™ sigma-delta (CSD) 模块；在系统设计中，通过一个模拟多路复用器总线，以及在使用软件控制的支持下，该模块可以通过模拟复用总线连接这些输入源到任何一个引脚。因此，任何引脚或引脚组都可以提供 CAPSENSE™ 功能。

CAPSENSE™ 模块具有两个 IDAC。在不使用 CAPSENSE™ 功能的情况下，这些 IDAC 可用于通用 DAC 功能。由于具有两个 AMUX 总线，因此 CAPSENSE™ 可以使用其中一个 IDAC (不防水)，而另一个 IDAC 可用于通用 DAC 功能。

使用第二个 IDAC 提供耐水性的屏蔽驱动，用于耐水驱动屏蔽，从而能够在感应期间寄生电容保持同一个电荷值。CAPSENSE™ 模块提供自电容感应和互电容感应。

3 电源系统概述

图 4 显示了 PMG1-S3 上电源引脚的一般配置要求。Vccd 为低压逻辑模块供电，Vddd 为高压逻辑模块供电。模拟块使用 Vdda 单独供电。Vccq 是静音稳压器的输出功率，为带隙基准块供电。Vddio 为大多数 GPIO 供电。不过，也有少数 GPIO 由 Vddd 供电。通过 PMG1-S3 电源方案可以实现不同的 VDDD 和 VDDA 连接。此外，不需要电源启动电压排序。**图 4** 显示的是 VDDD 和 VDDA 可以是单独的网络，它们在芯片上没有任何电气连接。根据不同的封装要求，可以依需求在绑定筹备中或者在芯片外连接这些电源。

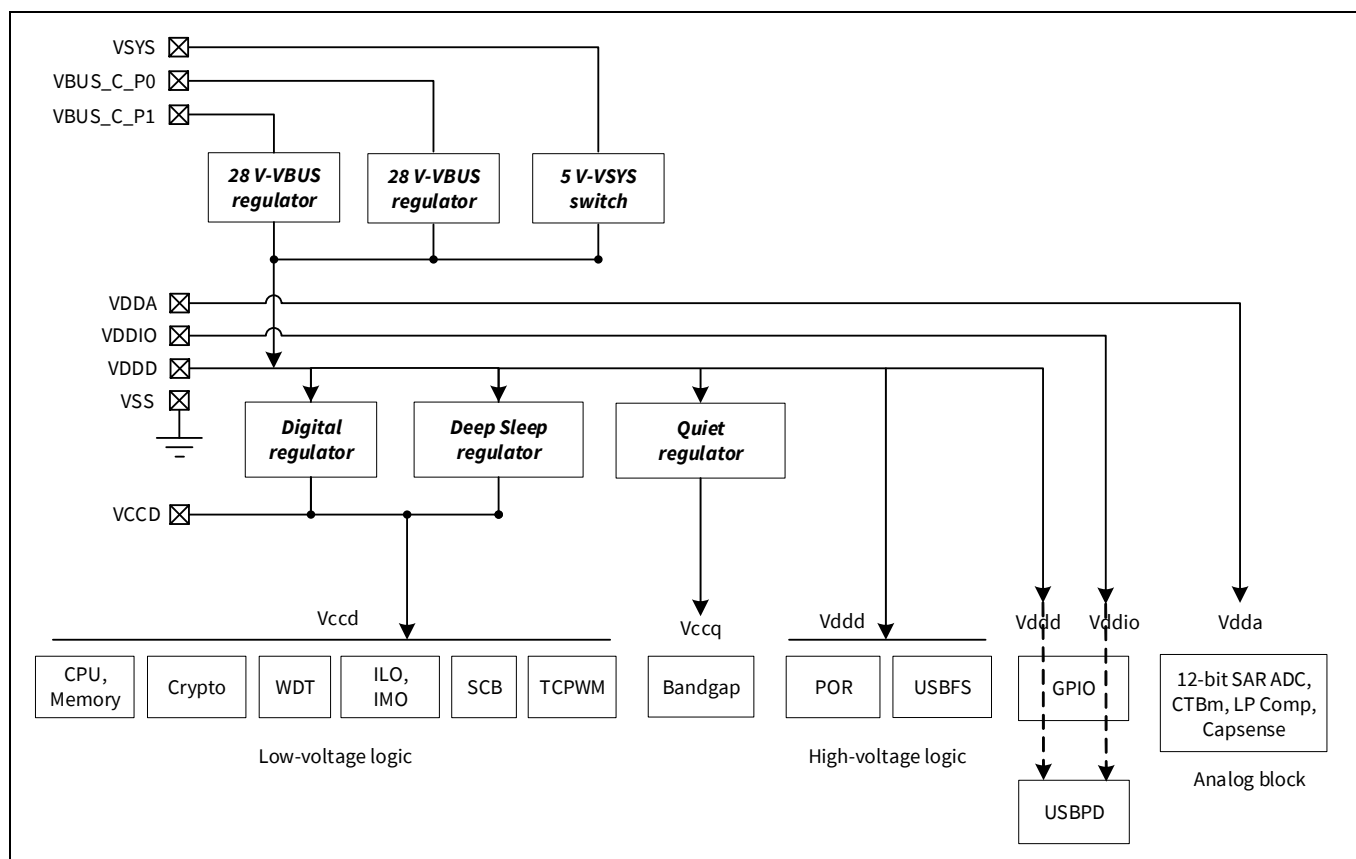


图 4 PMG1-S3 电源系统框图



引脚分布

4

表 2 PMG1-S3 CYPM132x-97BZXI 和 CYPM1311-48LDXI的引脚列表

组	97-BGA	48-QFN	引脚名称	备用功能 (HSIOM_PORT_SEL)								引脚说明
				模拟	ACT#0	ACT#1	ACT#2	ACT#3	DS#0	DS#2	DS#3	
GPIO	H2		P1.0	–	–	–	–	–	–	–	–	GPIO, CSD
	P3	12	P1.1	lpcomp1_inp	–	–	scb3_uart_rx	–	swd_clk	scb3_spi_clk	scb3_i2c_scl	GPIO, COMP1, SCB3, CSD, 串行线调试时钟
	R3	13	P1.2	lpcomp1_inn	–	–	scb3_uart_tx	–	swd_data	scb3_spi_miso	scb3_i2c_sda	GPIO, COMP1, SCB3, CSD, 串行线调试数据
	K4	14	P1.3	–	tcpwm4_line	tcpwm4_compare_match	scb3_uart_cts	tcpwmx_tr_in4	–	scb3_spi_mosi	–	GPIO, SCB3, TCPWM4 输出, CSD, thunderbolt 中断 PD port-0, TCPWM 输入
	M10	20	P1.4	–	tcpwm5_line	tcpwm5_compare_match	scb3_uart_rts	tcpwmx_tr_in5	–	scb3_spi_select	–	GPIO, SCB3, TCPWM5 输出, CSD, 热插拔检测 PD port-0, TCPWM 输入
	M12	21	P1.5	lpcomp0_inn	–	–	scb1_uart_tx ^[1]	–	–	scb1_spi_miso ^[1]	scb1_i2c_sda	GPIO, COMP0, SCB1, CSD
	K12	22	P1.6	lpcomp0_inp	ext_clk0	–	–	–	–	scb1_spi_clk ^[1]	scb1_i2c_scl	GPIO, COMP0, SCB1, CSD, 外部时钟输入
	A2		P2.0	sarmux_0	–	–	scb5_uart_rts	–	–	scb5_spi_select	–	GPIO, SAR 输入, SCB5, CSD
	B2	48	P2.1	sarmux_1	tcpwm2_line	tcpwm2_compare_match	scb0_uart_rts	tcpwmx_tr_in2	–	scb0_spi_select	–	GPIO, SAR 输入, TCPWM2 输出, SCB0, CSD, TCPWM 输入
GPIO	A3	47	P2.2	sarmux_2	–	–	scb5_uart_tx	–	–	scb5_spi_miso ^[1]	scb5_i2c_sda	GPIO, SAR 输入, SCB5, CSD
	B5	46	P2.3	sarmux_3	–	–	scb5_uart_rx	–	–	scb5_spi_clk ^[1]	scb5_i2c_scl	GPIO, SAR 输入, SCB5, CSD
	A7	45	P2.4	sarmux_4	tcpwm3_line	tcpwm3_compare_match	scb0_uart_cts	tcpwmx_tr_in3	–	scb0_spi_miso	–	GPIO, SAR 输入, TCPWM3 输出, SCB0, CSD, TCPWM 输入
	A5		P2.5	sarmux_5	–	–	scb5_uart_cts	–	–	scb5_spi_mosi	–	GPIO, SAR 输入, SCB5, CSD
	B7		P2.6	sarmux_6	–	–	scb1_uart_rts	–	–	scb1_spi_mosi	–	GPIO, SAR 输入, SCB1, CSD
	A8		P2.7	sarmux_7	–	–	scb1_uart_cts	–	–	scb1_spi_select	–	GPIO, SAR 输入, SCB1, CSD
	A1	1	P3.0	sar_ext_vref ctb0_oa1+	tcpwm6_line	tcpwm6_compare_match	scb4_uart_cts	tcpwmx_tr_in6	–	scb4_spi_mosi	–	GPIO, CTBm, TCPWM6 输出, SCB4, CSD, TCPWM 输入
	B3		P3.1	ctb0_oa0+	–	–	–	–	–	–	–	GPIO, CTBm, CSD
	C2		P3.2	ctb0_oa1+	–	–	–	–	–	–	–	GPIO, CTBm, CSD

Notes

- 48-QFN封装中不提供。
- I/O 逻辑连接到VDDD 而非 VDDIO.



表 2 PMG1-S3 CYPM132x-97BZXI 和 CYPM1311-48LDXI的引脚列表（续）

组	97-BGA	48-QFN	引脚名称	备用功能 (HSIOM_PORT_SEL)								引脚说明
				模拟	ACT#0	ACT#1	ACT#2	ACT#3	DS#0	DS#2	DS#3	
GPIO	B1	2	P3.3	ctb0_oa1-	tcpwm7_line	tcpwm7_compare_match	scb4_uart_rts	tcpwmx_tr_in7	-	scb4_spi_select	-	GPIO, CTBm, TCPWM7 输出, SCB4, CSD, TCPWM 输入
	D4		P3.4	ctb0_oa1_out_10x	-	-	-	-	-	-	-	CTBm, GPIO, CSD
	F4	3	P3.5	ctb0_oa0_out_10x	-	-	scb4_uart_rx	-	-	scb4_spi_clk	scb4_i2c_scl	GPIO, CTBm, SCB4, CSD
	E2	4	P3.6	ctb0_oa0-	-	-	scb4_uart_tx	-	-	scb4_spi_miso	scb4_i2c_sda	GPIO, CTBm, SCB4, CSD
	C1		P3.7	ctb0_oa0+	-	-	-	-	-	-	-	GPIO, CTBm, CSD
	E15	34	P4.0	-	-	-	scb0_uart_rx	-	swd_clk(alt)	scb0_spi_clk	scb0_i2c_scl	GPIO, SCB0, CSD, 备用 SWD 时钟
	D12	35	P4.1	-	-	-	scb0_uart_tx	-	swd_data(alt)	scb0_spi_mosi	scb0_i2c_sda	GPIO, SCB0, CSD, 备用 SWD 数据
	G2	7	P5.0	csd_csh_tank	-	-	scb2_uart_rx	-	-	scb2_spi_clk	scb2_i2c_scl	GPIO, SCB2, CSD
	E1	8	P5.1	csd_c_mod	-	-	scb2_uart_tx	-	-	scb2_spi_mosi	scb2_i2c_sda	GPIO, SCB2, CSD
	H6	9	P5.2	csd_c_shield	-	-	scb2_uart_cts	-	-	scb2_spi_miso	lpcomp1_comp	GPIO, CSD
	H1	10	P5.3	csd_vref_ext	-	-	scb2_uart_rts	-	-	scb2_spi_select	lpcomp0_comp	GPIO, SCB2, CSD
	G1		P5.4	-	-	-	-	-	-	-	-	GPIO, CSD
	H4	11	P5.5	-	-	-	-	-	-	-	-	GPIO, CSD, 嵌入式控制器中断
	G15		P7.0	-	-	-	scb1_uart_rx	-	-	-	-	GPIO, SCB1, thunderbolt 中断 PD port-1, CSD
	G14		P7.1	-	-	-	-	-	-	-	-	CSD, 热插拔检测 PD port-1
	A14		P7.2	-	-	-	-	-	-	-	-	GPIO, CSD
	B13		P7.3	-	-	-	scb7_uart_tx	-	-	scb7_spi_miso	scb7_i2c_sda	GPIO, SCB7, CSD
	B11		P7.4	-	-	-	scb7_uart_rx	-	-	scb7_spi_clk	scb7_i2c_scl	GPIO, SCB7, CSD
	A9		P7.5	-	-	-	scb7_uart_cts	-	-	scb7_spi_mosi	-	GPIO, SCB7, CSD
	B9		P7.6	-	-	-	scb7_uart_rts	-	-	scb7_spi_select	-	GPIO, SCB7, CSD

Notes
1. 48-QFN封装中不提供。
2. I/O 逻辑连接到VDDD 而非 VDDIO.

表 2 PMG1-S3 CYPM132x-97BZXI 和 CYPM1311-48LDXI的引脚列表 (续)

组	97-BGA	48-QFN	引脚名称	备用功能 (HSIOM_PORT_SEL)								引脚说明
				模拟	ACT#0	ACT#1	ACT#2	ACT#3	DS#0	DS#2	DS#3	
Muxes/ Switches	R8	17	P0.0/ LSRX_P1 ^[2]	-	-	-	-	-	usbpd1_sbu_ lsrx ^[1]	-	-	CSD, GPIO, LSRX port-1
	R7		P0.1/ LSTX_P1 ^[2]	-	-	-	-	-	usbpd1_sbu_ lstx	-	-	CSD, GPIO, LSTX port-1
	P7		P0.2/ DBG1_P1 ^[2]	-	-	-	-	-	usbpd1_sbu_ dbg1	-	-	CSD, GPIO, SBU-LSTX debug1 引脚 port-1
	K6		P0.3/ DBG2_P1 ^[2]	-	-	-	-	-	usbpd1_sbu_ dbg2	-	-	CSD, GPIO, SBU-LSTX debug2 引脚 port-1
	P8		P0.4/ DBG2_P0 ^[2]	-	tcpwm1_line	tcpwm1_ compare_ match	-	tcpwmx_tr_in1	usbpd0_sbu_ dbg2	-	-	CSD, GPIO, TCPWM1 输出, SBU-LSTX debug2 引脚 port-0, TCPWM 输入
	M8		P0.5/ DBG1_P0 ^[2]	-	-	-	-	-	usbpd0_sbu_ dbg1	-	-	CSD, GPIO, SBU-LSTX debug1 引脚 port-0
	R9		P0.6/ LSTX_P0 ^[2]	-	-	-	-	-	usbpd0_sbu_ lstx	-	-	CSD, GPIO, LSTX port-0
	R11		P0.7/ LSRX_P0 ^[2]	-	-	-	-	-	usbpd0_sbu_ lsrx	-	-	CSD, GPIO, LSRX port-0
	R5	15	P6.0/ SBU1_P1 ^[2]	-	ext_clk1	-	scb6_uart_tx	-	usbpd1_sbu_ io1	scb6_spi_miso	scb6_i2c_sda	CSD, GPIO, Type-C DisplayPort 辅助信号 – Connector 端: Port-1, SCB6, 外 部时钟输入
	P5	16	P6.1/ SBU2_P1 ^[2]	-	-	-	scb6_uart_rx	-	usbpd1_sbu_ io2	scb6_spi_clk	scb6_i2c_scl	CSD, GPIO, Type-C DisplayPort 辅助信号 – Connector 端: Port-1, SCB6
	P13	18	P6.2/ SBU2_P0 ^[2]	-	tcpwm0_line	tcpwm0_ compare_ match	scb6_uart_rts	tcpwmx_tr_in0	usbpd0_sbu_ io2	scb6_spi_select	-	CSD, GPIO, Type-C DisplayPort 辅助信号 – Connector 端: Port-0, SCB6, TCPWM0 输出, TCPWM 输入
	R13	19	P6.3/ SBU1_P0 ^[2]	-	-	-	scb6_uart_cts	-	usbpd0_sbu_ io1	scb6_spi_mosi	-	CSD, GPIO, Type-C DisplayPort 辅助信号 – Connector 端: Port-0, SCB6
	M4		AUX_P_P1	-	-	-	-	-	-	-	-	Type-C DisplayPort 辅助信号 – System 端: Port-1
Muxes/ Switches	M6		AUX_N_P1	-	-	-	-	-	-	-	-	Type-C DisplayPort 辅助信号 – System 端: Port-1
	P11		AUX_P_P0	-	-	-	-	-	-	-	-	Type-C DisplayPort 辅助信号 – System 端: Port-0
	P9		AUX_N_P0	-	-	-	-	-	-	-	-	Type-C DisplayPort 辅助信号 – System 端: Port-0
USB FS	A11	40	USBDM	-	-	-	-	-	-	-	-	USB 2.0 (FS-PHY) DM
	A13	39	USBDP	-	-	-	-	-	-	-	-	USB 2.0 (FS-PHY) DP

Notes

1. 48-QFN封装中不提供。
2. I/O 逻辑连接到VDDO 而非 VDDIO。



表 2 PMG1-S3 CYPM132x-97BZXI 和 CYPM1311-48LDXI的引脚列表（续）

组	97-BGA	48-QFN	引脚名称	备用功能 (HSIOM_PORT_SEL)								引脚说明
				模拟	ACT#0	ACT#1	ACT#2	ACT#3	DS#0	DS#2	DS#3	
VBUS OCP/ SCP/RCP	A15	37	CSN_P0	-	-	-	-	-	-	-	-	VBUS 端外部 Rsense 的电流 感应负输入: Port-0
	B15	38	CSP_P0	-	-	-	-	-	-	-	-	VBUS 端外部 Rsense 的电流 感应正输入: Port-0
	C14		CSN_P1	-	-	-	-	-	-	-	-	VBUS 端外部 Rsense 的电流 感应负输入: Port-1
	C15		CSP_P1	-	-	-	-	-	-	-	-	VBUS 端外部 Rsense 的电流 感应正输入: Port-1
USB PD Type-C	N14	28	CC1_P0	-	-	-	-	-	-	-	-	USB PD port-0 连接器检测/配 置通道 1
	N15			-	-	-	-	-	-	-	-	
	N1		CC1_P1	-	-	-	-	-	-	-	-	USB PD port-1 连接器检测/配 置通道 1
	N2			-	-	-	-	-	-	-	-	
	J14	30	CC2_P0	-	-	-	-	-	-	-	-	USB PD port-0 连接器检测/配 置通道 2
	J15			-	-	-	-	-	-	-	-	
	J1		CC2_P1	-	-	-	-	-	-	-	-	USB PD port-1 连接器检测/配 置通道2
	J2			-	-	-	-	-	-	-	-	
VBUS_ NGDO	R14	24	VBUS_IN_N GDO_P0	-	-	-	-	-	-	-	-	NGDO 的VBUS 输入 - Path-0 (4 V to 30 V)
	R2		VBUS_IN_N GDO_P1	-	-	-	-	-	-	-	-	NGDO 的VBUS 输入 - Path-1 (4 V to 30 V)
	R15	25	VBUS_OUT _NGDO_P0	-	-	-	-	-	-	-	-	NGDO 的VBUS 输出 - Path-0 (4 V to 30 V)
	R1		VBUS_OUT _NGDO_P1	-	-	-	-	-	-	-	-	NGDO 的VBUS 输出 - Path-1 (4 V to 30 V)
	P14	27	VBUS_IN_ CTRL_P0	-	-	-	-	-	-	-	-	用于启用/ 禁用USB Type-C Port-0 的 NFET (输入端) 的 全轨控制I/O
	P2		VBUS_IN_ CTRL_P1	-	-	-	-	-	-	-	-	用于启用/ 禁用USB Type-C Port-1 的 NFET (输入端) 的 全轨控制I/O
	P15	26	VBUS_OUT _CTRL_P0	-	-	-	-	-	-	-	-	用于启用/ 禁用USB Type-C Port-0 的 NFET (输出端) 的 全轨控制I/O
	P1		VBUS_OUT _CTRL_P1	-	-	-	-	-	-	-	-	用于启用/ 禁用USB Type-C Port-1 的 NFET (输出端) 的 全轨控制I/O
Reset	E14	33	XRES	-	-	-	-	-	-	-	-	复位输入

Notes

- 48-QFN封装中不提供。
- I/O 逻辑连接到VDDD 而非 VDDIO。



表 2 PMG1-S3 CYPM132x-97BZXI 和 CYPM1311-48LDXI的引脚列表（续）

组	97-BGA	48-QFN	引脚名称	备用功能 (HSIOM_PORT_SEL)								引脚说明
				模拟	ACT#0	ACT#1	ACT#2	ACT#3	DS#0	DS#2	DS#3	
Power	B14	36	VSYS	-	-	-	-	-	-	-	-	2.8-V 至 5.5-V 系统电源
	D8	43	VDDD	-	-	-	-	-	-	-	-	VDDD 电源输出 1. 由VSYS 供电 - (最小值: VSYS-100 mV) 2.7 V 至 5.5 V 2. 由VBUS 供电 - 2.7 V 至 3.6V
	D6	5	VDDA	-	-	-	-	-	-	-	-	电路板上与VDDD 短接的 可编程模拟电源 (2.7 V - 5.5 V)
	F6			-	-	-	-	-	-	-	-	
	B8	23	VDDIO	-	-	-	-	-	-	-	-	GPIO 电源 (1.71 V - 5.5 V)
	H12	42		-	-	-	-	-	-	-	-	
	D10	41	VCCD	-	-	-	-	-	-	-	-	用于过滤电容的1.8 V 调节器输出。该引脚不能驱动外部负载。
	H15	31	VBUS_C_P0	-	-	-	-	-	-	-	-	NGDO 的VBUS 输入 - Port-0 (4 V 至 30V)
	H14		VBUS_C_P1	-	-	-	-	-	-	-	-	NGDO 的VBUS 输入 - Port-1 (4 V 至 30 V)
	L14	29	VCONN_Src_P0	-	-	-	-	-	-	-	-	用于Type-C VCONN FET 的电源 (4.85 V 至 5.5 V) : Port-0
L15	-			-	-	-	-	-	-	-	-	
	L1	VCONN_Src_P1	-	-	-	-	-	-	-	-	用于Type-C VCONN FET 的电源 (4.85 V 至 5.5 V) : Port-1	
	L2		-	-	-	-	-	-	-	-		-
Ground	F10	6	VSS	-	-	-	-	-	-	-	-	接地
	F12	32	VSS	-	-	-	-	-	-	-	-	
	F8	44	VSS	-	-	-	-	-	-	-	-	
	H10		VSS	-	-	-	-	-	-	-	-	
	H8		VSS	-	-	-	-	-	-	-	-	
	K10		VSS	-	-	-	-	-	-	-	-	
	K8		VSS	-	-	-	-	-	-	-	-	

Notes
1. 48-QFN封装中不提供。
2. I/O 逻辑连接到VDDD 而非 VDDIO.

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

引脚分布

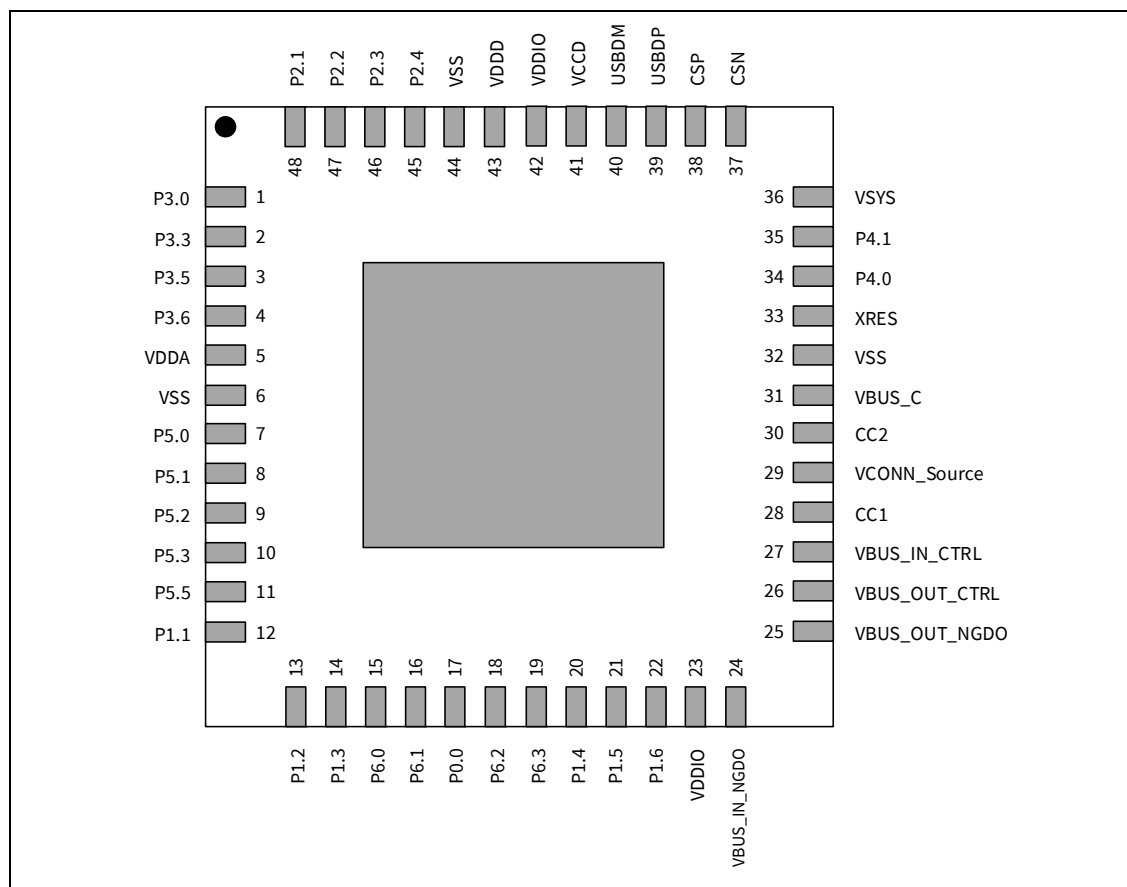


图 5 CYPM1311-48LDXI: 单端口 48 引脚 QFN

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

引脚分布

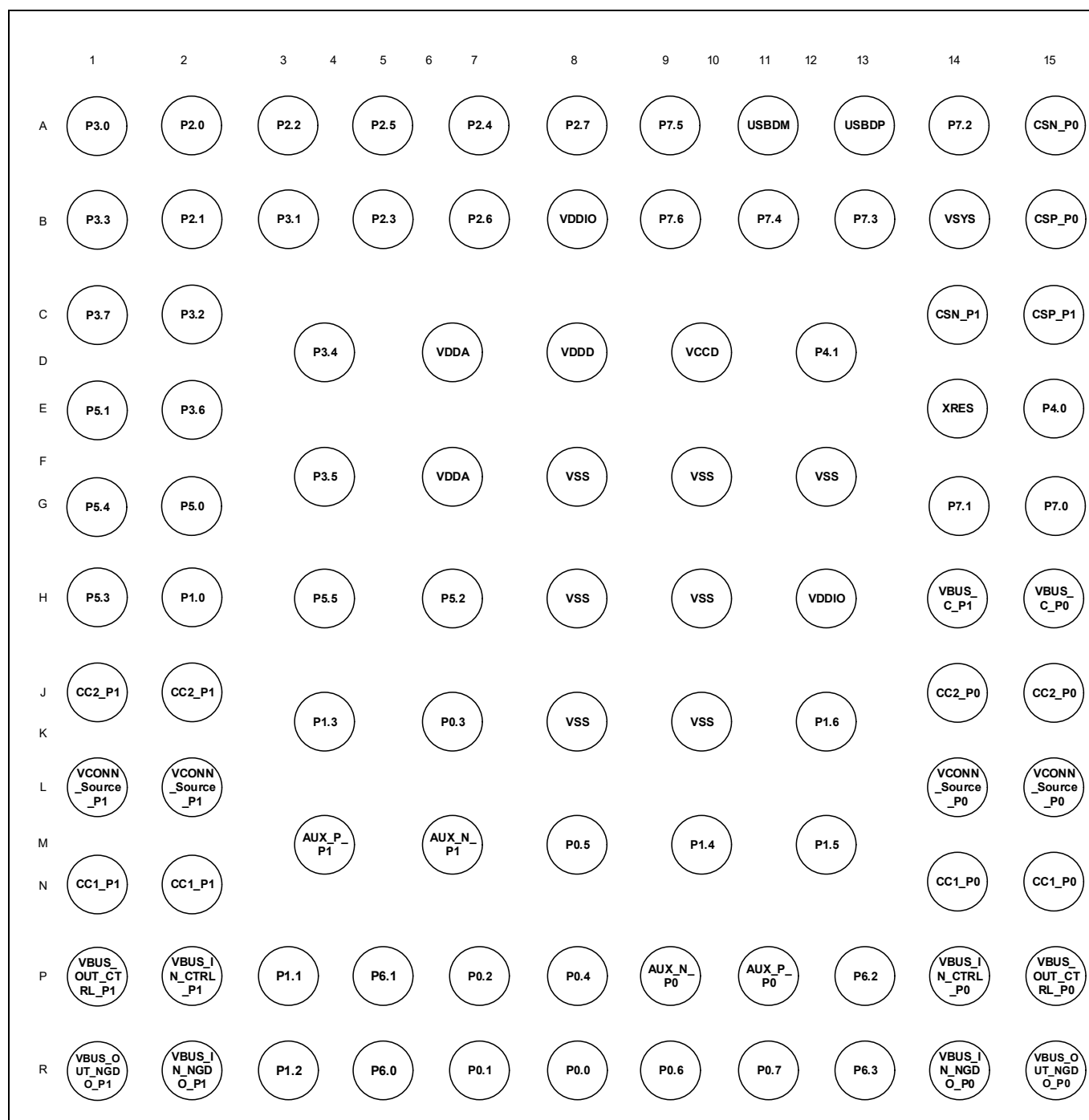


图 6 CYPM132x-97BZXI: 双端口 97 球 BGA

5 应用框架图

图 7 展示了 PMG1-S3 作为单端口电源汲取端，与所连接的充电器协商 PD 协定，以获得更高的电压，同时它也充当系统中的 MCU。PMG1-S3 48-QFN 封装可用于只需要一个 Type-C 端口的装置应用。

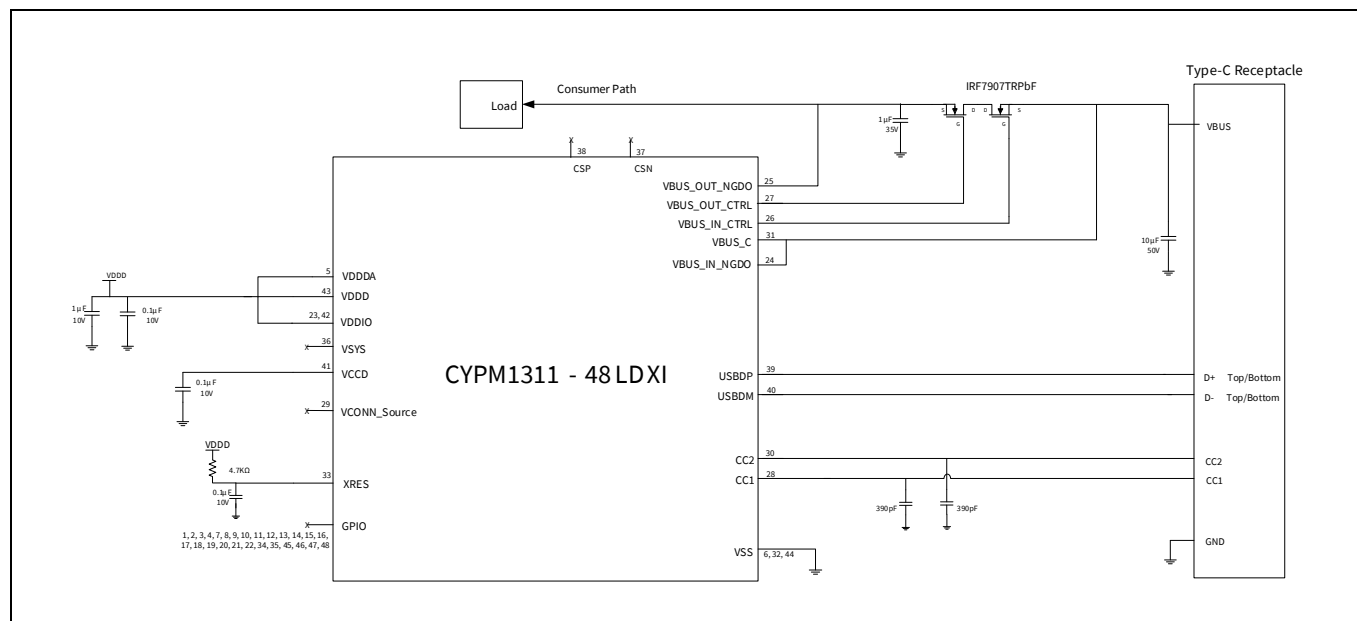


图 7 使用 48 引脚 QFN PMG1-S3 的电源汲取端应用

图 8 展示的应用中使用了 97 球 BGA PMG1-S3，它在两个 Type-C 端口上都作为电源汲取端使用。

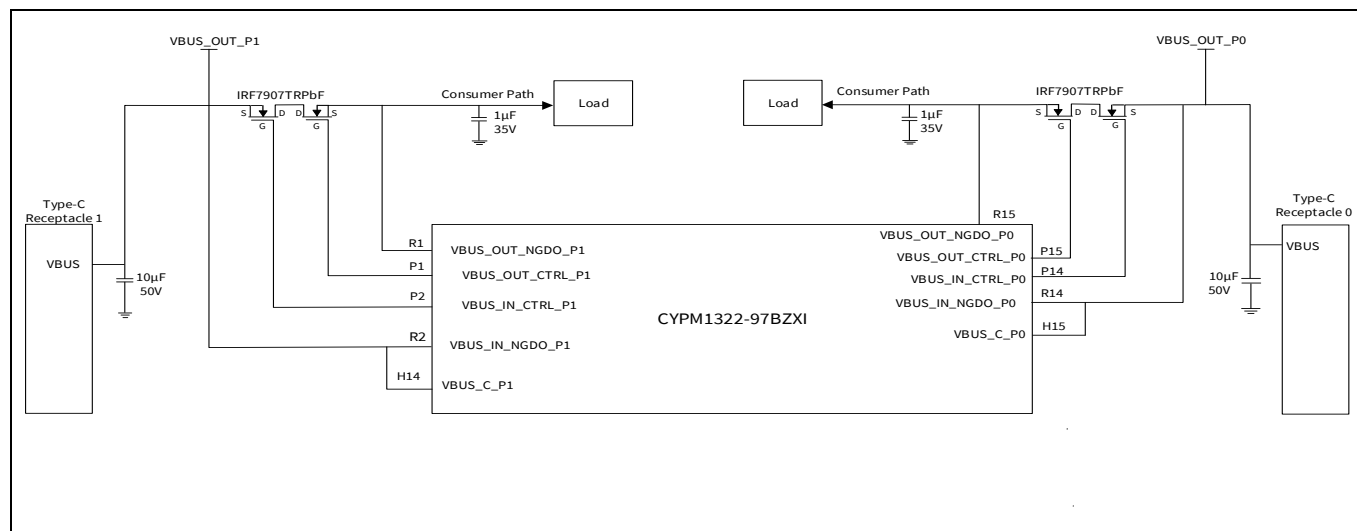


图 8 两个 Type-C 端口均采用 97 球 BGA 的电源汲取端配置

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

应用框架图

图 9 展示的应用中使用了 97 球 BGA PMG1-S3，它在两个 Type-C 端口上都作为电源供给端使用。

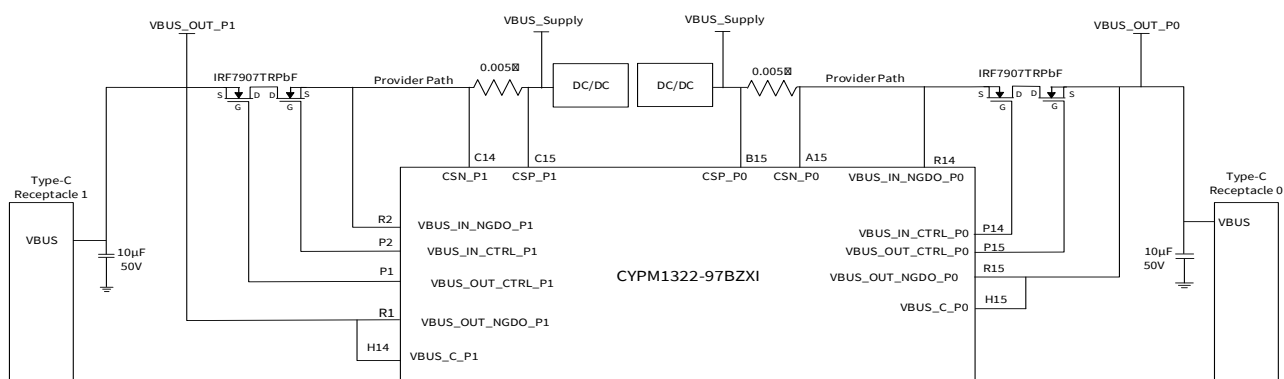


图 9 两个 Type-C 端口均采用 97 球 BGA 的电源供给端配置

图 10 展示的应用中使用了 97 球 BGA PMG1-S3，它在其中一个 Type-C 端口上作为电源供给端使用，在另外一个 Type-C 端口上作为电源汲取端使用。

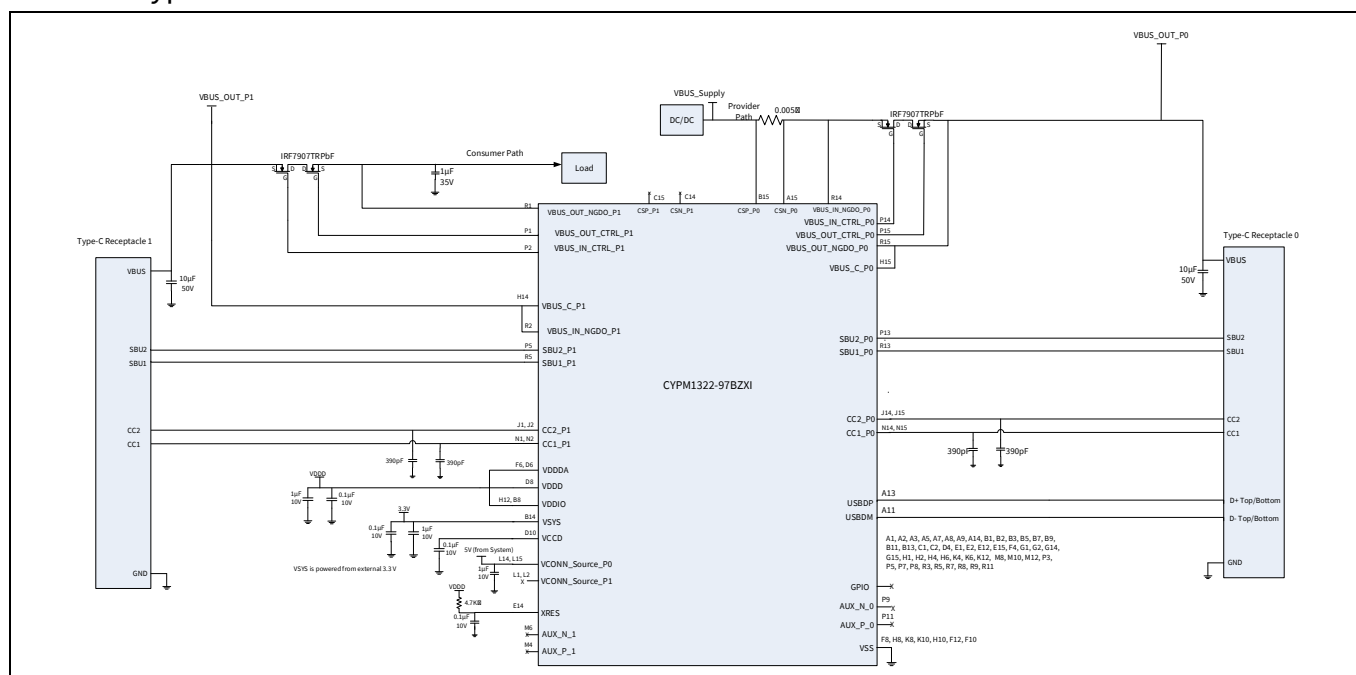


图 10 采用 97 球 BGAPMG1-S3 的电源供给端和汲取端应用

在图 11 中，端口 0 在其中一个 Type-C 端口上配置为 DRP，在另一个 Type-C 端口上配置为电源汲取端。DRP 端口使用了两对 PMG1-S3 栅极驱动器引脚，而在端口 1 的电源供给路径上，使用了由 GPIO 控制的外部 FET。

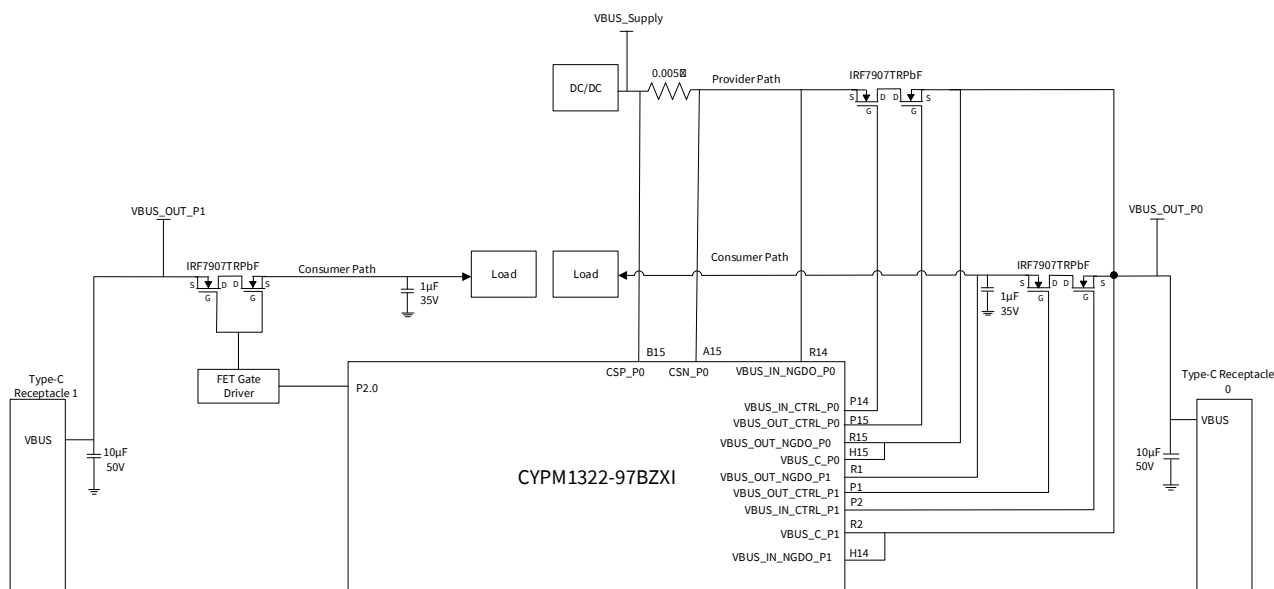


图 11 97 球 BGA 的使用：一个 Type-C 端口用作 DRP、另一个 Type-C 端口用作电源供给端

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6 电气规范

6.1 最大绝对额定值

表 3 最大绝对额定值^[3]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PWR.ABS#1	V _{DDIO_ABS}	相对于 V _{SS} 的 I/O 供电电压 (V _{SSIO} = V _{SSD} = V _{SSA})	-0.5 ^[4]	–	6	V ^[5]	最小 - 最大绝对值
SID.PWR.ABS#2	V _{CCD_ABS}	相对于 V _{SSD} 的直接数字内核输入电压	-0.5	–	1.95	V	
SID.PWR.ABS#3	V _{GPIO_ABS}	GPIO 电压	-0.5	–	6		最小 - 最大绝对值 在任何情况下, 该值都不能超过 “V _{DDIO} + 0.5”。
SID.PWR.ABS#4	V _{GPIO_FAILSAFE_ABS}	电气保护 GPIO 电压	-0.5	–	6		最小 - 最大绝对值
SID.PWR.ABS#5	I _{GPIO_ABS}	每个 GPIO 上的电流	-25	–	25	mA	
SID.PWR.ABS#6	I _{GPIO_injection}	每个引脚上的 GPIO 注入电流	-0.5	–	0.5		
SID.PD.PWR.ABS#1	V _{CONN_SOURCE_ABS}	相对于 V _{SS} 的最小 - 最大供电电压	-0.5	–	6	V	
SID.PD.PWR.ABS#2	V _{SYS_ABS}						
SID.PD.PWR.ABS#3	V _{BUS_ABS}	相对于 V _{SS} 的最小 - 最大 V _{BUS_C_P0/1} 电压	-0.3	–	34		最小 - 最大绝对值
SID.PD.PWR.ABS#4	V _{BUS_NGDO_ABS}	相对于 V _{SS} 的最小 - 最大 V _{BUS_IN/OUT_P0/1} 电压	-0.3	–	34		最小 - 最大绝对值
SID.PD.PIN.ABS#1	V _{CC_PIN_ABS}	CC1 和 CC2 引脚上的最小 - 最大电压	-0.5	–	6		最小 - 最大绝对值 在任何情况下, 该值都不能超过 “V _{DDD} + 0.5”。
SID.PD.PIN.ABS#2	V _{SBU_PIN_ABS}	SBU1 和 SBU2 引脚上的最小 - 最大电压	-0.5	–	6		
SID.PD.PIN.ABS#3	V _{USB_PIN_ABS}	USBDP 和 USBDM 引脚上的最小 - 最大电压	-0.5	–	6		
SID.PD.PIN.ABS#4	V _{AUX_PIN_ABS}	AUX_N_P0/1 和 AUX_P_P0/1 引脚上的最小 - 最大电压	-0.5	–	6		

Notes

3. 使用高于表 3 中所列出的最大绝对值可能会给器件造成永久性损害。长期使用在最大绝对额定值下可能会影响器件的可靠性。最大存放温度是 150°C, 符合 JEDEC 标准 JESD22-A103 — 高温存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值, 则器件可能不会正常工作。
4. 在一个系统中, 如果负尖峰超过此处指定的最小电压, 建议添加肖特基二极管来钳位负尖峰。
5. 除非另有说明, 否则所有电压都相对于对地电压。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 3 最大绝对额定值^[3] (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.PIN.ABS#5	V _{CSA_PIN_ABS}	CSP_P0/1 和 CSN_P0/1 引脚上的最小-最大电压	-0.3	–	34	V	最小 - 最大绝对值
BID1	TSTG_AMAX	存放温度	-55	25	150	°C	非工作温度。根据 JESD22-A103 HTSL 测试。
BID44	ESD_HBM	静电放电电压	2000	–	–	V	人体模型 ESD。
BID45	ESD_CDM		500				充电器件模型 ESD
BID46	I _{LU}	栓锁电流范围	– 100	–	100	mA	所有输入或输出、引脚至引脚或引脚至电源的最大 / 最小电流。

Notes

3. 使用高于表 3 中所列出的最大绝对值可能会给器件造成永久性损害。长期使用在最大绝对额定值下可能会影响器件的可靠性。最大存放温度是 150°C，符合 JEDEC 标准 JESD22-A103 — 高温存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值，则器件可能不会正常工作。
4. 在一个系统中，如果负尖峰超过此处指定的最小电压，建议添加肖特基二极管来钳位负尖峰。
5. 除非另有说明，否则所有电压都相对于对地电压。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 4 基于引脚的绝对最大额定值

Sr. No.	引脚 (97 球 BGA)	引脚 (48 引脚 QFN)	引脚名称	绝对最小值 (电压) ^[6]	绝对最大值 (电压) ^[6]	注释
1	H2		P1.0	-0.5	6	最大电压不超过VDDIO + 0.5
2	P3	12	P1.1			
3	R3	13	P1.2			
4	K4	14	P1.3			
5	M10	20	P1.4			
6	M12	21	P1.5			
7	K12	22	P1.6			
8	A2		P2.0			
9	B2	48	P2.1			
10	A3	47	P2.2			
11	B5	46	P2.3			
12	A7	45	P2.4			
13	A5		P2.5			
14	B7		P2.6			
15	A8		P2.7			
16	A1	1	P3.0			
17	B3		P3.1			
18	C2		P3.2			
19	B1	2	P3.3			
20	D4		P3.4			
21	F4	3	P3.5			
22	E2	4	P3.6			
23	C1		P3.7			
24	E15	34	P4.0			
25	D12	35	P4.1			
26	G2	7	P5.0			
27	E1	8	P5.1			
28	H6	9	P5.2			
29	H1	10	P5.3			
30	G1		P5.4			
31	H4	11	P5.5			
32	G15		P7.0			
33	G14		P7.1			
34	A14		P7.2			
35	B13		P7.3			
36	B11		P7.4			
37	A9		P7.5			
38	B9		P7.6			

Note

6. 所有电压都是相对于 Vss 测量的。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 4 基于引脚的绝对最大额定值 (续)

Sr. No.	引脚 (97 球 BGA)	引脚 (48 引脚 QFN)	引脚名称	绝对最小值 (电压) ^[6]	绝对最大值 (电压) ^[6]	注释
39	R8	17	P0.0/LSRX_P1	-0.5	6	最大电压不超过 VDDD + 0.5
40	R7		P0.1/LSTX_P1			
41	P7		P0.2/DBG1_P1			
42	K6		P0.3/DBG2_P1			
43	P8		P0.4/DBG2_P0			
44	M8		P0.5/DBG1_P0			
45	R9		P0.6/LSTX_P0			
46	R11		P0.7/LSRX_P0			
47	R5	15	P6.0/SBU1_P1			
48	P5	16	P6.1/SBU2_P1			
49	P13	18	P6.2/SBU2_P0	-0.5	6	最大电压不超过 VDDD + 0.5
50	R13	19	P6.3/SBU1_P0			
51	M4		AUX_P_P1			
52	M6		AUX_N_P1			
53	P11		AUX_P_P0	-0.5	6	最大电压不超过 VDDD + 0.5
54	P9		AUX_N_P0			
55	A11	40	USBDM			
56	A13	39	USBDP			
57	A15	37	CSN_P0	-0.3	34	-
58	B15	38	CSP_P0			
59	C14		CSN_P1			
60	C15		CSP_P1			
61	N14	28	CC1_P0	-0.5	6	-
62	N15					-
63	N1		CC1_P1			-
64	N2	30				-
65	J14		CC2_P0			-
66	J15					-
67	J1		CC2_P1			-
68	J2					-
69	R14	24	VBUS_IN_NGDO_P0	-0.3	34	-
70	R2		VBUS_IN_NGDO_P1			
71	R15	25	VBUS_OUT_NGDO_P0			
72	R1		VBUS_OUT_NGDO_P1			
73	P14	27	VBUS_IN_CTRL_P0			
74	P2		VBUS_IN_CTRL_P1			
75	P15	26	VBUS_OUT_CTRL_P0	-0.3	42	这是一个只有输出的引脚。
76	P1		VBUS_OUT_CTRL_P1			
77	E14	33	XRES	-0.5	6	最大电压不超过 VDDIO + 0.5
78	B14	36	VSYS	-0.5	6	-

Note

6. 所有电压都是相对于 Vss 测量的。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 4 基于引脚的绝对最大额定值 (续)

Sr. No.	引脚 (97 球 BGA)	引脚 (48 引脚 QFN)	引脚名称	绝对最小值 (电压) ^[6]	绝对最大值 (电压) ^[6]	注释
79	D8	43	VDDD	–	6	将VDDD与VDDA短接在板级上。
80	D6	5	VDDA	–		
81	F6					
82	B8	23	VDDIO	-0.5	6	VDDIO可以处于与VSYS不同的电压水平。但是，VDDIO<VSYS。
83	H12	42				
84	D10	41	VCCD	-0.5	1.95	外部过滤电容引脚。
85	H15	31	VBUS_C_P0	-0.3	34	–
86	H14		VBUS_C_P1			
87	L14	29	VCONN_Source_P0	-0.5	6	–
88	L15					
89	L1		VCONN_Source_P1	-0.5	6	–
90	L2					
91	F10	6	VSS	–	–	–
92	F12	32				
93	F8	44				
94	H10					
95	H8					
96	K10					
97	K8					

Note

6. 所有电压都是相对于 Vss 测量的。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.2 器件级规范

表 5 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PWR#1	V _{DDD}	调节后的输出电压，在由 V _{SYS} 供电的电源电压（并非外部驱动）条件下	V _{SYS} -0.1	-	V _{SYS}	V	T _A = -40°C ~ +85°C； 负载电流来自 V _{DDD} = 30 mA
SID.PWR#1A	V _{DDD}	调节后的输出电压，在由 V _{SYS} 供电的电源电压（并非外部驱动）条件下	3	-	3.65		T _A = -40°C ~ +85°C
SID.PWR#1B	V _{DDD}	USB 总线电源的供电电压	4.25	-	5.35		USB-PHY 内部调节器被启用
SID.PWR#1C	V _{DDD}	旁路模式下 USB PHY 的供电电压 参数得到保证	3.05	-	3.55		旁路模式下的 USB-PHY 内部调节器
SID.PWR#1D	V _{DDD}	旁路模式下 USB PHY 的供电电压，仅功能得到保证	2.95	-	3.63		
SID.PWR#2	V _{DDWRITE}	闪存写操作的供电电压	2.7	-	5.5		T _A = -40°C ~ +85°C 所有 V _{DDD} 值。
SID.PWR#4	V _{DDIO}	I/O 的供电电压	1.71	-	V _{DD} D		
SID.PWR#5	V _{DDA}	I/O CAPSENSE™、运算放大器、比较器和 12 位 ADC 模块的供电电压	V _{DD} D	-	V _{DD} D		T _A = -40°C ~ +85°C 所有 V _{DDD} 值； V _{DDA} = V _{DDD}
SID.PWR#6	V _{CCD}	输出电压（供给内核逻辑）	-	1.8	-		-
SID.PWR#7	C _{efc}	V _{CCD} 的外部调节器电压旁路电容	80	100	120	nF	X5R 陶瓷电容或性能更好的电容
SID.PWR#8	C _{exc}	V _{DDD} 的外部调节器电压旁路电容	-	4.7	-	μF	
SID.PWR#9	C _{exv}	V5V_0 和 V5V_1、V _{SYS} 、V _{DDIO} 、V _{DDA} 的电源去耦电容	-	1	-		
SID.PD.PWR#1	V5V	V _{CONN} 的供电电压	4.85	-	5.5	V	T _A = -40°C ~ +85°C
SID.PD.PWR#2	VSYS_UFP	VSYS 的有效范围	2.8	-	5.5		UFP 应用
SID.PD.PWR#2A	VSYS_DFP_DRP		3				DFP/DRP 应用
SID.PD.PWR#3	VBUS	VBUS_C_P0/1 的有效范围	4	-	30		-
SID.PD.PWR#3A	VBUS_NGDO	VBUS_IN/OUT_NGDO_P0/1 的有效范围	4	-	30		-

活动模式，V_{DDD} = 1.71 V - 5.5 V

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 5 直流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID16	IDD11	从闪存内执行； CPU 的工作频率为 24 MHz	–	5.8	–	mA	V _{DDD} = 3.3 V 时， 典型值 = 25℃，
SID19	IDD14	从闪存内执行； CPU 的工作频率为 48 MHz	–	11.2	–		
睡眠模式，V _{DDD} = 2.0 V ~ 5.5 V (调节器处于开启状态)							
SID22	IDD17	I ² C 唤醒、WDT 和比较器均处于开启状态， 频率为 6 MHz。	–	1.3	2.2	mA	V _{DDD} = 3.3 V 时， 典型值 = 25℃ 电压为 5.5 V 时， 最大值 = 85℃
SID25	IDD20	I ² C 唤醒、WDT 和比较器均处于开启状态。 频率为 12 MHz。	–	1.85	2.5		
深度睡眠模式，V _{DDD} = 2.7 V - 5.5 V							

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 5 直流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID34	IDD29	I ² C 唤醒和 WDT 处于开启状态。	–	250	–	μA	V _{DD} = 3.3 V 时， 典型值 = 25°C， 电源 = V _{SYS} ，未连接 Type-C，CC 被启用，用于唤醒，R _P 和 R _D 由 CPU 以 70 ms 的时间间隔进行连接。应该为两个 PD 端口启用 R _P 、R _D 的连接皆被启用。 如果 VBUS_IN_NGDO 和 VBUS_OUT_NGDO 均被使用，请查看 SID.PD.GD#11 和 SID.PD.GD#12
SID_DS1	IDD_DS1	V _{SYS} = 3.3 V 端口 0 和 1: CC 唤醒处于开启状态，未连接 Type-C	–	200	–		电源 = V _{SYS} ，未连接 Type-C，CC 被启用，用于唤醒 R _P 和 R _D 由 CPU 以 70 ms 的时间间隔进行连接。 两个 PD 端口 R _P 、R _D 的连接皆被启用。 如果 VBUS_IN_NGDO 和 VBUS_OUT_NGDO 均被使用，请查看 SID.PD.GD#11 和 SID.PD.GD#12
SID_DS3	IDD_DS2	V _{SYS} = 3.3 V 端口 1：CC 唤醒处于开启状态， 端口 0： CC/VCONN/SBU/NGDO/CSA/UVOV 被启用，SBU 被禁用	–	600	–		电源 = V _{SYS} ，连接了一个端口，芯片处于深度睡眠模式 端口 1：CC 唤醒处于开启状态， 端口 0：CC/ VCONN/SBU/NGDO/CSA/UVOV 被启用，SBU 被禁用
SID_DS3_A	IDD_DS2A	V _{SYS} = 3.3 V 端口 0 和 1：CC/VCONN/SBU/NGDO/CSA/UVOV 被启用，SBU 比较器被禁用	–	110 0	–	μA	连接了两个端口 (CC/VCONN/SBU/NGDO/CSA/UVOV 被启用，SBU 比较器被禁用)，芯片处于深度睡眠模式
XRES 电流							
SID307	IDD_XR	激活 XRES 时的供电电流	–	130	–	μA	电源发送源 = V _{SYS} = 3.3 V，未连接 Type-C， TA = 25°C 如果 VBUS_IN_NGDO 和 VBUS_OUT_NGDO 均被使用，请查看 SID.PD.GD#11a 和 SID.PD.GD#12a

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 6 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.CPU#1	F_{CPU}	CPU 频率	DC	–	48	MHz	$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, 所有 V_{DD} 值
SID.CPU#2	T_{SLEEP}	从睡眠模式唤醒的时间	–	0	–	μs	–
SID.CPU#3	$T_{DEEPSLEEP}$	从深度睡眠模式唤醒的时间	–	35	–		–

6.3 GPIO

表 7 GPIO 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.GPIO.DC#1	V_{IH_CMOS}	输入高电平电压阈值	$0.7 * V_{DD}$	–	–	V	CMOS 输入
SID.GPIO.DC#2	V_{IL_CMOS}	输入低电平电压阈值	–	–	$0.3 * V_{DD}$		
SID.GPIO.DC#1a	$V_{IH_VDDIO2.7-}$	LVTTL 输入、 $V_{DD} < 2.7\text{ V}$	$0.7 * V_{DD}$	–	–		–
SID.GPIO.DC#2a	$V_{IL_VDDIO2.7-}$	LVTTL 输入、 $V_{DD} < 2.7\text{ V}$	–	–	$0.3 * V_{DD}$		–
SID.GPIO.DC#1b	$V_{IH_VDDIO2.7+}$	LVTTL 输入、 $V_{DD} \geq 2.7\text{ V}$	2	–	–		–
SID.GPIO.DC#2b	$V_{IL_VDDIO2.7+}$	LVTTL 输入、 $V_{DD} \geq 2.7\text{ V}$	–	–	0.8		–
SID.GPIO.DC#1c	V_{IH_VCCHIB}	V_{IH} 、1.8 V 输入模式	1.26	–	–		–
SID.GPIO.DC#2c	V_{IL_VCCHIB}	V_{IL} 、1.8 V 输入模式	–	–	0.54		–
SID.GPIO.DC#4	V_{OH}	高电平输出电压	$V_{DD} - 0.6$	–	–	V	$V_{DD} = 3\text{ V}$ 时, $I_{OH} = 4\text{ mA}$
SID.GPIO.DC#4a	V_{OH}	高电平输出电压	$V_{DD} - 0.5$	–	–		$V_{DD} = 1.8\text{ V}$ 时, $I_{OH} = 1\text{ mA}$
SID.GPIO.DC#5	V_{OL}	低电平输出电压	–	–	0.6		$V_{DD} = 1.8\text{ V}$ 时, $I_{OL} = 4\text{ mA}$
SID.GPIO.DC#5a	V_{OL}	低电平输出电压	–	–	0.6		$V_{DD} = 3\text{ V}$ 时, $I_{OL} = 10\text{ mA}$
SID.GPIO.DC#5b	V_{OL}	低电平输出电压	–	–	0.4		$V_{DD} = 3\text{ V}$ 时, $I_{OL} = 3\text{ mA}$
SID.GPIO.DC#6	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	k Ω	–
SID.GPIO.DC#7	$R_{PULLDOWN}$	下拉电阻	3.5	5.6	8.5		–
SID.GPIO.DC#8	I_{IL}	输入漏电流 (绝对值)	–	–	2	nA	25°C 、 $V_{DD} = 3.0\text{ V}$
SID.GPIO.DC#8a	I_{IL_CTBM}	CTBm 输入引脚上的输入漏电流	–	–	4		–
SID.GPIO.DC#9	C_{IN}	输入电容	–	–	7	pF	–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 7 GPIO 直流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.GPIO.DC#3b	V_{HYSTTL}	LVTTL 输入迟滞电压 $V_{DDD} > 2.7\text{ V}$	15	40	–	mV	–
SID.GPIO.DC#3	$V_{HYSCMOS}$	CMOS 输入迟滞电压	$0.05 \cdot V_{DDD}$	–	–		$V_{DDIO} < 4.5\text{ V}$
SID.GPIO.DC#3a	$V_{HYSCMOS55}$	CMOS 输入迟滞电压	200.0	–	–		
SID.GPIO.DC#3c	V_{HYS_VCCHIB}	输入迟滞电压, 1.8 V 输入模式	90	–	–		
SID.GPIO.DC#10	I_{DIODE}	通过保护二极管到达 V_{DDD}/V_{SS} 的电流	–	–	100	μA	–
SID.GPIO.DC#11	I_{TOT_GPIO}	V_{DDIO} 由外部源供电时供给源或汲取源芯片的最大总电流	–	–	200	mA	–
SID.GPIO.DC#11a	$I_{TOT_GPIO_VDDD}$	V_{DDD} 与 V_{DDIO} 在电路板上短接时供给源或汲取源芯片的最大总电流	–	–	10		–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 8 GPIO 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.GPIO.AC#1	T_{RISEF}	快速强驱动模式下的上升时间	2	–	12	ns	3.3 V V_{DD} , Load = 25 pF
SID.GPIO.AC#2	T_{FALLF}	快速强驱动模式下的下降时间	2	–	12		
SID.GPIO.AC#3	T_{RISES}	慢速强驱动模式下的上升时间	10	–	60		
SID.GPIO.AC#4	T_{FALLS}	慢速强驱动模式下的下降时间	10	–	60		
SID.GPIO.AC#5	FGPIOUT1	GPIO Fout ; 3.3V ≤ V_{DD} ≤ 5.5 V。 快速强驱动模式。	–	–	33	MHz	90/10%, 负载电容为 25-pF 60/40 占空比
SID.GPIO.AC#6	FGPIOUT2	GPIO Fout ; 1.71V ≤ V_{DD} ≤ 3.3 V。 快速强驱动模式。	–	–	16.7		
SID.GPIO.AC#7	FGPIOUT3	GPIO Fout ; 3.3V ≤ V_{DD} ≤ 5.5 V。 慢速强驱动模式。	–	–	7		
SID.GPIO.AC#8	FGPIOUT4	GPIO Fout ; 1.71V ≤ V_{DD} ≤ 3.3 V。 慢速强驱动模式。	–	–	3.5		
SID.GPIO.AC#9	F_{GPIOIN}	GPIO 输入工作频率; 1.71 V ≤ V_{DD} ≤ 5.5 V	–	–	16		90/10% V_{IO}

6.3.1 XRES

表 9 XRES 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.XRES.DC#1	VIH_XRES	输入高电平电压阈值	0.7* V_{DD}	–	–	V	CMOS 输入
SID.XRES.DC#2	VIL_XRES	输入低电平电压阈值	–	–	0.3* V_{DD}		
SID.XRES.DC#3	CIN_XRES	输入电容	–	–	7	pF	–
SID.XRES.DC#4	VHYSXRES	输入电压迟滞	–	0.05 * V_{DDIO}	–	mV	–
SID.XRES.DC#5	IDIODE	通过保护二极管到达 V_{DD}/V_{SS} 的导通电流	–	–	100	μA	–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 10 XRES 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.XRES.AC#1	T _{RESETWIDT} _H	复位脉冲宽度	5	–	–	μs	TA = -40°C ~ +85°C , 所有 V _{DDIO} 值
SID.XRES.AC#2	T _{XRES_GF}	外部复位毛刺过滤时间	–	20	–	ns	
BID194	T _{RESETWAKE}	从复位释放到唤醒的时间	–	–	2.7	ms	–

6.4 模拟外设

表 11 运算放大器规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
IDD：运算放大器模块电流。外部负载。							
SID269	IDD_HI	功耗 = 高	–	1100	1900	μA	–
SID270	IDD_MED	功耗 = 中	–	550	1020		–
SID271	IDD_LOW	功耗 = 低	–	150	370		–
GBW：负载 = 20 pF，0.1 mA。VDDA = 2.7 V							
SID272	GBW_HI	功耗 = 高	6	–	–	MHz	输入和输出的电压范围为 0.2 V~V _{DDA} -0.2 V
SID273	GBW_MED	功耗 = 中	3	–	–		
SID274	GBW_LO	功耗 = 低	–	1	–		
IOUT_MAX：VDDA=>2.7 V，电源电压 = 500 mV							
SID275	IOUT_MAX_HI	功耗 = 高	10	–	–	mA	输出电压为 0.5 V V _{DDA} -0.5 V
SID276	IOUT_MAX_MID	功耗 = 中	10	–	–		
SID277	IOUT_MAX_LO	功耗 = 低	–	5	–		
IOUT：VDDA = 1.71 V，电源电压 = 500 mV							
SID278	IOUT_MAX_HI	功耗 = 高	4.0	–	–	mA	输出电压为 0.5 V V _{DDA} -0.5 V
SID279	IOUT_MAX_MID	功耗 = 中	4	–	–		
SID280	IOUT_MAX_LO	功耗 = 低	–	2	–		
IDD_Int：运算放大器模块电流。外部负载。							
SID269_I	IDD_HI_Int	功耗 = 高	–	1500	1700	μA	–
SID270_I	IDD_MED_Int	功耗 = 中	–	700	980		–
SID271_I	IDD_LOW_Int	功耗 = 低	–	–	–		–
GBW：VDDA = 2.7 V							
SID272_I	GBW_HI_Int	功耗 = 高	8	–	–	MHz	输入电压范围为 0.25 V ~ V _{DDA} -0.25 V
SID273_I	GBW_MED_Int	功耗 = 中	4	–	–		
SID274_I	GBW_LO_Int	功耗 = 低	1	–	–		

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 11 运算放大器规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
内部和外部模式的通用运算放大器规范							
SID281	VIN	电荷泵处于开启状态, V _{DDA} => 2.7 V	-0.05	-	V _{DDA} -0.2	V	-
SID282	VCM	电荷泵处于开启状态, V _{DDA} => 2.7 V	-0.05	-			-
VOUT : VDDA=> 2.7 V							
SID283	VOUT_1	功耗 = 高、 Iload = 10 mA	0.5	-	V _{DDA} -0.5	V	-
SID284	VOUT_2	功耗 = 高、 Iload = 1 mA	0.2	-	V _{DDA} -0.2		-
SID285	VOUT_3	功耗 = 中、 Iload = 1 mA	0.2	-			-
SID286	VOUT_4	功耗 = 低、 Iload = 0.1 mA	0.2	-			-
SID288	VOS_TR	偏移电压, 校准后	-1	±0.5	1	mV	高功耗模式, 输入电压范围为 0 V ~ V _{DDA} -0.2 V
SID288A	VOS_TR	偏移电压, 校准后	-	+/-1	-		中等功耗模式, 输入电压范围为 0 V ~ V _{DDA} -0.2 V
SID288B	VOS_TR		-	+/-2	-		低功耗模式, 输入电压 范围为 0 V ~ V _{DDA} -0.2 V
SID290	VOS_DR_TR	偏移电压飘 移, 校准后	-10	±3	10	µV/C	高功耗模式
SID290A	VOS_DR_TR		-	+ /10	-		中等功耗模式
SID290B	VOS_DR_TR		-	±10	-		低功耗模式
SID291	CMRR	DC	70	80	-	dB	输入电压范围为 0 V ~V _{DDA} -0.2 V, 输出电压 范围为 0.2 V~V _{DDA} -0.2 V
SID292	PSRR	工作频率为 1 kHz, 纹波电压 = 10 mV	70	85	-		V _{DDD} = 3.6 V, 高功耗模 式, 输入电压范围为0.2 V ~ V _{DDA} -0.2 V

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 11 运算放大器规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
噪声							
SID293	VN1	输入相关噪声, 频率为 1 Hz~1 GHz, 功耗 = 高	–	94	–	μVrms	输入和输出的电压范围为 0.2 V~V _{DDA} -0.2 V
SID294	VN2	输入相关噪声, 频率=1 kHz, 功耗 = 高	–	72	–	nV/rtHz	
SID295	VN3	输入相关噪声, 频率=10 kHz, 功耗 = 高	–	28	–		
SID296	VN4	输入相关噪声, 频率 = 100 kHz, 功耗 = 高	–	15	–		
SID297	CLOAD	稳定输出模式下的最大负载。Cload = 50 pF 时满足性能规范。	–	–	125	pF	–
SID298	Slew_rate	Cload = 50 pF, 功耗 = 高, V _{DDA} => 2.7 V	4	–	–	V/μs	–
SID299	T_OP_WAKE	从禁用到启用的时间, 无外部 RC 电路支配	–	–	25	μs	–
SID299A	OL_GAIN	开环增益	–	90	–	dB	–
COMP_MODE : 比较器模式; 50 mV 驱动, Trise = Tfall (近似值)							
SID300	TPD1	响应时间; 功耗 = 高	–	150	–	ns	输入的电压范围为 0.2 V ~ V _{DDA} -0.2 V
SID301	TPD2	响应时间; 功耗 = 中	–	500	–		
SID302	TPD3	响应时间; 功耗 = 低	–	2500	–		
SID303	VHYST_OP	迟滞	–	10	–	mV	–
SID304	WUP_CTB	从启用到可用的唤醒时间	–	–	25	μs	–

深度睡眠模式：模式 2 有最低的电流范围。模式 1 有更高的 GBW

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 11 运算放大器规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID_DS_1	IDD_HI_M1	模式 1, 高电流	–	1400	–	μA	25 °C
SID_DS_2	IDD_MED_M1	模式 1, 中电流	–	700	–		
SID_DS_3	IDD_LOW_M1	模式 1, 低电流	–	200	–		
SID_DS_4	IDD_HI_M2	模式 2, 高电流	–	120	–		
SID_DS_5	IDD_MED_M2	模式 2, 中电流	–	60	–		
SID_DS_6	IDD_LOW_M2	模式 2, 低电流	–	15	–		
SID_DS_7	GBW_HI_M1	模式 1, 高电流	–	4	–	MHz	Cload = 20 pF, 无直流负载 电压范围为 0.2 V ~ V _{DDA} -0.2 V
SID_DS_8	GBW_MED_m1	模式 1, 中电流	–	2	–		
SID_DS_9	GBW_LOW_M!	模式 1, 低电流	–	0.5	–		
SID_DS_10	GBW_HI_M2	模式 2, 高电流	–	0.5	–		
SID_DS_11	GBW_MED_M2	模式 2, 中电流	–	0.2	–		
SID_DS_12	GBW_Low_M2	模式 2, 低电流	–	0.1	–		
SID_DS_13	VOS_HI_M1	模式 1, 高电流	–	5	–	mV	已微调, T = 25°C, 电压范围为 0.2 V ~ V _{DDA} -0.2 V
SID_DS_14	VOS_MED_M1	模式 1, 中电流	–	5	–		
SID_DS_15	VOS_LOW_M2	模式 1, 低电流	–	5	–		
SID_DS_16	VOS_HI_M2	模式 2, 高电流	–	5	–		
SID_DS_17	VOS_MED_M2	模式 2, 中电流	–	5	–		
SID_DS_18	VOS_LOW_M2	模式 2, 低电流	–	5	–		
SID_DS_19	IOUT_HI_M!	模式 1, 高电流	–	10	–	mA	输出电压范围为 0.5 V ~ V _{DDA} -0.5 V
SID_DS_20	IOUT_MED_M1	模式 1, 中电流	–	10	–		
SID_DS_21	IOUT_LOW_M1	模式 1, 低电流	–	4	–		
SID_DS_22	IOUT_HI_M2	模式 2, 高电流	–	1	–		–
SID_DS_23	IOU_MED_M2	模式 2, 中电流	–	1	–		–
SID_DS_24	IOU_LOW_M2	模式 2, 低电流	–	0.5	–		–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.4.1 比较器

表 12 比较器直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID84	VOFFSET1	输入偏移电压, 出厂校准值	–	–	±10	mV	–
SID85	VOFFSET2	输入偏移电压, 自定义校准	–	–	±4		–
SID86	V _{HYST}	迟滞 (使能时)	–	10	35		–
SID87	VICM1	正常模式下的共模输入电压	0	–	V _{DDD} -0.1	V	模式 1 和 2
SID247	VICM2	低功耗电压模式下的共模输入电压	0	–	V _{DDD}		–
SID247A	VICM3	超低功耗模式下的共模输入电压	0	–	V _{DDD} -1.15		温度为 -40 °C 时, V _{DDD} ≥ 2.2 V
SID88	CMRR	共模抑制比	50	–	–	dB	V _{DDD} ≥ 2.7 V
SID88A	CMRR	共模抑制比	42	–	–		V _{DDD} ≤ 2.7 V
SID89	ICMP1	模块电流, 正常模式	–	–	400	μA	–
SID248	ICMP2	模块电流, 低功耗模式	–	–	100		–
SID259	ICMP3	模块电流, 超低功耗模式	–	6	28		温度为 -40 °C 时, V _{DDD} ≥ 2.2 V
SID90	Z _{CMP}	比较器的直流输入阻抗	35	–	–	MΩ	–

表 13 比较器交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID91	TRESP1	响应时间, 正常模式 过压值为 50 mV	–	38	110	ns	–
SID258	TRESP2	响应时间, 低功耗模式, 过压值为 50 mV	–	70	200		–
SID92	TRESP3	响应时间, 超低功耗模式, 过压值为 200 mV	–	–	35	μs	温度为 -40 °C 时, V _{DDD} ≥ 2.2 V

6.4.2 温度感应器

表 14 感应器的温度规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID93	TSENSACC	温度感应器准确度	-5	±1	5	°C	-40 °C ~ +85 °C

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.4.3 12 位 SAR ADC

表 15 12 位 SAR ADC 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID94	A_RES	分辨率	–	–	12	位	–
SID95	A_CHNLS_S	通道数量 — 单端	–	–	8		8 个全速通道。
SID96	A-CHNKS_D	通道数量 — 差分	–	–	4		差分通道的输入端使用相邻 I/O
SID97	A-MONO	单调性	–	–	–		有。
SID98	A_GAINERR	增益误差	–	–	±0.1	%	使用外部参考。
SID99	A_OFFSET	输入偏移电压。 由出厂校准保证	–	–	2	mV	在参考电压为 1 V 时测量得到。
SID100	A_ISAR	电流消耗	–	–	1	mA	–
SID101	A_VINS	输入电压范围 — 单端	V _{SS}	–	V _{DDA}	V	–
SID102	A_VIND	输入电压范围 — 差分	V _{SS}	–	V _{DDA}		–
SID103	A_INRES	输入电阻	–	–	2.2	kΩ	–
SID104	A_INCAP	输入电容	–	–	10	pF	–
SID260	VREFSAR	校准后的 SAR 内部参考电压	1.18	1.2	1.22	V	–

表 16 12 位 SAR ADC 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID106	A_PSR	电源抑制比	70	–	–	dB	–
SID107	A_CMRR	共模抑制比	66	–	–		在电压 = 1 V 时测量得到
SID108	A_SAMP	采样率	–	–	1	Msp/s	–
SID109	A_SNR	信噪比和失真比 (SINAD)	65	–	–	dB	Fin = 10 kHz
SID110	A_BW	无混叠输入带宽	–	–	A _{samp} /2	kHz	–
SID111	A_INL	积分非线性。 V _{DDD} = 1.71 ~ 5.5, 1 Msp/s	-1.7	–	2	LSB	VREF = 1 ~ V _{DDD}
SID111A	A_INL	积分非线性。 V _{DDD} = 1.71 ~ 3.6, 1 Msp/s	-1.5	–	1.7		VREF = 1.71 ~ V _{DDD}
SID111B	A_INL	积分非线性。 V _{DDD} = 1.71 ~ 5.5, 500 ksp/s	-1.5	–	1.7		VREF = 1 ~ V _{DDD}
SID112	A_DNL	微分非线性。 V _{DDD} = 1.71 ~ 5.5, 1 Msp/s	-1	–	2.2		VREF = 1 ~ V _{DDD}
SID112A	A_DNL	微分非线性。 V _{DDD} = 1.71 ~ 3.6, 1 Msp/s	-1	–	2		VREF = 1.71 ~ V _{DDD}
SID112B	A_DNL	微分非线性。 V _{DDD} = 1.71 ~ 5.5, 500 ksp/s	-1	–	2.2		VREF = 1 ~ V _{DDD}

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 16 **12 位 SAR ADC 交流规范 (续)**

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID113	A_THD	总谐波失真	–	–	-65	dB	Fin = 10 kHz
SID261	FSARINTR EF	没有外部参考旁路的 SAR 工作速度	–	–	100	ksps	12 位分辨率

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.4.4 CSD

表 17 CSD V2 规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SYS.PER#3	VDD_RIPPLE	电源的最大允许纹波, DC ~ 10 MHz	-	-	±50	mV	$V_{DDP} > 2V$ (包括波纹), 25 °C TA, 灵敏度 = 0.1pF
SYS.PER#16	VDD_RIPPLE_1.8	电源的最大允许纹波, DC ~ 10 MHz	-	-	±25		$V_{DDP} > 1.75V$ (包括波纹), 25 °C TA, 寄生电容 (CP) < 20 pF, 灵敏度 ≥ 0.4 pF
SID.CSD.BLK	ICSD	最大模块电流	-	-	4000	μA	动态 (切换) 模式下两个 IDAC 的最大模块电流, 包括比较器和切换电流。
SID.CSD#15	VREF	CSD 和比较器的参考电压	0.6	1.2	$V_{DDA} - 0.6$	V	$V_{DDA} - 0.6$ 或 4.4 (选择较低的值)
SID.CSD#15A	VREF_EXT	CSD 和比较器的外部参考电压	0.6	-	$V_{DDA} - 0.6$		$V_{DDA} - 0.6$ 或 4.4 (选择较低的值)
SID.CSD#16	IDAC1IDD	IDAC1 (7 位) 模块电流	-	-	1750	μA	-
SID.CSD#17	IDAC2IDD	IDAC2 (7 位) 模块电流	-	-	1750		-
SID308	VCSD	工作电压范围	1.7 1	-	5.5	V	1.8 V ± 5 % 或 1.8 V~5.5 V
SID308A	VCOMPIDAC	IDAC 的合规电压范围	0.6	-	$V_{DDA} - 0.6$		$V_{DDA} - 0.6$ 或 4.4 (选择较低的值)
SID309	IDAC1DNL	DNL	-1	-	1	LSB	-
SID310	IDAC1INL	INL	-2	-	2		$V_{DDA} < 2V$ 时, INL 为 ±5.5 LSB
SID311	IDAC2DNL	DNL	-1	-	1		-
SID312	IDAC2INL	INL	-2	-	2		$V_{DDA} < 2V$ 时, INL 为 ±5.5 LSB
SID313	信噪比	手指计数与噪声的比率。由出厂校准保证	5	-	-	比率	电容值范围 = 5 ~ 35 pFF 灵敏度 = 0.1 pF。所有使用场合。 $V_{DDA} > 2V$ 。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 17 CSD V2 规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID314	IDAC1CRT1	低范围的 IDAC1 (7 位) 输出电流	4.2	–	5.4	µA	LSB = 37.5 nA (典型值)
SID314A	IDAC1CRT2	中范围的 IDAC1 (7 位) 输出电流	34	–	41		LSB = 300 nA (典型值)
SID314B	IDAC1CRT3	高范围的 IDAC1 (7 位) 输出电流	275	–	330		LSB = 2.4 µA (典型值)
SID314C	IDAC1CRT12	低范围的 IDAC1 (7 位) 输出电流, 2X 模式	8	–	10.5		LSB = 75 nA (典型值)
SID314D	IDAC1CRT22	中范围的 IDAC1 (7 位) 输出电流, 2X 模式	69	–	82		LSB = 600 nA (典型值)
SID314E	IDAC1CRT32	高范围的 IDAC1 (7 位) 输出电流 2X 模式	540	–	660		LSB = 4.8 µA (典型值)
SID315	IDAC2CRT1	低范围的 IDAC2 (7 位) 输出电流	4.2	–	5.4	µA	LSB = 37.5 nA (典型值)
SID315A	IDAC2CRT2	中范围的 IDAC2 (7 位) 输出电流	34	–	41		LSB = 300 nA (典型值)
SID315B	IDAC2CRT3	高范围的 IDAC2 (7 位) 输出电流	275	–	330		LSB = 2.4 µA (典型值)
SID315C	IDAC2CRT12	低范围的 IDAC2 (7 位) 输出电流, 2X 模式	8	–	10.5		LSB = 75 nA (典型值)
SID315D	IDAC2CRT22	中范围的 IDAC2 (7 位) 输出电流, 2X 模式	69	–	82		LSB = 600 nA (典型值)
SID315E	IDAC2CRT32	高范围的 IDAC2 (7 位) 输出电流, 2X 模式	540	–	660		LSB = 4.8 µA (典型值)
SID315F	IDAC3CRT13	低范围的 IDAC (8 位模式) 输出电流	8	–	10.5		LSB = 37.5 nA (典型值)
SID315G	IDAC3CRT23	中范围的 IDAC (8 位模式) 输出电流	69	–	82		LSB = 300 nA (典型值)
SID315H	IDAC3CRT33	高范围的 IDAC (8 位模式) 输出电流	540	–	660		LSB = 2.4 µA (典型值)
SID320	IDACOFFSET	所有输入都为零	–	–	1	LSB	由源电流或灌电流设置的极性。对于 37.5 nA LSB 模式, 偏移为 ±2 LSB。
SID321	IDACGAIN	满量程误差减去偏移	–	–	±10	%	–
SID322	IDACMISMA TCH1	IDAC1 和 IDAC2 在低功耗模式下的差异	–	–	9.2	LSB	LSB = 37.5 nA (典型值)
SID322A	IDACMISMA TCH2	IDAC1 和 IDAC2 在中等功耗模式下的差异	–	–	5.6		LSB = 300 nA (典型值)
SID322B	IDACMISMA TCH3	IDAC1 和 IDAC2 在高功耗模式下的差异	–	–	6.8		LSB = 2.4 µA (典型值)

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 17 CSD V2 规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID323	IDACSET8	8 位 IDAC 达到 0.5 LSB 所需的建立时间	–	–	10	μs	满量程转换。 无外部负载。
SID324	IDACSET7	7 位 IDAC 达到 0.5 LSB 所需的建立时间	–	–	10		
SID325	CMOD	外部调制器电容	–	2.2	–	nF	额定电压 = 5 V, 电容 = X7R 或 NP0。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.5 数字外设

下列规范适用于计时器模式下的计时器 / 计数器 / PWM 外设。

6.5.1 计时器 / 计数器 / PWM

表 18 TCPWM 规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.TCPWM#1	ITCPWM1	频率为 3 MHz 时的模块电流消耗	–	–	45	μA	所有模式 (计时器 / 计数器 / PWM)
SID.TCPWM#2	ITCPWM2	频率为 12 MHz 时的模块电流消耗	–	–	155		
SID.TCPWM#2A	ITCPWM3	频率为 48 MHz 时的模块电流消耗	–	–	650		
SID.TCPWM#3	TCPWMFREQ	工作频率	–	–	Fc	MHz	Fc max = Fcpu. 最大值 = 48 MHz
SID.TCPWM#4	TPWMENEXT	所有触发 ^[7] 事件的输入触发脉冲宽度	2/Fc	–	–	ns	根据选择的工作模式，触发事件可以为：Start、Stop、Reload、Count、Capture 或 Kill。
SID.TCPWM#5	TPWMEXT	输出触发 * 脉冲宽度	2/Fc	–	–		上溢、下溢和 CC (计数器值等于比较值) 触发输出的最小可能宽度
SID.TCPWM#5A	TCRES	计数器的分辨率	1/Fc	–	–		连续计数间的最短时间
SID.TCPWM#5B	PWMRES	PWM 分辨率	1/Fc	–	–		PWM 输出的最小脉宽
SID.TCPWM#5C	QRES	正交输入分辨率	1/Fc	–	–		正交相位输入间的最小脉冲宽度。

Note

7. 根据所选的工作模式，触发事件可以为：Stop、Start、Reload、Count、Capture或Kill。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.5.2 I2C

表 19 固定 I²C 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID149	II2C1	频率 = 100 kHz 时的模块电流消耗	–	–	60	μA	–
SID150	II2C2	频率 = 400 kHz 时的模块电流消耗	–	–	185		–
SID151	II2C3	速率 = 1 Mbps 时的模块电流消耗	–	–	650		–
SID152	II2C4	I2C 在深度睡眠模式下被使能时的模块电流消耗	–	1	–		–

表 20 固定 I2C 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID153	FI2C1	比特率	–	–	1	Mbps	–
SID.I2C#1	FSCLI2C_SM	I2C SCL 时钟频率	0	–	100	kHz	标准模式
SID.I2C#2	FSCLI2C_FM		0	–	400		快速模式
SID.I2C#33	FSCLI2C_FMP		0	–	1000		增强型快速模式
SID.I2C#3	THDSTAI2C_SM	(重复) START 事件的保持时间。经过这段时间后, 会生成第一个时钟脉冲	4	–	–	μs	标准模式
SID.I2C#4	THDSTAI2C_FM		0.6	–	–		快速模式
SID.I2C#34	THDSTAI2C_FMP		0.26	–	–		增强型快速模式
SID.I2C#5	TSUSTAI2C_SM	重复 START 事件的建立时间	4.7	–	–		标准模式
SID.I2C#6	TSUSTAI2C_FM		0.6	–	–		快速模式
SID.I2C#35	TSUSTAI2C_FMP		0.26	–	–		增强型快速模式
SID.I2C#7	TLOWI2C_SM	SCL 时钟为低电平的时间	4.7	–	–		标准模式
SID.I2C#8	TLOWI2C_FM		1.3	–	–		快速模式
SID.I2C#36	TLOWI2C_FMP		0.5	–	–		增强型快速模式
SID.I2C#9	THIGHI2C_SM	SCL 时钟为高电平的时间	4	–	–		标准模式
SID.I2C#10	THIGHI2C_FM		0.6	–	–		快速模式
SID.I2C#37	THIGHI2C_FMP		0.3	–	–		增强型快速模式
SID.I2C#11	THDDATI2C	数据保持时间	0	–	–		所有 I2C 速度

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 20 固定 I2C 交流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.I2C#12	TSUDATI2C_SM	数据建立时间	250.0	–	–	μs	标准模式
SID.I2C#13	TSUDATI2C_FM		100	–	–		快速模式
SID.I2C#38	TSUDATI2C_FMP		50	–	–		增强型快速模式
SID.I2C#14	TSUSTOI2C_SM	I2C STOP 事件的建立时间	4	–	–		标准模式
SID.I2C#15	TSUSTOI2C_FM		0.6	–	–		快速模式
SID.I2C#39	TSUSTOI2C_FMP		0.26	–	–		增强型快速模式
SID.I2C#16	CB_SM	每条 I2C 总线线路上的电容负载	–	–	400	pF	标准模式
SID.I2C#17	CB_FM		–	–	400		快速模式
SID.I2C#40	CB_FMP		–	–	550		增强型快速模式
SID.I2C#18	TVDDATI2C_SM	数据有效时间	–	–	3.45	μs	标准模式
SID.I2C#19	TVDDATI2C_FM		–	–	0.9		快速模式
SID.I2C#41	TVDDATI2C_FMP		–	–	0.45		增强型快速模式
SID.I2C#20	TVDACKI2C_SM	数据有效应答的时间	–	–	3.45		标准模式
SID.I2C#21	TVDACKI2C_FM		–	–	0.9		快速模式
SID.I2C#42	TVDACKI2C_FMP		–	–	0.45		增强型快速模式
SID.I2C#22	TSPI2C_FM	输入过滤器抑制的尖峰脉冲宽度	–	–	50	ns	快速模式
SID.I2C#43	TSPI2C_FMP		–	–	50		增强型快速模式
SID.I2C#23	TBUFI2C_SM	STOP 和 START 事件之间的总线空闲时间	4.7	–	–	μs	标准模式
SID.I2C#24	TBUFI2C_FM		1.3	–	–	μs	快速模式
SID.I2C#44	TBUFI2C_FMP		0.5	–	–		增强型快速模式
SID.I2C#25	VIL_I2C	低电平输入电压	–0.5	–	0.3 * V_{DDIO}	V	快速和标准模式中 I2C 速度
SID.I2C#26	VIH_I2C	高电平输入电压	0.7 * V_{DDIO}	–	–		快速和标准模式中 I2C 速度
SID.I2C#27	VOL_I2C_L	低电平输出电压, 低电平电压范围	–	–	0.2 * V_{DDIO}		快速和标准模式中 I2C 速度, $V_{DDIO} < 2 V$, 灌电流 = 2 mA
SID.I2C#28	VOL_I2C_H	低电平输入电压, 高电平电压范围	–	–	0.4		快速和标准模式中 I2C 速度, $V_{DDIO} < 2 V$, 灌电流 = 2 mA
SID.I2C#29	IOL_I2C_SM	I2C 输出低电流	3	–	–	mA	标准模式, $1.71 V \leq V_{DDIO} \leq 5.5 V$, 负载 = CB_SM, VOL = 0.4 V
SID.I2C#30	I2C_VHYS_HV	I2C 输入迟滞电压	0.05 * V_{DDIO}	–	–	mV	快速和标准模式中 I2C 速度。 $2 V \leq V_{DDIO} \leq 4.5 V$

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 20 固定 I2C 交流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.I2C#30 A	I2C_VHYS_5V	I2C 输入迟滞电压	200	–	–	mV	快速和标准模式中 I2C 速度, $V_{DDIO} > 4.5 V$
SID.I2C#31	I2C_VHYS_LV	I2C 输入迟滞电压	$0.10 \cdot V_{DDIO}$	–	–		快速和标准模式中 I2C 速度, $V_{DDIO} < 2 V$
COM.REQ#7	I2C_ADD	I2C 地址宽度	–	–	8	位	7 位地址和 1 RW 位
SID.I2C#32	IOL_I2C_FM	I2C 输出低电流	6	–	–	mA	快速模式, $1.71 V \leq V_{DDIO} \leq 5.5 V$, 负载 = CB_SM, VOL = 0.6V
SID.I2C#45	IOL_I2C_FMP	I2C 输出低电流, 高电压范围	20	–	–	mA	增强型快速模式, $3.0 V \leq V_{DDD} \leq 5.5 V$, 负载 = CB_FMP, $T_A = -40^\circ C \sim 85^\circ C$, 仅 GPIO_FAILSAFE 端口
SID.I2C#45 A	IOL_I2C_FMP	I2C 输出低电流, 低电压范围	3	–	–	mA	增强型快速模式, $1.71 V \leq V_{DDD} \leq 3.0 V$, 加载 = CB_FMP, $T_A = -40^\circ C \sim 85^\circ C$

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.5.3 UART

表 21 固定 UART 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID160	IUART1	速度为 100 Kbps 时的模块电流消耗	-	-	125	μA	-
SID161	IUART2	速度为 1000 Kbps 时的模块电流消耗	-	-	312		-

表 22 固定 UART 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID162	FUART	比特率	-	-	1	Mbps	-

6.5.4 SPI

表 23 固定 SPI 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID163	ISPI1	速度为 1 Mbps 时的模块电流消耗	-	-	360	μA	-
SID164	ISPI2	速度为 4 Mbps 时的模块电流消耗	-	-	560		-
SID165	ISPI3	速度为 8 Mbps 时的模块电流消耗	-	-	600		-

表 24 固定 SPI 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID166	FSPI	SPI 工作频率 (主设备; 6 倍过采样)	-	-	8	MHz	-

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 25 固定 SPI 主设备模式交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID167	TDMO	Sclock 驱动边沿后 MOSI 有效的时间	–	–	15	ns	–
SID168	TDSI	Sclock 捕获边沿前 MISO 有效的时间	20	–	–		使用了全时钟、MISO 推迟采样
SID169	THMO	先前的 MOSI 数据保持时间	0	–	–		表示从设备捕获边沿

表 26 固定 SPI 从设备模式交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID170	TDMI	Sclock 捕获边沿前 MOSI 有效的时间	40	–	–	ns	–
SID171	TDSO	Sclock 驱动边沿后 MISO 有效的时间	–	–	$48 + (3 \times T_{cpu})$		$T_{cpu} = 1/F_{cpu}$
SID171A	TDSO_EXT	在外部时钟模式下 SClock 驱动边沿后 MISO 有效的时间	–	–	48		–
SID172	THSO	先前的 MISO 数据保持时间	0	–	–		–
SID172A	TSSELSCK	从 SSEL 有效到第一个 SCK 有效边沿的时间	100	–	–		–

6.5.5 存储器

表 27 闪存直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID173	V _{PE}	擦除和编程电压	1.71	–	5.5	V	–
SID173A	I _{PW}	频率为 16 MHz 时的页写入电流	–	–	3.5	–	5.5 V V _{DDD}

表 28 闪存交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID174	T _{ROWWRITE}	行 (块) 编写时间 (擦除和编程)	–	–	20	ms	行 (块) = 256 字节
SID175	T _{ROWERASE}	行擦除的时间	–	–	16		–
SID176	T _{ROWPROGRAM}	擦除后的行编程时间	–	–	7		–
SID178	T _{BULKERASE}	批量擦除时间 (32 K 字节)	–	–	35		–
SID180	T _{DEVPROG}	器件总编程时间	–	–	7	秒	–
SID181	F _{END}	闪存擦写次数	100 K	–	–	周期	–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 28 闪存交流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID182	F_{RET}	闪存数据保持时间。 $T_A \leq 55\text{ C}$, 10 万个编程 / 擦除周期。	20	–	–	年	–
SID182a		闪存数据保持时间。 $T_A \leq 85\text{ C}$, 一万个编程 / 擦除周期。	10	–	–		–
SID256	TWS48	频率为 48 MHz 时的 等待状态数量	2	–	–		CPU 从闪存内执行
SID257	TWS24	频率为 24 MHz 时的 等待状态数量	1	–	–		CPU 从闪存内执行

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.6 系统资源

6.6.1 欠压时的上电复位直流规范

表 29 上电复位规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.POR#1	SR_POWER_UP	电源转换速率	1	–	67	V/ms	TA = -40°C ~ +85°C, 所有 V _{DDD} 值; 上电时
SID.POR#2	V _{RISEIPOR}	上升触发电压	0.8	–	1.5	V	–
SID.POR#3	V _{FALLIPOR}	下降触发电压	0.7	–	1.4		–

表 30 VCCD 的欠压检测 (BOD)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.BOD#1	V _{FALLPPOR}	活动和睡眠模式下的 BOD 触发电压	1.48	–	1.62	V	–
SID.BOD#2	V _{FALLDPSLP}	深度睡眠模式下的 BOD 触发电压	1.1	–	1.5		–

6.6.2 SWD

表 31 SWD 接口

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.SWD#1	F_SWCLK1	$3.3\text{ V} \leq V_{\text{DDD}} \leq 5.5\text{ V}$	–	–	14	MHz	SWDCLK ≤ 1/3 F _{CPU}
SID.SWD#2	F_SWCLK2	$1.71\text{ V} \leq V_{\text{DDD}} \leq 3.3\text{ V}$	–	–	7		SWDCLK ≤ 1/3 F _{CPU}
SID.SWD#3	T_SWDI_SETUP	T = 1/f SWDCLK	0.25*T	–	–	ns	–
SID.SWD#4	T_SWDI_HOLD		0.25*T	–	–		–
SID.SWD#5	T_SWDO_VALID		–	–	0.5*T		–
SID.SWD#6	T_SWDO_HOLD		1	–	–		–

6.6.3 内部主振荡器

表 32 IMO 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.IMO.DC#1	IIMO1	频率为 48 MHz 时的 IMO 工作电流	–	–	250	μA	–
SID.IMO.DC#2	IIMO2	频率为 24 MHz 时的 IMO 工作电流	–	–	180		–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 33 IMO 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.IMO.AC#1	FIMO	IMO 频率	–	48	–	MHz	$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, 所有 V_{DD} 值
SID.IMO.AC#2	FIMO_RES	IMO 频率分辨率	–	0.25	–	%	$T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, 所有 V_{DD} 值
SID.IMO.AC#3	IMO_STL	更改校准寄存器时的 IMO 建立时间	–	–	200	ns	$T_A = +25^{\circ}\text{C}$, 所有 V_{DD} 值, $FIMO = 48\text{ MHz}$
SID.IMO.AC#4	FIMOTOL1	在频率为 24、32 和 48 MHz 时测量频率 差异 (出厂调整后)	–	–	± 2	%	$2.7\text{ V} \leq V_{DD} < 5.5\text{ V}$, $-25^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$
SID.IMO.AC#4a	FIMOTOLVCCD		–	–	± 4		所有条件
SID.IMO.AC#5	IMO_HOP_RANGE		–10	–	10		$T_A = +25^{\circ}\text{C}$, 所有 V_{DD} 值, $48\text{ MHz} = F_{IMO}$
SID.IMO.AC#6	TSTARTIMO	IMO 启动时间	–	–	7	μs	–
SID.IMO.AC#7	TJITRMSIMO2	频率为 24 MHz 时的 RMS 抖动	–	145	–	ps	–

6.6.4 内部低速振荡器

表 34 ILO 直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ILO.DC#1	ILO1	频率为 32 kHz 时的 ILO 工作电流	–	0.3	1.05	μA	–
SID.ILO.DC#2	ILOLEAK	ILO 漏电流	–	2	15	nA	–

表 35 ILO 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.ILO.AC#1	FILO	工作频率	20.0	40.0	80.0	kHz	–
SID.ILO.AC#2	TSTARTILO1	ILO 启动时间	–	–	2	ms	–
SID.ILO.AC#3	TLIODUTY	ILO 占空比	40	50	60	%	–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.7 USBPD 外设

6.7.1 8位SAR ADC

表 36 8 位 ADC DC 规范

规范ID	参数	说明	最小值	典型值	最大值	单位	详细说明/条件
SID.PD.ADC.DC #1	Resolution	ADC 分辨率	–	8	–	bits	–
SID.PD.ADC.DC #2	INL	积分非线性	–1.5	–	1.5	LSB	–
SID.PD.ADC.DC #3	DNL	差分非线性	–2.5	–	2.5		–
SID.PD.ADC.DC #4	Gain Error	增益错误	–1.5	–	1.5		–
SID.PD.ADC.DC #5	VREF_ADC1	ADC的参考电压	V_{DDDmin}	–	V_{DDDmax}	V	由 V_{DDD} 产生的参考电压
SID.PD.ADC.DC #6	VREF_ADC2		1.96	2	2.04		由深度睡眠参考电压生成的参考电压

表 37 8 位 ADC AC 规范

规范ID	参数	说明	最小值	典型值	最大值	单位	详细说明/条件
SID.PD.ADC.AC #7	SLEW_Max	采样电压信号的变化率	–	–	3	V/ms	–

6.7.2 VBUS 调节器

表 38 VBUS 调节器直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.20VRE G.DC#1	VBUSREG 1	VBUS 调节器输出电压 (最小 VBUS=4.2 V~ 28 V)	3	–	3.65	V	通过 VBUS_C_P1/ VBUS_C_P2 给芯片供电, 在 V_{DDD} 上测量输出
SID.PD.20VRE G.DC#2	VBUSREG 2	VBUS 调节器输出电压 (最小 VBUS=4 V~ 4.2 V)					

表 39 VBUS 调节器交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.20VRE G.AC#1	Tstart	调节器电源输出的总启动时间	–	–	200	μs	使用 VBUS 并测量 V_{DDD} 引脚上的启动时间。
SID.PD.20VRE G.AC#2	Tstop	从 vreg_en=0 到调节器禁用的调节器掉电时间	–	–	4		从激活内部禁用信号到 V_{DDD} 上负载电流从 30 mA 降至 10 μA 之间的时长。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.7.3 CSA 表 40 CSA 规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.HS-CSA.DC#1	Isense_scp	电流为 6 A、10 A 时 SCP 的电流感应准确度	-	±10	-	%	-
SID.PD.HS-CSA.DC#1a	Isense_scp_epr		-	±12	-		对于 30 V EPR
SID.PD.HS-CSA.DC#2	Vsense_rcp	“Rsense” 上的 RCP 感应阈值	-	2	4	mV	-
SID.PD.HS-CSA.DC#3a	Isense_ocp_2A	电流为 2 A、3 A 和 4 A 时 OCP 的电流感应准确度	-	±15	-	%	-
SID.PD.HS-CSA.DC#3b	Isense_ocp_5A		-	±10	-		-
SID.PD.HS-CSA.DC#3c	Isense_ocp_5A_epr		-	±12	-		对于 30 V EPR
SID.PD.HS-CSA.DC#3	Isense_ocp_1A	电流为 1 A 时 OCP 的电流感应准确度	-	±20	-		-
SID.PD.HS-CSA.DC#4	Rsense	外部 Rsense	4.95	5	5.05	m Ω	-
SID.PD.HS-CSA.DC#5	Vtrip_slow_rcp_33pct	电压为 5 V 时设置慢速 RCP 跳闸点, 并且选择了 33% 的分接点	4.5	-	5.5	V	-
SID.PD.HS-CSA.DC#5a	Vtrip_slow_rcp_10pct	电压为 20 V 时设置慢速 RCP 跳闸点, 并且选择了 10% 的分接点	18	-	22		-
SID.PD.HS-CSA.DC#5b	Vtrip_slow_rcp_6pct	电压为 30 V 时设置慢速 RCP 跳闸点, 并且选择了 60% 的分接点	27	-	33		-
SID.PD.HS-CSA.DC#9	Isb_csp_5v	SCP、OCP 和 RCP 模块关闭时 CSP 引脚的输入漏电流	-	-	6	μA	CSP = CSN = 5 V
SID.PD.HS-CSA.DC#10	Isb_csn_5v		-	-	5		CSP = CSN = 5 V
SID.PD.HS-CSA.DC#9a	Isb_csp_30v		-	-	26		CSP = CSN = 30 V
SID.PD.HS-CSA.DC#10a	Isb_csn_30v		-	-	5		CSP = CSN = 30 V
SID.PD.HS-CSA.DC#17	I_CSP_SCP_ON_OCP_ON_RCP_ON	SCP、OCP 和 RCP 模块开启时 CSP 引脚的输入电流	-	-	525		-
SID.PD.HS-CSA.DC#18	I_CSN_SCP_ON_OCP_ON_RCP_ON		-	-	65		-
SID.PD.HS-CSA.AC#1	Tdelay_scp_6A	6 A 模式下的 SCP 延迟 (5 mV 过压值)	-	-	300	ns	由设计保证
SID.PD.HS-CSA.AC#2	Tdelay_scp_10A	10 A 模式下的 SCP 延迟 (5 mV 过压值)	-	-	300		
SID.PD.HS-CSA.AC#3	Tdelay_rcp	RCP 延迟 (5 mV 过压值)	-	-	250		
SID.PD.HS-CSA.AC#4	Tdelay_ocp	OCP 延迟 (5 mV 过压值)	-	-	250		

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.7.4 VBUS 放电

表 41 VBUS 放电规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.VBUS_DISC#1	Ron1	20 VNMOS 处于开启状态时的电阻 (其中, dischg_ds<0> = 1 ; dischg_ds<4:1> = 0)	1500	–	3000	Ω	–
SID.PD.VBUS_DISC#2	Ron2	20 VNMOS 处于开启状态时的电阻 (其中, dischg_ds<1:0> = 1 ; dischg_ds<4:2> = 0)	750	–	1500		–
SID.PD.VBUS_DISC#3	Ron3	20 VNMOS 处于开启状态时的电阻 (其中, dischg_ds<2:0> = 1 ; dischg_ds<4:3> = 0)	500	–	1000		–
SID.PD.VBUS_DISC#4	Ron4	20 VNMOS 处于开启状态时的电阻 (其中, dischg_ds<3:0> = 1 ; dischg_ds<4> = 0)	375	–	750		–
SID.PD.VBUS_DISC#5	Ron5	20 VNMOS 处于开启状态时的电阻 (其中, dischg_ds<4:0> = 1)	300	–	600		–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.7.5 UVOV

表 42 UV/OV 规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.PD.UVOV#1	VTHUVOV1	活动模式下使用带隙参考的电压阈值准确度	-	±3	-	%	-
SID.PD.UVOV#2	VTHUVOV2	深度睡眠模式下使用深度睡眠参考的电压阈值准确度	-	±5	-		-
SID.PD.COMP_ACC#1	COMP_ACC	4 sigma 条件下的比较器输入偏移电压	-15	-	15.0	mV	-
SID.PD.UVOV.AC#1	Tov_gate	从 0 V 阈值触发到外部 NFET 电源栅极关闭的延迟时间	-	-	50	μs	-

6.7.6 SBU

表 43 SBU 开关规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.PD.SBU.DC#1	Ron_hs1	开关在 HS 模式下处于打开状态时的电阻 (输入电压范围为 0 V ~ 0.4 V)	-	-	4.5	Ω	-
SID.PD.SBU.DC#2	Ron_fs	开关在 FS 模式下处于打开状态时的电阻 (输入电压范围为 0 V ~ 3.6 V)	-	-	6.5		-
SID.PD.SBU.DC#3	Ron_flat_hs1	开关在 HS 模式下处于平坦状态时的电阻 (输入电压范围为 0 V ~ 0.4 V)	-	-	0.5		-
SID.PD.SBU.DC#4	Ron_flat_fs	开关在 FS 模式下处于平坦状态时的电阻 (输入电压范围为 0 V ~ 3.6 V)	-	-	2.5		-
SID.PD.SBU.DC#7	Ileak1	电压为 3.6 V 时的 SBU1、SBU2 引脚漏电流, AUX_P/AUX_N 处于浮动状态, T = 85 °C 时 V _{DD} = 3.3 V	-4.5	-	4.5	μA	-
SID.PD.SBU.DC#7a	Ileak2	电压为 3.6 V 时的 AUX_P/AUX_N 引脚漏电流, SBU1、SBU2 处于浮动状态 T = 85 °C 时 V _{DD} = 3.3 V	-1	-	1		-
SID.PD.SBU.DC#8	Rpu_aux_1	AUX_N 上的上拉电阻	80	-	120	kΩ	-
SID.PD.SBU.DC#9	Rpu_aux_2	AUX_P 上的上拉电阻	0.8	-	1.2	M Ω	-
SID.PD.SBU.DC#10	Rpd_aux_1	AUX_P 上的下拉电阻	80	-	120	kΩ	-
SID.PD.SBU.DC#11	Rpd_aux_2	AUX_N 上的下拉电阻	0.8	-	1.2	MΩ	-
SID.PD.SBU.DC#12	Rpd_aux_3	AUX_P 上的下拉电阻	329	-	611	k Ω	-
SID.PD.SBU.DC#13	Rpd_aux_4	AUX_N 上的下拉电阻	3.29	-	6.11	M Ω	-
SID.PD.SBU.AC#1	Con	开关打开时的电容	-	-	50	pF	-
SID.PD.SBU.AC#2	Coff	开关关闭时的电容 — 连接器端	-	-	25		-

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 43 SBU 开关规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.PD.SBU.AC#3	Off_isolation	F = 1 MHz 时的开关隔离	-	-	-50	dB	由设计保证
SID.PD.SBU.AC#4	X_talk_AC	F = 1 MHz、且从 OUT 传输数据时 IN1/2 到 IN2/1 的开关串扰	-	-	-50		

6.7.7 VCONN 开关

表 44 VCONN 开关规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.VCONN.DC#1	Ron	V5V = 5 V、负载电流 = 215 mA、开关打开时的电阻	-	0.7	1.3	Ω	-
SID.PD.VCONN.DC#3	Ileak	连接器端引脚漏电流	-	-	10	μA	-
SID.PD.VCONN.DC#4	VTHDETECT_V5V	v5v 检测器的电压阈值	2.05	-	2.65	V	-
SID.PD.VCONN.DC#9	Iocp	CC1/CC2 的过电流检测范围	550	-		mA	-
SID.PD.VCONN.DC#12	OCP_hysteresis	过电流检测迟滞电压	20	-	80		-
SID.PD.VCONNAC#1	Ton	开关打开时间	-	-	200	μs	-
SID.PD.VCONNAC#2	Toff	开关关闭时间	-	-	3		-
SID.PD.VCONN.DC#14	Rfrs_pd	快速角色切换请求发送驱动器电阻 (线缆电阻除外)	-	-	5	Ω	-

6.7.8 VSYS

表 45 VSYS 调节器

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.vddsw.DC#1	Res_sw	电源输入和输出电源 V _{DDD} 之间的电阻	-	-	1.5	Ω	在 V _{DDD} 上负载电流为 5 mA~10 mA 的条件下测量得到。

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.7.9 栅极驱动器规范

表 46 NFET 栅极驱动器

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.GD#1	GD_VGS	在打开状态条件下栅极与发送源之间的过电压	4.5	–	10.5	V	NFET 驱动器为打开状态
SID.PD.GD#3	GD_VGS_OFF	在关闭状态条件下外部FET栅极与发送源之间的电压	VBUS_NGDO_ABS	–	+VBUS_NGDO_ABS		将栅极电压下拉到“0 V”时，外部NFET 必须能够在关闭状态中承受“VGS < -VBUS_NGDO_ABS”
SID.PD.GD#11	ISB_VBUS_IN_NGDO	NGDO 处于最低功耗状态 (被禁用) 时的 VBUS_IN_NGDO 漏电流	–	–	70	μA	VBUS_IN_NGDO = 5 V ; en_hv = 1、ngdo_en = 1、keepoff_dis = 1、cp_en = 0、gdrv_en = 0、en_g1_chrg = 0、equalizers-off
SID.PD.GD#11a	Ixres_VBUS_IN_NGDO	芯片 XRES 被激活时的 VBUS_IN_NGDO 漏电流	–	–	650		VBUS_IN_NGDO = 5 V ; 芯片 XRES 被激活；由设计保证
SID.PD.GD#12	ISB_VBUS_OUT_NGDO	NGDO 处于最低功耗状态 (被禁用) 时的 VBUS_OUT_NGDO 漏电流	–	–	140		VBUS_OUT_NGDO = 5 V ; en_hv = 1、ngdo_en = 1、keepoff_dis = 1、cp_en = 0、gdrv_en = 0、en_g1_chrg = 0、equalizers-off
SID.PD.GD#12a	Ixres_VBUS_OUT_NGDO	芯片 XRES 被激活时的 VBUS_OUT_NGDO 漏电流	–	–	500		VBUS_OUT_NGDO = 5 V ; 芯片 XRES 被激活；由设计保证
SID.PD.ngdo_fet_sys.AC#2	Ton	NGDO 打开时间 (VBUS_IN_NGDO = 5 V)	–	10	–	ms	负载电容 = 3nF 时 VBUS_CTRL_1 从 0.5 上升到 VBUS_IN_NGDO+1V 所需要的时间

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 46 NFET 栅极驱动器 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.ngdo_f et_sys.AC#3	Toff	NGDO 关闭时间 (无故障) (VBUS_IN_NGDO = 5 V)	–	7	–	μs	负载电容 = 3nF 时 VBUS_CTRL_1 从 VBUS_IN_NGDO+10 V 下降至 VBUS_OUT_NGDO (电容 = 10 μF) 所需要的时间
SID.PD.ngdo_f et_sys.AC#4	Toff-fault	NGDO 关闭时间, 用于响应 SCP/RCP 事件 (VBUS_IN_NGDO = 5 V)	–	1	–		通过 VBUS_CTRL_0 引脚的 VGS 均衡关闭 NGDO, 以便响应 RCP 事件 通过 VBUS_CTRL_1 = 0.8 V 关闭 NGDO, 以便响应 SCP 事件

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 47 CC-PHY PD 规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.cc_shvt.DC#1	vSwing	发送器输出高电压	1.05	–	1.2	V	–
SID.PD.cc_shvt.DC#2	vSwing_low	发送器输出低电压	–	–	0.075		–
SID.PD.cc_shvt.DC#3	zDriver	发送器输出阻抗	33	–	75	Ω	–
SID.PD.cc_shvt.DC#4	zBmcRx	接收器输入阻抗	10	–	–	M Ω	由设计保证
SID.PD.cc_shvt.DC#5	Idac_std	USB 标准广告的源电流	64	–	96	μA	–
SID.PD.cc_shvt.DC#6	Idac_1p5a	广告电压为 5 V 时 1.5 A 的源电流	165.6	–	194.4		–
SID.PD.cc_shvt.DC#7	Idac_3a	广告电压为 5 V 时 3 A 的源电流	303.6	–	356.4		–
SID.PD.cc_shvt.DC#8	Rd	作为上行端口 (UFP) 时的下拉终端电阻	4.59	–	5.61	k Ω	–
SID.PD.cc_shvt.DC#9	Rd_db	作为上行端口 (UFP) 时的下拉终端电阻，带无电电池 (上行端口)	4.08	–	6.12		–
SID.PD.cc_shvt.DC#10	zOPEN	该信号被禁用时 CC 阻抗接地	108	–	–		–
SID.PD.cc_shvt.DC#11	DFP_default_0p2	DFP 端的 CC 电压 — 标准 USB	0.15	–	0.25	V	–
SID.PD.cc_shvt.DC#12	DFP_1.5A_0p4	DFP 端的 CC 电压 — 1.5 A	0.35	–	0.45		–
SID.PD.cc_shvt.DC#13	DFP_3A_0p8	DFP 端的 CC 电压 — 3 A	0.75	–	0.85		–
SID.PD.cc_shvt.DC#14	DFP_3A_2p6	DFP 端的 CC 电压 — 3 A	2.45	–	2.75		–
SID.PD.cc_shvt.DC#15	UFP_default_0p66	UFP 端的 CC 电压 — 标准 USB	0.61	–	0.7		–
SID.PD.cc_shvt.DC#16	UFP_1.5A_1p23	UFP 端的 CC 电压 — 1.5 A	1.16	–	1.31		–
SID.PD.cc_shvt.DC#17	Vattach_ds	深度睡眠连接阈值	0.3	–	0.6	%	–
SID.PD.cc_shvt.DC#18	Rattach_ds	深度睡眠上拉电阻	10	–	50	k Ω	–
SID.PD.cc_shvt.DC#19	VTX_step	TX 驱动电压步长大小	80	–	120	mV	用户和数据手册中不支持
SID.PD.cc_shvt.DC#30	FS_0p53	快速交换检测的电压阈值	0.49	–	0.58	V	–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

6.7.10 充电器检测

表 48 充电器检测直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.chgdet.DC#1	V _{DATA} _REF	充电器检测模式下的数据检测电压	250	–	400	mV	–
SID.PD.chgdet.DC#2	V _{DM} _SRC	充电器检测模式下的 dn 电压源	500	–	700		–
SID.PD.chgdet.DC#3	V _{DP} _SRC	充电器检测模式下的 dp 电压源	500	–	700		–
SID.PD.chgdet.DC#4	IDM_SINK	充电器检测模式下的 dn 灌电流	25	–	175	μA	–
SID.PD.chgdet.DC#4a	IDM_SINK_trim	35 μA 电流模式下的 dn 灌电流	25	–	45		V _{DATA} _SINK ≥ 0.25V
SID.PD.chgdet.DC#5	IDP_SINK	充电器检测模式下的 dp 灌电流	25	–	175		–
SID.PD.chgdet.DC#5a	IDP_SINK_trim	35 μA 电流模式下的 dp 灌电流	25	–	45		V _{DATA} _SINK ≥ 0.25V
SID.PD.chgdet.DC#6	IDP_SRC	数据接触检测源电流	7	–	13		–
SID.PD.chgdet.DC#27	RDP_UP	dp/dm 上 Qualcomm 上拉终端电阻	0.9	–	1.575	k Ω	–
SID.PD.chgdet.DC#32	RDM_UP	Dp/Dm 上拉电压	0.9	–	1.575		–
SID.PD.chgdet.DC#28	RDP_DWN	dp/dm 上 Qualcomm 下拉终端电阻	14.25	–	24.8		–
SID.PD.chgdet.DC#31	RDM_DWN	Dp/Dm 下拉电阻	14.25	–	24.8		–
SID.PD.chgdet.DC#29	R _{DATA} _LKG	Dp/Dm 上的数据线漏电	300	–	500		–
SID.PD.chgdet.DC#34	V _{SETH}	逻辑阈值	1.26	–	1.54	V	–
SID.PD.chgdet_afc.DC#30	R _{LOAD} _DET	AFC Rload 检测阈值。vpwrhv > 2.6 V。	1.4	–	2		–
SID.PD.chgdet_afc.DC#31	V _{AFC_TX_HI}	AFC TX 高电平有效输出。vpwrhv > 2.6 V。	1.44	–	–		–
SID.PD.chgdet_afc.DC#32	V _{AFC_TX_LO}	AFC TX 低电平有效输出。vpwrhv > 2.6 V。	–	–	0.16		–
SID.PD.chgdet_afc.DC#33	V _{AFC_VIH}	AFC RX 高电平有效输入。vpwrhv > 2.6 V。	–	–	1		–
SID.PD.chgdet_afc.DC#34	V _{AFC_VIL}	AFC RX 低电平有效输入。vpwrhv > 2.6 V。	0.4	–	–		–
SID.PD.chgdet_afc.DC#35	SAMS_R _{CVR} _HYS	Samsung 接收器迟滞电压。vpwrhv > 2.6 V。	10	–	–	mV	–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

电气规范

表 48 充电器检测直流规范 (续)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细说明 / 条件
SID.PD.chgdet_afc.DC#36	VQCOM_VIH	QCOM RX 高电平有效输入。 vpwrhv > 2.6 V。	–	–	2	V	–
SID.PD.chgdet_afc.DC#37	VQCOM_VIL	QCOM RX 低电平有效输入。 vpwrhv > 2.6 V。	0.8	–	–	V	–
SID.PD.chgdet_afc.DC#38	QCOM_RCVR_HYS	Qualcomm 接收器迟滞电压。vpwrhv > 2.6 V。	10	–	–	mV	–
SID.PD.ccg6.dpdm.DC#14	RDCP_DAT	DP和DN上的专用充电端口电阻	–	–	40	Ω	–

表 49 充电器检测交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详细信息 / 条件
SID.PD.chgdet_afc.AC#4	Trise	AFC TX D- 上升时间。 vpwrhv > 2.7 V。	0.5	–	3.6	μs	–
SID.PD.chgdet_afc.AC#5	Tfall	AFC TX D- 下降时间。 vpwrhv > 2.7 V。	0.5	–	3.6		–
SID.PD.chgdet.AC#6	AFC_DATA_RATE	用于发送和接收的AFC数据切换率。 vddd > 2.7 V。	35	–	45		–

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

订购信息

7 订购信息

下表显示的是 PMG1-S3 器件编号和特性。

表 50 PMG1-S3 MPN 特性

产品	GPIO				SCB			可编程模拟资源					
	GPIO (总数)	GPIO (VDDIO)	电气保护 GPIO (VDDIO)	GPIO (VDDD)	I2C	SPI	UART	12 位 SAR ADC 输入	12 位 SAR ADC 输出	SAR ADC VREF	运算放大器	LP-Comp	TCPWM
CYPM1311-48LDXI CYPM1311-48LDXIT	26	19	2	5	7	5	5	4	0	1	2	2	8 (TCPWM1 输出引脚不可用)
CYPM1322-97BZXI CYPM1322-97BZXIT	50	36	2	12	8	8	8	8	1	1	2	2	8
CYPM1321-97BZXI CYPM1321-97BZXIT	50	36	2	12	8	8	8	8	1	1	2	2	8

产品	Type-C 端口	不带电的电池终端	终端电阻	SBU - 多路复用器	VCONN	SCP/RCP/OCF	NGDO	20Vreg	VDDD 开关	8 位 SAR ADC	FS-PHY	充电器检测	功能	封装	芯片 ID
CYPM1311-48LDXI CYPM1311-48LDXIT	1	是	R_P, R_D, R_{D-DB}	0	1	1	1	1	1	1	1	1	DRP	48 引脚 QFN	0x3501
CYPM1322-97BZXI CYPM1322-97BZXIT	2	否	R_P, R_D	2	2	2	2	2	1	2	1	1	DRP	97 球 BGA	0x3500
CYPM1321-97BZXI CYPM1321-97BZXIT	2	是	R_P, R_D, R_{D-DB}	2	2	2	2	2	1	2	1	1	DRP	97 球 BGA	0x3521

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

订购信息

7.1 订购代码定义

器件编号的格式为 CYPM1ABC-DEFGHIJ，其中各字段的定义如下所示。

字段	说明	数值	意义
CY	Cypress 前缀	CY	公司 ID
PM	销售代码	PM	PM = 电力传输 MCU 系列
1	第一代 PM 系列	1	产品系列一代
A	系列	0	S0
		1	S1
		2	S2
		3	S3
B	PD 端口	1	1-PD 端口
		2	2-PD 端口
C	特定应用	X	特定应用
DE	引脚	XX	封装中的引脚数量
FG	封装代码	LD	QFN
		BZ	BGA
		FN	CSP
H	无铅	X	含铅：X = 无铅
I	温度范围	I	工业级
J	仅用于 T&R	T	盘带封装

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

封装

8 封装

表 51 封装特性

参数	说明	条件	最小值	典型值	最大值	单位
T_A	工作环境温度	工业级	-40	25	85	°C
T_J	工作结温				125	
T_{JA}	封装 θ_{JA} (97-BGA)	-	-	42	-	°C/W
T_{JC}	封装 θ_{JC} (97-BGA)		-	15.9	-	
T_{JA}	封装 θ_{JA} (48-QFN)		-	16.6	-	
T_{JC}	封装 θ_{JC} (48-QFN)		-	6.5	-	

表 52 回流焊峰值温度

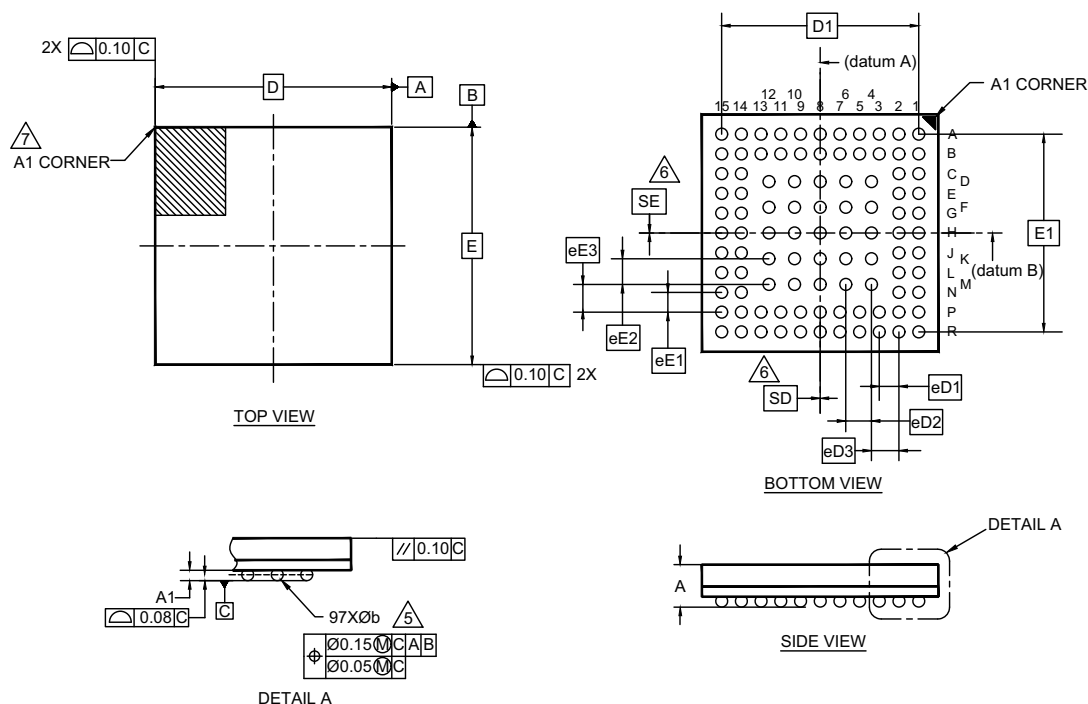
封装	最高峰值温度	在与峰值温度相差 5 °C 时的最长 时间
97-BGA	260 °C	30 秒
48-QFN		

表 53 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
97-BGA	MSL 3
48-QFN	

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

封装



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
A	-	-	1.00
A1	0.16	-	-
D	6.00 BSC		
E	6.00 BSC		
D1	5.00 BSC		
E1	5.00 BSC		
MD	11		
ME	11		
N	97		
Ø b	0.25	0.30	0.35
eD1	0.50 BSC		
eE1	0.50 BSC		
eD2	0.65 BSC		
eE2	0.65 BSC		
eD3	0.70 BSC		
eE3	0.70 BSC		
SD	0.00		
SE	0.00		

NOTES:

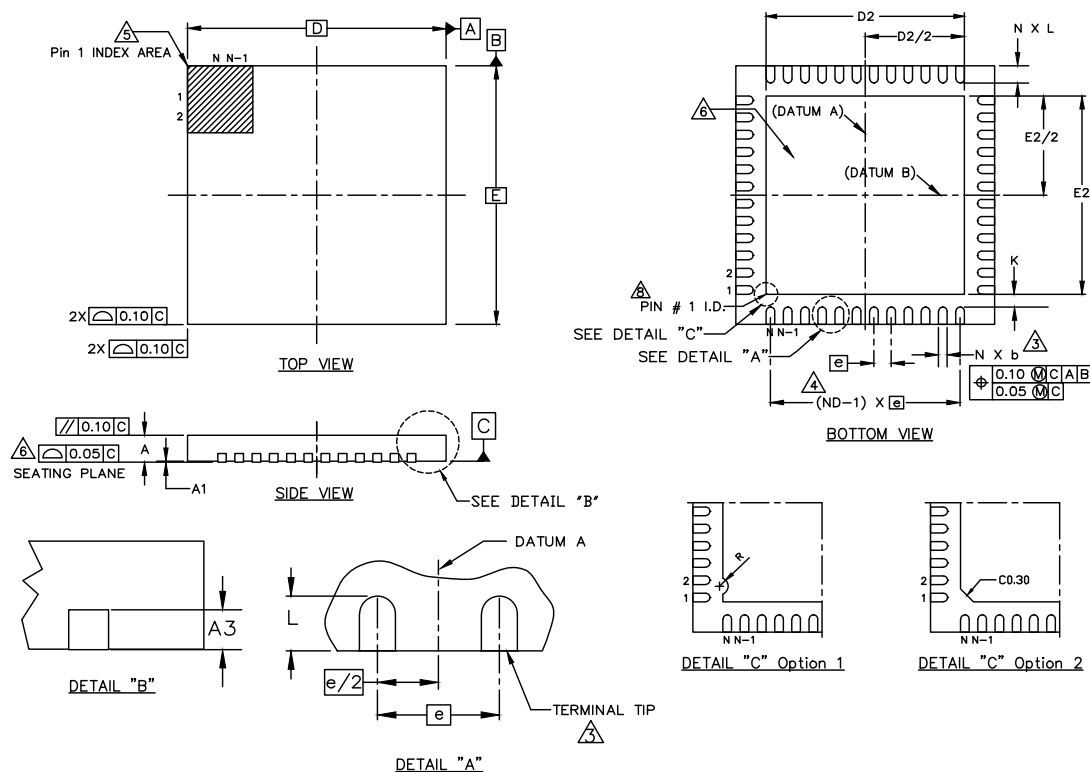
- ALL DIMENSIONS ARE IN MILLIMETERS.
- SOLDER BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-020.
- "e" REPRESENTS THE SOLDER BALL GRID PITCH.
- SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION. SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION. N IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX SIZE MD X ME.
- DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.
- "SD" AND "SE" ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW. WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW "SD" OR "SE" = 0. WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, "SD" = eD/2 AND "SE" = eE/2.
- A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK METALIZED MARK, INDENTATION OR OTHER MEANS.
- "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED SOLDER BALLS.
- JEDEC SPECIFICATION NO. REF. : MO-225.

002-31241 Rev. *A

图 12 97 球 VFBGA 6.0 × 6.0 × 1.0 mm BZ97A (PG-VFBGA-97) 封装外形

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

封装



SYMBOL	DIMENSIONS		
	MIN.	NOM.	MAX.
e		0.40 BSC	
N		48	
ND		12	
L	0.30	0.40	0.50
b	0.15	0.20	0.25
D2	4.50	4.60	4.70
E2	4.50	4.60	4.70
D		6.00 BSC	
E		6.00 BSC	
A	-	-	0.60
A1	0.00	-	0.05
A3		0.152 REF	
R		0.20 TYP	
K		0.30 MIN	

NOTES:

- ALL DIMENSIONS ARE IN MILLIMETERS.
- N IS THE TOTAL NUMBER OF TERMINALS.
- DIMENSION "b" APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.15 AND 0.30mm FROM TERMINAL TIP. IF THE TERMINAL HAS THE OPTIONAL RADIUS ON THE OTHER END OF THE TERMINAL, THE DIMENSION "b" SHOULD NOT BE MEASURED IN THAT RADIUS AREA.
- ND REFERS TO THE NUMBER OF TERMINALS ON D SIDE.
- PIN #1 ID ON TOP WILL BE LOCATED WITHIN THE INDICATED ZONE.
- COPLANARITY ZONE APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- JEDEC SPECIFICATION NO. REF. : N/A.
- INDEX FEATURE CAN EITHER BE AN OPTION 1 : "MOUSE BITE" OR OPTION 2 : CHAMFER.

002-32392 Rev. *A

图 13 48 引脚 QFN 6.0 × 6.0 × 0.6 mm LD48B 4.6 × 4.6 mm EPAD (SAWN) (PG-VQFN-48) 封装外形

9 缩略语

表 54 本文档中使用的首字母缩略词

缩略语	说明
AC	交流电
ADC	模数转换器
AES	高级加密标准
AFC	自适应快速充电
AHB	AMBA (先进的微控制器总线架构) 高性能总线
API	应用编程接口
Arm®	高级 RISC 机器，即为一种 CPU 架构
BC	电池充电
BMC	双相标记代码
CC	配置通道
CPU	中央处理单元
CRC	循环冗余校验，即为一种错误校验协议
CS	电流感应
DFP	下行端口
DIO	数字输入 / 输出，GPIO 只具有数字功能，无模拟功能。请参见 GPIO。
DRP	双功能端口
ECC	椭圆曲线密码术
EEPROM	电可擦除可编程只读出存储器
EMCA	电子标记线缆组件，是一种 USB 线缆，它包含一个可将线缆特性 (如电流比率) 报告给 Type-C 接口的 IC。
EMI	电磁干扰
ESD	静电放电
FS	全速
GPIO	通用输入 / 输出
HPD	热插拔检测
IC	集成电路
IDE	集成开发环境
I ² C 或 IIC	内部集成电路，一种通信协议
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
IOSS	输入 / 输出子系统
I/O	输入 / 输出，另请参见 GPIO
LDO	低压差调节器
LVD	低电压检测
LVTTL	低电压晶体管 — 晶体管逻辑
MCU	微控制器
MMIO	存储器映射输入 / 输出
NC	无连接

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

缩略语

表 54 本文档中使用的首字母缩略词 (续)

缩略语	说明
NMI	不可屏蔽中断
NVIC	嵌套向量中断控制器
opamp	运算放大器
OCP	过电流保护
OVP	过压保护
PASS	可编程模拟子系统
PCB	印刷电路板
PD	电力传输
PGA	可编程增益放大器
PHY	物理层
POR	上电复位
PRES	准确上电复位
PWM	脉宽调制器
QC	快速充电
RAM	随机存取存储器
RISC	精简指令集计算
RMS	均方根
RSA	里维斯特 · 沙米尔 · 阿德尔曼
RTC	实时时钟
RX	接收
SAR	逐次逼近寄存器
SBU	边带使用
SCB	串行通信模块
SCL	I2C 串行时钟
SDA	I2C 串行数据
S/H	采样和保持
SHA	安全哈希 (hash) 算法
SPI	串行外设接口，即为一种通信协议
SRAM	静态随机访问存储器
SWD	串行线调试，即为一种测试协议
TCPWM	计时器 / 计数器脉宽调制器
Thunderbolt	英特尔的商标
TX	发送
Type-C	USB 连接器更细长，并且线缆可反向使用的新标准，能够提供 100 W 的电源
UART	通用异步发送器接收器，即为一种通信协议
USB	通用串行总线
USB-FS	USB 全速
USBIO	USB 输入 / 输出，即用于连接到 USB 端口的 PMG1-S3 引脚
USB PD	USB 电力传输

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

缩略语

表 54 本文档中使用的首字母缩略词 (续)

缩略语	说明
USBPD SS	USB PD 子系统
VDM	供应商定义的消息
XRES	外部复位 I/O 引脚

10 文档规范

10.1 测量单位

表 55 测量单位

符号	测量单位
°C	摄氏度
Hz	赫兹
KB	1024 字节
kbps	每秒千比特
kHz	千赫兹
kΩ	千欧
ksps	每秒千次采样
Mbps	每秒兆比特
MHz	兆赫
MΩ	兆欧姆
Msps	每秒兆次采样
μA	微安
μF	微法
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
Ω	欧姆
pF	皮法
ppm	百万分比
ps	皮秒
s	秒
sps	每秒采样数
V	伏特

第一代 EZ-PD™ PMG1-S3 电力传输 MCU

修订记录

修订记录

文档 版本	发布日期	更新内容
**	2022-03-30	本文档版本号为 Rev**, 译自英文版 002-31288 Rev. *G。
*A	2024-09-25	本文档版本号为 Rev*A, 译自英文版 002-31288 Rev. *J。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2024-09-25 Published by Infineon Technologies AG 81726 Munich, Germany © 2024 Infineon Technologies AG. All Rights Reserved. Do you have a question about this document? Email: erratum@infineon.com Document reference 002-34647 Rev. *A	重要提示 本文档所提供的任何信息绝不应被视为针对任何条件或者品质而做出的保证（质量保证）。英飞凌对于本文档中所提及的任何事例、提示或者任何特定数值及 / 或任何关于产品应用方面的信息均在此明确声明其不承担任何保证或者责任，包括但不限于其不侵犯任何第三方知识产权的保证均在此排除。 此外，本文档所提供的任何信息均取决于客户履行本文档所载明的义务和客户遵守适用于客户产品以及与客户对于英飞凌产品的应用所相关的任何法律要求、规范和标准。 本文档所含的数据仅供经过专业技术培训的人员使用。客户自身的技术部门有义务对于产品是否适宜于其预期的应用和针对该等应用而言本文档中所提供的信息是否充分自行予以评估。	警告事项 由于技术所需产品可能含有危险物质。如需了解该等物质的类型，请向离您最近的英飞凌科技办公室接洽。 除非由经英飞凌科技授权代表签署的书面文件中做出另行明确批准的情况外，英飞凌科技的产品不应当被用于任何一项一旦产品失效或者产品使用的后果可被合理地预料到可能导致人身伤害的任何应用领域。
---	--	--