

# USB PD および二次側 QR-ZVS コントローラー 搭載 EZ-PD™ PAG2S-QZ

## 概要説明

EZ-PD™ PAG2S-QZ CYPAS211 は、二次側 PWM コントローラーと USB Power Delivery (USB PD) コントローラーを統合した製品です。PAG2S-QZ は、二次側同期整流器 (SR)、パルス幅変調器 (PWM) およびゼロ電圧スイッチング (ZVS) 制御を搭載しています。PAG2S-QZ は USB-C 電源アダプタを対象として、USB PD, Qualcomm Quick Charge, およびその他の標準充電プロトコルを備えた高効率 AC-DC フライバック設計によく適合します。PAG2S-QZ CYPAS211 は、USB Power Delivery 拡張電力範囲 (EPR) モードもサポートしています。

## アプリケーション

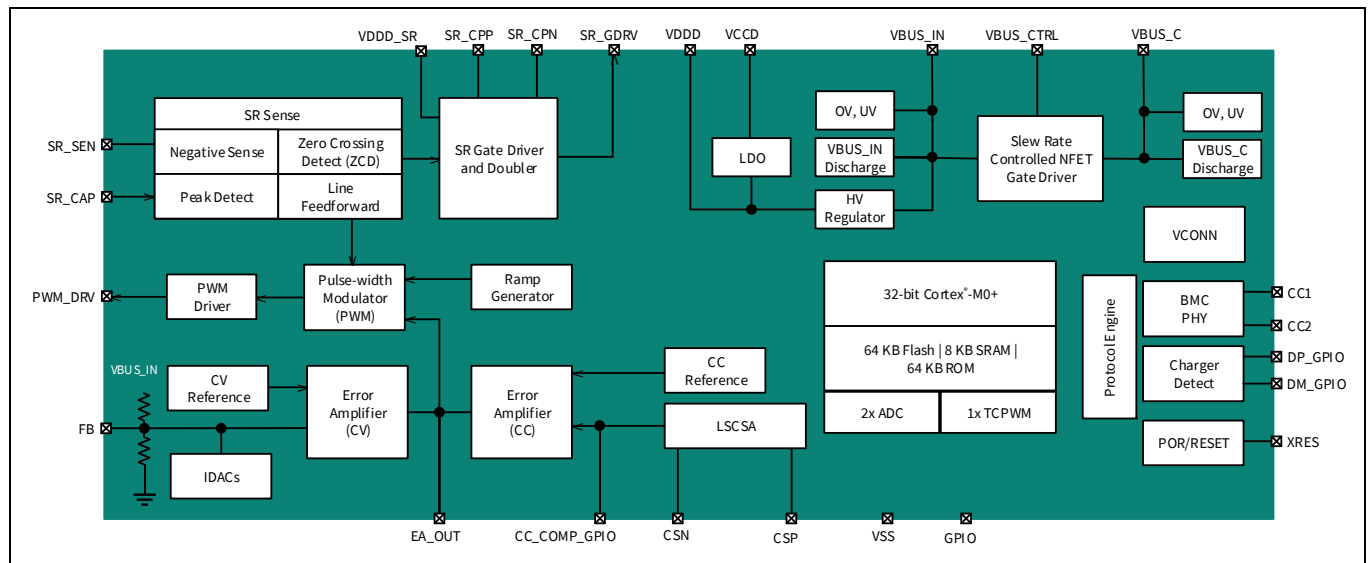
- USB-C 充電器とアダプタ
- EPR 対応の USB-C 充電器とアダプタ
- USB PD とレガシー充電の両方をサポートする電源アダプタ

## 特長

- 二次側フライバック コントローラーと充電ポート コントローラーを統合
- 二次側同期整流器 (SR)、ZVS サポート付きの PWM 制御を搭載
- 擬似共振 (QR) または臨界導通モード (CrCM), バレー スwitchング, 不連続導通モード (DCM), および連続導通モード (CCM) での同期整流に対応し、最大 300 kHz のスイッチング周波数をサポート
- 軽負荷動作のバースト モードをサポート
- SR ドライバーは標準 MOSFET と論理レベル MOSFET の両方に対応
- USB PD 3.1 準拠であり、最大 28V VBUS の EPR に対応
- プログラマブル電源 (PPS) を含む USB PD 2.0 と PD 3.0, QC 5.0, QC4+, QC 4.0, QC 3.0, QC 2.0, Samsung AFC, Apple Charging, および Battery Charging (BC) v1.2 の充電プロトコルをサポート
- ローサイド電流検出アンプ (LSCSA)、2x VBUS 放電 FET、ロードスイッチを駆動する NFET ゲートドライバと EMCA ケーブルをサポートする VCONN FET を内蔵
- 構成可能な VBUS 過電圧保護 (OVP), 低電圧保護 (UVP), 過電流保護 (OCP), 短絡保護 (SCP), およびシステム過熱保護 (OTP)
- VBUS-CC 短絡保護, CC, VBUS, DP/DM ライン上の静電気放電 (ESD) 保護, および DP/DM ライン上の過電圧保護
- 64 KB フラッシュ, 8 KB SRAM, および 64 KB ROM を備えた 32 ビット Cortex® M0+ を搭載
- ジャンクション温度範囲が -40°C ~ +150°C の 32 ピン QFN パッケージ

## 機能ブロック図

## 機能ブロック図



## 目次

|                                                             |    |
|-------------------------------------------------------------|----|
| 概要説明.....                                                   | 1  |
| アプリケーション .....                                              | 1  |
| 特長 .....                                                    | 1  |
| 機能ブロック図.....                                                | 2  |
| 目次 .....                                                    | 3  |
| 1 アプリケーション概要 .....                                          | 4  |
| 1.1 二次側フライバック制御付き USB PD アダプタ .....                         | 4  |
| 2 ピン配置 .....                                                | 5  |
| 2.1 ピン機能 .....                                              | 5  |
| 2.2 ピン説明 .....                                              | 6  |
| 2.2.1 SR_GDRV, SR_VSS, SR_SEN, SR_CPP, SR_CPN, SR_CAP ..... | 6  |
| 2.2.2 FB, EA_OUT, CC_COMP_GPIOx .....                       | 6  |
| 2.2.3 PWM_DRV .....                                         | 7  |
| 2.2.4 VBUS_IN, VDDD, VCCD .....                             | 7  |
| 2.2.5 VBUS_C, VBUS_CTRL .....                               | 7  |
| 2.2.6 CSP, CSN .....                                        | 7  |
| 2.2.7 CC1, CC2 .....                                        | 7  |
| 2.2.8 DP_GPIOx, DM_GPIOx .....                              | 7  |
| 2.2.9 GPIOx, XRES .....                                     | 7  |
| 3 機能説明 .....                                                | 8  |
| 3.1 システム起動 .....                                            | 8  |
| 3.2 動作モード - SR .....                                        | 8  |
| 3.3 動作モード - PWM および ZVS .....                               | 12 |
| 3.4 故障保護 .....                                              | 15 |
| 3.4.1 VBUSのOVP, UVP, OCP, SCP .....                         | 15 |
| 3.4.2 過熱保護 .....                                            | 15 |
| 3.4.3 ESD, CCのOVP, DP/DMのOVP .....                          | 15 |
| 3.5 電力モード .....                                             | 15 |
| 3.6 MCU サブシステム .....                                        | 15 |
| 4 電氣的仕様 .....                                               | 16 |
| 4.1 絶対最大定格 .....                                            | 16 |
| 4.2 デバイス レベルの仕様 .....                                       | 16 |
| 4.3 機能ブロック仕様 .....                                          | 18 |
| 5 注文情報 .....                                                | 24 |
| 5.1 注文コードの定義 .....                                          | 24 |
| 6 パッケージ .....                                               | 25 |
| 7 略語 .....                                                  | 27 |
| 8 本書の表記法 .....                                              | 29 |
| 8.1 測定単位 .....                                              | 29 |
| 改訂履歴 .....                                                  | 30 |
| 免責事項 .....                                                  | 31 |

## 1 アプリケーション概要

### 1.1 二次側フライバック制御付き USB PD アダプタ

Figure 1 に、二次側制御の同期フライバックシステムを実装した電源アダプタのアプリケーション図を示します。このシステムでは、EZ-PD™ PAG2S-QZ は電圧制御モードでの一次側 MOSFET のパルス幅を変調します。PAG2S-QZ は、内部誤差アンプ (EA) とプログラマブルランプジェネレータを使用して PWM のパルス幅を決定します。PWM 信号は、パルスエッジトランスを介して二次側から一次側に送信されます。このトポロジでは、PAG2S-QZ は二次側 PWM 制御、充電プロトコル制御、および故障保護という 3 つの主要な機能を備えています。以下の例では、EZ-PD™ PAG2P は一次側コントローラー、PAG2S-QZ は二次側コントローラーとして使用されます。

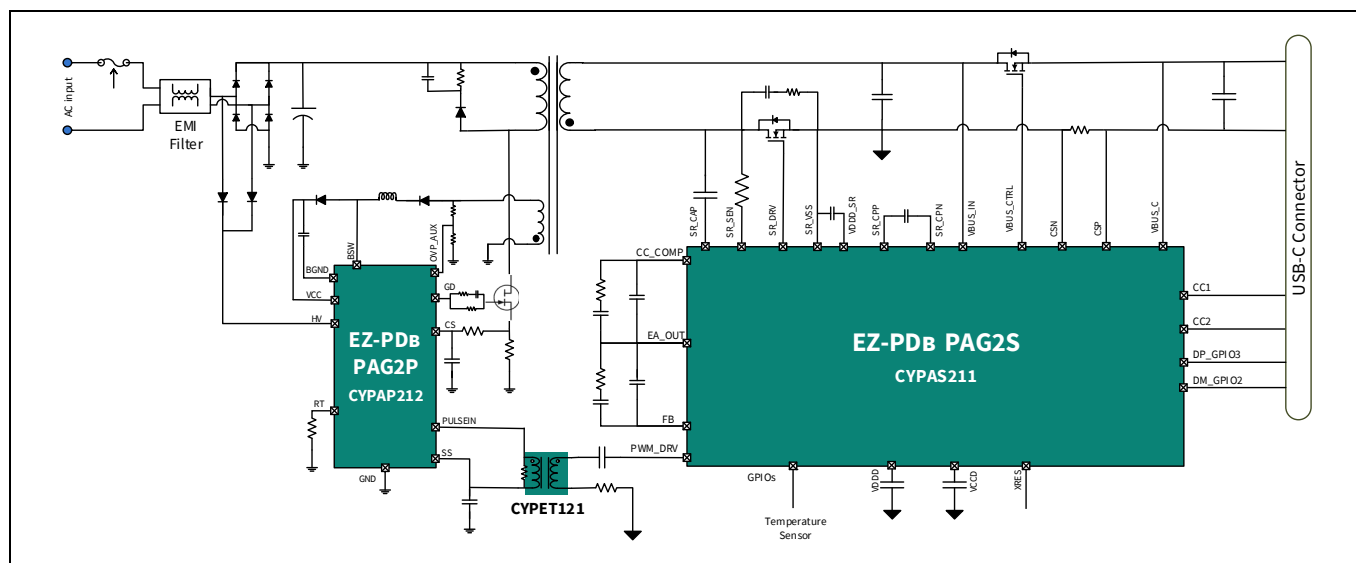


Figure 1 二次側フライバック制御付き USB PD アダプタ

ピン配置

## 2 ピン配置

### 2.1 ピン機能

**Table 1** 32 ピン QFN のピン説明

| ピン番号 | ピン名           | ピン説明                                       |
|------|---------------|--------------------------------------------|
| 1    | VCCD          | 1.8V のコア電源電圧 LDO 出力                        |
| 2    | VDDD          | 3.0V ~ 5.5V の内部 LDO 出力                     |
| 3    | VSS           | グランド                                       |
| 4    | VDDD_SR       | 同期整流器ドライバー用 V <sub>DDD</sub> 電源            |
| 5    | SR_CPN        | 同期整流用ダブル コンデンサの負端子                         |
| 6    | SR_CPP        | 同期整流用ダブル コンデンサの正端子                         |
| 7    | VSS_SR        | 同期整流器ドライバー用グランド                            |
| 8    | SR_GDRV       | 同期整流器の NFET ゲート ドライバー                      |
| 9    | SR_SEN        | 同期整流器の NFET ドレイン端子センシング                    |
| 10   | SR_CAP        | 共振周波数が 4MHz を超えた場合の同期整流器の NFET ドレイン端子センシング |
| 11   | PWM_DRV       | パルス エッジ トランス ドライバー                         |
| 12   | GPIO0         | GPIO                                       |
| 13   | GPIO1         |                                            |
| 14   | DM_GPIO2      | USB D-/GPIO/SWD_DAT                        |
| 15   | DP_GPIO3      | USB D+/GPIO/SWD_DAT                        |
| 16   | GPIO4         | 未接続                                        |
| 17   | XRES          | 外部リセット入力                                   |
| 18   | GPIO5         | GPIO                                       |
| 19   | GPIO6         | GPIO/TCPWM                                 |
| 20   | GPIO7         | GPIO                                       |
| 21   | CC2           | パワー デリバリー通信チャンネル 2                         |
| 22   | CC1           | パワー デリバリー通信チャンネル 1                         |
| 23   | CSN           | ローサイド電流検出アンプの負入力                           |
| 24   | CSP           | ローサイド電流検出アンプの正入力                           |
| 25   | VBUS_C        | USB Type-C VBUS モニター入力                     |
| 26   | VBUS_CTRL     | ロードスイッチ NFET ゲート制御                         |
| 27   | EA_OUT        | EA の出力                                     |
| 28   | FB            | EA のフィードバック                                |
| 29   | CC_COMP_GPIO8 | 定電流モードでの補正コンデンサ /GPIO/TCPWM 用のピン           |
| 30   | CC_COMP_GPIO9 |                                            |
| 31   | VSS           | グランド                                       |
| 32   | VBUS_IN       | レギュレータ用の 3.3V ~ 30V 電源入力                   |

ピン配置

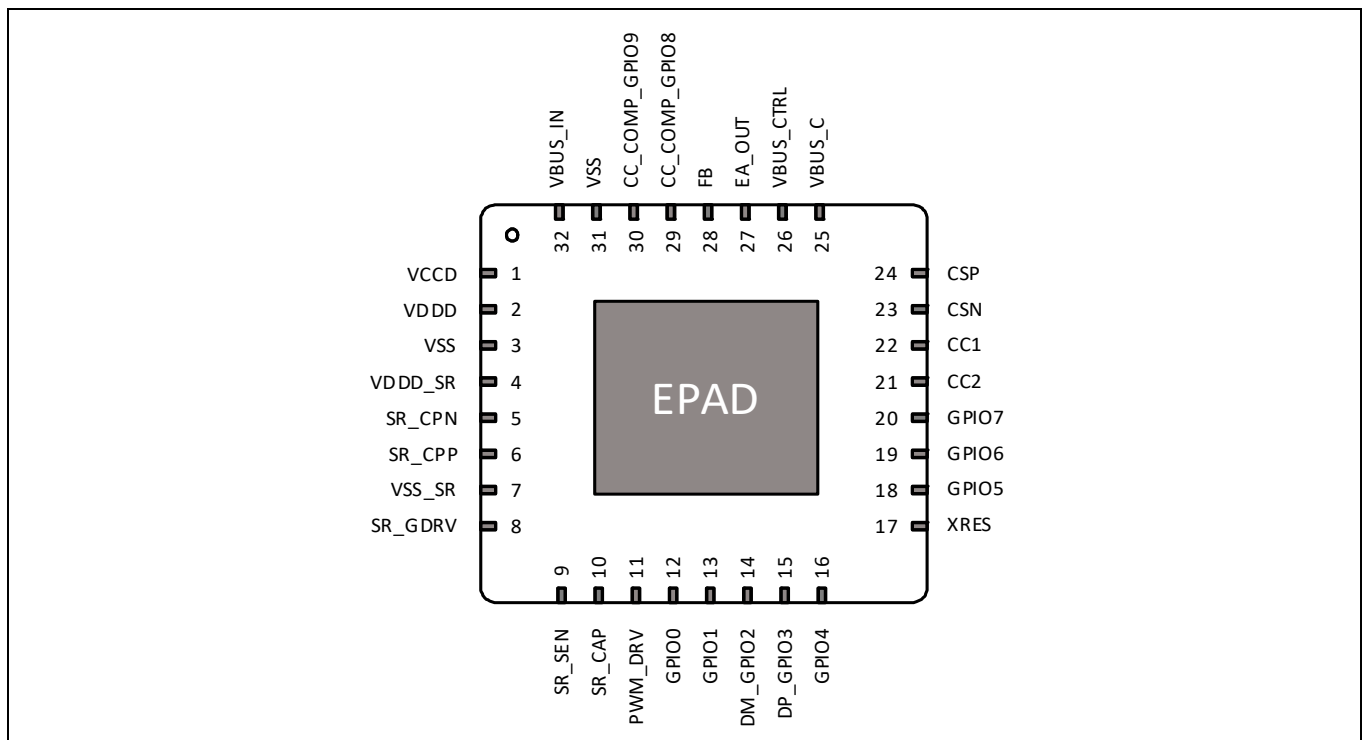


Figure 2 32 ピン QFN のピン配置

## 2.2 ピン説明

### 2.2.1 SR\_GDRV, SR\_VSS, SR\_SEN, SR\_CPP, SR\_CPN, SR\_CAP

EZ-PD™ PAG2S-QZ は、同期整流器の NFET の両端の電圧を検出し、最適な効率のためにゲートドライバーを適切に制御します。標準 NFET と論理レベル NFET の両方をサポートします。このデバイスは、QR/CrCM、バレー スイッチング、不連続導通モード (DCM)、および連続導通モード (CCM) での同期整流に対応します。SR センス ブロックは、ネガティブ センス 検出とゼロ クロッシング 検出 (ZCD) をサポートします。SR\_DRAIN ピンの共振周波数が 4MHz より大きいソリューションの場合、10pF コンデンサを介して SR\_DRAIN ピンを SR\_CAP に接続することにより、SR\_CAP ピンを介してピーク周波数を検出します。共振周波数が 4MHz 未満の場合、SR\_CAP ピンは開放のままにする必要があります。

ゲートドライバー (SR\_GDRV) は内部  $V_{DD}$  で動作するか、または  $V_{DD}$  の 2 倍の電圧に駆動して、外部 NFET の  $R_{DS(ON)}$  抵抗を低下させることができます。 $V_{DD}$  の倍増を実現するために、SR\_CPP ピンと SR\_CPN ピンに接続されたダブル コンデンサを備えた内部ダブル回路を使用します。SR FET のソース端子は、SR\_VSS ピンに接続する必要があります。外部 NFET のドレインノードの電圧は、抵抗分圧器を使用して SR\_SEN を介して検出されます。

### 2.2.2 FB, EA\_OUT, CC\_COMP\_GPIOx

PAG2S-QZ は、定電圧動作モードと定電流動作モードの両方で二次側出力の検出とレギュレーションを行う 2 個の誤差アンプブロックを内蔵しています。誤差アンプの出力は内部アナログ PWM ブロックに供給されます。誤差アンプの負入力フィードバック (FB) ピンであり、正入力には内部電圧リファレンスです。FB ピンの電圧は、所望の VBUS 出力を達成するように内部電流ソース / シンク IDAC を使用して変更できます。アプリケーション図 (Figure 1) に示すように、FB ピンと EA\_OUT ピンの間に外部補正ネットワークが必要です。定電流動作モードでは、機能ブロック図に示すように、内部ローサイド電流検出アンプ (LSCSA) の出力が独立した誤差アンプに供給されます。Figure 1 に示すように、定電流モードにおけるレギュレーションには、CC\_COMP\_GPIOx と EA\_OUT の間に外部補正ネットワークが必要です。

## ピン配置

### 2.2.3 PWM\_DRV

PAG2S-QZ は、電圧制御モードで一次側 FET のパルス幅を変調するアナログ PWM ジェネレータをサポートします。ジェネレータはプログラム可能なランプを生成し、それを誤差アンプの出力と比較して PWM パルス幅を決定します。ランプの生成は、内部コンデンサへの電流供給によって行われます。供給電流は、特定の固定電流とフィードフォワード電流のプログラム可能な組み合わせです。PWM 信号は、パルスエッジトランスを介して二次側から一次側に送信されます。

### 2.2.4 VBUS\_IN, VDDD, VCCD

PAG2S-QZ は、VBUS\_IN レールから電力供給される高電圧レギュレータを内蔵しています。その出力は VDDD レールに電力を供給します。レギュレータの入力範囲は 3.3V ~ 30V です。レギュレータは、PAG2S-QZ への電流供給を目的とし、外部負荷や IC を駆動するためのものではありません。また PAG2S-QZ は、負の電圧遷移中に VBUS レースの放電に使用する VBUS\_IN レール用に設定可能な内部放電パスを備えています。放電抵抗の強度はファームウェアで設定できます。

安定化された電源  $V_{DDP}$  は、いくつかのアナログブロックに直接電力供給するか、またはコアロジックの大部分に電力を供給する  $1.8V V_{CCD}$  にさらに降圧されます。VDDD ピンと VCCD ピンは、レギュレータの安定性を目的として外付けコンデンサに接続するために引き出されるもので、電源として使用されるものではありません。

### 2.2.5 VBUS\_C, VBUS\_CTRL

VBUS\_C は、Type-C コネクタの電圧を監視するために使用されます。VBUS\_C レールには、負の電圧遷移中に VBUS\_C レールを放電するための設定可能な内部放電パスがあります。放電抵抗の強度はファームウェアで設定できます。VBUS\_IN と VBUS\_C の間にロードスイッチが設置されています。PAG2S-QZ は、ロードスイッチを制御するための NFET ゲートドライバを搭載します。VBUS\_CTRL はゲートドライバの出力です。急激な突入電流を回避するためのオプションの低速ターンオン機能があります。

### 2.2.6 CSP, CSN

PAG2S-QZ は、負荷電流を監視する LSCSA を内蔵しています。CSP は LSCSA の正入力ピンであり、CSN は負入力です。LSCSA の  $R_{sense}$  の推奨値は 5mΩ です。

### 2.2.7 CC1, CC2

CC1 と CC2 は、USB PD プロトコルの通信チャンネルです。PAG2S-QZ は USB PD トランシーバを内蔵しています。このトランシーバは、USB PD 規格に従って、コンフィギュレーションチャンネル (CC) を介してバイフェーズマークコード (BMC) でエンコードされたデータを通信するトランスミッタ (TX) とレシーバ (RX) で構成されます。すべての通信は半二重です。物理層は、チャンネル上の通信エラーを最小限に抑えるために衝突回避を実装しています。このブロックには、USB PD 仕様で要求されるすべての終端抵抗 ( $R_p$ ) とそれらのスイッチが含まれています。

アクティブケーブルアプリケーションに対応するために、PAG2S-QZ は、CC ラインに電力供給する VCONN FET も内蔵しています。CC1 ピンと CC2 ピンの両方に 390pF の外付けコンデンサが必要です。

### 2.2.8 DP\_GPIOx, DM\_GPIOx

DP ラインと DM ラインは、標準の USB D+ と D- ラインです。PAG2S-QZ は、BC 1.2, Quick Charge, Apple Charging, Samsung AFC などのレガシー充電プロトコルに対応する充電検出ブロックを内蔵しています。このブロックには、これらの充電プロトコルに必要なすべての終端が内蔵されており、外部コンポーネントは必要ありません。システムでレガシー充電が必要ない場合は、DP ラインと DM ラインは標準 GPIO として利用できます。充電検出ブロックは、DP ラインと DM ライン上のインピーダンス検出もサポートします。

### 2.2.9 GPIOx, XRES

PAG2S-QZ には複数の GPIO があり、そのうちのいくつかは GPIO 専用であり、残りは他の機能と多重化されています。GPIO は、複数の駆動モードと設定可能な閾値オプションに対応します。電源投入とリセットの間、入力に過電流を与えず、過剰なターンオン電流を発生させないために、GPIO はトライステートにされます。

XRES ピンは内部でプルアップされており、リセットを開始するには外部でプルダウンする必要があります。

### 3 機能説明

#### 3.1 システム起動

電源投入時、一次側スタートアップコントローラーはソフトスタートメカニズムを使用して一次スイッチの制御を開始します。また、二次側出力コンデンサの充電に十分な電流と、EZ-PD™ PAG2S-QZに必要な起動電流を供給します。二次側出力電圧はPAG2S-QZの入力電源となります。VBUS\_IN電圧が3.3Vを超えると、PAG2S-QZファームウェアは起動し、一次側スイッチを制御します。PAG2S-QZのファームウェア起動時間は数ミリ秒程度です。

起動が完了すると、ファームウェアは5Vの二次側出力を得られるように誤差アンプを設定し、それに応じてPAG2S-QZはPWMパルスを生成します。パルスはPWM\_DRV上に生成され、パルストランスを介して一次側スタートアップコントローラーに送信されます。一次側スタートアップコントローラーは、PWMパルスを受信すると、これらに内部発振器を同期させ、起動モードから二次側制御モードに切り替えます。二次側制御モードでは、一次側スイッチはPAG2S-QZによって生成されたPWMパルスで直接制御されます。

#### 3.2 動作モード - SR

PAG2S-QZは、DCMとCCMの両方のモードで同期整流(SR)をサポートします。SRセンスブロックは、ネガティブセンス検出とゼロクロッシング検出(ZCD)をサポートします。Figure 3～Figure 5に、QR/CrCM、バレースイッチング、およびCCMのモードでのSR\_GDRV機能を示します。SRコントローラーのターンオン伝播遅延は40ns(Typ)、ターンオフ伝播遅延は25ns(Typ)です。

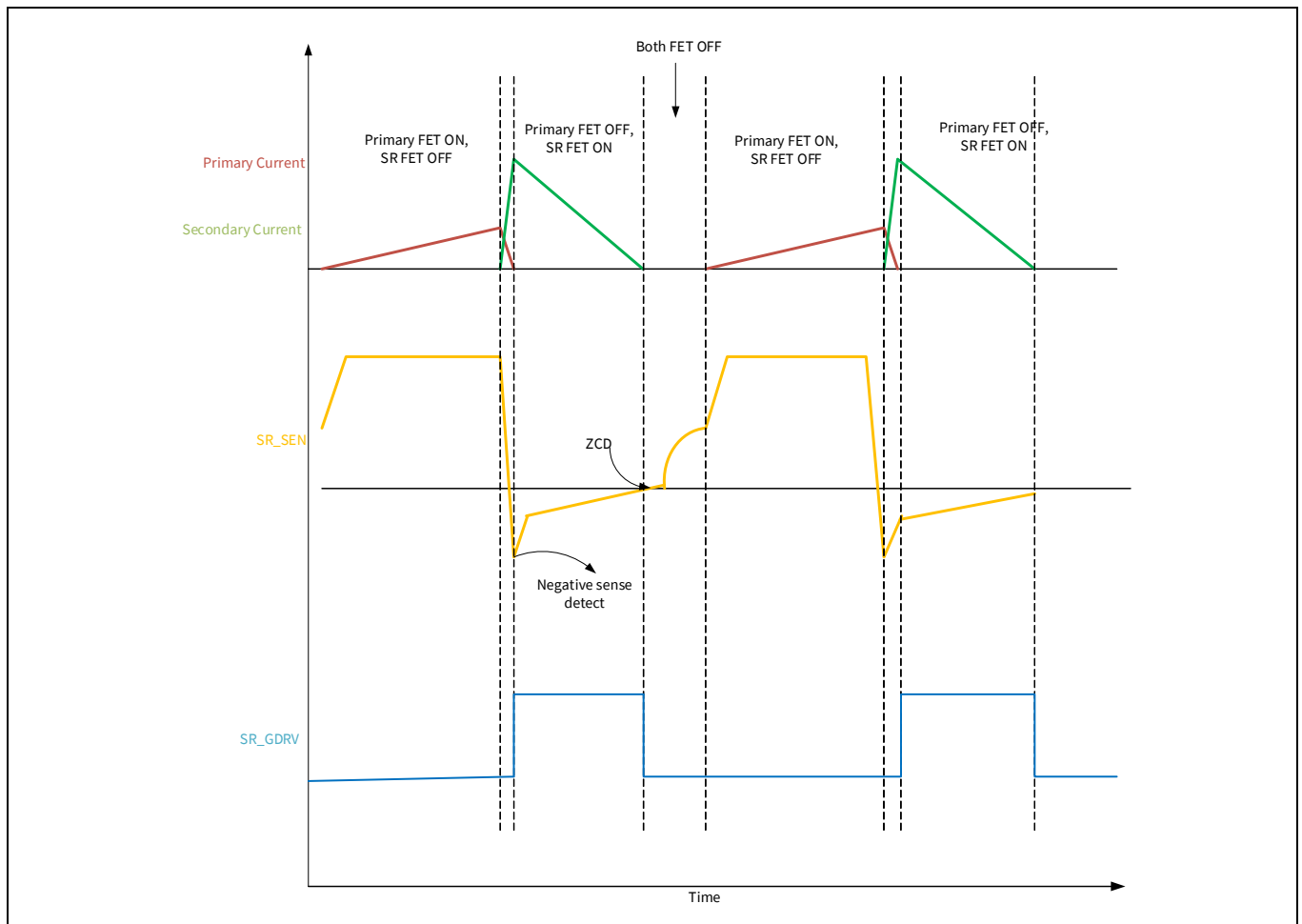


Figure 3 QR/CrCM モードでの SR\_SEN および SR\_GDRV

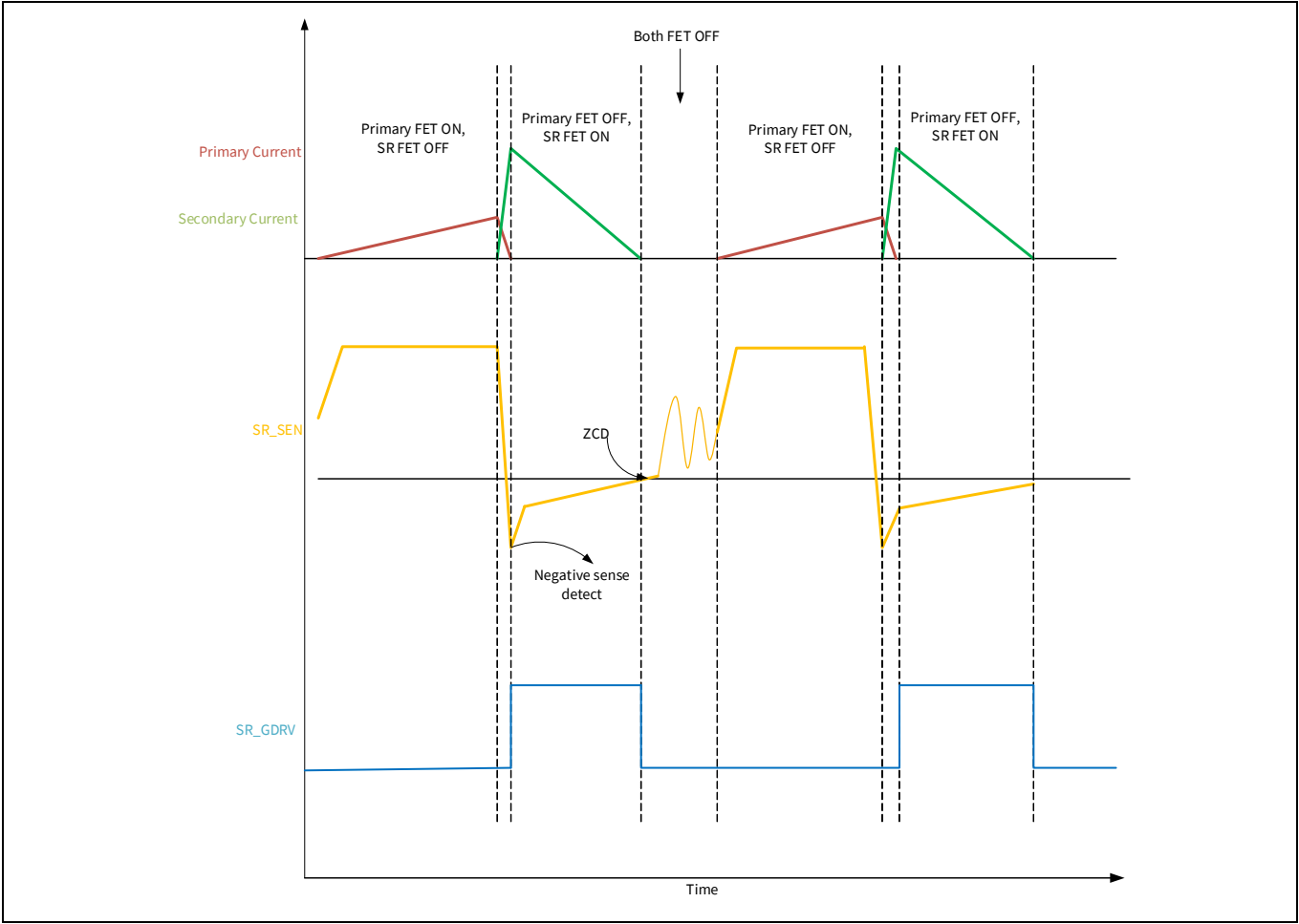


Figure 4 DCM/ バレー スイッチング モードでの SR\_SEN および SR\_GDRV

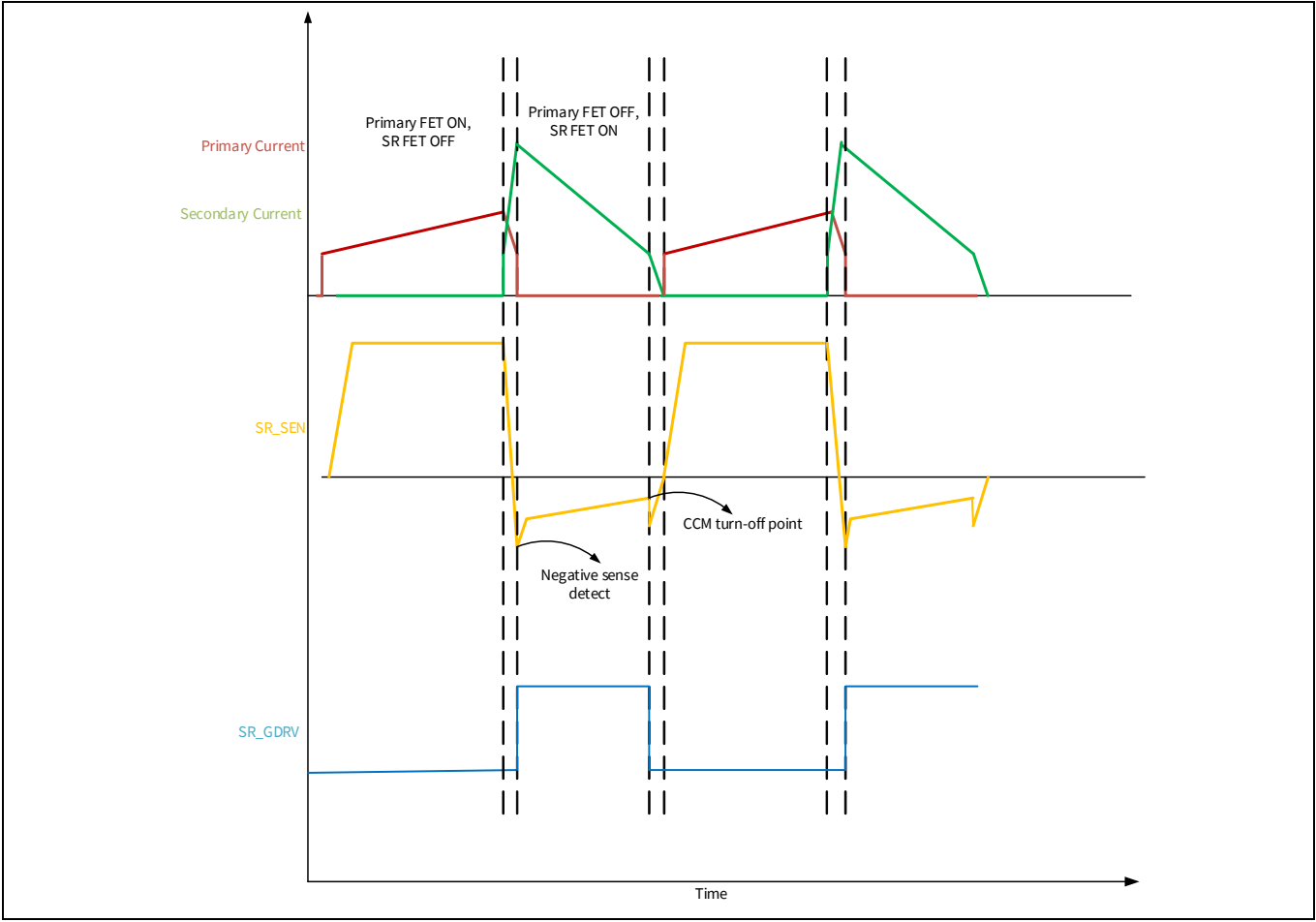


Figure 5 CCM モードでの SR\_SEN および SR\_GDRV

外部 NFET のドレイン ノードの電圧は、外部抵抗に接続された SR\_SEN で検出します。外部抵抗は、SR\_SEN ピンの電圧を 34V 未満に制限するために必要です。SR\_SEN ピンの外部抵抗は、電源トランスの巻数比に依存します。Table 2 に、さまざまな巻数比に応じた外部抵抗を示します。

**Table 2** 巻数比と SR\_SEN の外部抵抗

| 一次側対二次側の巻数比 | Rext (Ω) |
|-------------|----------|
| 3:1         | 20k      |
| 4:1         | 20k      |
| 5:1         | 20k      |
| 6:1         | 12k      |
| 7:1         | 12k      |
| 8:1         | 12k      |
| 9:1         | 12k      |
| 10:1        | 12k      |
| 11:1        | 12k      |
| 12:1        | 12k      |
| 13:1        | 12k      |
| 14:1        | 12k      |
| 15:1        | 12k      |

## 3.3 動作モード - PWM および ZVS

PAG2S-QZ は、QR / CrCM, バレー スイッチング, DCM, CCM, 軽負荷動作のバースト モードの複数の動作モードをサポートします。ファームウェアでは、最小 / 最大パルス幅, 最小 / 最大期間, パルス スキップ またはバースト レベルを設定できます。Figure 6 ~ Figure 8 に、QR/CrCM, バレー スイッチング, および CCM のモードでの PWM\_DRV 機能を示します。

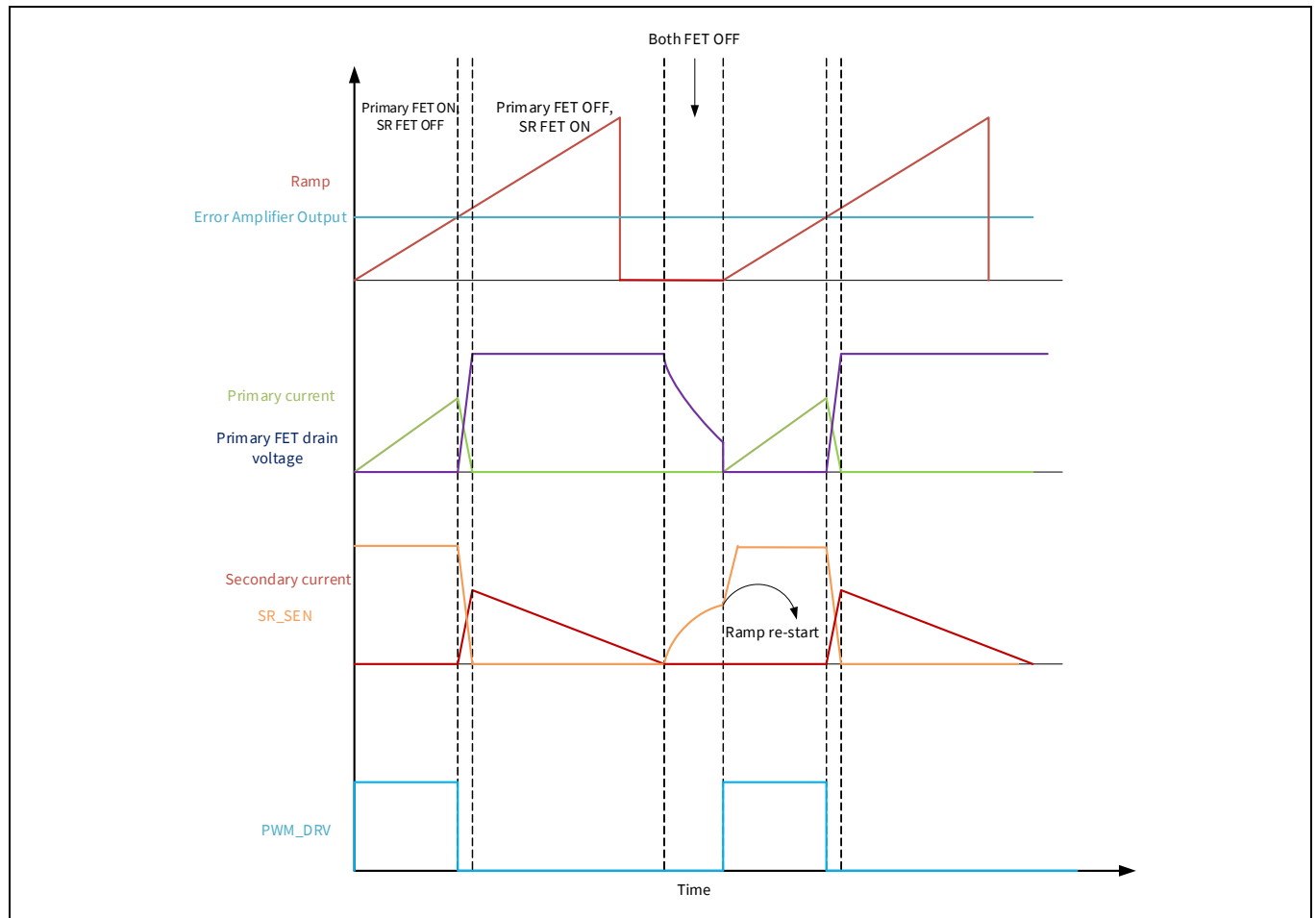


Figure 6 QR/CrCM モードでの PWM\_DRV

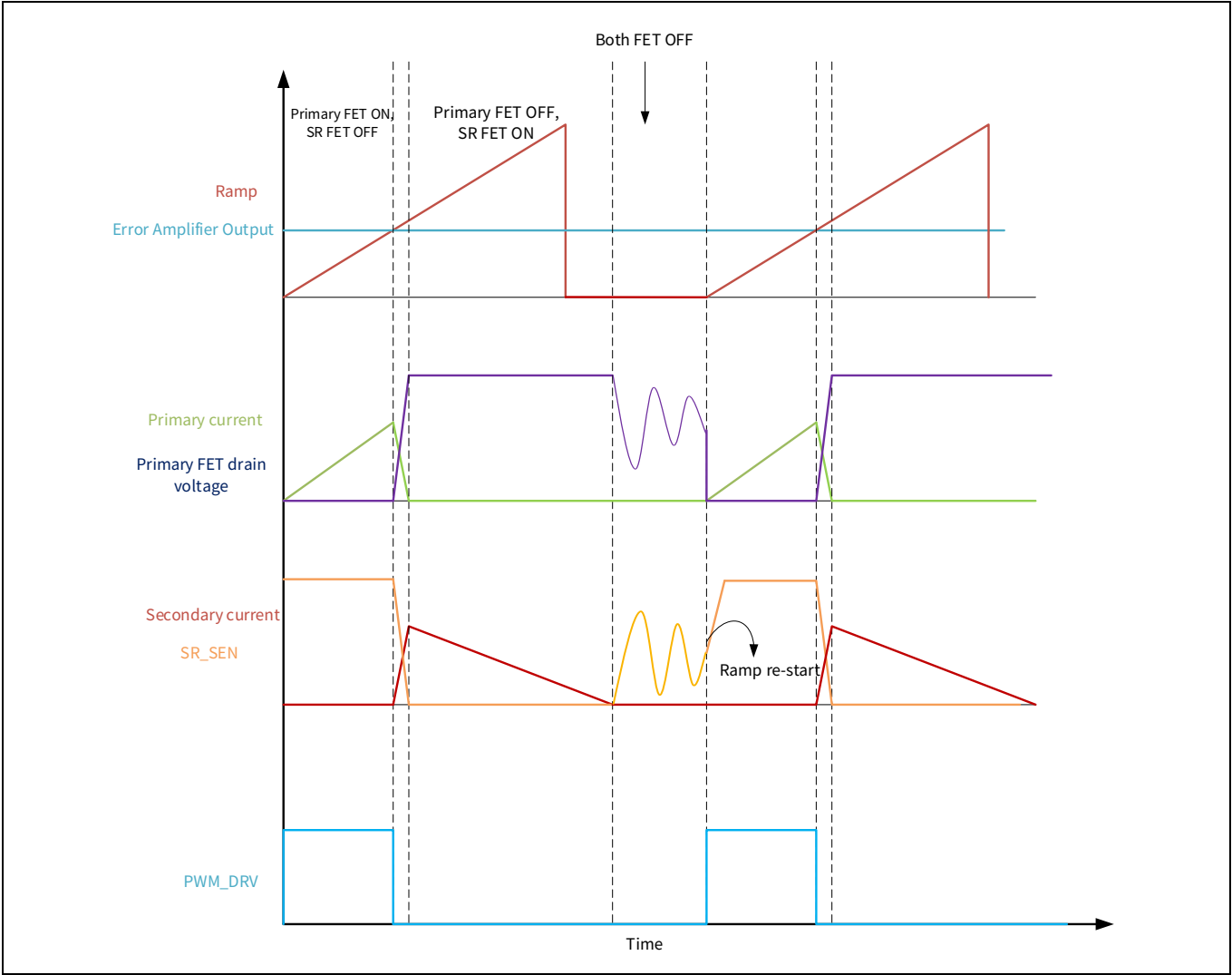


Figure 7 DCM/ バレー スイッチング モードでの PWM\_DRV

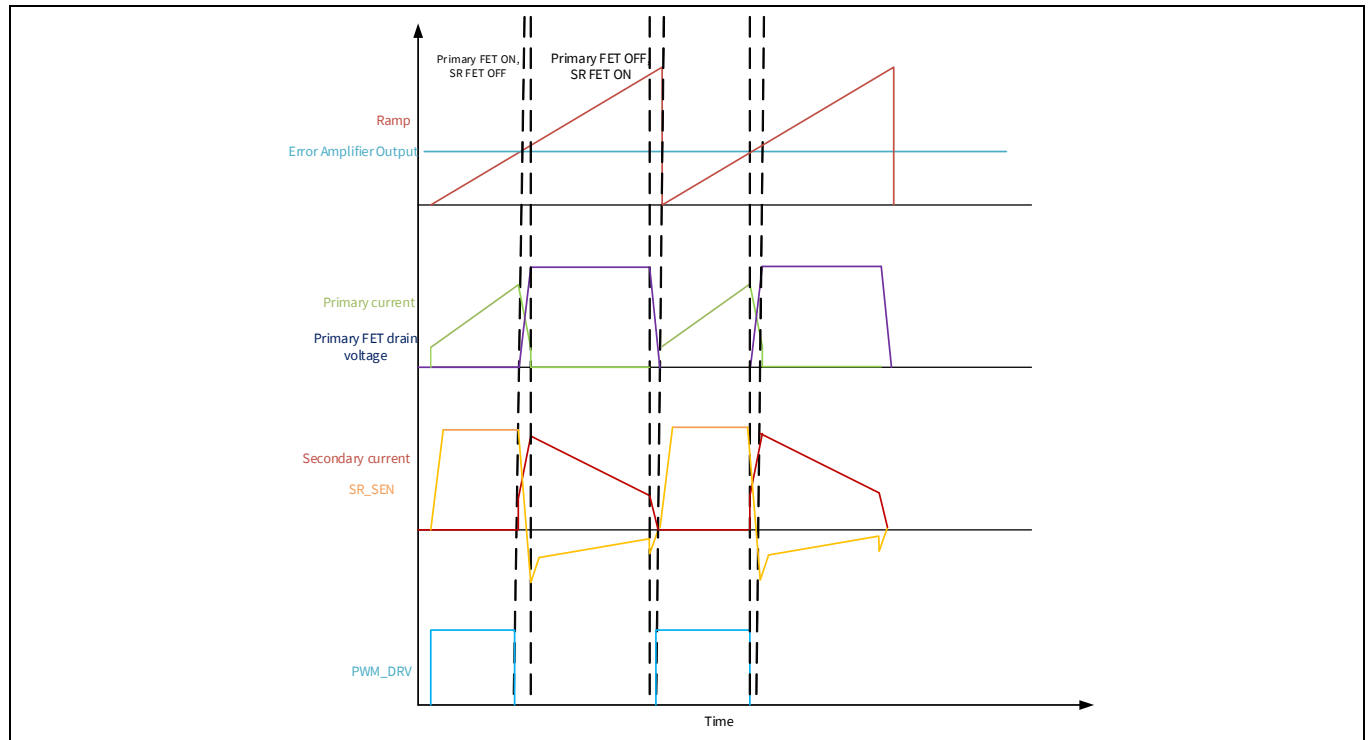


**Figure 8** CCM モードでの PWM\_DRV

PAG2S-QZ はゼロ電圧スイッチングもサポートします。Figure 9 に示すように、PWM\_DRV の駆動前に短時間 SR\_GDRV をオンにします。目的は、一次側ドレイン電圧を低く引き下げて、ゼロ電圧スイッチングを保証することです。ZVS パルス幅はファームウェアで設定できるため、設計ごとの最適化が可能です。

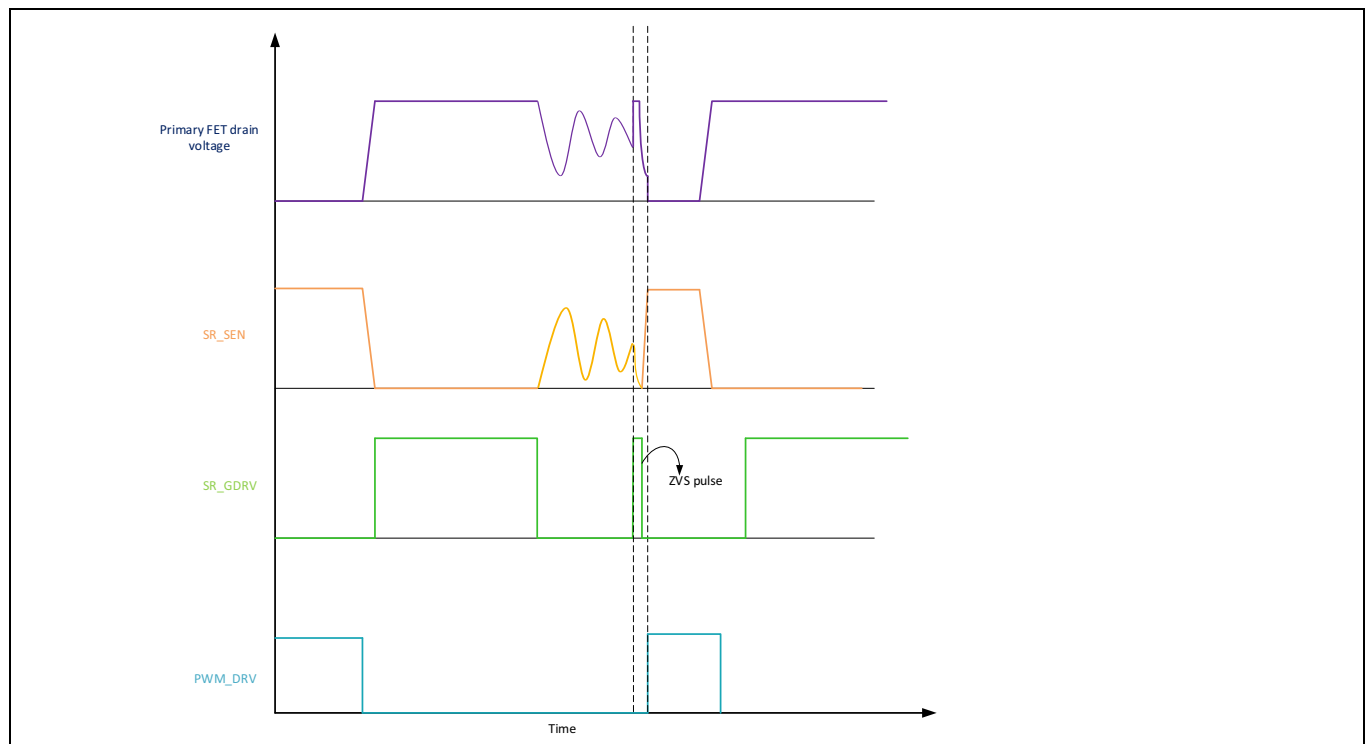


**Figure 9** DCM モードでの ZVS

アナログ PWM のスマート アルゴリズムにより、出力電力要件に基づいてモード間の自動的な遷移が可能になります。高負荷の場合は CrCM で動作し、中負荷の場合は DCM に遷移し、低負荷 / 超低負荷の場合はスキップ モードまたはバースト モードに切り替わります (Figure 10 を参照してください)。

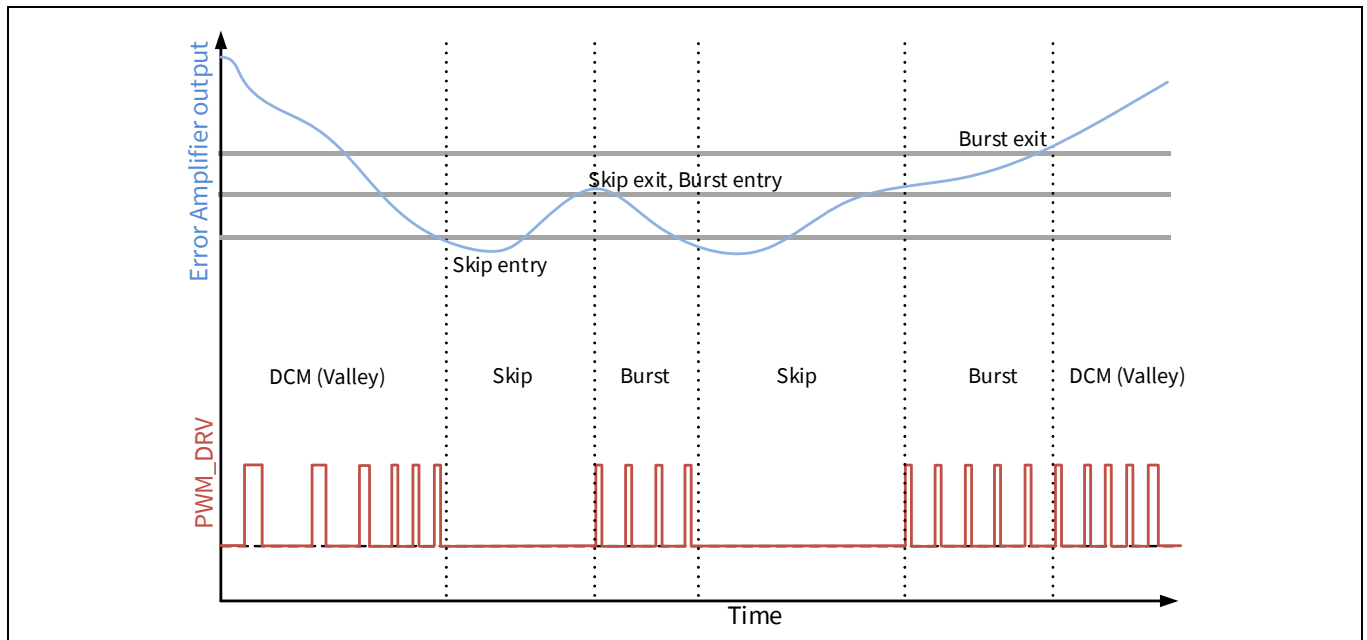


**Figure 10** 誤差アンプ出力と動作モードの関係

## 3.4 故障保護

### 3.4.1 VBUS の OVP, UVP, OCP, SCP

VBUS の低電圧および過電圧の故障は、内部 VBUS\_IN / VBUS\_C 抵抗分圧器を使用して監視されます。VBUS の過電流および短絡の故障は、内部電流検出アンプ (CSA) を使用して監視されます。故障の閾値と応答メカニズムはファームウェアで設定可能です。

### 3.4.2 過熱保護

過熱の監視は、外部サーミスタと内部 ADC を使用して行われます。サーミスタは任意の GPIO に接続できます。PAG2S-QZ は、汎用のアナログ - デジタル変換に使用される 8 ビット SAR ADC を搭載しています。故障の閾値と応答メカニズムはファームウェアで設定可能です。

### 3.4.3 ESD, CC の OVP, DP/DM の OVP

PAG2S-QZ は、すべてのピンに ESD 保護を実装しています。また、高電圧 VBUS\_C レールとの不慮の短絡故障から CC ピンを保護でき、DP/DM ピン上の過電圧も防止します。

## 3.5 電力モード

PAG2S-QZ は、アクティブ、スリープ、ディープスリープの電力モードに対応します。これらのモード間の遷移は、動作条件に応じてアプリケーションファームウェアによって処理されます。

## 3.6 MCU サブシステム

PAG2S-QZ は 64KB フラッシュ、8KB SRAM、および 64KB ROM を備えた 32 ビット Cortex® M0+ を搭載します。また、1 個の TCPWM と 2 個の ADC も搭載しています。

電氣的仕様

## 4 電氣的仕様

### 4.1 絶対最大定格

**Table 3** 絶対最大定格

| パラメーター                    | 説明                    | Min  | Typ | Max                    | 単位 |
|---------------------------|-----------------------|------|-----|------------------------|----|
| V <sub>BUS_IN_MAX</sub>   | 最大入力電源電圧              | -0.3 | -   | 34                     | V  |
| V <sub>DDD_MAX</sub>      | V <sub>DDD</sub> 電源電圧 | -    |     | 6                      |    |
| V <sub>SR_DRAIN_MAX</sub> | SR_SEN ピンの電圧          |      |     | 34                     |    |
| V <sub>CC_PIN_ABS</sub>   | CC1 ピンと CC2 ピンの電圧     |      |     | V <sub>DDD</sub> + 0.5 |    |
| V <sub>GPIO_ABS</sub>     | GPIO 電圧               | -0.5 |     | 25                     | mA |
| I <sub>GPIO_ABS</sub>     | GPIO ごとの電流            | -    |     | 100                    |    |
| I <sub>LU</sub>           | ラッチアップ時のピン電流          | -100 |     | 2000                   | V  |
| ESD_HBM                   | 静電気放電 (人体モデル)         | -    |     | 500                    |    |
| ESD_CDM                   | デバイス帯電モデル ESD         |      |     |                        |    |

### 4.2 デバイス レベルの仕様

**Table 4** デバイス レベルの仕様

| パラメーター     | 説明            | Min | Typ | Max | 単位 | 詳細 / 条件                  |
|------------|---------------|-----|-----|-----|----|--------------------------|
| メモリ サイズ    |               |     |     |     |    |                          |
| FLASH_SIZE | フラッシュ メモリ サイズ | -   | 64  | -   | KB | SONOS フラッシュ<br>サイズ (バイト) |
| SRAM_SIZE  | SRAM メモリ サイズ  |     | 8   |     |    | SRAM サイズ (バイト)           |
| SROM_SIZE  | SROM メモリ サイズ  |     | 64  |     |    |                          |

#### シリコン チップの電源

|                       |                                           |             |     |      |    |                           |
|-----------------------|-------------------------------------------|-------------|-----|------|----|---------------------------|
| V <sub>DDD_REG</sub>  | VBUS = 5.5V ～ 30V の場合<br>の VDDD 出力        | 4.6         | 5   | 5.4  | V  | -                         |
| V <sub>DDD_MIN</sub>  | VBUS = 3.15V ～ 5.5V の場<br>合の VDDD 出力      | VBUS - 0.33 | -   | -    |    |                           |
| V <sub>BUS_IN</sub>   | 電源入力電圧                                    |             |     | 30.0 |    |                           |
| V <sub>CCD</sub>      | コア ロジック用の出力電<br>圧                         | -           | 1.8 | -    |    |                           |
| V <sub>DDWRITE</sub>  | フラッシュ書き込み動作<br>用の電源電圧                     | 3           | -   | 5.5  |    |                           |
| C <sub>EFC</sub>      | V <sub>CCD</sub> の外部レギュレータ<br>電圧バイパス      | 80          | 100 | 120  | nF | X5R セラミックまたはこ<br>れより良質のもの |
| C <sub>EXC</sub>      | V <sub>DDD</sub> 用の電源コンデンサ                | 4           | 4.7 | -    | μF |                           |
| C <sub>EXV</sub>      | V <sub>BUS_IN</sub> 用の電源デカップ<br>リング コンデンサ | -           | 1   |      |    |                           |
| C <sub>EXCPP</sub>    | SR_CPP ピンと SR_CPN ピ<br>ン間のコンデンサ           | 0.1         | -   |      |    |                           |
| I <sub>GPIO_ABS</sub> | GPIO ごとの電流                                | -           |     | 25   | mA | 絶対最大値                     |

電氣的仕様

**Table 4** デバイス レベルの仕様 (continued)

| パラメーター            | 説明                                                 | Min | Typ  | Max | 単位      | 詳細 / 条件                                                                                                                              |
|-------------------|----------------------------------------------------|-----|------|-----|---------|--------------------------------------------------------------------------------------------------------------------------------------|
| $T_{SLEEP}$       | スリープモードからの復帰時間                                     | -   | 0    | -   | $\mu s$ | -                                                                                                                                    |
| $T_{DEEPSLEEP}$   | ディープスリープモードからの復帰時間                                 |     | 35   |     |         |                                                                                                                                      |
| $I_{DD\_A}$       | $V_{BUS\_IN}$ からのアクティブ電流 (Type-C 接続)               |     | 25.0 |     | mA      | $V_{BUS\_IN} = 11V$ 、<br>$T_A = 25^\circ C$ 、<br>CC1/CC2 が Tx または Rx、<br>CPU が 24MHz、<br>SR/PWM が 100kHz、<br>EA/ADC/CSA/UVOV ブロックがオン |
| $I_{DD\_A1}$      | PWM モード時の $V_{BUS\_IN}$ からの電流 (Type-C 接続)          |     | 13.0 |     |         | $V_{BUS\_IN} = 28V$ 、<br>$T_A = 25^\circ C$ 、<br>クロックが 24MHz、<br>SR/PWM が 100kHz、<br>SR コンデンサ = 3nF、<br>CC のトグルなし                    |
| $I_{DD\_A3}$      | 低電力 PWM モード時の $V_{BUS\_IN}$ からの電流 (Type-C 接続)      |     | 4    |     |         | $V_{BUS\_IN} = 28V$ 、<br>$T_A = 25^\circ C$ 、<br>クロックが 3MHz、<br>PWM モード、<br>CC のトグルなし                                                |
| $I_{DD\_DS1\_UA}$ | PWM モード時の $V_{BUS\_IN}$ からのディープスリープ電流 (Type-C 未接続) |     | 350  |     | $\mu A$ | $V_{BUS\_IN} = 5V$ 、<br>$T_A = 25^\circ C$ 、<br>Type-C 未接続、<br>PWM モード、ダウンス<br>トリームポート (DFP)<br>モード                                  |
| $L_{SEC}$         | 二次側インダクタ                                           | 3   | -    |     | $\mu H$ | 二次側インダクタ                                                                                                                             |

電氣的仕様

### 4.3 機能ブロック仕様

**Table 5** 機能ブロック仕様

| パラメーター               | 説明                                                                                                       | Min  | Typ | Max | 単位  | 詳細 / 条件                                     |
|----------------------|----------------------------------------------------------------------------------------------------------|------|-----|-----|-----|---------------------------------------------|
| 同期整流器                |                                                                                                          |      |     |     |     |                                             |
| VCPP1                | V <sub>BUS</sub> = 3.3V ～ 5.5V の場合の電圧ダブルの出力電圧                                                            | 5    | -   | -   | V   | -                                           |
| VCPP2                | V <sub>BUS</sub> = 5.5V ～ 30V の場合の電圧ダブルの出力電圧                                                             | 9    |     | 11  |     |                                             |
| TR_SR                | 同期整流器ゲート ドライバー出力の立ち上り時間 (1V から V <sub>OH</sub> - 1V まで)。C <sub>L</sub> = 3nF ( ダブラ バイパス モードの場合とそうでない場合 ) | -    |     | 75  | ns  |                                             |
| TF_SR1               | 同期整流器ゲート ドライバー出力の立ち下り時間 (V <sub>OH</sub> - 1V から 1V まで )。C <sub>L</sub> = 3nF ( ダブラ モードの場合 )             |      | 25  | 50  |     |                                             |
| TF_SR2               | 同期整流器ゲート ドライバー出力の立ち下り時間 (V <sub>OH</sub> - 1V から 1V まで )。C <sub>L</sub> = 3nF ( ダブラ バイパス モードの場合 )        |      | 15  | 30  |     |                                             |
| VTRIP_NSN_100        | 二次側スイッチをオンにするためのネガティブ センストリップ電圧                                                                          | 50   | 100 | 150 | mV  |                                             |
| VTRIP_ZCD            | 二次側スイッチをオフにするためのネガティブ センストリップ電圧                                                                          | -8   | -5  | -3  |     |                                             |
| VTRIP_ZCDF           | 高速 ZCD を介して二次側スイッチをオフにするためのトリップ電圧                                                                        | 0    | 7   | 10  |     |                                             |
| TD_ON                | SR_DRAIN が 100mV のときから SR_GDRV が 1V に達するまでのターンオン伝播遅延                                                     | -    | 40  | 80  | ns  |                                             |
| IO_SRC_SNK           | 出力ピーク電流 ( ソースとシンク )                                                                                      | -    | 1   | -   | A   |                                             |
| TR_SR1               | 同期整流器ゲート ドライバー出力の立ち上り時間 (1V から V <sub>OH</sub> - 1V まで )。C <sub>L</sub> = 3nF ( ダブラ モードの場合 )             | -    | -   | 75  | ns  |                                             |
| TR_SR2               | 同期整流器ゲート ドライバー出力の立ち上り時間 (1V から V <sub>OH</sub> - 1V まで )。C <sub>L</sub> = 3nF ( ダブラ バイパス モードの場合 )        | -    | -   | 30  |     |                                             |
| PWM                  |                                                                                                          |      |     |     |     |                                             |
| FSW                  | スイッチング周波数                                                                                                | 20   | -   | 300 | kHz | -                                           |
| PWM_ON               | 制御可能な最小オン時間                                                                                              | 100  | -   | -   | ns  |                                             |
| V <sub>OL_PTDR</sub> | パルス エッジ トランス ドライバーの出力 LOW 電圧 (I <sub>Sink</sub> = 8mA)                                                   | -    | -   | 0.5 | V   | V <sub>DDD</sub> = 3V、I <sub>OL</sub> = 8mA |
| GPIO                 |                                                                                                          |      |     |     |     |                                             |
| I_LU                 | ラッチ アップ電流制限                                                                                              | -100 | -   | 100 | mA  | -                                           |
| RPU                  | プルアップ抵抗値                                                                                                 | 3.5  | 5.6 | 8.5 | k Ω |                                             |
| RPD                  | プルダウン抵抗値                                                                                                 |      |     |     |     |                                             |

電氣的仕様

**Table 5** 機能ブロック仕様 (continued)

| パラメーター                 | 説明                                                                         | Min                       | Typ | Max                       | 単位                                         | 詳細 / 条件                                       |
|------------------------|----------------------------------------------------------------------------|---------------------------|-----|---------------------------|--------------------------------------------|-----------------------------------------------|
| I <sub>IL</sub>        | 入力リーク電流<br>(絶対値)                                                           | -                         | -   | 2                         | nA                                         | +25°C T <sub>A</sub> 、<br>3V V <sub>DDD</sub> |
| C <sub>PIN_A</sub>     | ピン最大負荷容量                                                                   |                           |     | 3                         | 22                                         | pF                                            |
| C <sub>PIN</sub>       |                                                                            |                           | 7   |                           | すべての V <sub>DDD</sub> 、<br>その他すべての<br>GPIO |                                               |
| V <sub>OH</sub>        | 出力 HIGH 電圧                                                                 | V <sub>DDD</sub> -<br>0.6 | -   | -                         | V                                          | I <sub>oh</sub> = -4mA                        |
| V <sub>OL</sub>        | 出力 LOW 電圧                                                                  | -                         |     | 0.6                       |                                            | I <sub>ol</sub> = 10mA                        |
| V <sub>IH_CMOS</sub>   | 入力電圧 HIGH 閾値                                                               | 0.7 ×<br>V <sub>DDD</sub> |     | -                         |                                            | -                                             |
| V <sub>IL_CMOS</sub>   | 入力電圧 LOW 閾値                                                                | -                         |     | 0.3 ×<br>V <sub>DDD</sub> |                                            |                                               |
| V <sub>IH_TTL</sub>    | LVTTL 入力                                                                   | 2                         |     | -                         |                                            |                                               |
| V <sub>IL_TTL</sub>    | LVTTL 入力                                                                   | -                         |     | 0.8                       |                                            |                                               |
| V <sub>HYSTTL</sub>    | 入力ヒステリシス LVTTL                                                             | 80                        |     | -                         | mV                                         | -                                             |
| V <sub>HYSCMOS</sub>   | 入力ヒステリシス CMOS                                                              | 0.1 ×<br>V <sub>DDD</sub> |     |                           |                                            |                                               |
| IDIODE                 | 保護ダイオードを通して V <sub>DDD</sub> /V <sub>SS</sub> に流れる電流                       | -                         |     | 100.0                     | μA                                         |                                               |
| T <sub>RISEF</sub>     | 高速ストロング モードでの立ち上り時間                                                        | 1                         |     | 15                        | ns                                         | C <sub>LOAD</sub> = 25pF                      |
| T <sub>FALLF</sub>     | 高速ストロング モードでの立ち下り時間                                                        |                           |     | 15.0                      |                                            | -                                             |
| T <sub>RISES</sub>     | 低速ストロング モードでの立ち上り時間                                                        | 10                        |     | 70                        |                                            |                                               |
| T <sub>FALLS</sub>     | 低速ストロング モードでの立ち下り時間                                                        |                           |     |                           |                                            |                                               |
| F <sub>GPIO_OUT1</sub> | GPIO F <sub>OUT</sub> ;<br>2.85V ≤ V <sub>DDD</sub> ≤ 5.5V。<br>高速ストロング モード | -                         | -   | 28                        | MHz                                        | -                                             |
| F <sub>GPIO_OUT2</sub> | GPIO F <sub>OUT</sub> ;<br>2.85V ≤ V <sub>DDD</sub> ≤ 5.5V。<br>低速ストロング モード |                           |     | 6                         |                                            |                                               |
| F <sub>GPIO_IN</sub>   | GPIO 入力動作周波数 ;<br>2.85V ≤ V <sub>DDD</sub> ≤ 5.5V。                         |                           |     | 28                        |                                            |                                               |

フラッシュマクロ

|             |                                 |      |   |      |    |                                   |
|-------------|---------------------------------|------|---|------|----|-----------------------------------|
| FLASH_ERASE | 行消去時間                           | -    | - | 15.5 | ms | -                                 |
| FLASH_WRITE | 行 (ブロック) 書き込み時間<br>(消去 + プログラム) |      |   | 20   |    |                                   |
| FLASH_DR    | フラッシュデータ保持期間                    | 15   | - | -    | 年  | 25 °C ~ 55 °C,<br>すべての $V_{DDD}$  |
| FLASH_ENPB  | フラッシュ書き換え可能回数                   | 10 万 |   |      | 回  | 25 °C ~ 85 °C,<br>すべての $V_{DDD}$  |
| FLASH_ENPB1 | フラッシュ書き換え可能回数                   | 1 万  |   |      |    | 25 °C ~ 125 °C,<br>すべての $V_{DDD}$ |

電氣的仕様

**Table 5** 機能ブロック仕様 (continued)

| パラメーター             | 説明                                                      | Min      | Typ | Max       | 単位   | 詳細 / 条件                                                                                 |
|--------------------|---------------------------------------------------------|----------|-----|-----------|------|-----------------------------------------------------------------------------------------|
| FLASH_ROW_PG<br>GM | 消去後の行プログラム時間                                            | -        |     | 7         | ms   | -                                                                                       |
| T_BULKERASE        | バルク消去時間 (32KB)                                          |          |     | 35        |      |                                                                                         |
| T_DEVPROG          | 総デバイス プログラム時間                                           |          |     | 7.5       | 秒    |                                                                                         |
| F_RET1             | フラッシュ データ保持期間、<br>T <sub>A</sub> ≤ 55°C、10 万回の P/E サイクル | 15       | -   | -         | 年    | -                                                                                       |
| F_RET2             | フラッシュ データ保持期間、<br>T <sub>A</sub> ≤ 85°C、1 万回の P/E サイクル  | 10       |     |           |      |                                                                                         |
| F_RET3             | フラッシュ データ保持期間、<br>T <sub>A</sub> ≤ 105°C、1 万回の P/E サイクル | 3        |     |           |      |                                                                                         |
| SWD                |                                                         |          |     |           |      |                                                                                         |
| F_SWDCLK1          | すべての V <sub>DDD</sub>                                   | -        | -   | 14        | MHz  | -                                                                                       |
| T_SWDI_SETU<br>P   | T = 1/f SWDCLK                                          | 0.25 × T |     | -         | ns   |                                                                                         |
| T_SWDI_HOLD        |                                                         | -        |     | 0.50 × T  |      |                                                                                         |
| T_SWDO_VALI<br>D   |                                                         | -        |     | -         |      |                                                                                         |
| T_SWDO_HOL<br>D    |                                                         | 1        |     | -         |      |                                                                                         |
| ILO / IMO / POR    |                                                         |          |     |           |      |                                                                                         |
| F_IMO              | IMO 周波数                                                 | 24       | 36  | 48        | MHz  | -                                                                                       |
| IMO_STL            | トリム レジスタ変更時の IMO 整定時間                                   | -        | -   | 200       | ns   | 25°C T <sub>A</sub> 、<br>すべての V <sub>DDD</sub> 、<br>48MHz ≥ F <sub>IMO</sub> ≥<br>24MHz |
| F_CPU              |                                                         |          |     | CPU 入力周波数 | 48   | MHz                                                                                     |
| F_ILO              | ILO 周波数                                                 | 15       | 40  | 80        | kHz  | -                                                                                       |
| SR_POWER_UP        | 電源投入時の電源供給スルー レート                                       | -        | -   | 67        | V/ms |                                                                                         |
| F_IMOTOL           | 24MHz と 48MHz での周波数変動<br>(トリム済み)                        | -2       |     | 2         | %    |                                                                                         |
| T_STARTIMO         | IMO 起動時間                                                | -        |     | 7         | μs   |                                                                                         |
| T_STARTILO1        | ILO 起動時間                                                |          |     | 2         | ms   |                                                                                         |
| EXTCLKFREQ         | 外部クロック入力周波数                                             |          |     | 16        | MHz  |                                                                                         |
| EXTCLKDUTY         | デューティ比。V <sub>DD</sub> /2 で測定                           | 45       |     | 55        | %    |                                                                                         |
| TCLKSWITCH         | システム クロック ソースの切り替え時間                                    | 3        |     | 4         | 周期   |                                                                                         |
| V_RISEIPOR         | パワーオン リセット (POR) 立ち上りトリップ電圧                             | 0.72     |     | 1.5       | V    | -                                                                                       |
| V_FALLIPOR         | POR 立ち下りトリップ電圧                                          | 0.62     |     | 1.4       |      |                                                                                         |
| VDDD_BOD           | アクティブ / スリープ モードでの電圧低下<br>検出 (BOD) トリップ電圧               | 2.34     |     | 3         |      |                                                                                         |
| VCCD_BOD           |                                                         | 1.64     |     | 2         |      |                                                                                         |
| VCCD_BOD_DP<br>SLP |                                                         | 1.1      |     | 2         |      |                                                                                         |

## 電氣的仕様

**Table 5** 機能ブロック仕様 (continued)

| パラメーター                | 説明                             | Min   | Typ | Max   | 単位  | 詳細 / 条件                                      |
|-----------------------|--------------------------------|-------|-----|-------|-----|----------------------------------------------|
| タイマー                  |                                |       |     |       |     |                                              |
| SYS_TIM_RES           | システム タイマー分解能                   | -     | 16  | -     | ビット | -                                            |
| WDT_RES               | ウォッチドッグ タイマー分解能                |       | 16  |       |     |                                              |
| TCPWM                 |                                |       |     |       |     |                                              |
| TCPWM <sub>FREQ</sub> | 動作周波数                          | -     | -   | Fc    | MHz | Fc max = CLK_SYS                             |
| T <sub>PWMEXT</sub>   | 出力トリガー パルス幅                    | 2/Fc  |     | -     | ns  | オーバーフロー、アンダーフローおよび CC ( カウンター = 比較値 ) 出力の最小幅 |
| T <sub>CRES</sub>     | カウンターの分解能                      | 1/Fc  |     |       |     | 逐次カウント同士の最小時間                                |
| PWM <sub>RES</sub>    | PWM 分解能                        |       |     |       |     | PWM 出力の最小パルス幅                                |
| PD トランシーバ             |                                |       |     |       |     |                                              |
| vSwing                | トランスミッタ出力 HIGH 電圧              | 1.05  | -   | 1.2   | V   | -                                            |
| vSwing_low            | トランスミッタ出力 LOW 電圧               |       |     | 0.075 |     |                                              |
| zDriver               | トランスミッタ出力インピーダンス               | 33    |     | 75    | Ω   |                                              |
| Idac_std              | USB 標準アドバタイズメントのソース電流          | 64    |     | 96    | μA  |                                              |
| Idac_1p5a             | 5V アドバタイズメント、 1.5A でのソース電流     | 166   |     | 194   |     |                                              |
| Idac_3a               | 5V アドバタイズメント、 3A でのソース電流       | 304   |     | 356   |     |                                              |
| zOPEN                 | 無効時のグランドへの CC インピーダンス          | 108   | -   | -     | k Ω | -                                            |
| DFP_default_0p2       | 標準 USB での DFP 側の CC 電圧         | 0.15  |     | 0.25  | V   |                                              |
| DFP_1.5A_0p4          | 1.5A での DFP 側の CC 電圧           | 0.35  |     | 0.5   |     |                                              |
| DFP_3A_0p8            | 3A での DFP 側の CC 電圧             | 0.75  |     | 0.85  |     |                                              |
| DFP_3A_2p6            | 3A での DFP 側の CC 電圧             | 2     |     | 2.75  |     |                                              |
| Vattach_ds            | ディープスリープのアタッチ閾値                | 0.30  |     | 0.6   | -   |                                              |
| Rattach_ds            | ディープスリープのプルアップ抵抗               | 10    |     | 50    | k Ω |                                              |
| LSCSA の DC 仕様         |                                |       |     |       |     |                                              |
| Csa_Acc1              | CSA 精度<br>5mV < Vsense < 10mV  | -0.75 | -   | 0.75  | mV  | -                                            |
| Csa_Acc2              | CSA 精度<br>10mV < Vsense < 15mV |       |     |       |     |                                              |
| Csa_Acc3              | CSA 精度<br>15mV < Vsense < 25mV |       |     |       |     |                                              |
| Csa_Acc4              | CSA 精度<br>Vsense = 50mV        |       |     |       |     |                                              |

## 電氣的仕様

**Table 5** 機能ブロック仕様 (continued)

| パラメーター        | 説明                     | Min | Typ | Max | 単位  | 詳細 / 条件 |
|---------------|------------------------|-----|-----|-----|-----|---------|
| SCP_6A        | 短絡電流検出 @ 6A            | 5.4 | 6   | 6.6 | A   | -       |
| SCP_10A       | 短絡電流検出 @ 10A           | 9   | 10  | 11  |     |         |
| SCP_20A       | 短絡電流検出 @ 20A           | 18  | 20  | 22  |     |         |
| OCP threshold | 5mΩ、4A 以上での OCP トリップ閾値 | 117 | 130 | 143 | %   |         |
| Av            | 対応公称ゲイン値 : 40、60       | 30  | -   | 60  | V/V |         |

### LSCSA の AC 仕様

|                         |                                      |   |     |   |    |                                |
|-------------------------|--------------------------------------|---|-----|---|----|--------------------------------|
| T <sub>SCP_GATE</sub>   | SCP 閾値トリップから外部 NFET パワーゲート オフまでの遅延時間 | - | 2.5 | - | μs | NFET ゲート容量 = 1nF、VBUS_IN = 28V |
| T <sub>SCP_GATE_1</sub> |                                      |   | 7.5 |   |    | NFET ゲート容量 = 3nF、VBUS_IN = 28V |

### UVOV

|        |                     |    |   |   |   |   |
|--------|---------------------|----|---|---|---|---|
| VTHOV  | 過電圧閾値精度<br>4V ~ 30V | -3 | - | 3 | % | - |
| VTHUV1 | 低電圧閾値精度<br>3V ~ 4V  | -4 |   | 4 |   |   |
| VTHUV2 | 低電圧閾値精度<br>4V ~ 30V | -3 |   | 3 |   |   |

### VBUS ゲート ドライバーの DC 仕様

|        |                          |     |   |      |    |                                   |
|--------|--------------------------|-----|---|------|----|-----------------------------------|
| GD_VGS | オン時のゲート - ソース間オーバードライブ電圧 | 5   | - | 10   | V  | NFET ドライバーがオン                     |
| GD_Rpd | 「プルダウン」有効時の抵抗            | -   |   | 2    | kΩ | 外部 NFET をオフにするために VBUS_CTRL に使用可能 |
| GD_drv | プログラム可能な標準ゲート電流          | 0.3 |   | 9.75 | μA | ゲートドライバー出力電流                      |

### VBUS ゲート ドライバーの AC 仕様

|                  |                                                                 |   |     |    |    |                           |
|------------------|-----------------------------------------------------------------|---|-----|----|----|---------------------------|
| T <sub>ON</sub>  | VBUS_CTRL LOW から HIGH まで (1V から VBUS + 1V まで) の時間。3nF の外付けコンデンサ | 2 | 5   | 10 | ms | V <sub>BUS_IN</sub> = 5V  |
| T <sub>OFF</sub> | VBUS_CTRL HIGH から LOW まで (90% から 10% まで) の時間。3nF の外付けコンデンサ      | - | 7.5 | -  | μs | V <sub>BUS_IN</sub> = 28V |

### VBUS 放電

|     |                                            |      |   |      |   |          |
|-----|--------------------------------------------|------|---|------|---|----------|
| R1  | V <sub>BUS_IN</sub> 上の NMOS オン時の抵抗。DS = 1  | 1000 | - | 4000 | Ω | 0.5V で測定 |
| R2  | V <sub>BUS_IN</sub> 上の NMOS オン時の抵抗。DS = 2  | 500  |   | 2000 |   |          |
| R4  | V <sub>BUS_IN</sub> 上の NMOS オン時の抵抗。DS = 4  | 250  |   | 1000 |   |          |
| R8  | V <sub>BUS_IN</sub> 上の NMOS オン時の抵抗。DS = 8  | 125  |   | 500  |   |          |
| R16 | V <sub>BUS_IN</sub> 上の NMOS オン時の抵抗。DS = 16 | 62.5 |   | 250  |   |          |

電氣的仕様

**Table 5** 機能ブロック仕様 (continued)

| パラメーター          | 説明                                   | Min   | Typ | Max  | 単位       | 詳細 / 条件       |
|-----------------|--------------------------------------|-------|-----|------|----------|---------------|
| R32             | $V_{BUS\_IN}$ 上の NMOS オン時の抵抗。DS = 32 | 31.25 | -   | 150  | -        | 0.5V で測定      |
| Vbus_stop_error | 最終 VBUS 値の設定値からの誤差率                  | -     |     | 10   | %        | VBUS が 5V に放電 |
| R1A             | $V_{BUS\_C}$ 上の NMOS オン時の抵抗。DS = 1   | 1000  |     | 2000 | $\Omega$ | 0.5V で測定      |
| R127A           | $V_{BUS\_C}$ 上の NMOS オン時の抵抗。DS = 127 | 6.5   |     | 38   |          |               |

電圧安定化の DC 仕様

|           |                        |     |         |         |         |   |
|-----------|------------------------|-----|---------|---------|---------|---|
| $V_{OUT}$ | $V_{BUS\_IN}$ 標準出力電圧範囲 | 3.3 | -       | 28      | V       | - |
| VR        | VBUS 電圧安定化精度           | -   | $\pm 3$ | $\pm 5$ | %       |   |
| Ika_off   | オフ状態のカソード電流            | -   | 2.2     | 10      | $\mu A$ |   |

VBUS レギュレータ仕様

|                |                                      |      |     |     |         |   |
|----------------|--------------------------------------|------|-----|-----|---------|---|
| VOLTAGE_DETECT | $V_{BUS\_IN}$ 検出閾値電圧                 | 1.65 | 2.1 | 2.4 | V       | - |
| $T_{START}$    | 安定化電源出力の合計起動時間。<br>4.7 $\mu F$ の負荷容量 | -    | 50  | 200 | $\mu s$ |   |

ADC の DC 仕様

|           |               |               |   |               |     |                            |
|-----------|---------------|---------------|---|---------------|-----|----------------------------|
| 分解能       | ADC 分解能       | -             | 8 | -             | ビット | -                          |
| INL       | 積分非直線性        | -2.5          | - | 2.5           | LSB | $V_{DDDD}$ から生成されたリファレンス電圧 |
| INL       | 積分非直線性        | -1.5          | - | 1.5           |     | バンドギャップから生成されたリファレンス電圧     |
| VREF_ADC1 | ADC のリファレンス電圧 | $V_{DDDDmin}$ |   | $V_{DDDDmax}$ | V   | $V_{DDDD}$ から生成されたリファレンス電圧 |
| VREF_ADC2 |               | 1.96          | 2 | 2.04          |     | バンドギャップから生成されたリファレンス電圧     |

VCONN スイッチ仕様

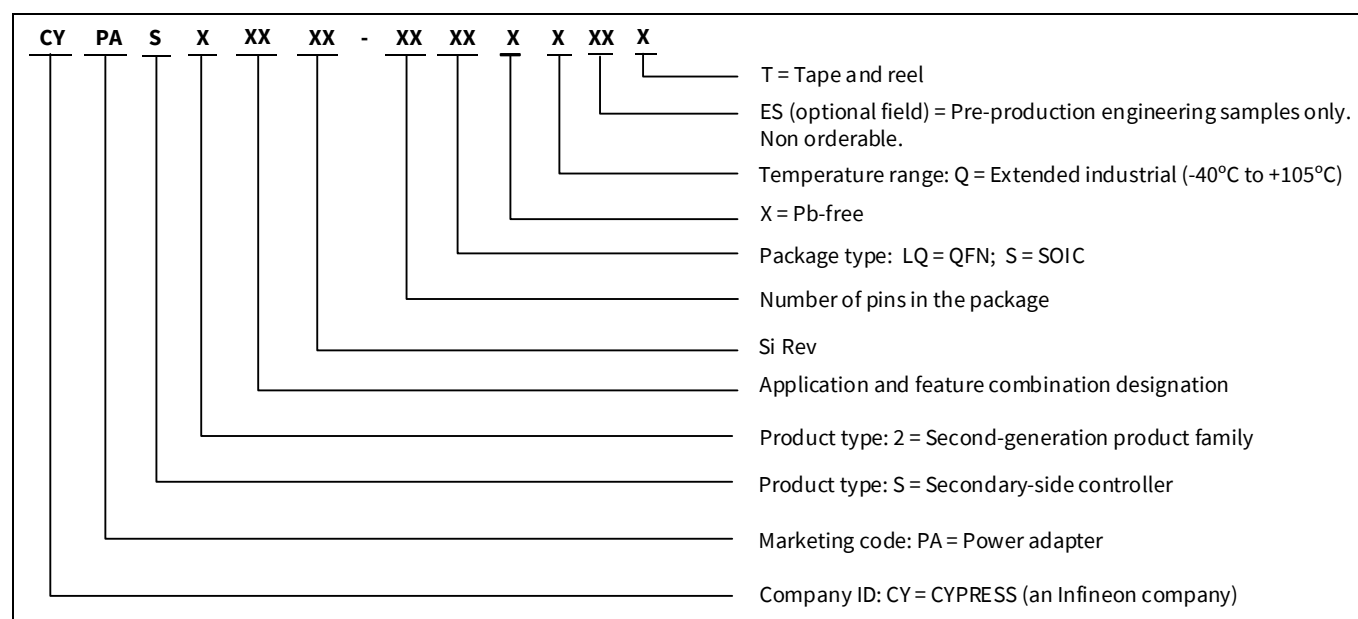
|            |                                              |     |   |    |         |   |
|------------|----------------------------------------------|-----|---|----|---------|---|
| VCONN_OUT  | VCONN 最小出力電圧。<br>VBUS = 5V ~ 30V、負荷電流 = 20mA | 4.5 | - | -  | V       | - |
| $I_{LEAK}$ | コネクタ側のピンのリーク電流                               | -   |   | 10 | $\mu A$ |   |

VCONN スイッチの AC 仕様

|           |              |   |   |     |         |   |
|-----------|--------------|---|---|-----|---------|---|
| $T_{ON}$  | スイッチ ターンオン時間 | - | - | 600 | $\mu s$ | - |
| $T_{OFF}$ | スイッチ ターンオフ時間 | - | - | 10  |         |   |

| 製品番号               | アプリケーション           | パッケージ タイプ | Si ID | Si Rev |
|--------------------|--------------------|-----------|-------|--------|
| CYPAS211A1-32LQXQ  | ZVS 付き二次側フライバック制御の | 32 ピン QFN | 3B10  | A1     |
| CYPAS211A1-32LQXQT | USB PD アダプタ        |           |       |        |

## 5.1 注文コードの定義



## 6 パッケージ

**Table 7** パッケージの特性

| パラメーター   | 説明                             | 条件        | Min | Typ  | Max | 単位   |
|----------|--------------------------------|-----------|-----|------|-----|------|
| $T_A$    | 動作周囲温度                         | 産業用拡張温度範囲 | -40 | -    | 105 | °C   |
| $T_J$    | 動作ジャンクション温度                    |           |     |      | 150 |      |
| $T_{JA}$ | 32 ピン QFN のパッケージ $\theta_{JA}$ | -         | -   | 23.4 | -   | °C/W |
| $T_{JB}$ | 32 ピン QFN のパッケージ $\theta_{JB}$ |           |     | 4.85 |     |      |
| $T_{JC}$ | 32 ピン QFN のパッケージ $\theta_{JC}$ |           |     | 27.2 |     |      |

**Table 8** はんだリフロー ピーク温度

| パッケージ     | 最高ピーク温度 | ピーク温度の 5°C 以内での最長時間 |
|-----------|---------|---------------------|
| 32 ピン QFN | 260 °C  | 30 秒                |

**Table 9** パッケージの湿度感度レベル (MSL)、IPC/JEDEC J-STD-2

| パッケージ     | MSL  |
|-----------|------|
| 32 ピン QFN | MSL3 |

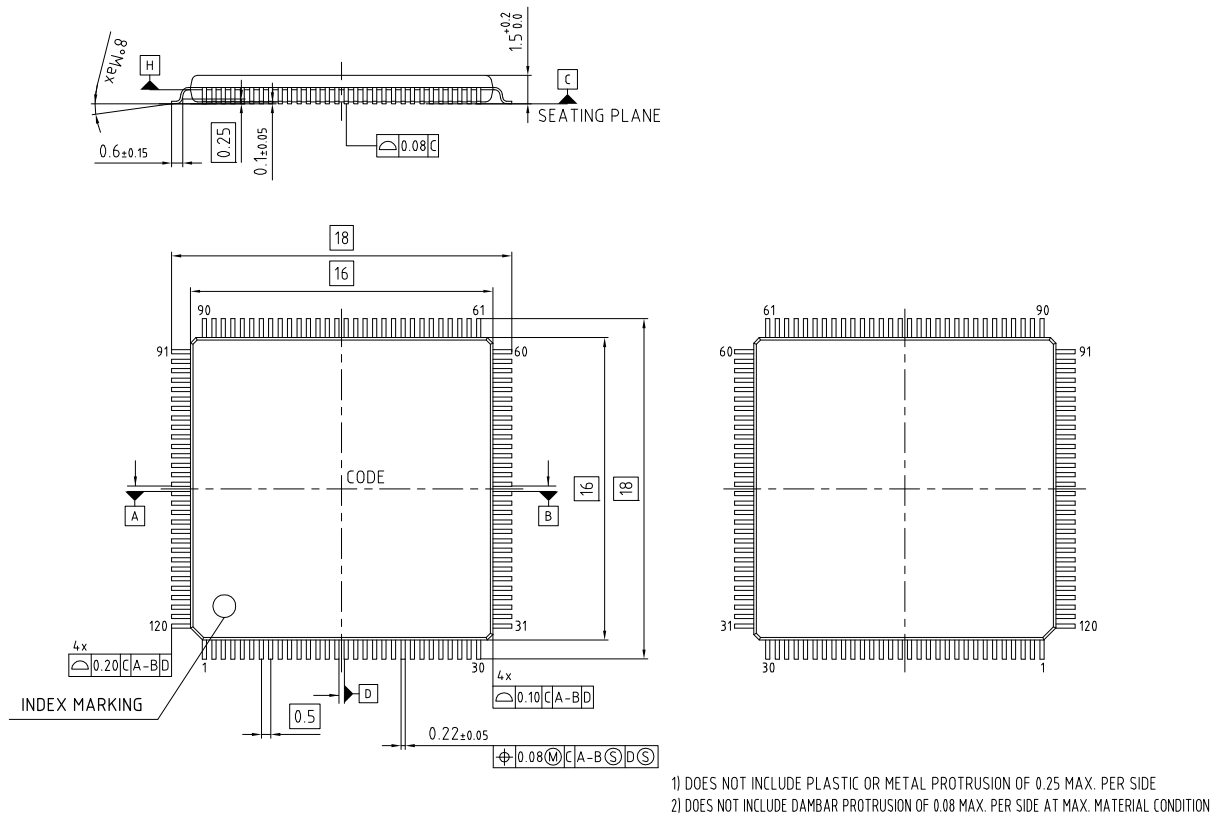


Figure 11 32 リード QFN ((5.0 × 5.0 × 0.8mm) WNP032 3.5 × 3.5mm E-pad (Sawn)) パッケージ外形図

## 7 略語

**Table 10** 本書で使用する略語

| 略語      | 説明                                                                  |
|---------|---------------------------------------------------------------------|
| ADC     | analog-to-digital converter ( アナログ - デジタル変換器 )                      |
| Arm®    | advanced RISC machine ( 高度な RISC マシン ): CPU アーキテクチャの一種              |
| BOD     | brown-out detect ( 電圧低下検出 )                                         |
| BMC     | biphase mark code ( バイフェーズ マーク コード )                                |
| CC      | constant current ( 定電流 )                                            |
| CCM     | continuous conduction mode ( 連続導通モード )                              |
| CPU     | central processing unit ( 中央演算処理装置 )                                |
| CrCM    | critical conduction mode ( 臨界導通モード )                                |
| CS      | current sense ( 電流検出 )                                              |
| CSA     | current sense amplifier ( 電流検出アンプ )                                 |
| CSN     | current sense negative ( 負の電流検出 )                                   |
| CSP     | current sense positive ( 正の電流検出 )                                   |
| DCM     | discontinuous conduction mode ( 不連続導通モード )                          |
| DFP     | downstream facing port ( ダウンストリーム ポート )                             |
| DM      | data minus ( データ マイナス )                                             |
| DP      | data plus ( データ プラス )                                               |
| DS      | drive strength ( 駆動強度 )                                             |
| EA      | error amplifier ( 誤差アンプ )                                           |
| EMI     | electromagnetic interference ( 電磁干渉 )                               |
| EPR     | extended power range ( 拡張電力範囲 )                                     |
| ESD     | electrostatic discharge ( 静電気放電 )                                   |
| ESD-HBM | electro static discharge human body model ( 静電気放電 ( 人体モデル ) )       |
| FB      | feedback ( フィードバック )                                                |
| FS      | full-speed ( フルスピード )                                               |
| GPIO    | general-purpose input/output ( 汎用入出力 )                              |
| ILO     | internal low-speed oscillator ( 内部低速発振器 )。IMO を参照してください             |
| IMO     | internal main oscillator ( 内部主発振器 )。ILO を参照してください                   |
| I/O     | input/output ( 入出力 )。GPIO を参照してください                                 |
| LDO     | low-dropout regulator ( 低ドロップアウトレギュレータ )                            |
| LSCSA   | low-side current sense amplifier ( ローサイド電流検出アンプ )                   |
| LVTTTL  | low-voltage transistor-transistor logic ( 低電圧トランジスタ - トランジスタ ロジック ) |
| NFET    | N-channel field effect transistor ( N チャンネル電界効果トランジスタ )             |
| NMOS    | N-type metal-oxide-semiconductor ( n 型金属酸化膜半導体 )                    |
| OCP     | overcurrent protection ( 過電流保護 )                                    |
| OVP     | overvoltage protection ( 過電圧保護 )                                    |
| OTP     | over-temperature protection ( 過熱保護 )                                |
| PD      | power delivery ( パワー デリバリー )                                        |

## 略語

**Table 10** 本書で使用する略語 (continued)

| 略語     | 説明                                                           |
|--------|--------------------------------------------------------------|
| PHY    | physical layer (物理層)                                         |
| POR    | power-on reset (パワーオンリセット)                                   |
| PPS    | programmable power supply (プログラマブル電源)                        |
| PSM    | pulse-skipping mode (パルススキップモード)                             |
| PWM    | pulse-width modulator (パルス幅変調器)                              |
| QR     | quasi-resonant (擬似共振)                                        |
| RAM    | random-access memory (ランダムアクセスメモリ)                           |
| RISC   | reduced-instruction-set computing (縮小命令セットコンピューティング)         |
| RMS    | root-mean-square (2乗平均平方根)                                   |
| RX     | receive (受信)                                                 |
| SAR    | successive approximation register (逐次比較レジスタ)                 |
| SCL    | I <sup>2</sup> C serial clock (I <sup>2</sup> C シリアルクロック)    |
| SCP    | short-circuit protection (短絡保護)                              |
| SDA    | I <sup>2</sup> C serial data (I <sup>2</sup> C シリアルデータ)      |
| SPI    | Serial Peripheral Interface (シリアルペリフェラルインターフェース): 通信プロトコルの一種 |
| SR     | synchronous rectifier (同期整流器)                                |
| SRAM   | static random access memory (スタティックランダムアクセスメモリ)              |
| SWD    | serial wire debug (シリアルワイヤデバッグ): テストプロトコルの一種                 |
| SWDCLK | serial wire debug clock (シリアルワイヤデバッグクロック)                    |
| TCPWM  | timer/counter/PWM (タイマー / カウンター / PWM)                       |
| TX     | transmit (送信)                                                |
| Type-C | 薄型 USB コネクタとリバーシブルなケーブルの新規格。最大 100W までの電力を提供することが可能          |
| USB    | universal serial bus (ユニバーサルシリアルバス)                          |
| USB PD | USB Power Delivery (USB パワーデリバリー)                            |
| WDT    | watchdog timer (ウォッチドッグタイマー)                                 |
| XRES   | external reset I/O pin (外部リセット I/O ピン)                       |
| ZCD    | zero crossing defect (ゼロクロッシング検出)                            |
| ZVS    | zero voltage switching (ゼロ電圧スイッチング)                          |

## 8 本書の表記法

### 8.1 測定単位

**Table 11** 測定単位

| 記号   | 測定単位      |
|------|-----------|
| °C   | 摂氏温度      |
| Hz   | ヘルツ       |
| KB   | 1024 バイト  |
| kHz  | キロヘルツ     |
| kΩ   | キロオーム     |
| Mbps | メガビット毎秒   |
| MHz  | メガヘルツ     |
| MΩ   | メガオーム     |
| Msps | メガサンプル毎秒  |
| μA   | マイクロアンペア  |
| μF   | マイクロファラド  |
| μs   | マイクロ秒     |
| μV   | マイクロボルト   |
| μW   | マイクロワット   |
| mA   | ミリアンペア    |
| ms   | ミリ秒       |
| mV   | ミリボルト     |
| nA   | ナノアンペア    |
| ns   | ナノ秒       |
| Ω    | オーム       |
| pF   | ピコファラド    |
| ppm  | 100 万分の 1 |
| ps   | ピコ秒       |
| s    | 秒         |
| sps  | サンプル毎秒    |
| V    | ボルト       |

改訂履歴

改訂履歴

| 版  | 発行日        | 変更内容                                                     |
|----|------------|----------------------------------------------------------|
| ** | 2023-11-30 | これは英語版 002-37216 Rev. *B を翻訳した日本語版 002-39076 Rev. ** です。 |
| *A | 2026-06-23 | これは英語版 002-37216 Rev. *C を翻訳した日本語版 002-39076 Rev. *A です。 |

## Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

**Edition 2026-06-23**

**Published by**

**Infineon Technologies AG**

**81726 Munich, Germany**

**© 2026 Infineon Technologies AG.  
All Rights Reserved.**

**Do you have a question about this document?**

**Email:**

[erratum@infineon.com](mailto:erratum@infineon.com)

**Document reference**

**002-39076 Rev. \*A**

## 重要 : 注意事項

本文書の全ての日本語情報は、英文で提供されている情報の参考訳です。英文版と和文版に齟齬がある場合は常に英文版の内容が優先します。

製品 (サンプルも含みます。また、ハードウェア、ソフトウェアまたはその両方で構成される製品も含みます。以下同じです。) の販売、提供または引渡しは、インフィニオンテクノロジーズ AG およびその関連会社 (以下まとめて「インフィニオン」といいます) 、お客様とインフィニオンによって締結された基本契約その他の書面により合意された条件、そのような条件がない場合はインフィニオンの適用ある販売条件に従います。お客様の一般的な取引条件またはインフィニオンの販売条件と乖離した場合は、インフィニオンが書面で明示的に同意した場合に限り、インフィニオンを拘束するものとします。

疑義を避けるため、インフィニオンは、第三者の権利を侵害していないことの保証、および特定の使用 / 目的に対する適合性または商品性の保証などの黙示的保証を負いません。

インフィニオンは、サンプル、アプリケーション、もしくはお客様による製品の具体的な使用方法、または本書面に記載された例や標準値に関するいかなる情報についても責任を負いません。

本書面に記載されているデータは、技術的資格を有する熟練したお客様のご担当者をお客様の特定用途に対する製品の適合性を評価し、意図された用途および顧客の特定用途において本書面に含まれるすべての関連技術データを検証する責任を負います。お客様は、意図されたアプリケーションの機能性および安全性を適切に設計、プログラミング、テストし、その使用に関連する法令を遵守してください。

インフィニオンの明示的な承認がない限り、製品は、製品の故障またはその使用による結果が人身傷害につながると合理的に予想されるいかなる用途にも使用しないでください。ただし、上記は、インフィニオンが明示的に設計し、販売した使用分野でお客様が製品を使用することを妨げるものではありません。

技術的要件に伴い、製品には危険物質が含まれるインフィニオンは、適用される法律、例えばドイツ著作権法 (UrhG) 第 44b 条に従って、そのコンテンツを商業的なテキストおよびデータのマイニング (TDM) のために使用する権利を明示的に留保します。

製品にセキュリティ機能が含まれている場合、いかなるコンピューティング・デバイスも絶対的に安全であることはあり得ないため、製品にセキュリティ対策が施されているにもかかわらず、インフィニオンは、製品に侵入、データの盗難もしくは損失、またはその他の侵害 (「セキュリティ侵害」といいます) がないことを保証せず、インフィニオンは、セキュリティ侵害に起因するいかなる責任も負わないものとします。

本書面がソフトウェアを含んでいるまたはソフトウェアに言及している場合：

ソフトウェアは、米国、ドイツ、および世界各国の知的財産権法および条約に基づきインフィニオンが所有しています。インフィニオンはすべての権利を留保し、無断複写、複製および転写を禁じます。お客様はソフトウェアに同梱されたソフトウェア使用許諾契約に従ってのみソフトウェアを使用できます。

ソフトウェア使用許諾契約が適用されない場合、インフィニオンはここに、ソフトウェアの知的所有権に基づき、(a) ソースコード形式で提供されたソフトウェアについて、インフィニオンのハードウェア製品と共に使用する目的のためにのみソフトウェアを修正および複製するための、そして (b) インフィニオンのハードウェア製品上での使用目的に限り、ソフトウェアをバイナリコード形式でエンドユーザーに外部配布するための、個人的、非排他的、譲渡不能なライセンス (サブライセンス不可) をお客様に付与します。それ以外のソフトウェアの使用、複製、変更、翻訳またはコンパイルは禁止されています。製品、技術、納品条件、および価格に関する詳細については、最寄りのインフィニオンオフィスに連絡するか、<https://www.infineon.com> にアクセスしてください。