

特性

■ 强大的哈佛架构处理器

- M8C 处理器的速度最高可达 24 MHz
- 8 × 8 乘法、32 位累加运算能力
- 速度高、功耗低
- 工作电压范围：3.0 V 到 5.25 V
- 工业级温度范围：−40 °C 到 +85 °C

■ 先进的外设（PSoC® 模块）

- 4 个轨至轨模拟 PSoC 模块，能够提供：
 - 最高达 14 位分辨率的模数转换器（ADC）
 - 最高达 8 位分辨率的数模转换器（DAC）
 - 可编程增益放大器
 - 可编程滤波器和比较器
- 4 个 PSoC 数字模块，能够提供：
 - 8 位到 32 位定时器和计数器，8 位和 16 位脉宽调制器（PWM）
 - CRC 和 PRS 模块
 - 全双工 UART
 - 多个 SPI 主设备或从设备
 - 可连接到所有通用 I/O 引脚
- 通过组合多个模块，能够构建复杂外设
- 已针对电机控制进行优化的高速 8 位 SAR ADC
- 高精度的可编程时钟
 - 内部 ±5% 24/48 MHz 振荡器
 - 高精度，24 MHz，带可选 32 kHz 晶振和 PLL
 - 可选外部振荡器，最高可达 24 MHz
 - 内部振荡器，能够实现看门狗和睡眠功能

■ 灵活的片上存储器

- 8K 闪存程序存储器，50,000 次擦 / 写循环
- 256 字节的 SRAM 数据存储器
- 系统内串行编程（ISSP）
- 局部闪存更新
- 灵活的保护模式
- 闪存内的 EEPROM 仿真

■ 可编程引脚配置

- 所有 GPIO 均具有 25 mA 的灌电流能力
- 所有 GPIO 均可选择上拉驱动、下拉驱动、高阻驱动、强驱动或开漏驱动模式
- GPIO 上最多可有 8 个模拟输入外加 2 个路由受限的附加模拟输入
- GPIO 上具有两个 30 mA 的模拟输出
- 所有 GPIO 都能生成可配置中断

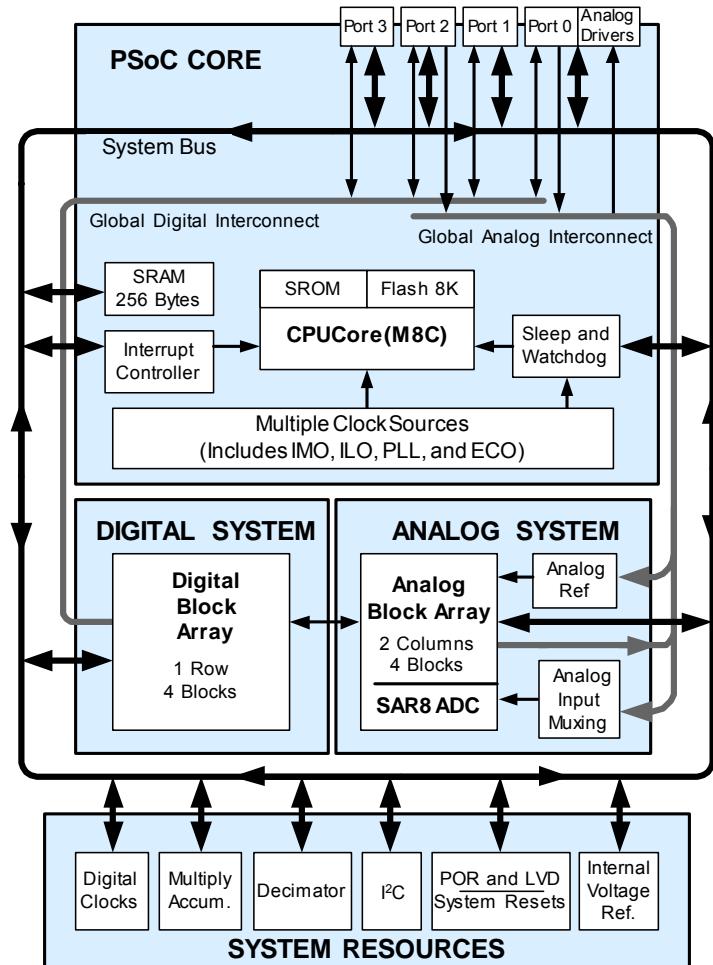
■ 其它系统资源

- I²C 从设备、主设备和多主设备的频率可达 400 kHz
- 看门狗和睡眠定时器
- 用户可配置的低压检测功能
- 集成的监控电路
- 片上高精度参考电压

■ 完备的开发工具

- 免费的开发软件（PSoC Designer™）
- 功能齐全的在线仿真器和编程器
- 全速仿真
- 复合断点结构
- 128 KB 跟踪存储器

框图



更多有关的信息

赛普拉斯的网站 www.cypress.com 上提供了大量资料，有助于您正确的选择设计所需要的 PSoC 器件，并使您能够快速和有效地将器件集成到设计中。有关使用资源的完整列表，请参考基础知识文章“[如何使用 PSoC® 1、PowerPSoC® 和 PLC 进行设计 — KBA88292](#)”。下面是 PSoC 1 的简要列表：

- **概况：** PSoC 产品系列、PSoC 路线图
 - **产品选型器：** [PSoC 1](#)、[PSoC 3](#)、[PSoC 4](#)、[PSoC 5LP](#)
 - 此外，PSoC Designer 还包含了一个器件选择工具。
 - **应用笔记：** 赛普拉斯提供了大量 PSoC 应用笔记，包括从基本到高级的广泛主题。下面列出了 PSoC 1 入门的应用笔记：
 - [PSoC® 1 入门 — AN75320](#)
 - [PSoC® 1 — GPIO 入门 — AN2094](#)
 - [PSoC® 1 模拟结构和配置 — AN74170](#)
 - [PSoC® 1 开关电容模拟模块 — AN2041](#)
 - [选择模拟接地和参考电压 — AN2219](#)
- 注意：**欲了解与本应用笔记相关的 CY8C24633 器件，请点击[此处](#)。

■ 开发套件：

- 除了 CY8C25/26xxx 器件外，[CY3210-PSoCEval1](#) 支持所有 PSoC 1 混合信号阵列系列（包括汽车级器件）。该套件包括 LCD 模块、电位器、LED 和实验板空间。
- [CY3214-PSoCEvalUSB](#) 主要作为 CY8C24x94 PSoC 器件的开发板使用。此开发板的特殊之处在于它支持 USB 和 CapSense 的开发和调试。

注意：欲了解与开发套件相关的 CY8C24633 器件，请点击[此处](#)。
[MiniProg1](#) 和 [MiniProg3](#) 提供了用于闪存编程和调试的接口。

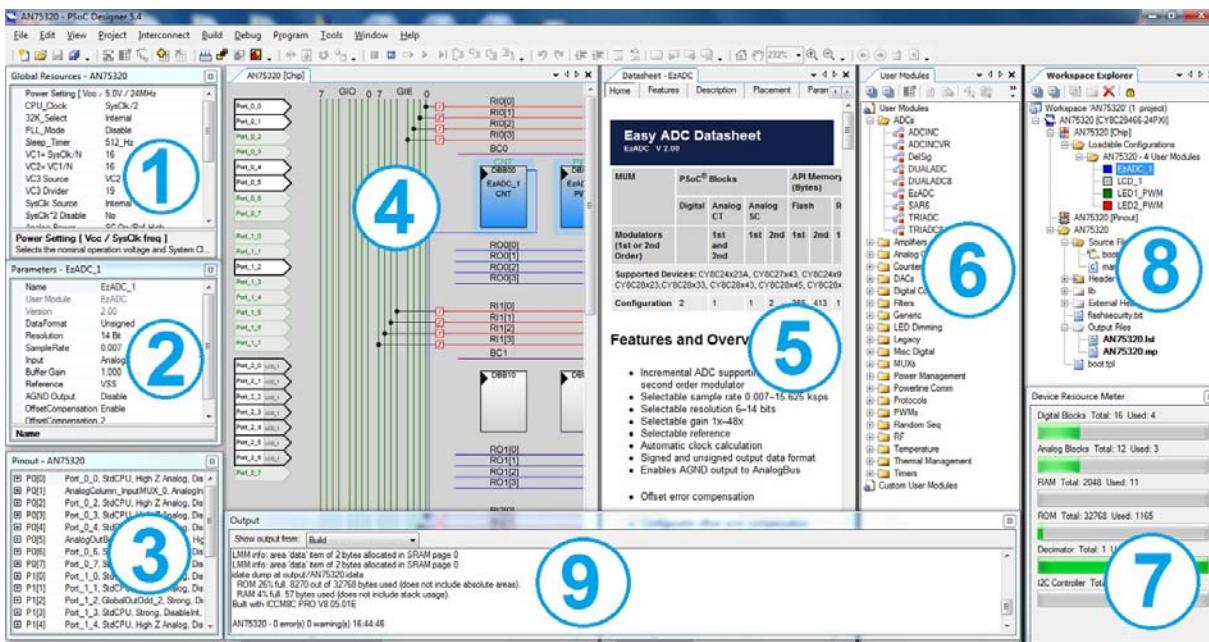
PSoC Designer

PSoC Designer 是基于 Windows 的免费集成开发环境（IDE）。在拖放式设计环境中使用预先设定的模拟和数字外设库来开发您的应用程序。然后，利用动态生成的 API 代码库来自定义您的设计。图 1 显示的是 PSoC Designer 窗口。注意：这并不是默认窗口。

1. **Global Resources**（全局资源）— 所有器件硬件的设置。
2. **Parameters**（参数）— 当前选中的用户模块的参数。
3. **Pinout**（引脚分布）— 器件引脚的相关信息。
4. **Chip-Level Editor**（芯片级编辑器）— 选中芯片上可用资源的框图
5. **Datasheet**（数据手册）— 当前选中的用户模块的数据手册。
6. **User Modules**（用户模块）— 选中器件的所有可用的用户模块。
7. **Device Resource Meter**（器件资源计）— 当前项目配置的器件资源使用率
8. **Workspace**（工作区）— 与项目有关的文件树级图。
9. **Output**（输出）— 从项目构建和调试操作的输出。

注意：欲了解有关 PSoC Designer 的详细信息，请依次选择 PSoC® Designer > Help > Documentation > Designer Specific Documents > IDE User Guide。

图 1. PSoC Designer 布局



目录

PSoC 功能概述	5
PSoC 内核	5
数字系统	5
模拟系统	6
其它系统资源	7
PSoC 器件特性	7
开发工具	8
PSoC Designer 软件子系统	8
使用 PSoC Designer 进行设计	9
选择用户模块	9
配置用户模块	9
组织和连接	9
生成、验证和调试	9
引脚分布	10
28 引脚部件的引脚分布	10
56 引脚部件的引脚分布	11
寄存器参考	12
寄存器规定	12
寄存器映射表	12
电气规范	15
最大绝对额定值	16
工作温度	16
直流电气特性	17
交流电气特性	30
热阻	41
晶振引脚上的电容	41
回流焊峰值温度	41
订购信息	42
订购代码定义	42
封装信息	43
缩略语	44
所使用的缩略语	44
参考文档	44
文档规范	45
测量单位	45
数字常规	45
术语表	45
文档修订记录	49
销售、解决方案和法律信息	50
全球销售和设计支持	50
产品	50
PSoC® 解决方案	50
赛普拉斯开发者社区	50
技术支持	50

PSoC 功能概述

PSoC 系列包含许多带片上控制器器件的可编程片上系统。这些器件旨在使用一个低成本的单芯片可编程组件取代多个基于 MCU 的传统系统组件。PSoC 器件包含多个可配置的模拟和数字逻辑模块，以及可编程互连。这种架构使得用户能够根据每个应用的要求，来创建定制的外设配置。此外，在一系列方便易用的引脚布局和封装中还包含快速 CPU、闪存程序存储器、SRAM 数据存储器和可配置的 I/O。

如框图所示，PSoC 架构由以下四个主要部分组成：PSoC 内核、数字系统、模拟系统和系统资源。利用可配置的全局总线系统，可将所有器件资源整合到一个完全定制的系统中。PSoC CY8C24x33 系列具有多达 3 个连接到全局数字和模拟互连的 I/O 端口，能够访问 4 个数字模块和 4 个模拟模块。

PSoC 内核

PSoC 内核是一个强大的引擎，支持丰富的功能集。内核包括 CPU、存储器、时钟和可配置的通用 I/O (GPIO)。

M8C CPU 内核是一个速度高达 24 MHz 的强大处理器，能够提供一个 4 MIPS 的 8 位 Harvard 架构的微处理器。CPU 使用具有 11 个矢量的中断控制器，能够简化实时嵌入式事件的编程。程序执行流程由附带的睡眠定时器和看门狗定时器 (WDT) 提供定时和保护功能。

存储器包括 8 KB 的闪存（用于存储程序）、256 字节的 SRAM（用于存储数据），以及高达 2 KB 且使用闪存进行仿真的 EEPROM。程序闪存在 64 字节的模块上采用 4 个保护级别，能够提供定制的软件 IP 保护。

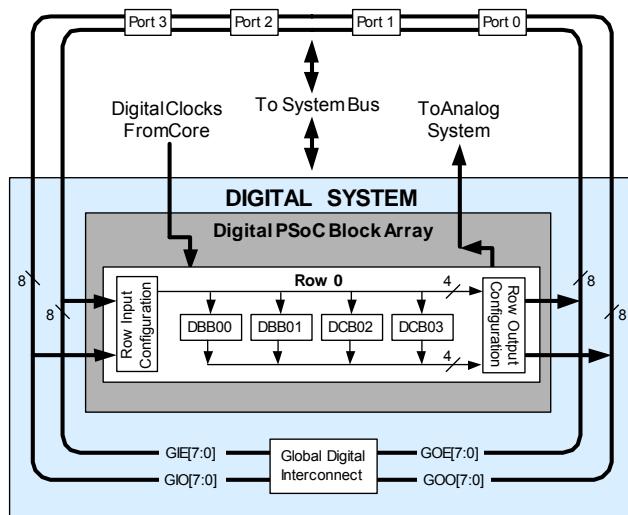
PSoC 器件采用多个非常灵活的内部时钟发生器，其中包括在有效工作温度和电压下精度高达 $\pm 5\%$ 的 24 MHz 内部主振荡器 (IMO)。24 MHz IMO 的频率还可以倍增至 48 MHz，以便供数字系统使用。PSoC 器件为睡眠定时器和看门狗定时器提供了一个低功耗 32 kHz 内部低速振荡器 (ILO)。如果需要晶振级精度，可将 ECO (32.768 kHz 外部晶振) 作为实时时钟 (RTC) 使用，并可以使用 PLL 选择性地生成具有晶振级精度的 24 MHz 系统时钟。时钟以及可编程时钟分频器（一种系统资源）能够灵活地使 PSoC 器件满足几乎任何时序要求。

PSoC GPIO 能够提供与器件 CPU、数字资源和模拟资源的连接。每个引脚都有 8 种驱动模式可供选择，在进行外部连接方面具有极大的灵活性。每个引脚还能够在处于高电平、低电平以及自上次读取后发生变化时生成系统中断。

数字系统

数字系统由 4 个数字 PSoC 模块组成。每个模块均是一个 8 位资源，既可以单独使用，也可以与其他模块一起组成 8、16、24 和 32 位外设（称为用户模块参考）。

图 2. 数字系统框图



数字外设配置包括以下项目：

- PWM (8 位和 16 位)
- 带死区的 PWM (8 位和 16 位)
- 计数器 (8 到 32 位)
- 定时器 (8 到 32 位)
- 带可选奇偶校验位的 8 位 UART (多达 1 个)
- SPI 主设备和从设备 (最多 1 个)
- I²C 从设备和主设备 (一个属于系统资源)
- 循环冗余检验器 / 发生器 (8 位到 32 位)
- IrDA (最多一个)
- 伪随机序列发生器 (8 位到 32 位)

通过一系列能够将任意信号路由至任意引脚的全局总线，数字模块可以连接到任何 GPIO。此外，通过总线还可以实现信号复用和执行逻辑运算。这种可配置性使设计不再受固定外设控制器的限制。

数字模块采用了四个一行的排列方式，具体的模块数量因 PSoC 器件系列不同而异。这样有助于根据应用选择最佳的系统资源。第 7 页上的表 1 显示了此产品系列的资源。

模拟系统

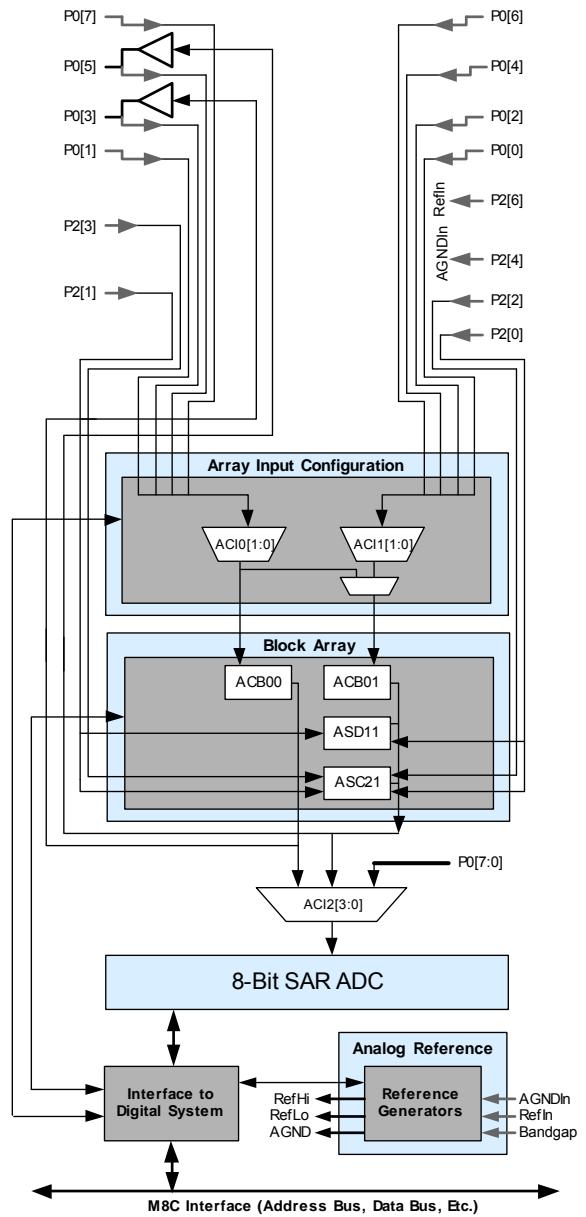
模拟系统由 1 个 8 位 SAR ADC 和 4 个可配置的模块组成。可编程 8 位 SAR ADC 是一个经过优化的 ADC，运行速度最高可达 300 Ksps，并保证单调。此外，它还具有多个支持电机控制应用的功能。

每个模拟模块都包含一个运算放大器电路，使用它可以创建复杂的模拟信号流。模拟外设非常灵活，并能够根据具体的应用要求进行定制。一些更常用的 PSoC 模拟功能（大都以用户模块的方式提供）包括：

- 滤波器（2 极和 4 极带通、低通和陷波滤波器）
- 放大器（多达 2 个，可选增益达 48x）
- 仪表放大器（1 个，可选增益达 93x）
- 比较器（多达 2 个，有 16 个可选阈值）
- DAC（最多 2 个，6 到 9 位分辨率）
- 乘法 DAC（多达 2 个，6 到 9 位分辨率）
- 高电流输出驱动器（2 个，驱动能力为 30 mA，属于内核资源）
- 1.3 V 电压参考（属于系统资源）
- DTMF 拨号器
- 调制器
- 相关器
- 峰值检测器
- 可以使用多种其他拓扑

模拟模块均采用一列三个的排列方式，其中包括 1 个连续时间 (CT) 和 2 个开关电容 (SC) 模块。模拟列 0 包含 SAR8 ADC 模块，而非标准 SC 模块。

图 3. 模拟系统框图



其它系统资源

指的是各种系统资源（前面列出了一部分），它们可以提供额外的功能，以完善系统。除此之外还包括乘法器、抽取滤波器、欠压检测和加电复位。以下介绍了每种系统资源的优势：

- 数字时钟分频器能够提供三个可定制的时钟频率，以便在应用中使用。这些时钟既可以路由到数字系统，又可以路由到模拟系统。通过将数字 PSoC 模块作为时钟分频器，可以生成更多时钟。
- 乘累加 (MAC) 资源能够提供具有 32 位累加运算能力的 8 位快速乘法器，以便协助通用数学和数字滤波器。

PSoC 器件特性

数字和模拟系统可以有 16、8 或 4 个数字模块和 12、6 或 3 个模拟模块，具体取决于 PSoC 器件的特性。下表列出了特定 PSoC 器件系列所拥有的资源。

表 1. PSoC 器件特性

PSoC 器件型号	数字 I/O	数字 行	数字 模块	模拟 输入	模拟 输出	模拟 列	模拟 模块	SRAM 大小	闪存 大小	SAR ADC
CY8C29x66	多达 64 个	4	16	多达 12 个	4	4	12	2K	32 K	无
CY8C28xxx	多达 44 个	多达 3 个	多达 12 个	多达 44 个	多达 4 个	多达 6 个	多达 12 + 4 ^[1]	1K	16 K	有
CY8C27x43	多达 44 个	2	8	多达 12 个	4	4	12	256	16 K	无
CY8C24x94	多达 56 个	1	4	多达 48 个	2	2	6	1K	16 K	无
CY8C24x23A	多达 24 个	1	4	多达 12 个	2	2	6	256	4 K	无
CY8C23x33	多达 26 个	1	4	多达 12 个	2	2	4	256	8 K	有
CY8C22x45	多达 38 个	2	8	多达 38 个	0	4	6 ^[1]	1K	16 K	无
CY8C21x45	多达 24 个	1	4	多达 24 个	0	4	6 ^[1]	512	8 K	有
CY8C21x34	多达 28 个	1	4	多达 28 个	0	2	4 ^[1]	512	8 K	无
CY8C21x23	多达 16 个	1	4	多达 8 个	0	2	4 ^[1]	256	4 K	无
CY8C20x34	多达 28 个	0	0	多达 28 个	0	0	3 ^[1、2]	512	8 K	无
CY8C20xx6	多达 36 个	0	0	多达 36 个	0	0	3 ^[1、2]	多达 2 K	多达 32 K	无

注释:

1. 模拟功能有限。
2. 两个模拟模块和一个 CapSense®。

开发工具

PSoC Designer™ 是革新的集成开发环境（IDE），您可以用来自定义 PSoC 以满足特定的应用需求。PSoC Designer 软件可加快系统的设计和上市进程。在拖放式设计环境中使用预先设定的模拟和数字外设库（也称为用户模块）来开发您的应用程序。然后，利用动态生成的应用编程接口（API）代码库来自定义您的设计。最后，使用集成调试环境（包括在线仿真和标准的软件调试功能）来调试并测试您的设计。PSoC Designer 包括：

- 应用编辑器图形用户界面（GUI），用于配置和动态重新配置器件和用户模块
- 内容丰富的用户模块目录
- 集成的源码编辑器（C 语言和汇编语言）
- 免费的 C 语言编译器（无大小限制或时间限制）
- 内置调试器
- 在线仿真
- 通信接口内置支持：
 - 硬件和软件 I²C 从设备和主设备
 - 全速 USB 2.0
 - 最多四个全双工通用异步收发器（UART）、SPI 主设备和从设备及无线

PSoC Designer 支持 PSoC 1 器件的整个库，并可在 Windows XP、Windows Vista 和 Windows 7 操作系统上运行。

PSoC Designer 软件子系统

设计入口

在芯片级视图中，选择需要使用的基本器件。然后选择不同的板上模拟和数字组件（又称用户模块）。这些组件采用了 PSoC 模块。例如，用户模块有模数转换器（ADC）、数模转换器（DAC）、放大器和滤波器。为所选应用配置用户模块，且将它们互连并连接至适当的引脚。然后生成项目。这样会在项目中加入 API 和库，您可以使用它们来对应用进行编程。

通过此工具，用户还可以轻松开发多个配置和动态重配置。利用动态重新配置，可在运行时更改配置。本质上，这样让您能够使用超过 100% 的 PSoC 特定应用资源。

代码生成工具

这些代码生成工具能够在 PSoC Designer 界面内无缝工作，并已采用一整套调试工具进行测试，您可以使用 C 语言、汇编语言或两者进行开发设计。

汇编器。汇编器可让汇编代码与 C 语言代码无缝合并。链接库会自动使用绝对寻址，或在相对模式下进行编译，然后与其他软件模块连接，以实现绝对寻址。

C 语言编译器。C 语言编译器支持 PSoC 系列器件。这些产品可让您为 PSoC 系列器件创建完整的 C 语言程序。优化的 C 语言编译器能够对 PSoC 架构提供 C 语言的所有功能。此外，还提供了各个嵌入式库。这些库能够提供端口和总线操作、标准键盘和显示器支持，以及扩展的数学功能。

调试器

PSoC Designer 提供的调试环境具有硬件在线仿真功能，不仅可以提供 PSoC 器件的内部视图，而且可让您在物理系统中测试程序。借助调试器命令，可对数据存储器进行读 / 编程及读 / 写操作，对 I/O 寄存器进行读 / 写操作。可对 CPU 寄存器进行读写操作、设置和清除断点，以及提供程序运行、暂停和步进控制。调试器还可让您创建相关寄存器和存储器位置的跟踪缓冲器。

在线帮助系统

在线帮助系统可提供上下文关联的在线帮助。每个功能子系统都有上下文关联的帮助，以便提供程式化的快速参考。此外，为了协助设计人员，该系统还提供了相关的教程和常见问题解答链接，以及在线支持论坛链接。

在线仿真器

功能强大的低成本在线仿真器（ICE）可支持开发工作。该硬件可以编程单个器件。

仿真器包含一个通过 USB 端口连接到 PC 的基本装置。该基本装置是通用的，能够用于所有 PSoC 器件。每个器件系列的仿真转接板（Emulation Pod）都可单独购买。仿真转接板取代了目标电路板中的 PSoC 器件并可执行全速（24 MHz）操作。

使用 PSoC Designer 进行设计

PSoC 器件的开发过程不同于传统固定功能微处理器的。可配置的模拟和数字硬件模块赋予 PSoC 架构独特的灵活性，有助于在开发期间管理规范变更，并降低库存成本。这些可配置的资源（称为 PSoC 模块）能够实现许多用户可选的功能。PSoC 开发过程如下：

1. 选择 [用户模块](#)。
2. 配置用户模块。
3. 组织和连接。
4. 生成、验证和调试。

选择用户模块

PSoC Designer 提供了一个预建且预测试的硬件外设组件库，被称为“用户模块”。使用用户模块可使选择和实现外设器件（包括模拟和数字器件）变得非常简单。

配置用户模块

所选择的每个用户模块都能够建立基本寄存器设置用于实现所选功能。此外，它们还提供参数和属性，以便您针对特定应用来自定义精确配置。例如，PWM 用户模块能够配置一个或多个数字 PSoC 模块（每 8 位分辨率使用一个模块）。借助这些参数，您可以确定脉宽和占空比。根据所选应用配置相应的参数和属性。您可以直接输入某个值或从下拉菜单中选择。数据手册中已经记录好了所有用户模块，并且您可以在 PSoC Designer 软件中或赛普拉斯网站上直接查询。这些[用户模块数据手册](#)介绍了用户模块的内部操作并提供了性能规范。每个数据手册均描述了各个用户模块参数的用途，以及成功实现设计所需要的其他信息。

组织和连接

通过将用户模块互连，并与 I/O 引脚连接，您可以在芯片级构建信号链。通过实现选择、配置和布线等操作，您可以全面控制所有的片上资源。

生成、验证和调试

当测试硬件配置准备就绪或接下来要开发项目代码时，请执行“生成配置文件”这一步骤。这样会使 PSoC Designer 生成源代码，该源代码会自动按照您的规范配置器件，并为系统提供软件。生成的代码提供了带有高级函数的 API，用于在运行时控制并响应硬件事件。同时，还提供了可根据需要调整的中断服务子程序。

完善的代码开发环境可让您使用 C 语言和 / 或汇编语言来开发和自定义应用。

开发过程的最后一步是在 PSoC Designer 的调试器（单击 Connect 图标访问）中完成的。PSoC Designer 会将 HEX 文件下载到全速运行的在线仿真器（ICE）中。PSoC Designer 的调试功能不差于具有类似功能但成本高出数倍的系统。除了传统的单步执行、运行到断点以及监视变量等功能外，调试接口还提供了大型跟踪缓冲区。这样，您可以定义复杂的断点事件，如监控地址和数据总线值、存储器位置以及外部信号。

引脚分布

28 引脚 SSOP 和 56 引脚 SSOP OCD 封装中包含 PSoC CY8C24633。更多详细信息，请参考下面的内容。每一个端口引脚（标有“P”）都可以作为数字 I/O，但以下图表中的 V_{ss}、V_{dd} 和 XRES 除外。

28 引脚部件的引脚分布

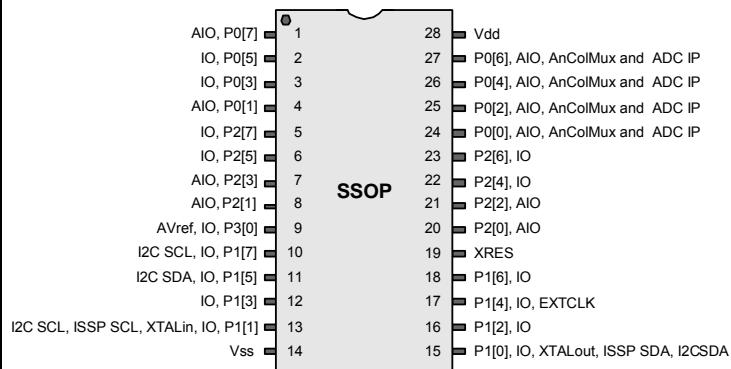
28 引脚部件适用于 CY8C24633 PSoC 器件。

表 2. 28 引脚部件的引脚分布 (SSOP)

引脚编号	数字	模拟	引脚名称	说明
1	I/O	I	P0[7]	模拟列复用 IP 和模数转换器 IP
2	I/O	I/O	P0[5]	模拟列复用 IP、列 O/P 和模数转换器 IP
3	I/O	I/O	P0[3]	模拟列复用 IP、列 O/P 和模数转换器 IP
4	I/O	I	P0[1]	模拟列复用 IP 和模数转换器 IP
5	I/O		P2[7]	GPIO
6	I/O		P2[5]	GPIO
7	I/O	I	P2[3]	直接开关电容输入
8	I/O	I	P2[1]	直接开关电容输入
9	I/O	AVref	P3[0] ^[3]	GPIO/ADC Vref (可选)
10	I/O		P1[7]	I ² C SCL
11	I/O		P1[5]	I ² C SDA
12	I/O		P1[3]	GPIO
13	I/O		P1[1] ^[4]	GPIO、Xtal 输入、I ² C SCL、ISSP SCL
14	电源		Vss	接地引脚
15	I/O		P1[0] ^[4]	GPIO、Xtal 输出、I ² C SDA、ISSP SDA
16	I/O		P1[2]	GPIO
17	I/O		P1[4]	GPIO、外部时钟 IP
18	I/O		P1[6]	GPIO
19			XRES	外部复位
20	I/O	I	P2[0]	直接开关电容输入
21	I/O	I	P2[2]	直接开关电容输入
22	I/O		P2[4]	GPIO
23	I/O		P2[6]	GPIO
24	I/O	I	P0[0]	模拟列复用器 IP 和 ADC IP
25	I/O	I	P0[2]	模拟列复用器 IP 和 ADC IP
26	I/O	I	P0[4]	模拟列复用器 IP 和 ADC IP
27	I/O	I	P0[6]	模拟列复用器 IP 和 ADC IP
28	电源	Vdd		供电电压

图标：A = 模拟，I = 输入，O = 输出

图 4. CY8C24633 PSoC 器件



注释：

3. 虽然 P3[0] 是奇数端口，但它位于引脚分布的左侧。
4. ISSP 引脚，在 POR 时不是高阻模式。

56 引脚部件的引脚分布

56 引脚 OCD (片上调试) 部件适用于 CY8C24633 (CY8C24033) PSoC 器件。

注意：OCD 部件仅用于进行在线调试。OCD 部件不用于生产。

表 3. 56 引脚 OCD 器件的引脚分布 (SSOP)

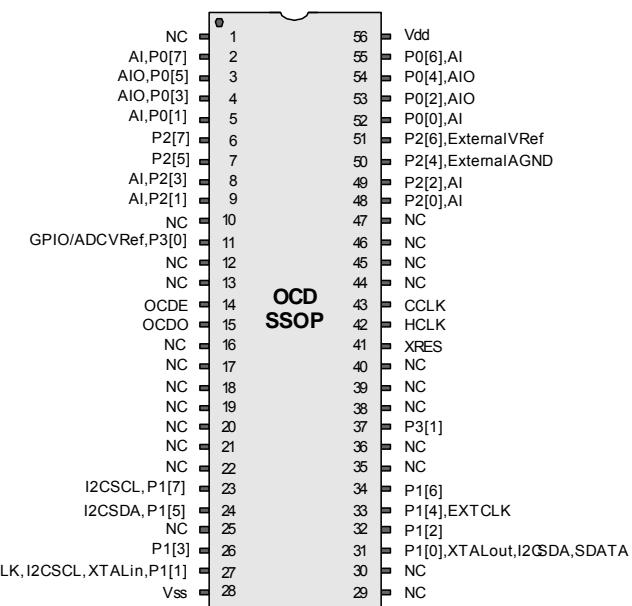
引脚编号	名称	说明
1	NC	未进行内部连接
2	P0[7]	模拟列复用器输入: AI
3	P0[5]	模拟列复用器输入和列输出: AIO
4	P0[3]	模拟列复用器输入和列输出: AIO
5	P0[1]	模拟列复用器输入: AI
6	P2[7]	
7	P2[5]	
8	P2[3]	直接连接的电容模块输入: AI
9	P2[1]	直接连接的电容模块输入: AI
10	NC	无内部连接
11	P3[0]	GPIO/ADC Vref (可选)
12	NC	无内部连接
13	NC	无内部连接
14	OCDE	OCD 偶数据 I/O
15	OCDO	OCD 奇数据输出
16	NC	无内部连接
17	NC	无内部连接
18	NC	无内部连接
19	NC	无内部连接
20	NC	无内部连接
21	NC	无内部连接
22	NC	无内部连接
23	P1[7]	I2C 串行时钟 (SCL)
24	P1[5]	I2C 串行数据 (SDA)
25	NC	无内部连接
26	P1[3]	
27	P1[1] ^[5]	晶振输入 (XTALin), I2C 串行时钟 (SCL)
28	Vss	接地
29	NC	无内部连接
30	NC	无内部连接
31	P1[0] ^[5]	晶振输出 (XTALout), I2C 串行数据 (SDA)
32	P1[2]	
33	P1[4]	可选外部时钟输入 (EXTCLK)
34	P1[6]	
35	NC	无内部连接
36	NC	无内部连接
37	P3[1]	GPIO
38	NC	无内部连接
39	NC	无内部连接
40	NC	无内部连接
41	XRES	采用内部下拉电阻的高电平有效引脚复位
42	HCLK	OCD 高速时钟输出
43	CCLK	OCD CPU 时钟输出
44	NC	无内部连接
45	NC	无内部连接
46	NC	无内部连接
47	NC	无内部连接
48	P2[0]	直接连接的电容模块输入: AI
49	P2[2]	直接连接的电容模块输入: AI
50	P2[4]	外部模拟接地 (AGND)
51	P2[6]	外部电压参考 (VRef)
52	P0[0]	模拟列复用器输入: AI
53	P0[2]	模拟列复用器输入和列输出: AIO
54	P0[4]	模拟列复用器输入和列输出: AIO
55	P0[6]	模拟列复用器输入: AI
56	Vdd	供电电压

图标: A = 模拟、I = 输入、O = 输出。

注释:

5. ISSP 引脚，在 POR 时不是高阻模式。

图 5. CY8C24033 OCD PSoC 器件



不能用于生产

寄存器参考

本章使用映射表按照偏移顺序列出 CY8C24633 PSoC 器件的寄存器。

寄存器规定

下表列出了针对本节的寄存器规范。

规范	说明
R	读取寄存器或位
W	写入寄存器或位
L	逻辑寄存器或位
C	可清除的寄存器或位
#	根据位决定访问类型

寄存器映射表

PSoC 器件共有 512 个字节的寄存器地址空间。该寄存器空间也称为 I/O 空间，分为两个组：组 0 和组 1。标记寄存器 (CPU_F) 中的 XOI 位用于确定用户当前位于哪个组。将 XOI 位设置为 ‘1’ 时，用户将位于组 1 中。

注意：在以下寄存器映射表中，空白字段为保留字段，请勿访问这些字段。

表 4. 寄存器映射组 0 表：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW		40			80			C0	
PRT0IE	01	RW		41			81			C1	
PRT0GS	02	RW		42			82			C2	
PRT0DM2	03	RW		43			83			C3	
PRT1DR	04	RW		44		ASD11CR0	84	RW		C4	
PRT1IE	05	RW		45		ASD11CR1	85	RW		C5	
PRT1GS	06	RW		46		ASD11CR2	86	RW		C6	
PRT1DM2	07	RW		47		ASD11CR3	87	RW		C7	
PRT2DR	08	RW		48			88			C8	
PRT2IE	09	RW		49			89			C9	
PRT2GS	0A	RW		4A			8A			CA	
PRT2DM2	0B	RW		4B			8B			CB	
PRT3DR	0C	RW		4C			8C			CC	
PRT3IE	0D	RW		4D			8D			CD	
PRT3GS	0E	RW		4E			8E			CE	
PRT3DM2	0F	RW		4F			8F			CF	
	10			50			90			D0	
	11			51			91			D1	
	12			52			92			D2	
	13			53			93			D3	
	14			54		ASC21CR0	94	RW		D4	
	15			55		ASC21CR1	95	RW		D5	
	16			56		ASC21CR2	96	RW	I ² C_CFG	D6	RW
	17			57		ASC21CR3	97	RW	I ² C_SCR	D7	#
	18			58			98		I ² C_DR	D8	RW
	19			59			99		I ² C_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C			DC	
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F			DF	
DBB00DR0	20	#	AMX_IN	60	RW		A0		INT_MSK0	E0	RW
DBB00DR1	21	W		61			A1		INT_MSK1	E1	RW
DBB00DR2	22	RW		62			A2		INT_VC	E2	RC
DBB00CR0	23	#	ARF_CR	63	RW		A3		RES_WDT	E3	W
DBB01DR0	24	#	CMP_CR0	64	#		A4		DEC_DH	E4	RC
DBB01DR1	25	W	ASY_CR	65	#		A5		DEC_DL	E5	RC
DBB01DR2	26	RW	CMP_CR1	66	RW		A6		DEC_CR0	E6	RW
DBB01CR0	27	#	SARADC_DL	67	RW		A7		DEC_CR1	E7	RW
DCB02DR0	28	#		68			A8		MUL0_X	E8	W
DCB02DR1	29	W	SARADC_C0	69	#		A9		MUL0_Y	E9	W
DCB02DR2	2A	RW	SARADC_C1	6A	RW		AA		MUL0_DH	EA	R
DCB02CR0	2B	#		6B			AB		MUL0_DL	EB	R
DCB03DR0	2C	#	TMP_DR0	6C	RW		AC		ACCO_DR1	EC	RW
DCB03DR1	2D	W	TMP_DR1	6D	RW		AD		ACCO_DR0	ED	RW
DCB03DR2	2E	RW	TMP_DR2	6E	RW		AE		ACCO_DR3	EE	RW
DCB03CR0	2F	#	TMP_DR3	6F	RW		AF		ACCO_DR2	EF	RW
	30		ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
	31		ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
	32		ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
	33		ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
	34		ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
	35		ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
	36		ACB01CR1 *	76	RW	RDI0RO1	B6	RW		F6	
	37		ACB01CR2 *	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA			FA	
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD			FD	
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

空白字段为保留字段。# 访问由位决定。

表 5. 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW		40			80			C0	
PRT0DM1	01	RW		41			81			C1	
PRT0IC0	02	RW		42			82			C2	
PRT0IC1	03	RW		43			83			C3	
PRT1DM0	04	RW		44		ASD11CR0	84	RW		C4	
PRT1DM1	05	RW		45		ASD11CR1	85	RW		C5	
PRT1IC0	06	RW		46		ASD11CR2	86	RW		C6	
PRT1IC1	07	RW		47		ASD11CR3	87	RW		C7	
PRT2DM0	08	RW		48			88			C8	
PRT2DM1	09	RW		49			89			C9	
PRT2IC0	0A	RW		4A			8A			CA	
PRT2IC1	0B	RW		4B			8B			CB	
PRT3DM0	0C	RW		4C			8C			CC	
PRT3DM1	0D	RW		4D			8D			CD	
PRT3IC0	0E	RW		4E			8E			CE	
PRT3IC1	0F	RW		4F			8F			CF	
	10			50			90		GDI_O_IN	D0	RW
	11			51			91		GDI_E_IN	D1	RW
	12			52			92		GDI_O_OU	D2	RW
	13			53			93		GDI_E_OU	D3	RW
	14			54		ASC21CR0	94	RW		D4	
	15			55		ASC21CR1	95	RW		D5	
	16			56		ASC21CR2	96	RW		D6	
	17			57		ASC21CR3	97	RW		D7	
	18			58			98			D8	
	19			59			99			D9	
	1A			5A			9A			DA	
	1B			5B			9B			DB	
	1C			5C			9C			DC	
	1D			5D			9D		OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBB00FN	20	RW	CLK_CR0	60	RW		A0		OSC_CR0	E0	RW
DBB00IN	21	RW	CLK_CR1	61	RW		A1		OSC_CR1	E1	RW
DBB00OU	22	RW	ABF_CR0	62	RW		A2		OSC_CR2	E2	RW
	23		AMD_CR0	63	RW		A3		VLT_CR	E3	RW
DBB01FN	24	RW		64			A4		VLT_CMP	E4	R
DBB01IN	25	RW		65			A5			E5	
DBB01OU	26	RW	AMD_CR1	66	RW		A6			E6	
	27		ALT_CR0	67	RW		A7			E7	
DCB02FN	28	RW		68		SARADC_TRS	A8	RW	IMO_TR	E8	W
DCB02IN	29	RW		69		SARADC_TRCL	A9	RW	ILO_TR	E9	W
DCB02OU	2A	RW		6A		SARADC_TRCH	AA	RW	BDG_TR	EA	RW
	2B			6B		SARADC_C2	AB	#	ECO_TR	EB	W
DCB03FN	2C	RW	TMP_DR0	6C	RW	SARADC_LCR	AC	RW		EC	
DCB03IN	2D	RW	TMP_DR1	6D	RW		AD			ED	
DCB03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
	2F		TMP_DR3	6F	RW		AF			EF	
	30		ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
	31		ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
	32		ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
	33		ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
	34		ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
	35		ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
	36		ACB01CR1	76	RW	RDI0RO1	B6	RW		F6	
	37		ACB01CR2 *	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA		FLS_PR1	FA	RW
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD			FD	
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

空白字段为保留字段。# 访问由位决定。

电气规范

本节介绍 CY8C24633 PSoC 器件的直流和交流电气规范。如需最新的电气规范, 请访问 <http://www.cypress.com/psoc> 网站, 以确保您拥有最新的数据手册。

除非另有说明, 否则这些规范的适用条件是: $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 和 $T_J \leq 100^{\circ}\text{C}$ 。

请参考表 22, 了解 SLIMO 模式下的内部主振荡器 (IMO) 电气规范的信息。

图 6. 电压与 CPU 频率

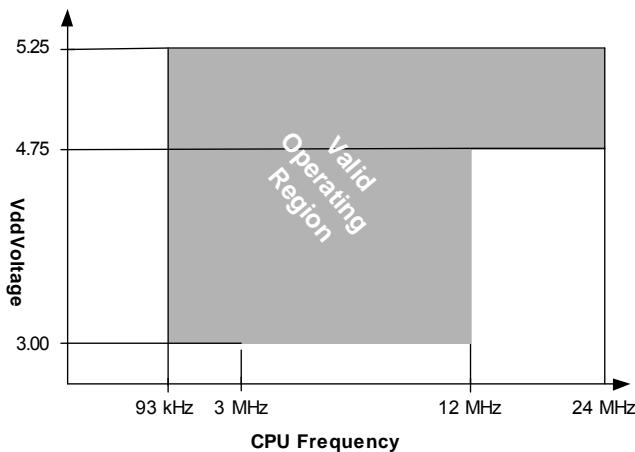
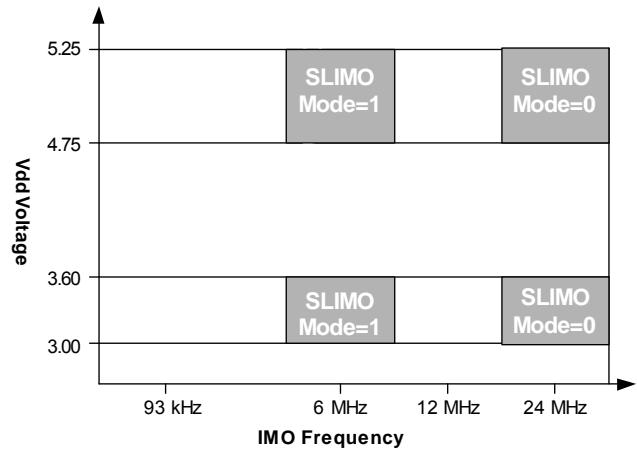


图 7. IMO 频率调整选项



最大绝对额定值

表 6. 最大绝对额定值

符号	说明	最小值	典型值	最大值	单位	注意
T _{STG}	存放温度	-55	25	+100	°C	存放温度越高，数据保持时间越短。推荐的存放温度为 +25 °C ± 25 °C。存放温度长期保持在 65 °C 以上会降低可靠性。
T _{BAKETEMP}	烘烤温度	-	125	请参见 封装标签	°C	
T _{BAKETIME}	烘烤时间	请参见 封装标签	-	72	小时	
T _A	上电时的环境温度	-40	-	+85	°C	
V _{dd}	相对于 V _{ss} 的 V _{dd} 供电电压	-0.5	-	+6.0	V	
V _{IO}	直流输入电压	V _{ss} - 0.5	-	V _{dd} + 0.5	V	
V _{IOZ}	应用于三态的直流电压	V _{ss} - 0.5	-	V _{dd} + 0.5	V	
I _{MIO}	任意端口引脚的最大电流	-25	-	+50	mA	
ESD	静电放电电压	2000	-	-	V	人体模型 ESD。
LU	闩锁电流	-	-	200	mA	

工作温度

表 7. 工作温度

符号	说明	最小值	典型值	最大值	单位	注意
T _A	环境温度	-40	-	+85	°C	
T _J	结温	-40	-	+100	°C	从环境温度到结温的升高情况因封装不同而有所改变。请参见 第 41 页上的每种封装的热阻 。 用户必须限制功耗，以满足此要求。

直流电气特性

直流芯片级规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 8. 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注意
V _{dd}	供电电压	3.0	—	5.25	V	请参见第 27 页上的表 18。
I _{DD}	供电电流	—	5	8	mA	条件为： $V_{dd} = 5.0\text{ V}$, $T_A = 25^{\circ}\text{C}$, CPU = 3 MHz, SYSCLK 倍频器处于禁用状态, VC1 = 1.5 MHz, VC2 = 93.75 kHz, VC3 = 93.75 kHz, 模拟电源 = 关闭。SLIMO 模式 = 0, IMO = 24 MHz。
I _{DD3}	供电电流	—	3.3	6.0	mA	条件为 $V_{dd} = 3.3\text{ V}$ 、 $T_A = 25^{\circ}\text{C}$ 、CPU = 3 MHz、SYSCLK 倍频器被禁用, VC1 = 1.5 MHz、VC2 = 93.75 kHz、VC3 = 93.75 kHz、模拟电源 = 关闭。SLIMO 模式 = 0, IMO = 24 MHz。
I _{SB}	使用 POR、LVD、睡眠定时器和 WDT 时的睡眠（模式）电流。 ^[6]	—	3	6.5	μA	条件为：使用内部低速振荡器, $V_{dd} = 3.3\text{ V}$, $-40^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$, 模拟电源 = 关闭。
I _{SBH}	在高温条件下使用 POR、LVD、睡眠定时器和 WDT 时的睡眠（模式）电流。 ^[6]	—	4	25	μA	条件为：使用内部低速振荡器, $V_{dd} = 3.3\text{ V}$, $55^{\circ}\text{C} < T_A \leq 85^{\circ}\text{C}$, 模拟电源 = 关闭。
I _{SBXTL}	使用 POR、LVD、睡眠定时器、WDT 和外部晶振时的睡眠（模式）电流。 ^[6]	—	4	7.5	μA	条件：使用具有适当负载且最大功耗为 1 μW 的 32.768 kHz 晶振。 $V_{dd} = 3.3\text{ V}$, $-40^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$, 模拟电源 = 关闭。
I _{SBXTLH}	在高温条件下使用 POR、LVD、睡眠定时器、WDT 和外部晶振时的睡眠（模式）电流。 ^[6]	—	5	26	μA	条件：使用具有适当负载且最大功耗为 1 μW 的 32.768 kHz 晶振。 $V_{dd} = 3.3\text{ V}$, $55^{\circ}\text{C} < T_A \leq 85^{\circ}\text{C}$, 模拟电源 = 关闭。
V _{REF}	参考电压（带隙）	1.28	1.30	1.33	V	经过了调整以获取相应的 V_{dd} 。 $V_{dd} > 3.0\text{ V}$ 。

注释：

6. 待机电流包含了系统稳定运行时所需要的所有功能（POR、LVD、WDT、睡眠定时器）的电流。这应该与类似功能处于使能状态的器件相比较。

直流 GPIO 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 9. 5 V 和 3.3 V 直流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注意
R_{PU}	上拉电阻	4	5.6	8	$\text{k}\Omega$	
R_{PD}	下拉电阻	4	5.6	8	$\text{k}\Omega$	
V_{OH}	输出高电压	$V_{dd} - 1.0$	—	—	V	$I_{OH} = 10 \text{ mA}$, $V_{dd} = 4.75 \text{ 至 } 5.25 \text{ V}$ (偶数端口引脚 (如 P0[2]、P1[4]) 上的最大电流为 40 mA, 奇数端口引脚 (如 P0[3]、P1[5]) 上的最大电流为 40 mA)。 I_{OH} 总和最大为 80 mA。
V_{OL}	输出低电压	—	—	0.75	V	$I_{OL} = 25 \text{ mA}$, $V_{dd} = 4.75 \text{ 至 } 5.25 \text{ V}$ (偶数端口引脚 (如 P0[2]、P1[4]) 上的最大电流为 $I_{OL} = 25 \text{ mA}$, 奇数端口引脚 (如 P0[3]、P1[5]) 上的最大电流为 100 mA)。 I_{OH} 总和最大为 100 mA。
I_{OH}	高电平源电流	10	—	—	mA	
I_{OL}	低电平灌电流	25	—	—	mA	
V_{IL}	输入低电平	—	—	0.8	V	$V_{dd} = 3.0 \text{ 到 } 5.25$ 。
V_{IH}	输入高电平	2.1	—	—	V	$V_{dd} = 3.0 \text{ 到 } 5.25$ 。
V_H	输入迟滞电压	—	60	—	mV	
I_{IL}	输入漏电流 (绝对值)	—	1	—	nA	粗略测试结果为 1 μA 。
C_{IN}	输入引脚上的电容负载	—	3.5	10	pF	由封装和引脚决定。 温度 = 25°C 。
C_{OUT}	输出引脚上的电容负载	—	3.5	10	pF	由封装和引脚决定。 温度 = 25°C 。

直流运算放大器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

运算放大器既是模拟连续时间 PSoC 模块的组件，也是模拟开关电容 PSoC 模块的组件。许可的规范是在模拟连续时间 PSoC 模块中测得的。典型参数适用于 25°C 且电压为 5 V 的情况，仅供设计指导之用。

表 10. 5 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{OSOA}	输入偏移电压（绝对值） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高	— — —	1.6 1.3 1.2	10 8 7.5	mV mV mV	
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu\text{V}/^{\circ}\text{C}$	
I_{EBOA}	输入漏电流（端口 0 模拟引脚）	—	20	—	pA	粗略测试结果为 1 μA 。
C_{INOA}	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	由封装和引脚决定。 $温度 = 25^{\circ}\text{C}$ 。
V_{CMOA}	共模电压范围 共模电压范围（高功耗或高运算放大器偏压）	0.0 0.5	— —	V_{dd} $V_{dd} - 0.5$	V V	共模输入电压范围是通过模拟输出缓冲区测得的。该规范包含了模拟输出缓冲区特性所造成的限制。
G_{OLOA}	开环增益 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高	60 60 80	— — —	— — —	dB dB dB	本规范适用于高功耗的情况。对于其他所有偏压模式（高功耗、高运算放大器偏压除外），最小值为 60 dB。
$V_{OHIGHOA}$	高输出电压摆幅（内部信号） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高		$V_{dd} - 0.2$ $V_{dd} - 0.2$ $V_{dd} - 0.5$	— — —	V V V	
V_{OLOWOA}	低输出电压摆幅（内部信号） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高			0.2 0.2 0.5	V V V	
I_{SOA}	供电电流（含相关的 AGND 缓冲区） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 高			300 600 1200 2400 4600	μA μA μA μA μA	
$PSRR_{OA}$	供电电压抑制比	52	80	—	dB	$V_{ss} \leq V_{IN} \leq (V_{dd} - 2.25)$ 或 $(V_{dd} - 1.25 \text{ V}) \leq V_{IN} \leq V_{dd}$ 。

表 11. 3.3 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{OSOA}	输入偏移电压（绝对值） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高	— — —	1.65 1.32 —	10 8 —	mV mV mV	3.3 V V_{DD} 运算不允许使用功耗 = 高， 运算放大器偏压 = 高的设置情况。
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu\text{V}/^\circ\text{C}$	
I_{EBOA}	输入漏电流（端口 0 模拟引脚）	—	20	—	pA	粗略测试结果为 1 μA
C_{INOA}	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	由封装和引脚决定。 温度 = 25 °C
V_{CMOA}	共模电压范围	0.2	—	$V_{DD} - 0.2$	V	共模输入电压范围是通过模拟输出缓冲区测得的。该规范包括模拟输出缓冲区的特性所造成的限制。
G_{OLOA}	开环增益 功耗 = 低，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 低	60 60 80	— — —	— — —	dB dB dB	该规范适用于低运算放大器偏压。对于高运算放大器偏压模式（高功耗、高运算放大器偏压除外），最小值为 60 dB。
$V_{OHIGHOA}$	高输出电压摆幅（内部信号） 功耗 = 低，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 低	$V_{DD} - 0.2$ $V_{DD} - 0.2$ $V_{DD} - 0.2$	— — —	— — —	V V V	3.3 V V_{DD} 运算不允许使用功耗 = 高， 运算放大器偏压 = 高的设置情况。
V_{OLOWOA}	低输出电压摆幅（内部信号） 功耗 = 低，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 低	— — —	— — —	0.2 0.2 0.2	V V V	3.3 V V_{DD} 运算不允许使用功耗 = 高， 运算放大器偏压 = 高的设置情况。
I_{SOA}	供电电流（含相关的 AGND 缓冲区） 功耗 = 低，运算放大器偏压 = 低 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 高	— — — — — — —	150 300 600 1200 2400 —	200 400 800 1600 3200 —	μA μA μA μA μA μA	3.3 V V_{DD} 运算不允许使用功耗 = 高， 运算放大器偏压 = 高的设置情况。
$PSRR_{OA}$	供电电压抑制比	64	80	—	dB	$V_{SS} \leq V_{IN} \leq (V_{DD} - 2.25)$ 或 $(V_{DD} - 1.25 \text{ V}) \leq V_{IN} \leq V_{DD}$

直流低功耗比较器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ 。典型参数适用于 25 °C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 12. 直流低功耗比较器规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{REFLPC}	低功耗比较器（LPC）的参考电压范围	0.2	—	$V_{dd} - 1$	V	
I_{SLPC}	LPC 供电电流	—	10	40	μA	
V_{OSLPC}	LPC 电压偏移	—	2.5	30	mV	

直流模拟输出缓冲区规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 13. 5 V 直流模拟输出缓冲区规范

符号	说明	最小值	典型值	最大值	单位	注释
C_L	负载电容	—	—	200	pF	本规范适用于由模拟输出缓冲区驱动的外部电路。
V_{OSOB}	输入偏移电压（绝对值）	—	3	12	mV	
TCV_{OSOB}	平均输入偏移电压漂移	—	+6	—	$\mu\text{V}/^{\circ}\text{C}$	
V_{CMOB}	共模输入电压范围	0.5	—	$V_{dd} - 1.0$	V	
R_{OUTOB}	输出电阻 功耗 = 低 功耗 = 高	— —	1 1	— —	W W	
$V_{OHIGHOB}$	高输出电压摆幅 (负载 = 32Ω 至 $V_{dd}/2$) 功耗 = 低 功耗 = 高	$0.5 \times V_{dd} + 1.1$ $0.5 \times V_{dd} + 1.1$	— —	— —	V V	
V_{OLOWOB}	低输出电压摆幅 (负载 = 32Ω 至 $V_{dd}/2$) 功耗 = 低 功耗 = 高	— —	— —	$0.5 \times V_{dd} - 1.3$ $0.5 \times V_{dd} - 1.3$	V V	
I_{SOB}	供电电流包含偏压单元 (无负载) 功耗 = 低 功耗 = 高	— —	1.1 2.6	5.1 8.8	mA mA	
$PSRR_{OB}$	供电电压抑制比	52	64	—	dB	$V_{OUT} > (V_{dd} - 1.25)$

表 14. 3.3 V 直流模拟输出缓冲区规范

符号	说明	最小值	典型值	最大值	单位	注释
C_L	负载电容	—	—	200	pF	本规范适用于由模拟输出缓冲区驱动的外部电路。
V_{OSOB}	输入偏移电压（绝对值）	—	3	12	mV	
TCV_{OSOB}	平均输入偏移电压漂移	—	+6	—	$\mu\text{V}/^{\circ}\text{C}$	
V_{CMOB}	共模输入电压范围	0.5	—	$V_{dd} - 1.0$	V	
R_{OUTOB}	输出电阻 功耗 = 低 功耗 = 高	— —	1 1	— —	W W	
$V_{OHIGHOB}$	高输出电压摆幅 (负载 = $1\text{k}\Omega$ 至 $V_{dd}/2$) 功耗 = 低 功耗 = 高	$0.5 \times V_{dd} + 1.0$ $0.5 \times V_{dd} + 1.0$	— —	— —	V V	
V_{OLOWOB}	低输出电压摆幅 (负载 = $1\text{k}\Omega$ 至 $V_{dd}/2$) 功耗 = 低 功耗 = 高	— —	— —	$0.5 \times V_{dd} - 1.0$ $0.5 \times V_{dd} - 1.0$	V V	
I_{SOB}	供电电流包含偏压单元 (无负载) 功耗 = 低 功耗 = 高	— —	0.8 2.0	2.0 4.3	mA mA	
$PSRR_{OB}$	供电电压抑制比	52	64	—	dB	$V_{OUT} > (V_{dd} - 1.25)$

直流模拟参考规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

许可的规范是通过模拟连续时间 PSOC 模块测得的。AGND 的功耗水平指模拟连续时间 PSOC 模块的功耗。RefHi 和 RefLo 的功耗水平指模拟参考控制寄存器的功耗。所注明的 AGND 限制包括模拟连续时间 PSOC 模块本地 AGND 缓冲区的偏移误差。参考控制功耗为高。

表 15. 5 V 直流模拟参考规范

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.136	V _{DD} /2 + 1.288	V _{DD} /2 + 1.409	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.138	V _{DD} /2 + 0.003	V _{DD} /2 + 0.132	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.417	V _{DD} /2 - 1.289	V _{DD} /2 - 1.154	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.202	V _{DD} /2 + 1.290	V _{DD} /2 + 1.358	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.055	V _{DD} /2 + 0.001	V _{DD} /2 + 0.055	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.369	V _{DD} /2 - 1.295	V _{DD} /2 - 1.218	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.211	V _{DD} /2 + 1.292	V _{DD} /2 + 1.357	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.055	V _{DD} /2	V _{DD} /2 + 0.052	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.368	V _{DD} /2 - 1.298	V _{DD} /2 - 1.224	V
0b001	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.076	P2[4]+P2[6] - 0.021	P2[4]+P2[6] + 0.041	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.025	P2[4]-P2[6] + 0.011	P2[4]-P2[6] + 0.085	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.069	P2[4]+P2[6] - 0.014	P2[4]+P2[6] + 0.043	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.029	P2[4]-P2[6] + 0.005	P2[4]-P2[6] + 0.052	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.072	P2[4]+P2[6] - 0.011	P2[4]+P2[6] + 0.048	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.031	P2[4]-P2[6] + 0.002	P2[4]-P2[6] + 0.057	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.070	P2[4]+P2[6] - 0.009	P2[4]+P2[6] + 0.047	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.033	P2[4]-P2[6] + 0.001	P2[4]-P2[6] + 0.039	V

表 15. 5 V 直流模拟参考规范 (续)

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b010	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.121	V _{DD} - 0.003	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2	V _{DD} /2 + 0.034	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.019	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.083	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 - 0.001	V _{DD} /2 + 0.033	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.016	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.075	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 - 0.001	V _{DD} /2 + 0.032	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.015	V
0b011	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3 × 带隙	3.753	3.874	3.979	V
		V _{AGND}	AGND	2 × 带隙	2.511	2.590	2.657	V
		V _{REFLO}	参考电压为低	带隙	1.243	1.297	1.333	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3 × 带隙	3.767	3.881	3.974	V
		V _{AGND}	AGND	2 × 带隙	2.518	2.592	2.652	V
		V _{REFLO}	参考电压为低	带隙	1.241	1.295	1.330	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3 × 带隙	2.771	3.885	3.979	V
		V _{AGND}	AGND	2 × 带隙	2.521	2.593	2.649	V
		V _{REFLO}	参考电压为低	带隙	1.240	1.295	1.331	V
0b100	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.481 + P2[6]	2.569 + P2[6]	2.639 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.511	2.590	2.658	V
		V _{REFLO}	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.515 - P2[6]	2.602 - P2[6]	2.654 - P2[6]	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.498 + P2[6]	2.579 + P2[6]	2.642 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.518	2.592	2.652	V
		V _{REFLO}	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.513 - P2[6]	2.598 - P2[6]	2.650 - P2[6]	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.504 + P2[6]	2.583 + P2[6]	2.646 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.521	2.592	2.650	V
		V _{REFLO}	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.513 - P2[6]	2.596 - P2[6]	2.649 - P2[6]	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.505 + P2[6]	2.586 + P2[6]	2.648 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.521	2.594	2.648	V
		V _{REFLO}	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.513 - P2[6]	2.595 - P2[6]	2.648 - P2[6]	V

表 15. 5 V 直流模拟参考规范 (续)

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b101	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.228	P2[4] + 1.284	P2[4] + 1.332	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.358	P2[4] - 1.293	P2[4] - 1.226	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.236	P2[4] + 1.289	P2[4] + 1.332	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.357	P2[4] - 1.297	P2[4] - 1.229	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.237	P2[4] + 1.291	P2[4] + 1.337	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.356	P2[4] - 1.299	P2[4] - 1.232	V
0b110	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.237	P2[4] + 1.292	P2[4] + 1.337	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.357	P2[4] - 1.300	P2[4] - 1.233	V
	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.512	2.594	2.654	V
		V _{AGND}	AGND	带隙	1.250	1.303	1.346	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.011	V _{SS} + 0.027	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.515	2.592	2.654	V
		V _{AGND}	AGND	带隙	1.253	1.301	1.340	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.02	V
0b111	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.518	2.593	2.651	V
		V _{AGND}	AGND	带隙	1.254	1.301	1.338	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.017	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.517	2.594	2.650	V
		V _{AGND}	AGND	带隙	1.255	1.300	1.337	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.015	V
	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3.2 × 带隙	4.011	4.143	4.203	V
		V _{AGND}	AGND	1.6 × 带隙	2.020	2.075	2.118	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.011	V _{SS} + 0.026	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3.2 × 带隙	4.022	4.138	4.203	V
		V _{AGND}	AGND	1.6 × 带隙	2.023	2.075	2.114	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.017	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3.2 × 带隙	4.026	4.141	4.207	V
		V _{AGND}	AGND	1.6 × 带隙	2.024	2.075	2.114	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.015	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3.2 × 带隙	4.030	4.143	4.206	V
		V _{AGND}	AGND	1.6 × 带隙	2.024	2.076	2.112	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.013	V

表 16. 3.3 V 直流模拟参考规范

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.170	V _{DD} /2 + 1.288	V _{DD} /2 + 1.376	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.098	V _{DD} /2 + 0.003	V _{DD} /2 + 0.097	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.386	V _{DD} /2 - 1.287	V _{DD} /2 - 1.169	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.210	V _{DD} /2 + 1.290	V _{DD} /2 + 1.355	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.055	V _{DD} /2 + 0.001	V _{DD} /2 + 0.054	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.359	V _{DD} /2 - 1.292	V _{DD} /2 - 1.214	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.198	V _{DD} /2 + 1.292	V _{DD} /2 + 1.368	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.041	V _{DD} /2	V _{DD} /2 + 0.04	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.362	V _{DD} /2 - 1.295	V _{DD} /2 - 1.220	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.202	V _{DD} /2 + 1.292	V _{DD} /2 + 1.364	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.033	V _{DD} /2	V _{DD} /2 + 0.030	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.364	V _{DD} /2 - 1.297	V _{DD} /2 - 1.222	V
0b001	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.072	P2[4] + P2[6] - 0.017	P2[4] + P2[6] + 0.041	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.029	P2[4] - P2[6] + 0.010	P2[4] - P2[6] + 0.048	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.066	P2[4] + P2[6] - 0.010	P2[4] + P2[6] + 0.043	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.024	P2[4] - P2[6] + 0.004	P2[4] - P2[6] + 0.034	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.073	P2[4] + P2[6] - 0.007	P2[4] + P2[6] + 0.053	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.028	P2[4] - P2[6] + 0.002	P2[4] - P2[6] + 0.033	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.073	P2[4] + P2[6] - 0.006	P2[4] + P2[6] + 0.056	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.030	P2[4] - P2[6]	P2[4] - P2[6] + 0.032	V
0b010	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.102	V _{DD} - 0.003	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 + 0.001	V _{DD} /2 + 0.039	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.005	V _{SS} + 0.020	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.082	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.031	V _{DD} /2	V _{DD} /2 + 0.028	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.015	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.083	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.032	V _{DD} /2 - 0.001	V _{DD} /2 + 0.029	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.014	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.081	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.033	V _{DD} /2 - 0.001	V _{DD} /2 + 0.029	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.013	V
0b011	所有电源设置 不适用于 3.3 V 操作	-	-	-	-	-	-	-

表 16. 3.3 V 直流模拟参考规范 (续)

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b100	所有电源设置 不适用于 3.3 V 操作	-	-	-	-	-	-	-
0b101	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.211	P2[4] + 1.285	P2[4] + 1.348	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.354	P2[4] - 1.290	P2[4] - 1.197	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.209	P2[4] + 1.289	P2[4] + 1.353	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.352	P2[4] - 1.294	P2[4] - 1.222	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.218	P2[4] + 1.291	P2[4] + 1.351	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.351	P2[4] - 1.296	P2[4] - 1.224	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.215	P2[4] + 1.292	P2[4] + 1.354	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.352	P2[4] - 1.297	P2[4] - 1.227	V
0b110	参考电压 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.460	2.594	2.695	V
		V _{AGND}	AGND	带隙	1.257	1.302	1.335	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.01	V _{SS} + 0.029	V
	参考电压 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.462	2.592	2.692	V
		V _{AGND}	AGND	带隙	1.256	1.301	1.332	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.005	V _{SS} + 0.017	V
	参考电压 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.473	2.593	2.682	V
		V _{AGND}	AGND	带隙	1.257	1.301	1.330	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.014	V
	参考电压 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.470	2.594	2.685	V
		V _{AGND}	AGND	带隙	1.256	1.300	1.332	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.012	V
0b111	所有电源设置 不适用于 3.3 V 操作	-	-	-	-	-	-	-

直流模拟 PSoC 模块规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 17. 直流模拟 PSoC 模块规范

符号	说明	最小值	典型值	最大值	单位	注释
R_{CT}	电阻元件值（连续时间）	—	12.2	—	kΩ	

POR 和 LVD 的直流规格

下表分别列出了以下电压和温度范围内许可的最大和最小规格：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

注意：下表中的 PORLEV 位和 VM 位指 VLT_CR 寄存器中的位。

表 18. POR 和 LVD 的直流规格

符号	说明	最小值	典型值	最大值	单位	注意
V_{PPOR0}	PPOR 被激发时的 V_{dd} 值 $\text{PORLEV}[1:0] = 00b$	—	2.36	2.40	V	在启动期间或者从 XRES 引脚或看门狗复位期间， V_{dd} 必须大于或等于 2.5 V。
V_{PPOR1}	$\text{PORLEV}[1:0] = 01b$		2.82	2.95	V	
V_{PPOR2}	$\text{PORLEV}[1:0] = 10b$		4.55	4.70	V	
V_{LVD0}	LVD 被激发时的 V_{dd} 值 $\text{VM}[2:0] = 000b$	2.40	2.45	2.51 ^[7]	V	
V_{LVD1}	$\text{VM}[2:0] = 001b$	2.85	2.92	2.99 ^[8]	V	
V_{LVD2}	$\text{VM}[2:0] = 010b$	2.95	3.02	3.09	V	
V_{LVD3}	$\text{VM}[2:0] = 011b$	3.06	3.13	3.20	V	
V_{LVD4}	$\text{VM}[2:0] = 100b$	4.37	4.48	4.55	V	
V_{LVD5}	$\text{VM}[2:0] = 101b$	4.50	4.64	4.75	V	
V_{LVD6}	$\text{VM}[2:0] = 110b$	4.62	4.73	4.83	V	
V_{LVD7}	$\text{VM}[2:0] = 111b$	4.71	4.81	4.95	V	

注释：

7. 对于下降供电，始终比 V_{PPOR} (PORLEV=00) 高 50 mV。
8. 对于下降供电，始终比 V_{PPOR} (PORLEV=01) 高 50 mV。

直流编程规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 19. 直流编程规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{DDP}	用于编程和清除的 V_{DD}	4.5	5	5.5	V	该规范适用于外部编程工具的功能要求
V_{DDLV}	用于验证的低电平 V_{DD}	3.0	3.1	3.2	V	该规范适用于外部编程工具的功能要求
V_{DDHV}	进行验证时使用的高电压 V_{DD}	5.1	5.2	5.3	V	该规范适用于外部编程工具的功能要求
$V_{DDIWRITE}$	闪存写入操作的供电电压	3.0	-	5.25	V	该规范适用于器件的内部闪存写入操作
I_{DDP}	编程或验证期间的供电电流	-	5	25	mA	
V_{ILP}	编程或验证期间的输入低电平电压	-	-	0.8	V	
V_{IHP}	编程或验证期间的输入高电平电压	2.1	-	-	V	
I_{ILP}	编程或验证期间为 P1[0] 或 P1[1] 采取 V_{ilp} 电压时的输入电流	-	-	0.2	mA	驱动内部下拉电阻。
I_{IHP}	编程或验证期间为 P1[0] 或 P1[1] 采取 V_{ihp} 电压时的输入电流	-	-	1.5	mA	驱动内部下拉电阻。
V_{OLV}	编程或验证期间输出低电平电压	-	-	$V_{ss} + 0.75$	V	
V_{OHV}	编程或验证期间的输出高电平电压	$V_{dd} - 1.0$	-	V_{dd}	V	
Flash_{ENPB}	(每个模块的) 闪存擦写次数	50,000 ^[9]	-	-	-	每个模块的擦 / 写次数。
Flash_{ENT}	闪存耐久性 (总计) ^[10]	1,800,000	-	-	-	擦除 / 写入周期次数。
Flash_{DR}	闪存数据保持时间	10	-	-	年	

注释：

9. 仅当闪存在一定电压范围内工作时，才能保证每个模块 50,000 次擦 / 写循环的闪存耐久性。电压范围为 2.4 V 到 3.0 V、3.0 V 到 3.6 V 和 4.75 V 到 5.25 V。
 10. 允许的最高模块耐久性擦 / 写循环为 $36 \times 50,000$ 次。这可以在使用 36×1 个模块（每个模块最多 50,000 次擦 / 写循环）、 36×2 个模块（每个模块最多 25,000 次擦 / 写循环）或 36×4 个模块（每个模块最多 12,500 次擦 / 写循环）之间进行平衡（将总擦 / 写循环次数限制为 $36 \times 50,000$ 次，而且单个模块的擦 / 写循环次数不超过 50,000 次）。
- 对于整个工业级范围，用户必须利用温度传感器用户模块（FlashTemp），并在写入之前将结果提供给温度参数。有关详细信息，请参见 <http://www.cypress.com> 网站上“应用笔记”下的闪存 API 应用笔记 AN2015。

I²C 直流规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范: 4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况, 这些参数仅供设计指导之用。

表 20. I²C 直流规范 [11]

符号	说明	最小值	典型值	最大值	单位	注释
V_{ILI2C}	输入低电平	—	—	$0.3 \times V_{\text{DD}}$	V	$3.0 \text{ V} \leq V_{\text{DD}} \leq 3.6 \text{ V}$
		—	—	$0.25 \times V_{\text{DD}}$	V	$4.75 \text{ V} \leq V_{\text{DD}} \leq 5.25 \text{ V}$
V_{IHI2C}	输入高电平	$0.7 \times V_{\text{DD}}$	—	—	V	$3.0 \text{ V} \leq V_{\text{DD}} \leq 5.25 \text{ V}$

SAR8 ADC 直流规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范: 4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况, 并仅供设计指导使用。

表 21. SAR8 ADC 直流规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{ADCVREF}	引脚 P3[0] 被配置为 ADC 参考电压时的参考电压	3.0	—	5.25	V	P3[0] 引脚上的电压值 (配置为 ADC 参考电压时) 必须始终保持低于 V_{dd} 引脚上的芯片供电电压值。 $V_{\text{ADCVREF}} < V_{\text{dd}}$ 。
I_{ADCVREF}	P3[0] 被配置为 ADC V_{REF} 时的电流	3	—	—	mA	
INL	R-2R 积分非线性度 [12]	-1.2	—	+1.2	LSB	最低有效位最大值在子范围之上, 不超过全量程的 1/16。
DNL	R-2R 微分非线性度 [13]	-1	—	+1	LSB	输出为单原子的。

注释:

11. 所有 GPIO 都符合直流 GPIO 规范部分中的直流 GPIO V_{IL} 和 V_{IH} 规范。I²C GPIO 引脚也符合以上规范。
12. 在 7F 值的位置 (且该值分成 80 个点时), INL 的最大值为 1.5 LSB。
13. 对于 7F 到 80 的跃变, 已放弃 DNL 规范。

交流电气特性

交流芯片级规格

下表分别列出了以下电压和温度范围内许可的最大和最小规格：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 22. 5 V 和 3.3 V 交流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注意
F_{IMO24}	24 MHz 的内部主振荡器频率	22.8	24	$25.2^{[14, 15, 16]}$	MHz	已使用出厂预设值针对 5 V 或 3.3 V 工作电压进行调整。请查看第 15 页上的图 6。SLIMO 模式 = 0。
F_{IMO6}	6 MHz 的内部主振荡器频率	5.5	6	$6.5^{[14, 15, 16]}$	MHz	已使用出厂预设值针对 5 V 或 3.3 V 工作电压进行调整。请查看第 15 页上的图 6。SLIMO 模式 = 1。
F_{CPU1}	CPU 频率 (5 V 额定值)	0.093	24	$24.6^{[14, 15]}$	MHz	SLIMO 模式 = 0。
F_{CPU2}	CPU 频率 (3.3 V 额定值)	0.093	12	$12.3^{[15, 16]}$	MHz	SLIMO 模式 = 0。
F_{48M}	PSoC 数字模块频率	0	48	$49.2^{[14, 15, 17]}$	MHz	请参见第 36 页上的表 27。
F_{24M}	PSoC 数字模块频率	0	24	$24.6^{[15, 17]}$	MHz	
F_{32K1}	内部低速振荡器频率	15	32	75	KHz	
F_{32K2}	外部晶体振荡器	—	32.768	—	KHz	精度取决于电容和晶振。 50% 占空比。
F_{32K_U}	内部低速振荡器的未调整频率	5	—	100	KHz	
F_{PLL}	PLL 频率	—	23.986	—	MHz	是晶振频率的倍数 (x732)。
DC_{ILO}	内部低速振荡器占空比	20	50	80	%	
$T_{PLLSLEW}$	PLL 锁定时间	0.5	—	10	ms	
$T_{PLLSLEWSLOW}$	低增益设置的 PLL 锁定时间	0.5	—	50	ms	
T_{os}	外部晶振从启动到频率达到最终频率的 1% 所需的时间	—	1700	2620	ms	
T_{OSACC}	外部晶振从启动到频率达到最终频率的 100 ppm 所需的时间	—	2800	3800	ms	在 T_{osacc} 时间段结束后，晶振的频率在其最终频率的 100 ppm 之内。实现正确操作的条件是使用具有适当负载且最大驱动能力为 1 uW 的 32.768 KHz 晶振。3.0 V $\leq V_{dd} \leq 5.5$ V, $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。
T_{XRST}	外部复位脉冲宽度	10	—	—	μs	
$DC24M$	24 MHz 占空比	40	50	60	%	
$Step24M$	24 MHz 晶振的设置步长大小	—	50	—	KHz	
$Fout48M$	48 MHz 输出频率	46.8	48.0	$49.2^{[14, 16]}$	MHz	已经过调整。使用出厂调整值。
F_{MAX}	行输入或行输出上信号的最大频率	—	—	12.3	MHz	
T_{RAMP}	供电升降时间	NA	—	—	μs	
SR_{POWER_UP}	电源转换速率	—	—	250	V/ms	
$T_{POWERUP}$	从 POR 结束到 CPU 执行代码的时间	—	16	100	ms	
$t_{jit_IMO}^{[18]}$	24 MHz IMO 周期间的抖动 (RMS)	—	200	700	ps	
	24 MHz IMO 长期 N 个周期间的抖动 (RMS)	—	300	900	ps	N = 32
	24 MHz IMO 周期的抖动 (RMS)	—	100	400	ps	
$t_{jit_PLL}^{[18]}$	24 MHz IMO 周期间的抖动 (RMS)	—	200	800	ps	
	24 MHz IMO 长期 N 个周期间的抖动 (RMS)	—	300	1200	ps	N = 32
	24 MHz IMO 周期的抖动 (RMS)	—	100	700	ps	

注释:

14. $4.75 \text{ V} < V_{dd} < 5.25 \text{ V}$ 。
15. 利用内部主振荡器并针对 V_{dd} 范围进行适当调整后得出的精度。
16. $3.0 \text{ V} < V_{dd} < 3.6 \text{ V}$ 。
17. 有关用户模块最大频率的信息，请参见各个用户模块数据手册。
18. 更多信息，请参考赛普拉斯抖动规范 应用笔记，了解赛普拉斯时钟产品数据手册的抖动规范 — AN5054。

图 8. PLL 锁定时序图

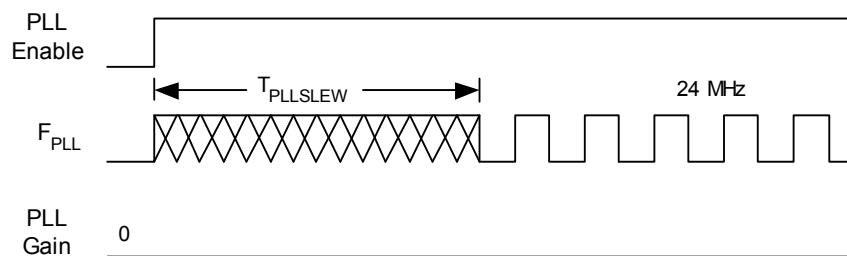


图 9. 低增益设置的 PLL 锁定时序图

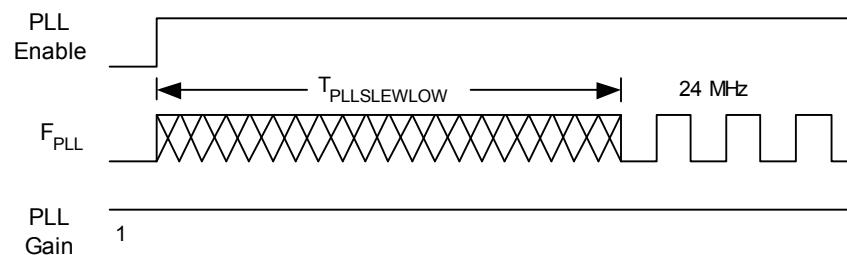
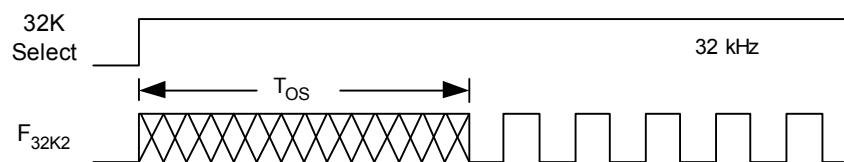


图 10. 外部晶振启动时序图



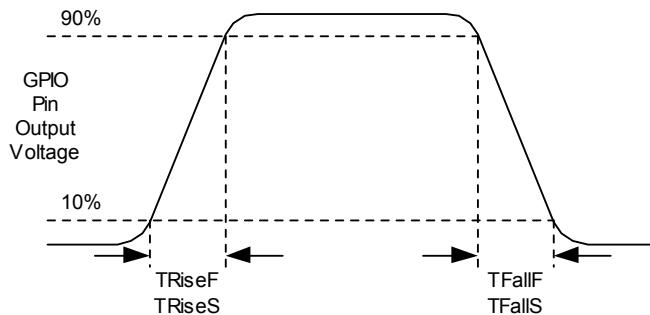
交流 GPIO 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 23. 电压为 5 V 和 3.3 V 时的 GPIO 交流规范

符号	说明	最小值	典型值	最大值	单位	注意
F_{GPIO}	GPIO 的工作频率	0	—	12	MHz	正常强驱动模式
TRiseF	上升时间, 正常强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	3	—	18	ns	$V_{dd} = 4.5 \text{ 到 } 5.25 \text{ V}, 10\% \text{ 到 } 90\%$
TFallF	下降时间, 正常强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	2	—	18	ns	$V_{dd} = 4.5 \text{ 到 } 5.25 \text{ V}, 10\% \text{ 到 } 90\%$
TRiseS	上升时间, 慢速强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	10	27	—	ns	$V_{dd} = 3 \text{ 到 } 5.25 \text{ V}, 10\% \text{ 到 } 90\%$
TFallS	下降时间, 慢速强驱动模式, $C_{\text{load}} = 50 \text{ pF}$	10	22	—	ns	$V_{dd} = 3 \text{ 到 } 5.25 \text{ V}, 10\% \text{ 到 } 90\%$

图 11. 通用 I/O 时序图



交流运算放大器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

建立时间、斜率和增益带宽基于模拟连续时间 PSoC 模块。

在 3.3 V 下不支持功耗 = 高且运算放大器偏压 = 高。

表 24. 5 V 交流运算放大器规范

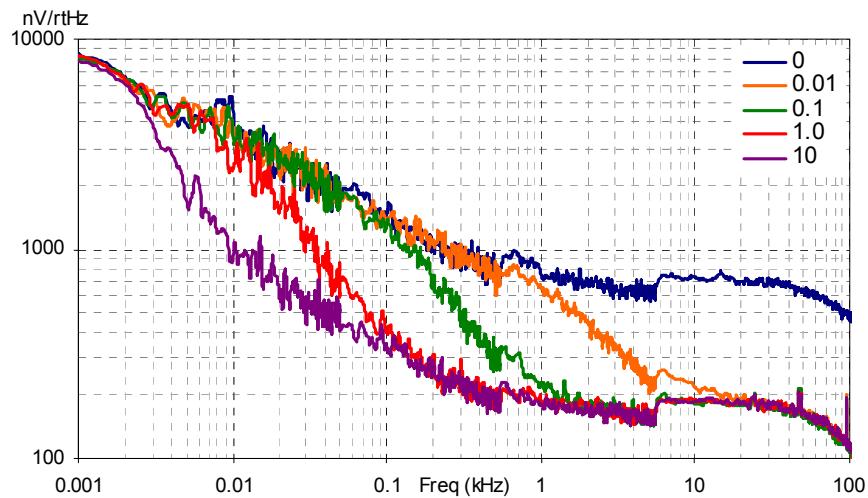
符号	说明	最小值	典型值	最大值	单位	注意
T_{ROA}	从 ΔV 为 80% 到 ΔV 为 0.1% 的上升建立时间 (10 pF 负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	— — —	— — —	3.9 0.72 0.62	μs μs μs	
T_{SOA}	从 ΔV 为 20% 到 ΔV 为 0.1% 的下降建立时间 (10 pF 负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	— — —	— — —	5.9 0.92 0.72	μs μs μs	
SR_{ROA}	上升转换速率 (20% 到 80%) (10 pF 负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	0.15 1.7 6.5	— — —	— — —	V/ μs V/ μs V/ μs	
SR_{FOA}	下降转换速率 (20% 到 80%) (10 pF 负载, 单位增益) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	0.01 0.5 4.0	— — —	— — —	V/ μs V/ μs V/ μs	
BW_{OA}	增益带宽积 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	0.75 3.1 5.4	— — —	— — —	MHz MHz MHz	

表 25. 电压为 3.3 V 时运算放大器的直流规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{OSOA}	输入偏移电压 (绝对值) 功耗 = 低, 运算放大器偏压 = 高 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 高	— — —	1.65 1.32 —	10 8 —	mV mV mV	3.3 V V_{DD} 运算不允许使用功耗 = 高, 运算放大器偏压 = 高的设置情况。
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu\text{V}/^\circ\text{C}$	
I_{EBOA}	输入漏电流 (端口 0 模拟引脚)	—	20	—	pA	粗略测试结果为 1 μA
C_{INOA}	输入电容 (端口 0 模拟引脚)	—	4.5	9.5	pF	由封装和引脚决定。 温度 = 25 °C
V_{CMOA}	共模电压范围	0.2	—	$V_{DD} - 0.2$	V	共模输入电压范围是通过模拟输出缓冲区测得的。该规范包含了模拟输出缓冲区的特性所造成的限制。
G_{OLOA}	开环增益 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 低 功耗 = 高, 运算放大器偏压 = 低	60 60 80	— — —	— — —	dB dB dB	该规范适用于低运算放大器偏压。 对于高运算放大器偏压模式 (高功耗、高运算放大器偏压除外), 最小值为 60 dB。
$V_{OHIGHOA}$	高输出电压摆幅 (内部信号) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 低 功耗 = 高, 运算放大器偏压 = 低	$V_{DD} - 0.2$ $V_{DD} - 0.2$ $V_{DD} - 0.2$	— — —	— — —	V V V	3.3 V V_{DD} 运算不允许使用功耗 = 高, 运算放大器偏压 = 高的设置情况。
V_{OLOWOA}	低输出电压摆幅 (内部信号) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 低 功耗 = 高, 运算放大器偏压 = 低	— — —	— — —	0.2 0.2 0.2	V V V	对于 3.3 V V_{DD} 操作, 不允许功耗 = 高, 运算放大器偏压 = 高的设置情况。
I_{SOA}	供电电流 (含相关的 AGND 缓冲区) 功耗 = 低, 运算放大器偏压 = 低 功耗 = 低, 运算放大器偏压 = 高 功耗 = 中, 运算放大器偏压 = 低 功耗 = 中, 运算放大器偏压 = 高 功耗 = 高, 运算放大器偏压 = 低 功耗 = 高, 运算放大器偏压 = 高	— — — — — — —	150 300 600 1200 2400 —	200 400 800 1600 3200 —	μA μA μA μA μA μA	3.3 V V_{DD} 运算不允许使用功耗 = 高, 运算放大器偏压 = 高的设置情况。
$PSRR_{OA}$	供电电压抑制比	64	80	—	dB	$V_{SS} \leq V_{IN} \leq (V_{DD} - 2.25)$ 或 $(V_{DD} - 1.25 \text{ V}) \leq V_{IN} \leq V_{DD}$

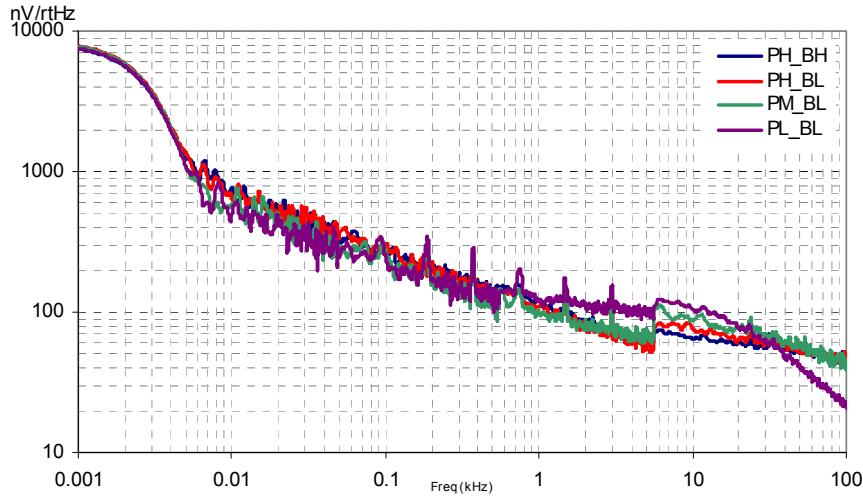
当 P2[4] 上的电容旁路时，分布到每个模块的模拟接地信号的噪声最多可降至原来的 1/5（14 dB）。这种情况所采用的频率高于通过片上 $8.1\text{ k}\Omega$ 电阻和外部电容定义的拐角频率。

图 12. 采用 P2[4] 旁路时的典型 AGND 噪声



在较低频率下，运算放大器的噪声与 $1/f$ 成正比，与功率无关，并且取决于器件的形状。在较高频率下，功耗水平越高，噪声谱级会越低。

图 13. 典型的运算放大器噪声



交流低功耗比较器规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 26. 交流低功耗比较器规范

符号	说明	最小值	典型值	最大值	单位	注意
T_{RLPC}	LPC 响应时间	-	-	50	μs	$\geq 50\text{ mV}$ 过驱动比较器参考设置 (在 V_{REFLPC} 范围中)。

交流数字模块规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，并仅供设计指导使用。

表 27. 5 V 和 3.3 V 交流数字模块规范

功能	说明	最小值	典型值	最大值	单位	注意
所有功能	模块输入时钟频率					
	$V_{DD} \geq 4.75\text{ V}$	—	—	49.2	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	24.6	MHz	
定时器	输入时钟频率					
	无捕获功能, $V_{DD} \geq 4.75\text{ V}$	—	—	49.2	MHz	
	无捕获功能, $V_{DD} < 4.75\text{ V}$	—	—	24.6	MHz	
	具有捕获功能	—	—	24.6	MHz	
计数器	捕获脉冲宽度	50 ^[19]	—	—	ns	
	输入时钟频率					
	无使能输入, $V_{DD} \geq 4.75\text{ V}$	—	—	49.2	MHz	
	无使能输入, $V_{DD} < 4.75\text{ V}$	—	—	24.6	MHz	
	有使能输入	—	—	24.6	MHz	
死区	使能输入脉冲宽度	50 ^[19]	—	—	ns	
	停止脉冲宽度					
	异步重启模式	20	—	—	ns	
	同步重启模式	50 ^[19]	—	—	ns	
	禁用模式	50 ^[19]	—	—	ns	
	输入时钟频率					
CRCPRS (PRS 模式)	$V_{DD} \geq 4.75\text{ V}$	—	—	49.2	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	24.6	MHz	
CRCPRS (CRC 模式)	输入时钟频率	—	—	24.6	MHz	
SPIM	输入时钟频率	—	—	8.2	MHz	SPI 串行时钟 (SCLK) 频率等于输入时钟被二分频后得到的频率。
SPIS	输入时钟 (SCLK) 频率	—	—	4.1	MHz	在 SPIS 模式下，输入时钟为 SPI SCLK。
	相邻传输之间的 SS_negated 宽度	50 ^[19]	—	—	ns	
发送器	输入时钟频率					波特率等于输入时钟被 8 分频后得到的频率。
	$V_{DD} \geq 4.75\text{ V}$, 两个停止位	—	—	49.2	MHz	
	$V_{DD} \geq 4.75\text{ V}$, 一个停止位	—	—	24.6	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	24.6	MHz	
接收器	输入时钟频率					波特率等于输入时钟被 8 分频后得到的频率。
	$V_{DD} \geq 4.75\text{ V}$, 两个停止位	—	—	49.2	MHz	
	$V_{DD} \geq 4.75\text{ V}$, 一个停止位	—	—	24.6	MHz	
	$V_{DD} < 4.75\text{ V}$	—	—	24.6	MHz	

注释：

19.50 ns 的最小输入脉冲宽度基于在 24 MHz (42 ns 标称周期) 下运行的输入同步器。

交流模拟输出缓冲区规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 28. 5 V 交流模拟输出缓冲区规范

符号	说明	最小值	典型值	最大值	单位	注意
T_{ROB}	达到 0.1% 的上升建立时间, 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	— —	— —	2.5 2.5	μs μs	
T_{SOB}	达到 0.1% 时的下降建立时间, 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	— —	— —	2.2 2.2	μs μs	
SR_{ROB}	上升转换速率 (20% 到 80%), 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	0.65 0.65	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
SR_{FOB}	下降转换速率 (80% 到 20%), 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	0.65 0.65	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
BW_{OB}	小信号带宽、20 mV _{pp} 、3db bw、100 pF 负载 功耗 = 低 功耗 = 高	0.8 0.8	— —	— —	MHz MHz	
BW_{OB}	大信号带宽、1 V _{pp} 、3db bw、100 pF 负载 功耗 = 低 功耗 = 高	300 300	— —	— —	KHz KHz	

表 29. 3.3 V 交流模拟输出缓冲区规范

符号	说明	最小值	典型值	最大值	单位	注意
T_{ROB}	达到 0.1% 的上升建立时间, 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	— —	— —	3.8 3.8	μs μs	
T_{SOB}	达到 0.1% 的下降建立时间, 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	— —	— —	2.6 2.6	μs μs	
SR_{ROB}	上升转换速率 (20% 到 80%), 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	0.5 0.5	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
SR_{FOB}	下降转换速率 (80% 到 20%), 1 V 步长, 100 pF 负载 功耗 = 低 功耗 = 高	0.5 0.5	— —	— —	$\text{V}/\mu\text{s}$ $\text{V}/\mu\text{s}$	
BW_{OB}	小信号带宽、20 mV _{pp} 、3 dB BW、100 pF 负载 功耗 = 低 功耗 = 高	0.7 0.7	— —	— —	MHz MHz	
BW_{OB}	大信号带宽, 1 V _{pp} , 3 dB BW, 100 pF 负载 电压 = 低 功耗 = 高	200 200	— —	— —	KHz KHz	

交流外部时钟规格

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 30. 5 V 交流外部时钟规范

符号	说明	最小值	典型值	最大值	单位	注意
F_{OSCEXT}	频率	0.093	—	24.6	MHz	
—	高电平周期	20.6	—	5300	ns	
—	低电平周期	20.6	—	—	ns	
—	从给 IMO 上电到它能为器件提供时钟源的时间	150	—	—	μs	

表 31. 3.3 V 交流外部时钟规范

符号	说明	最小值	典型值	最大值	单位	注意
F_{OSCEXT}	CPU 时钟进行一分频时的频率 [20]	0.093	—	12.3	MHz	
F_{OSCEXT}	CPU 时钟进行二分频或更高分频时的频率 [21]	0.186	—	24.6	MHz	
—	CPU 时钟进行一分频时的高电平周期	41.7	—	5300	ns	
—	CPU 时钟进行一分频时的低周期	41.7	—	—	ns	
—	从上电 IMO 至转换的时间	150	—	—	μs	

注释：

20. 工作电压为 3.3 V 时，CPU 最大频率为 12 MHz。当 CPU 时钟分频器设为 1 时，外部时钟必须符合最大频率和占空比的要求。
21. 如果外部时钟的频率大于 12 MHz，必须将 CPU 时钟分频器设为 2 或更大值。在这种情况下，CPU 时钟分频器可确保满足百分之五十占空比的要求。

交流编程规范

下表分别列出了以下电压和温度范围内许可的最大和最小规格：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 32. 交流编程规范

符号	说明	最小值	典型值	最大值	单位	注意
T_{RSCLK}	SCLK 的上升时间	1	—	20	ns	
T_{FSCLK}	SCLK 的下降时间	1	—	20	ns	
T_{SSCLK}	从数据建立时间到 SCLK 下降沿的时间	40	—	—	ns	
T_{HSCLK}	从 SCLK 下降沿后的数据保持时间	40	—	—	ns	
F_{SCLK}	SCLK 的频率	0	—	8	MHz	
T_{ERASEB}	闪存擦除时间（模块）	—	20	—	ms	
T_{WRITE}	闪存模块写时间	—	80	—	ms	
T_{DSCLK}	从 SCLK 下降沿后的数据输出延迟时间	—	—	45	ns	$V_{dd} > 3.6$
T_{DSCLK3}	从 SCLK 下降沿后的数据输出延迟时间	—	—	50	ns	$3.0 \leq V_{dd} \leq 3.6$
$T_{ERASEALL}$	闪存擦除时间（批量）	—	20	—	ms	一次性擦除所有模块和保护字段
$T_{PROGRAM_HOT}$	闪存模块擦除 + 闪存模块写时间	—	—	200	ms	$0^{\circ}\text{C} \leq T_J \leq 100^{\circ}\text{C}$
$T_{PROGRAM_COLD}$	闪存模块擦除 + 闪存模块写时间	—	—	400	ms	$-40^{\circ}\text{C} \leq T_J \leq 0^{\circ}\text{C}$

SAR8 ADC 交流规格

下表分别列出了以下电压和温度范围内许可的最大和最小规格：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的情况，这些参数仅供设计指导之用。

表 33. SAR8 ADC 交流规范

符号	说明	最小值	典型值	最大值	单位	注意
Freq_3	电压为 3 V 时的输入时钟频率	—	—	3.0	MHz	
Freq_5	电压为 5 V 时的输入时钟频率	—	—	3.0	MHz	

I²C 交流规格

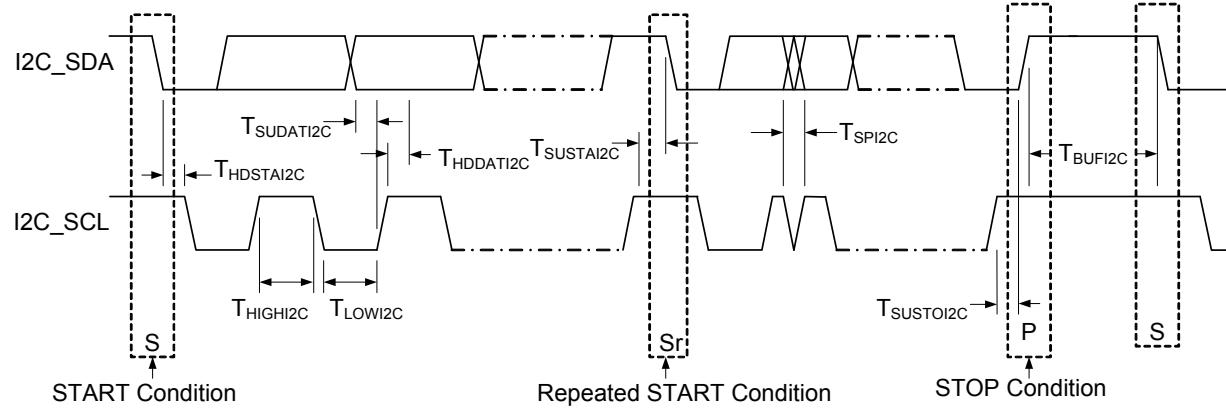
下表分别列出了以下电压和温度范围内许可的最大和最小规范 4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_{\text{A}} \leq 85^{\circ}\text{C}$, 或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_{\text{A}} \leq 85^{\circ}\text{C}$ 。典型参数适用于 25°C 且电压为 5 V 和 3.3 V 的条件, 这些参数仅供设计指南使用。

表 34. I²C SDA 和 SCL 引脚 ($V_{\text{dd}} > 3.0\text{ V}$) 的交流电气特性

符号	说明	标准模式		快速模式		单位	注意
		最小值	最大值	最小值	最大值		
F_{SCLI2C}	SCL 时钟频率	0	100	0	400	kHz	
T_{HDSTAI2C}	(重复) START 条件的保持时间。经过这段时间后, 会生成第一个时钟脉冲。	4.0	—	0.6	—	μs	
T_{LOWI2C}	SCL 时钟的低电平周期	4.7	—	1.3	—	μs	
T_{HIGHI2C}	SCL 时钟的高电平周期	4.0	—	0.6	—	μs	
T_{SUSTAI2C}	重复 START 条件的建立时间	4.7	—	0.6	—	μs	
T_{HDDATI2C}	数据保持时间	0	—	0	—	μs	
T_{SUDATI2C}	数据建立时间	250	—	100 ^[22]	—	ns	
T_{SUSTOI2C}	STOP (停止) 条件的建立时间	4.0	—	0.6	—	μs	
T_{BUFI2C}	停止和启动条件之间的总线空闲时间	4.7	—	1.3	—	μs	
T_{SPI2C}	输入滤波器抑制的尖峰脉冲宽度。	—	—	0	50	ns	

表 35. I²C SDA 和 SCL 引脚 ($V_{\text{dd}} < 3.0\text{ V}$) 的交流特性 (不支持快速模式)

符号	说明	标准模式		快速模式		单位	注意
		最小值	最大值	最小值	最大值		
F_{SCLI2C}	SCL 时钟频率	0	100	—	—	kHz	
T_{HDSTAI2C}	(重复) START 条件的保持时间。经过这段时间后, 会生成第一个时钟脉冲。	4.0	—	—	—	μs	
T_{LOWI2C}	SCL 时钟的低电平周期	4.7	—	—	—	μs	
T_{HIGHI2C}	SCL 时钟的高电平周期	4.0	—	—	—	μs	
T_{SUSTAI2C}	重复启动条件的建立时间	4.7	—	—	—	μs	
T_{HDDATI2C}	数据保持时间	0	—	—	—	μs	
T_{SUDATI2C}	数据建立时间	250	—	—	—	ns	
T_{SUSTOI2C}	STOP (停止) 条件的建立时间	4.0	—	—	—	μs	
T_{BUFI2C}	STOP 和 START 条件之间的总线空闲时间	4.7	—	—	—	μs	
T_{SPI2C}	输入滤波器抑制的尖峰脉冲宽度。	—	—	—	—	ns	

图 14. I²C 总线上快速 / 标准模式的时序定义

注释:

22. 快速模式 I²C 总线器件可以用于标准模式 I²C 总线系统, 但必须满足 $T_{\text{SUDATI2C}} \geq 250\text{ ns}$ 的要求。如果器件不会延长 SCL 信号的低电平周期, 这种情况会自动发生。如果此类器件会延长 SCL 信号的低电平周期, 则它必须在 SDA 线路被释放之前将下一个数据位输出到 SDA 线路 $t_{\text{max}} + T_{\text{SUDATI2C}} = 1000 + 250 = 1250\text{ ns}$ (根据标准模式 I²C 总线规范)。

热阻

表 36. 每种封装的热阻

封装	典型 θ_{JA} [23]
28-SSOP	95 °C/W
56-SSOP	67 °C/W

晶振引脚上的电容

表 37. 晶振引脚上的典型封装电容

封装	封装容值
28-SSOP	2.8 pF
56-SSOP	引脚 27 0.33 pF 引脚 31 0.35 pF

回流焊峰值温度

以下是要实现良好的可焊性需要达到的最低回流焊峰值温度。

表 38. 回流焊峰值温度

封装	最高峰值温度	最高峰值温度下的时间
28-SSOP	260 °C	30 秒
56-SSOP	260 °C	30 秒

订购信息

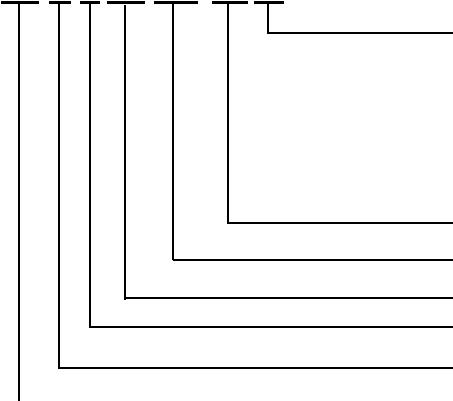
下表列出 CY8C24633 PSoC 器件系列的关键封装特性和订购代码。

表 39. CY8C24x33 PSoC 器件系列的关键特性和订购信息

封装	订购代码	闪存 (KB)	RAM (B)	温度范围	数字模块 (共 4 行)	模拟模块 (共 3 列)	数字 I/O 引脚	模拟输入数量	模拟输出数量	XRES 引脚
28 引脚 (210 Mil) SSOP	CY8C24633-24PVXI	8	256	-40°C 至 +85°C	4	4	25	12	2	有
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C24633-24PVXIT	8	256	-40°C 至 +85°C	4	4	25	12	2	有
56-OCD SSOP	CY8C24033-24PVXI ^[24]	8	256	-40°C 至 +85°C	4	4	24	12	2	有

订购代码定义

CY 8 C 24 XXX-SP XX



封装类型:

PX = PDIP 无铅
SX = SOIC 无铅
PVX = SSOP 无铅
LFX/LKX/LQX/LTX = QFN 无铅
AX = TQFP 无铅
BVX = VFBGA 无铅

耐热等级:

C = 商业级
I = 工业级
E = 扩展型

速率: 24 MHz

器件型号

系列代码

技术代码: C = CMOS

销售代码: 8 = PSoC

公司 ID: CY = 赛普拉斯

注释:

23. $T_J = T_A + \text{功耗} \times \theta_{JA}$ 。

24. 此器件也可用于进行在线调试。它不能用于生产。

封装信息

本节介绍 CY8C24633 PSoC 器件的封装规范、每种封装的热阻、回流焊峰值温度及晶振引脚上的典型封装电容。

图 15. 28 引脚 (210 Mil) SSOP

28 Lead (5.3mm) SSOP

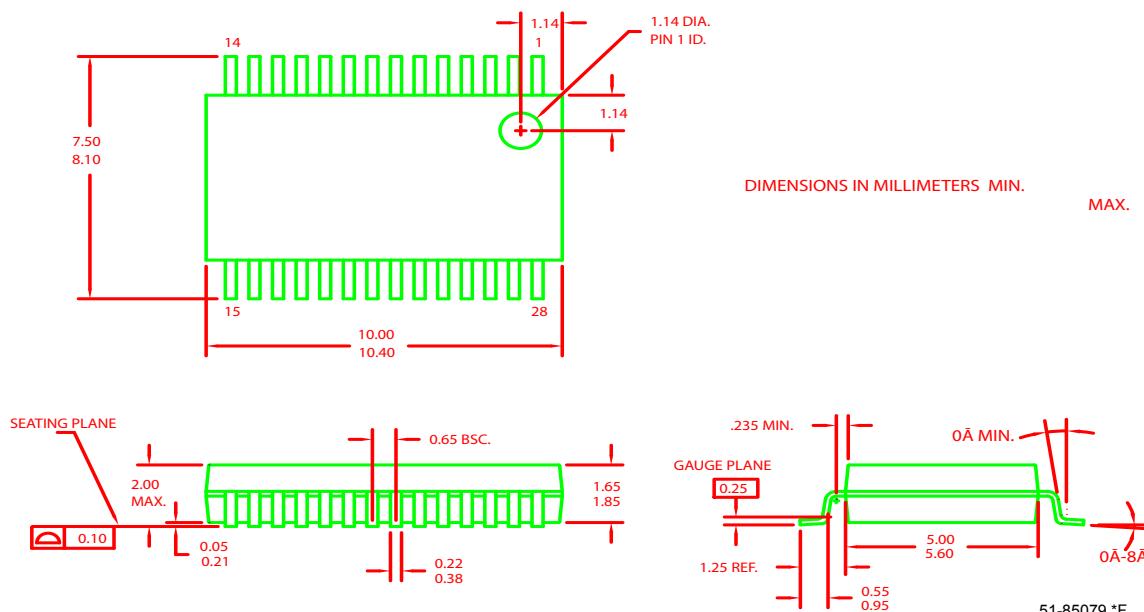
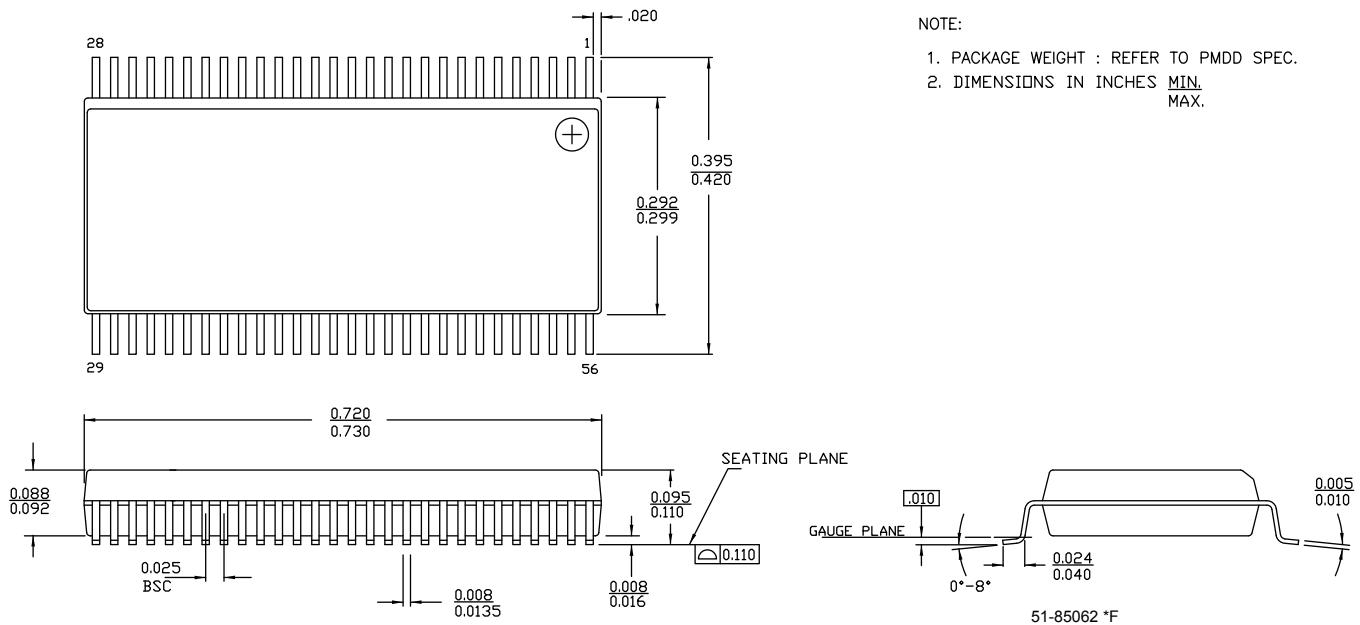


图 16. 56 引脚 (300 Mil) SSOP



缩略语

所使用的缩略语

表 40 列出了本文档中使用的缩略语。

表 40. 本数据手册中使用的缩略语

缩略语	说明	缩略语	说明
AC	交流	MIPS	每秒百万条指令
ADC	模数转换器	OCD	片上调试
API	应用编程接口	PCB	印刷电路板
CPU	中央处理器	PGA	可编程增益放大器
CRC	循环冗余校验	PLL	锁相环
CT	连续时间	POR	上电复位
DAC	数模转换器	PPOR	上电复位精度
DC	直流	PRS	伪随机序列
DNL	微分非线性	PSoC®	可编程片上系统
DTMF	双音多频	PWM	脉宽调制器
ECO	外部晶振	RTC	实时时钟
EEPROM	电可擦除可编程只读存储器	SAR	逐次逼近
GPIO	通用 I/O	SC	开关电容
ICE	在线仿真器	SLIMO	低速 IMO
IDE	集成开发环境	SMP	开关模式泵
ILO	内部低速振荡器	SOIC	小外形集成电路
IMO	内部主振荡器	SPI™	串行外设接口
INL	积分非线性	SRAM	静态随机存取存储器
I/O	输入 / 输出	SROM	监控只读存储器
IrDA	红外数据协会	SSOP	紧缩的小外形封装
ISSP	系统内的串行编程	UART	通用异步接收器 / 发送器
LPC	低功耗比较器	USB	通用串行总线
LVD	欠压检测	WDT	看门狗定时器
MAC	乘法累加器	XRES	外部复位
MCU	微控制器单元		

参考文档

设计辅助 — 读取和写入 PSoC® 闪存 — AN2015 (001-40459)

文档规范

测量单位

表 41 列出了测量单位。

表 41. 测量单位

符号	测量单位	符号	测量单位
kB	1024 个字节	ms	毫秒
dB	分贝	ns	纳秒
°C	摄氏度	ps	皮秒
pF	皮法	μV	微伏
kHz	千赫兹	mV	毫伏
MHz	兆赫兹	nV	纳伏
LSB	最低有效位	V	伏特
kΩ	千欧	μW	微瓦
μA	微安	W	瓦特
mA	毫安	mm	毫米
nA	纳安	mVpp	毫伏峰到峰
pA	皮安	ppm	百万分率
μs	微秒	%	百分比

数字常规

十六进制数字中的所有字母均为大写，结尾带小写的 ‘h’（例如，‘14h’ 或 ‘3Ah’）。十六进制数字还可以通过前缀 ‘0x’ 来表示（C 编码常规）。二进制数字结尾为小写的 ‘b’（例如，‘01010100b’ 或 ‘01000011b’）。不带 ‘h’ 或 ‘b’ 的数字都是十进制数字。

术语表

高电平有效	1. 一种逻辑信号，它的激活状态为逻辑 1 状态。 2. 一种逻辑信号，它的逻辑 1 状态作为两个状态中较高电压的状态。
模拟模块	是基本的可编程运算放大器电路。它们是开关电容（SC）和连续时间（CT）模块。这些模块内部互联时能够提供 ADC、DAC、多极滤波器、增益级等多种功能。
模数转换器（ADC）	是将模拟信号转换为相应量级的数字信号的器件。通常，ADC 可以将电压转换成数字值。数模转换器（DAC）可用于执行逆向操作。
API（应用编程接口）	一系列软件程序，包括计算机应用与低层服务和函数（例如，用户模块和库）之间的接口。应用编程接口（API）用作程序员在创建软件应用时使用的基本模块。
异步	该信号的数据被立即确认或作出响应，与任何时钟信号无关。
带隙参考	将 VT 的温度正系数与 VBE 的温度负系数相互匹配的稳定电压参考设计，用于生成零温度系数（理想的）参考
带宽	1. 指的是消息或信息处理系统的频率范围（单位为赫兹）。 2. 放大器（或吸收器）在其频谱区会有大量增益（或损益）；有时，它表示更为具体，例如，半峰全宽。
偏置	1. 数值与参考值之间的系统偏差。 2. 一组值的平均值偏离参考值的幅度。 3. 针对器件的电力、机械力、磁场或其他力（场），以建立运行器件所需的参考电平。

模块	1. 用于执行单项功能的功能单元，例如振荡器。 2. 用于执行某个功能而配置的功能单元，例如，数字 PSoC 模块或模拟 PSoC 模块。
缓冲区	1. 数据存储区，当将数据从一个器件传输至另一个器件时，用于补偿速度之差。通常是指为 IO 操作保留的区域，可以对该区进行读写操作。 2. 用于存储数据的一部分储存器空间，通常在数据发送到外部器件之前或从外部器件接受数据时使用。 3. 是用于降低系统的输出阻抗的放大器。
总线	1. 网络的命名连接。将网络捆绑到总线中，便于使用类似的布线模式来对网络进行布线。 2. 执行通用功能并携带类似数据的一组信号。通常使用向量符号来表示；例如，地址 [7:0]。 3. 作为一组相关器件的共用连接的一个或多个导体。
时钟	是指生成具有固定频率和占空比的周期信号的器件。有时，时钟可以用来同步化各个不同的逻辑模块。
比较器	两个输入电平时满足预定幅度要求时，产生输出电压或电流的电气电路。
编译器	是一种将高级语言（例如 C 语言）转换成机器语言的程序。
配置空间	在 PSoC 器件中，当 CPU_F 寄存器中的 XIO 位被设置为 ‘1’ 时，可以访问的寄存器空间。
晶振振荡器	由压电晶振控制频率的振荡器。通常情况下，压电晶振对环境温度的敏感度低于其他电路组件。
循环冗余校验 (CRC)	用于检测数据通迅中存在的错误的计算方法，通常使用线性反馈移位寄存器来执行。相似的计算方法可用于其他多种用途，例如：数据压缩。
数据总线	计算机使用以将信息从存储器位置传输到中央处理单元（CPU）或反向传输信息的双向信号组。更为普遍的是，用来传送数字功能之间数据的信息组。
调试器	允许用户用进行分析正在开发系统操作的软件和硬件系统。调试器通常允许开发人员逐步执行固件操作，设置断点及分析存储器。
死区	两个或多个信号均不处于有效状态或切换状态的一段时间。
数字模块	可作为计数器、定时器、串行接收器、串行发送器、CRC 发生器、伪随机数发生器或 SPI 的 8 位逻辑模块。
数模转换器 (DAC)	可将数字信号转换为相应量级的模拟信号的器件。模数转换器（ADC）用来执行逆向操作。
占空比	时钟周期中高电平时间与其低电平时间的关系，用一个百分比来表示。
仿真器	将某个系统的功能复制（仿真）到另一个系统，从而使第二个系统的操作类似于第一个系统的操作。
外部复位 (XRES)	传入 PSoC 器件的高电平有效信号。这会停止 CPU 的所有操作和模块，并返回到预定义的状态。
闪存	可电编程和电擦除、非易失性得技术，可为用户提供可编程功能和数据存储以及系统内可擦除功能的 EEPROM。非易失性意味着断电时，数据仍被保留。
闪存模块	可一次性编程的闪存 ROM 最小空间和受保护的闪存最小空间。闪存模块的大小为 64 个字节。
频率	是指一个周期功能中每个时间单位内的周期数或事件数。
增益	输出电流、电压或功率与相应的输入电流、电压或功率之间的比率。增益的单位通常为分贝（dB）。

I ² C	由飞利浦半导体（现更名为 NXP 半导体）生产的两线串行计算机总线。I ² C 是内部集成的电路。它用于连接嵌入式系统中的低速外设。原始系统创建于 20 世纪 80 年代初期，当时只作为电池控制接口使用，但后来被用作构建控制电子器件的简单内部总线系统。I ² C 仅使用两个双向引脚，即时钟和数据，二者均以 +5 V 的电压运行，并采用电阻上拉。在标准模式下，总线的运行速度为 100 Kb/s，而在快速模式下，其速度为 400 Kb/s。
ICE	在线仿真系统允许您使用硬件测试项目，并且使用软件（PSoC Designer）来查看调试器件活动。
输入 / 输出 (I/O)	将数据引入系统或从系统中提取数据的器件。
中断	流程暂停（例如，执行计算机程序），由流程外事件导致的，且在暂停后可以恢复该流程。
中断服务子程序 (ISR)	M8C 收到硬件中断时常规代码执行转入的代码模块。许多中断源均有各自的优先级和单个 ISR 代码模块。各个 ISR 代码模块均以 RETI 指令结束，并将器件返回到退出常规程序执行的程序点。
抖动	<ol style="list-style-type: none"> 1. 转换的时序从其理想位置的错位。在串行数据流中出现的典型损坏。 2. 一个或多个信号特性的突发和无必要变化，例如连续脉冲之间的间隔、连续周期的振幅或连续周期的频率或相位。
低压检测 (LVD)	是指在 V _{DD} 降低到选定阈值以下时，可检测 V _{DD} 并实现系统中断的电路。
M8C	8 位哈佛 (Harvard) 架构微处理器。微处理器通过连接至闪存、SRAM 和寄存器空间来协调 PSoC 内部的所有活动。
主设备	用于控制两个器件间数据交换时序的器件。或者，以宽度级联器件时，主设备是用来控制级联器件与外部接口之间数据交换时序的器件。受控制的器件被称作从设备。
微控制器	主要用于控制系统和产品的集成电路芯片。除 CPU 外，微控制器通常还包含存储器、定时电路和 I/O 电路。这是为了允许执行包含最小芯片数量的控制器，从而能实现最大程度的微型化。这样会降低控制器的体积和成本。通常不使用微控制器来执行微处理器的通用计算功能。
混合信号	是指包含模拟和数字技术及组件的电路。
调制器	指的是在载波上附加信号的器件。
噪声	<ol style="list-style-type: none"> 1. 影响信号，且可使信号所携带的信息失真的干扰。电压、电流或数据等任何实体中的一种或多种特性的随机变化。
振荡器	可受晶控，并用于生成时钟频率的电路。
奇偶校验	用于测试传输数据的技术。通常，将一个二进制数字添加到数据中，以便求所有二进制数据奇数之和（奇校验）或偶数之和（偶校验）。
锁相环 (PLL)	用来控制振荡器以便维持参考信息相关的常相角的电气电路。
引脚分布	引脚号分配：印刷电路板 (PCB) 封装中 PSoC 器件及其物理对立方的逻辑输入与输出之间的关系。引脚分布涉及引脚编号（作为原理图与 PCB 设计（两者均为计算机生成的文件）之间的链接）以及引脚名称。
端口	一组引脚，通常有八个。
上电复位 (POR)	当电压低于预设电平时，用于强制 PSoC 器件复位的电路。这是一种硬件复位的类型。
PSoC®	赛普拉斯半导体的 PSoC® 是赛普拉斯公司的注册商标，Programmable System-on-Chip™（可编程片上系统）是赛普拉斯公司的商标。

PSoC Designer™ 用于赛普拉斯的可编程片上系统技术的软件。

脉冲宽度调制器 以占空比形式表示的输出，随着应用测量对象的不同而变化 (PWM)

RAM 随机存取存储器的缩略语。数据存储器件，可以对该器件进行读写操作。

寄存器 具有特定容量（例如一位或字节）的存储器件。

复位 它是一种使系统返回已知状态的方法。请参见硬件复位和软件复位部分的内容。

ROM 只读存储器的缩略语。数据存储器件，可以读取该器件，但无法对它进行写操作。

串行 1. 表示所有事件在其中相继发生的流程。表示在单个器件或通道中连续发生两个或多个相关活动。

建立时间 输入从一个值改为另一个值后，输出信号或值进入稳定状态所需要的时间。

移位寄存器 按顺序向左或向右转移一个字，从而输出串行数据流的存储器件。

从设备 它是一个器件，允许另一个器件控制两个器件之间数据交换的时序。或者，以宽度级联器件时，从设备作为允许另一个器件控制级联器件与外部接口之间数据交换时序的器件。控制器件被称为主设备。

SRAM 静态随机存取存储器的缩略语。允许用户能高速存储和检索数据的存储器件。之所以使用术语“静态”，是因为在将某一值加载到 SRAM 单元内时，该值会保持不变，直至它被明确更改，或直至器件断电为止。

SROM 监控只读存储器的缩略语。SROM 保留代码，用以启动器件、校准电路和执行闪存操作。可以使用从闪存中运行的普通用户代码来访问 SROM 功能。

停止位 字符或模块带有的信号，用于准备接收器，从而接收下一个字符或模块。

同步 1. 指的是一个信号，其数据未被确认或做出响应，直到时钟信号的下一个边沿有效为止。使用时钟信号进行同步的系统。

三态 其输出可处于 0、1 和 Z（高阻抗）等三种状态的功能。该功能不在 Z 状态下驱动任何值，在许多方面，它可以被视为从其余电路断开，允许另一次输出以驱动相同电路。

UART UART（即通用异步接收器 - 发送器）在数据并行位和串行位之间转换。

用户模块 负责全面管理和配置低级模拟和数字 PSoC 模块的预构建、预测试硬件 / 固件外围功能。此外，用户模块还针对外围功能提供高级 API（应用编程接口）

用户空间 寄存器映射的组 0 的空间。在执行常规程序和初始化期间，该组中的寄存器很可能得到修改；在程序初始化阶段，很可能会对组 1 中的寄存器进行修改。

V_{DD} 电力网名称，意为“电压漏极”。最正极的电源信号。电压通常为 5 V 或 3.3 V。

V_{SS} 电源网络名称，意为“电压源”。最负极的电源信号。

看门狗定时器 它是一个必须定期处理的定时器。如果未定期刷新，则 CPU 会在指定时间期间后复位。

文档修订记录

文档标题: CY8C24633, PSoC® 可编程片上系统 文档编号: 001-63443				
修订版本	ECN 编号	变更者	提交日期	变更说明
**	3002270	VLX	08/06/2010	译自英文版 001-20160 *C。
*A	4451958	HENG	11/10/2014	本文档版本号为 Rev*A, 译自英文版 001-20160 Rev*G。
*B	4992973	RING	11/11/2015	本文档版本号为 Rev*B, 译自英文版 001-20160 Rev*H。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司具有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要想找到离您最近的办事处，请访问[赛普拉斯所在地](#)。

产品

汽车级产品	cypress.com/go/automotive
时钟与缓冲器	cypress.com/go/clocks
接口	cypress.com/go/interface
照明与电源控制	cypress.com/go/powerpsoc cypress.com/go/plc
存储器	cypress.com/go/memory
PSoC	cypress.com/go/psoc
触摸感应产品	cypress.com/go/touch
USB 控制器	cypress.com/go/USB
无线 / 射频	cypress.com/go/wireless

PSoC® 解决方案

psoc.cypress.com/solutions
[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

赛普拉斯开发者社区

[社区](#) | [论坛](#) | [博客](#) | [视频](#) | [培训](#)

技术支持

cypress.com/go/support

© 赛普拉斯半导体公司，2007-2015。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担责任任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯不保证产品能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯明确的书面许可，不得对这类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担责任任何责任。对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受赛普拉斯相应软件许可协议的限制。