

特性

- 强大的 Harvard 架构处理器
 - M8C 处理器的速度最高可达 24 MHz
 - 8x8 乘法、32 位累加运算能力
 - 速度高，功耗低
 - 工作电压范围：3.0 V ~ 5.25 V
 - 工业温度范围：-40 °C ~ +85 °C
- 高级外设（PSoC 模块）
 - 4 个接近电压界限的模拟 PSoC 模块，能够提供：
 - 最高达 14 位分辨率的模数转换器（ADC）
 - 最高达 8 位分辨率的数模转换器（DAC）
 - 可编程增益放大器
 - 可编程滤波器和比较器
 - 4 个 PSoC 数字模块，能够提供：
 - 8 位到 32 位定时器和计数器，8 位和 16 位脉宽调制器（PWM）
 - CRC 和 PRS 模块
 - 全双工 UART
 - 多个 SPI[™] 主设备或从设备
 - 可连接到所有通用 I/O 引脚
 - 通过多个模块组合，能够构建复杂的外设
 - 高速 8 位 SAR 模数转换器优化用于电机控制
- 高精度的可编程时钟
 - 内部偏差为 $\pm 5\%$ [1] 24/48 MHz 振荡器
 - 使用 32 kHz 晶振和 PLL 时的高精度 24 MHz
 - 可选外部振荡器，最高频率可达 24 MHz
 - 内部振荡器，能够实现看门狗和睡眠功能
- 灵活的片上存储器
 - 8 KB 闪存程序存储器，50,000 次擦 / 写循环
 - 256 字节的 SRAM 数据存储器
 - 系统内串行编程（ISSP）
 - 局部闪存更新
 - 灵活的保护模式
 - 闪存内的 EEPROM 仿真
- 可编程的引脚配置
 - 所有 GPIO 的灌电流为 25 mA、拉电流为 10 mA
 - 可将所有 GPIO 配置为上拉、下拉、高阻态、强驱动或开漏驱动等模式
 - GPIO 上最多有 8 个模拟输入，另外还有 2 个路由受限的额外模拟输入
 - GPIO 上有两个 30 mA 的模拟输出
 - 所有 GPIO 都能生成可配置中断

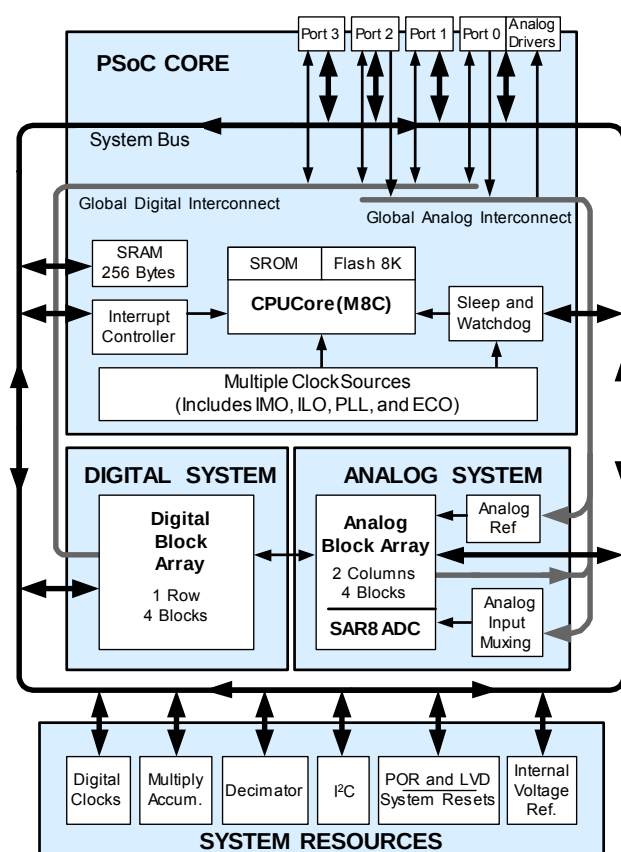
其它系统资源

- I²C[™] 从设备、主设备和多主设备的频率可达 400 kHz
- 看门狗和睡眠定时器
- 用户可配置的低压检测功能
- 集成的监控电路
- 片上高精度参考电压

完整的开发工具

- 免费的开发软件（PSoC Designer[™]）
- 功能齐全的在线仿真器和编程器
- 全速仿真
- 复合断点结构
- 128 KB 的跟踪存储器

逻辑框图



注释:

1. 勘误表: 器件在 0 °C ~ 70 °C 温度范围内运行时, 频率容差会下降到 $\pm 2.5\%$, 如果在极限温度 (0 °C 以下或 70 °C 以上) 运行, 则频率容差将从 $\pm 2.5\%$ 改变为 $\pm 5\%$ 。更多有关信息, 请参见第 49 页上的勘误表。

目录

PSoC 功能概述	3	最大绝对额定值	15
PSoC 内核	3	工作温度	15
数字系统	3	直流电气特性	16
模拟系统	4	交流电气特性	30
其它系统资源	5	封装信息	40
PSoC 器件特性	5	热阻	41
入门	6	晶振引脚上的电容	41
应用笔记	6	回流焊峰值温度	41
开发套件	6	订购信息	42
培训	6	缩略语	43
CYPros 顾问	6	所使用的缩略语	43
解决方案库	6	参考文档	43
技术支持	6	文档规范	44
开发工具	7	测量单位	44
PSoC Designer 软件子系统	7	数字规范	44
使用 PSoC Designer 进行设计	8	术语表	45
选择用户模块	8	勘误表	49
配置用户模块	8	受影响的器件型号	49
组织和连接	8	CY8C23433 合格状态	49
生成、验证和调试	8	CY8C23433 勘误表摘要	49
引脚分布	9	文档修订记录	50
32 引脚器件的引脚分布	9	销售、解决方案和法律信息	51
28 引脚器件的引脚分布	10	全球销售和 design 支持	51
寄存器参考	11	产品	51
寄存器规范	11	PSoC® 解决方案	51
寄存器映射表	11	赛普拉斯开发者社区	51
电气规范	14	技术支持	51

PSoC 功能概述

PSoC 系列包含许多带片上控制器器件的可编程片上系统。这些器件旨在使用一个低成本的单芯片可编程组件取代多个基于 MCU 的传统系统组件。PSoC 器件包含多个可配置的模拟和数字逻辑模块，以及可编程的互连。通过这种结构，您可根据每个单独应用的要求来创建自定义的外设配置。此外，在一系列方便易用的引脚布局和封装中还包含快速的中央处理单元（CPU）、闪存存储器、SRAM 数据存储器和可配置的 I/O。

如第 1 页上的逻辑框图所示，PSoC 架构由以下 4 个主要部分组成：PSoC 内核、数字系统、模拟系统和系统资源。通过可配置的全局总线，可将所有器件资源整合到一个完全定制的系统。PSoC CY8C23x33 系列具有最多 3 个连接全局数字和模拟互连的 I/O 端口，能够访问 4 个数字模块和 4 个模拟模块。

PSoC 内核

PSoC 内核是一个支持多种功能的强大引擎。内核包括 CPU、存储器、时钟和可配置的通用 I/O（GPIO）

M8C CPU 内核是一个速度高达 24 MHz 的强大处理器，能够提供每秒 4 百万条指令（MIPS）的 8 位 Harvard 架构微处理器。CPU 使用具有多达 11 个向量的中断控制器，能够简化实时嵌入式事件的编程。程序执行流程由附带的睡眠定时器和看门狗定时器（WDT）提供定时和保护功能。

存储器包括 8 KB 的闪存（用于存储程序）、256 字节的 SRAM（用于存储数据），以及多达 2 KB 且使用闪存进行仿真的 EEPROM。程序闪存存在 64 字节的模块上采用四个保护级别，从而能够提供自定义的软件 IP 保护。

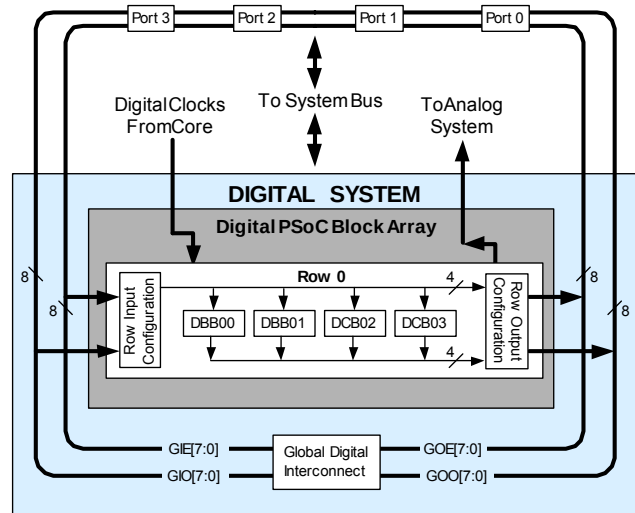
PSoC 器件采用多个非常灵活的内部时钟发生器，其中包括在有效工作温度和电压下精度为 $\pm 5\%$ ^[2] 的 24 MHz 内部主振荡器（IMO）。24 MHz IMO 的频率还可以倍增至 48 MHz，以便供数字系统使用。PSoC 器件为睡眠定时器和看门狗定时器提供了一个低功耗 32 kHz 内部低速振荡器（ILO）。如果需要晶振级精度，可将 ECO（32.768 kHz 外部晶振）作为实时时钟（RTC）使用，并可以使用 PLL 选择性地生成具有晶振级精度的 24 MHz 系统时钟。时钟以及可编程时钟分频器（一种系统资源）能够灵活地使 PSoC 器件满足几乎任何时序要求。

PSoC GPIO 能够提供至器件 CPU、数字资源和模拟资源的连接。可将每个引脚设置为 8 种驱动模式中的任何一种。这样，在进行外部连接方面具有极大的灵活性。每个引脚还能够在处于高电平、处于低电平以及自上次读取后发生变化时生成系统中断。

数字系统

数字系统由 4 个数字 PSoC 模块组成。每个模块都是 8 位资源，既可以单独使用，也可以与其他模块一起组成 8、16、24 和 32 位外设（称为用户模块资源）。

图 1. 数字系统框图



数字外设配置包括：

- PWM（8 位和 16 位）
- 带死区的 PWM（8 位和 16 位）
- 计数器（8 ~ 32 位）
- 定时器（8 ~ 32 位）
- 带可选奇偶校验位（最多 1 个）的 8 位 UART
- 串行外设接口（SPI）主设备和从设备（最多 1 个）
- I²C 从设备和多主设备（其中一个用作系统资源）
- 循环冗余检验器（CRC）/ 发生器（8 ~ 32 位）
- IrDA（最多 1 个）
- 伪随机序列发生器（8 ~ 32 位）

通过一系列能够将任何信号路由至任何引脚的全局总线，数字模块可以连接到任意 GPIO。此外，通过总线还可以实现信号复用和执行逻辑运算。这种可配置性使设计不再受固定外设控制器的限制。

数字模块采用了四个一行的排列方式，具体的模块数量因 PSoC 器件系列不同而异。这有助于根据应用选择最佳的系统资源。关于系列资源，请参见第 5 页上的 PSoC 器件特性。

注释：

2. 勘误表：器件在 0°C ~ 70°C 温度范围内运行时，频率容差会下降到 $\pm 2.5\%$ ，如果在极限温度（0°C 以下或 70°C 以上）运行，则频率容差将从 $\pm 2.5\%$ 改变为 $\pm 5\%$ 。更多有关信息，请参见第 49 页上的勘误表。

模拟系统

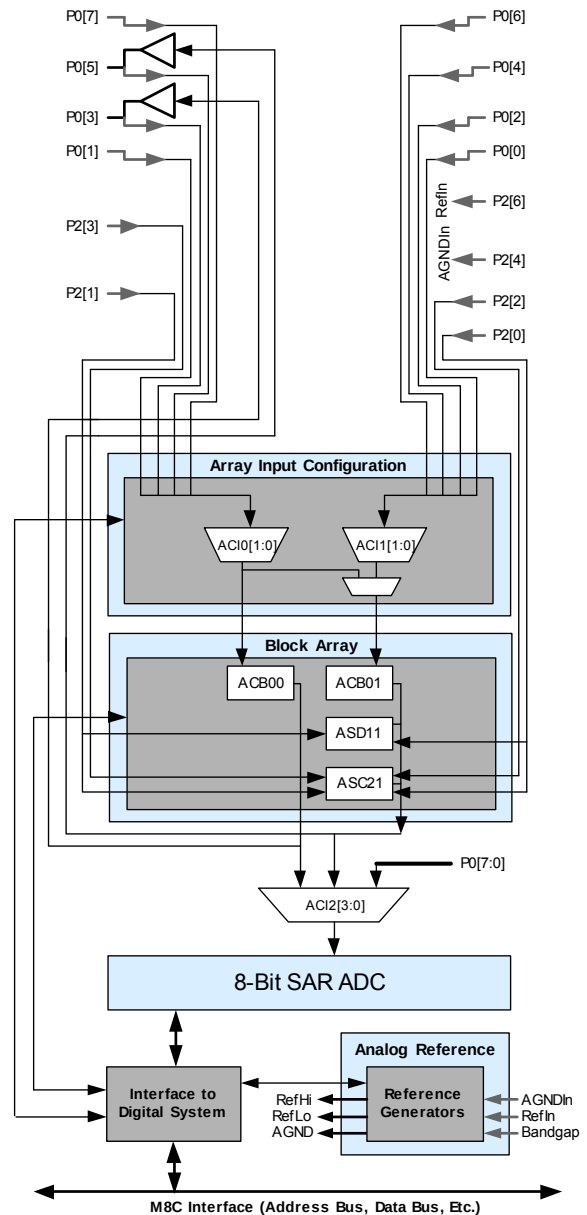
模拟系统由一个 8 位 SAR ADC 和 4 个可配置的模块组成。可编程的 8 位 SAR ADC 是一个经过优化的 ADC，其运行速度最高可达 300 Ksps，并带单调保证。此外，它还具有多种支持电机控制应用的功能。

每个模拟模块都包含一个能够创建复杂模拟信号流的运算放大器电路。模拟外设非常灵活，并能够对其进行定制，以支持具体的应用要求。一些更常用的 PSoC 模拟功能（大部分都是用户模块）包括：

- 滤波器（2 极带通、低通滤波器）
- 放大器（最多 2 个，可选的增益达 48x）
- 仪表放大器（1 个，可选的增益达 93x）
- 比较器（1 个，有 16 个可选阈值）
- DAC（6 位或 9 位 DAC）
- 乘法 DAC（6 位或 9 位 DAC）
- 高电流输出驱动器（2 个，驱动电流为 30 mA）
- 1.3 V 参考电压（作为系统资源）
- DTMF 拨号器
- 调制器
- 相关器
- 峰值检测器
- 可以使用许多其他拓扑。

模拟模块均采用 3 个一列的排列方式，其中包括 1 个连续时间（CT）和 2 个开关电容（SC）模块。模拟列 0 包含的是 SAR8 ADC 模块而不是标准 SC 模块。

图 2. 模拟系统框图



其它系统资源

系统资源能够提供对整个系统非常有用的附加功能。某些系统资源已在前面章节中列出。此外，还包括乘法器、抽取滤波器、低压检测和加电复位。下面已经对每一种系统资源的优势进行了简介：

- 数字时钟分频器提供 3 个用于应用中的可自定义的时钟频率。可以将这些时钟路由到数字系统和模拟系统。通过以数字 PSoC 模块作为时钟分频器使用，可以生成更多时钟。
- 乘累加（MAC）资源提供具有 32 位累加运算能力的 8 位快速乘法器，以便协助通用的数学运算和数字滤波器。

- 抽取滤波器能够针对数字信号处理应用（包括创建 Delta Sigma ADC）提供自定义的硬件滤波器。
- I²C 模块能够通过两条线提供 100 kHz 和 400 kHz 的通信。支持从设备、主设备和多主设备模式。
- 低压检测中断可以在电压下降时通知应用程序，而由于高级 POR 电路的存在，就不必要再使用系统监控。
- 1.3 V 内部参考电压是 ADC、DAC 等模拟系统的绝对参考电压。

PSoC 器件特性

根据 PSoC 器件的特性，数字和模拟系统可以有 16、8 或 4 个数字模块和 12、6 或 3 个模拟模块。表 1 列出了特定 PSoC 器件系列所提供的资源。

表 1. PSoC 器件特性

PSoC 器件型号	数字 I/O	数字行	数字模块	模拟输入	模拟输出	模拟列	模拟模块	SRAM 大小	Flash 大小	SAR ADC
CY8C29x66	最多 64 个	4	16	最多 12 个	4	4	12	2 K	32 K	无
CY8C28xxx	最多 44 个	最多 3 个	最多 12 个	最多 44 个	最多 4 个	最多 6 个	最多 12 + 4 ^[3]	1 K	16 K	有
CY8C27x43	最多 44 个	2	8	最多 12 个	4	4	12	256	16 K	无
CY8C24x94	最多 56 个	1	4	最多 48 个	2	2	6	1K	16 K	无
CY8C24x23A	最多 24 个	1	4	最多 12 个	2	2	6	256	4 K	无
CY8C23x33	最多 26 个	1	4	最多 12 个	2	2	4	256	8 K	有
CY8C24x33	最多 26 个	1	4	最多 12 个	2	2	4	256	8 K	有
CY8C22x45	最多 38 个	2	8	最多 38 个	0	4	6 ^[3]	1K	16 K	无
CY8C21x45	最多 24 个	1	4	最多 24 个	0	4	6 ^[3]	512	8 K	有
CY8C21x34	最多 28 个	1	4	最多 28 个	0	2	4 ^[3]	512	8 K	无
CY8C21x23	最多 16 个	1	4	最多 8 个	0	2	4 ^[3]	256	4 K	无
CY8C20x34	最多 28 个	0	0	最多 28 个	0	0	3 ^[3、4]	512	8 K	无
CY8C20xx6	最多 36 个	0	0	最多 36 个	0	0	3 ^[3、4]	最多 2K	最多 32 K	无

注释：

3. 有限的模拟功能。
4. 两个模拟模块和一个 CapSense®。

入门

了解 PSoC 芯片的最快方式是先阅读本数据手册，然后再使用 PSoC Designer 集成开发环境 (IDE)。本数据手册已经对 PSoC 集成电路进行了简介，并说明了具体的引脚、寄存器和电气规范。

有关详细信息以及编程的详情，请参见 PSoC® [技术参考手册](#)。

如需最新的订购、封装和电气规范信息，请参见 <http://www.cypress.com> 网站上的最新 [PSoC 器件数据手册](#)。

应用笔记

[赛普拉斯应用笔记](#)详细介绍了许多 PSoC 设计方案，并可通过 <http://www.cypress.com> 网站获得的。

开发套件

[PSoC 开发套件](#)可在赛普拉斯网站 <http://www.cypress.com> 获得，也可以通过越来越多的地区和全球分销商（包括 Arrow、Avnet、Digi-Key、Farnell、Future Electronics 和 Newark）获得。

培训

可从网址 www.cypress.com 上下载免费 [PSoC 技术培训](#)（按需提供的培训、在线研讨会和专题讨论会），包括有助于您进行设计的大量主题和技能。

CYPros 顾问

从技术协助到完成 PSoC 设计，认证的 PSoC 顾问能够提供全面的支持。如要联系或成为 PSoC 顾问，请访问 <http://www.cypress.com> 网站并寻找 CYPros。

解决方案库

访问我们 [以解决方案为中心且内容不断增加的设计库](#)。在这里，您可以找到各种应用设计，包括可使您快速完成设计的固件和硬件设计文件。

技术支持

如需技术方面的帮助，请在 <http://www.cypress.com> 网站上搜索知识库文章和论坛。如果找不到问题的答案，请致电 1-800-541-4736 联系技术支持。

开发工具

PSoC Designer™ 是革新的集成设计环境 (IDE)，您可以用来自定义 PSoC 以满足特定的应用需求。PSoC Designer 软件可加快系统的设计和上市进程。在拖放式设计环境中使用预先设定的模拟和数字外设库（也称为用户模块）来开发您的应用程序。然后，利用动态生成的应用编程接口 (API) 代码库来自定义您的设计。最后，在集成调试环境中调试并测试您的设计，包括在线仿真和标准的软件调试功能。PSoC Designer 包括：

- 应用编辑器图形用户界面 (GUI)，用于器件和用户模块配置和动态重配置
- 内容丰富的用户模块目录
- 集成的源码编辑器 (C 语言和汇编语言)
- 免费的 C 语言编译器 (无大小限制或时间限制)
- 内置调试器
- 在线仿真
- 通信接口内置支持：
 - 硬件和软件 I²C 从设备和主设备
 - 全速 USB 2.0
 - 多达四个全双工通用异步收发器 / 发送器 (UART)、SPI 主接口和从接口及无线

PSoC Designer 支持整个库的 PSoC 1 器件，并可以在 Windows XP、Windows Vista 和 Windows 7 系统上运行。

PSoC Designer 软件子系统

设计入口

在芯片级视图中，选择需要使用的基本器件。然后选择不同的板上模拟和数字组件。这些组件（又称用户模块）采用了 PSoC 模块。例如，用户模块有模数转换器 (ADC)、数模转换器 (DAC)、放大器和滤波器。为所选应用配置用户模块，将它们互连并连接至适当的引脚，然后生成您的项目。这样，可以在项目中加入 API 和库，从而能使用它们编程应用。

通过此工具，用户还可以轻松开发多个配置和动态重配置。利用动态重新配置，可在运行时更改配置。本质上，这样让您能够使用超过 100% 的 PSoC 特定应用资源。

代码生成工具

这些代码生成工具能够在 PSoC Designer 界面内无缝工作，并已采用一整套调试工具进行测试，您可以使用 C 语言、汇编语言或两者进行开发设计。

汇编器。汇编器可使汇编代码与 C 语言代码无缝合并。链接库会自动使用绝对寻址，或在相对模式下进行编译，然后与其他软件模块链接，以实现绝对寻址。

C 语言编译器。C 语言编译器支持 PSoC 系列器件。通过使用这些产品，您可以为 PSoC 系列器件创建完整的 C 语言程序。

优化的 C 语言编译器能够对 PSoC 架构提供 C 语言的所有功能。此外，还提供了各个嵌入式库。这些库能够提供端口和总线操作、标准键盘和显示器支持以及扩展的数学功能。

调试器

PSoC Designer 提供的调试环境具有硬件在线仿真功能，不仅可以提供 PSoC 器件的内部视图，而且可让您在物理系统中测试程序。通过调试器指令，设计人员可以进行以下操作：读取 / 编程和读取 / 写入数据存储器，读取 / 写入 I/O 寄存器和 CPU 寄存器，设置 / 清除断点，以及提供程序运行、暂停和步进控制。调试器还可让设计人员创建相关寄存器和存储器位置的跟踪缓冲区。

在线帮助系统

在线帮助系统可提供上下文关联的在线帮助。每个功能子系统都有上下文关联的帮助，以便提供程式化的快速参考。此外，该系统还提供相关教程及指向常见问题和在线支持论坛的链接，以帮助设计人员入门。

在线仿真器

功能强大的低成本 ICE 可用于提供开发支持。该硬件可编程单个器件。

仿真器包含一个基本的装置，可通过 USB 端口连接到 PC。该基本装置是通用的，能够用于所有 PSoC 器件。您可以单独购买任意器件系列的仿真转接板 (Emulation Pod)。仿真转接板取代了目标电路板中的 PSoC 器件并执行全速 (24 MHz) 操作。

使用 PSoC Designer 进行设计

PSoC 器件的开发过程不同于传统固定功能微处理器的。可配置的模拟和数字硬件模块赋予 PSoC 架构独特的灵活性，有助于在开发期间管理规范变更，并降低库存成本。这些可配置的资源（称为 PSoC 模块）能够实现许多用户可选的功能。PSoC 开发过程如下：

1. 选择用户模块。
2. 配置用户模块。
3. 组织和连接。
4. 生成、验证和调试。

选择用户模块

PSoC Designer 提供了一个预建且预测试的硬件外设组件库，称为“用户模块”。使用用户模块可使选择和实现外设器件（包括模拟和数字器件）变得非常简单。

配置用户模块

所选的每个用户模块都能实现用于执行选定功能的基本寄存器设置。此外，它们还提供参数和属性，以便您针对特定应用来自定义精确配置。例如，PWM 用户模块能够配置一个或多个数字 PSoC 模块（每 8 位分辨率使用一个模块）。借助这些参数，您可以确定脉宽和占空比。根据所选应用配置相应的参数和属性。您可以直接输入数值或从下拉菜单中选择所需值。在 PSoC Designer 或赛普拉斯公司网站上，您可以查看相应数据手册中所介绍的所有用户模块。这些用户模块数据手册介绍了用户模块的内部操作并提供了性能规范。每个数据手册均描述了各个用户模块参数的用途，以及成功实现设计所需要的其他信息。

组织和连接

通过将用户模块互连，并与 I/O 引脚连接，您可以在芯片级构建信号链。通过选择、配置和布线等操作，您可以全面控制所有的片上资源。

生成、验证和调试

当测试硬件配置准备就绪或接下来要开发项目代码时，请执行“生成配置文件”这一步骤。这样会使 PSoC Designer 生成源代码，该源代码会自动按照您的规范配置器件，并为系统提供软件。生成的代码提供了带有高级函数的 API，用于在运行时控制并响应硬件事件。同时，还提供了可根据需要调整的中断服务子程序。

完善的代码开发环境可让您使用 C 语言和 / 或汇编语言来开发和自定义应用。

开发过程的最后一步是在 PSoC Designer 的调试器（单击 Connect 图标访问）中完成的。PSoC Designer 会将 HEX 文件下载到全速运行的在线仿真器（ICE）中。PSoC Designer 的调试功能不差于具有类似功能但成本高出数倍的系统。除了传统的单步执行、运行到断点以及监视变量等功能外，调试接口还提供了大型跟踪缓冲区。这样，您可以定义复杂的断点事件，如监控地址和数据总线值、存储器位置以及外部信号。

引脚分布

在 32 引脚 QFN 和 28 引脚 SSOP 两种封装中提供 CY8C23X33 PSoC。除了以下的表和图中的 Vss 和 Vdd 外，每个端口引脚（标有“P”）都可以作为数字 I/O 使用。

32 引脚器件的引脚分布

表 2. 引脚定义 — 32 引脚 (QFN)

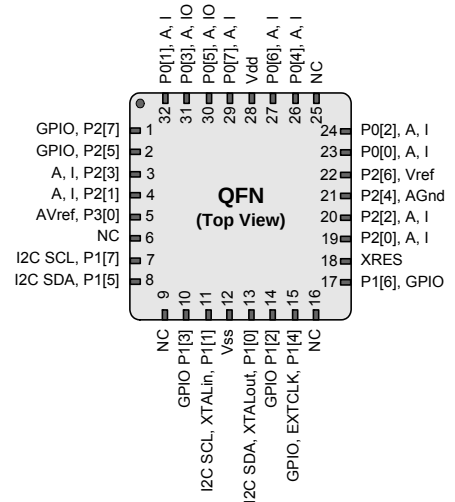
引脚编号	类型		引脚名称	说明
	数字	模拟		
1	I/O		P2[7]	GPIO
2	I/O		P2[5]	GPIO
3	I/O	I	P2[3]	直接开关电容模块输入
4	I/O	I	P2[1]	直接开关电容模块输入
5	I/O	AVref	P3[0] ⁵	GPIO/ADC Vref（可选）
6			NC	无连接
7	I/O		P1[7]	I ² C 串行时钟（SCL）
8	I/O		P1[5]	I ² C 串行数据（SDA）
9			NC	无连接
10	I/O		P1[3]	GPIO
11	I/O		P1[1]	GPIO，晶振输入（XTAL in），I ² C 串行时钟（SCL），ISSP-SCLK*
12	电源		Vss	接地
13	I/O		P1[0]	GPIO，晶振输出（XTAL out），I ² C 串行数据（SDA），ISSP-SDATA*
14	I/O		P1[2]	GPIO
15	I/O		P1[4]	GPIO、外部时钟 IP
16			NC	无连接
17	I/O		P1[6]	GPIO
18	输入		XRES	采用内部下拉的高电平有效外部复位
19	I/O	I	P2[0]	直接开关电容模块输入
20	I/O	I	P2[2]	直接开关电容模块输入
21	I/O		P2[4]	外部模拟接地（AGnd）
22	I/O		P2[6]	外部电压参考（VRef）
23	I/O	I	P0[0]	模拟列复用器输入和 ADC 输入
24	I/O	I	P0[2]	模拟列复用器输入和 ADC 输入
25			NC	无连接
26	I/O	I	P0[4]	模拟列复用器输入和 ADC 输入
27	I/O	I	P0[6]	模拟列复用器输入和 ADC 输入
28	电源		VDD	供电电压
29	I/O	I	P0[7]	模拟列复用器输入和 ADC 输入
30	I/O	I/O	P0[5]	模拟列复用器输入、列输出和 ADC 输入
31	I/O	I/O	P0[3]	模拟列复用器输入、列输出和 ADC 输入
32	I/O	I	P0[1]	模拟列复用器输入和 ADC 输入

图标: A = 模拟, I = 输入和 O = 输出。

注释:

- 虽然 P3[0] 是奇数端口，但它位于引脚分布的左侧。

图 3. CY8C23533 32 引脚 PSoC 器件



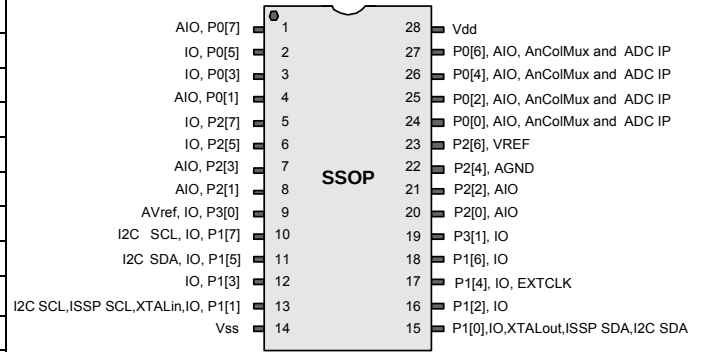
28 引脚器件的引脚分布

表 3. 引脚定义 - 28 引脚 (SSOP)

引脚 编号	类型		引脚名称	说明
	数字	模拟		
1	I/O	I	P0[7]	模拟列复用器 IP 和 ADC IP
2	I/O	I/O	P0[5]	模拟列复用器 IP、列 O/P 以及 ADC IP
3	I/O	I/O	P0[3]	模拟列复用器 IP、列 O/P 以及 ADC IP
4	I/O	I	P0[1]	模拟列复用器 IP 和 ADC IP
5	I/O		P2[7]	GPIO
6	I/O		P2[5]	GPIO
7	I/O	I	P2[3]	直接开关电容输入
8	I/O	I	P2[1]	直接开关电容输入
9	I/O	AVref	P3[0] ^[6]	GPIO/ADC Vref (可选)
10	I/O		P1[7]	I2C SCL
11	I/O		P1[5]	I2C SDA
12	I/O		P1[3]	GPIO
13	I/O		P1[1] ^[7]	GPIO、Xtal 输入、I2C SCL、ISSP SCL
14	电源		Vss	接地引脚
15	I/O		P1[0] ^[7]	GPIO、Xtal 输出、I2C SDA、ISSP SDA
16	I/O		P1[2]	GPIO
17	I/O		P1[4]	GPIO、外部时钟 IP
18	I/O		P1[6]	GPIO
19	I/O		P3[1] ^[8]	GPIO
20	I/O	I	P2[0]	直接开关电容输入
21	I/O	I	P2[2]	直接开关电容输入
22	I/O		P2[4]	外部模拟接地 (AGnd)
23	I/O		P2[6]	模拟参考电压 (VRef)
24	I/O	I	P0[0]	模拟列复用器 IP 和 ADC IP
25	I/O	I	P0[2]	模拟列复用器 IP 和 ADC IP
26	I/O	I	P0[4]	模拟列复用器 IP 和 ADC IP
27	I/O	I	P0[6]	模拟列复用器 IP 和 ADC IP
28	电源		Vdd	供电电压

图标: A = 模拟, I = 输入和 O = 输出。

图 4. CY8C23433 28 引脚 PSoc 器件



注释:

- 虽然 P3[0] 是奇数端口, 但它位于引脚分布的左侧。
- 在 POR (上电复位) 时, ISSP 引脚不是高阻态模式。
- 虽然, P3[1] 是偶数端口, 但它位于引脚分布的右侧。

寄存器参考

本节使用映射表按照偏移顺序列出 CY8C23433 PSoC 器件的寄存器。

寄存器规范

表 4 中列出了本节的寄存器规范。

表 4. 寄存器规范

规范	说明
R	读取寄存器或位
W	写入寄存器或位
L	逻辑寄存器或位
C	可被清除的寄存器或位
#	根据位决定访问类型

寄存器映射表

PSoC 器件共有 512 字节的寄存器地址空间。该寄存器空间又称为 I/O 空间，分为两个组（组 0 和组 1）。标记寄存器（CPU_F）中的 XOI 位用于确定用户当前在哪一组进行操作。将 XOI 位设置为 1 时，用户在组 1 中。

注意：在以下寄存器映射表中，空白字段为保留字段，请勿访问它们。

表 5. 寄存器映射组 0 表格：用户空间

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DR	00	RW		40			80			C0	
PRT0IE	01	RW		41			81			C1	
PRT0GS	02	RW		42			82			C2	
PRT0DM2	03	RW		43			83			C3	
PRT1DR	04	RW		44		ASD11CR0	84	RW		C4	
PRT1IE	05	RW		45		ASD11CR1	85	RW		C5	
PRT1GS	06	RW		46		ASD11CR2	86	RW		C6	
PRT1DM2	07	RW		47		ASD11CR3	87	RW		C7	
PRT2DR	08	RW		48			88			C8	
PRT2IE	09	RW		49			89			C9	
PRT2GS	0A	RW		4A			8A			CA	
PRT2DM2	0B	RW		4B			8B			CB	
PRT3DR	0C	RW		4C			8C			CC	
PRT3IE	0D	RW		4D			8D			CD	
PRT3GS	0E	RW		4E			8E			CE	
PRT3DM2	0F	RW		4F			8F			CF	
	10			50			90			D0	
	11			51			91			D1	
	12			52			92			D2	
	13			53			93			D3	
	14			54		ASC21CR0	94	RW		D4	
	15			55		ASC21CR1	95	RW		D5	
	16			56		ASC21CR2	96	RW	I2C_CFG	D6	RW
	17			57		ASC21CR3	97	RW	I2C_SCR	D7	#
	18			58			98		I2C_DR	D8	RW
	19			59			99		I2C_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C			DC	
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F			DF	
DBB00DR0	20	#	AMX_IN	60	RW		A0		INT_MSK0	E0	RW
DBB00DR1	21	W		61			A1		INT_MSK1	E1	RW
DBB00DR2	22	RW		62			A2		INT_VC	E2	RC
DBB00CR0	23	#	ARF_CR	63	RW		A3		RES_WDT	E3	W
DBB01DR0	24	#	CMP_CR0	64	#		A4		DEC_DH	E4	RC
DBB01DR1	25	W	ASY_CR	65	#		A5		DEC_DL	E5	RC
DBB01DR2	26	RW	CMP_CR1	66	RW		A6		DEC_CR0	E6	RW
DBB01CR0	27	#	SARADC_DL	67	RW		A7		DEC_CR1	E7	RW
DCB02DR0	28	#		68			A8		MUL0_X	E8	W
DCB02DR1	29	W	SARADC_CR0	69	#		A9		MUL0_Y	E9	W
DCB02DR2	2A	RW	SARADC_CR1	6A	RW		AA		MUL0_DH	EA	R
DCB02CR0	2B	#		6B			AB		MUL0_DL	EB	R
DCB03DR0	2C	#	TMP_DR0	6C	RW		AC		ACC0_DR1	EC	RW
DCB03DR1	2D	W	TMP_DR1	6D	RW		AD		ACC0_DR0	ED	RW
DCB03DR2	2E	RW	TMP_DR2	6E	RW		AE		ACC0_DR3	EE	RW
DCB03CR0	2F	#	TMP_DR3	6F	RW		AF		ACC0_DR2	EF	RW
	30		ACB00CR3	70	RW	RDIOIRI	B0	RW		F0	
	31		ACB00CR0	71	RW	RDIOISYN	B1	RW		F1	
	32		ACB00CR1	72	RW	RDIOIS	B2	RW		F2	
	33		ACB00CR2	73	RW	RDIOILT0	B3	RW		F3	
	34		ACB01CR3	74	RW	RDIOILT1	B4	RW		F4	
	35		ACB01CR0	75	RW	RDIORO0	B5	RW		F5	
	36		ACB01CR1 *	76	RW	RDIORO1	B6	RW		F6	
	37		ACB01CR2 *	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA			FA	
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD			FD	
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

灰色字段为保留字段。# 访问的具体情况是针对位进行的。

表 6. 寄存器映射组 1 表：配置空间

名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问	名称	地址 (1, 十六进制)	访问
PRT0DM0	00	RW		40			80			C0	
PRT0DM1	01	RW		41			81			C1	
PRT0IC0	02	RW		42			82			C2	
PRT0IC1	03	RW		43			83			C3	
PRT1DM0	04	RW		44		ASD11CR0	84	RW		C4	
PRT1DM1	05	RW		45		ASD11CR1	85	RW		C5	
PRT1IC0	06	RW		46		ASD11CR2	86	RW		C6	
PRT1IC1	07	RW		47		ASD11CR3	87	RW		C7	
PRT2DM0	08	RW		48			88			C8	
PRT2DM1	09	RW		49			89			C9	
PRT2IC0	0A	RW		4A			8A			CA	
PRT2IC1	0B	RW		4B			8B			CB	
PRT3DM0	0C	RW		4C			8C			CC	
PRT3DM1	0D	RW		4D			8D			CD	
PRT3IC0	0E	RW		4E			8E			CE	
PRT3IC1	0F	RW		4F			8F			CF	
	10			50			90		GDI_O_IN	D0	RW
	11			51			91		GDI_E_IN	D1	RW
	12			52			92		GDI_O_OU	D2	RW
	13			53			93		GDI_E_OU	D3	RW
	14			54		ASC21CR0	94	RW		D4	
	15			55		ASC21CR1	95	RW		D5	
	16			56		ASC21CR2	96	RW		D6	
	17			57		ASC21CR3	97	RW		D7	
	18			58			98			D8	
	19			59			99			D9	
	1A			5A			9A			DA	
	1B			5B			9B			DB	
	1C			5C			9C			DC	
	1D			5D			9D		OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBB00FN	20	RW	CLK_CR0	60	RW		A0		OSC_CR0	E0	RW
DBB00IN	21	RW	CLK_CR1	61	RW		A1		OSC_CR1	E1	RW
DBB00OU	22	RW	ABF_CR0	62	RW		A2		OSC_CR2	E2	RW
	23		AMD_CR0	63	RW		A3		VLT_CR	E3	RW
DBB01FN	24	RW		64			A4		VLT_CMP	E4	R
DBB01IN	25	RW		65			A5			E5	
DBB01OU	26	RW	AMD_CR1	66	RW		A6			E6	
	27		ALT_CR0	67	RW		A7			E7	
DCB02FN	28	RW		68		SARADC_TRS	A8	RW	IMO_TR	E8	W
DCB02IN	29	RW		69		SARADC_TRCL	A9	RW	ILO_TR	E9	W
DCB02OU	2A	RW		6A		SARADC_TRCH	AA	RW	BDG_TR	EA	RW
	2B			6B		SARADC_CR2	AB	#	ECO_TR	EB	W
DCB03FN	2C	RW	TMP_DR0	6C	RW	SARADC_LCR	AC	RW		EC	
DCB03IN	2D	RW	TMP_DR1	6D	RW		AD			ED	
DCB03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
	2F		TMP_DR3	6F	RW		AF			EF	
	30		ACB00CR3	70	RW	RDIO0RI	B0	RW		F0	
	31		ACB00CR0	71	RW	RDIO0SYN	B1	RW		F1	
	32		ACB00CR1	72	RW	RDIO0IS	B2	RW		F2	
	33		ACB00CR2	73	RW	RDIO0LT0	B3	RW		F3	
	34		ACB01CR3	74	RW	RDIO0LT1	B4	RW		F4	
	35		ACB01CR0	75	RW	RDIO0R00	B5	RW		F5	
	36		ACB01CR1	76	RW	RDIO0R01	B6	RW		F6	
	37		ACB01CR2 *	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA		FLS_PR1	FA	RW
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD			FD	
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

灰色字段为保留字段。# 访问的具体情况是针对位进行的。

电气规范

本节介绍了 CY8C23433 PSoC 器件的直流和交流电气规范。有关最新电气规范的信息，请访问网址 <http://www.cypress.com>。

除非另有说明，否则这些规范的适用条件是： $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 且 $T_J \leq 100^{\circ}\text{C}$ 。

有关 SLIMO 模式下 IMO 电气规范的信息，请参见第 30 页上的表 23。

图 5. 电压与 CPU 频率

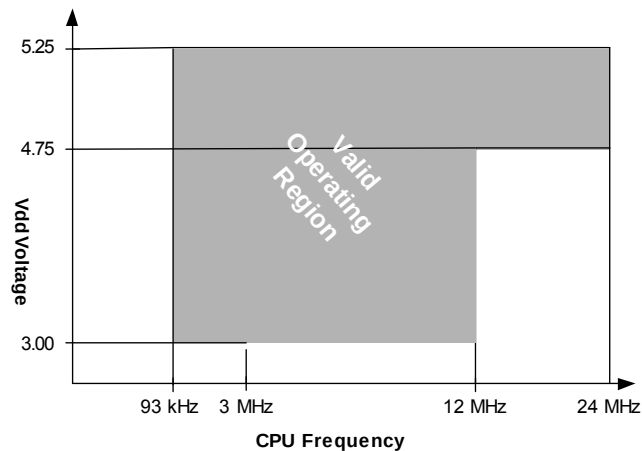
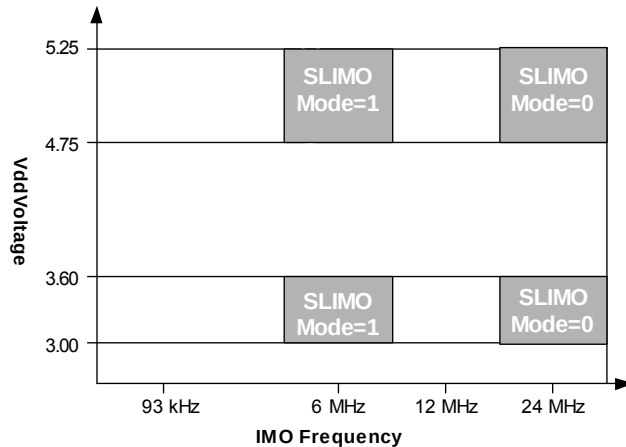


图 6. IMO 频率调整选项



最大绝对额定值

超过最大额定值可能会缩短设备的使用寿命。用户指引未经过测试。

表 7. 最大绝对额定值

符号	说明	最小值	典型值	最大值	单位	注意
T _{STG}	存放温度	-55	25	+100	°C	存放温度越高，数据保留时间越短。推荐的存放温度为 +25 °C ± 25 °C。存放温度长期保持在 65°C 以上会降低可靠性。
T _{BAKETEMP}	烘烤温度	—	125	请参见封装标签	°C	
T _{BAKETIME}	烘烤时间	请参见封装标签	—	72	小时	
T _A	加电时的环境温度	-40	—	+85	°C	
V _{DD}	相对于 V _{SS} 的 V _{DD} 供电电压	-0.5	—	+6.0	V	
V _{IO}	直流输入电压	V _{SS} - 0.5	—	V _{DD} + 0.5	V	
V _{IOZ}	应用于三态的直流电压	V _{SS} - 0.5	—	V _{DD} + 0.5	V	
I _{MIO}	任意端口引脚的最大输入电流	-25	—	+50	mA	
ESD	静电放电电压	2000	—	—	V	人体模型 ESD。
LU	门锁电流	—	—	200	mA	

工作温度

表 8. 工作温度

符号	说明	最小值	典型值	最大值	单位	注意
T _A	环境温度	-40	—	+85	°C	
T _J	结温	-40	—	+100	°C	从环境温度到结温的温度升高情况因封装不同而有所变化。请参见第 41 页上的表 37。您必须限制功耗，以便满足此要求。

直流电气特性

芯片直流电气规范

下表分别列出了在以下电压和温度范围内许可的上限和下限值：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 9. 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{DD}	供电电压	3.0	—	5.25	V	请参见第 27 页上的表 19。
I_{DD}	供电电流	—	5	8	mA	条件为 $V_{DD} = 5.0\text{V}$, $T_A = 25^{\circ}\text{C}$, CPU = 3 MHz, SYSCLK 倍频器处于禁用状态, VC1 = 1.5 MHz, VC2 = 93.75 kHz, VC3 = 93.75 kHz, 模拟电源 = 关闭。 SLIMO 模式 = 0。IMO = 24 MHz。
I_{DD3}	供电电流	—	3.3	6.0	mA	条件为 $V_{DD} = 3.3\text{V}$, $T_A = 25^{\circ}\text{C}$, CPU = 3 MHz, SYSCLK 倍频器处于禁用状态, VC1 = 1.5 MHz, VC2 = 93.75 kHz, VC3 = 93.75 kHz, 模拟电 源 = 关闭。SLIMO 模式 = 0。 IMO = 24 MHz。
I_{SB}	使用 POR、LVD、睡眠定时器和 WDT 时的睡眠（模式）电流。 ^[9]	—	3	6.5	μA	条件为使用内部低速振荡器， $V_{DD} = 3.3\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$, 模拟电源 = 关闭。
I_{SBH}	在高温条件下使用 POR、LVD、睡眠定时器和 WDT 时的睡眠（模式）电流。 ^[9]	—	4	25	μA	条件为内部低速振荡器， $V_{DD} = 3.3\text{V}$, $55^{\circ}\text{C} < T_A \leq 85^{\circ}\text{C}$, 模拟电源 = 关闭。
I_{SBXTL}	使用 POR、LVD、睡眠定时器、WDT 和外部晶振时的睡眠（模式）电流。 ^[9]	—	4	7.5	μA	条件为使用具有适当负载且最大 功耗为 1 μW 的 32.768 kHz 晶振。 $V_{DD} = 3.3\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq 55^{\circ}\text{C}$, 模拟电源 = 关闭。
I_{SBXTLH}	在高温下使用 POR、LVD、睡眠定时器、WDT 和外部晶振时的睡眠（模式）电流。 ^[9]	—	5	26	μA	条件为使用具有适当负载且最大 功耗为 1 μW 的 32.768 kHz 晶振。 $V_{DD} = 3.3\text{V}$, $55^{\circ}\text{C} < T_A \leq 85^{\circ}\text{C}$, 模拟电源 = 关闭。
V_{REF}	参考电压（带隙）	1.28	1.30	1.32	V	已针对相应的 V_{DD} 进行调整。 $V_{DD} > 3.0\text{V}$

注释：

9. 待机电流包括实现可靠系统操作所需的所有功能（POR、LVD、WDT、睡眠定时器）。这必须与具有类似功能处于使能状态的器件进行比较。

直流 GPIO 参数

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25 °C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 10. 5 V 和 3.3 V 直流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注意
R _{PU}	上拉电阻	4	5.6	8	kΩ	
R _{PD}	下拉电阻	4	5.6	8	kΩ	
V _{OH}	输出高电平	V _{DD} - 1.0	—	—	V	I _{OH} = 10 mA, V _{DD} = 4.75 至 5.25 V (偶数端口引脚 (如 P0[2] 和 P1[4]) 上的最大电流为 40 mA, 奇数端口引脚 (如 P0[3] 和 P1[5]) 上的最大电流为 40 mA)。预算 I _{OH} 的最大总电流为 80 mA。
V _{OL}	输出低电平	—	—	0.75	V	I _{OL} = 25 mA, V _{DD} = 4.75 至 5.25 V (偶数端口引脚上 (如 P0[2]、P1[4]) 的最大电流为 100 mA, 奇数端口引脚上 (如: P0[3]、P1[5]) 的最大电流为 100 mA)。I _{OH} 预算的最大总电流为 100 mA。
I _{OH}	高电平拉电流	10	—	—	mA	V _{OH} = V _{DD} - 1.0 V, 请参见 V _{OH} 注释中的总电流限制
I _{OL}	低电平灌电流	25	—	—	mA	V _{OL} = 0.75 V, 请参见 V _{OL} 注释中的总电流限制
V _{IL}	输入低电平	—	—	0.8	V	V _{DD} = 3.0 至 5.25 V
V _{IH}	输入高电平	2.1	—	—	V	V _{DD} = 3.0 至 5.25 V
V _H	输入迟滞	—	60	—	mV	
I _{IL}	输入漏电流 (绝对值)	—	1	—	nA	总漏电流最大为 1μA
C _{IN}	输入引脚上的电容负载	—	3.5	10	pF	与封装和引脚相关。 温度 = 25°C
C _{OUT}	输出引脚上的电容负载	—	3.5	10	pF	与封装和引脚相关。 温度 = 25°C

直流运算放大器规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

运算放大器既是模拟连续时间 PSoC 模块的组件，也是模拟开关电容 PSoC 模块的组件。许可的规范是在模拟连续时间 PSoC 模块中测得的。典型参数适用于温度为 25°C 和电压为 5 V 的情况，且仅供设计指导之用。

表 11. 5 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注释
V_{OSOA}	输入偏移电压（绝对值）	—	1.6	10	mV	
	功耗 = 低，运算放大器偏压 = 高	—	1.3	8	mV	
	功耗 = 中，运算放大器偏压 = 高	—	1.2	7.5	mV	
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu\text{V}/^{\circ}\text{C}$	
I_{EBOA}	输入漏电流（端口 0 模拟引脚）	—	20	—	pA	总漏电流最大为 1 μA
C_{INOA}	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	与封装和引脚相关。 温度 = 25°C
V_{CMOA}	共模电压范围	0.0	—	V_{DD}	V	共模输入电压范围是通过模拟输出缓冲区测得的。该规范包含了模拟输出缓冲区特性所造成的限制。
	共模电压范围 （功耗为高或运算放大器偏压为高）	0.5	—	$V_{\text{DD}} - 0.5$	V	
G_{OLOA}	开环增益	—	—	—	dB	本规范适用于高功耗模式。 对于其他所有偏压模式 （高功耗、高运算放大器偏压除外）， 最小值为 60 dB。
	功耗 = 低，运算放大器偏压 = 高	60	—	—	—	
	功耗 = 中，运算放大器偏压 = 高	60	—	—	—	
V_{OHIGHOA}	输出高电压摆幅（内部信号）	—	—	—	—	
	功耗 = 低，运算放大器偏压 = 高	$V_{\text{DD}} - 0.2$	—	—	V	
	功耗 = 中，运算放大器偏压 = 高	$V_{\text{DD}} - 0.2$	—	—	V	
V_{OLOWA}	输出低电压摆幅（内部信号）	—	—	—	—	
	功耗 = 低，运算放大器偏压 = 高	—	—	0.2	V	
	功耗 = 中，运算放大器偏压 = 高	—	—	0.2	V	
I_{SOA}	供电电流（含关联的 AGND 缓冲区）	—	—	—	—	
	功耗 = 低，运算放大器偏压 = 高	—	300	400	μA	
	功耗 = 中，运算放大器偏压 = 低	—	600	800	μA	
	功耗 = 中，运算放大器偏压 = 高	—	1200	1600	μA	
	功耗 = 高，运算放大器偏压 = 低	—	2400	3200	μA	
$PSRR_{\text{OA}}$	供电电压抑制比	52	80	—	dB	$V_{\text{SS}} \leq V_{\text{IN}} \leq (V_{\text{DD}} - 2.25)$ 或 $(V_{\text{DD}} - 1.25\text{V}) \leq V_{\text{IN}} \leq V_{\text{DD}}$
	功耗 = 高，运算放大器偏压 = 高	—	4600	6400	μA	

表 12. 3.3 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{OSOA}	输入偏移电压（绝对值） 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 高	— — —	1.65 1.32 —	10 8 —	mV mV mV	功耗 = 高和运算放大器偏压 = 高的设置不适用于 3.3 V V_{DD} 操作。
TCV_{OSOA}	平均输入偏移电压漂移	—	7.0	35.0	$\mu V/^{\circ}C$	
I_{EBOA}	输入漏电流（端口 0 模拟引脚）	—	20	—	pA	总漏电流最大为 1 μA
C_{INOA}	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	与封装和引脚相关。 温度 = 25 $^{\circ}C$
V_{CMOA}	共模电压范围	0.2	—	$V_{DD} - 0.2$	V	共模输入电压范围是通过模拟输出缓冲区的特性所造成的限制。
G_{OLOA}	开环增益 功耗 = 低，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 低	60 60 80	— — —	— — —	dB dB dB	该规范适用于运算放大器低偏压。 对于高运算放大器偏压模式（高功耗、高运算放大器偏压除外），最小值为 60 dB。
$V_{OHIGHOA}$	输出高电压摆幅（内部信号） 功耗 = 低，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 低	$V_{DD} - 0.2$ $V_{DD} - 0.2$ $V_{DD} - 0.2$	— — —	— — —	V V V	功耗 = 高和运算放大器偏压 = 高的设置不适用于 3.3 V V_{DD} 操作。
V_{OLOWOA}	输出低电平电压摆幅（内部信号） 功耗 = 低，运算放大器偏压 = 低 功耗 = 中，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 低	— — —	— — —	0.2 0.2 0.2	V V V	功耗 = 高和运算放大器偏压 = 高的设置不适用于 3.3 V V_{DD} 操作。
I_{SOA}	供电电流（含相关的 AGND 缓冲区） 功耗 = 低，运算放大器偏压 = 低 功耗 = 低，运算放大器偏压 = 高 功耗 = 中，运算放大器偏压 = 低 电压 = 中，运算放大器偏压 = 高 功耗 = 高，运算放大器偏压 = 低 功耗 = 高，运算放大器偏压 = 高	— — — — — — —	150 300 600 1200 2400 —	200 400 800 1600 3200 —	mA mA mA mA mA mA	功耗 = 高和运算放大器偏压 = 高的设置不适用于 3.3 V V_{DD} 操作。
$PSRR_{OA}$	供电电压抑制比	64	80	—	dB	$V_{SS} \leq V_{IN} \leq (V_{DD} - 2.25)$ 或 $(V_{DD} - 1.25 V) \leq V_{IN} \leq V_{DD}$

直流低功耗电压比较器规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}C \leq T_A \leq 85^{\circ}C$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}C \leq T_A \leq 85^{\circ}C$ 。典型参数适用于温度为 25 $^{\circ}C$ 和且电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 13. 直流低功耗电压比较器规范

符号	说明	最小值	典型值	最大值	单位
V_{REFLPC}	低功耗电压比较器（LPC）的参考电压范围	0.2	—	$V_{DD} - 1.0$	V
I_{SLPC}	LPC 供电电流	—	10	40	μA
V_{OSLPC}	LPC 电压偏移	—	2.5	30	mV

直流模拟输出缓冲器规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25° 和且电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 14. 5 V 直流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位	注意
C_L	负载电容	—	—	200	pF	本规范适用于由模拟输出缓冲器驱动的外部电路。
V_{OSOB}	输入偏移电压（绝对值）	—	3	12	mV	
TCV_{OSOB}	平均输入偏移电压漂移	—	+6	—	$\mu\text{V}/^{\circ}\text{C}$	
V_{CMOB}	共模输入电压范围	0.5	—	$V_{DD} - 1.0$	V	
R_{OUTOB}	输出阻抗 功耗 = 低 功耗 = 高	— —	1 1	— —	Ω Ω	
$V_{OHIGHOB}$	高输出电压摆幅（负载 = 32 欧姆到 $V_{DD}/2$ ） 功耗 = 低 功耗 = 高	$0.5 \times V_{DD} + 1.1$ $0.5 \times V_{DD} + 1.1$	— —	— —	V V	
V_{OLOWOB}	低输出电压摆幅（负载 = 32 欧姆到 $V_{DD}/2$ ） 功耗 = 低 功耗 = 高	— —	— —	$0.5 \times V_{DD} - 1.3$ $0.5 \times V_{DD} - 1.3$	V V	
I_{SOB}	供电电流包含偏压单元（无负载） 功耗 = 低 功耗 = 高	— —	1.1 2.6	5.1 8.8	mA mA	
$PSRR_{OB}$	供电电压抑制比	52	64	—	dB	$V_{OUT} > (V_{DD} - 1.25)$

表 15. 3.3 V 直流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位	注意
C_L	负载电容	—	—	200	pF	本规范适用于由模拟输出缓冲器驱动的外部电路。
V_{OSOB}	输入偏移电压（绝对值）	—	3	12	mV	
TCV_{OSOB}	平均输入偏移电压漂移	—	+6	—	$\mu\text{V}/^{\circ}\text{C}$	
V_{CMOB}	共模输入电压范围	0.5	—	$V_{DD} - 1.0$	V	
R_{OUTOB}	输出电阻 功耗 = 低 功耗 = 高	— —	1 1	— —	Ω Ω	
$V_{OHIGHOB}$	输出高电平电压摆幅（负载 = 1 千欧到 $V_{DD}/2$ ） 功耗 = 低 功耗 = 高	$0.5 \times V_{DD} + 1.0$ $0.5 \times V_{DD} + 1.0$	— —	— —	V V	
V_{OLOWOB}	输出低电平电压摆幅（负载 = 1 千欧到 $V_{DD}/2$ ） 功耗 = 低 功耗 = 高	— —	— —	$0.5 \times V_{DD} - 1.0$ $0.5 \times V_{DD} - 1.0$	V V	
I_{SOB}	供电电流包含偏压单元（无负载） 功耗 = 低 功耗 = 高	— —	0.8 2.0	2.0 4.3	mA mA	
$PSRR_{OB}$	供电电压抑制比	52	64	—	dB	$V_{OUT} > (V_{DD} - 1.25)$

直流模拟参考规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

许可的规范是通过模拟连续时间 PSoC 模块测得的。AGND 的功耗水平指的是模拟连续时间 PSoC 模块的功耗。RefHi 和 RefLo 的电压电平指的是模拟参考控制寄存器的电压。所注明的 AGND 限制包括模拟连续时间 PSoC 模块本地 AGND 缓冲区的偏移误差。参考控制功耗为高。

表 16. 5 V 直流模拟参考规范

参考 ARF_CR [5:3]	参考功耗 设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.136	V _{DD} /2 + 1.288	V _{DD} /2 + 1.409	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.138	V _{DD} /2 + 0.003	V _{DD} /2 + 0.132	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.417	V _{DD} /2 - 1.289	V _{DD} /2 - 1.154	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.202	V _{DD} /2 + 1.290	V _{DD} /2 + 1.358	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.055	V _{DD} /2 + 0.001	V _{DD} /2 + 0.055	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.369	V _{DD} /2 - 1.295	V _{DD} /2 - 1.218	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.211	V _{DD} /2 + 1.292	V _{DD} /2 + 1.357	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.055	V _{DD} /2	V _{DD} /2 + 0.052	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.368	V _{DD} /2 - 1.298	V _{DD} /2 - 1.224	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.215	V _{DD} /2 + 1.292	V _{DD} /2 + 1.353	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 - 0.001	V _{DD} /2 + 0.033	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.368	V _{DD} /2 - 1.299	V _{DD} /2 - 1.225	V
0b001	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.076	P2[4] + P2[6] - 0.021	P2[4] + P2[6] + 0.041	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.025	P2[4] - P2[6] + 0.011	P2[4] - P2[6] + 0.085	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.069	P2[4] + P2[6] - 0.014	P2[4] + P2[6] + 0.043	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.029	P2[4] - P2[6] + 0.005	P2[4] - P2[6] + 0.052	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.072	P2[4] + P2[6] - 0.011	P2[4] + P2[6] + 0.048	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.031	P2[4] - P2[6] + 0.002	P2[4] - P2[6] + 0.057	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] + P2[6] - 0.070	P2[4] + P2[6] - 0.009	P2[4] + P2[6] + 0.047	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2、P2[6] = 1.3 V)	P2[4] - P2[6] - 0.033	P2[4] - P2[6] + 0.001	P2[4] - P2[6] + 0.039	V

表 16. 5 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗 设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b010	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.121	V _{DD} - 0.003	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2	V _{DD} /2 + 0.034	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.019	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.083	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 - 0.001	V _{DD} /2 + 0.033	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.016	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.075	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 - 0.001	V _{DD} /2 + 0.032	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.015	V
0b011	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3 × 带隙	3.753	3.874	3.979	V
		V _{AGND}	AGND	2 × 带隙	2.511	2.590	2.657	V
		V _{REFLO}	参考电压为低	带隙	1.243	1.297	1.333	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3 × 带隙	3.767	3.881	3.974	V
		V _{AGND}	AGND	2 × 带隙	2.518	2.592	2.652	V
		V _{REFLO}	参考电压为低	带隙	1.241	1.295	1.330	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3 × 带隙	2.771	3.885	3.979	V
		V _{AGND}	AGND	2 × 带隙	2.521	2.593	2.649	V
		V _{REFLO}	参考电压为低	带隙	1.240	1.295	1.331	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3 × 带隙	3.771	3.887	3.977	V
		V _{AGND}	AGND	2 × 带隙	2.522	2.594	2.648	V
		V _{REFLO}	参考电压为低	带隙	1.239	1.295	1.332	V

表 16. 5 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗 设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b100	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.481 + P2[6]	2.569 + P2[6]	2.639 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.511	2.590	2.658	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.515 – P2[6]	2.602 – P2[6]	2.654 – P2[6]	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.498 + P2[6]	2.579 + P2[6]	2.642 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.518	2.592	2.652	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.513 – P2[6]	2.598 – P2[6]	2.650 – P2[6]	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.504 + P2[6]	2.583 + P2[6]	2.646 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.521	2.592	2.650	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.513 – P2[6]	2.596 – P2[6]	2.649 – P2[6]	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.505 + P2[6]	2.586 + P2[6]	2.648 + P2[6]	V
		V _{AGND}	AGND	2 × 带隙	2.521	2.594	2.648	V
		V _{REFLO}	参考电压为低	2 × 带隙 – P2[6] (P2[6] = 1.3 V)	2.513 – P2[6]	2.595 – P2[6]	2.648 – P2[6]	V
0b101	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.228	P2[4] + 1.284	P2[4] + 1.332	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4] – 带隙 (P2[4] = V _{DD} /2)	P2[4] – 1.358	P2[4] – 1.293	P2[4] – 1.226	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.236	P2[4] + 1.289	P2[4] + 1.332	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4] – 带隙 (P2[4] = V _{DD} /2)	P2[4] – 1.357	P2[4] – 1.297	P2[4] – 1.229	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.237	P2[4] + 1.291	P2[4] + 1.337	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4] – 带隙 (P2[4] = V _{DD} /2)	P2[4] – 1.356	P2[4] – 1.299	P2[4] – 1.232	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.237	P2[4] + 1.292	P2[4] + 1.337	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	–
		V _{REFLO}	参考电压为低	P2[4] – 带隙 (P2[4] = V _{DD} /2)	P2[4] – 1.357	P2[4] – 1.300	P2[4] – 1.233	V

表 16. 5 V 直流模拟参考规范 （续）

参考 ARF_CR [5:3]	参考功耗 设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b110	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.512	2.594	2.654	V
		V _{AGND}	AGND	带隙	1.250	1.303	1.346	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.011	V _{SS} + 0.027	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.515	2.592	2.654	V
		V _{AGND}	AGND	带隙	1.253	1.301	1.340	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.02	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.518	2.593	2.651	V
		V _{AGND}	AGND	带隙	1.254	1.301	1.338	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.017	V
0b111	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3.2 × 带隙	4.011	4.143	4.203	V
		V _{AGND}	AGND	1.6 × 带隙	2.020	2.075	2.118	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.011	V _{SS} + 0.026	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3.2 × 带隙	4.022	4.138	4.203	V
		V _{AGND}	AGND	1.6 × 带隙	2.023	2.075	2.114	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.006	V _{SS} + 0.017	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	3.2 × 带隙	4.026	4.141	4.207	V
		V _{AGND}	AGND	1.6 × 带隙	2.024	2.075	2.114	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.004	V _{SS} + 0.015	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	3.2 × 带隙	4.030	4.143	4.206	V
		V _{AGND}	AGND	1.6 × 带隙	2.024	2.076	2.112	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.013	V

表 17. 3.3 V 直流模拟参考规范

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.170	V _{DD} /2 + 1.288	V _{DD} /2 + 1.376	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.098	V _{DD} /2 + 0.003	V _{DD} /2 + 0.097	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.386	V _{DD} /2 - 1.287	V _{DD} /2 - 1.169	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考功耗为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.210	V _{DD} /2 + 1.290	V _{DD} /2 + 1.355	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.055	V _{DD} /2 + 0.001	V _{DD} /2 + 0.054	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.359	V _{DD} /2 - 1.292	V _{DD} /2 - 1.214	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.198	V _{DD} /2 + 1.292	V _{DD} /2 + 1.368	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.041	V _{DD} /2	V _{DD} /2 + 0.04	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.362	V _{DD} /2 - 1.295	V _{DD} /2 - 1.220	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD} /2 + 带隙	V _{DD} /2 + 1.202	V _{DD} /2 + 1.292	V _{DD} /2 + 1.364	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.033	V _{DD} /2	V _{DD} /2 + 0.030	V
		V _{REFLO}	参考电压为低	V _{DD} /2 - 带隙	V _{DD} /2 - 1.364	V _{DD} /2 - 1.297	V _{DD} /2 - 1.222	V
0b001	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.072	P2[4] + P2[6] - 0.017	P2[4] + P2[6] + 0.041	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.029	P2[4] - P2[6] + 0.010	P2[4] - P2[6] + 0.048	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.066	P2[4] + P2[6] - 0.010	P2[4] + P2[6] + 0.043	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.024	P2[4] - P2[6] + 0.004	P2[4] - P2[6] + 0.034	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.073	P2[4] + P2[6] - 0.007	P2[4] + P2[6] + 0.053	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考电压为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.028	P2[4] - P2[6] + 0.002	P2[4] - P2[6] + 0.033	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4]+P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] + P2[6] - 0.073	P2[4] + P2[6] - 0.006	P2[4] + P2[6] + 0.056	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V _{REFLO}	参考功耗为低	P2[4]-P2[6] (P2[4] = V _{DD} /2, P2[6] = 0.5 V)	P2[4] - P2[6] - 0.030	P2[4] - P2[6]	P2[4] - P2[6] + 0.032	V

表 17. 3.3 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b010	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.102	V _{DD} - 0.003	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.040	V _{DD} /2 + 0.001	V _{DD} /2 + 0.039	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.005	V _{SS} + 0.020	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.082	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.031	V _{DD} /2	V _{DD} /2 + 0.028	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.015	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.083	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.032	V _{DD} /2 - 0.001	V _{DD} /2 + 0.029	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.014	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	V _{DD}	V _{DD} - 0.081	V _{DD} - 0.002	V _{DD}	V
		V _{AGND}	AGND	V _{DD} /2	V _{DD} /2 - 0.033	V _{DD} /2 - 0.001	V _{DD} /2 + 0.029	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.013	V
0b011	所有功耗设置 不适用于 3.3 V 操作	—	—	—	—	—	—	—
0b100	所有功耗设置 不适用于 3.3 V 操作	—	—	—	—	—	—	—
0b101	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.211	P2[4] + 1.285	P2[4] + 1.348	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.354	P2[4] - 1.290	P2[4] - 1.197	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.209	P2[4] + 1.289	P2[4] + 1.353	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.352	P2[4] - 1.294	P2[4] - 1.222	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.218	P2[4] + 1.291	P2[4] + 1.351	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.351	P2[4] - 1.296	P2[4] - 1.224	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	P2[4] + 带隙 (P2[4] = V _{DD} /2)	P2[4] + 1.215	P2[4] + 1.292	P2[4] + 1.354	V
		V _{AGND}	AGND	P2[4]	P2[4]	P2[4]	P2[4]	—
		V _{REFLO}	参考电压为低	P2[4] - 带隙 (P2[4] = V _{DD} /2)	P2[4] - 1.352	P2[4] - 1.297	P2[4] - 1.227	V

表 17. 3.3 V 直流模拟参考规范 (续)

参考 ARF_CR [5:3]	参考功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b110	参考功耗 = 高 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.460	2.594	2.695	V
		V _{AGND}	AGND	带隙	1.257	1.302	1.335	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.01	V _{SS} + 0.029	V
	参考功耗 = 高 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.462	2.592	2.692	V
		V _{AGND}	AGND	带隙	1.256	1.301	1.332	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.005	V _{SS} + 0.017	V
	参考功耗 = 中 运算放大器偏压 = 高	V _{REFHI}	参考电压为高	2 × 带隙	2.473	2.593	2.682	V
		V _{AGND}	AGND	带隙	1.257	1.301	1.330	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.003	V _{SS} + 0.014	V
	参考功耗 = 中 运算放大器偏压 = 低	V _{REFHI}	参考电压为高	2 × 带隙	2.470	2.594	2.685	V
		V _{AGND}	AGND	带隙	1.256	1.300	1.332	V
		V _{REFLO}	参考电压为低	V _{SS}	V _{SS}	V _{SS} + 0.002	V _{SS} + 0.012	V
0b111	所有功耗设置 不适用于 3.3 V 操作	—	—	—	—	—	—	—

模拟 PSoC 模块的直流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25 ° 和且电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 18. 直流模拟 PSoC 模块规范

符号	说明	最小值	典型值	最大值	单位
R _{CT}	电阻值 (连续时间)	—	12.2	—	kΩ
C _{SC}	电容值 (开关电容)	—	80 ^[10]	—	fF

POR 和 LVD 的直流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25 °C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

注意：下表中的 PORLEV 和 VM 位数是指 VLT_CR 寄存器中的位数。有关 VLT_CR 寄存器的详细信息，请参见 *PSoC 混合信号阵列技术参考手册*。

表 19. 直流 POR 和 LVD 规范

符号	说明	最小值	典型值	最大值	单位	注释
V _{PPOR1} V _{PPOR2}	激发 PPOR 的 V _{DD} 值 PORLEV[1:0] = 01b PORLEV[1:0] = 10b	—	2.82 4.55	2.95 4.70	V V	在启动或从看门狗复位期间中， V _{DD} 必须大于或等于 2.5 V。
V _{LVD1} V _{LVD2} V _{LVD3} V _{LVD4} V _{LVD5} V _{LVD6} V _{LVD7}	激发 LVD 的 V _{dd} 值 VM[2:0] = 001b VM[2:0] = 010b VM[2:0] = 011b VM[2:0] = 100b VM[2:0] = 101b VM[2:0] = 110b VM[2:0] = 111b	2.85 2.95 3.06 4.37 4.50 4.62 4.71	2.92 3.02 3.13 4.48 4.64 4.73 4.81	2.99 ^[11] 3.09 3.20 4.55 4.75 4.83 4.95	V V V V V V V	

注释：

10. C_{SC} 是许可的设计参数，而不是测试的值。

11. 对于下降供电，始终比 V_{PPOR} (PORLEV=01) 大 50 mV 以上。

直流编程规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 20. 直流编程规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{DDP}	进行编程和清除操作时的 V_{DD}	4.5	5	5.5	V	该规范适用于外部编程工具的功能要求
$V_{DDL\text{V}}$	用于验证的低电平 V_{DD}	3.0	3.1	3.2	V	该规范适用于外部编程工具的功能要求
$V_{DDH\text{V}}$	用于验证的高电平 V_{DD}	5.1	5.2	5.3	V	该规范适用于外部编程工具的功能要求
$V_{DDI\text{WRITE}}$	Flash 写入操作的供电电压	3.0	—	5.25	V	该规范适用于器件的内部闪存写入操作
I_{DDP}	编程或验证期间的供电电流	—	5	25	mA	
V_{ILP}	编程或验证期间的输入低电平电压	—	—	0.8	V	
V_{IHP}	编程或验证期间的输入高电平电压	2.1	—	—	V	
I_{ILP}	在编程或验证期间当 V_{ILP} 应用于 P1[0] 或 P1[1] 时的输入电流	—	—	0.2	mA	驱动内部下拉电阻
I_{IHP}	在编程或验证期间当 V_{IHP} 应用于 P1[0] 或 P1[1] 时的输入电流	—	—	1.5	mA	驱动内部下拉电阻
V_{OLV}	编程或验证期间的输出低电平电压	—	—	$V_{SS} + 0.75$	V	
V_{OHV}	编程或验证期间的输出高电平电压	$V_{DD} - 1.0$	—	V_{DD}	V	
Flash _{ENPB}	每个模块的 Flash 擦写次数	50,000	—	—	—	每个模块的擦 / 写周期数
Flash _{ENT}	闪存的总擦写次数 ^[12]	1,800,000	—	—	—	擦 / 写周期数
Flash _{DR}	闪存数据保留时间	10	—	—	年	

I²C 直流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 21. 直流 I²C 规范^[13]

符号	说明	最小值	典型值	最大值	单位	注意
V_{ILI2C}	输入低电平	—	—	$0.3 \times V_{DD}$	V	$3.0\text{ V} \leq V_{DD} \leq 3.6\text{ V}$
		—	—	$0.25 \times V_{DD}$	V	$4.75\text{ V} \leq V_{DD} \leq 5.25\text{ V}$
V_{IHI2C}	输入高电平	$0.7 \times V_{DD}$	—	—	V	$3.0\text{ V} \leq V_{DD} \leq 5.25\text{ V}$

注释：

12. 允许的最高模块耐久性擦 / 写循环为 36 x 50,000 次。这可以在使用 36x1 模块（每个模块最多 50,000 次擦 / 写循环）、36x2 模块（每个模块最多 25,000 次擦 / 写循环）或 36x4 模块（每个模块最多 12,500 次擦 / 写循环）之间进行平衡（将总擦 / 写循环次数限制为 36x50,000 次，而且单个模块的擦 / 写循环次数不超过 50,000 次）。对于整个工业级范围，用户必须利用温度传感器用户模块（FlashTemp），并在写入之前将结果提供给温度参数。有关详细信息，请参见 <http://www.cypress.com> 网站上“应用手册”下的闪存 API 应用手册 AN2015。

13. 所有 GPIO 都符合直流 GPIO 规范部分中的直流 GPIO V_{IL} 和 V_{IH} 规范。I²C GPIO 引脚也符合上述规范。

SAR8 ADC 直流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 22. SAR8 ADC 直流规范

符号	说明	最小值	典型值	最大值	单位	注意
V_{ADCVREF}	引脚 P3[0] 被配置为 ADC 参考电压时的参考电压	3.0	—	5.25	V	P3[0] 的电压值（配置为 ADC 参考电压时）必须低于 V_{DD} 引脚上的芯片供电电压值。 $V_{\text{ADCVREF}} < V_{\text{DD}}$ 。
I_{ADCVREF}	P3[0] 被配置为 ADC V_{REF} 时的电流	3	—	—	mA	
INL	积分非线性	-1.5	—	+1.5	LSB	
INL（限制范围）	积分非线性包括在 0x80 上的偏移转变	-1.2 ^[14]	—	+1.2	LSB	最大 LSB 值的子范围不能超过全量程范围的 1/16。 0x7F 和 0x80 点规范被除外
DNL	微分非线性	-2.3	—	+2.3	LSB	ADC 转换在整个范围之上是单调变化的
DNL（限制范围）	微分非线性不包括 0x7F 至 0x80 转换	-1	—	+1	LSB	ADC 转换在整个范围上是单调变化的。0x7F 至 0x80 的转换规范被除外。

注释：

14. 在抽样周期内，SAR 转换器需要一个稳定的输入电压。如果在抽样周期中 SAR8 的电压由一个以上的最低有效位更改，则不可满足精度规范。

交流电气特性

芯片交流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 23. 5 V 和 3.3 V 交流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注意
$F_{\text{IMO}24}^{[15]}$	24 MHz 的内部主振荡器频率	22.8	24	25.2 ^[16、17、18]	MHz	使用出厂预设值针对 5 V 或 3.3 V 操作进行调整。请参见第 14 页上的图 6。 SLIMO 模式 = 0。
$F_{\text{IMO}6}$	6 MHz 的内部主振荡器频率	5.5	6	6.5 ^[16、17、18]	MHz	使用出厂预设值针对 5 V 或 3.3 V 操作进行调整。请参见第 14 页上的图 6。 SLIMO 模式 = 1。
$F_{\text{CPU}1}$	CPU 频率（5 V 额定值）	0.093	24	25.2 ^[16、17]	MHz	SLIMO 模式 = 0。
$F_{\text{CPU}2}$	CPU 频率（3.3 V 额定值）	0.093	12	12.6 ^[16、17]	MHz	SLIMO 模式 = 0。
$F_{48\text{M}}$	PSoC 数字模块频率	0	48	50.4 ^[16、17、19]	MHz	请参见交流数字模块规范。
$F_{24\text{M}}$	PSoC 数字模块频率	0	24	25.2 ^[17、19]	MHz	
$F_{32\text{K}1}$	内部低速振荡器频率	15	32	75	kHz	
$F_{32\text{K}2}$	外部晶振	—	32.768	—	kHz	精度取决于电容和晶振。50% 占空比。
$F_{32\text{K_U}}$	内部低速振荡器（ILO）的未调整频率	5	—	100	kHz	在复位之后以及 M8C 开始运行之前，未对 ILO 进行调整。有关该时序的详细信息，请参见《PSoC 技术参考手册》的“系统复位”一节
F_{PLL}	PLL 频率	—	23.986	—	MHz	是晶振频率的倍数（x732）。
T_{PLLSLEW}	PLL 锁定时间	0.5	—	10	ms	
$T_{\text{PLLSLEWSLOW}}$	低增益设置的 PLL 锁定时间	0.5	—	50	ms	
T_{OS}	外部晶振从启动到频率达到最终频率的 1% 所用的时间	—	1700	2620	ms	
T_{OSACC}	外部晶振从启动到频率达到最终频率的 100 ppm 所用的时间	—	2800	3800	ms	在 T_{OSACC} 周期的末尾，晶振频率与其额定频率的偏差小于 100 ppm。实现正确操作的条件是使用具有适当负载且最大驱动能力为 1 μW 的 32.768 kHz 晶振。 $3.0\text{ V} \leq V_{\text{DD}} \leq 5.5\text{ V}$, $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。
T_{XRST}	外部复位脉冲宽度	10	—	—	ms	
$\text{DC}_{24\text{M}}$	24 MHz 占空比	40	50	60	%	
DC_{ILO}	内部低速振荡器占空比	20	50	80	%	
$\text{Step}_{24\text{M}}$	24 MHz 的调整步长	—	50	—	kHz	
$F_{\text{out}48\text{M}}$	48 MHz 输出频率	45.6	48.0	50.4 ^[16、18]	MHz	使用出厂预设值进行调整。
F_{MAX}	行输入或行输出上的最大信号频率。	—	—	12.3	MHz	

注释：

15. 勘误表：器件在 $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ 温度范围内运行时，频率容差会下降到 $\pm 2.5\%$ ，如果在极限温度（ $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ 的范围外）运行，频率容差将从 $\pm 2.5\%$ 更改为 $\pm 5\%$ 。有关更多信息，请参见第 51 页上的“勘误表”内容。

16. $4.75\text{ V} < V_{\text{DD}} < 5.25\text{ V}$ 。

17. 利用内部主振荡器并针对 V_{DD} 范围进行适当调整后得出的精度。

18. $3.0\text{ V} < V_{\text{DD}} < 3.6\text{ V}$ 。

19. 有关用户模块最大频率的信息，请参见各个用户模块数据手册。

20. 更多有关信息，请参考赛普拉斯抖动规范 应用笔记，了解赛普拉斯时序产品数据手册的抖动规范 — AN5054。

表 23. 5 V 和 3.3 V 交流芯片级规范（续）

符号	说明	最小值	典型值	最大值	单位	注意
SR _{POWER_UP}	电源转换速率	—	—	250	V/ms	上电期间 V _{DD} 的转换速率。
T _{POWERUP}	从 POR 结束到 CPU 执行代码的时间	—	16	100	ms	从 0 V 开始加电。请参见《PSoC 技术参考手册》的“系统复位”一节。
t _{jitter_IMO} [20]	24 MHz IMO 周期期间的抖动 (RMS)	—	200	700	ps	
	24 MHz IMO 长期 N 周期期间的抖动 (RMS)	—	300	900	ps	N = 32
	24 MHz IMO 期间抖动 (RMS)	—	100	400	ps	
t _{jitter_PLL} [20]	24 MHz IMO 周期期间的抖动 (RMS)	—	200	800	ps	
	24 MHz IMO 长期 N 周期期间的抖动 (RMS)	—	300	1200	ps	N = 32
	24 MHz IMO 期间抖动 (RMS)	—	100	700	ps	

图 7.PLL 锁定时序图

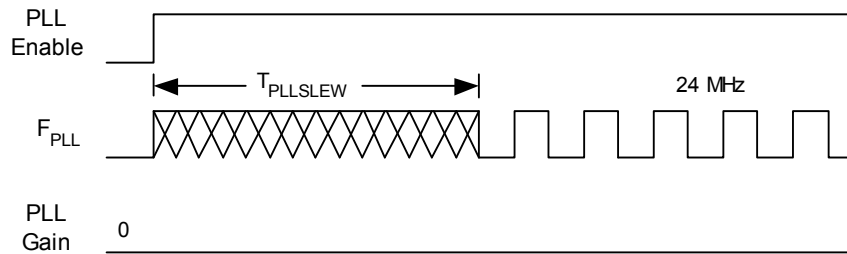


图 8. 低增益设置的 PLL 锁定时序图

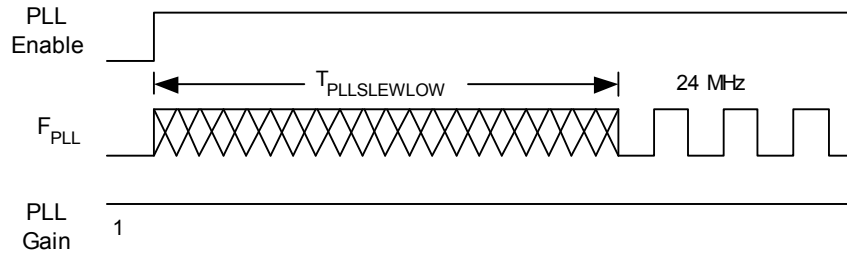
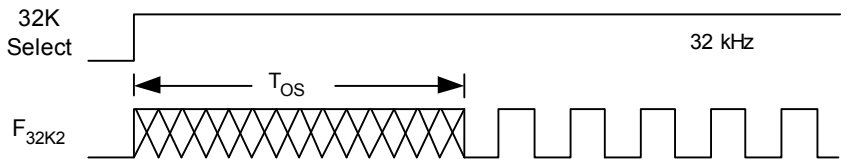


图 9. 外部晶振启动时序图



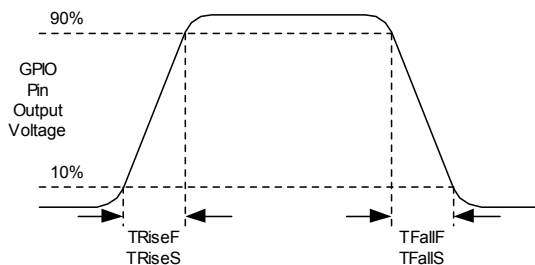
交流 GPIO 规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 24. 5 V 和 3.3 V 交流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注意
F_{GPIO}	GPIO 工作频率	0	—	12.3	MHz	正常强驱动模式
TRiseF	上升时间，正常强驱动模式，Cload = 50 pF	3	—	18	ns	$V_{\text{DD}} = 4.5 \text{ V}$ 至 5.25 V，10% 至 90%
TFallF	下降时间，正常强驱动模式，Cload = 50 pF	2	—	18	ns	$V_{\text{DD}} = 4.5 \text{ V}$ 至 5.25 V，10% 至 90%
TRiseS	上升时间，慢速强驱动模式，Cload = 50 pF	10	27	—	ns	$V_{\text{DD}} = 3 \text{ V}$ 至 5.25 V，10% 至 90%
TFallS	下降时间，慢速强驱动模式，Cload = 50 pF	10	22	—	ns	$V_{\text{DD}} = 3 \text{ V}$ 至 5.25 V，10% 至 90%

图 10. 通用 I/O 时序图



运算放大器交流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C 、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

建立时间、转换速率和增益带宽依赖于模拟连续时间 PSOC 模块。

电压 = 3.3 V 时不支持功耗为高且运算放大器偏压为高的情况。

表 25. 5 V 交流运算放大器规范

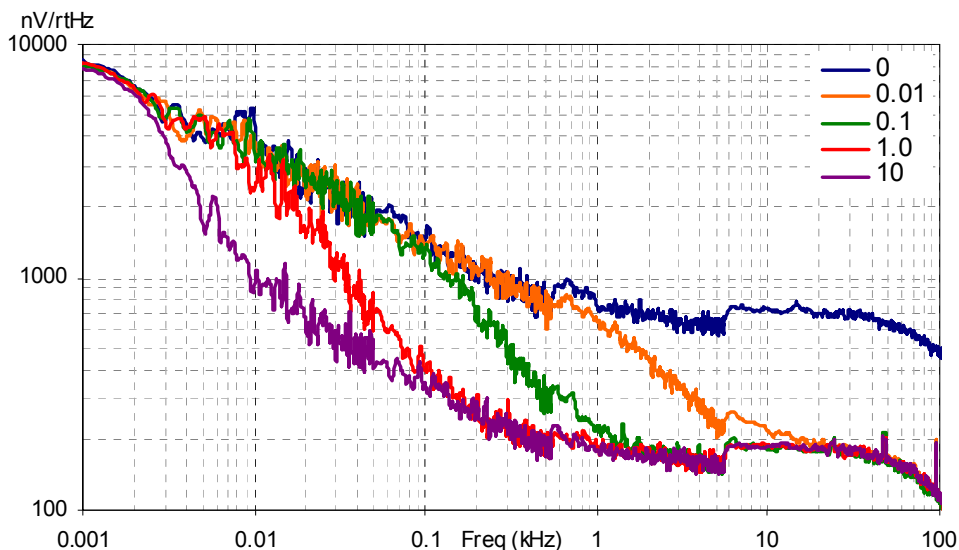
符号	说明	最小值	典型值	最大值	单位
T_{ROA}	从 ΔV 为 80% 到 ΔV 为 0.1% 的上升建立时间 (10 pF 负载, 单位增益)	—	—	3.9	μs
	功耗 = 低, 运算放大器偏压 = 低	—	—	0.72	μs
	功耗 = 中, 运算放大器偏压 = 高	—	—	0.62	μs
	功耗 = 高, 运算放大器偏压 = 高	—	—	—	—
T_{SOA}	从 ΔV 为 20% 到 ΔV 为 0.1% 的下降建立时间 (10 pF 负载, 单位增益)	—	—	5.9	μs
	功耗 = 低, 运算放大器偏压 = 低	—	—	0.92	μs
	功耗 = 中, 运算放大器偏压 = 高	—	—	0.72	μs
	功耗 = 高, 运算放大器偏压 = 高	—	—	—	—
SR_{ROA}	上升转换速率 (20% - 80%) (10 pF 负载, 单位增益)	0.15	—	—	V/ μs
	功耗 = 低, 运算放大器偏压 = 低	1.7	—	—	V/ μs
	功耗 = 中, 运算放大器偏压 = 高	6.5	—	—	V/ μs
	功耗 = 高, 运算放大器偏压 = 高	—	—	—	—
SR_{FOA}	下降转换速率 (20% - 80%) (10 pF 负载, 单位增益)	0.01	—	—	V/ μs
	功耗 = 低, 运算放大器偏压 = 低	0.5	—	—	V/ μs
	功耗 = 中, 运算放大器偏压 = 高	4.0	—	—	V/ μs
	功耗 = 高, 运算放大器偏压 = 高	—	—	—	—
BW_{OA}	增益带宽积	0.75	—	—	MHz
	功耗 = 低, 运算放大器偏压 = 低	3.1	—	—	MHz
	功耗 = 中, 运算放大器偏压 = 高	5.4	—	—	MHz
	功耗 = 高, 运算放大器偏压 = 高	—	—	—	—

表 26. 3.3 V 交流运算放大器规范

符号	说明	最小值	典型值	最大值	单位
T_{ROA}	从 ΔV 为 80% 到 ΔV 为 0.1% 的上升建立时间 (10 pF 负载, 单位增益)	—	—	3.92	μs
	功耗 = 低, 运算放大器偏压 = 低	—	—	0.72	μs
	功耗 = 中, 运算放大器偏压 = 高	—	—	—	—
T_{SOA}	从 ΔV 为 20% 到 ΔV 为 0.1% 的下降建立时间 (10 pF 负载, 单位增益)	—	—	5.41	μs
	功耗 = 低, 运算放大器偏压 = 低	—	—	0.72	μs
	功耗 = 中, 运算放大器偏压 = 高	—	—	—	—
SR_{ROA}	上升转换速率 (20% - 80%) (10 pF 负载, 单位增益)	0.31	—	—	V/ μs
	功耗 = 低, 运算放大器偏压 = 低	2.7	—	—	V/ μs
	功耗 = 中, 运算放大器偏压 = 高	—	—	—	—
SR_{FOA}	下降转换速率 (20% - 80%) (10 pF 负载, 单位增益)	0.24	—	—	V/ μs
	功耗 = 低, 运算放大器偏压 = 低	1.8	—	—	V/ μs
	功耗 = 中, 运算放大器偏压 = 高	—	—	—	—
BW_{OA}	增益带宽积	0.67	—	—	MHz
	功耗 = 低, 运算放大器偏压 = 低	2.8	—	—	MHz
	功耗 = 中, 运算放大器偏压 = 高	—	—	—	—

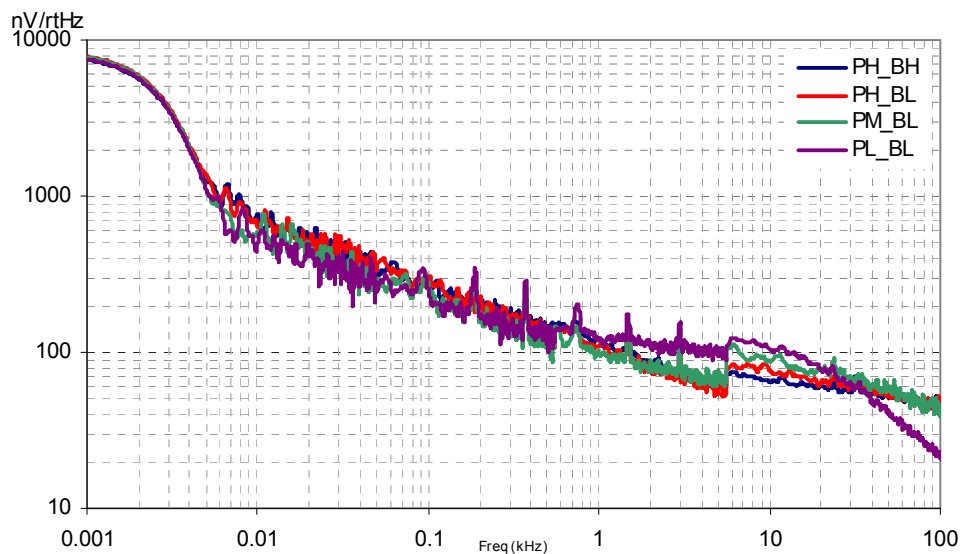
当 P2[4] 上的电容旁路时，分布到每个模块的模拟接地信号的噪声最多可降至原来的 1/5（14 dB）。这种情况所采用的频率高于通过片上 8.1 kΩ 电阻和外部电容定义的拐角频率。

图 11. 采用 P2[4] 旁路时的典型 AGND 噪声



在较低频率下，运算放大器的噪声与 $1/f$ 成正比，与功率无关，并且取决于器件的形状。在较高频率下，功耗水平越高，噪声谱级会越低。

图 12. 典型的运算放大器噪声



交流低功耗比较器规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 27. 交流低功耗比较器规范

符号	说明	最小值	典型值	最大值	单位	注释
T_{RLPC}	LPC 响应时间	—	—	50	ms	≥ 50 mV 过驱比较器参考设置 (在 V_{REFLPC} 中)

交流数字模块规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 28. 5 V 和 3.3 V 交流数字模块规范

功能	说明	最小值	典型值	最高值	单位	注意
所有功能	模块输入时钟频率					
	$V_{DD} \geq 4.75$ V	—	—	50.4	MHz	
	$V_{DD} < 4.75$ V	—	—	25.2	MHz	
定时器	输入时钟频率					
	无捕获性能, $V_{DD} \geq 4.75$ V	—	—	50.4	MHz	
	无捕获性能, $V_{DD} < 4.75$ V	—	—	25.2	MHz	
	具有捕获性能	—	—	25.2	MHz	
	捕获脉冲宽度	50 ^[21]	—	—	ns	
计数器	输入时钟频率					
	无使能输入, $V_{DD} \geq 4.75$ V	—	—	50.4	MHz	
	无使能输入, $V_{DD} < 4.75$ V	—	—	25.2	MHz	
	带有使能输入	—	—	25.2	MHz	
	使能输入脉冲宽度	50 ^[21]	—	—	ns	
死区	停止 (kill) 脉冲宽度					
	异步重启模式	20	—	—	ns	
	同步重启模式	50 ^[21]	—	—	ns	
	禁用模式	50 ^[21]	—	—	ns	
	输入时钟频率					
	$V_{DD} \geq 4.75$ V	—	—	50.4	MHz	
	$V_{DD} < 4.75$ V	—	—	25.2	MHz	
CRCPRS (PRS 模式)	输入时钟频率					
	$V_{DD} \geq 4.75$ V	—	—	50.4	MHz	
	$V_{DD} < 4.75$ V	—	—	25.2	MHz	
CRCPRS (CRC 模式)	输入时钟频率	—	—	25.2	MHz	
SPIM	输入时钟频率	—	—	8.2	MHz	SPI 串行时钟 (SCLK) 频率等于输入时钟被二分频后得到的频率。
SPIS	输入时钟 (SCLK) 频率	—	—	4.1	MHz	在 SPIS 模式下, 输入时钟为 SPI SCLK。
	相邻传输之间的 $SS_Negated$ 宽度	50 ^[21]	—	—	ns	
发送器	输入时钟频率					波特率等于输入时钟被 8 分频后得到的频率。
	$V_{DD} \geq 4.75$ V, 两个停止位	—	—	50.4	MHz	
	$V_{DD} \geq 4.75$ V, 一个停止位	—	—	25.2	MHz	
	$V_{DD} < 4.75$ V	—	—	25.2	MHz	
接收器	输入时钟频率					波特率等于输入时钟被 8 分频后得到的频率。
	$V_{DD} \geq 4.75$ V, 两个停止位	—	—	50.4	MHz	
	$V_{DD} \geq 4.75$ V, 一个停止位	—	—	25.2	MHz	
	$V_{DD} < 4.75$ V	—	—	25.2	MHz	

注释:

21. 50 ns 的最小输入脉宽基于在 24 MHz (42 ns 额定周期) 下运行的输入同步器。

交流模拟输出缓冲区规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 29. 5 V 交流模拟输出缓冲区规范

符号	说明	最小值	典型值	最大值	单位
T_{ROB}	达到 0.1% 的上升建立时间，1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	—	—	2.5	μs
		—	—	2.5	μs
T_{SOB}	达到 0.1% 时的下降建立时间，1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	—	—	2.2	μs
		—	—	2.2	μs
SR_{ROB}	上升转换速率（20% - 80%），1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	0.65	—	—	V/ μs
		0.65	—	—	V/ μs
SR_{FOB}	下降转换速率（80% - 20%），1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	0.65	—	—	V/ μs
		0.65	—	—	V/ μs
BW_{OB}	小信号带宽，20 mV _{pp} ，3 dB BW，100 pF 负载 功耗 = 低 功耗 = 高	0.8	—	—	MHz
		0.8	—	—	MHz
BW_{OB}	大信号带宽，1 V _{pp} ，3 dB BW，100 pF 负载 功耗 = 低 功耗 = 高	300	—	—	kHz
		300	—	—	kHz

表 30. 3.3 V 交流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位
T_{ROB}	达到 0.1% 的上升建立时间，1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	—	—	3.8	μs
		—	—	3.8	μs
T_{SOB}	达到 0.1% 时的下降建立时间，1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	—	—	2.6	μs
		—	—	2.6	μs
SR_{ROB}	上升转换速率（20% - 80%），1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	0.5	—	—	V/ μs
		0.5	—	—	V/ μs
SR_{FOB}	下降转换速率（80% - 20%），1 V 步长，100 pF 负载 功耗 = 低 功耗 = 高	0.5	—	—	V/ μs
		0.5	—	—	V/ μs
BW_{OB}	小信号带宽，20 mV _{pp} ，3 dB BW，100 pF 负载 功耗 = 低 功耗 = 高	0.7	—	—	MHz
		0.7	—	—	MHz
BW_{OB}	大信号带宽，1 V _{pp} ，3 dB BW，100 pF 负载 功耗 = 低 功耗 = 高	200	—	—	kHz
		200	—	—	kHz

交流外部时钟规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 31. 5 V 交流外部时钟规范

符号	说明	最小值	典型值	最大值	单位
F _{OSCEXT}	频率	0.093	—	24.6	MHz
—	高周期	20.6	—	5300	ns
—	低周期	20.6	—	—	ns
—	从加电 IMO 至转换的时间	150	—	—	μs

表 32. 3.3 V 交流外部时钟规范

符号	说明	最小值	典型值	最大值	单位
F _{OSCEXT}	一分频 CPU 时钟的频率 [22]	0.093	—	12.3	MHz
F _{OSCEXT}	二分频或更高分频的 CPU 时钟时的频率 [23]	0.186	—	24.6	MHz
—	一分频 CPU 时钟的高周期	41.7	—	5300	ns
—	一分频 CPU 时钟的低周期	41.7	—	—	ns
—	从加电 IMO 至转换的时间	150	—	—	μs

交流编程规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25 ° 和且电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 33. 交流编程规范

符号	说明	最小值	典型值	最大值	单位	注释
T _{RSCLK}	SCLK 的上升时间	1	—	20	ns	
T _{FSCLK}	SCLK 的下降时间	1	—	20	ns	
T _{SSCLK}	到 SCLK 下降沿的数据建立时间	40	—	—	ns	
T _{HSCLK}	从 SCLK 下降沿后的数据保持时间	40	—	—	ns	
F _{SCLK}	SCLK 的频率	0	—	8	MHz	
T _{ERASEB}	Flash 擦除时间（模块）	—	20	—	ms	
T _{WRITE}	闪存模块写时间	—	20	—	ms	
T _{DSCLK}	从 SCLK 下降沿后的数据输出延迟时间	—	—	45	ns	V _{DD} > 3.6
T _{DSCLK3}	从 SCLK 下降沿后的数据输出延迟时间	—	—	50	ns	3.0 ≤ V _{DD} ≤ 3.6
T _{ERASEALL}	Flash 擦除时间（批量）	—	80	—	ms	一次性擦除所有模块和保护字段
T _{PROGRAM_HOT}	闪存模块擦除 + 闪存模块写时间	—	—	100 ^[25]	ms	0 °C ≤ T _j ≤ 100 °C
T _{PROGRAM_COLD}	闪存模块擦除 + 闪存模块写时间	—	—	200 ^[25]	ms	-40 °C ≤ T _j ≤ 0 °C

注释：

22. 工作电压为 3.3 V 时，CPU 最大频率为 12 MHz。当 CPU 时钟分频器设为 1 时，外部时钟必须符合最大频率和占空比的要求。
23. 如果外部时钟的频率大于 12 MHz，必须将 CPU 时钟分频器设为 2 或更大值。在这种情况下，CPU 时钟分频器可确保满足 50% 占空比的要求。
24. 在该 R2R ADC 中，最大采样率为：3.0/8 = 375KSPS
25. 对于整个工业级范围，用户必须采用温度传感器用户模块（FlashTemp），并在写入闪存前将结果添加到温度参数内。有关详细信息，请参见 <http://www.cypress.com> 网站上“应用笔记”下的闪存 API 应用笔记 AN2015。

SAR8 ADC 交流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 到 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 34. SAR8 ADC 交流规范^[24]

符号	说明	最小值	典型值	最大值	单位
Freq ₃	输入时钟频率为 3 V	—	—	3.075	MHz
Freq ₅	输入时钟频率为 5 V	—	—	3.075	MHz

I²C 交流规范

下表分别列出了在以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 3.0 V 至 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数适用于温度为 25°C、电压为 5 V 和 3.3 V 的情况，且仅供设计指导之用。

表 35. I²C SDA 和 SCL 引脚 ($V_{DD} > 3.0\text{ V}$) 的交流电气特性

符号	说明	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
F _{SCL I2C}	SCL 时钟频率	0	100	0	400	kHz
T _{HDSTA I2C}	(重复) START 条件的保持时间。经过这段时间后，会生成第一个时钟脉冲。	4.0	—	0.6	—	μs
T _{LOW I2C}	SCL 时钟的低电平周期	4.7	—	1.3	—	μs
T _{HIGH I2C}	SCL 时钟的高电平周期	4.0	—	0.6	—	μs
T _{SUSTA I2C}	重复 START 事件的建立时间	4.7	—	0.6	—	μs
T _{HDDAT I2C}	数据保持时间	0	—	0	—	μs
T _{SUDAT I2C}	数据建立时间	250	—	100 ^[26]	—	ns
T _{SUSTOI2C}	STOP 事件的建立时间	4.0	—	0.6	—	μs
T _{BUFI2C}	STOP 和 START 事件之间的总线空闲时间	4.7	—	1.3	—	μs
T _{SPI2C}	输入滤波器抑制的尖峰脉冲宽度。	—	—	0	50	ns

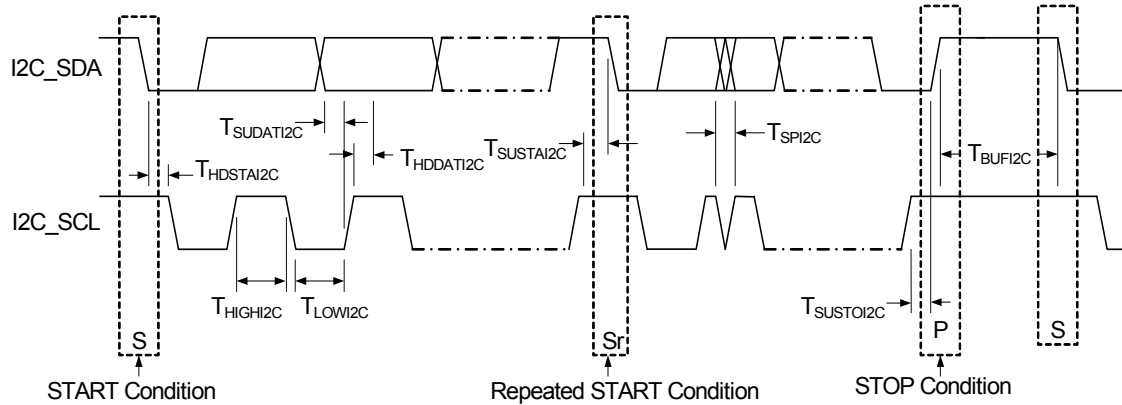
注释：

26. 快速模式 I2C 总线器件可以用于标准模式 I2C 总线系统，但必须满足 $t_{\text{SU: DAT}} \geq 250\text{ ns}$ 的要求。如果器件不延长 SCL 信号的低电平周期，这种情况会自动发生。如果此类器件延长 SCL 信号的低电平周期，则它必须在 SCL 线被释放之前将下一个数据位输出到 SDA 线 $t_{\text{max}} + t_{\text{SU: DAT}} = 1000 + 250 = 1250\text{ ns}$ （根据标准模式 I2C 总线规范）。

表 36. I²C SDA 和 SCL 引脚 ($V_{DD} < 3.0\text{ V}$) 的交流电气特性 (不支持快速模式)

符号	说明	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
$F_{SCL I2C}$	SCL 时钟频率	0	100	—	—	kHz
$T_{HDSTA I2C}$	(重复) START 条件的保持时间。经过这段时间后, 会生成第一个时钟脉冲。	4.0	—	—	—	μs
$T_{LOW I2C}$	SCL 时钟的低电平周期	4.7	—	—	—	μs
$T_{HIGH I2C}$	SCL 时钟的高电平周期	4.0	—	—	—	μs
$T_{SUSTA I2C}$	重复 START 事件的建立时间	4.7	—	—	—	μs
$T_{HDDAT I2C}$	数据保持时间	0	—	—	—	μs
$T_{SUDAT I2C}$	数据建立时间	250	—	—	—	ns
$T_{SUSTOI2C}$	STOP (停止) 事件的建立时间	4.0	—	—	—	μs
T_{BUFI2C}	STOP 和 START 事件之间的总线空闲时间	4.7	—	—	—	μs
T_{SPI2C}	输入滤波器抑制的尖峰脉冲宽度。	—	—	—	—	ns

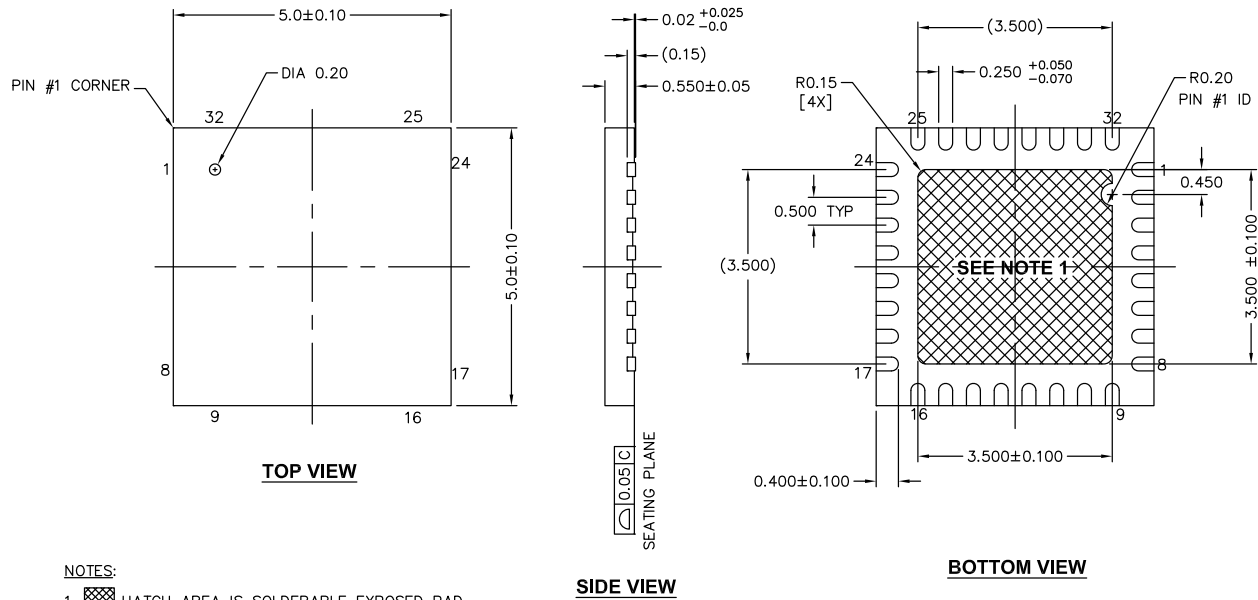
图 13.I²C 总线上快速 / 标准模式的时序定义



封装信息

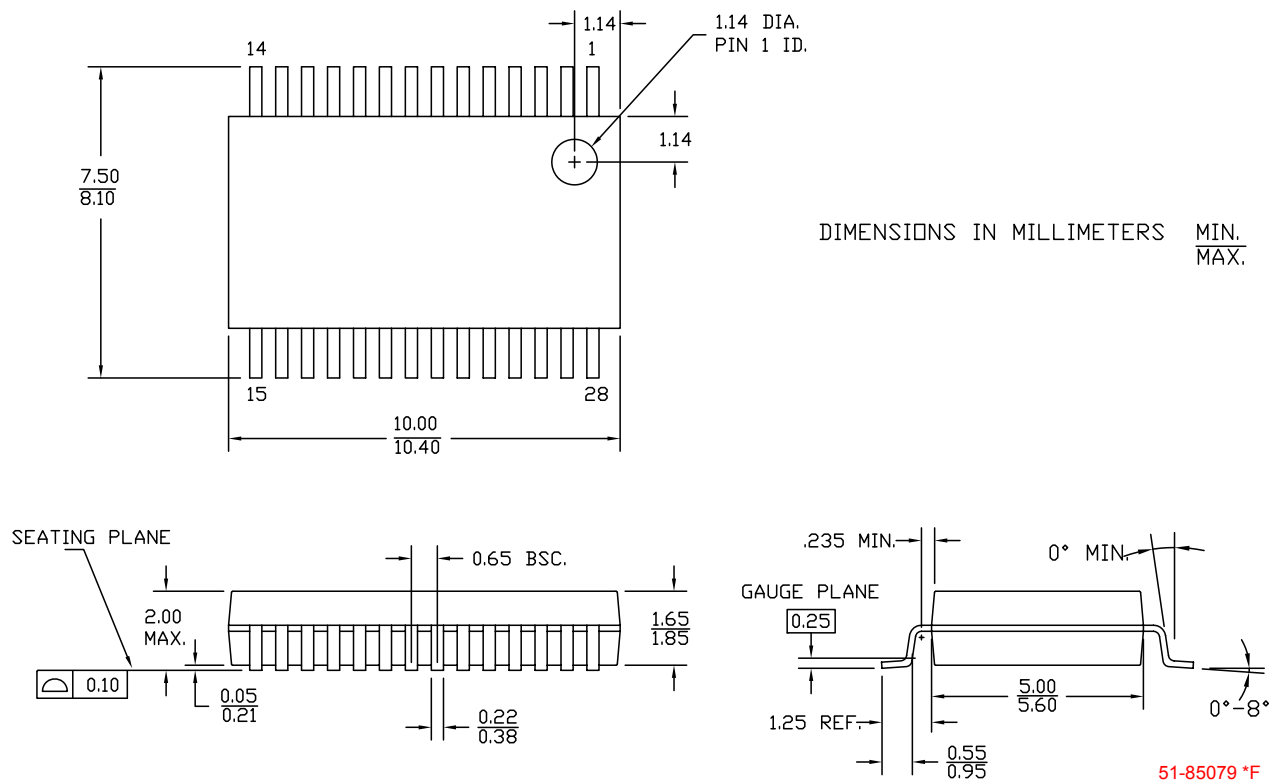
本节介绍了 CY8C23x33 PSoC 器件的封装规范、每种封装的热阻、回流焊峰值温度及晶振引脚上的典型封装电容。

图 14.32 引脚（5x5 mm）QFN



001-42168 *E

图 15.28 引脚 (210 Mil) SSOP



热阻

表 37. 封装的热阻

封装	典型 $\theta_{JA}^{[27]}$
32 QFN	19.4 °C/W
28 SSOP	95 °C/W

晶振引脚上的电容

表 38. 晶振引脚上的典型封装容值

封装	封装容值
32 QFN	2.0 pF
28 SSOP	2.8 pF

回流焊峰值温度

以下是要实现良好的可焊性需要达到的最低回流焊峰值温度。

表 39. 回流焊峰值温度

封装	最高峰值温度	最高峰值温度下的时间
32 QFN	260 °C	30 s
28 SSOP	260 °C	30 s

注释:

27. $T_J = T_A + \text{功耗} \times \theta_{JA}$

订购信息

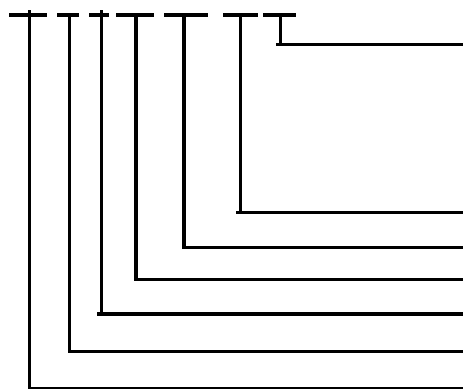
下表列出了 CY8C23X33 PSoC 器件系列的关键封装特性和订购代码。

表 40. CY8C23X33 PSoC 器件系列的关键特性和订购信息

封装	订购代码	闪存 (KB)	RAM (B)	温度 范围	数字模块 (共 4 行)	模拟模块 (共 3 列)	数字 I/O 引脚	模拟输入	模拟输出	XRES 引脚
32 引脚 QFN	CY8C23533-24LQXI	8	256	-40 °C 至 +85 °C	4	4	26	12	2	有
32 引脚 QFN (盘带封装)	CY8C23533-24LQXIT	8	256	-40 °C 至 +85 °C	4	4	26	12	2	有
28 引脚 (210 Mil) SSOP	CY8C23433-24PVXI	8	256	-40 °C 至 +85 °C	4	4	26	12	2	无
28 引脚 (210 Mil) SSOP (盘带封装)	CY8C23433-24PVXIT	8	256	-40 °C 至 +85 °C	4	4	26	12	2	无

订购代码定义

CY 8 C 23 xxx-24xx



Package Type:
 PX = PDIP Pb-free
 SX = SOIC Pb-free
 PVX = SSOP Pb-free
 LFX/LKX/LTX/LQX/LCX = QFN Pb-free
 AX = TQFP Pb-free
 Speed: 24 MHz
 Part Number
 Family Code
 Technology Code: C = CMOS
 Marketing Code: 8 = Cypress PSoC
 Company ID: CY = Cypress

Thermal Rating:
 C = Commercial
 I = Industrial
 E = Extended

缩略语

所使用的缩略语

表 41 列出了本文档中使用的缩略语。

表 41. 本数据手册中使用的缩略语

缩略语	说明	缩略语	说明
AC	交流	MIPS	每秒百万条指令
ADC	模数转换器	PCB	印刷电路板
API	应用编程接口	PGA	可编程增益放大器
CPU	中央处理单元	PLL	锁相环
CRC	循环冗余校验	POR	上电复位
CT	连续时间	PPOR	精密上电复位
DAC	数模转换器	PRS	伪随机序列
DC	直流	PSoC®	可编程片上系统
DNL	微分非线性	PWM	脉冲宽度调制器
DTMF	双音多频	QFN	四方扁平无引脚器件
ECO	外部晶振	RTC	实时时钟
EEPROM	电可擦除可编程只读存储器	SAR	逐次逼近
GPIO	通用 I/O	SC	开关电容
ICE	在线仿真器	SLIMO	低速 IMO
IDE	集成开发环境	SMP	开关模式泵
ILO	内部低速振荡器	SOIC	小外形集成电路
IMO	内部主振荡器	SPI™	串行外设接口
INL	积分非线性	SRAM	静态随机存取存储器
I/O	输入 / 输出	SROM	监控只读存储器
IrDA	红外数据协会	SSOP	紧缩小外形封装
ISSP	系统内串行编程	UART	通用异步接收器 / 发送器
LPC	低功耗电压比较器	USB	通用串行总线
LVD	低电压检测	WDT	看门狗定时器
MAC	乘法累加器	XRES	外部复位
MCU	微控制器单元		

参考文档

设计辅助 — 读取和写入 PSoC® 闪存 — [AN2015](#) (001-40459)

文档规范

测量单位

表 42 列出了测量单位。

表 42. 测量单位

符号	测量单位	符号	测量单位
kB	1024 个字节	ms	毫秒
dB	分贝	ns	纳秒
°C	摄氏度	ps	皮秒
fF	飞法	μV	微伏
pF	皮法	mV	毫伏
kHz	千赫兹	mVpp	毫伏峰峰值
MHz	兆赫兹	nV	纳伏
LSB	最低有效位	V	伏特
kΩ	千欧	μW	微瓦
μA	微安	W	瓦特
mA	毫安	mm	毫米
nA	纳安	ppm	百万分率
pA	皮安	%	百分比
μs	微秒		

数字规范

十六进制数字中的所有字母均为大写，结尾带小写的 ‘h’（例如，‘14h’ 或 ‘3Ah’）。十六进制数字还可以使用前缀 ‘0x’ 来表示（C 编码规范）。二进制数字在结尾带小写的 ‘b’（例如，‘01010100b’ 或 ‘01000011b’）。不带 ‘h’ 或 ‘b’ 的数字是十进制数字。

术语表

高电平有效	1. 一种逻辑信号，它的激活状态为逻辑 1。 2. 一种逻辑信号，它的逻辑 1 状态作为两个状态中较高的电压状态。
模拟模块	基本可编程运算放大器电路。它们是 SC（开关电容）和 CT（连续时间）模块。这些模块内部互联，能够提供 ADC、DAC、多极滤波器、放大器、增益级等多种功能。
模数转换器（ADC）	将模拟信号转换为相应量级的数字信号的器件。通常，ADC 可以将电压转换成数字值。数模转换器（DAC）可以用于执行相反的操作。
API（应用编程接口）	一系列的软件程序，包括计算机应用与低层服务和函数（例如，用户模块和库）之间的接口。API 作为程序员创建软件应用时使用的构建模块。
异步	其数据被立即确认或作出响应的信号，与任何时钟信号无关。
带隙参考	一个稳定电压的参考设计将 VT 温度正系数与 VBE 的温度负系数相匹配，以生成参考的零温度系数（理想情况）。
带宽	1. 消息或信息处理系统的频率范围（单位为赫兹）。 2. 放大器（或吸收器）有大幅增益（或损失）所在的频谱区的宽度；有时，它表示更为具体，例如，半峰宽。
偏置	1. 数值与参考值之间的系统偏差。 2. 一组值的平均值偏离参考值的幅度。 3. 应用于器件的电力、机械力、磁场或其他力（场），以建立运行器件所需的参考电平。
模块	1. 用于执行单项功能的功能单元，例如振荡器。 2. 针对执行某个功能的目的而配置的功能单元，例如，PSoC 数字模块或 PSoC 模拟模块。
缓冲区	1. 用来补偿数据从一个器件传输至另一个器件时速度之差的数据存储区。通常是指为 I/O 操作保留的区域，可在此区域读取或写入数据 2. 往往在将数据发送到外部器件之前或者从外部器件接收数据之前，留出一部分用于存储数据的存储器空间。 3. 用于降低系统的输出阻抗的放大器。
总线	1. 网络的命名连接。将网络捆绑到总线中，便于使用类似的路由模式路由网络。 2. 用于执行通用功能并携带类似数据的一组信号。通常使用向量符号来表示；例如，地址 [7:0]。 3. 作为一组相关器件上通用连接的一个或多个导体。
时钟	是指生成具有固定频率和占空比的周期信号的器件。有时，时钟可以用来同步化不同的逻辑模块。
比较器	两个输入电平同时满足预定振幅要求时，生成输出电压或电流的电气电路。
编译器	一种将高级语言（例如 C 语言）转换成机器语言的程序。
配置空间	在 PSoC 器件中，当 CPU_F 寄存器中的 XIO 位设置为 ‘1’ 时，可以访问寄存器空间。
晶体振荡器	由压电晶体控制频率的振荡器。通常情况下，压电晶体对环境温度的敏感度低于其他电路组件。
循环冗余校验（CRC）	用于检测数据通信中的错误的计算，通常使用线性反馈移位寄存器进行计算。相似算法可用于其他多种用途，例如，数据压缩。
数据总线	计算机用来从存储器位置向中央处理单元（CPU）或反向传送信息的双向信号组。一般来说，用来传送数字功能之间数据的信息组。

术语表（续）

调试器	允许用户分析正在开发系统操作中的软件和硬件系统。调试器通常允许开发人员单步调试固件，设置断点，以及分析存储器。
死区	两个或多个信号都没有处于活动状态或切换状态的一段时间。
数字模块	可作为计数器、定时器、串行接收器、串行发送器、CRC 发生器、伪随机数字发生器或 SPI 的 8 位逻辑模块。
数模转换器 (DAC)	可将数字信号转换为相应量级的模拟信号的器件。模数转换器 (ADC) 执行相反的操作。
占空比	时钟周期的高电平时间与其低电平时间的关系，表示为一个百分比。
仿真器	用一个系统复制（提供仿真功能）另一个系统的功能，使第一个系统与第二个系统的作用相似。
外部复位 (XRES)	传入 PSoC 器件的有效高电平信号，使得 CPU 和模块的所有操作都停止并返回到预定义的状态。
Flash	电可编程和擦除、非易失性技术，为用户提供 EPROM 的可编程性和数据存储，以及系统内可擦除性。非易失性表示断电时数据仍保留。
Flash 模块	可一次性编程的最小闪存 ROM 空间及受保护的闪存最小空间。闪存模块大小为 64 个字节。
频率	是指每个时间单位内的周期数量或事件数量，用于实现周期函数。
增益	分别为输出电流、电压或功率与相应的输入电流、电压或功率之间的比率。增益的单位通常为分贝 (dB)。
I ² C	由飞利浦半导体（现更名为 NXP 半导体）开发的两线串行计算机总线。I ² C 是内部集成电路。它用于连接嵌入式系统中的低速外设。最初的系统创建于 20 世纪 80 年代初期，当时只作为电池控制接口，但后来被用作构建控制电子器件使用的简单的内部总线系统。I ² C 仅使用两个双向引脚（时钟引脚和数据引脚），两者都在 +5 V 下运行，并使用上拉电阻。总线在标准模式下的运行速度为 100 Kb/ 秒，在快速模式下为 400 Kb/ 秒。
ICE	在线仿真器允许用户在硬件环境下测试项目，同时在软件环境（PSoC Designer）下查看调试器件活动。
输入 / 输出 (I/O)	将数据引入系统或从系统中提取数据的器件。
中断	由于流程外部事件导致的、且在暂停后可恢复流程的流程暂停，例如执行计算机程序。
中断服务子程序 (ISR)	M8C 收到硬件中断时常规代码执行传入的代码块。许多中断源可能都有各自的优先级和单独的 ISR 代码模块。各个 ISR 代码模块均以 RETI 指令结束，并将器件返回到离开常规程序执行的程序点。
抖动	1. 从其理想位置跃变的时序错位。在串行数据流中发生的典型损坏。 2. 一个或多个信号特性突然发生的意外变化，例如连续脉冲之间的间隔、连续周期之间的振幅或连续周期的频率或相位。
低压检测 (LVD)	在 V _{DD} 降低到选定阈值以下时，可检测 V _{DD} 并生成系统中断的电路。
M8C	8 位哈佛（Harvard）架构微处理器。微处理器通过连接至闪存、SRAM 和寄存器空间来协调 PSoC 内部的所有活动。
主设备	用于控制两个器件间数据交换时序的器件。或当器件在宽度方面串联时，主设备是控制串联器件和外部接口之间数据交换时序的器件。受控制的器件被称为从设备。

术语表（续）

微控制器	主要用于控制系统和产品的集成电路器件。除 CPU 外，微控制器通常包括存储器、定时电路和 I/O 电路。原因是可用最少数量的芯片制成控制器，允许执行包含最小器件数量的控制器，从而能实现最大程度的微型化。同时，也减少控制器的体积和成本。由于微控制器是一个微处理器，它通常不用于通用计算功能。
混合信号	是指包含模拟和数字技术及组件的电路。
调制器	在载波上附加信号的器件。
噪声	1. 会影响信号，且可使信号携带的信息失真的干扰。 2. 电压、电流或数据等任何实体的其中一种或多种特性的随机变化。
振荡器	可受晶控，并用于生成时钟频率的电路。
奇偶校验	用于测试传输数据的技术。通常，将一个二进制数字添加到数据中，以便求所有二进制数据奇数之和（奇校验）或偶数之和（偶校验）。
锁相环（PLL）	用来控制 振荡器 以便维持与参考信号相关的常相角的的电气电路。
引脚分布	引脚号分配：印刷电路板（PCB）封装中 PSoC 器件及其物理对立方的逻辑输入与输出之间的关系。引脚分布涉及到原理图与 PCB 设计（两者均是计算机生成的文件）之间链接的引脚号，也包括引脚名称。
端口	一组引脚，通常有八个。
上电复位（POR）	当电压下降至预设电压时强迫 PSoC 器件复位的电路。这是这是硬件复位的一种类型。
PSoC®	赛普拉斯半导体的 PSoC® 是注册商标，可编程片上系统（Programmable System-on-Chip™）是赛普拉斯的商标
PSoC Designer™	赛普拉斯的可编程片上系统技术的软件。
脉冲宽度调制器（PWM）	以占空比形式表示的输出，随着应用测量对象的不同而变化。
RAM	随机存取存储器的缩略语。数据存储器件，可以对该器件进行读写操作。
寄存器	具有特定容量（例如一位或字节）的存储器件。
复位	使系统返回已知状态的方法。请参见硬件复位和软件复位部分的内容。
ROM	只读存储器的缩略语。数据存储器件，可以对该器件进行读操作但无法进行写操作。
串行	1. 表示所有事件在其中连续发生的流程。 2. 表示在单个器件或通道中两个或多个相关活动连续发生。
建立时间	输入从一个值改为另一个值后，输出信号或值变为稳定状态需要的时长
移位寄存器	按顺序向左或向右转移一个文字以便输出串行数据流的存储器存储器件
从设备	允许另一个器件控制两个器件之间数据交换的时序的器件。或者，以脉冲宽度级联器件时，从设备是允许另一个器件控制级联器件与外部接口之间数据交换的时序的器件。控制器件被称为主设备。

术语表（续）

SRAM	静态随机存取存储器的缩略语。一种存储器器件，允许用户存储和检索高速率的数据。使用该术语静态的原因是个值被加载到 SRAM 单元后，该值仍然保持不变，直到明确修改该值，或器件的电源断开时为止。
SROM	监控只读存储器的缩略语。 SROM 保留用以引导器件、校准电路和执行闪存操作的代码。使用常规用户代码访问 SROM 功能，并从闪存中运行。
停止位	是特征或模块带有的信号，用于使接收器件准备好接收下一个特征或模块。
同步	1. 是指其数据未被确认或做出响应，直到时钟信号的下一个边沿有效为止的信号。 2. 其操作由时钟信号进行同步的系统。
三态	其输出可采用三种状态的功能： 0 、 1 和 Z （高阻抗）。该功能不驱动 Z 状态下的任何值，在许多方面，它可以被视为从其余电路断开，允许另一次输出驱动相同网络。
UART	UART 或通用异步接收器 - 发射器在数据并行位和串行位之间转换。
用户模块	需要全面管理和配置低级模拟和数字 PSoC 模块的预构建、预测试硬件 / 固件外围功能。此外，用户模块还针对外围功能提供高级 API （ <i>应用编程接口</i> ）。
用户空间	寄存器映射的组 0 空间。执行常规程序期间和初始化期间，很可能对该组中的寄存器进行了修改。只有程序初始化期间，会可能对组 1 中的寄存器进行修改。
V_{DD}	电源网络名称，意为“电压漏极”。正极的电源信号。电压通常为 5 V 或 3.3 V 。
V_{SS}	电源网络名称，意为“电压源”。负极的电源信号。
看门狗定时器	一个必须定期刷新的定时器。如果未定期刷新，则 CPU 会在指定时间期间后复位。

勘误表

本节介绍的是 CY8C23433、CY8C23533 PSoc® 可编程片上系统系列的勘误表。勘误表中包括勘误触发条件、影响范围、可用解决方案和芯片修订适用性。

若有任何问题，请联系您本地赛普拉斯销售代表。

受影响的器件型号

器件型号	订购信息
CY8C23433	CY8C23433-24PVXI
	CY8C23433-24PVXIT
CY8C23533	CY8C23533-24LQXI
	CY8C23533-24LQXIT

CY8C23433 合格状态

产品状态：量产

CY8C23433 勘误表摘要

该表定义了可用器件 CY8C23433 器件系列的勘误表适用性。‘X’ 字符表示该勘误表属于已选定的器件。

注意：下表中的勘误表项被超链接。通过点击该项可以查看其说明内容。

项目	器件型号	芯片版本	修复状态
[1.]。在温度为极限条件下的内部主振荡器（IMO）容许偏差	CY8C23433	A	计划纠正芯片。

1. 在温度为极限条件下的内部主振荡器（IMO）容许偏差

■ 问题定义

在 0 到 70°C 的温度范围外，无法实现异步数字通信连接。在 0 到 70°C 范围内，这个问题不会影响最终产品。

■ 受影响的参数

IMO 频率容差。最坏偏差情况是在 0°C 以下或 +70°C 以上运行，或在与数据手册温度范围高 / 低 $\pm 5\%$ 的温度运行。

■ 触发条件（S）

在 0 到 +70°C 温度范围外运行时，异步 Rx/Tx 时钟源的 IMO 频率容差会偏离超过数据手册限制的 $\pm 2.5\%$ 。

■ 影响范围

该问题可以对 UART、IrDA 和 FSK 的实现产生影响。

■ 解决方案

在异步数字通信接口的至少一端上实现石英晶体的稳定时钟源。

■ 修复状态

该问题的原因和其解决方案已被确认。已经计划芯片纠正，以纠正芯片的缺陷。

文档修订记录

文档标题: CY8C23433, CY8C23533 PSoC® 可编程片上系统 文档编号: 001-94551				
版本	ECN	变更者	提交日期	变更说明
**	4547173	GKL	10/21/2014	本文档版本号为 Rev**, 译自英文版 001-44369 Rev*H。
*A	4802358	GKL	06/24/2015	本文档版本号为 Rev*A, 译自英文版 001-44369Rev*I。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问[赛普拉斯所在地](#)。

产品

汽车级产品

cypress.com/go/automotive

时钟与缓冲器

cypress.com/go/clocks

接口

cypress.com/go/interface

照明与电源控制

cypress.com/go/powerpsoc

存储器

cypress.com/go/memory

PSoC

cypress.com/go/psoc

触摸感应产品

cypress.com/go/touch

USB 控制器

cypress.com/go/USB

无线 / 射频

cypress.com/go/wireless

PSoC® 解决方案

psoc.cypress.com/solutions

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

赛普拉斯开发者社区

社区 | 论坛 | 博客 | 视频 | 训练

技术支持

cypress.com/go/support

赛普拉斯半导体公司，2008-2015。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不会根据专利权或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于合理预计可能发生运转异常和故障，并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用于赛普拉斯软件许可协议的限制。