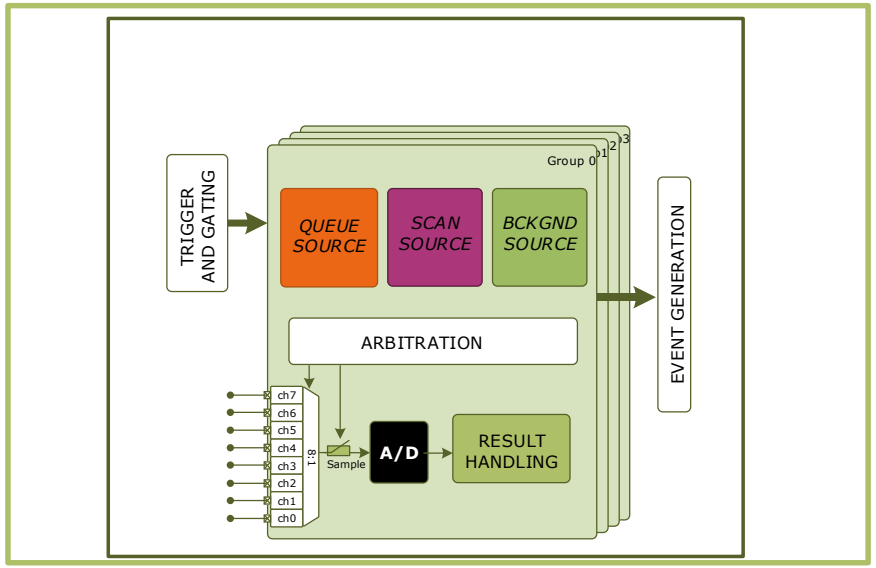
XMC4000 Peripheral
VADC概要
Versatile Analog to Digital Converter

VADC
Versatile Analog to Digital Converter



Highlights

VADCは、4つ*の独立したアナログ・デジタル・コンバーターで構成されています。それぞれのコンバータは、12ビットの分解能で2MSamples/secの変換が可能です。これにより、電流、電圧、温度などの信号を高精度に測定することができます。
*デバイスによって異なります。

Key Feature

- フレキシブルなシーケンス方式
- 結果の後処理
- 変換のトリガーとゲーティング

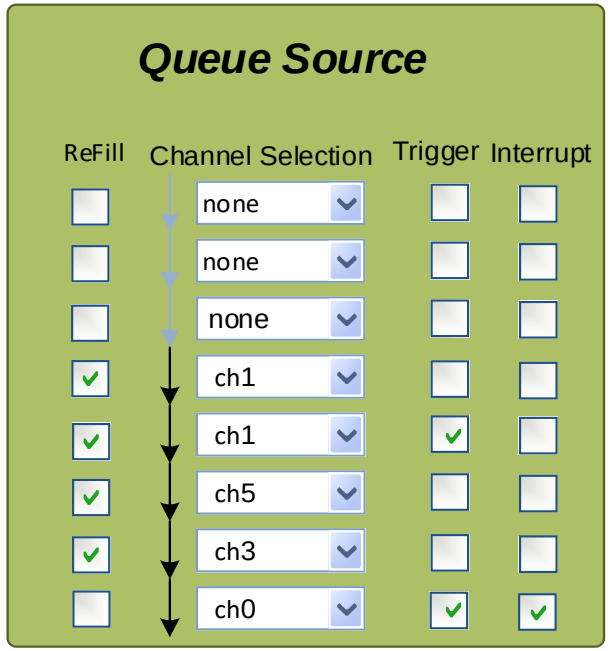
Customer Benefits

- 3つの柔軟なリクエストソース（Queue、Scan、Background）で最適なシーケンスを実現
- CPU負荷をかけずにフィルタリング、蓄積が可能です。8/10/12ビットの結果
- 変換の外部トリガーとゲーティング

Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Flexible sequencing (1/2)

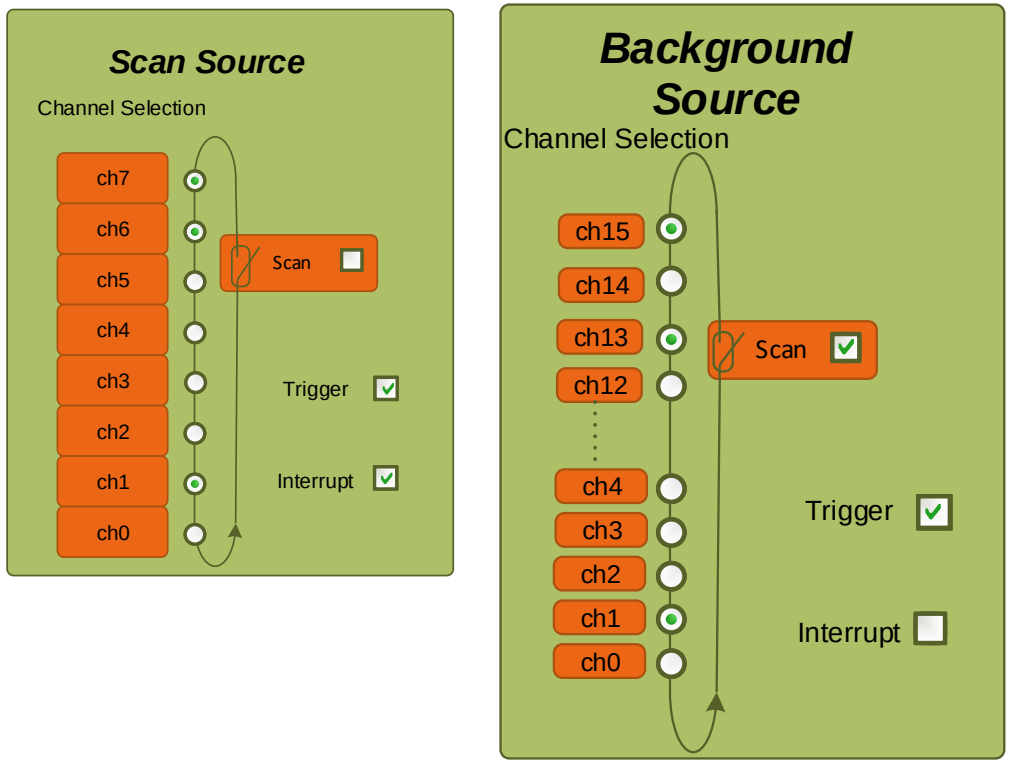
- 3つのリクエストソースで高度なシーケンシングが可能
  - Queueソースは最大8チャネル、8ステージのFIFOで、チャネルの組み合わせは自由自在
  - Queueの各エントリに対して、リフィル、ソースイベント生成、トリガーを個別に設定可能

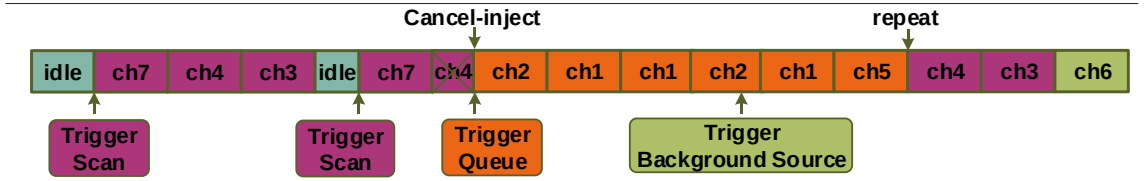


Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Flexible sequencing (2/2)

- スキャンソース→最大8チャンネル。選択された高い番号から選択された低いチャンネル番号まで変換します。
- バックグラウンドソース→マイクロコントローラー内の全てのチャンネルの変換を要求できるスキャンソースです。通常、最も優先順位の低いソースです。





Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Result post-processing

- 1グループ（8チャネル）あたり最大16個の結果レジスタを搭載
- マイクロコントローラー内のどのグループからでもアクセス可能な追加のグローバル結果レジスタ
- 後処理機構は、CPUとのインタラクションなしに、フィルタリング（FIR、IIR）、微分、累積を実行可能
- Wait for Readモードでは、データの損失を防ぐために、CPUやDMAなどによってコンテンツが読み込まれる前に、結果レジスタへの新しい書き込みをブロックする
- 結果イベントは、新しい結果の存在を他のモジュールやCPUに通知する

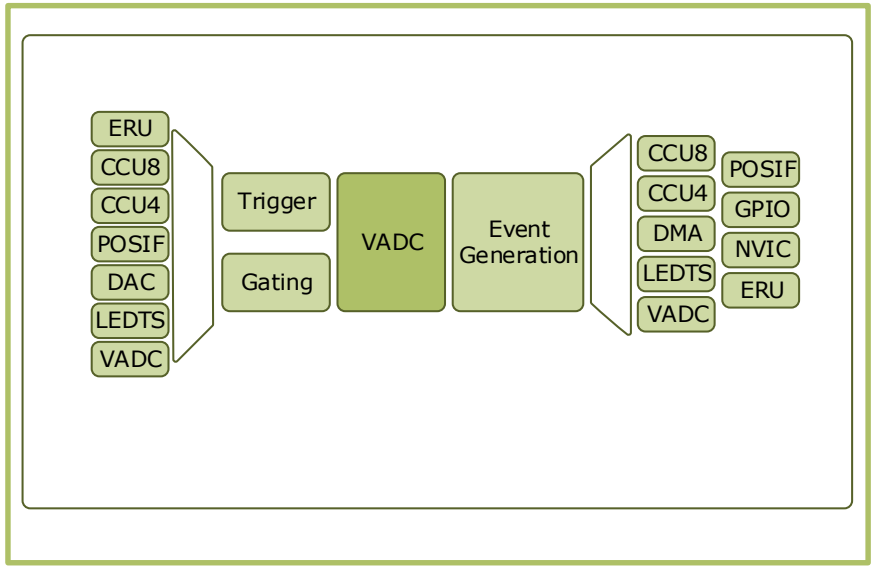
Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Triggering and gating conversions

- 変換は、外部イベント、連続、またはソフトウェアイベントによってトリガすることが可能
- 他のモジュールとの完全な接続性により、アプリケーションに適したトリガー・ゲーティングが可能
- 1つの信号で複数のグループをトリガし、同時サンプリングが可能
- ゲーティング機構により、ゲーティング信号が解除されない限り、変換のトリガーが妨げられる

Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
System Integration



XMC4100	XMC4200	XMC4400	XMC4500
2 groups	2 groups	4 groups	4 groups

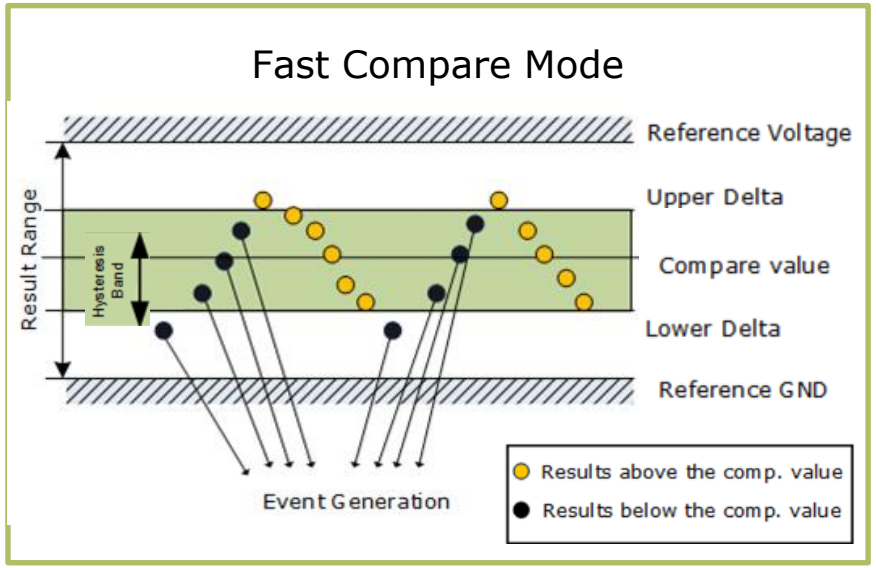
- 対象アプリケーション
  - モータ制御
  - 自動化
  - 電力変換
  - 汎用

- VADCは、CCU8、DMA、NVICなどのマイクロコントローラ内の他のペリフェラルにインテリジェントに接続され、入力側ではトリガゲーティング、出力側では割り込みイベントなどのイベント生成を行います。

- これにより、ハードウェアによる変換のトリガーやイベント（過電流など）の信号化を、最小の時間ジッターで決定論的に行う必要があるリアルタイムアプリケーションに最適なスタートポイントを提供します。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
Fast Compare



In Brief

アナログ電圧と閾値の高速比較

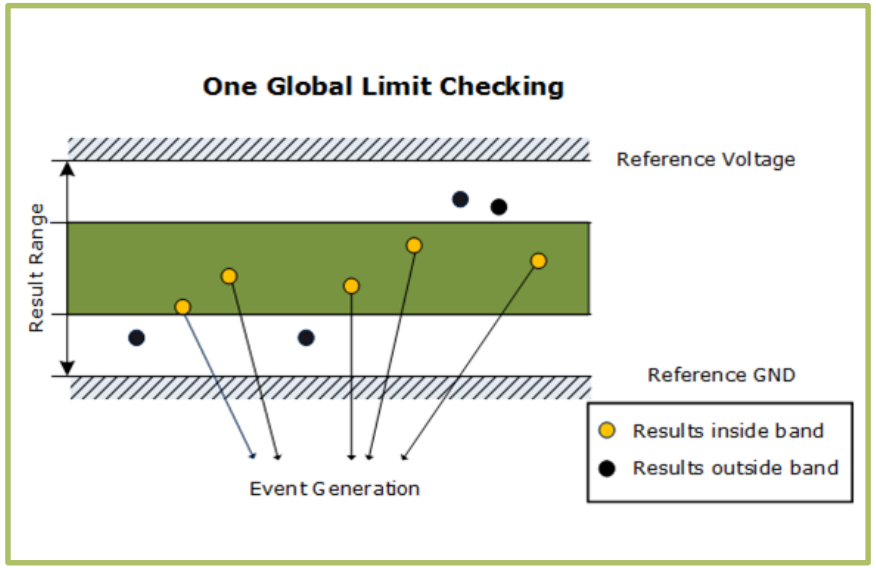
Overview

高速比較モードでは、1ビットの高速結果を生成します。このビットは、結果があらかじめプログラムされた特定の基準値を上回っているか下回っているかを示します。発振を避けるために、このしきい値の周りにヒステリシス（デルタ*）を設けることができます。

*: 高速コンペアでヒステリシス機能を利用できるかどうかは、特定のデバイスに依存します。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
Limit Checker



In Brief

結果の限界をコントロールするために、アナログレンジに3つのバンドを作るための境界線を配置します。

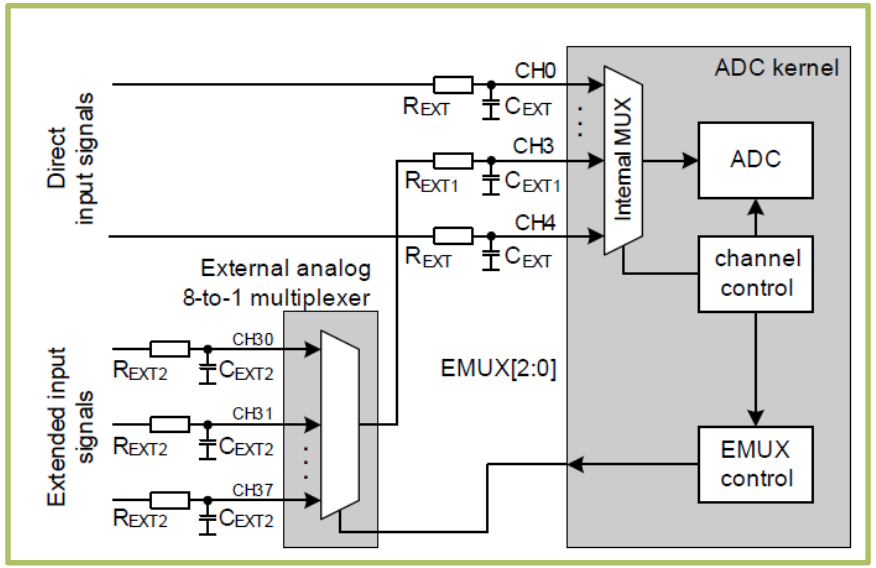
Overview

リミットチェッカーは、アナログ信号を制御することで、信号が設定可能な値以上または以下に増加または減少した場合に、イベントをトリガーしてアクションを実行することができます。

例えば、過電圧を検知してタイマーに停止信号を送り、ハードウェアの損傷を防ぐことができます。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
External multiplexers



In Brief

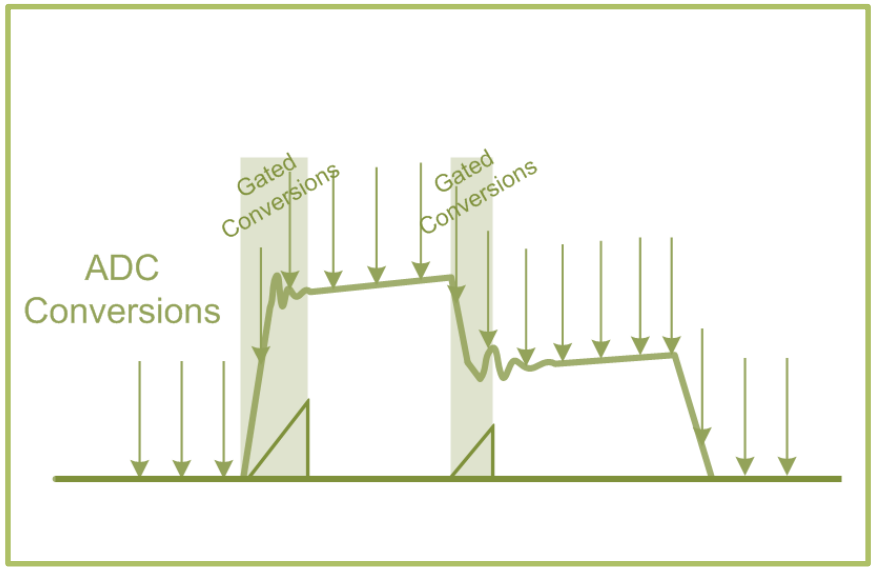
VADCは、外部マルチプレクサコントローラを含む

Overview

EMUXコントローラは、外部マルチプレクサの選択信号を提供することができます。この信号はチャンネル変換に同期しているため、EMUXチャンネル（写真ではCH3）が変換されると、EMUXコントローラーはこれを検知し、設定可能な選択信号のシーケンスを実行します。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
Blanking time in real time applications



In Brief

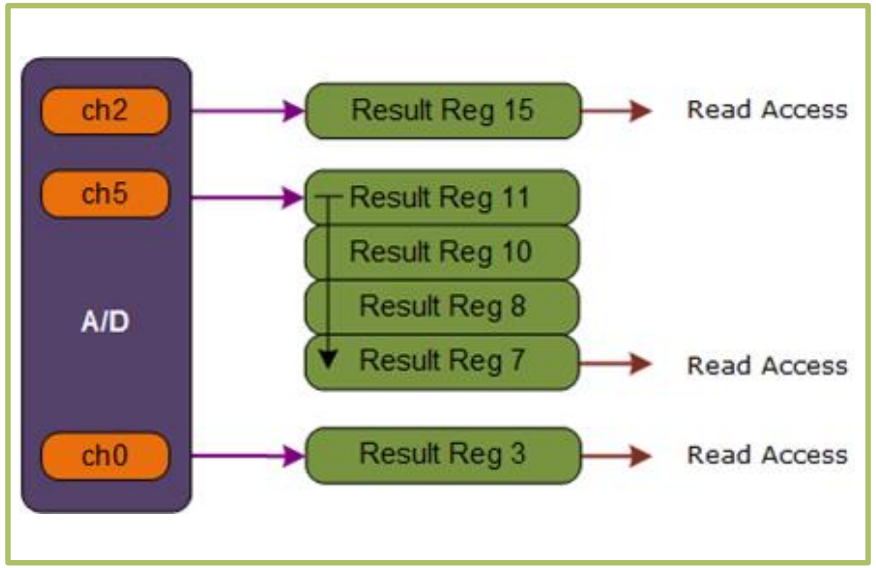
情報がアプリケーションに関連していない場合、連続して実行される変換をゲートする

Overview

信号によっては、異なる値にステップアップした後に発振することがあります。この振動の間は、連続的に変換するVADCでサンプリングされた値は意味がなく、信号が落ち着くまでタイマー（例えば、ステータス信号-ST）でゲートすることができます。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
FIFO on high sampling rate applications



In Brief

結果を安全に保存するためにFIFO構造を使用する

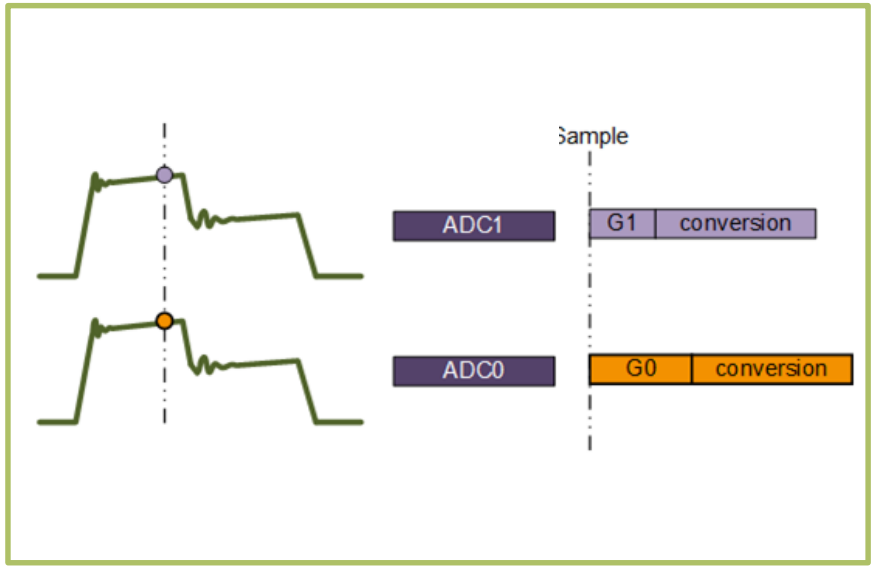
Overview

アプリケーションによっては、極端に速い変換を必要とするものもあります。一方で、CPUの負荷（例えば制御ループ）が、VADCの変換結果の読み取り速度を制限できるような負荷をかける場合もあります。このような場合、VADCの結果構造は、CPUに無理に読ませたり、変換速度を遅くしたりすることなく、上書きを避けて安全に結果を保存するのに役立ちます。

結果レジスタを連結することで、最大16段のFIFOを構築することができます。データ削減メカニズム（フィルタリング、アキュムレーション）やイベント生成は、現在も有効であり、適用可能です。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
Synchronous conversions (1/2)



In Brief

複数の信号を同期してサンプリングすることができます。

Overview

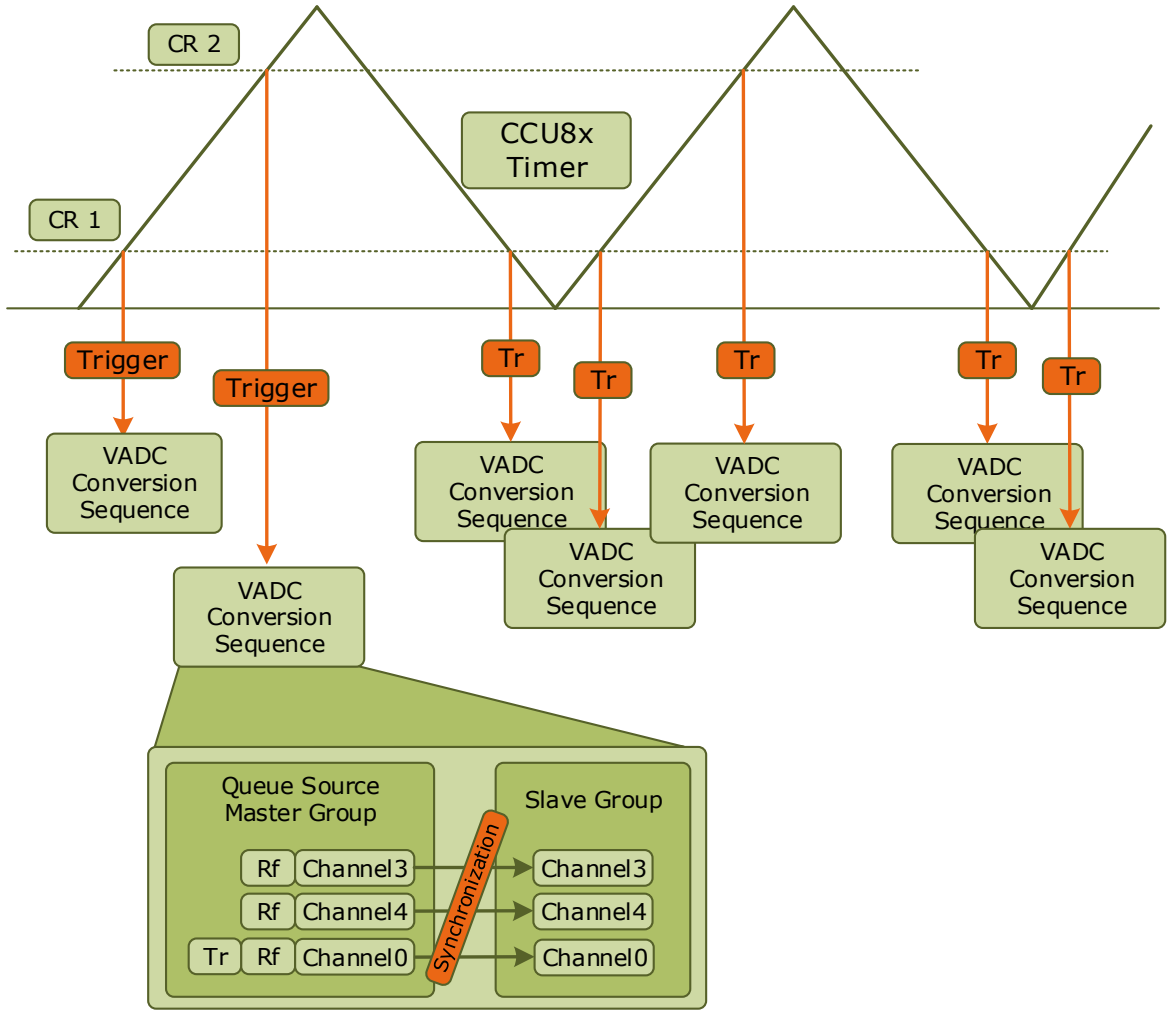
アルゴリズムでは、同時に測定された複数のアナログ値の使用が求められることが多くあります。

例えば、負荷にかかる電流と電圧を掛け合わせることで、負荷の電力を計算することができます。この計算は、両方の信号がまったく同じ時点で測定された場合にのみ意味を持ちます。

XMC4000では、2つの信号を並行して測定することができます。マスターは、そのグループに変換を要求します。これにより、自動的にスレーブグループの同じチャンネル番号のリクエストにつながります。結果処理、イベント生成、リミットチェックなど、VADCの残りの機能を使用することができます。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Application Example
Synchronous conversions (2/2)



Synchronous conversions: possible sequencing

Copyright © Infineon Technologies AG 2022. All rights reserved.

Table of contents

1 Service request generation

2 Safety features

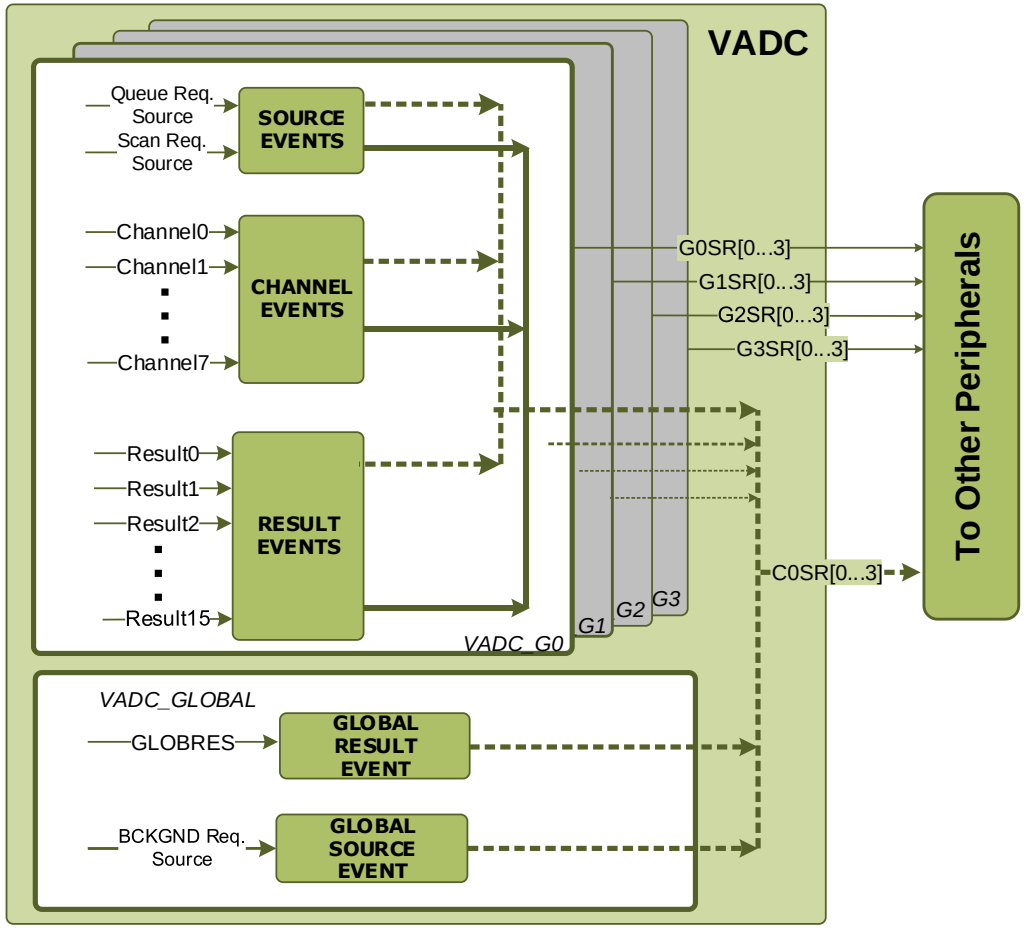
Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Service request generation (1/2)

- 3種類のサービスリクエストを生成できます:
  - **Request source event**:キューソースでチャンネルが変換されたこと、またはスキャンソースでシーケンスが終了したことを示します
  - **Channel event**チャンネルの変換が終了したことを示す、またはリミットチェッカーの場合は対応するイベントを示します
  - **Result event**:新しい結果が得られたことを示します
- イベントは、コード実行のためにNVICノードにリンクしたり、他のペリフェラルとの接続のために信号にリンクすることができます。

Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Service request generation (2/2)



› 2種類のリクエストラインが用意されています:

- **グループ固有のイベント**は、そのイベントが発生したグループからのみアクセスできます。バックグラウンドソースのイベントはここには含まれません
- **共通のリクエストライン**。どのグループからでも、またバックグラウンドのソースイベントからでもアクセス可能

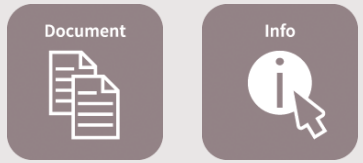
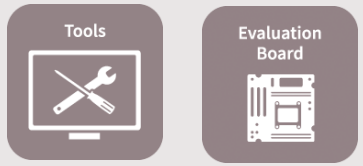
Copyright © Infineon Technologies AG 2022. All rights reserved.

VADC
Safety features

- VADCは以下のような安全機能を備えています:
  - トレースワイヤの故障を検出するワイヤ切れ検出機能
  - マルチプレクサ診断では、ピンと内部コンバータの入力間の既存の接続をテストできます。

Copyright © Infineon Technologies AG 2022. All rights reserved.

Support material:

Collaterals and Brochures 	› Product Briefs › Selection Guides › Application Brochures › Presentations › Press Releases, Ads	› www.infineon.com/XMC
Technical Material 	› Application Notes › Technical Articles › Simulation Models › Datasheets, MCDS Files › PCB Design Data	› www.infineon.com/XMC › Kits and Boards › DAVE™ › Software and Tool Ecosystem
Videos 	› Technical Videos › Product Information Videos	› Infineon Media Center › XMC Mediathek
Contact 	› Forums › Product Support	› Infineon Forums › Technical Assistance Center (TAC)

Copyright © Infineon Technologies AG 2022. All rights reserved.

Disclaimer

The information given in this training materials is given as a hint for the implementation of the Infineon Technologies component only and shall not be regarded as any description or warranty of a certain functionality, condition or quality of the Infineon Technologies component.

Infineon Technologies hereby disclaims any and all warranties and liabilities of any kind (including without limitation warranties of non-infringement of intellectual property rights of any third party) with respect to any and all information given in this training material.

All the images used in the trainings are free for commercial use or free for use with attribution and were designed by Freepik.

Copyright © Infineon Technologies AG 2022. All rights reserved.



Part of your life. Part of tomorrow.

Copyright © Infineon Technologies AG 2022. All rights reserved.