AN96475

CapSense®系统中的电快速瞬变脉冲群抗扰度设计注意事项

作者：Shruti Hanumanthaiah、Srinivas NVNS
相关项目：无
相关器件系列：所有 PSoC 器件
相关应用笔记：AN2155、AN78175、AN80994、AN64846、AN85951、AN89056

AN96475 介绍了提高 CapSense 系统中的电快速瞬变脉冲群（EFT）抗扰度的最佳实践。另外，本应用笔记还介绍了 EFT 测试期间可能发生的 CapSense 系统故障，以及用于提高抗扰能力的措施。本应用笔记重点介绍了 CapSense 系统的注意事项。为了深入了解 EFT 以及它如何影响微控制器的信息，请参考 AN80994。

目录

1 简介 2
2 PSoC 资源 3
2.1 PSoC Creator 3
3 EFT 是什么？ 4
4 故障模式 5
4.1 触摸 CapSense 传感器时，对器件进行复位。 6
4.2 传感器误触发和无响应触摸 6
4.3 通信故障 8
5 性能标准 8
6 故障排除、设计注意事项和降低技术 8
6.1 目标板设计时的注意事项 9
6.2 固件技术 15
7 总结 18
8 参考材料 19
全球销售和设计支持 21
产品 21
PSoC®解决方案 21
赛普拉斯开发者社区 21
技术支持 21

安全注意事项



EFT 测试包含危险电压。

必须充分遵守电气安全规则。

请咨询获得认证的安全技术人员。

1 简介

本应用笔记说明了电快速瞬变脉冲群（EFT）对 CapSense 系统的影响，并提供了降低这些影响的硬件和固件技术。另外，它还介绍了一系列指南，使用这些指南，设计人员能够构建瞬变抗扰的 CapSense 系统。

与 EFT 相关的国际标准为产品设计人员提供了有关合规性测试方法的指导。电气产品的快速瞬变抗扰度是国际电工委员会（ IEC）在 IEC 61000-4-4 中（针对 EFT）进行定义的。

EFT 是什么？一节简介了 EFT，并参考了应用笔记 AN80994 — 电快速瞬变脉冲群（EFT）抗扰度的设计注意事项。AN80994 介绍了提高嵌入式系统设计中 EFT 抗扰度的最佳实践。

快速瞬变会对 CapSense 系统产生不同的影响，包括不正确的触摸识别和系统复位；下一节“故障模式”将对这些影响进行介绍。

基于 CapSense 的系统使用于恶劣的环境，如家用电器和工业环境。因此，进行系统设计的同时，设计工程师应尽量减少系统错误。

故障排除、设计注意事项和降低技术一节提供了调试技巧，并列出了一些提高故障系统的 EFT 抗扰度的可用方法。另外，它还介绍了系统设计工程师如何通过某些专为 CapSense 系统进行设计时的原则，从而可预先阻止有关 EFT 的问题。本应用笔记的重点内容是 CapSense 电路板设计中的注意事项。它还提供了用于提高 CapSense 系统的抗扰度的固件技术。应用笔记 AN80994 — 电快速瞬变脉冲群（EFT）抗扰度的设计注意事项中介绍了通用嵌入式系统的设计注意事项（包括一些系统级的重要注意事项）和供电电源。

本应用笔记假定您已经熟悉了 PSoC 器件和 PSoC Creator 集成开发环境（IDE）。如果您未了解 PSoC，请查看以下文档中的指导：

- AN54181 — PSoC 3 入门
- AN79953 — PSoC 4 入门
- AN77759 — PSoC 5LP 入门

如果您尚不熟悉 PSoC Creator，请参考 PSoC Creator 主页。

本应用笔记同时假设您已经熟悉了有关 CapSense 的概念。如果您尚未熟悉这些概念，请参考 AN64846 — CapSense 入门。

最后，本应用笔记假设您已经熟悉了 PCB 的基本设计技术。如果您未熟悉这种技术，请参考下面各文档：

- AN61290 — PSoC 3 和 PSoC 5LP 硬件设计注意事项
- AN88619 — PSoC 4 硬件设计注意事项

2 PSoC 资源

赛普拉斯的网站 www.cypress.com 上提供了大量资料，这些资料有助于您正确选择 PSoC 器件用于设计，并使您能够快速和有效地将器件集成到设计中。有关资源的完整列表，请参考 KBA86521 — 如何使用 PSoC 3、PSoC 4 和 PSoC 5LP 进行设计。下面提供了 PSoC 4 的简要列表：

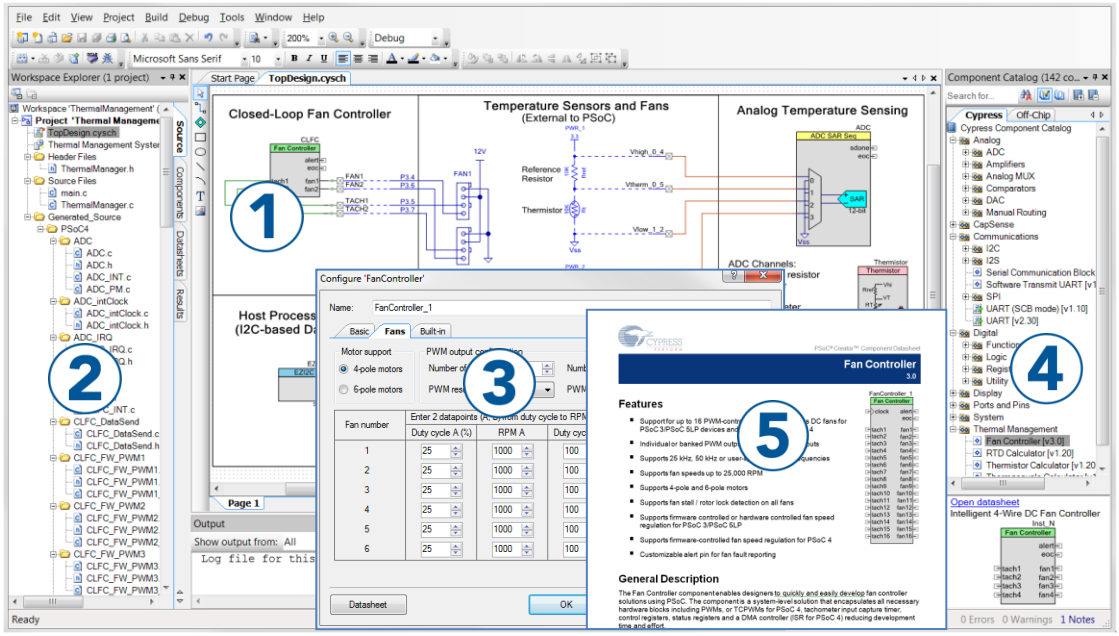
- **概况：**PSoC 产品系列、PSoC 路线图
- **产品选型：**PSoC 1、PSoC 3、PSoC 4 或 PSoC 5LP。此外，PSoC Creator 还包含一个器件选择工具。
- 数据手册：描述并提供了适用于 PSoC 4 器件系列的电气规格。
- **CapSense 设计指南：**了解如何使用 PSoC 4 器件系列设计电容式触摸感应应用。
- **应用笔记和代码示例**包括了从基本到高级的广泛主题。许多应用笔记包括了代码示例。
- **技术参考手册（TRM）**对每个 PSoC 4 器件系列中所使用的架构和寄存器进行了详细说明。
- **开发套件：**
  - CY8CKIT-040、CY8CKIT-041、CY8CKIT-042、CY8CKIT-042-BLE、CY8CKIT-044以及CY8CKIT-046等PSoC 4套件均为易于使用且廉价的开发平台。这些套件包括用于连接Arduino™兼容屏蔽/Digilent® Pmod™子卡的连接器。
  - CY8CKIT-049是一种成本非常低的原型平台，用于测试PSoC 4器件。
  - CY8CKIT-001是所有PSoC器件系列经常使用的开发平台。
- MiniProg3 器件提供一个用于进行闪存编程和调试的接口。

2.1 PSoC Creator

PSoC Creator 是一个基于 Windows 的免费集成开发环境（IDE）。通过它可以同时对 PSoC 3、PSoC 4 和 PSoC 5LP 器件进行硬件和固件设计。如图 1 所示：通过 PSoC Creator，您可以进行下述操作：

1. 将组件图标施放到主要设计工作区中，以进行您的硬件系统设计
2. 协作设计您的应用固件和 PSoC 硬件
3. 使用配置工具配置各组件
4. 研究包含 100 多个组件的库
5. 查看组件数据手册

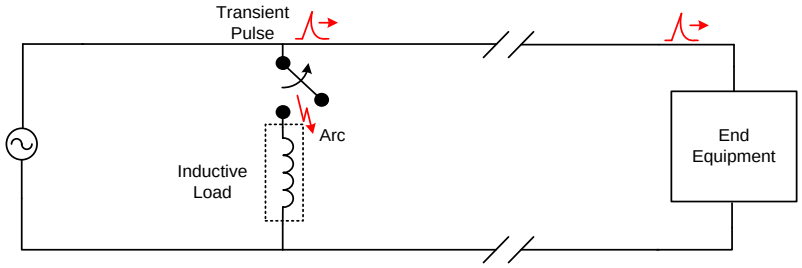
图 1. PSoC Creator 特性



3 EFT 是什么？

在电感负载（如继电器、开关接触器或重型电机）断电瞬间，它将在电源分配系统上生成时间短但频率高的瞬态突变 — 也称为快速瞬变。快速瞬变具有一定的上升时间/驻留时间（单位为纳秒量级）和幅度（单位为 kV）。当工具供电器被插入或从功率因数校正器件中拔出时，也会生产这种瞬态突变。导致电源线路瞬变的常见原因是电火花，只要插入交流电源线，并关掉器件，或者打开或关闭电路断路器，都会发生电火花。图 2 显示的是如何生成瞬变噪声，并通过电源线路将其耦合到终端器件内。

图 2. 生成瞬变噪声并将其耦合到终端器件



IEC 61000-4-4 规范定义了测试电压波形，这种波形用于模仿通过在交流电源线路上切换电感负载所造成的瞬变。该规范还定义了抗扰度对重复快瞬变的要求，以及系统所需的测试方法。

制造商会使用 IEC 61000-4-4 标准所定义的 EFT 波形，以便测试经过快瞬变后器件的性能。已设计了基于 CapSense 的系统的器件制造商使用 IEC 标准来测试器件、CapSense 传感器以及整体系统的性能。请参考 AN80994 ，了解测试脉冲波形、其特性、测试级别以及测试流程等方面的信息。

该测试主要涉及到 EFT 脉冲被注入到器件的交流电源线路内。EFT 波形还可以被注入到信号线路、控制线路以及电源接地连接内，以便仿真这些线路上瞬变噪声的耦合。脉冲波形具有高幅度（0.5 - 4 kV）、短的上升时间、高重复率和低能量等特性。 IEC 61000-4-4 规范还根据脉冲波形的幅度定义了四种标准测试级别和一种特殊级别。峰值电压随着测试级别的不同而不断增加。表 1 总结了脉冲的峰值电压。

表 1. IEC 61000-4-4 测试级别

级别	电源终端		I/O 信号/数据终端	
	峰值电压（kV）	重复率（kHz）	峰值电压（kV）	重复率（kHz）
1	0.5	5 或 100	0.25	5 或 100
2	1	5 或 100	0.5	5 或 100
3	2	5 或 100	1.0	5 或 100
4	4	5 或 100	2.0	5 或 100
X*	特殊	特殊	特殊	特殊

注意 1：重复率的典型值为 5 kHz；但在现实生活中，100 kHz 更接近实际值。

注意 2：制造商决定了需要测试的终端。

* “X”是一个特殊级别。该级别必须在器件规范中被指定好。

虽然存在多个国际标准，这些标准都指定了特定类型的器件的瞬变抗扰度性能的要求，但是 CapSense 系统制造商通常会定义它们系统的要求。通常，制造商为特定类型的器件采用比国际标准制定的级别更高，以便确保系统的强度。

4 故障模式

瞬变引发的噪声将通过交流电源线、直流电源和信号/控制线路导电被耦合到终端器件内。如果对器件进行的过滤有误，那么可以将噪声传输到不同的 PCB 上（包括构成 CapSense 系统的电路板）。

如 AN80994 中所示，瞬变引发的噪声可能是共模噪声，也可能是差模噪声。

瞬变引起的噪声会干扰系统中的信号。在广泛的分类中，以下模块、引脚和信号受瞬变引发的噪声的影响最大：电源和地信号、复位电路、时钟/振荡器信号、边缘敏感触发器、高频数字信号、模拟信号以及 I2C、SPI、UART、CPU 和闪存/RAM 等通信模块。

如果瞬变引发的噪声对这些模块中的一个或多个产生了影响，那么会发生以下系统故障类型：

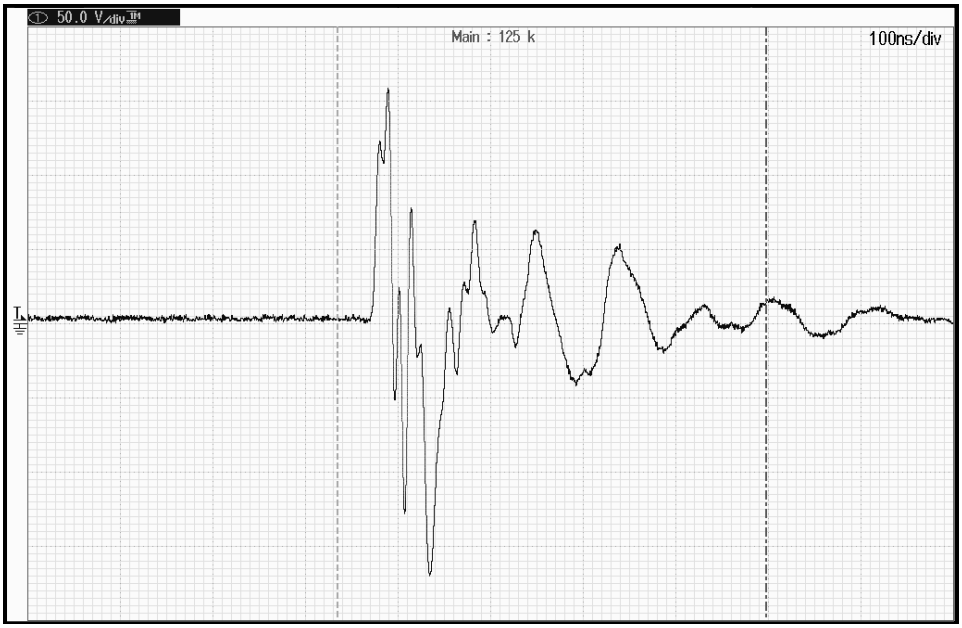
- 器件复位
- 器件栓锁。栓锁操作可能需要占用一个电源周期来完成。
- 模拟和数字信号的损坏
- 通信故障
- 存储器损坏

特别是在一个 CapSense 系统中可能会发生以下故障类型：

- 触摸 CapSense 传感器时，对器件进行复位。
- CapSense 传感器的误触发，包括在 ON 条件下传感器被卡住
- CapSense 传感器不响应触摸

图 3 显示的是 EFT 测试信号被注入到转换器时供电线路上引起的瞬变噪声波形（在一个交流-直流转换器的输出上测量得出，无需负载）。正如您所看到的，峰值电压为~350 V。当交流-直流转换器的输出端存在负载（如控制器电路）时，噪声的特性可能会因滤波器以及控制器供电引脚上的去耦网络而不同。

图 3. 供电线路上的瞬变噪声波形（可在一个交流-直流转换器的输出上测量得出，不需负载）

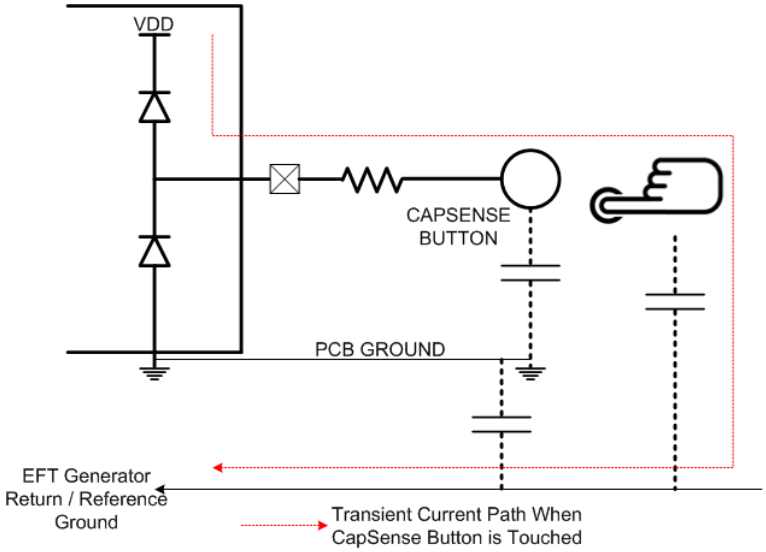


AN80994 介绍了在通用嵌入式系统中发生的各种故障的详细信息。以下各章节详细介绍了 CapSense 系统中可能发生的故障。

4.1 触摸 CapSense 传感器时，对器件进行复位。

用户触摸传感器时，如果添加的手指电容与传感器电容成正比（足够高），则触摸会导致一个低阻抗返回路径，以便将瞬变电流返回到 EFT 发生器内。瞬变引发的噪声触发了传感器 I/O 上 ESD 钳制电路，这样使器件能够观察到有效供电电压被降低，从而触发欠压复位。图 4 显示的是 EFT 测试过程中的电流路径。

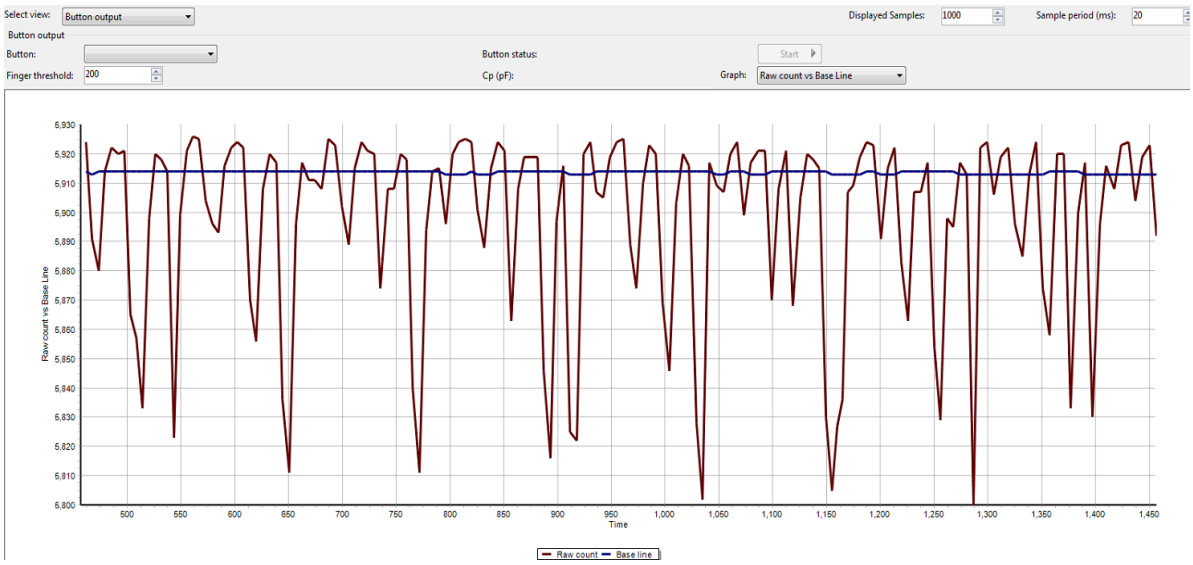
图 4. 在 EFT 测试期间触摸传感器时的瞬变电流路径



4.2 传感器误触发和无响应触摸

瞬变引发的噪声会导致原始计数中的正尖峰或负尖峰等噪声或导致原始计数中的移位。噪声会使传感器误触发或不对有效触摸进行响应。例如，正尖峰可能导致传感器的误触发，但负尖峰可能使传感器不响应有效的触摸。图 5 显示的是传感器的原始计数。原始计数中的负尖峰可能使传感器不响应触摸，因为手指触摸导致的原始计数上升会由负尖峰补偿。因此，计数差值不能超过手指阈值。

图 5. 在 EFT 测试期间原始计数发生的变化



由于瞬变引发的噪声，CapSense 模块会发生完全故障。例如，在注入噪声过程中，原始计数可能变为零，并且噪声被消除时，会返回正常值，如图 8 所示。C_{MOD} 引脚充电和放电周期可能变得异常，如图 7 所示，并且消除噪声时将恢复正常，如图 6 所示。

图 6. CMOD 引脚上的正常波形（代表图像）

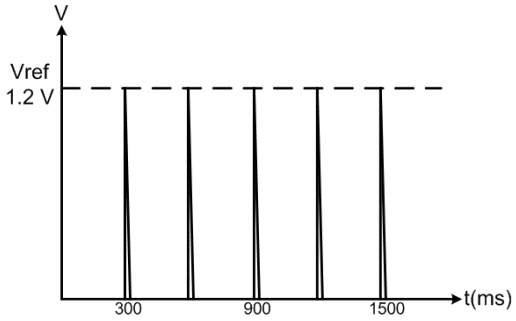


图 7. 在 EFT 测试期间 CMOD 引脚上的波形（代表图像）

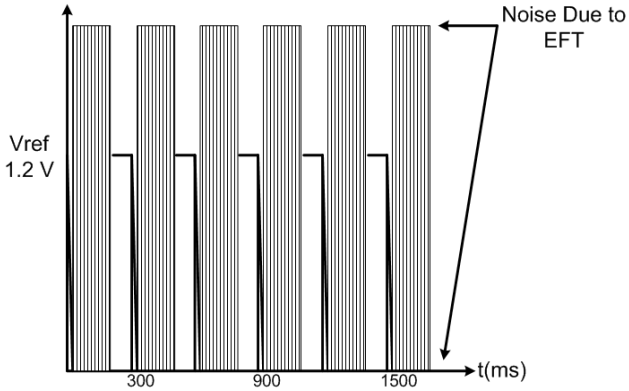
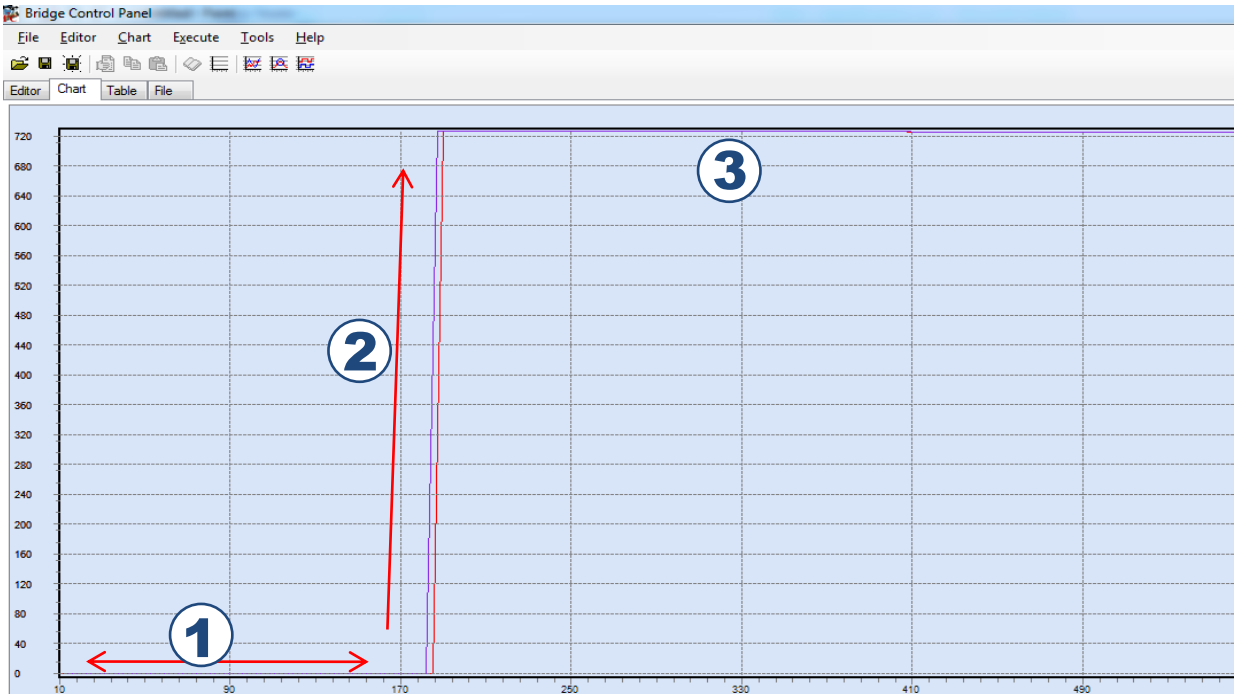


图 8. 具有瞬变引发噪声的原始计数和基线行为



2. 完成测试后，原始计数和基线值得到恢复。
3. 完成测试 EFT 后，原始计数和基线会保持它们的原始值。

4.3 通信故障

I2C 和 UART 是 CapSense 系统中常用的通信协议。以下任意原因都会引发通信失败：

- 控制器中的通信模块故障
- 时钟线路上的时钟延展或干扰
- 信号完整性破坏
- 收发器故障
- 接口故障

由于上述任意原因而引起通信错误时，会导致通信完全丧失或主机读取被损坏的数据。如果主机读取了损坏的数据（如 CapSense 传感器的错误状态）， 主机会按错误数据运行，从而引起系统故障。

5 性能标准

一个 CapSense 系统的功能损失或性能降低（与其规范在 IEC 61000-4-4 中所定义的性能相关）可按照表 2 进行分类。

表 2. 性能标准

标准	说明
性能标准 A	在由制造商指定的范围内，EFT 测试仍能保持正常的性能。
性能标准 B	在 EFT 测试期间，它们的功能会暂时损失或性能被降低；测试后，无需任何干预，控制器可以恢复其正常性能。
性能标准 C	在 EFT 测试期间，功能会暂时损失或性能被降低；测试后，用户需要将控制器恢复其正常性能。
性能标准 D	在 EFT 测试期间，功能会损失，并且性能会降低；由于损害，控制器无法恢复正常状态。

大多数 CapSense 系统制造商都会根据标准 A 来设计它们的设备。

6 故障排除、设计注意事项和降低技术

对瞬变引发的噪声问题进行有效的故障排除非常重要，但它通常被视为系统合规性测试的部分。在 CapSense 系统中，按照以下顺序进行故障排除操作：

1. 检测是否存在复位，并确定复位的原因。
2. 检查是否存在传感器的误触发，或者传感器是否不响应。
3. 寻找所有通信故障（如通信完全丧失或数据损坏）。

有关寻找复位类型的详细信息，请参考 AN80994。

降低瞬变噪声的影响的技术如下：

1. 通过提供阻抗最小的返回路径将瞬变能量反馈给电源
2. 瞬变能量被传输到敏感电路前，先会耗散该能量
3. 设计免受瞬变引发噪声影响的固件/软件

能够使用降低技术的内容，可分为如下：

- 系统级注意事项
- 供电电源设计时的注意事项
- 目标板设计时的注意事项
- 固件技术

本应用笔记介绍了进行目标板设计时的注意事项以及 CapSense 系统中的固件技术。对于基于微控制器的通用嵌入式系统，上述降低技术显示在 AN80994 中。

6.1 目标板设计时的注意事项

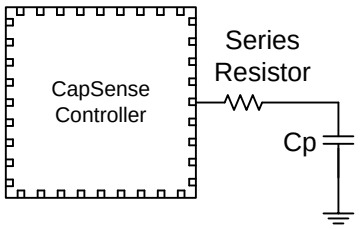
6.1.1 原理图

设计原理图时，请记住以下通用的注意事项：

1. 使用电源线滤波器，包括：旁路电容、大型电容、去耦电容、TVS 二极管、LC 滤波器以及共模扼流圈。
2. 通过使用滤波器组件（如：上拉电阻、串联电阻以及 I2C/SPI 线上的电容）保护通信线路。为 UART 通信提供隔离电平转换器。
3. 通过添加一个电容或 RC 网络，保护复位、中断和其他关键控制输入避免受到瞬变的影响。
4. 通过双向 TVS 二极管和 RC 滤波器实现保护 I/O 线。通常使用 10 kΩ的串联电阻来终止未使用的 I/O。
5. 将串联电阻放置在 CapSense 传感器上（请参考图 9）。

   需要选择串联电阻值，使传感器在每个开关时钟脉冲期间完全得到充电和放电。对于 CapSense 传感器，建议串联电阻的典型值为 560 Ω。如果由于人的手指触摸传感器而复位器件，那么根据传感器寄生电容和通过固件设置的开关时钟，从而增加串联电阻值大概 2 kΩ或 3 kΩ，便能增加路径上的阻抗。

图 9. CapSense 传感器上的串联电阻



如何选择串联电阻

由于电阻提供电压降，因此，在应用中，最好将多个小电阻串联在一起。电阻两端之间的电容限制了它的阻抗。例如，在 DC 下的 1 MΩ 电阻和在 100 MHz 下的电阻是不同的。为了提高瞬变抗扰度，需要使用碳或金属氧化物电阻，因为它们提供的寄生电容和电感值都较低，并且能承受短脉冲过载。

电阻具有以下几种典型的类型：

- 表面组装技术（SMT）和薄膜电阻使高频率的响应速度很快，但并不适用于瞬变保护功能。它们包括了一个较薄的金属层（厚度为数十纳米），该层限制了器件耐受 EFT 能量的能力。此外，EFT 电压往往会跨越 SMT。
- 金属膜电阻适用于高能量密度或高精度电路，但不适用于瞬变保护功能。
- 线绕电阻则适用于高能量处理电路，但因为其电感值很大，因此不适用于高频敏感的电路。另外，它们也不存在表面封装形式（没有模制），因此不适用于尺寸和重量有限的应用中。
- 箔型电阻提供的精度和稳定性最佳，并且比薄膜和厚膜电阻的承受 EFT 也更好。但是它们的最大电阻值仅为 150 kΩ左右。

获得合格的系统 EFT 测试可能是一个迭代的过程。建议在电路板上贴装滤波器组件，并使用板上的最小组件（如旁路电容和去耦电容）开始进行 EFT 测试。为了进一步提高抗噪能力，可以尝试轮流使用各个滤波器，如 LC、共模扼流圈、TVS 二极管和铁氧体磁珠，也可以将上述两者结合起来使用。当电源设计不太好并且预期电源的输出存在波动时，请使用大型电容。

6.1.2 PCB 布局

为了确保良好的瞬变抗扰度，设计 PCB 前，您需要记住两项基本原则：

第一，电流要尽可能局部性返回给电源，即是，需要通过面积最小且阻抗最低的路径。该原则适用于瞬变噪声和所需信号电流。

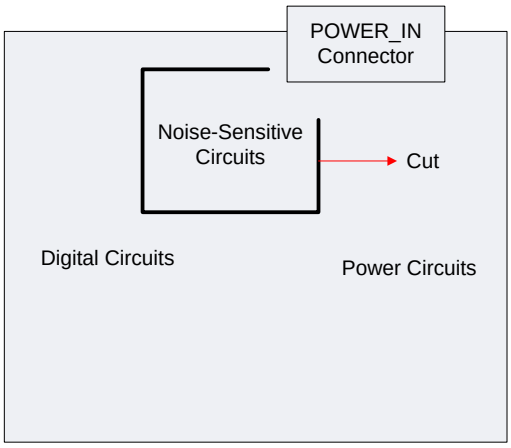
第二个原则是系统只应该具有一个参考层。在 PCB 上，将参考层（通常为地层）放置在邻近信号层的位置，以便使返回电流能够流通。具有两个参考层，会发生信号完整性问题，在瞬变噪声存在的条件下，该问题会更加严重。使用多个参考层，还可以构成辐射能量的偶极天线。当各参考层和参考层之间的连接不是低阻抗时，不能使用单个参考层。

最后，如前面各章节中所提到的内容，建议在 PCB 上设计各滤波器。实现初始测试时，有一个用于旁路这些滤波器的选项。

对于 CapSense 系统：

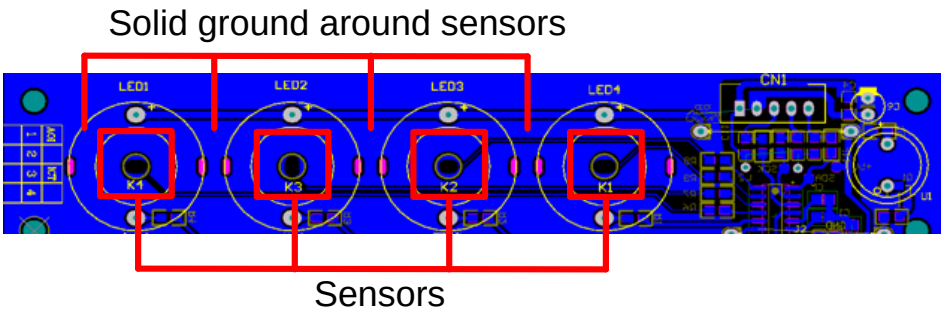
1. 将 Capsense 组件和它们的信号与噪杂子系统（如变压器）隔离。通常，一个 CapSense 系统容易受外部噪声的影响。
2. 隔离 CapSense 系统，以便传感器的电流和 CMOD 电容的电流通过尽可能短的路径流回它们的电源。这样能够确保所需的电流不经过不必要长的路径，并且 不受辐射或传导噪声的影响。
3. 保持 CapSense 传感器的走线远离 I/O 线（包括通信线），因为这些线容易受瞬变引发的噪声的影响。
4. 保持较短的传感器走线。如果走线过长，容易受噪声的影响，并可能成为噪声的载体。
5. 如果存在噪杂数字信号，提供单独的地引脚的芯片（如 PSoC）可能需要隔离模拟地层和数字地层。通常，CapSense 模块在运行过程中使用模拟地。
6. 将模拟地和数字地合适地连接起来，以便只存在一个参考层。另外，通过以下方法可隔离这两个地层：在您想对敏感信号电路的参考地和噪杂信号电路的参考地进行隔离的位置上，创建一个槽口，如图 10 所示：

图 10. 地层的开口示例



7. 通过尽可能多的等距过孔连接不同地层的网格模型，以减少电感。
8. 对于两层电路板，请遵循 CapSense 布局指南，以便获得地层和传感器的原理图。对于单层电路板，如果它的尺寸小，并且传感器走线短，那么在整个电路板上（即使在传感器的围绕）会填充坚实的地层。请确保寄生电容不超过最大值。请参考图 11。

图 11. 单层电路板设计



6.1.3 两层上的 PCB 设计示例

以下 PCB 设计是一个提高 EFT 抗扰度的 CapSense 电路板设计示例。图 12 和图 13 分别显示的是使用 PSoC 4200M 的资源设计两层 CapSense 电路板的顶层和底层。电路板支持九个按键，并具有九个相应的 LED。

图 12. 顶层

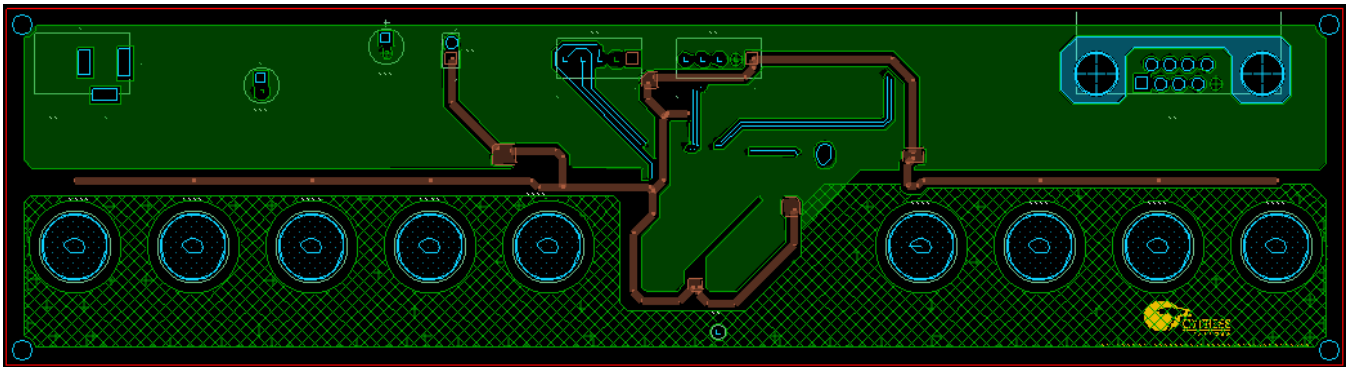
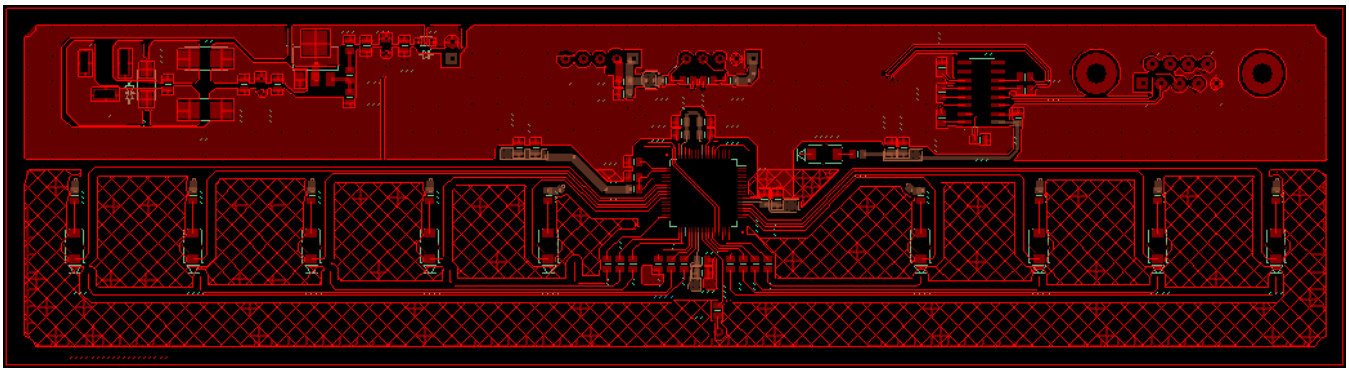


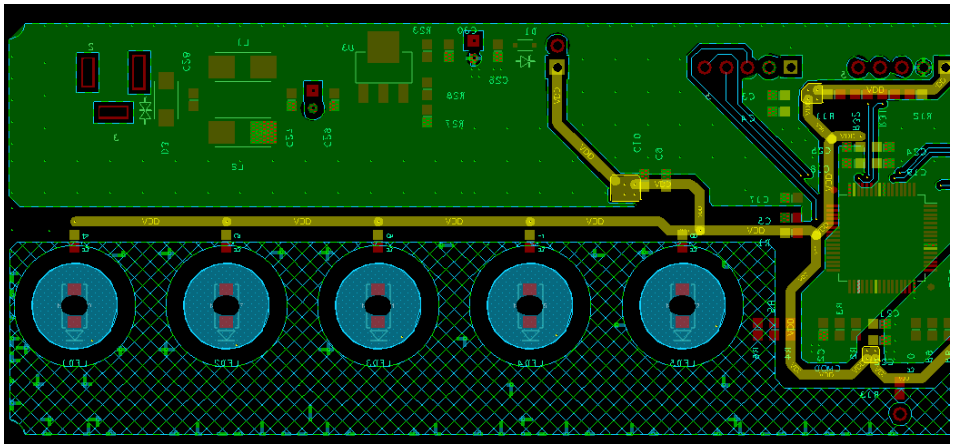
图 13. 底层



电路板布局中主要特点如下：

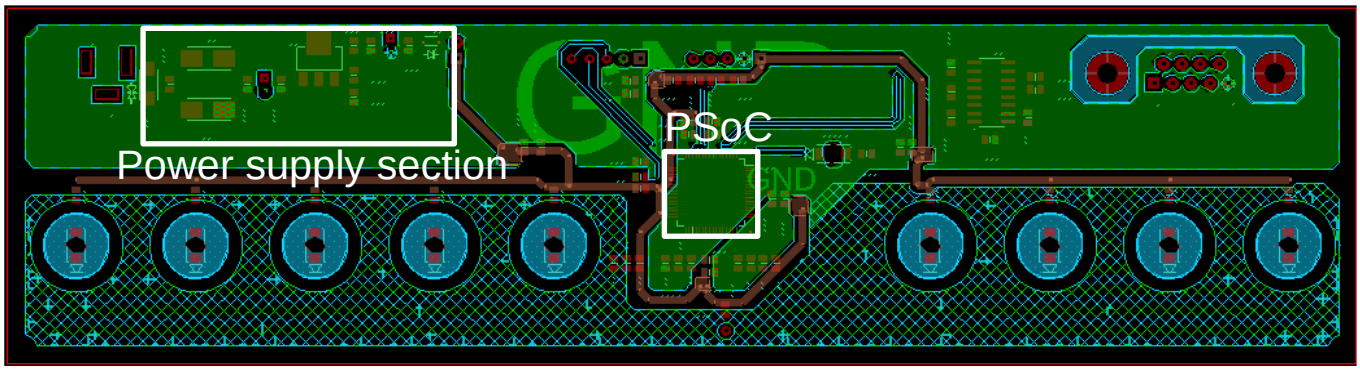
1. 从供电电源分布到 PSoC 芯片的厚度为 50 mil 的 VDD 走线（参见图 14）有助于为 DC 电流最大限度地减少电阻下降，但同时保持了高频交流信号/噪声的有限阻抗。

图 14. VDD 电源走线（以黄色突出显示）



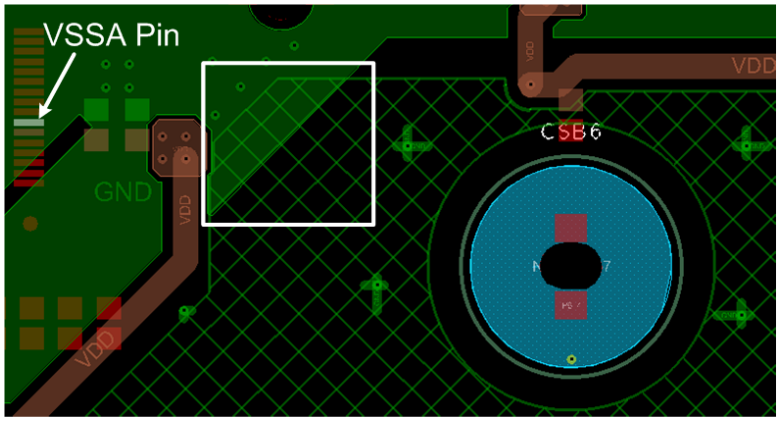
2. 从供电电源到 PSoC 芯片和从供电电源到电路的其他区域填充坚实的地层（图 15 ），有助于为所有电路提供一个稳定的参考电压。另外，它还提供了一个低阻抗的路径，用于将噪声返回给电源。

图 15. 坚实的地层 — 顶层



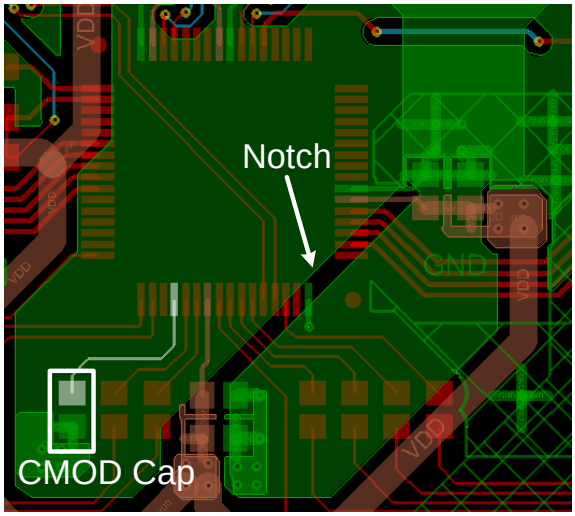
3. 围绕传感器的网格地是传感器的参考地。该网格地与坚实地隔离开，并连接到附近 PSoC 芯片的 VSSA 引脚，如图 16 所示。

图 16. 网格地模型和坚实地模型



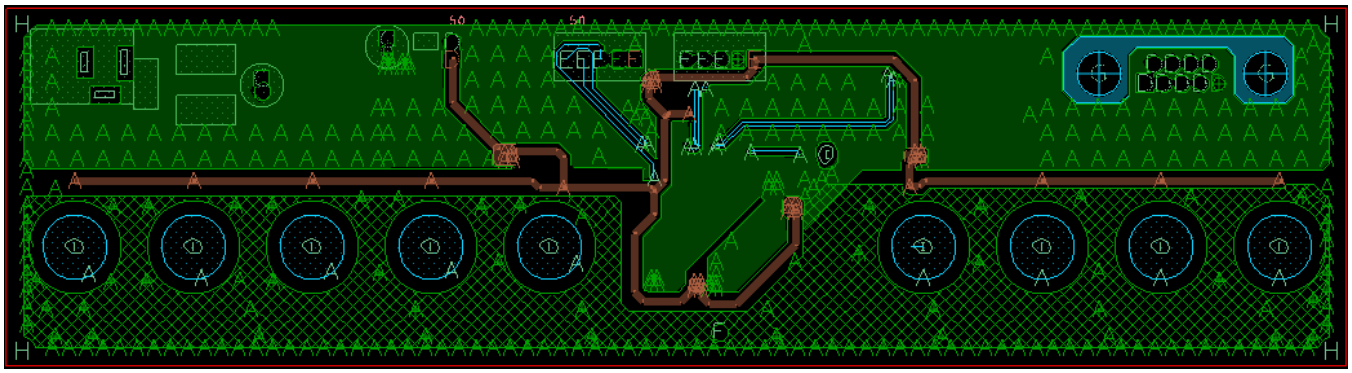
4. 通过 CMOD 电容的电流找到返回给电源（即 PSoC 芯片的电源）的最短路径。通过地层上的缺口，强制 CMOD 电容的电流经过最短的路径返回到它的电源（参见图 17）。

图 17. 地层上的缺口会强制开关 CMOD 电容的电路经过最低阻抗的路径



5. 顶层和底层上的网格地模型和坚实地模型使用多个均匀放置的过孔进行连接起来，从而降低阻抗，如图 18 所示。

图 18. 拼接地层，从而降低阻抗 — 布局上所示的“A”字符表示一个过孔



6. 电源滤波器被放置在电源的输入端（参见图 19 和图 20）。

图 19. 供电电源和相关滤波器的原理图

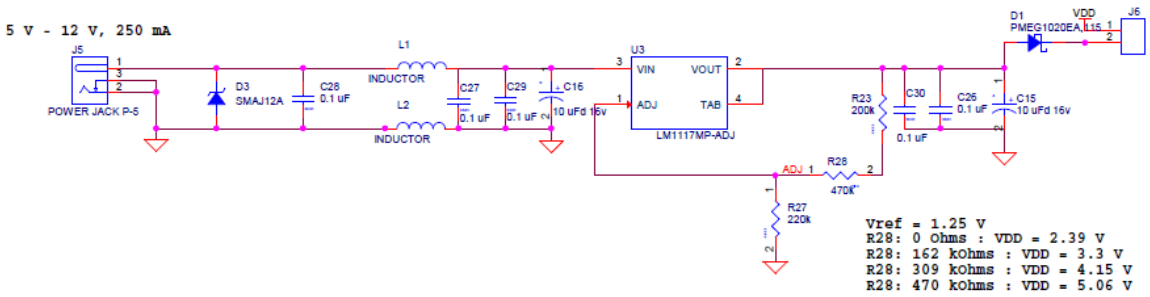
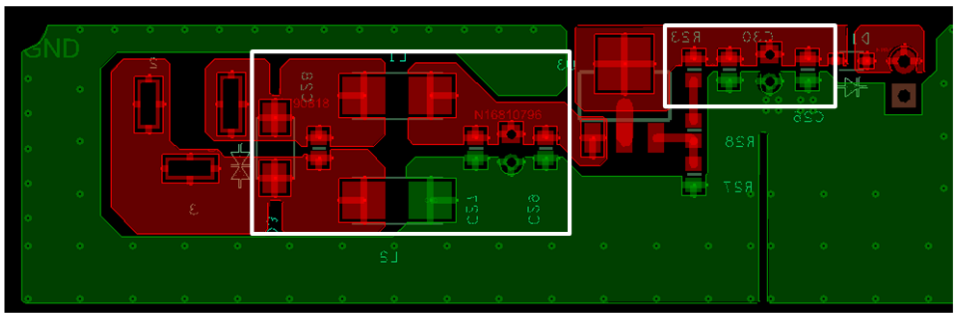
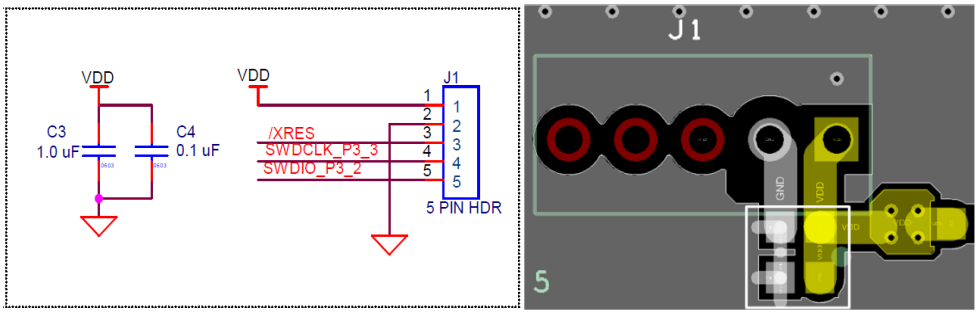


图 20. 地层上的供电电源和相关滤波器的布局（以白色框加亮显示）



7. 将旁路电容放置在编程插座的供电线上。对于在 EFT 测试期间使用编程插座供电给电路板的情况，该操作很有益（参见图 21）。

图 21. 编程插座供电滤波器 — 原理图和布局



6.2 固件技术

设计合理的固件可以大幅度消除或减少瞬变噪声所造成的错误。固件设计需要在瞬变噪声翻倒程序时不被锁定，但是它能正常恢复。

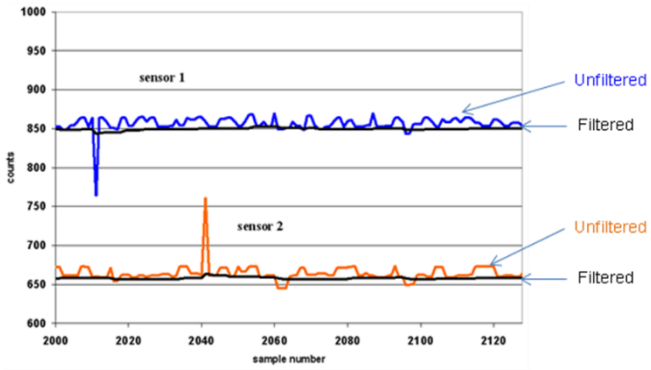
CapSense 指定的固件技术包括根据噪声模型来定义的基于事件滤波器。本应用笔记简要介绍了可避免传感器的误触发和无响应的固件技术。

1. 中值滤波器

正尖峰和负尖峰是由于瞬变引发噪声引起的原始计数中最常见的噪声类型。中值滤波器是防止噪声的第一层。中值滤波器用于消除噪声尖峰，如图 22 所示。在中值滤波器中，大小为 N 的缓冲区存储着最近输入的 N 个样本。然后，通过两个步骤计算出中值。首先，按从小到大的顺序排列缓冲值；然后，从顺序列表中选择中间值。每次更新缓冲区时都会进行中值扫描。实现大小为 N（相当于噪声尖峰的宽度）的缓冲区的中值滤波器。根据尖峰持续的样本数，选择缓冲区中的尺寸‘N’，如下面公式显示。假设手指触摸响应的宽度大于尖峰的宽度，那么带合适缓冲区大小的中值滤波器将不消除任何有效的手指触摸响应。

$$N = (Number\ of\ samples\ of\ spikes * 2) + 1$$

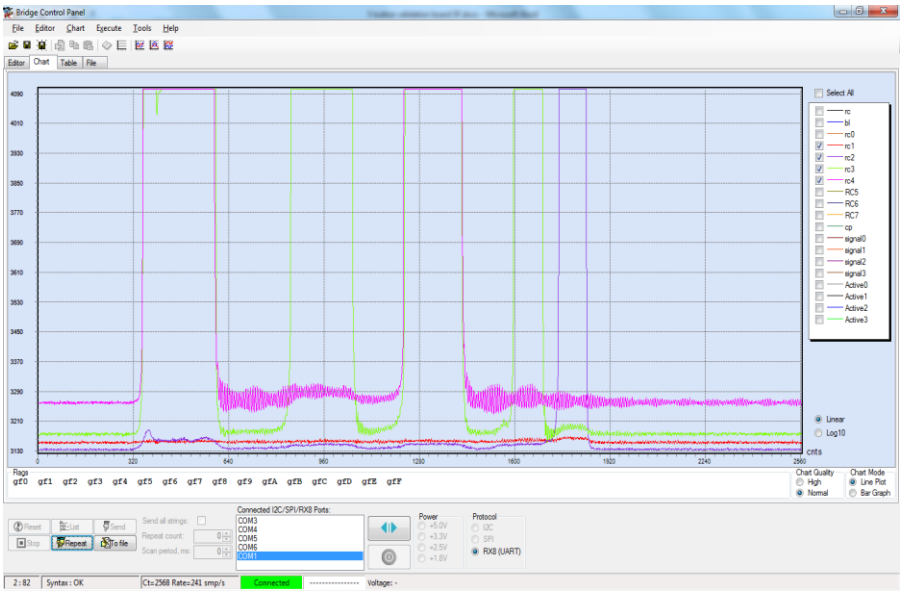
图 22. 中值滤波器响应 — 显示未过滤和已经过滤的原始计数



2. 下降沿去抖动

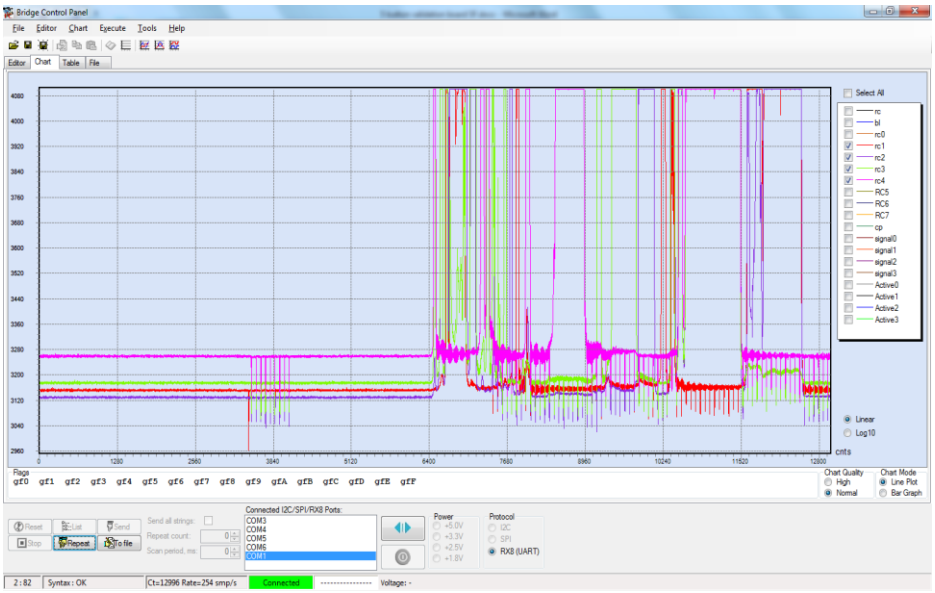
存在瞬变引发的噪声的情况下，触摸传感器时，原始计数中有负尖峰（参见图 24）；如果仍继续触摸传感器，那么这些尖峰可能无意地关闭传感器。下降沿去抖动类似于上升沿去抖动，用于避免传感器的假取消激活。图 23 和图 24 分别显示的是四个传感器的原始计数图。图 23 显示了原始计数的图，其中触摸传感器时原始计数上升，并在存在瞬变引发的噪声的情况下，触摸传感器时将没有负尖峰。

图 23. 在没有瞬变引发的噪声的情况下，触摸传感器时，原始计数中没有负尖峰



但是，图 24 显示存在瞬变引发的噪声时，原始计数中有巨大的负尖峰。存在这些负尖峰时，如果触摸传感器，则传感器可能被关闭，因为负尖峰可能使原始计数值下降到手指阈值以下。

图 24. 在有瞬变引发的噪声的情况下，触摸传感器时原始计数中的负尖峰



3. 低基线复位（LBR）

原始计数中有负尖峰时，可以复位基线，以便得到一个较低的原始计数值，如图 25 所示。原始计数值恢复时，该基线复位可能引起错误地触发传感器。仅在尖峰的宽度大于 LBR 值后，才进行复位基线。CapSense 组件中的 LBR 值要根据负噪声尖峰的宽度来设置（请参见图 26），以便没有误触发或基线“卡住”情况。有时，负尖峰的宽度可能大于 255 个样本。但是，CapSense 组件中的 LBR 值被限制为 255。

通过使用固件计数器实现应用固件中的 LBR，从而使负噪声尖峰的宽度大于 255 个样本。

图 25. 在 LBR 值为 10 和噪声尖峰宽度为 20 的条件下，原始计数的下降（Y 轴）会使基线降低

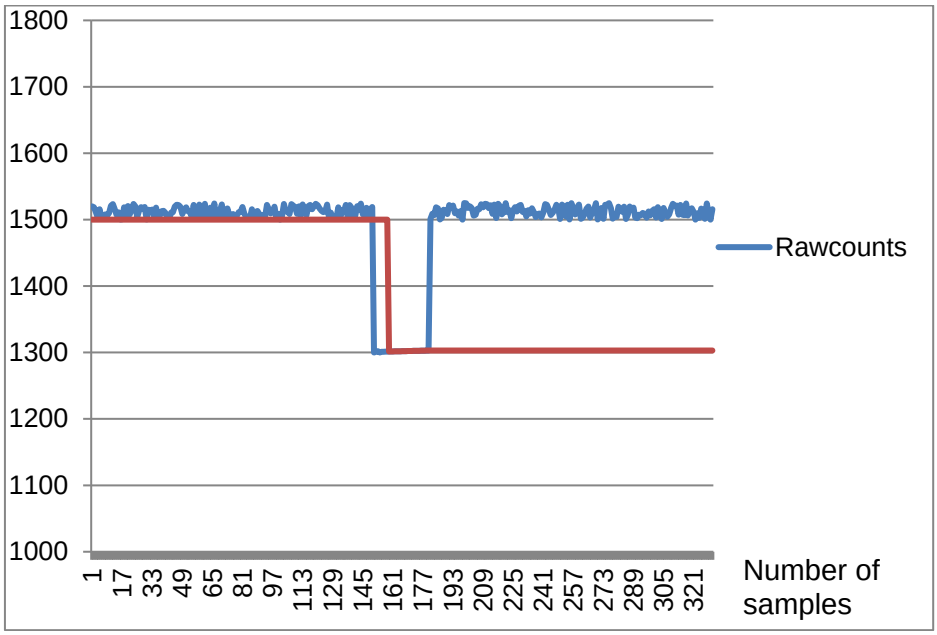
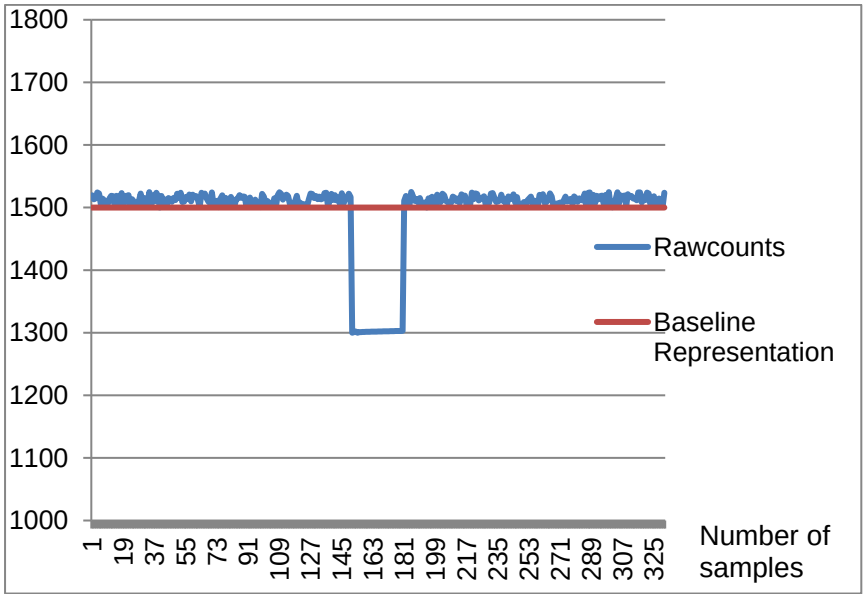


图 26. 在 LBR 值为 30 和噪声尖峰宽度为 20 的条件下，原始计数的下降（Y 轴）不会降低基线

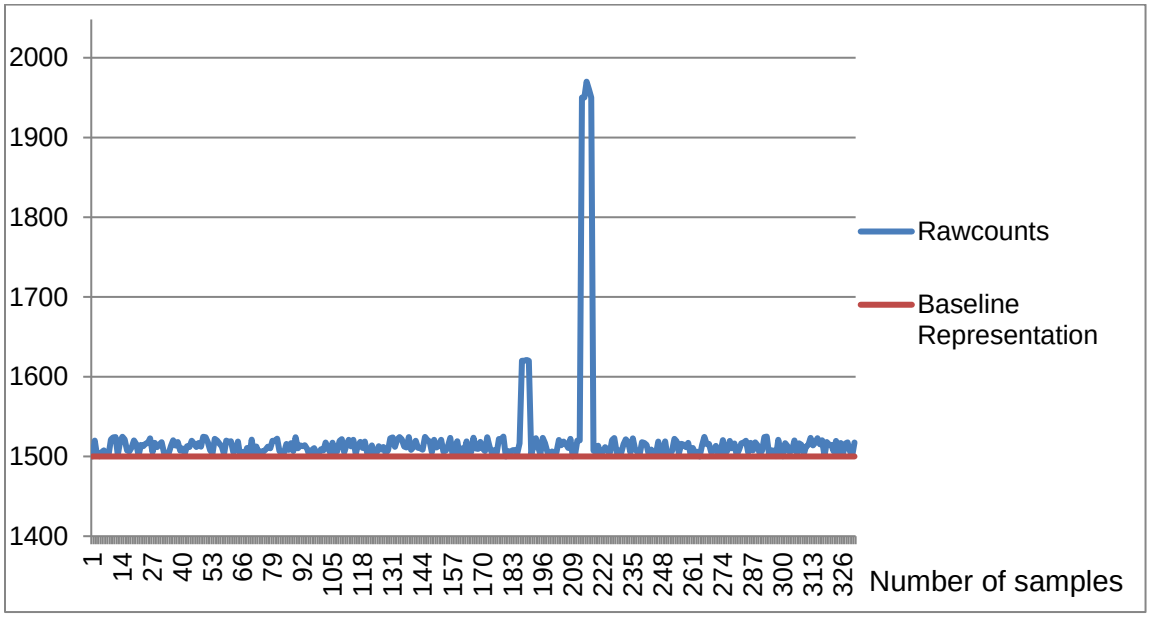


在上述图中，噪声尖峰的宽度大约为 20 个样本。LBR 值为 10 时，基线将随着原始计数值的变化而变化；原始计数值恢复时，基线被卡住，这样会导致一次误触发。LBR 值为 30 时，如果噪声尖峰的宽度为 20 个样本，基线不会随着原始计数的变化；因此可以防止误触发。

4. 上限信号被切断

   由于瞬变引发噪声导致的原始计数的正尖峰（请参见图 27）会超过手指阈值，这样会引起传感器的误触发。对上限信号进行切断，从而避免发生由于正尖峰导致的误触发。超过切断线的任何信号都必须被视为噪声，并且该信号不能触发传感器。

图 27. 带有正噪声尖峰的原始计数



5. 基于时间的自动复位

   当传感器被卡在 ON（打开）状态时，通过自动复位功能传感器可以退出“被卡”状态。如果传感器处于 ON 状态的时间大于用户预期触摸传感器的时间，则传感器被视为卡在 ON 状态中。有一些用户预期在一段较长的时间（最多为 10 秒）触摸传感器的应用程序。在这种情况下，如果传感器连续处于 ON 状态的时间超过 10 秒，那么它才被视为卡在 ON 状态中。如果传感器在特定的时间内被置为 ON 状态，那么自动复位功能将基线复位为当前的原始计数值，因此要关闭传感器。根据传感器扫描的样本数，通过应用固件实现基于时间的自动复位功能。基于时间的自动复位功能为自动复位时间提供控制和良好的准确性，各应用程序间的自动复位时间是不同的。

6. 动态去抖动调整 — 先进的技术

   去抖动表示的是使传感器的计数差值大于手指阈值（从而传感器被报告为 ON）的样本数。去抖动的小值可能不够，并正尖峰可能错误地触发传感器。一个较大的值会使手指触摸的响应变慢。通过以下两种方法，并通过使用固件来动态调整去抖动值：跟踪使正尖峰持续的样本数，并区分噪声尖峰和使用上手指阈值的手指触摸的信号。

7. 手动设置阈值

   使用手动设置阈值，而不使用自动设置阈值。通过该技术可以根据应用中的噪声，对手指阈值、噪声阈值、负噪声阈值、低基线复位等各种阈值参数的值灵活进行设置。

7 总结

本应用笔记介绍了设计指南和用于提高 CapSense 系统的 EFT 抗扰度的技术。另外，它还介绍了 CapSense 控制器的故障模式。

关于作者

姓名： Shruti Hanumanthaiah

职务： 应用工程师

背景： Shruti 是电子与通信专业的应用工程师。她正在使用 PSoC 进行 CapSense 应用的工作。

姓名： Srinivas NVNS

职务： 应用工程师

背景： Srinivas 是电力电子、控制系统以及嵌入式固件专业的电气工程师。他正在使用 PSoC 进行电源应用的工作。

8 参考材料

- IEC EN 61000-4-2 — 静电放电抗扰性测试。[1]
- IEC EN 61000-4-4 — 电快速瞬变/脉冲群抗扰度测试。[1]
- *EMC 和印刷电路板：使设计、理论和布局变得更简单*，作者：Mark I. Montrose，Wiley-IEEE Press 出版社，1998。
- *EMC 标准测试：方法和技术* ，作者：Mark I. Montrose 和 Edward M. Nakauchi，Wiley-IEEE Press 出版社，2004。
- *电磁兼容技术*，作者：John Wiley & Sons， 2011 年 09 月 20 日。
- “ILB、ILBB 铁氧体磁珠，电磁干扰以及电磁兼容（EMI/EMC）工程手册”，作者：Vishay 公司，www.vishay.com/docs/34097/ferritenote.pdf
- AN57821 — PSoC 3、PSoC 4 和 PSoC 5LP 混合信号的电路板布局注意事项
- AN80994 — 电快速瞬变脉冲群（EFT）抗扰度设计注意事项
- AN54181 — PSoC 3 入门
- AN79953 — PSoC 4 入门
- AN77759 — PSoC 5LP 入门
- AN64846 — CapSense 入门
- AN61290 — PSoC 3 和 PSoC 5LP 硬件设计注意事项
- AN88619 — PSoC 4 硬件设计注意事项

[1] 该标准不是免费提供的。但您可以在 www.iec.ch 网站上购买一个副本。

文档修订记录

文档标题：AN96475 — CapSense®系统中的电快速瞬变脉冲群抗扰度设计注意事项

文档编号：002-12474

版本	ECN	变更者	提交日期	变更说明
**	5255819	RZZH	05/10/2016	本文档版本号为 Rev**，译自英文版 001-96475 Rev**。
*A	6515028	SSAS	03/19/2019	本文档版本号为 Rev. *A，译自英文版 001-96475 Rev. *A。

全球销售和设计支持

赛普拉斯公司拥有一个由办事处、解决方案中心、原厂代表和经销商组成的全球性网络。如欲查找离您最近的办事处，请访问赛普拉斯所在地。

产品

Arm® Cortex®微控制器	cypress.com/arm
汽车级产品	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmic
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC®解决方案

PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP | PSoC 6 MCU

赛普拉斯开发者社区

社区 | 项目 | 视频 | 博客 | 培训 | 组件

技术支持

cypress.com/support

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709

© 赛普拉斯半导体公司，2016-2019 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC（“赛普拉斯”）的财产。本文件，包括其包含或引用的任何软件或固件（“软件”），根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可（无再许可权）（1）在赛普拉斯特软件著作权项下的下列许可权（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯并不承担任何由于使用赛普拉斯产品而引起的安全问题及安全漏洞的责任，例如未经授权的访问或使用赛普拉斯产品。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规 格不一致。（如果发现此类问题，赛普拉斯会提供勘误表）赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用人应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSoC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。